

**T.C.
SAKARYA ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**10.5 GHz GPS DİSİPLİNLİ YÜKSEK
PERFORMANSLI FREKANS SENTEZLEYİCİ (DRO)
MODELLEME VE GERÇEKLENMESİ**

DOKTORA TEZİ

Çağrı Biçici

**Enstitü Anabilim Dalı : ELEKTRİK-ELEKTRONİK
MÜHENDİSLİĞİ**

Enstitü Bilim Dalı : ELEKTRONİK MÜHENDİSLİĞİ

Tez Danışmanı : Prof. Dr. Osman ÇEREZCİ

Temmuz 2022

T.C.
SAKARYA ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**10.5 GHz GPS DİSİPLİNLİ YÜKSEK
PERFORMANSLI FREKANS SENTEZLEYİCİ (DRO)
MODELLEME VE GERÇEKLENMESİ**

DOKTORA TEZİ

Çağrı Biçici

Enstitü Anabilim Dalı : ELEKTRİK-ELEKTRONİK
MÜHENDİSLİĞİ
Enstitü Bilim Dalı : ELEKTRONİK
MÜHENDİSLİĞİ

Bu tez 20 / 07 /2022 tarihinde aşağıdaki jüri tarafından oybirliği ile kabul edilmiştir.

Jüri Başkanı

Üye

Üye

Üye

Üye

BEYAN

Tez içindeki tüm verilerin akademik kurallar çerçevesinde tarafımdan elde edildiğini, görsel ve yazılı tüm bilgi ve sonuçların akademik ve etik kurallara uygun şekilde sunulduğunu, kullanılan verilerde herhangi bir tahrifat yapılmadığını, başkalarının eserlerinden yararlanılması durumunda bilimsel normlara uygun olarak atıfta bulunulduğunu, tezde yer alan verilerin bu üniversite veya başka bir üniversitede herhangi bir tez çalışmasında kullanılmadığını beyan ederim.

Çağrı BİÇİCİ

20.07.2022

TEŞEKKÜR

Doktora eğitimim boyunca değerli bilgi ve deneyimlerinden yararlandığım, her konuda bilgi ve desteğini almaktan çekinmediğim, araştırmanın planlanmasından yazılmasına kadar tüm aşamalarında yardımlarını esirgemeyen, teşvik eden, aynı titizlikte beni yönlendiren değerli danışman hocam Prof. Dr. Osman ÇEREZCİ'ye ve sayın hocalarım Prof. Dr. Yılmaz UYAROĞLU ve Prof. Dr. Abdullah FERİKOĞLU'na teşekkürlerimi sunarım.

Ayrıca bu çalışmanın alt yapı ve ekipman açısından desteklenmesine olanak sağlayan değerli TÜBİTAK BİLGEM yöneticilerimize teşekkür ederim.

Son olarak, tezimin hayata geçirilmesi için bana yardımcı olan çalışma arkadaşlarım Deha KURAN ve Dr. Cenk ERYILMAZ'a ve çalışmam boyunca hep yanımda olan ve varlığı bana güç veren sevgili eşim Dr. Gonca MERİÇ BİÇİCİ'ye yardımlarından dolayı teşekkür ederim.

İÇİNDEKİLER

TEŞEKKÜR.....	i
İÇİNDEKİLER.....	ii
SİMGELER VE KISALTMALAR LİSTESİ.....	iv
ŞEKİLLER LİSTESİ.....	v
TABLolar LİSTESİ.....	vii
ÖZET.....	viii
SUMMARY.....	ix
BÖLÜM 1.	
GİRİŞ.....	1
BÖLÜM 2.	
TEORİK ALTYAPI.....	4
2.1. Literatür Taraması ve Tarihçe.....	4
2.2. Osilatör Tasarımı.....	6
2.3. Faz Kilitlemeli Döngü.....	11
2.4. Faz Gürültüsü.....	13
BÖLÜM 3.	
MATERYAL VE YÖNTEM.....	16
3.1. Materyal.....	16
3.2. Kullanılan Araç-Gereçler.....	18
3.3. Yöntem.....	19
3.3.1. AWR benzetimi.....	19
3.3.2. Baskı devre kartı (PCB) ve mekanik tasarım.....	23

BÖLÜM 4.

ARAŞTIRMA BULGULARI.....	29
4.1. GPS ile Disiplin Etme İşlemi.....	29
4.2. Frekansları Senkron Osilatörler.....	32
4.3. BER Analizi.....	34

BÖLÜM 5.

TARTIŞMA VE SONUÇ.....	42
KAYNAKLAR.....	45
EKLER.....	49
ÖZGEÇMİŞ.....	69

SİMGELER VE KISALTMALAR LİSTESİ

AC	: ing. Alternating Current (Alternatif Akım)
BER	: ing. Bit Error Ratio (Bit Hata Oranı)
BJT	: ing. Bipolar Junction Transistor (Bipolar Bağlantı Transistörü)
DC	: ing. Direct Current (Doğru Akım)
DR	: ing. Dielectric Resonator (Dielektrik Rezonatör)
DRO	: ing. Dielectric Resonator Oscillator (Dielektrik Rezonatörlü Osilatör)
EHF	: ing. Extremely High Frequency (Aşırı Yüksek Frekans)
FET	: ing. Field Effect Transistor (Alan Etkili Transistör)
GHz	: 1×10^9 Hertz
GPS	: ing. Global Positioning System (Küresel Konum Bulma Sistemi)
GPSDO	: ing. GPS Disciplined Oscillator (GPS ile Disiplin Edilmiş Osilatör)
kHz	: 1×10^3 Hertz
LF	: ing. Low Frequency (Düşük Frekans)
MHz	: 1×10^6 Hertz
OCXO	: ing. Oven Controlled Crystal Oscillator (Termostatik Kontrollü Kristal Osilatör)
OEO	: ing. Opto-Electronic Oscillator (Opto-Elektronik Osilatör)
PCB	: ing. Printed Circuit Board (Baskı Devre Kartı)
PLDRO	: ing. Phase Locked Dielectric Resonator Oscillator (Faz Kilitlemeli Dielektrik Rezonatörlü Osilatör)
PLL	: ing. Phase Locked Loop (Faz Kilitlemeli Döngü)
QAM	: ing. Quadrature Amplitude Modulation (Dörtlü Genlik Modülasyonu)

ŞEKİLLER LİSTESİ

Şekil 1.1. Kablosuz Haberleşmede Verici & Alıcı Blok Şeması	1
Şekil 2.1. Dielektrik Rezonatörlü Filtre [9]	5
Şekil 2.2. Negatif Direnç Osilatörü Modellemesi [1]	6
Şekil 2.3. Negatif Direnç Şeması	7
Şekil 2.4. Devre Elemanlarının Bağlantı Şekillerine Göre Osilatör Tipleri [21].....	9
Şekil 2.5. Seri Geri Beslemeli DRO	10
Şekil 2.6. PLL Döngüsü Temel Blokları.....	12
Şekil 2.7. İdeal Sinüs İşareti vs. Gerçekte Osilatör Çıkışı	13
Şekil 2.8. Faz Gürültüsünün Alıcı Sistemlere Etkisi [27].....	14
Şekil 3.1. Dielektrik Rezonatör Malzeme Çeşitleri [29].....	17
Şekil 3.2. DRO Sistem Şeması.....	20
Şekil 3.3. Dielektrik Rezonatör Modeli	21
Şekil 3.4. K Faktör Simülasyon Sonucu	21
Şekil 3.5. Negatif Direnç–Seri Geri Besleme Devresi Benzetim Şeması	22
Şekil 3.6. Benzetim Sonucu – Spektrum Görünümü	23
Şekil 3.7. Dielektrik Rezonatör Devre Şeması	24
Şekil 3.8. Aktif Eleman Devre Şeması.....	24
Şekil 3.9. Üretilmiş Dielektrik Rezonatör İlk Deneme Kartı.....	25
Şekil 3.10. Dielektrik Rezonatör PCB’si	26
Şekil 3.11. Negatif Geri Besleme PCB’si	26
Şekil 3.12. Serbest Salınım Yapan DRO Yapısı (DR + Aktif Eleman).....	27
Şekil 3.13. DRO PCB Son Hali	28
Şekil 3.14. Serbest Salınım Yapan DRO’nun Mekanik Kutulu Hali	28
Şekil 4.1. GPS’ten Referans İşareti Üreten Birim	30
Şekil 4.2. DRO Çıkışının Spektrum Görüntüsü	30
Şekil 4.3. DRO Faz Gürültüsü Ölçüm Sonucu	31

Şekil 4.4. Farklı Ortamlardaki GPS Disiplinli Osilatörlerin Test Düzenneği.....	33
Şekil 4.5. İki Farklı Osilatörün Faz Farkı Ölçümü	34
Şekil 4.6. 1024 QAM Modüleli Sinyalin BER Analizi İçin Benzetim Şeması	36
Şekil 4.7. Farklı Osilatörlerin BER Analizi Karşılaştırması.....	38
Şekil 4.8. OEO Kullanılarak Yapılan 1024 QAM BER Analizinin Yıldız Kümesi Gösterimi	39
Şekil 4.9. DRO Kullanılarak Yapılan 1024 QAM BER Analizinin Yıldız Kümesi Gösterimi	40
Şekil 4.10. İşaret Üretici Kullanılarak Yapılan 1024 QAM BER Analizinin Yıldız Kümesi Gösterimi.....	41



TABLÖLAR LİSTESİ

Tablo 2.1. DRO Tasarım Yöntemleri Karşılaştırması	11
Tablo 3.1. Dielektrik Malzeme Tedarik Bilgileri.....	18
Tablo 4.1. İki Farklı DRO’nun Faz Gürültüsü Karşılaştırması.....	31
Tablo 4.2. Osilatörlerin Faz Gürültüsü & Faz Bozulması Karşılaştırması	37



ÖZET

Anahtar kelimeler: Dielektrik rezonatör osilatör, yüksek frekans, faz kilitlemeli döngü, faz gürültüsü, GPS

Bu tez çalışmasında yüksek frekansta çalışan alıcı sistemler için 10,5 GHz merkez frekansı etrafında çalışan, yüksek hassasiyet ve düşük faz gürültüsü özelliğine sahip, yapısında dielektrik rezonatör kullanılan frekans sentezleyici (*ing. Dielectric Resonator Oscillator*, DRO) birimin modelleme ve gerçekleştirilmesi anlatılmaktadır. Dielektrik rezonatör, dar bir frekans aralığında rezonans özelliği gösteren bir elektronik elemandır. DRO, yüksek frekans kararlılığı, yüksek çalışma frekansları, düşük sıcaklık duyarlılığı, küçük boyut gibi özelliklerinden dolayı askeri sistemlerde tercih edilmektedir. Elektronik harp sistemlerinin yanında haberleşme sistemleri ve radar sistemlerinde de kullanılmaktadır.

Dielektrik rezonatörlü osilatörler 3 farklı şekilde tasarlanabilir: Tepkime tipi, iletim tipi, yansıma – negatif direnç tipi. Bahsedilen metotların incelenmesi sonucunda çalışmamızda istenen frekansta en yüksek performansı sağlayacak yöntem olarak negatif direnç yöntemi benimsenmiştir. Bu yöntem kullanılarak modelleme yapıldıktan sonra tasarımı gerçekleştirme aşamasına geçilmiştir. Gerçeklenen osilatörün faz gürültüsü performansını arttıran ve çalışmamızın özgünlüğünü sağlayan kısım, osilatörün faz kilitlemeli döngü ile harici bir referans frekansına kilitlenmesinin sağlanması ve bu harici frekansın da küresel konumlama sistemi (*ing. Global Positioning System*, GPS) sistemlerinde kullanılan referans saat işaretinden elde edilmesidir. Tez çalışmamızın sonunda, literatüre GPS disiplinli osilatör tasarımı konsepti ile ilgili katkıda bulunmanın yanı sıra, çalışma sonunda ortaya çıkan ürün TÜBİTAK tarafından yürütülen elektronik harp projelerinde kullanılarak askeri cihazların millileştirilmesine de katkı sağlanacaktır.

Bu araştırmada elde edilen bulgular, DRO performansının GPS disiplinli referans frekansı ile birlikte faz kilitli döngü kavramı kullanılarak iyileştirilebileceğini göstermiştir. Bununla beraber, GPS yapısından faydalanarak, farklı noktalarda bulunan osilatörlerin frekans senkron olarak çalışmasının mümkün olduğu değerlendirilmiştir. Son olarak, osilatörlerin faz gürültüsü performansının haberleşme sistemlerindeki bit hata oranı parametresi üzerindeki etkisi analiz edilmiştir.

MODELLING AND REALIZATION OF A 10.5 GHz GPS DISCIPLINED HIGH PERFORMANCE FREQUENCY SYNTHESIZER (DRO)

SUMMARY

Keywords: Dielectric resonator oscillator, high frequency, phase locked loop, phase noise, GPS

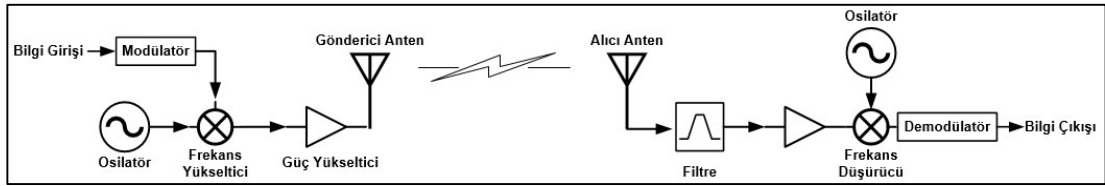
In this thesis, modeling and realization of a frequency synthesizer using dielectric resonator (Dielectric Resonator Oscillator, DRO) operating around 10.5 GHz center frequency and with low phase noise feature is described. Dielectric resonator is an electronic element that resonates in a narrow frequency range. DRO is preferred in military systems due to its features such as high frequency stability, high operating frequencies, low temperature sensitivity and small size. It is used in communication systems and radar systems as well as electronic warfare systems.

Oscillators with dielectric resonators can be designed in 3 different ways: Reaction type, conduction type and reflection – negative resistance type. As a result of the examination of the mentioned methods, the negative resistance method has been adopted as the method that will provide the highest performance at the desired frequency in our study. After modeling using this method, the design realization phase was started. Locking the oscillator frequency to an external reference frequency, which is obtained from the reference clock signal used in GPS systems, improves the phase noise performance of the realized oscillator and authenticates the originality of our study. Besides contributing to the literature about the “GPS Disciplined Oscillator” concept, the end product of our thesis work will be used in electronic warfare projects carried out by TÜBİTAK, and the foreign dependency of military devices will be reduced.

According to the findings obtained in this study, it was concluded that the performance of DROs can be improved by using the concept of phase locked loop with GPS disciplined reference frequency. Moreover, we showed that it is possible for oscillators placed in different locations to operate frequency synchronously by using GPS structure. Finally, the effect of phase noise performance of oscillators on bit error ratio parameter in communication systems is analyzed.

BÖLÜM 1. GİRİŞ

Günümüzde kullanılan kablosuz haberleşme sistemleri sinyal alış verişi sırasında çok çeşitli frekans bantlarında çalışmaktadırlar. 30 kHz'den başlayan bu bantlar (LF: 30-300 kHz), 300 GHz'e kadar (EHF: 30 – 300 GHz) çıkabilmektedir. İletilmek istenen mesajın boyutları arttıkça, mesajın yerleştirildiği işaretin bant genişliği de artmak durumunda kalmıştır. Daha geniş banttaki işaretler, haberleşme için daha yüksek frekansların kullanılması ihtiyacını doğurmuştur [1]. Ayrıca, sinyallerin diğer işaretler ile karışmasını engellemek, anten boylarını küçültmek vb. sebeplerden dolayı da kablosuz haberleşmede bilgi içeren işaretler, gönderici sistemlerin (*ing. transmitter*) çıkışında yüksek taşıyıcı frekanslara bindirilmekte, alıcı sistemlerde de (*ing. receiver*) yüksek frekansa bindirilerek gelen verinin elde edilmesi için frekans düşürme işlemi gerçekleştirilmektedir [2]. Böylece, bu sistemlerde mütemadiyen frekans yükseltme/alçaltma işlemleri yapılmaktadır (Şekil 1.1.).



Şekil 1.1. Kablosuz Haberleşmede Verici & Alıcı Blok Şeması

Frekans dönüşümü işlemlerinin yapılabilmesi için 2 temel elektronik birimden faydalanılır: Frekans çarpıcı ve lokal osilatör. Çalışmamız, osilatör tipleri arasında yaygın olarak kullanılmakta olan dielektrik rezonatör osilatörler üzerine odaklanmaktadır.

Osilatörler, belirli bir frekansta salınım yapan devre yapılarının genel adıdır. Devreye verilen DC gerilimin sinüzoidal bir AC dalga oluşturmaya amacıyla tasarlanırlar [3]. Salınım yapan eleman rezonatör olarak adlandırılır ve osilatörün tipini belirlemektedir: seramik rezonatörlü osilatörler, dielektrik rezonatörlü osilatörler, kristal osilatörler, opto-elektronik osilatörler, vb. Osilatör tasarımında üç temel blok yer almaktadır: Rezonatör, aktif eleman ve geri besleme devresi [4]. Salınım sonucu üretilen dalganın kuvvetlendirilmesi, kararlı ve kontrollü hale getirilmesi için osilatördeki aktif elemanın, rezonatörün ve geri besleme elemanının farklı devre yapıları ve yerleşimlerine göre farklı tasarım metodları geliştirilmiştir. Bunlar; Tepkime tipi, iletim tipi, paralel geri besleme tipi ve negatif direnç (yansıma) tipi osilatör topolojileridir [5, 6]. Çalışmamız kapsamında, bahsedilen osilatör tasarım seçenekleri incelenerek istenen frekansta, dielektrik rezonatör kullanılarak, en yüksek performansı sağlayacak yöntem olarak negatif direnç metodunun kullanılmasına karar verilmiştir.

Osilatör performansı, haberleşme sistemlerinin verimliliğini etkileyen başlıca maddelerden biridir. Osilatörlerin performans ölçütlerinden en önemlileri: frekans kararlılığı, çıkış frekansının genlik değeri, frekans değiştirme aralığı, sıcaklık değişimlerine cevabı ve faz gürültüsüdür [3]. Bu maddeler arasından faz gürültüsü performansındaki düşüklük, haberleşme sistemlerinde zayıf güçteki işaretlerin algılanmasını engelleyebileceği için, faz gürültüsünün iyi olması, osilatör tasarımında ön planda olan tasarım hedeflerindendir. Çalışmamızda, osilatörlerin faz gürültüsünün alıcı sistem performansına olan etkisi numerik yöntemler ile gösterilmekte, ayrıca osilatör tasarımının son safhası için önerilen yöntem ile DRO'ların faz gürültüsünün daha da iyileştirilmesinin nasıl mümkün olduğu açıklanmaktadır.

Tezimizin ilerleyen kısımları şu şekilde devam etmektedir: Bölüm 2.1'de çalışmamızın başında yapılan kaynak araştırması ve literatür taraması sonuçları paylaşılmakta, ayrıca DRO'nun kısa bir tarihçesine yer verilmektedir. Sonraki kısımda osilatör tasarımı, benzetim aşamaları, tasarımın gerçekleştirilmesi, üretim, faz gürültüsü iyileştirilmesi ve faz kilitlemeli döngü yapısının sağlanması için kullanılan yöntemler anlatılmaktadır. Bu bölümde bahsedilen yöntemler kullanılarak elde edilen araştırma bulguları 4. bölümde şu başlıklar altında açıklanmaktadır: GPS ile Disiplin Etme

İşlemi, Frekansları Senkron Osilatörler ve Bit Hata Oranı (BER) Analizi. Yüksek performans kıstasları amaçlandığı için çalışmamızın bu kısmında, osilatörlerin faz gürültüsü ve frekans kararlılığı parametrelerindeki iyileştirmelerin yüksek frekansta çalışan alıcı sistemlere olan etkisi ele alınmıştır. Son kısımda ise bulgularımıza dayanarak varılan sonuçlar anlatılmakta ve frekans eşlenik osilatörlerin faz eşlenik olmasına yönelik ileriki dönemde yapılabilecek çalışmalara yol gösterilmektedir.

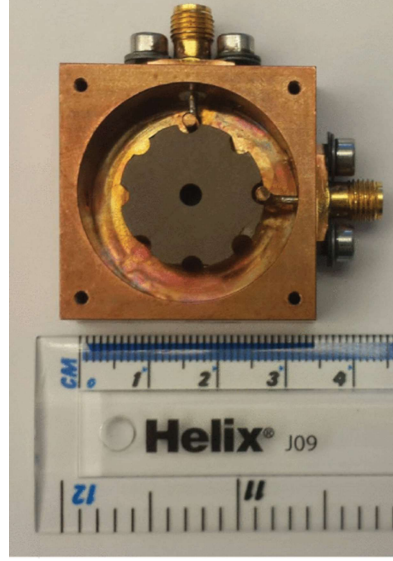
Tez çalışmamız süresince yaptığımız araştırmalar sonucunda Polonya’da gerçekleştirilen uluslararası “Mikrodalga, RADAR ve Kablosuz Haberleşme” (MIKON) konferansında bildiri sunumumuz yapılmış, Springer tarafından basılan uluslararası hakemli bir dergi olan “Analog Integrated Circuits and Signal Processing” adlı dergide “Analysis of Oscillator Phase Noise Effect on High Order QAM Links” başlıklı makalemiz yayınlanmıştır.

BÖLÜM 2. TEORİK ALTYAPI

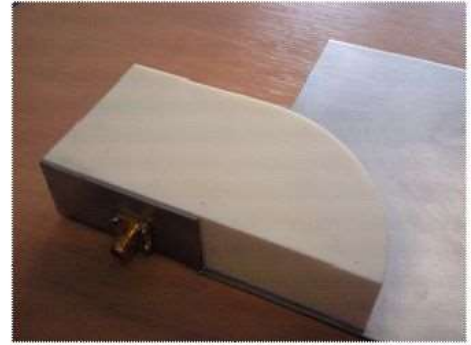
2.1. Literatür Taraması ve Tarihçe

Literatür araştırmasında konumuzla ilgili kitaplara ek olarak, akademik makalelere erişim için çoğunlukla “IEEE Xplore Dijital Kütüphanesi” ‘nden faydalanılmıştır. “DRO” anahtar kelimesi ile yapılan aramalar arasından 2000 yılından sonra yayımlanan 200’den fazla makale bulunmaktadır [7]. Bunların arasından “resonator” anahtar sözcüğüyle daraltılan arama sonucunda 120 civarında makale bulunabilir.

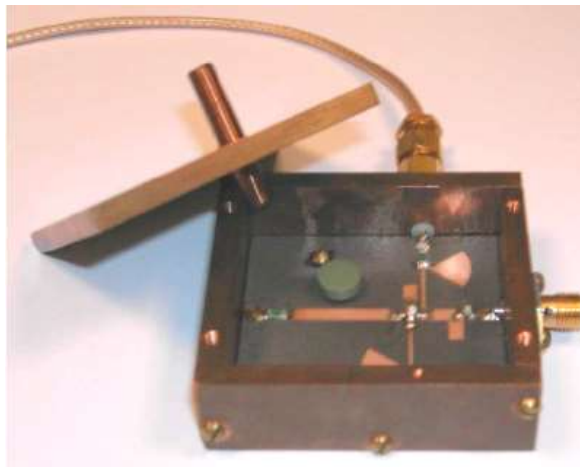
Osilatör tasarımında rezonatör eleman olarak dielektrik malzemenin kullanılması ilk olarak 1938 yılında Robert D. Richtmyer tarafından önerilmiştir [8]. Çalışmasında, bazı malzemelerin boş metal dalga kılavuzu rezonatörlerin benzeri davranış gösterdiğini açıklayan Richtmyer, bu maddeleri “dielektrik rezonatör” olarak adlandırmıştır. Sonraki yıllarda, diğer rezonatör tiplerinde olduğu gibi, dielektrik rezonatörler de mikrodalga frekanslarında çalışan filtre [9, 10, 11], osilatör [12, 13, 14] ve anten [15, 16, 17] tasarımlarında yer almaya başlamıştır. Aşağıdaki şekillerde sırasıyla 2,75 GHz merkez frekansında dielektrik rezonatörlü bant geçiren filtre [9], 620-870 MHz arasında çalışan dielektrik rezonatörlü anten [15] ve 5,3 GHz merkez frekansında salınım yapan dielektrik rezonatörlü osilatör [12] örnekleri gösterilmektedir.



Şekil 2.1. Dielektrik Rezonatörlü Filtre [9]



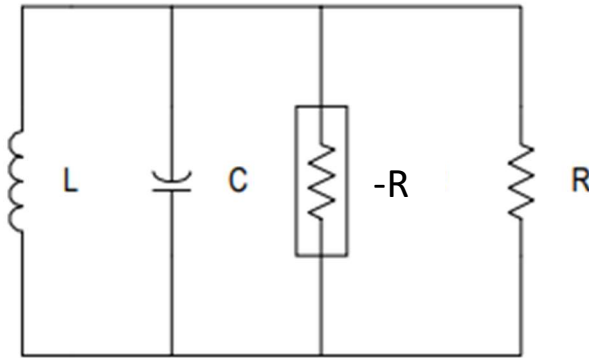
Şekil 2.2. Dielektrik Rezonatörlü Anten [15]



Şekil 2.3. Dielektrik Rezonatörlü Osilatör [12]

2.2. Osilatör Tasarımı

Osilatörler genel olarak pozitif geri beslemeli amplifikatörler veya negatif direnç devreleri olarak kategorize edilebilir [4]. RF ve Mikrodalga frekanslarında genellikle negatif direnç tasarım tekniği tercih edilmektedir (Şekil 2.2.).

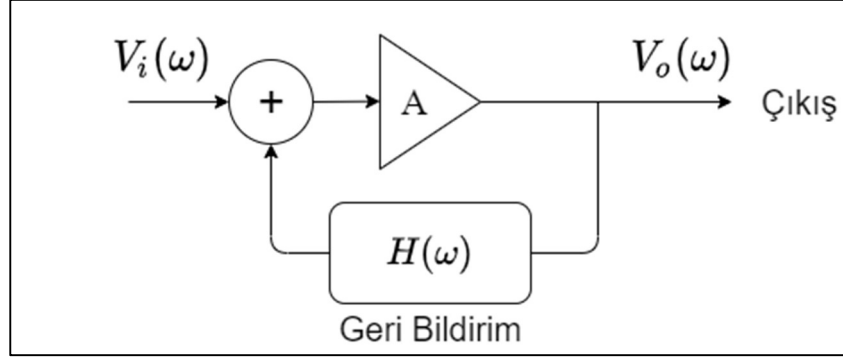


Şekil 2.2. Negatif Direnç Osilatörü Modellemesi [1]

Çalışmamızda da benimsenen negatif geri besleme metodunda izlenen yol, aktif bir negatif direnç devresi tasarlamaktır. Kullanılacak olan yapı, tek bir bobin (L) ve kapasitör (C) ile gösterilen eşdeğer devrede paralel veya seri olarak modellenebilir. Belirli bir frekansta reaktanslar eşit ve zıt olmaktadır ve bu rezonans frekansı (f) aşağıdaki formüle göre hesaplanır [18]:

$$f = \frac{1}{2\pi\sqrt{LC}} \quad (2.1)$$

Negatif direnci sağlayan aktif devrenin genel görünümü aşağıdaki şekilde gösterilmektedir:



Şekil 2.3. Negatif Direnç Şeması

Bu şemadaki kapalı devre kazancı aşağıdaki formülle ifade edilmektedir:

$$V_o(\omega) = V_i(\omega) \times A + V_o(\omega) \times H(\omega) \times A \quad (2.2)$$

Yukarıdaki eşitlikte $V_i(\omega)$ giriş voltajını, $V_o(\omega)$ çıkış voltajını, A , yükseltici elemanın kazancını, $H(\omega)$ ise frekansa bağlı geri bildirim transfer fonksiyonunu belirtmektedir. İfade V_o cinsinden düzenlenirse;

$$V_o(\omega) = \frac{A}{1 - A \times H(\omega)} V_i(\omega) \quad (2.3)$$

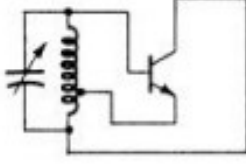
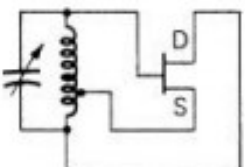
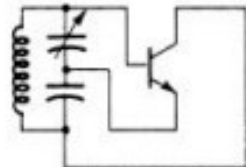
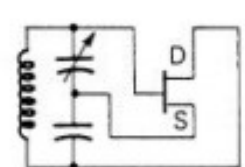
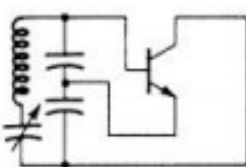
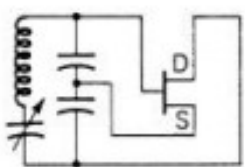
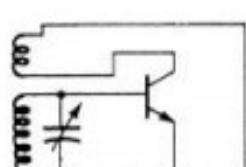
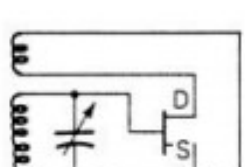
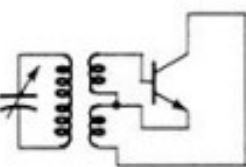
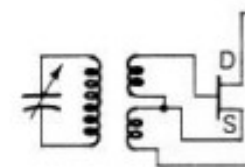
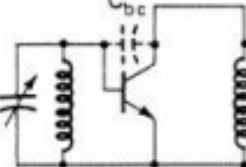
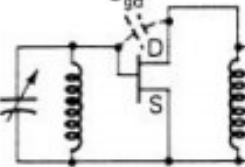
Bu eşitlikte, $A \times H(\omega)$ çarpımının aldığı değerlere göre, devre salınıma girme özelliği göstermektedir. Herhangi bir frekans için $A \times H(\omega) = 1$ koşulu sağlanabilirse, devre kararsız hale gelerek osilasyona girmektedir. Bu koşula literatürde Barkhausen Kriteri adı verilmektedir [19, 3]. Osilatör tasarımında, kullanılan devrenin bu kriteri sağlaması ve kararsız bir yapıda çalışması hedeflenmektedir.

Teorik olarak çalışma prensibi anlatılan osilatörlerin tasarımında kullanılan parametrelerin çeşitlerine göre aşağıdaki kısımda sınıflandırılmasından bahsedilmektedir:

Osilatörler, dikkate alınan parametreye, yani geri besleme mekanizmasına, çıkış dalga formunun şekline, vb. bağlı olarak çeşitli tiplerde sınıflandırılabilir. Bu sınıflandırma türleri aşağıda verilmiştir:

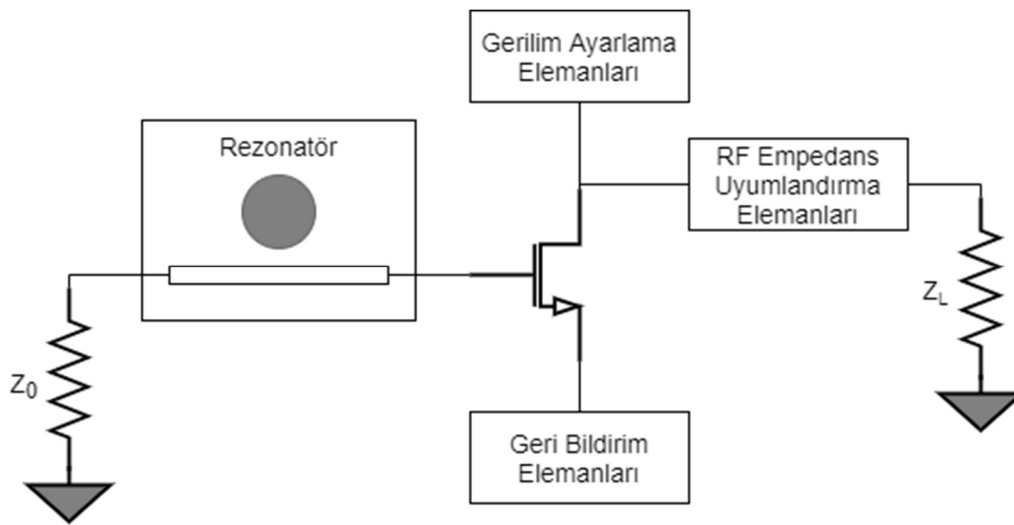
1. Geri Besleme Mekanizmasına Dayalı Sınıflandırma: Pozitif Geri Beslemeli Osilatörler ve Negatif Geri Beslemeli Osilatörler.
2. Çıkış Dalga Formunun Şekline Göre Sınıflandırma: Sinüs Dalgası Osilatörleri, Kare Dalga Osilatörleri, Tarama Osilatörleri (testere dişi çıkış dalga formu üreten), vb.
3. Çıkış Sinyali Frekansına Göre Sınıflandırma: Düşük Frekanslı Osilatörler, Ses Osilatörleri (çıkış frekansı ses aralığındadır), Radyo Frekanslı Osilatörleri, Yüksek Frekanslı Osilatörler, Çok Yüksek Frekanslı Osilatörler, Ultra Yüksek Frekanslı Osilatörler, vb.
4. Kullanılan Frekans Kontrolünün Türüne Göre Sınıflandırma: RC Osilatörleri, LC Osilatörleri, Kristal Osilatörler (frekansı kararlı hale getirilmiş bir çıkış dalga formu oluşturmak için bir kuvars kristali kullanan), Dielektrik Rezonatörlü Osilatörler, Opto-elektronik Osilatörler, vb.
5. Çıkış Dalga Formunun Frekansının Doğasına Göre Sınıflandırma: Sabit Frekanslı Osilatörler ve Değişken veya Ayarlanabilir Frekans Osilatörleri [20].

Yukarıda bahsedilen sınıflandırmaların yanında, osilatör tasarımında kullanılan elemanların yerleşimine ve bağlantı yönüne göre farklı devre yapıları oluşturulmuş, ayrı ayrı analiz edilmeleri sonrası bu yapıların da farklı avantaj ve dezavantajları olduğu görülmüştür (Şekil 2.4.).

Osilatör Tipi	Bipolar Transistör RF Devresi	FET RF Devresi
Hartley		
Colpitts		
Clapp (Gouriet)		
Transform atör Geri Beslemesi		
Meissner		
Ayarlanabilir Giriş /Çıkış		

Şekil 2.4. Devre Elemanlarının Bağlantı Şekillerine Göre Osilatör Tipleri [21]

Farklı dielektrik rezonatörlü osilatör tasarım metotları arasında en çok kullanılanlar; tepkime tipi, iletim tipi, paralel ve seri geri besleme tipi olarak özetlenebilir. Tepkime tipi dielektrik rezonatör osilatörler referans kaynağı olmadan salınım yapan osilatörden oluşur ve istenen frekans aralığında osilasyon yapabilmesi için yeterli uygun geri besleme gerekmektedir. Salınım frekansı çıkışta yer alan dielektrik rezonatör aracılığıyla kararlı hale getirilir. Bu metodun dezavantajı çıkışta istenmeyen işaretlerin oluşmasıdır. Bu da faz gürültüsü performansında düşüşe sebep olur. Paralel geri besleme tipi ve iletim tipi dielektrik rezonatör osilatörler, yükseltici tasarımında iki iletim hattı arasına dielektrik rezonatör yerleştirilerek frekans seçici bir geri besleme döngüsü oluşturulması prensibine dayanır. Bu metodların dezavantajı modellemenin zor olması, yapının karmaşık olması ve frekans ayarlamasının kısıtlı olmasıdır. Son olarak, bu metodlar içinde en çok kullanılan yansıma tipi (negatif direnç – seri geri besleme) tasarımı tez çalışmasında yer almaktadır. Bu tip osilatörlerde negatif direnç kavramı kullanılır. Rezonatör yapısı kararsız bir yükselticinin giriş portuna bağlı mikroşerit hattın yakınına yerleştirilir. Dielektrik rezonatör, rezonans frekansında, gelen gücü yükselticiye geri yansıtarak ayarlanabilen bir osilasyon oluşumunu sağlar. Bu konfigürasyonda rezonatör ve iletim hattı arasındaki kuplajın modellenmesi daha kolaydır ve istenmeyen frekans oluşumları daha iyi bastırılmıştır [22]. Seri geri beslemeli DRO tasarımının blok diyagramı Şekil 2.5.'te gösterilmiştir.



Şekil 2.5. Seri Geri Beslemeli DRO

Yukarıda belirtilen dört farklı tasarım metodu karşılaştırılması sonrası yansıma tipi osilatör tasarım yöntemi benimsenmiştir. Bu metodun seçilmesi için yapılan karşılaştırma aşağıdaki tabloda özetlenmektedir: [22, 23].

Tablo 2.1. DRO Tasarım Yöntemleri Karşılaştırması

Tasarım Metodu	Avantaj	Dezavantaj
Tepkime Tipi	- Gerçeklenmesi kolay - Ölçüm yapılması kolay	- İstenmeyen işaretlerin üretimi - Düşük faz gürültüsü performansı
İletim Tipi	- Gerçeklenmesi kolay	- Modellenmesi zor - Hassas frekans ayarlanması zor
Yansıma - Paralel Geri Besleme	- İyi faz gürültüsü performansı - Çıkış gücü yüksek	- Modellenmesi zor - Hassas frekans ayarlanması zor
Yansıma - Seri Geri Besleme	- İyi faz gürültüsü performansı - Modellenmesi kolay	- Çıkış gücü düşük

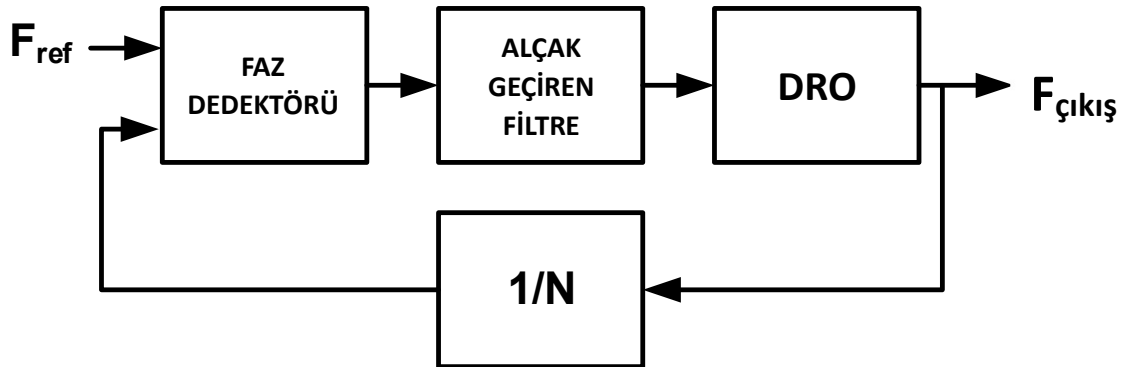
2.3. Faz Kilitlemeli Döngü

Osilatörler serbest salınım yapan (*ing. Free Running*) ya da faz kilitlemeli (*ing. Phase Locked*) olarak iki şekilde kullanılabilir. Serbest salınım yapan osilatörler farklı etkenlerden dolayı (sıcaklık değişimi, titreşim, vb.) frekans kaymasına uğrayabilmektedir. Bu durum, hassas frekans çözünürlüğü gerektiren sistemlerde istenmeyen bir duruma yol açmaktadır. Bu problemin üstesinden gelmek için osilatörlerde faz kilitlemeli döngü (PLL) yöntemi uzun süredir kullanılmaktadır [18]. Yüksek frekanstaki osilatörün çıkış işareti, güç bölücü ya da kuplör vasıtasıyla kapalı bir döngüye sokularak dışarıdan verilen harici bir referans işaretiyle karşılaştırma işlemine tabi tutulur. Osilatörün çıkış frekansını harici bir referans frekansı ile

karşılaştırmak için frekans bölücü elemanlar kullanılır. Karşılaştırma işlemi ise faz örnekleme dedektörü (*ing. Sampling Phase Detector*) ile gerçekleştirilmektedir. Bu birimin, faz karşılaştırması sonucu üretmiş olduğu potansiyel fark, serbest salınım yapan DRO'nun frekansının hassas bir frekans çözünürlüğü ile (örn. 1 kHz) arttırılmasını ya da azaltılmasını sağlamak için kullanılır. Bu şekilde, herhangi bir sebeple osilatörün çıkış frekansı kaymaya uğrasa bile, PLL sayesinde kayma toplanarak osilatörün çıkış frekansı kararlı hale getirilir [24].

Bir PLL devresinin genel blok şeması aşağıda verilmektedir (Şekil 2.6.). Bu şekilde yer alan blokların işlevleri şu şekilde özetlenebilir [25]:

- F_{ref} : Referans işareti,
- Faz Dedektörü: Referans işareti ile çıkış işaretinin bölünmüş halini karşılaştıran birim,
- Alçak Geçiren Filtre: Faz dedektörü çıkışındaki gürültüyü ve istenmeyen işaretleri bastırmak için kullanılan filtre yapısı,
- $1/N$: DRO çıkış işaretinin frekansını bölerek referans işareti frekansına düşüren birimdir.



Şekil 2.6. PLL Döngüsü Temel Blokları

Tez çalışmasının özgünlüğünü ve literatüre yüksek performanslı DRO tasarımı konusunda katkı sağlayan yöntem, PLL döngülerinde referans işareti (F_{ref}) için standart haline gelmiş ve genelde 10-100 MHz aralığında olan kristal osilatörler yerine GPS sinyalinin referans olarak üretilen 10 MHz'lik bir işaretin kullanılmasıdır. Bu yöntem ile hem DRO'nun faz gürültüsünün önemli ölçüde iyileştirilmesi hem de

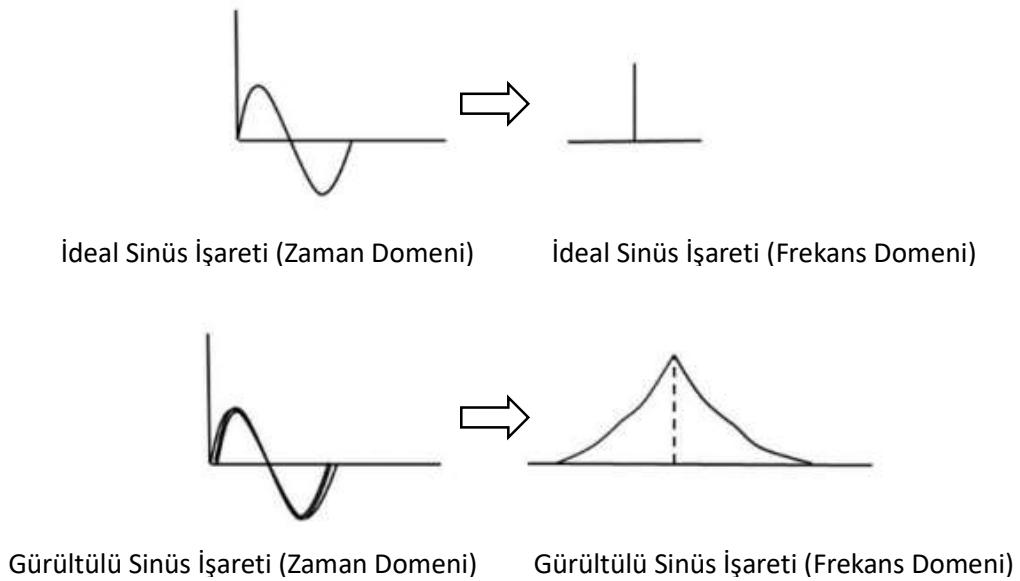
birbirinden uzak konumlarda bulunan DRO'ların frekans senkron bir şekilde çalışması sağlanmıştır. Bu yöntemin getirdiği avantajlar araştırma bulguları (Bölüm 4.1), tartışma ve sonuç bölümünde ele alınmaktadır.

2.4. Faz Gürültüsü

Bir osilatörün ürettiği gerçek bir işaretin ideal bir sinüs dalgası ile arasındaki farklılık olarak anlatılabilecek olan faz gürültüsü, haberleşme sistemlerinin performansını belirleyen temel parametrelerden biridir.

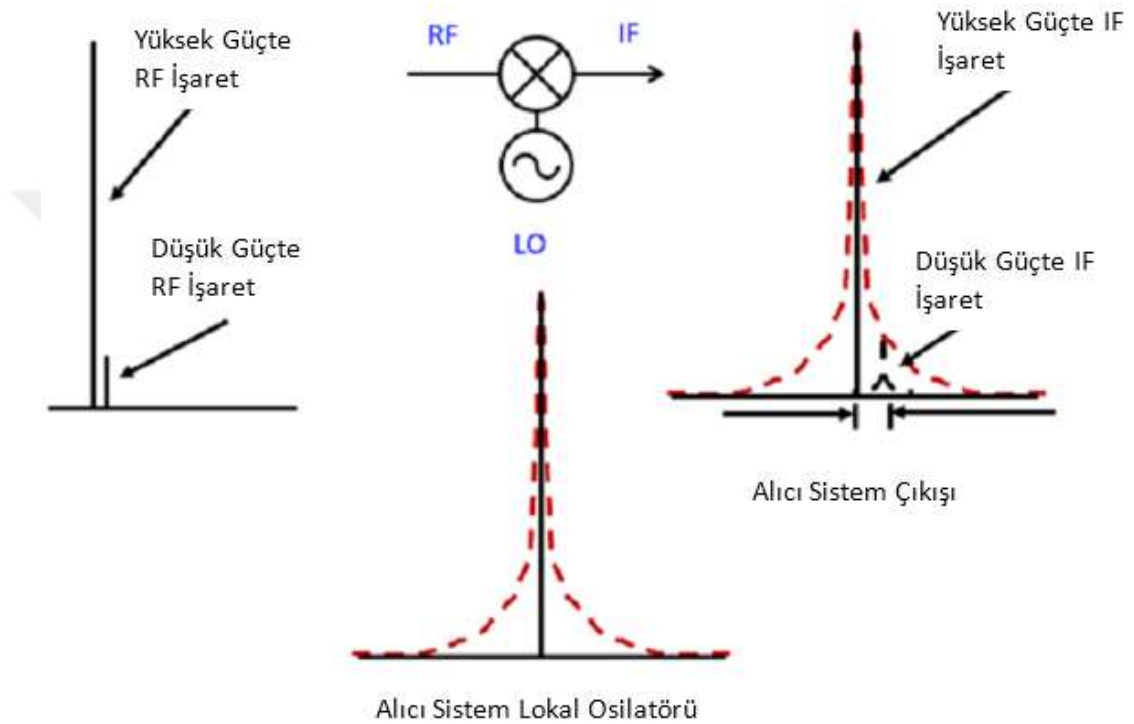
Osilatörün çıkışındaki rastgele dalgalanmalar şeklinde oluşan faz gürültüsü, ana işaretin belirli bir ofset uzağındaki (örn. 1 kHz) işaret seviyesinin 1 Hz bant genişliğinde ana işaretin gücüne oranı olarak tanımlanmaktadır. Birimi, desibel cinsinden ifade edilir ve taşıyıcı işaretin gücüne göre oranlandığını anlatmak için dBc/Hz şeklinde gösterilir [3].

İdeal bir işaret, bir delta fonksiyonu çıktısı olarak görülebilirken, gerçek hayatta osilatörler termal, titreşim (*ing. Flicker noise*) ya da diğer gürültü kaynaklarının da etkisiyle aşağıdaki şekildeki gibi bir işaret üretmektedir [26, 3].



Şekil 2.7. İdeal Sinüs İşareti vs. Gerçekte Osilatör Çıkışı

Faz gürültüsü, haberleşme sistemlerindeki alıcı birimlerin hem alış gücü hassasiyetini hem de frekans çözünürlüğünü etkilemektedir. Spektrumda incelenmek istenen birbirine yakın frekanslarda ve farklı güçlerdeki iki işaret, gürültülü bir lokal osilatör ile çarpılarak frekansları düşürüldüğünde biri diğerinin gürültü tabanının altında kalarak algılanamaz hale gelebilmektedir. Bu durum aşağıdaki şekilde görülebilmektedir:



Şekil 2.8. Faz Gürültüsünün Alıcı Sistemlere Etkisi [27]

Haberleşme sistemlerindeki yukarıda bahsedilen etkilerinden dolayı osilatörlerde faz gürültüsünün iyileştirilmesi birçok araştırmaya konu olmuş ve bunun için çok farklı yöntemler geliştirilmiştir. Frekans domenindeki ölçümlerde dünyada en çok tercih edilen iki test cihazı üreticisinden biri olan Rohde & Schwarz firmasının kurucularından olan Ulrich L. Rohde'nin tez çalışmasında, faz gürültüsünün kaynakları gerçeğe çok yakın bir şekilde modellenerek formülize edilmiştir [21]. Bu formülizasyon sonrası, Rohde'nin bahsettiği metotlarla, 1dB ye yakın doğrulukta ölçülen sonuçlarla uyumlu çıkan faz gürültüsü modelleri kullanılarak osilatör faz gürültüsü iyileştirme çalışmaları simülasyon ortamında yapılabilmekte ve etkileri gerçek ortamda gözlemlenebilmektedir. Rohde'nin çalışmalarına benzer bir şekilde,

farklı araştırmacılar da faz gürültüsünün modellenmesi için yöntemler geliştirmişler ve faz kilitlemeli döngü yapısındaki elemanların hangi ölçüde faz gürültüsüne katkıda bulunduğunu hesaplamışlardır [28, EK5].

Bu çalışmalardan, özellikle Avi Brilliant'ın faz gürültüsünün modellenmesine yönelik hesaplamalarından yola çıkarak aşağıdaki eşitlikler elde edilmiştir [28]:

$$\sigma = \sqrt{\sigma_{nPD}^2 + \sigma_{nREF}^2 + \sigma_{nN}^2 + \sigma_{nDRO}^2 + \sigma_{nLPF}^2} \quad (2.4)$$

Bu eşitlikte;

σ : Faz kilitlemeli osilatörün toplam faz gürültüsü,

σ_{nPD} : Faz dedektörü kaynaklı faz gürültüsü

σ_{nREF} : Referans osilatörü kaynaklı faz gürültüsü

σ_{nN} : Üretilen Frekans / Referans Frekansı bölme oranı kaynaklı faz gürültüsü

σ_{nDRO} : Serbest salınım yapan DRO faz gürültüsü

σ_{nLPF} : Faz dedektörü sonrası yerleştirilen alçak geçiren filtre kaynaklı faz gürültüsüdür.

Yukarıdaki eşitlikte yer alan tüm bileşenlerin faz gürültüsüne katkısını modellemek için farklı denklemler elde edilmiş ve bu sonuçlar simülasyon programlarının arka planlarındaki formülizasyonlarda yer almıştır. Faz kilitlemeli döngü devrelerinin tasarımı için kullanışlı bir araç olan “ADIsimPLL” adlı programın kullanımı sırasında PLL döngüsündeki filtrenin bant genişliğinin farklı değerleri için faz gürültüsünün ne kadar etkilendiği oldukça gerçekçi bir şekilde modellenebilmektedir. Bu programın kullanımı sayesinde ve eşitlik 2.4’ün değerlendirilmesi sonucunda faz kilitlemeli osilatörlerin faz gürültüsüne katkıda bulunan temel elemanlardan birinin referans işaretini üreten osilatör olduğu ve bu elemanda yapılacak iyileştirmelerin osilatör performansını doğrudan etkileyeceği görülmüştür. Böylece, çalışmamızda osilatörün referans işareti için yüksek performanslı GPS saat işareti kullanma fikri ortaya çıkmıştır. “Araştırma Bulguları” kısmında “GPS ile disiplin etme işlemi” başlıklı bölümde bu konu ayrıntılarıyla ele alınmaktadır.

BÖLÜM 3. MATERYAL VE YÖNTEM

3.1. Materyal

DRO tasarımında en kritik devre elemanları dielektrik malzeme ve yüksek frekansta çalışan aktif elemandır (Bipolar Junction Transistor). Dielektrik malzemeler, boyutlarına ve kimyasal bileşenlerinin yapısına göre farklı frekanslarda salınım özelliği göstermektedir. Dielektrik katsayısı $10 < \epsilon_r < 100$ arasında değişen ve genellikle baryum tetratitanat ve titanyum dioksitten oluşan malzemeler dielektrik rezonatör olarak kullanılmaktadır (Şekil 3.1.) [29, 30].

Dielektrik malzemenin yapısı, boyutları, şekli vb. özellikleri, kullanıldığı osilatörün kalite faktörü parametresinin yüksek ya da alçak olmasını belirler. Kararlı bir osilatör için kalite faktörünün fazla olması gerekmektedir. Bu bilgiler ışığında, çalışmamızda kalite faktörü 10000-20000 arasında değişen, bileşiminde %76 Berilyum, %15 Baryum, %3 Kalsiyum Magnezyum (CaMg) bulunan, çapı 5,62 mm ve yüksekliği 2,25 mm bir silindir şeklinde olan dielektrik malzeme kullanılmıştır. Üreticisinden alınan bilgiye göre, bu malzeme 10 GHz civarında tasarlanan bir osilatör için uygundur [31].

Çalışma frekansına uygun malzemenin nitelikleri belirlendikten sonra malzeme temini için birçok firmayla temasa geçilmiştir. Öncelikle araştırma projesinde kullanılacağı belirtilerek maliyeti en aza indirmek için numune talebinde bulunulmuştur. Çalışma sonucunda gerçekleştirilen DRO'nun, alt-ürün olarak TÜBİTAK tarafından yürütülen elektronik harp projelerinde kullanılması düşünüldüğü için düşük maliyet hedefi de gözetilmiştir. Bu kapsamda yapılan piyasa araştırması sonucu farklı firmalardan elde edilen bilgiler aşağıdaki tabloda özetlenmiştir. Diğer devre elemanlarının temini ve çizilen deneme kartlarının üretiminde TÜBİTAK BİLGEM laboratuvarlarındaki malzemeler kullanılmıştır.

<u>DIELECTRIC RESONATOR MATERIALS</u>					
<u>COMPOSITION</u>	<u>DIELECTRIC CONSTANT</u>	<u>Q</u>	<u>TEMPERATURE COEFFICIENT</u>	<u>FREQ. RANGE</u>	<u>MANUFACTURER</u>
Ba ₂ Ti ₉ O ₂₀	40	10,000 @ 4 GHz	+2	1 To 100 GHz	Bell Labs
(Z _r - S _n) Ti O ₄	38	10,000 @ 4 GHz	-4 To 10 Adj	1 To 100 Ghz	Trans Tech Thomson, Murata
Ba (Zn 1/3 Ta 2/3) O ₂	30	10,000 @ 10 GHz	0 to 10	4 To 100 Ghz	Murata
Ba (Mg 1/3 Ta 2/3) O ₂	25	25,000 @ 10 GHz	4	4 To 100 GHz	Sumimoto
Ba O - PbO - Nd ₂ O ₃ - Ti O ₂	88	5,000 @ 1 GHz	0 to 6	< 4 GHz	Murata/Trans Tech
Al ₂ O ₃	11	50,000 @ 10 GHz	0 to 6	> 18 GHz?	NTK/Trans Tech

Şekil 3.1. Dielektrik Rezonatör Malzeme Çeşitleri [29]

Tablo 3.1. Dielektrik Malzeme Tedarik Bilgileri

Firmalar	Ürün Model No	Adet	Durum
T-ceram	TDR-0562-0225-37- 1050/D18-15-(-5)-N	3	Numune sağlandı
Token	TE36-10.5G-B-S	3	Numune vermiyor, teklif 80\$
MCV Microwave	MDR 24 03 N 108 40 50	--	Numune vermiyor
Temex Ceramics	D047 E404 T 10500 A	--	Temin edilemiyor
Trans Tech		--	Cevap alınamadı
Murata		--	Cevap alınamadı

Dielektrik malzeme ile birlikte, osilatör devresinde kullanılacak aktif eleman da tasarım sürecinde önemli bir rol oynamaktadır. Aktif eleman olarak adlandırılan blok, temel olarak yüksek frekansta çalışan bir transistör ve çevre elemanlarından oluşmaktadır. Bu transistörün seçimi için, benzetim çalışmalarının doğruluğunu artırma amacıyla, SPICE modeli ve RF parametreleri temin edilebilen bir ürün araştırılmıştır. Araştırmamız sonucunda, Infineon firmasının BFP405 kodlu, düşük gürültülü, silikon bipolar RF transistörünün 12 GHz'e kadar osilatör tasarımına uygun olduğu belirlenmiş, tasarım ve üretimde bu ürün kullanılmıştır [32, EK1].

3.2. Kullanılan Araç-Gereçler

Tez çalışmasında kullanılan başlıca test ekipmanları aşağıda listelenmektedir;

- Frekans domeninde genlik ve faz gürültüsü ölçümlerini yapabilmek için Rohde & Schwarz firmasının FSU43 ürün kodlu Spektrum Analizörü,
- Osilatörün kilitleneceği harici referans işaretini üretebilmek için Agilent / Keysight firmasının E8257D ürün kodlu İşaret Üretici,
- DC gerilim ölçümleri için Agilent / Keysight firmasının U1253B ürün kodlu Multimetre,
- DRO devresini beslemek için AC/DC Güç Kaynağı olarak Agilent / Keysight firmasının E3236A kodlu ürünü kullanılmıştır.

Tasarım için kullanılan yazılımlar:

- Yüksek frekans devre analizleri, tasarımın doğrulanması ve benzetim işlemleri için Cadence firmasının ürünü olan AWR-Microwave Office ve AWR-Visual System Simulator programları, ayrıca Analog Devices firmasının üretmiş olduğu “ADIsimPLL” programı
- Baskı devre kartlarının şema ve kart çizimi için Altium Designer programı,
- Tez çalışmamız ile beraber yayımlanan makalemizde de yer alan Bit Hata Oranı (BER) analizleri için MATLAB yazılımı kullanılmıştır.

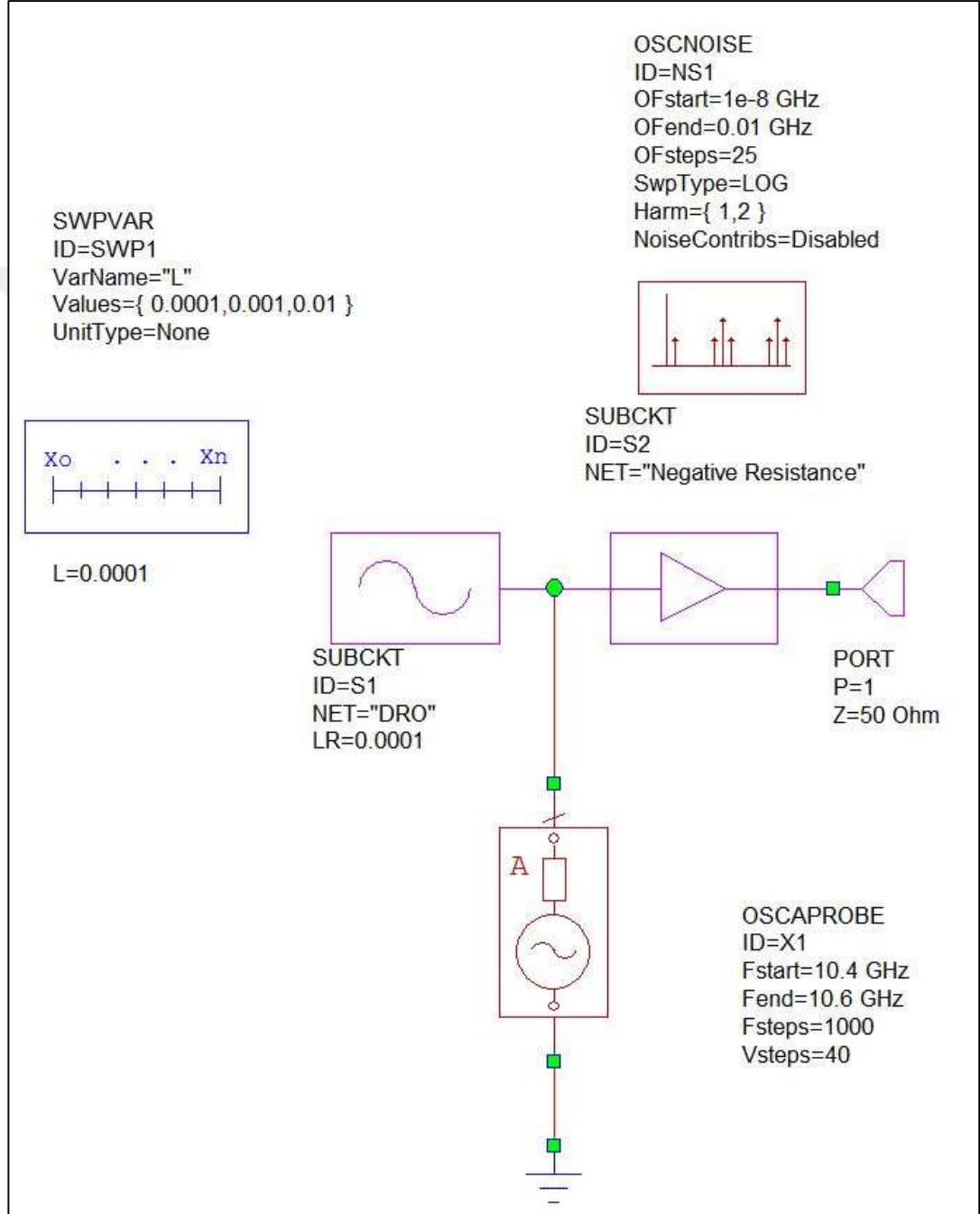
3.3. Yöntem

Bu bölümde, DRO tasarımından üretim aşamasına kadar kullanılan yöntemler 2 başlık altında anlatılmaktadır. Öncelikle tasarımın modellenmesi için kullanılan yöntemlere değinilmektedir. Modellemesi tamamlanan devrenin baskı devre kartı çizimi ve üretim aşamaları Bölüm 3.3.2’de yer almaktadır.

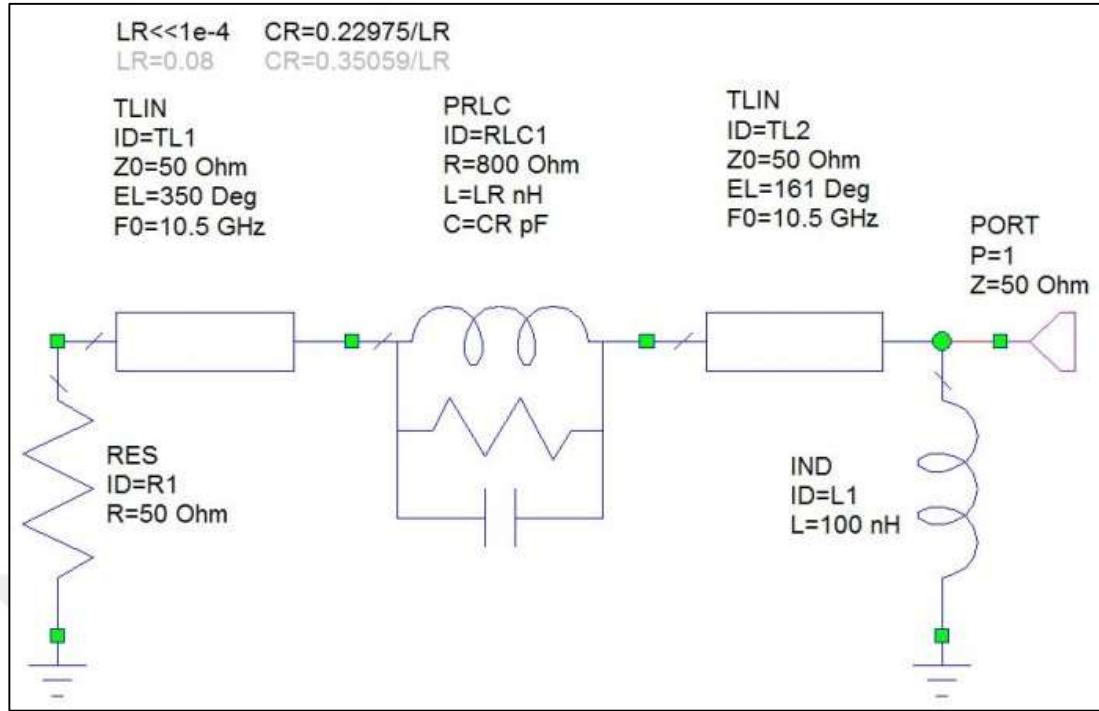
3.3.1. AWR benzetimi

Tez çalışmasında, osilatör tasarımında kullanılan devre yapılarının analizleri ve frekans düşürücü sistemlerin benzetimi için Cadence / AWR firmasının “Mikrodalga Ofis” ve “Visual System Simulator” programlarından faydalanılmıştır. Bu program temel pasif/aktif devre elemanlarıyla devre şemalarının oluşturulmasına olanak sağlamaktadır ve oluşturulan devre şemalarının sistem halinde test edilmesi ve benzetim sonuçlarının elde edilmesi için faydalı bir tasarım aracı sunmaktadır. DRO gerçekleşmesi için geliştirdiğimiz seri geri besleme metoduna ait benzetim şemaları aşağıda verilmektedir. Üst seviye şeması olarak DRO blokları Şekil 3.2.’de, DRO’nun rezonatör kısmının modellenmesi Şekil 3.3.’te bulunmaktadır. Dielektrik malzemenin modellenmesi için AWR kütüphanesinde bulunan RLC modeli kullanılmaktadır. DR bloğunun istenen frekansta rezonans özelliği gösterebilmesi için R, L ve C değerleri programın “optimizer” özelliği kullanılarak tüm muhtemel değerlerin bir arada denenmesi sağlanmış, 10.5 GHz frekansı için en uygun değerler bu şekilde

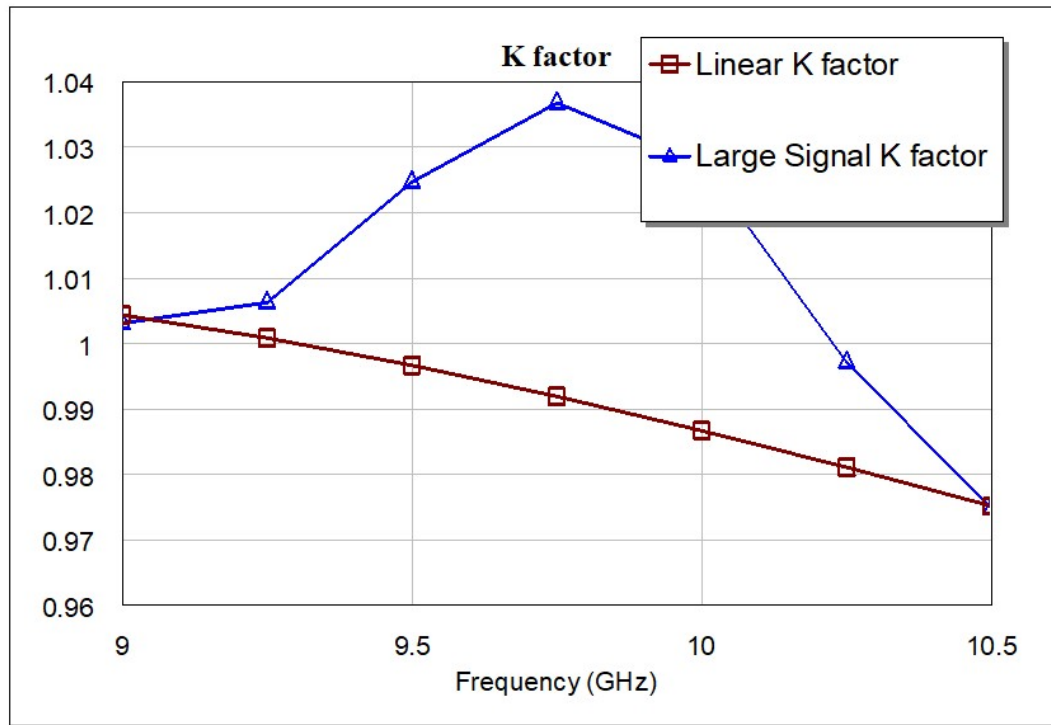
bulunmuştur. Negatif direnç yapısı ile osilasyon sağlayacak olan devre yapısı ise Şekil 3.5.'te yer almaktadır. Bu devrenin analizinde, osilatör özelliğini gözlemleyebilmek için gereken "K factor"- kararlılık analizi gerçekleştirilmiştir. Şekil 3.4.'te devrenin osilasyona girdiğini gösteren K faktör benzetim sonucu verilmektedir.



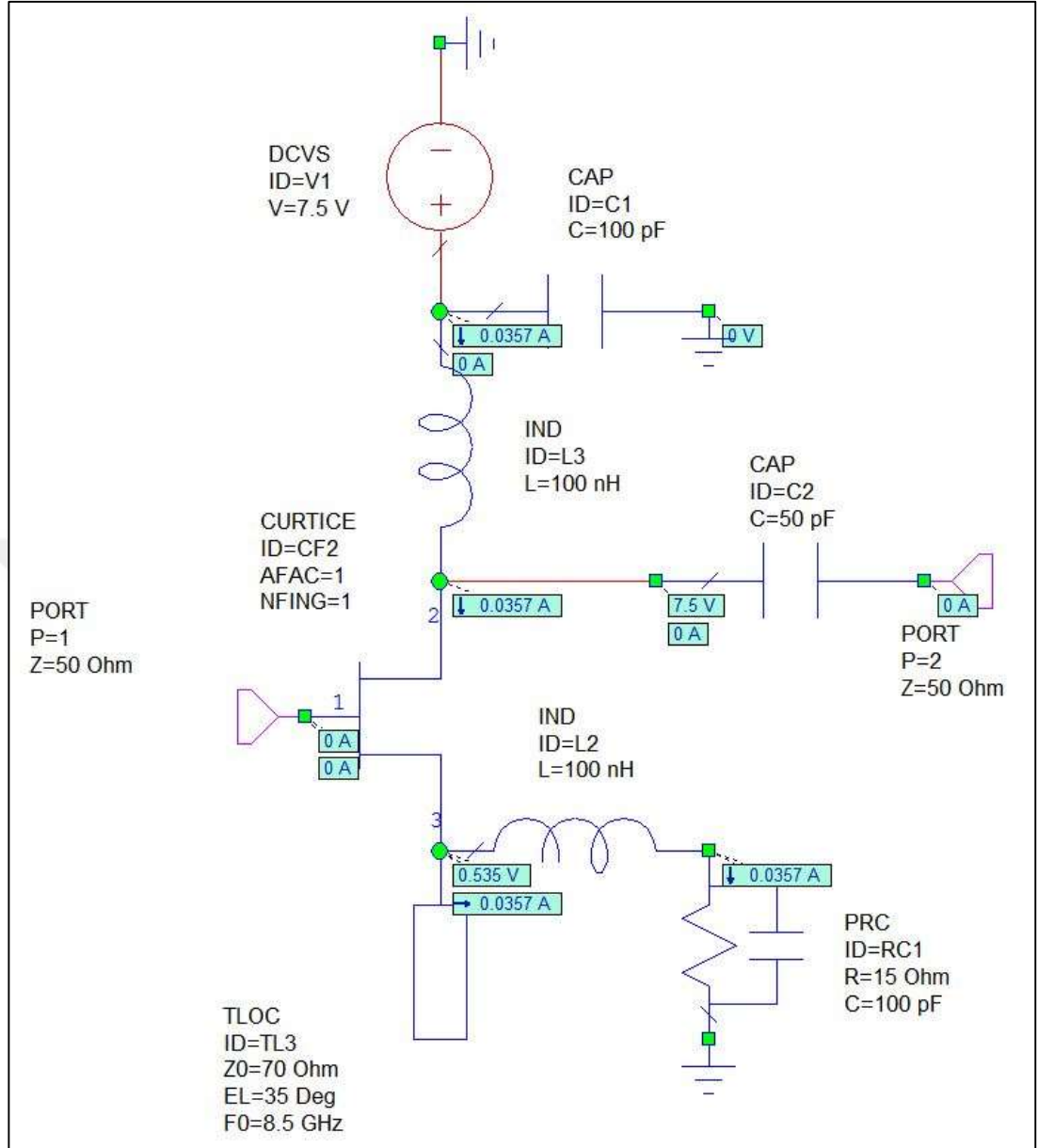
Şekil 3.2. DRO Sistem Şeması



Şekil 3.3. Dielektrik Rezonator Modeli

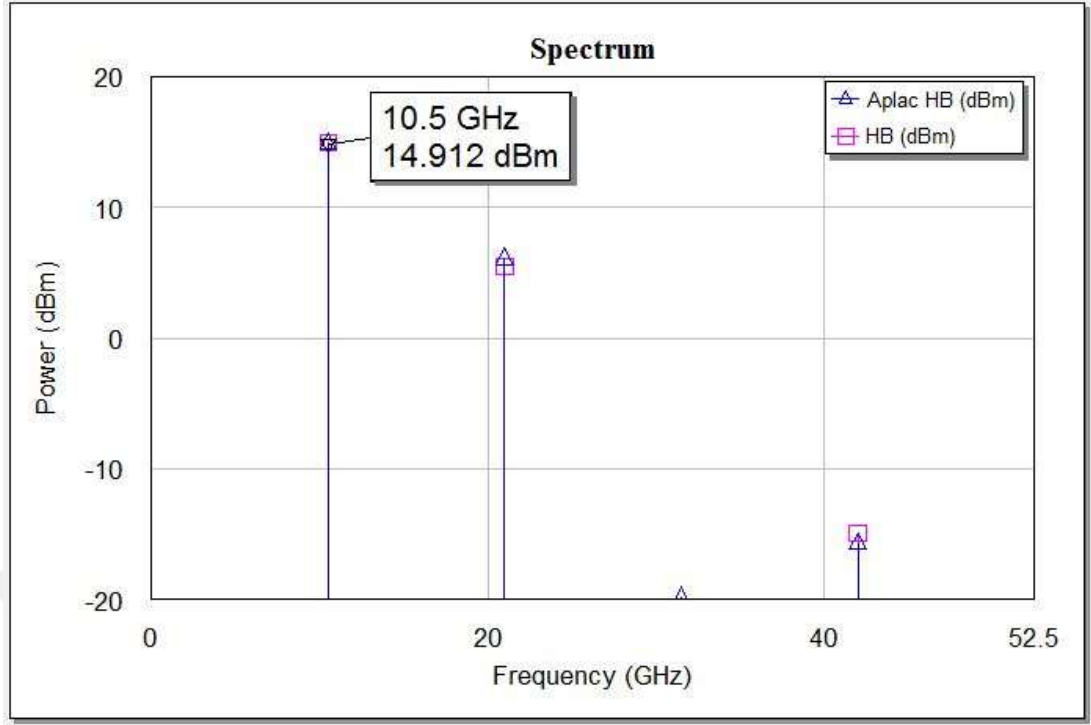


Şekil 3.4. K Faktör Simülasyon Sonucu



Şekil 3.5. Negatif Direnç-Seri Geri Besleme Devresi Benzetim Şeması

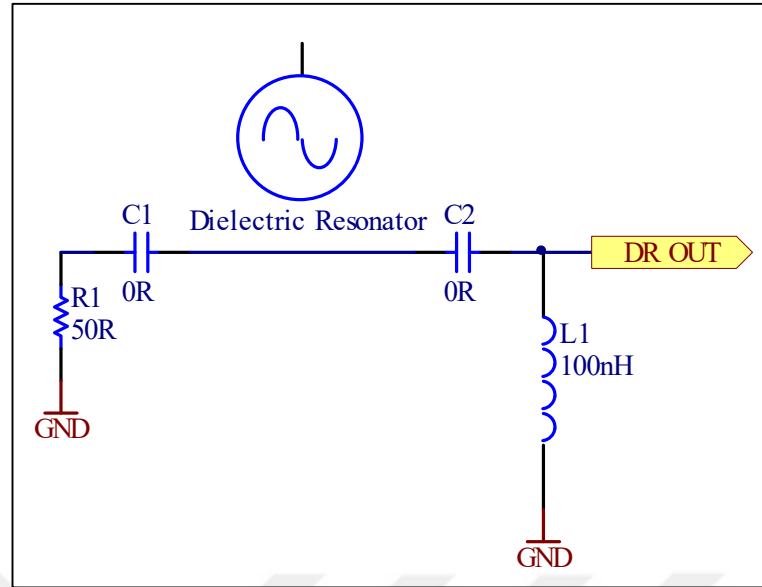
Yukarıda açıklanan devre şemaları sistem halinde simule edilerek istenen osilasyon frekansı ve genlik seviyesi değerlerine ulaşılmıştır. 10,5 GHz'den sonra görülen diğer işaretler ana işaretin harmonikleridir (Şekil 3.6.). Burada genel itibariyle yapılan benzetimler, çalışma süresince ayrıntılandırılarak doğru sonuçlar elde edebilmek için üretim esnasında asıl modelin mümkün olduğunca en benzer hali elde edilmeye çalışılmıştır.



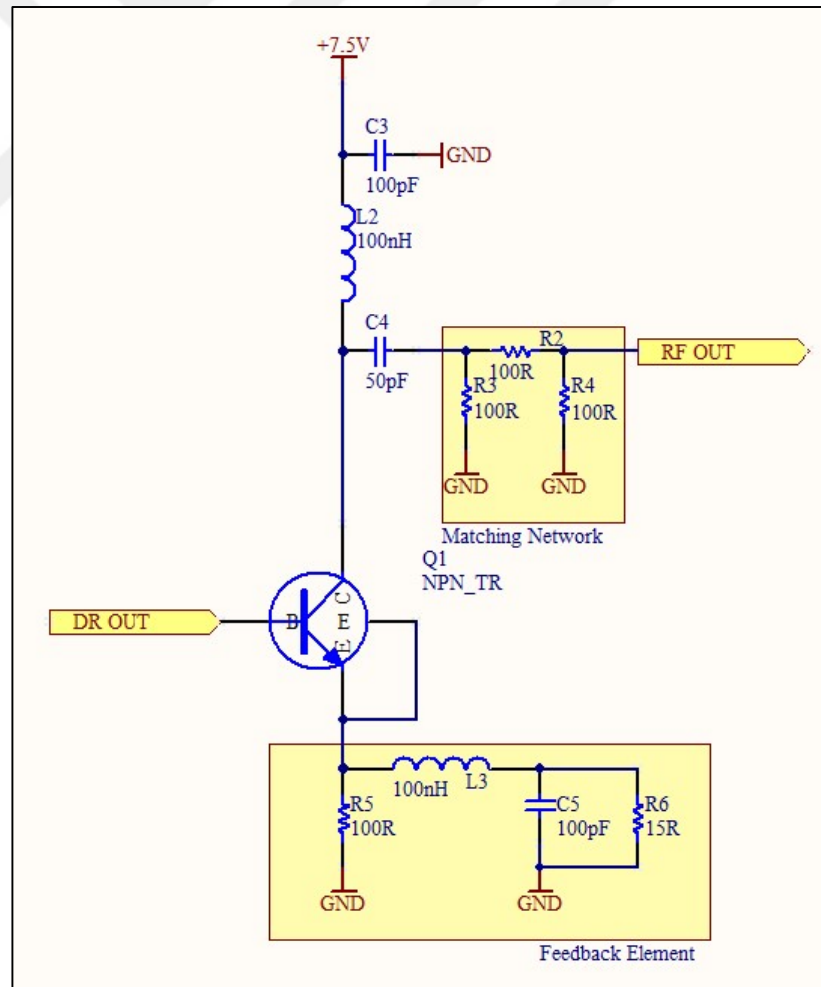
Şekil 3.6. Benzetim Sonucu – Spektrum Görünümü

3.3.2. Baskı devre kartı (PCB) ve mekanik tasarım

Benzetimi tamamlanan devrenin çalıştırılması için öncelikle benzetimde kullanılan devre şemaları Altium Designer programı kullanılarak PCB (Printed Circuit Board) şeması haline getirilmiş, daha sonra PCB'lerin çizim işlemine geçilmiştir. Aşağıdaki şekillerde, üretilmiş olan dielektrik rezonatör ve negatif geri besleme baskı devre kartlarının devre şemaları ayrı ayrı gösterilmektedir.

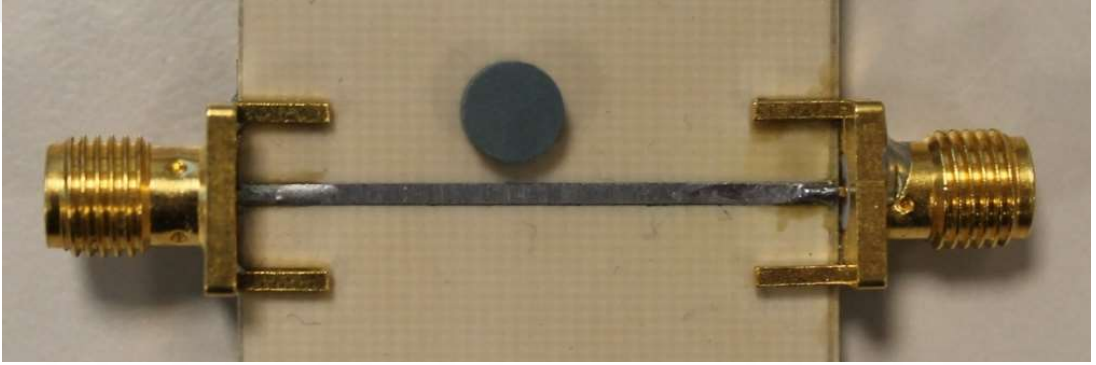


Şekil 3.7. Dielektrik Rezonatör Devre Şeması



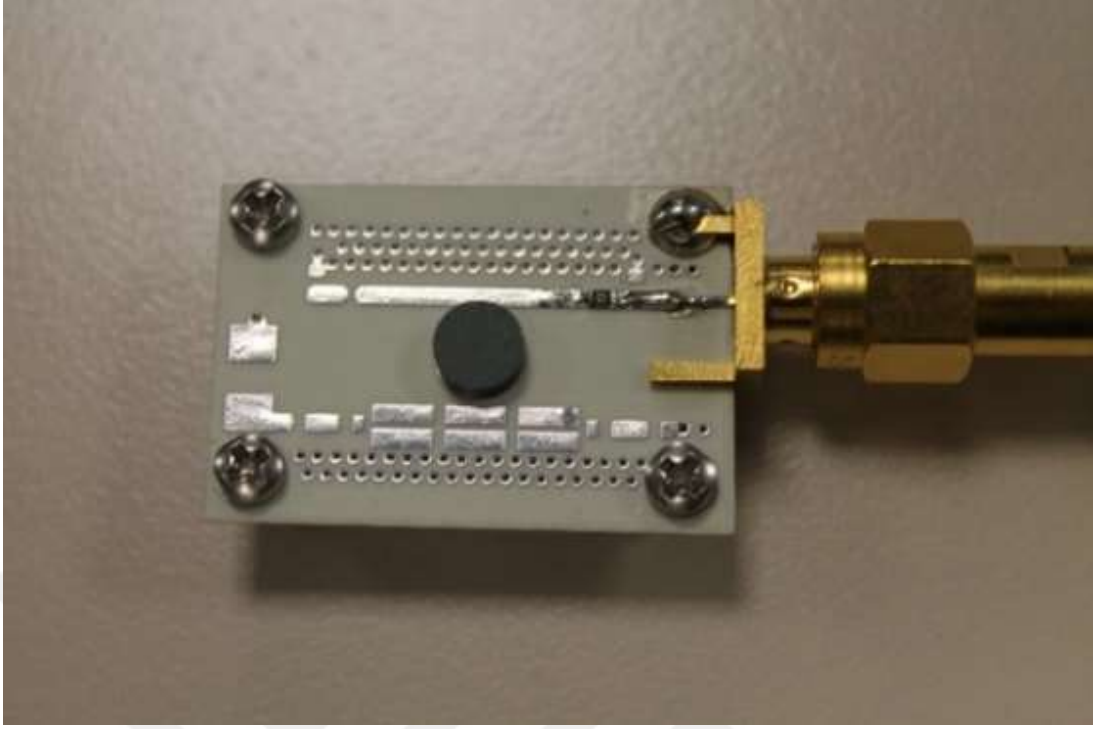
Şekil 3.8. Aktif Eleman Devre Şeması

Yukarıda gösterilen devre şemalarının tamamlanmasının ardından baskı devre kartı çizimi aşamasına geçilmiş ve çizilen kartlar ürettirilmiştir. Daha sonra, rezonatör ve aktif eleman PCB'leri üzerindeki elemanlar dizilerek kartlar test edilmiştir. Tasarımda yer alan bloklara ait PCB'ler ilk aşamada parça parça ürettirilerek (Şekil 3.9.) tasarımın doğrulanması sağlanmış, daha sonra bu parçalar tek bir PCB de birleştirilerek mekanik olarak kutulanabilir hale getirilmiştir. Mekanik kutulama işlemi, hem osilatörün dış ortamdaki elektromanyetik dalgalardan etkilenmesini engellemek için hem de dielektrik malzemeden TE_{018} modunda yayılan dalganın mikroşerit hatta kuplajının artırılması için gereklidir. Tasarlanan mekanik kutu alüminyum malzemesinden üretilmiştir ve Şekil 3.14.'te gösterilmektedir.

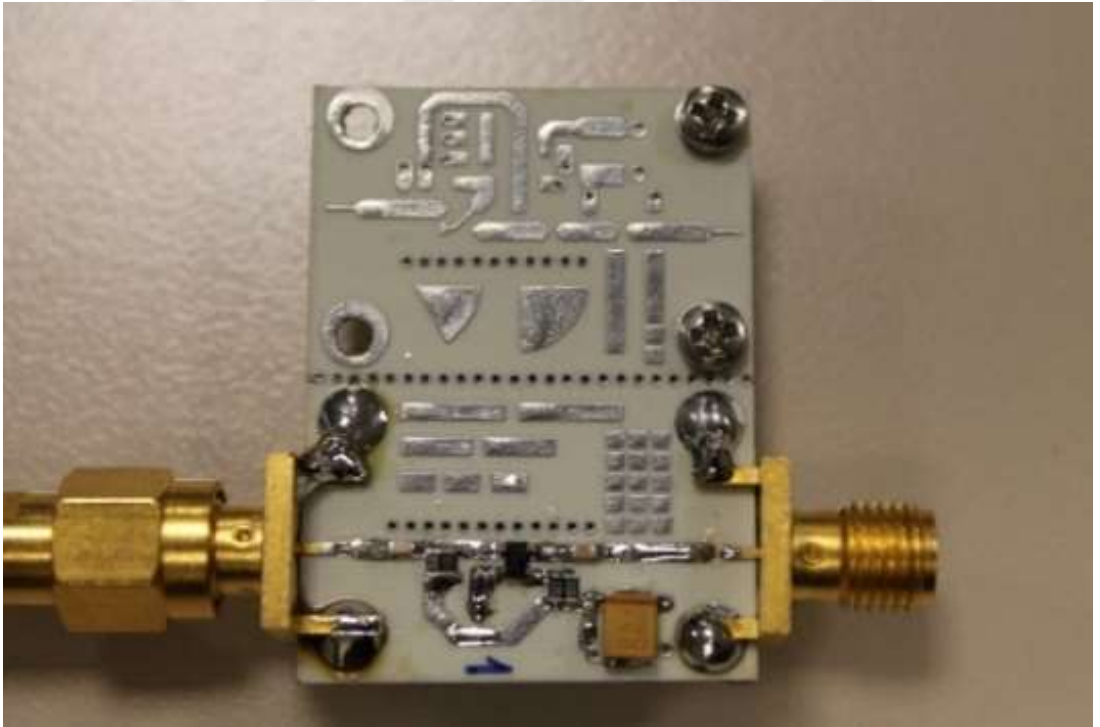


Şekil 3.9. Üretilmiş Dielektrik Rezonatör İlk Deneme Kartı

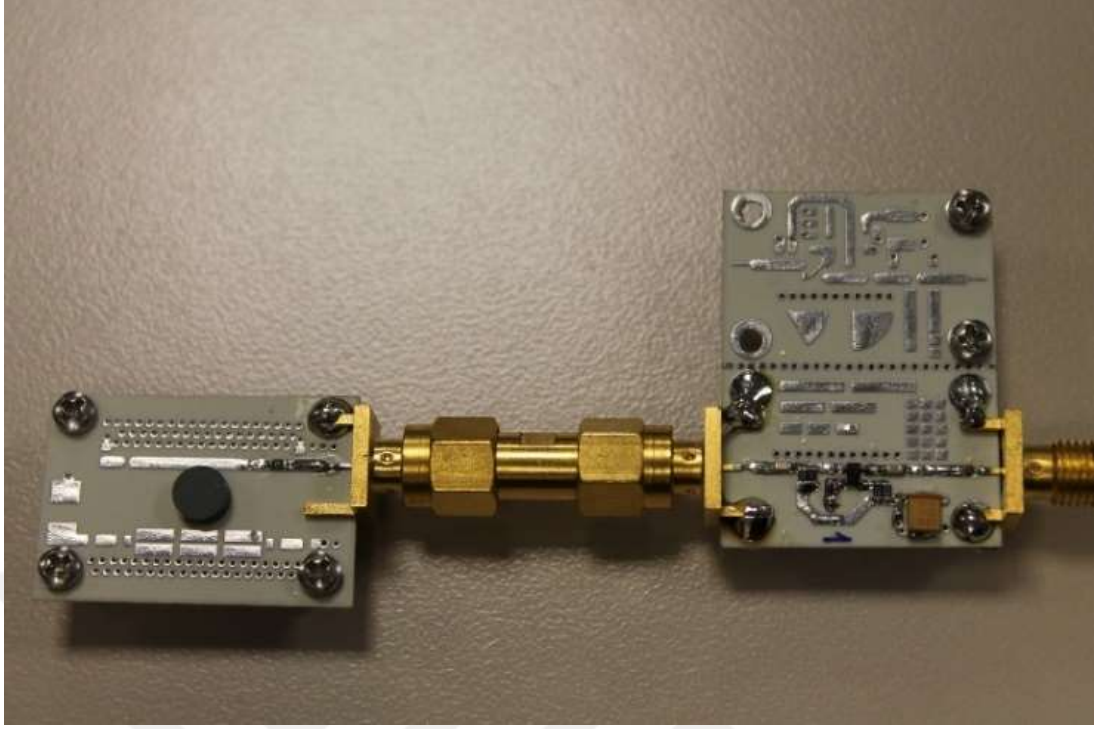
Negatif Geri Besleme Devre şeması çiziminin son hali aşağıdadır (Şekil 3.11.). Bu PCB de ürettirildikten sonra “Free Running DRO” (Referansa kitlenmeden çalışan rezonatör) yapısı test edilebilir hale gelmiştir. PCB çiziminde yapılması gereken son aşama da serbest salınım yapan frekans sentezleyici devresinin 10 MHz referansına kitlenmesini sağlayacak olan Analog Faz Kitleme devresidir. Bu devrenin çizimi ve üretilmesi, serbest salınım yapan osilatörün çalıştırılması sağlandıktan sonra gerçekleştirilmiştir.



Şekil 3.10. Dielektrik Rezonatör PCB'si



Şekil 3.11. Negatif Geri Besleme PCB'si

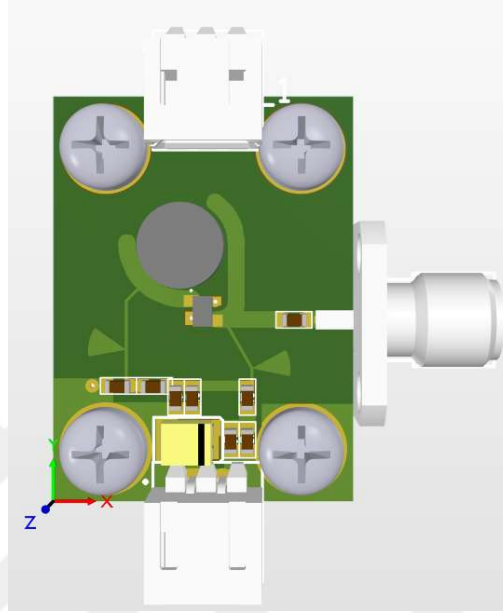


Şekil 3.12. Serbest Salınım Yapan DRO Yapısı (DR + Aktif Eleman)

DRO'nun istenen frekansa ayarlama işlemi birbirini takip eden iki aşama ile gerçekleştirilir. DRO devresinin kaba frekans ayarlaması dielektrik malzemenin üst kısmına denk gelecek şekilde ayarlanmış metal bir parçanın malzemeye olan yüksekliğinin artırma/azaltılması ile gerçekleştirilir [21]. Bu ayar, TE modundaki elektromanyetik dalgaların dielektrik malzeme yakınına yerleştirilmiş olan mikroşerit hatta olan kuplajın gücünü ve salınımın merkez frekansını geniş adımlarla (örn. 100 MHz lik bir pencere içerisinde) ayarlamaya yarar. MHz ve kHz çözünürlüğünde ince frekans ayarlama görevini faz kilitlemeli döngü devresi gerçekleştirmektedir.

Aşağıdaki şekilde, rezonatör devresi ve aktif eleman devresinin birleştirilmiş olduğu tek PCB'nin görünümü yer almaktadır (Şekil 3.13.). Bu PCB'nin mekanik olarak kutulanmış hali ve mekanik ayarlama düğmesi Şekil 3.14.'te görülebilmektedir. Üretilmiş olan PCB de gözüktüğü gibi, çalışmanın ilk aşamalarında seri geri besleme metoduyla tasarıma başlanmış olsa da modellemeyi sonradan gerçekleştiren üründe paralel geri besleme metodu kullanılarak üretim yapılmıştır. Üretim aşamasında benimsenen seri geri besleme metoduna göre modellemesi ve frekans ayarlaması daha zor olmasına rağmen paralel geri besleme metodu osilatör çıkışında daha yüksek verebildiği için

alışmanın gereleme aşamasında bu yöntem tercih sebebi olmuştur. Frekans çevirici sistemlerde kullanılan frekans arpıcı elamanlar (*ing. Mixer*), lokal osilatör portundan yüksek güçte bir işaret girmesini bekledikleri için [33] üretilen DRO'nun ıkış seviyesinin mümkün olduğunca artırılması hedeflenmiştir.



Şekil 3.13. DRO PCB Son Hali



Şekil 3.14. Serbest Salınım Yapan DRO'nun Mekanik Kutulu Hali

BÖLÜM 4. ARAŞTIRMA BULGULARI

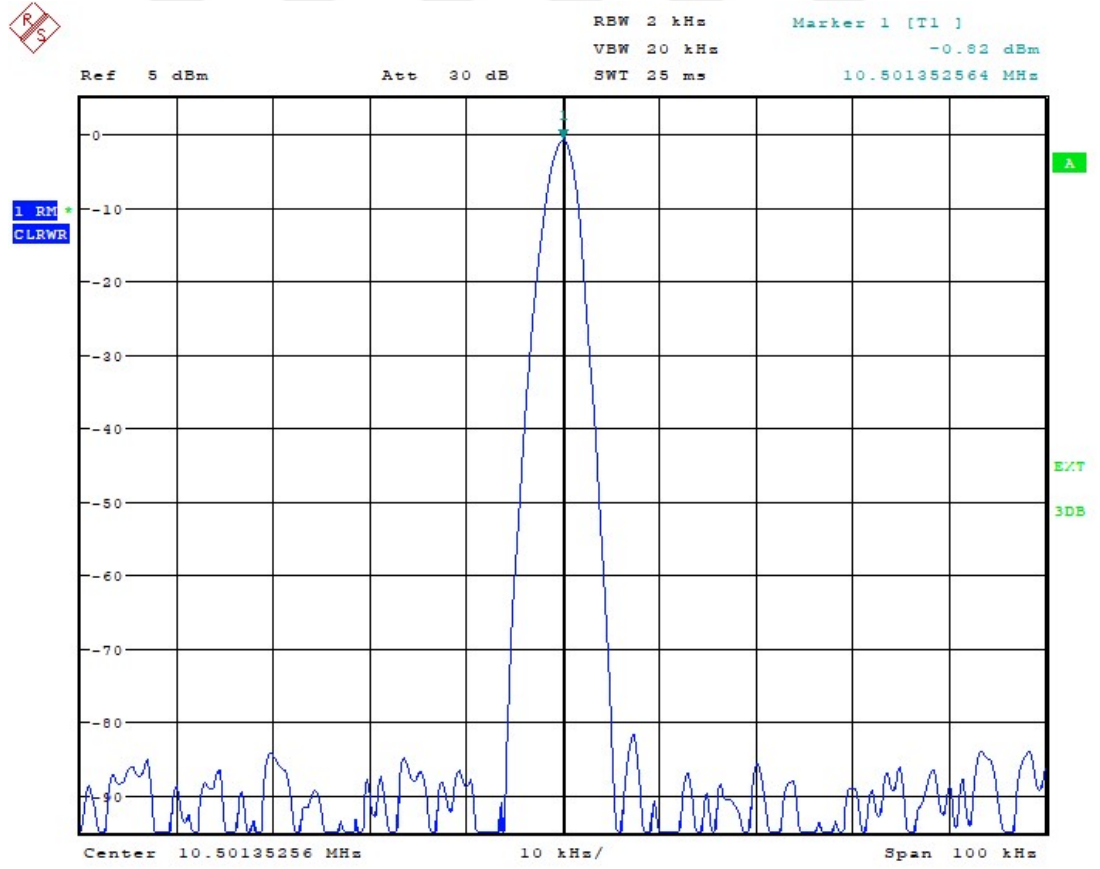
4.1. GPS ile Disiplin Etme İşlemi

Bu bölümde çalışmamızda üretilen DRO'nun performans iyileştirme çalışması için Bölüm 2.3'te anlatılan faz kilitlemeli döngü yöntemindeki PLL devresinin elemanlarından biri olan referans işaretinin yerine GPS sinyali kullanılarak elde edilen bulgular paylaşılmaktadır. Yüksek frekanstaki bir osilatörün, GPS'ten elde edilen bir referans işareti ile kilitlenmesi işlemi literatürde "GPS ile disiplin etme" olarak geçmektedir [34].

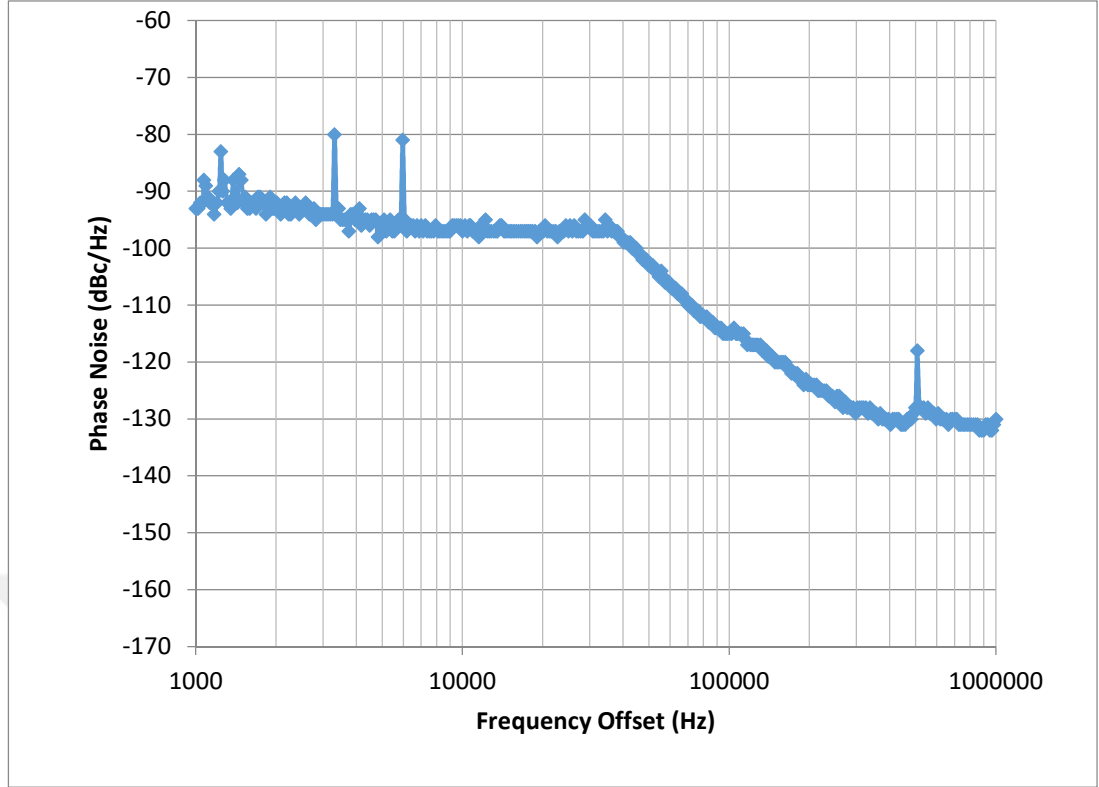
Çalışmamızda kullanılan osilatörler öncelikle harici bir işaret kaynağından elde edilen 10 MHz referans işaretiyle kilitlenerek PLL yapısının doğru bir şekilde çalıştığı tasdik edilmiştir. Daha sonra, 10 MHz frekansındaki harici referans kaynağı olarak National Instruments firmasının GPS sinyalinden 10 MHz frekansı elde etmeyi sağlayan GPSDO kiti ürünü [EK 2] kullanılmıştır (Şekil 4.1.) [35]. Faz gürültüsü açısından oldukça temiz bir işaret (1 kHz ofsette -145 dBc/Hz) üretebilen bu modül sayesinde, üretmiş olduğumuz osilatörün iyi derecede faz gürültüsü performansına sahip olduğu doğrulanmıştır. Aşağıdaki şekillerde Bölüm 3.3. te bahsedilen yöntemler kullanılarak üretilen DRO'nun frekans domeni cevabı ve faz gürültüsü ölçümleri gösterilmektedir (Şekil 4.2., Şekil 4.3.).



Şekil 4.1. GPS'ten Referans İşareti Üreten Birim



Şekil 4.2. DRO Çıkışının Spektrum Görüntüsü



Şekil 4.3. DRO Faz Gürültüsü Ölçüm Sonucu

GPS ile disiplin edilmiş DRO'nun faz gürültüsü performansındaki iyileşme aşağıdaki karşılaştırma tablosundan net olarak anlaşılabilmektedir.

Tablo 4.1. İki Farklı DRO'nun Faz Gürültüsü Karşılaştırması

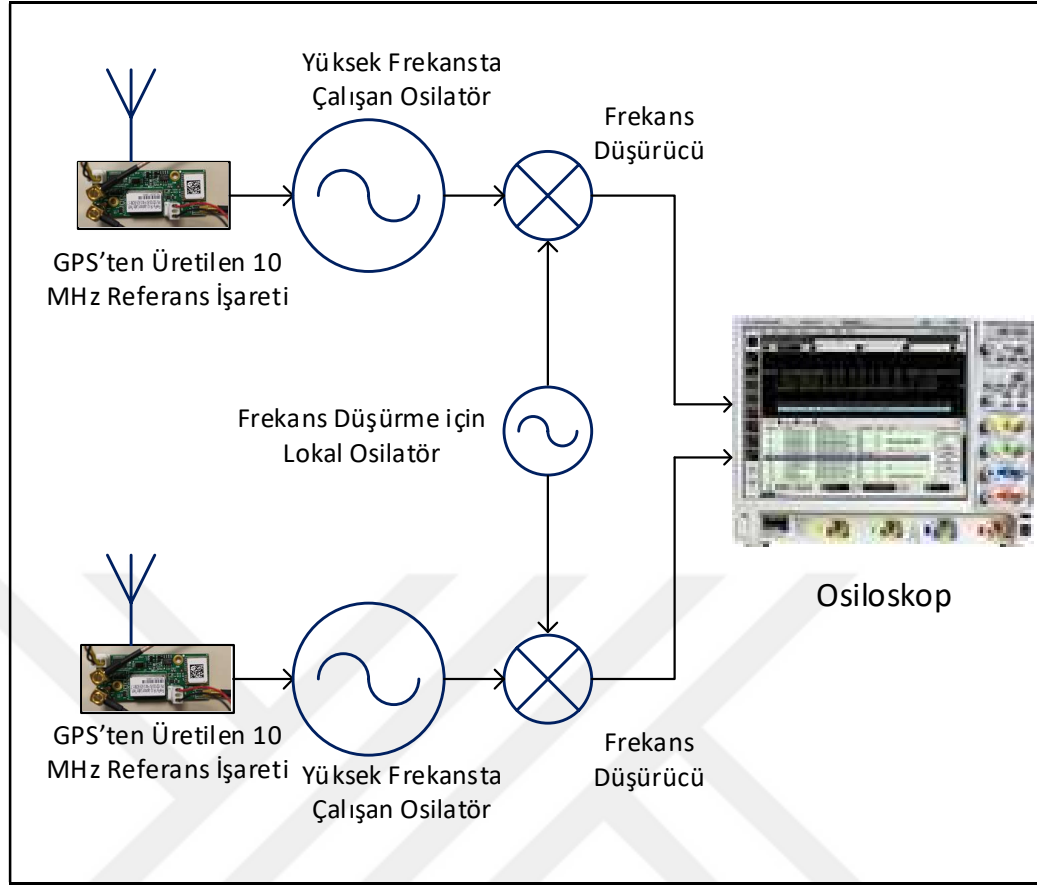
Faz Gürültüsü (dBc/Hz)		
Merkez Frekansına Göre Ofset	10 MHz OCXO ile Kilitlenen DRO	GPS ile Disipline Edilmiş DRO
1 kHz	-85	-86
10 kHz	-90	-93
100 kHz	-92	-100
1 MHz	-95	-103

4.2. Frekansları Senkron Osilatörler

GPS ile disiplin etme işlemi, üretmiş olduğumuz osilatörün faz gürültüsü performansını iyileştirmesinin yanı sıra, çalışmamızda tespit ettiğimiz gibi, osilatör kullanımına haberleşme sistemlerinde faydalı olacak bir yetenek daha kazandırmıştır: Frekans Eşleme.

Haberleşme sistemleri kullanıcıları, gelen işaretin içeriğinin yanında bazı durumlarda işaretin yerinin tespiti ile de ilgilenmektedirler. İlgilenilen işaretin yerini bulmak için birçok algoritma geliştirilmekte ve bu algoritmalar çok kanallı alıcı sistemler ile hayata geçirilmektedir. Çok kanallı yön bulma sistemlerinde, alıcı birimlerin işaretin yönünün hassas bir biçimde kestirebilmeleri için farklı yönlere bakan alıcı birimlerin birbirleri ile frekans ve fazda eşzamanlı olarak çalışmaları gerekmektedir. Bunun için de alıcı sistemlerinde alt birim olarak kullanılan lokal osilatörlerin birbiri ile uyumlu çalışmalarına, dolayısıyla ortak bir referans işareti kilitlenmelerine ihtiyaç bulunmaktadır.

Çalışmamızda tespit edildiği üzere, harici referansa kilitlenerek çalışan osilatörler harici referans olarak GPS'ten elde edilen bir işaret kullandıklarında, frekansta eşzamanlı olarak çalışabilmektedirler. Bu önermenin doğrulanması için kurmuş olduğumuz düzenek Şekil 4.4.'te gösterilmektedir.

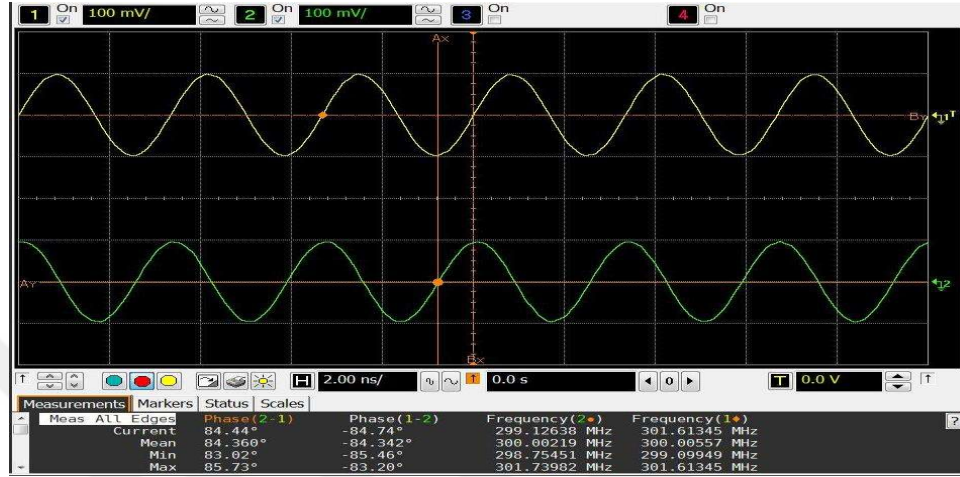


Şekil 4.4. Farklı Ortamlardaki GPS Disiplinli Osilatörlerin Test Düzenegi

Yukarıdaki şekilde gösterilen düzenekte, birbirinden uzak mesafelerde bulunan iki adet DRO, GPS'ten gelen 10 MHz sinyaline kilitlenerek 10,5 GHz civarında bir frekans üretmektedir. Üretilen bu sinyallerin frekans ya da fazda eşlenik olduğunun doğrulanması için osiloskop ile ölçüm yapılması gerekmektedir. Ancak, kullanmakta olduğumuz osiloskop 4 GHz üzerindeki frekanslarda ölçüm yapamadığı için her iki DRO'nun da çıkışı fazları bozulmayacak şekilde bir frekans düşürme işlemine tabi tutularak 300 MHz frekansına indirilmiştir. Frekans düşürme işlemi için kullanılan lokal osilatör her iki DRO için de ortaktır. Ölçüm sonucunda elde edilen değerler Şekil 4.5.'te gösterilmektedir.

Aşağıdaki şekilde de görüldüğü üzere, farklı ortamlarda bulunan DRO'ların referans işaretleri GPS'ten alındığında üretilen yüksek frekanstaki işaretler frekans eşlenik olarak üretilmektedir. Bununla beraber, haberleşme sistemlerinde lokal osilatörlerin

faz eşlenik olarak çalışması daha önemli bir gereksinim olarak kendini göstermektedir. GPS ile disiplin edilmiş osilatörlerin frekansta eşlenik olduğu görüldükten sonra bu osilatörlerin faz eşlenik olarak da çalışmasının sağlanması sonraki çalışmalarımızda hedeflenmektedir.



Şekil 4.5. İki Farklı Osilatörün Faz Farkı Ölçümü

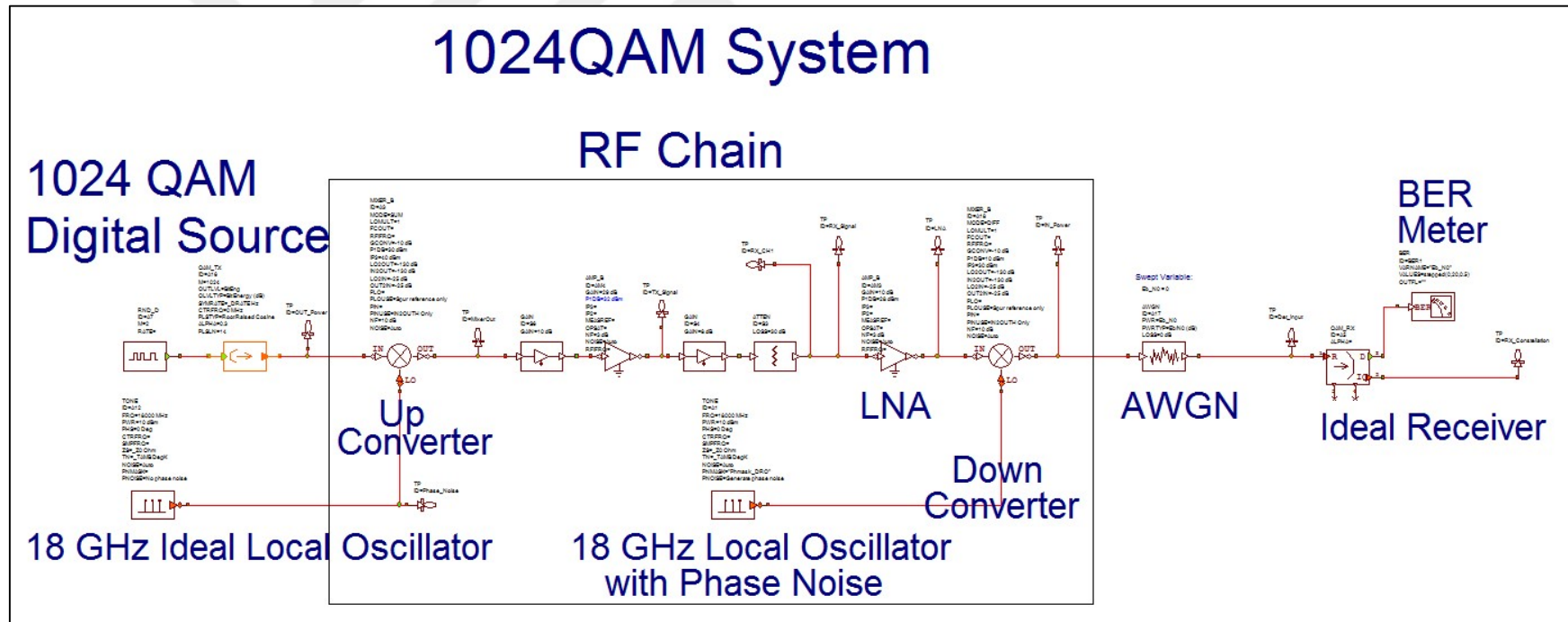
Sonuç olarak, çalışmamız kapsamında üretilen faz kilitlemeli DRO'larda referans işareti GPS'ten temin edildiği için, bu DRO'ları içeren alıcı birimlerin birbirine olan uzaklığı önemsiz hale gelmektedir. Bu da haberleşme sistemlerinin tasarımında yerleşim probleminin ortadan kalkmasını sağlamaktadır. Bu konuyla ilgili bildirimiz 2016 tarihinde Polonya'da gerçekleşen uluslararası "Mikrodalga, RADAR ve Kablosuz Haberleşme" (MIKON) konferansında sunulmuştur [EK3].

4.3. BER Analizi

Önceki bölümde, haberleşme sistemlerinde kullanılan osilatörlerin ortak bir referansla çalışmasının yön bulma sistemleri için olan gerekliliğinden, ortak referans kaynağı olarak GPS'in kullanılmasının da sistemlerdeki lokal osilatörlerin birbirine yakın olma kısıtını ortadan kaldırdığından bahsedilmiştir. Bu bölümde, osilatörlerin faz gürültüsünün, haberleşme sistemleri için ne kadar kritik olduğu ve tezimizde uygulanan GPS ile disiplin etme yöntemiyle performansı iyileştirilen osilatörün faz gürültüsünün sistemsel anlamda etkisi incelenmektedir.

Bir haberleşme sisteminde, anten aracılığıyla alınan işaret sayısallaştırılabilir hale getirilirken, yani analog olarak alınan veri dijital hale getirilir iken oluşan hataların bazıları Bit Hata Oranı (BER) olarak adlandırılmaktadır [36]. Sistemlerde yer alan donanımların BER üzerine etkisi birçok araştırmaya konu olmuştur [37, 38]. 2020 yılı içerisinde “Analog Integrated Circuits and Signal Processing” dergisinde yayınlanan “Analysis of Oscillator Phase Noise Effect on High Order QAM Links” başlıklı makalemiz ile, faz kilitlemeli DRO’lar kullanılarak oluşturulan bir haberleşme sistemi ile farklı tipte osilatörler kullanılarak oluşturulan sistemlerin BER açısından farklılıkları ortaya koyularak literatüre bu konuda katkıda bulunulmuştur [EK4].

Makalemizde lokal osilatörlerin faz gürültüsünün sistemlerin BER performansına olan etkisi analiz edilirken kullanılan benzetim modelinin resmi Şekil 4.6.’da gösterilmektedir. Önerilen modelde 1024-QAM tipinde bir işaret alıcı sisteme giriş olarak verildikten sonra bu modüleli işaret iki aşamalı frekans dönüştürme işlemine tabi tutulmuş, bu işlemlerden biri sırasında lokal osilatör olarak sırasıyla DRO, Opto-Elektronik Osilatör (OEO) ve laboratuvarımızda bulunan genel amaçlı bir işaret üretici modellenerek kullanılmıştır. Kullanılan üç farklı osilatörün faz gürültüsü performansı Tablo 4.2.’de özetlenmektedir.



Şekil 4.6. 1024 QAM Modüleli Sinyalin BER Analizi İçin Benzetim Şeması

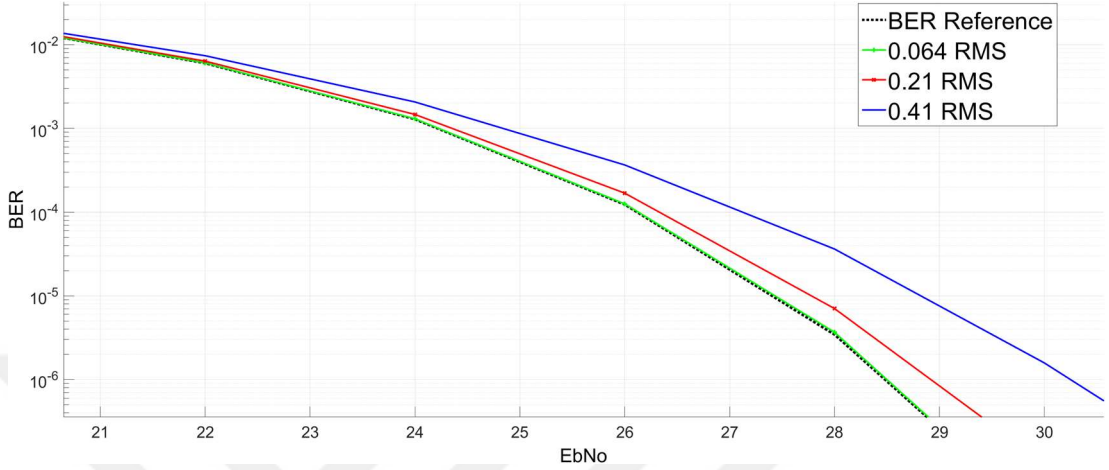
Tablo 4.2. Osilatörlerin Faz Gürültüsü & Faz Bozulması Karşılaştırması

Frekans Ofseti	Gürültü Seviyesi (dBc/Hz)		
	DRO	OEO	Anritsu MG37022A
10 Hz	-70	-80	-55
100 Hz	-86	-90	-77
1 kHz	-93	-101	-95
10 kHz	-97	-123	-98
100 kHz	-115	-132	-99
1 MHz	-130	-138	-120
Faz Bozulması ($^{\circ}$ RMS)	0.21	0.064	0.41

Tabloda görüldüğü gibi, benzetimde kullanılan Opto-Elektronik Osilatör, faz gürültüsü açısından diğer osilatörlere göre en yüksek performansa sahiptir. Frekans domeninde ana işaretten farklı ofsetlerde yapılan ölçümlerle ifade edilen faz gürültüsü parametresi, ifade kolaylığı açısından faz gürültüsü grafiğinde elde edilen eğrinin integrali alınarak tek bir sayısal değer elde edilmekte, bu değer de “faz bozulması” (*ing. jitter*) olarak isimlendirilmekte ve “ $^{\circ}$ RMS” birimi ile değerlendirilmektedir. Bahsedilen üç farklı osilatör ile çalıştırılan sistem benzetimi sonucunda elde edilen BER grafikleri aşağıdaki şekillerde gösterilmektedir.

Şekil 4.7.’de Osilatör Faz Bozulması vs. BER grafiği yer almaktadır. İnce siyah çizgi ile gösterilen eğri, mükemmel bir faz gürültüsüne sahip referans osilatörü ile elde edilebilecek BER eğrisini gösterir iken, ona çok yakın olan yeşil eğri OEO ile elde edilen sistemin sonucunu, kırmızı çizgi ile gösterilen eğri DRO kullanılan sistemin sonucunu, mavi çizgi ile gösterilen eğri lab tipi işaret üretici ile elde edilen sistem benzetimi sonucunu vermektedir. Bu eğriler yorumlanırken sistemlerde verinin doğru olarak anlaşılması için gereken minimum BER değerini göz önünde bulundurmak gerekir. Farklı modülasyon tipleri için değişebilen bu değer, 1024-QAM modüleli bir

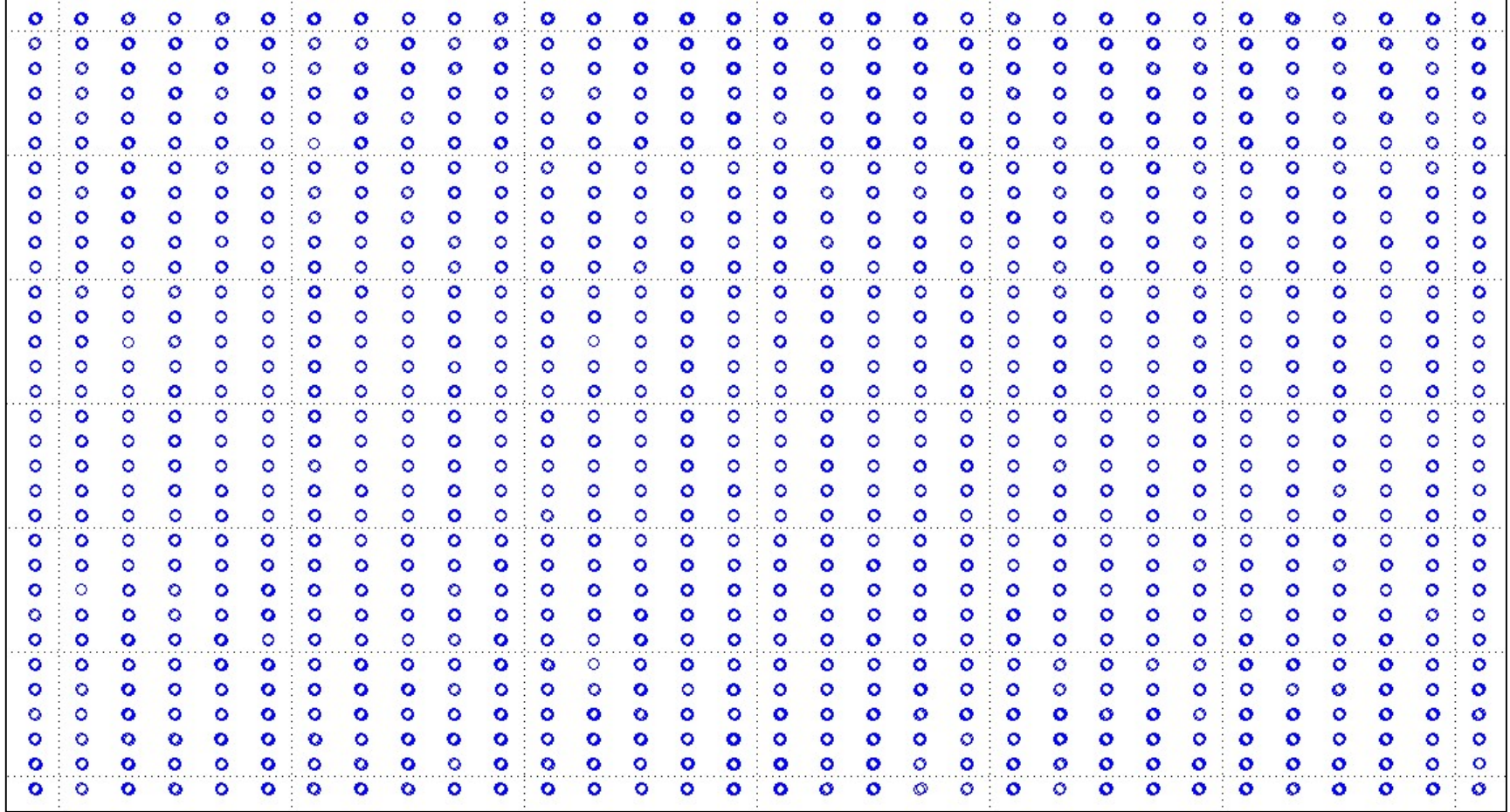
işaret için; 10^{-5} civarındaki BER değerinde 2 dB'den fazla sapma olmaması şeklinde kabul edilmektedir [36]. Grafikten görüldüğü üzere, DRO ile yapılan benzetim bu değeri sağlarken laboratuvar tipi işaret üretici bu değerin uzağında kalmaktadır.



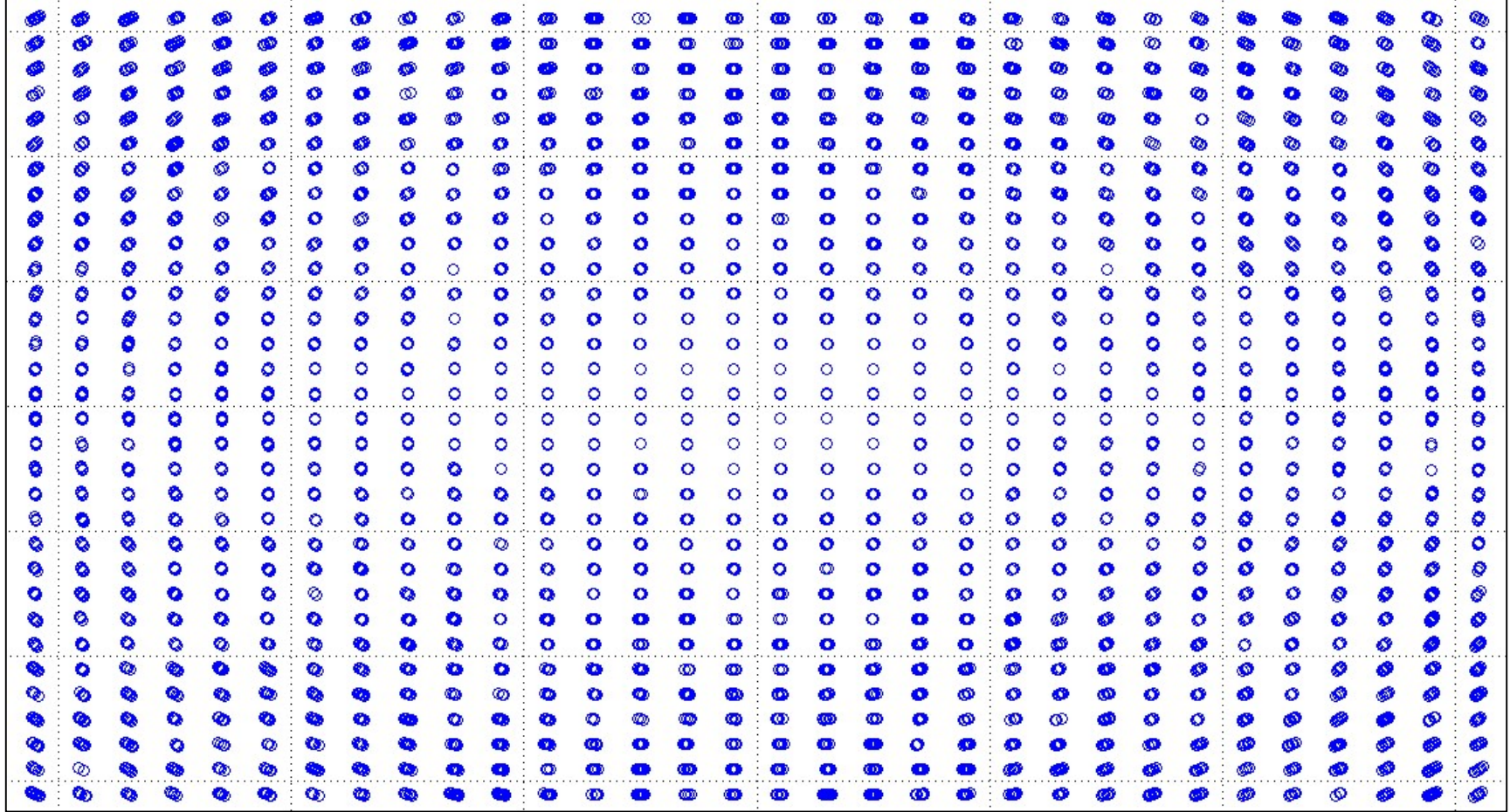
Şekil 4.7. Farklı Osilatörlerin BER Analizi Karşılaştırması

Yukarıda bahsedilen analizi gözlemlemenin diğer bir yolu da sistem çıkışının yıldız kümesi görüntüsünün incelenmesidir. Şekil 4.8., Şekil 4.9. ve Şekil 4.10.'da sırası ile OEO, DRO ve İşaret Üretici kullanılan sistemlerin çıkış kısmında elde edilen yıldız kümesi görüntüleri verilmektedir. Bu şekillerde gösterilen çemberlerdeki saçılma ne kadar az ise, alıcı sistemin gelen veriyi yorumlaması o kadar doğru olmaktadır. Son şekilde görüldüğü gibi, işaret üretcininki gibi faz gürültüsü değerlerine sahip olan bir osilatör, karmaşık modülasyon tipine sahip sistemlerde gelen işaretin eksik ya da yanlış yorumlanmasına sebep olabilmektedir.

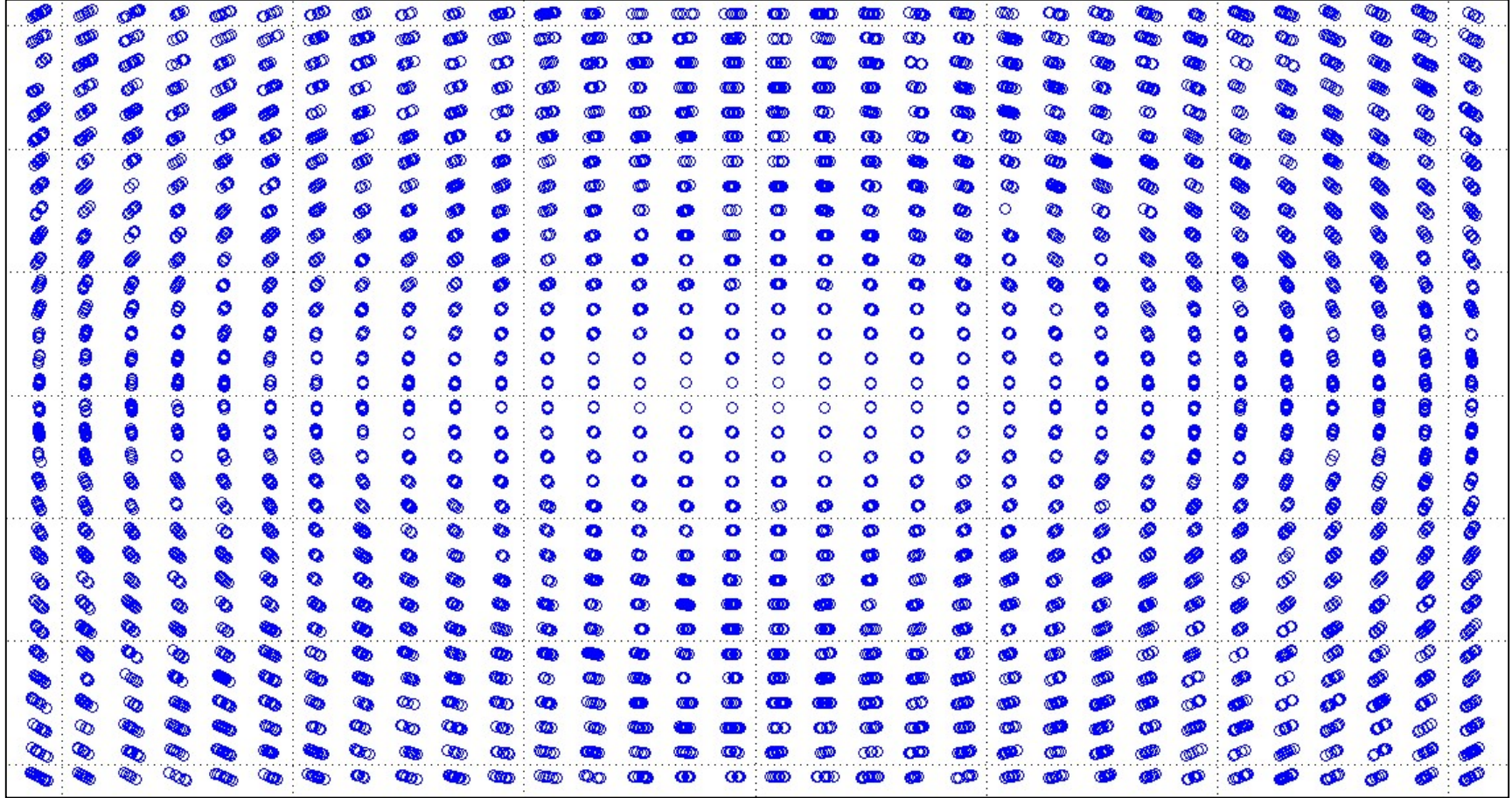
Sonuç olarak, çalışmamızın bu kısmında haberleşme sistemlerinde kullanılabilecek osilatörlerin faz gürültüsü değerinin sistem performansına nasıl etki edebileceği incelenmiş, farklı osilatörlerin performansı ile karşılaştırmalar yapılmış ve DRO'nun faz gürültüsünün iyileştirilmesinin sistemsel anlamda ne kadar kritik olduğu gösterilmiştir.



Şekil 4.8. OEO Kullanılarak Yapılan 1024 QAM BER Analizinin Yıldız Kümesi Gösterimi



Şekil 4.9. DRO Kullanılarak Yapılan 1024 QAM BER Analizinin Yıldız Kümesi Gösterimi



Şekil 4.10. İşaret Üretici Kullanılarak Yapılan 1024 QAM BER Analizinin Yıldız Kümesi Gösterimi

BÖLÜM 5. TARTIŞMA VE SONUÇ

Bu çalışmada, yüksek frekanslı alıcı sistemler için faz kilitli döngü ile çalışan dielektrik rezonatörlü osilatör tasarım ve üretimi konusu ele alınmış, bu kapsamda düşük faz gürültüsüne sahip, yüksek frekansta çalışan bir DRO tasarlanmış ve üretimi gerçekleştirilmiştir. Haberleşme sistemlerinde, tespit edilebilen en düşük güçteki işaretin seviyesini belirleyen parametrelerden birinin de sistemde kullanılan osilatörlerin faz gürültüsü değerinin olduğu anlatılmış, faz gürültüsünün modellenmesi ve iyileştirilmesi için yapılan çalışmalardan bahsedilmiştir [21, 28, 39].

Faz kilitlemeli osilatörün referans işareti olarak, genellikle kristal osilatörler tarafından üretilen 10 MHz kullanmak yerine, GPS kaynaklı 10 MHz frekansında bir işaret kullanılarak osilatörün istenilen yüksek frekansa kilitlenmesi sağlanmıştır. Bu işlem sayesinde GPS ile disipline edilen birden fazla osilatörün frekans eşlenik olarak çalışabildiği ve bu osilatörlerin faz gürültüsünün önemli ölçüde iyileştirilebildiği gösterilmiştir.

Her ne kadar PLL yapısındaki faz gürültüsüne en fazla katkısı olan bileşen serbest salınım yapan DRO olsa da bu durumdan kaynaklanan gürültüyü iyileştirmek için dielektrik malzemenin kimyasal yapısı belirleyici olduğundan, bu konuda yapılan akademik çalışmalar farklı disiplinler tarafından yürütülmektedir. Faz kilitlemeli DRO lardaki toplam faz gürültüsüne katkısı fazla bir diğer bileşen olan alçak geçiren filtre konusundaki çalışmalara da DRO ile ilgili literatürde oldukça fazla sayıda rastlanmaktadır; bu çok sayıdaki çalışmanın sonucunda bu bileşenin oldukça gerçekçi bir modellemesinin elde edilmesi sağlanmış ve en iyi faz gürültüsünü sağlayacak olan filtre tasarımları ortaya çıkmıştır. Tüm bu çalışmalar incelendiğinde osilatörün faz gürültüsüne katkısı olan PLL döngüsündeki referans işaretinin faz gürültüsü değerinin önemi anlaşılmış, bu alanda iyileştirme yapılmasının mümkün olduğu düşünülmüş, bu

yüzden geliştirilen osilatörün referans işareti olarak faz gürültüsü performansı çok iyi olan GPS tarafından disiplin edilen 10 MHz saat işareti kullanılmıştır. Bu sayede, yüksek performanslı bir OCXO ile kilitlenen yüksek frekanstaki bir osilatörün performansına yakın faz gürültüsü değerleri elde edilmiştir (Tablo 4.1.).

Çalışmamız kapsamında üretilen osilatör ile yüksek performanslı farklı tipteki diğer osilatörlerin performansları karşılaştırılmıştır. Bu karşılaştırmada kullanılan faz gürültüsü parametresinin haberleşme sistemlerindeki BER değerine olan etkisi analiz edilmiş, bu analizin sonuçları da, Springer tarafından basılan uluslararası hakemli bir dergi olan “Analog Integrated Circuits and Signal Processing (ALOG)” dergisinde 2020 yılında yayınlanmıştır.

Çalışmamızda elde edilen iyileştirmelerin elektronik harp (EH) ve elektronik destek (ED) sistemlerinin alt birimleri olan yön bulma sistemlerine olan etkisi de incelenmiştir. Bahsedilen sistemlerde hedef işaretlerin yönünün bulunması için birden fazla alıcı birimden alınan işaretlerin genlik ve/veya faz bilgileri karşılaştırılarak yön bulma işlemi gerçekleştirilmektedir [40]. Ancak, özellikle faz karşılaştırmalı yön bulma algoritmalarının kullanıldığı sistemlerde alıcı birimlerin birbiri ile faz senkron bir şekilde çalışması gerekliliği bulunmaktadır [39]. Faz senkron çalışan alıcılarda bu ihtiyaç, sistemdeki lokal osilatörlerin aynı fazda çalışması ile mümkün olabilmektedir. Bu durum da ancak lokal osilatörlerin ortak bir kaynaktan dağıtılması ile çözülebilmektedir. Çalışmamızda önerilen GPS ile disiplin etme işleminin kullanılması, haberleşme sistemlerinde hassasiyet parametresinin iyileşmesine katkıda bulunmasının yanında bu sistemlerde bulunan farklı sayıdaki alıcı birimlerin faz senkron çalışmasının da önünü açmaktadır. Referans işaretini GPS’ten gelen işaret ile üreten osilatörlerin frekans olarak eşlenik bir yapıda çalıştığı farklı çalışmalarda da gösterilmiştir [41, 42]. Önermiş olduğumuz yöntem ile referans işaretinin GPS’ten sağlanıyor olması, yön bulmada kullanılan alıcı sistemlerin ortak saat işareti kullanabilmek için birbirine yakın olması gerekliliğini ortadan kaldırarak sistemlerin birbirinden daha uzak konumda yerleştirilebilmesine olanak sağlamıştır.

Çalışmamızdaki yaklaşımla PLL döngüsünün GPS sinyali kullanılarak tamamlanmasının, birbirinden uzak mesafede olan osilatörlerin frekans eşzamanlı bir şekilde çalışmasını sağladığı doğrulanmış, bu tespitimiz 2016 tarihli uluslararası “Mikrodalga, RADAR ve Kablosuz Haberleşme” (MIKON) konferansında bildiri olarak sunulmuştur.

Bundan sonraki çalışmalarımızda, faz gürültüsü performansı yüksek ve frekansta eşlenik osilatörler elde etmek için önerdiğimiz GPS disiplinli DRO tasarım metodu geliştirilerek fazda eşlenik osilatörler elde etme hedeflenmektedir. Böylece, savunma sanayiinde kullanılan faz karşılaştırma algoritmaları içeren yön bulma sistemlerinin ihtiyacı olan faz eşlenik osilatörlerin uzak mesafelerde de konumlandırılabilmesinin yolu açılmış olacaktır.

KAYNAKLAR

- [1] National Academies of Sciences, Engineering and Medicine, Telecommunications research and engineering at the communications technology laboratory of the department of commerce: Meeting the nation's telecommunications needs. Washington, DC: The National Academies Press. doi: 10.17226/21828, 41-42, 2015.
- [2] Scott, A. W., Frobenius, R., RF communications system block diagram. İçinde: RF Measurements for Cellular Phones and Wireless Data Systems, IEEE, doi: 10.1002/9780470378014.ch15, 225-232, 2008.
- [3] Pozar, D., Microwave Engineering. Wiley, 3rd Edition, 578-594, 2005.
- [4] Alaslami, Nauwaf. (2022). Design Procedures for Series and Parallel Feedback Microwave DROs.
- [5] Wan, J., Design of a 5.305 GHz dielectric resonator oscillator with simulation and optimization. Journal of Electronic Science And Technology of China, Vol. 6, No. 3, Eylül 2008.
- [6] Kajfez, D., Guillon, P., Dielectric Resonators. Norwood, MA: Artech House Inc., 1986.
- [7] [https://ieeexplore-ieee-org.ezp.ulakbim.gov.tr/search/searchresult.jsp?action=search&newsearch=true&matchBoolean=true&queryText=\(%22All%20Metadata%22:DRO\)&range=s=2000_2021_Year.](https://ieeexplore-ieee-org.ezp.ulakbim.gov.tr/search/searchresult.jsp?action=search&newsearch=true&matchBoolean=true&queryText=(%22All%20Metadata%22:DRO)&range=s=2000_2021_Year.), Erişim Tarihi: 10.06.2021.
- [8] Richtmyer, R. D., Dielectric resonators. Journal of Applied Physics, 10, <https://doi.org/10.1063/1.1707320>, 391, Yayın tarihi: 14 Aralık 1938, Online Baskı: 13 Nisan 2004.
- [9] Matsumura, H., Konishi, Y., An active microwave filter with dielectric resonator. IEEE MTT-S International Microwave Symposium Digest, Orlando, FL, USA, doi: 10.1109/MWSYM.1979.1124055, 323-325, 1979.

- [10] Hiratsuka, T., Sonoda, T., Sakamoto K., Ishikwa, Y., K-band planar type dielectric resonator filter with high- ϵ ceramic substrates. IEEE MTT-S International Microwave Symposium Digest (Cat. No.98CH36192), Baltimore, MD, USA, vol.3, doi: 10.1109/MWSYM.1998.700615, 1311-1314, 1998.
- [11] Bakr, M. S., Hunter I. C., Bosch, W., Miniature triple-mode dielectric resonator filters. IEEE/MTT-S International Microwave Symposium - IMS, Philadelphia, PA, doi: 10.1109/MWSYM.2018.8439166, 1249-1252, 2018.
- [12] Jones R., Estrick, V., Low phase noise dielectric resonator oscillator. 44th Annual Symposium on Frequency Control, Baltimore, MD, USA, doi: 10.1109/FREQ.1990.177543, 549-554, 1990.
- [13] Warburton, A., A phase tuned, fixed frequency dielectric resonator oscillator design. European Microwave Conference, Paris, doi: 10.1109/EUMC.2005.1608830, 4, 2005.
- [14] Xia, Q., Tang, Z., Zhang, B., Design of a 17.4GHz push-push dielectric resonator oscillator. 2010 International Conference on Microwave and Millimeter Wave Technology, Chengdu, doi: 10.1109/ICMMT.2010.5525221, 532-535, 2010.
- [15] Mongia, R.K., Bhartia, P., Dielectric resonator antennas—a review and general design relations for resonant frequency and bandwidth. Int. J. Microw. Mill.-Wave Computer Aided Eng., 4, doi: 10.1002/mmce.4570040304, 230-247, 1994.
- [16] Long, S., McAllister, M., Shen, L., The resonant cylindrical dielectric cavity antenna, İçinde: IEEE Transactions on Antennas and Propagation, vol. 31, no. 3, doi: 10.1109/TAP.1983.1143080, 406-412, Mayıs 1983.
- [17] Huitema, L, Monediere T., Dielectric materials for compact dielectric resonator antenna applications, Dielectric Material, Marius Alexandru Silaghi, IntechOpen, doi: 10.5772/50612, 2012. <https://www.intechopen.com/books/dielectric-material/dielectric-materials-for-compact-dielectric-resonator-antenna-applications.>, Erişim Tarihi: 10.06.2022.
- [18] Rohde, U., Poddar A.K., Böck, G., The Design Of Modern Microwave Oscillators For Wireless Applications - Theory and Optimization. Wiley, 87-91, 2005.
- [19] Karl, S., Analog and Mixed-Signal Electronics. Wiley, 186, 2015.

- [20] <https://www.electrical4u.com/what-is-an-oscillator/>., Eriřim Tarihi: 10.06.2022.
- [21] Rohde, U., A new and efficient method of designing low noise microwave oscillators. Berlin Teknik Üniversitesi, Doktora tezi, 2004.
- [22] Design considerations for a Ku-Band DRO in digital communication systems. California Eastern Laboratories, AN1035 Application Note. 2003.
- [23] Kajfez, D., Q factor measurements, analog and digital. www.ee.olemiss.edu/darko/rfqmeas2b.pdf, 1999.
- [24] Stephens, D. R., Phase-Locked Loops For Wireless Communications, Digital, Analog and Optical Implementations. Second Edition, 2002.
- [25] Rohde, U., Microwave and Wireless Synthesizers: Theory and Design. Wiley, 2, 1997.
- [26] Raut, N., Miller, J., Sharping, J., Progress in optoelectronic oscillators. Journal of Institute of Science and Technology. 24. doi: 10.3126/jist.v24i1.24625, 26-33, 2019.
- [27] https://blogs.keysight.com/blogs/tech/rfmw.entry.html/2019/05/30/confronting_measurem-iUkk.html., Eriřim Tarihi: 10.06.2022.
- [28] Brilliant, A., Understanding phase-locked DRO design aspects. Microwave Journal, vol. 42, no. 9, 22, Eylül 2000.
- [29] Pozar, D., Microwave Engineering. Wiley, 3rd Edition, 287, 2005.
- [30] Khanna, A. P. S., Review of dielectric resonator oscillator technology. 41st Annual Symposium on Frequency Control, doi: 10.1109/FREQ.1987.201065, 478-486, 1987.
- [31] [http://www.t-ceram.com/TDR-T-CERAM-Dielectric-Resonator-\(puck-type\).htm](http://www.t-ceram.com/TDR-T-CERAM-Dielectric-Resonator-(puck-type).htm) İçinde: TDR-0562-0225-37-1050/D18-15-(-5)-N., Eriřim Tarihi: 10.06.2022.
- [32] https://www.infineon.com/dgdl/Infineon-BFP405-DS-v02_00-EN.pdf?fileId=5546d462689a790c01690f03150a390c., Eriřim Tarihi: 10.06.2022.
- [33] <https://www.markimicrowave.com/blog/what-happens-when-you-underdrive-a-mixer/>., Eriřim Tarihi: 10.06.2022.

- [34] https://en.wikipedia.org/wiki/GPS_disciplined_oscillator., Erişim Tarihi: 10.06.2022.
- [35] [https://www.ettus.com/all-products/gpsdo-kit/.](https://www.ettus.com/all-products/gpsdo-kit/), Erişim Tarihi: 10.06.2022.
- [36] Howald, R. L., The exact BER performance of 256-QAM with RF carrier phase noise. İçinde: 50th annual NCTA convention, Chicago, Illinois, Haziran 10–13, 2001.
- [37] Senda, K., Otsuka, H., Transmission performance of superposed modulation using QPSK and 1024-QAM downlink NOMA. IEEE VTS Asia Pacific Wireless Communications Symposium (APWCS), Singapore, 1–5, 2019.
- [38] Xu, L., Chen, Y., Feng, Z. (2004). Effects of RF oscillator phase noise on performance of communication system. İçinde: ICMMT 4th International conference on Proceedings Microwave and Millimeter Wave Technology, Nanjing, 429–432, 2004.
- [39] Chaudhary S., Samant, A., Characterization and calibration techniques for multi-channel phase-coherent systems. İçinde: IEEE Instrumentation & Measurement Magazine, vol. 19, no. 4, doi: 10.1109/MIM.2016.7524208, 44-50, Ağustos 2016.
- [40] Orduyılmaz, A., Kara G., Gürel, A. E., Serin, M., Yildirim A., Soysal, G., Real time four channel phase comparison direction finding method. 26th Signal Processing and Communications Applications Conference (SIU), doi: 10.1109/SIU.2018.8404590, 1-4, 2018.
- [41] Sandenbergh, J., Inggs, M., Synchronizing network radar using all-in-view GPS-disciplined oscillators. IEEE Radar Conference (RadarConf), doi: 10.1109/RADAR.2017.7944470, 1640-1645, 2017.
- [42] Cheng, C.L., Chang, F. R., Wang, L. S., Tu, K. Y., Highly-accurate real-time syntonization using a GPS single-frequency receiver with an intelligent atmosphere forecasting model. Proceedings of the 2004 IEEE International Frequency Control Symposium and Exposition, doi: 10.1109/FREQ.2004.1418513, 527-535, 2004.

EKLER

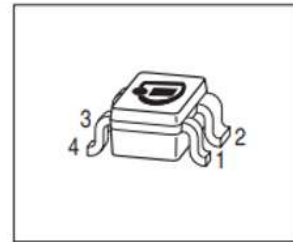
EK 1: BFP405 Veriföyü



BFP405

Low Noise Silicon Bipolar RF Transistor

- For low current applications
- For oscillators up to 12 GHz
- Minimum noise figure $NF_{min} = 1.25$ dB at 1.8 GHz
Outstanding $G_{ms} = 23$ dB at 1.8 GHz
- Pb-free (RoHS compliant) and halogen-free package with visible leads
- Qualification report according to AEC-Q101 available



ESD (Electrostatic discharge) sensitive device, observe handling precaution!

Type	Marking	Pin Configuration						Package
BFP405	ALs	1=B	2=E	3=C	4=E	-	-	SOT343

Maximum Ratings at $T_A = 25$ °C, unless otherwise specified

Parameter	Symbol	Value	Unit
Collector-emitter voltage	V_{CEO}	4.5	V
$T_A = 25$ °C		4.1	
$T_A = -55$ °C			
Collector-emitter voltage	V_{CES}	15	
Collector-base voltage	V_{CBO}	15	
Emitter-base voltage	V_{EBO}	1.5	
Collector current	I_C	25	mA
Base current	I_B	3	
Total power dissipation ¹⁾	P_{tot}	75	mW
$T_S \leq 110$ °C			
Junction temperature	T_J	150	°C
Ambient temperature	T_A	-65 ... 150	
Storage temperature	T_{Stg}	-65 ... 150	

¹⁾ T_S is measured on the emitter lead at the soldering point to the pcb



BFP405

Thermal Resistance

Parameter	Symbol	Value	Unit
Junction - soldering point ¹⁾	R_{thJS}	530	K/W

Electrical Characteristics at $T_A = 25^\circ\text{C}$, unless otherwise specified

Parameter	Symbol	Values			Unit
		min.	typ.	max.	

DC Characteristics

Collector-emitter breakdown voltage $I_C = 1\text{ mA}, I_B = 0$	$V_{(BR)CEO}$	4.5	5	-	V
Collector-emitter cutoff current $V_{CE} = 15\text{ V}, V_{BE} = 0$	I_{CES}	-	-	10	μA
Collector-base cutoff current $V_{CB} = 5\text{ V}, I_E = 0$	I_{CBO}	-	-	100	nA
Emitter-base cutoff current $V_{EB} = 0.5\text{ V}, I_C = 0$	I_{EBO}	-	-	1	μA
DC current gain $I_C = 5\text{ mA}, V_{CE} = 4\text{ V}$, pulse measured	h_{FE}	60	95	130	-

¹⁾For the definition of R_{thJS} please refer to Application Note AN077 (Thermal Resistance Calculation)



BFP405

Electrical Characteristics at $T_A = 25^\circ\text{C}$, unless otherwise specified

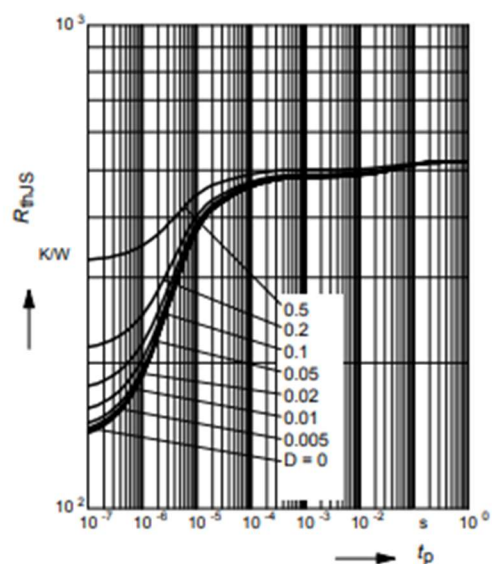
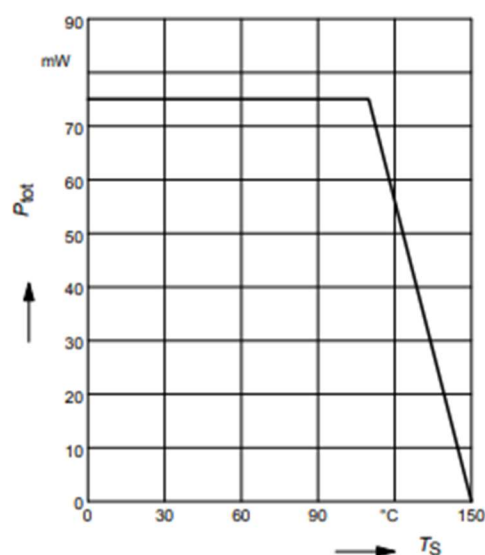
Parameter	Symbol	Values			Unit
		min.	typ.	max.	
AC Characteristics (verified by random sampling)					
Transition frequency $I_C = 10\text{ mA}$, $V_{CE} = 3\text{ V}$, $f = 2\text{ GHz}$	f_T	18	25	-	GHz
Collector-base capacitance $V_{CB} = 2\text{ V}$, $f = 1\text{ MHz}$, $V_{BE} = 0$, emitter grounded	C_{cb}	-	0.05	0.1	pF
Collector emitter capacitance $V_{CE} = 2\text{ V}$, $f = 1\text{ MHz}$, $V_{BE} = 0$, base grounded	C_{ce}	-	0.24	-	
Emitter-base capacitance $V_{EB} = 0.5\text{ V}$, $f = 1\text{ MHz}$, $V_{CB} = 0$, collector grounded	C_{eb}	-	0.29	-	
Minimum noise figure $I_C = 2\text{ mA}$, $V_{CE} = 2\text{ V}$, $f = 1.8\text{ GHz}$, $Z_S = Z_{Sopt}$	NF_{min}	-	1.25	-	dB
Power gain, maximum stable ¹⁾ $I_C = 5\text{ mA}$, $V_{CE} = 2\text{ V}$, $Z_S = Z_{Sopt}$, $Z_L = Z_{Lopt}$, $f = 1.8\text{ GHz}$	G_{ms}	-	23	-	dB
Insertion power gain $V_{CE} = 2\text{ V}$, $I_C = 5\text{ mA}$, $f = 1.8\text{ GHz}$, $Z_S = Z_L = 50\text{ }\Omega$	$ S_{21} ^2$	14	18.5	-	
Third order intercept point at output ²⁾ $V_{CE} = 2\text{ V}$, $I_C = 5\text{ mA}$, $f = 1.8\text{ GHz}$, $Z_S = Z_L = 50\text{ }\Omega$	$IP3$	-	15	-	dBm
1dB compression point at output $I_C = 5\text{ mA}$, $V_{CE} = 2\text{ V}$, $Z_S = Z_L = 50\text{ }\Omega$, $f = 1.8\text{ GHz}$	P_{-1dB}	-	5	-	

¹⁾ $G_{ms} = |S_{21}| / |S_{12}|$

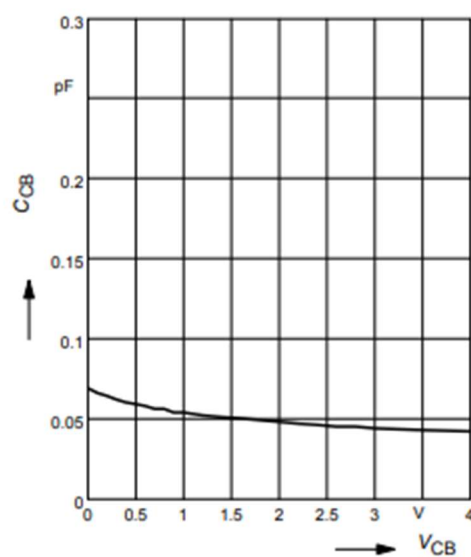
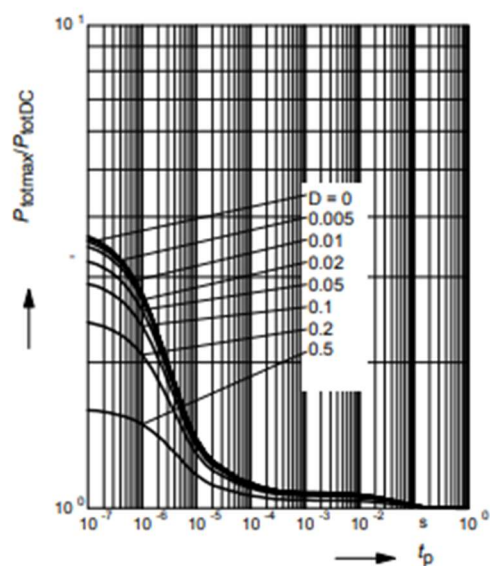
²⁾ $IP3$ value depends on termination of all intermodulation frequency components.
Termination used for this measurement is $50\ \Omega$ from 0.1 MHz to 6 GHz



BFP405

Total power dissipation $P_{\text{tot}} = f(T_S)$ Permissible Pulse Load $R_{\text{thJS}} = f(t_p)$ 

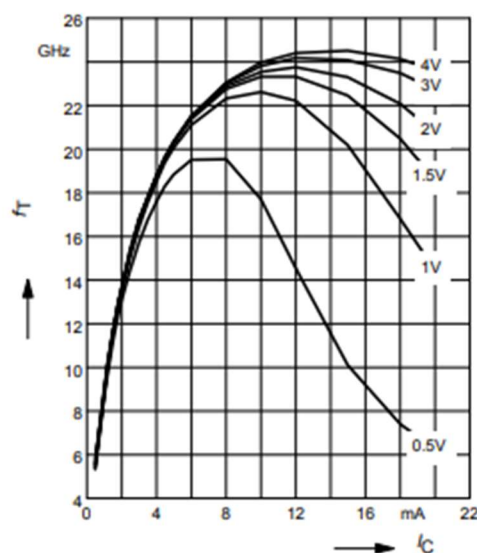
Permissible Pulse Load

 $P_{\text{totmax}}/P_{\text{totDC}} = f(t_p)$ Collector-base capacitance $C_{\text{cb}} = f(V_{\text{CB}})$ $f = 1\text{MHz}$ 

Transition frequency $f_T = f(I_C)$

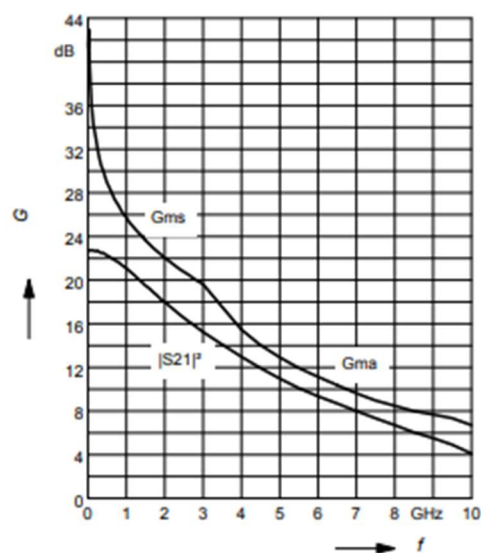
$f = 2 \text{ GHz}$

$V_{CE} = \text{parameter in V}$



Power gain $G_{ma}, G_{ms}, |S_{21}|^2 = f(f)$

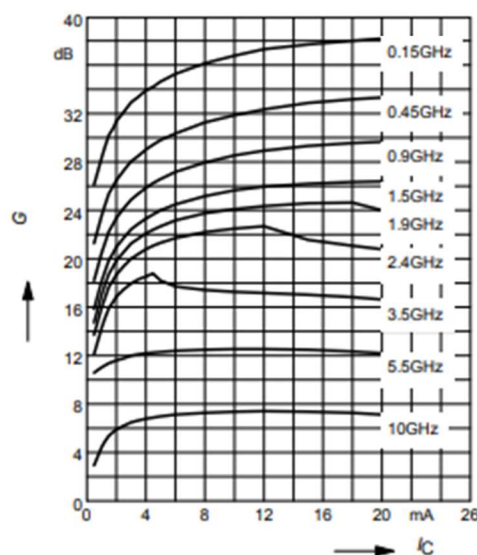
$V_{CE} = 3 \text{ V}, I_C = 5 \text{ mA}$



Power gain $G_{ma}, G_{ms} = f(I_C)$

$V_{CE} = 3 \text{ V}$

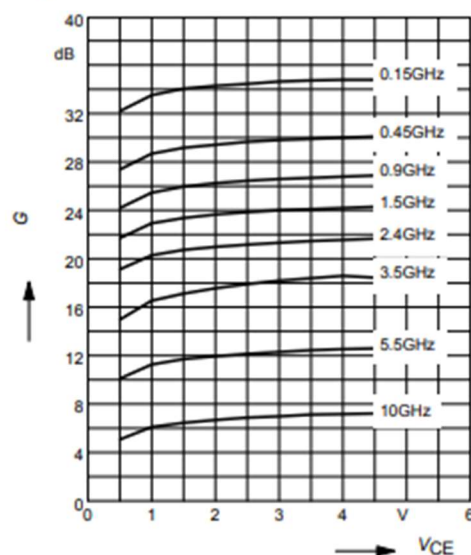
$f = \text{parameter in GHz}$



Power gain $G_{ma}, G_{ms} = f(V_{CE})$

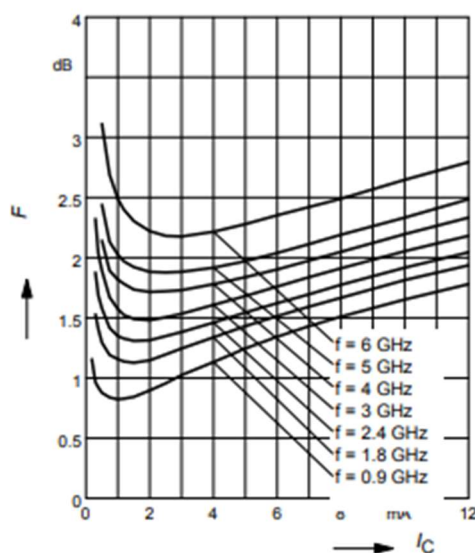
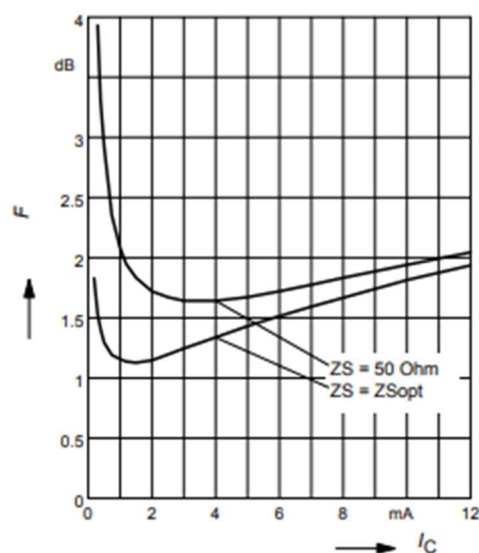
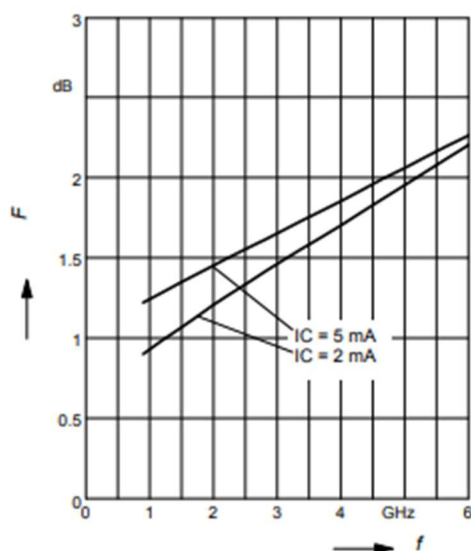
$I_C = 5 \text{ mA}$

$f = \text{parameter in GHz}$



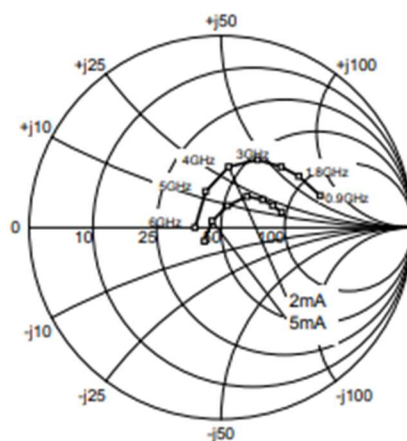


BFP405

Noise figure $F = f(I_C)$ $V_{CE} = 2\text{ V}$, $Z_S = Z_{Sopt}$ Noise figure $F = f(I_C)$ $V_{CE} = 2\text{ V}$, $f = 1.8\text{ GHz}$ Noise figure $F = f(f)$ $V_{CE} = 1\text{ V}$, $Z_S = Z_{Sopt}$ 

Source impedance for min.

noise figure vs. frequency

 $V_{CE} = 3\text{ V}$, $I_C = 2\text{ mA} / 5\text{ mA}$ 



SPICE GP Model

For the SPICE Gummel Poon (GP) model as well as for the S-parameters (including noise parameters) please refer to our internet website

www.infineon.com/rf.models.

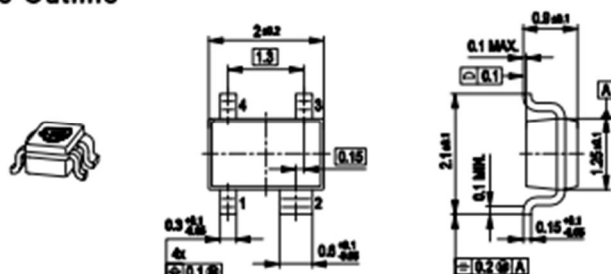
Please consult our website and download the latest versions before actually starting your design. You find the BFP405 SPICE GP model in the internet in MWO- and ADS-format, which you can import into these circuit simulation tools very quickly and conveniently. The model already contains the package parasitics and is ready to use for DC and high frequency simulations. The terminals of the model circuit correspond to the pin configuration of the device. The model parameters have been extracted and verified up to 6 GHz using typical devices. The BFP405 SPICE GP model reflects the typical DC- and RF-performance within the limitations which are given by the SPICE GP model itself. Besides the DC characteristics all S-parameters in magnitude and phase, as well as noise figure (including optimum source impedance, equivalent noise resistance and flicker noise) and intermodulation have been extracted.



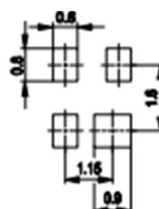
Package SOT343

BFP405

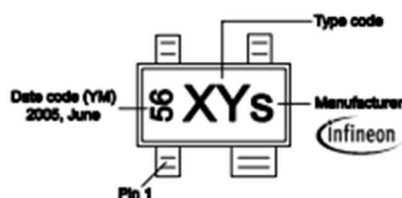
Package Outline



Foot Print

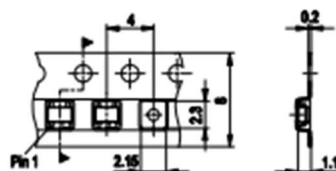


Marking Layout (Example)



Standard Packing

Reel ø180 mm = 3.000 Pieces/Reel
 Reel ø330 mm = 10.000 Pieces/Reel





Edition 2009-11-05
Published by Infineon Technologies AG,
85579 Neubiberg, Germany
© Infineon Technologies AG 2009.
All Rights Reserved.

Attention please!

The information herein is given to describe certain components and shall not be considered as a guarantee of characteristics.

Terms of delivery and rights to technical change reserved.

We hereby disclaim any and all warranties, including but not limited to warranties of non-infringement, regarding circuits, descriptions and charts stated herein.

Information

For further information on technology, delivery terms and conditions and prices please contact your nearest Infineon Technologies Office (www.infineon.com).

Warnings

Due to technical requirements components may contain dangerous substances. For information on the types in question please contact your nearest Infineon Technologies Office.

Infineon Technologies Components may only be used in life-support devices or systems with the express written approval of Infineon Technologies, if a failure of such components can reasonably be expected to cause the failure of that life-support device or system, or to affect the safety or effectiveness of that device or system.

Life support devices or systems are intended to be implanted in the human body, or to support and/or maintain and sustain and/or protect human life. If they fail, it is reasonable to assume that the health of the user or other persons may be endangered.

EK 2: GPS Disiplinli Oscillatör Kiti Verifiyü



Installing the Ettus Research™ GPSDO Kit for USRP™ N200 Series & E100 Series

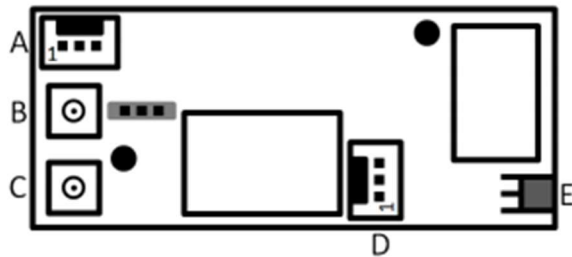
Kit Contents:

- 1 GPSDO module
- 1 Power cable (2 wires)
- 2 RS-232 cable, 22cm (3 wires)
- 1 RS-232 cable, 8cm (3 wires)
- 2 SMB right angle to SMA right angle cables
- 1 MMCX to SMA-Bulkhead cable
- 2 Screws

Important: Please make all connections with the USRP powered OFF.

GPSDO Connectors:

- A. RS-232 (Pins: 1. TX, 2. GND, 3. RX)
- B. 1 PPS
- C. 10 MHz Ref Clock
- D. Power (Pins: 1. GND, 2. GND, 3. +6V)
- E. GPS Antenna



Instructions:

1. Remove the daughterboard from the USRP motherboard if present.
2. **USRP N2xx Only:** Move J510 jumper on the motherboard from 1-2 to 2-3 in order to switch from external 10 MHz Ref Clock to GPSDO's 10 MHz Ref Clock
3. Screw the GPSDO module in place with the screws provided. The screws are treated to avoid loosening with vibration.
4. Connect the GPSDO power cable to J509 (N200) / J101 (E1xx) on the motherboard, and then to connector D on the GPSDO module
5. Connect an SMB to SMA cable between connectors B and J506 (N200 -PPS2) / J13 (E100 – PPS)
6. Connect an SMB to SMA cable between connectors C and J507 (CLK REF2) / J10 (E100 – REF IN)
7. The kit includes three non interchangeable serial cables to be used with different USRP revisions and/or models. The 8cm long cable is for N200 series revision 4 or above and the E100 series revision 5 or above. The 22cm long cable with the black wire connected to the center pin on both ends of the cable is for the USRP N200 revisions 2 & 3. The 22cm long cable with a colored dot on the connector that has ground (black wire) on pin 1 is for the USRP E100 revision 4.
8. **USRP N2xx Rev 2 & 3:** Locate J312 on the front of the motherboard and connect either end of the appropriate 22cm long serial cable to it. If J312 on your USRP isn't a keyed connector, please ensure to connect pin1 (TX) of connector A to the RX pin on J312.
9. **USRP N2xx Rev 4 or higher:** Locate J312 on the back of the motherboard near the GPSDO power connector and connect either end of the 8cm long cable to it.

EK 3: Konferans Bildirisi: <https://ieeexplore.ieee.org/document/7492054>

Achieving Frequency Synchronization by GPS Disciplined Reference Signal

Çağrı Biçici

The Scientific and Technological Research Council of
Turkey
Kocaeli, Turkey
cagri.bicici@tubitak.gov.tr

Prof. Dr. Osman Çerezci

Department of Electrical & Electronics Engineering
Sakarya University
Sakarya, 54187, Turkey
cerazci@sakarya.edu.tr

Abstract—A method for achieving frequency synchronization between two distantly positioned high frequency oscillators is presented. The method is based on using GPS disciplined 10 MHz reference sine waves and phase locked dielectric resonator oscillators. In order to be able to measure the frequency difference between high frequency sources precisely, frequency down-conversion by a mixer is implemented. The presented method enables the usage of frequency sources at various locations to work in sync with each other, which is essential for accurate frequency measurements and radar applications.

Index Terms—Dielectric Resonator Oscillator (DRO); Global Positioning System (GPS); Phase Locked Loop (PLL); synchronization; down-conversion

I. INTRODUCTION

Frequency sources are widely used in almost every communication device. These sources make use of oscillators and frequency lock circuits, such as Phase Locked Loops (PLL). Some of the most used oscillator types are crystal (XO), temperature compensated (TCXO), oven compensated (OCXO), voltage controlled (VCO), dielectric resonator (DRO), etc. Two different sources generating the same frequency, no matter how stable and perfectly locked they are, have very small frequency deviation from each other (in kHz range, for oscillator frequencies higher than 1 GHz), unless they are locked to the same reference signal. When two sources are required to work at exactly the same frequency, the PLL technique can be applied. For our work, we have built two DRO's at 10.5 GHz as high frequency sources. Using the PLL approach, the DRO output frequency is divided down to the reference frequency and compared to the reference signal (Fig. 1). The output of this comparison can be used by means of a feedback circuit to fine-tune the DRO frequency [1]. As a result, the high frequency signal becomes synchronous with the reference signal. Applying this method to two DROs that are locked to the same smaller reference clock (i.e. 10 MHz), the two sources become synchronous in frequency. In the presented method, the small "common" clock frequency is generated from GPS signal receiving units, and this reference signal can be shared among all available higher frequency sources for locking. As a result, the generated frequencies become completely synchronized in frequency.

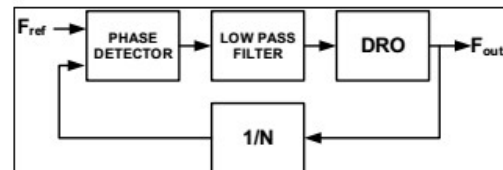


Figure 1. Basic PLL Diagram

II. FROM GPS TO 10 MHz REFERENCE

Using GPS-disciplined oscillators for stable frequency generation is not a new concept. Many communication equipment include a GPS signal receiving unit to make use of the advantage of stable, low phase noise reference clock [2]. Nevertheless, the presented method applies the GPS disciplining process together with phase locked loop concept to get two high frequency sources in sync with each other in frequency.

The GPS signal receiving units consist of an antenna, a crystal oscillator and a varactor diode [2]. The antenna receives pulses from the GPS, then the diode produces an output signal to fine-tune the output frequency of the crystal oscillator. Thus, a GPS disciplined stable reference frequency (usually at 10 MHz) is provided, which is used for high frequency sources, i.e. DROs for our work.

III. DRO DESIGN

The high frequency source to use with GPS disciplined reference was selected to be a dielectric resonator oscillator at around 10.5 GHz center frequency. To build a DRO, a dielectric material and an active device are required. The active device consists of an oscillator circuit with feedback element. There are several ways to design a DRO, one of which is series feedback method, as seen in Fig. 2 [3, 7].

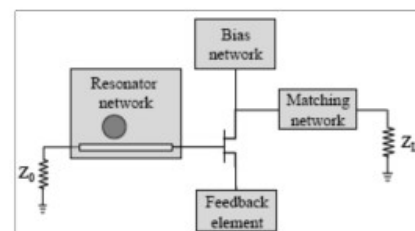


Figure 2. Basic DRO Diagram

For simulation purposes, a RLC tank circuit is used for modeling the behavior of the dielectric resonator. The equivalent circuit resonates at the resonance frequency of the dielectric material (Fig. 3) [5].

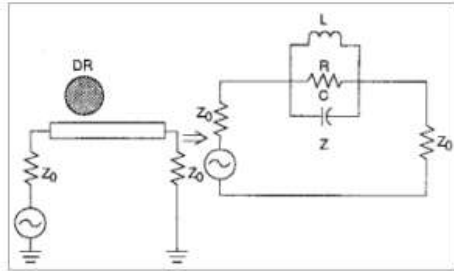


Figure 3. Dielectric Resonator Equivalent Circuit

The active element of the DRO is designed to oscillate by means of a negative feedback circuit. A low-noise silicon bipolar RF transistor is used for oscillation. K-factor stability analysis is run with the simulation program to have the transistor operate in oscillation conditions [6]. The circuit used for simulation is shown in Fig. 4.

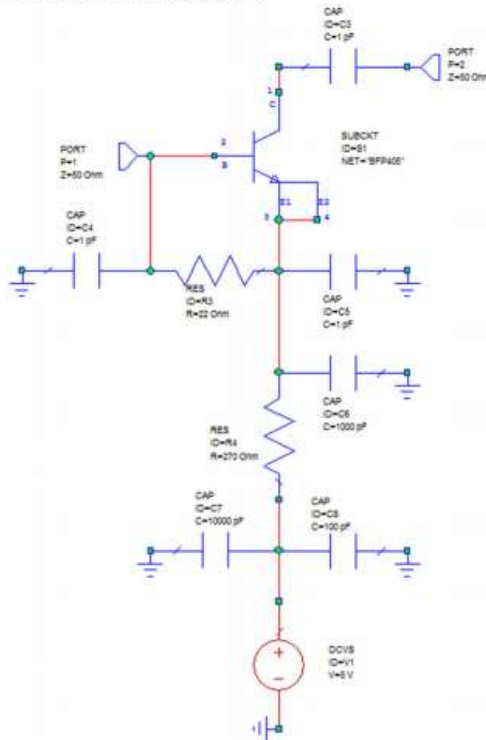


Figure 4. The Active Element of DRO

After achieving a free-running oscillator at desired frequency of operation, the DRO is modified to be able to lock to an external reference frequency. One method to achieve that is shown in Fig. 5. This method, called "Injection Locking" makes use of a step-recovery diode (SRD) to generate the harmonic frequencies of a crystal oscillator, which is replaced by a GPS-disciplined 10 MHz in our work. The coupled signal from the resonating dielectric material is used to for tuning the output by the SRD circuit [5]. Finally, two phase-locked DROs are produced and made available for frequency difference measurements, which are explained in the next section.

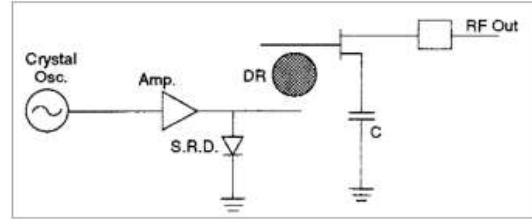


Figure 5. Dielectric Resonator Phase-Lock Circuit

IV. IMPLEMENTATION & MEASUREMENT

In order to precisely measure the frequency difference between two high frequency sources, the test setup in Fig.7 is arranged. Two GPS signal receiving units are placed several meters away from each other and 10 MHz reference signals in sync are measured and verified at the output of both setups. Next, the external reference ports of the two high frequency sources are connected to the 10 MHz reference clocks disciplined by the GPS. After the DROs generate and lock to the desired frequency, the two output signals are passed through a frequency mixer for down-conversion. The frequency conversion process is necessary to have the signals fall into the operating frequency range of the oscilloscope. Two signals at the exact same frequency appear on top of each other on the spectrum analyzer screen, thus the output waveforms are shown on the oscilloscope (Fig. 8).

The frequency down-conversion is achieved by using a mixer, which is a 3-port device with two inputs and one output. The two inputs are usually named as RF and LO ports, while the output becomes an intermediate frequency (IF). The desired IF signal is a sum or difference of the two sinusoidal input signals, as expressed in the equation below [4]. In our work, the RF signal frequency is that of the DRO, while the LO is at 10.2 GHz to get 300 MHz at the IF output (Fig. 6).

$$V_0 = [A_1 \cos(\omega_1 t)][A_2 \cos(\omega_2 t)]$$

$$= \frac{A_1 A_2}{2} [\cos(\omega_1 - \omega_2)t + \cos(\omega_1 + \omega_2)t] \quad (1)$$

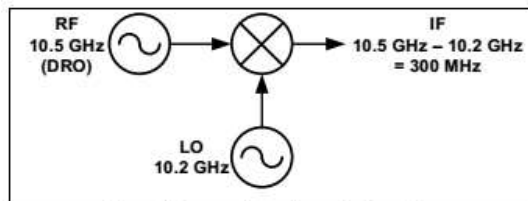


Figure 6. Frequency Down-Conversion by a Mixer

In order not to distort the signals, the same local oscillator output is divided into two by a power splitter and applied to the local oscillator (LO) ports of the two mixers. After achieving a low-enough frequency within the operating range of the oscilloscope, the frequency difference measurement could be made (Fig. 8).

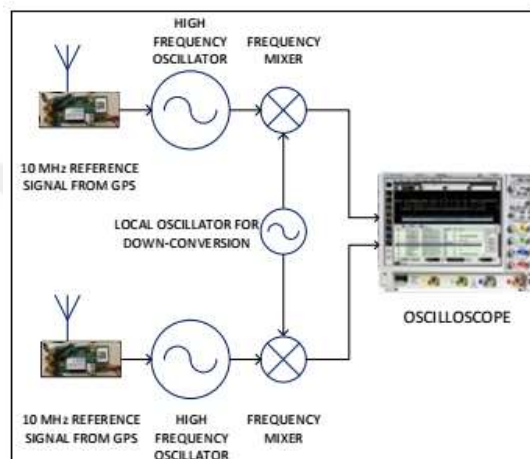


Figure 7. High Frequency Measurement Setup

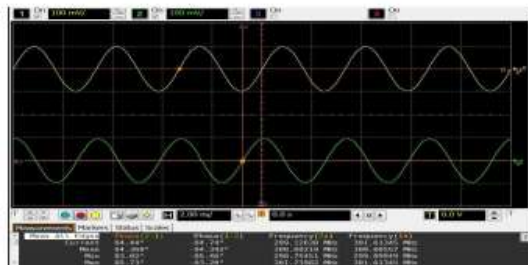


Figure 8. Frequency Difference Measurement Result

V. CONCLUSION

Two DRO's at 10.5 GHz have been used for frequency synchronization measurement; however, the method can be applied for frequency converting devices with multiple local oscillators. The use of GPS disciplined reference signal allows to achieve frequency synchronization for multiple DROs at various locations. The generated high frequency value is independent of the GPS-disciplined signal and can be

extended to any frequency. The synchronization is also independent of the location of the high frequency sources, thus allowing a wireless common reference clock. This feature can be very beneficial for military applications, such as radar.

REFERENCES

- [1] Donald R. Stephens, "Phase-Locked Loops For Wireless Communications, Digital, Analog and Optical Implementations", Second Edition, 2002
- [2] Wen-Qin Wang; Jingye Cai; Lin Wang, "GPS-disciplined waveform synthesis for distributed radar systems," in Radar Conference, 2009 IET International , vol., no., pp.1-3, 20-22 April 2009
- [3] D. Kajfez and P. Guillon, "Dielectric Resonators"; Norwood, MA: Artech House Inc., 1986.
- [4] Joseph J. Carr, "Mastering Radio Frequency Circuits Through Projects and Experiments (Tab Mastering Electronics)", April, 1994
- [5] A.P.S. Khanna, "Dielectric Resonator Oscillators Theory and State-Of-The-Art", Avantek Inc., 1989.
- [6] David M. Pozar, "Microwave Engineering", 3rd Edition, Wiley, 2005
- [7] J. Wan, "Design of a 5.305 GHz Dielectric Resonator Oscillator with Simulation and Optimization", Journal of Electronic Science and Technology of China, Vol. 6, No. 3, September 2008.

EK 4: Springer Makalesi: <https://link.springer.com/article/10.1007/s10470-020-01701-1>

Analysis of Oscillator Phase Noise Effect on High Order QAM Links

Cagri Bicici, Ibrahim Ozdur and Osman Cerezci

Abstract—In this work, the effect of oscillator phase noise on the bit error rate (BER) for high order QAM communication systems is analyzed. Two high frequency oscillators are designed, built and tested to get real phase noise data, and a BER simulation of a 1024 QAM signal through a super-heterodyne frequency down-converter is implemented using the measured data from the two oscillators as local oscillator sources for the down-converter. A third frequency source is also added to the simulation to visualize the dramatic effect of phase noise on the system BER analysis.

Index Terms— phase noise; oscillator; opto-electronic oscillator (OEO); dielectric resonator oscillator (DRO); bit error rate (BER); frequency down-converter; 1024-QAM.

I. INTRODUCTION

Modern communication systems are built by exhaustive frequency planning and optimization. These systems operate at various frequencies which are up/down converted for digital signal processing. One of the commonly used methods for frequency conversion is super-heterodyne topology [1]. In this method, the input signal (RF) to a receiver is “mixed” with a local oscillator signal (LO) for up/down conversion at multiple stages to get the sum or difference of the RF and LO signals. The resulted signal is a filtered intermediate frequency (IF) at the output of the receiver that can be digitized by an ADC for signal processing [2]. A basic down-converter block diagram is shown in Fig. 1.

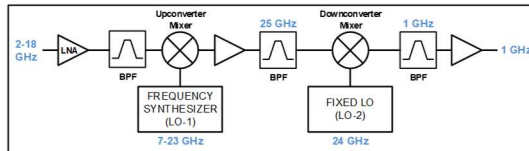


Fig. 1: Basic RF down-converter block diagram

Different types of oscillators can be used as local oscillator sources, and each type has various advantages and disadvantages to consider while designing an optimized RF communication system. In this manuscript, the effect of phase noise parameter of the local oscillators on bit error rate of a receiver is analyzed. For our analysis, a Dielectric Resonator

Oscillator (DRO) and an opto-electronic oscillator (OEO) are designed, built and tested and the measured phase noise data of these oscillators are used in the BER analysis of a frequency down-converter using a microwave simulation tool called AWR Microwave Office.

The outline of this manuscript is as follows: The second section briefly describes the DRO design, and presents the measured phase noise results of the constructed DRO. The following third section explains OEO design and construction. The measured phase noise data for the OEO is also presented in this part. The fourth section covers the BER simulation setup, the simulation results and the discussion on how phase noise affects the performance of high order QAM communication systems.

II. DRO DESIGN

The first high frequency local oscillator source we have designed to use with the receiver simulation is a dielectric resonator oscillator that operates at around 18 GHz center frequency. The frequency is selected to match the frequency planning of a microwave receiver that is being developed for our research.

The DRO is preferred for its small size, high stability, good phase noise performance and high oscillation frequency values. The downside is that, DROs oscillate at a single frequency, which requires both mechanical and electronic tuning to be able to get a locked, accurate and stable signal.

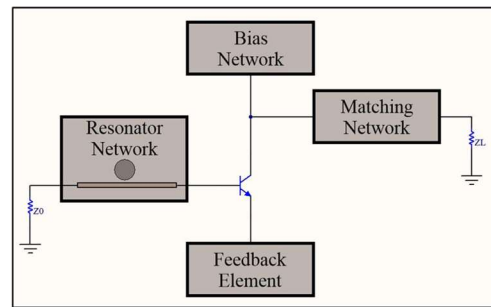


Fig. 2: Basic DRO diagram

C. Bicici is with Sakarya University, Sakarya, Turkey

(e-mail: cagri.bicici@ogr.sakarya.edu.tr).

I. Ozdur is associate professor at Abdullah Gul University, Kayseri, Turkey

(e-mail: ibrahim.ozdur@agu.edu.tr).

O. Cerezci is professor at Uskudar University, İstanbul, Turkey (e-mail:

osman.cerezci@uskudar.edu.tr).

There are several ways to design a DRO, one of which is series feedback method, as seen in Fig. 2 [3]. This topology is chosen for its simpler structure. To build a DRO, a dielectric material and an active device are required. The dielectric material is selected according to the material's resonance frequency. The active device consists of an oscillating circuit with feedback element. In our case, we achieve the oscillation by using a high frequency transistor in its nonlinear region. The oscillation signal is reflected from the coupled line at the resonance frequency of the dielectric material, which is placed close to an RF microstrip line to achieve maximum coupling. The resonance frequency of the dielectric, hence the output of the DRO shifts when a metal surface is brought closer to the dielectric material. This action provides the mechanical – “bulk” tuning of the oscillator. For “fine” tuning and getting a stable signal locked to a reference frequency, a phase locked loop (PLL) structure should be used, that is shown in Fig. 3. By means of using a PLL, the free-running high frequency DRO output can be locked to an external reference frequency [4].

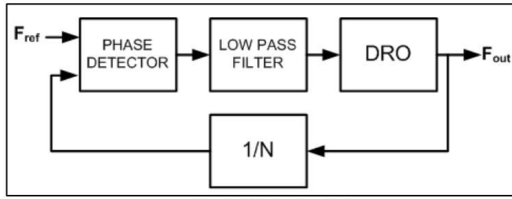


Fig. 3: DRO with a PLL

After building a free running DRO, the performance of the device is tested. A picture of the developed DRO is shown in Fig. 4. The RF spectrum and phase noise measurement results of our 18 GHz DRO are given in Fig. 5 and 6, respectively. The phase noise measurement graph start from -95 dBc/Hz at 1 kHz offset frequency and remains nearly constant until 35 kHz offset; this behavior is typical for dielectric resonator type of oscillators. After around 40 kHz offset frequency, the phase noise decreases from -95 dBc/Hz to -130 dBc/Hz at 400 kHz offset. The recorded phase noise values are used in the BER simulation mentioned in section IV of this manuscript.



Fig. 4: 18 GHz DRO picture

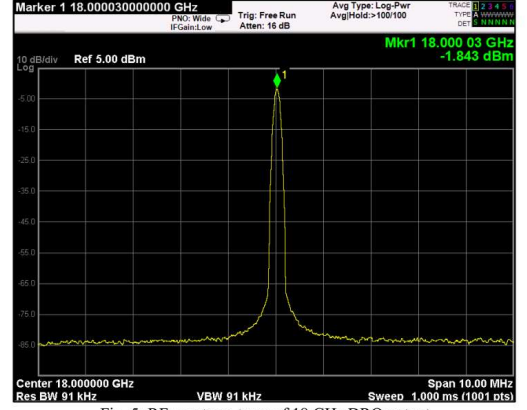


Fig. 5: RF spectrum trace of 18 GHz DRO output

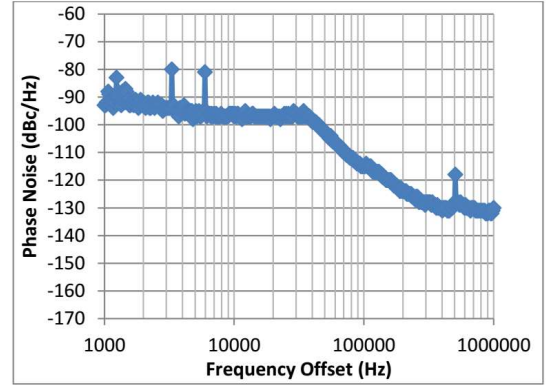


Fig. 6: 18 GHz DRO phase noise

III. OEO DESIGN

The first applications of opto-electronic oscillator devices go back to 1979 [5]. The research for building a high frequency oscillator for optical communication systems started with a 380 MHz oscillator, which was considered as high frequency at that time, and nowadays it is possible to construct an OEO device with center frequency up to 40 GHz [6, 7].

The need for better phase noise performance, especially for high frequency 5G systems, have drawn the communication system designers to this particular oscillator type, despite its larger size, higher cost and more complex structure compared to DROs [8]. It is important to point out that the phase noise of an OEO is not directly related to the generated frequency value, unlike DRO and other oscillator types. The reason for this is; for an OEO, the frequency determining element (RF band pass filter) and the sources of phase noise are different. The Q factor of the OEO is dependent on the length of the optical delay line (Fig. 7). Better Q factor and phase noise performance can be achieved by using a longer delay line [9].

Operating both in optic and RF domains, OEOs provide the industry's best phase noise values for available frequencies [10]. The oscillation is achieved by the optical elements, while filtering, amplification, stabilization and lock mechanism take place in RF sub circuits. The oscillation frequency is determined by the center frequency of the RF band pass filter [11, 12].

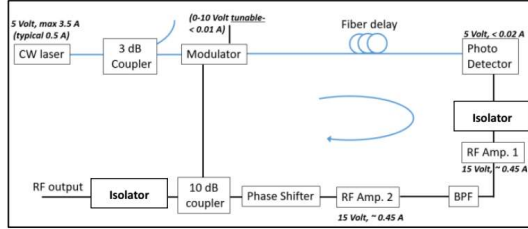


Fig. 7: Basic OEO diagram

For our research, we have designed and built a free-running OEO at 18 GHz, following the topology outlined in the block diagram in Fig. 7. The OEO consists of an optical block to generate oscillation, and an RF block for filtering and amplification of the signal. The optical delay line used for the resonator is 400m in length. The developed OEO that is used for measurements is shown in Fig. 8.

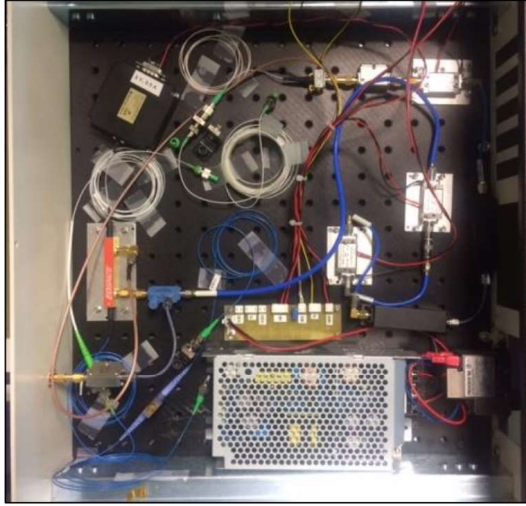


Fig. 8: 18 GHz OEO picture

After building the OEO, the performance of the device is tested. The RF spectrum and phase noise measurement results of our 18 GHz OEO are given in Fig. 9 and 10, respectively. The spurs on the OEO phase noise plot are the supermode noise spurs at frequencies 450 kHz and its integer multipliers. The recorded phase noise values are used in the BER simulation in section IV.

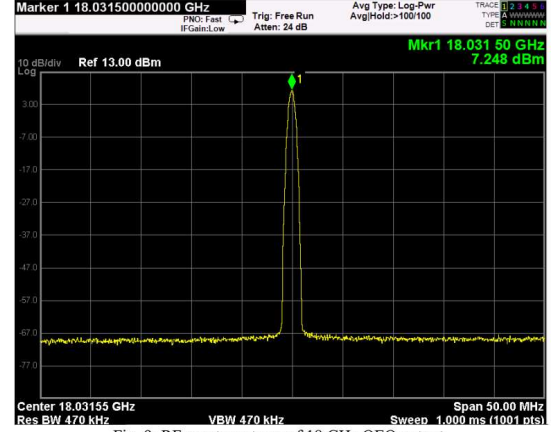


Fig. 9: RF spectrum trace of 18 GHz OEO output

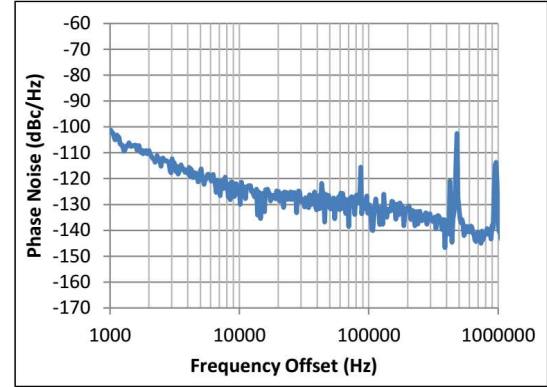


Fig. 10: 18 GHz OEO phase noise

IV. SIMULATION SETUP AND ANALYSIS

In order to understand the effect of oscillator performance on a communication system, we have simulated a two-stage super heterodyne frequency down-converter. The simulation is intended to show the effect of an RF component on the signal processing end of a communication system. The digitization of the received signal requires lower error rates, which traces back to the hardware part of the system, to the local oscillator in our case.

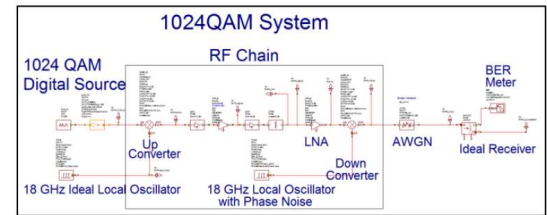


Fig. 11: 1024 QAM receiver simulation setup

As shown in the block diagram of the simulation setup (Fig. 11), the system receives a high order QAM modulated signal and up-converts it with a noiseless local oscillator and a mixer. Next, the high frequency signal with modulation is down-converted to an intermediate frequency for analog to digital conversion. The second conversion is implemented with 3 different phase noise data; the measured phase noise values from the DRO, the OEO and a commercial signal generator present in our test lab. The phase noise values of the sources are given in Table 1, with phase noise data converted to jitter value in degrees RMS. The jitter of the OEO shows the best result with below 0.1° RMS value. The DRO jitter performance follows the OEO with 0.21° RMS.

Frequency Offset	Noise level (dBc/Hz)		
	DRO	OEO	Signal Generator
10 Hz	-70	-80	-55
100 Hz	-86	-90	-77
1 kHz	-93	-101	-95
10 kHz	-97	-123	-98
100 kHz	-115	-132	-99
1 MHz	-130	-138	-120
Jitter ($^\circ$ RMS)	0.21	0.064	0.41

Table 1: Phase noise and jitter values of local oscillators

As mentioned in [13], when the RMS jitter of a receiving system becomes higher than 0.25° RMS for a 256 QAM signal, the constellation of the signal data is intolerable. For our simulation, this specification is even lower due to the usage of 1024 QAM signal. This modulation type is chosen for our study because higher order modulation types (256 QAM and above) are considered to be potential candidates for next generation 5G systems due to their higher data rates within a limited bandwidth [14]. However, higher order modulation models are more susceptible to noise effects that can be seen in our analysis below.

The BER results of our simulation with three different frequency sources are given in Fig. 12 for comparison. Since the jitter value of OEO is below 0.1° RMS, the BER curve with OEO is very close to the reference BER curve that is achieved with a noiseless frequency source. The results with DRO are tolerable, with almost 1 dB degradation at a BER of $1e-7$. However, for the third source, the jitter value of 0.41° RMS corresponds to a 2 dB degradation at the same BER values as DRO and OEO.

Since our analysis focuses on application based actual data, the theoretical background for oscillator design and phase noise modelling for a QAM channel are not included in this manuscript. However, a deduction of numerical values from [15] supports our analysis. Linjian Xu et al. show that for a 16-QAM system, a 2.2° RMS degradation in phase noise corresponds to approximately 2.2 dB degradation in SNR for a BER of $1e-7$. Using this result for our 1024 QAM system, to get a similar SNR degradation of 2 dB, the increase in phase noise should not be more than $2.2/(1024/16)=0.034^\circ$ RMS. A change more than that will cause the BER to get 2.2 dB worse, which is undesirable for a modern communication system, as

stated in [13]. This deduction is in parallel with our simulation results, which show a 2 dB decrease in SNR for a phase noise degradation of $0.41-0.021=0.0346^\circ$ RMS.

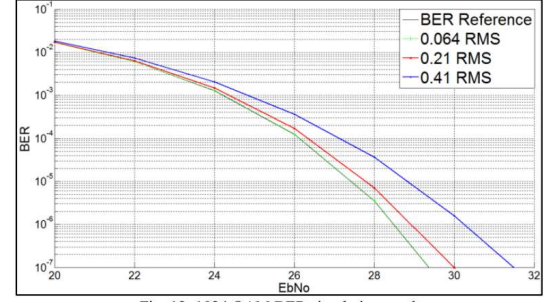
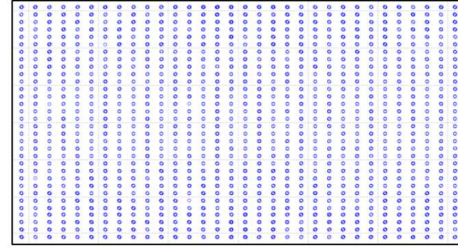


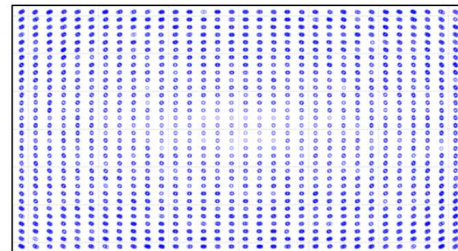
Fig. 12: 1024 QAM BER simulation results

Fig. 13 shows the constellation diagrams of the receivers using OEO, DRO and signal generator. It can be seen that, the symbol error rate increases as the local oscillator performance decreases and degradation becomes intolerable after 0.41° RMS jitter.

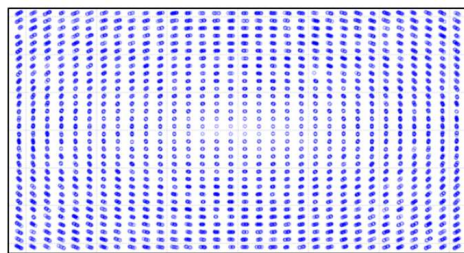
We have also analyzed the error rate performance of the lowest phase noise oscillator (OEO) at different order quadrature amplitude modulations: 256 QAM, 64 QAM and 16 QAM. The error rate comparison of different order modulations is shown in Fig. 14. At a BER of $1e-5$, there is almost 4 dB degradation for each QAM order change. This implies that, as the order of the modulation increases, the system becomes more vulnerable to phase noise effects. Thus, a jitter value of 0.4° may be acceptable for a system with 256-QAM, but not for a system with higher order QAM.



a) 1024 QAM with OEO



b) 1024 QAM with DRO



c) 1024 QAM with Signal Generator (Lab Equipment)

Fig. 13: 1024 QAM constellation diagrams with OEO, DRO and a commercial signal generator

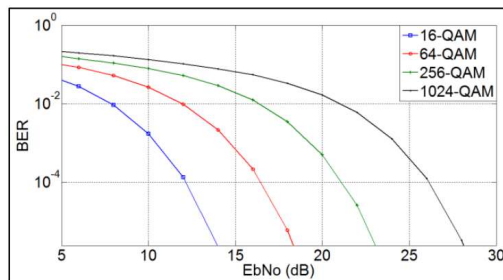


Fig. 14: BER diagrams for 16, 64, 256 and 1024-QAM (System with OEO)

V. CONCLUSION

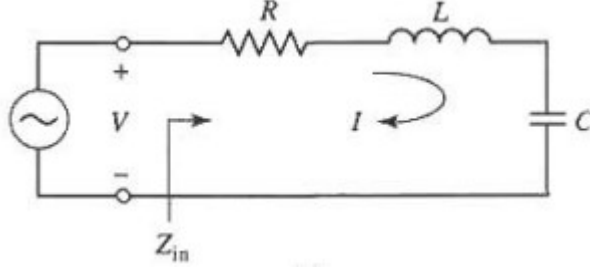
An analysis of the effect of phase noise on the BER parameter of a high order QAM communication system and comparison of the performance of three different types of frequency sources is presented. A DRO and OEO are designed, built and tested to get actual performance data, and the measured phase noise values are used in a frequency down-converter simulation that allows to observe the BER behavior of a 1024-QAM system with respect to the local oscillator performance. The simulation results are used to verify that the 1024-QAM system is more vulnerable to phase noise effects than a system using 256-QAM. Previous study results are mentioned to support our analysis for a next generation modulation type that can be used for 5G communication systems. Overall, the limiting values of tolerable phase noise/jitter for a given system is explored. Further study can be done on different modulation techniques such as OFDM, and other types of oscillators can be considered for advanced receiver systems.

REFERENCES

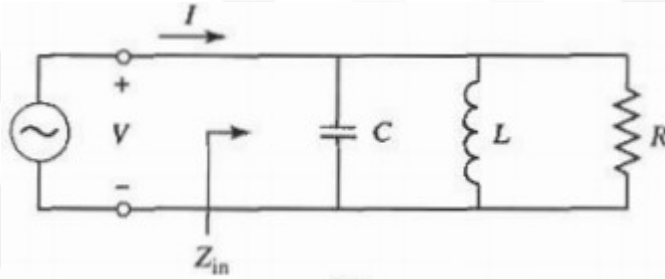
- [1] U.L. Rohde, J.C. Whitaker, "Communications Receivers DSP, Software Radios, and Design", 3rd Edition. Pg 66. McGraw-Hill, 2004.
- [2] Pozar, David M. "Microwave Engineering", 4th Edition. Pg 678. Wiley, 2012.
- [3] D. Kajfez, P. Guillon, "Dielectric Resonators", 2nd Edition, Artech House Inc., 1998.
- [4] C. Bicici, O. Cerezci, "Achieving Frequency Synchronization By GPS Disciplined Reference Signal", *Microwave, Radar and Wireless Communications (MIKON)*, June 2016.
- [5] H.F. Schlaak, A. Neyer, W. Sohler, "Electrooptical Oscillator Using An Integrated Cutoff Modulator", *Optics Communications*, Volume 32, Issue 1, p. 72-74, 1980.
- [6] M. Shin, P. S. Devgan, V. S. Grigoryan, P. Kumar, Y. D. Chung, J. Kim, "Low Phase-Noise 40GHz Optical Pulses from a Self-Starting Electroabsorption-Modulator-Based Optoelectronic Oscillator". 10.1109/OFC.2006.215938. 2006.
- [7] B. Han, J. Yu, W. Wang, J. Guo, J. Wang and E. Yang, "40GHz optoelectronic oscillator with low frequency optical and microwave devices", *2011 Asia Communications and Photonics Conference and Exhibition (ACP)*, Shanghai, 2011, pp. 1-6.
- [8] W. S. C. Chang, "RF Photonic Technology in Optical Fiber Links" Chapter 9, Cambridge University Press, 2007.
- [9] M. A. Ilgaz, B. Batagelj, "Opto-electronic oscillator in the mm-W range for 5G wireless and mobile networks: Design challenges and possible solutions", *21th International Conference on Optical Network Design and Modeling, ONDM 2017*, Budapest, Hungary, May 15-18, 2017
- [10] X. S. Yao, L. Maleki, "Optoelectronic Oscillator for Photonic Systems", *IEEE Journal of Quantum Electronics*, Vol.32, No.7, July 1996
- [11] J. Yang, J. Liang, F. Guang Bai, L. Hu, S. Cai, H. Li, Y. Shan, C. Ma, "Multifrequency Optoelectronic Oscillator", *Optical Engineering* Volume 53 (11), 2014.
- [12] X. S. Yao, L. Maleki, "Optoelectronic microwave oscillator," *J. Opt. Soc. Am. B* 13, no. 8, pp. 1725-1735, 1996.
- [13] R. L. Howald, "The Exact BER Performance of 256-QAM with RF Carrier Phase Noise", *50th Annual NCTA Convention*, Chicago, Illinois, June 10-13, 2001.
- [14] K. Senda, H. Otsuka, "Transmission Performance of Superposed Modulation Using QPSK and 1024-QAM in Downlink NOMA," *2019 IEEE VTS Asia Pacific Wireless Communications Symposium (APWCS)*, Singapore, 2019, pp. 1-5.
- [15] L. Xu, Y. Chen, Z. Feng, "Effects of RF oscillator phase noise on performance of communication system," *ICMMT 4th International Conference on, Proceedings Microwave and Millimeter Wave Technology*, 2004., Nanjing, 2004, pp. 429-432.

EK 5: FORMÜLLER

1) Seri ve Paralel Rezonatör Devrelerine Ait Eşitlikler [3]:



Seri RLC Rezonatör Devresi



Paralel RLC Rezonatör Devresi

Eşitlik	Seri Rezonatör	Paralel Rezonatör
Giriş Empedansı / Admitansı	$Z_{in} = R + j\omega L - j\frac{1}{\omega C}$ $\simeq R + j\frac{2RQ\Delta\omega}{\omega_0}$	$Y_{in} = \frac{1}{R} + j\omega C - j\frac{1}{\omega L}$ $\simeq \frac{1}{R} + j\frac{2Q\Delta\omega}{R\omega_0}$
Güç Kaybı	$P_{loss} = \frac{1}{2} I ^2 R$	$P_{loss} = \frac{1}{2}\frac{ V ^2}{R}$
Depolanan Manyetik Enerji	$W_m = \frac{1}{4} I ^2 L$	$W_m = \frac{1}{4} V ^2 \frac{1}{\omega^2 L}$
Depolanan Elektrik Enerjisi	$W_e = \frac{1}{4} I ^2 \frac{1}{\omega^2 C}$	$W_e = \frac{1}{4} V ^2 C$
Rezonans Frekansı	$\omega_0 = \frac{1}{\sqrt{LC}}$	$\omega_0 = \frac{1}{\sqrt{LC}}$
Yüksüz Kalite Faktörü	$Q = \frac{\omega_0 L}{R} = \frac{1}{\omega_0 RC}$	$Q = \omega_0 RC = \frac{R}{\omega_0 L}$
Harici Kalite Faktörü	$Q_e = \frac{\omega_0 L}{R_L}$	$Q_e = \frac{R_L}{\omega_0 L}$

2) Faz Gürültüsünün Leeson Modeli [18]:

$$\mathcal{L}(f_m) = 10 \log \left\{ \left[1 + \frac{f_0^2}{(2f_m Q_L)^2} \right] \left(1 + \frac{f_c}{f_m} \right) \frac{FkT}{2P_{sav}} + \frac{2kTRK_0^2}{f_m^2} \right\}$$

$\mathcal{L}(f_m)$ = Ana İşaretten f_m uzaklığında 1 Hz Band Genişliğinde Yan Banttaki Gücün
Toplam Güce dB Cinsinden Oranı

f_m = Frekans Ofseti

f_0 = Merkez Frekansı

f_c = Flicker Frekansı

Q_L = Ayarlanmış Devrenin Yüklü Kalite Faktörü

F = Gürültü Faktörü

$kT = 4.1 \times 10^{-21}$ (300 K₀ 'da) (Oda Sıcaklığı)

P_{sav} = Osilatör Çıkışındaki Ortalama Güç

R = Ayarlama Diyodunun Eşdeğer Direnci

K_0 = Osilatör Voltaj Kazancı

ÖZGEÇMİŞ

Adı Soyadı : Çağrı BİÇİCİ

ÖĞRENİM DURUMU

Derece	Eğitim Birimi	Mezuniyet Yılı
Doktora	Sakarya Üniversitesi / Fen Bilimleri Enstitüsü / Elektrik-Elektronik Mühendisliği University of Southern California / Viterbi	Devam ediyor
Yüksek Lisans	School of Engineering / Elektronik Mühendisliği University of Southern California / Viterbi	2009
Lisans	School of Engineering / Elektronik Mühendisliği	2007
Lisans	Orta Doğu Teknik Üniversitesi / Elektrik- Elektronik Mühendisliği (1 Yıl)	2004
Lise	İzmir Fen Lisesi	2003

İŞ DENEYİMİ

Yıl	Yer	Görev
2021-Halen	TÜBİTAK BİLGEM	RF Teknolojileri Bölüm Sorumlusu
2017-2021	TÜBİTAK BİLGEM	Başuzman Araştırmacı
2013-2017	TÜBİTAK BİLGEM	Uzman Araştırmacı
2009-2013	TÜBİTAK BİLGEM	Araştırmacı

YABANCI DİL

İngilizce

ESERLER

1. Ç. Biçici and O. Çerezci, "Achieving frequency synchronization by GPS disciplined reference signal," *2016 21st International Conference on Microwave, Radar and Wireless Communications (MIKON)*, 2016, pp. 1-3, doi: 10.1109/MIKON.2016.7492054. <https://ieeexplore.ieee.org/document/7492054>
2. Biçici, C., Ozdur, I. & Cerezci, O. Analysis of oscillator phase noise effect on high order QAM links. *Analog Integr Circ Sig Process* 105, 1–6 (2020). <https://doi.org/10.1007/s10470-020-01701-1>
3. RF & Mikrodalga donanım geliştirme üzerine birçok TÜBİTAK projesinde çalışmaları bulunmaktadır.

