

**AKIM SENSÖRSÜZ DSP TABANLI
PFC DEVRE TASARIMI VE GERÇEKLEŐTİRİLMESİ**

Nazlıgöl SERTLER

**DOKTORA TEZİ
ELEKTRİK EĞİTİMİ**

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

Kasım 2008

ANKARA

Nazlıgöl SERTLER tarafından hazırlanan AKIM SENSÖRSÜZ DSP TABANLI PFC DEVRE TASARIMI VE GERÇEKLEŞTİRİLMESİ adlı bu tezin Doktora tezi olarak uygun olduğunu onaylarım.

Yrd. Doç. Dr. İbrahim SEFA
Tez Danışmanı, Elektrik Eğitimi Anabilim Dalı

Bu çalışma, jürimiz tarafından oy birliği ile Elektrik Eğitimi Anabilim Dalında Doktora tezi olarak kabul edilmiştir.

Prof. Dr. Şeref SAĞIROĞLU
Bilgisayar Mühendisliği, Gazi Ünv. Müh.-Mim. Fak.

Yrd. Doç. Dr. İbrahim SEFA
Elektrik Eğitimi Anabilim Dalı, Gazi Ünv. Tek. Eğt. Fak.

Prof. Dr. Güngör BAL
Elektrik Eğitimi Anabilim Dalı, Gazi Ünv. Tek. Eğt. Fak.

Prof. Dr. Cengiz TAPLAMACIOĞLU
Elektrik-Elektronik Müh., Gazi Ünv. Müh.-Mim. Fak.

Doç. Dr. Ramazan BAYINDIR
Elektrik Eğitimi Anabilim Dalı, Gazi Ünv. Tek. Eğt. Fak.

Tarih: 21/11/2008

Bu tez ile G.Ü. Fen Bilimleri Enstitüsü Yönetim Kurulu Doktora derecesini onamıştır.

Prof. Dr. Nail ÜNSAL
Fen Bilimleri Enstitüsü Müdürü

TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, ayrıca tez yazım kurallarına uygun olarak hazırlanan bu çalışmada orijinal olmayan her türlü kaynağa eksiksiz atıf yapıldığını bildiririm.

Nazlıgöl SERTLER

**AKIM SENSÖRSÜZ DSP TABANLI
PFC DEVRE TASARIMI VE GERÇEKLEŞTİRİLMESİ
(Doktora Tezi)**

Nazlıgül SERTLER

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
Kasım 2008**

ÖZET

Güç faktörü etkin gücün görünür güce oranıdır. Birim güç faktörünün sağlanması şebeke ve kaynakların en verimli şekilde kullanılabilmesi anlamını taşır. Anahtarlama mod güç kaynaklarında ve girişinde doğrultucu bulunduran cihazlarda güç faktörünün düzeltilmesi (Power Factor Correction-PFC) uluslararası standartlara göre bir zorunluluktur. Güç faktörünün düzeltilmesi uygulamalarında sayısal kontrol, karmaşık algoritmaların gerçekleştirilmesine olanak sağlamakta, kullanıma esneklik getirmekte ve devre yapısı basitleşmektedir. Ancak, sınırlı anahtarlama frekansı sayısal kontrol için bir dezavantajdır. Bu çalışmada daha az hesaplama süresi ve daha düşük anahtarlama frekansı ile geleneksel PFC kontrol yöntemlerinin performansı elde edilmeye çalışılmıştır. Geleneksel boost PFC sistemlerindeki giriş akımı ölçümü yerine daha az örnekleme zamanı gerektirecek yük akımı ölçümü referans alınmıştır. Kontrol stratejisi, istenen giriş akımı dalga şeklinin giriş gerilimi ile doğru orantılı bir sinüs dalga olarak önceden bilindiği ve denetim yapısı içerisinde modellenebileceği üzerine kuruludur. Görev saykılı sinyali, gerilim kararlılığı ve birim güç faktörü sağlayan iki kısımdan oluşmaktadır. Yeni yaklaşımda birim güç faktörünü sağlayan görev saykılı bileşenin genliği, gerilim kararlılığı bileşenin genliğine bağlı olarak en uygun değerlere ayarlanmaktadır. Bu değerler simülasyon ile belirlenmiştir. Uygulama için

interleaved boost yapısı tercih edilerek anahtar elemanlar üzerindeki baskı azaltılmış ve yük paylaşımı sağlanmıştır. Matlab/Simulink ile 1500W'lık sistem için simülasyon yapılmış toplam harmonik distorsiyon değeri %5'in altında elde edilmiş ve birim güç faktörü sağlanmıştır. Uygulama için eZdsp 2808 seti kullanılarak sistem sayısal olarak kontrol edilmiş, 20kHz anahtarlama frekansında toplam harmonik distorsiyon değeri %8'in altında elde edilerek birim güç faktörü sağlanmıştır.

Bilim Kodu : 703.3.012
Anahtar Kelimeler : Interleaved boost konvertör, güç faktörünün düzeltilmesi
Sayfa Adedi : 115
Tez Yöneticisi : Yrd. Doç. Dr. İbrahim SEFA

**DESIGN AND IMPLEMENTATION OF A
CURRENT SENSORLESS DSP BASED PFC CIRCUIT**

(Ph. D. Thesis)

Nazlıgül SERTLER

**GAZİ UNIVERSITY
INSTITUTE OF SCIENCE AND TECHNOLOGY**

November 2008

ABSTRACT

Power factor is defined as the ratio of real power to apparent power. Assurance of unity power factor means efficient use of supplies and resources. According to the international standards, power factor correction (PFC) is mandatory on switch mode power supplies and on the devices with rectifiers at the input. The use of digital control in power factor correction applications eases implementation of complex algorithms, provides flexibility to the usage and simplifies circuit structure. In contrast, limited switching frequency is the drawback of digital control. This study aims to reach the performance of traditional PFC control techniques with a less calculating time and a low switching frequency. The baseline is to measure the load current which requires less sampling time compared with the measurement of input current in the traditional boost PFC systems. The control strategy is build on the condition of the desired input current waveform is known in advance as it is proportional to the input voltage sine waveform and it is able to be modelled in the control structure. The duty cycle signal is comprised of two parts; one of which providing voltage equilibrium while the other assuring unity power factor. Within the new approach, the amplitude of the duty cycle part assuring unity power factor is adjusted to appropriate values according to the amplitude of the voltage equilibrium part. These values are determined by the simulation.

Interleaved boost structure has been chosen for the implementation in order to decrease the strain on the switching components and to provide load sharing. Utilizing Matlab/Simulink, the system has been simulated for 1500W, the THD has been obtained below 5% and unity power factor has been obtained. Within the application, the system has been digitally controlled by the eZdsp 2808 set resulting a unity power factor with a THD lower than 8% at a switching frequency of 20 kHz.

Science Code : 703.3.012

Key Words : Interleaved boost converter, power factor correction

Page Number : 115

Adviser : Assist. Prof. Dr. İbrahim SEFA

TEŞEKKÜR

Çalışmalarım boyunca değerli yardım ve katkılarıyla beni yönlendiren hocam Yrd. Doç. Dr. İbrahim SEFA'ya, laboratuvarında görevli tüm çalışma arkadaşlarıma, manevi destekleriyle beni yalnız bırakmayan tüm arkadaşlarım ve aileme teşekkürü bir borç bilirim.

İÇİNDEKİLER

Sayfa

ÖZET	iv
ABSTRACT.....	vi
TEŞEKKÜR.....	viii
İÇİNDEKİLER	ix
ÇİZELGELERİN LİSTESİ	xii
ŞEKİLLERİN LİSTESİ.....	xiii
SİMGELER VE KISALTMALAR	xvii
1. GİRİŞ	1
2. HEDEFLenen ÇALIŞMA	3
2.1. İzlenecek Yöntem	3
3. PFC PRENSİPLERİ	5
3.1. Aktif Güç, Reaktif Güç ve Güç Faktörü (Power Factor)	5
3.2. Pasif PFC	10
3.3. Aktif PFC	10
3.3.1. Aktif PFC kontrol metodları.....	12
4. INTERLEAVED BOOST KONVERTÖR	23
5. BOOST KONVERTÖR	25
5.1. Küçük Sinyal (Small-Signal) Boost Modelinin Geliştirilmesi	26
5.2. Boost Konvertör İçin Akım-Modu Denetimi.....	29
5.3. Boost Konvertörün Dengelenmesi	34

6. ORTALAMA AKIM MODLU DENETİM KULLANILARAK BOOST PFC DEVRESİNİN GERÇEKLEŞTİRİLMESİ.....	37
6.1. Kontrol Sistemi	38
6.1.1. Akım döngüsü	38
6.1.2. Gerilim döngüsü	40
6.2. Simulink ile Sistem Simülasyonu	42
6.3. Sistemin Gerçekleştirilmesi ve Uygulama Sonuçları	46
6.4. Ortalama Akım Modlu Denetim Kullanılarak Interleaved Boost PFC Devresinin Gerçekleştirilmesi.....	50
7. PREDICTIVE BOOST PFC.....	54
7.1. Sayısal PFC Kontrolündeki Kısıtlamalar.....	54
7.2. Predictive PFC Kontrol Stratejisi	55
7.3. Giriş Gerilimi İleri Besleme.....	57
7.4. Sonuçların Değerlendirilmesi	62
8. AKIM SENSÖRSÜZ İNTERLEAVED BOOST PFC DEVRESİNDE YENİ YAKLAŞIM.....	63
8.1. PWM Sinyalinin Sinüs Dalga Şablonu ile Modülasyonu	64
8.2. Genlik ve Faz Denetimi	68
8.2.1. Kararlı durum karakteristikleri	69
8.2.2. Denetim stratejisi.....	71
8.3. Interleaved Boost PFC’de Adaptif Katsayı Uygulaması ve Simülasyon Sonuçları	72
8.4. Sistemin Gerçekleştirilmesi ve Uygulama Sonuçları	79
8.5. Sonuçların Değerlendirilmesi	83

Sayfa

9. SONUÇ VE ÖNERİLER.....	87
KAYNAKLAR	90
EKLER.....	93
EK-1 Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları	94
EK-2 Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları.....	103
ÖZGEÇMİŞ	115

ÇİZELGELERİN LİSTESİ

Çizelge	Sayfa
Çizelge 3.1. EN 61000-3-2 standardı	7
Çizelge 3.2. EN 61000-3-2 standardı A sınıfı donanım için harmonik sınır değerleri	8
Çizelge 3.3. IEEE-519 standardı	9
Çizelge 6.1. Boost ve interleaved PFC yapıları için simülasyonda elde edilen THD değerleri.....	53
Çizelge 7.1. Yüke göre THD sonuçları	62
Çizelge 8.1. d_1 'in genliğine göre seçilen X_L değerleri	78
Çizelge 8.2. Çıkış gücü ve giriş gerilimine göre simülasyon ve uygulama ile elde edilen THD değerleri	84
Çizelge 8.3. Çıkış gücü ve giriş gücüne göre verim ve THD değerleri	86
Çizelge 9.1. İncelenen boost topolojileri için elde edilen THD değerleri.....	89

ŞEKİLLERİN LİSTESİ

Şekil	Sayfa
Şekil 3.1. Pasif PFC devre şeması	10
Şekil 3.2. Bir anahtarlı boost PFC konvertör yapısı	11
Şekil 3.3. Boost PFC geri besleme kontrol devresi	12
Şekil 3.4. Boost PFC temel devresi	13
Şekil 3.5. Tepe akım denetimi şeması	14
Şekil 3.6. Ortalama akım denetim şeması	16
Şekil 3.7. Histerisiz denetim şeması	18
Şekil 3.8. Sınır çizigisi denetim şeması	20
Şekil 3.9. Süreksiz akım PWM denetim şeması	22
Şekil 4.1. Interleaved boost devre şeması	23
Şekil 4.2. Bobin akımları	24
Şekil 5.1. Boost konvertör	26
Şekil 5.2. Ortalama işlevi yapılmış boost konvertör. a) Anahtar Konumu I [(d) zamanı] b) Anahtar Konumu II [(1-d) zamanı] c) DA transformatör kavramı kullanan devre modeli	27
Şekil 5.3. Gerilim-Modu denetimi ile doğrusallaştırılmış boost konvertör akış grafiği	28
Şekil 5.4. Boost konvertör için tepe akım modu denetimi	29
Şekil 5.5. Boost konvertör için ortalama akım modu denetimi	30
Şekil 5.6. Akım modlu boost konvertör için large-signal kararlılık koşulları	32
Şekil 5.7. Tek döngülü (single-loop) doğrusallaştırılmış, C/M denetimli boost konvertör	33
Şekil 5.8. C/M denetimli boost konvertör için açık-döngü kazanç durumu	35

Şekil	Sayfa
Şekil 6.1. Ortalama akım mod kontrollü boost PFC devresinin analog gerçekleştirilmesi	37
Şekil 6.2. Boost PFC için sayısal kontrol şeması	38
Şekil 6.3. Akım kontrol döngüsü.....	39
Şekil 6.4. Gerilim kontrol döngüsü	40
Şekil 6.5. Boost PFC Simulink devre şeması	42
Şekil 6.6. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,999$, $THD=\%2,61$)	43
Şekil 6.7. Bobin akımı (2) ve çıkış gerilimi (3) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,999$, $THD=\%2,61$)	44
Şekil 6.8. Giriş akımı ve akımın harmonik seviyesi.....	44
Şekil 6.9. Bobin akımı (2) ve çıkış gerilimi (3) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=200W$, $PF=0,9983$, $THD=\%2,85$)	45
Şekil 6.10. Tüm sistemin modeli.....	46
Şekil 6.11. Giriş gerilimi (1) ve giriş akımı (2) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=1.0$, $THD=\%2,6$)	47
Şekil 6.12. Giriş gerilimi ve giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=1.0$, $THD=\%2,6$).....	47
Şekil 6.13. Giriş akımının THD'si ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=1.0$).....	48
Şekil 6.14. Giriş gerilimi (1) ve giriş akımı (2) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=160W$, $PF=0,99$, $THD=\%2,8$)	48
Şekil 6.15. Giriş gerilimi ve giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=160W$, $PF=0.99$, $THD=\%2,8$)	49
Şekil 6.16. Giriş akımının THD'si ($V_s=70V$, $P_{\text{çıkış}}=160W$).....	49
Şekil 6.17. Farklı yük değerlerine (50Ω - 100Ω - 150Ω) geçişte çıkış gerilimi ve giriş akımı tepkisi	50

Şekil	Sayfa
Şekil 6.18. Giriş akımı (2), giriş gerilimi (1) ve çıkış gerilimi (3) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%2,43$)	51
Şekil 6.19. Bobin akımları dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%2,43$).....	51
Şekil 6.20. Giriş akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$).....	52
Şekil 6.21. Giriş akımı (2), giriş gerilimi(1) ve çıkış gerilimi (3) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=200W$, $PF=0,99$, $THD=\%3,03$)	52
Şekil 6.22. Hat akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=200W$)	53
Şekil 7.1. Boost konvertör devresi a) Anahtar kapalı b)Anahtar açık.....	55
Şekil 7.2. Bir anahtarlama periyodu süresince (T_s) giriş akımı dalga şekli ve referans akımı	56
Şekil 7.3. Simulink predictive boost PFC devre şeması.....	58
Şekil 7.4. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=45V$, $P_{\text{çıkış}}=400W$, $PF=0,997$, $THD=\%7,3$)[30]	59
Şekil 7.5. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=45V$, $P_{\text{çıkış}}=200W$, $PF=0,991$, $THD=\%13,2$)[30]	59
Şekil 7.6. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $THD=\%6,85$)	60
Şekil 7.7. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$).....	60
Şekil 7.8. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=200W$, $THD=\%19,95$).....	61
Şekil 7.9. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=200W$, $THD=\%19,95$).....	61
Şekil 8.1. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $THD=\%12,53$)	73
Şekil 8.2. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$).....	73
Şekil 8.3. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=200W$, $THD=\%17,84$)	74
Şekil 8.4. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$).....	74
Şekil 8.5. d_1 'in dört bölge ayrımı	76

Şekil	Sayfa
Şekil 8.6. Yeni yaklaşımda kontrol sinyalleri d_1 (1), d_2 (2).....	76
Şekil 8.7. İyileştirme yapmadan önceki kontrol sinyalleri d_1 (1), d_2 (2)	77
Şekil 8.8. Simulink interleaved boost PFC devre şeması.....	77
Şekil 8.9. d_1 'in genliğine göre 800W'lık yük için katsayı-THD eğrisi.....	78
Şekil 8.10. Tüm sistemin modeli.....	79
Şekil 8.11. Program akış şeması.....	80
Şekil 8.12. Çıkış gerilimi algılama devresi	81
Şekil 8.13. Giriş gerilimi algılama devresi.....	81
Şekil 8.14. Akım algılama devresi	82
Şekil 8.15. Sıfır geçiş devresi	82
Şekil 8.16. Akım sensörsüz interleaved boost PFC devresi	83
Şekil 8.17. Simülasyon ve uygulamada elde edilen sonuçlara göre çıkış gücü/THD eğrisi ($V_s=70V$).....	85
Şekil 8.18. Simülasyonda elde edilen sonuçlara göre çıkış gücü/THD eğrisi ($V_s=60V$).....	85
Şekil 8.19. Simülasyonda elde edilen sonuçlara göre çıkış gücü/verim eğrisi.....	86

SİMGELER VE KISALTMALAR

Bu çalışmada kullanılmış bazı simgeler ve kısaltmalar, açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler	Açıklama
AA	Alternatif akım
C	Kondansatör
D	Görev saykılı
DA	Doğru akım
d	Görev saykılı
F_m	Modülatör kazancı
f	Şebeke frekansı
f_s	Anahtarlama frekansı
G	Kazanç
G_{ps}	Güç katının transfer fonksiyonu
G_c	Akım kompensatörü transfer fonksiyonu
G_v	Gerilim döngüsü güç katı transfer fonksiyonu
G_{verr}	Gerilim kompensatörü transfer fonksiyonu
I	Akım
I_s	Şebeke akımı
I_c	Çıkış akımı
I₁	Temel bileşen akımının etkin değeri
I_{sc}	Kısa devre akımının etkin değeri
i_{ref}	Referans akımı
i_L	Bobin akımı
i_{p,ref}	Bobin akımı referans tepe değeri
i_{v,ref}	Bobin akımı referans taban değeri
L	Bobin
m	Eğim

Simgeler	Açıklama
N	Sarım sayısı
P	Aktif güç
P_k	Güç kaybı
Q	Reaktif güç
R	Direnç
R_y	Yük
r_c	Çıkış empedansı
S	Kompleks güç
T	Transfer fonksiyonu
T_s	Anahtarlama peryodu
γ	Kazaç azaltma faktörü
X_L	Endüktif reaktans
ω	Açısal hız
V	Gerilim
V_s	Şebeke gerilimi
V_c	Çıkış gerilimi
V_d	Doğrultulmuş şebeke gerilimi
V_{ref}	Referans gerilimi
V_p	Taşıyıcı sinyal tepe değeri
V₁	Şebeke gerilimi tepe değeri
Z_L	Yük empedansı
Z_f	Paralel kolların empedansı

Kısaltmalar	Açıklama
IC	Tüm Devre (Integrated Circuit)
CCM	Sürekli İletim Modu (Continuous Conduction Mode)
C/M	Akım Modu (Current Mode)

Kısaltmalar	Açıklama
DPF	Temel Bileşen Güç Faktörü (Displacement Power Factor)
DSP	Sayısal İşaret İşlemci (Digital Signal Processing)
EMI	Elektromanyetik Etkileşim (Electromagnetic Interference)
PLL	Faz Kilitleme Devresi (Phase Lock Loop)
PF	Güç Faktörü (Power Factor)
PFC	Güç Faktörünün Düzeltilmesi (Power Factor Correction)
PWM	Darbe Genişlik Modülasyonu (Pulse Width Modulation)
RHP	Sağ Yarı Düzlem (Right Half Plane)
SMPS	Anahtarlama Mod Güç Kaynağı (Switch Mode Power Supply)
THD	Toplam Harmik Distorsiyon (Total Harmonic Distortion)
UPS	Kesintisiz Güç Kaynağı (Uninterruptable Power Supply)

1. GİRİŞ

Elektrik enerjisi ile beslenen her türlü cihaz kararlı, temiz ve limitler dahilindeki bir şebeke gerilimi ile sağlıklı çalışabilir. Bilgisayar ve benzeri özelliklerdeki elektronik cihazların düzgün çalışabilmeleri için kararlı bir güçle beslenmeleri gerekmektedir. Elektrik enerjisinin çok farklı alanlarda çok farklı biçimlerde gittikçe artan bir hızla kullanılmasından dolayı, şebekeler bu tür cihazların ihtiyaç duydukları temiz ve güvenli enerjiyi sağlayamamaktadır. Şehir şebekeleri birçok yerde güçle ilgili sıçrama, çökme, harmonik gibi bozucu ve zarar verici kirlilikler içerir.

Güç elektroniği devreleri kesintisiz güç kaynaklarında enerji hatlarındaki bozuklukları düzelterek bilgisayarların kullanıldığı önemli süreç denetim sistemleri, tıbbi donanım ve benzeri cihazları bu bozukluklardan korur. Ancak bu güç elektroniği devreleri şebekeye harmonikler göndererek ve elektromanyetik etkileşim (Electromagnetic Interference-EMI) üreterek şebeke dalga biçimini bozarlar. Şebeke empedansının sıfır olamaması nedeniyle besleme noktasındaki baradan beslenen yüklerin gerilim dalga şekli bozulacaktır. Bu ise bir kısmı hassas kontrol donanımını içeren yüklerde çalışma bozukluklarına neden olur. Gerilim dalga şeklinin bozulmasına ek olarak; kayıpların artışı ve ısınma, rezonans nedeniyle iletim ve dağıtım hatlarında aşırı gerilimler, haberleşme ve kontrol işaretlerinde girişim ve bozulma gibi sorunlar ortaya çıkar. Bütün bunlara ilave olarak kontrollü doğrultucular da şebekede çentikler oluşturur ve tetikleme gecikmesi nedeniyle şebekeden reaktif enerji çeker ve güç faktörünü bozar. Bu etkileri en aza indirmenin yolu güç elektroniği yükleri tarafında yaratılan harmoniklerin ve EMI'nin süzülmesidir.

Şebekeye bağlanan ve girişinde doğrultucu bulunan cihazların artmasıyla birlikte birçok ulusal ve uluslararası kurum enerji kalitesini korumak üzere şebekeyi etkileyen akım harmoniklerini sınırlama yoluna gitmişlerdir.

Bunun sonucunda çeşitli frekanslarda harmonik akımlarının genliğini ve harmonik gerilim bozulmalarını sınırlayan bir çok standart hazırlanmıştır (IEEE-519, EN-61000-3-2). Bu uluslararası standartları sağlayabilmek amacıyla Anahtarlama mod güç kaynaklarında (Switch Mode Power Supply-SMPS) veya daha büyük güçlü doğrultucu içeren cihazlarda, güç faktörünün düzeltilmesi (Power Factor Correction-PFC) gereklidir.

SMPS'lerde birim PF elde etmek için birçok yöntem kullanılır; ortalama akım kontrolü, tepe akım kontrolü, histerisiz kontrol, lineer olmayan taşıyıcı kontrolü bunlardan bazılarıdır. Bu kontrol metodlarının çoğu analog devreler ile gerçekleştirilir. Özellikle ortalama akım kontrolü oldukça yaygın kullanılır [1-2].

Sayısal tekniklerin gelişmesiyle birlikte mikrodenetleyici, DSP gibi sayısal işlemciler vasıtasıyla birçok kontrol algoritması güç elektroniği devrelerinde kullanılmaktadır. Sayısal kontrolün çok karmaşık algoritmaların gerçekleştirilmesine olanak sağlaması kullanım nedenlerinin başında gelmektedir. Diğer nedenler ise programlanabilir olmaları, adaptasyonlarının kolaylığı, daha az devre elemanı gerektirmesi şeklinde sayılabilir. Ayrıca sayısal elemanlarla analog elemanlara göre daha iyi bir performans elde edilmekte ve bu yaklaşık aynı maliyete karşılık gelmektedir [1]. Analog kontrol ile karşılaştırıldığında sadece tek bir DSP ile başka hiçbir kontrol devresine ihtiyaç kalmadan tüm kontrol işlemleri gerçekleştirilebilmektedir [3]. Bu nedenle PFC uygulamaları için sayısal kontrol tekniklerinin geliştirilmesi gereklidir.

2. HEDEFLenen ÇALIŞMA

Bu çalışmada akım sensörsüz interleaved boost PFC devresi DSP ile kontrol edilecektir ve aşağıdaki hedefler sağlanacaktır.

- Çıkış DA gerilim regüleli yapılacak ve çekilen akımın dalga şekli sinüs formunda olacaktır,
- Akımın toplam harmonik distorsiyonu kabul edilebilir limitler içerisinde olacaktır,
- Güç Faktörü 1,0 yapılacaktır,
- Çıkış DA regülasyon hızı yeterince yüksek olacaktır.

2.1. İzlenecek Yöntem

Öncelikle referans taraması yapılmış ve mevcut sistemlerin avantajları / dezavantajları karşılaştırılarak kontrol sisteminde nasıl bir yöntem kullanılmasının daha doğru olacağı incelenmiştir.

Interleaved boost çeviricilerde boost'dan farklı olarak ikinci bir güç anahtarı mevcut olup ikinci anahtarlama sinyali birinci anahtarlama sinyalinin 180° faz kaymış halidir. Bu nedenle öncelikle tek anahtar olan boost PFC'de daha önce yapılmış olan uygulamalar incelenmiştir.

Bir fazlı boost devrelerde ortalama akım modlu denetim kullanılarak giriş akımının dalga şekli algılanıp güç faktörünün yaklaşık olarak 1,0 yapıldığı görülmüştür. Bu yöntemde giriş akımı, giriş gerilimi ve çıkış gerilimi algılanarak sistem gerçekleştirilir. İç döngü olan akım döngüsü hat akımının sinüsoidal şekilde olmasını, dış döngü olan gerilim döngüsü ise DA çıkış geriliminin istenilen seviyede kalmasını sağlar [2, 4]. Ortalama akım modlu denetim dışında iç döngü olan akım döngüsünde PI kullanılmadan doğrudan sistemin matematiksel modeli kullanılarak fakat yine giriş akımı algılanarak güç faktörünün 1,0 yapıldığı görülmüştür [5-6].

Bunun dışında akım algılamadan doğrudan sistemin modellenmesiyle (predictive) yapılan çalışma da mevcuttur [1].

Interleaved boost PFC'nin gerçekleştirilmesinde ise çoğunlukla ortalama akım modlu denetim mantığı temel alınmıştır. Referans taraması sonucunda interleaved boost PFC devrelerinin akım algılanarak gerçekleştirildiği ve henüz literatürde hedeflediğimiz çalışmanın yapılmadığı görülmüştür.

Akım sensörsüz interleaved boost PFC devresi gerçekleştirilmeden önce bir anahtarlı boost devre üzerinde simülasyon ve uygulama çalışması yapıp daha sonra interleaved boost PFC devresi gerçekleştirilerek sonuçlar karşılaştırılmıştır.

Bölüm 3'de PFC hakkında genel bilgiler verilmiş ve boost PFC için kullanılan teknikler incelemiştir. Bölüm 4'te interleaved boost PFC devresi hakkında genel bilgi verilmiş ve kullanılan kontrol yöntemleri anlatılmıştır. Bölüm 5'te boost çeviriciler hakkında genel bilgi verilmiştir. Bölüm 6'da ortalama akım modlu kontrol yöntemi temel alınarak boost PFC devresinin simülasyonu ve uygulama sonuçları görülmüştür. Bu çalışma esas alınarak interleaved boost PFC devresinin simülasyon çalışması yapılmıştır. Bölüm 7'de predictive boost PFC yaklaşımı temel alınarak interleaved boost PFC devresinin simülasyon çalışması yapılmış ve sonuçlar karşılaştırılmıştır. Bölüm 8'de akım sensörü kullanılmadan interleaved boost PFC devresi için kullanılan yöntem açıklanmış, simülasyon ve uygulamadaki sonuçları tartışılmıştır. Bölüm 9'da tüm yapılan çalışmaların sonuçları değerlendirilmiştir.

3. PFC PRENSİPLERİ

3.1. Aktif Güç, Reaktif Güç ve Güç Faktörü (Power Factor)

Kompleks güç $S=V.I$ olarak tanımlanır. Kompleks gücün genliğine görünür güç denir birimi Volt-Amper'dir. Reel ortalama güç P , aktif güç olarak isimlendirilir ve $P=VI.\cos\phi$ formülüyle ifade edilir. Reaktif Güç $Q= VI.\sin\phi$ formülüyle ifade edilir.

Jeneratör, transformatör, motor gibi elektrikli aygıtların ve iletim hatlarının maliyeti görünür güç ile orantılıdır. Bunun nedeni bu cihazların yalıtım düzeyinin gerilimle, iletken boyutlarının DA akımla orantılı olmasıdır. Aktif güç P 'nin fiziksel bir anlamı vardır. Bu gücün hemen tamamı yararlı işi karşılar, çok az bir kısmı kayıplardır. Oysa reaktif güç, elektromanyetik cihazlarda manyetik alanı oluşturur ve yararlı iş ile hiçbir biçimde bağlantılı değildir. Gereksiz yere hattı ve iletim aygıtlarını yükleyerek gerilim düşümüne ve kayıplara yol açar. Bu nedenle reaktif gücün sıfır olması istenir. Böylece yeni bir tanım ortaya çıkar "güç faktörü".

Güç faktörü, yükün etkin gücü ne kadar etkili çektiğinin bir ölçüsüdür ve etkin gücün görünür güce oranı şeklinde ifade edilir. Gerilim ile akım oranı sabit olduğu sürece giriş omik olacak ve güç faktörü 1,0'a yaklaşacaktır. Oran sabit bir değerden sapmaya başladığında, giriş gerilimi ile akım arasında sabit bir faz değişikliği oluşmaya başlayacaktır. Böyle bir durumda, harmonik bozulmalar ve/veya sabit faz değişikliği güç faktörünü azaltacaktır.

$$\text{Güç Faktörü(PF)}= P/S= \cos\phi \quad (3.1)$$

Güç faktörü idealde 1,0 olmalıdır. Böylece reaktif güç sıfır olur, aynı güç en düşük akımla çekilir, cihazlardaki ve olasılıkla yüklerdeki kayıplar en aza indirilmiş olur. Eğer yük tamamıyla direnç ise, gerçek güç ile gerilim ve akımın etkin değerinin çarpımı aynı olacak ve güç faktörü 1,0 olacaktır. Eğer yük sadece direnç değilse,

güç faktörü 1,0'ın altında olacaktır. Endüktif veya kapasitif reaktans değeri, giriş akım dalga şeklinin giriş gerilim dalga şekline göre faz değişikliğine uğramasına yol açar.

Akım ile gerilim arasındaki faz değişikliğin miktarı yükün hangi derecede reaktif olduğunu gösterir. Eğer reaktans empedansın küçük bir kısmını oluşturuyorsa, faz değişikliği az olacaktır. Aktif bir güç faktörü düzelticisi, giriş akımı için, ileri besleme sinyallerinde veya denetim döngülerinde, faz değişikliği sağlayacaktır. AA şebeke akımındaki herhangi bir filtreleme de faz değişikliği oluşturacaktır.

Güç elektroniği devreleri, çıkışta doğru gerilim veya farklı frekans ve genlikte alternatif gerilim oluşturur. Güç elektroniği devresi tarafından çekilen hat akımının dalga biçimi sinüsoidal dalga şeklinden farklı olup, kendisini besleyen elektrik şebekesinin gerilimde de bozulmaya yol açar. Eğer besleme kaynağı güçlü yani iç empedansı küçük ise bozulma da küçük olur.

Toplam harmonik distorsiyon (Total Harmonic Distortion-THD), çıkış gerilimlerinin ya da akımın içerdiği harmoniklerin bir ölçüsüdür yani gerilim veya akım dalga şeklindeki bozulmalar toplam harmonik bozulma bağlantısıyla % cinsinden ifade edilir. Doğrusal yükte %5'den küçük, doğrusal olmayan yüklerde %7,5'den küçük olması gerekir.

$$THD_i = \frac{\sqrt{\sum_{n=2}^{\infty} I_{n,rms}^2}}{I_{1,rms}} \quad (3.2)$$

Sinüsoidal olmayan akım durumlarında güç faktörü:

$$PF = \frac{I_{1,rms}}{I_{rms}} \cdot \cos \varphi \quad (3.3)$$

$$PF = \frac{1}{\sqrt{1 + THD^2}} \cdot \cos \varphi \quad (3.4)$$

$$DPF = \cos \varphi \quad (3.5)$$

Bir cihazın çalışma güç faktörü; $I_{1,rms}/I_{rms}$ akım oranıyla, akımın temel bileşen güç faktörünün(Displacement Power Factor-DPF) çarpımına eşittir. Akımın temel bileşen güç faktörü $\cos \varphi$ olup (3.5), burada φ açısı akım dalgasının temel bileşeninin gerilime göre faz farkını göstermektedir. $I_{1,rms}/I_{rms}$ ise temel bileşen akımının etkin değerinin toplam akımın etkin değerine oranını göstermektedir. Güç faktörü bir elektrik tesisinin şebekeden çektiği gücün ne kadar etkin olduğunu gösterir. Şebekeye bağlanan güç elektroniği aygıtlarının artmasıyla birlikte birçok ulusal ve uluslararası kurum enerji kalitesini korumak üzere şebekeye verilen akım harmoniklerini sınırlama yoluna gitmişlerdir. Bunun sonucunda çeşitli harmonik frekanslarında harmonik akımlarının genliğini ve harmonik gerilim bozulmalarını sınırlayan birçok standart ve yönerge oluşmuştur [7].

Çizelge 3.1. EN 61000-3-2 standardı

A Sınıfı: • Dengelenmiş üç fazlı donanım • D sınıfında belirlenmiş donanımların dışındaki ev aletleri • Taşınabilir aletlerin dışındaki aletler • Akkor lambalar için ışık zayıflatıcıları Diğer üç sınıfın herhangi birinde tanımlanmayan donanım A sınıfı donanım olarak düşünülmelidir.
B Sınıfı: • Taşınabilir aletler • Mesleki olmayan ark kaynak donanımı
C Sınıfı: • Aydınlatma donanımı
D Sınıfı: • Kişisel bilgisayarlar ve monitörler • Televizyon alıcıları

Avrupa Birliği standardı olan EN 61000-3-2 standardı faz başına 16A'den küçük, tek fazlı veya üç fazlı yüklerin harmonik akım sınırlarını düzenlemektedir. Çizelge 3.1'de bu standarda göre yüklerin sınıflandırılması, Çizelge 3.2'de A sınıfı yükler için harmonik sınırlar gösterilmiştir.

Çizelge 3.2. EN 61000-3-2 standardı A sınıfı donanım için harmonik sınır değerleri

Harmonik Derecesi (%n)	İzin verilen maksimum harmonik akımı (A)
Tek Harmonikler	
3	2,30
5	1,14
7	0,77
9	0,40
11	0,33
13	0,21
15≤n≤39	2,25/n
Çift Harmonikler	
2	1,08
4	0,43
6	0,30
8≤n≤40	1,84/n

EN 61000-3-4 standardı ise faz başına 16A'den büyük yükler için harmonik akım sınırlarını düzenlemektedir. IEEE'nin tek fazlı yükler için harmonikleri inceleyen çalışma grubu, akımı 40A'den küçük tek fazlı yükler için benzer bir taslak standart (P1495) geliştirmektedir. Bununla beraber sınırların ne olması konusunda hala bir uzlaşma yoktur. Diğer bir standart ise IEEE-519'dur (Çizelge 3.3) [8-9]. Bu standartta toplam talep bozulumu (Total Demand Distortion-TDD) aşağıdaki gibi ifade edilir. I_L maksimum yük akımıdır.

$$TDD = \frac{\sqrt{\sum_{n=2}^{\infty} I_{n,rms}^2}}{I_L} \quad (3.6)$$

Çizelge 3.3. IEEE-519 standardı

Isc/I1 (%)	h<11	11≤h<17	17≤h<23	23≤h<35	35<h	Toplam Talep Bozulumu
<20	4,0	2,0	1,5	0,6	0,3	5
20<50	7,0	3,5	2,5	1,0	0,5	8
50<100	10,0	4,5	4,0	1,5	0,7	12
100<1000	12,0	5,5	5,0	2,0	1,0	15
>1000	15,0	7,0	6,0	2,5	1,4	20

Bir fazlı şebekeden beslenen güç elektroniği devrelerinin şebeke ara yüzünü iyileştirmek için birçok yöntem bulunmaktadır. PFC için tipik teknikler, pasif düzeltme ve aktif düzeltme olarak ikiye ayrılabilir.

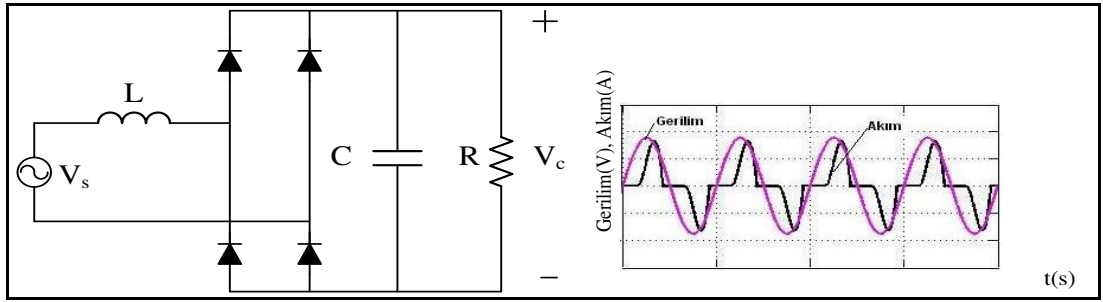
Pasif PFC teknikleri, giriş akım dalga şeklini bobin ve kondansatörlerden oluşan pasif bir giriş filtresi kullanarak düzenler. Şebeke frekansı olan 50 Hz değerinde çalıştığı için pasif filtreler, düşük frekanslı harmonik akımları azaltmak için göreceli olarak büyük sabit değerli bobin ve kondansatörlere ihtiyaç duyarlar. Bu filtreler, frekansa ve yüke duyarlı, rezonansda geçirgen veya rezonansda kapanan devreler kullanır. Pasif filtreler ile 1,0'a yakın güç faktörü elde etmek zordur. Ayrıca, filtrede çok büyük akımlar oluşabilir. Yine de şebeke frekansı, şebeke gerilimi ve yükün sabit olduğu durumlarda pasif yöntem etkin bir PFC çözümüdür.

Aktif bir PFC, pasif PFC devresine göre çok daha iyi performans gösterir ve pasif PFC devresine göre küçük ve hafiftir. Aktif PFC devresi, şebekeden daha yüksek anahtarlama frekansında çalışır, giriş akımı dalga şeklini aktif olarak düzenler, yüksek frekanstaki anahtarlama filtresi, dalga şekli denetimi için giriş akımını geri besleme ile algılar ve çıkış gerilimini regüle etmek için geri besleme denetimi yapar.

Geleneksel AA/DA veya AA/AA çeviriciler giriş sinüsoidal gerilimini doğrultmak ve filtrelemek için diyot doğrultucu ve kondansatör kullanırlar. Bu durum, giriş akımında yüksek harmoniklere yol açar ve düşük güç faktörüne sebep olur [7].

3.2. Pasif PFC

Anahtarlama DA güç kaynağı, kesintisiz güç kaynağı, AA ve DA motor sürücüleri gibi birçok güç elektroniği uygulamasında AA/DA çeviricileri şebeke ile yük arasında bir arayüz oluşturur. En yaygın olarak Şekil 3.1’de gösterilen diyotlu köprü doğrultucu kullanılır. Doğrultucu çıkışı bir doğru gerilim olup bunun ortalama değerinin genliği olan V_c kontrol edilemez. V_c çıkış geriliminde bulunan dalgalılığı azaltmak için büyük bir filtre kondansatörü kullanılır. Doğrultucu çıkış gerilimi V_c ve çıkış akımı I_c tek yönlüdür. Bu nedenle enerji akışı daima AA şebekeden DA yönüne doğrudur.

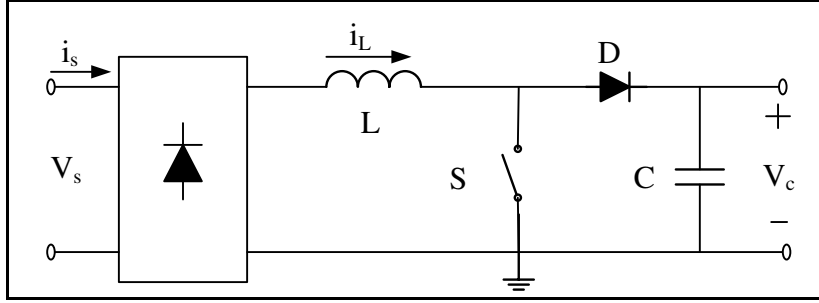


Şekil 3.1. Pasif PFC devre şeması

KontROLSÜZ bir doğrultucunun şebekeden çektiği akımın dalga biçimini iyileştirmek yani sinüse yaklaştırmak için bobin ve kondansatör kullanılır. En basit yöntem Şekilde gösterilen doğrultucunun girişine seri bir bobinin eklenmesidir. Bu bobin doğrultucunun AA giriş kapısından gördüğü L endüktans değerini arttırarak giriş güç faktörünü büyütür ve harmonikleri azaltır.

3.3. Aktif PFC

Şekil 3.2’de verilen devre yardımıyla giriş akımının, gerilimle aynı fazda bir sinüs dalgası biçimine getirilmesi sağlanır. Güç elektroniği çeviricisinin seçimi aşağıdaki görüşler doğrultusunda yapılır:

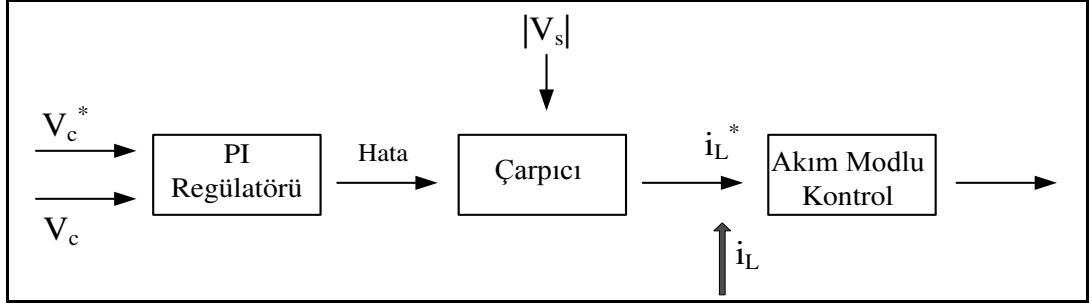


Şekil 3.2. Bir anahtarlı boost PFC konvertör yapısı

Birçok uygulamada tercih edildiği gibi V_c doğru gerilimi giriş geriliminin tepe değerini biraz aşacak bir değerde sabitlenmiştir.

Şebekeden çekilen akımın giriş güç faktörü ideal olarak 1,0 değerindedir ve güç elektroniği devresi şebekeye bir direnç gibi davranmaktadır. Bu durum aynı zamanda enerji akışının şebekeden güç elektroniği devresine doğru yani tek yönlü olduğunu da göstermektedir. Akım şekillendiren devrenin maliyeti, boyutları ve kayıpları olabildiği kadar küçük olmalıdır.

Yükseltici çeviricinin girişindeki akımın dalga şeklinin biçimlendirilebilmesi için, yükseltici çeviricinin akım denetimli konumda çalıştırılması gerekmektedir. Şekil 3.3’de geri besleme kontrol devresi gösterilmiştir. Burada i_L akımını istenen referans değeri $i_L^*(t)$ ile gösterilmiş olup, dalga şekli $|V_s|$ ’ninki ile aynıdır. $i_L^*(t)$ ’nin en büyük değeri öyle olmalıdır ki, yükün ve giriş geriliminin değişmesine karşın çıkış gerilimi her zaman istenen V_c^* referans değerine eşit olsun. $i_L^*(t)$ dalga şeklinin elde edilebilmesi için devredeki bir omik bölücü üzerinden $|V_s|$ ölçülerek bulunur ve V_c^* ile gerçek V_c arasındaki fark bir kuvvetlendiriciden geçirilerek $|V_s|$ ile çarpılır. Gerçek i_L akımı ise, akımın dönüş yolu üzerine konan bir direnç üzerindeki gerilim düşümünün ölçülmesiyle elde edilir. Yükseltici çeviricideki yarıiletken anahtarın konumu, gerçek i_L akımının i_L^* ile karşılaştırılmasıyla belirlenir.



Şekil 3.3. Boost PFC geri besleme kontrol devresi

Akım dalga formunun giriş gerilim formuna yaklaşması için yapılan kontrol işlemi aktif PFC olarak bilinir. Tipik olarak önde bir köprü diyot ve bir boost konvertörden oluşur. Güç faktörü 1,0'a yakın olarak elde edilebilir.

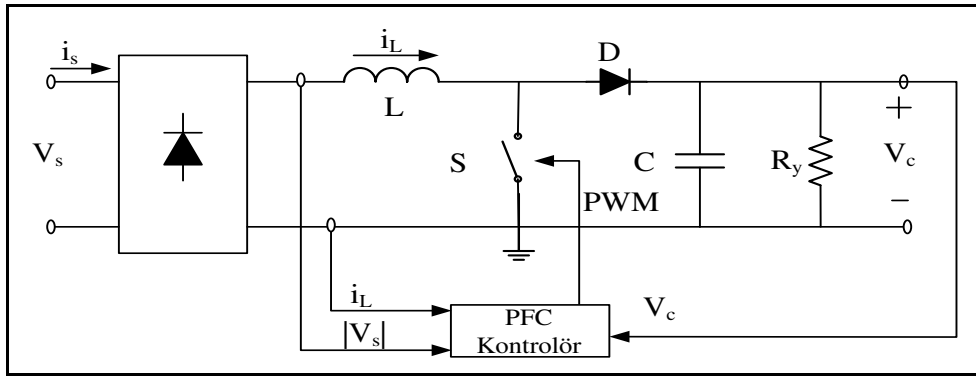
Pasif PFC'de ise devreye bir bobin veya kondansatör bağlanarak devrenin güç faktörü iyileştirilmeye çalışılır. Genellikle büyük bir bobin ile ancak güç faktörü 0.8'e kadar çıkabilir. PFC devreleri genellikle tek faz uygulamalarda AA/DA konvertörler üzerinde kullanılır [7].

3.3.1. Aktif PFC kontrol metodları

Elektronik cihazlar tarafından şebekeden çekilen elektrik akımı kalitesi önemlidir. Gerçekte hat akımının yüksek harmonik bozulmalara maruz kalması aynı şebekeye bağlanan farklı sistemler arasında hat empedansı nedeniyle EMI problemleri ve çarpaz enterferans etkileri oluştururken, düşük güç faktörü şebekedeki mevcut gücü azaltmaktadır. Bu noktadan bakıldığında köprü diyot ve filtre kondansatörü ile oluşturulan standart doğrultucunun performansı kabul edilemeyecek seviyededir. Bu nedenle, standart elektronik yüklerin güç faktörünü iyileştirecek arayüz sistemlerinin geliştirilmesi için çaba harcanmaktadır. Kusursuz bir PFC, çıkışta doğru dengelenmiş gerilim sağlarken girişte direnç etkisi göstermelidir. Bu durumda, sinusoidal hat gerilimi için, çevirici şebekeden sinusoidal akım çekmelidir. Bunun için genelde uygun bir sinusoidal referansa ihtiyaç duyulur. Denetim amacı, giriş akımının bu referans akımını mümkün olduğunca yakın

şekilde takip etmesinin sağlanmasıdır. PFC uygulamalarında en yaygın topoloji Şekil 3.4’de genel denetleyici ile birlikte gösterilen boost topolojisidir.

Denetleyici i_L giriş akımını, referansa göre biçimlendirecek şekilde anahtarı çalıştırırken, diyot doğrultucu AA/DA çevrimi gerçekleştirmektedir. Çıkış kondansatörü, giriş gücü darbelerini soğurarak çıkış gerilimi V_c ’de dalgalanmaların küçük olmasını sağlamaktadır.



Şekil 3.4. Boost PFC temel devresi

Boost topolojisi çok yalındır ve farklı denetim teknikleri ile giriş akımının bozulmasını azaltır ve neredeyse 1,0’a yakın güç faktörü sağlar. Ayrıca, çıkış kapasitörü verimli bir enerji saklama elemanıdır (yüksek çıkış gerilim değeri nedeniyle) ve anahtar sürücü devreyi yalınlaştırır. Bu topolojinin temel dezavantajları:

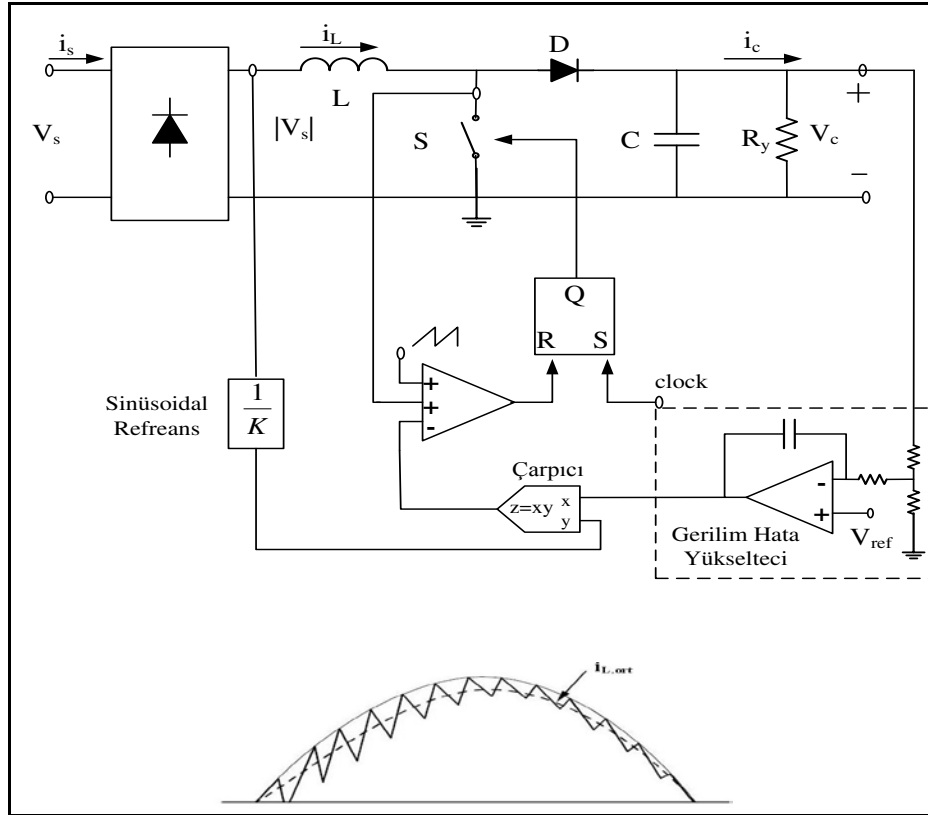
- 1) Büyük çıkış kondansatörünün şarj olması için gereken yüksek başlangıç akımlarının oluşması,
- 2) Şebeke ile yük arasında doğrudan bağlantı yapılması nedeniyle, aşırı yük ve kısa devre durumları için akım sınırlama özelliğinin olmaması,
- 3) Giriş ve çıkış aşamalarının yalıtılması amacıyla yüksek frekans trafosu eklenmesinin zorluğu,

4) Çıkış geriliminin giriş gerilimi tepe değerinden her zaman yüksek olmasıdır.

Yukarıda belirtilen sınırlamalara rağmen, boost topolojisi ile oluşturulmuş PFC'ler literatürde yaygın şekilde önerilmektedir. Çeşitli denetim stratejileri ayrıca geliştirilmiştir. En yaygın denetim teknikleri; tepe akımı denetimi, ortalama akım denetimi, histerisiz denetimi ve sınır çizigisi denetimidir.

Tepe akım denetimi

Tepe akım denetleyici temel şeması, tipik giriş akımı dalga şekli ile birlikte, Şekil 3.5'de gösterilmiştir.



Şekil 3.5. Tepe akım denetimi şeması

Görüldüğü gibi, anahtar saat sinyali ile sabit frekansta açılır, bobin akımı, pozitif çıkışı ve harici bir çıkış (kompanzasyon çıkışı) toplamı sinusoidal akım referansına

ulaştığı zaman kapanır. Bu referans değeri genelde doğrultulmuş hat geriliminin (V_d) ölçeklenmiş değeri ile, akım referans genliğini belirleyen gerilim hata yükselteci çıkış değerinin çarpılması ile elde edilir. Böylece referans sinyali, güç faktörünün 1,0 olmasını sağlayacak şekilde, hat gerilimi ile orantılıdır ve doğal olarak senkronize olur. Şekil 3.5’de, çevirici Sürekli indüktör akımı konumunda (Continuous Inductor Current Mode - CICM) çalışır. Bu durumda giriş filtre gereksinimleri azalırken devre elemanlarının akım değeri kritik durumdadır. Ayrıca, sürekli giriş akımı için, köprü diyotları şebeke frekansında çalışabilirler. Diğer taraftan serbest dönüşüm (freewheeling) diyodunun ani kapanması, kayıpları ve anahtarlama gürültülerini arttırarak, daha hızlı çalışan yapı gereksinimini doğurur. Çözümün avantajları ve dezavantajları aşağıda özetlenmiştir.

Avantajları

- 1) Sabit anahtarlama frekansı,
- 2) Sadece anahtar akımının algılanması ve bunun bir akım trafosuyla yapılabilmesi ile algılama direncinden kaynaklanacak kayıpların olmaması,
- 3) Akım hata yükselteci ve kompanzasyon devresine ihtiyaç olmaması,
- 4) Gerçek anahtar akım sınırlaması yapılabilmesidir.

Dezavantajları

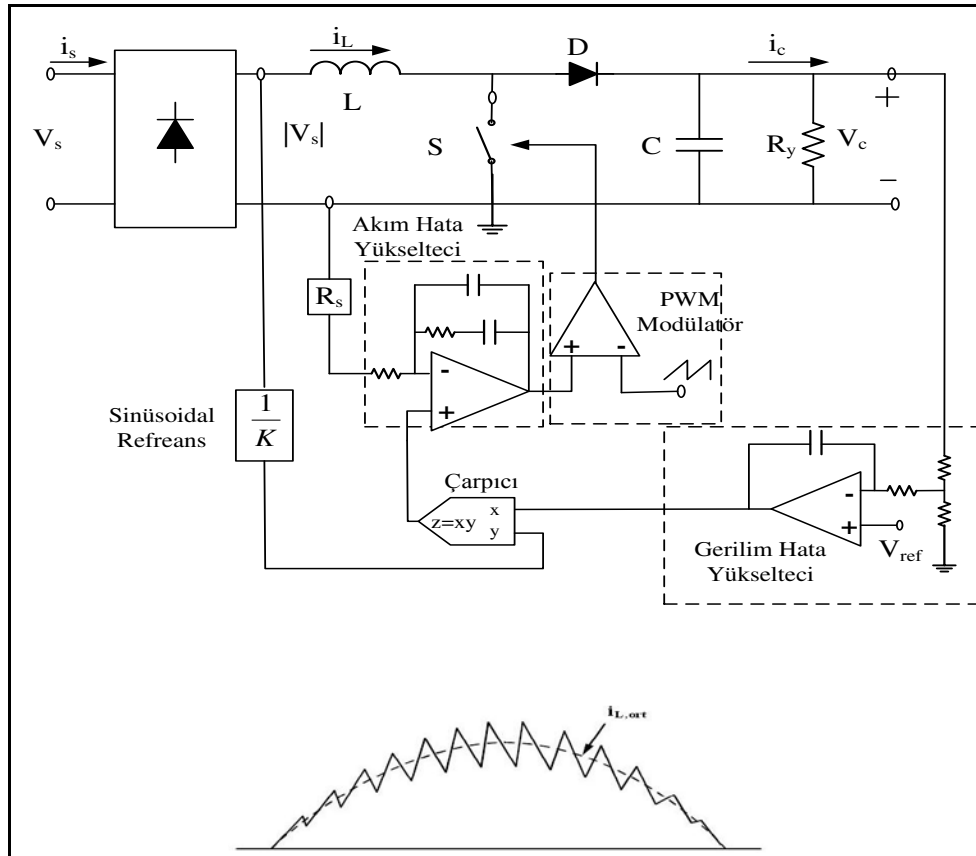
- 1) %50 üzerindeki görev saykılı (duty-cycle) oranlarında alt harmonik salınımların olması, dolayısıyla kompanzasyon çıkışına gerek olması,
- 2) Yüksek hat gerilimlerinde ve düşük yüklerde giriş akımı bozulumu ve kompanzasyon çıkışı olması durumunda bu bozulunun artması,

3) Anahtarlama gürültülerine karşı denetimin duyarlı olmasıdır.

Giriş akımı distorsiyonu, akım referans dalga şeklinin değiştirilmesi ile azaltılabilir. Örneğin, bir DA kaydırması ve/veya kırpma (soft clamp) uygulanabilir. Ayrıca PFC ortak girişte işlev görecektir şekilde kullanılmazsa, görev saykılı oranı %50'nin altında tutularak kompanzasyon çıkışı kullanımına gerek kalmayacaktır. Tepe akım denetimi için ticari tümdevreler; ML4812 (Micro Linear) and TK84812 (Toko)'dir.

Ortalama akım denetimi

Daha iyi giriş akımı dalga şekli sağlayabilen diğer bir method Şekil 3.6'da gösterilen ortalama akım denetimidir.



Şekil 3.6. Ortalama akım denetim şeması

Burada indüktör akımı algılanmakta ve bu akım değeri, çıkışı bir darbe genişlik modülatörünü süren akım hata yükselteci ile filtrelenmektedir. Bu şekilde iç akım döngüsü, ortalama giriş akımı (i_L) ve onun referansı arasındaki hatayı en aza indirmeye çalışır. Sonraki değerler tepe akım denetimi yöntemi ile aynı şekilde elde edilir. Çevirici CCM konumunda çalıştığından, tepe akım kontrol denetimindeki etmenler geçerlidir.

Avantajları

- 1) Sabit anahtarlama frekansı,
- 2) Dengeleme rampasına ihtiyaç olmaması,
- 3) Akım filtrelemesi nedeniyle denetimin anahtarlama gürültülerine karşı daha az duyarlı olması,
- 4) Hat geriliminin sıfır geçişinde görev saykılı oranının 1,0'a yakın olması sonucu giriş akımı ölü açısının azalması ile, tepe akım denetimi için elde edilenden daha iyi giriş akım dalga şekillerinin elde edilmesidir.

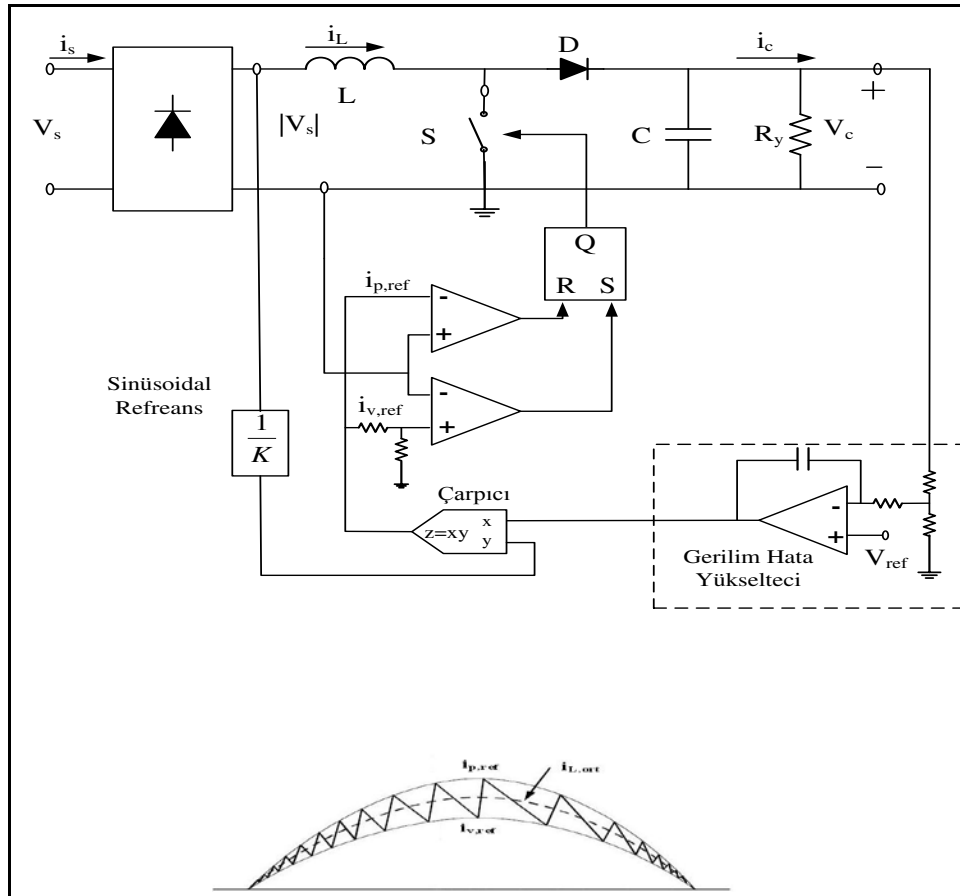
Dezavantajları

- 1) İndüktör akımının algılanması zorunluluğu,
- 2) Akım hata yükselteciye ihtiyaç olması ve kompanzasyon devresi tasarımının, şebeke dönüşümleri sırasında farklı çevirici işletme noktaları olacağı göz önüne alınarak tasarlanması zorunluluğudur.

Birçok üretici tarafından denetleyici tümdevreler mevcuttur. Bunlar; UC1854/A/B ailesi (Unitrode), UC1855, TK3854A (Toko), ML4821 (Micro Linear), TDA4815, TDA4819 (Siemens), TA8310 (Toshiba), L4981A/B (SGS-Thomson).

Histerisiz denetimi

Şekil 3.7’de iki sinüsoidal akım referasının oluşturulduğu bu tip bir denetim gösterilmiştir. Bu referans sinyallerinden bir tanesi indüktör akımı tepe değeri ($i_{p,ref}$) diğeri de taban ($i_{v,ref}$) değeridir. Bu denetim tekniğine göre, indüktör akımı $i_{v,ref}$ değerinin altına düştüğünde anahtar açılır, $i_{p,ref}$ değerinin üzerine çıktığında anahtar kapanır, böylece değişken frekans denetimi değeri arttırılmış olur. Bu denetim tekniğinde de çevirici CICM konumunda çalışır.



Şekil 3.7. Histerisiz denetim şeması

Avantajları

- 1) Dengeleme rampasına ihtiyaç duyulmaması,

2) Giriş akımı dalga şekillerindeki bozulmaların düşük seviyede olmasıdır.

Dezavantajları

- 1) Değişken anahtarlama frekansı,
- 2) İndüktör akımının algılanmasının zorunluluğu,
- 3) Anahtarlama gürültülerine karşı denetimin duyarlı olmasıdır.

Çok yüksek anahtarlama frekanslarından kaçınmak için, hat geriliminin sıfır geçişi yakınında, hat akımında ölü zamanlar oluşturacak şekilde, anahtar açık tutulabilir. Bu denetim tekniğini gerçekleştiren denetleyici IC'lerden bir tanesi CS3810 (Cherry Semiconductor)'dur.

Sınır çizgisi (borderline) denetimi

Bu denetim yaklaşımında, anahtar açılma zamanı hat çevrimi süresince sabit olur ve indüktör akımı sıfırın altına düştüğünde anahtar açılır. Böylece çevirici Sürekli Süreksiz İndüktör Akım Konumu (Continuous Conduction Mode-CCM, Discontinuous Conduction Mode-DCM) arasında çalışır. Bu şekilde, freewheeling diyodu yavaşça kapanır geri dönüş kaybı olmaz ve anahtar sıfır akımda açılır, böylece anahtarlama kayıpları azalır. Diğer yandan, yüksek akım tepe değerleri devre elemanları üzerinde baskı oluşturur ve iletim kayıpları oluşur. Bu durumda daha yüksek kapasiteli giriş filtreleri gereklidir.

Bu denetim biçimi alt referans sinyali $i_{v,ref}$ sıfır olan histerez denetiminin özel durumudur. Prensip şema Şekil 3.8'de gösterilmiştir. Anlık giriş akımı, tepe değerleri hat gerilimi ile orantılı olarak, üçgenler dizisi ile oluşturulur. Böylece ortalama giriş akımı, hat devri sırasında görev saykılı oranı modülasyonu olmadan hat gerilimi ile orantılı olur. Bu durum bu denetim tekniğini "otomatik akım

Dezavantajları

- 1) Değişken anahtarlama frekansı,
- 2) İndüktör akımı sıfır geçişinin tespit edilebilmesi amacıyla indüktör geriliminin algılanmasının zorunluluğu,
- 3) Anahtar akımı algılaması yapan denetleyiciler için, denetimin anahtarlama gürültülerine duyarlı olması.

Belirli denetim tümdevreleri: TDA4814, TDA4816, TDA4817, TDA4818 (Siemens), SG3561 (Silicon General), UC1852 (Unitrode) , MC33261, MC33262 (Motorola), L6560 (SGS-Thomson)

Süreksiz akım darbe genişlik modülasyonu (Pulse Width Modulation-PWM) denetimi

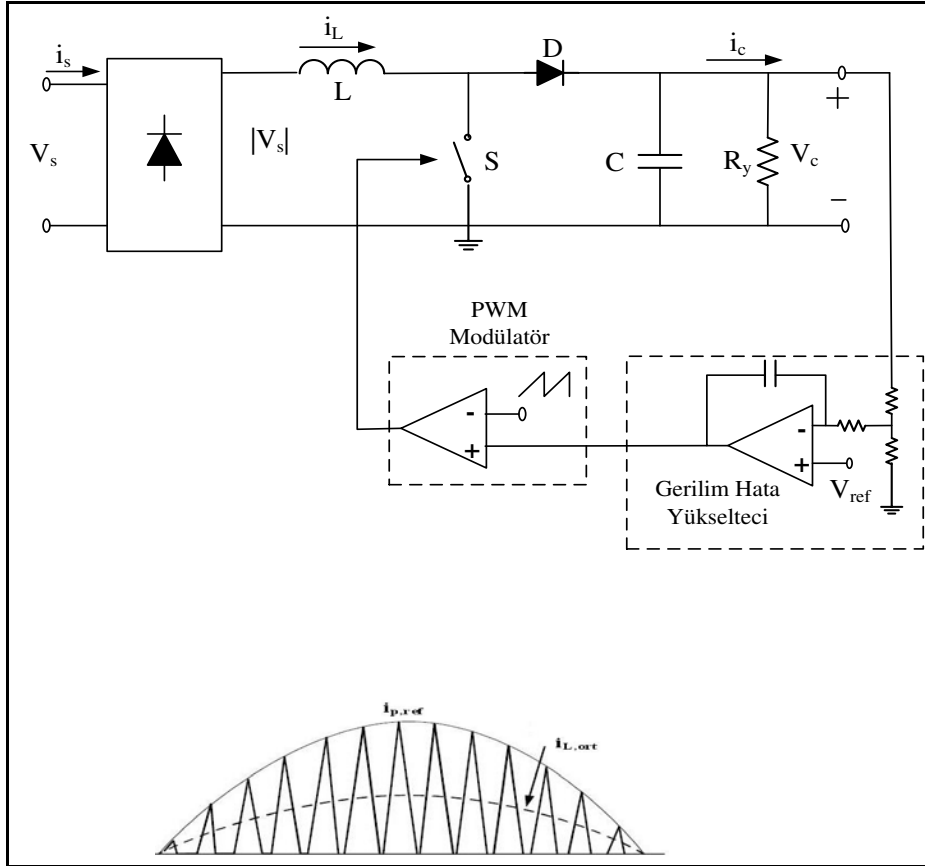
Bu yaklaşım ile dahili akım döngüsü tamamen devre dışı kalır, böylece anahtar sabit zamanlamada ve frekansta çalışır (Şekil 3.9). Çevirici süreksiz iletim konumunda çalışırken, bu denetim tekniği, flyback, Cuk ve Sepic gibi çevirici teknolojileri kullanıldığında, güç faktörünün 1,0 olmasını sağlar. Boost PFC kullanıldığında bu teknik hat akımında harmonik bozulmalara yol açar.

Avantajları

- 1) Sabit anahtarlama frekansı,
- 2) Akım algılanmasına ihtiyaç olmaması,
- 3) Basit PWM denetimidir.

Dezavantajları

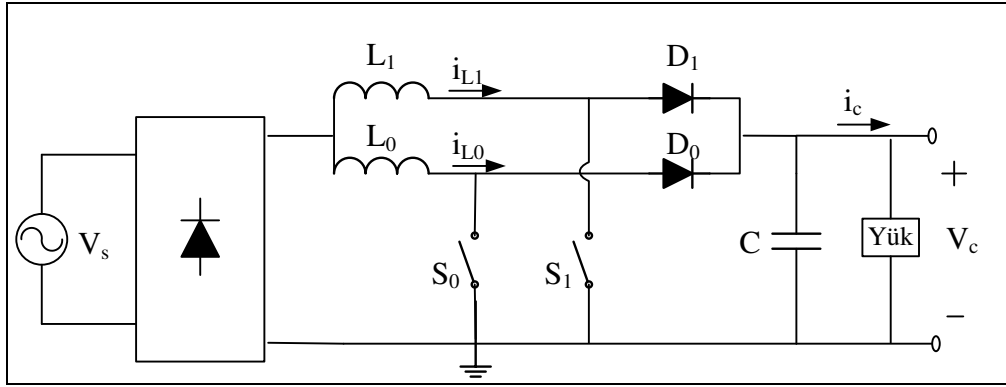
- 1) Sınır çizgisi (borderline) denetimine göre devre elemanlarında yüksek akım baskısı,
- 2) Boost topolojisi ile giriş akımının bozulmasıdır [2].



Şekil 3.9. Süreksiz akım PWM denetim şeması

4. INTERLEAVED BOOST KONVERTÖR

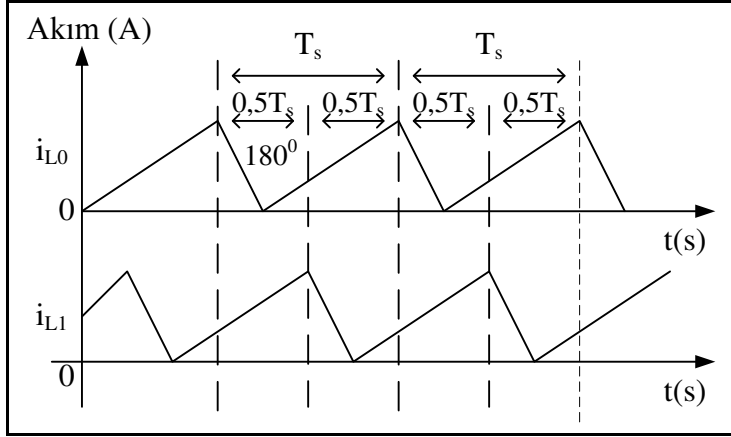
Boost topoloji bir fazlı sistemlerde hat akımındaki harmoniklerin en aza indirilmesi ve birim güç faktörü elde etmek için tercih edilen en popüler yapıdır. Yüksek güç uygulamalarında çıkış gücünü arttırmak ve çıkış gerilimindeki dalgalanmayı azaltmak amacıyla interleaved boost konvertörler tercih edilir [10-12]. Interleaved boost konvertörlerin en önemli özelliği anahtarlama elemanları üzerindeki baskıyı azaltması, yük paylaşımı ve bobin boyutlarının boost'a göre daha küçük olmasıdır [13]. Şekil 4.1'de iki anahtarlı interleaved boost konvertör yapısı verilmiştir.



Şekil 4.1. Interleaved boost devre şeması

Boost konvertörden farklı olarak ilave anahtarlama elemanı mevcuttur. Teoride interleaved katının sayısında bir sınır yoktur ve sekiz kata kadar uygulamaları yapılmıştır [10]. Sistemde n tane anahtar eleman kullanılmış ise π/n kuralına göre anahtarlama sinyalleri arasında faz kaydırma işlemi yapılır [14-16]. Şekil 4.2'de iki anahtarlı interleaved boost devresinde akımlar arasındaki 180° faz farkı görülmektedir.

Interleaved boost konvertörün en büyük dezavantajı ilave anahtarlama elemanlarından dolayı devrenin daha karmaşık hale gelmesi ve bu anahtarlama elemanlarının kontrolünün zorlaşmasıdır [11, 15].



Şekil 4.2. Bobin akımları

Genellikle boost çeviricilerde kullanılan ortalama akım modlu denetim esas alınarak anahtarlama yapılır. Bu yapıda iki kontrol döngüsü vardır. İç döngü olan akım döngüsü hat akımının sinüsoidal şekilde olmasını, dış döngü olan gerilim döngüsü ise DA çıkış geriliminin istenilen seviyede kalmasını sağlar [2, 4]. Her anahtarlama elamanı için bu yapının kurulması gerektiğinden analog devrelerle sistemi gerçekleştirmek karmaşık ve zor hale gelmektedir. Sayısal tekniklerin gelişmesiyle birlikte tüm kontrol işlemleri tek bir sayısal işaret işleyici (Digital Signal Processor-DSP) ile yapılabilir. Literatürde DSP ile ortalama akım modlu kontrol temel alınarak gerçekleştirilmiş interleaved boost konvertör uygulamaları mevcuttur [14,18].

5. BOOST KONVERTÖR

Sürekli iletim modunda çalışan temel boost konvertör şeması Şekil 5.1'de gösterilmiştir. Devrenin işleyici iki adımdan oluşmaktadır:

Anahtar açık iken, $\frac{di}{dt} = \frac{V_d}{L}$ olacak şekilde akım artarak enerji bobine aktarılmaktadır. Anahtar açıldığında, akım diyot üzerinden akarak, bobin $\frac{di}{dt} = \frac{-(V_c - V_d)}{L}$ olacak şekilde azalan akım ile deşarj olur. Kararlı çalışma durumu için, bobindeki ortalama akım yükteki DA akıma eşit olmalı ve bobin üzerindeki ortalama DA gerilim sıfır olmalıdır. Filtre bobin ve kondansatörünün bir “takım” olarak sürekli birlikte çalıştığı buck regülatörden farklı olarak, boost ve flyback topolojisinde özel olarak “bucket-brigade” modunda sıra ile çalışmaktadırlar. Bu topolojide enerji bobinde depolanırken, kondansatör yüke enerji sağlayacak şekilde yalnız başına çalışır. Anahtar açıldığında bobin, üzerindeki enerjiyi kullanarak, kondansatörü bir sonraki döngüde hazır olabilmesi için şarj eder. Bobin üzerindeki ortalama DA geriliminin sıfır olması gerektiğinden (CCM için);

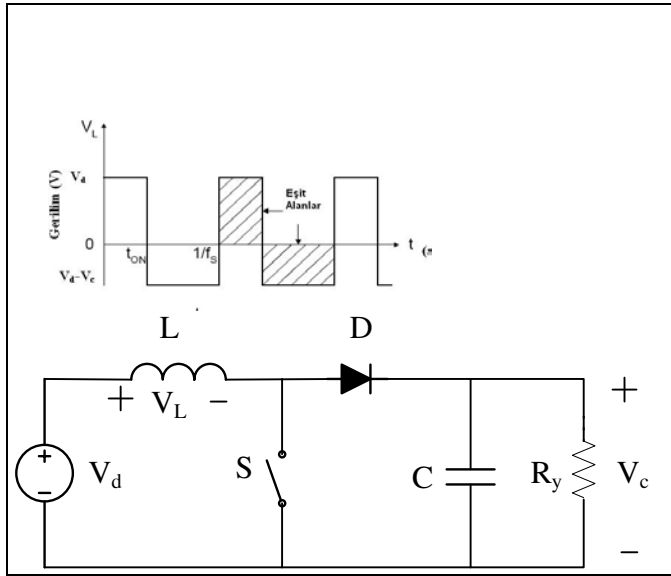
$$V_d \cdot d - (V_c - V_d)(1 - d) = 0 \quad (5.1)$$

Sonuç olarak;

$$V_c = \frac{V_d}{(1 - d)} \text{ yazılabilir.}$$

Boost ve Flyback topolojilerinin önemli bir özelliği sağ yarı düzlemin (Right Half Plane- RHP) sıfır olmasıdır. Bu özellik ile kazanç artışı sağlanır ancak faz gecikmesi oluşur. Bu sıfır RHP, enerjinin denetlenmesi ve yüke iletilmesi arasındaki gecikmeden kaynaklanır. Örneğin, yükteki ani akım artışı, çıkış geriliminde düşüşe sebep olur. Bu durumda denetleyicinin, anahtarın açık kalma süresinin arttırılmasını sağlaması ile bobinde daha fazla enerji depolanır. Ancak anahtarın açık kalma

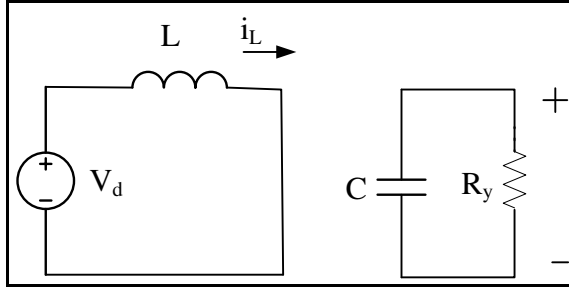
süresinin uzaması, yani kapalı kalma süresinin azalması kondansatöre daha az enerji yüküneceği anlamına gelir. Bu durumda çıkış gerilimi daha da düşer. Sonunda yeni yükü regüle etmek için yeni bir denge durumuna ulaşılır ancak bu RHP gecikmesinin dengelenmesi neredeyse imkansızdır ve genellikle basit gerilim modu denetimi için, daha düşük frekanslı sistem kazanç ayarlanmasına gereksinim duyulur.



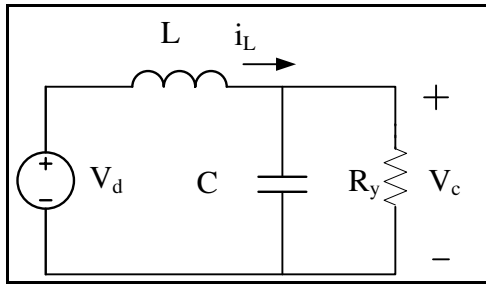
Şekil 5.1. Boost konvertör

5.1. Küçük Sinyal (Small-Signal) Boost Modelinin Geliştirilmesi

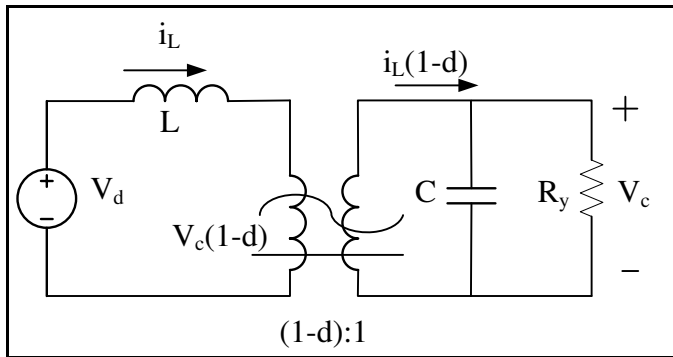
Analiz edilecek bir küçük sinyal modeli eşdeğer devreden ortalama ve doğrusallaştırma işlevi ile geliştirilmelidir. Şekil 5.2 her durum için ilk önce eşdeğer devreyi ve ortalama modelinin geliştirilmesini göstermektedir. I numaralı anahtar konumu S kapalı şeklindedir. II numaralı anahtar konumu S açık şeklindedir. Görev saykıl ilişkileri kullanılarak, anahtar kolları arasındaki bobinler üzerindeki ortalama gerilim ile kondansatör üzerinden geçen ortalama akım tespit edilebilir. Daha sonra bu ilişkiler uygun sarım oranlarında yüksek frekanslı PWM uygulanan DA transformatör eşdeğeri ile birbirlerine bağlanır.



a)



b)

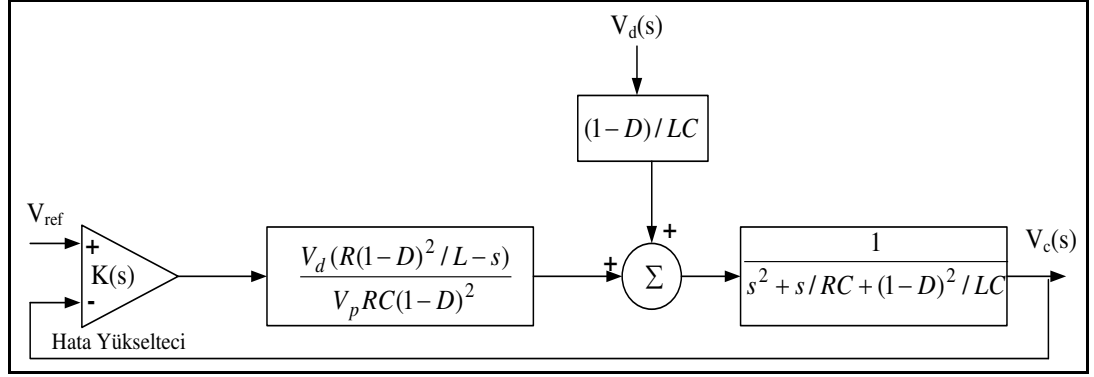


c)

Şekil 5.2. Ortalama işlevi yapılmış boost konvertör. a) Anahtar Konumu I [(d) zamanı] b) Anahtar Konumu II [(1-d) zamanı] c) DA transformatör kavramı kullanan devre modeli

Doğrusallaştırma işlemi Şekil 5.2 (c)'de gösterilmiştir. Açık döngü kazanç fonksiyonu DA görev saykılına bağlıdır. Gerilim modu denetimi kullanan doğrusallaştırılmış boost konvertör için sonuçta oluşan kapalı döngü akış grafiği Şekil 5.3'de gösterilmiştir. Bu akış grafiğinden nihai kapalı döngü kazanç eşitliği aşağıdaki gibi yazılabilir:

$$G(s)H(s) = \frac{V_d K(s)}{V_p RC(1-D)^2} \frac{\frac{R(1-D)^2}{L} - s}{s^2 + \frac{s}{RC} + \frac{(1-D)^2}{LC}} \quad (5.2)$$



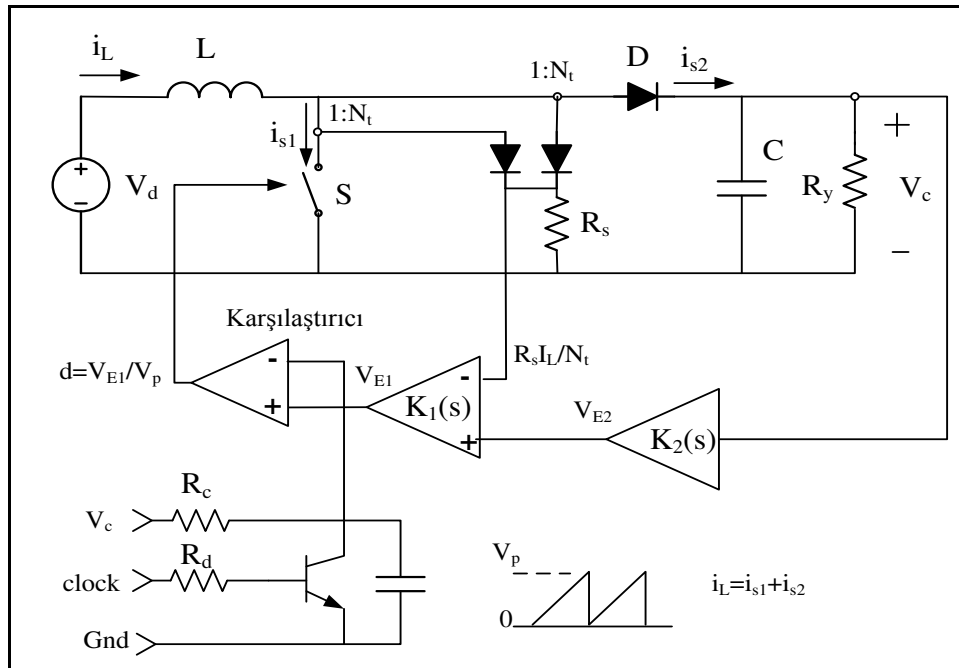
Şekil 5.3. Gerilim-Modu denetimi ile doğrusallaştırılmış boost konvertör akış grafiği

Görev saykılı bağımlılığından dolayı, $(1-D)$ terimi rezonans frekansı ve sıfır RHP terimleri ile verilmiştir. Sıfır RHP, rezonans ötesinde 90° faz farkı oluşturarak toplamda 270° faz farkı oluşması nedeniyle devrenin kompanze edilmemiş durumda kararsız olduğu açıktır. Bu faz farkı kaynaktan yüke enerji aktarılırken, fazladan oluşan zaman gecikmesinden kaynaklanmaktadır. Ayrıca, faz farkı yükün de fonksiyonudur. Yük azaldıkça RHP kutbunun frekans etkisi azalır ve devrenin çalışması daha az etkilenir.

Sabit frekanslı kılavuz devre grupları çok dar giriş gerilimi ve çıkış yükü aralığında çalışabildiğinden, gerilim modu modelini kararlı duruma getirmek için genelde sadece gecikme kompanzasyonu uygulanabilir. Böylece, tipik gerilim modu boost konvertörü çok düşük kazanç-bant genişliği ve zayıf dinamik tepki verebilmektedir. Özel olarak, ani şebeke veya yük düzensizliği çeviricinin etkin rezonans frekansında zayıflayan salınımlara yol açacaktır. Gecikme devresi, D değerini maksimum yapan, en düşük rezonans frekansında ve devrenin CCM işlevi yaptığı en düşük yükte tasarlanmalıdır.

eşdeğer bobin akımını oluşturmak için toplanmıştır. Yüksek güç uygulamaları haricinde, giriş veya dönüş hattında bir akım algılama direncinin kullanılması pratik bir çözüm olabilir. Ancak bu durumda $N_t = 1$ olacak ve denklemlerin tutarlılığı korunacaktır. Tepe ve ortalama akım modu denetimi arasında temel olarak aşağıda belirtilen yüksek sinyal karakteristiklerine sahip belirgin farklılıklar mevcuttur:

- Tepe C/M genelde eğim kompanzasyonuna ihtiyaç duyarken, ortalama C/M’de bu gereksinim yoktur,
- Ortalama C/M fazladan hata yükselteciye ihtiyaç duyar,
- Tepe C/M bir miktar giriş gerilimini ileri geçirir (feed-forward),
- Ortalama C/M genelde CCM/DCM modu arasında sorunsuz geçiş sağlar,
- Tepe C/M gürültü tetiklemesine yüksek oranda maruz kalır.



Şekil 5.5. Boost konvertör için ortalama akım modu denetimi

Bu farklılıklar bazı uygulamalar için özel olarak bir yöntemde daha iyi sonuçlar alınmasını sağlar. Diğer yandan pratik olarak, farklı uygulamalar farklı tasarım kriterleri gerektirebilir (örnek: Bir PFC uygulaması içerisindeki yavaş gerilim döngüsüne karşı yüksek hızda gerilim regülasyonu). Ancak, tepe ve ortalama denetim arasındaki bu farklılıklar farklı yüksek sinyal (large-signal) tasarım kriterleri oluştursa da, aynı uygulama için, küçük sinyal performansları ve kapalı döngü gereksinimleri benzer olabilir.

Boost çevirici için, tepe ve ortalama C/M denetimi arasındaki large-signal farklılıkları Şekil 5.6'da gösterilmiştir. Ortalama C/M ile; bobin akımı dalgalanması, akım eklenmiş hata yükseltici (K_1) çıkışında, kapalı döngü kazancı ile yükseltilen, ters faz sinyali oluşturur. Yine, large-signal kriteri $m_2 < m_1$ olmasını gerektirir ancak m_2 , m_1 'e yaklaşıırken dinamik akım döngüsü tepkisi iyileşir. Ortalama C/M denetimi ile, eğim kompanzasyonuna ihtiyaç duyulmaz. Böylece eğim denklemleri:

$$m_1 = \frac{V_p}{T} = V_p \cdot f_s \quad (5.3)$$

$$m_2 = \frac{K_1 \cdot R_s \cdot (V_c - V_d)}{N_t L} = \frac{K_1 R_s V_c \cdot D}{N_t L} \quad (5.4)$$

$$K_1 < \frac{V_p f_s N_t L}{R_s V_c D} \quad (5.5)$$

Tepe C/M denetimi ile, buck çeviricideki gibi eğim kompanzasyonu göz önüne alınmalıdır. Burada, harici rampa kriteri :

$$m_3 > \frac{V_c R_s (2D - 1)}{2L} \quad (5.6)$$

Burada, $\gamma < (1 - D) / D$ olacaktır. Gamma, daha önce bahsedilen, kazanç azaltma faktörüdür. Harici kompanzasyon rampasının eklenmesi, boost topolojisi için, şebeke

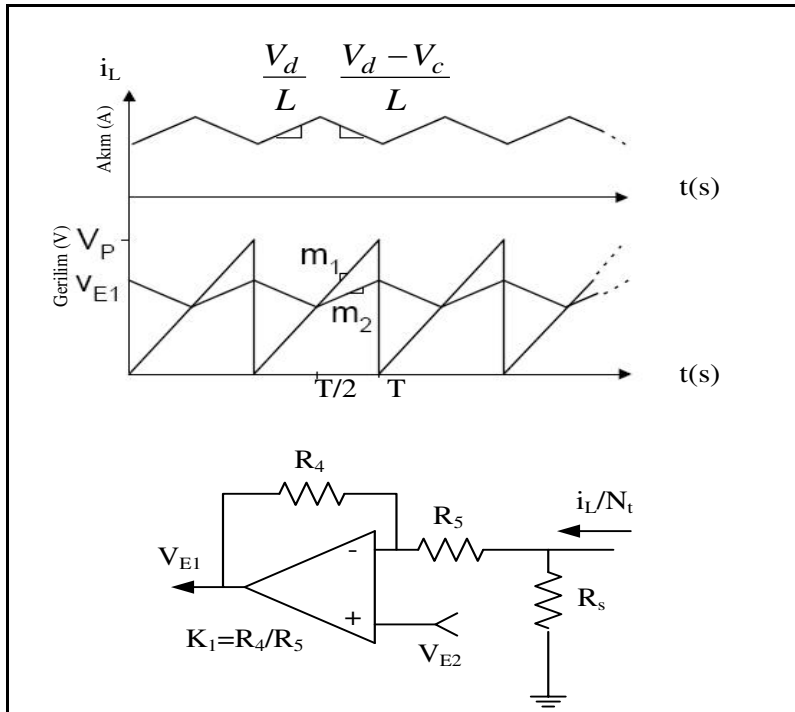
regülasyonunu iyileştirirken, giriş gerilimi hassasiyetinin tamamen sıfırlanması mümkün değildir. Bu nedenle boost konvertör için “optimum” rampa eğimi (ramp slope) yoktur. Ancak, $\gamma = (1-D)$ olarak ayarlamak, $(1-D) < (1-D)/D$ olduğu için anlamlı bir karar olacaktır.

Ortalama

Yüksek sinyal kararlılığı için: $m_2 < m_1$

$$m_1 = \frac{V_p}{T} = V_p \cdot f_s \quad (5.7)$$

$$m_2 = \frac{K_1 \cdot R_s \cdot (V_c - V_d)}{N_t L} = \frac{K_1 R_s V_c \cdot D}{N_t L} \quad (5.8)$$



Şekil 5.6. Akım modlu boost konvertör için large-signal kararlılık koşulları

$$K_1 \left\langle \frac{V_p f_s N_t L}{R_s V_c D} \right. \quad (5.9)$$

Tepe

Boost konvertör için harici rapma kriteri:

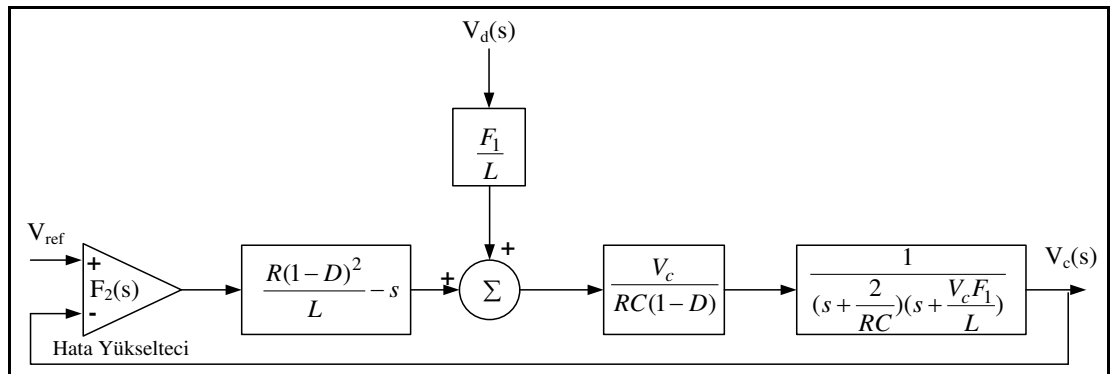
$$m_3 \left\langle \frac{V_c R_s (2D - 1)}{2L} \right. \quad (5.10)$$

$$\gamma < \frac{(1 - D)}{D} \text{ sağlanmalıdır.}$$

γ : kazanç azaltma faktörü.

Doğrusallaştırılmış, C/M denetimli boost konvertör için genel kapalı döngü kazanç denklemi Şekil 5.7'den aşağıdaki şekilde türetilmiştir:

$$G(s).H(s) = \frac{\frac{V_c \cdot F_2(s)}{RC(1-D)} \frac{R(1-D)^2}{L} - s}{\left(s + \frac{2}{RC}\right) \left(s + \frac{V_c F_1}{L}\right)} \quad (5.11)$$



Şekil 5.7. Tek döngülü (single-loop) doğrusallaştırılmış, C/M denetimli boost konvertör

F_1 ve $F_2(s)$, genelleştirilmiş denetim terimleri olarak, aşağıdaki şekilde tanımlanarak, bu denklemin hem tepe hem de ortalama akım modu denetimi için kullanılabilmesi sağlanır.

Tepe

$$F_1 = \frac{2\gamma \cdot f_s L}{V_1} \quad F_2 = \frac{K_2(s) \cdot F_1}{R_s} \quad (5.12)$$

Ortalama

$$F_1 = \frac{R_s K_1}{V_p N_t} \quad F_2 = \frac{K_2(s)(1 + K_1)}{V_p} \quad (5.13)$$

Burada F_1 , d denetim değişkeninin, bobin akımına bağımlılığını temsil ederken, $F_2(s)$, d ile çıkış gerilimi arasındaki ilişkiyi gösterir. Tepe ve ortalama denetim için aynı kazancı elde edecek koşullar F_1 ve $F_2(s)$ (tepe) ile F_1 ve $F_2(s)$ (ortalama) değerlerini birbirlerine eşit yapacak değişken değerleri ile belirlenir. Çıkış filtresinin iki rezonant kökü, iki birinci derece köke dönüştürülür: bir baskın düşük frekans kökü ve daha yüksek frekansta ikinci kök. Ayrıca, sıfır RHP denklemin pay kısmı içerisinde yer almaktadır.

5.3. Boost Konvertörün Dengelenmesi

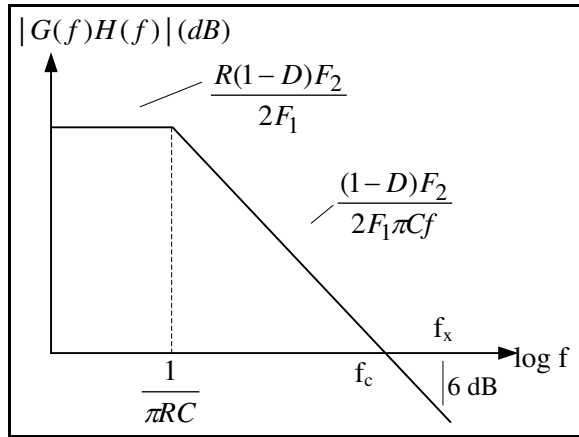
Temel boost devresi denklemleri ve etkileri Şekil 5.8’de gösterilmiştir. Kazanç genliği karakteristiği birinci derece bir sistem olup, teoride, kararlılığı sağlamak için gerilim hata yükselteci kompanzasyonuna ihtiyaç duyulmamalıdır. Akım döngüsünün gerilim döngüsünü kompanze ettiği veya C/M denetiminin, en azından kesim frekansına (f_c) kadar, ikinci derece sistemi birinci derece sisteme indirgediği söylenebilir. Ancak, hala bir sıfır RHP ile ikinci derece güç sistemi mevcuttur. Bu nedenle hala toplam 270° faz kayması potansiyeli mevcuttur. Kökün veya sıfır faz

kaymasının, genlik değerindeki değişmeye göre, frekans değerinde daha düşük seviyede etki yaptığına dikkat edilmelidir.

$$G(s).H(s) = \frac{\left(\frac{V_c.F_2(s)}{RC(1-D)} \right) (2\Pi f_z - s)}{\left(s + \frac{2}{RC} \right) (s + 2\Pi f_p)} \quad (5.14)$$

$$f_z = \frac{R(1-D)^2}{2\Pi L} \quad f_p = \frac{V_c F_1}{2\Pi L} \quad K_2(s) = K_2 \quad (5.15)$$

tepe veya ortalama denetim için geçerlidir.



Şekil 5.8. C/M denetimli boost konvertör için açık-döngü kazanç durumu

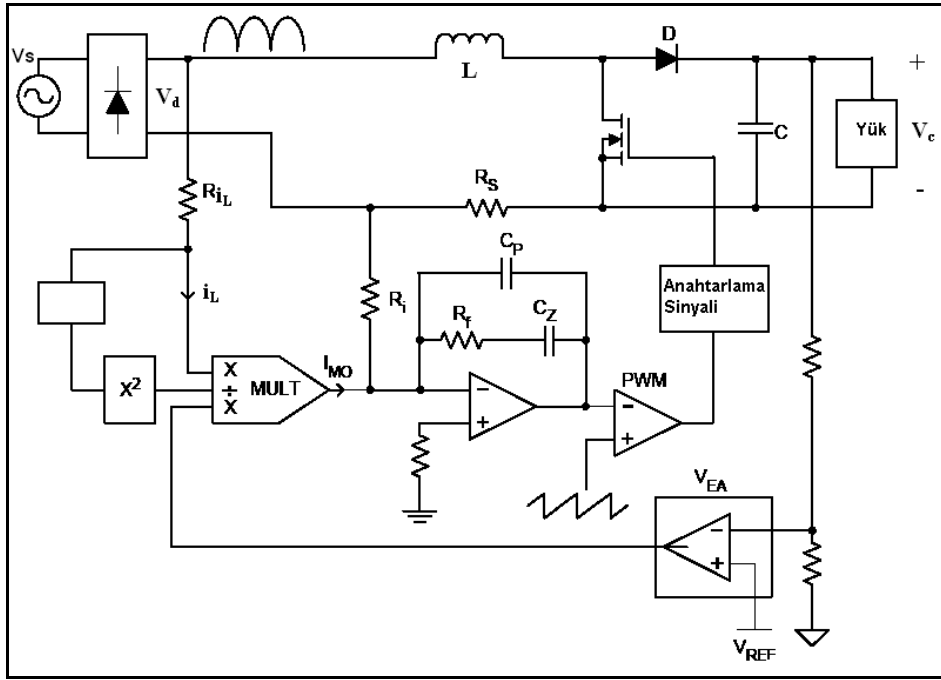
F_1 , large-signal kararlılık kriteri ile sınırlandırıldığından, yüksek frekans kökünün ilgilenilen frekans aralığının dışında olduğu varsayımının yapılmaması gerekir. Kök ve sıfır RHP olarak birbirlerini yok etme eğiliminde iken faz kaymaları birbirlerine eklenir. Ancak $f_z=f_p=f_x$ gösterilebilir. ve 6 db kazanç payı (gain margin) mevcuttur (faz farkının 180° olduğu durum). Bu durumda geçiş (crossover) sırasındaki faz kayması $90 + 2 \cdot \left(\frac{180}{\Pi} \right) \cdot \tan^{-1} \left(\frac{1}{3} \right) = 127^\circ$ olacaktır. Bu da 53° faz payı (phase margin)

demektir. Böylece, 6 dB değerindeki bir kazanç payı otomatik olarak en az 45° faz payı oluşturacaktır. Bu bilgilerle aşağıdaki tasarım kriterleri oluşturulabilir:

- Eğer $f_z < f_p$, $f_x = f_z$ yapılmalı
- Eğer $f_p < f_z$, $f_x = f_p$ yapılmalı
- $f_z = f_p$ iken en kötü durumdur
- Açık döngü kazanç değerini $f = f_x$ durumunda < 0.5 yapmak için, K_2 kazancı en az 6dB kazanç payı olacak şekilde ayarlanmalıdır [19].

6. ORTALAMA AKIM MODLU DENETİM KULLANILARAK BOOST PFC DEVRESİNİN GERÇEKLEŞTİRİLMESİ

Boost topoloji bir fazlı sistemlerde hat akımındaki harmoniklerin en aza indirilmesi ve birim güç faktörü elde etmek için tercih edilen en popüler yapıdır. Boost tip konvertörlerde iki kontrol döngüsü vardır. İç döngü olan akım döngüsü hat akımının sinüsoidal şekilde olmasını, dış döngü olan gerilim döngüsü ise DA çıkış geriliminin istenilen seviyede kalmasını sağlar.

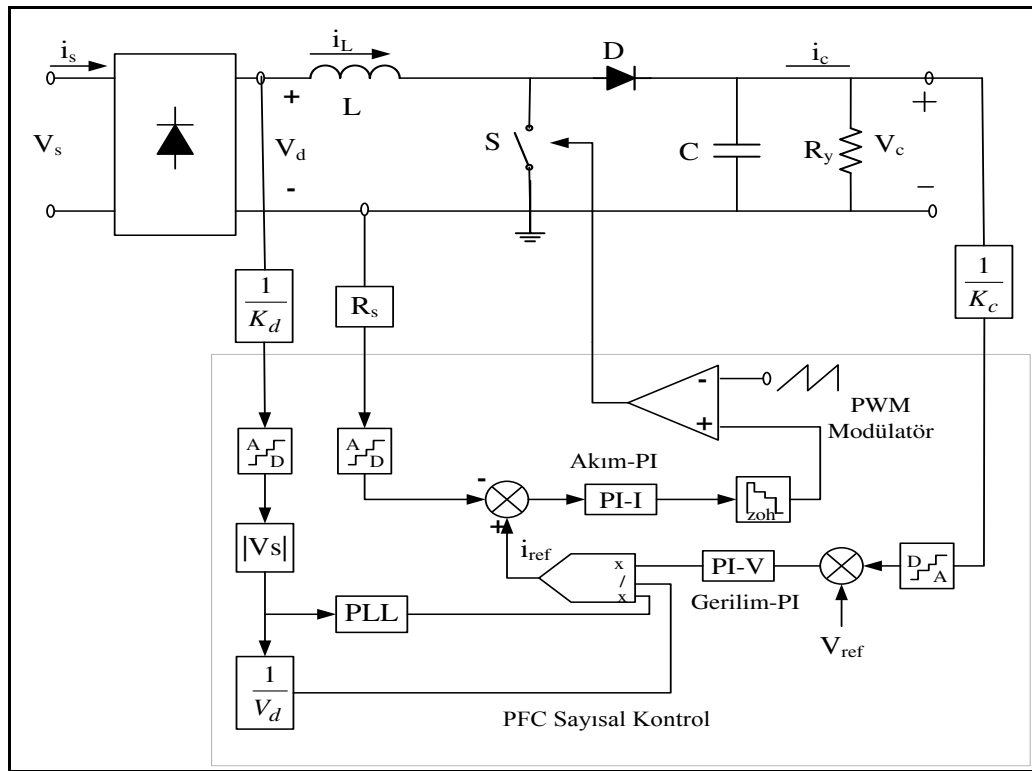


Şekil 6.1. Ortalama akım mod kontrollü boost PFC devresinin analog gerçekleştirilmesi

Ortalama akım modlu kontrol ile sürekli akım iletim modunda çalışan boost konvertörlerde PFC için en iyi performans elde edilir [2, 19-20]. Şekil 6.1’de ortalama akım mod kontrollü bir boost PFC devresi gösterilmektedir.

Bu tür uygulamalarda anahtarlama frekansı en az 20kHz seçilerek akustik gürültü elimine edilmelidir [21]. Örnekleme hızı DSP’nin analog-sayısal dönüştürme hızı ile sınırlıdır [1].

Bu çalışmada ortalama akım modlu denetim temel alınarak birim güç faktörü sayısal kontrol ile gerçekleştirilmiştir. Şekil 6.2’de PFC için sayısal kontrol devresi gösterilmiştir. Analog yaklaşımda olduğu akım ve gerilim döngüsü olmak üzere iki kontrol döngüsü mevcuttur. Gerilim döngüsü ortalama giriş akımı regülasyonu ile DA hat gerilimini kontrol eder. Akım döngüsü ise AA giriş gerilimiyle aynı fazda AA giriş akım kontrolü sağlar.



Şekil 6.2. Boost PFC için sayısal kontrol şeması

6.1. Kontrol Sistemi

6.1.1. Akım döngüsü

Şekil 6.2’de de gösterildiği üzere ortalama akım modlu kontrolde bobin akımı algılanır ve sinüsoidal referans akımı olan i_{ref} ile karşılaştırılır ardından akım kompensatöründen geçirilerek testere dişi taşıyıcı sinyalle karşılaştırılır ve uygun anahtarlama sinyali elde edilir. Akım kompensatörünün transfer fonksiyonu :

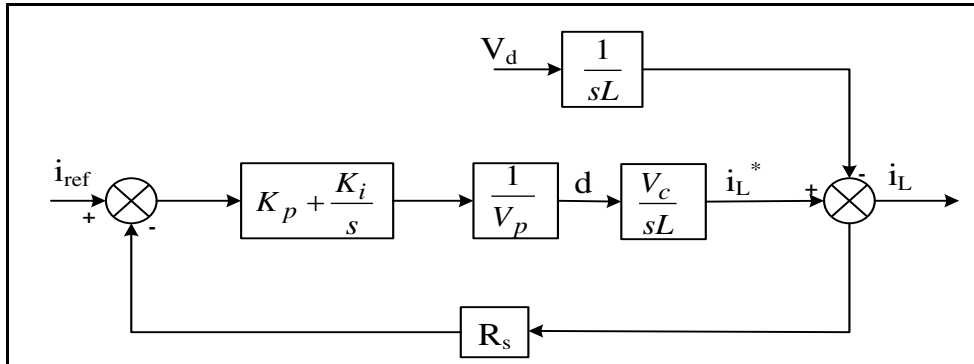
$$G_c(s) = \frac{\omega_i (1 + s / \omega_z)}{s (1 + s / \omega_p)} \quad (6.1)$$

olarak ifade edilebilir. Burada ω_p anahtarlama frekansının yarı frekansına yakın bir yerde konumlandırılır ki algılanan bobin akımındaki yüksek frekanslı ripple'lar filtrelenebilsin. İntegratör kazancı ω_i ve sıfır ω_z istenilen bandgeniřlięi ve faz marjini elde etmek için anahtarlama frekansına göre seçilir [21, 22].

Yapılan çalışmada kompensatör olarak PI kullanılmıştır.

$$G_c(s) = \frac{\omega_i (1 + s / \omega_z)}{s} = K_p + \frac{K_i}{s} \quad (6.2)$$

Burada ω_p ihmal edilmiştir. K_p ve K_i değerlerinin hesaplanması için öncelikle güç katının transfer fonksiyonu akım dōngüsü için çıkarılmalıdır. Şekil 6.3'de akım dōngüsü gösterilmiştir.



Şekil 6.3. Akım kontrol dōngüsü

Güç katının transfer fonksiyonu:

$$G_{ps}(s) = \frac{V_c}{sL} \quad (6.3)$$

şeklinde ifade edilebilir. Akım dōngüsünün transfer fonksiyonu ise:

$$T_i(s) = G_c(s) \cdot F_m \cdot R_s \cdot G_{ps}(s) \text{ 'dir.} \quad (6.4)$$

Burada F_m modölatör kazancıdır ve $F_m = \frac{1}{V_p}$ dir.

$$T_i(j\omega c) = 1 \Rightarrow G_c(s) = \frac{2 \cdot \pi \cdot f_c \cdot L \cdot V_p}{R_s \cdot V_c} \quad (6.5)$$

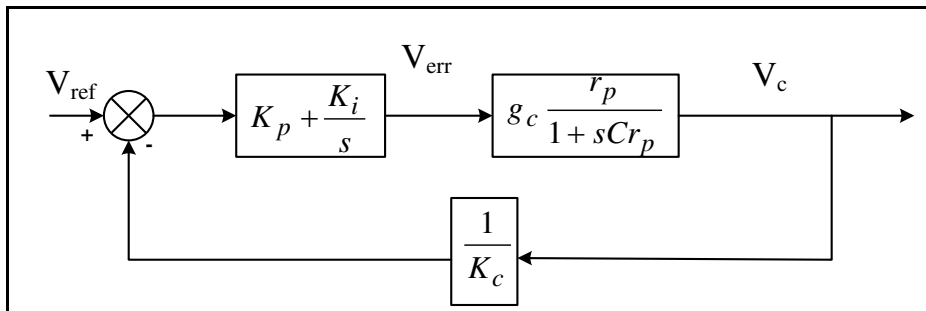
$$\begin{aligned} \angle T_i(j\omega c) &= -90 - 90 + \arctan\left(\frac{f_c}{f_z}\right) - \arctan\left(\frac{f_c}{f_p}\right) \\ &= m\phi - 180 \end{aligned} \quad (6.6)$$

f_c crossover frekansı olup $\frac{f_s}{2 \cdot \pi}$ den küçük bir değerde seçilmelidir. Boost eviricide

faz marjini 45° den büyük olmalıdır. Gerekli faz marjini elde etmek için; anahtarlama frekansımız 20kHz olduğundan f_c 3kHz ve f_z 1kHz seçilmiştir [4, 23-27].

6.1.2. Gerilim döngüsü

Gerilim döngüsü kontrolörü çıkış gerilimini istenilen seviyede tutmaya çalışır ve bunu bobin akımının genliğini ayarlayarak yapar. Gerilim döngüsünün band genişliği 10-20 Hz arasında seçilmelidir. Şekil 6.4’de gerilim kontrol döngüsü gösterilmiştir.



Şekil 6.4. Gerilim kontrol döngüsü

Gerilim döngüsü güç katı transfer fonksiyonu:

$$G_v(s) = \frac{V_c(s)}{V_{err}(s)} = g_c \cdot \frac{r_p}{1 + sC.r_p} \quad (6.7)$$

$$r_p = \frac{r_c \cdot Z_L}{r_c + Z_L} \quad (6.8)$$

$$g_c = \frac{V_d(rms)}{k.M} \quad (6.9)$$

$$r_c = \frac{V_c}{I_c} \quad (6.10)$$

$$M = \frac{V_c}{V_d(rms)} \quad (6.11)$$

$$I_{L,rms} = \frac{V_d,rms}{k} \cdot V_c \quad (6.12)$$

olarak ifade edilebilir.

$$Z_L = R_L = r_c \text{ (omik yükler için)} \quad (6.13)$$

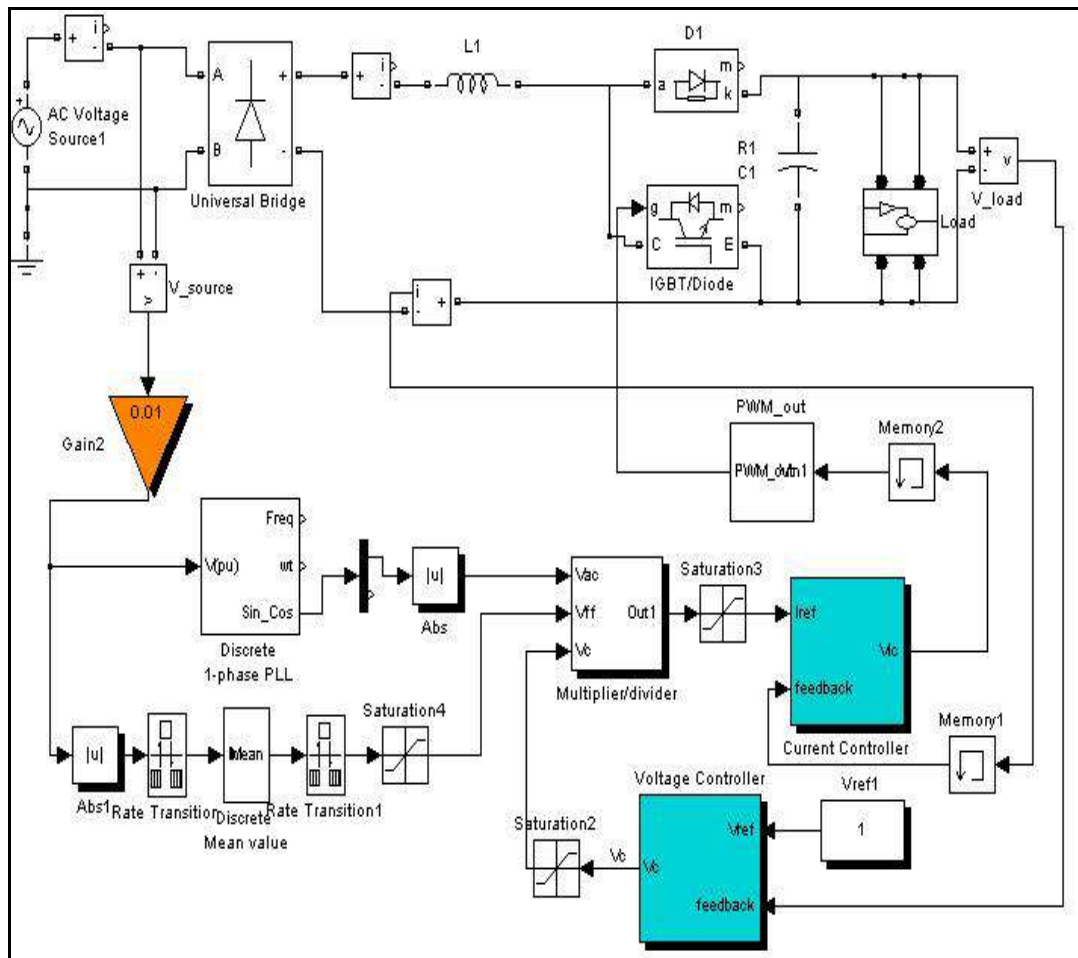
Gerilim döngüsünü transfer fonksiyonu ise;

$$T_v(s) = G_v(s) \cdot \frac{1}{K_c} \cdot G_{verr}(s) \quad (6.14)$$

Kompansatörün kazancı bulunduktan sonra band genişliği dikkate alınarak Ki değeri hesaplanır [23-27].

6.2. Simulink ile Sistem Simülasyonu

400W'lık bir boost PFC devresinin (Şekil 6.5) akım ve gerilim döngüleri için uygun PI değerleri hesaplanarak simülasyon gerçekleştirilmiştir. Anahtarlama frekansı 20 kHz seçilmiş, birim PFC ve THD %3'ün altında elde edilerek uluslararası standartlar sağlanmıştır.



Şekil 6.5. Boost PFC Simulink devre şeması

400W'lık sistem için parametreler

Giriş gerilimi (V_s)	: 40V – 80V
Bobin ($L1$)	: 1mH
Kondansatör ($C1$)	: 3000 μ F

Çıkış Gerilimi (V_c) : 125V
 Anahtarlama frekansı f_s : 20kHz
 Şebeke frekansı f : 50Hz

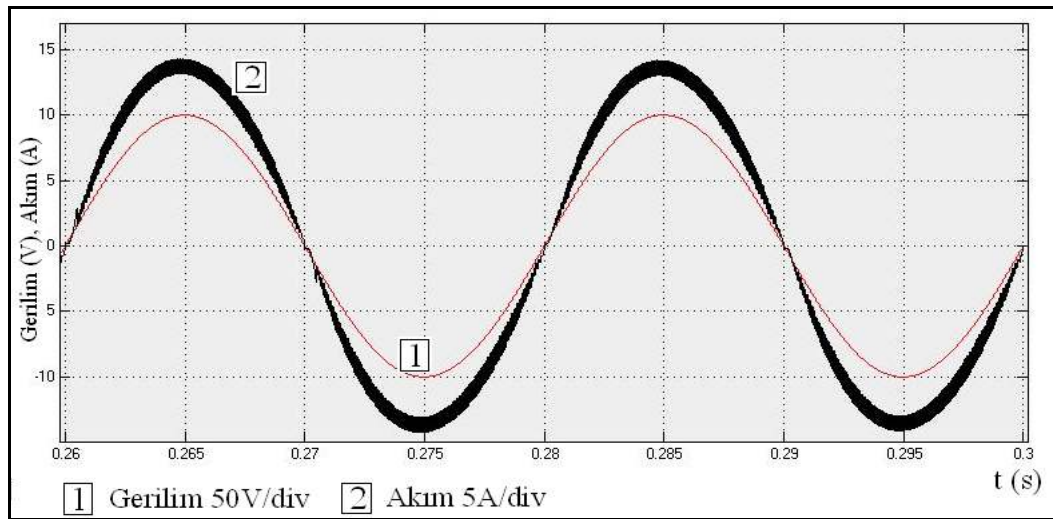
Akım dögüsü için

K_p : 5
 K_i : 30.000

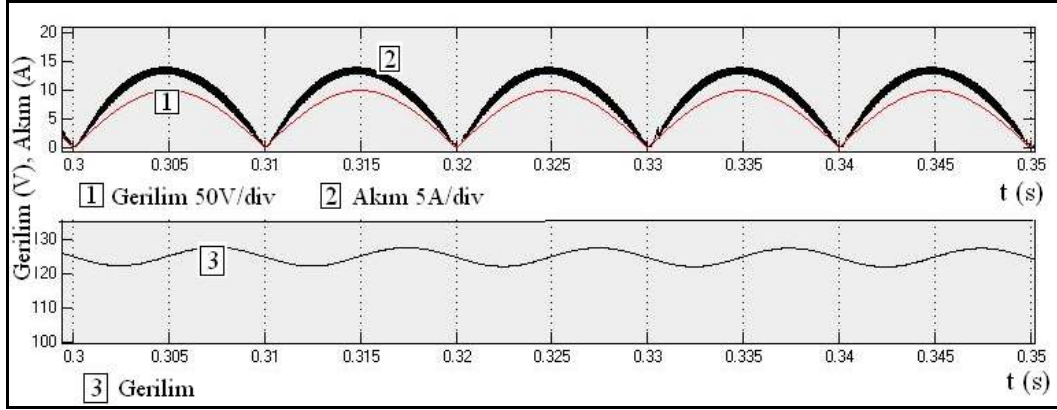
Gerilim dögüsü için

K_p : 0.4
 K_i : 100 hesaplanmıştır.

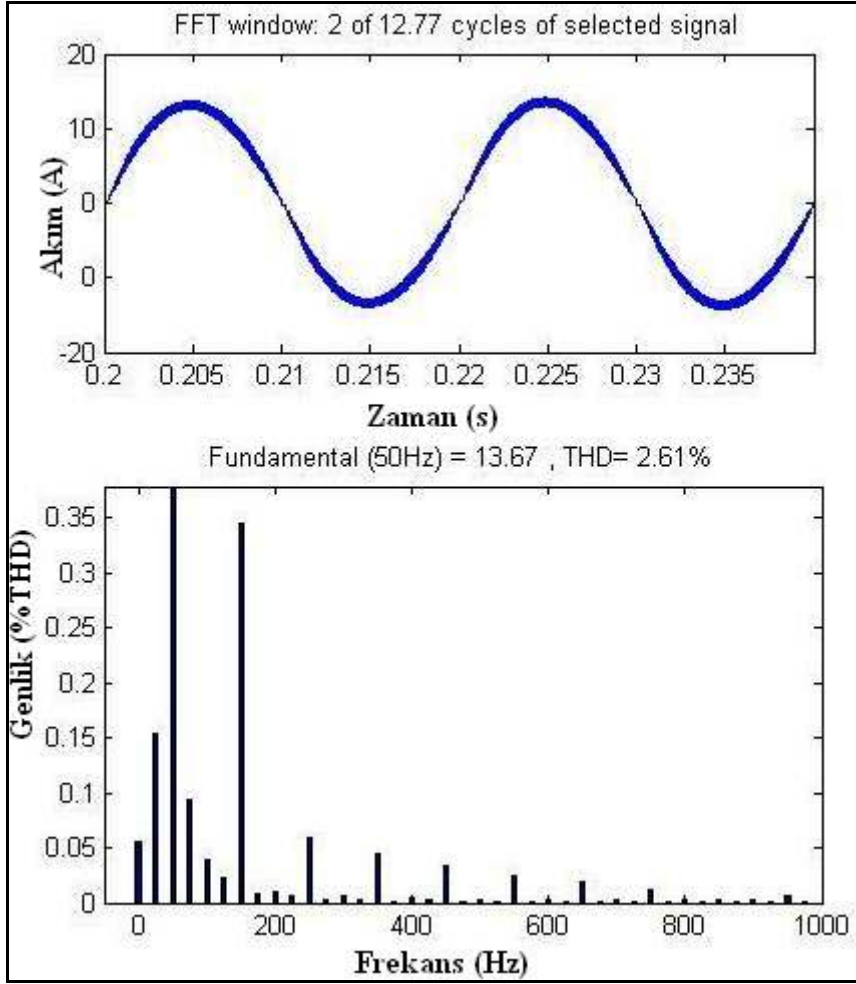
Referans sinüsünü giriş geriliminden algılamak yerine faz kilitleme devresi (Phase Lock Loop-PLL) devresi kullanılmıştır böylelikle giriş geriliminde bozulma olsa dahi referansın sinüsoidal olması garanti edilmiştir. Giriş gerimi, PLL için sıfır geçiş bilgisi ve giriş gerilimindeki değişimi algılamak için kullanılmıştır. Akım dögüsündeki örnekleme zamanı anahtarlama frekansının üzerinde tutulmuştur. Dış dögü olan gerilim dögüsü ise akım dögüsündeki örnekleme zamanının en az iki katı olarak seçilmiştir. PLL bloğu ve giriş gerilimindeki değişimin algılandığı blokta ise örnekleme zamanı daha büyük seçilmiştir. Simülasyonda örnekleme zamanında kısıtlama olmasa da uygulamada dSPACE'de en fazla 20 μ s olarak seçilmektedir.



Şekil 6.6. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{çıkış}=400W$, $PF=0,999$, $THD=\%2,61$)

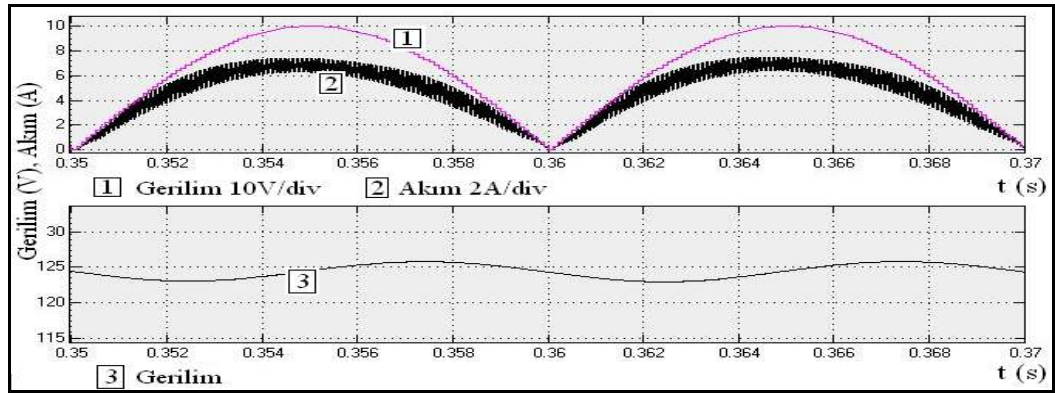


Şekil 6.7. Bobin akımı (2) ve çıkış gerilimi (3) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,999$, $THD=\%2,61$)



Şekil 6.8. Giriş akımı ve akımın harmonik seviyesi

Simülasyonda 200W ve 400W çıkış güçleri için sonuçlar alınmıştır. Şekil 6.6 'da 400W'lık çıkış gücü için giriş gerilimi ve giriş akımı gösterilmektedir. Güç faktörü 0,999 olarak elde edilmiştir ve THD %3'den küçüktür (Şekil 6.8). Şekil 6.7'de aynı çıkış gücü için bobin akımı gösterilmiştir. 200W çıkış gücü için güç faktörü 0.9983 olarak elde edilmiştir ve THD %3'den küçüktür. Giriş gerilimi ve bobin akımı Şekil 6.9'da verilmiştir.



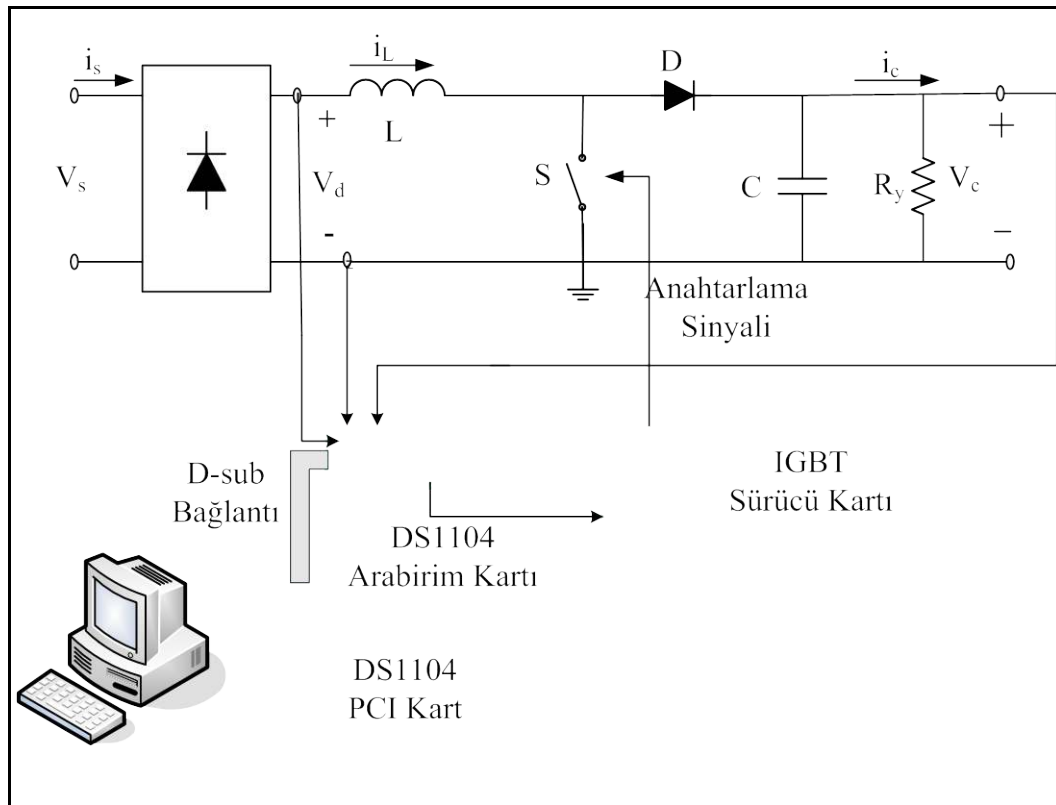
Şekil 6.9. Bobin akımı (2) ve çıkış gerilimi (3) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=200W$, $PF=0,9983$, $THD=\%2,85$)

Matlab'da simülasyon sonuçları workspace'e kaydedilip aşağıdaki program parçacığı ile güç faktörü hesaplanmıştır. Tam yükte çalışma durumunda güç faktörü 0,9990'dır.

```
for j=262451:1:307747
    t_interval=t(j,1)-t(j-1,1);
    p_instant=IL(j,1)*abs(Vs(j,1));
    p_real=p_real+(p_instant*t_interval);
    i_rms_square=i_rms_square+(IL(j,1)*IL(j,1)*t_interval);
    v_rms_square=v_rms_square+(Vs(j,1)*Vs(j,1)*t_interval);
end
pf=p_real/(sqrt(i_rms_square)*sqrt(v_rms_square));
>> pf
pf = 0,9990
```

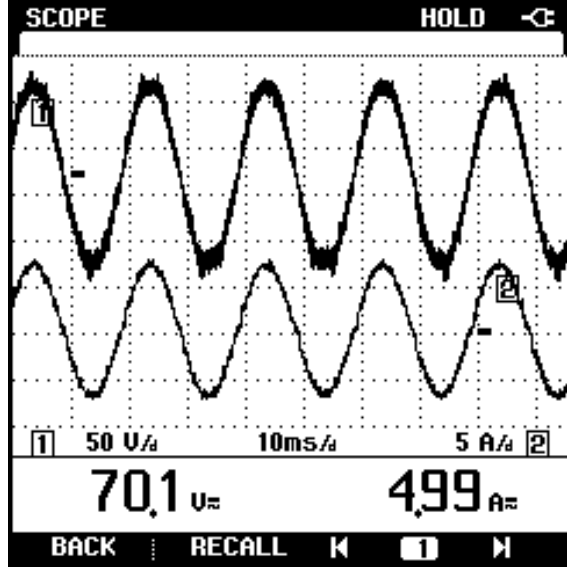
6.3. Sistemin Gerçekleştirilmesi ve Uygulama Sonuçları

Simülasyon sonuçlarında THD %3'ün altında elde edildikten sonra gerçekleştirilecek adım dSPACE ile uygulamadaki sonuçları görmek olacaktır. Bunun için simülasyondaki güç devresi kaldırılır ve dSPACE'in Simulink içerisinde yer alan kütüphanesindeki ADC ve PWM blokları yerleştirilir. Simulink'in "build" fonksiyonu ile tüm kontrol sisteminin otomatik olarak üretilen C kodu DS1104 donanımı üzerine yüklenir. dSPACE'in Control Desk programı sistem içerisindeki herhangi bir noktada üretilen sinyalin gerçek zamanlı olarak izlenebilmesi için ayrıca bir grafik arayüz sağlar (GUI) [28, 29]. Şekil 6.10'da tüm sistemin modeli gösterilmektedir. Güç devresindeki giriş gerilimi, giriş akımı ve çıkış gerilimi bilgileri DS1104 arabirim kartı üzerindeki ADC girişlerinden okunur. Akım PI bloğu çıkışında elde edilen sinyal PWM modülüne gönderilir ve sonuçta üretilen anahtarlama sinyali ile IGBT sürücü kartı üzerinden IGBT anahtarlama yapılır.

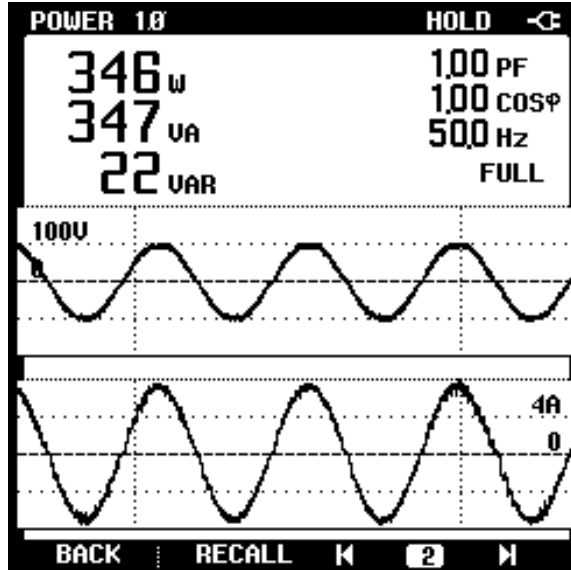


Şekil 6.10. Tüm sistemin modeli

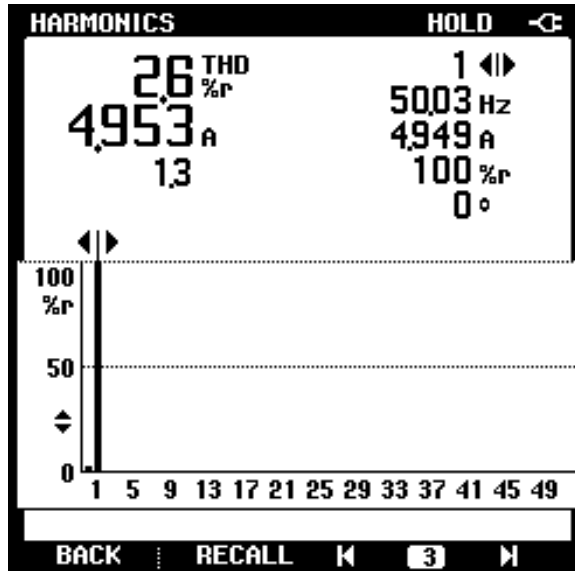
Uygulama sonuçları Güç Kalitesi Analizörü (Power Quality Analyzer) ile alınmıştır.



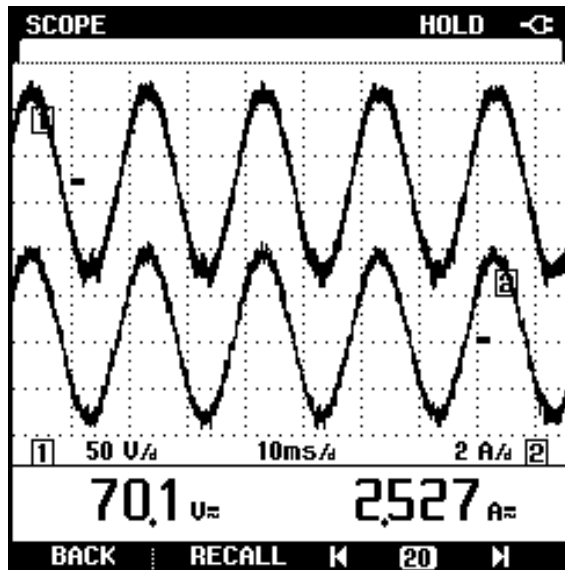
Şekil 6.11. Giriş gerilimi (1) ve giriş akımı (2) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=1.0$, $THD=\%2,6$)



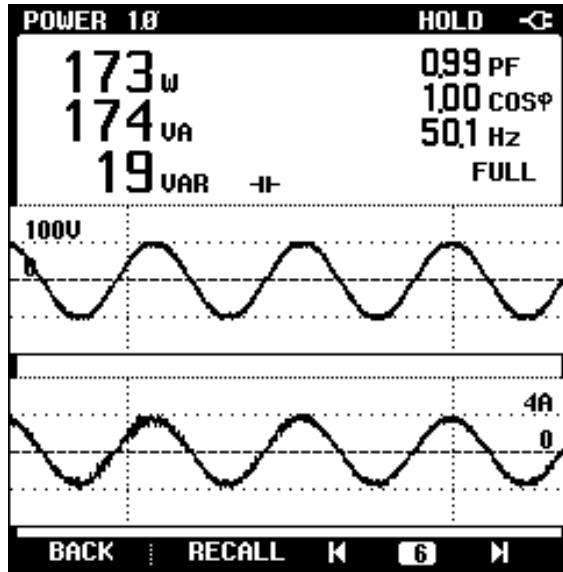
Şekil 6.12. Giriş gerilimi ve giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=1.0$, $THD=\%2,6$)



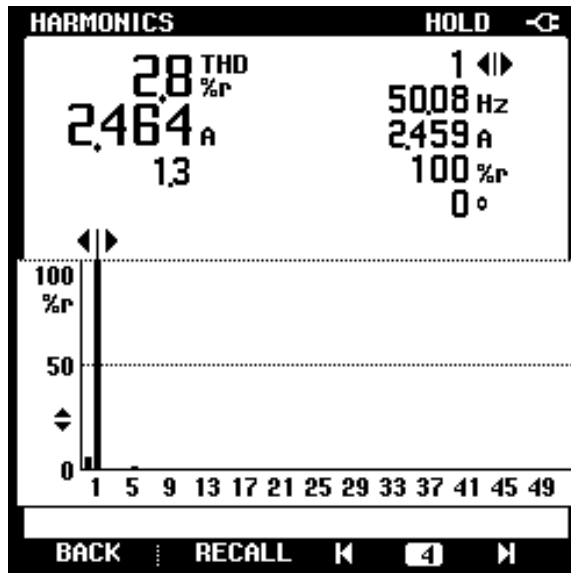
Şekil 6.13. Giriş akımının THD'si ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=1.0$)



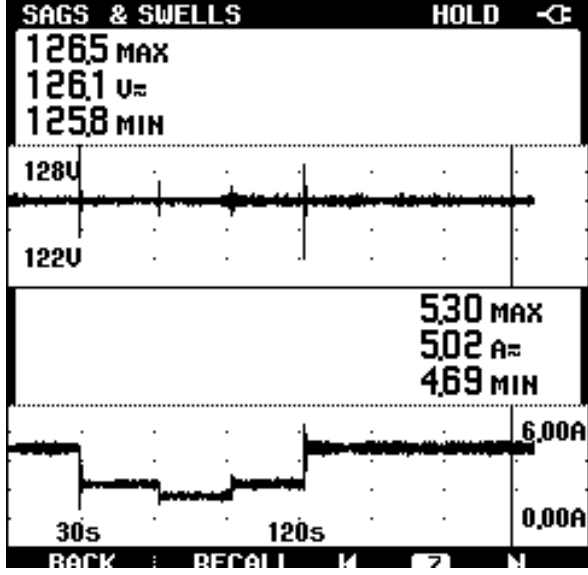
Şekil 6.14. Giriş gerilimi (1) ve giriş akımı (2) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=160W$, $PF=0,99$, $THD=\%2,8$)



Şekil 6.15. Giriş gerilimi ve giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=160W$, $PF=0.99$, $THD=\%2,8$)



Şekil 6.16. Giriş akımının THD'si ($V_s=70V$, $P_{\text{çıkış}}=160W$)

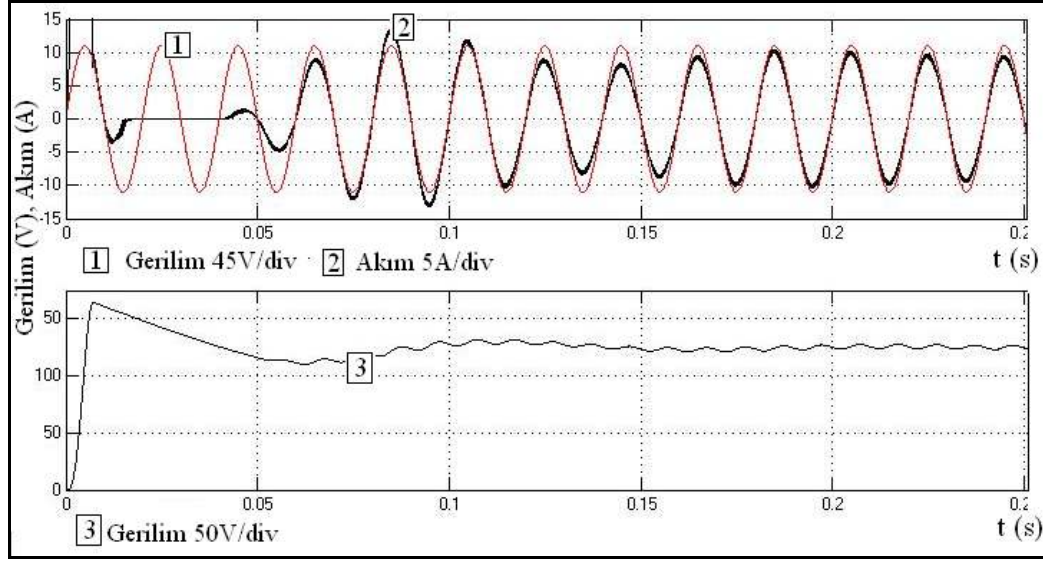


Şekil 6.17. Farklı yük değerlerine (50Ω - 100Ω - 150Ω) geçişte çıkış gerilimi ve giriş akımı tepkisi

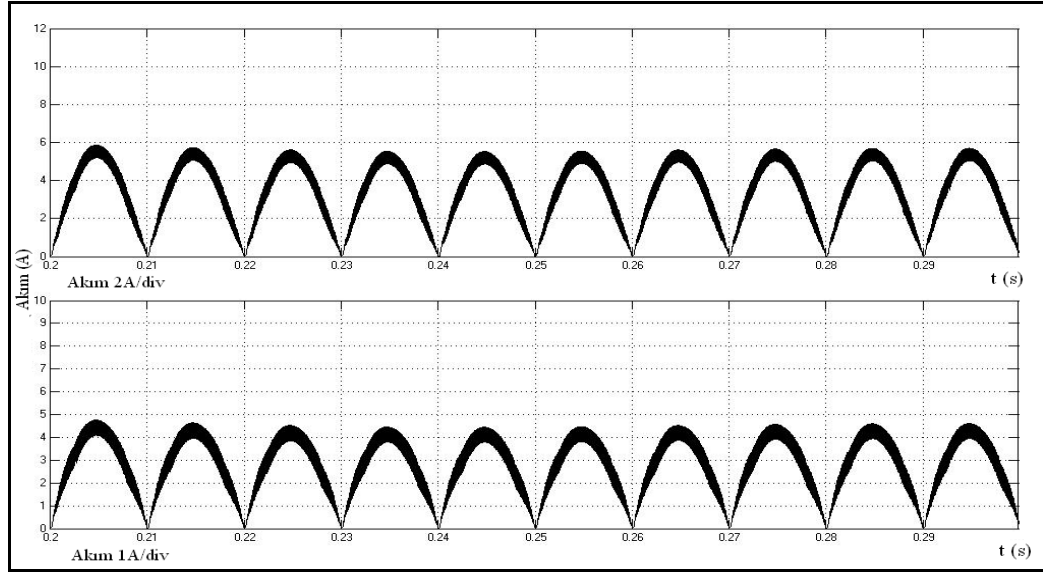
Ortalama akım modlu kontrol devresi temel alınarak 400W'lık bir fazlı boost devresi sayısal olarak kontrol edilmiştir. 325W çıkış gücü için birim güç faktörü sağlanmış ve THD %3'ün altında elde edilmiştir (Şekil 6.11-6.13). 160W çıkış gücü için yine birim güç faktörü sağlanmış ve THD %3'ün altında elde edilmiştir (Şekil 6.14-6.16). Şekil 6.17'de farklı yük değerlerine geçişte çıkış geriliminin 122V ile 128V arasında değiştiği görülmektedir. dSPACE kullanılarak simülasyonun uygulamaya geçirilme süresi oldukça kısaltılmıştır. Simülasyon sonuçları ile uygulama sonuçları birbirini desteklemektedir. Bir fazlı sistem için örnekleme süresi en fazla $20\mu s$ kadar düşürülebilmektedir. Bir sonraki adım ikinci anahtar ilavesi ile interleaved boost konvertör sonuçlarını görmek olacaktır.

6.4. Ortalama Akım Modlu Denetim Kullanılarak Interleaved Boost PFC Devresinin Gerçekleştirilmesi

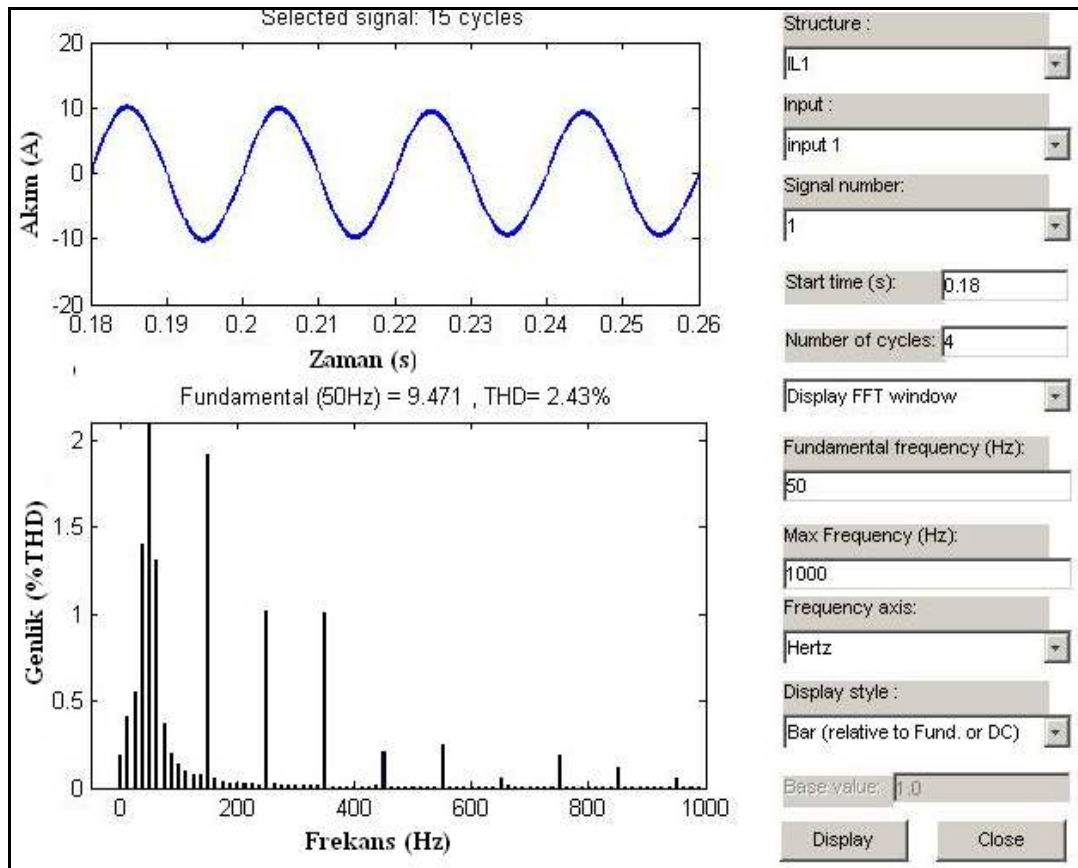
Mevcut algoritma kullanılarak boost devresine ikinci bir anahtar ilavesi ile 400W ve 200W'lık yükler için interleaved devresinin simülasyonu yapılmış ve aşağıdaki sonuçlar elde edilmiştir (Şekil 6.18-6.22). Anahtarlama frekansı 20kHz ve bobin 2mH olarak seçilmiştir.



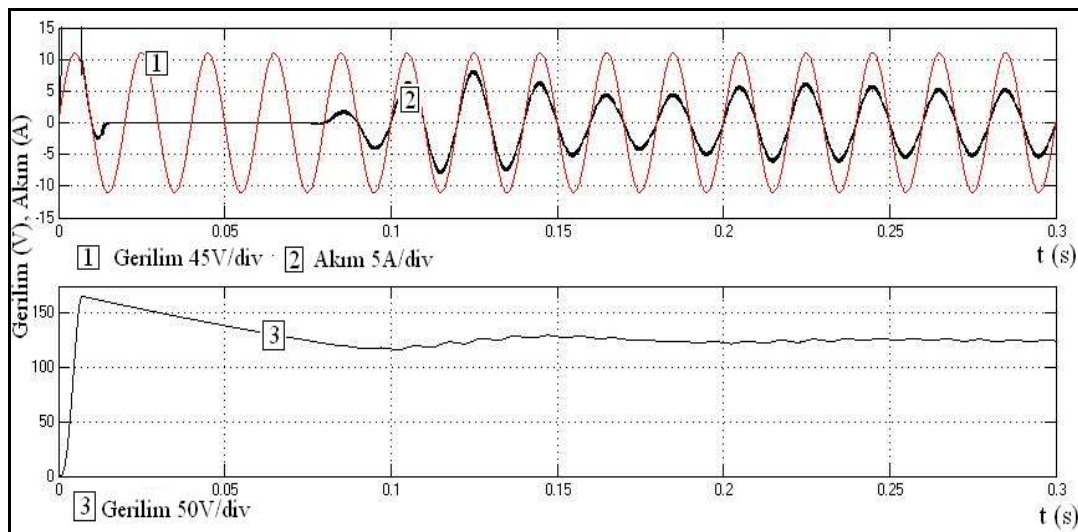
Şekil 6.18. Giriş akımı (2), giriş gerilimi (1) ve çıkış gerilimi (3) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%2,43$)



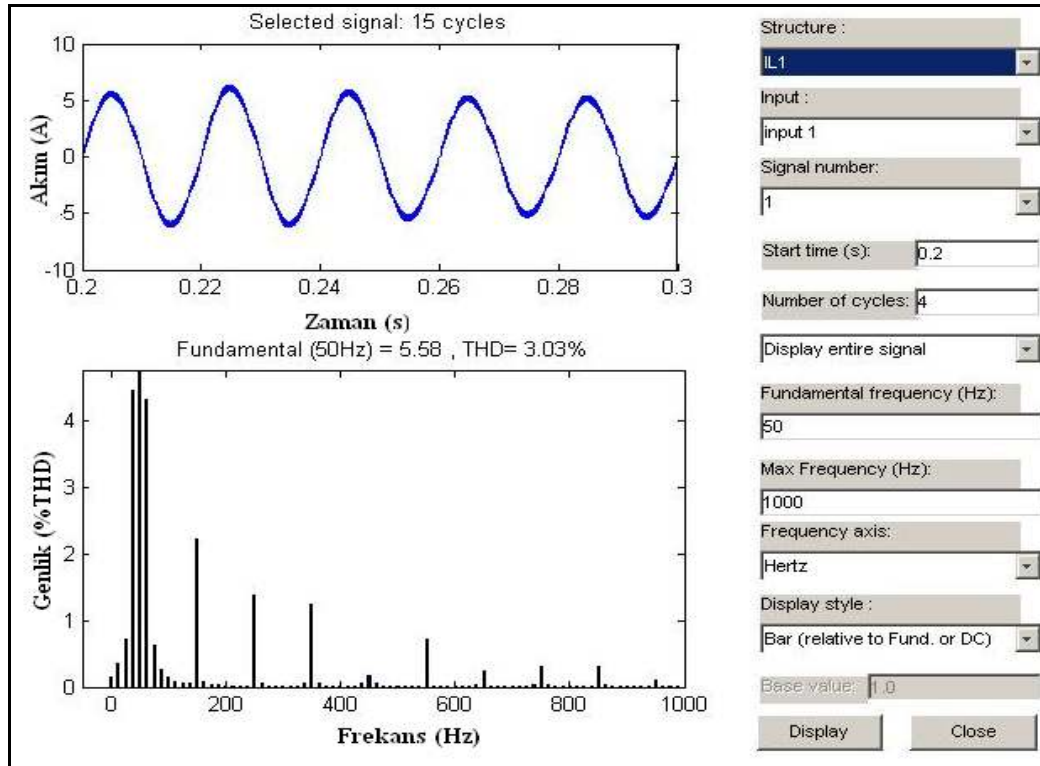
Şekil 6.19. Bobin akımları dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%2,43$)



Şekil 6.20. Giriş akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$)



Şekil 6.21. Giriş akımı (2), giriş gerilimi(1) ve çıkış gerilimi (3) dalga şekli
($V_s=70V$, $P_{\text{çıkış}}=200W$, $PF=0,99$, $THD=\%3,03$)



Şekil 6.22. Hat akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=200W$)

Ortalama akım modlu boost PFC stratejisi temel alınarak bu devreye ikinci bir anahtar ilavesi ile yapılan interleaved boost PFC devresi için 400W ve 200W yük değerlerinde yapılan simülasyonlarda THD %4'ün altında elde edilmiştir (Şekil 6.20, Şekil 6.22). Tek anahtar olan boost ile karşılaştırıldığında 400W lık yük için interleaved yapıda daha iyi bir THD elde edildiği görülmektedir (Çizelge 6.1).

Çizelge 6.1. Boost ve interleaved PFC yapıları için simülasyonda elde edilen THD değerleri

	Boost (Akım Algılayarak) ($f_s=20kHz$) % THD	Interleaved Boost (Akım Algılayarak) ($f_s=20kHz$) % THD
200W	2,85	3,03
400W	2,61	2,43

7. PREDICTIVE BOOST PFC

Predictive kontrol stratejisi PFC sistemlerinin sayısal gerçekleştirilmesinde en uygun yöntemlerden biridir. Bu yöntemde temel fikir; bir yarım periyot süresince tüm görev saykılarını hesaplayarak güç faktörünü 1,0 yapmaktır. PFC kontrol stratejisi önceden tahmin üzerine kuruludur, birim güç faktörünü elde etmek için geri besleme kullanılmaz. Bu yöntemde PFC'nin anahtarlama frekansı doğrudan DSP'nin hızına bağlı değildir. Bu nedenle düşük maliyetli DSP'ler yüksek anahtarlama frekanslı PFC sistemlerini gerçekleştirmede kullanılabilir [1, 30].

7.1. Sayısal PFC Kontrolündeki Kısıtlamalar

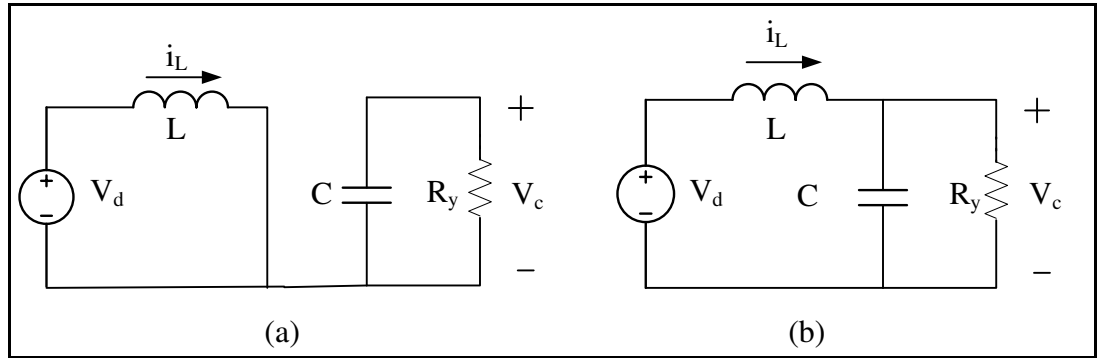
Örnekleme zamanı gecikmeleri, hesaplamaları yapmak için gerekli süre gibi nedenlerden dolayı sayısal PFC sistemlerinde anahtarlama frekansı sınırlıdır. Analog kontrol yöntemlerinin başında gelen ortalama akım modu kontrol stratejisi sayısal PFC sistemlerinde yaygın olarak kullanılmaktadır. Birim güç faktörünü elde etmek için; ortalama indüktör akımı i_L , referans akımı olan i_{ref} 'i izlemeye zorlanmaktadır. Ortalama akım modlu sayısal PFC sisteminde DSP ya da mikrodenetleyici, her anahtarlama saykılındaki (T_s) görev saykılı hesaplamak için kullanılır. Anahtar elemanı birim güç faktörünü elde etmek için hesaplanan görev saykılı ile kontrol edilir. Ortalama akım mod kontrollü sayısal PFC sisteminde kontrol basamakları:

- 1) Gerilim ve akım örnekleme
- 2) Gerilim hata hesabı
- 3) Gerilim PI regülasyonu
- 4) Referans akım hesabı
- 5) Akım hata hesabı
- 6) Akım PI regülasyonu
- 7) Görev saykılı üretimidir.

Her bir anahtarlama saykılında yaklaşık 11 aritmetik işlem gereklidir. Ayrıca PWM ve giriş çıkış portlarının da ayarlanması için başka işlem basamaklarına da ihtiyaç duyulur. Tüm bu operasyonlar her bir anahtarlama saykılında bitirilmiş olmalıdır. Bu nedenle anahtarlama frekansı DSP'nin hızı ile sınırlıdır. Bu dezavantaj, ortalama akım mod kontrollü sayısal PFC stratejisine dayanan sistemlerde ortaktır [1, 30] .

7.2. Predictive PFC Kontrol Stratejisi

Bu yöntemde boost konvertör sürekli iletim modunda çalıştırılır ve anahtarlama frekansı hat frekansından çok çok yüksektir böylece tek bir anahtarlama saykılı süresince giriş geriliminin sabit kaldığı varsayılır. Bu varsayımlar üzerinden anahtarın açık ve kapalı durumunda hat akımı aşağıdaki gibi ifade edilebilir.



Şekil 7.1. Boost konvertör devresi a) Anahtar kapalı b) Anahtar açık

$$L \cdot \frac{di_L}{dt} = V_d \quad t_k \leq t < t_k + d_k T_s \quad (7.1)$$

$$L \cdot \frac{di_L}{dt} = V_d - V_c \quad t_k + d_k T_s \leq t < t_{k+1} \quad (7.2)$$

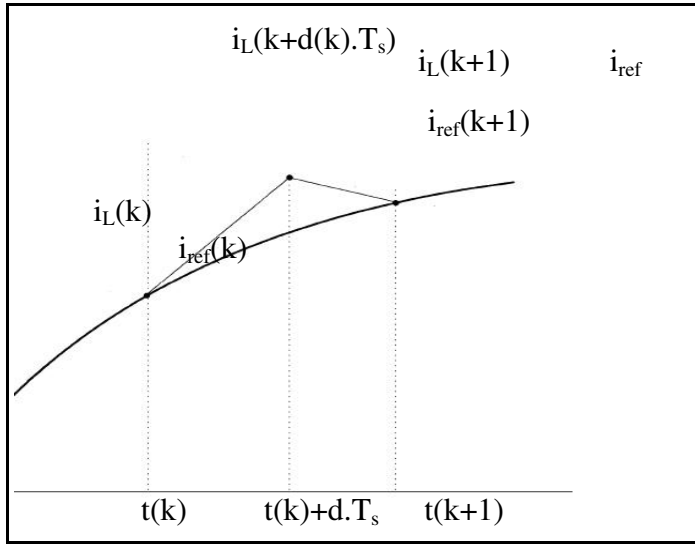
$$i_L(k+1) = i_L(k) + \frac{V_d(k) \cdot T_s}{L} - \frac{V_c(k) \cdot (1 - d(k)) \cdot T_s}{L} \quad (7.5)$$

Güç faktörünün iyileştirilebilmesi için bobin akımının $i_{ref}(k)$ ' yi, çıkış geriliminin ise V_{ref} 'i izlemesi gereklidir.

$$V_c(k) = V_{ref} \quad (7.6)$$

$$i_L(k+1) = i_{ref}(k+1) \quad (7.7)$$

$$i_L(k) = i_{ref}(k) \quad (7.8)$$



Şekil 7.2. Bir anahtarlama periyodu süresince (T_s) giriş akımı dalga şekli ve referans akımı

$$d(k) = \frac{V_{ref} - V_d(k)}{V_{ref}} + \frac{[i_{ref}(k+1) - i_{ref}(k)]}{V_{ref}} \cdot \frac{L}{T_s} \quad (7.9)$$

$$i_{ref}(k) = V_{PID} \cdot |\sin(\omega_{hat} \cdot t(k))| \quad (7.10)$$

V_{PID} referans akımının tepe değeridir. Gerilim döngüsündeki PID kontrolör tarafından üretilir. $|\sin(\omega_{hat} \cdot t(k))|$ ifadesinin değerleri look-up tablosunda tutulur. Bu değerler 50 Hz'lik doğrultulmuş sinüsoidal dalga formunu ifade eder. Predictive algoritmada hesaplanan iki değer vardır.

$$d(k) = d_1(k) + d_2(k) \quad (7.11)$$

İlk değer:

$$d_1(k) = \frac{L}{T_s} \cdot \frac{i_{ref}(k+1) + i_{ref}(k)}{V_{ref}}$$
 gerilim döngüsü ve referans sinüsoidal dalga formunun çıkışı tarafından belirlenir.

İkinci değer:

$$d_2(k) = 1 - \frac{V_d(k)}{V_{ref}}$$
 giriş gerilimi ileri besleme tarafından belirlenir ve $d_2(k)$ giriş gerilimindeki değişime rağmen çıkış kararlı olmasını sağlar.

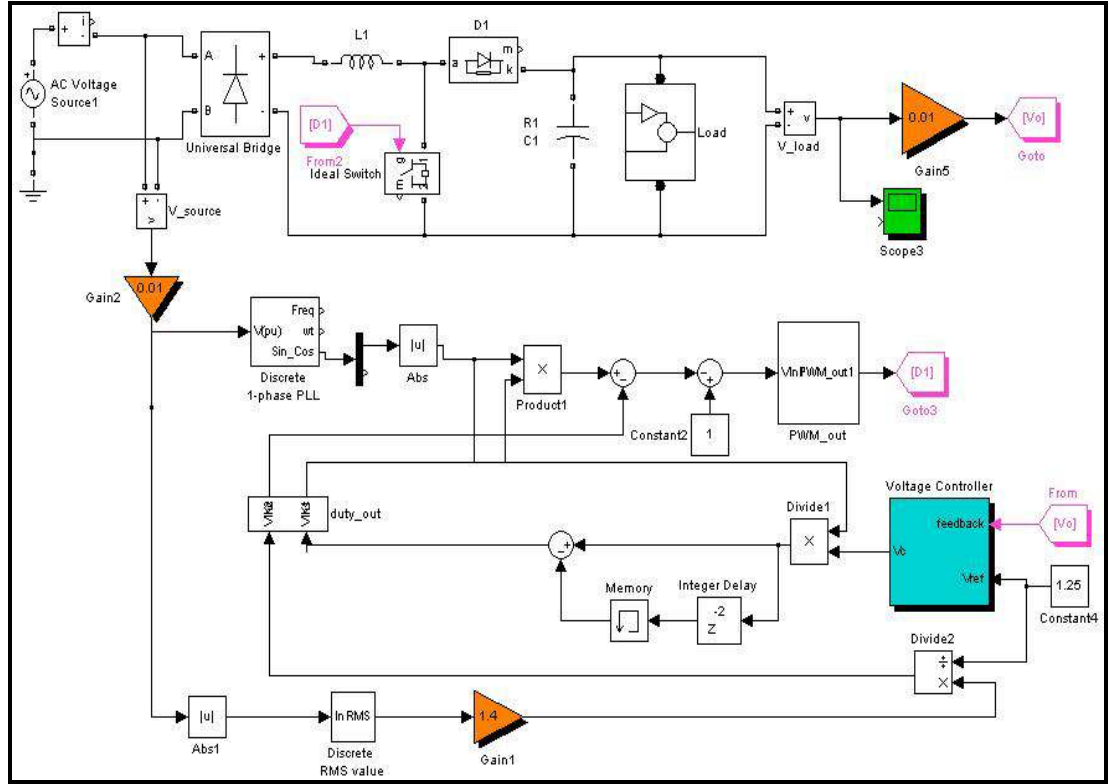
7.3. Giriş Gerilimi İleri Besleme

Gerilim ileri besleme iki tip fayda sağlamaktadır; birincisi giriş gerilimi değişimine karşın çıkış gerilimi kararlılığı ikincisi ise giriş gerilimindeki bozulmaya karşın giriş akımı dalga formunun sinüsoidal olması. Predictive algoritmada geçen giriş gerilimi $V_d(k) = |V_s| = |V_1 \cdot \sin(\omega t(k))|$ olarak ifade edilebilir ve değerleri look-up tablosunda tutulacaktır. Bu yüzden görev saykılı önceden hesaplanabilir. Bununla birlikte giriş geriliminde bozulma olabilir. Giriş gerilimi ileri beslemesiyle bu değişimler algılanarak görev saykılı değeri güncellenir.

$$d_{guncel}(k) = d(k) + \Delta d(k) \quad (7.12)$$

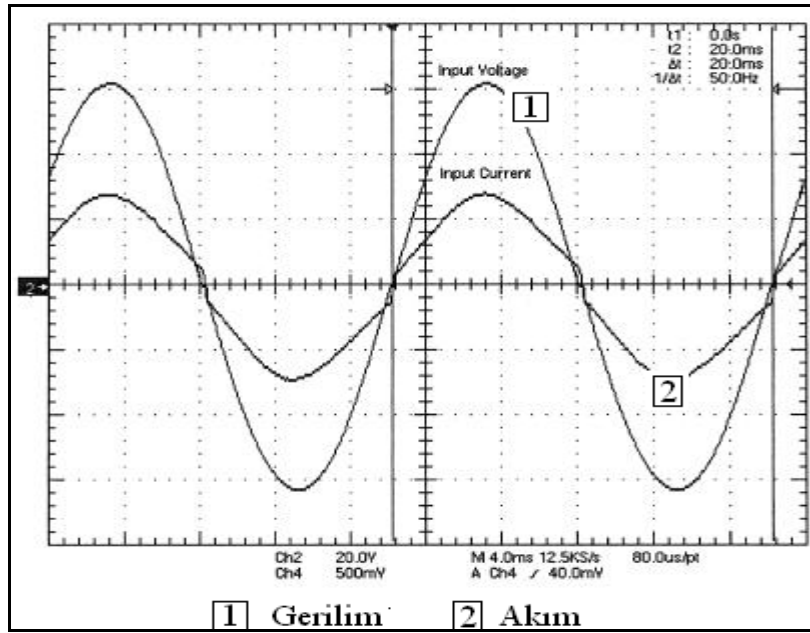
Şekil 7.3’de predictive sayısal kontrollü PFC devresi gösterilmektedir. Görev saykılı predictive algoritma ile üretilir. Doğrultulmuş gerilim V_d , tepe değeri ve sıfır geçiş noktası için ölçülür. Doğrultulmuş gerilimin tepe değeri predictive algoritmada kullanılır. Referans akımı i_{ref} ise çarpma ünitesinin çıkışında elde edilir. Bunun genliği gerilim döngüsündeki PID kontrolörün çıkışı tarafından belirlenir. Akımın fazı ve sinüsoidal dalga formu ise sıfır geçiş sinyali ve sinüs look-up tablosu tarafından belirlenir. Çıkış gerilimi V_c , PID regülatörü kullanarak kapalı döngü sistemi ile kontrol edilir. Bu sayısal kontrol sisteminde geri besleme sinyali V_c ’dir.

Sayısal kontrol sisteminin çıkışı anahtarlama elemanının gate sinyalıdır. Sonuç olarak görev saykıl hesabında akım döngüsüne ihtiyaç yoktur. Tüm görev saykılı hesabı predictive algoritma kullanılarak bir yarım periyot süresince hesaplanır.

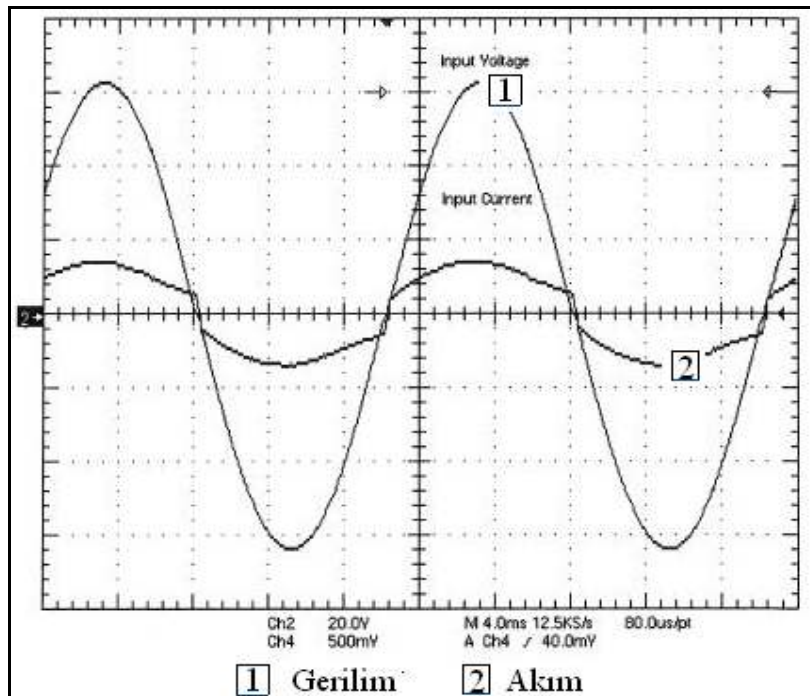


Şekil 7.3. Simulink predictive boost PFC devre şeması

PFC uygulamalarında gerilim döngüsünün band genişliği hat frekansının iki katı olan 100 Hz'den oldukça küçük seçilmelidir. Aksi takdirde bobin akımı dalga şeklinde bozulma olacağından harmonik akımları artar. Gerilim döngüsündeki örnekleme frekansı 6.4 kHz seçilmelidir. Gerilim döngüsündeki band genişliği de 10 Hz seçilir [1, 30]. Kaynak olarak kullanılan bu makaleden [1] alınan uygulama sonuçları Şekil 7.4 ve Şekil 7.5 de gösterilmiştir. 400W için simülasyonda elde edilen THD değeri % 2,29, 200W için ise %6,05 olarak verilmiştir.

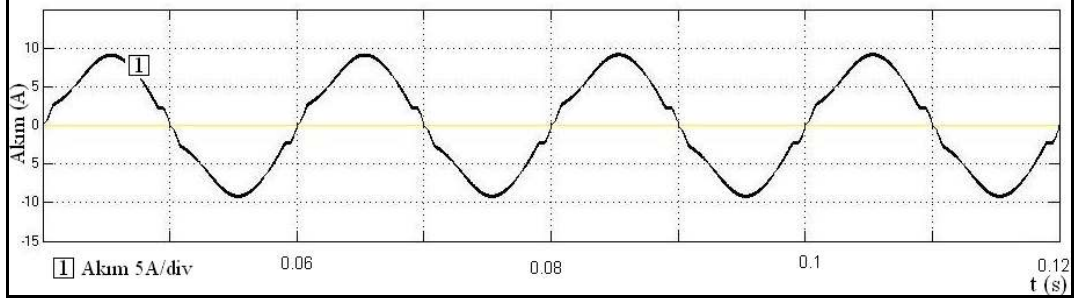


Şekil 7.4. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=45V$, $P_{\text{çıkış}}=400W$, $PF=0,997$, $THD=\%7,3$)[30]

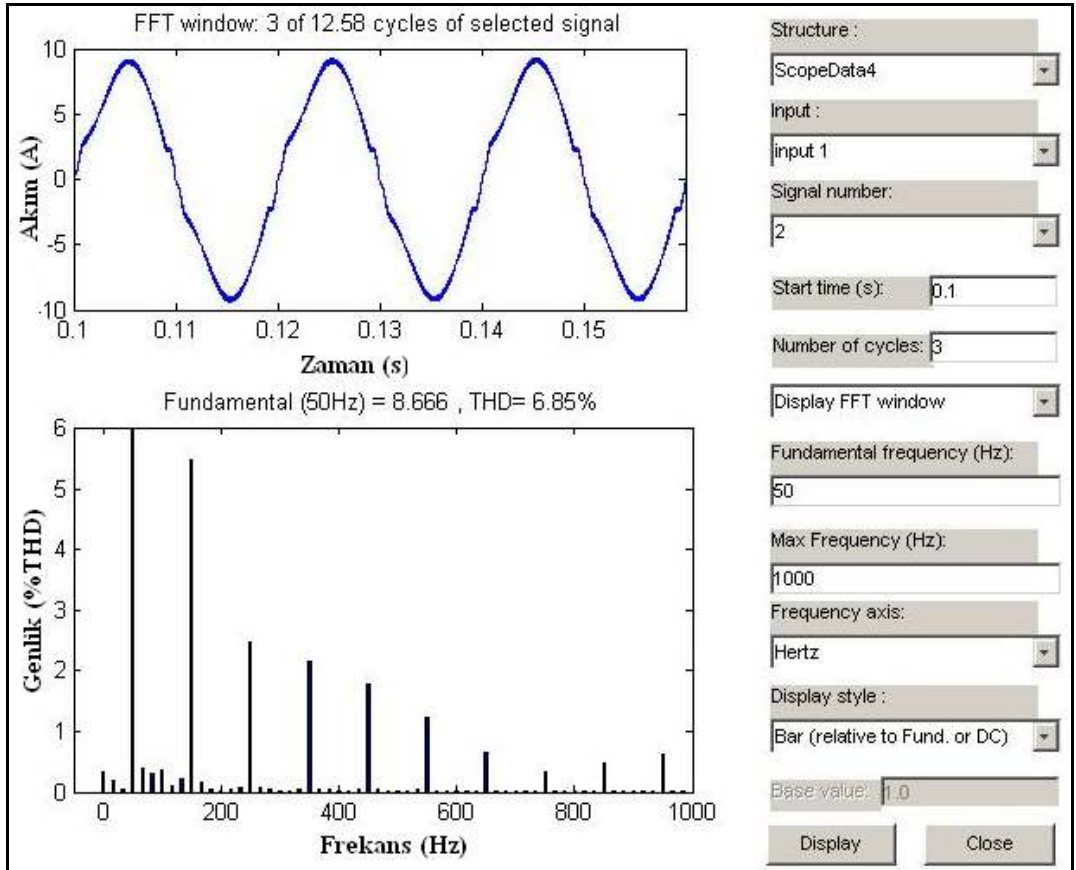


Şekil 7.5. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=45V$, $P_{\text{çıkış}}=200W$, $PF=0,991$, $THD=\%13,2$)[30]

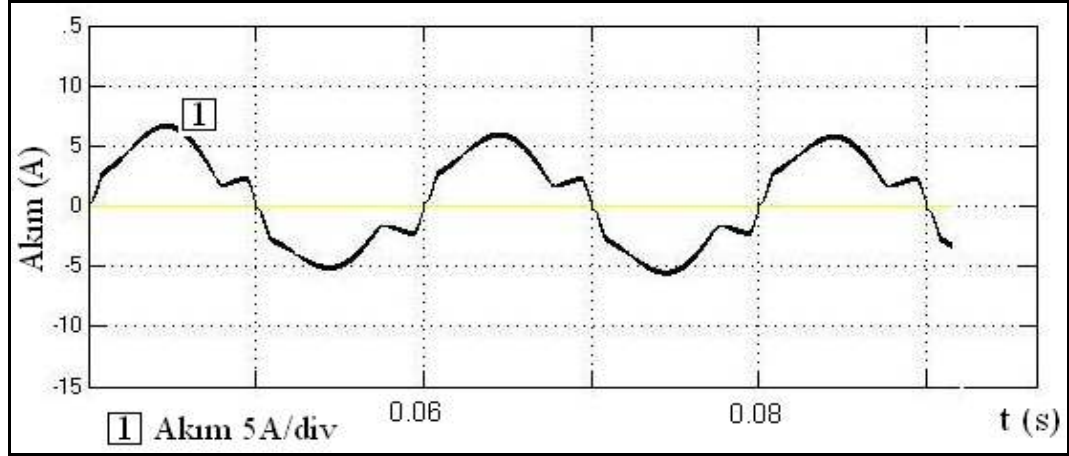
Buradaki yaklaşım esas alınarak interleaved boost PFC devresinin simülasyon çalışması yapılmış ve aşağıdaki sonuçlar elde edilmiştir (Şekil 7.6-7.9).



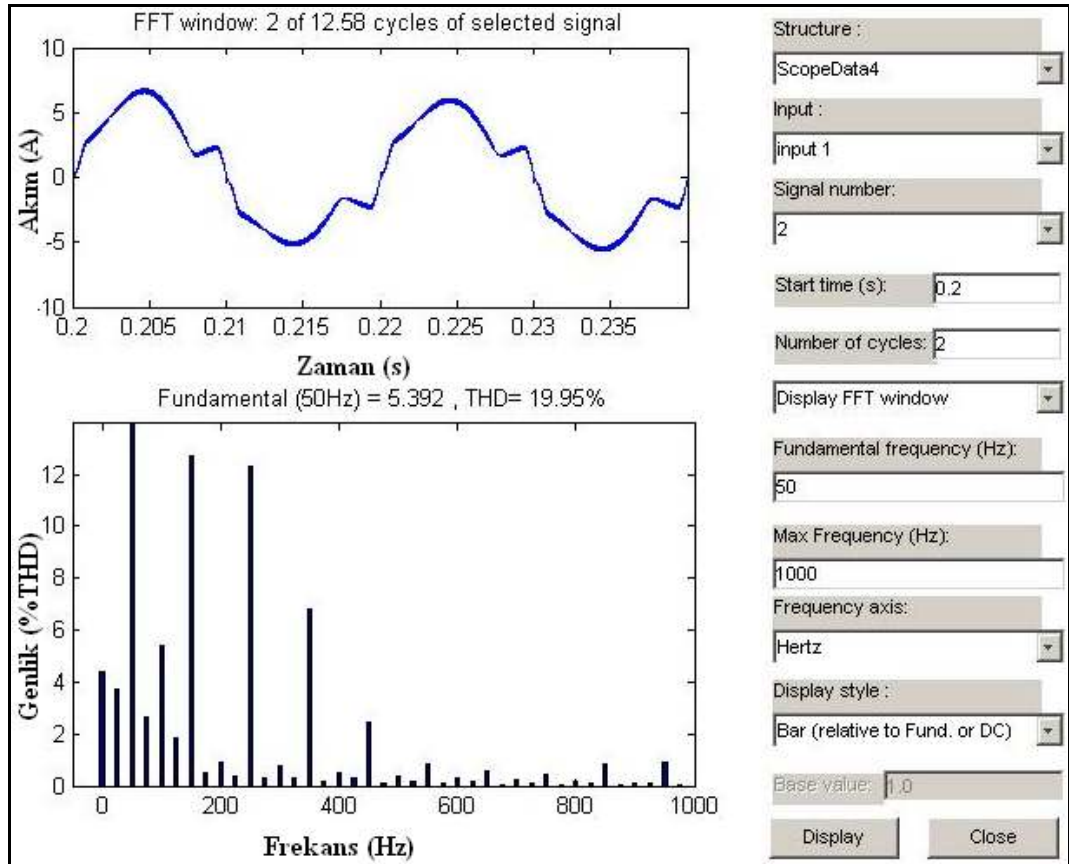
Şekil 7.6. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $THD=\%6,85$)



Şekil 7.7. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$)



Şekil 7.8. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=200W$, $THD=\%19,95$)



Şekil 7.9. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=200W$, $THD=\%19,95$)

7.4. Sonuçların Değerlendirilmesi

Predictive strateji temel alınarak yapılan interleaved boost PFC devresinin simülasyon sonuçları incelendiğinde özellikle sıfır geçişlerinde çok fazla bozulma olduğu görülmektedir. Simülasyon sonuçları mevcut stratejide herhangi bir iyileştirme ya da değişiklik yapılmadan alınan sonuçlardır (Çizelge 7.1). Referans alınan akım sensörsüz tek anahtar olan boost predictive yapıda uygulama sonuçlarına bakıldığında sıfır geçişlerinde aynı bozulmaların olduğu görülmektedir. Bir sonraki bölümde sıfır geçişlerindeki bozulmalar için yeni bir yaklaşım geliştirilmiştir.

Çizelge 7.1. Yüke göre THD sonuçları

	Boost Akım Algılayarak (fs=20kHz) %THD		Interleaved Boost Akım Algılayarak (fs=20kHz) %THD		Predictive Boost (fs=160kHz) %THD (Referans)		Predictive Interleaved Boost (fs=20kHz) %THD	
Güç	Sim.	Uyg.	Sim.	Uyg.	Sim.	Uyg.	Sim.	Uyg.
175W		2,8						
200W	2,85		3,03		6,05	13,2	19,95	
325W		2,6						
400W	2,61		2,43		2,29	7,3	6,85	

8. AKIM SENSÖRSÜZ İNTERLEAVED BOOST PFC DEVRESİNDE YENİ YAKLAŞIM

Boost konvertör yapılandırması, giriş akımının sürekli olması ve en az gürültü ile istenen dalga biçiminin elde edilebilmesi nedeniyle, aktif güç faktörünün düzeltilmesinde yaygın olarak kullanılmaktadır. Boost konvertör giriş akımı, giriş akımının algılanıp referans akım dalga şekli ile karşılaştırılması ve boost konvertör güç anahtarının uygun şekilde kapatılıp açılması ile, giriş gerilimi ile doğru orantılı olarak bir referans akım dalga şekli izlemeye zorlanır. Referans akım dalga şeklinin genliği çıkış gerilimini düzenleyen bir geri bildirim denetimi ile elde edilir. Böyle bir denetim yapısındaki anahtar faktör anahtarlama zamanlarını belirlenmesi için gerekli olan hat akımının ölçülmesidir. Hat akımı ölçümü her anahtarlama frekansı periyodunda anlık olarak yapılır (örnek: sabit frekanslı tepe akım denetimi yapısı) veya bir veya birkaç anahtarlama frekansı periyodu ortalaması alınır (örnek: ortalama akım denetimi yapısı). Her durumda ölçme metodu hat akımındaki değişiklikleri hızlı bir şekilde algılamalı ve bunu bir anahtarlama periyodu içinde yapmalıdır.

Referans alınan kaynak çalışmada [31], ileri besleme PFC kontrol metodu ile sürekli akım ölçülmesini ortadan kaldırarak daha az örnekleme gerektirecek yük akımı ölçümü anlatılmaktadır. Bu denetim yöntemi, istenen giriş akımı dalga şeklinin giriş gerilimi ile doğru orantılı bir sinüs dalga olarak önceden bilindiği saptaması ile denetim yapısı içerisinde dahili olarak modellenenebilmesine dayanmaktadır. Sinüs dalganın dahili modeli kullanılarak, giriş frekansının iki katında bir periyodik denetim sinyali üretilir ve bu sinyal, sabit frekansta bir darbe genlik modülasyonu sinyali kullanılarak PFC anahtarlama denetiminde etki sağlar. Detaylı analizlere göre, periyodik modülasyon sinyali dilimlenmiş bir sinüs dalga şeklinde görülmektedir ve sinüs dalgası şablonu (Sinewave Template-ST) olarak tanımlanmıştır. Kararlı durumda PFC çıkış gerilimin ve giriş akım şeklinin modülasyon sinyali ile doğrusal ilişkilerinin olmadığı ayrıca çıkış gerilim dengelenmesi ve giriş güç faktörü düzeltilmesinin modülasyon sinyali genliği ve

fazının değiştirilmesi ile elde edilebildiği gösterilmiştir. Bu kararlı durum ilişkisinin temel alınması ve PFC boost konvertörün basitleştirilmiş dinamik modeli ile; algılanan PFC çıkış gerilimini, çıkış akımını ve giriş gerilimini giriş değişkenleri olarak kullanarak sinüs dalga şablon sinyali üreten doğrusal olmayan bir denetim yasası ileri sürülmektedir. Hat akımının hızlı şekilde ölçümünü gerektiren geleneksel yöntemlerin aksine, bu yöntemde, çok sayıda anahtarlama devrinin ortalamasından elde edilen filtrelenmiş yük akımı ölçümünün sağlanması yeterli olmaktadır. Denetim yasası sayısal veya analog yöntemler kullanılarak uygulanabilir ancak doğrusal olmaması nedeniyle en başarılı uygulama sayısal sistem temelli mikro denetleyici ile yapılabilir.

Yukarıda bahsedilen yaklaşım temel alınarak akım sensörsüz interleaved boost pfc için yeni bir yaklaşım geliştirilmiştir. Öncelikle referans alınan yaklaşımın detaylı açıklaması yapılmıştır.

8.1. PWM Sinyalinin Sinüs Dalga Şablonu ile Modülasyonu

Denetim stratejisi için denklemleri elde ederken, boost çeviricinin, f güç hattı frekansının çift tam katı sabit bir f_s frekansında çalıştığı varsayılmıştır.

$$f_s = 2.n.f \quad n \text{ bir tamsayıdır.} \quad (8.1)$$

Yarım bir güç devri içerisindeki anahtarlama devri sayısı k ile ifade edilir. Bir anahtarlama devrinin başlama anı t_k , $k=0,1, \dots, n-1$ ile ifade edilirse,

$$t_{k+1} = t_k + T_s \quad K=0, 1, \dots, n-2 \quad (8.2)$$

Burada $t_0 = 0$ ve T_s anahtarlama periyodudur $= (1 / f_s)$. Her k anahtarlama devrinde, S anahtarının $\{t_k, t_k + \tau_k\}$ aralığında kapalı olduğu ve $\{t_k + \tau_k, t_k + T_s\}$ aralığında açık olduğu varsayılır. Sabit frekans anahtarlama ile, boost çeviricinin anahtarın her açılma anında hat gerilimi ile aynı fazda bir sinüs dalga zarfını (envelop) takip ettiği varsayılmıştır. Ayrıca, V_c çıkış geriliminin yarım güç devrinde sabit değerde olacak şekilde C çıkış filtre kondansatörünün yeterince büyük olduğu

varsayılmıştır. S anahtarı $\{t_k, t_k + \tau_k\}$ yarım güç devri aralığında kapalı olacağından, $(t_k + \tau_k)$ anındaki hat akımı:

$$i_L(t_k + \tau_k) = i_L(t_k) + \frac{V_1}{\omega L} \{ \cos(\omega t_k) - \cos[\omega(t_k + \tau_k)] \} \quad (8.3)$$

Burada $\omega = 2\pi f$ ve V_1 giriş geriliminin tepe değeridir. $\{t_k + \tau_k, \tau_k + T_s\}$ aralığında S anahtarı açık lacağından $t_{(k+1)}$ anındaki hat akımı:

$$i_L(t_{k+1}) = i_L(t_k + \tau_k) + \frac{V_1}{\omega L} \{ \cos[\omega(t_k + \tau_k)] - \cos[\omega(t_k + T_s)] \} - \frac{V_c}{L} (T_s - \tau_k) \quad (8.4)$$

(8.3) ve (8.4) numaralı eşitlikleri bir araya getirerek:

$$i_L(t_{k+1}) = i_L(t_k) + \frac{V_1}{\omega L} \{ \cos(\omega t_k) - \cos[\omega(t_k + T_s)] \} - \frac{V_c}{L} (T_s - \tau_k) \quad (8.5)$$

(8.5) nolu eşitlikten, görev saykılı $D_k = (\tau_k/T_s)$

$$D_k = 1 - \frac{V_1}{V_c T_s \omega} \{ \cos(\omega t_k) - \cos[\omega(t_k + T_s)] \} + \frac{L}{V_c T_s} [i_L(t_{k+1}) - i_L(t_k)] \quad (8.6)$$

t_k anında hat akımının hedeflenen sinüs dalga şeklini izlediği varsayılarak:

$$i_L(t_k) = I \cdot \sin(\omega t_k) \quad (8.7)$$

t_{k+1} anında hat akımının hedeflenen sinüs dalga şeklini izlemeye devam etmesi için:

$$i_L(t_{k+1}) = I \cdot \sin[\omega(t_k + T_s)] \quad (8.8)$$

Ve istenen görev saykılı D_k :

$$D_k = 1 - \frac{1}{V_c T_s \omega} \cdot \{ V_1 [\cos(\omega t_k) - \cos(\omega(t_k + T_s))] - I X_L \{ \sin(\omega(t_k + T_s)) - \sin(\omega t_k) \} \} \quad (8.9)$$

Burada $X_L = \omega L$ hat frekansındaki hat endüktif reaktansdır. (8.9) numaralı eşitlik sadeleştirildiğinde;

$$D_k = 1 - \frac{\sin c(\frac{\omega T_s}{2})}{V_c} \cdot \{ V_1 \left[\sin(\omega(t_k + \frac{T_s}{2})) \right] - I X_L \cdot \cos \left[\omega(t_k + \frac{T_s}{2}) \right] \} \quad (8.10)$$

Burada $\sin(\varphi) = \sin(\varphi) / \varphi$ olarak ifade edilir. D_k değeri 0 ile 1 arasında olabilir.

$D_k \leq 1$ sınırlamasından yola çıkarak:

$$\frac{I X_L}{V_1} \leq \tan[\omega(t_k + \frac{T_s}{2})] \quad (8.11)$$

En kötü eşitsizlik durumu olan $t_k = 0$ anında:

$$\frac{I X_L}{V_1} \leq \tan[(\frac{\omega T_s}{2})] \quad (8.12)$$

(8.12) numaralı eşitsizlikten yola çıkarak, hat akımının yarım güç devrinin başında ideal bir sinüs dalgayı takip edebilmesi için, elde edilmek istenen I akımı ve X_L , T_s anahtarlama periyoduna göre yeterince küçük değerlerde olmalıdır. Seçilen I ve X_L değerleri ile (8.12) numaralı eşitlik sağlanamadığı durumda, hat akımı anlık değerinin istenen sinüs dalga akımı değeri ile eşit duruma geldiği t_m anına kadar D_k görev saykılı değerinin 1 olarak ayarlanması (S anahtarının açık olması) ile, istenen sinüs dalga şeklinin takip edilebilmesi bir miktar tepe distorsiyonları ile mümkün olabilmektedir. Bu durum aşağıdaki eşitlikle ifade edilebilir:

$$i_L(t_m) = I \cdot \sin(\omega t_m) \quad (8.13)$$

t_m için aşağıdaki ifade yazılabilir:

$$I \cdot \sin(\omega t_m) = i_m(0) + \frac{V_1}{\omega L} [1 - \cos(\omega t_m)] \quad (8.14)$$

$i_L(0) = 0$ durumu için (8.14) numaralı eşitlik sadeleştirildiğinde:

$$\omega t_m = 2 \cdot \tan^{-1} \left(\frac{I \cdot X_L}{V_1} \right) \quad (8.15)$$

Sonuçta, görev saykıl sinyali aşağıdaki şekilde ifade edilir:

$$D'_k = 1 - \frac{\sin c\left(\frac{\omega T_s}{2}\right)}{V_c} \cdot \left\{ V_1 \cdot \sin \left[\omega \left(t_k + \frac{T_s}{2} \right) \right] - I \cdot X_L \cdot \cos \left[\omega \left(t_k + \frac{T_s}{2} \right) \right] \right\}$$

$$\omega t_m \leq \omega t_k \leq \pi - \omega T_s \quad (8.16)$$

(8.12) numaralı eşitsizlik ile oluşan tepe distorsiyonları referans makalede [31] öne sürülen kontrol tekniğine özel bir durum olmayıp, boost konvertör yapılandırmasını kullanan bütün PFC'ler için ortak bir durumdur. $D_k \geq 0$ sınırlaması sonucu:

$$\sqrt{V_1^2 + (I \cdot X_L)^2} \cdot \sin \left[\omega \left(t_k + \frac{T_s}{2} \right) - \varphi \right] \leq \frac{V_c}{\sin c\left(\frac{\omega T_s}{2}\right)} \quad (8.17)$$

$$0 \leq \omega t_k \leq \pi - \omega T_s \quad \text{ve} \quad \varphi = \tan^{-1} \left(\frac{I \cdot X_L}{V_1} \right)$$

(8.17) eşitsizliği aşağıdaki şekilde sadeleştirilebilir:

$$\sqrt{V_1^2 + (I.X_L)^2} \leq \frac{V_c}{\sin c\left(\frac{\omega.T_s}{2}\right)} \quad \varphi = \frac{\pi - \omega.T_s}{2} \quad (8.18)$$

$$\sqrt{V_1^2 + (I.X_L)^2} \sin\left(\frac{\omega.T_s}{2} + \varphi\right) \leq \frac{V_c}{\sin c\left(\frac{\omega.T_s}{2}\right)}, \quad \frac{\pi - \omega.T_s}{2} \leq \varphi \leq \frac{\pi}{2} \quad (8.19)$$

(8.18) durumu istenen bir çıkış gücü değerinde, çıkış gerilimi için minimum bir sınır değer ve istenen bir çıkış gerilimi değerinde, çıkış gücü için maksimum bir sınır değer sağlar. (8.18) durumu birçok pratik PFC’de uygulanabilirken, (8.19) durumu tipik olarak çıkış geriliminin giriş gerilimine oranının yüksek olduğu, düşük anahtarlama frekanslı ve yüksek endüktanslı PFC’lere uygulanabilir.

8.2. Genlik ve Faz Denetimi

(8.16) numaralı denklemde ikinci eşitlik tekrar yazıldığında:

$$D'_k = 1 - \frac{\sin c\left(\frac{\omega.T_s}{2}\right)}{V_o} \left\{ \left[V_1 \cdot \cos\left(\frac{\omega.T_s}{2}\right) + I.X_L \cdot \sin\left(\frac{\omega.T_s}{2}\right) \right] \cdot \sin(\omega.t_k) - \left[I.X_L \cdot \cos\left(\frac{\omega.T_s}{2}\right) - V_1 \cdot \sin\left(\frac{\omega.T_s}{2}\right) \right] \cdot \cos(\omega.t_k) \right\}$$

$$\omega.t_m \leq \omega.t_k \leq \pi - \omega.T_s \quad (8.20)$$

(8.20) numaralı denklemden, sinüs dalga şablonu ile modüle edilen PWM kullanılarak, kararlı durumda güç faktörünün düzeltilmesi sağlanabilir. Burada modülasyon görev saykılı aşağıdaki şekilde ifade edilebilir [31-33]:

$$D'_k = 1 - [k_s \cdot \sin(\omega.t_k) - k_c \cdot \cos(\omega.t_k)] \quad (8.21)$$

$$\omega.t_m \leq \omega.t_k \leq \pi - \omega.T_s$$

Burada k_s ve k_c parametreleri V_1 , V_c , I ve devre parametreleri olan X_L , ω ve T_s değişkenlerinin fonksiyonudur. k_s ve k_c parametrelerinin V_1 , V_c , ve I değerlerinin fonksiyonu olarak ayarlanması ile güç faktörünün düzeltilmesi sağlanabilir. Görev saykılı genliği ve fazının değiştirilmesi k_s ve k_c değerlerinin değiştirilmesi ile sağlanır. Görev saykılı denetim sinyali (8.16), zaman skalasında sadece hat frekansının iki katında pozitif değerler alabilen bir pseudo-vector olduğundan, k_s ve k_c parametreleri PFC boost konvertörü vektör denetim parametreleri olarak değerlendirilebilir.

8.2.1. Kararlı durum karakteristikleri

k_s ve k_c denetim parametrelerinin belirlenmesi, algılanan çıkış gerilimi V_c ve istenen hat akımı tepe değeri I kullanılan (8.16) numaralı denklemi temel alan bir denetim yasası ile sağlanır. (8.16) numaralı denklemdeki ikinci eşitliğin genişletilmesi ile kararlı durumda aşağıdaki denklemin elde edilebileceği açıkça görülebilir:

$$\begin{bmatrix} k_s \\ k_c \end{bmatrix} = \frac{\sin c(\frac{\omega T_s}{2})}{V_c} \begin{bmatrix} \cos(\frac{\omega T_s}{2}) & \sin(\frac{\omega T_s}{2}) \\ -\sin(\frac{\omega T_s}{2}) & \cos(\frac{\omega T_s}{2}) \end{bmatrix} \begin{bmatrix} V_1 \\ I.X_L \end{bmatrix} \quad (8.22)$$

Birim güç faktöründe, PFC giriş ve çıkışı arasındaki güç dengesi ilişkisi kullanılarak:

$$V_1.I = 2 \cdot \left(\frac{V_c^2}{R_y} + P_k \right) \quad R_y = \frac{V_c}{I_c} \quad (8.23)$$

Burada R_y eşdeğer yük resistansı ve P_k PFC boost konvertördeki güç kaybıdır. Güç kayıplarının çıkış gücünün bir oranı olduğu yakınlştırması ile

$$P_k \cong k_k.V_c.I_c \quad (8.24)$$

Ve (8.24) numaralı denklemin (8.23) numaralı denklemde yerleştirilmesi ve sonucun (8.22) numaralı denklemde kullanılması ile

$$\begin{bmatrix} k_s \\ k_c \end{bmatrix} = \begin{bmatrix} \sin c(\omega.T_s) & \cos c(\omega.T_s) \\ -\cos c(\omega.T_s) & \sin c(\omega.T_s) \end{bmatrix} \cdot \begin{bmatrix} \frac{V_1}{V_c} \\ \frac{2.X_L(1+k_k)}{R_y} \cdot \frac{V_c}{V_1} \end{bmatrix} \quad (8.25)$$

Burada,

$$\cos(\omega.T_s) = \frac{1 - \cos(\omega.T_s)}{\omega.T_s} \quad (8.26)$$

Yeteri kadar yüksek anahtarlama frekan~~ı~~ $\omega.T_s \approx 0$ için (8.23) numaralı denklem aşağıdaki şekilde yuvarlanabilir:

$$\begin{bmatrix} k_s \\ k_c \end{bmatrix} = \begin{bmatrix} 1 & \frac{\omega.T_s}{2} \\ -\frac{\omega.T_s}{2} & 1 \end{bmatrix} \cdot \begin{bmatrix} \frac{V_1}{V_c} \\ \frac{2.X_L(1+k_k)}{R_y} \cdot \frac{V_c}{V_1} \end{bmatrix} \quad (8.27)$$

Burada R_y değeri uygun şekilde büyük olduğunda k_c nin pozitif ya da negatif değerler alacağı varsayılarak, ST sinyalinin giriş dalga şeklinin önünde veya arkasında kalacağı sonucu ortaya çıkacaktır. Ayrıca R_y değeri uygun şekilde büyük olduğunda, (V_c / R_y) değerinin k_s üzerindeki etkisi ihmal edilerek (8.27) numaralı denklem aşağıdaki şekilde yazılabilir:

$$\begin{bmatrix} k_s \\ k_c \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -\frac{\omega.T_s}{2} & 1 \end{bmatrix} \cdot \begin{bmatrix} \frac{V_1}{V_c} \\ \frac{2.X_L(1+k_k)}{R_y} \cdot \frac{V_c}{V_1} \end{bmatrix} \quad (8.28)$$

Bu durumda k_s sadece $(1/V_c)$ değerinden etkilenirken, k_c hem $(1/V_c)$ hem de (V_c/R_y) değerinden etkilenmektedir.

8.2.2. Denetim stratejisi

(8.25) numaralı denklem ve yukarıda gösterilen basitleştirilmiş model temel alınarak, V_c gerilimini V_{ref} referans değerinde dengelemek amacıyla PI denetim fonksiyonu içeren, doğrusal almayan bir denetim yasası aşağıdaki şekilde tanımlanabilir:

$$\begin{bmatrix} k_s \\ k_c \end{bmatrix} = \begin{bmatrix} \sin(\omega T_s) & \cos(\omega T_s) \\ -\cos(\omega T_s) & \sin(\omega T_s) \end{bmatrix} \begin{bmatrix} \frac{V_1}{V_{ref} + V_{err}} \\ \frac{2.X_L(1+k_k)}{R_y} \cdot \frac{V_{ref} + V_{err}}{V_1} \end{bmatrix} \quad (8.29)$$

$$V_{err} = (V_{ref} - V_c) \left(K_p + \frac{K_i}{s} \right) \quad (8.30)$$

K_p doğru orantı, K_i ise integral kazançları parametreleri çıkış gerilim regülasyonunu etkileyecek parametrelerdir. k_k parametresi çıkış çalışma akımı ve gerilimine bağlı bir değişken olmasına karşın, birçok pratik uygulamada denetim performansına etkisinin ihmal edilecek düzeyde olması nedeniyle sabit olarak seçilmektedir. İleri besleme bileşeni, verilen bir yük durumuna karşılık gelen k_s ve k_c değerlerini hesaplar. R_y , eşdeğer yük direncini kullanır. Burada R_y , V_c ve I_c değerlerinin algılanması ve (8.23) numaralı denklem kullanılarak elde edilir. Geri besleme bileşeni algılanan çıkış gerilimi V_c ile belirlenen referans değer arasındaki hatayı hesaplar. k_s ve k_c değerlerinin tekrar ayarlanması için, hata değerini PI denetim döngüsü ile işler. Örnek olarak, yükte bir değişiklik olması durumunda, k_s ve k_c değerleri yeni yük değerine uygun olarak hemen yeni değerler alırlar. PI denetim döngüsü k_s ve k_c parametrelerini küçük artırımlarla yavaş şekilde final değerlerine gelecek şekilde değişmesini sağlar. İleri besleme ve geribesleme bileşenlerinin uygun şekilde kullanımı ile kapalı döngü sistemin hızlı tepkimeler elde edecek

şekilde kararlılığı arttırılmış olur. Ayrıca, çıkış gerilimi V_c , ve yük akımı I_c parametrelerine ek olarak giriş tepe gerilimi V_1 parametresi denetim yasasında girdi olarak kullanılmaktadır. Geleneksel PFC denetim yapılarının aksine, referans alınan denetim yasası anahtarlama işleminin denetimi için giriş akım sinyalinin anlık değerinin ölçülmesine gerek duymamaktadır. Çıkış akım sinyali I_c değeri, eşdeğer yük direncinin (8.29) numaralı denklemde gösterilen denetim yasası ile hesaplanması için gereklidir. I_c değeri, çıkış akımının doğrudan ölçülmesi veya PFC boost konvertör diyot akımının belli sayıdaki anahtarlama döngüsündeki ortalamasının alınması ile elde edilebilir. Kararlılık toleransı ve PFC tepkisinin hızı, K_p ve K_i PI kazançlarının ve I_c ölçümündeki zaman sabiti değerinin uygun seçilmesi ile ayarlanabilir.

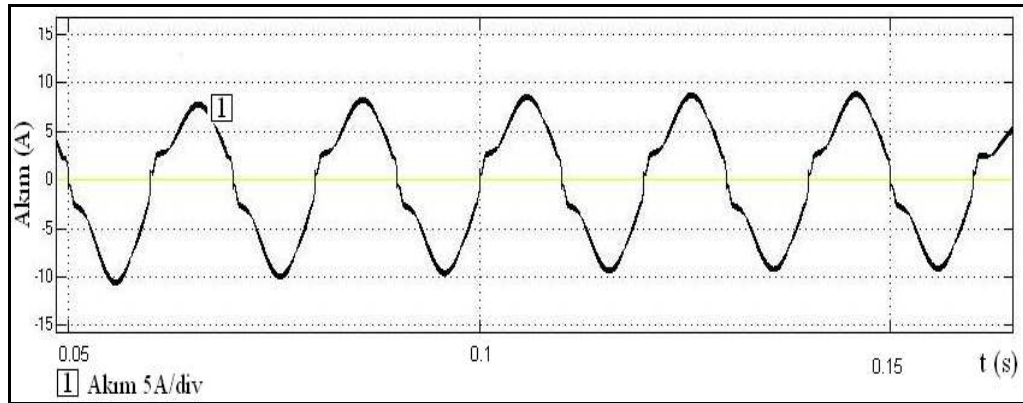
(8.29) numaralı denetim yasası kullanılarak interleaved boost PFC yapısının denetlenmesi simüle edilmiş ve simülasyon sonuçları gösterilmiştir.

8.3. Interleaved Boost PFC’de Adaptif Katsayı Uygulaması ve Simülasyon Sonuçları

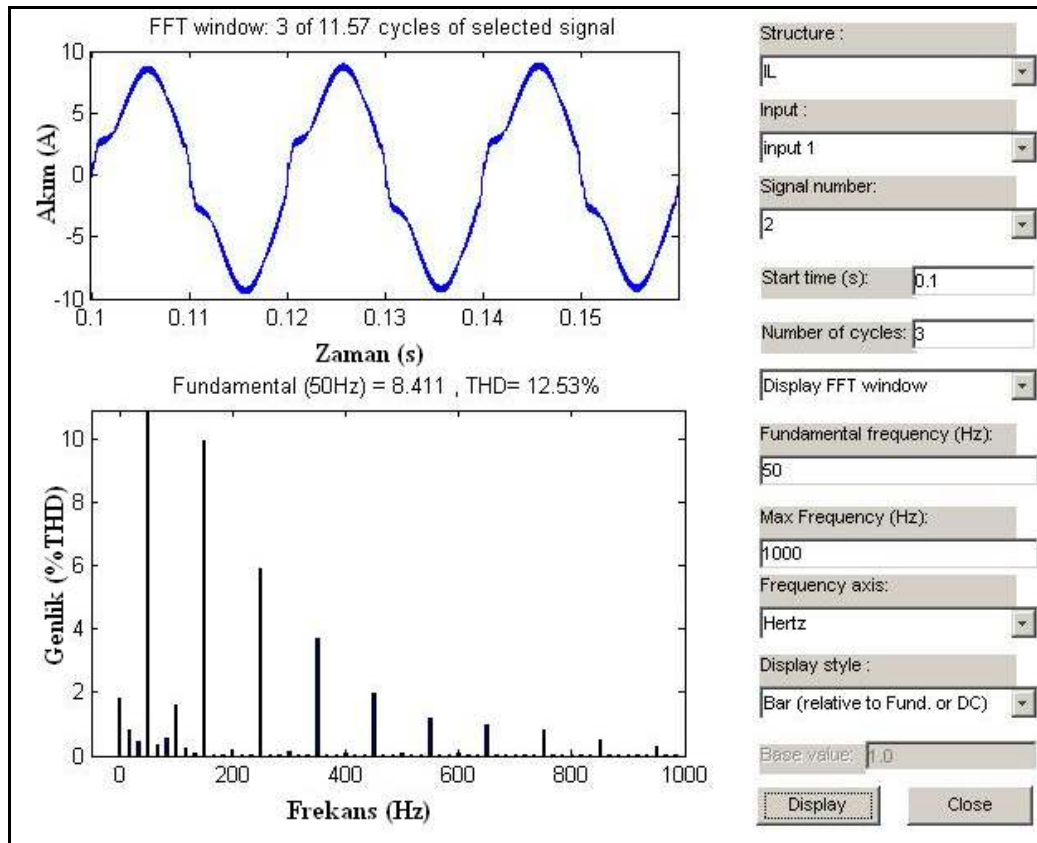
$$D'_k = 1 - [k_s \cdot \sin(\omega t_k) - k_c \cdot \cos(\omega t_k)] \quad (8.31)$$

$$D'_k = d_1(k) + d_2(k) \quad (8.32)$$

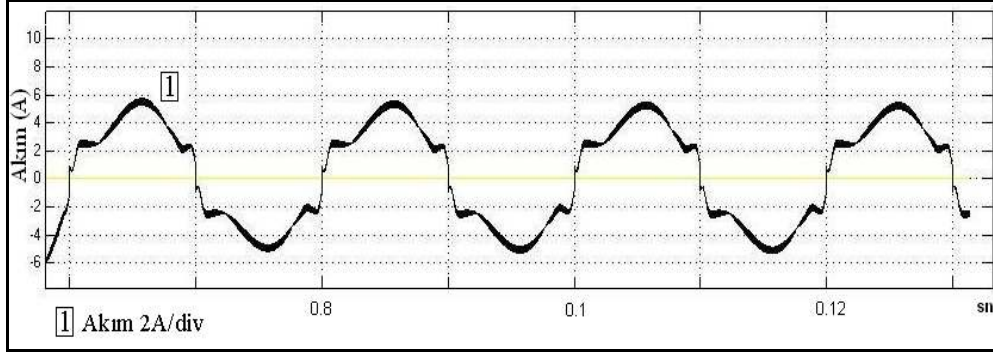
Yukarıdaki yaklaşım referans alınarak (8.31) 400W ve 200W çıkış gücü için interleaved boost PFC devresinin simülasyonu yapılmıştır. Simülasyon sonuçları incelendiğinde farklı yüklerde sıfır geçişlerinde bozulmalar olduğu ve dolayısıyla bunun da THD’yi etkilediği gözlemlenmiştir (Şekil 8.1- 8.4).



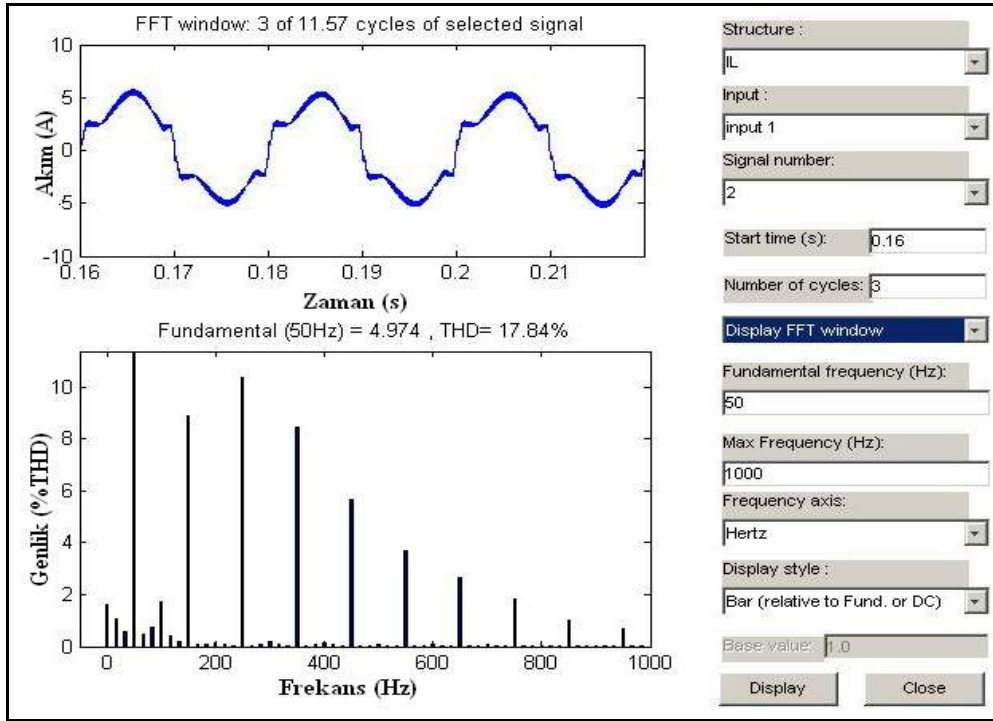
Şekil 8.1. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $THD=\%12,53$)



Şekil 8.2. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$)



Şekil 8.3. Giriş akımı dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=200W$, $THD=\%17,84$)



Şekil 8.4. Giriş akımının harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$)

Sıfır geçişlerindeki bozulmaları minimize etmek amacıyla yeni bir yaklaşım geliştirilmiş ve bu teknik interleaved boost PFC devresine uygulanmıştır. Mevcut sistemde k_s ve k_c parametrelerinin V_1 , V_c , ve I değerlerinin fonksiyonu olarak ayarlanması ile güç faktörünün düzeltilmesi sağlanmaktaydı. (8.32) ile ifade edilen d_1 yani sinüs bileşeni kararlı durum için yeterli olsa da d_2 yani kosinüs bileşeni birim güç faktörü elde etmek için gereklidir. Bu yapı predictive algoritmanın da temelini oluşturmaktadır. d_2 'nin değeri doğrudan gerilim beslemesiyle ilişkilidir.

Referans akımının genliği PI regülatörü tarafından belirlenir. d_2 bileşini çıkış gerilimi regülasyonu dışında ayrıca akımın sinüs formunda olmasını garanti eder. d_2 bileşenindeki k_c katsayısını; yük, bobin, V_{ref} , V_1 ve PI çıkışı etkilemektedir (8.32).

$$k_c = \frac{2.X_L}{R_y} \cdot \frac{V_{ref} + V_{err}}{V_1} \quad (8.33)$$

Temel hedef sıfır geçişlerinde özellikle akım yükselirken ve düşerken anahtarlama süresi azaltılarak bozulmaların engellenmesidir. d_1 bileşenindeki sinüsün genliğine bağlı olarak d_2 bileşeninin genliği birim güç faktörü elde etmek için en uygun değere ayarlanmaktadır. Bunun için d_2 bileşeni içerisindeki formülde sabit olan endüktif reaktans (X_L) değeri değiştirilmiştir. 1500W'lık sistem için seçilen bobinin X_L değeri esas alınarak sistem için en uygun olan yeni X_L değerleri simülasyon ile belirlenmiştir. d_2 bileşenindeki PI çıkışı, V_1 , R_y değerleri sistemde değiştiğinden sabit olarak kalan sadece endüktans değeri üzerinde değişiklik yapılmıştır. Özellikle akım yükselirken akımın hızlı yükselişini engellemek amacıyla anahtarlama süresi (t_{on}) azaltılmaya çalışılmıştır.

d_1 bileşenindeki sinüsün sadece sıfır geçişlerinde k_c bileşenindeki X_L değerini değiştirmek yeterli olmamaktadır. Bozulmalar sadece sıfır geçişlerinde olduğundan akım, referans sinüsü izlemeye başladığında X_L gereken değere geri çekilmelidir. Fakat akımın yükselirken ve düşerken sinüsü izlemeye başladığı anlar farklı olduğu için d_1 bileşenindeki sinüs genliği dört bölgeye ayrılarak X_L değerleri ayarlanmıştır (Şekil 8.5).

1500W'lık sistem için parametreler

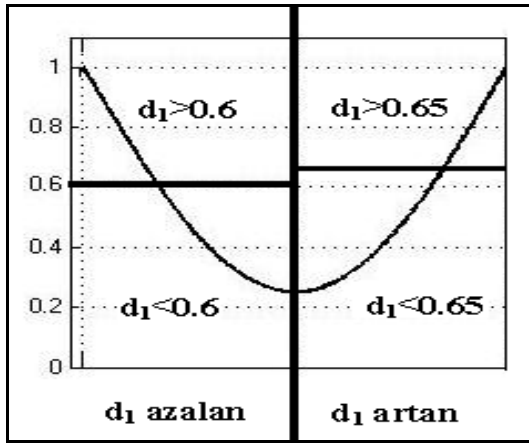
Giriş gerilimi (V_s)	: 55V – 75V
Bobin (L)	: 2mH
Kondansatör (C)	: 3000 μ F
Çıkış Gerilimi (V_c)	: 125V

Anahtarlama frekansı f_s : 20kHz

Şebeke frekansı f : 50Hz

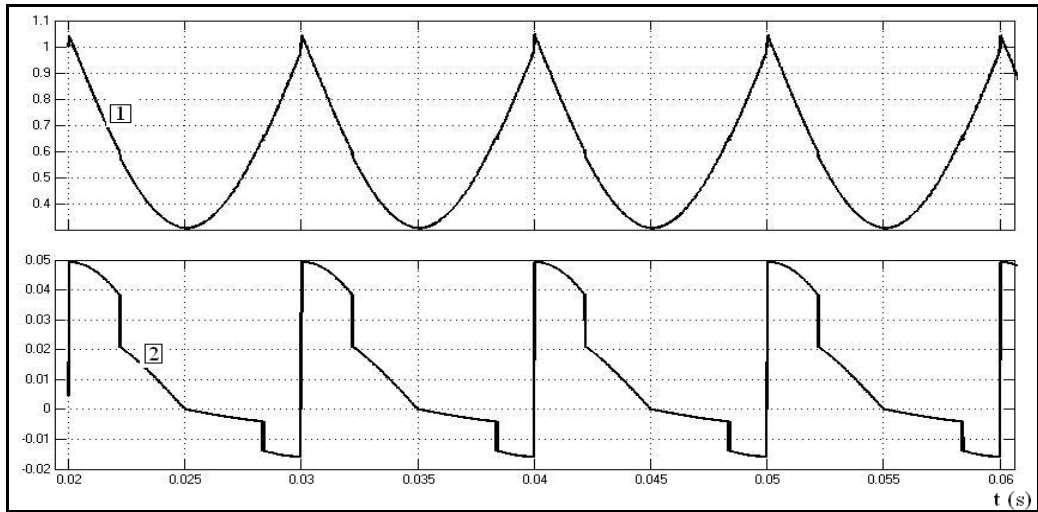
Gerilim dögüsü için

K_p : 0.1 K_i : 100 olarak hesaplanmıştır.

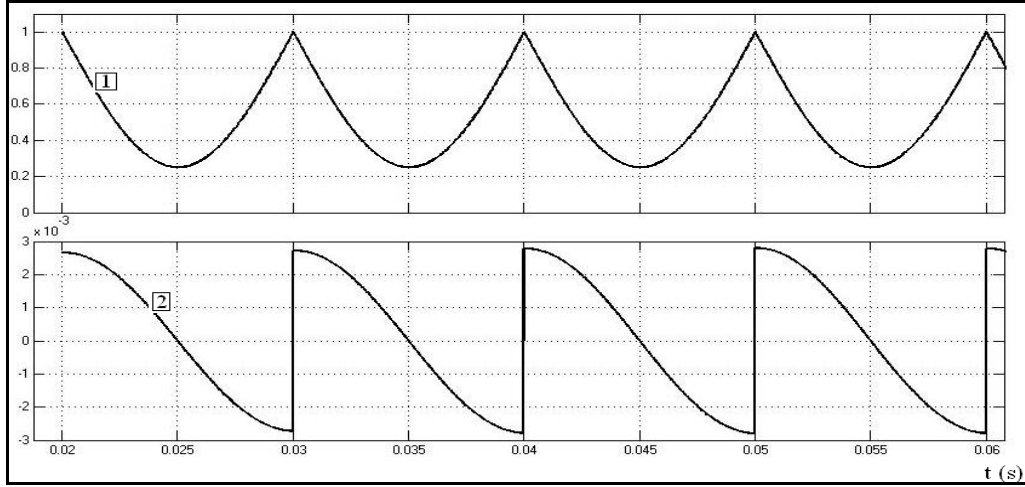


Şekil 8.5. d_1 'in dört bölge ayrımı

Şekil 8.6'da yeni yaklaşıma göre d_1 ve d_2 sinyalleri Şekil 8.7'de de iyileştirme yapılmadan önceki d_1 ve d_2 sinyalleri gösterilmektedir.

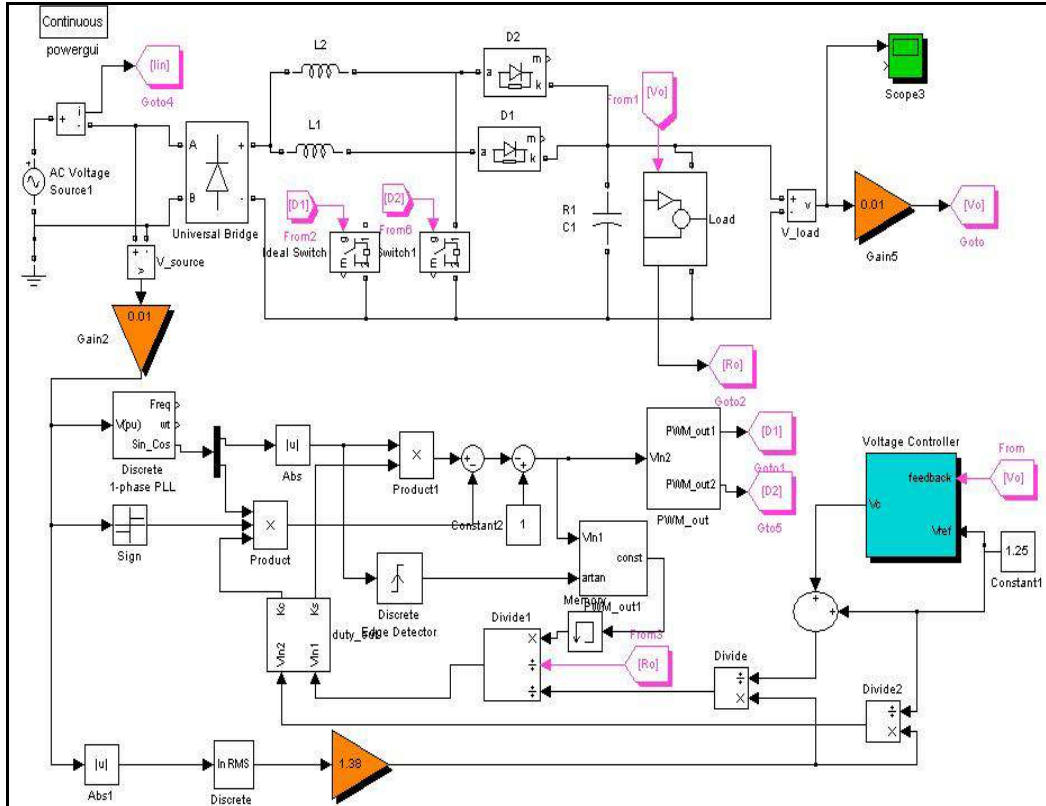


Şekil 8.6. Yeni yaklaşımda kontrol sinyalleri d_1 (1), d_2 (2)



Şekil 8.7. İyileştirme yapmadan önceki kontrol sinyalleri d_1 (1), d_2 (2)

Şekil 8.8’de sistemin Simulink devre şeması verilmiştir. Simülasyonda d_1 bileşenindeki sinüsün genliğine bağlı olarak kullanılan X_L değerleri Çizelge 8.1’de gösterilmiştir.

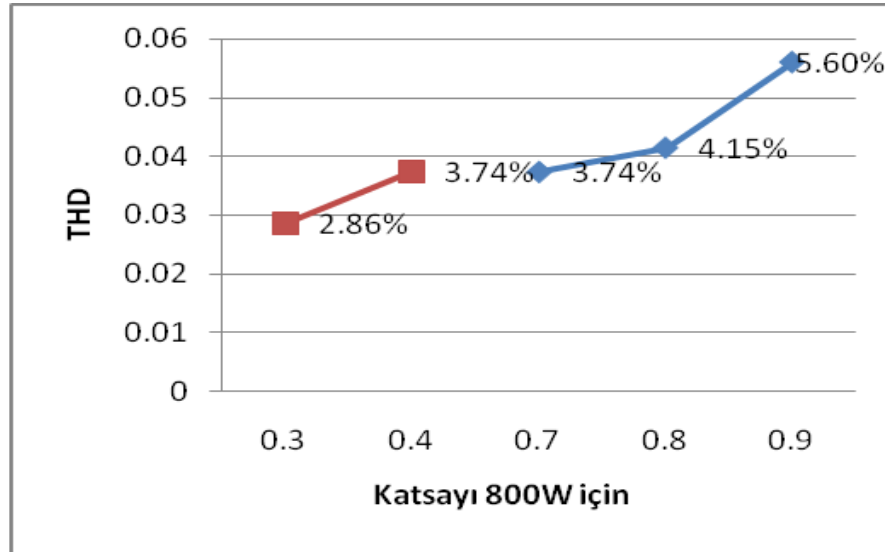


Şekil 8.8. Simulink interleaved boost PFC devre şeması

Çizelge 8.1. d_1 'in genliğine göre seçilen X_L değerleri

		Seçilen X_L değeri	400W	400W	400W	800W	800W	800W	800W	800W
d_1 azalan	$d_1 > 0,6$	0,8	0,8	0,8	0,9	0,8	0,8	0,9	0,7	0,7
	$d_1 < 0,6$	0,4	0,4	0,5	0,4	0,4	0,5	0,4	0,4	0,3
d_1 artan	$d_1 > 0,65$	0,4	0,4	0,4	0,4	0,4	0,4	0,4	0,4	0,4
	$d_1 < 0,65$	0,2	0,2	0,2	0,2	0,2	0,2	0,2	0,2	0,2
THD			5%	6,80%	3,78%	4,15%	5,51%	5,60%	3,74%	2,86%

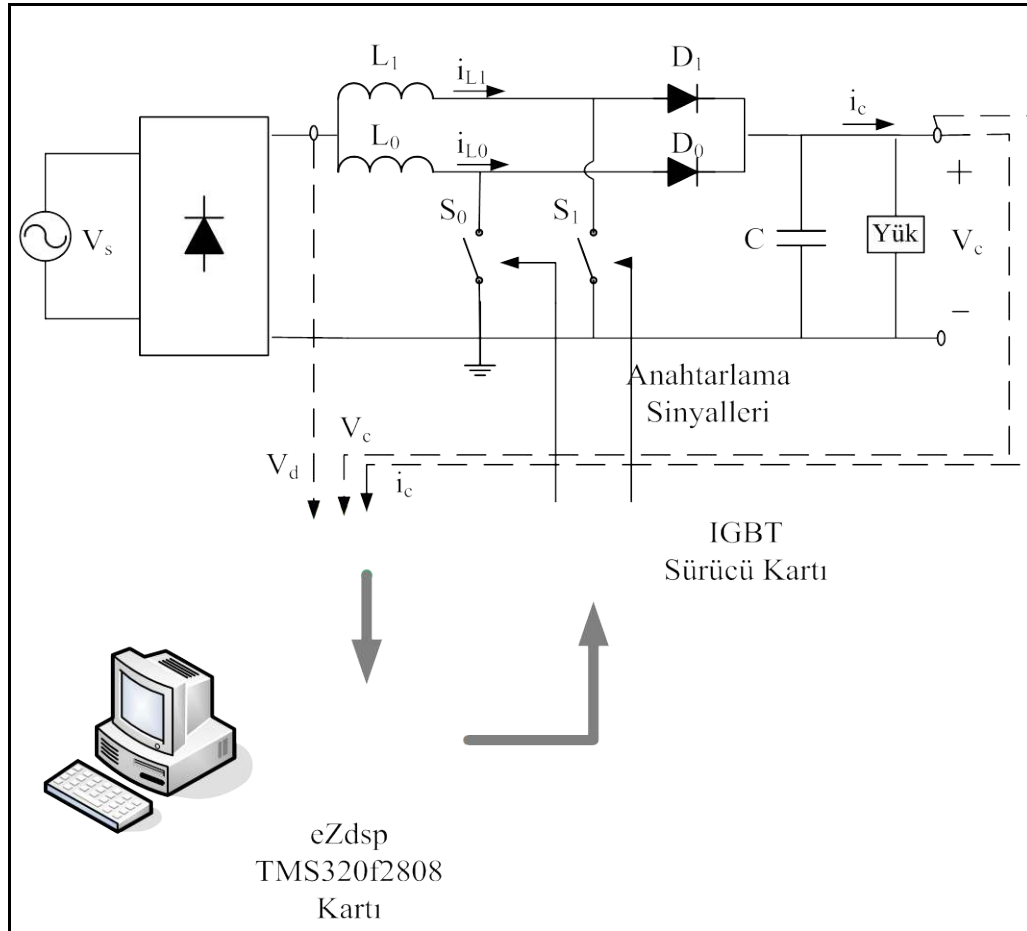
800W'lık yük değerleri için d_1 'in genliğine göre seçilen X_L değerlerinin THD'ye etkisi Şekil 8.9'da gösterilmiştir.

Şekil 8.9. d_1 'in genliğine göre 800W'lık yük için katsayı-THD eğrisi

Simülasyon sonuçları çıkış gücü 800W, 650W, 400W ve 325W olacak şekilde EK-1'de verilmiştir.

8.4. Sistemin Gerçekleştirilmesi ve Uygulama Sonuçları

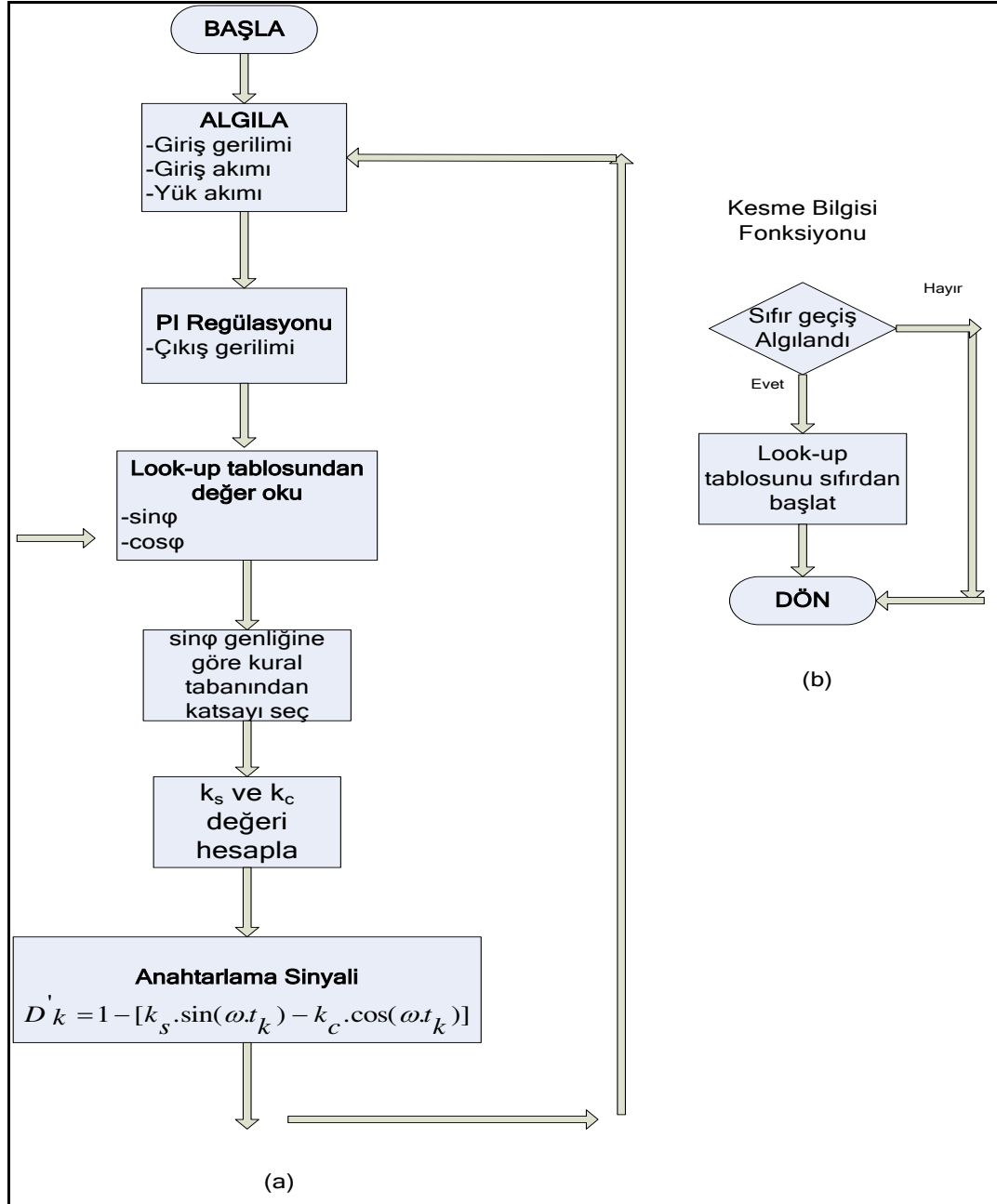
Simülasyonda belirlenen yük değerleri için THD %5'in altında elde edildikten sonra uygulama için eZdsp 2808 seti kullanılmıştır. Şekil 8.10'da tüm sistemin modeli gösterilmektedir. MATLAB içerisindeki eZdsp kütüphanesi kullanılarak simülasyondaki blokların ve tüm çalışma algoritmasının C kodu üretilmekte ve bu TMS320f2808 işlemcisi üzerine atılabilmektedir. Bunun için simülasyondaki güç devresi kaldırılır ve eZdsp 2808'in Simulink içerisindeki kütüphanesinde yer alan ADC ve PWM blokları yerleştirilir [34, 35].



Şekil 8.10. Tüm sistemin modeli

Simulink'in "build" fonksiyonu ile tüm kontrol sisteminin otomatik olarak üretilen C kodu eZdsp 2808 donanımı üzerine yüklenir [36]. Girişler için ADC modülü, çıkış

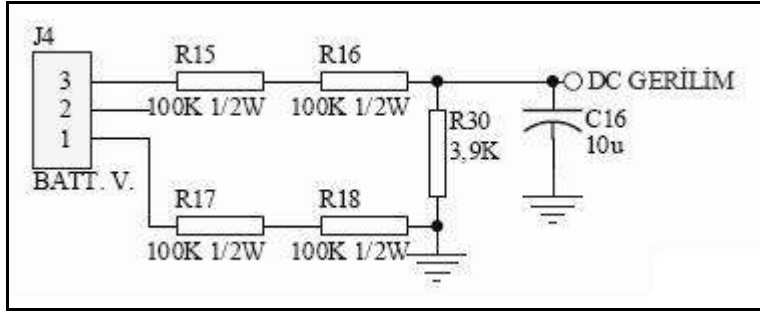
için ise PWM modülü seçilmiştir. ADC'ler için örnekleme zamanı 200ms olup tüm sistem için ise 40µs olarak ayarlanmıştır. Simülasyonda kullanılan PLL bloğu yerine uygulamada Look-up tablosu seçilmiştir. Referans sinüsü üretmek için kullanılan bu sinüs tablosunun 500 basamak değeri vardır. Her sıfır geçiş bilgisi alındığında tablo değeri sıfırdan başlatılmaktadır.



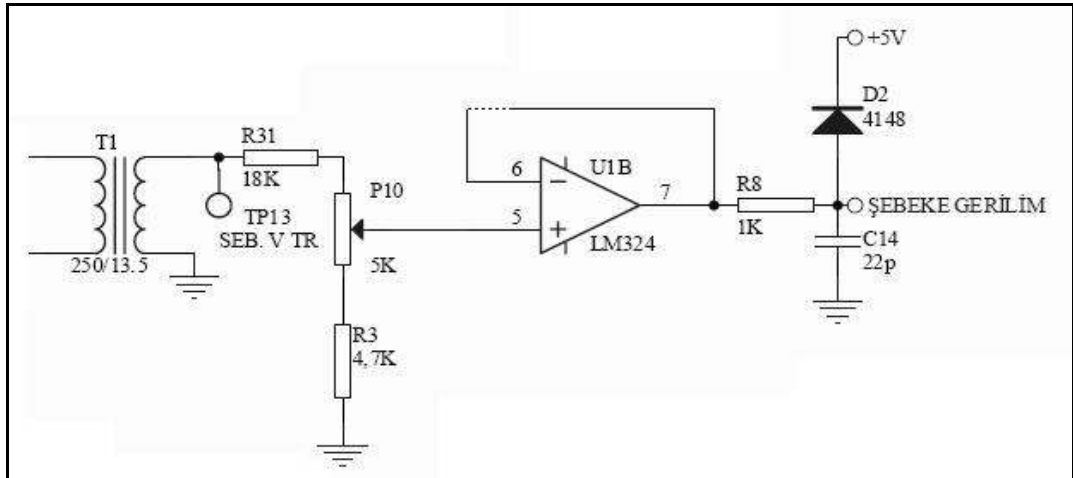
Şekil 8.11. Program akış şeması

Simulink’de TMS320f2808 için kullanılan harici kesme bloğu kodun tamamı derlendiğinde çalışmadığından koda müdahale edilmiştir. Gerekli register ayarları ve kesme geldiğinde yapılacak işlemler sonradan otomatik olarak üretilen koda eklenmiştir. Simulink ile üretilen kod, Code Composer Studio programı ile işlemci üzerine aktarılmakta ve bu program içerisinde koda müdahale edilebilmektedir. Şekil 8.11’de programın akış şeması gösterilmektedir.

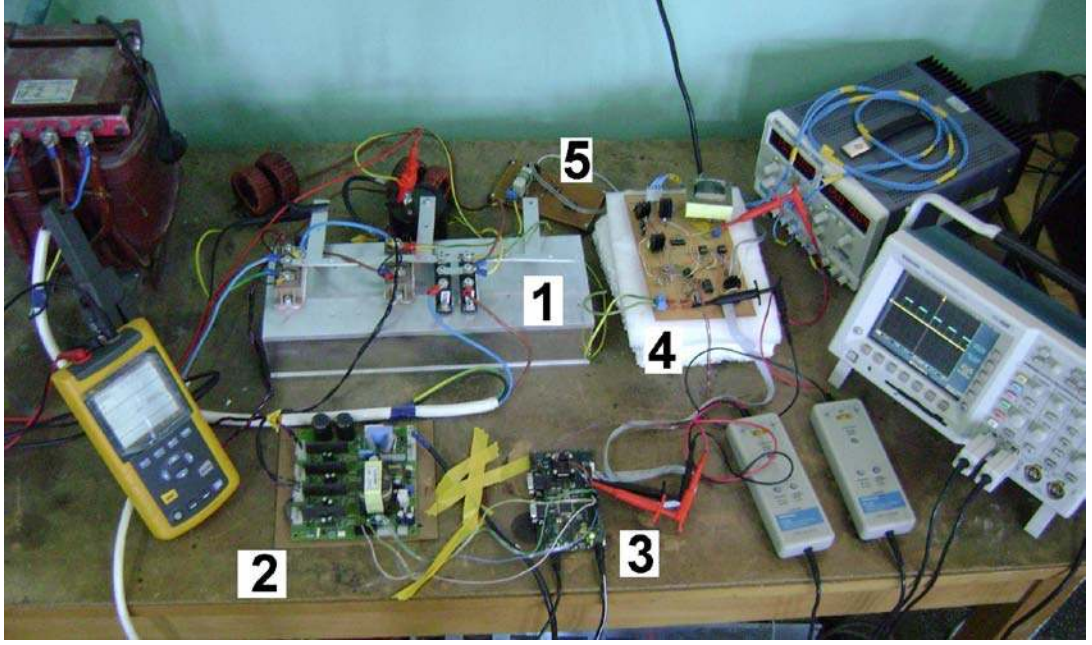
Kullanılan işlemcinin ADC ve kesme girişlerine 3 voltun üzerinde sinyal verilemediğinden çıkış gerilimi (Şekil 8.12), giriş gerilimi (Şekil 8.13), yük akımı (Şekil 8.14) ve sıfır geçişi (Şekil 8.15) algılamak için devreler kullanılmıştır. Giriş gerilimi alternatif olduğundan değerini algılamak için 1.5V’luk DA gerilim seviyesi üzerine bindirilmiştir.



Şekil 8.12. Çıkış gerilimi algılama devresi



Şekil 8.13. Giriş gerilimi algılama devresi



Şekil 8.16. Akım sensörsüz interleaved boost PFC devresi

Güç devresinde kullanılan elemanlar 1500W'lık bir sisteme göre seçilmiştir. IGBT olarak FUJI'nin 2MBI100TA 100A, 600V'luk çift modülü kullanılmıştır. Kondansatör 3000 μ F, bobin 2mH seçilmiştir. Uygulama sonuçları çıkış gücü 1300W, 975W, 800W, 650W, 400W ve 325W olacak şekilde alınmıştır. Elde edilen sonuçlar EK-2'de verilmiştir.

8.5. Sonuçların Değerlendirilmesi

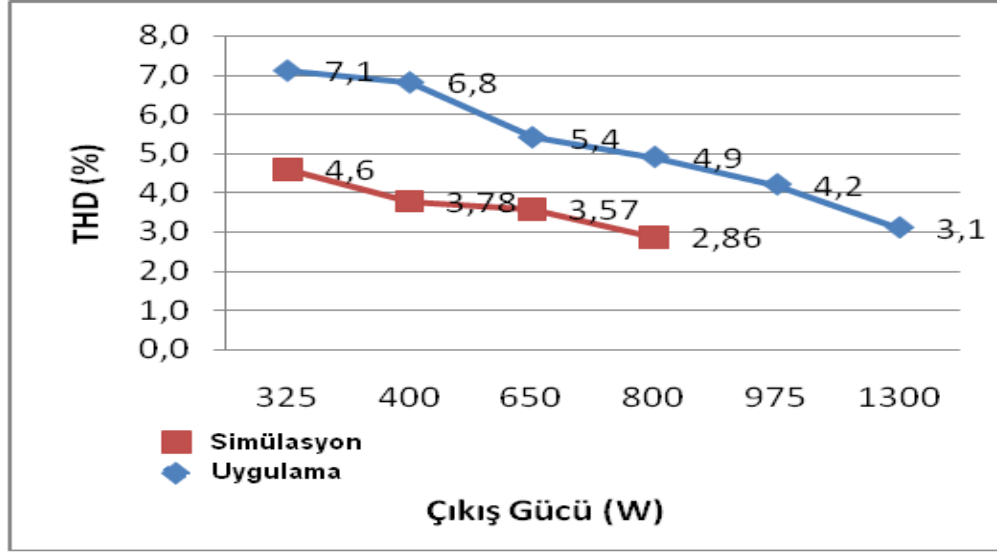
Belirlenen çıkış gücüne göre simülasyon ve uygulamada elde edilen sonuçlar Çizelge 8.2'de gösterilmektedir. Uygulamada elde edilen sonuçlar simülasyon sonuçlarına oldukça yakındır. EK-2'de verilen uygulama sonuçlarında da görüldüğü üzere şebeke frekansı 49,7Hz ile 50,25Hz arasında değişmektedir. Programda referans alınan sinüs 50Hz olduğu için uygulamada şebeke frekansı değişimlerinden dolayı THD artmaktadır. Şebeke frekansına senkron sinüs üretilirse yani bir PLL devresi algortimada kullanılırsa uygulama sonuçları simülasyon sonuçlarına daha da yaklaşacaktır. Laboratuvar koşullarında sadece giriş gerilimi 70V olacak şekilde uygulama sonuçları alınmıştır.

Güç arttıkça THD'nin düşmesi gerekmektedir. Bu 70V giriş gerilimi için hem simülasyon hem de uygulama sonuçlarında görülmektedir. 60V giriş gerilimi için simülasyon sonuçlarına bakıldığında ise çıkış gücü düştükçe THD'nin düştüğü gözlenmektedir. Bu, kullanılan katsayıların giriş gerilimi düştükçe düşük güçler için daha uygun olduğunu göstermektedir. Çünkü giriş gerilimine göre katsayılar değiştirilmemektedir.

Çizelge 8.2. Çıkış gücü ve giriş gerilimine göre simülasyon ve uygulama ile elde edilen THD değerleri

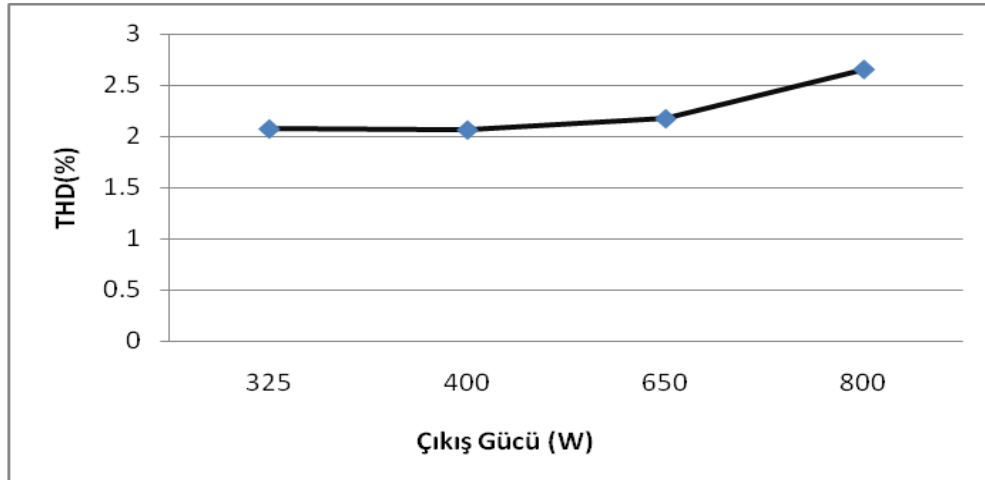
Çıkış Gücü	Giriş Gerilimi	Simülasyon Sonuçları (THD)	Uygulama Sonuçları (THD)
325 W	$V_s=70V$	%4,60	%7,1
	$V_s=60V$	%2,07	
400W	$V_s=70V$	%3,78	%6,8
	$V_s=60V$	%2,06	
650W	$V_s=70V$	%3,57	%5,4
	$V_s=60V$	%2,17	
800W	$V_s=70V$	%2,86	%4,9
	$V_s=60V$	%2,65	
975W	$V_s=70V$		%4,2
	$V_s=60V$		
1300W	$V_s=70V$		%3.1
	$V_s=60V$		

Çıkış gücü arttıkça THD'nin düştüğü uygulama ve simülasyon sonuçlarından elde edilen eğrilerde gösterilmektedir (Şekil 8.17).



Şekil 8.17. Simülasyon ve uygulamada elde edilen sonuçlara göre çıkış gücü / THD eğrisi ($V_s=70V$)

Kullanılan katsayıların giriş gerilimi düştükçe düşük güçler için daha uygun olduğu simülasyon sonuçlarından elde edilen eğride görülmektedir (Şekil 8.18).



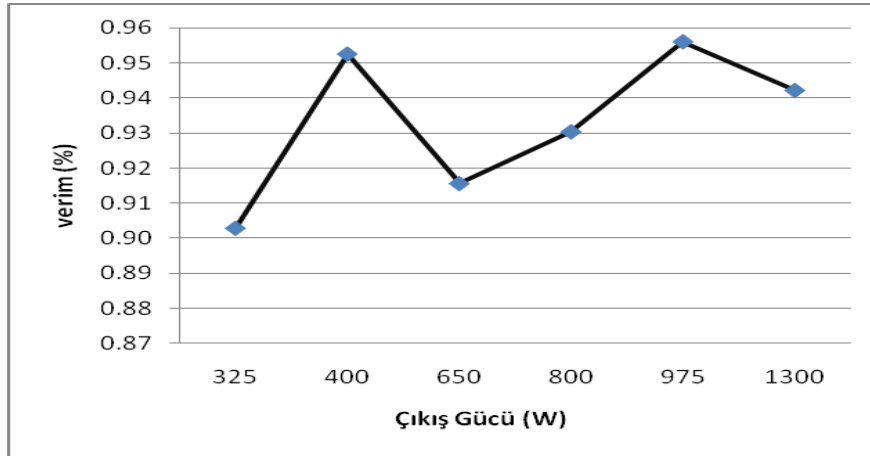
Şekil 8.18. Simülasyonda elde edilen sonuçlara göre çıkış gücü / THD eğrisi ($V_s=60V$)

Uygulamada belirlenen çıkış güçlerine göre elde edilen THD ve giriş güçlerine göre hesaplanan verim değerleri Çizelge 8.3'de gösterilmektedir. Değerlere bakıldığında

verim %90'nın altına düşmemektedir. Şekil 8.19'daki güç/verim eğrisinde sonuçlar daha açık görülmektedir.

Çizelge 8.3. Çıkış gücü ve giriş gücüne göre verim ve THD değerleri

Giriş Gücü (W)	Çıkış Gücü (W)	Verim (%)	THD (%)
360	325	0,90	7,1
420	400	0,95	6,8
710	650	0,92	5,4
860	800	0,93	4,9
1020	975	0,96	4,2
1380	1300	0,94	3,1



Şekil 8.19. Simülasyonda elde edilen sonuçlara göre çıkış gücü / verim eğrisi

9. SONUÇ VE ÖNERİLER

Güncel PFC uygulamalarının birçoğunda ortalama akım modlu kontrol tekniği kullanılmaktadır. Bu teknik yaygın olarak analog devrelerle gerçekleştirilmektedir. Farklı ihtiyaçlara göre algoritmada değişiklik yapılması UC3854 ve L6561 tümdevreleri gibi analog çözümler ile mümkün değildir. Teknolojinin gelişmesiyle birlikte sayısal kontrol teknikleri güç elektroniği devrelerinde kullanılmaya başlanmıştır. Geleneksel yöntem olan ortalama akım modlu kontrol tekniği, her anahtarlama darbesinden önce giriş akımı, giriş gerilimi ve çıkış geriliminin algılanıp kontrol sinyalinin gerçek zamanlı olarak üretilmesini gerektirir. Anahtarlama frekansı arttıkça harmonikler azalmakta ve bobin boyutları küçülmektedir. Ancak, geleneksel yöntem sayısal sistemler için ciddi bir hesaplama maliyeti getirmekte ve anahtarlama frekansı işlemcinin hızına bağlı olmaktadır. Bu nedenle analog sistemlerle karşılaştırıldığında sayısal sistemlerin en büyük dezavantajı sınırlı anahtarlama frekansıdır.

Bu çalışmada geleneksel boost PFC sistemlerindeki giriş akımı ölçümü yerine, daha az örnekleme zamanı gerektirecek yük akımı ölçümü referans alınmıştır. Yüksek frekansta anahtarlama ihtiyacını ortadan kaldırmak için interleaved boost yapısı tercih edilmiştir. Özellikle yüksek güç uygulamalarında çıkış gücünü arttırmak ve çıkış gerilimindeki dalgalanmayı azaltmak amacıyla interleaved boost konvertör yapıları tercih edilmektedir. Interleaved boost konvertörün en önemli özelliği anahtarlama elamanları üzerindeki baskıyı azaltması, yük paylaşımı sağlaması ve bobin boyutlarının klasik boost konvertörlere göre daha küçük olmasıdır. Kontrol stratejisi; istenen giriş akımı dalga şeklinin giriş gerilimi ile doğru orantılı bir sinüs dalga olarak önceden bilindiği ve denetim yapısı içerisinde modellenebileceği üzerine kuruludur. Ancak referans alınan bu yaklaşımın en büyük dezavantajı farklı yük değerlerinde, özellikle sıfır geçişlerindeki bozulmalar nedeniyle, THD değerini artırmasıdır. Sıfır geçişlerdeki bozulmaları düzeltmek amacıyla sistemi optimize etme yoluna gidilmiştir. Yeni yaklaşımda; birim güç faktörünü sağlayan görev saykılı bileşeninin genliği, gerilim kararlılığı bileşeninin genliğine bağlı olarak en

uygun deęerlere ayarlanmaktadır. Bunun iin d_2 bileşeni ierisindeki formölde sabit olan endüktif reaktans (X_L) katsayı deęeri deęiştirilerek THD dūşürölmeye alıřılmıştır. 1500W gücündeki sistem iin seilen bobinin endüktans deęeri esas alınarak sistem iin en uygun olan yeni X_L katsayı deęerleri simölasyon ile belirlenmiştir. Matlab/Simulink ile simölasyonda hedeflenen THD deęerleri elde edildikten sonra 1500W'lık sistem, eZdsp TMS320f2808 seti ile 20kHz anahtarlama frekansında sayısal olarak kontrol edilmiştir.

Yapılan alıřmalar sonucunda daha az hesaplama ile yüksek anahtarlama frekansına ihtiya duyulmadan ve her anahtarlama peryodundan önce akım algılamadan, 1500W'lık bir sistem iin birim gü faktörü elde edilmiş ve geleneksel PFC yöntemlerinin performansı saęlanmışır. Yeni yaklaşımda elde edilen sonuçların geleneksel yöntemdeki sonuçlar ile karşılaştırılması iin Bölüm 6'da akım algılanarak sistemin simölasyonu yapılmış ve tüm yük deęerleri iin THD %3 civarında elde edilmiştir. Akım algılamadan gerekleştirilen yeni yaklaşım geleneksel yöntem ile karşılaştırıldığında, 1kW'ın üzerindeki yükler iin benzer THD deęerlerinin saęlandığı görölmektedir. izelge 9.1'de incelenen mevcut PFC yapıları iin sonuçlar toplu olarak gösterilmiştir. Yeni yaklaşımda simölasyon ve uygulama sonuçları birbirini desteklemektedir. 1500W'lık sistem iin uluslararası THD standartları saęlanmışır. Uygulamada PLL yerine sinüs tablosu kullanıldığından řebeke frekansı deęiřtiğinde özellikle sıfır geişlerinde bozulmalar olmakta bu da THD deęerini bir miktar arttırmaktadır. Özellikle frekans deęişiminin etkileri küçük yüklerde daha fazla görölmektedir. Bu nedenle uygulamada, 1kW'ın altındaki yük deęerleri iin simölasyonda elde edilen sonuçların üzerinde deęerler elde edilmiştir. Program kodu, Simulink ile otomatik üretildiğinden PLL bloęu üzerinde bir optimizasyon yapılamamış ve DSP'nin örnekleme süresi yeterli olmadığı iin sinüs tablosu kullanılmışır.

alıřmanın bir sonraki adımı kontrol algoritmasının bulanık mantıkla gerekleştirilmesi olacaktır. Ayrıca sinüs tablosu yerine PLL algoritması kullanıldığında daha iyi sonuçlar elde edilebileceğı dūşünölmektedir.

KAYNAKLAR

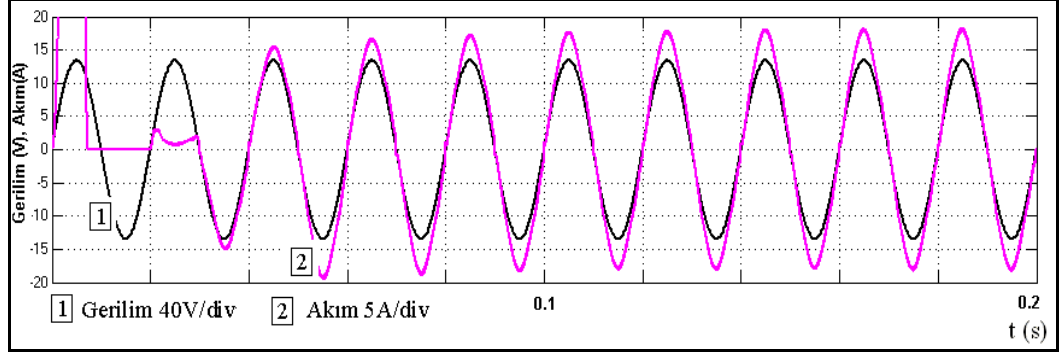
1. Zhang, W., Feng, G., "A Digital Power Factor Correciton (PFC) Control Strategy Optimized for DSP", *IEEE Transactions on Power Electronics*, 19 (6):1474-1484 (2004).
2. Rosetto, L., Spiazzi, G., Tenti, P., "Control Techniques for Power Factor Correction Converters", *Proceedings of the PEMC94 Conference*, Warsaw, 1310-1318 (1994).
3. Todd, P.C., "UC3854 Controlled Power Factor Correction Circuit Design", *Unitrode Application Note*, 269-288 (1998).
4. Dixon, L., "Optimizing the Design of a High Power Factor Switching Preregulator", *Unitrode Power Supply Design Seminar Manual SEM700*, 1-12 (1990).
5. Kim, J.M.S., Shanker, P., Zhang, W., "Analysis of Predictive Control for Active Power Factor Correction", *Industrial Electronics, Control and Instrumentation, IECON '94., 20th International Conference*, Bologna, 446-451 (1994).
6. Kim, J.M.S., Shanker, P., "A New Current Programming Technique Using Predictive Control", *Telecommunications Energy Conference, 16th International*, Vancouver, 428-434 (1994).
7. Mohan, N., Undeland, T.M., Robbins, W.P, "Güç Elektroniği", *Literatür Yayıncılık*, İstanbul, 38-44, 521-528 (2003).
8. Acarkan, B., Kılıç, O., İnan, A., "Alçak Gerilimde Tek Fazlı Yükler İçin Harmonik Akım Sınırları", *ELECO'2004 Sempozyumu*, Bursa, 1-5 (2004).
9. Petersen, L., "High Efficient Rectifiers", Doktora tezi, *Technical University of Denmark*, Danimarka, 35-43 (2003).
10. Miwa, B.A., Otten, D.M., Schlect, M.F., "High Efficiency Power Factor Correction Using Interleaving Techniques", *Applied Power Electronics Conference and Exposition*, Boston, 557-568 (1992).
11. Balogh, L., Redl, R., "Power-Factor Correction with Interleaved Boost Converters in Continuous-Inductor-Current Mode", *Applied Power Electronics Conference and Exposition*, San Diego, 168-174 (1993).
12. Lee, P., Lee, Y., Cheng, D., Liu, X., "Steady-State Analysis of an Interleaved Boost converter with Coupled Inductors", *IEEE Transactions on Industrial Electronics*, 47 (4):787-795 (2000).

13. Pinheiro, J.R., Grundling, H.A., Vidor, D.L.R., "Control Strategy of Interleaved Boost Power Factor Correction Converter", *Power Electronics Specialists Conference, PESC 99. 30th Annual IEEE*, Charleston, 1:137-142 (1999).
14. Kolar, J.W., Kamath, G.R., Mohan, N., Zach, F.C., "Self-Adjusting Input Current Ripple Cancellation of Coupled Parallel Connected Hysteresis-Controlled Boost Power Factor Correctors", *Power Electronics Specialists Conference, PESC '95 Record., 26th Annual IEEE*, Atlanta, 1:164-173 (1995).
15. Choudhury, S., Noon, J.P., "A DSP Based Digitally Controlled Interleaved PFC Converter", *Applied Power Electronics Conference and Exposition, APEC 2005. Twentieth Annual IEEE*, Texas, 1:648-654 (2005).
16. Min, B., Park, N., Hyun, D., "A Novel Current Sharing Technique for Interleaved Boost Converter", *Power Electronics Specialists Conference*, Orlando, 2658-2663 (2007).
17. Tsai, J., Wu, T., Chen, Y., Lee, M., "Interleaving Control Schemes for Critical-Mode Boost PFC", *Power Electronics Specialists Conference*, Orlando, 2905-2911 (2007).
18. Andrade, M., Schuch, L., Pinheiro, R., "Generalized Switching Logic Scheme for CCM-PFC Interleaved Boost Converter", *35th Annual IEEE Power Electronics Specialists Conference*, Aachen, 2353-2359 (2004).
19. Mitchell, D., Mammano, B., "Designing Stable Control Loops", *Texas Instruments Note*, 1-30 (2002).
20. Cooke, P., "Modeling Average Current Mode Control", *Applied Power electronics Conference and Exposition*, New Orleans, 1:256-262 (2000).
21. Zhou, J., "Novel Sampling Algorithm for DSP Controlled 2kW PFC Converter", *IEEE Trans. Power Electron.*, 16 (2):217-222 (2001).
22. Louganski, K.P., Lai, J., "Current Phase Lead Compensation in Single-Phase PFC Boost Converter with a Reduced Switching Frequency to Line Frequency Ratio", *Power Electronics, IEEE Transactions on*, 22 (1):113-119 (2007).
23. Zhou, C., Jovanovic, M.M., "Design Trade-offs in Continuous Current-mode Controlled Boost Power-Factor Correction Circuits", *High Frequency Power Conversion Conferenc.*, San Diego, 209-220 (1992).
24. Tenti, P., Spiazzi, G., "Harmonic Limiting Standards and Power Factor Correction Techniques", *6th European Conference on Power Electronics and Applications - EPE '95*, Sevilla, 1-144 (1995).

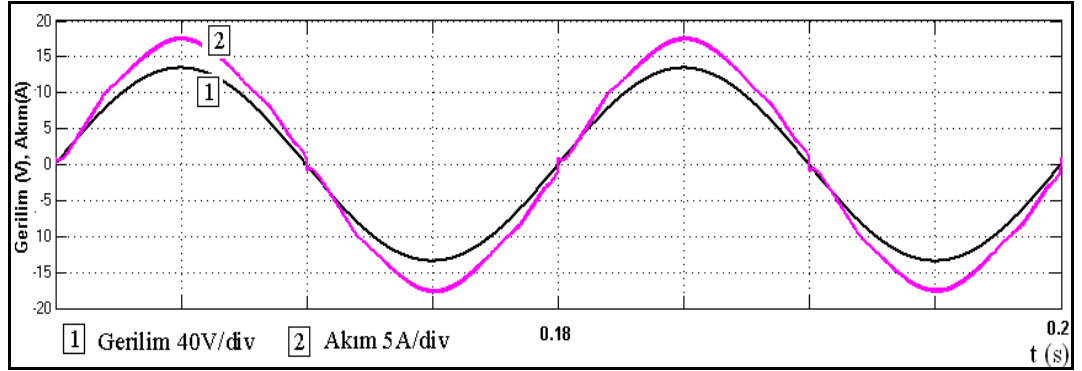
25. Choudry, S., "Implementing a DSP Controlled Digital Power Supply", *Texas Instrument Developer Conference*, Seoul, 4/18-4/28 (2005).
26. Choudry, S., "Average Current Mode Controlled Power Factor Correction Converter Using TMS320LF2407A", *Texas Instrument Application Report SPRA902*, 1-14 (2005).
27. Buse, S., "Digital control of Boost PFC with SAB80C166 Microcontroller", *University of Padova*, 1-52 (1999).
28. "Control Desk Experiment Guide", *dSPACE*, 1-126 (2005).
29. "DS1104 Installation and Configuration Guide", *dSPACE*, 1-48 (2005).
30. Zhang, W., Feng, G., Liu, Y., "A New Predictive Control Strategy for Power Factor Correction", *Applied Power Electronics Conference and Exposition, APEC '03. Eighteenth Annual IEEE*, Florida, 403-409 (2003).
31. Sivakumar, S., Natarajan, K., Gudelevicz, R., "Control of Power Factor Correcting Boost Converter Without Instantaneous Measurement of Input Current", *IEEE Transactions on Power Electronics*, 10 (4):435-445 (1995).
32. Ohnishi, T., Hojo, M., "DC Voltage And Current Sensorless Single Phase PFC Converter", *Power Electronics Specialist Conference*, Australia, 3:1137-1142 (2002).
33. Ohnishi, T., Hojo, M., "DC Voltage Sensorless Single Phase PFC Converter", *IEEE Transactions on Power Electronics*, 19 (2):404-410 (2004).
34. "Code Composer Studio IDE Getting Started Guide," *Texas Instrument*, 1-90 (2005).
35. "eZdsp F2808 USB Technical Reference", *Spectrum Digital*, 1-48 (2005).
36. "Target for TI C2000 Getting Started Guide", *Mathworks*, 1-27 (2007).

EKLER

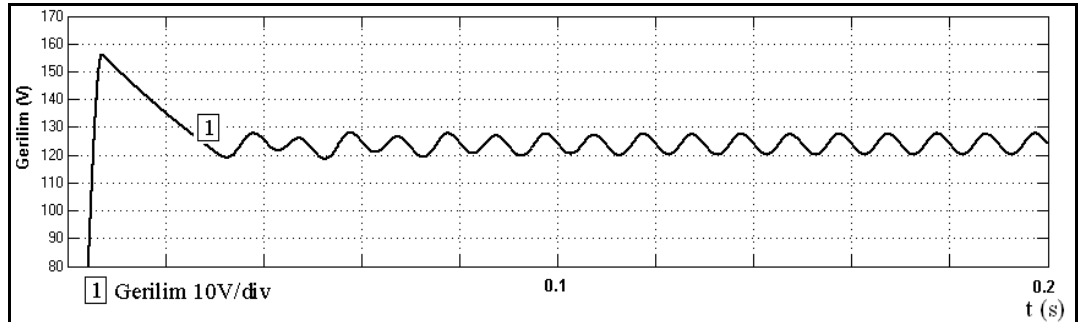
EK-1 Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları



Şekil 1.1. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=800W$, $PF=0,99$, $THD=\%2,86$)

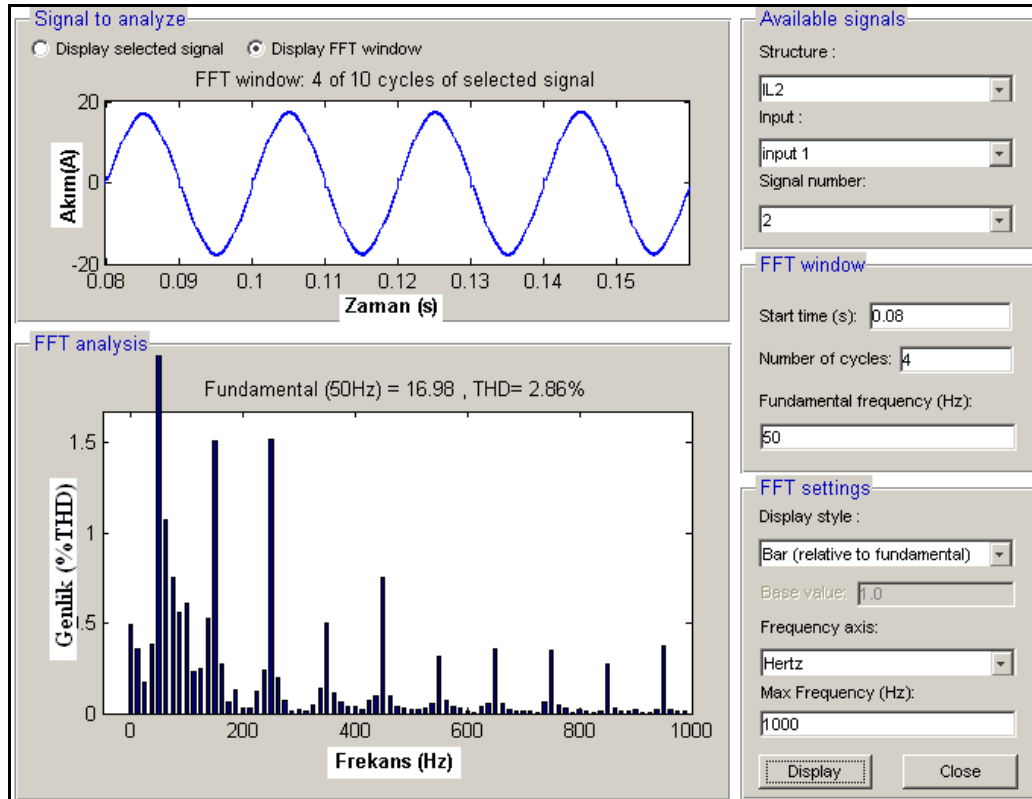


Şekil 1.2. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=800W$, $PF=0,99$, $THD=\%2,86$)

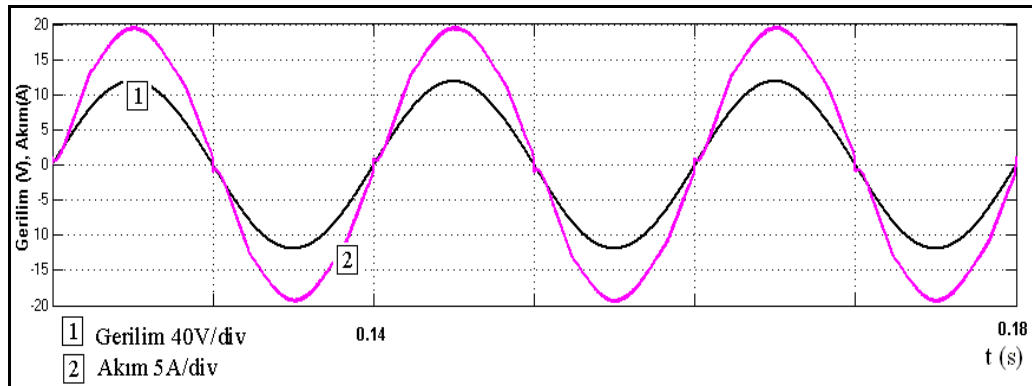


Şekil 1.3. Çıkış gerilimi dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=800W$, $PF=0,99$, $THD=\%2,86$)

EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları

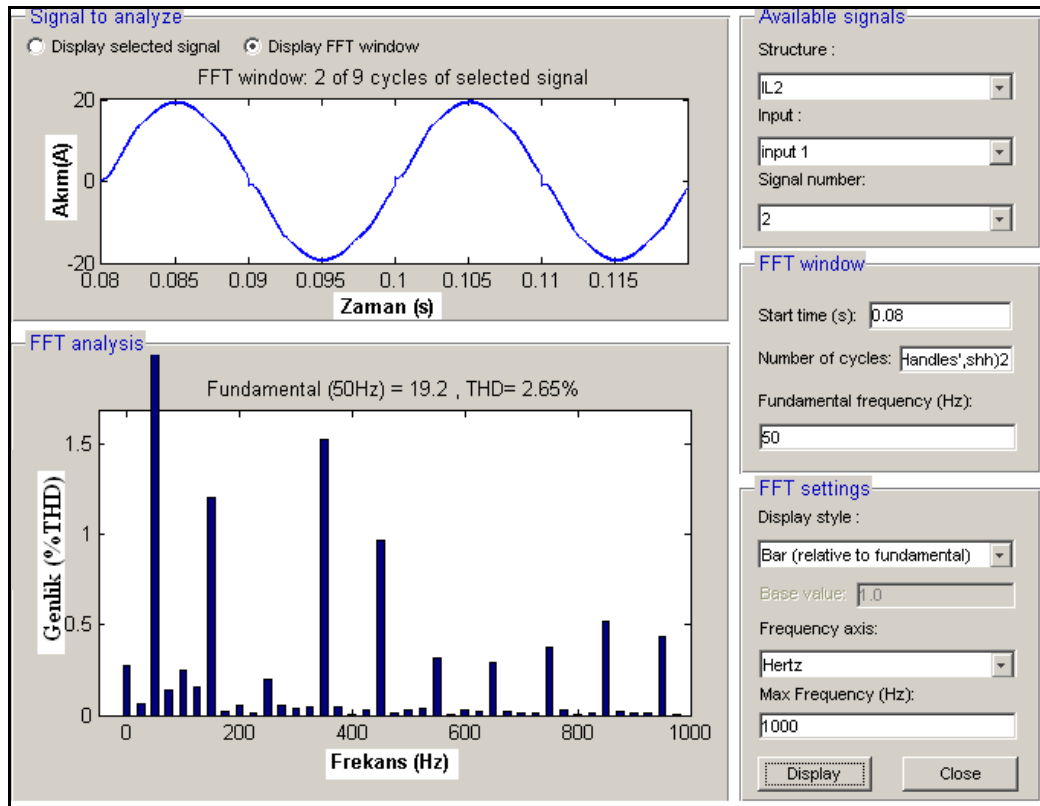


Şekil 1.4. Giriş akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=800W$)

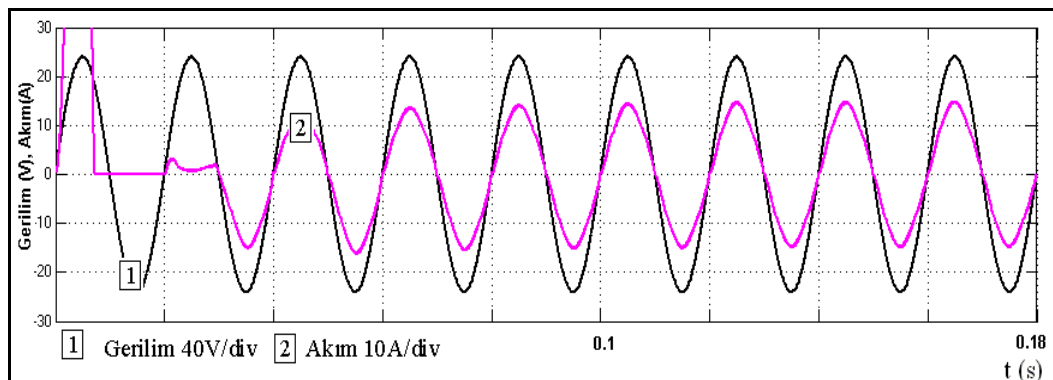


Şekil 1.5. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=60V$, $P_{\text{çıkış}}=800W$, $PF=0,99$, $THD=\%2,65$)

EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları

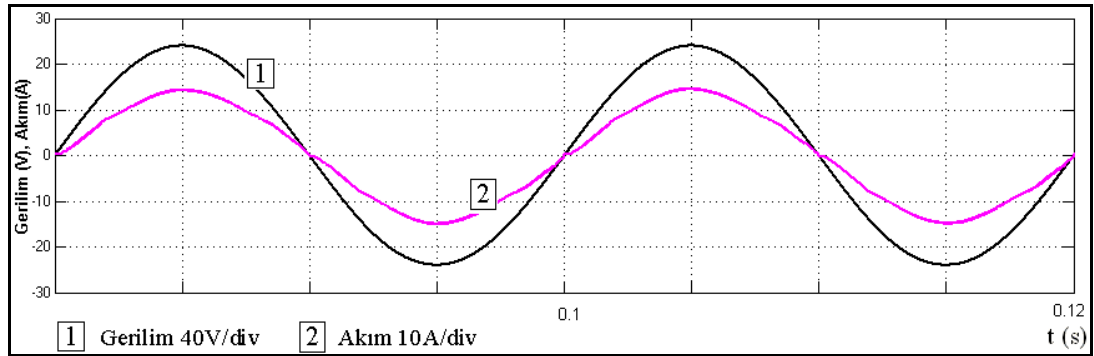


Şekil 1.6. Giriş akımı ve akımın harmonik seviyesi ($V_s=60V$, $P_{çıkış}=800W$)

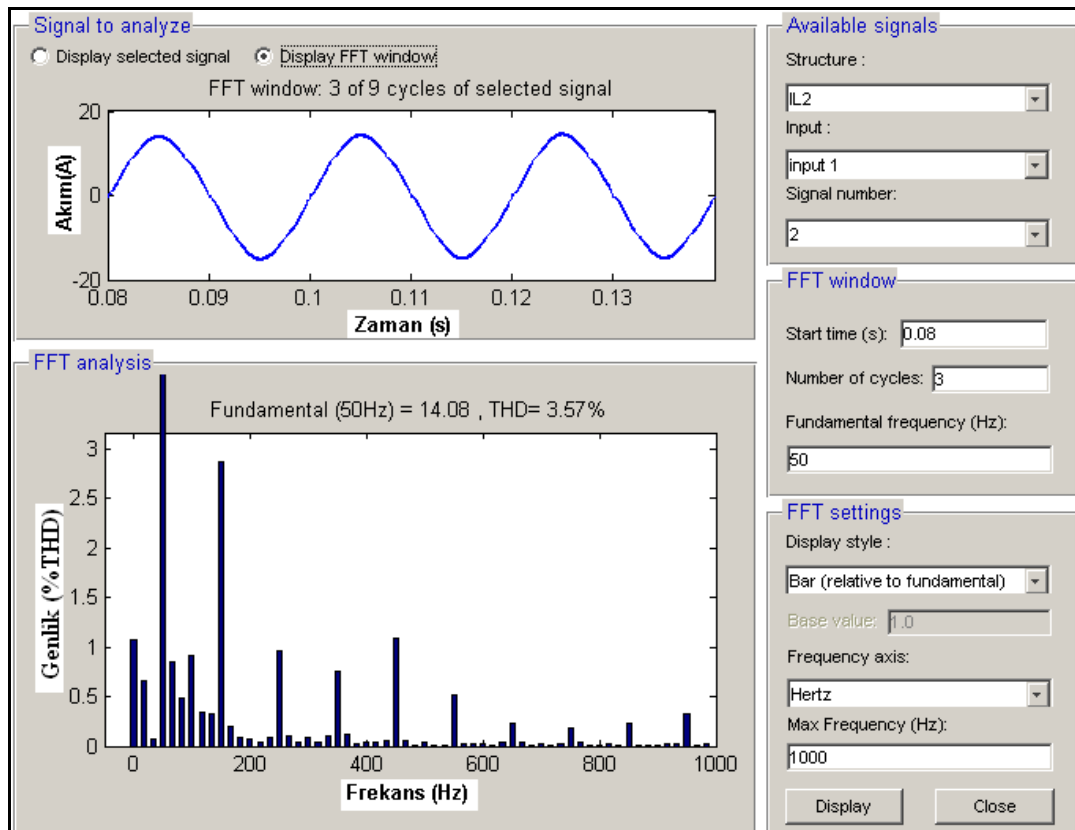


Şekil 1.7. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{çıkış}=650W$, $PF=0,99$, $THD=\%3,57$)

EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları

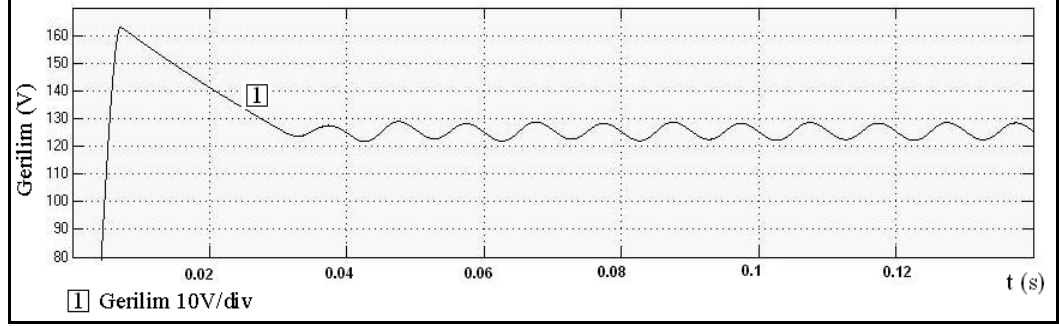


Şekil 1.8. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=650W$, $PF=0,99$, $THD=\%3,57$)

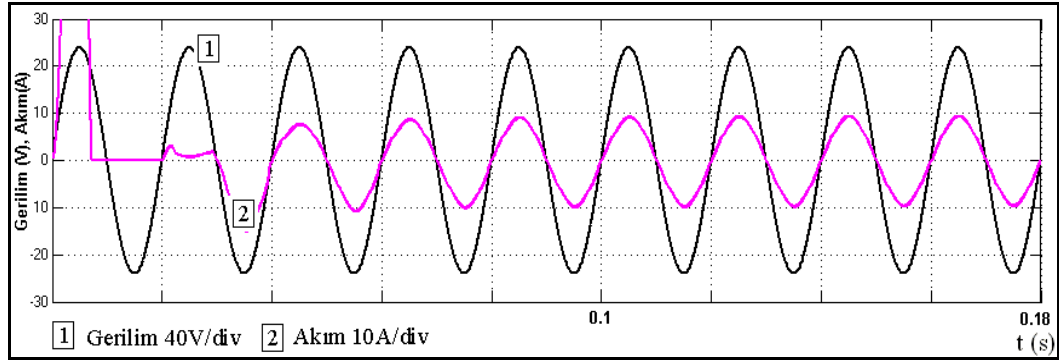


Şekil 1.9. Giriş akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=650W$, $PF=0,99$, $THD=\%3,57$)

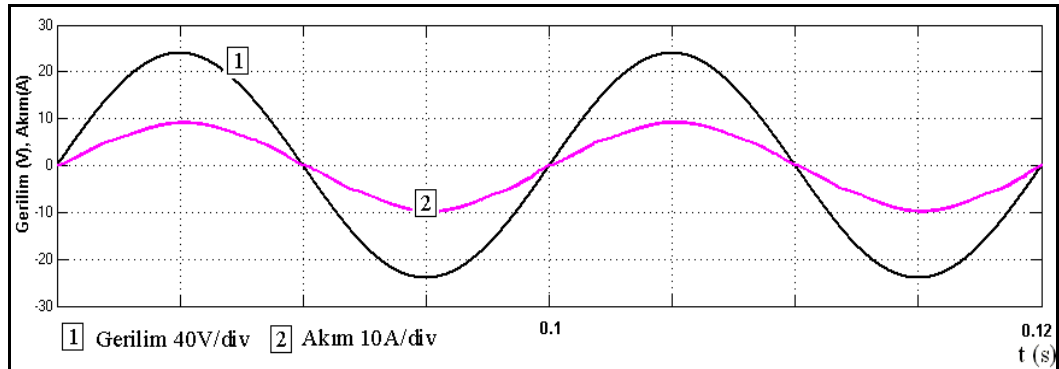
EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları



Şekil 1.10. Çıkış gerilimi dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=650W$, $PF=0,99$, $THD=\%3,57$)

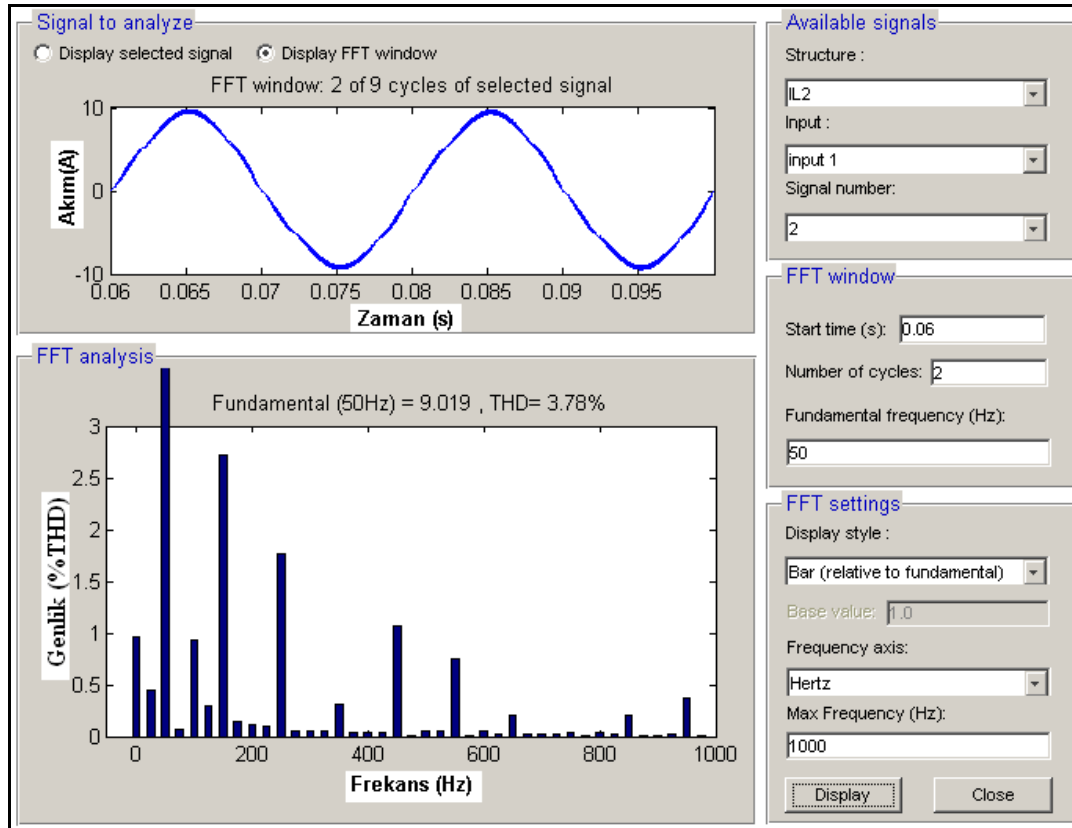


Şekil 1.11. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%3,78$)

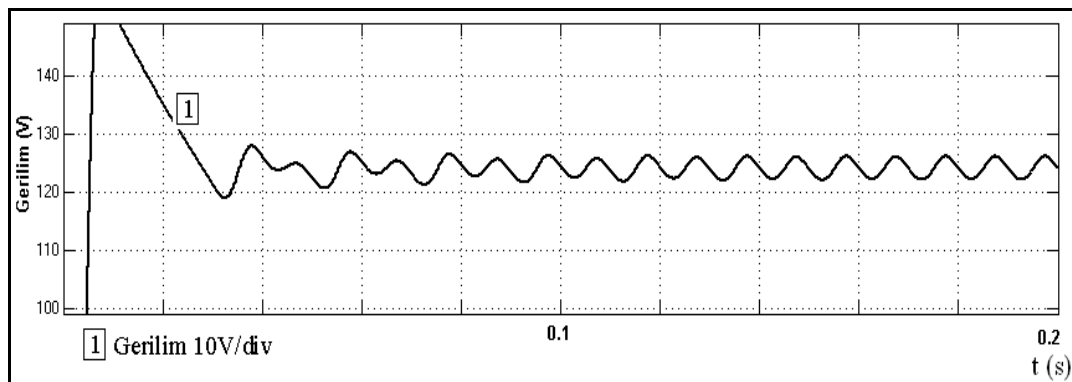


Şekil 1.12. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%3,78$)

EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları

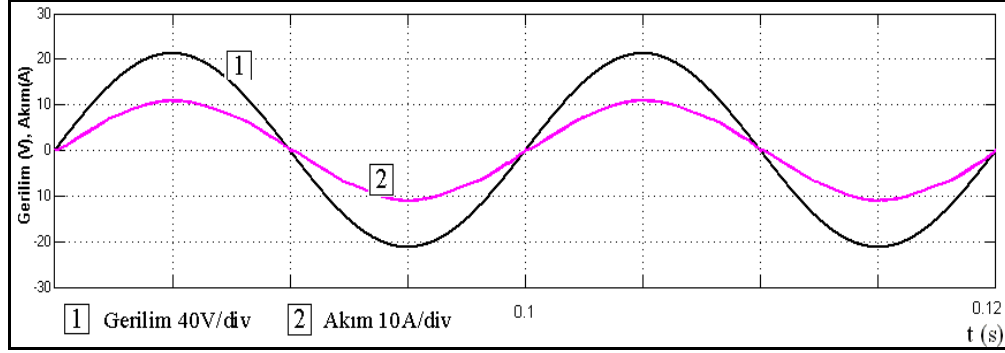


Şekil 1.13. Giriş akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=400W$)

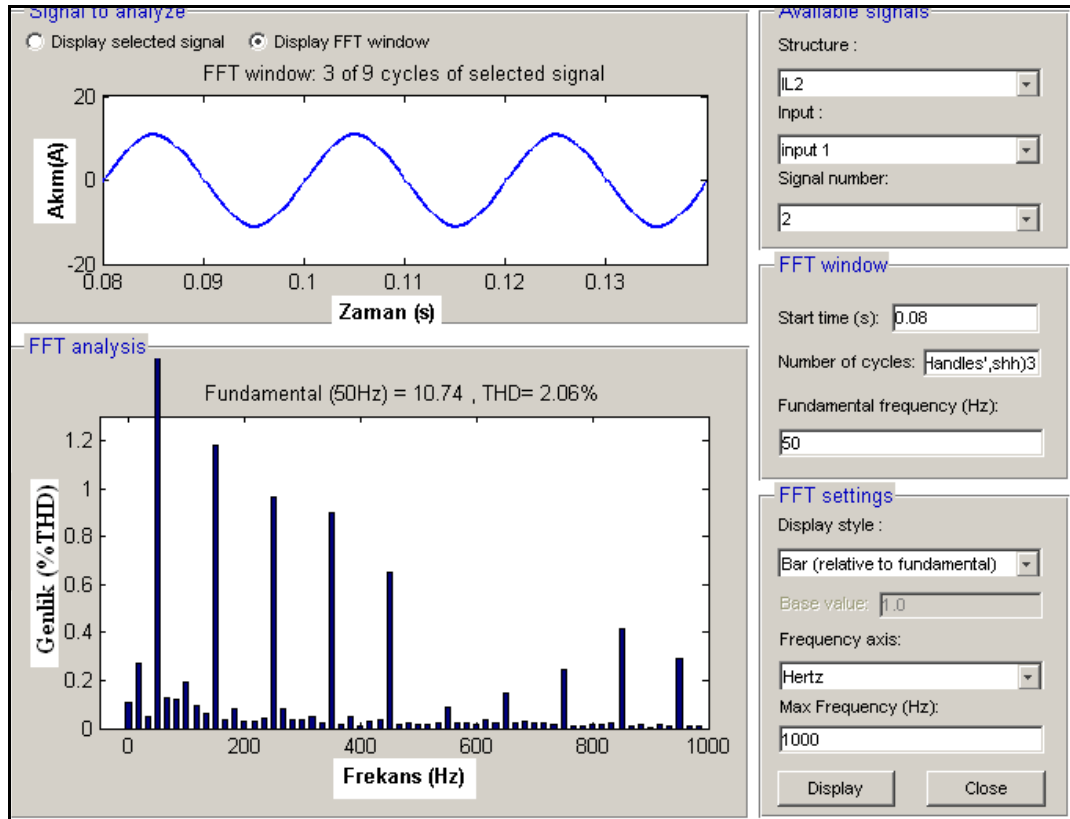


Şekil 1.14. Çıkış gerilimi dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%3,78$)

EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları

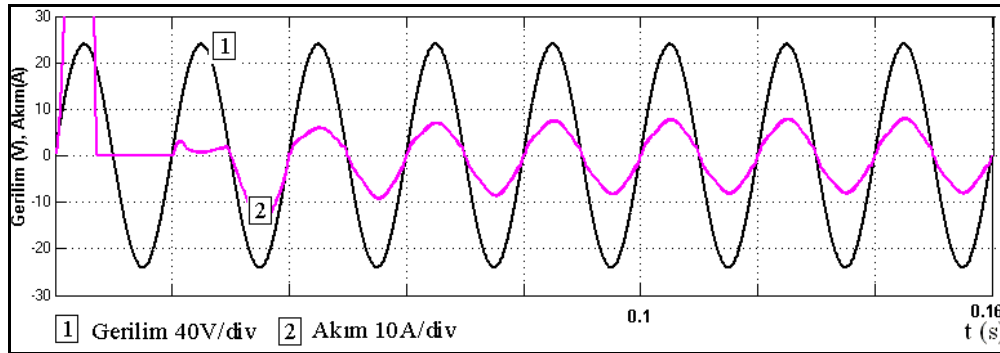


Şekil 1.15. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=60V$, $P_{\text{çıkış}}=400W$, $PF=0,99$, $THD=\%2,06$)

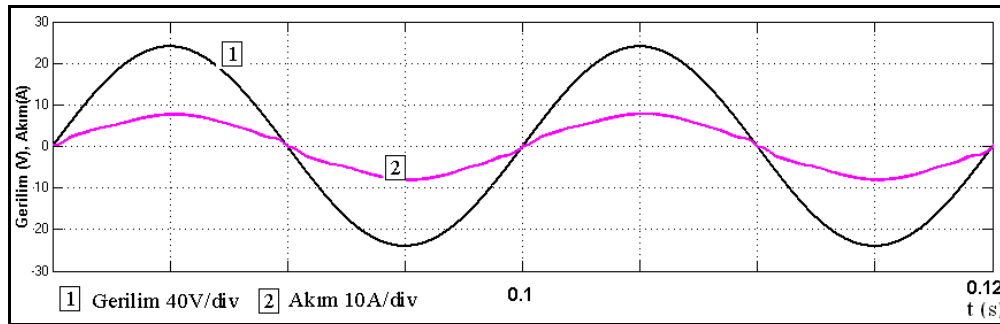


Şekil 1.16. Giriş akımı ve akımın harmonik seviyesi ($V_s=60V$, $P_{\text{çıkış}}=400W$)

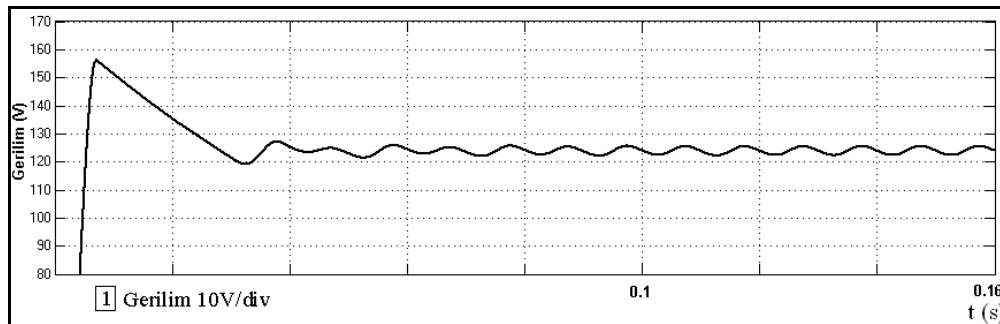
EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları



Şekil 1.17. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=0,99$, $THD=\%4,60$)

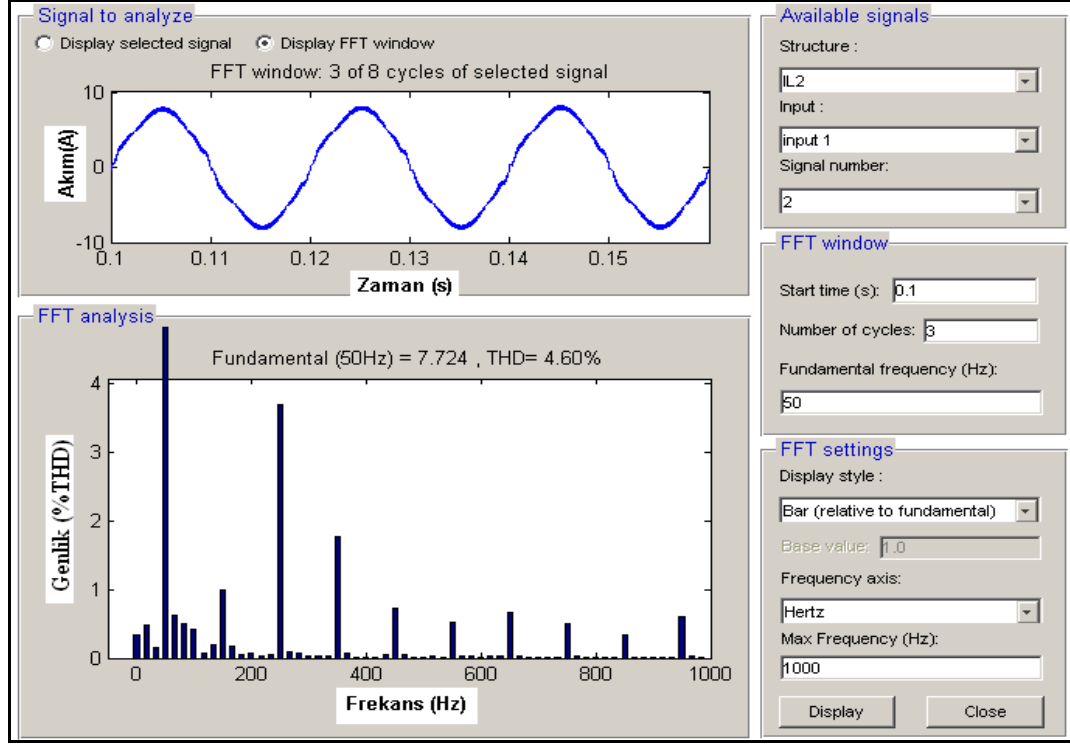


Şekil 1.18. Giriş akımı (2) ve giriş gerilimi (1) dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=0,99$, $THD=\%4,60$)

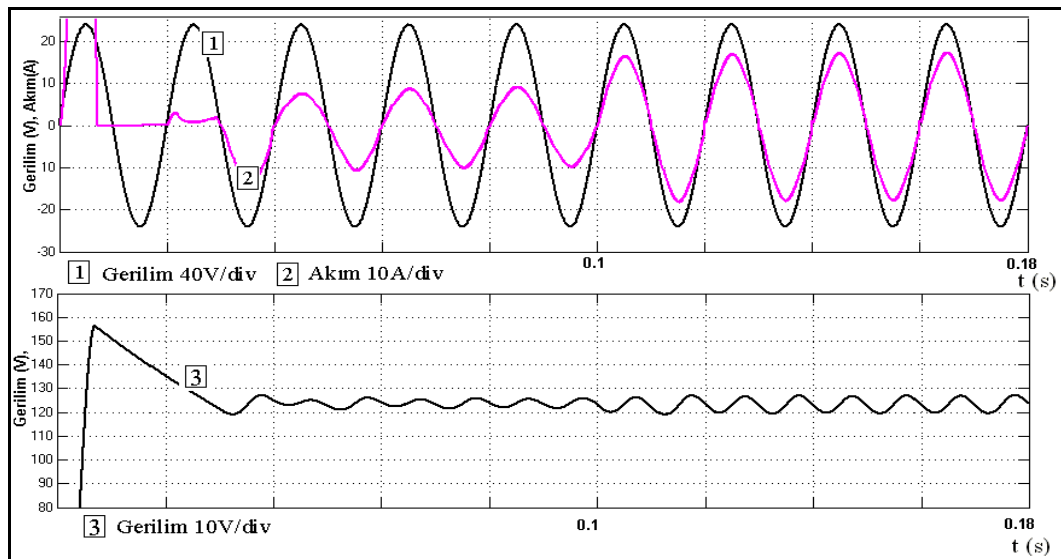


Şekil 1.19. Çıkış gerilimi dalga şekli ($V_s=70V$, $P_{\text{çıkış}}=325W$, $PF=0,99$, $THD=\%4,60$)

EK-1 (Devam) Akım sensörsüz interleaved boost PFC devresinin simülasyon sonuçları

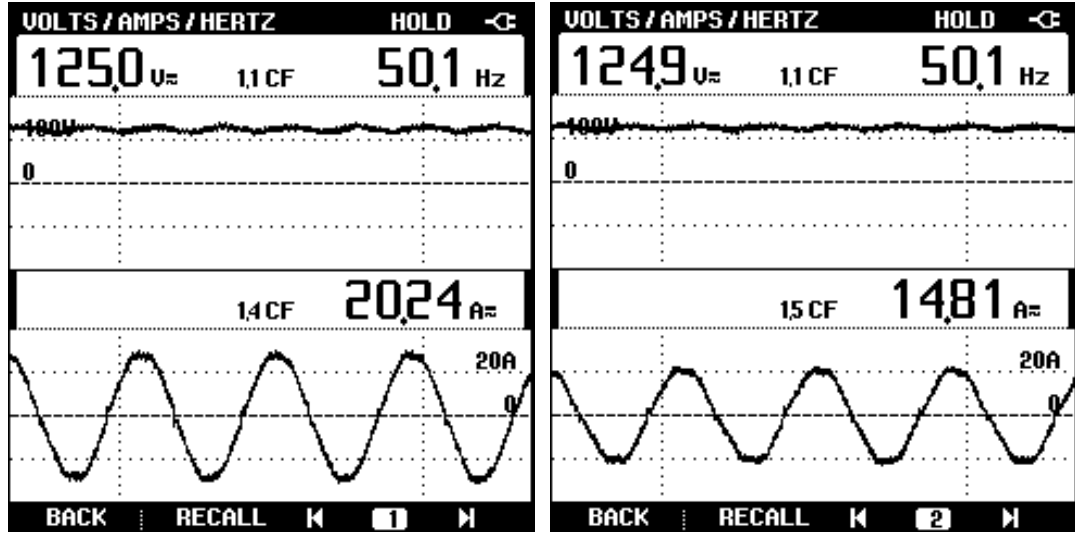


Şekil 1.20. Giriş akımı ve akımın harmonik seviyesi ($V_s=70V$, $P_{\text{çıkış}}=325W$)



Şekil 1.21. Yük geçişi (400W/800W) esnasında giriş akımı (2) ve çıkış gerilimi (3) dalga şekli

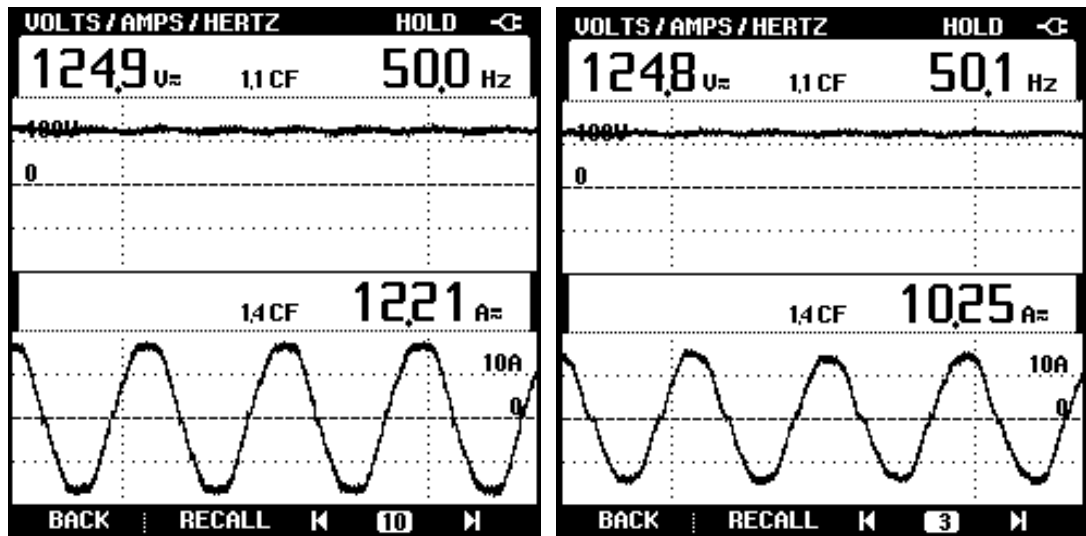
EK-2 Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları



(a)

(b)

Şekil 2.1. 1300W (a) ve 975W (b) çıkış güçleri için çıkış gerilimleri ve giriş akımları dalga şekli ($V_s=70V$)

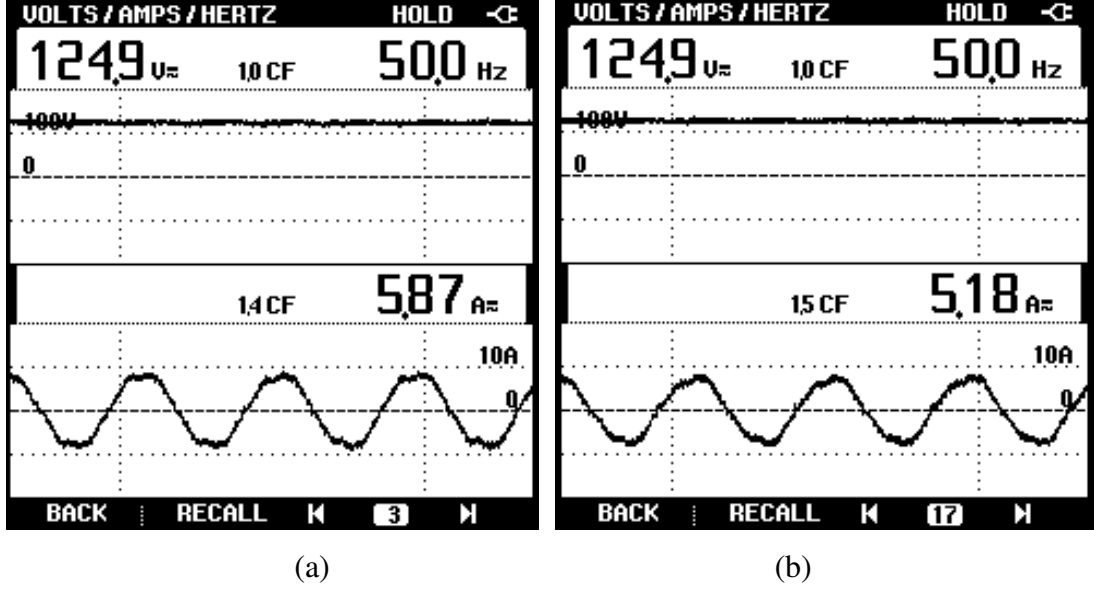


(a)

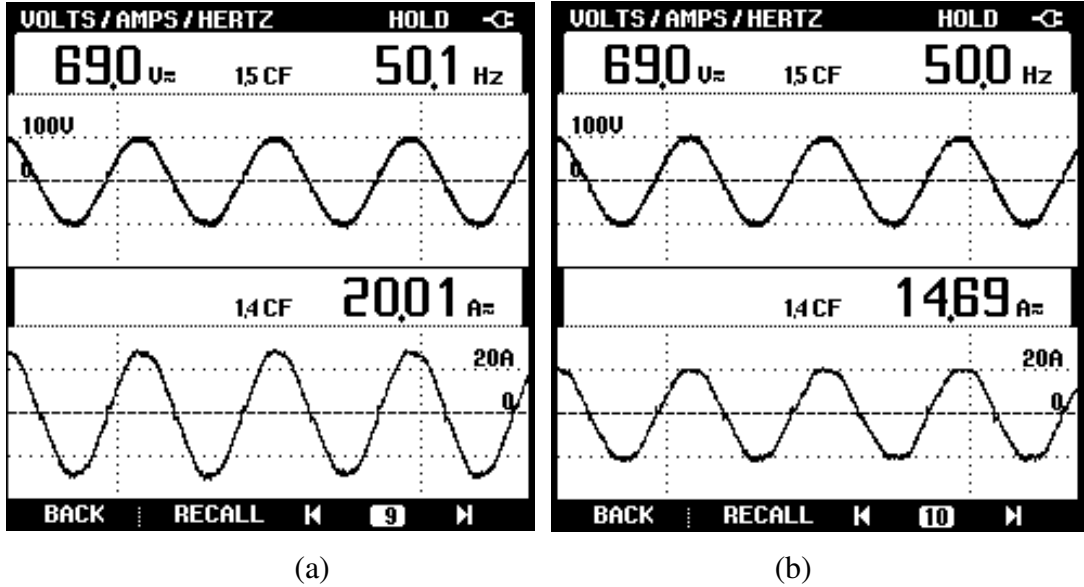
(b)

Şekil 2.2. 800W (a) ve 650W (b) çıkış güçleri için çıkış gerilimleri ve giriş akımları dalga şekli ($V_s=70V$)

EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları

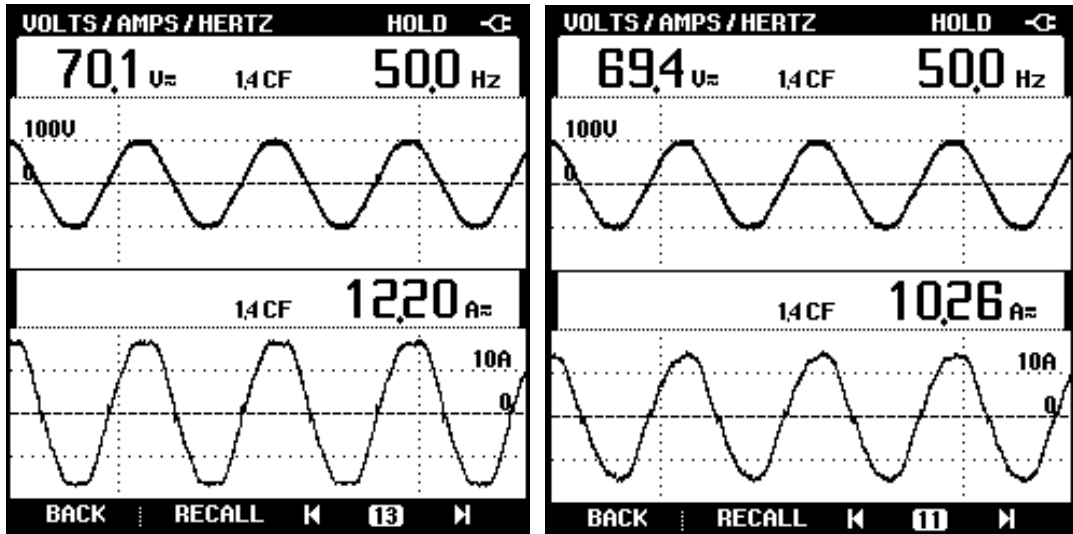


Şekil 2.3. 400W (a) ve 325W (b) çıkış güçleri için çıkış gerilimleri ve giriş akımları dalga şekli ($V_s=70V$)



Şekil 2.4. 1300W (a) ve 975W (b) çıkış güçleri için giriş gerilimleri ve giriş akımları dalga şekli

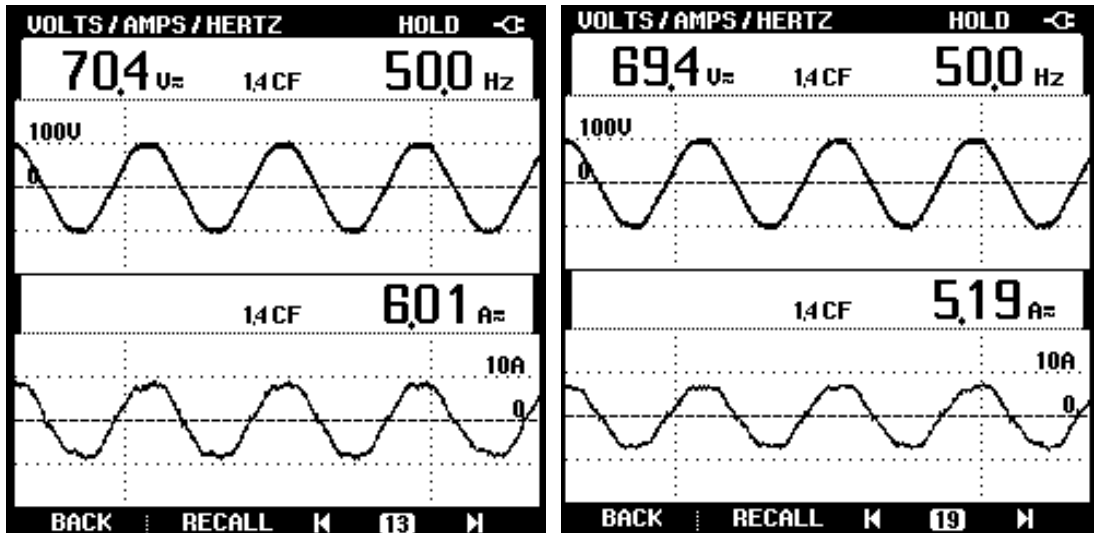
EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları



(a)

(b)

Şekil 2.5. 800W (a) ve 650W (b) çıkış güçleri için giriş gerilimleri ve giriş akımları dalga şekli

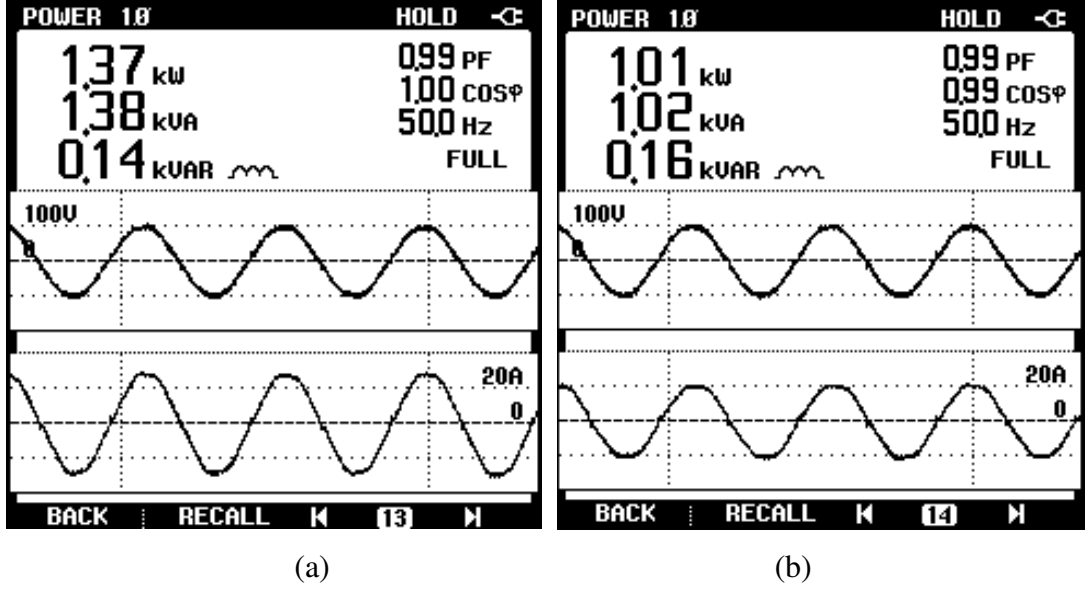


(a)

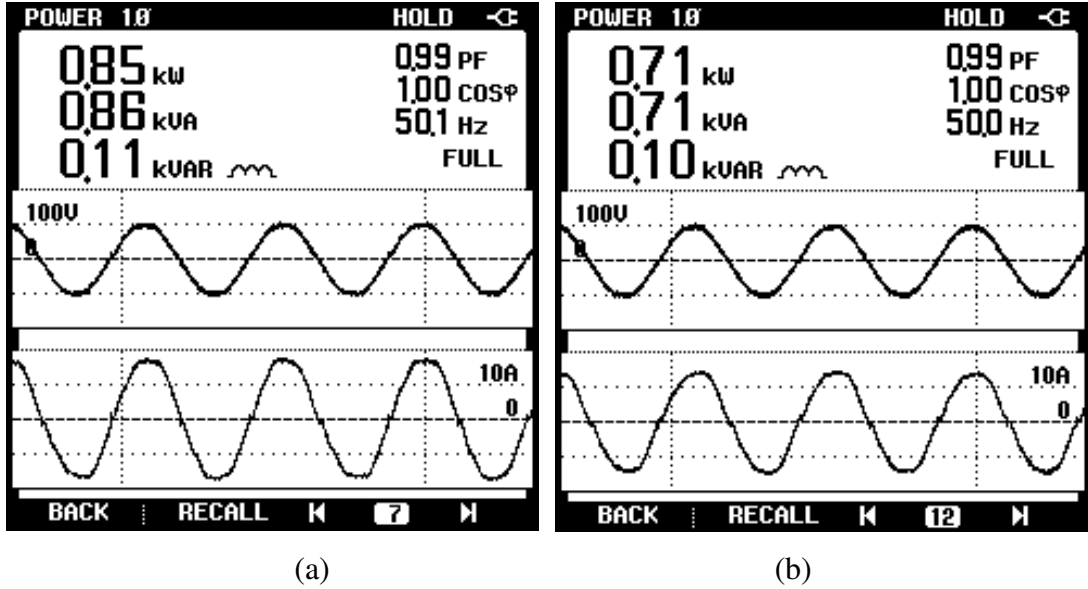
(b)

Şekil 2.6. 400W (a) ve 325W (b) çıkış güçleri için giriş gerilimleri ve giriş akımları dalga şekli

EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları

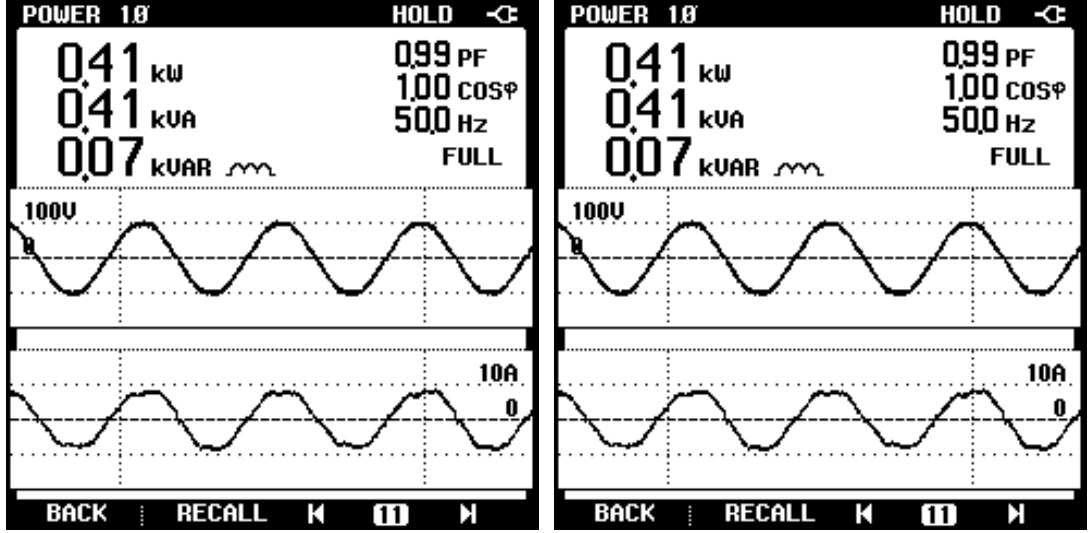


Şekil 2.7. 1300W (a) ve 975W (b) çıkış güçleri için $\cos\phi$ ve PFC değerleri ($V_s=70V$)



Şekil 2.8. 800W (a) ve 650W (b) çıkış güçleri için $\cos\phi$ ve PFC değerleri ($V_s=70V$)

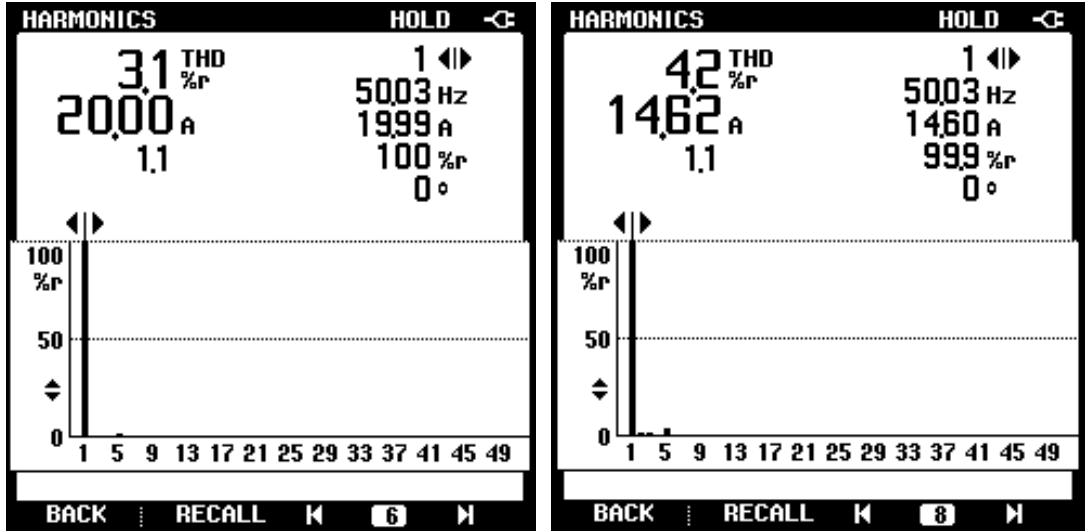
EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları



(a)

(b)

Şekil 2.9. 400W (a) ve 325W (b) çıkış güçleri için $\cos\phi$ ve PFC değerleri ($V_s=70V$)

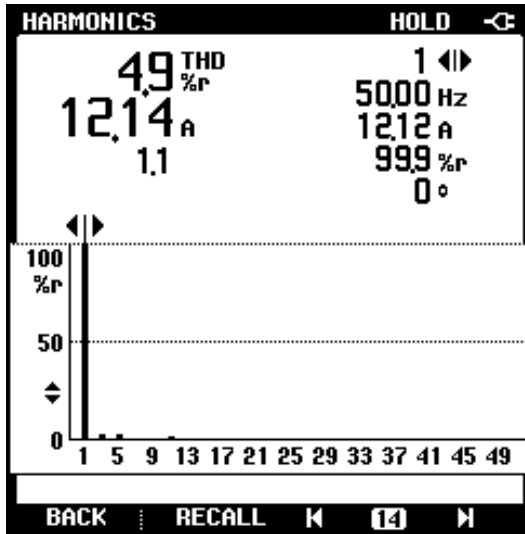


(a)

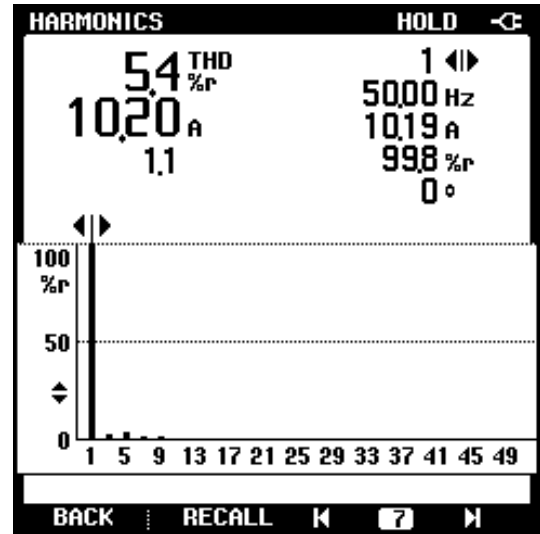
(b)

Şekil 2.10. 1300W (a) ve 975W (b) çıkış güçleri için giriş akımın THD'si ($V_s=70V$)

EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları

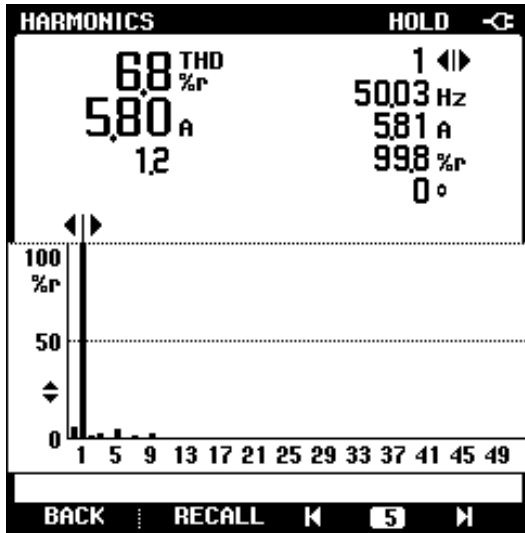


(a)

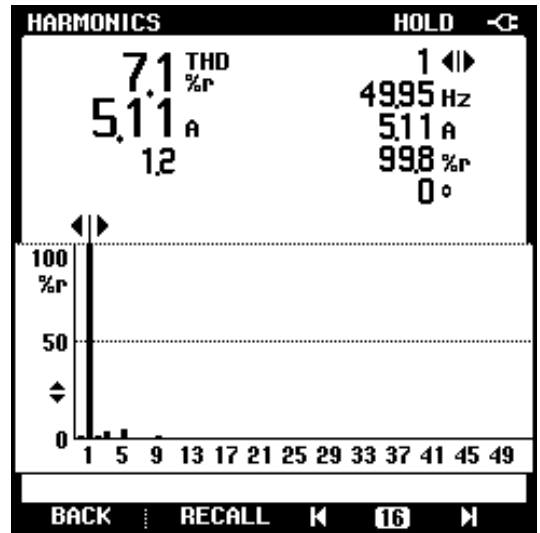


(b)

Şekil 2.11. 800W (a) ve 650W (b) çıkış güçleri için giriş akımın THD'si ($V_s=70V$)



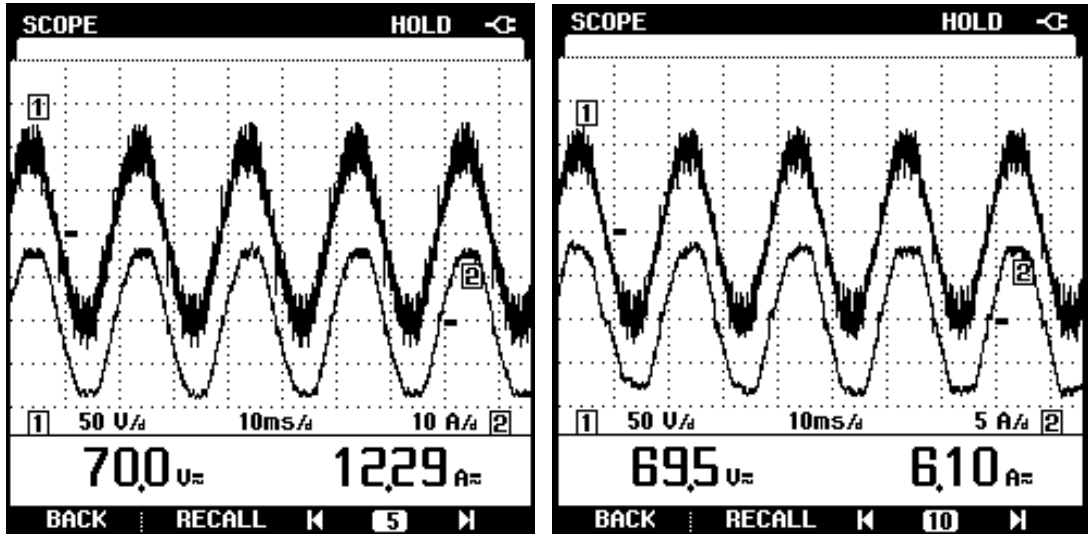
(a)



(b)

Şekil 2.12. 400W (a) ve 325W (b) çıkış güçleri için giriş akımın THD'si ($V_s=70V$)

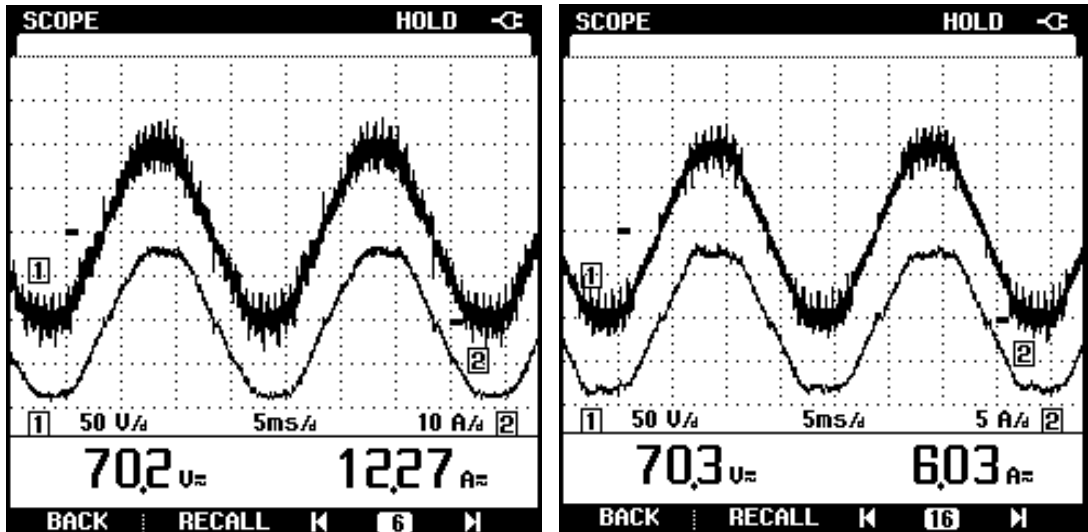
EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları



(a)

(b)

Şekil 2.13. 800W (a) ve 400W (b) çıkış güçleri için giriş gerilimleri (1) ve giriş akımları (2) dalga şekli

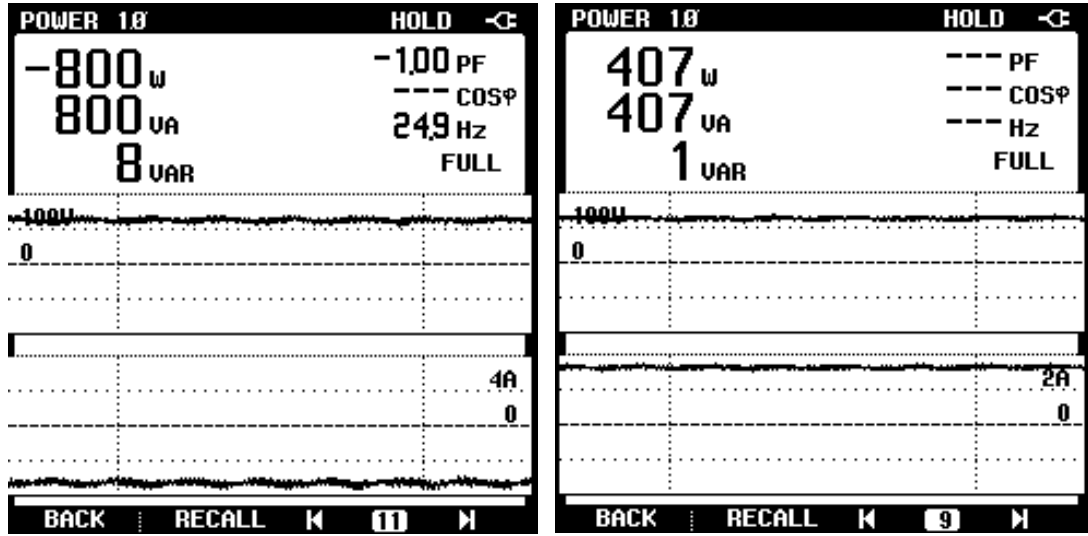


(a)

(b)

Şekil 2.14. 800W (a) ve 400W (b) çıkış güçleri için giriş gerilimleri (1) ve giriş akımları (2) dalga şekli

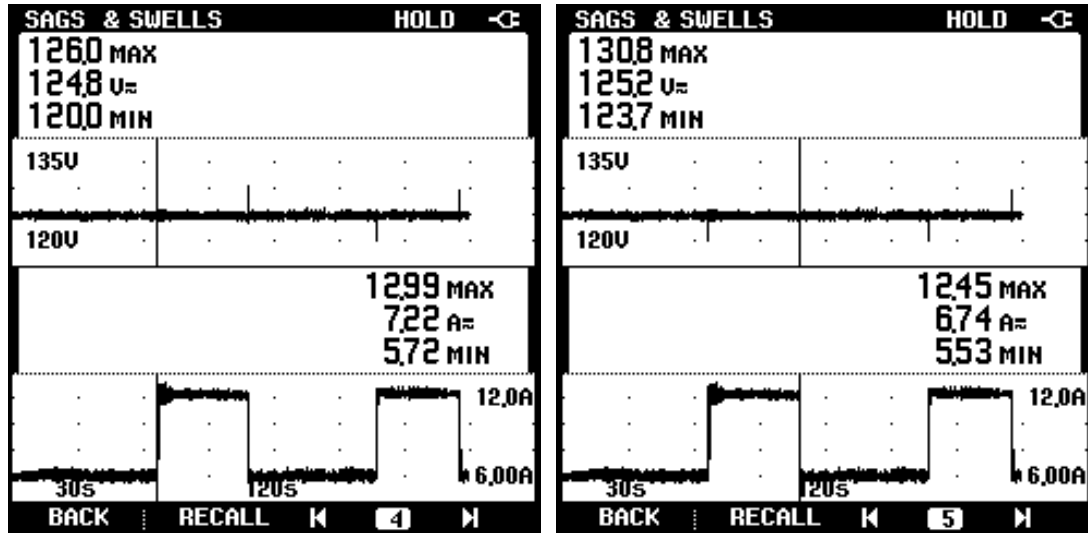
EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları



(a)

(b)

Şekil 2.15. Çıkış güç değerleri (a,b)

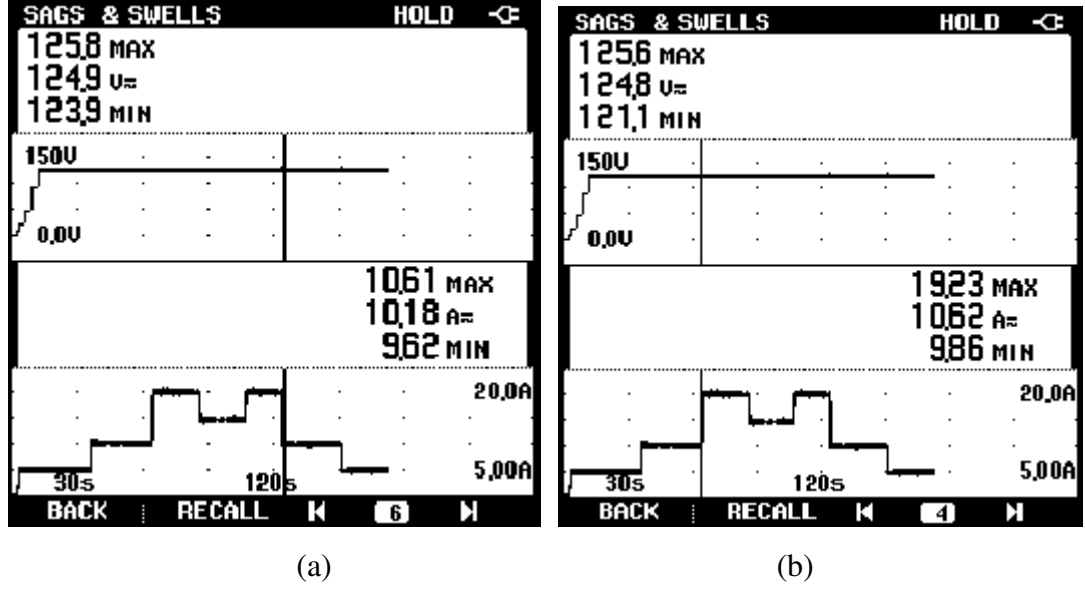


(a)

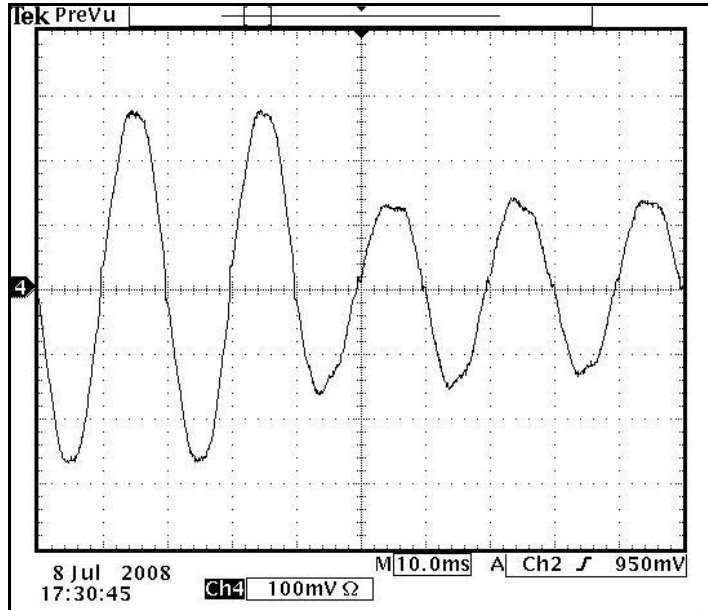
(b)

Şekil 2.16. 400W/800W (a) ve 800W/400W (b) yük geçişlerinde çıkış gerilimi ve giriş akımı tepkisi ($V_s=70V$)

EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları

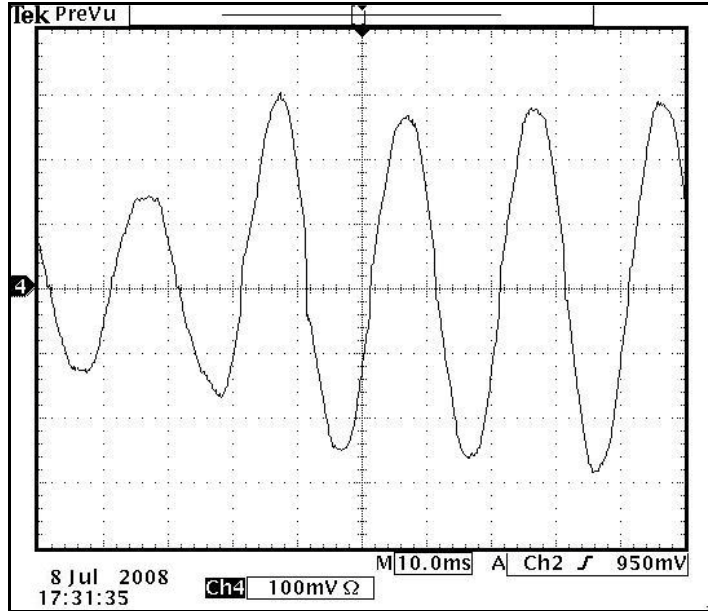


Şekil 2.17. 1300W/650W (a) ve 650W/1300W (b) yük geçişlerinde çıkış gerilimi ve giriş akımı tepkisi ($V_s=70V$)

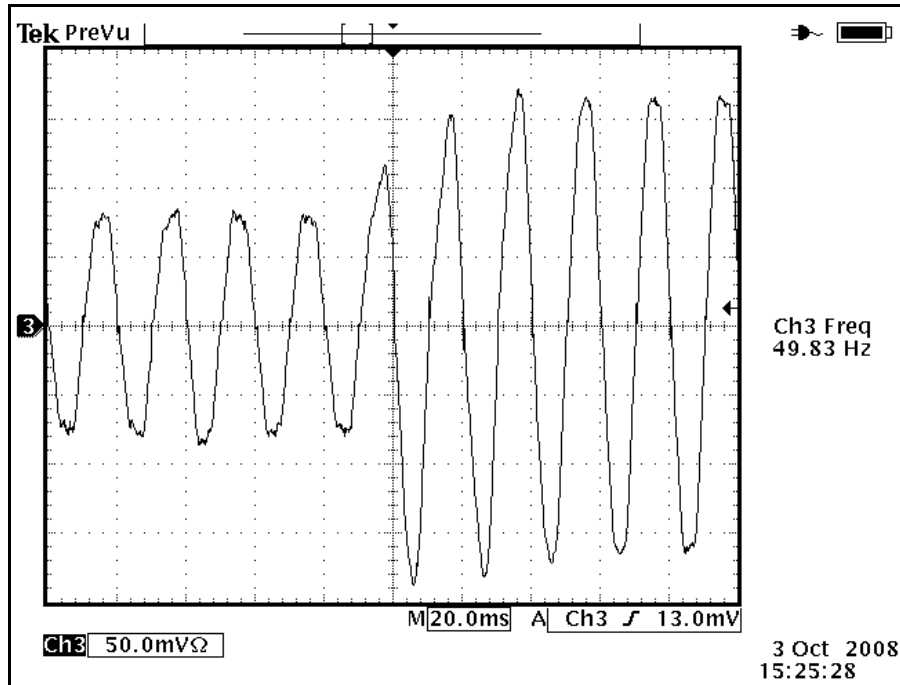


Şekil 2.18. 1300W/650W yük geçişi sırasında giriş akımı dalga şekli ($V_s=70V$)

EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları

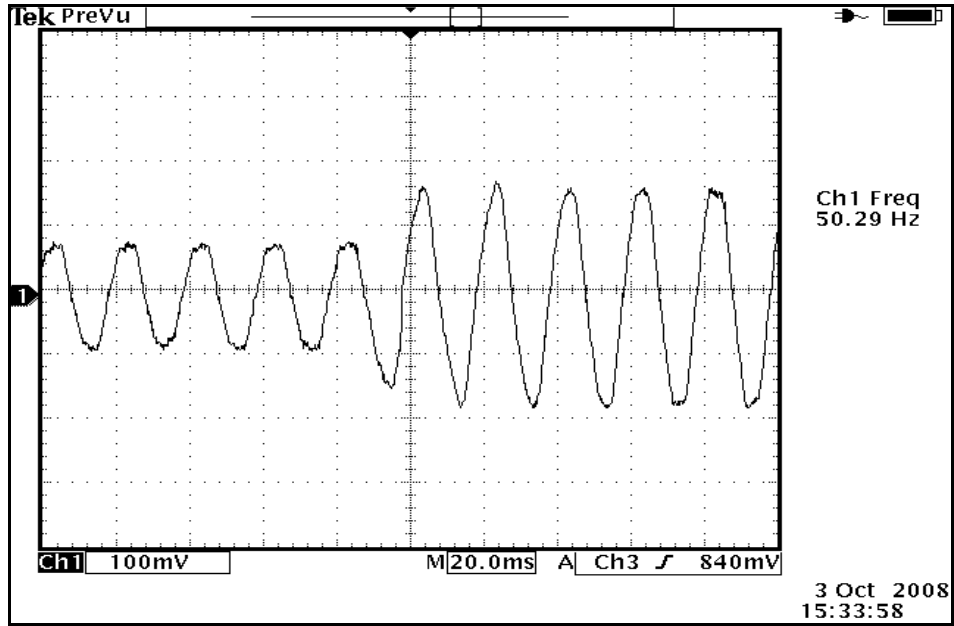


Şekil 2.19. 1300W/650W yük geçişi sırasında giriş akımı dalga şekli ($V_s=70V$)

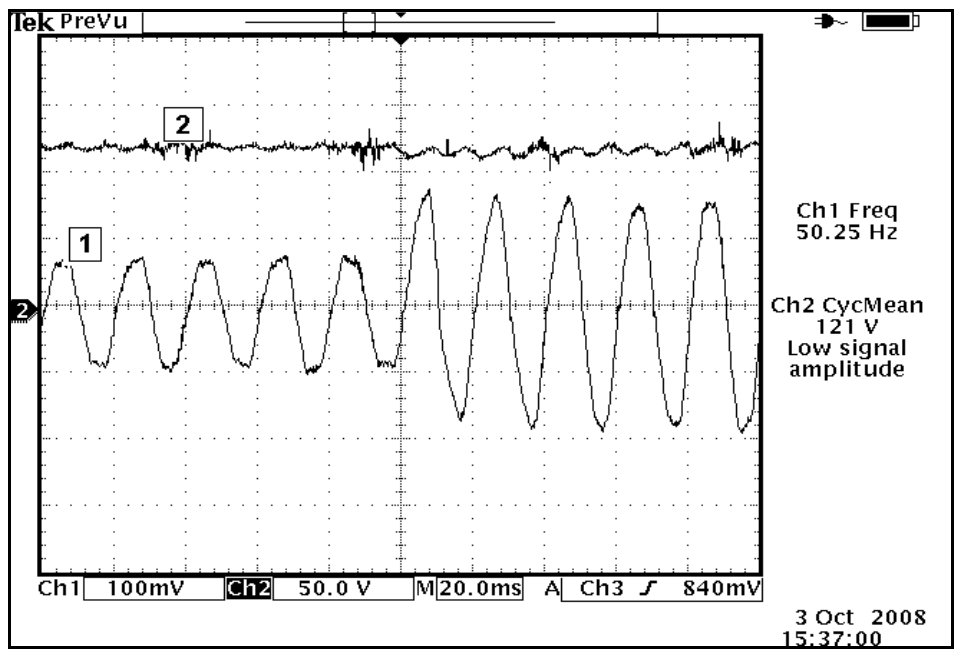


Şekil 2.20. 400W/8000W yük geçişi sırasında giriş akımı dalga şekli ($V_s=70V$, $f_{hat}=49,83Hz$)

EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları

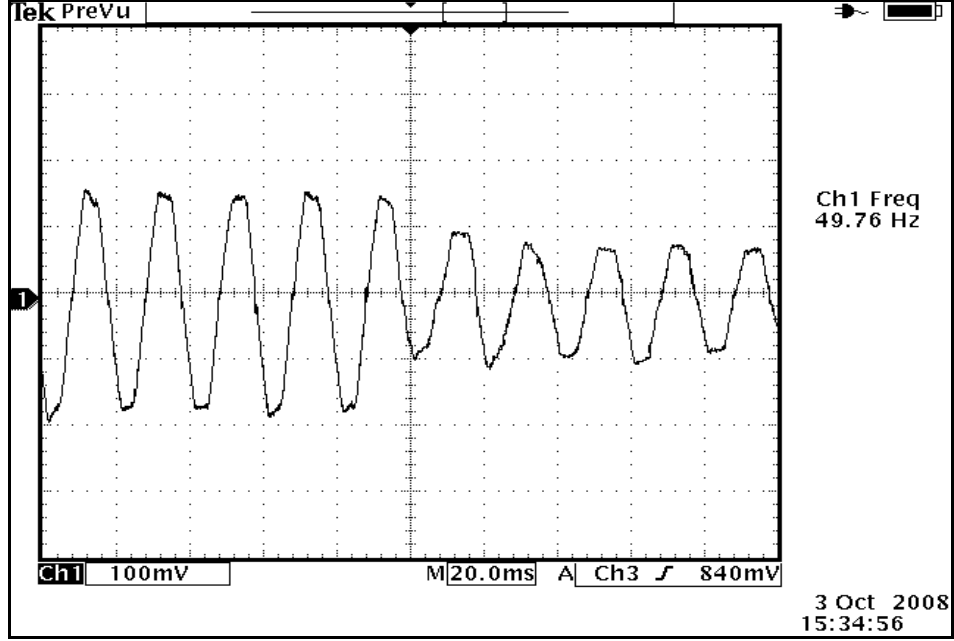


Şekil 2.21. 400W/8000W yük geçişi sırasında giriş akımı dalga şekli ($V_s=70V$, $f_{\text{hat}}=50,29\text{Hz}$)

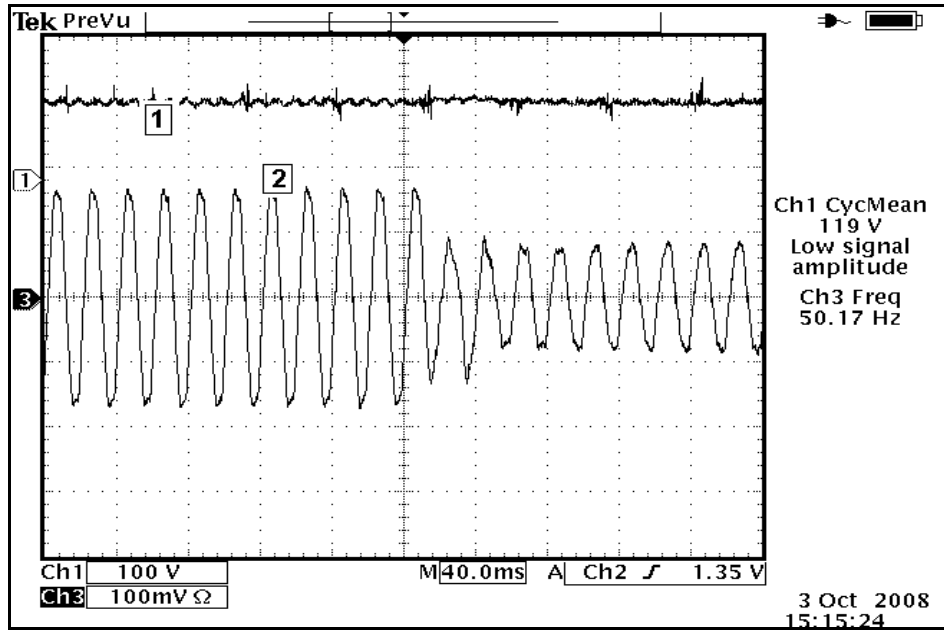


Şekil 2.22. 400W/8000W yük geçişi sırasında giriş akımı (1) ve çıkış gerilimi (2) dalga şekli ($V_s=70V$, $f_{\text{hat}}=50,25\text{Hz}$)

EK-2 (Devam) Akım sensörsüz interleaved boost PFC devresinin uygulama sonuçları



Şekil 2.23. 800W/4000W yük geçişi sırasında giriş akımı dalga şekli ($V_s=70V$, $f_{\text{hat}}=49,76\text{Hz}$)



Şekil 2.24. 800W/4000W yük geçişi sırasında giriş akımı (2) ve çıkış gerilimi (1) dalga şekli ($V_s=70V$, $f_{\text{hat}}=50,17\text{Hz}$)

ÖZGEÇMİŞ

Kişisel Bilgiler

Soyadı, adı : SERTLER, Nazlıgül
 Uyruğu : T.C.
 Doğum tarihi ve yeri : 30.11.1977 Samsun
 Medeni hali : Evli
 Telefon : 0 (312) 413 11 95
 Fax : 0 (312) 417 50 09
 e-mail : ngtorun@hotmail.com

Eğitim

Derece	Eğitim Birimi	Mezuniyet tarihi
Yüksek Lisans	Gazi Üniversitesi/Elektrik Eğitimi	2002
Lisans	Gazi Üniversitesi/Elektronik Eğitimi	1998
Lise	Namık Kemal Lisesi	1994

İş Deneyimi

Yıl	Yer	Görev
2000-	MEB Bilişim Hiz. Dai. Bşk.	Öğretmen
1998-2000	İskitler Endüstri Meslek Lisesi	Öğretmen

Yabancı Dil

İngilizce

Yayınlar/Konferans

1. Torun, N., Sefa, İ., “Microcontroller Based Line Interactive Uninterruptable Power Supply Design”, 3rd International Conference on Technical and Physical Problems in Power Engineering, 2006.