



T.C.
KONYA TEKNİK ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ



**ANAHTARLAMALI ENDÜKTÖRLÜ YARI
EMPEDANS KAYNAKLI BİR İNVERTERİN
GELİŞTİRİLMESİ**

Mustafa Sacid ENDİZ

DOKTORA TEZİ

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Şubat-2021
KONYA
Her Hakkı Saklıdır

TEZ BİLDİRİMİ

Bu tezdeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edildiğini ve tez yazım kurallarına uygun olarak hazırlanan bu çalışmada bana ait olmayan her türlü ifade ve bilginin kaynağına eksiksiz atıf yapıldığını bildiririm.

DECLARATION PAGE

I hereby declare that all information in this document has been obtained and presented in accordance with academic rules and ethical conduct. I also declare that, as required by these rules and conduct, I have fully cited and referenced all material and results that are not original to this work.

Mustafa Sacid ENDİZ

Tarih: 19/02/2021

ÖZET

DOKTORA TEZİ

ANAHTARLAMALI ENDÜKTÖRLÜ YARI EMPEDANS KAYNAKLI BİR İNVERTERİN GELİŞTİRİLMESİ

Mustafa Sacid ENDİZ

**Konya Teknik Üniversitesi
Lisansüstü Eğitim Enstitüsü
Elektrik-Elektronik Mühendisliği Anabilim Dalı**

Danışman: Prof. Dr. Ramazan AKKAYA

2021, 105 Sayfa

Jüri

**Prof. Dr. Ramazan AKKAYA
Prof. Dr. Ömer AYDOĞDU
Prof. Dr. Ahmet Afşin KULAKSIZ
Doç. Dr. Mustafa YAĞCI
Dr. Öğr. Üyesi Hulusi KARACA**

Güç elektroniği uygulamalarında DC-AC dönüşümü gerçekleştirilirken çıkış geriliminin yükseltilmesinde geçmişte büyük boyutlu transformatörler tercih edilirken, ilerleyen zamanlarda daha küçük hacimli yükseltici DC-DC dönüştürücü yapısı kullanılmıştır. Transformatör ve DC-DC dönüştürücü yapısının ek maliyeti ve ilave kayıpları sebebiyle son yıllarda yeni ve özgün bir dönüştürücü topolojisi olarak empedans kaynaklı inverter (ZSI) devresi önerilmiştir. ZSI'nin empedans katı; geleneksel inverterlerin aksine tek aşamada hem düşürücü hem de yükseltici olarak çalışabilmekte, transformatör ve DC-DC dönüştürücü ihtiyacını ortadan kaldırarak maliyeti azaltıp verim artışı sağlamak ve kısa devre çalışmaya da izin verdiğinden ölü zaman süresinin kullanılmamasına bağlı olarak çıkış dalga şeklindeki distorsiyonu en aza indirmektedir. Bu nedenle ZSI, alternatif bir dönüştürücü devre yapısı olarak tercih edilmektedir.

Bu çalışmada, geleneksel akım ve gerilim kaynaklı inverterlerin sahip olduğu kavramsal ve teorik sınırlamaları ortadan kaldırarak yeni bir güç dönüştürme konsepti sunan ve ZSI'nin geliştirilmiş hali olan yarı empedans kaynaklı inverter (QZSI) devresi tasarlanmış ve gerçekleştirilmiştir. Empedans katındaki pasif devre elemanları üzerinde düşük frekanslı dalgalanmalar üretmemesi ve çıkışta daha az distorsiyon oluşturmamasından dolayı anahtarlama elemanlarını sürmek için NUCLEO-F411RE geliştirme kiti ile üretilen basit yükseltici PWM kontrol tekniği uygulanmıştır. Tasarlanan QZSI devresinin performansını iyileştirmek amacıyla empedans katında değişiklik yapılmıştır. Yükseltme faktörü ve gerilim kazancının artırılması amacıyla empedans katındaki giriş bobinine, bir bobin ve üç hızlı diyot eklenmiştir. Giriş bobini, anahtarlama endüktör (SL) adı verilen devre yapısına dönüştürülmüş ve bu yapı empedans katına bütünlük olarak yerleştirilmiştir. SL devre yapısının çalışma prensibi ve uygulanan modülasyon indeksine bağlı olarak yükseltme faktöründe % 12 ile % 68 arasında artış, anahtarlar üzerindeki gerilim stresinde ve başlangıç anında çekilen akımda % 10'un üzerinde azalma gözlemlenmiştir. Geliştirilen SL yapı QZSI devresinin çıkışında düşük distorsiyonlu sinüzoidal AC çıkış gerilimi elde edilmiştir. Benzetim çalışmaları ile laboratuvar ortamında gerçekleştirilen deneysel veriler, önerilen devrenin yüksek kazançlı DC-AC dönüşümü sağlayabildiğini net bir şekilde ortaya koymuştur.

Anahtar Kelimeler: Anahtarlama endüktör, basit yükseltici kontrol, başlangıç akımı, gerilim stresi, toplam harmonik distorsiyon, yarı empedans kaynaklı inverter, yükseltme faktörü.

ABSTRACT

PhD THESIS

DEVELOPMENT OF A SWITCHED INDUCTOR QUASI-Z-SOURCE INVERTER

Mustafa Sacid ENDİZ

**Konya Technical University
Institute of Graduate Studies
Department of Electrical-Electronics Engineering**

Advisor: Prof. Dr. Ramazan AKKAYA

2021, 105 Pages

Jury

**Prof. Dr. Ramazan AKKAYA
Prof. Dr. Ömer AYDOĞDU
Prof. Dr. Ahmet Afşin KULAKSIZ
Assoc. Prof. Dr. Mustafa YAĞCI
Asst. Prof. Dr. Hulusi KARACA**

In power electronics applications, large-size transformers were preferred to increase the output voltage in the past while performing DC-AC conversion, in later times the step-up DC-DC converters with smaller volume were used. Due to the additional cost and losses of the transformer and DC-DC converter structure, Z-source inverter (ZSI) circuit has been proposed as a new and unique converter topology in recent years. Unlike conventional inverters, ZSI impedance network can perform buck-boost operation in single stage, increase the efficiency by reducing the cost with the eliminating of the transformers and converters, and minimize the distortions in the output waveform since it does not use dead time. Therefore ZSI is preferred as an alternative converter circuit structure.

In this thesis study, a quasi-Z-source inverter (QZSI) circuit, which is an improved version of ZSI and offers a unique power conversion concept by eliminating the conceptual and theoretical limitations of the conventional current and voltage source inverters, was designed and realized. Simple boost PWM control technique has been employed to the switches using NUCLEO-F411RE development board since this technique doesn't involve low-frequency ripples on the passive components of the impedance network and has lower distortions at the output. In order to improve the circuit parameters of the designed QZSI circuit, the impedance network has been modified. An inductor and three fast recovery diodes are added to the input inductor of the impedance network in order to increase the voltage gain and the boost factor of the circuit. The input inductor has been transformed into a circuit form called switched inductor (SL) and this is integrated into the impedance network. Using the operating principle of the SL circuit form, an increase between 12% and 68% in the boost factor and a decrease over 10% in the voltage stress and the inrush current were observed depending on the applied modulation index. Low distortion sinusoidal AC output voltage is obtained at the output of the developed QZSI circuit with SL circuit form. Simulation and experimental results carried out in the laboratory environment clearly show that the proposed circuit provides high boost DC-AC inversion ability.

Keywords: Boost factor, inrush current, quasi-Z-source inverter, simple boost control, switched inductor, total harmonic distortion, voltage stress.

ÖNSÖZ

Bu tezin her aşamasında engin bilgi ve tecrübeleri ile bana her fırsatta yardımcı olan, fikir ve eleştirileri ile yol gösteren çok kıymetli tez danışmanım saygıdeğer hocam Prof. Dr. Ramazan AKKAYA'ya, tez sürecindeki katkıları ve yönlendirmelerinden dolayı değerli TİK üyeleri Prof. Dr. Ahmet Afşin KULAKSIZ'a ve Dr. Öğr. Üyesi Hulusi KARACA'ya, tez jürimde bulunma nezaketi gösteren tüm jüri üyelerine en kalbî şükranlarımı sunarım. Tez çalışmalarım sırasında fikir ve tecrübelerinden istifade ettiğim Sayın Doç. Dr. Mustafa YAĞCI'ya ve Öğr. Gör. Dr. Göksel GÖKKUŞ'a teşekkür ederim.

En başından beri maddi ve manevi yardımlarını esirgemeyen ve bugünlere gelmeme vesile olan sevgili aileme ve tüm doktora dönemim boyunca desteğini her zaman hissettiğim değerli eşim Serra ENDİZ'e, beni destekledikleri ve bana inandıkları için teşekkür ederim.

Mustafa Sacid ENDİZ
KONYA-2021

İÇİNDEKİLER

ÖZET	iv
ABSTRACT.....	v
ÖNSÖZ	vi
İÇİNDEKİLER	vii
SİMGELER VE KISALTMALAR	ix
1. GİRİŞ	1
2. KAYNAK ARAŞTIRMASI	4
3. DC-AC DÖNÜŞTÜRÜCÜ DEVRE TOPOLOJİLERİ	11
3.1. Geleneksel İnverter Yapıları	11
3.1.1. Tek fazlı yarım köprü inverter	12
3.1.2. Tek fazlı tam köprü inverter	13
3.1.3. Tek fazlı push-pull inverter.....	14
3.1.4. Darbe genişlik modülasyonlu (PWM) inverterler	15
3.1.5. Üç fazlı inverterler	16
3.2. Empedans Kaynaklı İnverter (ZSI) Topolojisi	18
3.2.1. ZSI devresinin analizi ve çalışma prensibi	20
3.2.2. Empedans katındaki bobin ve kondansatörler	24
3.3. ZSI PWM Kontrol Teknikleri.....	25
3.3.1. Basit yükseltici PWM kontrol tekniği	25
3.3.2. Maksimum yükseltici PWM kontrol tekniği	27
3.3.3. Maksimum sabit yükseltici PWM kontrol tekniği	28
3.4. Yarı Empedans Kaynaklı İnverter (QZSI) Topolojisi	29
3.4.1. QZSI devresinin analizi ve çalışma prensibi	30
3.5. İnverter Çıkış Geriliminde Harmonikler.....	33
4. QZSI DEVRESİNİN TASARIMI VE GERÇEKLEŞTİRİLMESİ	36
4.1. QZSI Devresinde Kullanılan Modülasyon Tekniği	39
4.2. QZSI Devresinin Düşürücü Modda Çalışması	42
4.3. QZSI Devresinin Yükseltici Modda Çalışması	42
4.4. Devre Katlarının Oluşturulması.....	43
4.4.1. DC giriş gerilim ve empedans katı	44
4.4.2. Kontrol katı	46
4.4.3. Sürücü katı	50
4.4.4. İnverter katı.....	53
4.4.5. Filtre katı.....	55
4.5. Kontrol ve Sürücü Katının Besleme Devresi.....	57
5. QZSI DEVRESİNİN PERFORMANSININ İYİLEŞTİRİLMESİ.....	60

5.1. Gerilim Kazancının Arttırılması	61
5.2. Gerilim Stresinin Azaltılması	64
5.3. Başlangıç Akımının Bastırılması	65
6. BENZETİM VE UYGULAMA SONUÇLARI	68
6.1. QZSI Devresinde Benzetim ve Uygulama Sonuçları	68
6.1.1. QZSI devresinin düşürücü modda çalışması	68
6.1.2. QZSI devresinin yükseltici modda çalışması.....	74
6.2. SL Yapılı QZSI Devresinde Benzetim ve Uygulama Sonuçları.....	79
6.2.1. Gerilim kazancının arttırılmasına etkisinin incelenmesi	79
6.2.2. Gerilim stresinin azaltılmasına etkisinin incelenmesi	85
6.2.3. Başlangıç akımının bastırılmasına etkisinin incelenmesi	88
6.3. Tasarlanan Devrenin Harmonik Analizi	89
6.4. Tasarlanan Devrenin Verimlilik Analizi.....	94
7. SONUÇLAR VE ÖNERİLER	96
7.1. Sonuçlar	96
7.2. Öneriler	97
KAYNAKLAR	99
EKLER	104
EK-1 Tek Fazlı QZSI Baskı Devre Şeması	104
EK-2 IXKH20N60C5 MOSFET'in Temel Çalışma Parametreleri	105

SİMGELER VE KISALTMALAR

Simgeler

B	: Yükseltme faktörü
C_f	: Filtre kondansatörü
D	: Kısa devre çalışma oranı
f, f_m	: Referans dalga frekansı
f_{kd}	: Kısa devre anahtarlama frekansı
f_0	: Filtre kesim frekansı
f_s	: Anahtarlama frekansı
f_t	: Taşıyıcı üçgen dalga frekansı
G	: Devre kazancı
I_c	: Kondansatör akımı
I_{dc}, I_{in}	: Giriş akımı
L_f	: Filtre bobini
M	: Modülasyon indeksi
m_f	: Taşıyıcı dalga frekansının referans dalga frekansına oranı
$P_{giriş}$	: DC giriş gücü
P	: Aktif güç
r_i	: DC akım dalgalanması
r_v	: DC gerilim dalgalanması
R, R_L	: Yük direnci
T	: Anahtarlama süresi
T_0	: Kısa devre anahtarlama süresi
T_1	: Kısa devre olmayan anahtarlama süresi
V_a, V_b, V_c	: Kontrol amaçlı kullanılan referans sinyalleri
V_{ac}	: Çıkış geriliminin genliği
V_{ac1}	: Çıkış geriliminin temel bileşeninin genliği
V_C	: Empedans katı kondansatör gerilimi
V_d, V_D	: Diyot gerilimi
V_{dc}, V_{in}	: Giriş gerilimi
V_L	: Empedans katı bobin gerilimi
V_m	: Referans dalga genliği
V_p, V_n	: Kısa devre zarf sinyalleri
V_i, V_{PN}	: DC hat gerilimi
V_t	: Taşıyıcı üçgen dalga genliği

Kısaltmalar

AC	: Alternatif akım (Alternating current)
ADC	: Analog-dijital dönüştürücü (Analog digital converter)
BJT	: Bipolar jonksiyon transistör (Bipolar junction transistor)
BYK	: Basit yükseltici kontrol (Simple boost control)
CSI	: Akım kaynaklı inverter (Current source inverter)
DC	: Doğru akım (Direct current)
EMI	: Elektromanyetik girişim (Electromagnetic interference)
FFT	: Hızlı fourier dönüşümü (Fast fourier transform)
IGBT	: İzoleli kapılı bipolar transistör (Insulated gate bipolar transistor)
MSYK	: Maksimum sabit yükseltici kontrol (Maximum constant boost control)
MYK	: Maksimum yükseltici kontrol (Maximum boost control)

OPAMP	: Operasyonel amplifikatör (Operational amplifier)
PCB	: Baskı devre kartı (Printed circuit board)
PV	: Fotovoltaik (Photovoltaic)
PWM	: Darbe genişlik modülasyonu (Pulse width modulation)
QZSI	: Yarı empedans kaynaklı inverter (Quasi-Z-source inverter)
SL	: Anahtarlama endüktör (Switched inductor)
THD	: Toplam harmonik distorsiyon (Total harmonic distortion)
VSI	: Gerilim kaynaklı inverter (Voltage source inverter)
ZSI	: Empedans kaynaklı inverter (Z-source inverter)



1. GİRİŞ

Dünya genelindeki hızlı nüfus artışı ve küresel ısınma neticesinde şekillenen enerji politikaları, enerjiye olan talebi son yıllarda belirgin ölçüde arttırmıştır. Enerji ihtiyacını karşılamak amacıyla en yaygın kullanılan enerji kaynakları kömür, petrol ve doğalgaz gibi fosil kaynaklardır. Elektrik enerjisi üretimi için fosil kaynaklarının kullanımı tüm ülkelerde giderek artarken bu kaynakların mevcut rezervleri de gün geçtikçe azalmaktadır. Bu kaynakların kısıtlı oluşu ve hızla tükenmesi; başta enerji krizi, küresel ısınma ve atmosfere karbon salımı olmak üzere büyük çevresel sorunlara yol açmaktadır. Bu nedenle sürdürülebilir, tükenmez ve çevre dostu olan yenilenebilir enerji kaynaklarına olan ilgi her geçen gün artmaktadır (Endiz ve Akkaya, 2018).

Farklı enerji kaynaklarından elde edilen doğru akım (DC) elektrik enerjisinin evsel ve endüstriyel yüklerde kullanılabilmesi için alternatif akıma (AC) dönüştürülmesi gerekmektedir. Bu dönüşüm inverterler ile yapılmaktadır (Hassaine ve ark., 2014).

Dönüştürücülerde istenilen; DC gücü maksimum verimle ve kayıpları minimum seviyede tutarak düşük harmonikli AC çıkış gücü elde etmektir. Bundan dolayı üretilen DC gücün AC güce dönüşümü için kullanılan inverterlerin performansı oldukça önem arz etmektedir (Zeb ve ark., 2018).

Çok çeşitli alanlarda kullanılan klasik inverter yapıları, gerilim kaynaklı inverter (VSI) ve akım kaynaklı inverter (CSI) olmak üzere ikiye ayrılmaktadır. Her iki yapının da kendine has avantaj ve dezavantajları vardır. Klasik inverter yapılarının dezavantajları aşağıdaki gibi özetlenebilir:

- Klasik inverter yapıları ya düşürücü ya da yükseltici modunda çalışabilmektedir. Uygulamalarda sıklıkla tercih edilen VSI devrelerinde DC gerilim seviyesinin uygun bir transformatör veya DC-DC dönüştürücü kullanılarak yükseltilmesi gerekmektedir.
- İnverterin bir fazında yer alan alt ve üst sıradaki anahtarlar, aynı anda iletimde olmamalıdır. Ancak, elektromanyetik girişim (EMI) gibi durumların etkisiyle alt ve üst sıradaki anahtarlar ilettime geçebilir ve bu da sistem için risk oluşturur.
- Aynı koldaki anahtarların aynı anda ilettime geçmelerini önlemek amacıyla kullanılan ölü zaman süresi, inverterin çıkış geriliminde harmoniklere ve çıkış gerilim dalga şeklinde distorsiyona neden olmaktadır.

Giriş geriliminin yeterli olmadığı uygulamalarda gerilimin yükseltilmesi amacıyla inverterler büyük yapılı transformatörlerle veya DC-DC dönüştürücülerle birlikte kullanılmıştır. Transformatör yapısının büyük oluşu; maliyet, verim ve boyut bakımından dezavantajlı olduğu için DC-DC dönüştürücü yapısının kullanımı son yıllarda giderek yaygınlaşmıştır. İnverterlerin girişine uygulanan DC gerilim, genellikle değişken ve düşük seviyeli olduğu için çıkışta istenilen genlikte bir AC gerilim elde edebilmek amacıyla yükselten DC-DC dönüştürücü yapılarından birisi tercih edilir. Topoloji olarak; boost, flyback, push-pull ve tam köprü gibi çeşitli dönüştürücü yapılar kullanılmaktadır (Endiz ve ark., 2015).

Geleneksel inverterlerin yukarıda bahsedilen dezavantajlarını ortadan kaldırabilmek için, son yıllarda empedans kaynaklı inverter topolojileri (ZSI/qZSI) geliştirilmiştir. Bu topolojiler; hem düşürücü hem de yükseltici olarak çalışabilmekte, uygulanan giriş gerilimini yükseltmek amacıyla kullanılan transformatör veya DC-DC dönüştürücü ihtiyacını ortadan kaldırmaktadır. Sonuçta sistemin toplam hacmi ve maliyeti aşağıya çekilerek dönüştürücü kayıpları en aza indirilmektedir. Ayrıca ZSI devrelerinde DC kaynağın inverter kolları üzerinden kısa devre olması, sistem için bir risk teşkil etmemektedir (Peng, 2003; Anderson ve Peng, 2008).

Bu tez çalışmasında; geleneksel akım ve gerilim kaynaklı inverterlerin neden olduğu kavramsal ve teorik kısıtlamaların üstesinden gelebilen, yarı empedans kaynaklı inverter (QZSI) devresinin tasarımı ve gerçekleştirilmesi amaçlanmıştır. Devrenin empedans katında yapılan modifikasyon ile geleneksel QZSI devresi, anahtarlama endüktörlü (SL) QZSI devresine dönüştürülerek yükseltme faktöründe ve gerilim kazancında artış, anahtarlama elemanları üzerindeki gerilim stresinde ve başlangıç akımında düşüş sağlanmıştır. Bu amaçla öncelikle devrenin teorik analizinin yapılması ve tasarım parametrelerinin belirlenmesi, Proteus Design Suite programı kullanılarak devre şemalarının oluşturulması, Matlab/Simulink ortamında modellenerek benzetim çalışmalarının yapılması, uygulama devresi ve laboratuvar ortamında deneysel çalışmaların gerçekleştirilmesi sağlanmıştır. En son olarak benzetim ve deney sonuçlarının karşılaştırılmasıyla sonuç değerlendirilmesi yapılmıştır.

Bölüm 2’de tez konusu ile ilgili önceki yıllarda yapılmış ulusal ve uluslararası çalışmalar özetlenmiştir.

Bölüm 3’te temel DC-AC dönüştürücü yapılarından bahsedilmiştir. ZSI ve QZSI devrelerinin çalışma prensibi anlatılmış, sürekli ve geçici durum analizleri açıklanmıştır. Anahtarlama elemanlarının kontrolünde kullanılan taşıyıcı tabanlı modülasyon

teknikleri karşılaştırmalı olarak incelenmiş, inverter çıkışında oluşan harmonikler hakkında bilgiler verilmiştir.

Bölüm 4'te tek fazlı QZSI devresinin teorik analizi ve kullanılan kontrol tekniği, devreyi oluşturan tüm katlar ve her katta kullanılan aktif ve pasif devre elemanları, kullanılan devre elemanlarının hesabı ve Proteus Design Suite programı kullanılarak oluşturulan devre şemaları hakkında bilgi verilmiştir.

Bölüm 5'te QZSI devresine eklenen anahtarlama endüktör yapısının çalışma prensibi ile bu yapının devrenin performansına etkisi teorik analiz ve matematiksel eşitliklerle belirtilmiştir.

Bölüm 6'da sırasıyla QZSI ve anahtarlama endüktörlü QZSI devreleri için Matlab/Simulink ortamında yapılan benzetim çalışmaları ve laboratuvar ortamında gerçekleştirilen deneysel çalışmalar verilmiştir.

Bölüm 7'de yapılan teorik çalışma özetlenmiş, benzetim ve deneysel çalışmalardan elde edilen bulguların karşılaştırmalı analizi yapılmıştır. Gerçekleştirilen tez çalışmasından elde edilen bulgular neticesinde gelecekte yapılacak benzer nitelikteki akademik ve bilimsel çalışmalara öneriler sunulmuştur.

2. KAYNAK ARAŞTIRMASI

ZSI ve QZSI devre topolojileri ile ilgili son yıllarda birçok bilimsel çalışma yapılmış olup bu konu halen güncelliğini korumaktadır. Bu bölümde; tez konusu ile ilgili önceki yıllarda yapılmış ulusal ve uluslararası çalışmalar özetlenmiştir.

DC gerilim seviyesi değişken ve düşük seviyeli uygulamalarda, sistem çıkışında istenilen genlikte bir AC gerilim elde edebilmek için geleneksel inverter yapılarında yükseltme amacıyla transformatörün kullanılması zorunlu olmuştur. Transformatörün boyutunun büyük oluşu, sistem maliyetine olumsuz etkisi ve toplam verimi düşürmesinden dolayı ilerleyen yıllarda transformatörsüz DC-DC dönüştürücülü inverterler geliştirilmiştir. Geniş bir aralıkta değişebilen giriş gerilim seviyelerini ayarlamak amacıyla DC-DC dönüştürücülü inverter yapıları günümüzde özellikle fotovoltaik (PV) sistemlerde yaygın olarak kullanılmaya devam etmektedir. Hem transformatörün hem de DC-DC dönüştürücü yapısının inverter devresine ek maliyet getirmesi, her iki yapının iki aşamada güç dönüşümü sağlaması ve kullanılan ilave yarı iletken anahtar kayıpları gibi dezavantajlarından dolayı son yıllarda yeni topoloji arayışları ortaya çıkmıştır (Kerekes ve ark, 2009).

Geleneksel inverterler; yenilenebilir enerji sistemleri, AC motor hız kontrolü, kesintisiz güç kaynakları, endüksiyonla ısıtma ve elektrik dağıtım şebekeleri gibi farklı uygulamalarda tercih edilmektedir. VSI ve CSI yapıları; sadece düşürücü ya da yükseltici olarak çalışabilmesi, transformatör veya DC-DC dönüştürücüye ihtiyaç duyulması, EMI nedeniyle aynı faz kolundaki anahtarların kısa devre durumuna geçebilmesi, anahtarlama elemanları sürülürken ölü zaman süresi konulmasına bağlı olarak çıkış dalga formunda harmonik distorsiyon oluşması gibi olumsuzluklara sahiptir (Endiz ve ark., 2015). VSI ve CSI devrelerinin belirtilen dezavantajlarını ortadan kaldıran bir DC-AC dönüştürücü yapısı birçok araştırmacı için merak konusu olmuştur.

Peng (2003) tarafından geleneksel inverterlerin dezavantajlarını ortadan kaldırmak amacıyla ZSI topolojisi geliştirilmiştir. ZSI devresi, yarı iletken anahtarların bulunduğu güç katı ile besleme katını birleştiren eşdeğer büyüklüğe sahip kondansatör ve bobinlerden oluşan özel bir empedans katına sahiptir. Empedans katındaki pasif devre elemanlarının enerji depolama ve iletebilme özelliği ile giriş gerilim değerini arttırmak amacıyla transformatöre veya DC-DC dönüştürücüye gerek yoktur. DC gerilimin yükseltilmesi anahtarların kısa devre çalışmasıyla sağlandığı için devre, EMI'ye karşı daha dayanıklıdır. ZSI devresinde, aynı faz kolundaki anahtarların kısa

devre modunda çalıştırılabilmesi ile yükseltme gerçekleştirilebilmesinden anahtarlara sürme sinyalleri gönderilirken ölü zaman süresine gerek duyulmaz. Bu nedenle çıkış işaretinde geleneksel inverterlere göre daha az distorsiyon oluşmaktadır.

Peng (2003) tarafından geliştirilen ZSI topolojisinde basit yükseltici kontrol (BYK) tekniği uygulanmıştır. Bu teknikte, kısa devre çalışma oranını kontrol etmek için üç fazlı referans tepe değerine eşit veya daha büyük iki adet düz kısa devre zarfı ve taşıyıcı üçgen dalga kullanılmaktadır. Taşıyıcı üçgen dalga, kısa devre zarflarının üstünde veya altında olduğu zaman inverter kısa devre modunda çalışacaktır. Yükseltme gerektiren uygulamalarda daha büyük kısa devre çalışma oranına ihtiyaç duyulacağı için modülasyon indeksinin daha düşük olması yarı iletken anahtarlar üzerindeki gerilim stresini artırır. Bu tekniğinin en büyük dezavantajı büyük değerli modülasyon indeksinde çalışma imkânını kısıtlamasıdır.

Shen ve ark. (2004) tarafından yapılan çalışmada maksimum sabit yükseltici kontrol (MSYK) yöntemi sunulmuştur. Büyük güçlü uygulamalarda MSYK yöntemi, klasik kontrol teknikleri içerisinde en çok tercih edilen darbe genişlik modülasyon (PWM) yöntemidir. Bu kontrol yönteminde beş modülasyon eğrisi vardır. Bunların üçü referans sinyalleri, ikisi ise sinüs şeklinde kısa devre zarf sinyalleridir. Taşıyıcı üçgen dalga, kısa devre zarf sinyallerinden büyük olduğu zaman inverter kısa devre modunda çalışmaktadır. Bu tekniğin avantajı düşük gerilim stresi ile sabit kısa devre çalışma oranına sahip olmasıdır.

Peng ve ark. (2005) tarafından yapılan çalışmada ZSI devresi için maksimum yükseltici kontrol (MYK) tekniği önerilmiştir. Bu teknikte, kısa devre çalışma kontrolü için ayrı bir sinyale gerek yoktur ve taşıyıcı üçgen dalganın sinüzoidal referans sinyallerden büyük olduğu durumlarda inverter kısa devre modunda çalışacaktır. Bu nedenle kısa devre çalışma oranı değişken olacaktır. Düşük frekanslarda bobinin akım dalgalanması artacağından, akım dalgalarını azaltmak için daha büyük boyutlu bobin kullanılması gerekmektedir. Büyük boyutlarda bobin kullanımı verimde düşüşe, maliyette ise artışa sebep olur. MYK yöntemi ile diğer tekniklere göre düşük gerilim stresinde daha fazla yükseltme sağlanırken, bobin boyutlarının artması yeni kontrol yöntemlerine yönlendirmiştir.

Huang ve ark. (2006) tarafından yapılan deneysel çalışmada konutlarda kullanılan PV sistemlere uygun ZSI yapısı geliştirilmiştir. Geleneksel DC-DC yapıli inverterlere göre daha az anahtarlama elemanına ihtiyaç duyduğu için maliyeti düşük, kayıpların az olmasından dolayı verimi yüksek, inverterin kısa devre modunda çalışması

ile ölü zaman süresine gerek duyulmadığından sistem çıkışında daha az harmonik içeren bir yapı ortaya çıkarılmıştır. Bu çalışma ile ZSI devresinin geleneksel inverterlerin yerini alabileceği uygulama ile gösterilmiştir.

Shen ve ark. (2007) tarafından yapılan çalışmada yakıt hücreli araçlar için geleneksel inverter, DC-DC dönüştürücü yapıli inverter ve ZSI devresi; anahtarlama kayıpları, kullanılan pasif eleman sayısı ve verimlilik açısından karşılaştırmalı olarak incelenmiştir. Sonuçta ZSI'nin diğer topolojilere göre yakıt hücreli araçlar için daha başarılı ve uygulanabilir olduğu gözlemlenmiştir. Bu durum yakıt hücreli uygulamalarda ZSI topolojileri için kullanım alanı oluşturmaktadır.

Anderson ve Peng (2008) tarafından gerçekleştirilen çalışmada ZSI'ye göre daha üstün özellikleri olan QZSI devre modeli sunulmuştur. QZSI devre modeli, ZSI'nin tüm avantajlarına sahip olmakla birlikte mevcut bazı dezavantajları da ortadan kaldırmaktadır. QZSI devresi, DC kaynağa seri bağıli bobin yardımıyla kaynaktan devamlı ve sürekli akım çekebilme ve empedans katında daha düşük değerli pasif bileşenlere sahip olma özelliğıyle ZSI devresinden ayrılmaktadır. Elde edilen benzetim ve deneysel çalışma sonuçları, önerilen modelin etkili olduğunu göstermiştir. QZSI devresinin sahip olduğu avantajlar ZSI'ye göre daha fazla tercih edilmesini sağlamıştır.

Tang ve ark. (2009) tarafından kaleme alınan makalede ZSI devresi için empedans katındaki kondansatör geriliminin ve çalışma anında oluşan yüksek başlangıç akımının düşürüldüğü yumuşak geçiş özelliğine sahip yeni bir topoloji önerilmiştir. Geliştirilen bu topolojide kullanılan kontrol teknikleri mevcut ZSI topolojisi ile aynıdır. Yumuşak geçiş özelliğı ile hem devrenin çalışma anında oluşan yüksek başlangıç akımı hem de empedans katındaki kondansatör gerilimi azaltılmıştır. ZSI devresinin başlıca kısıtlamalarından olan gerilim stresi ve yüksek başlangıç akımı, farklı çözüm arayışlarını oluşturmuştur.

Zhu ve ark. (2010) tarafından yapılan çalışmada ZSI devresinin performansını arttırmak amacıyla anahtarlamalı endüktör (SL) yapısını empedans katındaki üst ve alt bobinlerin yerine ilave ederek devrenin yükseltme faktörü artırılmıştır. Devreye ilave edilen SL yapısı iki bobin ve üç adet hızlı diyottan oluşmaktadır. Geleneksel ZSI ile karşılaştırıldığında, devrenin güç katı ile DC giriş katını birbirine bağlayan SL yapısı gerilim kazancının artmasını sağlamıştır. Gerilim kazancının artması daha düşük DC giriş gerilimlerinde çalışılmasını mümkün kılmaktadır. SL yapısı gerekenden daha az kısa devre çalışma süresi ile güç aktarma bobinlerini enerjileyerek kısa devre olmayan çalışma süresince yükü beslemektedir. Kısa devre çalışma süresinin küçülmesi çıkış

sinyal kalitesinin iyileşmesi açısından önemlidir. Bu yapıda sürekli olmayan giriş akımı oluşması dezavantaj olarak değerlendirilebilir.

Nguyen ve ark. (2011) tarafından yapılan deneysel çalışmada SL yapısı QZSI devresinin empedans katındaki çıkış bobinine bütünleşik hale getirilmiştir. SL yapılı ZSI devresinin kısıtlamalarını ortadan kaldırmak amacıyla önerilen devre yapısı girişte sabit ve sürekli bir akım sağlamak ve DC kaynakla ortak referans noktasına sahiptir. Geleneksel QZSI devresine göre empedans katındaki bobin ve kondansatörler üzerindeki akım-gerilim stres değerleri ile kısa devre akım değeri daha düşük olup ilk çalışma anında oluşan yüksek başlangıç akımı bastırılmıştır.

Hanif ve ark. (2011) tarafından yapılan çalışmada geleneksel inverterlerle ZSI devresi karşılaştırmalı olarak incelenmiştir. ZSI'nin devre yapısı ile hesaplamaları, empedans katındaki pasif devre elemanlarının seçimi, çalışma modları ve kullanılan kontrol teknikleri detaylıca açıklanmıştır. Empedans katının doğru tasarlanabilmesi için kullanılan pasif devre elemanlarının çalışma prensiplerinin doğru şekilde anlaşılması gerekmektedir. Gerçekleştirilen çalışma bu konunun anlaşılması açısından öneme sahiptir.

İsmail ve ark. (2012) tarafından kaleme alınan makalede SL yapılı QZSI devresinin modifiye edilmiş yapısı önerilmiştir. Önerilen devrenin geleneksel QZSI devresine göre en büyük avantajı; düşük gerilim seviyesinde elemanlara ihtiyaç duyması ve DC kaynak ile ortak referans noktasına sahip olmasıdır. QZSI devresinde ilk çalışma anında oluşan yüksek başlangıç akımı, bu topoloji kullanılarak bastırılmış ve aynı zamanda gerilim kazancı da arttırılmıştır. Üçüncü harmonik ilaveli maksimum sabit yükseltici kontrol tekniği uygulanmış, teorik analizler ile benzetim çalışmaları doğrulanmıştır. Önerilen devre yapısı sahip olduğu avantajlar nedeniyle alternatif olarak QZSI devrelerinde kullanılabilir.

Ho ve ark. (2014) tarafından gerçekleştirilen çalışmada aktif anahtarlamalı kondansatörlü SL yapılı QZSI devresi sunulmuştur. Geleneksel QZSI devresine kıyasla önerilen devre yapısının avantajları daha büyük yükseltme faktörüne ve az sayıda devre elemanı ile anahtarlama elemanları üzerinde düşük gerilim stresine sahip olmasıdır. Geliştirilen devrenin bir diğer avantajı yükseltme faktörünün arttırılması istendiğinde empedans katındaki anahtarlamalı kondansatörlü SL yapısının genişletilebilir olmasıdır. Bu yapıda SL yapılı ZSI/QZSI devrelerine kıyasla daha fazla pasif devre elemanı kullanılması verim ve maliyet açısından dezavantaj olarak gösterilebilir.

Bakhovtsev ve Panfilov (2014) tarafından kaleme alınan makalede üç fazlı üç seviyeli ZSI ve QZSI topolojileri, enerji-güç parametreleri bakımından karşılaştırmalı olarak incelenmiştir. Önceki çalışmalarla karşılaştırıldığında, üç seviyeli ZSI/QZSI yapıları iki seviyeli inverterlere göre daha yüksek verime ve çıkış gerilim kalitesine sahiptir. Ayrıca iki seviyeli QZSI devresinin ZSI devresine göre avantajları bu çalışmada da gözlemlenmiştir. Bu sonuçlara göre QZSI devresinin topoloji olarak transformatörsüz inverterler arasında en etkili yapı olduğu söylenebilir.

Bakeer ve ark. (2015) tarafından yapılan deneysel çalışmada iki hücreli SL yapılı QZSI devresi önerilmiştir. Önerilen devrede SL hücresinde merkezde bulunan diyot yerine bootstrap kondansatörü kullanılmıştır. Geleneksel SL yapılı QZSI'ye göre yükseltme faktöründe artış, anahtarlama elemanları ile kondansatör üzerindeki gerilim stresinde düşüş sağlanmıştır. Bu çalışmada elde edilen verilerden, hücre sayısının artması ile kullanılan eleman sayısının artmasının yanında devre performansının da iyileşeceği öngörülebilmektedir.

Aravindan ve ark. (2016) tarafından yapılan çalışmada tek fazlı QZSI, SL yapılı ZSI ve SL yapılı QZSI devreleri karşılaştırmalı olarak incelenmişlerdir. Bu topolojilerin sürekli durum analizleri yapılmış ve benzetim çalışmaları Matlab/Simulink kullanılarak gerçekleştirilmiştir. SL yapılı devrelerin performanslarının geleneksel yapılara göre daha yüksek olduğu görülmüştür. SL yapılı ZSI'nin SL yapılı QZSI'ye göre sadece gerilim kazancının yüksek olduğu, akım ve gerilim stresleri ile başlangıç akımının bastırılmasında daha etkisiz olduğu tespit edilmiştir. Geleneksel QZSI devresinin SL yapılı uygulamalarda da avantajlı olduğu görülmektedir.

Guo ve ark. (2017) tarafından kaleme alınan makalede SL yapılı QZSI devresi ile geliştirilmiş SL yapılı QZSI karşılaştırılmıştır. Teorik analizler kullanılarak oluşturulan devre modellerinin benzetim çalışmaları yapılmıştır. Elde edilen sonuçlara göre, geliştirilmiş SL yapılı QZSI devresinde gerilim yükseltme faktörü daha büyük olmuştur. Aynı yükseltme faktöründe daha büyük modülasyon indeksine sahip olmasıyla çıkış sinyal kalitesindeki harmonik distorsiyon azalmıştır. Bu çalışma ile yükseltme faktörü ve kazancın artırılmasına dönük olarak SL yapılı QZSI'nin geliştirmelere açık bir yapıda olduğu söylenebilir.

Li ve Cheng (2018) tarafından yapılan teorik ve benzetim tabanlı çalışmada geleneksel ZSI devrelerinde karşılaşılan problemler incelenmiştir. Bu amaçla farklı topolojiler incelenerek elde edilen sonuçlara göre, diyot destekli genişletilmiş ZSI'nin yükseltme faktörünü en fazla arttırdığı, güç kaynağı entegreli ZSI'nin ise gerilim stresi

bakımından en etkili yapı olduğu söylenebilir. Tüm devre parametreleri bakımından öne çıkan yapı olmamakla birlikte hangi amaçla kullanılacaksa o doğrultuda topoloji seçimi yapılabilir.

Abdelhakim ve ark. (2019) tarafından kaleme alınan makalede tek fazlı QZSI devresinin performansını arttırmak amacıyla MOSFET'leri sürmek için yarı sinüzoidal PWM tekniği uygulanmıştır. Önerilen yarı sinüzoidal PWM kontrol tekniği ile diğer geleneksel PWM teknikleri PLECS yazılımı kullanılarak 1.5 kW gücünde tek fazlı inverter için karşılaştırmalı olarak incelenmiştir. Geleneksel PWM tekniklerinin aksine önerilen kontrol tekniği daha kolay uygulanabilir ve MOSFET'ler üzerinde düşük anahtarlama kayıpları oluşturmaktadır. Bu çalışma ile QZSI devresinin yeni ve farklı PWM tekniklerinin uygulanmasına açık olduğu söylenebilir.

Duong ve ark. (2019) tarafından yapılan çalışmada üç fazlı QZSI ile aktif anahtarlama QZSI devreleri karşılaştırılmıştır. Aktif anahtarlama QZSI için geliştirilmiş bir PWM tekniği uygulanmıştır. İlave edilen bir anahtarlama elemanı (MOSFET) ile gerilim kazancında artış görülmüştür. Geleneksel QZSI invertere göre daha yüksek modülasyon indeksinde çalışabilmesi, giriş bobininde daha düşük akım dalgalanması oluşması ve kısa devre akımında azalma sağlaması geliştirilmiş PWM kontrollü aktif anahtarlama QZSI devresini öne çıkarmıştır. QZSI için hem empedans katında geliştirmeler yapılabilmesi hem de farklı anahtarlama kontrol tekniklerinin uygulanabilmesi onu esnek ve güvenilir bir devre haline getirmektedir.

Qiang ve ark. (2019) tarafından yapılan çalışmada devre yapısı geliştirilmiş bir QZSI sunulmuştur. Geliştirilen bu yapı, geleneksel QZSI'ye göre aynı kısa devre çalışma oranında daha büyük gerilim kazancı üretmektedir. Aynı çıkış gerilimini elde etmek için daha düşük kondansatör ve anahtar gerilim stresi oluşturmaktadır. Büyük modülasyon indeks kullanımı çıkış gerilim kalitesini artırırken DC bara kullanım oranını da yükseltmektedir. Devre yapısının geliştirilmesi ile artan DC bara kullanım oranı, gerçekleştirilen QZSI'nin daha geniş bir gerilim aralığında çalışmasını sağlayacağından yenilenebilir enerji sistemlerinde kullanılabilmesi mümkün olacaktır.

Ho ve ark. (2019) tarafından gerçekleştirilen çalışmada gerilim kazancını arttırmak amacıyla mevcut aktif anahtarlama kondansatörlü QZSI devresine SL yapısı eklenerek geliştirme yapılmıştır. SL yapısının karakteristik özelliği kullanılarak yükseltme faktöründe artış, anahtarlama elemanlarına uygulanan gerilim stresinde ise azalma sağlanmıştır. Bu çalışma modifiye edilen QZSI devre yapısının da geliştirilmeye açık olduğunu göstermektedir.

Yuan ve ark. (2020) tarafından kaleme alınan makalede anahtarlama QZSI topolojisi önerilmiştir. Önerilen topolojinin; yükseltme faktörü, gerilim kazancı ve anahtarlama elemanları ile kondansatörler üzerindeki gerilim stresi açısından mevcut ZSI/QZSI devrelerine göre daha başarılı olduğu görülmüştür. Kullanılan fazlardan MOSFET'in oluşturacağı iletim ve anahtarlama kayıpları göz önünde bulundurularak ilgili topoloji farklı uygulamalarda tercih edilebilir.

Shuai ve Qianfan (2020) tarafından yapılan çalışmada ZSI'nin AC tarafında oluşan akım dalgalanmaları incelenmiştir. Çıkış yük akımındaki dalgalanmalar motor sürücüsünün tork dalgalanmasında ve gürültü genliği üzerinde önemli etkiye sahiptir. ZSI'nin akım dalgalanması matematiksel olarak formüle edilmiş ve VSI ile ZSI'deki yük akımındaki dalgalanmalar karşılaştırılmıştır. Bu amaçla; ZSI'nin AC tarafındaki öngörülebilir akım dalgalanmalarını arttırmadan iletim ve anahtarlama kayıplarını azaltmak için değişken bir DC bara gerilimi ve anahtarlama frekansının adaptif yöntemi kullanılmıştır.

Literatür çalışmalarında görüldüğü üzere ZSI ve QZSI topoloji uygulamalarına ilişkin yapılan çalışmalar; gerilim yükseltme, yarı iletken anahtarlama elemanları ile empedans katında bulunan pasif devre elemanlarının gerilim streslerini azaltma ve devre çıkışındaki akım-gerilim dalga şekillerinin kalitesindeki artış üzerine yoğunlaşmıştır. Özellikle son birkaç yılda yapılan akademik ve bilimsel çalışmalar, daha çok yeni topoloji geliştirmek yerine mevcut topolojilerin üzerinde yapılabilecek geliştirmelerle dönüştürücünün yükseltme faktörünün nasıl arttırılacağı ve uygulanan modülasyon teknikleri sayesinde devre performansının nasıl yükseltileceği üzerinedir. Bu amaçla ZSI/QZSI yapısına ilave edilen pasif elamanlar ile devre parametrelerinin nasıl iyileştirileceği pek çok araştırmacı için merak konusu olmaktadır.

3. DC-AC DÖNÜŞTÜRÜCÜ DEVRE TOPOLOJİLERİ

Bu bölümde; temel DC-AC dönüştürücü yapılarından bahsedilmiştir. ZSI ve QZSI devrelerinin çalışma prensibi anlatılmış, sürekli ve geçici durum analizleri açıklanmıştır. Anahtarlama elemanlarının kontrolünde kullanılan taşıyıcı tabanlı modülasyon teknikleri karşılaştırmalı olarak incelenmiş, inverter çıkışında oluşan harmonikler hakkında bilgiler verilmiştir.

3.1. Geleneksel İnverter Yapıları

İnverterler, girişindeki DC gerilimi çıkışında istenilen genlik ve frekansta AC gerilime çevirebilen DC-AC dönüştürücülerdir. Devre çıkışından elde edilen AC gerilim ve frekans sabit veya değişken olabilir. İnverter girişindeki DC gerilim değiştirilerek ve inverterin kazancı sabit tutularak değişken bir AC çıkış gerilimi elde edilebilir. İnverterin DC giriş gerilimi sabit olup değişken bir AC çıkış gerilimi istendiğinde, bu inverterin kazancının değiştirilmesiyle yani PWM kontrolüyle sağlanır. İnverterin kazancı, çıkıştan alınan AC gerilimin girişte uygulanan DC gerilime oranı olarak belirlenir [Çolak ve Kabalcı, 2008; Engin ve Gülersoy, 2018).

İnverterler, güç ihtiyaçlarına ve çıkış gerilimlerine göre bir fazlı ya da üç fazlı olarak tasarlanırlar. Düşük güçlü uygulamalarda tek fazlı inverterler kullanılırken, orta ve yüksek güç gerektiren uygulamalarda üç fazlı inverterler tercih edilir. 1 kW altındaki uygulamalar için inverterin çıkışı kare dalga olarak kabul edilebilirken, orta ve yüksek güç gerektiren uygulamalarda inverterin çıkışının sinüzoidal akım ve gerilime sahip olması istenir. İnverter devresinde DC-AC güç dönüşümü için en sık kullanılan devre, herhangi bir modülasyon tekniği ile kontrol edilebilen köprü tipi inverter yapısıdır. Genel olarak, inverterlerde sinüzoidal çıkış elde etmek için kullanılan yöntemlerin başında sinüzoidal PWM (SPWM) kontrolü gelmektedir. SPWM tekniğinde farklı genişlikte kare dalga darbeler oluşturulur ve bu oluşturulan darbelerin genişliğini değiştirilerek çıkış ana dalgasının temel bileşeni kontrol edilir (Nandhakumar ve Jeevananthan, 2007; Endiz ve ark., 2015; Jana ve ark., 2017).

İnverterler, değişken hızlı motor sürücüleri, endüksiyonla ısıtma, AC gerilim regülatörleri, kesintisiz güç kaynakları ve yenilenebilir enerji sistemleri gibi endüstriyel uygulamalarda yaygın olarak kullanılmaktadır. İnverterde DC giriş gerilimi; bir akü, yakıt hücresi, güneş paneli, rüzgâr türbini veya daha farklı bir DC kaynak

olabilmektedir. Birçok farklı alanda kullanılan inverterlerin çıkış akım-gerilim dalga şekilleri belli harmonikleri içermesinden dolayı sinüzoidal değildir. Çeşitli anahtarlama teknikleri ve farklı filtre yöntemleri kullanılarak çıkış gerilimindeki istenmeyen harmonik bileşenler önemli ölçüde azaltılabilir (Rashid, 2001; Zeb ve ark., 2018).

İnverterin çıkışından elde edilen dalga şekilleri ve frekansları; seçilen yarı iletken anahtarlama elemanlarının karakteristiklerine, iletim ve kesim sürelerine göre değişebilmektedir. Son yıllarda güç elektroniğindeki teknolojik gelişmeler neticesinde, güç elektroniği dönüştürücülerinde kullanılan yarı iletken anahtarlama elemanlarının çalışma frekansı yükselmiştir. Yüksek hızdaki anahtarlama elemanları kullanılarak, çıkış akım-gerilim dalga şekillerindeki harmonikler azaltılmıştır (Bose, 2002; Rashid, 2009; Deshpande ve Bhasme, 2017).

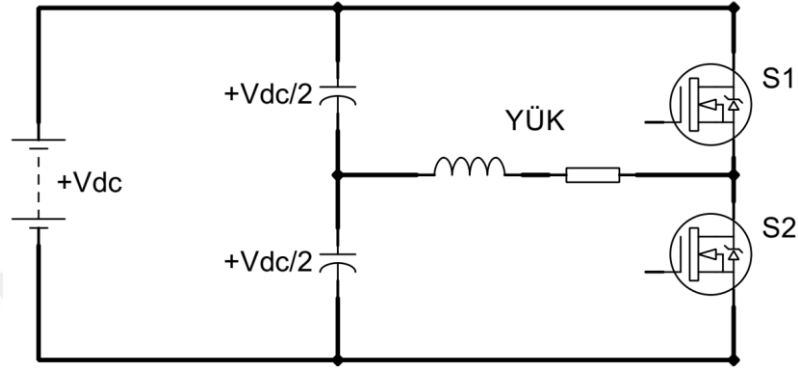
İnverterler, girişinde kullanılan besleme kaynaklarına göre gerilim kaynaklı ve akım kaynaklı olarak ikiye ayrılır. Gerilim kaynaklı inverterler, omik ve endüktif yükleri besleme amaçlı (genellikle AC motor uygulamalarında) tercih edilir. Akım kaynaklı inverterler ise, daha çok büyük kapasitif yükleri beslemek için kullanılır. Ayrıca kullanılan yük; harmonik akımlara karşı yüksek empedans gösteriyorsa gerilim kaynaklı inverterler, düşük empedans gösteriyorsa akım kaynaklı inverterler kullanılmalıdır (Rashid, 2009).

Gerilim kaynaklı inverterler genellikle sabit bir DC gerilimle beslenirken, akım kaynaklı inverterler bir akım kaynağı tarafından beslenirler. Gerilim kaynağına seri olarak bobin bağlandığında gerilim kaynağı bir akım kaynağına dönüştürülmüş olur. İnverterlerde omik yüklerde çıkış akımı ve gerilimi arasında faz farkı olmazken, endüktif yüklerde çıkış akımı gerilimden geri kalır. Yapıları itibariyle tek fazlı inverter devreleri; yarım köprü, tam köprü ve orta uçlu transformatörle gerçekleştirilen push-pull inverterler olmak üzere üçe ayrılır. Bir fazlı inverterler aralarında gerekli bağlantılar yapılarak üç fazlı AC sistemlere dönüştürülebilir (Kjaer ve ark., 2002; Büyük ve ark., 2016).

3.1.1. Tek fazlı yarım köprü inverter

Bir fazlı inverterin temeli olan yarım köprü inverter devre şeması Şekil 3.1’de görülmektedir. Bu topolojide, her birisi sabit ve gerilim değeri kaynak geriliminin yarısına eşit olan iki kondansatörün orta noktası inverterin nötr çıkışını oluşturmaktadır. Yarım köprü inverter devresi çalışırken oluşacak harmoniklerin düşük dereceli olması

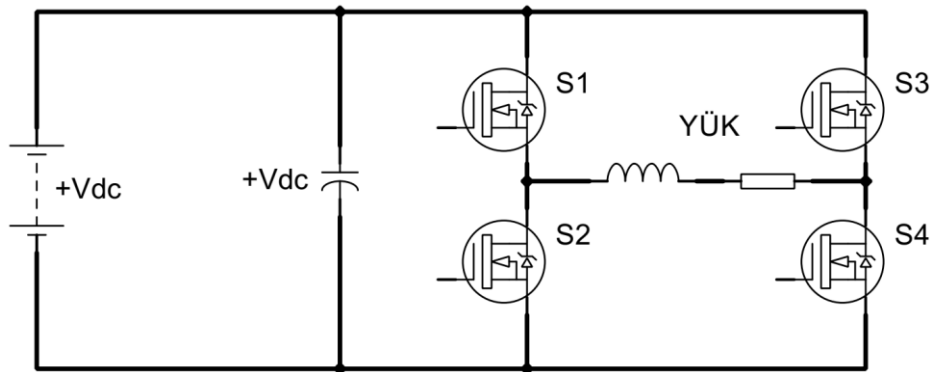
amacıyla C_1 ve C_2 kondansatörlerinin değerleri büyük seçilmelidir. İnverter yapısında her yarı periyotta S_1 ve S_2 anahtarlarından yalnız birisi iletim durumunda diğeri ise kesim durumundadır. Buna göre inverterde, her bir anahtarın ayrı zamanlarda iletimde olduğu 2 durum ve her ikisinin de kesimde olduğu durum olmak üzere 3 farklı durum söz konusudur (Liorente ve ark., 2002; González ve ark., 2007).



Şekil 3.1. Yarım köprü inverter devre şeması

3.1.2. Tek fazlı tam köprü inverter

Tam köprü inverter devre şeması Şekil 3.2’de görüldüğü gibi iki ayrı yarım köprü inverterin birleştirilmesiyle meydana gelmektedir. Tek fazlı tam köprü inverter devresinde DC-AC dönüşümü 4 adet anahtarlama elemanı ve diyotlar ile sağlanmaktadır. Yarım köprü inverter topolojisinde iki seviyeli çıkış gerilimi üretilir ve bunun için girişte orta uçlu bir gerilim kaynağı kullanılmalıdır. Tam köprü inverter topolojisinde ise iki ve üç seviyeli çıkış dalga formu normal bir gerilim kaynağı ile üretilabilmektedir.



Şekil 3.2. Tam köprü inverter devre şeması

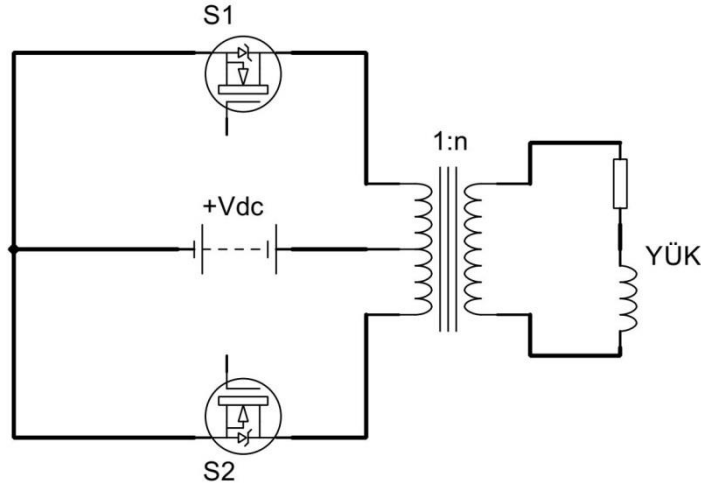
H-köprüsü olarak da bilinen tam köprü inverterde, çıkış gerilimini elde etmek için 4 farklı anahtarlama ve bir de belirsiz anahtarlama olmak üzere toplam 5 durum bulunur. Belirsiz durum, tüm anahtarların iletimde olmadığı zaman aralığında gerçekleşir. Bu durumda çıkış gerilimi $-V_{dc}$ ya da $+V_{dc}$ gerilim değerlerinden birini almaktadır (Liorente ve ark., 2002; González ve ark., 2007).

3.1.3. Tek fazlı push-pull inverter

Push-pull inverter devre şeması Şekil 3.3'te gösterilmiştir. Primer tarafta orta uçlu bir transformatöre ihtiyaç olup, i_0 çıkış akımının sürekli olduğu kabul edilir. S_1 anahtarı iletimde ve S_2 anahtarı kesimde olduğunda, S_1 anahtarı i_0 'ın pozitifini geçirirken, D_1 diyodu ise i_0 'ın negatifini geçirir. Çıkış gerilimi i_0 'ın yönü ne olursa olsun V_{dc}/n değerine eşittir. Burada "n" transformatörün primer ile sekonder sarım sayısı oranıdır. Benzer şekilde S_2 iletimde, S_1 kesimde olduğunda çıkış gerilimi $-V_{dc}/n$ değerine eşit olur.

Push-pull inverter devresinde tek bir doğru akım kaynağı, iki adet anahtarlama elemanı ve iki diyot kullanılmaktadır. Her yarı periyotta akım yalnızca bir anahtarlama elemanından geçmekte ve anahtarlar üzerinde iletim yönünde daha az gerilim düşümü olmaktadır. Bu, düşük DC gerilimli uygulamalarda verimin yüksek olmasını sağlamaktadır.

Bunun yanında kesim durumunda yarı iletken anahtarlama elemanlarının üzerinde görülen gerilim, kaynak geriliminin iki katıdır. Bundan dolayı yüksek gerilim uygulamalarında bu yapı tercih edilmezken daha çok çıkış geriliminin tam sinüs olmadığı düşük güçlü uygulamalarda yaygın olarak kullanılmaktadır. Üç seviyeli akım-gerilim dalga şekillerinin harmonikleri iki seviyeli akım-gerilim dalga şekillerine göre daha az olduğundan, Push-pull inverter devresinde çıkışta sinüs elde etmek için kullanılması gereken filtreme elemanları daha büyüktür (Boonyaroonate ve Mori, 2002; Elmas, 2006).



Şekil 3.3. Push-Pull inverter devre şeması

3.1.4. Darbe genişlik modülasyonlu (PWM) inverterler

PWM tekniği, geçmişte daha çok temel elektronik devre elemanlarıyla analog olarak gerçekleştirilirken daha sonra gelişme gösteren mikrodenetleyiciler kullanılarak uygulanmaktadır. İlk yıllarda referans sinyali mikroişlemciden sağlanıp OPAMP'lı bir komparatörde taşıyıcı sinyali ile karşılaştırılarak PWM sinyali elde edilmekteydi. Sonraki yıllarda PWM sinyalleri önceden hesaplanıp bir hafıza elemanında depolanarak mikrodenetleyici yardımıyla sağlanmıştır. Günümüzde mikrodenetleyicilerin çok yüksek frekanslarda çalışır hale gelmesiyle hesaplama ve değerlendirme süreci aynı anda yapılarak PWM sinyalleri elde edilmektedir. PWM tekniğinde kare dalga darbeler oluşturulur ve oluşturulan darbelerin genişliğini değiştirmek suretiyle çıkış ana dalgasının temel bileşeni kontrol edilir. Üretilen darbelerin yarı periyottaki sayılarının artırılması yani anahtarlama frekansının yükselmesi çıkışta istenmeyen harmoniklerin sınırlandırmasını sağlar. Bunun yanında anahtarlama frekansının büyük seçilmesi anahtarlama kayıplarını arttırmaktadır (Giri ve ark., 2016; Engin ve Gülersoy, 2018).

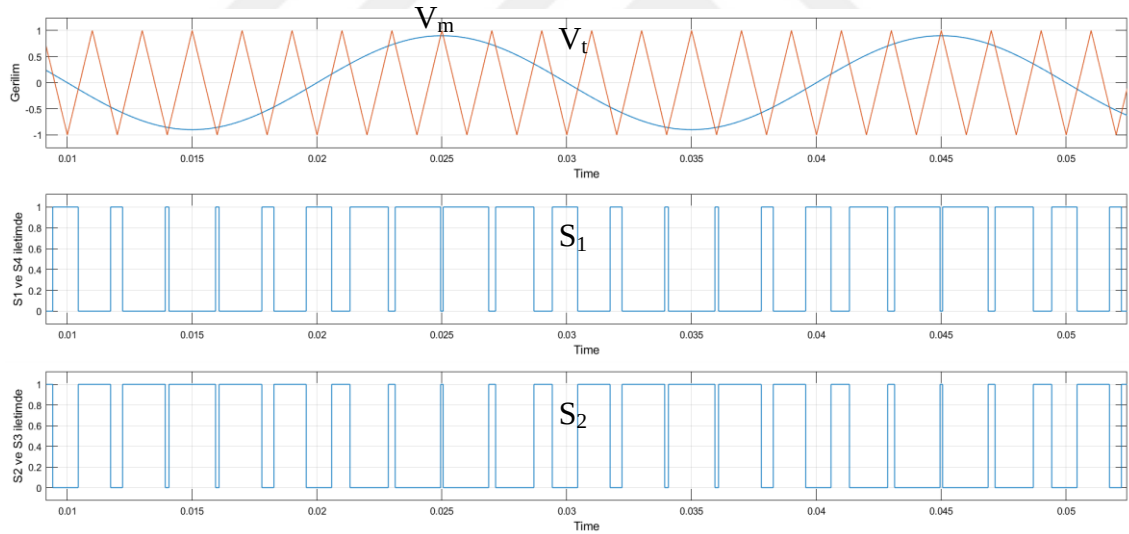
Şekil 3.4'te görüldüğü üzere PWM sinyalleri yüksek frekanslı bir üçgen taşıyıcı dalga ile düşük frekanslı modülasyon dalgasının bir karşılaştırıcısından geçirilmesiyle elde edilir. Taşıyıcı dalga frekansının referans dalga frekansına oranı m_f ile gösterilir. Üç fazlı sistemlerde m_f , üç ve üçün katları seçilerek hem fazlar arası denge sağlanır hem de çıkışta istenmeyen harmonikler sınırlandırılır. Sinüs dalgasının genliğinin taşıyıcı dalga genliğine oranına modülasyon indeksi denir. Modülasyon indeksinin değiştirilmesiyle çıkış geriliminin temel bileşeninin genliği değiştirilebilir (Engin ve Gülersoy, 2018).

PWM tekniğinde modülasyon indeksi M ve tek fazlı temel bileşenin genliği V_{ac1} eşitlik (3.1) ve (3.2)'de verilmiştir.

$$M = \frac{V_m}{V_t} \quad (3.1)$$

$$V_{ac1} = V_{dc}M \quad (3.2)$$

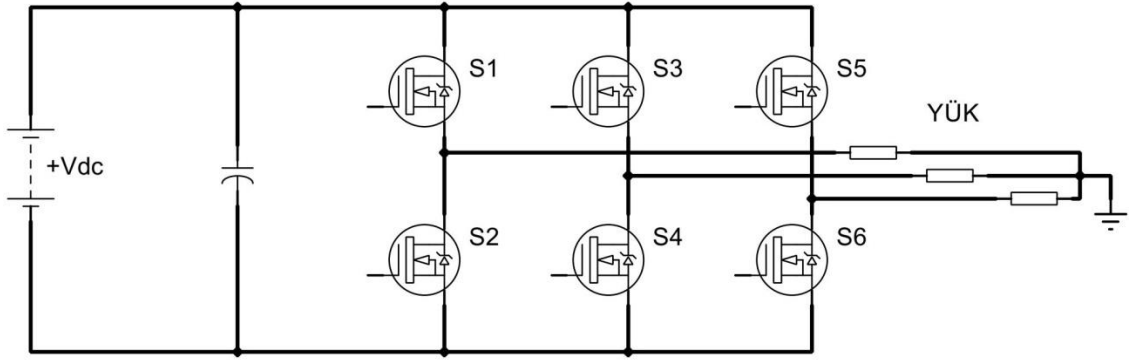
PWM tekniği, gerilim kaynaklı inverterin fazlarındaki anahtarların iletim ve kesim durumlarını öncesinde hesaplayarak oluşturulabilir. Bu hesaplama, bir modülasyon işareti V_m ve bir üçgen dalga formu V_t karşılaştırılarak yapılır. $V_m > V_t$ olduğunda; Şekil 3.2'de verilen tam köprü inverter devresinde S_1 ve S_4 anahtarları iletimde, S_2 ve S_3 anahtarları kesimde olur. $V_m < V_t$ olduğunda; S_1 ve S_4 anahtarları kesimde, S_2 ve S_3 anahtarları iletimde olur. V_{dc} giriş gerilimi olmak üzere, V_m işareti; f_m frekansında V_m genliğinde bir sinüzoidal dalga iken, V_t işareti; f_t frekansında ve genliği V_t olan bir üçgen dalgadır (Birbir ve ark., 2019).



Şekil 3.4. Taşıyıcı tabanlı PWM sinyalleri

3.1.5. Üç fazlı inverterler

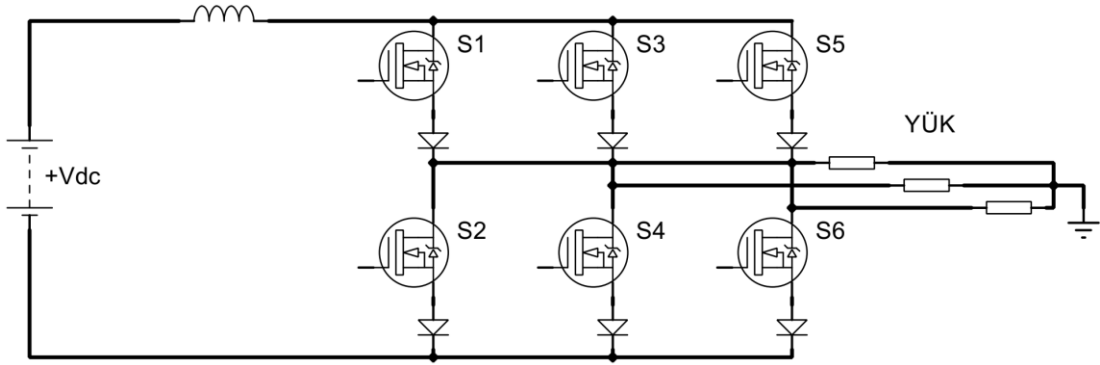
Şekil 3.5'te üç fazlı VSI genel devre yapısı görülmektedir. Gösterilen VSI'de altı adet yarı iletken anahtarlama elemanı bulunmakta ve her biri bir güç MOSFET'i ve ters paralel bağlı bir diyottan oluşmaktadır. Böylece çift yönlü akım akışı ve tek yönlü gerilim tutma sağlanabilmektedir (Endiz ve ark., 2015).



Şekil 3.5. Üç fazlı VSI genel devre yapısı

VSI'ler yaygın olarak kullanılmakla birlikte bu topolojinin aşağıda belirtilen kavramsal ve teorik bazı sınırlamaları mevcuttur. VSI'de; AC çıkış gerilimi, DC giriş geriliminden düşük olmalı ve onu aşmamalıdır veya DC giriş gerilimi, AC çıkış geriliminden daha yüksek olmalıdır. Dolayısıyla gerilim kaynaklı inverterler, DC-AC dönüştürücüler için düşürücü, AC-DC dönüştürücüler için yükseltici özelliğine sahiptir. DC giriş geriliminin yüksek olmasına ihtiyaç duyulan uygulamalarda giriş gerilimi yeterli değilse, istenilen AC çıkış gerilimini elde edebilmek amacıyla yükseltici DC-DC dönüştürücü kullanılır. Bu durum, güç dönüşüm aşama sayısını artırarak sistem maliyetini yükseltir ve verimin düşmesine neden olur. İnverterin her bir faz kolunda bulunan üst ve alt sıra yarı iletken anahtarlama elemanlarına gerek yanlışlıkla, gerekse EMI gürültüsünden oluşabilecek bir tetikleme sinyali uygulanmamalıdır. Şayet bu durum oluşursa, aynı faz kolunda yarı iletken anahtarlama elemanlarında kısa devre oluşarak elemanların tahrip olmasına ve giriş kaynağının kısa devre olmasına neden olur. VSI'de zorunlu olarak üst ve alt sıra yarı iletken anahtarlama elemanlarının anahtarlama sinyalleri arasına konulan ölü zaman süresi ise, çıkış akım-gerilim dalga şekillerinde distorsiyona neden olmaktadır (Rashid, 2009; Endiz ve Akkaya, 2018).

Şekil 3.6'da üç fazlı CSI genel devre yapısı gösterilmektedir. Ana devrede altı adet anahtar kullanılmaktadır ve bunların her biri ters yönde gerilim tutabilen bir tristör veya güç transistörü (MOSFET, IGBT) ile bunlara seri bağlı tek yönlü akım akışı ve çift yönlü gerilim tutma özelliği sağlayan diyotlardan oluşmaktadır.



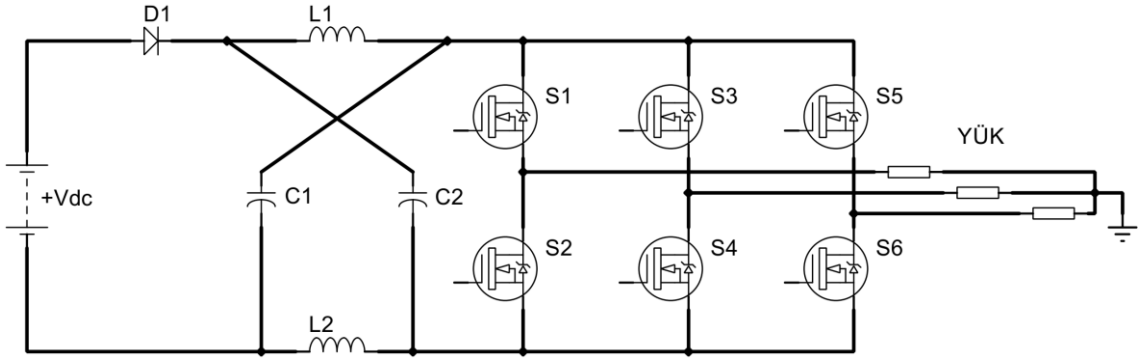
Şekil 3.6. Üç fazlı CSI genel devre yapısı

CSI'de altta belirtilen kavramsal ve teorik yönlerden bazı sınırlamalar mevcuttur. CSI'ler için AC çıkış gerilimi, DC gerilimden daha yüksek olmalıdır veya üretilen DC gerilim AC giriş geriliminden daha düşük olmalıdır. Bundan dolayı akım kaynaklı inverter, DC-AC dönüştürücülerde yükseltici, AC-DC dönüştürücülerde ise düşürücü olarak çalışmaktadır. CSI'lerde üst ve alt sıra yarı iletken anahtarlama elemanları aynı anda ilettime girerek çalışmamalıdır. Şayet bu durum gerçekleşirse bir açık devre oluşabilir ve elemanları tahrip edebilir. Bu durumun önüne geçmek ve akım komütasyonunun güvenli olarak sağlanması için gerekli olan üst üste binme süresi, çıkış akım-gerilim dalga şekillerinde distorsiyona neden olmaktadır. CSI devrelerinde, tam sinüs çıkış elde etmek için devre çıkışında LC filtre kullanılmalıdır, bu da ek güç kaybına ve maliyet artışına neden olmaktadır (Rashid, 2009; Endiz ve Akkaya, 2018).

3.2. Empedans Kaynaklı İnverter (ZSI) Topolojisi

Son yıllarda, geleneksel CSI ve VSI devrelerinin neden olduğu problemlerin üstesinden gelebilmek için, empedans kaynaklı inverter (ZSI) olarak adlandırılan bir güç dönüştürücüsü geliştirilmiştir (Peng, 2003). Bu yapıda tek tip bir empedans katı mevcut olup, bu kat ana devreyi güç kaynağı, yük veya başka bir dönüştürücüyle birleştirir. Böylece sırasıyla kondansatör ve bobin kullanılan geleneksel inverterlerde gözlenemeyen özgün bir nitelik kazanılmıştır. ZSI, geleneksel dönüştürücülerin sahip olduğu yukarıda belirtilen kavramsal ve teorik engellemelerin üstesinden gelerek yeni bir güç dönüşüm konsepti sunmaktadır (Peng, 2003; Khan ve ark., 2019). VSI'lerde, enerji depolamak ve gerilimdeki dalgalanmayı bastırmak için filtreleme ve geçici depolama elemanı olarak kullanılan tek eleman kondansatördür. CSI'lerde ise, bobin elemanı akımdaki dalgalanmayı bastırma ve geçici depolama elemanı olarak kullanılan

tek enerji depolama ve filtre elemanıdır. Şekil 3.7’de genel devre yapısı verilen üç fazlı ZSI devresindeki empedans katı, iki adet bobin ve iki adet kondansatörün simetrik bir şekilde bağlanmasıyla oluşur. Bu simetrik empedans katı, inverterin hem enerji depolama ve hem de filtre elemanıdır. Empedans katı çift katlı bir filtre görevi görür, gerilim ve akımdaki dalgalanma oranını bastırması bakımından geleneksel inverterlerde tek olarak kullanılan kondansatör ve bobinden daha iyi görev yapar (Ahmad ve ark., 2017).



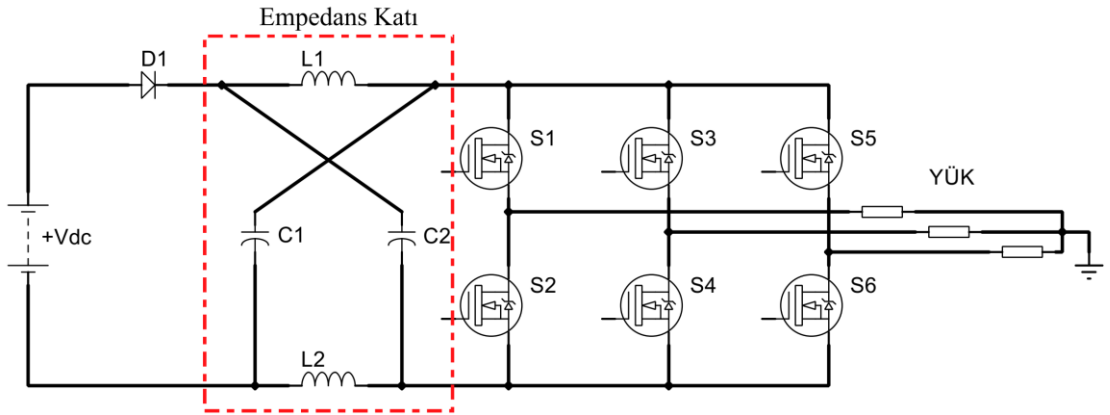
Şekil 3.7. Üç fazlı ZSI genel devre yapısı

ZSI hem gerilim düşürücü hem de gerilim yükseltici özelliğiyle son yıllarda alternatif bir güç dönüşüm devresi olarak ortaya çıkmıştır. VSI ve CSI devreleri ile elde edilemeyen bu düşürücü ve yükseltici özellik, güç kaynağı ve inverter arasına yerleştirilmiş empedans katı kullanılmasıyla sağlanmaktadır. ZSI, kısa devre durumu olarak adlandırılan özelliği ile aynı faz kolundaki yarı iletken anahtarlama elemanlarının aynı anda iletimde olmasını sağlar ve bu durum anahtarlama cihazlarına zarar vermeden inverterin gerilimini yükseltir. Tüm bunlara ek olarak, hem VSI hem CSI bazı ortak problemlere sahiptir (Babaei ve ark., 2018):

- Ya yükseltici ya da düşürücü olarak görev yapan gerilim ve akım kaynaklı inverterler, hem yükseltici hem düşürücü dönüştürücü olarak görev yapamazlar çünkü elde edilen çıkış güç aralığı, giriş geriliminden ya daha düşük ya da daha yüksek olmak zorundadır.
- Ana devre elemanları kendi içerisinde yer değiştirmez, yani ne gerilim kaynaklı inverter akım kaynaklı inverter olarak kullanılabilir, ne de akım kaynaklı inverter gerilim kaynaklı inverter gibi çalışabilme özelliğine sahiptir.
- Her iki inverter yapısı da EMI gürültüsünün devre üzerinde oluşturabileceği olumsuz etkilere açıktırlar.

3.2.1. ZSI devresinin analizi ve çalışma prensibi

Şekil 3.8’de genel devre yapısı verilen ZSI’nin “X” seklinde bağlanan L_1 , L_2 bobinleri ile C_1 , C_2 kondansatörlerinin oluşturduğu empedans katı görülmektedir. DC güç kaynağı, bir batarya, diyotlu doğrultucu, yakıt pili veya tüm bu elemanların bir kombinasyonu olabilir. İnverterde kullanılan yarı iletken anahtarlar, anahtarlama elemanları ve diyotların ters paralel veya seri bağlı kombinasyonları olabilir. Empedans katındaki L_1 ve L_2 bobinleri aynı nüve üzerine sarılı iki ayrı bobinden oluşturulabileceği gibi, iki adet ayrı bobinden de meydana gelebilir (Peng, 2003; Loh ve ark., 2004; Khan ve ark., 2018). Bir güç dönüştürücüsünde, AC çıkış geriliminin giriş geriliminden bağımsız olarak “0” ile teorik olarak sonsuz arasında değişebilmesi yalnızca ZSI devresinde görülebilen bir özelliktir. Bu nedenle ZSI geleneksel gerilim ve akım kaynaklı inverterlerin aksine elde edilen gerilim seviyesinin çok geniş bir aralıkta değiştirilebildiği bir dönüştürücüdür (Peng ve ark., 2005).



Şekil 3.8. ZSI devresinde empedans katı

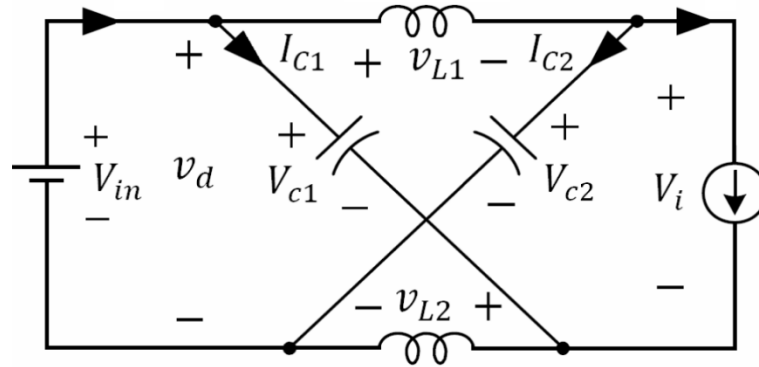
Şekil 3.8’de genel devre yapısı verilen üç fazlı ZSI için 9 farklı anahtarlama durumu Çizelge 3.1’de gösterilmiştir. Üç fazlı ZSI devresinin toplamda 9 farklı anahtarlama durumu olurken, geleneksel VSI için 8 farklı anahtarlama durumu vardır. Geleneksel üç fazlı VSI’de 6 adet aktif ve yük terminali üst koldaki ya da alt koldaki üç anahtar ile kısa devre edildiğinde oluşan 2 adet sıfır durum bulunmaktadır. Üç fazlı ZSI’de önceki 8 duruma ilave olarak bir faz, iki faz veya tüm faz kollarındaki üst ve alt sıra elemanlara aynı anda kapı sinyali verilerek oluşan kısa devre durumu bulunmaktadır. ZSI için kısa devre durumu yedi farklı yolla elde edilebilir. Bunlar; sadece bir faz kolunun kısa devre edilmesi, iki faz kolunun kısa devre edilmesi ve tüm

faz kollarının kısa devre edilmesidir. Empedans katı geleneksel inverterlerin aksine kısa devre durumunu mümkün kılmaktadır. Bu durum, inverterin hem düşürücü hem de yükseltici olarak çalışmasını sağlar (Peng ve ark., 2003; Huang ve ark., 2005; Dogga ve Pathak, 2019).

Çizelge 3.1. Üç fazlı ZSI için anahtarlama durumları

Anahtarlama durumları	S_1	S_2	S_3	S_4	S_5	S_6
Aktif anahtarlama	1	0	0	1	0	1
Aktif anahtarlama	1	0	1	0	0	1
Aktif anahtarlama	0	1	1	0	0	1
Aktif anahtarlama	0	1	1	0	1	0
Aktif anahtarlama	0	1	0	1	1	0
Aktif anahtarlama	1	0	0	1	1	0
Aktif anahtarlama	0	1	0	1	0	1
Aktif anahtarlama	1	0	1	0	1	0
Kısa devre anahtarlama	1	1	1	1	1	1

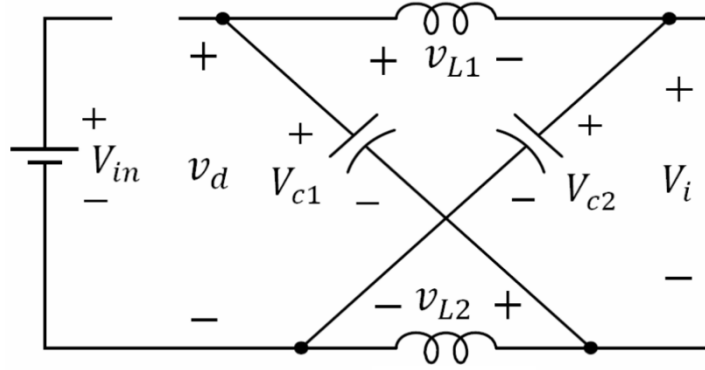
Kısa devre olmayan çalışma durumu için Şekil 3.9’da gösterilen devre yapısı geçerli olup ZSI devresi bir akım kaynağı gibi davranmaktadır. ZSI devresi 2 farklı sıfır anahtarlama durumlarından herhangi birinde olduğunda da, kısa devre olmayan durumda kabul edilerek yine bir akım kaynağı olarak davranır. Dolayısıyla Şekil 3.9, ZSI devresinin sekiz adet kısa devre olmayan anahtarlama konumlarından herhangi birinde olduğu durumda görülen eşdeğer devresini göstermektedir. Kısa devre olmayan durumda, enerjilenmiş bobinler DC kaynakla birlikte yükü besleyerek gerilim yükseltmesini sağlarlar (Peng, 2003).



Şekil 3.9. ZSI kısa devre olmayan durumdaki eşdeğer devresi

Şekil 3.10’da ZSI kısa devre durumu eşdeğer devresi gösterilmiştir. Kısa devre anında empedans katında bulunan bobinler, kondansatörler tarafından şarj edilerek

enerjilenirler. DC giriş gerilimi ile inverter arasına bağlanan diyot yardımıyla DC giriş gerilimi üzerinden kondansatörün boşalması yani kaynağa doğru akım iletimi engellenmektedir (Peng, 2003; Ahmad ve Singh, 2018).



Şekil 3.10. ZSI kısa devre durumdaki eşdeğer devresi

ZSI devre yapısı analiz edilirken hem kısa devre durumu hem de kısa devre olmayan durumlar göz önünde bulundurulur (Peng, 2003). L_1 ve L_2 bobinleri ile C_1 ve C_2 kondansatörleri aynı endüktans (L) ve kapasitans (C) değerlerine sahip olduğunda, empedans katı simetrik bir hale gelir. M modülasyon indeksinden ve D kısa devre çalışma oranından bağımsız olarak, eşdeğer devrelerden kondansatör ve bobin gerilimleri eşitlik (3.3)'teki gibi olacaktır.

$$V_{C1} = V_{C2} = V_C \text{ ve } V_{L1} = V_{L2} = V_L \quad (3.3)$$

T anahtarlama periyodu boyunca inverterin kısa devre olmayan çalışma süresi T_1 olarak ifade edilirse, Şekil 3.9'daki eşdeğer devreden

$$V_L = V_{in} - V_C, \quad V_d = V_{in}, \quad V_i = 2V_C - V_{in} \quad (3.4)$$

elde edilir. T anahtarlama periyodu boyunca kısa devre çalışma süresi T_0 olarak ifade edilirse, Şekil 3.10'daki eşdeğer devreden

$$V_L = V_C, \quad V_d = 2V_C, \quad V_i = 0 \quad (3.5)$$

elde edilir.

V_{in} DC kaynak gerilimi olup, $T=T_0+T_1$ ve $D=T_0/T$ olarak yazılabilir. Sürekli durumda bir anahtarlama periyodu boyunca bobinin ortalama gerilimi 0 V olacaktır. (3.4) ve (3.5) kullanılarak alttaki eşitlikler elde edilir.

$$V_L = \frac{T_0 V_C + T_1 (V_{in} - V_C)}{T} = 0 \quad (3.6)$$

$$\frac{V_C}{V_{in}} = \frac{T_1}{T_1 - T_0} \quad (3.7)$$

İnverter üzerindeki kondansatör gerilimi ve DC hat gerilimi alttaki eşitliklerden hesaplanır.

$$V_C = \frac{T_0 0 + T_1 (2V_C - V_{in})}{T} = \frac{T_1}{T_1 - T_0} V_{in} \quad (3.8)$$

$$V_i = V_C - V_L = 2V_C - V_{in} = \frac{T}{T_1 - T_0} V_{in} = B V_{in} \quad (3.9)$$

$$B = \frac{T}{T_1 - T_0} = \frac{1}{1 - 2\frac{T_0}{T}} = \frac{1}{1 - 2D} \geq 1 \quad (3.10)$$

B, kısa devre sıfır konumundan dolayı oluşan yükseltme faktörüdür. Giriş gerilimi ile yükseltme faktörünün çarpımı DC hat gerilimine eşittir. İnverterin çıkış geriliminin temel bileşeninin genliği V_{ac1} ise alttaki eşitlikler ile hesaplanır.

$$V_{ac1} = M \frac{V_i}{2} \quad (3.11)$$

$$V_{ac1} = MB \frac{V_{in}}{2} \quad (3.12)$$

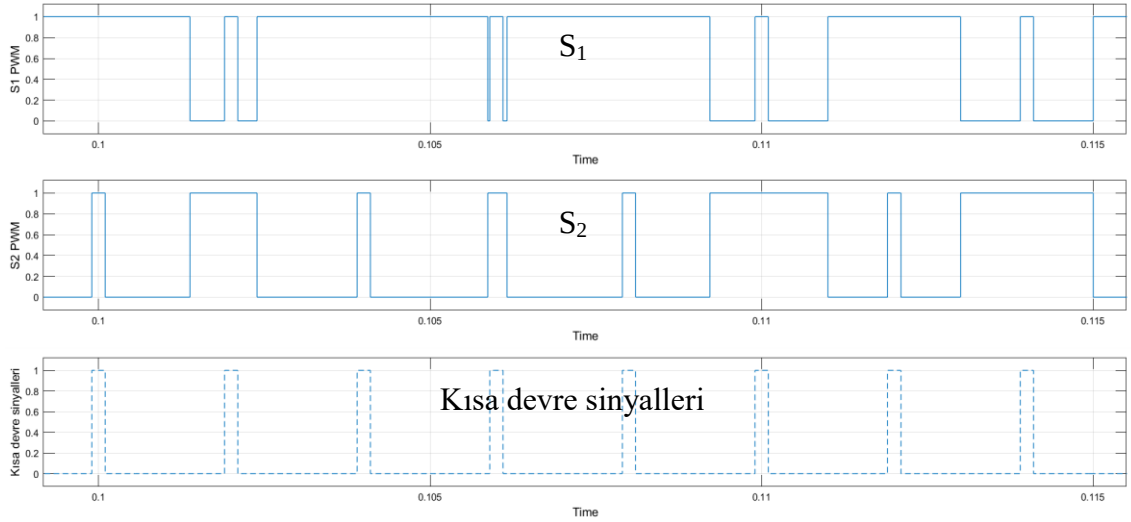
ZSI'de gerilim kazancı G alttaki eşitlikte gösterildiği üzere uygun bir B yükseltme faktörü kullanılarak yükseltilebilir veya düşürülebilir.

$$G = MB = (0 \sim \infty) \quad (3.13)$$

G, modülasyon indeksi ve yükseltme faktöründen türetilmiş olup "0" ile teorik olarak sonsuz arasında değişebilmektedir. (3.10) eşitliğinde görüldüğü üzere B yükseltme faktörü, ZSI'nin kısa devre durumlarının kısa devre olmayan çalışma durumlarına oranı olan bağıl iletim süresi D ile hesaplanmaktadır. (3.3), (3.7) ve (3.10) eşitlikleri kullanılarak kondansatör gerilimi aşağıda gösterildiği gibi ifade edilir.

$$V_{C1} = V_{C2} = V_C = \frac{1 - \frac{T_0}{T}}{1 - 2\frac{T_0}{T}} V_{in} = \frac{1-D}{1-2D} V_{in} \quad (3.14)$$

Şekil 3.11’de aynı fazdaki anahtarlama durumları gösterilen ZSI devresi çalışırken her bir faz bacağındaki MOSFET’ler tek bir anahtarlama döngüsü boyunca bir kez iletim ve bir kez kesim durumuna gelir. Böylece aktif durumlarda normal PWM modunda çalışan inverter, kısa devre durumlarında yükseltici modunda çalıştırılarak çıkışta istenen gerilim seviyesine ulaşılmış olur (Peng ve ark., 2007).



Şekil 3.11. Tek fazlı ZSI kısa devre anahtarlama durumları

3.2.2. Empedans katındaki bobin ve kondansatörler

Geleneksel VSI’lerde, enerji depolamak ve gerilimdeki dalgalanmayı bastırmak için filtreleme ve geçici depolama elemanı olarak kullanılan devre elemanı kondansatördür. Geleneksel CSI’lerde ise bobin, akımdaki dalgalanmayı bastırma ve geçici depolama elemanı olarak kullanılan tek enerji depolama ve filtre elemanıdır (Peng, 2003).

Empedans katı, iki adet bobin ve iki adet kondansatörün simetrik bir şekilde birleşiminden meydana gelmiştir. Bu yapı, ZSI için enerji depolama ve filtreleme görevini sağlar. Empedans katı ikişer adet bobin ve kondansatörden oluştuğu için çift katlı bir filtre gibi davranır ve bu nedenle gerilim ve akımda oluşan dalgalanma oranını bastırmada geleneksel inverterlere göre daha etkin çalışırlar. Empedans katında bulunan iki bobin (L_1 ve L_2) küçük değerli olup, sıfır değerine eriştiklerinde bu kat iki adet

paralel bağı kondansatöre (C_1 ve C_2) indirgenir, böylece klasik bir VSI devresi elde edilir. Bundan dolayı klasik VSI'lerde kondansatör ihtiyacı ve fiziksel büyüklüğü, empedans katı için en kötü durum senaryosudur. Bobinler sayesinde gerçekleştirilen ek filtreleme ve enerji depolama gibi özellikleri değerlendirildiğinde empedans katı, VSI'ye göre daha düşük değerli ve fiziksel olarak daha küçük kondansatöre ihtiyaç duyar. Empedans katında bulunan iki adet kondansatör (C_1 ve C_2) küçük değerli olup, sıfır değerine ulaştıklarında empedans katı, seri bağı iki adet bobine (L_1 ve L_2) indirgenir ve CSI devresi elde edilir. Bundan dolayı CSI'lerde bobin ihtiyacı ve fiziksel büyüklüğü, empedans katı için en kötü durum senaryosudur. Kondansatörler sayesinde elde edilen ek filtreleme ve enerji depolama durumu göz önüne alındığında, empedans katında klasik akım kaynaklı invertere oranla daha düşük değerli ve küçük boyutlu bir bobine ihtiyaç duyduğu görülür (Peng, 2003; Ellabban ve Abu-Rub, 2016).

3.3. ZSI PWM Kontrol Teknikleri

ZSI'lerde geleneksel kontrol metotlarına dayalı olarak türetilmiş taşıyıcı tabanlı PWM kontrol teknikleri kullanılmaktadır. ZSI için en çok kullanılan kontrol teknikleri; basit yükseltici kontrol tekniği, maksimum yükseltici kontrol tekniği ve maksimum sabit yükseltici kontrol tekniğidir. ZSI devreleri için aktif ve kısa devre çalışma durumları neticesinde elde edilen eşitlikler kullanılarak, her bir kontrol tekniği için modülasyon indeksi, DC gerilim yükseltme faktörü ve gerilim kazancı ile ilgili eşitlikler elde edilmiştir (Bakar ve ark., 2010; Ellabban ve Abu-Rub, 2016).

3.3.1. Basit yükseltici PWM kontrol tekniği

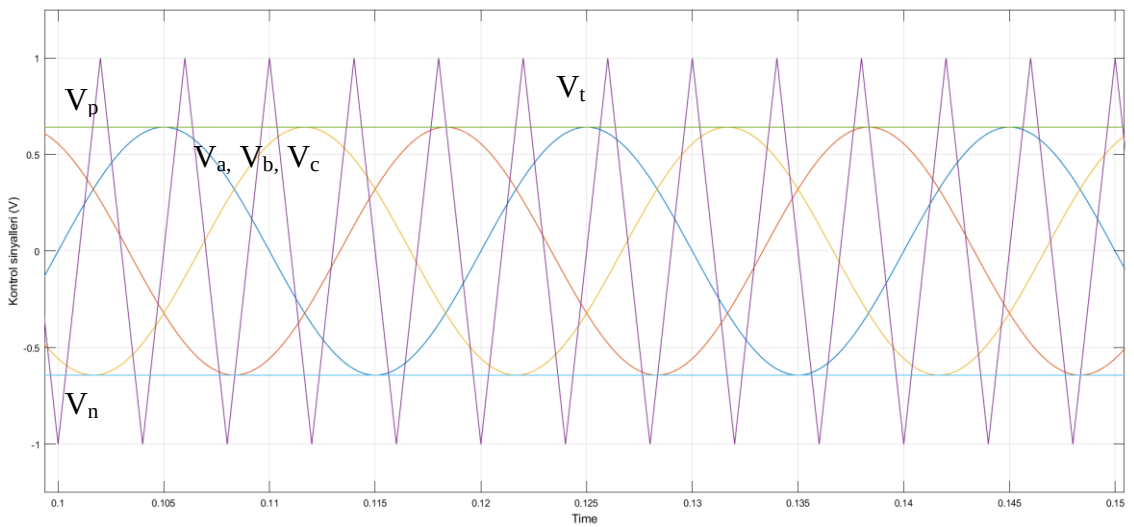
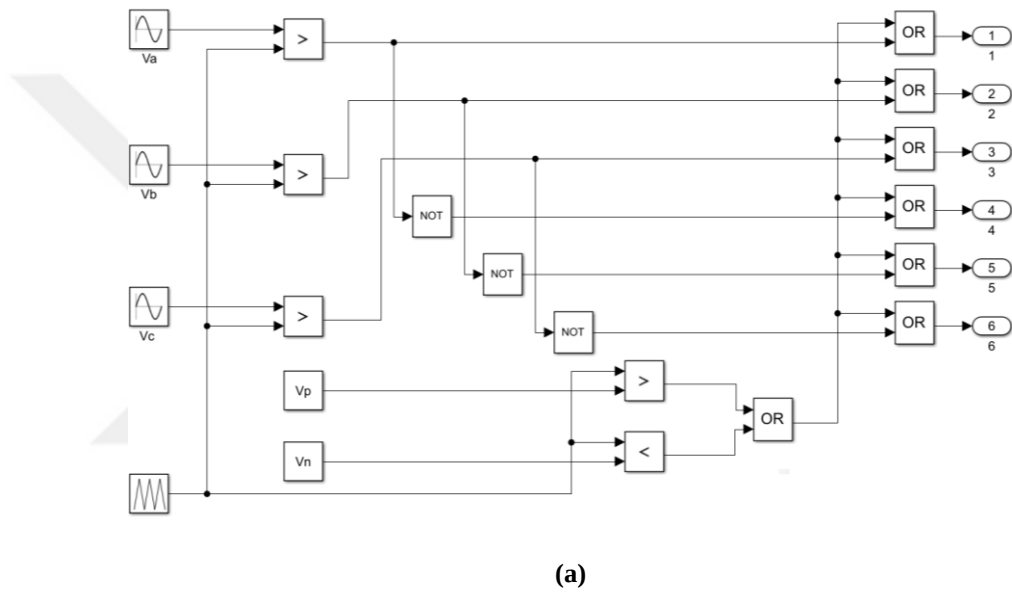
Basit yükseltici kontrol (BYK) tekniği, ZSI için geliştirilen ilk tekniktir (Peng, 2003). Şekil 3.12'de blok diyagramı ve kontrol sinyalleri verilen bu teknikte aralarında faz farkı bulunan üç referans sinyali (V_a, V_b, V_c), iki düz kısa devre zarf sinyali (V_p, V_n) ve bir üçgen taşıyıcı dalga sinyali kullanılmaktadır. Taşıyıcı dalga genliğinin, düz kısa devre zarf sinyallerinden büyük olduğu durumda inverter kısa devre modunda, bunun dışında ise taşıyıcı tabanlı klasik PWM inverter modunda çalışacaktır. BYK tekniğinde maksimum kısa devre çalışma oranının sınırlı olduğu görülür. Yüksek gerilim kazancı gerektiren bir çıkış gerilimi üretmek için düşük değerlerde modülasyon indeksi kullanılmalıdır. Düşük değerlerde modülasyon indeksi kullanılması anahtarlama

elemanlarına uygulanan gerilim stresinin artmasına neden olduğu için büyük nominal değerlere sahip anahtarlama elemanlarının kullanılması gerekir. BYK tekniği için yükseltme faktörü, modülasyon indeksi ve gerilim kazanç ifadesi aşağıda sırasıyla verilmiştir.

$$B = \frac{1}{1-2D} = \frac{1}{2M-1} \quad (3.15)$$

$$M = \frac{B+1}{2B} \quad (3.16)$$

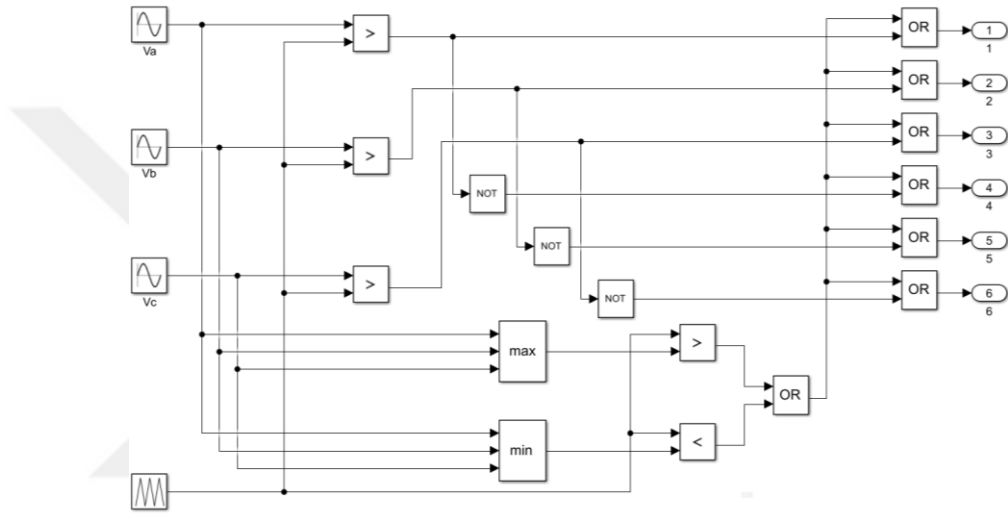
$$G = MB \quad (3.17)$$



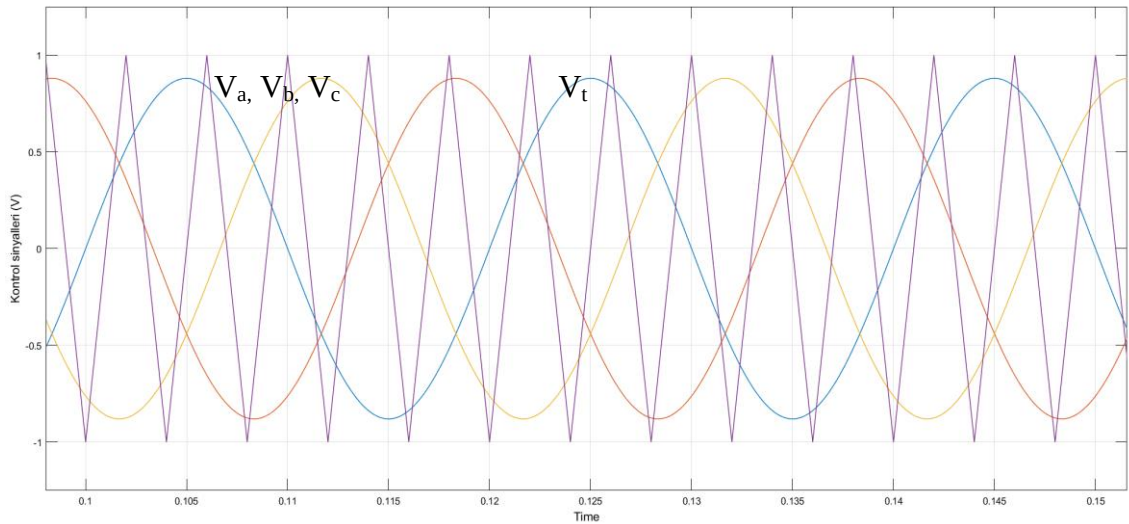
Şekil 3.12. (a) BYK blok diyagramı (b) BYK kontrol sinyalleri

3.3.2. Maksimum yükseltici PWM kontrol tekniği

Maksimum yükseltici kontrol (MYK) tekniği blok diyagramı ve kontrol sinyalleri Şekil 3.13'te görülmektedir. Bu teknikte aralarında faz farkı bulunan üç referans sinyali (V_a, V_b, V_c) ve bir üçgen taşıyıcı dalga sinyali kullanılmaktadır. Taşıyıcı dalga genliğinin, referans sinyallerinden büyük olduğu durumda inverter kısa devre modunda, bunun dışında ise taşıyıcı tabanlı klasik PWM inverter modunda çalışacaktır (Peng ve ark., 2005).



(a)



(b)

Şekil 3.13. (a) MYK blok diyagramı (b) MYK kontrol sinyalleri

MYK tekniğini basit yükseltici kontrol tekniğinden ayıran en önemli fark, aktif anahtarlama durumları dışında kalan tüm diğer durumların (sıfır durumları) kısa devre durumuna dönüşmesiyle belirli bir modülasyon indeks değerinde maksimum yükseltme faktörüne ulaşmasıdır. MYK tekniği ile ilgili eşitlikler aşağıda sırasıyla verilmiştir.

$$B = \frac{\pi}{3\sqrt{3}M-\pi} \quad (3.18)$$

$$M = \frac{\pi(B+1)}{3\sqrt{3}B} \quad (3.19)$$

$$G = MB \quad (3.20)$$

MYK tekniğinin en büyük eksiği, değişken bir yükseltme faktörüne sahip olduğu için empedans katındaki bobinlerde düşük frekansta dalgalanma oluşmasıdır. Düşük frekansta dalgalanma oluşumunu engellemek için büyük boyutlarda bobin kullanılması gerekmektedir.

3.3.3. Maksimum sabit yükseltici PWM kontrol tekniği

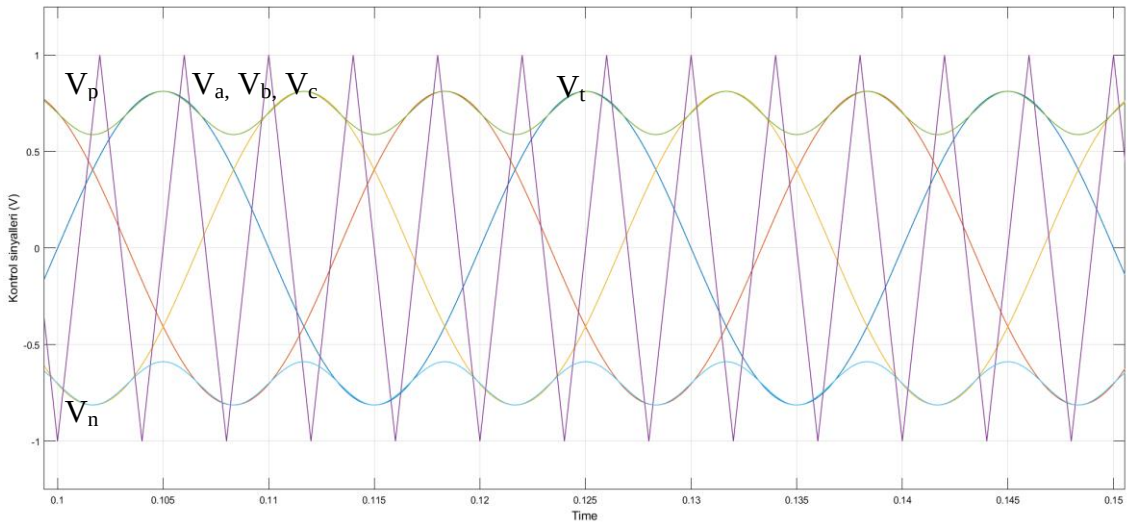
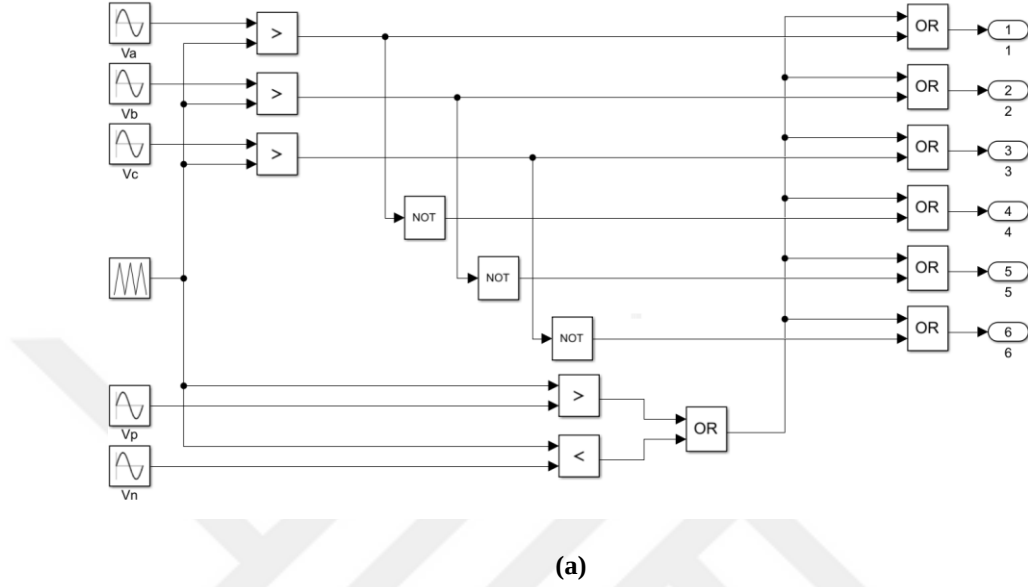
Maksimum sabit yükseltici (MSYK) kontrol tekniğinin en önemli özelliği, maksimum değerli ve sabit bir yükseltme faktörüne sahip olmasıdır. Bu nedenle empedans katında kullanılan bobinler üzerinde düşük frekansta dalgalanma olmayacağından daha büyük boyutlarda bobin kullanım gereksinimi ortadan kalkar (Shen ve ark., 2004). MSYK tekniği blok diyagramı ve kontrol sinyalleri Şekil 3.14'te gösterilmiştir.

MSYK tekniğinde aralarında faz farkı bulunan üç referans sinyali (V_a, V_b, V_c), sinüs formunda iki kısa devre zarf sinyali (V_p, V_n) ve bir üçgen taşıyıcı dalga sinyali kullanılmaktadır. Taşıyıcı dalga genliğinin, sinüs formundaki kısa devre zarf sinyallerinden büyük olduğu durumda inverter kısa devre modunda, bunun dışında ise taşıyıcı tabanlı klasik PWM inverter modunda çalışacaktır. Bu tekniğin en büyük avantajı hem sabit hem de büyük bir yükseltme faktörüne sahip olmasıdır. Yapılan literatür çalışmaları incelendiğinde belirli bir modülasyon indeks değerinde elde edilebilecek en büyük yükseltme faktörü sırasıyla MYK, MSYK ve BYK tekniklerinde görülmektedir (Shen ve ark., 2004). MSYK tekniği ile ilgili eşitlikler aşağıda sırasıyla verilmiştir.

$$B = \frac{1}{\sqrt{3}M-1} \quad (3.21)$$

$$M = \frac{B+1}{\sqrt{3}B} \quad (3.22)$$

$$G = MB \quad (3.23)$$

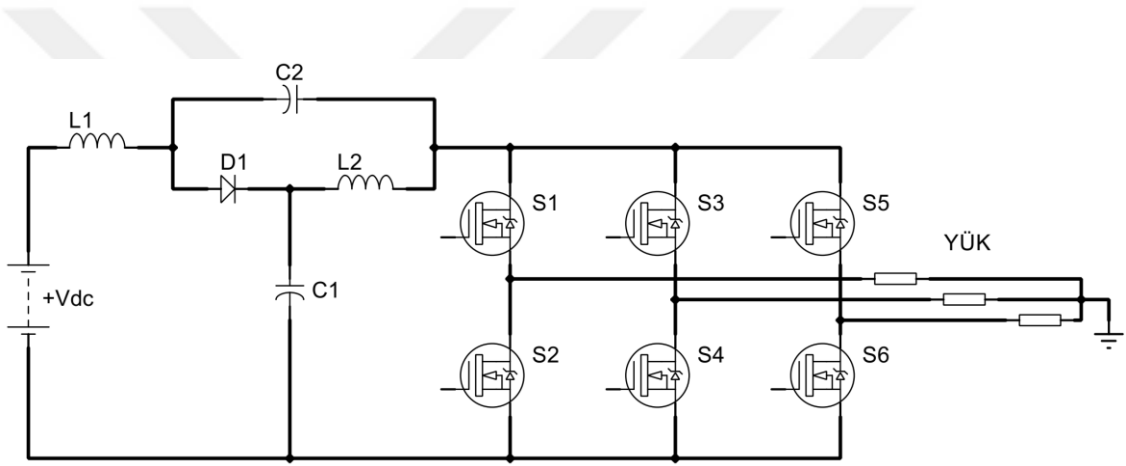


Şekil 3.14. (a) MSYK blok diyagramı (b) MSYK kontrol sinyalleri

3.4. Yarı Empedans Kaynaklı İnverter (QZSI) Topolojisi

ZSI, DC gücü tek bir aşamada yükseltme ve AC güce dönüştürme özelliğinden dolayı geleneksel inverterlere göre daha az karmaşık, düşük maliyetli ve yüksek

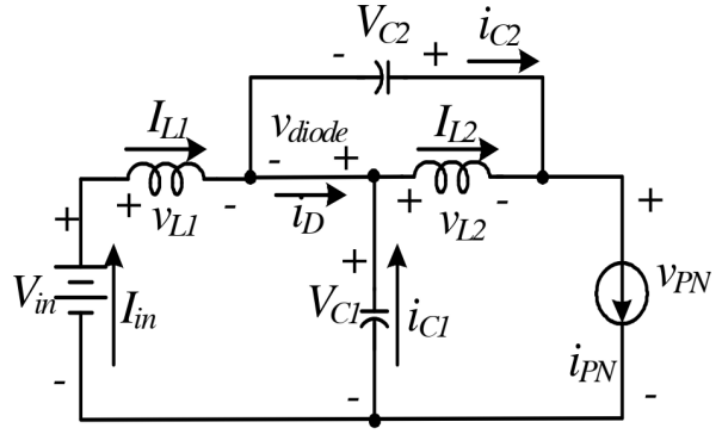
performanslı devre yapısı ile öne çıkmıştır. Özellikle son dönemde ZSI'ye göre bazı avantajlarından dolayı üzerinde daha çok çalışılan ve birçok uygulamada tercih edilen yarı empedans kaynaklı inverterin (QZSI) üç fazlı genel devre yapısı Şekil 3.15'te görülmektedir (Anderson ve Peng, 2008; Li ve ark., 2009). QZSI, ZSI'nin tüm üstün özelliklerine sahip olmakla beraber, bazı dezavantajlarını da ortadan kaldıran gelişmiş bir topolojidir. QZSI devresi, empedans katında bulunan L_1 bobini yardımıyla DC güç kaynağından sürekli sabit bir giriş akımı çekmektedir. Ayrıca empedans katının yapısı itibarıyla daha düşük değerli C_2 kondansatörü kullanılır. Bu topoloji, güneş ışınlamına ve ortam sıcaklığına bağlı olarak giriş gerilimi değişen uygulamalarda ve yakıt hücrelerinde kararlı ve düzenli çalışabilme özelliğine sahiptir (Li ve ark., 2009; Park ve ark., 2009; Rekha ve ark., 2017).



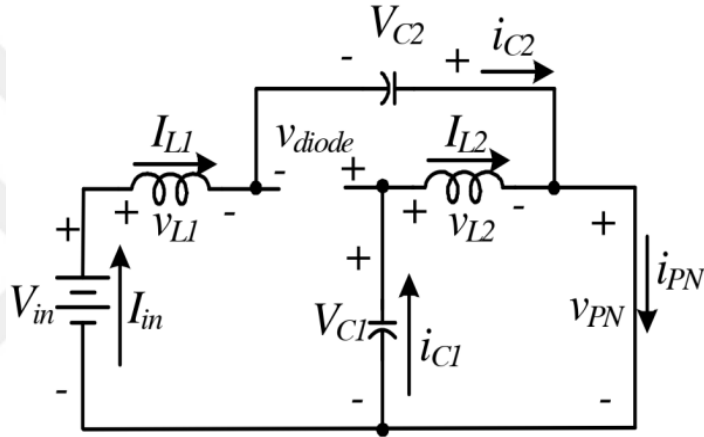
Şekil 3.15. Üç fazlı QZSI genel devre yapısı

3.4.1. QZSI devresinin analizi ve çalışma prensibi

QZSI, ZSI devre topolojisinin geliştirilmiş bir yapısıdır. QZSI devre analizi yapıldığında, ZSI devresinde kullanılan tüm kabullerin QZSI devresi için geçerli olduğu görülür. Yukarıda da belirtildiği üzere, topolojiler arasında iki temel fark vardır. QZSI devresi, girişinde bulunan seri bağlı bobin yardımıyla DC kaynaktan çekilen sürekli bir giriş akımına ve empedans katında daha düşük değerli pasif devre elemanlarına sahiptir. QZSI devresi, Şekil 3.16'da aktif ve sıfır çalışma durumlarının oluşturduğu kısa devre olmayan çalışma modu ve kısa devre çalışma modu olmak üzere iki farklı eşdeğer devreye sahiptir (Ge ve ark., 2012; Stepenko ve ark., 2020).



(a)



(b)

Şekil 3.16. QZSI devresinin (a) Kısa devre olmayan eşdeğeri (b) Kısa devre eşdeğeri

Şekil 3.16.a’da QZSI devresinin kısa devre olmayan çalışma durumunda gerilim polaritesi ve akım yönleri gösterilmiştir. T_0 ve T_1 ’in T periyodu süresince sırasıyla kısa devre çalışma süresi ve aktif çalışma süresi olduğu kabul edilirse; D kısa devre çalışma oranı T_0 süresinin T süresine oranına eşittir. QZSI devresinde; V_{L1} ve V_{L2} bobin gerilimlerini, I_{L1} ve I_{L2} bobin akımlarını, V_{C1} ve V_{C2} kondansatör gerilimlerini, i_{C1} ve i_{C2} kondansatör akımlarını, V_{in} ve I_{in} kaynak gerilim ve akımlarını, V_{PN} DC hat gerilimini, V_d diyot gerilimini ve B yükseltme faktörünü belirtmektedir. V_{L1} ve V_{L2} bobin gerilimleri eşitlik (3.24)’te gösterilmiştir. T_1 süresince V_{PN} DC hat gerilimi ve V_d diyot gerilimi eşitlik (3.25) kullanılarak hesaplanır.

$$V_{L1} = V_{in} - V_{C1} \text{ ve } V_{L2} = -V_{C2} \quad (3.24)$$

$$V_{PN} = V_{C1} - V_{L2} = V_{C1} + V_{C2} \text{ ve } V_d = 0 \quad (3.25)$$

Şekil 3.16.b'de QZSI devresinin kısa devre çalışma durumunda gerilim polaritesi ve akım yönleri gösterilmiştir. V_{L1} ve V_{L2} bobin gerilimleri eşitlik (3.26) kullanılarak hesaplanır.

$$V_{L1} = V_{in} + V_{C2} \text{ ve } V_{L2} = V_{C1} \quad (3.26)$$

T_0 süresince $V_{PN}=0$ olacaktır ve V_d diyot gerilimi eşitlik (3.27) kullanılarak hesaplanır.

$$V_d = V_{C1} + V_{C2} \quad (3.27)$$

Sürekli durum analizinde T periyot süresi boyunca bobinin ortalama gerilim değerinin sıfır olacağı kabul edilmektedir. (3.24) ve (3.26)'da verilen eşitlikler yardımıyla V_{C1} ve V_{C2} kondansatör gerilimleri alttaki şekilde hesaplanır.

$$V_{L1} = \frac{[T_0(V_{in}+V_{C2})+T_1(V_{in}-V_{C1})]}{T} = 0 \quad (3.28)$$

$$V_{L2} = \frac{[T_0V_{C1}+T_1(-V_{C2})]}{T} = 0 \quad (3.29)$$

$$V_{C1} = \frac{T_1}{T_1-T_0} V_{in} \text{ ve } V_{C2} = \frac{T_0}{T_1-T_0} V_{in} \quad (3.30)$$

Eşitlik (3.31) kullanılarak DC hat gerilimi tepe değeri V_{PN} hesaplanır.

$$V_{PN} = V_{C1} + V_{C2} = \frac{T}{T_1-T_0} V_{in} = BV_{in} \quad (3.31)$$

Sistemin gücünün P olduğu kabul edilip, I_{L1} ve I_{L2} bobin akımları eşitlik (3.32) kullanılarak, Kirchhoff akım kanunları yardımıyla QZSI devresinde I_{C1} ve I_{C2} kondansatör akımları ve I_d diyot akımı eşitlik (3.33) kullanılarak hesaplanır.

$$I_{L1} = I_{L2} = I_{in} = \frac{P}{V_{in}} \quad (3.32)$$

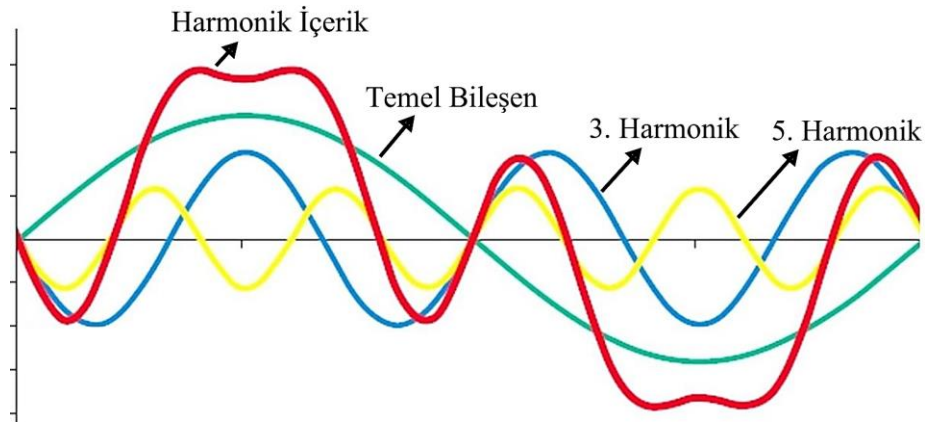
$$I_{C1} = I_{C2} = I_{PN} - I_{L1} \text{ ve } I_d = 2I_{L1} - I_{PN} \quad (3.33)$$

3.5. İnverter Çıkış Geriliminde Harmonikler

Elektrik devrelerinde kullanılan yükler, çekilen akım-gerilim dalga şekillerine göre doğrusal ve doğrusal olmayan yükler olmak üzere ikiye ayrılır. Kullanılan yük ile yükün çektiği akım arasındaki ilişki düzenli değişiyorsa yük doğrusal, düzensiz değişiyorsa doğrusal olmayan yük olarak kabul edilir. Doğrusal olmayan yükler sinüzoidal gerilim altında sinüzoidal olmayan temel frekansın tam katlarında frekansa sahip akım çekerler. Çıkış akım ve gerilim dalga şekillerinin sinüzoidal formdan uzaklaşmasına Toplam Harmonik Distorsiyon (THD) denir ve eşitlik (3.34) kullanılarak sırasıyla akım ve gerilim için THD hesaplanır.

$$THD_I = \frac{\sqrt{I_2^2 + I_3^2 + I_4^2 + I_5^2}}{I_1} \text{ ve } THD_V = \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2}}{V_1} \quad (3.34)$$

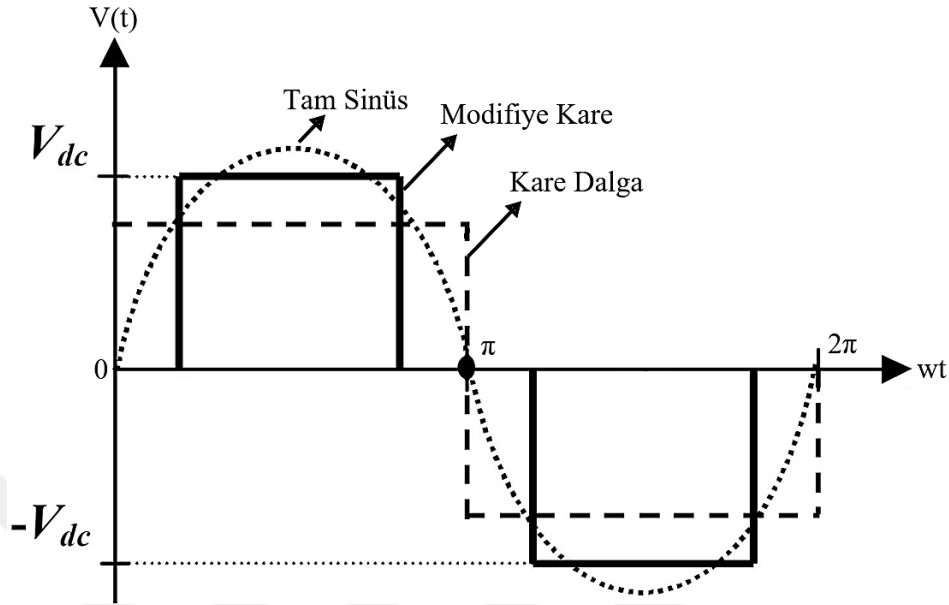
Bu distorsiyon toplam güç kalitesini belirler. Şekil 3.17’de verilen harmonik bir dalga; temel bileşen ve temel bileşen frekansının tam katlarında frekansa sahip olan dalga şekillerinin toplamı olarak gösterilebilir. Son yıllarda güç elektroniği devrelerinde yarı iletken yani doğrusal olmayan elemanların yaygın olarak kullanılması ile harmonik problemler her geçen gün biraz daha artmıştır (Kalair ve ark., 2017).



Şekil 3.17. Temel ve yüksek dereceli harmonikler

Şekil 3.18’de görüldüğü üzere inverter devreleri; çıkış dalga şekline göre kare, modifiye kare ve tam sinüs olmak üzere üçe ayrılmaktadır. Kare dalga ve modifiye kare dalga çıkışlı inverterler, sinüzoidal çıkışlı inverterlere göre çok daha fazla harmonik

içeriğe sahiptir. Bu nedenle günümüzde birçok uygulamada sinüzoidal çıkışlı inverterler güç kalitelerinin yüksek oluşu nedeniyle tercih edilmektedir.



Şekil 3.18. İnverter çıkış gerilimi dalga formları

Harmoniklerin belirlenen uluslararası standart değerlerin (IEEE STD 519-1992) üzerine çıkması, sadece mevcut sisteme değil bağlı bulunan şebekeye de bozucu etki yapar. Gerilim sinyalindeki harmonik distorsiyon oranının % 5 ve akım sinyalindeki harmonik distorsiyonun % 3 değerinin altında olması, IEEE STD 519-1992 için yeterli kabul edilmektedir. İnverter devrelerinde doğrusal olmayan yüklerle bağlı olarak oluşan harmonikler, uygulanan modülasyon teknikleri ve devre çıkışında kullanılan filtre devreleri yardımı ile belirlenen uluslararası harmonik standart değerlerin altına çekilebilmektedir (Endiz ve ark., 2015). Eşitlik (3.35)'te matematiksel ifadesi verilen Fourier açılımı kullanılarak inverter çıkış geriliminin harmonik analizi yapılabilmektedir.

$$V(t) = a_0 + \sum_{n=1}^{\infty} (a_n \cos(n\omega t) + b_n \sin(n\omega t)) \quad (3.35)$$

Fourier analizi, belirli bir periyotta sürekli haldeki dalga formlarının, temel frekans ve temel frekansın tam katları olan daha büyük frekanslardaki harmoniklerin toplamı şeklinde matematiksel olarak ifade edilmesiyle açıklanır (Kalair ve ark., 2017). Şekil 3.18'deki inverter çıkış gerilimi dalga formları, tek fonksiyon (sinüs fonksiyonu)

olduğundan $a_0=0$ ve $a_n=0$ 'dır. Ayrıca yarım dalga simetriden dolayı $n=2, 4, 6..$ için $b_n=0$ 'dır ve Fourier ifadesi sadece tek harmonikler ve sinüslü terimleri içerir. Bu durumda eşitlik (3.35), eşitlik (3.36)'daki gibi ifade edilebilir.

$$v(t) = \sum_{n=1,3,5}^{\infty} b_n \sin(n\omega t) \quad (3.36)$$

Burada n harmonik derecesidir ve $n=1$ olduğu durumda 1. Harmonik, temel bileşen (50 Hz) olarak adlandırılır. 1. harmoniğin frekansı temel frekans ve periyodu temel periyot olarak isimlendirilir. Her bir harmonik bileşenin genlik ve faz açısı, toplam harmonik işaretini oluşturur. b_n değerlerinin hesaplanması eşitlik (3.37)'de verilmiştir.

$$b_n = \frac{2}{T} \int_0^T f(t) \sin(n\omega t) dt \quad (3.37)$$

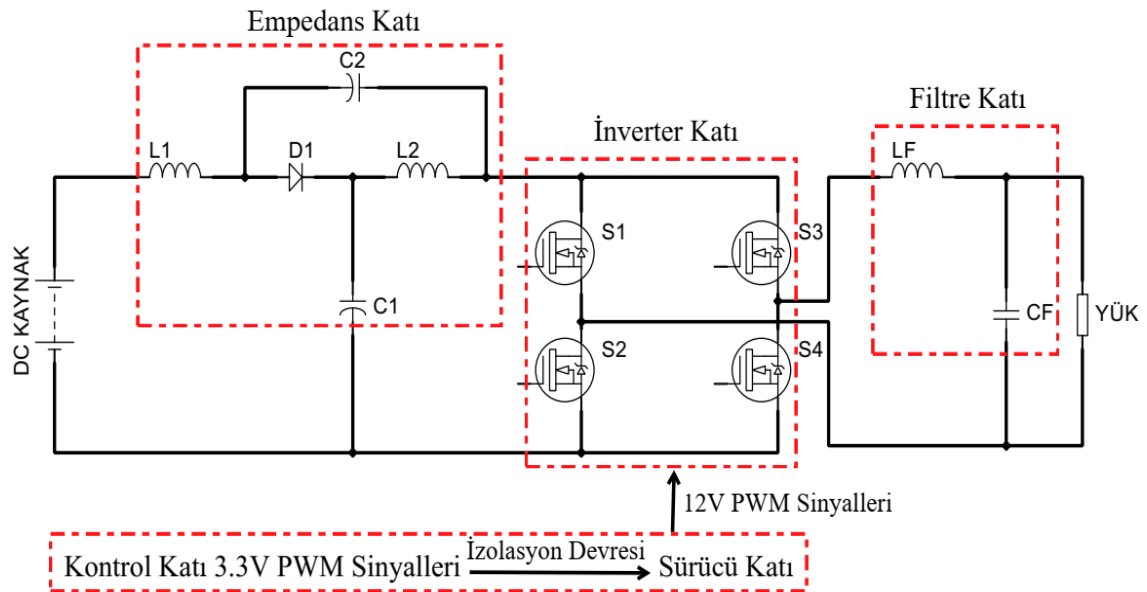
Eşitlik (3.35) kullanılarak kare, modifiye kare ve tam sinüs dalgalarının Fourier analizi yapıldığında THD değerleri sırasıyla % 48.3, % 28.6 ve % 0 olarak bulunur. Bu çalışmada, çıkışta elde edilecek gerilimin THD değerinin, kullanılacak kontrol tekniği ve pasif filtre devresi ile mümkün olduğunca düşük ve tam sinüse yakın olacak şekilde belirlenen uluslararası standart değerlere yakın olması amaçlanmaktadır.

4. QZSI DEVRESİNİN TASARIMI VE GERÇEKLEŞTİRİLMESİ

Bu bölümde; tek fazlı QZSI devresinin teorik analizi ve kullanılan kontrol tekniği, devreyi oluşturan tüm katlar ve her katta kullanılan aktif ve pasif devre elemanları, kullanılan devre elemanlarının hesabı ve Proteus Design Suite programı kullanılarak oluşturulan devre şemaları hakkında bilgi verilmiştir.

QZSI devresi, ZSI devre topolojisinin geliştirilmiş bir yapısı olarak karşımıza çıkmaktadır. QZSI topolojisini ZSI'den ayıran en temel iki özelliği; DC kaynağa seri bağlı olan giriş bobini sayesinde sürekli ve sabit giriş akımı çekebilmesi ve empedans katında daha düşük nominal değerli pasif bileşenler kullanmasıdır (Anderson ve Peng, 2008).

Şekil 4.1'de tasarlanan tek fazlı QZSI genel blok diyagramı ve uygulama devresi gösterilmiştir. Blok diyagramdan görüldüğü üzere kaynaktan giriş filtresi kullanılarak alınan DC işaret, empedans katında uygulanan modülasyon indeksine ve kısa devre çalışma oranına bağlı olarak yükseltildikten sonra inverter katında AC işarete dönüştürülmektedir. İnverter katındaki MOSFET'ler, kontrol katında üretilen PWM sinyallerinin izole amaçlı kullanılan devreden geçirilerek sürücü katında anahtarlama yapısına uygun hale getirilmesiyle sürülmektedir. İnverter katından elde edilen harmonik içerikli AC işaret, filtre katından geçirilerek yüke uygulanmaktadır. Şekil 4.2'de Proteus Design Suite ortamında tasarlanan tek fazlı QZSI açık devre şeması verilmiştir.

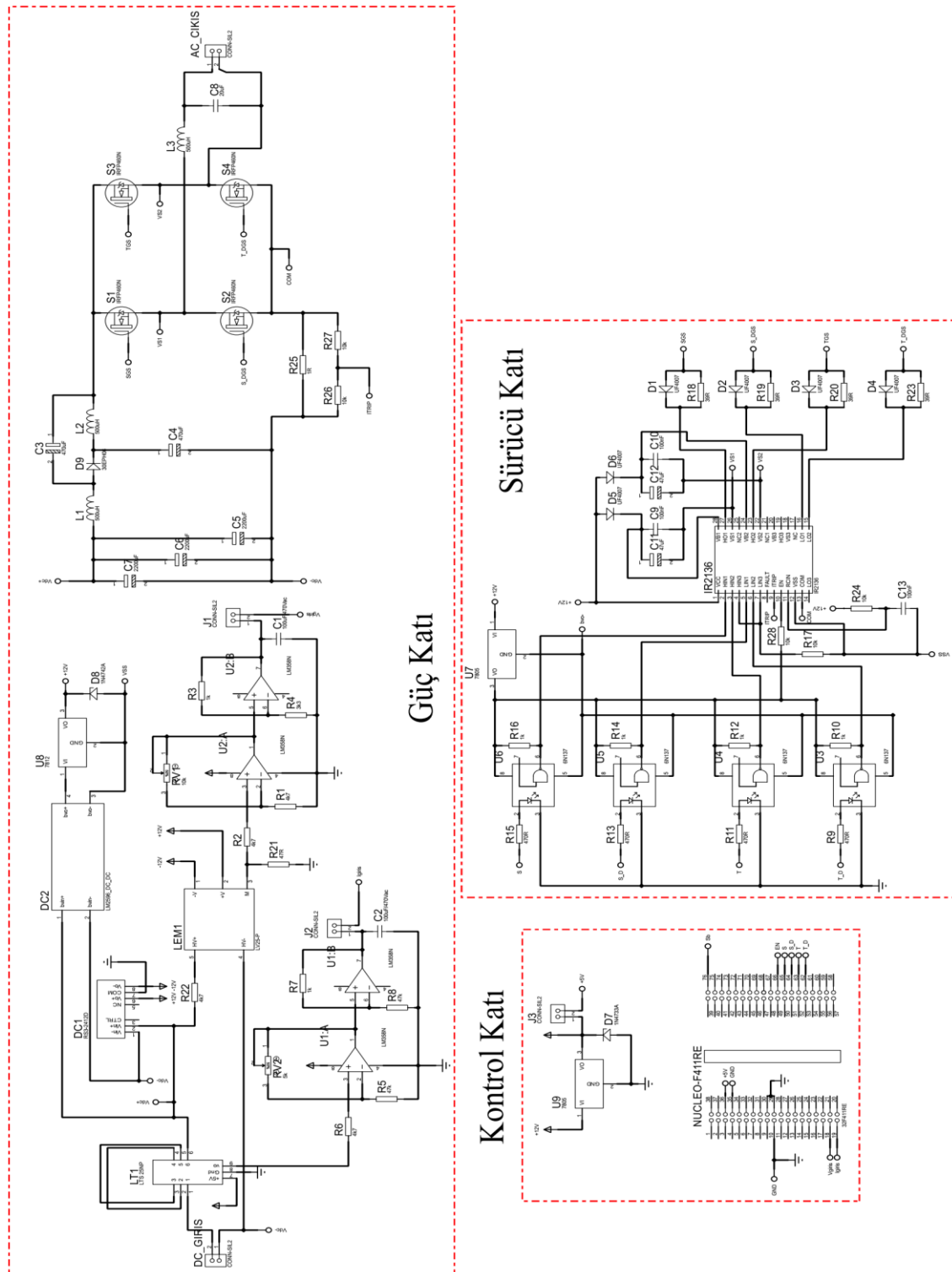


(a)



(b)

Şekil 4.1. Tek fazlı QZSI (a) Genel blok diyagramı (b) Uygulama devresi



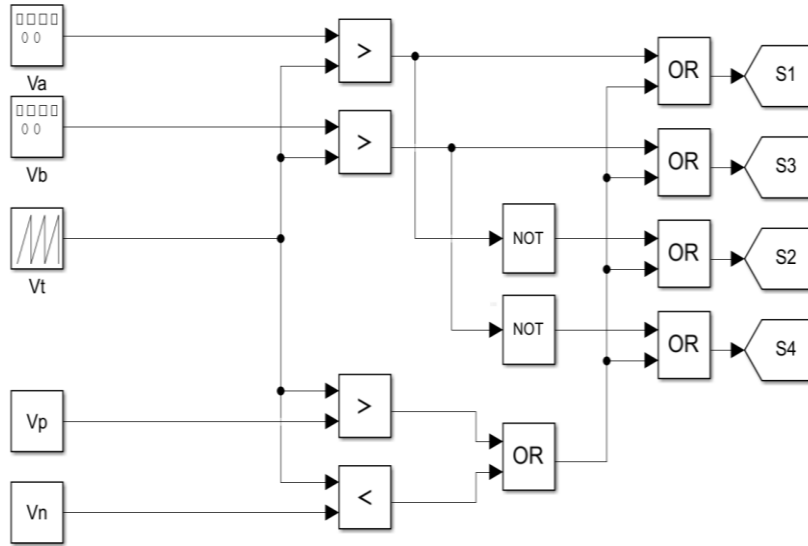
Şekil 4.2. Tek fazlı QZSI açık devre şeması

4.1. QZSI Devresinde Kullanılan Modülasyon Tekniği

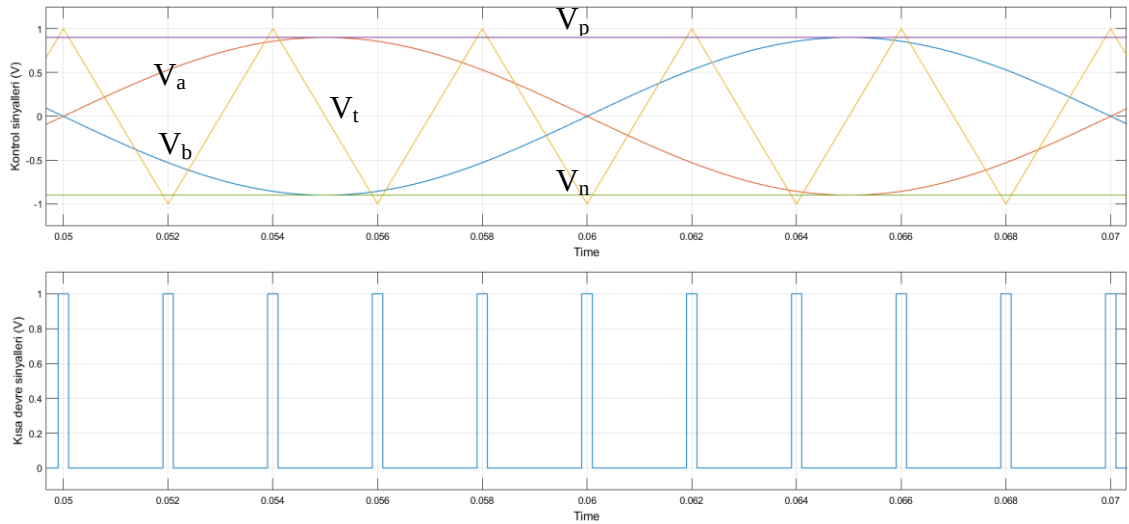
QZSI’de anahtarlama elemanlarını sürmek için taşıyıcı tabanlı PWM kontrol tekniği olarak basit yükseltici, maksimum yükseltici ve maksimum sabit yükseltici yöntemleri kullanılmaktadır (Bakar ve ark., 2010). Basit yükseltici kontrol tekniği, istenen gerilim seviyesini elde etmek için diğer tekniklere göre daha düşük modülasyon indeksine ihtiyaç duymaktadır. Bu nedenle kısa devre çalışma oranı yükselecek ve buna bağlı olarak yarı iletken anahtarlama elemanları üzerindeki gerilim stresi artacaktır. Maksimum yükseltici kontrol tekniğinde, yarı iletken anahtarlama elemanları üzerindeki gerilim stresi daha azdır. Bununla birlikte bu teknikte kısa devre çalışma oranı sabit olmadığından düşük frekanslarda giriş katında kullanılan bobin ve kondansatör üzerinde akım-gerilim dalgalanmaları oluşur. Oluşan bu dalgalanmaları azaltmak için daha büyük boyutlarda bobin ve kondansatör kullanılması zorunlu olmaktadır. Kullanılan elemanların boyutlarının artması maliyet artışına neden olmaktadır. Maksimum sabit yükseltici kontrol tekniğinde inverter katında maksimum yükseltici kontrol tekniğine göre daha fazla gerilim stresi olmaktadır. Buna rağmen kısa devre çalışma oranının sabit olmasından dolayı empedans katındaki bobin ve kondansatör üzerinde düşük frekanslı akım-gerilim dalgalanmaları oluşmamaktadır.

Tez çalışmasında; kısa devre çalışma oranının sabit oluşu, empedans katındaki bobin ve kondansatör gibi pasif devre elemanları üzerinde düşük frekanslı akım-gerilim dalgalanmalarının oluşmaması ve diğer tekniklere göre çıkış gerilim kalitesinin daha fazla olmasından dolayı anahtarlama elemanlarını sürmek amacıyla basit yükseltici kontrol tekniği uygulanmıştır. Şekil 4.3 ve Şekil 4.4’te sırasıyla tek fazlı QZSI için basit yükseltici tekniği blok diyagramı ile kontrol sinyalleri gösterilmiştir. Basit yükseltici kontrol tekniğinde aralarında 180 derece faz farkı bulunan iki referans sinyali (V_a, V_b), iki düz kısa devre zarf sinyali (V_p, V_n) ve bir üçgen taşıyıcı dalga sinyali (V_t) kullanılmaktadır. BYK tekniği kullanılarak Şekil 4.1’de genel blok diyagramı verilen tek fazlı QZSI devresinde anahtarların ilettime geçme durumu altta açıklandığı şekilde gerçekleşir.

$V_a > V_t$ ise S_1 iletimde S_2 kesimde, $V_a < V_t$ ise S_1 kesimde S_2 iletimde olurken, $V_b > V_t$ ise S_3 iletimde S_4 kesimde, $V_b < V_t$ ise S_3 kesimde S_4 iletimde olacaktır. Kısa devre çalışma durumu ise; $V_t > V_p$ veya $V_t < V_n$ durumlarında gerçekleşir. Yani taşıyıcı dalga sinyalinin genliği kısa devre zarf sinyallerinden büyük olduğu durumlarda aynı faz kolundaki anahtarlar (S_1, S_2, S_3, S_4) kısa devre edilir.

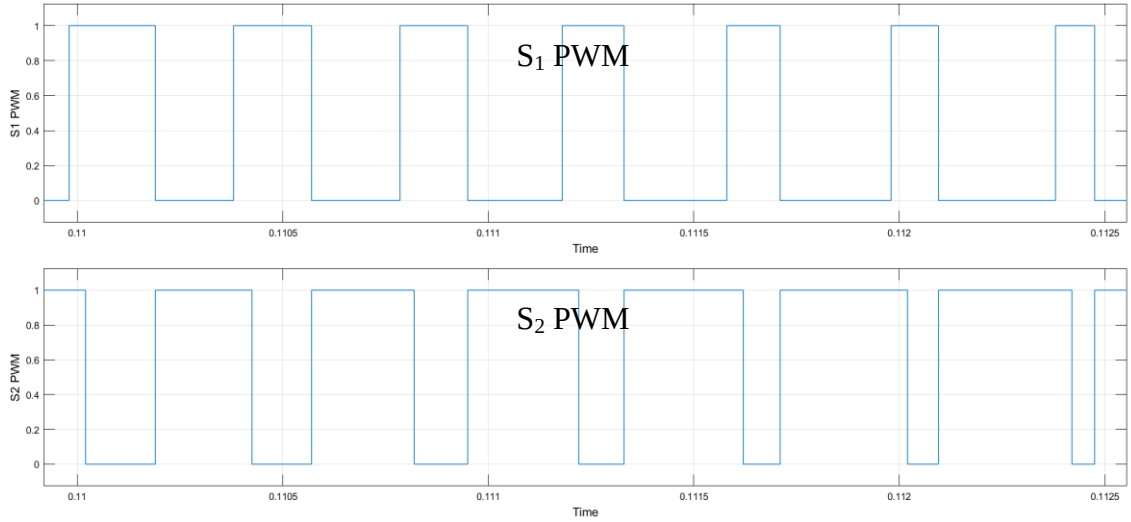


Şekil 4.3. Tek fazlı QZSI için BYK blok diyagramı

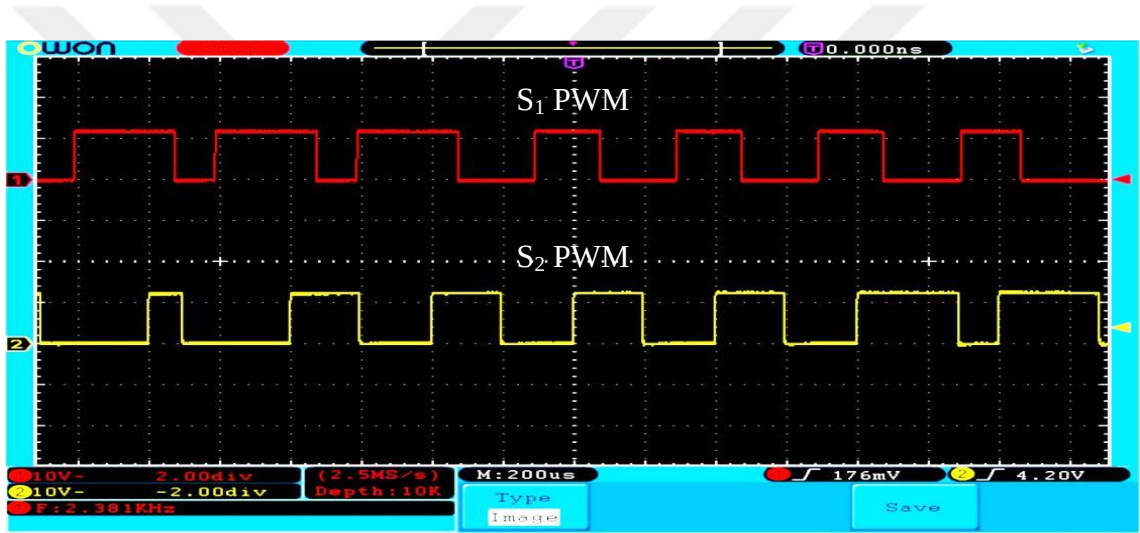


Şekil 4.4. Tek fazlı QZSI için BYK kontrol sinyalleri

Basit yükseltici kontrol tekniği kullanılarak üretilen ve aynı faz kolundaki MOSFET anahtarlarını sürmek amacıyla uygulanan PWM sinyallerinin benzetim ve uygulamadaki dalga şekilleri Şekil 4.5'te gösterilmiştir. Şekil 4.1'de genel blok diyagramı verilen tek fazlı QZSI devresinde S_1 ve S_2 aynı faz kolundaki anahtarlama elemanları olmak üzere PWM sinyalleri incelendiğinde, kısa devre çalışma oranı D değerine bağlı olarak her iki anahtar belirli bir süre boyunca aynı anda iletimde olmaktadır. Kısa devre çalışma süresi olarak adlandırılan bu durumda inverter kollarındaki alt ve üst sıra anahtarlar eş zamanlı olarak ilettime geçmektedir. Bu şekilde gerilim yükseltmesi sağlanmaktadır.



(a)



(b)

Şekil 4.5. (a) Benzetimde S_1 ve S_2 BYK PWM sinyalleri **(b)** Uygulamada S_1 ve S_2 BYK PWM sinyalleri

Şekil 4.4'te verilen kontrol sinyallerinde taşıyıcı üçgen dalga sinyali, V_p sinyalinden büyük veya V_n sinyalinden küçük olduğu durumlarda kısa devre çalışma gerçekleşecektir. Bunun dışındaki durumlarda QZSI devresi klasik PWM kontrollü inverter gibi çalışacaktır. Kullanılan basit yükseltici kontrol tekniği için kısa devre çalışma oranı D , yükseltme faktörü B ve gerilim kazanç ifadesi G dördüncü bölümde ilgili eşitliklerde verilmişti. Tek fazlı QZSI devresinin çıkış geriliminin temel bileşeni V_{ac1} (4.1) eşitliğinde ifade edilmiştir.

$$V_{ac1} = MV_{PN} = MBV_{dc} \quad (4.1)$$

4.2. QZSI Devresinin Düşürücü Modda Çalışması

QZSI devresi kısa devre olmayan eşdeğer devre modunda çalıştığında, diyot tamamen iletimde ve C_1 kondansatörü üzerine düşen gerilim DC kaynak gerilimine eşit olurken C_2 kondansatörü üzerine düşen gerilim 0 V olacaktır. Bu nedenle, DC hat gerilimi $V_{PN}=V_{DC}$ olur ve devre klasik PWM kontrollü inverter gibi çalışır yani kısa devre çalışma durumu gerçekleşmez. Tek fazlı PWM inverterin çıkış geriliminin temel bileşeni (4.2) eşitliği kullanılarak hesaplanır.

$$V_{ac1} = MV_{dc} \quad (4.2)$$

Kısa devre çalışma durumu gerçekleşmediği için $D=0$ ve $B=1$ olup çıkış gerilim ifadesi (4.2) eşitliğinde verildiği üzere her zaman giriş gerilim değerinden küçük olacaktır. Bu nedenle QZSI devresinde kısa devre çalışma olmayan durumlara inverterin “düşürücü çalışma durumu” veya başka bir ifadeyle “klasik PWM kontrollü inverter çalışma durumu” denir.

4.3. QZSI Devresinin Yükseltici Modda Çalışması

QZSI devresi kısa devre eşdeğer devre modunda çalıştığında, tek fazlı inverter çıkış geriliminin temel bileşeni (4.1) eşitliğinde $V_{ac1}=MV_{PN}=MBV_{dc}$ verildiği üzere giriş gerilim değerinden B yükseltme faktörü kadar büyük olacaktır. Bu çalışmada, klasik PWM kontrollü inverter durumunun yanında kısa devre çalışma durumu da olacaktır. Kısa devre çalışma bağıl iletim süresine göre çıkış gerilim değerinin büyüklüğü değişecektir. QZSI devresindeki bu duruma inverterin “yükseltici çalışma durumu” adı verilir. İnverter çıkış gerilimi empedans katı ile yükseltildikten sonra dönüştürülmek üzere köprü inverter katına uygulanır.

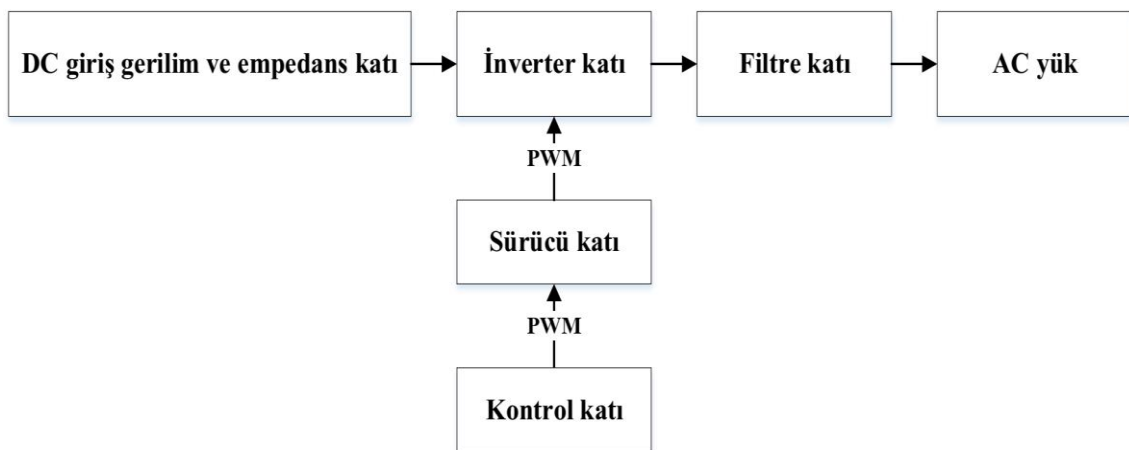
QZSI devresinin kazancı $G=MB$ ve yarı iletken anahtarlama elemanları üzerine düşen gerilim stresi $V_{PN}=BV_{dc}$ olarak ifade edilir. Eşitliklerden de görüldüğü üzere kazancı arttırıp aynı zamanda yarı iletken anahtarlama elemanları üzerine düşen gerilim stresini azaltmak için modülasyon indeks değeri M mümkün olduğunca yükseltilmelidir. Modülasyon indeksinin yüksek olması çıkış sinyal kalitesini arttırmaktadır.

Tasarlanan QZSI devresi, uygulanan giriş gerilim seviyesine göre hem düşürücü hem de yükseltici olarak çalışabilme özelliğine sahiptir. Uygulanan giriş gerilimi yeterli seviyede ise, devre kısa devre çalışma olmaksızın sadece klasik PWM inverter modunda çalışabilmektedir. Uygulanan giriş gerilimi yeterli değilse veya çıkışta istenen gerilim seviyesi arttırılmak istenirse, devrede klasik PWM çalışma modunun yanında kısa devre çalışma durumu da oluşacaktır.

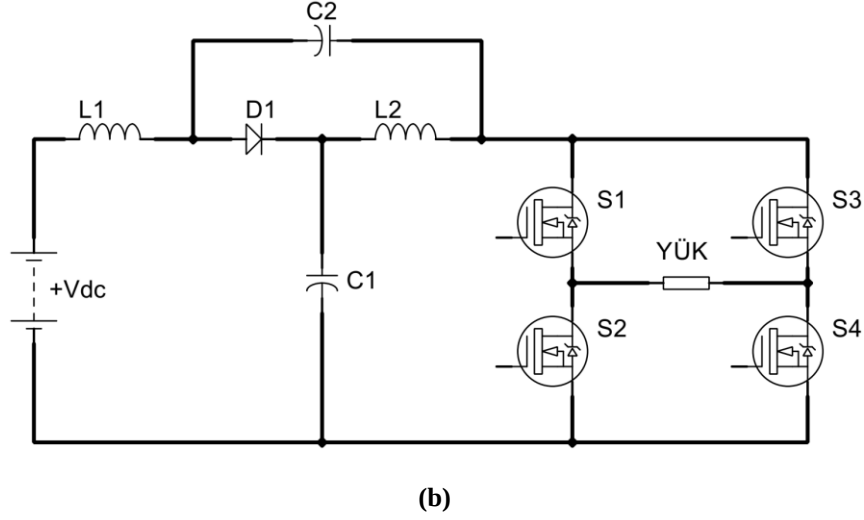
4.4. Devre Katlarının Oluşturulması

DC gücü AC güce dönüştürmek için tasarlanan QZSI devre şeması Proteus Design Suite programı kullanılarak çizilmiştir. Tez çalışmasında devrenin Matlab/Simulink ortamında benzetimleri yapıldıktan sonra baskı devre kartına (PCB) aktarılması sağlanmıştır. PCB tasarımı yapılırken Matlab/Simulinkte benzetim aşamalarından elde edilen değerler üzerinden kullanılacak malzemelerin seçimi yapılmış ve seçimi yapılan ürünlerin katalog bilgileri yardımıyla baskı devreleri oluşturulmuştur. Sonuç olarak istenilen devrenin laboratuvar ortamında prototipi gerçekleştirilmiştir.

Şekil 4.6'da gerçekleştirilen QZSI devresinin genel blok diyagramı ve tek fazlı genel devre yapısı gösterilmiştir. Devre; DC giriş gerilim ve empedans katı, kontrol katı, sürücü katı, inverter katı ve filtre katından oluşmaktadır. Filtre katından sonra alınan AC işaret yüke uygulanmaktadır.



(a)



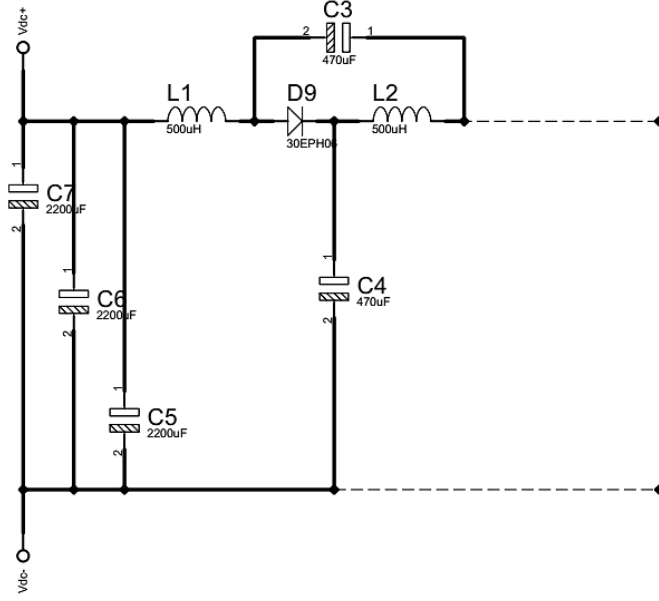
Şekil 4.6. (a) QZSI devresi genel blok diyagramı (b) Tek fazlı QZSI genel devre yapısı

4.4.1. DC giriş gerilim ve empedans katı

DC giriş gerilim katı; sistemin giriş katı olup devre yapısının tasarımı esnasında sisteme güç sağlamak amacıyla kullanılmaktadır. Tasarlanan devrenin güvenli şekilde çalışabilmesi için kontrol ve sürücü katı ile inverter katı farklı DC kaynaklardan beslenmiştir. DC gerilim kaynağı olarak laboratuvar tipi çift çıkışlı tam regüleli ayarlı güç kaynağı (30 V-20 A) seçilmiştir.

QZSI devresinin girişine DC gerilim uygulandığında, düzgün ve sabit bir gerilim sağlanması amacıyla giriş filtresi olarak 63 V 6800 μ F değerinde DC bara kondansatörü yerleştirilmiştir. Güç kaynağındaki dalgalanmalarının önüne geçerek inverter katına düzgün ve sabit bir gerilim sağlayabilmek için DC bara kondansatörü kullanılır.

Empedans katı; DC giriş gerilim katı ile köprü inverter katı arasında bulunan ve simetrik olmayacak şekilde bağlantısı yapılan eş değer büyüklüğe sahip bobin, kondansatör ve hızlı diyottan oluşmaktadır. Empedans katında bulunan bobin ve kondansatörlerin enerji depolama özelliğinden faydalanılarak inverter faz kollarının kısa devre çalıştırılması prensibi ile DC giriş gerilimi, seçilen modülasyon indeksine bağlı olarak istenilen seviyeye göre artırılıp azaltılabilmektedir. Empedans katı sayesinde dönüştürücü devresi hem yükseltici hem de düşürücü olarak çalıştırılabilmektedir. Empedans katı bağlantı şeması Şekil 4.7'de gösterilmiştir.



Şekil 4.7. Empedans katı bağlantı şeması

QZSI devresinin kısa devre çalışabilmesi nedeniyle kondansatör ve bobin değerlerinin seçimi verimi doğrudan etkilemektedir. Literatürde yapılan çalışmalarda; bobindeki akım dalgalanmasının ortalama değerin % 10'un altında, kondansatördeki gerilim dalgalanmasının ise ortalama değerin % 3'ün altında olduğu kabullerinin esas alındığı görülmektedir (Anderson ve Peng, 2008; Li ve ark., 2009).

Tasarlanan QZSI devresinde kullanılan basit yükseltici kontrol tekniğinde anahtarlama frekansı $f_s=2.5$ kHz ve kısa devre anahtarlama frekansı taşıyıcı dalga frekansının iki katına eşit olup $f_{kd}=5$ kHz'dir. QZSI devresi yükseltici modunda çalıştığında, maksimum kısa devre çalışma süresi T_{0max} $M_{min}=0.7$ için (4.3) eşitliğinde gösterildiği şekilde hesaplanır.

$$T_{0max} = \frac{1-M_{min}}{f_{kd}} 2 = 120 \text{ us} \quad (4.3)$$

QZSI devresinin empedans katındaki bobinler, kısa devre durumunda inverter köprüsü üzerindeki akım dalgalanmalarının etkisini azaltır. Kısa devre çalışma durumunda empedans katındaki bobin akımı doğrusal şekilde artar. Sistemin maksimum 500 W gücünde çalıştığı kabul edildiğinde bobinden geçen maksimum akım I_{Lmax} (3.32) eşitliği kullanılarak bulunur.

Akımda kabul edilebilir tepeden tepeye dalgalanma miktarı r_i % 5 alınırsa, empedans katında ihtiyaç duyulan bobin değeri (4.4) eşitliği ile hesaplanır.

$$I_{dc} = I_{L1} = I_{L2} = I_{Lmax} = \frac{P}{V_{dc}} = \frac{500}{100} = 5 \text{ A}$$

$$L_1 = L_2 = \frac{V_L \Delta T}{\Delta I} = \frac{T_1 / (T_1 - T_0) V_{dc}}{I_{Lmax} r_i} \frac{1}{2} T_{0max} \approx 500 \text{ } \mu\text{H} \quad (4.4)$$

QZSI kısa devre olmayan eşdeğer devresinde empedans katında bulunan kondansatörler birbirlerine seri bağlıdır. Kondansatörler, kısa devre olmayan durumda inverter köprüsü üzerindeki akım dalgalanmalarını absorbe ederken, çıkış işaretinin sinüzoidal formda olması için inverter katındaki gerilim dalgalanmalarını bastırır.

QZSI devresinde empedans katında bulunan her iki kondansatörün özdeş olduğu kabul edilip inverter katındaki gerilimin tepeden tepeye dalgalanma miktarı r_v % 1 alınır, empedans katında ihtiyaç duyulan kondansatör değeri (4.5) eşitliği kullanılarak hesaplanır.

$$C_1 = C_2 = \frac{I_c \Delta T}{\Delta(V_{C1} + V_{C2})} = 2 \frac{I_L}{BV_{dc} r_v} \frac{1}{2} T_{0max} \approx 470 \text{ } \mu\text{F} \quad (4.5)$$

Şekil 4.3'te verilen devre şemasında görüldü üzere, empedans katında kullanılan DSEI30-06A hızlı serbest geçiş diyotu (37 A-600 V) sayesinde gerilim seviyesi yükseltilmiş olan DC bara hattından girişteki güç kaynağına doğru oluşabilecek ve kaynağa zarar verebilecek ters yönlü akımın oluşması engellenmektedir.

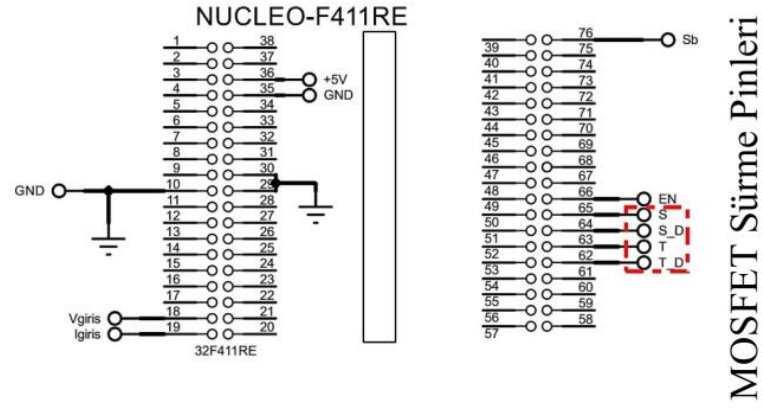
4.4.2. Kontrol katı

Kontrol katı; akım ve gerilim sensörlerinden gelen analog verilerin okunup dijital verilere dönüştürülmesini, köprü inverter katında kullanılan yarı iletken anahtarlama elemanlarının sürülmesi için gerekli olan kapı sinyallerinin üretilmesini, kontrol algoritmasının doğru şekilde çalıştırılmasını ve bilgisayar ile haberleşme işlemini sağlar.

Kontrol sinyalleri, istenen frekans ve faz sayısında sinüs dalgası şeklindeki referans geriliminin çok daha yüksek frekansa sahip üçgen dalga formundaki taşıyıcı bir gerilim sinyali ile karşılaştırılmasıyla elde edilir. Bağlantı şeması Şekil 4.8'de gösterilen 32bit ARM tabanlı NUCLEO-F411RE geliştirme kiti kullanılarak çıkış gerilimi ve frekansı istenilen değerde olacak şekilde PWM sinyalleri üretilmektedir. Şekil 4.9'da uygulamada kontrol sinyalleri üretilmesi için kullanılan blok diyagram ile üretilen 3.3 V

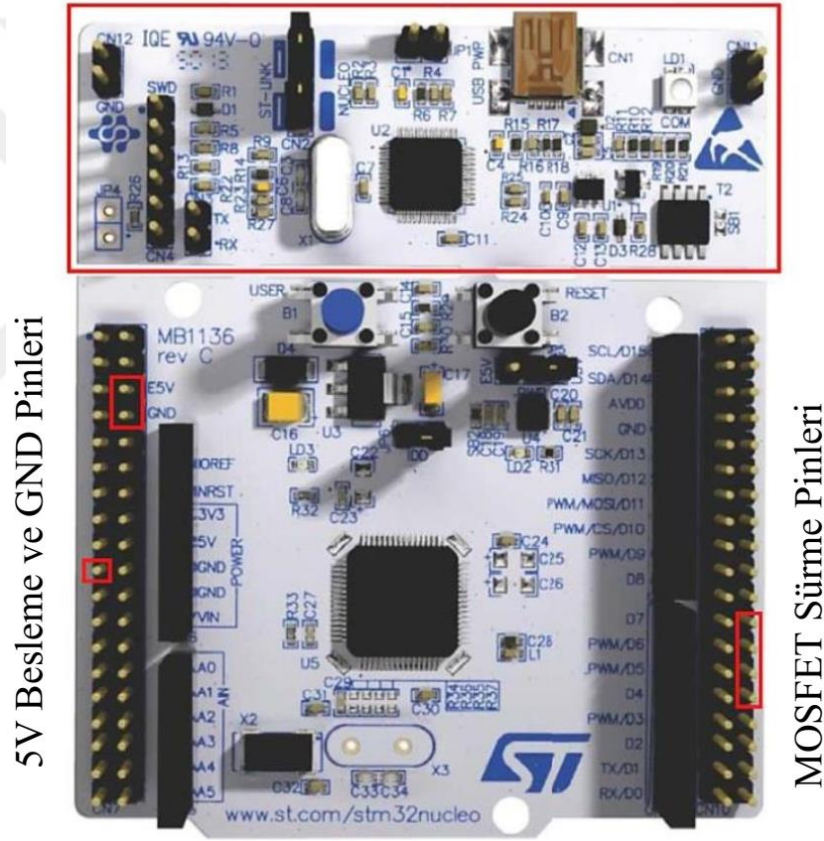
PWM sinyalleri görülmektedir. Günümüzde NUCLEO geliştirme kitlerinin kullanımı; düşük maliyetli olması, programlayıcı ve hata ayıklama birimlerinin kit üzerinde yer alması, ARM tabanlı yüksek performans sergilemesi ve kendi blok setleri ile Matlab/Simulink üzerinden kolaylıkla programlanabilmesinden dolayı oldukça yaygındır. Kontrol katında kullanılan NUCLEO-F411RE geliştirme kitinin temel özellikleri aşağıda verilmiştir.

- LQFP64 kılıfta 32-Bit mikrodenetleyici
- 100 MHz çalışma frekansı (10 ns komut süresi)
- 76 genel amaçlı I/O pini
- USB VBUS ya da harici besleme(3.3 V, 5 V, 7-12 V)
- 16 kanal, 12 bit ADC
- 32.768 kHz kristal osilatör
- Bilgisayar ile seri haberleşme sağlayabilmek için bir adet seri port
- -40 C° ile +85 C° sıcaklık aralığında operasyonel
- Arduino™ ile paylaşılan 1 kullanıcı LED'i
- V_{core} lojik kaynağı oluşturmak için harici SMPS
- Kullanıcı ve reset butonu
- Kart genişletme konnektörleri:
 - Arduino™ Uno V3
 - Tüm STM32 I/O'lara tam erişim için ST Morpho uzatma pin başlıkları
- Yeniden numaralandırma kabiliyeti ile dâhili ST-LINK/V2 hata ayıklama aracı
 - Sanal COM portu
 - Depolama sistemi
 - Hata ayıklama portu
- STM32Cube MCU Paketi ile sunulan ücretsiz yazılım kütüphaneleri ve örnekler
- IAR™, Keil® ve GCC-tabanlı IDE'ler dâhil olmak üzere çok çeşitli Entegre Geliştirme Ortamları (IDE'ler) desteği



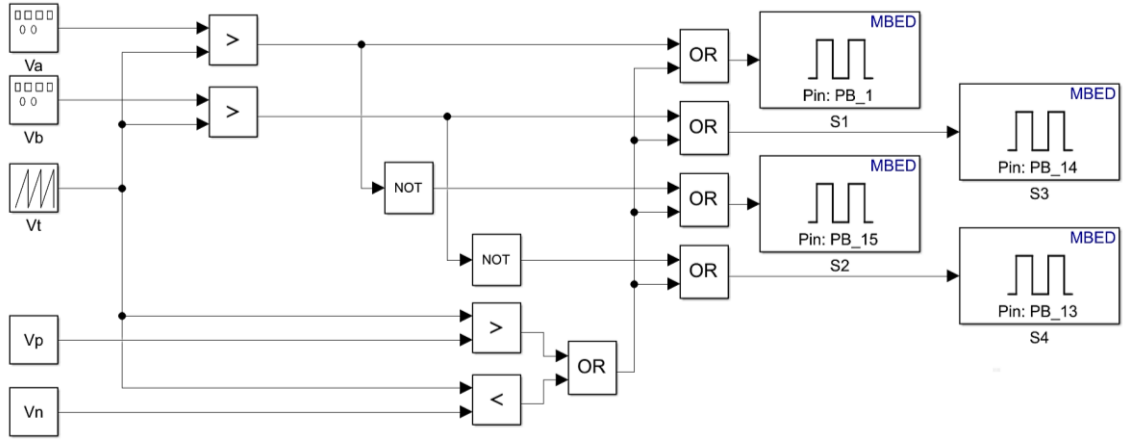
(a)

Seri Haberleşme Katı

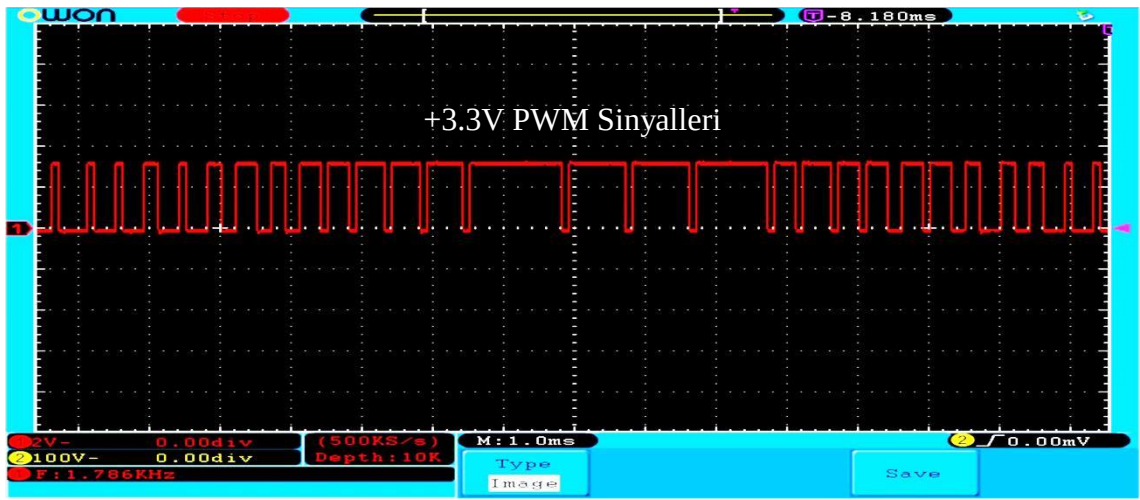


(b)

Şekil 4.8. (a) Kontrol katı bağlantı şeması (b) NUCLEO-F411RE geliştirme kiti



(a)



(b)

Şekil 4.9. Uygulamada (a) Kontrol sinyalleri blok diyagramı (b) +3.3 V PWM sinyalleri

NUCLEO-F411RE geliştirme kitinde 10, 35, 36 numaralı pinlerine besleme gerilimi +5 V ve GND uygulanır. Şekil 4.9.a.'da Matlab/Simulink blok setleri kullanılarak Şekil 4.1'de genel blok diyagramı verilen tek fazlı QZSI devresinin inverter katındaki S_1 , S_2 , S_3 ve S_4 MOSFET'leri için üretilen kapı sürme sinyalleri 62, 63, 64 ve 65 numaralı pinlerden sürücü katına iletilir. Şekil 4.9.b.'de üretilen PWM sinyalleri görülmektedir. İnverterlerde çıkış harmonik bileşenlerinin etkisini azaltmak ve çıkış genliğini kontrol etmek için sinüzoidal PWM yöntemi yaygın olarak kullanılır. İnverterler, kullandıkları PWM metodunda DC gerilimi önceden hesaplanan bir süre boyunca anahtarlama yöntemiyle açıp kapatırlar. Yarı iletken anahtarlama elemanlarının kontrol sinyallerine bağlı olarak açılıp kapanmasıyla oluşan her bir darbenin genişliği farklı olacağından, çıkışta sinüse benzeyen bir dalga elde edilir.

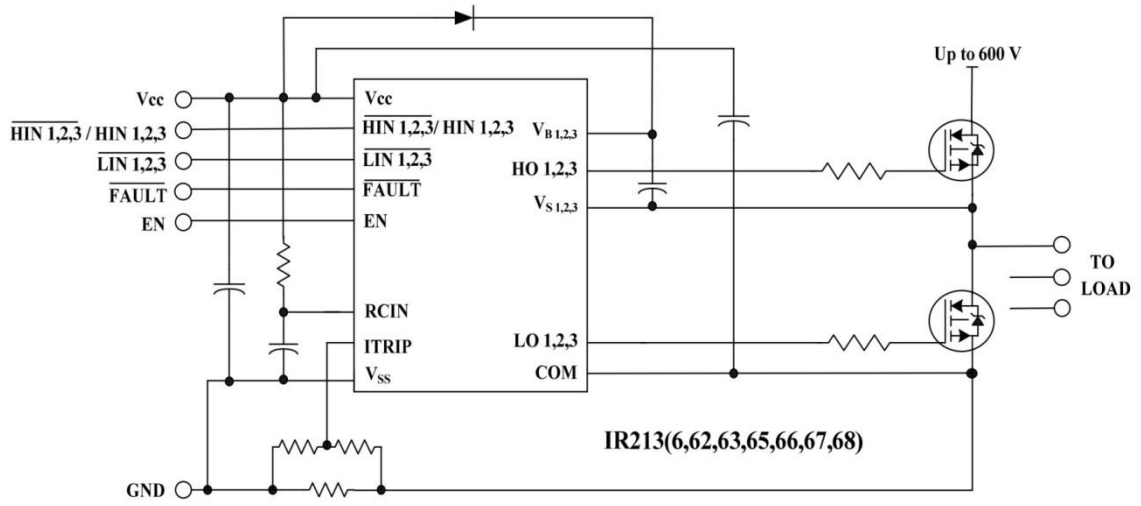
4.4.3. Sürücü katı

Sürücü katı; bağlantı şeması Şekil 4.10'da gösterilen IR2136 sürücü entegresi ile dijital çıkışlı yüksek hızlı 6N137 optokuplör entegresinden oluşmaktadır. Kullanılan MOSFET'lerin uygun şekilde sürülebilmesi için kapı geriliminin ± 20 V olması gerekmektedir. MOSFET yeterli gerilimle beslendiğinde drain-source bacakları arasındaki iletim direnci minimum değerine düşeceğinden MOSFET tam ilettime geçecek ve ısınma en az seviyede olacaktır. Besleme geriliminin yeterli seviyede olmadığı durumlarda iletim direnci olması gereken değerin üzerinde kalacağından MOSFET aşırı ısınmaya maruz kalabilmektedir. Ayrıca anahtarlama gücü kaynağı uygulamalarında, anahtarlama elemanlarının hızlı şekilde ilettime girmesi ve iletimden çıkması istenir. Bu nedenle yüksek frekanslı uygulamalarda MOSFET'lerin uygun şekilde anahtarlama için sürücü devrelerinin kullanılması zorunlu hale gelmektedir.

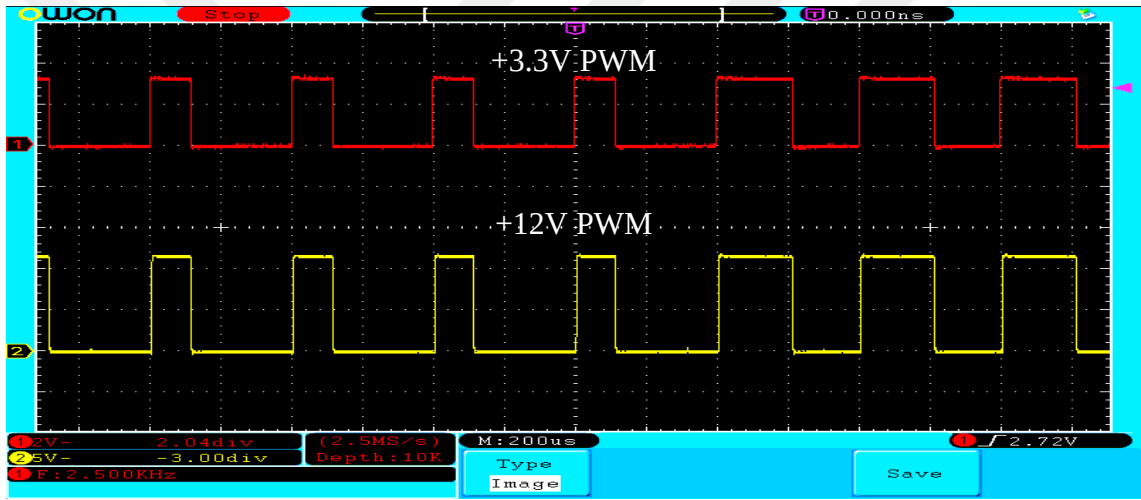
Tasarlanan devrede anahtarlama elemanlarını sürmek amacıyla IR2136 sürücü entegresi kullanılmıştır. Şekil 4.12'de IR2136 sürücü entegresi temel devre şeması verilmiştir. Kontrol katında 3.3 V değerinde PWM sinyalleri elde edilmektedir. Bu gerilim seviyesi, kullanılan MOSFET'lerin uygun şekilde anahtarlama için yeterli değildir. IR2136 entegresi, lojik seviyedeki PWM kontrol sinyallerini tamamen izoleli +12 V ve 0 V olacak şekilde yarı iletken anahtarlama elemanlarını sürebilecek seviyeye yükseltir.

Güç elektroniği uygulamalarında tetikleme ve sürme sinyalleri, izole edilerek daha büyük akımların çekildiği güç elemanlarına iletilir. Kontrol katında bulunan NUCLEO-F411RE geliştirme kiti, izolasyon amacıyla kullanılan dijital çıkışlı tek kanallı 6N137 optokuplör entegresi ile yüksek gerilim seviyesindeki inverter katından elektriksel olarak yalıtılır. 5300 V'a gerilim seviyesine kadar izolasyon sağlayabilen yüksek hızlı optokuplör, girişinde bulunan LED'in ilettime geçmesiyle NAND kapısı kullanılarak çıkışı lojik 0 seviyesine çeker. LED'in iletim durumundan kesim durumuna geçmesiyle optokuplör çıkışı lojik 1 yapılır. IR2136 girişine yüksek hızlı optokuplör tarafından lojik 0 uygulandığında, Şekil 4.11'deki sürücü entegresinin devre şemasında girişlerin tersleyen durumunda olmasından dolayı gate-source arasına +12 V gerilim uygulanır, böylece MOSFET ilettime geçirilir. IR2136 girişine lojik 1 uygulandığında, gate-source arasına 0 V uygulanarak MOSFET'in kesime geçmesi sağlanır. Uygulamada mikrodenetleyici, yüksek hızlı optokuplör ve sürücü entegresi tarafından üretilen PWM sinyalleri Şekil 4.12'de gösterilmiştir.

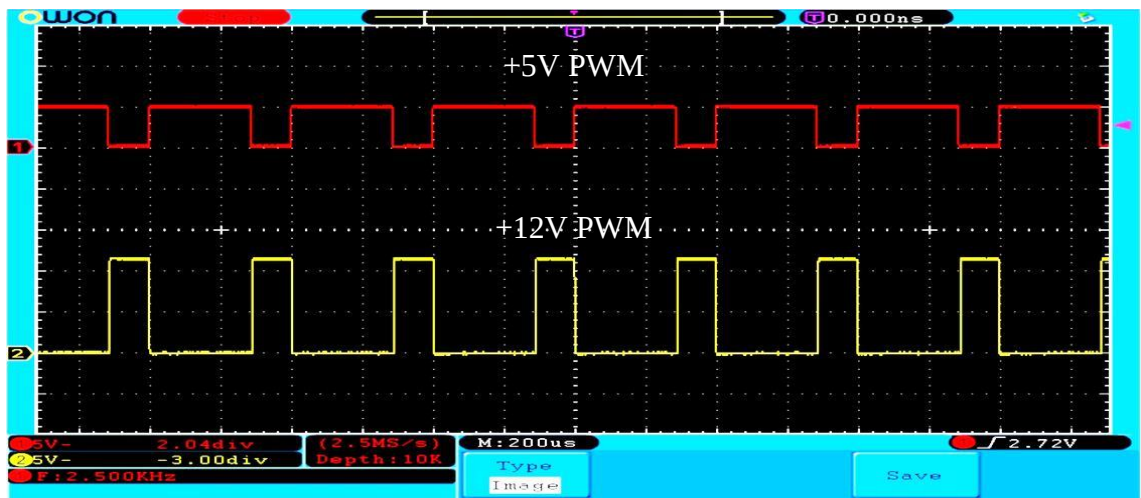
R₉, R₁₁, R₁₃ ve R₁₅ dirençleri optokuplörler içerisindeki LED'lerin akıma karşı korunması amacı ile kullanılmaktadır. R₁₀, R₁₂, R₁₄ ve R₁₆ dirençleri optokuplörlerin uygun şekilde çıkış üretebilmesi amacıyla Pull-Up direnç mantığıyla kullanılmıştır. IR2136 sürücü entegresi D₅ ve D₆ diyotları ile C₁₁ ve C₁₂ bootstrap kondansatörlerini şarj için kullanarak, MOSFET gate geriliminin source geriliminden her zaman bootstrap kondansatöründeki gerilim kadar fazla olmasını sağlar. Bu şekilde MOSFET anahtarlama elemanları istenilen şekilde sorunsuzca sürülebilmektedir. D₁, D₂, D₃ ve D₄ diyotları ile R₁₈, R₁₉, R₂₀ ve R₂₃ dirençleri MOSFET'lerin gate kapasitansının hızlı şekilde dolup boşalarak uygun şekilde anahtarlama yapılabilmesi için kullanılmıştır. IR2136 sürücü entegresinin diğer avantajları; aşırı akım veya düşük gerilim durumlarında tüm çıkış kanallarını kapatarak koruma sağlaması, üretilen hata sinyali ile aşırı akım ve düşük gerilim durumlarının tespiti, anahtarları yumuşak şekilde iletimden çıkarabilmesi ile yüksek dv/dt durumlarına karşı dirençli olması olarak sıralanabilir. R₂₄ direnci ile C₁₃ kondansatörü istenmeyen durumlarda çıkış kanallarının kapatılmasından sonra sürücünün tekrar aktif hale gelme süresini ayarlamak amacıyla kullanılmaktadır. R₂₈ ve R₁₇ dirençleri sırasıyla pull-up ve pull-down dirençleri olarak ayarlanmıştır.



Şekil 4.11. Sürücü entegresi temel devre şeması



(a)

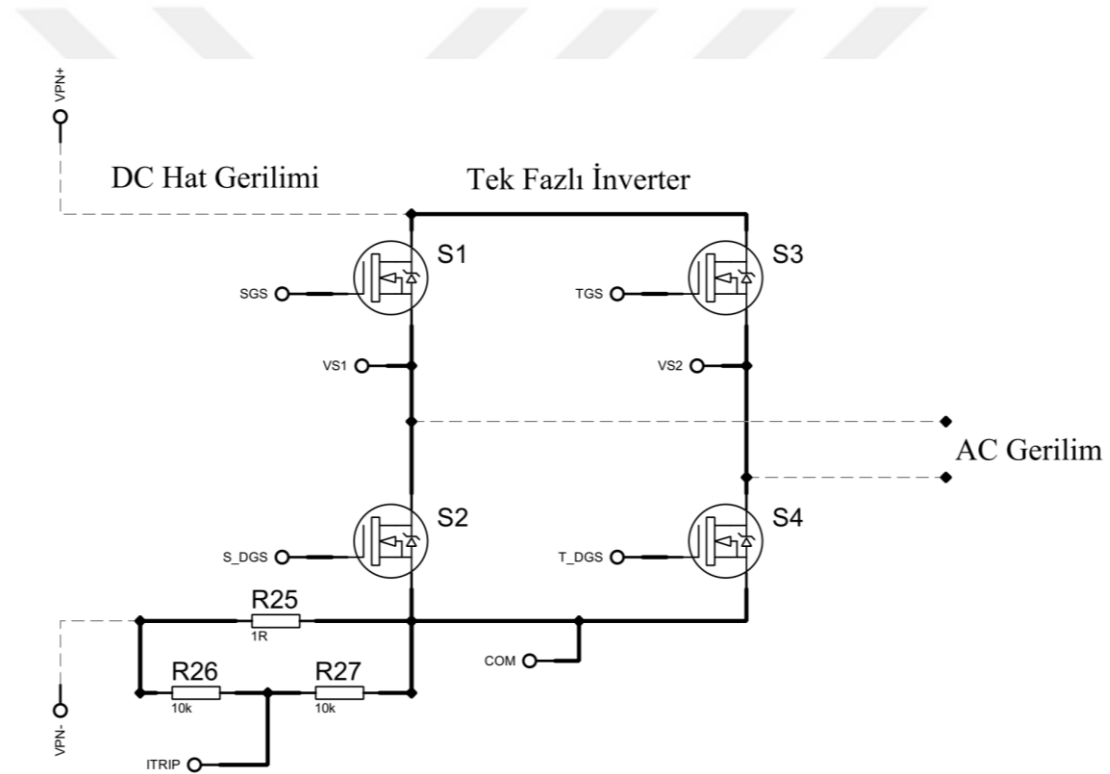


(b)

Şekil 4.12. (a) Mikrodenetleyici ve sürücü PWM çıkışı (b) Optokuplör ve sürücü PWM çıkışı

4.4.4. İnverter katı

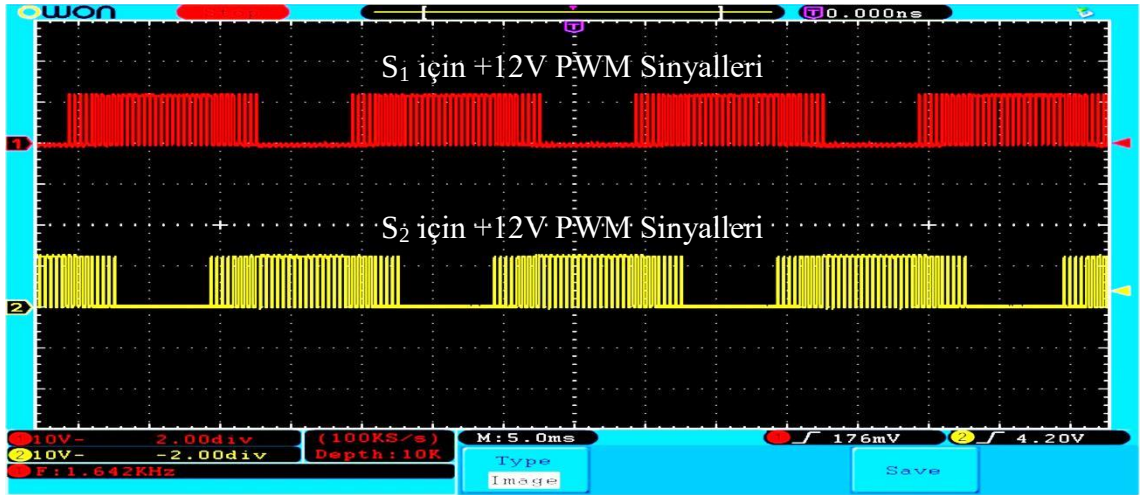
İnverter katı; bağlantı şeması Şekil 4.13'te gösterilen ve anahtarlama elemanı olarak kullanılan IXKH20N60C5 serisi n-kanal güç MOSFET'lerinin uygun noktalarından yüke çıkarılan uçlardan oluşmaktadır. İnverterde güç dönüşümü, DC giriş geriliminin ilk yarı periyotta pozitif ve ikinci yarı periyotta negatif yönde yüke uygulanmasıyla sağlanmaktadır. Bu iki yarım periyodun toplamı inverterin çalışma frekansını belirler. İnverterlerde istenilen çıkış gerilim dalga şekli köprü inverter katında oluşturulur ve yüke uygulanır. Bağlantı şemasında gösterilen R₂₅, R₂₆ ve R₂₇ dirençleri aşırı akım durumunda sürücü entegresinin tüm çıkış kanallarını kapatarak koruma sağlaması amacıyla düşen kenar metodu kullanılarak akım okunması için kullanılmıştır.



Şekil 4.13. İnverter katı bağlantı şeması

Güç elektroniği dönüştürücülerinde seçilen yarı iletken elemanlar, anahtarlama elemanı olarak kullanıldığında doğrusal bölge yerine doyum bölgesinde çalıştırılırlar. Bu işlemi gerçekleştirmek için MOSFET'in gate-source arasına katalog devre şemasında belirtilen iletme ve kesime geçmesini sağlayan gerilim değerleri uygulanır. N-kanal bir MOSFET gate-source arasına pozitif gerilim uygulandığında iletme geçerek drain-source arasında akım akışına izin verir. Gate-source arasına negatif gerilim uygulandığında ise kesime gider ve drain-source arasındaki akım akışını

durdurur. Tez çalışmasında kullanılan IXKH20N60C5 serisi MOSFET'ler için kapı gerilimi -20 V ile +20 V olarak üretici firma tarafından belirlenmiştir. Bu MOSFET'leri ilettime geçirmek amacıyla IR2136 sürücü entegresi ile bootstrap tekniği kullanılarak Şekil 4.14'te gösterildiği şekilde gate-source arasına +12 V ve kesime götürmek için 0 V yeterli olmaktadır.



Şekil 4.14. MOSFET'ler için +12 V PWM sinyalleri

Tasarlanan QZSI devresinin güç katında bulunan yarı iletken anahtarlama elemanları üst sınır değerleri göz önüne alınarak belirlenmelidir. Anahtarlama elemanlarının seçiminde temel ölçüt, köprü inverter katına uygulanan V_{PN} gerilim stres değeridir. QZSI devresinde uygun değerlerde anahtarlama elemanları seçebilmek için hem düşürücü hem de yükseltici durumları analiz edilmelidir.

İlk durumda devrenin düşürücü çalışma durumu ($D=0$ ve $B=1$) incelenir. Tek fazlı QZSI devresinden standart 220 V etkin gerilim değeri elde etmek amacıyla en düşük modülasyon indeksinde (M_{min}) inverter katına uygulanan V_{PN} gerilim stresi, DC giriş gerilimine eşittir. Eşitlik (4.2) kullanılarak çıkışta 220 V etkin gerilim değerine ulaşmak için $M_{min}=0.642$ kabul edildiğinde (Peng, 2003), giriş gerilimi 485 V olmalıdır. Devre düşürücü modda çalıştığı için inverter katına uygulanan gerilim stres değeri $V_{PN}=485$ V olacaktır.

İkinci durumda devrenin yükseltici çalışma durumu ($D>0$ ve $B>1$) incelenir. Bu durumda giriş geriliminin en küçük ve kazancın en büyük olduğu duruma bakılır. G_{max} kazancın maksimum değeri, giriş geriliminin minimum değerinde olması durumunda geçerlidir. Basit yükseltici kontrol tekniği kullanıldığında; kazancın maksimum değeri G_{max} , minimum modülasyon indeksi M_{min} , maksimum yükseltme faktörü B_{max} ve

inverter katına uygulanan gerilim stresi V_{PN} (4.6), (4.7), (4.8) ve (4.9) eşitliklerinden hesaplanır. Benzer şekilde $M_{min}=0.642$ kabul edildiğinde (Peng, 2003), 220 V etkin gerilim değeri için minimum giriş gerilimi 90 V, devre tam köprü inverter yapılı olduğu için inverter katındaki gerilim stres değeri $V_{PN}=310$ V olacaktır.

$$G_{max} = \frac{V_{ac1}}{V_{dc}} = M_{min} B_{max} \quad (4.6)$$

$$M_{min} = \frac{G_{max}}{2G_{max}-1} \quad (4.7)$$

$$B_{max} = \frac{1}{2M_{min}-1} \quad (4.8)$$

$$V_{PN} = B_{max} V_{dc} \quad (4.9)$$

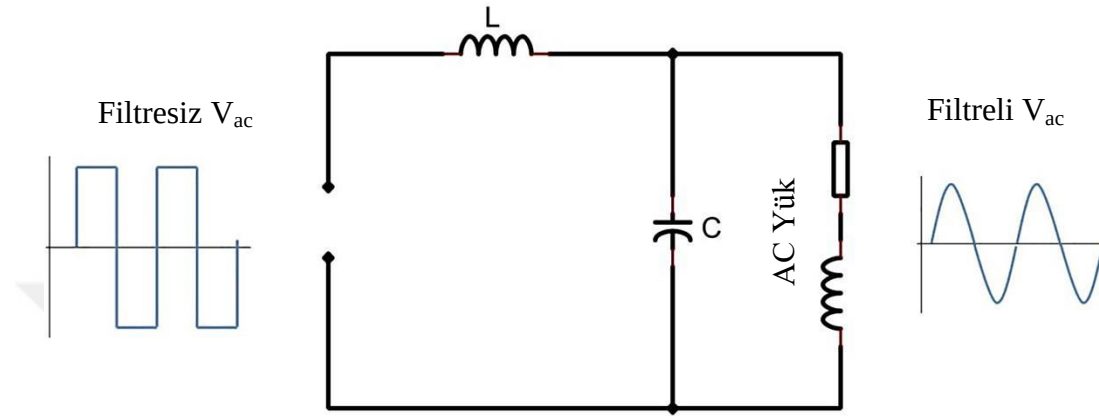
Yarı iletken anahtarlama elemanlarının seçimi için hem düşürücü hem de yükseltici çalışma durumları analiz edildiğinde, gerilim stresi üst sınır değerleri sırasıyla 485 V ve 310 V olacak şekilde hesaplanmıştır. Anahtar seçiminde üst sınır $V_{PN}=485$ V dikkate alındığında, tasarlanan QZSI devresinde 600 V gerilim altında çalışabilen MOSFET anahtarlar ve hızlı diyot elemanı sorunsuz bir şekilde kullanılabilir.

4.4.5. Filtre katı

Harmonik periyodik bir dalga, temel frekanstaki bileşen ve bu bileşenin katları olan frekanslardaki bileşenlerin toplamı olarak tanımlanmaktadır (Kalair ve ark., 2017). İnverterlerde çıkış akım-gerilim dalga şekillerinin sinüzoidal olması arzu edilir. Bununla birlikte inverterler, temel harmonik bileşene çok yakın ve genliği daha büyük harmonikler üretirler. Genellikle düşük dereceli harmonikler, kullanılan modülasyon teknikleri ile zayıflatılırken daha yüksek dereceden harmonikler filtre katı ile elimine edilebilir. Alçak geçiren filtre devresindeki pasif elemanlar seçilirken AC çalışma ilkesi temel alınır. Bobinin AC devresinde gösterdiği direnç, bobin büyüklüğü ile doğru orantılı olurken kondansatörün gösterdiği direnç ters orantılıdır. Bu nedenle bobinin düşük ve kondansatörün büyük değerli seçilmesi, gerilim düşümünü dolayısıyla oluşabilecek kayıpları azaltmaktadır. Bununla birlikte kondansatör değerinin büyük olması temel frekansta yüksek reaktif güç oluşmasına neden olabilmektedir.

Tez çalışmasında gerçekleştirilen QZSI devresinde Şekil 4.15'te gösterilen alçak geçiren filtre devresi kullanılmıştır. Pasif devre elemanları ile kurulan alçak geçiren

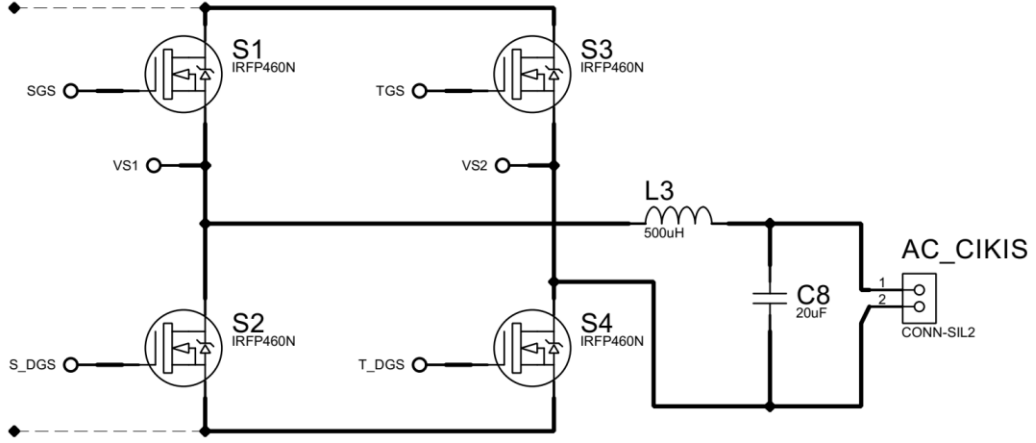
filtre devresiyle istenilen düzeye yakın sinüzoidal bir işaret elde edilmektedir. Alçak geçiren filtre devresi, köprü inverter katında doğrusal olmayan yarı iletken MOSFET'lerin anahtarlanması ile oluşan harmonik içerikli akım-gerilim dalga şekillerinin yüksek mertebeden harmonik bileşenlerini zayıflatarak çıkışta temel bileşen olan 50 Hz işaretinin elde edilmesini sağlar.



Şekil 4.15. Alçak geçiren filtre devre şeması

Alçak geçiren filtre kesim frekansı (4.10) eşitliği kullanılarak hesaplanır. Kesim frekans değerinin altındaki işaretler çıkışa aktarılırken, kesim frekansının üzerindeki işaretler ise zayıflatılarak bastırılır. Kesim frekansının değerini kısa devre anahtarlama frekansının onda biri olarak belirlemek, çıkış harmoniklerinde 40 dB düşüş sağlamakta ve bu değer harmonik distorsiyon şartı için yeterli olmaktadır. Filtre kesim frekansı kısa devre anahtarlama frekansının $f_{kd}=5000$ Hz olmasından dolayı tasarlanan devrede $f_0=500$ Hz bulunur. Filtre katında bobin değeri $L_f=500$ μ H olarak seçilirse, daimi kondansatör (AC kondansatör) değeri uygun çalışma gerilimi altında (4.10) eşitliği kullanılarak $C_f=20$ μ F hesaplanır. Şekil 4.16'da QZSI devresi için tasarlanan bobin ve kondansatörden oluşan filtre katı bağlantı şeması gösterilmektedir.

$$f_0 = 1/(2\pi\sqrt{L_f C_f}) \quad (4.10)$$



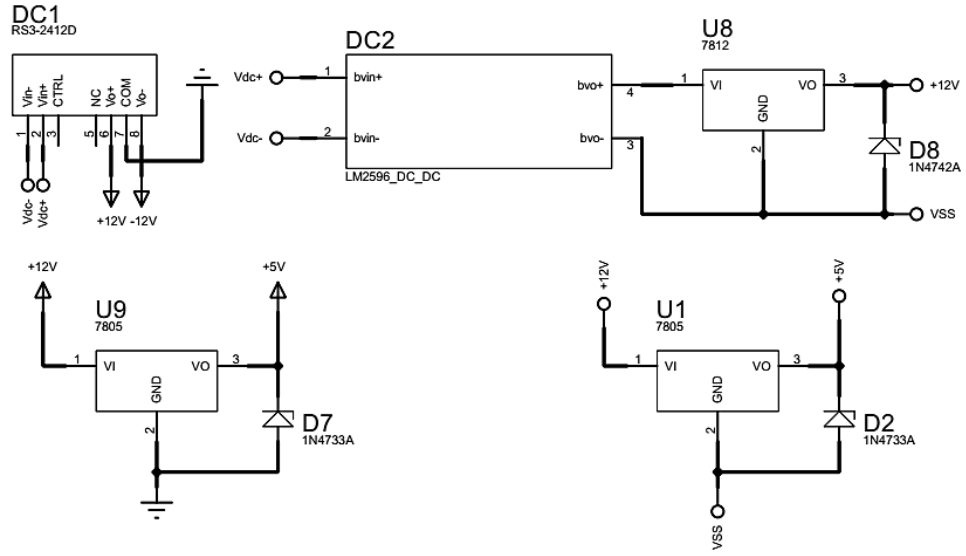
Şekil 4.16. Filtre katı bağlantı şeması

4.5. Kontrol ve Sürücü Katının Besleme Devresi

Tasarlanan QZSI devresinde kontrol ve sürücü katlarının besleme gerilimi, harici bir DC güç kaynağından sağlanmaktadır. Harici DC güç kaynağından alınan giriş gerilimi, simetrik çıkış veren izoleli ve düşürücü yapıları RS3-2412D DC-DC dönüştürücü modülü kullanılarak LV25-P gerilim sensörüne ± 12 V DC besleme sağlamaktadır. RS3-2412D modülünden alınan +12 V DC gerilim, 7805 gerilim regülatörü yardımıyla +5 V DC gerilime düşürülerek LTS-25NP akım sensörü, LM358P opamp entegresi ve NUCLEO-F411RE geliştirme kiti beslenmiştir.

Benzer şekilde harici DC güç kaynağından alınan giriş gerilimi, düşürücü yapıları LM2596 ayarlanabilir DC-DC dönüştürücü modülüne uygulanarak +15 V gerilim elde edilmiş ve bu gerilim seviyesi 7812 gerilim regülatörü ile +12 V DC gerilime düşürülmüştür. +12 V DC gerilim ile sürücü katında kullanılan IR2136 sürücü entegresi doğrudan beslenirken ikinci bir 7805 gerilim regülatörü yardımıyla +5 V DC gerilim elde edilerek 6N137 optokuplör entegrelerinin beslemesi sağlanmıştır. Bu şekilde aynı harici DC güç kaynağından alınan giriş gerilimi kullanılarak gereksiz güç kaynağı kullanımının önüne geçilmiştir.

Kontrol katı ile sürücü katının beslemelerinin farklı modüllerden sağlanmasının temel nedeni, devrede ortak şase oluşmasını ve oluşabilecek gürültüleri engellemektir. Besleme devresi bağlantı şeması ile düşürücü yapıları RS3-2412D ve LM2596 dönüştürücü modülleri Şekil 4.17’de verilmiştir. Şekil 4.18’de uygulamada RS3-2412D ve LM2596 dönüştürücü modülleri ile 7805 ve 7812 gerilim regülatörlerinin 20 V DC gerilim ile beslemesi yapıldığında çıkış gerilimleri sırasıyla gösterilmiştir.

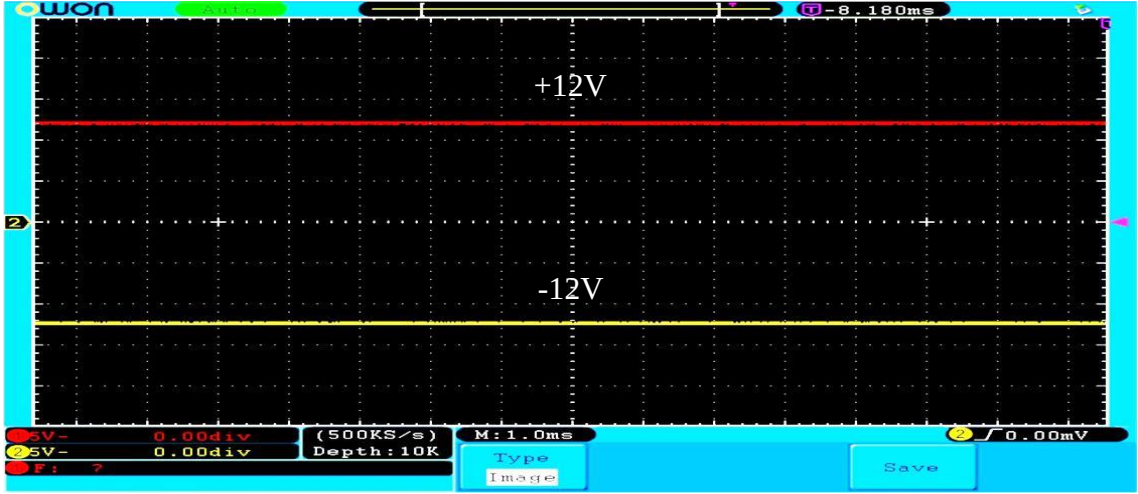


(a)

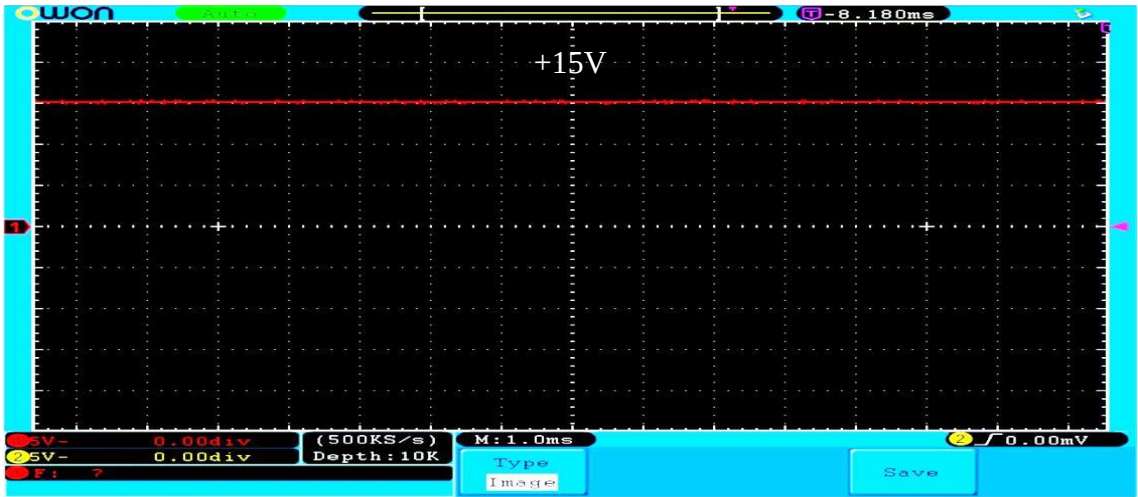


(b)

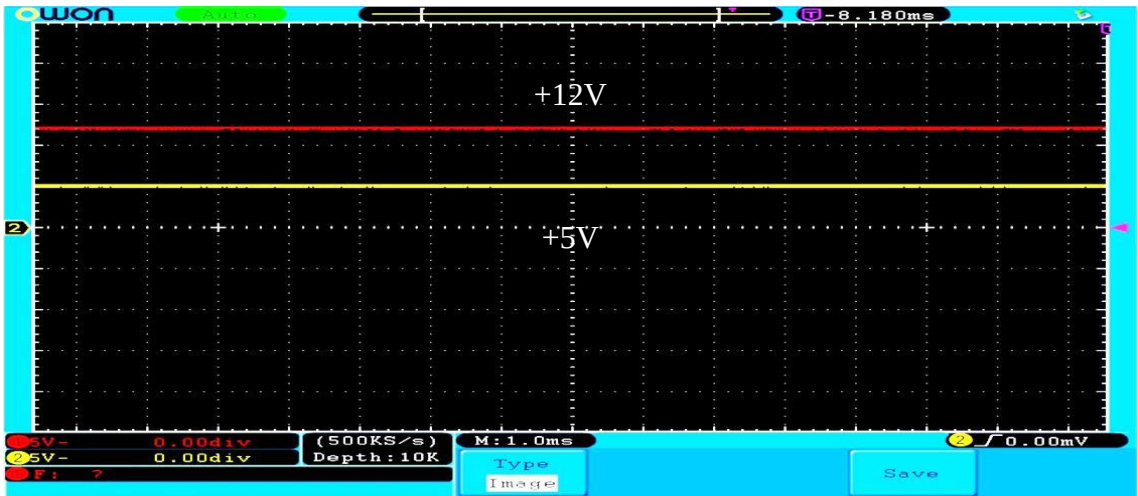
Şekil 4.17. (a) Besleme devresi bağlantı şeması (b) RS3-2412D ve LM2596 düşürücü yapılı modülü



(a)



(b)



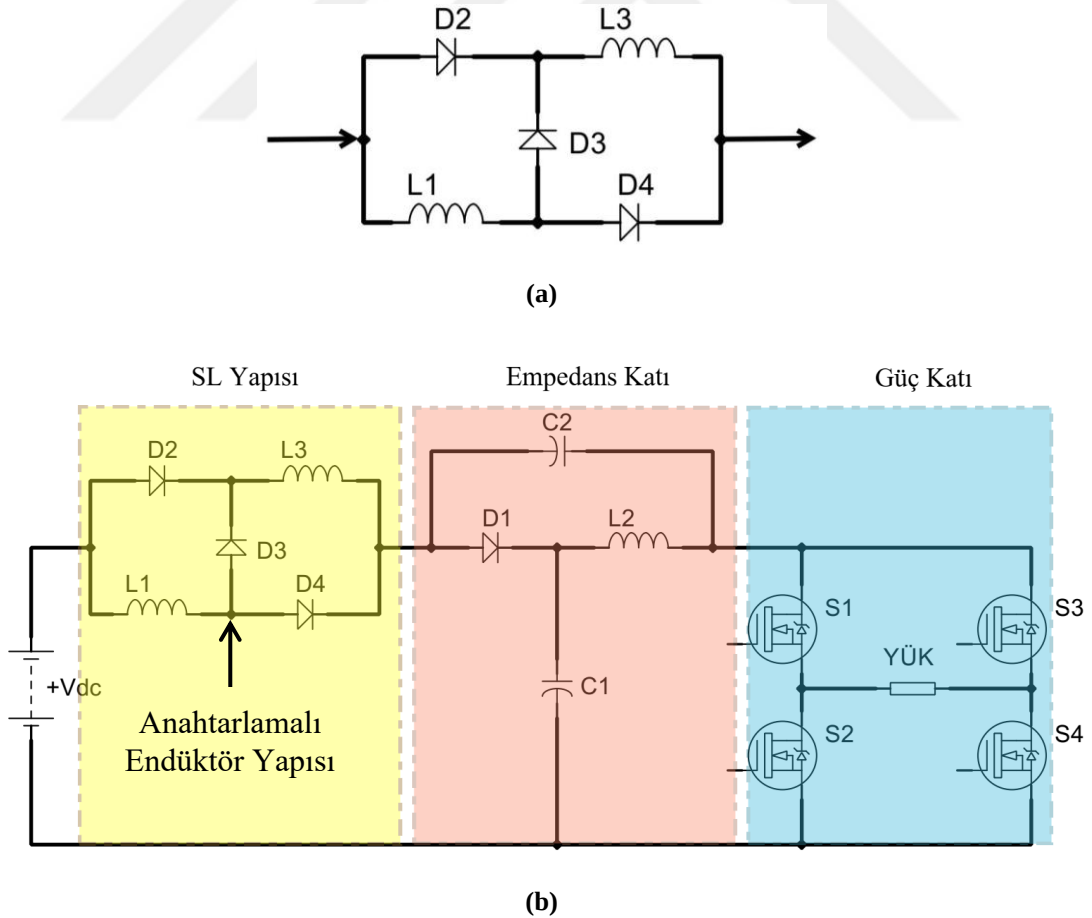
(c)

Şekil 4.18. (a) RS3-2412D modül çıkışı (+12 V ve -12 V) (b) LM2596 dönüştürücü modül çıkışı (+15 V) (c) 7805 (+5 V) ve 7812 (+12 V) gerilim regülatörü çıkışı

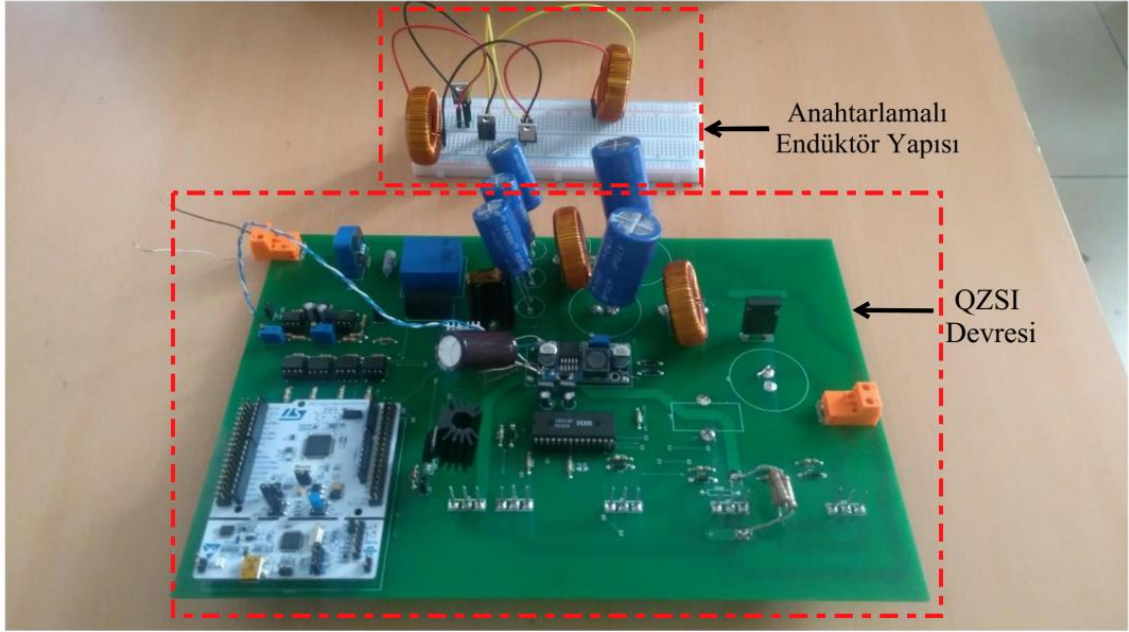
5. QZSI DEVRESİNİN PERFORMANSININ İYİLEŞTİRİLMESİ

Bu bölümde; QZSI devresine eklenen anahtarlamalı endüktör yapısının çalışma prensibi ile bu yapının devrenin performansına etkisi teorik analiz ve matematiksel eşitliklerle belirtilmiştir.

Tasarlanan QZSI'nin devre parametrelerini iyileştirmek amacıyla empedans katında geliştirme yapılmıştır. Yükseltme faktörü ve gerilim kazancının artırılması amacıyla empedans katındaki giriş bobinine bir bobin ve üç hızlı diyot eklenmiştir. Böylece giriş bobini anahtarlamalı endüktörlü (SL) devre yapısına dönüştürülmüş ve bu yapı empedans katına bütünleşik olarak yerleştirilmiştir. SL devre yapısının çalışma prensibi kullanılarak oluşturulan QZSI devresinin yükseltme faktöründe ve çıkış geriliminde artış gözlemlenmiştir. Gerilim stresinde ve başlangıç anında çekilen yüksek akımda azalma sağlanmıştır. Şekil 5.1.a'daki SL devre yapısı, iki eşdeğer bobinden (L_1 ve L_3) ve üç hızlı diyottan (D_2 , D_3 ve D_4) oluşmaktadır. Şekil 5.1.b'de tek fazlı SL yapıları QZSI genel devre şeması, Şekil 5.2'de ise uygulama devresi görülmektedir.



Şekil 5.1. (a) SL devre yapısı (b) Tek fazlı SL yapıları QZSI genel devre şeması



Şekil 5.2. Tek fazlı SL yapılı QZSI uygulama devresi

5.1. Gerilim Kazancının Arttırılması

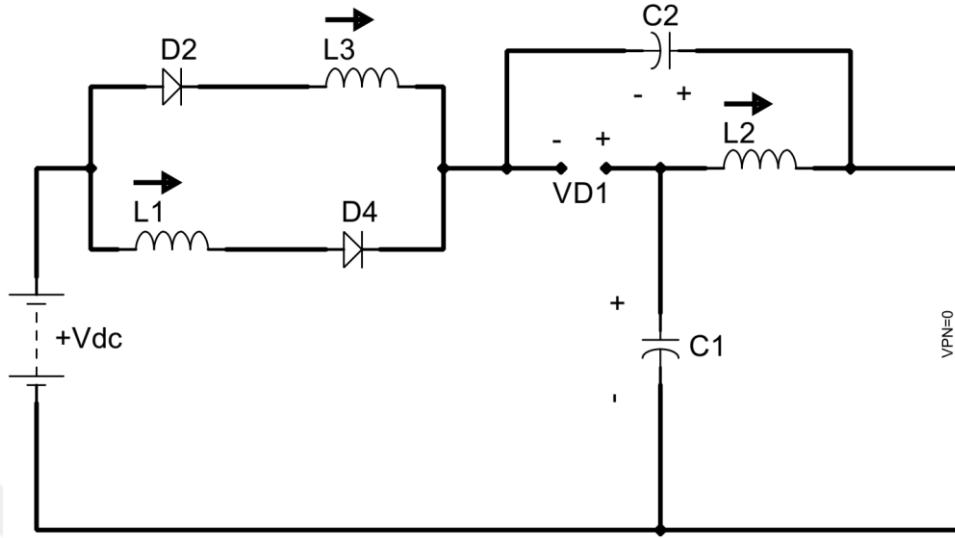
Şekil 5.1’de verilen SL devre yapısı, DC güç kaynağından sonra gelen empedans katında giriş bobini olarak kullanılan L_1 bobinin yerine eklenmiştir. SL yapılı QZSI devresinin çalışma prensibi, kısa devre çalışma modu ile klasik PWM çalışma modundan oluşmaktadır. Kısa devre çalışmada SL yapısındaki bobinler enerjilenirken, kısa devre olmayan süre boyunca depoladıkları enerjiyi empedans katındaki bobinle birlikte inverter katına aktarır. Lenz kanununa göre; üzerinden akım geçen bobin, akım yönünün değişmesine tepki vererek uçlarında zıt elektromotor kuvvet adı verilen bir gerilim indükler. Bunun sonucunda bobin, bir gerilim kaynağı gibi davranarak enerji aktarımı sağlamaktadır.

Şekil 5.3’te SL yapılı QZSI devresinin kısa devre şeması görülmektedir. Kısa devre çalışmada QZSI devresinin empedans katı inverter katından ayrılır. Bu süre zarfında D_2 ve D_4 diyotları ileri yönde kutuplanmış olup iletimde, D_3 diyotu ters yönde kutuplanmasından dolayı kesimde olacağından L_1 ve L_3 bobinleri paralel şekilde DC kaynak ve C_2 kondansatörü tarafından enerjilenir. L_2 bobini ise C_1 kondansatörü tarafından enerjilenir. Kısa devre çalışma süresince elemanlar üzerinde oluşan gerilimler (5.1), (5.2) ve (5.3) eşitliklerinde verilmiştir.

$$V_{L1} = V_{L3} = V_{dc} + V_{C2} \quad (5.1)$$

$$V_{L2} = V_{C1} \quad (5.2)$$

$$V_{PN} = 0 \text{ ve } V_{D1} = V_{C1} + V_{C2} \quad (5.3)$$



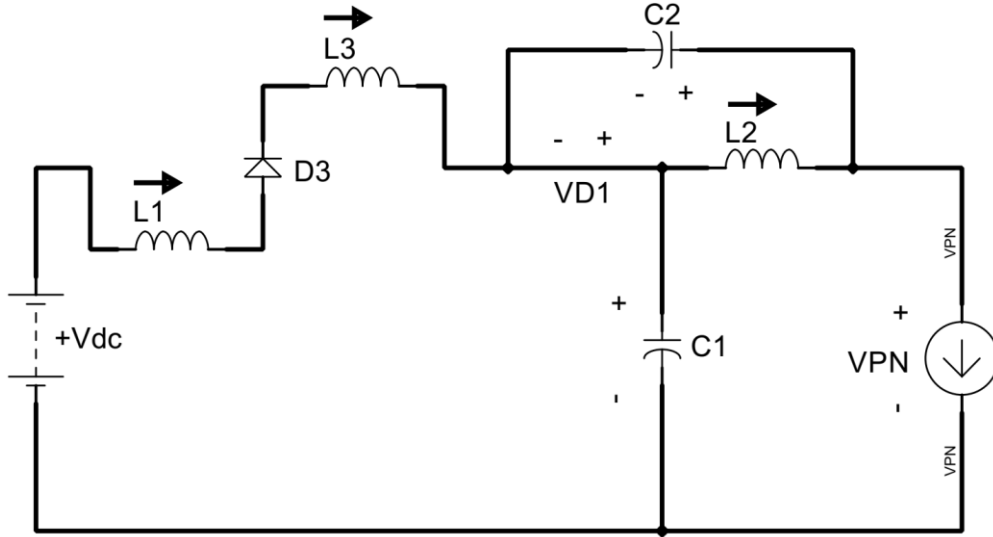
Şekil 5.3. SL yapılı QZSI devresi kısa devre çalışma durumu

Şekil 5.4'te SL yapılı QZSI devresinin kısa devre olmayan şeması görülmektedir. Kısa devre olmayan çalışmada D_2 ve D_4 diyotları ters yönde kutuplanmış olup kesimdeyken, D_3 diyotu ileri yönde kutuplandığından iletimde olacaktır. Önceki durumda enerjilenen L_1 ve L_3 bobinleri, D_3 diyotu üzerinden seri şekilde empedans katındaki L_2 bobini ile birlikte DC hat gerilimini enerjilerler. Kısa devre olmayan çalışma süresince devredeki elemanlar üzerinde oluşan gerilimler (5.4), (5.5) ve (5.6) eşitliklerinde belirtilmiştir.

$$V_{L1} = V_{L3} = \frac{V_{dc} - V_{C1}}{2} \quad (5.4)$$

$$V_{L2} = -V_{C2} \quad (5.5)$$

$$V_{PN} = V_{C1} + V_{C2} \text{ ve } V_{D1} = 0 \quad (5.6)$$



Şekil 5.4. SL yapılı QZSI devresi kısa devre olmayan çalışma durumu

Sürekli durumda devrenin empedans katındaki L_1 ve L_2 bobinleri üzerindeki ortalama gerilim değeri 0 V olacaktır. Bobinlerin gerilim değerleri (5.7) ve (5.8) eşitlikleri kullanılarak bulunur.

$$V_{L1} = V_{L3} = \frac{[T_0(V_{dc} + V_{C2}) + T_1 \frac{(V_{dc} - V_{C1})}{2}]}{T} = 0 \quad (5.7)$$

$$V_{L2} = \frac{[T_0 V_{C1} + T_1 (-V_{C2})]}{T} = 0 \quad (5.8)$$

$T_0/T=D$ ve $T_1/T=1-D$ olmak üzere, (5.7) ve (5.8) eşitlikleri çözüldüğünde SL yapılı QZSI'nin empedans katındaki C_1 ve C_2 kondansatörleri üzerindeki gerilim değerleri, DC hat gerilimi V_{PN} , yükseltme faktörü B ve çıkış geriliminin temel bileşeninin genliği V_{ac1} (5.9), (5.10) ve (5.11) eşitliklerinden hesaplanır.

$$V_{C1} = \frac{-D^2+1}{-D^2-2D+1} V_{dc} \text{ ve } V_{C2} = \frac{D^2+D}{-D^2-2D+1} V_{dc} \quad (5.9)$$

$$V_{PN} = V_{C1} + V_{C2} = \frac{D+1}{-D^2-2D+1} V_{dc} = B V_{dc} \rightarrow B = \frac{D+1}{-D^2-2D+1} \quad (5.10)$$

$$V_{ac1} = M V_{PN} = M B V_{dc} = M \frac{D+1}{-D^2-2D+1} V_{dc} \quad (5.11)$$

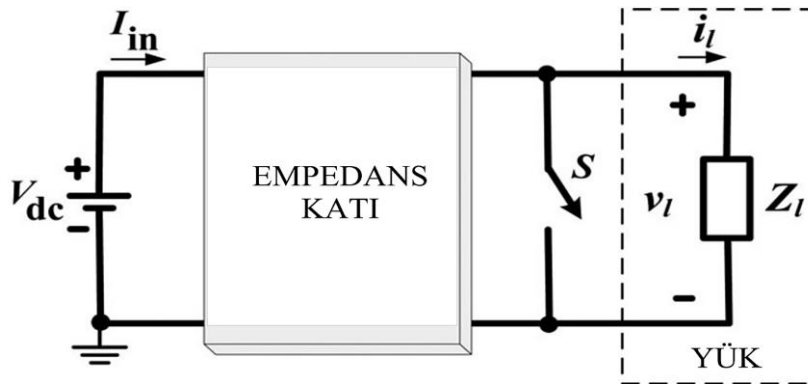
Eşitlik (5.10)'da görüldüğü üzere SL yapılı QZSI devresinin yükseltme faktörü B , geleneksel QZSI devresine göre önemli ölçüde artmıştır. Geleneksel QZSI devresinde yükseltme faktörü $B=1/(1-2D)$ iken, tasarlanan SL yapılı QZSI devresinin

yükseltme faktörü $B=(D+1)/(-D^2-2D+1)$ olarak hesaplanmıştır. Yükseltme faktörünün artması, DC hat gerilimi V_{PN} 'nin artmasını sağlamıştır. Eşitlik (5.11) incelendiğinde, yükseltme faktörü B 'nin çıkış geriliminin temel bileşeninin genliği V_{ac1} ile doğru orantılı olduğu görülür. Teorik analiz sonuçlarına göre, SL yapıları QZSI devresinin çıkış gerilim değeri, yükseltme faktöründeki artış nedeniyle uygulanan modülasyon indeks değerine bağlı olarak yükseltilmiştir.

5.2. Gerilim Stresinin Azaltılması

Şekil 5.5'te QZSI devresinin basitleştirilmiş eşdeğer devre modelinde görüldüğü üzere; empedans katı, anahtarlar ve yük paralel olacak şekilde birbirlerine bağlıdır. Çizelge 5.1'de SL yapıları QZSI devresi ile geleneksel QZSI devresindeki anahtarlama elemanları ve pasif devre elemanları üzerinde sürekli durumda oluşan akım ve gerilim değerleri, Şekil 5.5'teki eşdeğer devre modeli temel alınarak karşılaştırmalı olarak verilmiştir.

Tasarlanan SL yapıları QZSI devresinde geleneksel QZSI devresine göre B yükseltme faktöründe artış sağlanması, modülasyon indeksi M 'nin daha büyük değerlerinde çalışmaya imkân sağlamaktadır. $B=1/(2M-1)$ ve $V_{PN}=BV_{dc}$ eşitliklerinde görüldüğü üzere M değerinin V_{PN} ile ters orantılı olduğu görülmektedir. Aynı çıkış gerilimini elde etmek için SL yapıları QZSI'de daha büyük M kullanılmasından dolayı, anahtarlama elemanları üzerinde oluşan gerilim stresi daha düşük olacaktır.



Şekil 5.5. QZSI devresinin basitleştirilmiş eşdeğer devre modeli

Çizelge 5.1. SL yapılı ve geleneksel QZSI için devre parametrelerinin karşılaştırması

	SL yapılı QZSI	Geleneksel QZSI
V_{PN}	$\frac{(D+1)}{(-D^2-2D+1)}V_{dc}$	$\frac{1}{(1-2D)}V_{dc}$
V_C	$\frac{(-D^2+1)}{(-D^2-2D+1)}V_{dc}$	$\frac{(D^2+D)}{(-D^2-2D+1)}V_{dc}$
V_d	V_{PN}	V_{PN}
I_d	$2I_L - I_l$	$2I_L - I_l$
I_l	$(1-D)\frac{V_{PN}}{R}$	$(1-D)\frac{V_{PN}}{R}$
I_L	$\frac{(1-D)^2}{(-D^2-2D+1)}\frac{V_{PN}}{R}$	$\frac{(1-D)^2}{(-2D+1)}\frac{V_{PN}}{R}$

5.3. Başlangıç Akımının Bastırılması

DC-AC dönüştürücü devreleri ilk çalışma anında oldukça yüksek akım çekerler. Başlangıç akımı adı verilen bu yüksek akımın değeri, devrenin sürekli çalışma anında çekilen akım değerinin katları mertebesinde. Bunun temel nedeni, DC kaynaktaki dalgalanmaları azaltmak amacıyla kullanılan DC bara kondansatörünün ve empedans katında yükseltme amacıyla kullanılan eşdeğer kondansatörlerin şarj olmasından kaynaklanır. Tasarlanan SL yapılı QZSI devresinde, L_1 ve L_3 bobinleri kullanılarak başlangıç anında çekilen yüksek akım değeri bastırılmaktadır. SL yapısında bulunan L_1 ve L_3 bobinlerinin başlangıç akımını düşürmesi, seri bobinin çalışma prensibi ile açıklanır. Bilindiği üzere bobinler de kondansatörler gibi elektrik enerjisini depolayabilen pasif devre elemanlarıdır. Bobin üzerinde birim zamanda oluşan gerilim denklemi eşitlik (5.12)'de belirtilmiştir.

$$V_L = L \frac{di_L}{dt} \quad (5.12)$$

SL yapısının seri bobin olarak çalışması DC tarafta sürekli iletim modunda çalışma ile analiz edilir. Kirchhoff gerilim kanuna göre kapalı bir döngü içerisindeki gerilim düşümlerinin toplamı sıfırdır. Kısa devre çalışma süresince, L_1 ve L_3 bobinleri üzerine düşen gerilim ve kısa devre anında bobinlerden geçen akım değeri eşitlik (5.13) ve (5.14)'te gösterilmiştir.

$$V_{L1} = V_{L3} = V_{dc} + V_{C2} = L \frac{di_{L1}}{dt} \quad (5.13)$$

$$I_{L1} = \int \frac{V_{dc}+V_{C2}}{L} dt \rightarrow I_{L1(t)} = I_{L3(t)} = \frac{V_{dc}+V_{C2}}{L} t \quad (5.14)$$

Kısa devre olmayan çalışma süresince, L_1 ve L_3 bobinleri üzerine düşen gerilim ve kısa devre olmayan süre boyunca bobinlerden geçen akım değeri (5.15) ve (5.16) eşitliklerinde verilmiştir.

$$V_{L1} = V_{L3} = \frac{V_{dc}-V_{C1}}{2} = L \frac{di_{L1}}{dt} \quad (5.15)$$

$$I_{L1} = \int \frac{V_{dc}-V_{C1}}{2L} dt \rightarrow I_{L1(t)} = I_{L3(t)} = \frac{V_{dc}-V_{C1}}{2L} t \quad (5.16)$$

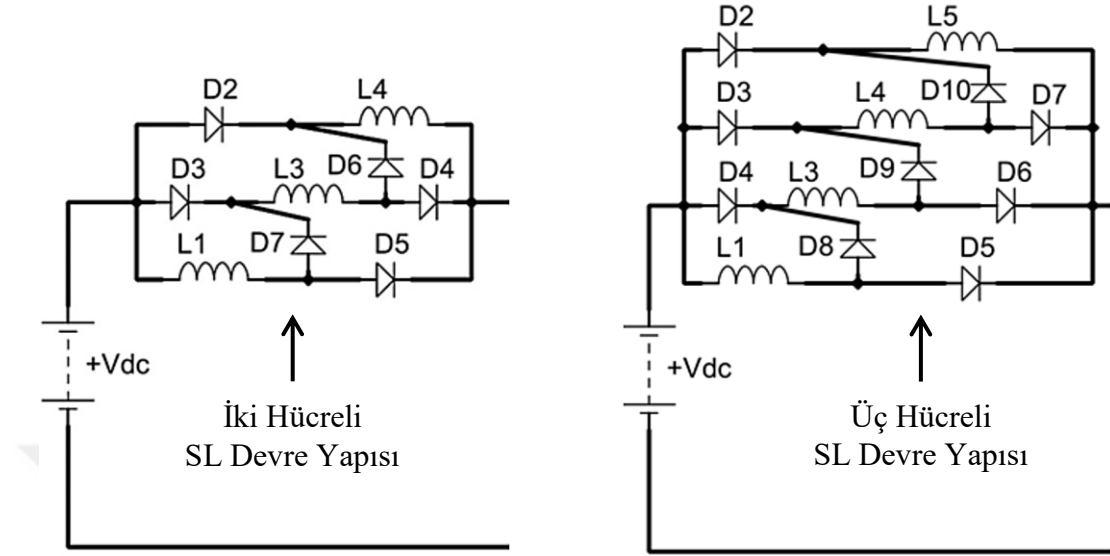
(5.14) ve (5.16) eşitliklerinde görüldüğü üzere DC kaynaktan çekilen akım değeri, hem kısa devre çalışma modunda hem de kısa devre olmayan çalışma modunda giriş endüktans değeri L ile ters orantılı olarak değişmektedir. L_1 ve L_3 bobinlerinin toplam endüktans değerini arttırmasından dolayı, başlangıç anında çekilen yüksek akım değeri bastırılmış olur.

QZSI devresindeki SL yapısı genişletilebilir özellikte olup ilgili devre görselleri Şekil 5.6'da gösterilmiştir. İki hücreli SL yapıları QZSI devresi üç bobin ve altı diyottan, üç hücreli SL yapıları QZSI devresi ise dört bobin ve dokuz diyottan oluşmaktadır. QZSI devresinde n hücreli SL yapısı oluşturulmak istendiğinde ihtiyaç duyulan bobin sayısı $n+1$, diyot sayısı ise $3n$ olarak ifade edilebilir.

İki hücreli SL yapıları QZSI devresinde kısa devre çalışma durumunda, D_2 , D_3 , D_4 ve D_5 diyotlarının doğru kutuplanmış olması ile enerjilenen L_1 , L_3 ve L_4 bobinleri, kısa devre olmayan çalışma durumunda ise doğru kutuplanmış D_6 ve D_7 diyotları üzerinden DC kaynakla birlikte yükü beslemektedir.

Üç hücreli SL yapıları QZSI devresinde kısa devre çalışma durumunda, D_2 , D_3 , D_4 , D_5 , D_6 ve D_7 diyotlarının doğru kutuplanmış olması ile enerjilenen L_1 , L_3 , L_4 ve L_5 bobinleri, kısa devre olmayan çalışma durumunda ise doğru kutuplanmış D_8 , D_9 ve D_{10} diyotları üzerinden DC kaynakla birlikte yükü beslemektedir. Lenz kanunu gereği SL devre yapısında akımın yön değiştirmesine bağlı olarak gerilimlenen bobinler, seri birer DC kaynak gibi davranacağından kaynakla birlikte inverter katını beslerler. Bu şekilde hem yükseltme faktöründe hem de QZSI devresinin çıkış geriliminde artış sağlanmaktadır. Burada dikkat edilmesi gereken husus; SL yapısının genişletilebilir özelliği sayesinde kullanılan hücre sayısı arttırıldığında QZSI devre performansı

iyileştirilirken, ihtiyaç duyulan pasif devre eleman sayısında da artış olacaktır. Maliyet ve performans ilişkisi hesaplanarak devre tasarım parametreleri belirlenebilir.



Şekil 5.6. İki hücreli ve üç hücreli SL devre yapısı

6. BENZETİM VE UYGULAMA SONUÇLARI

Bu bölümde; sırasıyla QZSI ve anahtarlama endüktörlü QZSI devreleri için Matlab/Simulink ortamında yapılan benzetim çalışmaları ve laboratuvar ortamında gerçekleştirilen deneysel çalışmalar verilmiştir.

Sayısal değerler ve eşitlikler ile bu ifadeleri oluşturan sistemlerin ilgili toolboxlar kullanılarak modellenmesinde ve diğer sistemlerle bütünleştirilmesinde Matlab/Simulink programı oldukça kolaylık sağlamaktadır. Matlab/Simulink ortamında çalışmak, araştırmacılara tasarım esnasında esneklik ve pek çok durumda değişen parametre değerlerinin kolaylıkla uygulanmasına imkân sağlar.

6.1. QZSI Devresinde Benzetim ve Uygulama Sonuçları

Tasarlanan QZSI devresinde; yükseltme faktörünü, kazancı ve kondansatörler üzerindeki gerilim stresini görebilmek amacıyla hem yükseltici hem de düşürücü çalışma durumları incelenmiştir. Belirli bir DC giriş gerilim değerinde ve modülasyon indeksinde QZSI devresi, önce klasik PWM düşürücü modda daha sonra kısa devre çalışmanın da eklenmesiyle yükseltici modda çalıştırılarak devrenin tepkisi gözlemlenmiştir. QZSI devresinde; $L_1=L_2=500 \mu\text{H}$ ve $C_1=C_2=470 \mu\text{F}$, temel çalışma frekansı $f=50 \text{ Hz}$, anahtarlama frekansı $f_s=2.5 \text{ kHz}$, çıkış filtresinde bobin $L_f=500 \mu\text{H}$, kondansatör $C_f=20 \mu\text{F}$ ve yük değeri $R_L=10 \Omega$ seçilmiştir. DC giriş gerilimi $V_{dc}=100 \text{ V}$ olarak ayarlanmıştır. Düşürücü ve yükseltici durumlar için yapılan çalışmalarda $M=0.9$ ve $M=0.7$ değerleri alınmıştır. Matlab/Simulink programı yardımıyla gerçekleştirilen benzetim çalışmaları ve laboratuvar ortamında gerçekleştirilen deneysel uygulamalar hem rezistif hem de endüktif yüklerde yapılmış ve her iki durumda çıkış gerilim değerleri için aynı dalga şekilleri elde edilmiştir. Bu nedenle tezde rezistif yükteki deney sonuçları gösterilmiştir.

6.1.1. QZSI devresinin düşürücü modda çalışması

Düşürücü çalışma modunda $V_{dc}=100 \text{ V}$, modülasyon indeksi sırasıyla $M=0.9$ ve $M=0.7$ olarak ayarlanmıştır. QZSI devresi düşürücü modda klasik PWM kontrollü bir inverter gibi çalışacağından kısa devre çalışma durumu oluşmayacaktır. $M=0.9$ değeri için $D=0$, $B=1$ ve $G=0.9$ bulunur. V_{C1} , DC kaynak gerilim değerine eşit olup 100 V ve

V_{C2} , 0 V olur. $B=1$ olacağından DC hat gerilimi $V_{PN}=BV_{dc}=100$ V, çıkış gerilimi tam köprü yapısından dolayı 100 V ve çıkış geriliminin temel bileşeninin genliği $V_{ac1}=MV_{PN}=90$ V olacaktır. BYK tekniği kullanılarak QZSI devresinin D, B, G, V_{PN} , V_{C1} , V_{C2} ve V_{ac1} değerleri ilgili denklemler ile alttaki eşitliklerde teorik olarak hesaplanmıştır.

$$D = 0 \text{ ve } B = \frac{1}{1-2D} = 1 \rightarrow G = MB = 0.9$$

$$V_{C1} = \frac{T_1}{T_1-T_0} V_{dc} = 100 \text{ V ve } V_{C2} = \frac{T_0}{T_1-T_0} V_{dc} = 0 \text{ V}$$

$$V_{PN} = V_{C1} + V_{C2} = 100 \text{ V ve } V_{ac} = 100 \text{ V} \rightarrow V_{ac1} = MV_{PN} = 90 \text{ V}$$

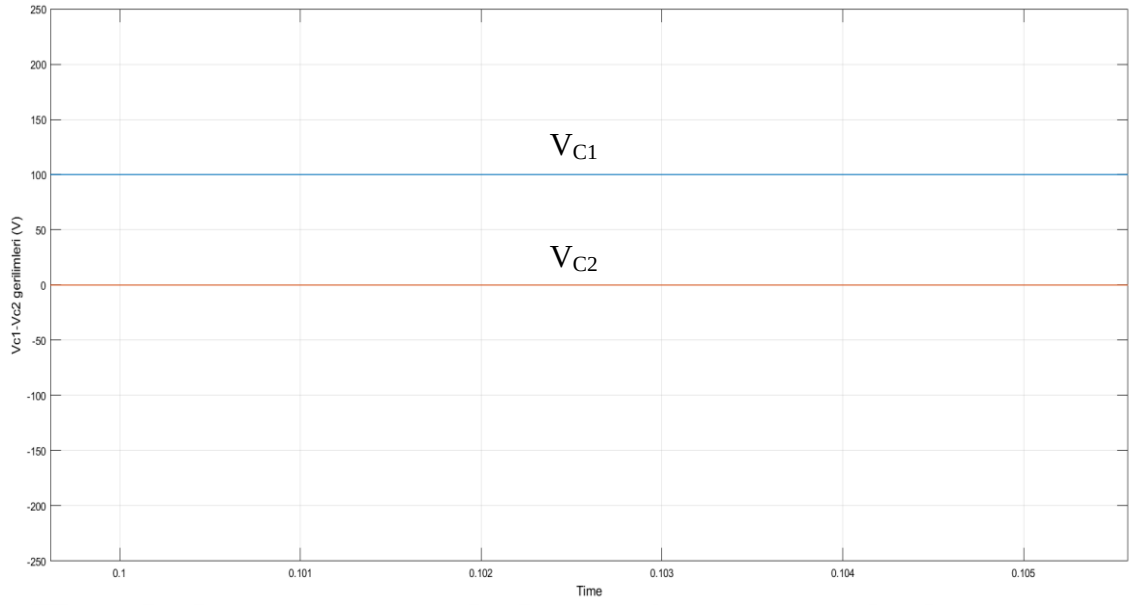
$M=0.7$ değeri için benzer şekilde $D=0$, $B=1$ ve $G=0.7$ bulunur. V_{C1} , DC kaynak gerilim değerine eşit olup 100 V ve V_{C2} , 0 V olur. $B=1$ olacağından DC hat gerilimi aynı şekilde $V_{PN}=BV_{dc}=100$ V, çıkış gerilimi tam köprü yapısından dolayı 100 V ve çıkış geriliminin temel bileşeninin genliği $V_{ac1}=MV_{PN}=70$ V olacaktır. Düşürücü çalışma durumunda, kısa devre çalışma olmaması nedeniyle değişen tek parametre çıkış geriliminin temel bileşeninin genliğidir. BYK tekniği kullanılarak QZSI devresinin D, B, G, V_{PN} , V_{C1} , V_{C2} ve V_{ac1} değerleri ilgili denklemler ile alttaki eşitliklerde teorik olarak hesaplanmıştır.

$$D = 0 \text{ ve } B = \frac{1}{1-2D} = 1 \rightarrow G = MB = 0.7$$

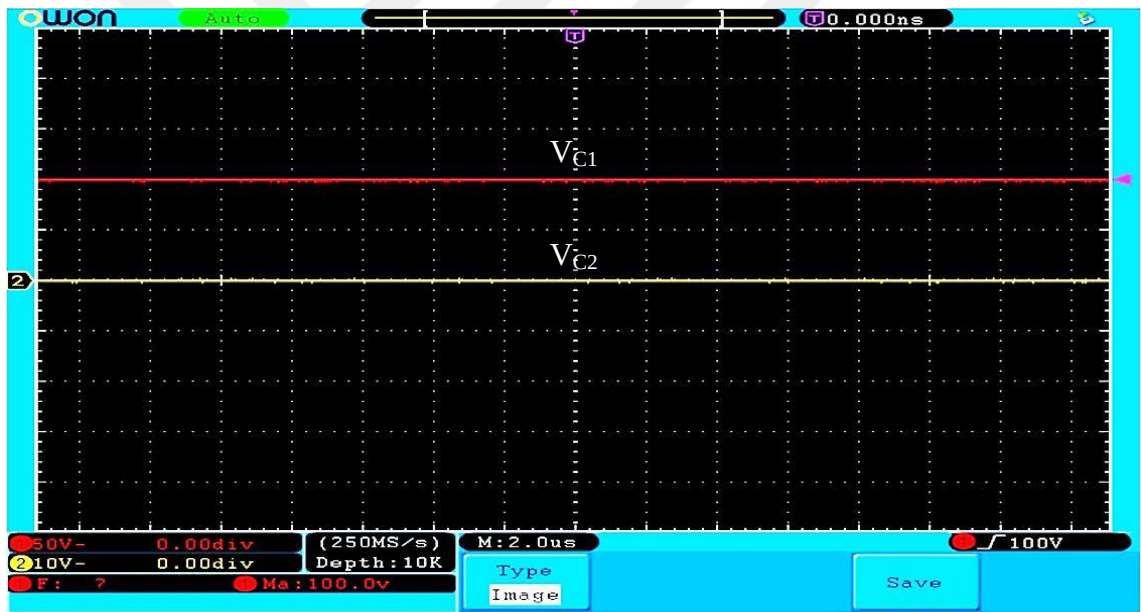
$$V_{C1} = \frac{T_1}{T_1-T_0} V_{dc} = 100 \text{ V ve } V_{C2} = \frac{T_0}{T_1-T_0} V_{dc} = 0 \text{ V}$$

$$V_{PN} = V_{C1} + V_{C2} = 100 \text{ V ve } V_{ac} = 100 \text{ V} \rightarrow V_{ac1} = MV_{PN} = 70 \text{ V}$$

$M=0.9$ ve $M=0.7$ değerlerinde düşürücü durum için yapılan benzetim çalışması ve uygulama sonuçları Şekil 6.1, Şekil 6.2, Şekil 6.3 ve Şekil 6.4'te sırasıyla gösterilmiştir.

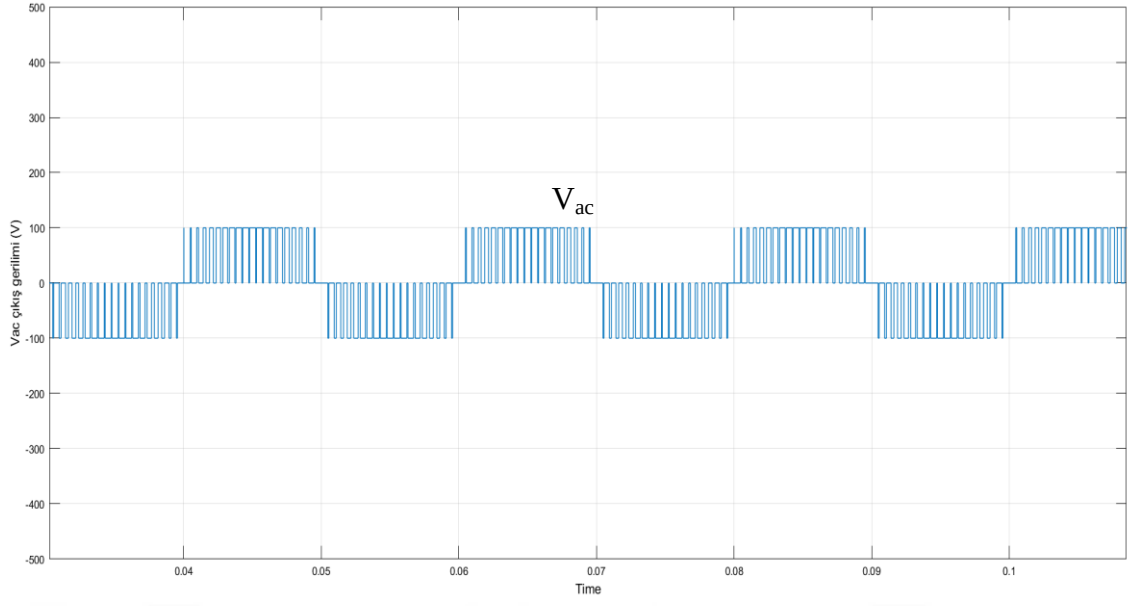


(a)

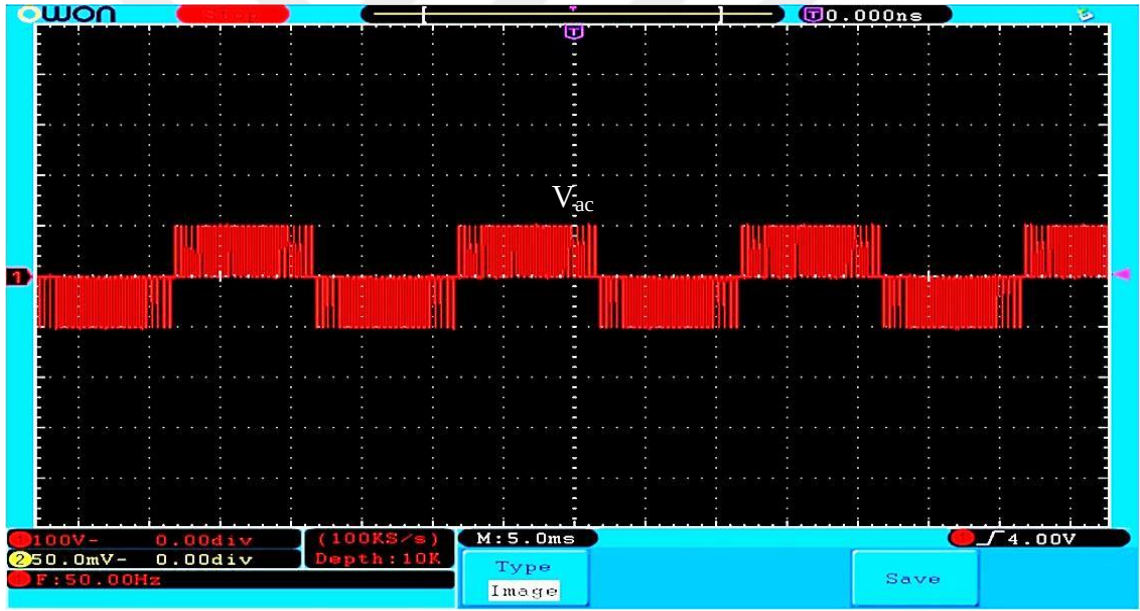


(b)

Şekil 6.1. $M=0.9$ için (a) Benzetimde V_{C1} ve V_{C2} gerilimleri (b) Uygulamada V_{C1} ve V_{C2} gerilimleri

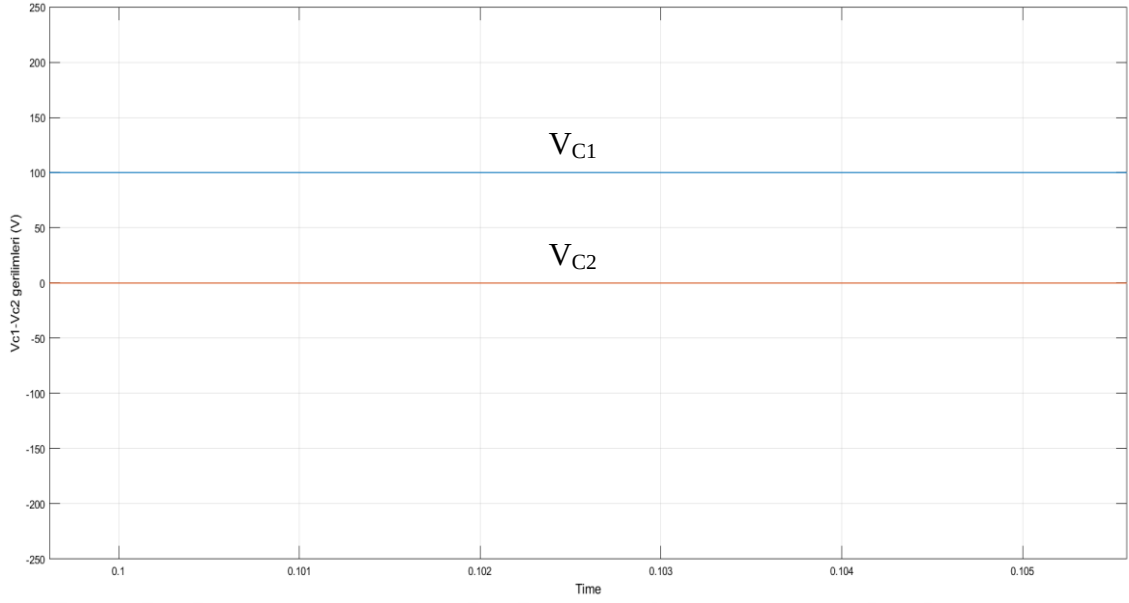


(a)

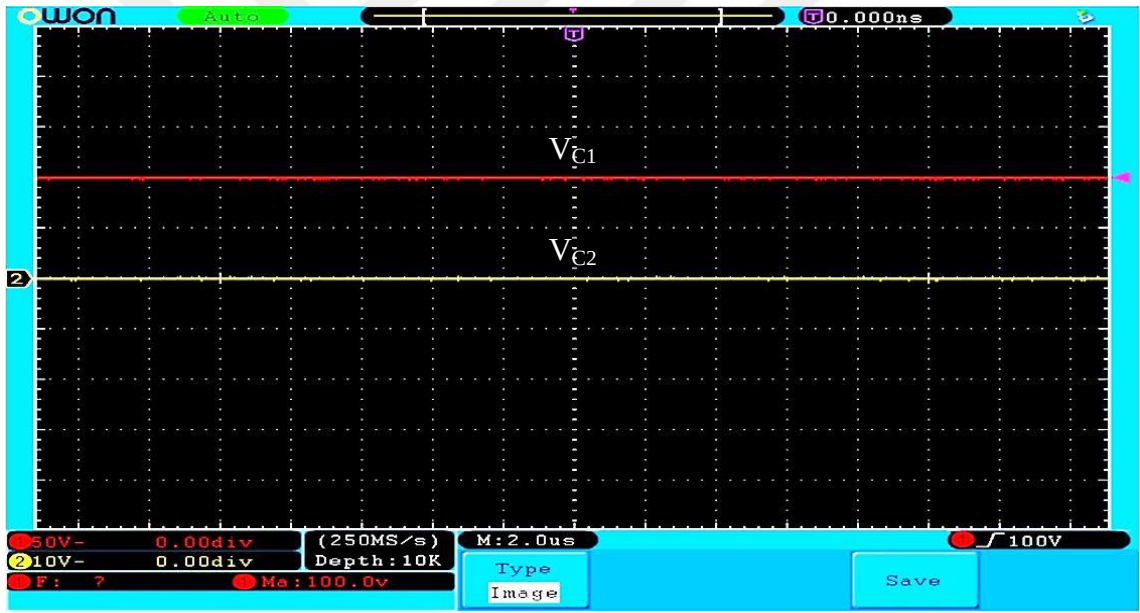


(b)

Şekil 6.2. $M=0.9$ için (a) Benzetimde V_{ac} gerilimi (b) Uygulamada V_{ac} gerilimi

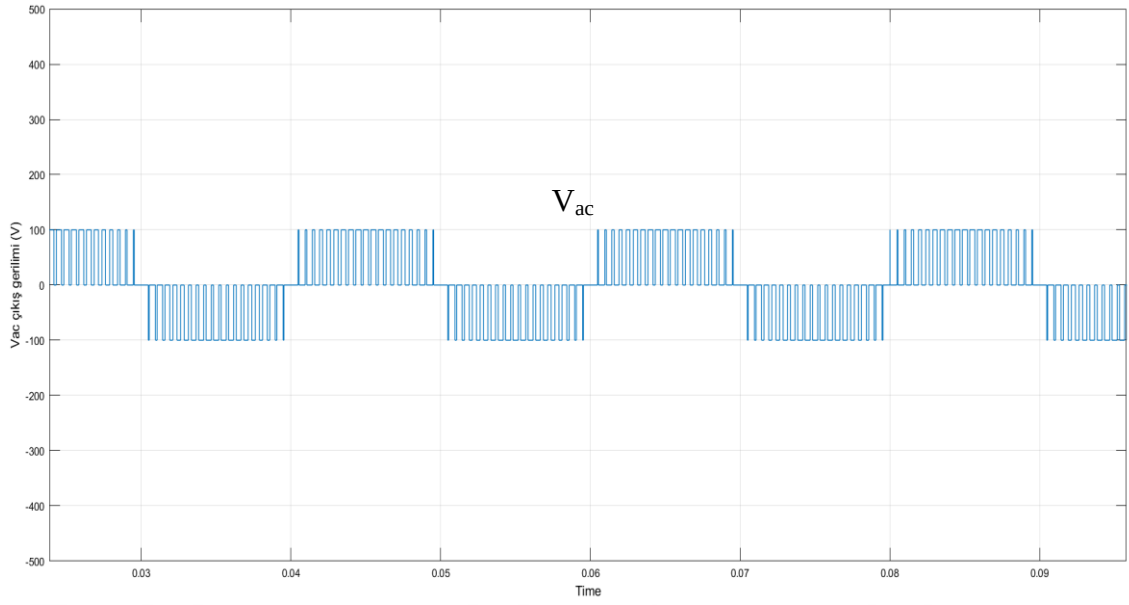


(a)

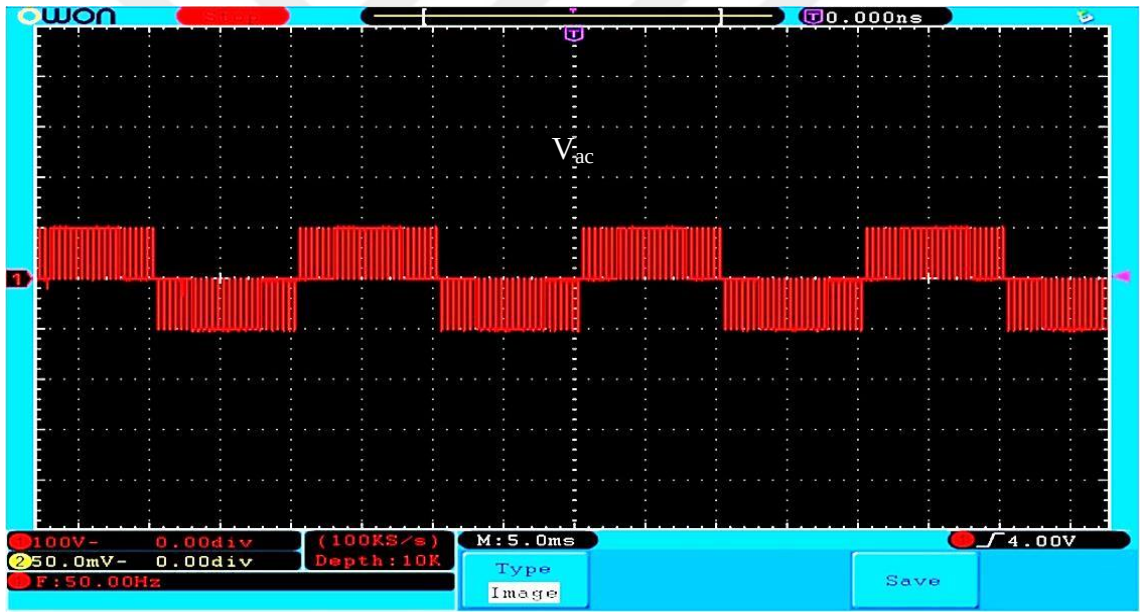


(b)

Şekil 6.3. $M=0.7$ için (a) Benzetimde V_{C1} ve V_{C2} gerilimleri (b) Uygulamada V_{C1} ve V_{C2} gerilimleri



(a)



(b)

Şekil 6.4. $M=0.7$ için (a) Benzetimde V_{ac} gerilimi (b) Uygulamada V_{ac} gerilimi

6.1.2. QZSI devresinin yükseltici modda çalışması

Yükseltici çalışma modunda $V_{dc}=100$ V, modülasyon indeksi sırasıyla $M=0.9$ ve $M=0.7$ olarak ayarlanmıştır. QZSI devresinin yükseltici modda çalışması ile inverter katındaki yarı iletken anahtarlarda kısa devre durumu oluşacaktır. BYK tekniğinde $M=0.9$ için $D=0.1$, $B=1.25$ ve $G=1.125$ bulunur. V_{C1} , 112.5 V ve V_{C2} , 12.5 V olur. DC hat gerilimi $V_{PN}=BV_{dc}=125$ V, çıkış gerilimi tam köprü yapısından dolayı 125 V ve çıkış geriliminin temel bileşeninin genliği $V_{ac1}=MV_{PN}=112.5$ V olacaktır. BYK tekniği kullanılarak QZSI devresinin D , B , G , V_{PN} , V_{C1} ve V_{C2} ile V_{ac1} değerleri ilgili denklemler ile alttaki eşitliklerde teorik olarak hesaplanmıştır.

$$D = 1 - M = 0.1 \text{ ve } B = \frac{1}{2M-1} = 1.25 \rightarrow G = MB = 1.125$$

$$V_{C1} = \frac{T_1}{T_1-T_0} V_{dc} = 112.5 \text{ V ve } V_{C2} = \frac{T_0}{T_1-T_0} V_{dc} = 12.5 \text{ V}$$

$$V_{PN} = V_{C1} + V_{C2} = 125 \text{ V ve } V_{ac} = 125 \text{ V} \rightarrow V_{ac1} = MV_{PN} = 112.5 \text{ V}$$

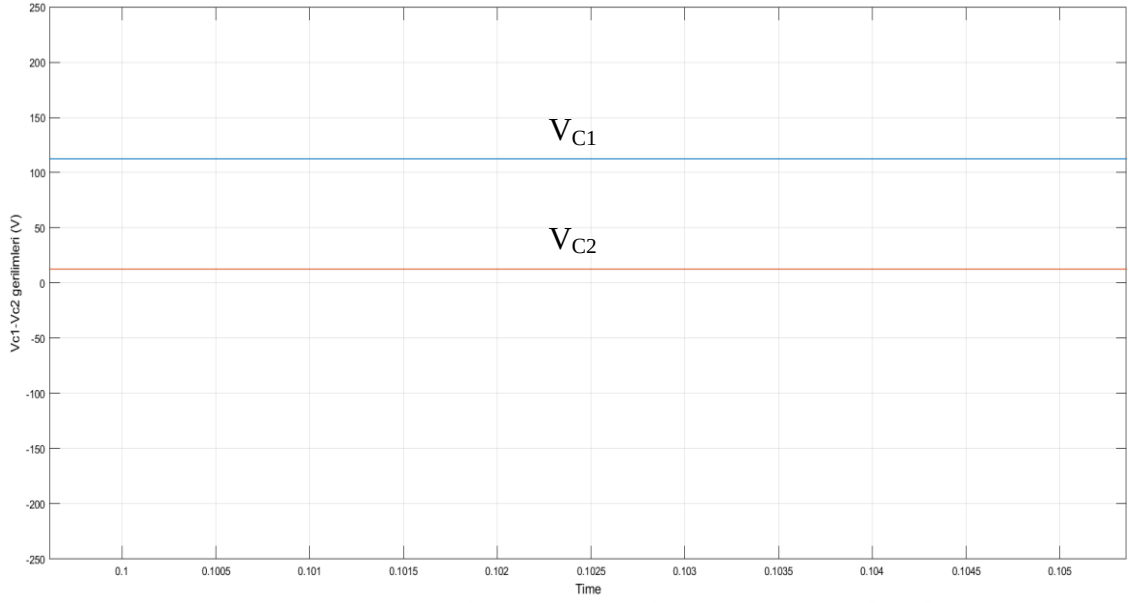
BYK tekniğinde $M=0.7$ için $D=0.3$, $B=2.5$ ve $G=1.75$ bulunur. V_{C1} , 175 V ve V_{C2} , 75 V olur. DC hat gerilimi $V_{PN}=BV_{dc}=250$ V, çıkış gerilimi tam köprü yapısından dolayı 250 V ve çıkış geriliminin temel bileşeninin genliği $V_{ac1}=MV_{PN}=175$ V olacaktır. BYK tekniği kullanılarak QZSI devresinin D , B , G , V_{PN} , V_{C1} ve V_{C2} ile V_{ac1} değerleri ilgili denklemler ile alttaki eşitliklerde teorik olarak hesaplanmıştır.

$$D = 1 - M = 0.3 \text{ ve } B = \frac{1}{2M-1} = 2.5 \rightarrow G = MB = 1.75$$

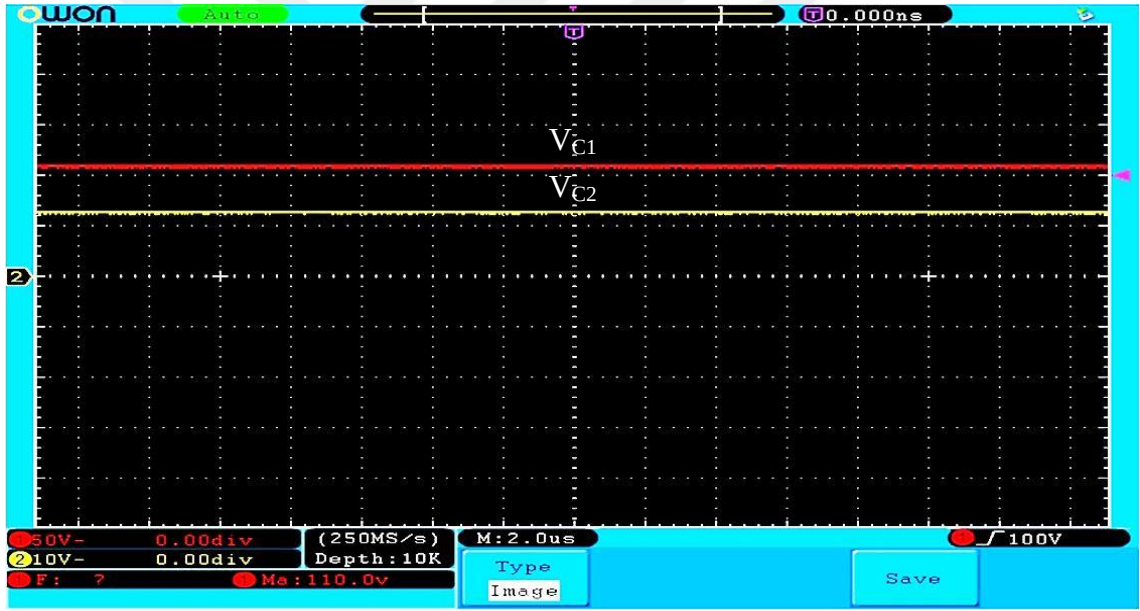
$$V_{C1} = \frac{T_1}{T_1-T_0} V_{dc} = 175 \text{ V ve } V_{C2} = \frac{T_0}{T_1-T_0} V_{dc} = 75 \text{ V}$$

$$V_{PN} = V_{C1} + V_{C2} = 250 \text{ V ve } V_{ac} = 250 \text{ V} \rightarrow V_{ac1} = MV_{PN} = 175 \text{ V}$$

$M=0.9$ ve $M=0.7$ değerlerinde yükseltici durum için yapılan benzetim çalışması ve uygulama sonuçları Şekil 6.5, Şekil 6.6, Şekil 6.7 ve Şekil 6.8'de sırasıyla gösterilmiştir.

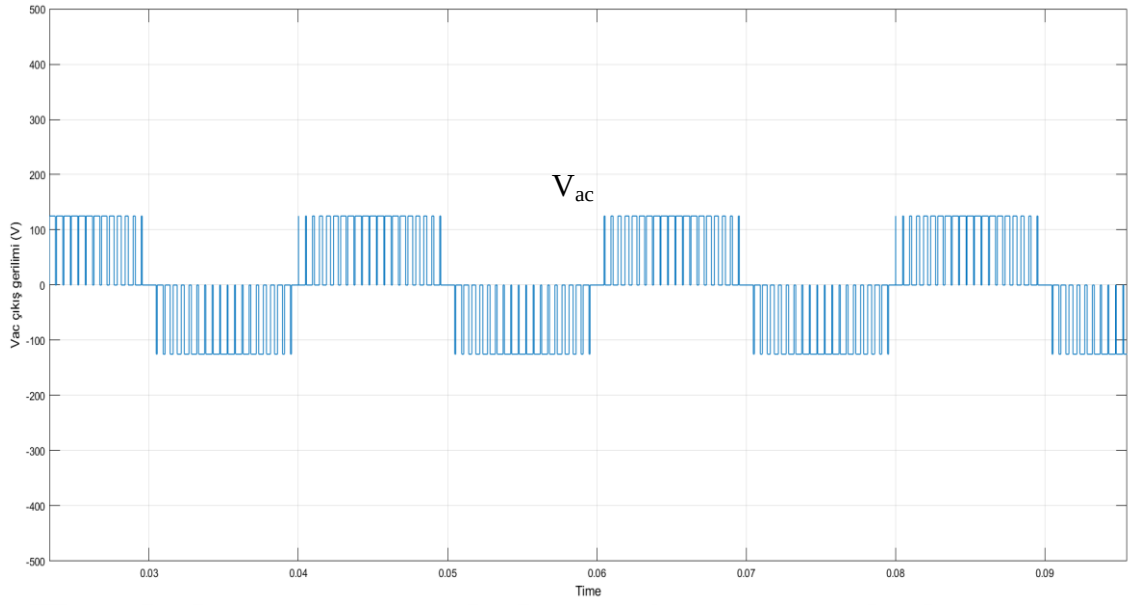


(a)

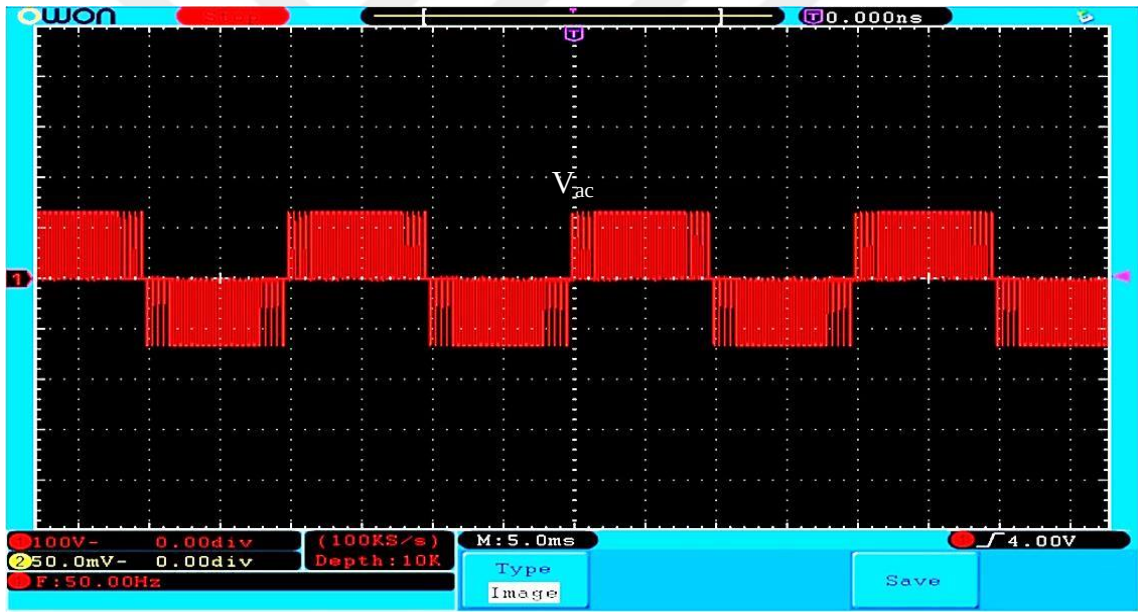


(b)

Şekil 6.5. $M=0.9$ için (a) Benzetimde V_{C1} ve V_{C2} gerilimleri (b) Uygulamada V_{C1} ve V_{C2} gerilimleri

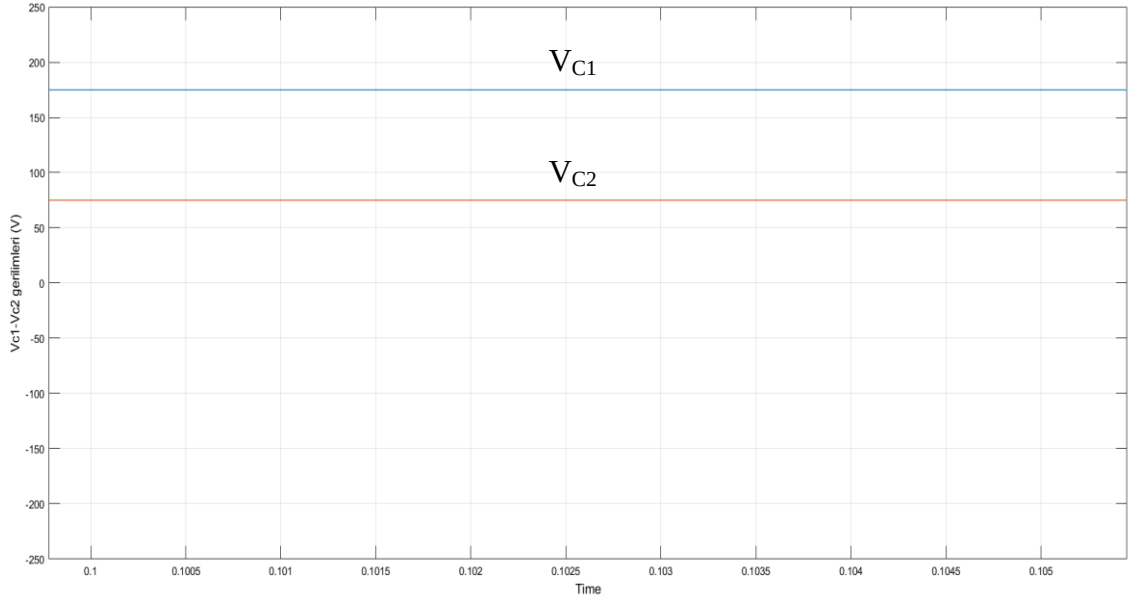


(a)

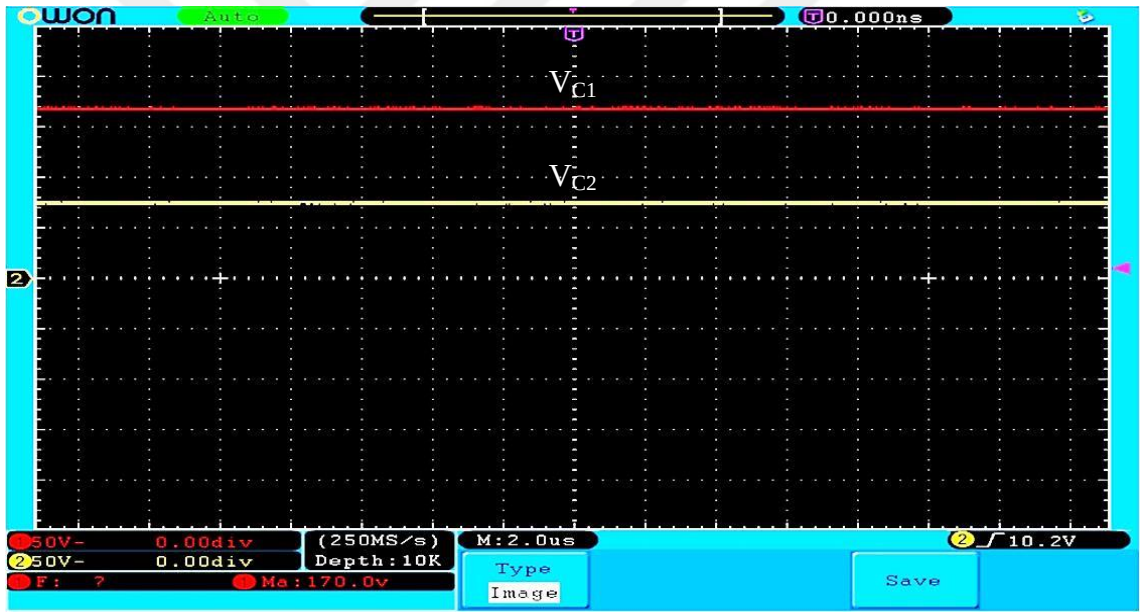


(b)

Şekil 6.6. $M=0.9$ için (a) Benzetimde V_{ac} gerilimi (b) Uygulamada V_{ac} gerilimi

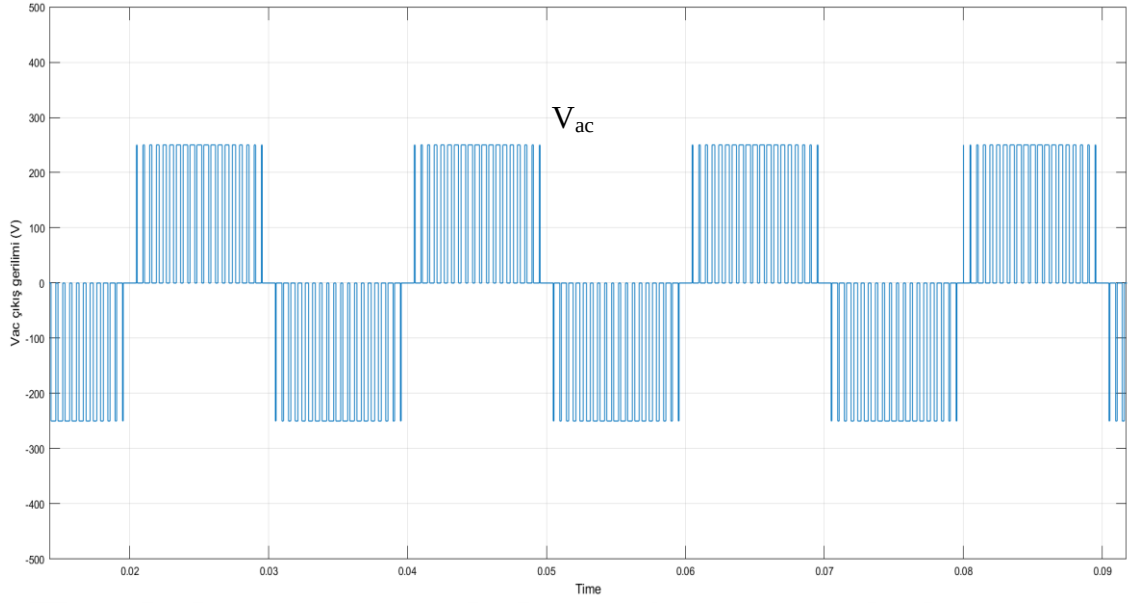


(a)

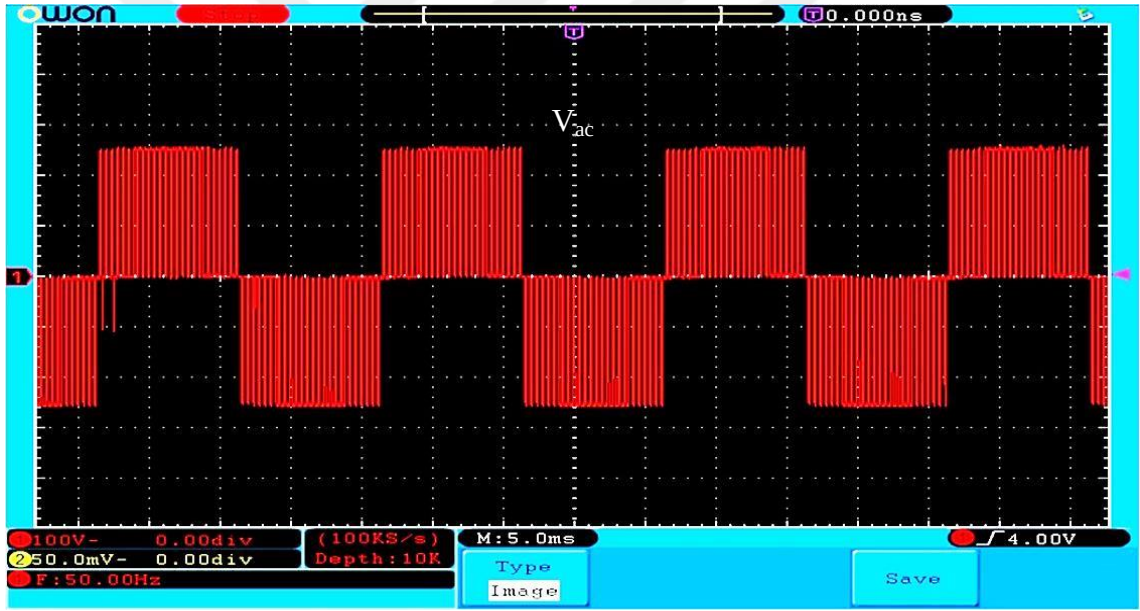


(b)

Şekil 6.7. $M=0.7$ için (a) Benzetimde V_{C1} ve V_{C2} gerilimleri (b) Uygulamada V_{C1} ve V_{C2} gerilimleri



(a)



(b)

Şekil 6.8. $M=0.7$ için (a) Benzetimde V_{ac} gerilimi (b) Uygulamada V_{ac} gerilimi

Çizelge 6.1. $V_{dc}=100$ V için B , V_{PN} ve V_{ac1} değerleri

QZSI düşürücü ve yükseltici çalışması	B	$V_{PN}=V_{ac}$	V_{ac1}
QZSI devresi düşürücü çalışma $M=0.9$ ve $D=0$	1	100 V	90 V
QZSI devresi düşürücü çalışma $M=0.7$ ve $D=0$	1	100 V	70 V
QZSI devresi yükseltici çalışma $M=0.9$ ve $D=0.1$	1.25	125 V	112.5 V
QZSI devresi yükseltici çalışma $M=0.7$ ve $D=0.3$	2.5	250 V	175 V

Çizelge 6.1’de görüldüğü üzere düşürücü çalışma durumunda, DC hat gerilim değeri V_{PN} modülasyon indeksinden bağımsız olarak aynı değerleri almaktadır. Kısa devre çalışma olmayacağından devre PWM kontrollü inverter gibi davranır ve çıkış gerilimi giriş gerilim değerinin altında olacaktır. Fakat çıkış geriliminin temel bileşeninin genliği V_{ac1} , modülasyon indeks değeri ile doğru orantılı olarak değişmektedir. Yükseltici çalışma durumunda ise kısa devre çalışma olacağından çıkış gerilimi giriş gerilim değerinden büyük olacaktır. DC hat gerilim değeri modülasyon indeksi ile ters, kısa devre çalışma oranı ile doğru orantılı olarak değişmektedir. Yükseltme faktörü düşürücü çalışma durumunda 1 değerini alırken, yükseltici çalışma durumunda kısa devre çalışma oranı ile doğru orantılı olarak artış göstermektedir.

6.2. SL Yapılı QZSI Devresinde Benzetim ve Uygulama Sonuçları

Geleneksel QZSI devresi, VSI ve CSI devrelerine göre bazı avantajlara sahip olmakla birlikte DC-AC dönüşümünde sabit bir yükseltme faktörü ve gerilim kazancına sahiptir. Ayrıca anahtarlama esnasında inverter katında oluşan gerilim stresi ve başlangıç anında çekilen akım değeri yüksektir.

Bu nedenle tasarlanan QZSI’nin devre parametrelerini iyileştirmek amacıyla empedans katında geliştirme yapılmıştır. Empedans katına ilave edilen SL devre yapısının devrenin temel parametrelerine etkisi, ilgili eşitliklerle teorik olarak analiz edilmiştir. Ayrıca hem benzetim hem de uygulama sonuçlarıyla devrenin yükseltme faktörü, gerilim stresi ve başlangıç akım değerleri geleneksel QZSI ile karşılaştırmalı olarak incelenmiştir.

6.2.1. Gerilim kazancının arttırılmasına etkisinin incelenmesi

SL devre yapısının gerilim kazancına etkisi iki farklı modülasyon indeks değeri için araştırılmıştır. BYK tekniğinde $M=0.9$ için $D=0.1$, $B=1.4$ ve $G=1.26$ bulunur. V_{C1} , 126 V ve V_{C2} , 14 V olur. DC hat gerilimi $V_{PN}=BV_{dc}=140$ V, çıkış gerilimi tam köprü yapısından dolayı 140 V ve çıkış gerilimi temel bileşeninin genliği $V_{ac1}=MV_{PN}=125$ V olacaktır. BYK tekniği kullanılarak QZSI devresinin D , B , G , V_{PN} , V_{C1} ve V_{C2} ile V_{ac1} değerleri ilgili denklemler ile alttaki eşitliklerde teorik olarak hesaplanmıştır.

$$D = 1 - M = 0.1 \text{ ve } B = \frac{D+1}{-D^2-2D+1} = 1.4$$

$$G = MB = 1.26$$

$$V_{C1} = \frac{-D^2+1}{-D^2-2D+1} V_{dc} = 126 \text{ V ve } V_{C2} = \frac{D^2+D}{-D^2-2D+1} V_{dc} = 14 \text{ V}$$

$$V_{PN} = V_{C1} + V_{C2} = \frac{D+1}{-D^2-2D+1} V_{dc} = 140 \text{ V}$$

$$V_{ac} = 140 \text{ V ve } V_{ac1} = MV_{PN} = 125 \text{ V}$$

BYK tekniğinde $M=0.7$ için $D=0.3$, $B=4.19$ ve $G=2.93$ bulunur. V_{C1} , 293 V ve V_{C2} , 126 V olur. DC hat gerilimi $V_{PN}=BV_{dc}=419$ V, çıkış gerilimi tam köprü yapısından dolayı 419 V ve çıkış gerilimi temel bileşeninin genliği $V_{ac1}=MV_{PN}=293$ V olacaktır. BYK tekniği kullanılarak QZSI devresinin D , B , G , V_{PN} , V_{C1} ve V_{C2} ile V_{ac1} değerleri ilgili denklemler ile alttaki eşitliklerde teorik olarak hesaplanmıştır.

$$D = 1 - M = 0.3 \text{ ve } B = \frac{D+1}{-D^2-2D+1} = 4.19$$

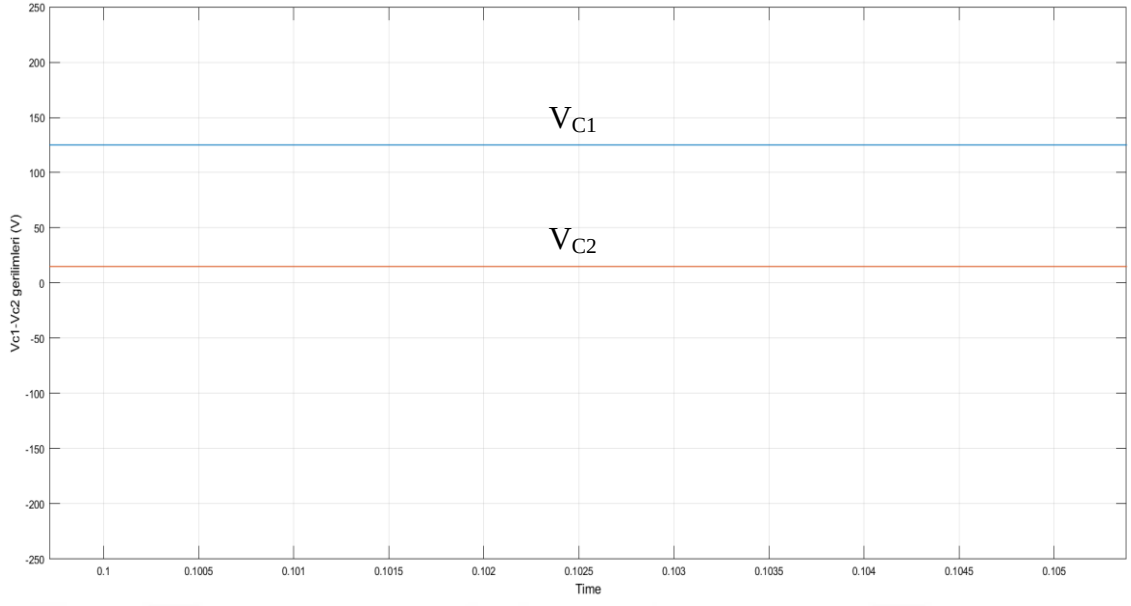
$$G = MB = 2.93$$

$$V_{C1} = \frac{-D^2+1}{-D^2-2D+1} V_{dc} = 293 \text{ V ve } V_{C2} = \frac{D^2+D}{-D^2-2D+1} V_{dc} = 126 \text{ V}$$

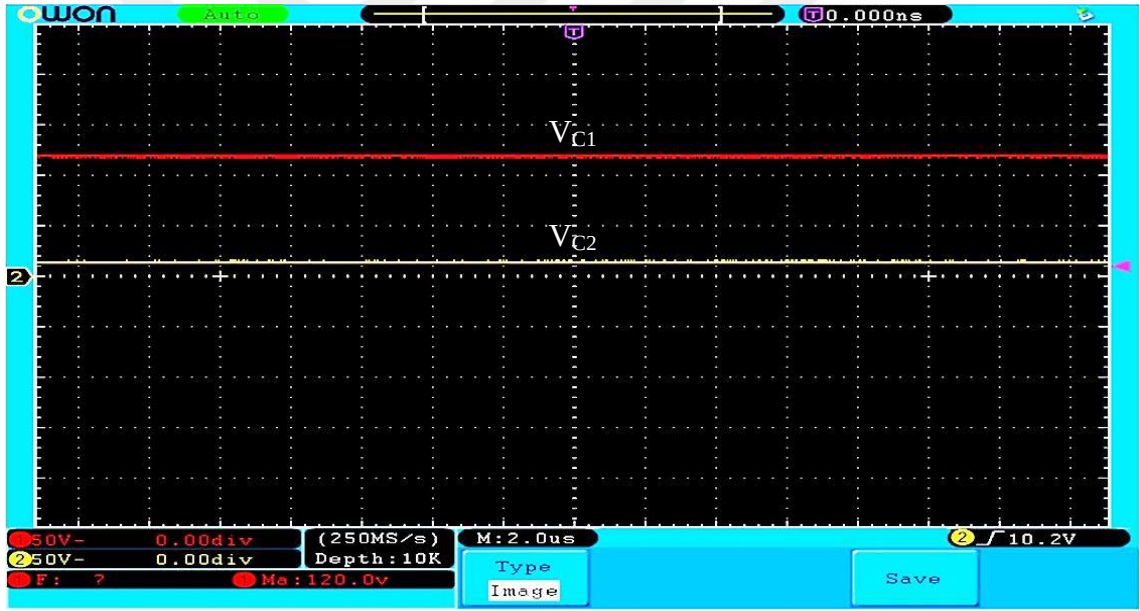
$$V_{PN} = V_{C1} + V_{C2} = \frac{D+1}{-D^2-2D+1} V_{dc} = 419 \text{ V}$$

$$V_{ac} = 419 \text{ V ve } V_{ac1} = MV_{PN} = 293 \text{ V}$$

$M=0.9$ ve $M=0.7$ değerlerinde SL yapılı devre için yapılan benzetim çalışması ve uygulama sonuçları Şekil 6.9, Şekil 6.10, Şekil 6.11 ve Şekil 6.12'de sırasıyla gösterilmiştir.

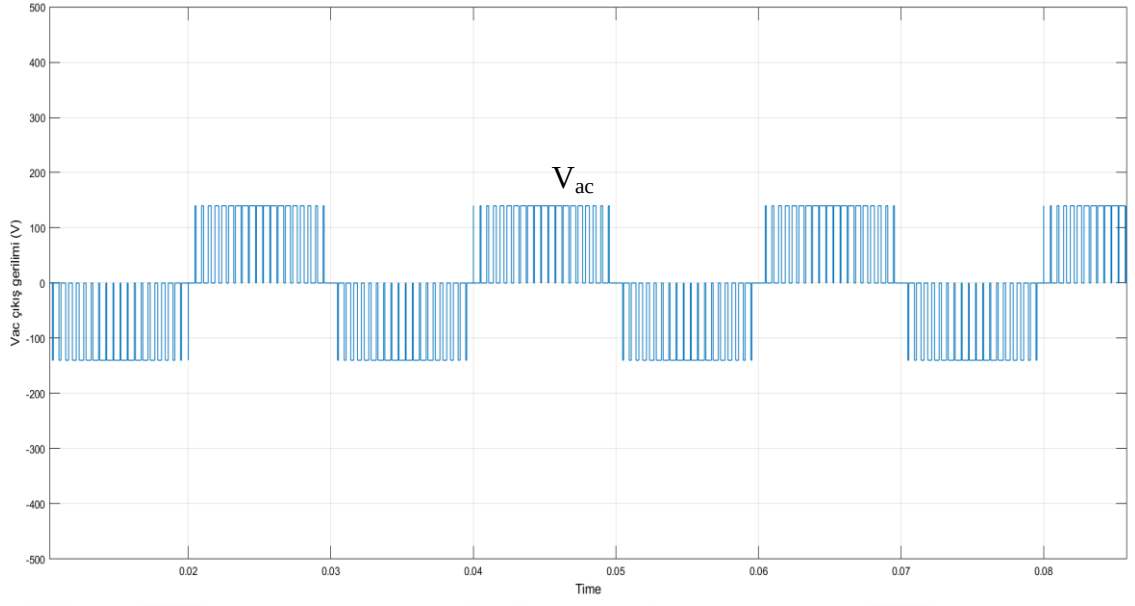


(a)

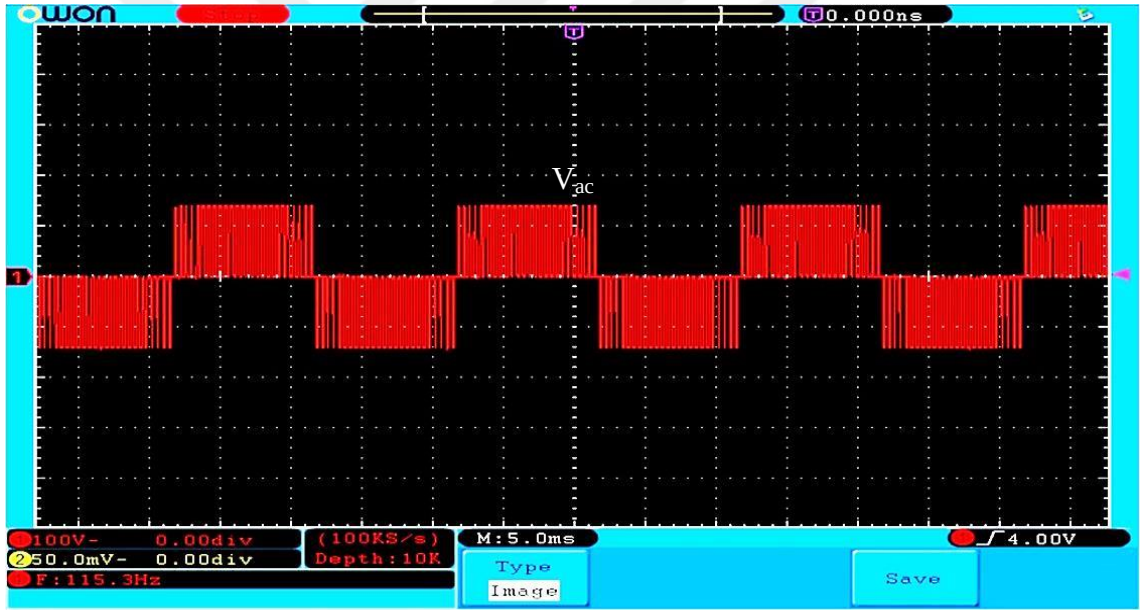


(b)

Şekil 6.9. $M=0.9$ için (a) Benzetimde V_{C1} ve V_{C2} gerilimleri (b) Uygulamada V_{C1} ve V_{C2} gerilimleri

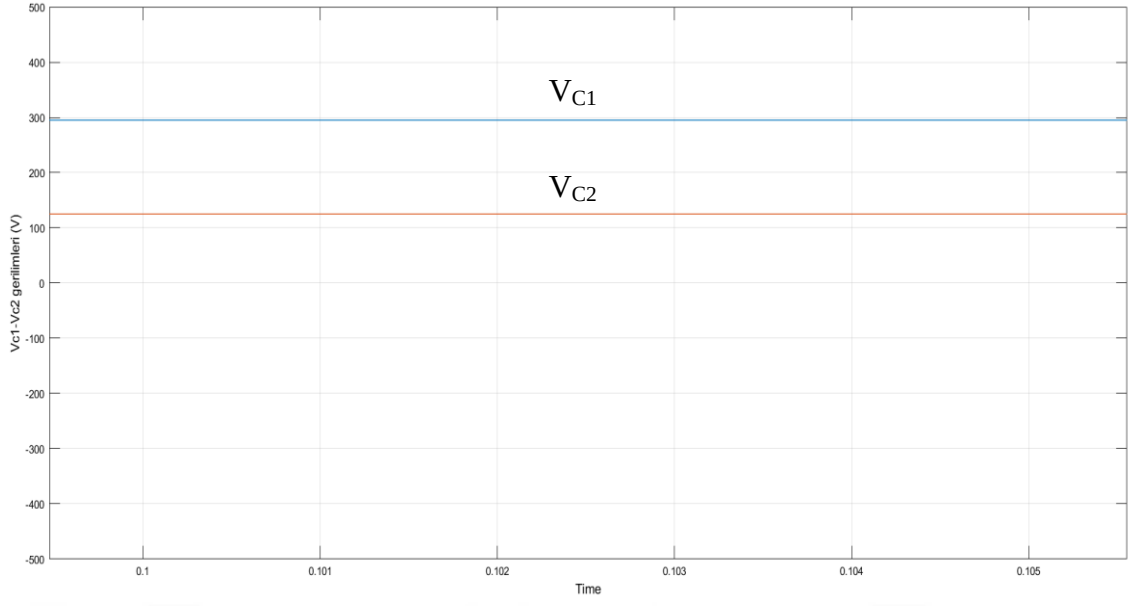


(a)

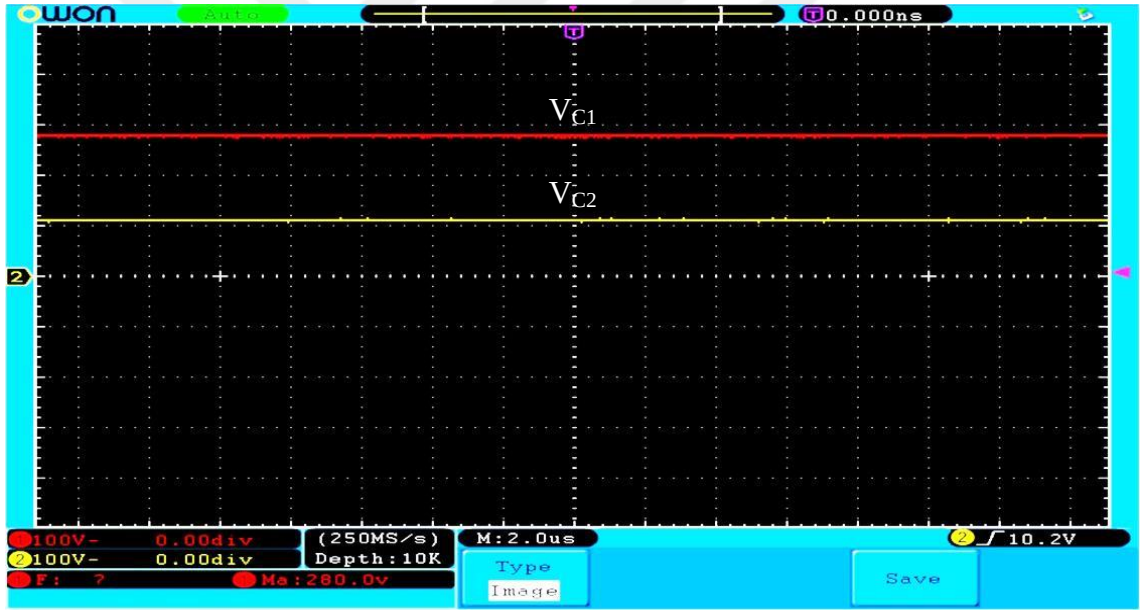


(b)

Şekil 6.10. $M=0.9$ için (a) Benzetimde V_{ac} gerilimi (b) Uygulamada V_{ac} gerilimi

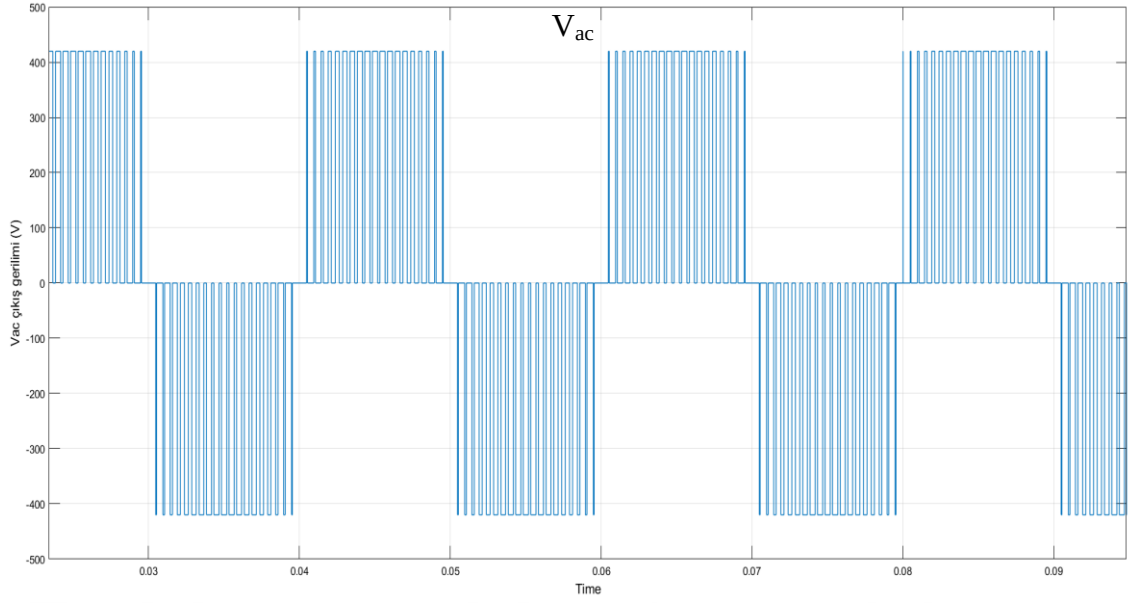


(a)

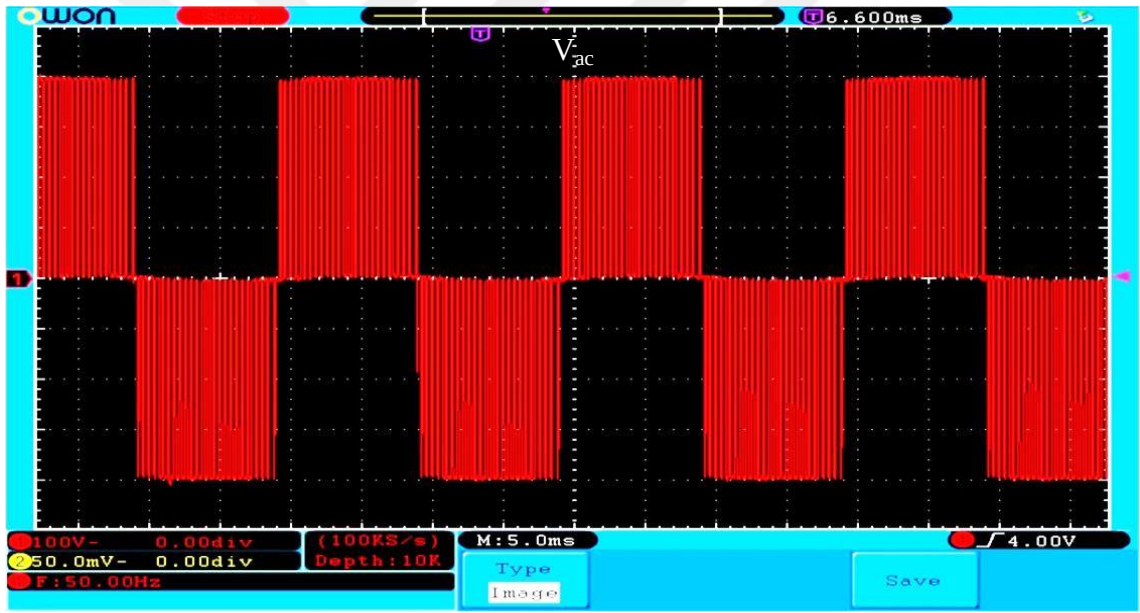


(b)

Şekil 6.11. $M=0.7$ için (a) Benzetimde V_{C1} ve V_{C2} gerilimleri (b) Uygulamada V_{C1} ve V_{C2} gerilimleri



(a)



(b)

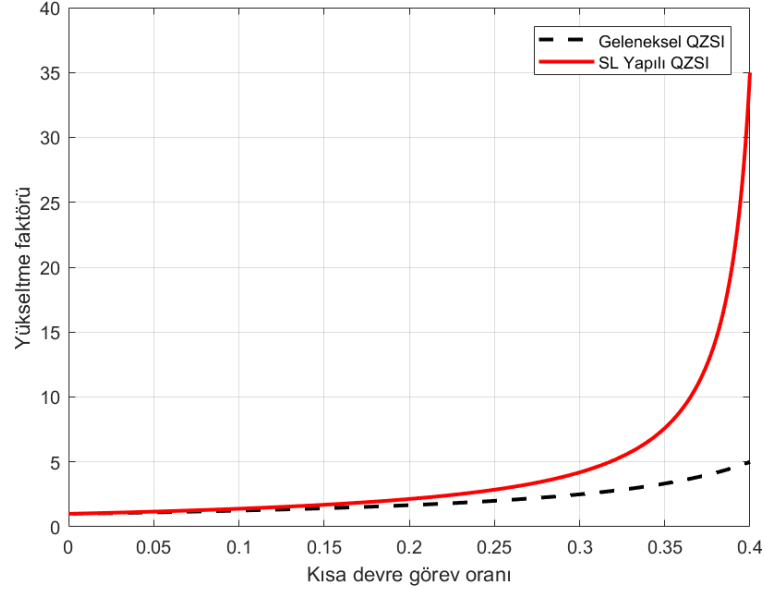
Şekil 6.12. $M=0.7$ için (a) Benzetimde V_{ac} gerilimi (b) Uygulamada V_{ac} gerilimi

Çizelge 6.2’de açıkça görüldüğü gibi aynı DC gerilim ve modülasyon indeks değerleri için SL yapıları QZSI devresinin yükseltme faktörü ve çıkış geriliminde, empedans katında gerçekleştirilen modifikasyon neticesinde uygulanan modülasyon indeksine bağlı olarak % 12 ile % 68 arasında artış sağlanarak geleneksel QZSI devresine göre daha büyük değerler elde edilmiştir.

Çizelge 6.2. $V_{dc}=100$ V için B, V_{PN} ve V_{ac1} değerleri

QZSI ve SL yapılı QZSI çalışması	B	$V_{PN}=V_{ac}$	V_{ac1}
Geleneksel QZSI devresi M=0.9 ve D=0.1	1.25	125 V	112.5 V
SL yapılı QZSI devresi M=0.9 ve D=0.1	1.4	140 V	125 V
Geleneksel QZSI devresi M=0.7 ve D=0.3	2.5	250 V	175 V
SL yapılı QZSI devresi M=0.7 ve D=0.3	4.19	419 V	293 V

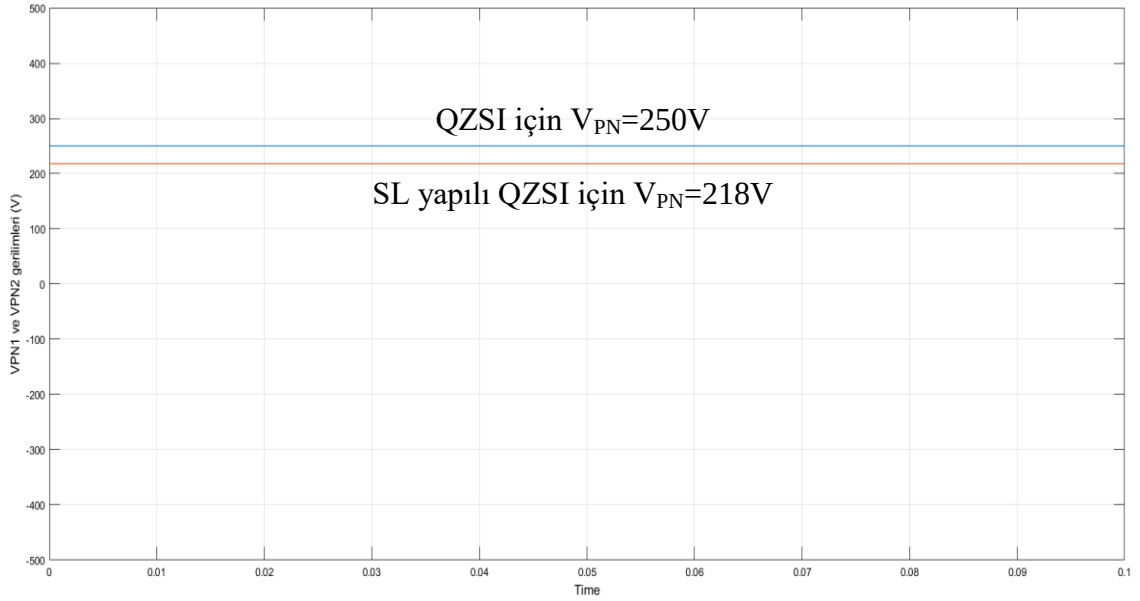
Şekil 6.13'te kısa devre çalışma oranına bağlı olarak oluşan yükseltme faktörü değişimi, geleneksel QZSI devresi ile SL yapılı QZSI devresi için karşılaştırmalı olarak gösterilmiştir. Geleneksel QZSI için $B=1/(1-2D)$ olurken, tasarlanan SL yapılı QZSI devresinde $B=(D+1)/(-D^2-2D+1)$ hesaplanmıştır. SL yapılı QZSI devresi için yükseltme faktörü değişimi, kısa devre çalışma oranı D'nin büyümesiyle eksponansiyel şekilde artış göstermektedir.

**Şekil 6.13.** SL yapılı QZSI ve geleneksel QZSI için D ve B değişim grafiği

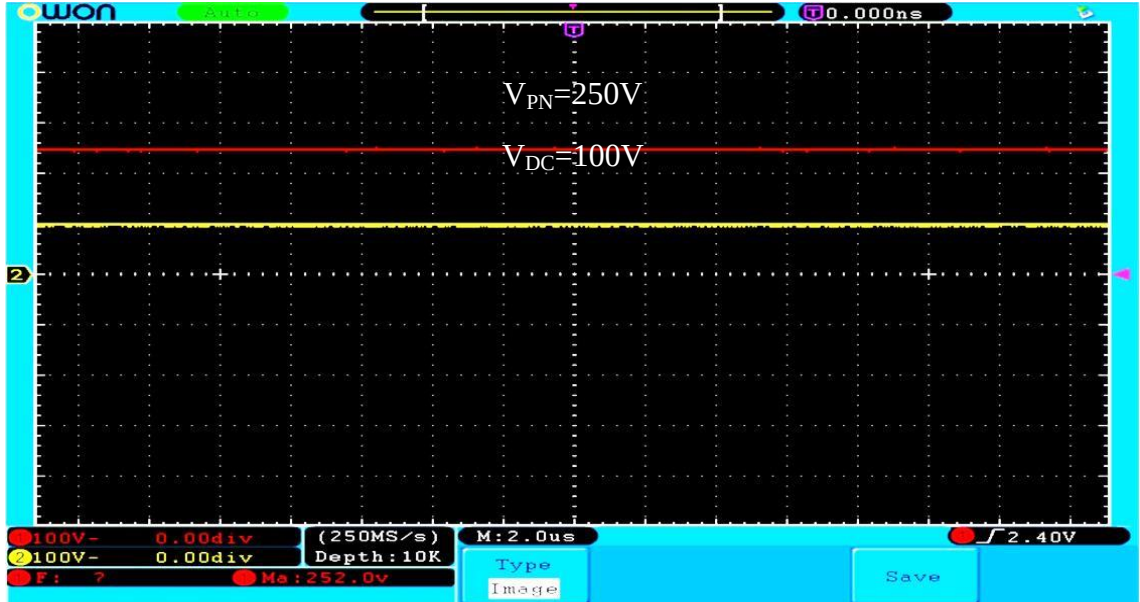
6.2.2. Gerilim stresinin azaltılmasına etkisinin incelenmesi

Aynı büyüklükte çıkış gerilimi elde etmek amacıyla geleneksel QZSI devresi için $M=0.7$ ve $V_{dc}=100$ V olması durumunda $B=2.5$, $V_{PN}=250$ V ve $V_{ac1}=175$ V bulunur. SL yapılı QZSI devre çıkışından $V_{ac1}=175$ V elde edebilmek için $V_{dc}=100$ V alındığında $M=0.8$ olması yeterlidir. İlgili eşitlikler ile $B=2.18$ ve $V_{PN}=218$ V olarak bulunur. Şekil 6.14 ve Şekil 6.15'te görüldüğü gibi eşit büyüklükte DC kaynak gerilimi kullanıldığında aynı çıkış gerilimini elde etmek için geleneksel QZSI devresinde anahtarlama elemanları üzerinde oluşan gerilim stres değeri $V_{PN}=250$ V olurken, SL

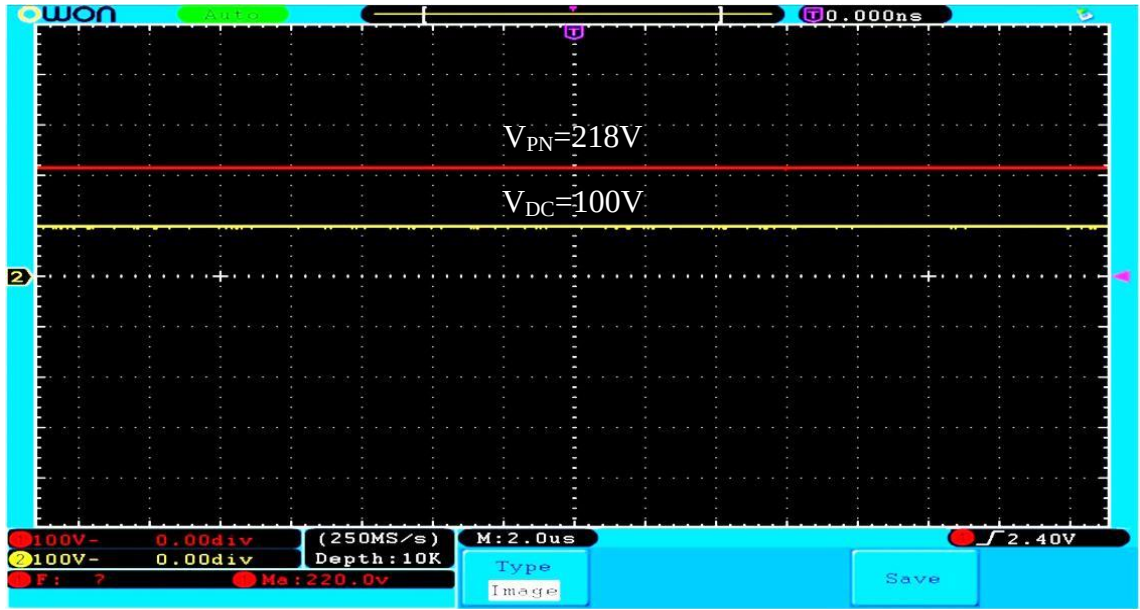
yapılı QZSI devresinde % 12 azalarak $V_{PN}=218$ V olmaktadır. SL yapılı QZSI devresi geleneksel QZSI devresine göre aynı modülasyon indeksi için daha düşük kaynak gerilimine ihtiyaç duyarken, aynı büyüklükte çıkış gerilimi elde etmek için daha düşük gerilim stresi oluşturmaktadır. Böylece tasarlanan devrede daha düşük gerilimli anahtarlama elemanlarının kullanımı mümkün olmaktadır.



Şekil 6.14. Benzetimde V_{PN} gerilimleri karşılaştırması



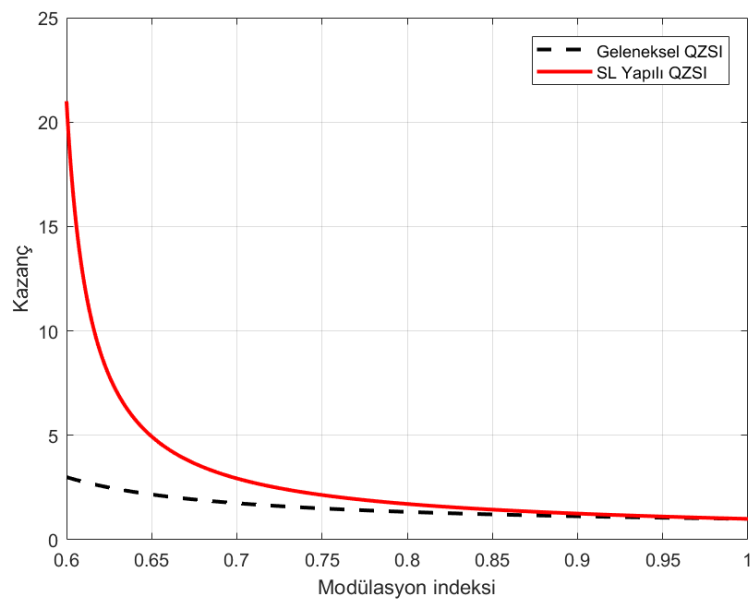
(a)



(b)

Şekil 6.15. (a) Uygulamada QZSI V_{PN} gerilimi (b) Uygulamada SL yapılı QZSI V_{PN} gerilimi

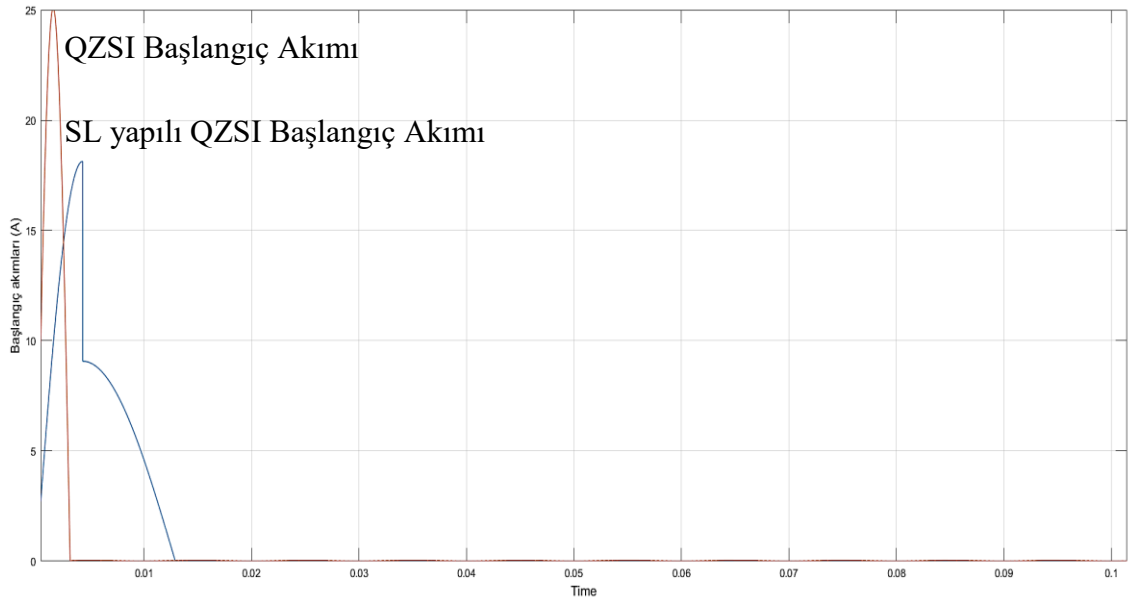
Şekil 6.16’da geleneksel QZSI devresi ile SL yapılı QZSI devresi için modülasyon indeksine bağlı olarak kazanç değişimi verilmiştir. Belirli bir kazancı elde etmek için QZSI devresinde daha düşük modülasyon indeks değeri gerekirken, SL yapılı QZSI devresinde daha yüksek modülasyon indeks değeri yeterli olmaktadır. Modülasyon indeksinin yüksek seçilmesi çıkış sinyalindeki harmonik distorsiyonu azaltırken, aynı zamanda DC bara kullanım oranının da artmasını sağlamaktadır.



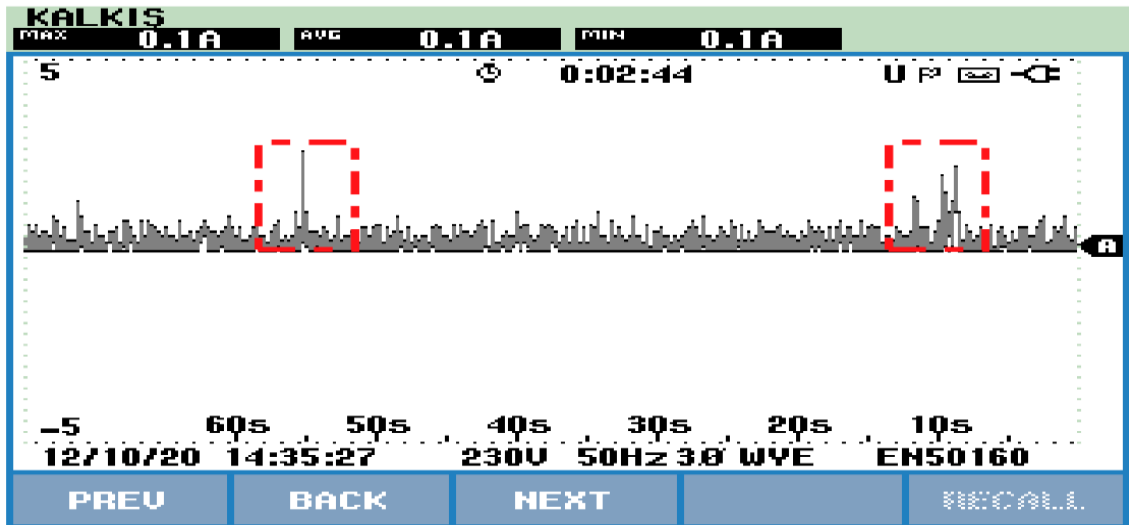
Şekil 6.16. SL yapılı QZSI ve geleneksel QZSI için M ve G değişim grafiği

6.2.3. Başlangıç akımının bastırılmasına etkisinin incelenmesi

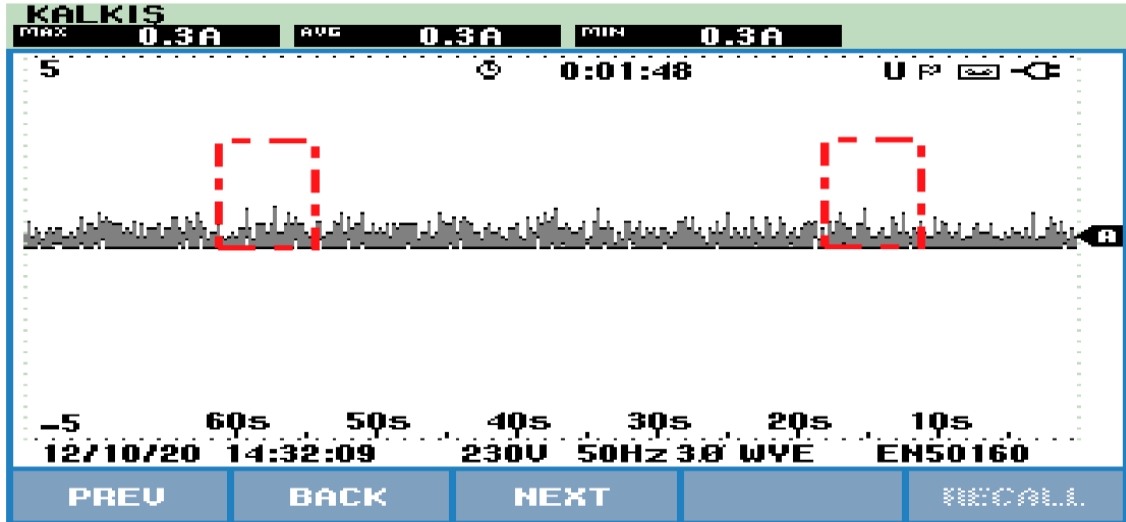
Şekil 6.17 ve Şekil 6.18’de başlangıç akımının karşılaştırılması, hem benzetim hem de uygulama sonuçları ile QZSI ve SL yapılı QZSI devreleri için gösterilmiştir. Uygulama devresinde başlangıç akımının bastırılmasında devrenin zarar görmesini engellemek amacıyla 50 V DC’nin altında gerilim uygulanmıştır. DC güç kaynağının akım koruma ayarı minimum konuma getirilerek devrenin çalışması anında akım çekmesi sağlanmıştır.



Şekil 6.17. Benzetimde başlangıç akımları karşılaştırması



(a)



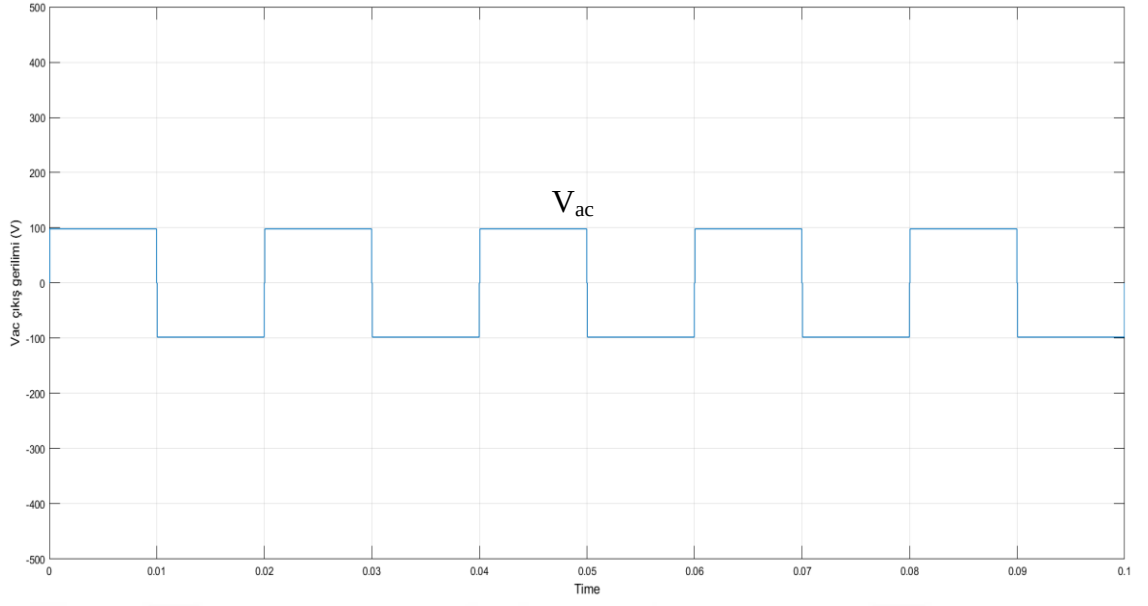
(b)

Şekil 6.18. Uygulamada başlangıç akımı (a) QZSI devresi (b) SL yapılı QZSI devresi

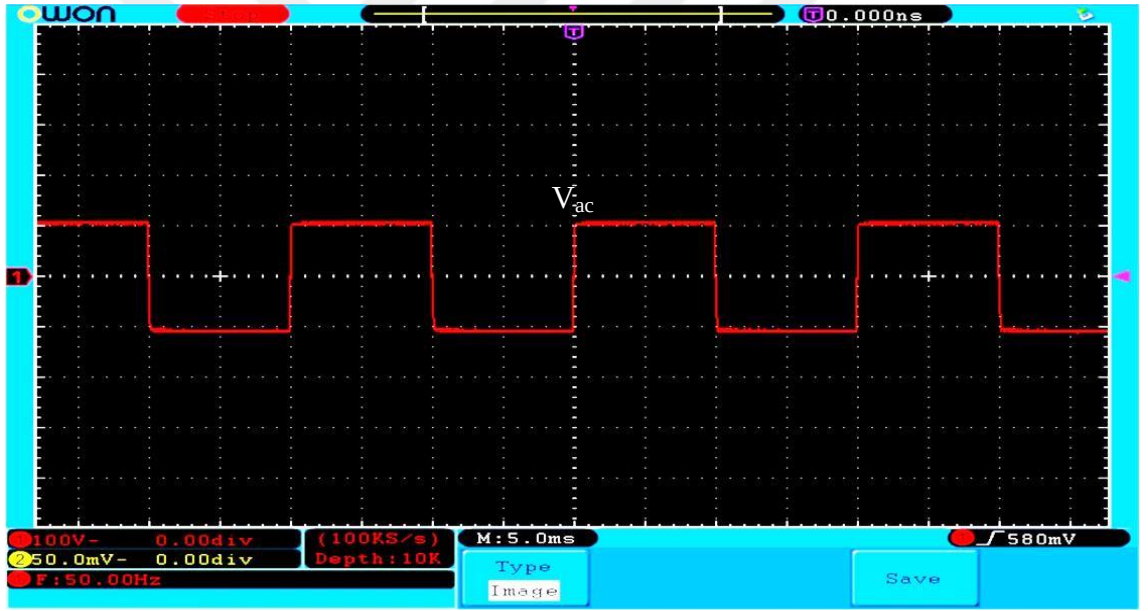
6.3. Tasarlanan Devrenin Harmonik Analizi

Tez çalışmasında gerçekleştirilen QZSI devresinde, çıkıştan alınan gerilim ve akım dalga şekillerinin sinüs şeklinde olması amacıyla alçak geçiren filtre devresi kullanılmıştır. Çıkış akımının ve geriliminin düzenlenmesi amacıyla kullanılan filtre devresinde bobin değeri $L_f=500 \mu\text{H}$ ve kondansatör değeri $C_f=20 \mu\text{F}$ olarak belirlenmiştir. İnverter çıkış geriliminin harmonik analizi, Matlab/Simulink FFT analiz aracı ve laboratuvar ortamında Fluke 435 güç kalitesi ve enerji analizör cihazı kullanılarak filtresiz ve filtreli durumlar için gerçekleştirilmiştir. Fluke 435 cihazı ile birden fazla parametre aynı anda ölçülebilmekte ve genel güç kalitesinin durumu hızlı şekilde görüntülenebilmektedir.

SL yapılı QZSI devresinde $V_{dc}=100 \text{ V}$ giriş geriliminde $M \geq 3$ ve $M=0.7$ için sırasıyla filtresiz kare ve filtreli tam sinüs çıkış gerilim dalga şekillerinin THD analizi yapılmıştır. Kare dalga ve tam sinüs dalga işaretinin THD değerleri, Matlab/Simulink FFT analiz aracı ile % 47.05 ve % 4.42, güç kalitesi ve enerji analizör cihazı ile % 46.3 ve % 4.7 olarak bulunmuştur. Benzetim ve laboratuvar sonuçlarının birbirine yakın olduğu görülmektedir. Şekil 6.19, Şekil 6.20, Şekil 6.21 ve Şekil 6.22'te filtresiz V_{ac} ve filtreli V_{ac1} sinyalleri için elde edilen THD ölçüm sonuçları sırasıyla gösterilmiştir.

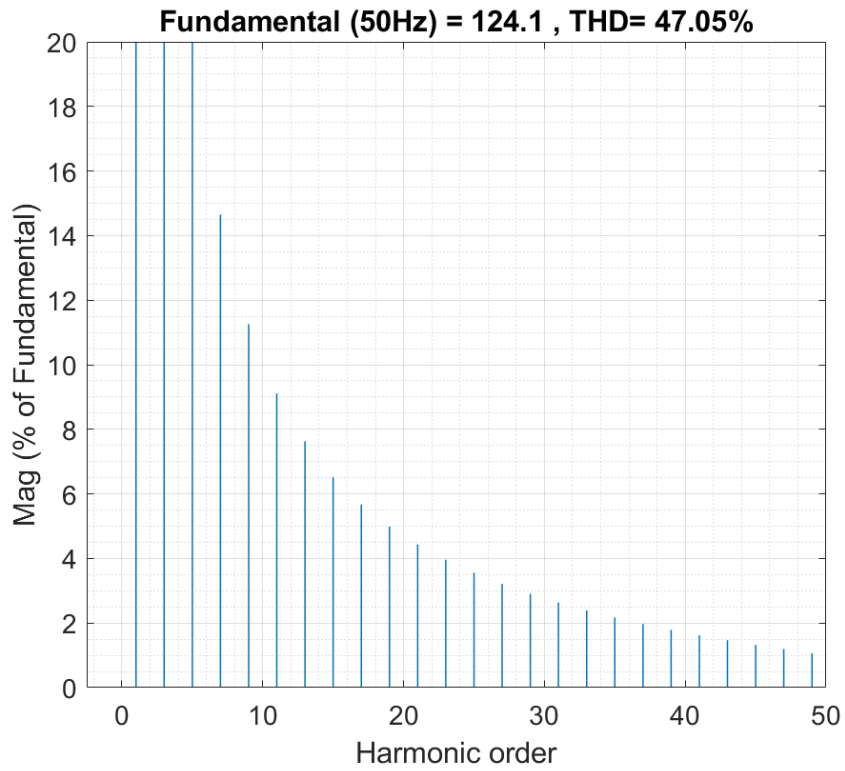


(a)

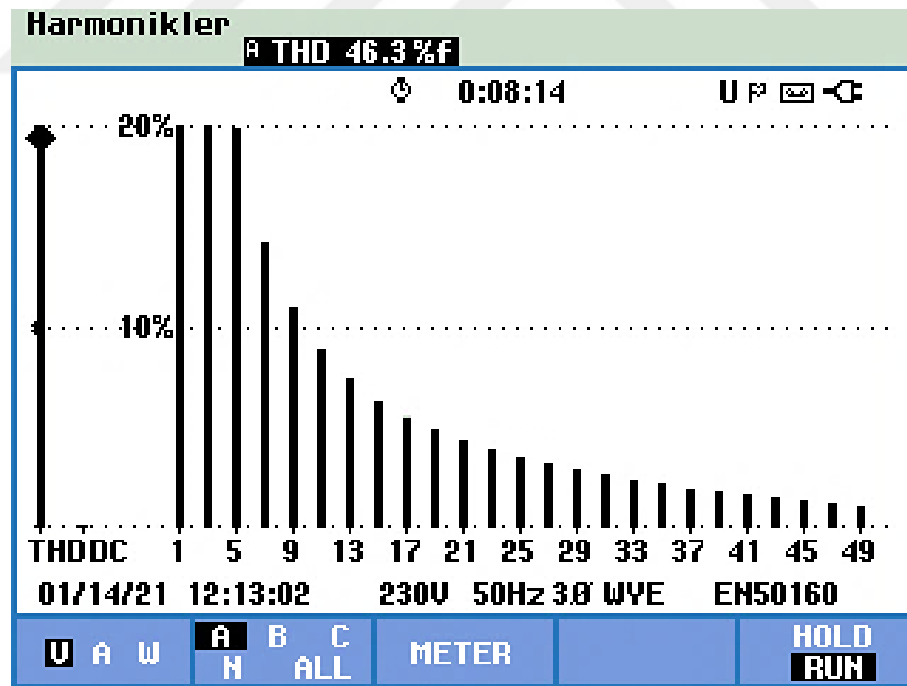


(b)

Şekil 6.19. Filtresiz kare dalga V_{ac} geriliminin (a) Benzetimde (b) Uygulamada değişimi

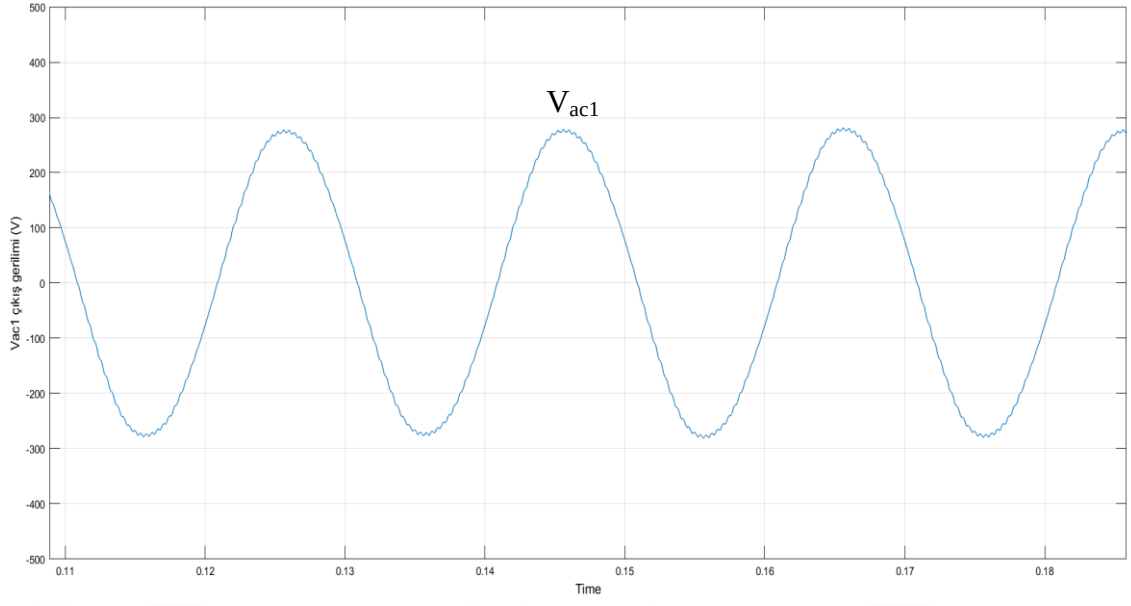


(a)

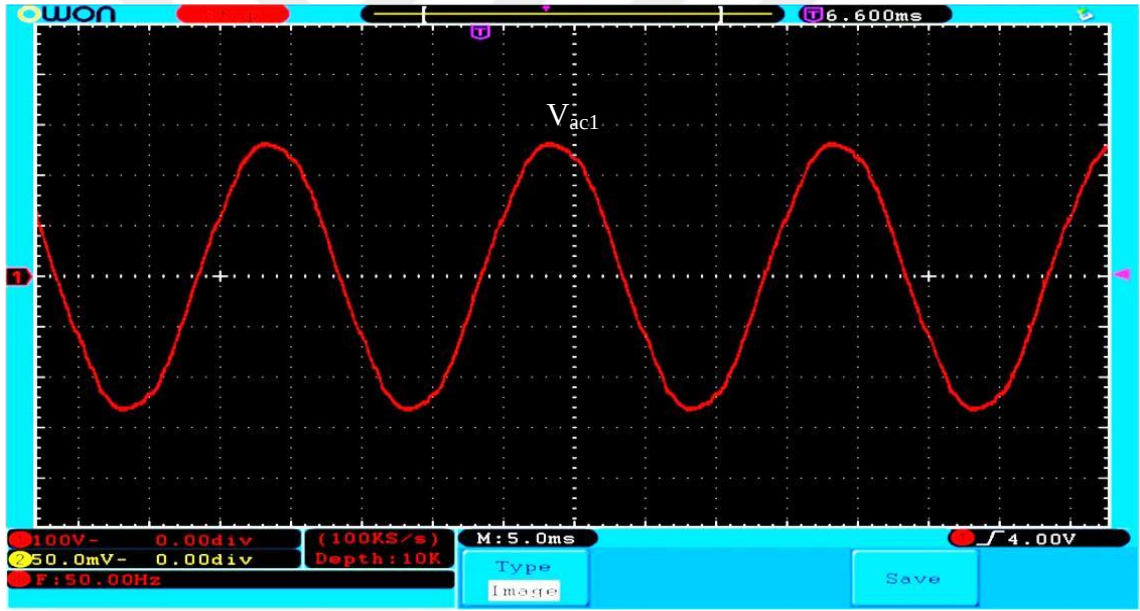


(b)

Şekil 6.20. Filtresiz kare dalga V_{ac} geriliminin (a) Benzetimde (b) Uygulamada THD analizi

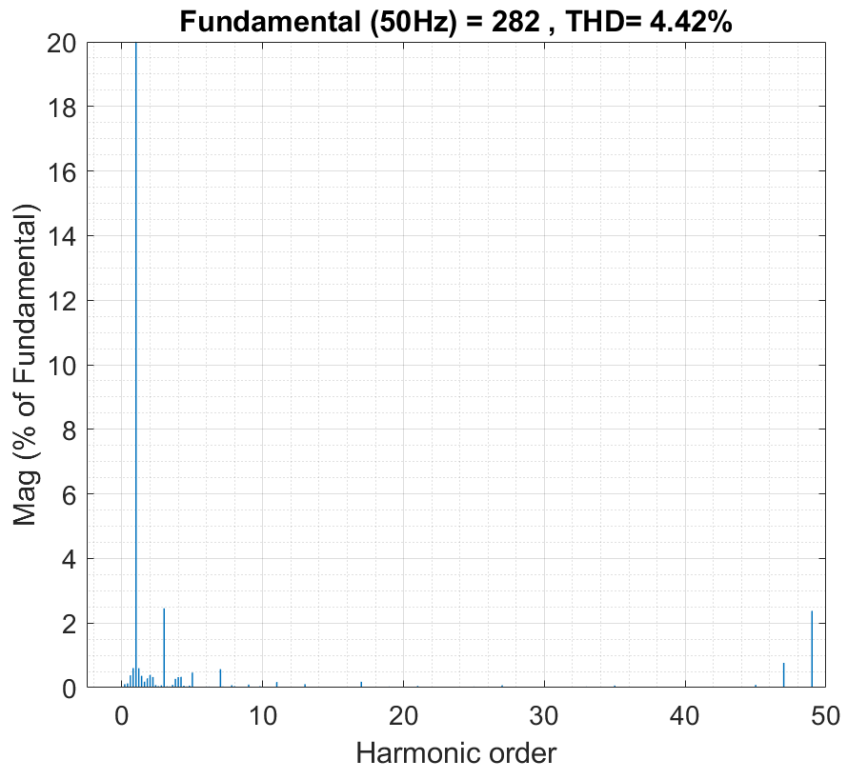


(a)

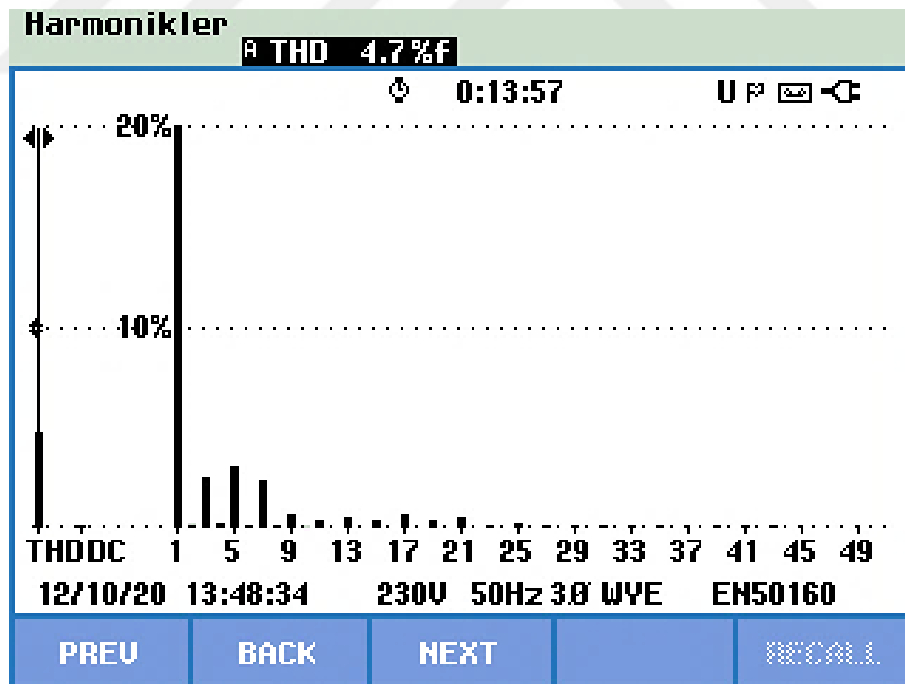


(b)

Şekil 6.21. Filtreli V_{ac1} geriliminin (a) Benzetimde (b) Uygulamada değişimi



(a)



(b)

Şekil 6.22. Filtreli V_{ac1} geriliminin (a) Benzetimde (b) Uygulamada THD analizi

Benzetim ve deneysel uygulama sonuçlarında görüldüğü üzere, çıkış gerilim sinyalleri için 50. dereceye kadar yapılan harmonik analiz sonuçlarının uyumlu olduğu görülmektedir. QZSI devresinin çıkışında alçak geçiren filtre devresi kullanılarak istenilen düzeye yakın sinüzoidal V_{ac1} sinyali elde edilmiş ve gerilimin THD değeri yaklaşık olarak % 4.7 bulunmuştur. Bu değer, standart IEEE STD 519-1992 olarak belirtilen % 5 değerinin altında olduğu için yeterli kabul edilmektedir.

6.4. Tasarlanan Devrenin Verimlilik Analizi

Gerçekleştirilen QZSI devresinin verimlilik analizi, hem teorik olarak hem de uygulamada omik yük kullanılarak hesaplanmıştır. Doğru akım devresinde elde edilen güç; devreye uygulanan gerilimle devreden geçen akımın çarpımına eşitken, alternatif akım devresinde devreye uygulanan gerilimle devreden geçen akım zamana bağlı olarak değiştiğinden anlık güç ifadesi de farklı değerler alacaktır. Gücün sürekli farklı değer aldığı durumlarda, faydalı ve iş yapan gücün ortalama değerine aktif güç denir.

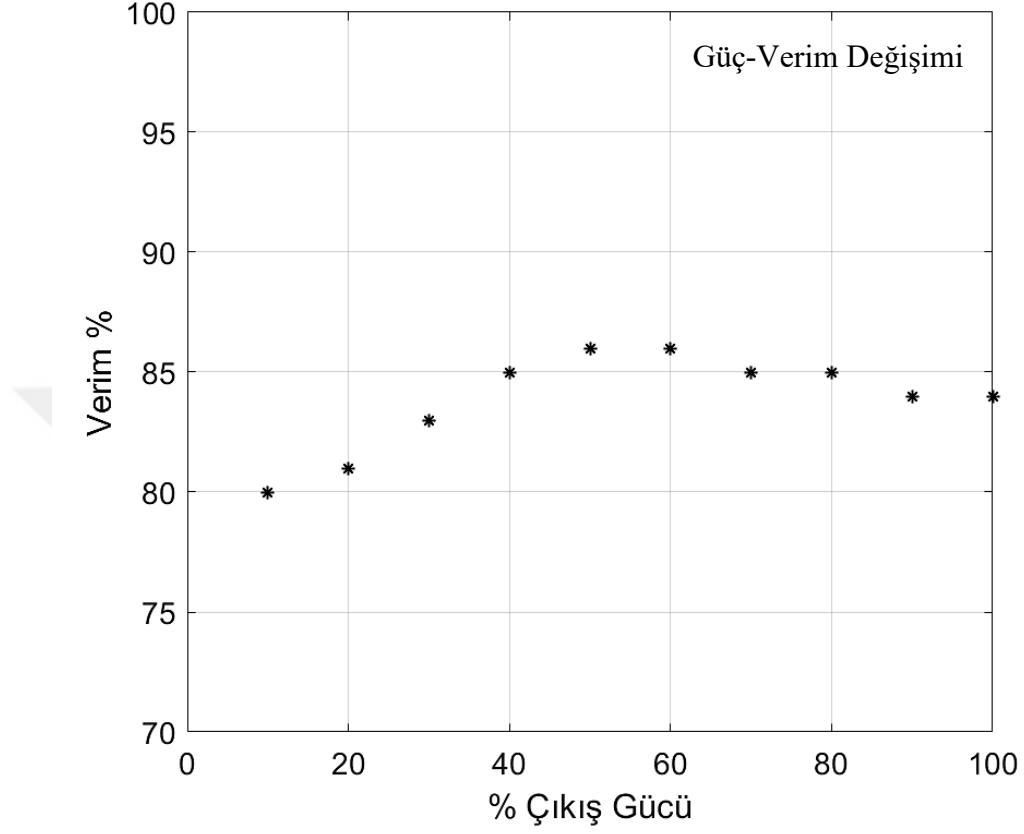
Alternatif akım devrelerinde aktif güç (ortalama güç), eşitlik (6.1)'de gösterildiği şekilde gerilimin etkin değeri V_{RMS} ile akımın etkin değeri I_{RMS} ifadelerinin çarpılmasıyla hesaplanır. Omik yüklerde akım ve gerilim dalga şekilleri aynı fazda olduğu için aralarında faz farkı yoktur bu nedenle $\cos\phi=1$ olarak kabul edilir.

$$P = V_{RMS}I_{RMS}\cos\phi = VI \quad (6.1)$$

Tasarlanan devre klasik PWM inverter modunda omik yük altında farklı DC gerilim değerlerinde 300 W'a kadar yüklenmiş, kaynaktan çekilen DC akım değeri ile çıkışta okunan gerilimin ve akımın etkin değeri ölçülerek giriş ve çıkış güçleri, eşitlik (6.1) kullanılarak hesaplanmıştır. Verimin çıkıştan alınan gücün girişte uygulanan güce oranı olduğu esas alınarak, farklı çıkış güçlerinde alınan örneklemeler Şekil 6.24'te gösterilmiştir.

İncelenen durumlarda verimler yaklaşık olarak % 80 ile % 86 arasında değişmektedir. Güç-verim değişim grafiğinde verim, uygulanan gücün artırılmasıyla doğru orantılı olarak artmakta ve belirli bir değerden sonra çok küçük bir azalma göstererek sabitlenmektedir. Bir inverterde oluşan güç kaybı, anahtarlama ve iletim güç kayıplarının toplamına eşittir. Genellikle düşük frekanslarda iletim güç kaybı, yüksek frekanslarda anahtarlama güç kaybı öne çıkmaktadır (Endiz ve ark., 2015). Kullanılan

IXKH20N60C5 serisi n-kanal MOSFET’lerin anahtarlama kayıplarının oldukça küçük olduğu ve devrenin 2.5 kHz anahtarlama frekansında çalıştığı dikkate alınır, yaklaşık % 15’lik toplam güç kaybının büyük kısmı iletim kayıplarından kaynaklanmaktadır.



Şekil 6.23. Tasarlanan devrenin güç-verim değişimi

7. SONUÇLAR VE ÖNERİLER

7.1. Sonuçlar

Yapılan bu tez çalışmasında, geleneksel akım ve gerilim kaynaklı inverterlerin sahip olduğu kavramsal ve teorik kısıtlamaları ortadan kaldıran devre yapısı modifiye edilmiş yükseltme faktörü artırılmış SL yapılı QZSI devresinin tasarımı ve gerçekleştirilmesi sağlanmıştır.

Yapılan teorik analizler ve Matlab/Simulink ortamında gerçekleştirilen benzetim çalışmaları neticesinde, devre parametreleri tespit edilerek ilgili devre elemanları tedarik edilmiştir. Laboratuvar ortamında gerçekleştirilen uygulama devresinde, düşürücü ve yükseltici çalışmalar ile harmonik analiz ölçümleri ve verim hesapları yapılarak benzetim çalışmaları ve deneysel sonuçlar karşılaştırılmıştır. Gerçekleştirilen devrenin rezistif ve endüktif yüklerde farklı modülasyon indeksleri için hem düşürücü hem de yükseltici olarak çalışabilmesi nedeniyle geleneksel inverterlerde ihtiyaç duyulan transformatör ve DC-DC dönüştürücü ihtiyacı ortadan kaldırılarak maliyetin azaltılması sağlanmıştır.

QZSI devresinde anahtarlama elemanlarını kontrol etmek amacıyla empedans katındaki bobin ve kondansatör üzerinde düşük frekanslı dalgalanmalar oluşturmaması ve devre çıkışında oluşan harmoniklerin azalmasını sağlaması nedeniyle BYK PWM tekniği uygulanmıştır.

Tasarlanan QZSI devresinin performansını arttırmak için empedans katında modifikasyon yapılmıştır. Yükseltme faktörü ve buna bağlı olarak gerilim kazancının artırılması amacıyla empedans katındaki giriş bobinine ilave bir bobin ve üç hızlı diyot eklenmiştir. Böylece giriş bobini anahtarlama endüktörlü devre yapısına dönüştürülmüş ve bu yapı empedans katına bütünleşik olarak yerleştirilmiştir. SL devre yapısının yükseltme faktöründe, Peng (2003) tarafından geliştirilen ZSI topolojisi ve Anderson ve Peng (2008) tarafından geliştirilen QZSI devresine göre uygulanan modülasyon indeksine bağlı olarak % 12 ile % 68 arasında artış gözlemlenmiştir. Görüldüğü üzere geleneksel ZSI/QZSI devrelerine göre gerilim kazancında artış sağlanmıştır. Yükseltme faktöründeki artış gerilim kazancını arttırmakla birlikte daha düşük DC giriş gerilimlerinde çalışabilmesine imkân sağlamaktadır. Böylece inverterin daha geniş bir gerilim aralığında kullanılması mümkün olmaktadır.

Geleneksel QZSI devresinin en büyük sınırlaması, yükseltme faktörünün giriş gerilimine ve çıkış sinyal kalitesine bağlı olarak belirli değerler aralığında seçilebilmesidir. DC giriş gerilim seviyesi belirli bir değerin altına düşerse, çıkışta istenilen AC gerilimi elde edebilmek için kısa devre çalışma oranının arttırılması gerekmektedir. Kısa devre çalışma oranının artması ise, hem anahtarlama elemanları üzerinde oluşan gerilim stresinin artmasına hem de modülasyon indeksinin düşmesine bağlı olarak çıkış dalga formunda distorsiyona neden olmaktadır. SL yapılı QZSI devresi, modülasyon indeksinin çok fazla düşürülmesine gerek duyulmadan belirli bir kısa devre çalışma oranı ile istenilen yükseltmeyi sağlayabilmektedir. Bu nedenle hem Peng (2003) hem de Anderson ve Peng (2008) tarafından geliştirilen ZSI/QZSI yapılarına göre aynı büyüklükte çıkış gerilimi elde etmek için gerilim stresinde % 12 azalma sağlanmıştır. Ayrıca büyük değerli modülasyon indeksinin kullanılabilmesine imkân sağlaması hem çıkış sinyalindeki distorsiyonu azaltmakta hem de DC bara kullanım oranının artmasını sağlamaktadır.

Tasarlanan devrede, ZSI/QZSI devrelerinde ilk çalışma anında çekilen yüksek akım değeri SL yapısındaki bobinlerin elektriksel özellikleri ve kısa devre olmayan çalışma anında bobinlerin seri bağlı duruma gelmesiyle toplam endüktansın artmasına bağlı olarak Anderson ve Peng (2008) tarafından önerilen QZSI devresine göre % 10'un üzerinde bastırılmıştır. Sonuç olarak SL devre yapısının karakteristik özelliği sayesinde geleneksel QZSI devresindeki yükseltme faktörü ve gerilim kazancı, gerilim stresi ve yüksek başlangıç akımı gibi temel parametrelerde iyileştirme sağlanmıştır. Teorik analiz sonuçları ile elde edilen bulguların uyumlu olduğu belirlenmiş, değişken giriş gerilimleri için de SL yapılı QZSI devresinin uygulanabilirliği gösterilmiştir.

7.2. Öneriler

ZSI ve QZSI topoloji yapıları için yapılan çalışmalar incelendiğinde; devrenin yükseltme faktörünün arttırılması, inverter katındaki anahtarlar üzerinde oluşan gerilim stresinin azaltılması ve çıkış dalga şekillerindeki harmonik distorsiyonların en aza indirilmesi üzerine yoğunlaşmıştır.

Son birkaç yılda yapılan akademik ve bilimsel çalışmalar, sıklıkla mevcut devre yapılarının üzerinde yapılabilecek değişikliklerle dönüştürücü parametrelerinin nasıl iyileştirileceği ve geliştirilen yeni modülasyon teknikleri sayesinde nasıl daha etkin anahtarlama sağlanacağı üzerinedir. Modülasyon indeksinin büyük seçilmesi çıkış dalga

şekillerindeki distorsiyonun azalmasını ve kısa devre çalışma oranının küçülmesinden dolayı inverter katındaki anahtarlama elemanları üzerinde oluşan gerilim stresinin düşmesini sağlamaktadır. Gerilim stresinin azalması ise daha düşük güçlerde anahtarlama elemanlarının kullanılmasına imkân verecektir.

SL yapılı QZSI devresinin empedans katında ve uygulanan modülasyon tekniğinde yapılabilecek iyileştirmelerle daha yüksek modülasyon indeksi ve daha düşük kısa devre çalışma oranı ile dönüştürme yapılarak istenilen yükseltme sağlanabilir. Bu durum devrenin daha düşük DC giriş gerilim değeri ile çalışabilmesine imkân sağlayacaktır.

Empedans katının ZSI/QZSI dönüştürücülerde en önemli devre katı olduğu düşünülürse, kullanılacak olan bobin ve kondansatör değerlerinin uygun değerlerde seçilmesi yeterli seviyede enerji depo edilmesini ve inverter katına daha yüksek seviyede DC gerilim iletilmesini sağlayacaktır. Empedans katındaki elemanların elektriksel değerlerinin doğru şekilde seçilmesi, inverter katındaki akım ve gerilim dalgalanmalarını doğrudan etkileyeceğinden güç kalitesi için de önem arz etmektedir. Akım ve gerilim dalgalanmalarının en aza indirgenmesi, çıkış sinyalindeki distorsiyonu azaltacak ve bu durum filtre katında kullanılan devre elemanlarının boyutunu azaltacaktır.

Geleneksel inverterlerde istenilen AC çıkış gerilimini elde etmek için girişte çıkışa göre daha yüksek DC gerilim uygulanmalıdır. SL yapılı QZSI devresinde daha düşük seviyede bir DC giriş gerilimi yeterli olabilmektedir. Bu nedenle SL yapılı QZSI devresi, yakıt hücreleri gibi uygulamalarda tercih edilebilir. Tasarlanan Devrenin yaklaşık % 85 verimde çalıştığı düşünülürse, yüksek verimli MOSFET'ler ve doğru tasarımıyla daha az iletim kaybı sağlanarak genel verim artırılabilir.

Tüm bu kriterler göz önüne alındığında SL yapılı QZSI devresi, geleneksel akım ve gerilim kaynaklı inverterlere göre sahip olduğu avantajlarla birlikte yeni modülasyon tekniklerinin uygulanmasına imkân sağlaması ve empedans katında yapılabilecek tasarım değişikliklerine uygunluğundan, sürekli olarak geliştirilmeye açık bir devre yapısı olarak öne çıkmaktadır.

KAYNAKLAR

- Abdelhakim, A., Blaabjerg, F., ve Mattavelli, P., 2019, Single-Phase Quasi-Z-Source Inverters: Switching Loss Reduction Using a Quasi-Sinusoidal Modulation Strategy, *In 2019 IEEE Applied Power Electronics Conference and Exposition (APEC)*, USA, 1918-1925.
- Ahmad, Z., ve Singh, S. N., 2017, Comparative analysis of single phase transformerless inverter topologies for grid connected PV system, *Solar Energy*, 149, 245-271.
- Ahmad, Z., ve Singh, S. N., 2018, Single phase transformerless inverter topology with reduced leakage current for grid connected photovoltaic system, *Electric Power Systems Research*, 154, 193-203.
- Anderson, J., ve Peng, F. Z., 2008, Four quasi-Z-source inverters, *In 2008 IEEE Power Electronics Specialists Conference*, Greece, 2743-2749.
- Aravindan, M., Balaji, V., Saravanan, V., ve Arumugam, M. 2016, January, Topologies of single phase Z source inverters for photovoltaic Systems, *In 2016 Biennial International Conference on Power and Energy Systems: Towards Sustainable Energy (PESTSE)*, India, 1-6.
- Babaei, E., Abu-Rub, H., ve Suryawanshi, H. M., 2018, Z-Source Converters: Topologies, Modulation Techniques, and Application–Part I, *IEEE Transactions on Industrial Electronics*, 65(6), 5092-5095.
- Bakar, M. S., Rahim, N. A., ve Ghazali, K. H., 2010, Analysis of various PWM controls on single-phase Z-source inverter, *In 2010 IEEE Student Conference on Research and Development (SCORED)*, Malaysia, 448-451.
- Bakeer, A., Ismeil, M. A., ve Orabi, M., 2015, A modified two switched-inductors quasi Z-Source Inverter, *In 2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*, USA, 1693-1699.
- Bakhovtsev, I. A., ve Panfilov, D. V., 2014, Comparison of three-phase three-level Z-source inverter and quasi-Z-source inverter characteristics, *In 2014 15th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM)*, Novosibirsk, 365-369.
- Birbir, Y., Yurtbasi, K., ve Kanburoglu, V., 2019, Design of a single-phase SPWM inverter application with PIC micro controller, *Engineering Science and Technology, an International Journal*, 22(2), 592-599.
- Boonyaroonate, I., ve Mori, S., 2002, A new ZVCS resonant push-pull DC/DC converter topology, *In APEC. Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition*, USA, 1097-1100.
- Bose, B. K., 2002, Modern Power Electronics ve AC Drives, *Prentice Hall Inc.*, USA, 270-307.

- Büyük, M., Tan, A., Tümay, M., ve Bayındır, K. Ç., 2016, Topologies, generalized designs, passive and active damping methods of switching ripple filters for voltage source inverter: A comprehensive review, *Renewable and Sustainable Energy Reviews*, 62, 46-69.
- Çolak, I., ve Kabalcı, E., 2008, Evirici Topolojileri ve Gelişimleri Üzerine Bir İnceleme, *EMO Elektrik-Elektronik ve Bilgisayar Mühendisliği Sempozyumu (ELECO)*, Bursa, 291-295.
- Deshpande, S., ve Bhasme, N. R., 2017, A review of topologies of inverter for grid connected PV Systems, *In 2017 Innovations in Power and Advanced Computing Technologies (i-PACT)*, Indian, 1-6.
- Dogga, R., ve Pathak, M. K., 2019, Recent trends in solar PV inverter topologies, *Solar Energy*, 183, 57-73.
- Duong, T. D., Nguyen, M. K., Lim, Y. C., Choi, J. H., ve Vilathgamuwa, D. M., 2019, A Comparison between Quasi-Z-Source Inverter and Active Quasi-Z-Source Inverter, *In 2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019-ECCE Asia)*, Korea, 3209-3214.
- Ellabban, O., ve Abu-Rub, H., 2016, Z-source inverter: Topology improvements review, *IEEE Industrial Electronics Magazine*, 10(1), 6-24.
- Engin, M., ve Gülersoy, T., 2018, Hibrid güç sistemleri için evirici tasarımı, *Avrupa Bilim ve Teknoloji Dergisi*, 14, 228-234.
- Endiz, M. S., Erel S. ve Yagci, M., 2015, Comparative Study of Single Phase Power Inverters Based on Efficiency and Harmonic Analysis, *i-Manager's Journal on Instrumentation & Control Engineering*, 4(1), 1-9.
- Endiz, M. S., ve Akkaya, R., 2018, Fotovoltaik Uygulamalar için Empedans Kaynaklı bir Mikroinverterin Matlab/Simulink yardımıyla Analizi, *Academic Perspective Procedia*, 1(1), 654-662.
- Ge, B., Abu-Rub, H., Peng, F. Z., Lei, Q., De Almeida, A. T., Ferreira, F. J., ... ve Liu, Y., 2012, An energy-stored quasi-Z-source inverter for application to photovoltaic power system, *IEEE transactions on industrial electronics*, 60(10), 4468-4481.
- Giri, S. K., Chakrabarti, S., Banerjee, S., ve Chakraborty, C., 2016, A carrier-based PWM scheme for neutral point voltage balancing in three-level inverter extending to full power factor range, *IEEE Transactions on Industrial Electronics*, 64(3), 1873-1883.
- González, R., Lopez, J., Sanchis, P., ve Marroyo, L., 2007. Transformerless inverter for single-phase photovoltaic Systems, *IEEE Transactions on Power Electronics*, 22(2), 693-697.

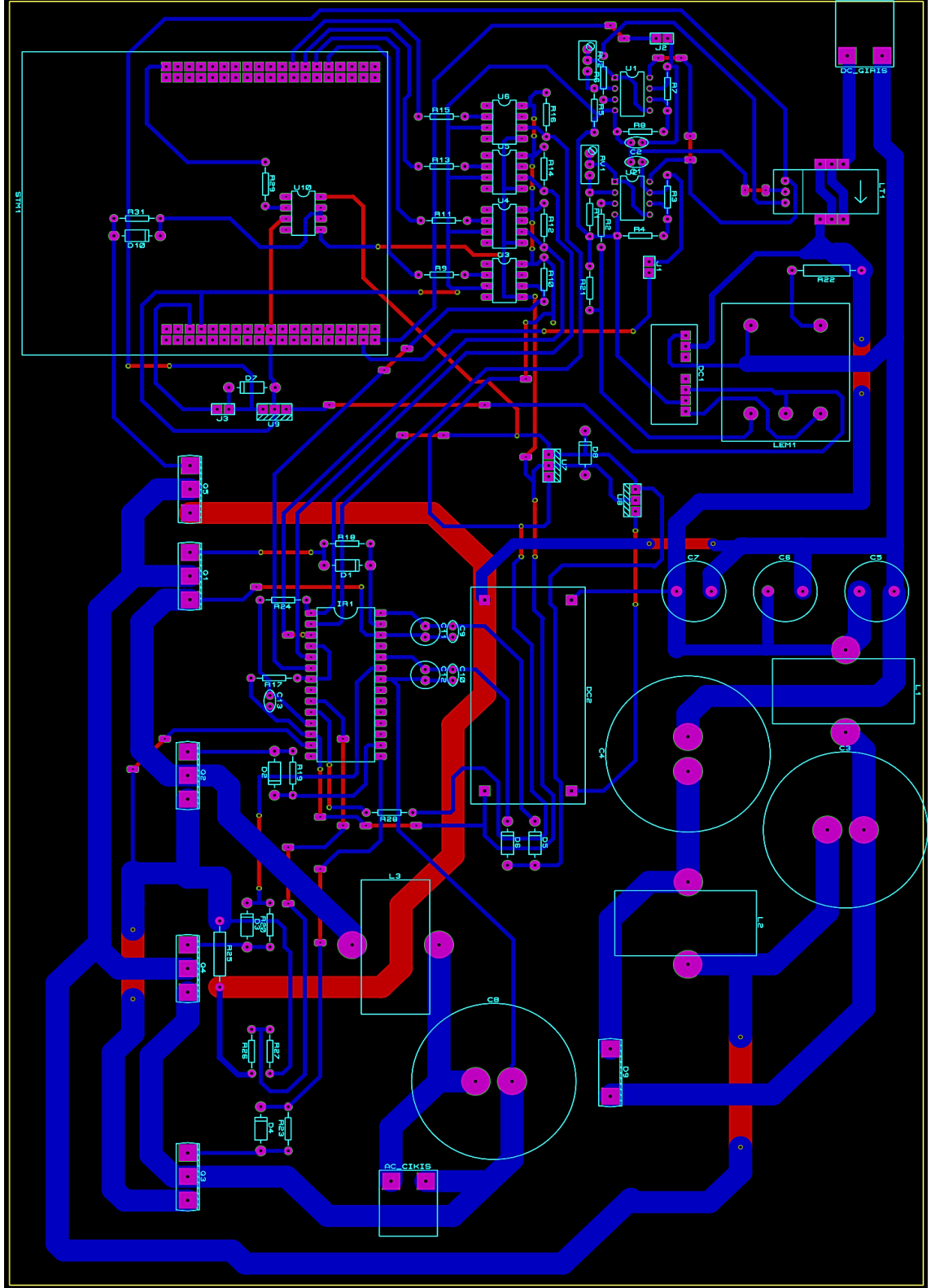
- Guo, Y., Yu, X., Kong, H., ve Yang, F., 2017, Simulation research on improved switched-inductor quasi-Z-source inverter, *In 2017 Chinese Automation Congress (CAC)*, China, 3807-3811.
- Hanif, M., Basu, M., ve Gaughan, K., 2011, Understanding the operation of a Z-source inverter for photovoltaic application with a design example, *IET Power Electronics*, 4(3), 278-287.
- Hassaine, L., OLias, E., Quintero, J., ve Salas, V., 2014, Overview of power inverter topologies and control structures for grid connected photovoltaic systems, *Renewable and Sustainable Energy Reviews*, 30, 796-807.
- Ho, A. V., Chun, T. W., ve Kim, H. G., 2014, Extended boost active-switched-capacitor/switched-inductor quasi-Z-source inverters, *IEEE Transactions on Power Electronics*, 30(10), 5681-5690.
- Ho, A. V., Huynh, A. T., ve Chun, T. W., 2019, Switched-Capacitor Embedded Quasi-Z-Source Inverters with Advanced Boosting Capability, *In 2019 IEEE International Conference on Industrial Technology (ICIT)*, Australia, 1918-1925.
- Huang, Y., Shen, M., Peng, F. Z., ve Wang, J., 2006, Z-Source Inverter for Residential Photovoltaic Systems, *IEEE transactions on power electronics*, 21(6), 1776-1782.
- Ismail, M. A., Kouzou, A., Kennel, R., Abu-Rub, H., ve Orabi, M., 2012, A new switched-inductor quasi-Z-source inverter topology, *In 2012 15th International Power Electronics and Motion Control Conference (EPE/PEMC)*, Serbia, 2-6.
- Jana, J., Saha, H., ve Bhattacharya, K. D., 2017, A review of inverter topologies for single-phase grid-connected photovoltaic Systems, *Renewable and Sustainable Energy Reviews*, 72, 1256-1270.
- Jeevananthan, S., Nandhakumar, R., & Dananjayan, P., 2007, Inverted sine carrier for fundamental fortification in PWM inverters and FPGA based implementations, *Serbian Journal of Electrical Engineering*, 4(2), 171-187.
- Kalair, A., Abas, N., Kalair, A. R., Saleem, Z., ve Khan, N., 2017, Review of harmonic analysis, modeling and mitigation techniques, *Renewable and Sustainable Energy Reviews*, 78, 1152-1187.
- Kerekes, T., Liserre, M., Teodorescu, R., Klumpner, C. ve Sumner, M., 2009, Evaluation of Three-Phase Transformerless Photovoltaic Inverter Topologies, *IEEE Transactions on Power Electronics*, 24(9), 2202–2211.
- Khan, M. N. H., Forouzesh, M., Siwakoti, Y. P., Li, L., Kerekes, T., ve Blaabjerg, F., 2018, A classification of single-phase transformerless inverter topologies for photovoltaic applications, *In 2018 IEEE Region Ten Symposium (Tensymp)*, Australia, 174-179.

- Khan, M. N. H., Forouzes, M., Siwakoti, Y. P., Li, L., Kerekes, T., ve Blaabjerg, F., 2019, Transformerless inverter topologies for single-phase photovoltaic systems: A comparative review, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 8(1), 805-835.
- Kjaer, S. B., Pedersen, J. K., ve Blaabjerg, F., 2002, Power inverter topologies for photovoltaic modules-a review, *IEEE Industry Applications Conference. 37th IAS Annual Meeting*, USA, 782-788.
- Li, T., ve Cheng, Q., 2018, A comparative study of Z-source inverter and enhanced topologies, *CES Transactions on Electrical Machines and Systems*, 2(3), 284-288.
- Li, Y., Anderson, J., Peng, F. Z., ve Liu, D., 2009, Quasi-Z-source inverter for photovoltaic power generation systems, *In 2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, USA, 918-924.
- Liovente, S., Monterde, F., Burdio, J. M., ve Acero, J., 2002, A comparative study of resonant inverter topologies used in induction cookers, *In APEC. Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition*, USA, 1168-1174.
- Loh, P. C., Vilathgamuwa, D. M., Lai, Y. S., Chua, G. T., ve Li, Y., 2004, Pulse-width modulation of Z-source inverters, *In Conference Record of the 2004 IEEE Industry Applications Conference*, USA, 148-155.
- Nguyen, M. K., Lim, Y. C., ve Cho, G. B., 2011, Switched-inductor quasi-Z-source inverter, *IEEE Transactions on Power Electronics*, 26(11), 3183-3191.
- Park, J. H., Kim, H. G., Nho, E. C., Chun, T. W., ve Choi, J., 2009, Grid-connected PV system using a quasi-Z-source inverter, *In 2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, USA, 925-929.
- Peng, F. Z., 2003, Z-Source Inverter, *IEEE Trans. Industry Applications*, 39(2), 504-510.
- Peng, F. Z., Yuan, X., Fang, X., ve Qian, Z., 2003, Z-source inverter for adjustable speed drives, *IEEE power electronics letters*, 1(2), 33-35.
- Peng, F. Z., Shen, M., ve Qian, Z., 2005, Maximum boost control of the Z-source inverter, *IEEE Transactions on power electronics*, 20(4), 833-838.
- Peng, F. Z., Joseph, A., Wang, J., Shen, M., Chen, L., Pan, Z., ve Huang, Y., 2005, Z-source inverter for motor drives, *IEEE transactions on power electronics*, 20(4), 857-863.
- Peng, F. Z., Shen, M., ve Holland, K., 2007, Application of Z-source inverter for traction drive of fuel cell—Battery hybrid electric vehicles, *IEEE Transactions on Power Electronics*, 22(3), 1054-1061.

- Qiang, L., Yejun, Y., Wei, W., Yong, S., ve Haifeng, L., 2019, An Improved Quasi-z Source Inverter for Optical Grid-Connected Systems, *In 2019 14th IEEE Conference on Industrial Electronics and Applications (ICIEA)*, China, 1022-1027.
- Rashid, M. H., 2001, Power Electronics Handbook, *Academic Press*, USA, 225-267.
- Rashid, M.H., 2009, Power Electronics Handbook Devices, Circuits, and Applications, *Elsevier*, 353-405.
- Rekha, Y., Christopher, I. W., ve Jamuna, V., 2017, Quasi-ZSI topology for renewable energy system: A review. *In 2017 International Conference on Power and Embedded Drive Control (ICPEDC)*, India 333-337.
- Shen, M., Wang, J., Joseph, A., Peng, F. Z., Tolbert, L. M., ve Adams, D. J., 2004, Maximum constant boost control of the Z-source inverter, *In Conference Record of the 2004 IEEE Industry Applications Conference*, USA, 142-147.
- Shen, M., Joseph, A., Wang, J., Peng, F. Z., ve Adams, D. J., 2007, Comparison of traditional inverters and Z-source inverter for fuel cell vehicles, *IEEE Transactions on Power Electronics*, 22(4), 1453-1463.
- Shuai, D. ve Qianfan, Z., 2020, Analysis and Control of Current Ripples of Z-Source Inverters, *IEEE Access*, 8, 41220-41228.
- Stepenko, S., Husev, O., Vinnikov, D., Fesenko, A., ve Matiushkin, O., 2020, Feasibility Study of Interleaving Approach for Quasi-Z-Source Inverter, *Electronics*, 9(2), 277.
- Tang, Y., Xie, S., Zhang, C., ve Xu, Z., 2009, Improved Z-source inverter with reduced Z-source capacitor voltage stress and soft-start capability, *IEEE Transactions on Power Electronics*, 24(2), 409-415.
- Yuan, J., Yang, Y., ve Blaabjerg, F., 2020, A Switched Quasi-Z-Source Inverter with Continuous Input Currents, *Energies*, 13(6), 1390.
- Zeb, K., Uddin, W., Khan, M. A., Ali, Z., Ali, M. U., Christofides, N., ve Kim, H. J., 2018, A comprehensive review on inverter topologies and control strategies for grid connected photovoltaic system, *Renewable and Sustainable Energy Reviews*, 94, 1120-1141.
- Zhu, M., Yu, K., ve Luo, F. L., 2010, Switched inductor Z-source inverter, *IEEE Transactions on Power Electronics*, 25(8), 2150-2158.

EKLER

EK-1 Tek Fazlı QZSI Baskı Devre Şeması



EK-2 IXKH20N60C5 MOSFET'in Temel Çalışma Parametreleri


IXKH 20N60C5
IXKP 20N60C5

MOSFET				
Symbol	Conditions	Maximum Ratings		
V_{DSS}	$T_{VJ} = 25^{\circ}\text{C}$	600	V	
V_{GS}		± 20	V	
I_{D25}	$T_C = 25^{\circ}\text{C}$	20	A	
I_{D90}	$T_C = 90^{\circ}\text{C}$	13	A	
E_{AS}	single pulse repetitive } $I_D = 6.6 \text{ A}; T_C = 25^{\circ}\text{C}$	435	mJ	
E_{AR}		0.66	mJ	
dV/dt	MOSFET dV/dt ruggedness $V_{DS} = 0 \dots 480 \text{ V}$	50	V/ns	

Symbol	Conditions	Characteristic Values			
		(T _{VJ} = 25°C, unless otherwise specified)			
		min.	typ.	max.	
$R_{DS(on)}$	$V_{GS} = 10 \text{ V}; I_D = 10 \text{ A}$		180	200	mΩ
$V_{GS(th)}$	$V_{DS} = V_{GS}; I_D = 1.1 \text{ mA}$	2.5	3	3.5	V
I_{DSS}	$V_{DS} = 600 \text{ V}; V_{GS} = 0 \text{ V}$	$T_{VJ} = 25^{\circ}\text{C}$ $T_{VJ} = 125^{\circ}\text{C}$		1	μA
			10		μA
I_{GSS}	$V_{GS} = \pm 20 \text{ V}; V_{DS} = 0 \text{ V}$			100	nA
C_{iss}	} $V_{GS} = 0 \text{ V}; V_{DS} = 100 \text{ V}$ $f = 1 \text{ MHz}$		1520		pF
C_{oss}			72		pF
Q_g	} $V_{GS} = 0 \text{ to } 10 \text{ V}; V_{DS} = 400 \text{ V}; I_D = 10 \text{ A}$		32	45	nC
Q_{gs}			8		nC
Q_{gd}			11		nC
$t_{d(on)}$	} $V_{GS} = 10 \text{ V}; V_{DS} = 400 \text{ V}$ $I_D = 10 \text{ A}; R_G = 3.3 \Omega$		10		ns
t_r			5		ns
$t_{d(off)}$			50		ns
t_f			5		ns
R_{thJC}				0.60	K/W