İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

CMOS OTA TABANLI ENDÜKTANS, DİRENÇ BENZETİMİ DEVRELERİ VE UYGULAMALARI

YÜKSEK LİSANS TEZİ

Cankurt KUL

Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Elektronik Mühendisliği Programı

Tez Danışmanı: Prof. Dr. Hakan KUNTMAN

OCAK 2015

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

CMOS OTA TABANLI ENDÜKTANS, DİRENÇ BENZETİMİ DEVRELERİ VE UYGULAMALARI

YÜKSEK LİSANS TEZİ

Cankurt KUL
(504081234)

Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Elektronik Mühendisliği Programı

Tez Danışmanı: Prof. Dr. Hakan KUNTMAN

OCAK 2015

İTÜ, Fen Bilimleri Enstitüsü'nün 504081234 numaralı Yüksek Lisans Öğrencisi Cankurt KUL, ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı **"CMOS OTA TABANLI ENDÜKTANS, DİRENÇ BENZETİMİ DEVRELERİ VE UYGULAMALARI "** başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı :	**Prof. Dr. Hakan KUNTMAN** İstanbul Teknik Üniversitesi	.....
Jüri Üyeleri :	**Prof.Dr. Sadri ÖZCAN** İstanbul Teknik Üniversitesi	.....
	Doç. Dr. Fırat KAÇAR İstanbul Üniversitesi	.....

Teslim Tarihi : **11 Aralık 2014**
Savunma Tarihi : **14 Ocak 2015**

Aileme,

ÖNSÖZ

Bitirme çalışması süresince beni yönlendiren, bana sıkça vakit ayıran ve değerli katkılarıyla destek olan Prof. Dr. Hakan Kuntman hocama, manevi desteğiyle her zaman yanımda olan aileme teşekkür ederim.

Ocak 2015 Cankurt KUL

İÇİNDEKİLER

Sayfa

ÖNSÖZ ..... **vii**
İÇİNDEKİLER ..... **ix**
KISALTMALAR ..... **xi**
ÇİZELGE LİSTESİ ..... **xiii**
ŞEKİL LİSTESİ ..... **xv**
ÖZET ..... **xxi**
SUMMARY ..... **xxiii**
1. GİRİŞ **1**
1.1 Tezin Amacı 2
1.2 Literatür Araştırması 2
1.3 Tezin Kapsamı 3
2. CMOS OTA YAPILARI **5**
2.1 CMOS Klasik Arbel Goldminz Yapısı 7
2.1.1 CMOS klasik Arbel Goldminz devresinin ana karakteristikleri 8
2.2 CMOS Değiştirilmiş Arbel Goldminz Yapısı 17
2.2.1 CMOS değiştirilmiş Arbel Goldminz devresinin ana karakteristikleri 19
2.3 CMOS DO-OTA-1 Yapısı 28
2.3.1 CMOS DO-OTA-1 devresinin ana karakteristikleri 29
2.4 CMOS DO-OTA-2 Yapısı 37
2.4.1 CMOS DO-OTA-2 devresinin ana karakteristikleri 38
3. DİRENÇ BENZETİMLERİ **48**
3.1 CMOS Topraklanmış Direnç Simülatör Devreleri 48
3.1.1 CMOS klasik Arbel Goldminz topraklanmış direnç karakteristikleri 48
3.1.2 CMOS klasik Arbel Goldminz topraklanmış direnç benzetim devreleri 51
3.1.3 CMOS değiştirilmiş Arbel Goldminz topraklanmış direnç karakteristikleri 52
3.1.4 CMOS değiştirilmiş Arbel Goldminz topraklanmış direnç benzetim devreleri 55
3.1.5 CMOS DO-OTA-1 topraklanmış direnç karakteristikleri 56
3.1.6 CMOS DO-OTA-1 topraklanmış direnç benzetim devreleri 59
3.1.7 CMOS DO-OTA-2 topraklanmış direnç karakteristikleri 60
3.1.8 CMOS DO-OTA-2 topraklanmış direnç benzetim devreleri 63
3.2 CMOS Yüzen Direnç Simülatör Devreleri 65
3.2.1 CMOS klasik Arbel Goldminz yüzen direnç karakteristikleri 65
3.2.2 CMOS klasik Arbel Goldminz yüzen direnç benzetim devreleri 68
3.2.3 CMOS değiştirilmiş Arbel Goldminz yüzen direnç karakteristikleri 69
3.2.4 CMOS değiştirilmiş Arbel Goldminz yüzen direnç benzetim devreleri 72
3.2.5 CMOS DO-OTA-1 yüzen direnç karakteristikleri 73
3.2.6 CMOS DO-OTA-1 yüzen direnç benzetim devreleri 76

3.2.7 CMOS DO-OTA-2 yüzen direnç karakteristikleri 77
3.2.8 CMOS DO-OTA-2 yüzen direnç benzetim devreleri 80
4. ENDÜKTANS BENZETİMLERİ 83
4.1 CMOS Klasik Arbel Goldminz Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri 83
4.1.1 CMOS klasik Arbel Goldminz endüktans benzetim devreleri 84
4.2 CMOS Değiştirilmiş Arbel Goldminz Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri 86
4.2.1 CMOS değiştirilmiş Arbel Goldminz endüktans benzetim devreleri 87
4.3 CMOS DO-OTA-1 Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri 87
4.3.1 CMOS DO-OTA-1 endüktans benzetim devreleri 88
4.4 CMOS DO-OTA-2 Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri 89
4.4.1 CMOS DO-OTA-2 endüktans benzetim devreleri 90
5. BENZETİM DEVRE TOPOLOJİLERİ 91
5.1 Seri R-L Devreleri 91
5.2 Seri Rezonans Devreleri 95
5.2.1 CMOS klasik Arbel Goldminz yapısı ile seri rezonans devresi 96
5.2.2 CMOS değiştirilmiş Arbel Goldminz yapısı ile seri rezonans devresi 97
5.2.3 CMOS DO-OTA-1 yapısı ile seri rezonans devresi 98
5.2.4 CMOS DO-OTA-2 yapısı ile seri rezonans devresi 100
6. SÜZGEÇ UYGULAMASI 101
6.1 CMOS Klasik Arbel Goldminz Yapısı ile Eliptik Süzgeç Tasarımı 102
6.2 CMOS Değiştirilmiş Arbel Goldminz Yapısı ile Eliptik Süzgeç Tasarımı 105
6.3 CMOS DO-OTA-1 Yapısı ile Eliptik Süzgeç Tasarımı 108
6.4 CMOS DO-OTA-2 Yapısı ile Eliptik Süzgeç Tasarımı 111
7. SONUÇ VE ÖNERİLER 115
7.1 Sonuçlar 115
7.2 Karşılaştırmalar 116
KAYNAKLAR 119
EKLER 123
ÖZGEÇMİŞ 127

KISALTMALAR

BG **:** Bant Genişliği
CCII **:** İkinci Nesil Akım Taşıyıcı
CCIII **:** Üçüncü Nesil Akım Taşıyıcı
CCCII **:** İkinci Nesil Kontrollü Akım Taşıyıcı
CDTA **:** Akım Farkı Alan Geçiş İletkenliği Kuvvetlendiricisi
CFOA **:** Akım Geribeslemeli İşlemsel Kuvvetlendiricisi
CMOS **:** Tamamlayıcı Metal Oksit Yarı İletken
DDCC **:** Diferansiyel Fark Akım Taşıyıcı
DVCC **:** Diferansiyel Gerilim Akım Taşıyıcı
DO-OTA **:** Çift Çıkışlı Geçiş İletkenliği Kuvvetlendiricisi
DO-CCII **:** Çift Çıkışlı İkinci Nesil Akım Taşıyıcı
DXCCII **:** İkili X Uçlu İkinci Nesil Akım Taşıyıcı
FTFN **:** Dört Uçlu Yüzen Nulör
MOS **:** Metal Oksit Yarı İletken
OTA **:** Geçiş İletkenliği Kuvvetlendiricisi
RMSE **:** Ortalama Hata Kareleri Toplamının Kare Kökü
THD **:** Toplam Harmonik Distorsiyonu
Q **:** Kalite Faktörü

ÇİZELGE LİSTESİ

Sayfa

Çizelge 2.1 : Klasik Arbel Goldminz yapısının CMOS boyutları 8
Çizelge 2.2 : Değiştirilmiş Arbel Goldminz yapısının CMOS boyutları..... 19
Çizelge 2.3 : DO-OTA-1 yapısının CMOS boyutları... 28
Çizelge 2.4 : DO-OTA-2 yapısının CMOS boyutları... 37
Çizelge 3.1 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim..... tablosu.....50
Çizelge 3.2 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim..... tablosu.....54
Çizelge 3.3 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim..... tablosu.....57
Çizelge 3.4 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim..... tablosu.....62
Çizelge 3.5 : Topraklanmış direnç simülatörlerinin karşılaştırmalı hata analizi.....64
Çizelge 3.6 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.....67
Çizelge 3.7 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.....71
Çizelge 3.8 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.....75
Çizelge 3.9 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.....79
Çizelge 3.10 : Yüzen direnç simülatörlerinin karşılaştırmalı hata analizi.....81
Çizelge 5.1 : Devrelerde kullanılan direnç, endüktans ve kapasite değerleri.....92
Çizelge 6.1 : Eliptik süzgeç transfer fonksiyonu katsayıları..... 101
Çizelge 6.2 : CMOS klasik Arbel Goldminz süzgeç yapısının THD değerleri.....104
Çizelge 6.3 : CMOS değiştirilmiş Arbel Goldminz süzgeç yapısının THD..... değerleri.....107
Çizelge 6.4 : CMOS DO-OTA-1 süzgeç yapısının THD değerleri.....110
Çizelge 6.5 : CMOS DO-OTA-2 süzgeç yapısının THD değerleri.....113
Çizelge 7.1 : Karşılaştırmalı performans analizi.....117

ŞEKİL LİSTESİ

Sayfa

Şekil 2.1 : İdeal OTA elemanı 5
Şekil 2.2 : İdeal DO-OTA elemanı 5
Şekil 2.3 : İdeal DO-OTA eşdeğer devresi 5
Şekil 2.4 : DO-OTA yapısı... 6
Şekil 2.5 : Klasik Arbel Goldminz yapısının şematik gösterimi 7
Şekil 2.6 : Tasarlanan Klasik Arbel Goldminz yapısı 8
Şekil 2.7 : DC akım geçiş karakteristiği için kurulan devre 9
Şekil 2.8 : DC akım geçiş karakteristiği 9
Şekil 2.9 : DC gerilim geçiş karakteristiği için kurulan devre 10
Şekil 2.10 : DC gerilim geçiş karakteristiği..... 10
Şekil 2.11 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre.....11
Şekil 2.12 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi 11
Şekil 2.13 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre..... 12
Şekil 2.14 : Z_{ID+} giriş empedansının frekansla değişimi..... 12
Şekil 2.15 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre..... 13
Şekil 2.16 : Z_{ID-} giriş empedansının frekansla değişimi..... 13
Şekil 2.17 : Z_{O+} giriş empedansının frekansla değişimi için kurulan devre..... 14
Şekil 2.18 : Z_{O+} giriş empedansının frekansla değişimi..... 15
Şekil 2.19 : Z_{O-} giriş empedansının frekansla değişimi için kurulan devre..... 15
Şekil 2.20 : Z_{O-} giriş empedansının frekansla değişimi..... 16
Şekil 2.21 : Çıkış akımlarının frekansla değişimi için kurulan devre 16
Şekil 2.22 : Çıkış akımlarının frekansla değişimi..... 17
Şekil 2.23 : Değiştirilmiş Arbel Goldminz yapısının şematik gösterimi..... 18
Şekil 2.24 : Tasarlanan değiştirilmiş Arbel Goldminz yapısı…..... 19
Şekil 2.25 : DC akım geçiş karakteristiği için kurulan devre 20
Şekil 2.26 : DC akım geçiş karakteristiği 20
Şekil 2.27 : DC gerilim geçiş karakteristiği için kurulan devre 21
Şekil 2.28 : DC gerilim geçiş karakteristiği..... 21
Şekil 2.29 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre 22
Şekil 2.30 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi 22
Şekil 2.31 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre..... 23
Şekil 2.32 : Z_{ID+} giriş empedansının frekansla değişimi..... 23
Şekil 2.33 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre..... 24
Şekil 2.34 : Z_{ID-} giriş empedansının frekansla değişimi..... 24
Şekil 2.35 : Z_{O+} giriş empedansının frekansla değişimi için kurulan devre..... 25
Şekil 2.36 : Z_{O+} giriş empedansının frekansla değişimi..... 25
Şekil 2.37 : Z_{O-} giriş empedansının frekansla değişimi için kurulan devre..... 26
Şekil 2.38 : Z_{O-} giriş empedansının frekansla değişimi..... 26
Şekil 2.39 : Çıkış akımlarının frekansla değişimi için kurulan devre 27
Şekil 2.40 : Çıkış akımlarının frekansla değişimi..... 27

Şekil 2.41 : Tasarlanan DO-OTA-1 yapısı… 28
Şekil 2.42 : DC akım geçiş karakteristiği için kurulan devre 29
Şekil 2.43 : DC akım geçiş karakteristiği 29
Şekil 2.44 : DC gerilim geçiş karakteristiği için kurulan devre..... 30
Şekil 2.45 : DC gerilim geçiş karakteristiği..... 30
Şekil 2.46 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre 31
Şekil 2.47 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi. 31
Şekil 2.48 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre..... 32
Şekil 2.49 : Z_{ID+} giriş empedansının frekansla değişimi..... 32
Şekil 2.50 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre..... 33
Şekil 2.51 : Z_{ID-} giriş empedansının frekansla değişimi..... 33
Şekil 2.52 : Z_{O+} giriş empedansının frekansla değişimi için kurulan devre..... 34
Şekil 2.53 : Z_{O+} giriş empedansının frekansla değişimi..... 34
Şekil 2.54 : Z_{O-} giriş empedansının frekansla değişimi için kurulan devre..... 35
Şekil 2.55 : Z_{O-} giriş empedansının frekansla değişimi..... 35
Şekil 2.56 : Çıkış akımlarının frekansla değişimi için kurulan devre..... 36
Şekil 2.57 : Çıkış akımlarının frekansla değişimi..... 36
Şekil 2.58 : Tasarlanan DO-OTA-2 yapısı… 37
Şekil 2.59 : DC akım geçiş karakteristiği için kurulan devre 38
Şekil 2.60 : DC akım geçiş karakteristiği 38
Şekil 2.61 : DC gerilim geçiş karakteristiği için kurulan devre..... 39
Şekil 2.62 : DC gerilim geçiş karakteristiği..... 39
Şekil 2.63 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre 40
Şekil 2.64 : g_{m1} eğiminin frekansla değişimi..... 40
Şekil 2.65 : g_{m2} eğiminin frekansla değişimi..... 41
Şekil 2.66 : g_{m1} eğiminin frekansla değişimi..... 41
Şekil 2.67 : g_{m2} eğiminin frekansla değişimi..... 42
Şekil 2.68 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre..... 42
Şekil 2.69 : Z_{ID+} giriş empedansının frekansla değişimi..... 43
Şekil 2.70 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre..... 43
Şekil 2.71 : Z_{ID-} giriş empedansının frekansla değişimi..... 44
Şekil 2.72 : Z_{O+} giriş empedansının frekansla değişimi için kurulan devre..... 44
Şekil 2.73 : Z_{O+} giriş empedansının frekansla değişimi..... 45
Şekil 2.74 : Z_{O-} giriş empedansının frekansla değişimi için kurulan devre..... 45
Şekil 2.75 : Z_{O-} giriş empedansının frekansla değişimi..... 46
Şekil 2.76 : Çıkış akımlarının frekansla değişimi için kurulan devre..... 46
Şekil 2.77 : Çıkış akımlarının frekansla değişimi..... 47
Şekil 2.78 : Simetrik CMOS DO-OTA devresi kutuplama akımı belirleme yapısı .. 47
Şekil 3.1 : Topraklanmış direnç simülatörü..... 48
Şekil 3.2 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı. 48
Şekil 3.3 : Tasarlanan direnç simülatörünün I-V karakteristikleri..... 49
Şekil 3.4 : Klasik Arbel Goldminz RMSE analizi. 49
Şekil 3.5 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 50
Şekil 3.6 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 50
Şekil 3.7 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi..... 51
Şekil 3.8 : İdeal seri R-L devresi 51
Şekil 3.9 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.... 52
Şekil 3.10 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı. 52

Şekil 3.11 : Tasarlanan direnç simülatörünün I-V karakteristikleri 53
Şekil 3.12 : Değiştirilmiş Arbel Goldminz RMSE analizi. 53
Şekil 3.13 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 54
Şekil 3.14 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 54
Şekil 3.15 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi.....55
Şekil 3.16 : İdeal seri R-L devresi 55
Şekil 3.17 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.. 56
Şekil 3.18 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı... 56
Şekil 3.19 : Tasarlanan direnç simülatörünün I-V karakteristikleri 57
Şekil 3.20 : DO-OTA-1 RMSE analizi. 57
Şekil 3.21 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 58
Şekil 3.22 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 58
Şekil 3.23 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi..... 59
Şekil 3.24 : İdeal seri R-L devresi 59
Şekil 3.25 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.. 60
Şekil 3.26 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.. 60
Şekil 3.27 : Tasarlanan direnç simülatörünün I-V karakteristikleri 61
Şekil 3.28 : DO-OTA-2 RMSE analizi. 61
Şekil 3.29 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 62
Şekil 3.30 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 62
Şekil 3.31 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi..... 63
Şekil 3.32 : İdeal seri R-L devresi 63
Şekil 3.33 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.. 64
Şekil 3.34 : Yüzen pozitif direnç simülatörü 65
Şekil 3.35 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.. 65
Şekil 3.36 : Tasarlanan direnç simülatörünün I-V karakteristikleri 66
Şekil 3.37 : Klasik Arbel Goldminz RMSE analizi. 66
Şekil 3.38 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 67
Şekil 3.39 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 67
Şekil 3.40 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi..... 68
Şekil 3.41 : İdeal seri rezonans devresi 68
Şekil 3.42 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.. 69
Şekil 3.43 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.. 69
Şekil 3.44 : Tasarlanan direnç simülatörünün I-V karakteristikleri 70
Şekil 3.45 : Değiştirilmiş Arbel Goldminz RMSE analizi. 70
Şekil 3.46 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 71
Şekil 3.47 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 71
Şekil 3.48 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi..... 72
Şekil 3.49 : İdeal seri rezonans devresi 72
Şekil 3.50 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.. 73

Şekil 3.51 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı... 73
Şekil 3.52 : Tasarlanan direnç simülatörünün I-V karakteristikleri..... 74
Şekil 3.53 : DO-OTA-1 RMSE analizi. 74
Şekil 3.54 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 75
Şekil 3.55 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 75
Şekil 3.56 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi... 76
Şekil 3.57 : İdeal seri rezonans devresi..... 76
Şekil 3.58 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.. 77
Şekil 3.59 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.. 77
Şekil 3.60 : Tasarlanan direnç simülatörünün I-V karakteristikleri..... 78
Şekil 3.61 : DO-OTA-2 RMSE analizi. 78
Şekil 3.62 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı. 79
Şekil 3.63 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi 79
Şekil 3.64 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi... 80
Şekil 3.65 : İdeal seri rezonans devresi..... 80
Şekil 3.66 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.. 81
Şekil 4.1 : Yüzen endüktans simülatör. 83
Şekil 4.2 : Endüktans simülatörünün karakteristiği için kurulan yapı. 83
Şekil 4.3 : İdeal endüktans karakteristiği için kurulan yapı. 84
Şekil 4.4 : Simülatör ve ideal endüktansın karakteristiklerinin karşılaştırılması..... 84
Şekil 4.5 : Endüktans simülatörlü seri rezonans devresi. 85
Şekil 4.6 : İdeal seri rezonans devresi..... 85
Şekil 4.7 : Simülatör ve ideal endüktans devresinin I_L akımlarının karşılaştırılması.. 85
Şekil 4.8 : Endüktans simülatörünün karakteristiği için kurulan yapı. 86
Şekil 4.9 : Simülatör ve ideal endüktansın karakteristiklerinin karşılaştırılması..... . 86
Şekil 4.10 : Endüktans simülatörlü seri rezonans devresi. 87
Şekil 4.11 : Simülatör ve ideal endüktans devrelerinin I_L akımlarının karşılaştırılması 87
Şekil 4.12 : Endüktans simülatörünün karakteristiği için kurulan yapı. 88
Şekil 4.13 : Simülatör ve ideal endüktansın karakteristiklerinin karşılaştırılması..... 88
Şekil 4.14 : Endüktans simülatörlü seri rezonans devresi. 88
Şekil 4.15 : Simülatör ve ideal endüktans devresinin I_L akımlarının karşılaştırılması 89
Şekil 4.16 : Endüktans simülatörünün karakteristiği için kurulan yapı. 89
Şekil 4.17 : Simülatör ve ideal endüktansın karakteristiklerinin karşılaştırılması..... 90
Şekil 4.18 : Endüktans simülatörlü seri rezonans devresi. 90
Şekil 4.19 : Simülatör ve ideal endüktans devresinin I_L akımlarının karşılaştırılması 90
Şekil 5.1 : Önerilen seri R-L devre topolojisi. 91
Şekil 5.2 : Seri R-L devre topolojisi. 91
Şekil 5.3 : İdeal seri R-L eşdeğer devresi. 92
Şekil 5.4 : Klasik Arbel Goldminz ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması 93
Şekil 5.5 : Değiştirilmiş Arbel Goldminz ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması 93

Şekil 5.6 : Klasik Arbel Goldminz ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması 94
Şekil 5.7 : Klasik Arbel Goldminz ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması 94
Şekil 5.8 : Eşdeğer seri rezonans devresi..... 95
Şekil 5.9 : Önerilen seri rezonans devresi. 95
Şekil 5.10 : İdeal seri rezonans eşdeğer devresi. 95
Şekil 5.11 : Klasik Arbel Goldminz yapısı ile tasarlanan seri rezonans test devresi.. 97
Şekil 5.12 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırılması (Vin/Iin)..... 97
Şekil 5.13 : Değiştirilmiş Arbel Goldminz yapısı ile tasarlanan seri rezonans test devresi. 98
Şekil 5.14 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırılması (Vin/Iin)..... 98
Şekil 5.15 : DO-OTA-1 yapısı ile tasarlanan seri rezonans test devresi. 99
Şekil 5.16 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırılması (Vin/Iin)..... 99
Şekil 5.17 : DO-OTA-2 yapısı ile tasarlanan seri rezonans test devresi. 100
Şekil 5.18 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırılması (Vin/Iin)..... 100
Şekil 6.1 : İdeal 7.dereceden eliptik süzgeç yapısı. 102
Şekil 6.2 : 7.dereceden eliptik alçak geçiren süzgeç (simülatör)..... 103
Şekil 6.3 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör).... 103
Şekil 6.4 : Klasik Arbel Goldminz THD grafiği..... 105
Şekil 6.5 : 7.dereceden eliptik alçak geçiren süzgeç (simülatör)..... 106
Şekil 6.6 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör).... 106
Şekil 6.7 : Değiştirilmiş Arbel Goldminz THD grafiği 108
Şekil 6.8 : 7.dereceden eliptik alçak geçiren süzgeç (simülatör)..... 109
Şekil 6.9 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör).... 109
Şekil 6.10 : DO-OTA-1 THD grafiği 111
Şekil 6.11 : 7.dereceden eliptik alçak geçiren süzgeç (simülatör)..... 112
Şekil 6.12 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör)...112
Şekil 6.13 : DO-OTA-2 THD grafiği 114
Şekil B.1 : MOS transistörün kanal boyları..... 125

CMOS OTA TABANLI ENDÜKTANS, DİRENÇ BENZETİMİ DEVRELERİ VE UYGULAMALARI

ÖZET

Bu çalışma kapsamında, farklı DO-OTA elemanlarını analog devrelerde kullanarak endüktans ve direnç benzetimi sağlayıp, bu benzetimler sonucu elde edilen endüktans ve direnç simülatörleri ile farklı uygulamalar oluşturulması amaçlanmıştır.

Bu tezin amacı akım modlu ayarlanabilir bloklar tasarlayarak haberleşme dalında öneriler getirmektir. Son yıllarda, aktif süzgeç, osilatör gibi analog devre bloklarının gerçekleştirilmesinde akım modlu devreler geleneksel gerilim modlu devrelerin yerini almaya başlamıştır. Akım modlu devreler daha az güç tüketimine sahip olmaları, daha düşük besleme geriliminde çalışabilmeleri, daha geniş band genişliğine sahip olmaları, frekans cevaplarının ve hızlarının daha iyi olmasından dolayı tercih edilmişlerdir. Bu amaçla farklı aktif elemanlarla farklı yapılar oluşturulmuş, bunların başarımı ORCAD programının araçlarıyla incelenmiş, elde edilen sonuçlar kıyaslanarak birbirlerine göre üstünlükleri ve zayıflıkları ortaya konmuştur.

Aktif elemanlarla gerçekleştirilmiş endüktans benzetimi devreleri üzerine birçok araştırma yapılmıştır. Benzetim devreleri ile CMOS teknolojisinde kullanılan pasif endüktans elemanının bazı dezavantajları giderilmeye çalışılmaktadır. CMOS teknolojisi ile üretilen pasif endüktans elemanı elektromanyetik etkileşime sahiptir ve bu nedenle gürültü meydana gelmektedir. Bir başka dezavantajı da fazla alan gerektirmesidir. Aktif elemanlarla bu gibi sorunlar giderilmeye çalışılırken, CMOS teknolojisi ile gerçekleştirilen benzetim devrelerinin yine de önemli kısıtları bulunmaktadır. Sınırlı band genişliği, gürültü performansı ve üretimden gelen rastgele dengesizlikler bahsedilen kısıtlardandır.

Yapılan araştırmalarda klasik DO-OTA, klasik Arbel Goldminz, değiştirilmiş Arbel Goldminz yapıları incelenmiştir ve bu yapılar CMOS TSMC 0.18µ teknolojisi ile gerçeklenmek üzere ele alınmıştır.

Bu düşünce ve literatür araştırma sonuçlarından sonra, ele alınan farklı DO-OTA yapılarının farklı kutuplama akımlarına göre akım geçiş karakteristikleri, gerilim geçiş karakteristikleri, eğimleri (g_m), giriş empedans karakteristikleri, çıkış empedans karakteristikleri ve çıkış akım karakteristikleri detaylı incelenmiştir. İncelenen DO-OTA yapıları ile direnç simülatörleri, endüktans simülatörleri ve seri rezonans devreleri SPICE benzetim programı yardımıyla kurulmuş ve test edilmiştir. Daha sonra Serdar Menekay ve diğerleri tarafından önerilen benzetim devre topolojileri ele alınmıştır. Ele alınan topolojiler bu çalışmada elde edilen endüktans ve direnç simülatör yapıları kullanılarak gerçeklenmiştir.

Bir sonraki aşamada, çalışma kapsamında elde edilen yapılar, A.Uygur ve H.Kuntman tarafından CMOS akım farkı alan geçiş iletkenliği kuvvetlendiricisi (CDTA) kullanılarak oluşturulan yedinci dereceden eliptik video süzgecine

uygulanmıştır ve benzetim sonuçları incelenmiştir. Bu süzgeç dört farklı DO-OTA yapısı ile elde edilen direnç ve endüktans simülatör yapıları kullanılarak gerçeklenmiştir. Farklı DO-OTA yapıları kullanılarak SPICE programı yardımıyla kurulan süzgeç yapısı idealleri ile birlikte karşılaştırılmıştır.

CMOS OTA BASED INDUCTANCE, RESISTANCE SIMULATOR CIRCUITS AND THEIR APPLICATIONS

SUMMARY

In this study, employing different dual output operational transconductance amplifier structures (DO-OTA) as analog circuit building blocks, inductance and resistance simulation circuits are constructed and investigated. The circuits investigated in the frame of this thesis are intended to realize different applications employing these inductance and resistance simulators.

The study reviews mainly circuits containing floating inductance simulators employing operational transconductance amplifiers (OTAs). The simulated inductance values can be controlled by adjusting the bias current of the OTA. The circuit performances are depicted through SPICE simulations, they show good agreement with theoretical results. Some applications as resonant circuit and inductance cancellation circuit are included to confirm the usability of proposed circuits.

Current mode designs are owing the possibility to operate at higher frequencies compared to the voltage mode circuits employing op-amps. The current mode analogue circuits employing active elements such as operational transconductance amplifiers (OTAs), second generation current conveyor (CCII), dual output operational transconductance amplifiers (DO-OTAs), dual output second generation current conveyor (DO-CCIIs), four-terminal floating nullors (FTFNs), play an important role in the IC design, since these active elements exhibit greater linearity and wider bandwidth and wider dynamic range over the voltage mode counterparts.

The resistance simulators can be implemented as floating and grounded resistors but the floating resistor is more convenient to use than the grounded resistor. The positive resistance simulator is required in the instrumentation systems, programmable amplifiers, filters, oscillators and etc. while the negative resistance simulator is very useful in various applications such as impedance matching, instrumentation system, cancelling resistance circuit, improving the quality factor of resonant circuit. In general, the resistance simulator is realized instead of the passive resistor to achieve low power consumption, it is easy to fabricate and can be electronically controlled so it is very suitable to use in the automatic control systems. The resistance simulators realized with CMOS technologies have been proposed in several works in the literature, unfortunately their supply voltages are quite high and they are only able to operate at low frequencies.

In this study, classical DO-OTA, classical Arbel Goldminz and modified Arbel Goldminz circuits are examined and these structures are considered to be implemented with CMOS TSMC 0.18μ technology.

Actively simulated grounded inductors find applications ranging from filter to oscillator design for cancellation of parasitic inductances. Many design possibilities are presented in the literature employing operational amplifiers, current conveyors, OTAs etc. as active elements. The actively simulated inductors can be classified due to the type or the number of active and passive elements employed. Further comparison can be made whether they realize lossy or lossless types.

As mentioned earlier, operational amplifiers are important building blocks for analog circuit design. Unfortunately, their limited performance such as bandwidth, slew-rate etc. leads the analog designer to search other possibilites and other building blocks. As a result, new current-mode active building blocks such as operational transconductance amplifiers (OTA), second generation current conveyors (CCII), current-feedback op-amps (CFOA), four terminal floating nullors (FTFN), differential voltage current conveyor (DVCC), differential difference current conveyor (DDCC), third-generation current conveyor (CCIII), dual X current conveyors (DXCCII), current controlled current conveyors (CCCII) etc. received considerable attention due to their larger dynamic range and wider bandwidth. Employing these new active elements for analog design and using CMOS technology for implementation the circuit designers obtained new possibilites to solve their problems.

In this study, four CMOS realizations for the dual output operational transconductance amplifiers (DO-OTA) are given, DO-OTA is a very suitable active building blocks for current mode signal processing. Current differencing stage of the OTA element is realized using a differential current controlled current source and in the output stage, floating current sources are used to convert intermediate voltage of terminal to output currents. Due to the compactness of the circuit, it is capable of high-frequency operation and suitable for video signal processing applications. The DO-OTA element is used in a current mode anti aliasing seventh order video filter, so the resulting active filter exhibits the low sensitivity feature of its passive counterpart. The filter has 0.1 dB maximum pass band ripple as imposed by ITU video anti aliasing filter standard. SPICE simulation results of both the DO-OTA element and the seventh order elliptic filter are given. Simulation results are found in close agreement with theoretical results.

In many signal processing applications, current mode circuits have become very good alternatives to voltage mode counterparts due to their relative large bandwidths. In current mode circuits, current source driven low impedance nodes carry current signals. That leads to higher frequency poles and results in high frequency operation. Moreover, since voltages are not essentially involved in signal processing, it is possible to design circuits at low supply voltages that are capable of high frequency operation. Because of those features, the interest towards current mode signal processing has steadily increased among many researchers and numerous current mode circuit structures are proposed.

The four DO-OTA structures, namely classical DO-OTA-1, classical DO-OTA-2, classical Arbel Goldminz and modified Arbel Goldminz investigated in the frame of this thesis are compared with each other by means of ORCAD program, their strengths and weaknesses are specified from the view of point of features such as output resistance, noise, input and output swing range, frequency range, total

harmonic distortion etc. so that the results in the frame of this work can be used to enlight the design considerations depending the application area.

The thesis is organized as follows: After a brief introduction section covering the existing literature and describing the purpose of the thesis, Section 2 on CMOS OTA structures gives information about DO-OTA, Arbel Goldminz and modified Arbel Goldminz structures including circuit characteristics. Section 3 describes resistance simulation circuits employing OTA structures, followed by Section 4 on inductance simulators. Section 5 reflects R-L simulation circuits with applications. Section 6 gives filter applications employing the investigated simulators. Finally, Section 7 gives conclusions and comparative performance analysis.

1. GİRİŞ

Elektronik devre tasarımının vazgeçilmez ve önemli bir yapı grubu olan analog tümdevre yapı bloklarının oluşturulmasında MOS teknolojisi gittikçe yaygınlaşarak kullanılmakta, literatürde sürekli olarak bu alanda yapılan yeni çalışmaları ve geliştirilen yeni devre bloklarını yansıtan yayınlarla karşılaşılmaktadır. Bunun başlıca nedeni analog ve sayısal sistemlerin içiçe girmesidir. Sayısal sistemlerde MOS teknolojisi yaygın olarak kullanıldığından, analog sistemler için de aynı teknolojinin kullanılabilir olması, ekonomik açıdan büyük yararlar sağlamaktadır [20].

Aktif elemanların ve kapasite elemanlarının aynı kırmık üzerinde gerçekleştirilebilmesini sağlaması nedeniyle, MOS teknolojisi aktif süzgeç gerçekleştirilmesine son derece uygun düşmektedir. Bu teknoloji ile gerçekleştirilen çeşitli tipten aktif süzgeç yapıları bulunmaktadır. Bunların arasında s-C süzgeçleri, OTA-C süzgeçleri ve akım taşıyıcı-RC süzgeçleri sayılabilir [20].

Son zamanlarda aktif elemanlarla gerçekleştirilmiş endüktans benzetimi devreleri üzerine birçok araştırma yapılmıştır. Benzetim devreleri ile CMOS teknolojisinde kullanılan pasif endüktans elemanının bazı dezavantajları giderilmeye çalışılmaktadır. CMOS teknolojisi ile üretilen pasif endüktans elemanı elektromanyetik etkileşime sahiptir ve bu nedenle gürültü meydana gelmektedir. Bir başka dezavantajı da fazla alan gerektirmesidir [20, 33]. Aktif elemanlarla bu gibi sorunlar giderilmeye çalışılırken, CMOS teknolojisi ile gerçekleştirilen benzetim devrelerinin yine de önemli kısıtları bulunmaktadır. Sınırlı band genişliği, gürültü performansı ve üretimden gelen rastgele dengesizlikler bahsedilen kısıtlardandır [14, 24, 29].

Bu çalışmada endüktans ve direnç benzetimi CMOS teknolojisi ile gerçeklenmiş ve bu yapıların çeşitli benzetim başarımları incelenmiştir. Ele alınan farklı DO-OTA yapıları, direnç simülatörleri, endiktans simülatörleri ve seri rezonans devreleri SPICE benzetim programı yardımıyla kurulmuş ve test edilmiştir. Oluşturulan direnç ve endüktans simülatör yapılarının kutuplama akımları değiştirilerek hesaplanan

eşdeğer direnç ve endüktans değerleri hesaplandığı gibi elde edilmiştir. Elde edilen değerler ile SPICE programı yardımıyla test edilen devrelerin SPICE simülasyon sonuçları idealleri ile birlikte karşılaştırmalı olarak sunulmuştur.
Bir sonraki aşamada A.Uygur ve H.Kuntman tarafından CMOS akım farkı alan geçiş iletkenliği kuvvetlendiricisi (CDTA) kullanılarak elde edilen yedinci dereceden eliptik video süzgeç incelenmiştir ve bu süzgeç dört farklı DO-OTA yapısı ile elde edilen direnç ve endüktans simülatör yapıları kullanılarak gerçeklenmiştir. Farklı DO-OTA yapıları kullanılarak SPICE programı yardımıyla kurulan bahsi geçen süzgeç yapısı idealleri ile birlikte karşılaştırılmıştır ve SPICE simülasyon sonuçları idealleri ile birlikte karşılaştırmalı olarak sunulmuştur [10, 11, 28, 32].

1.1 Tezin Amacı

Bu tezin amacı akım modlu ayarlanabilir bloklar tasarlayarak haberleşme dalında öneriler getirmektir. Bu doğrultuda ele alınan farklı DO-OTA yapılarının karakteristikleri inceleyip, birbirleri ile karşılaştırılması amaçlanmıştır. Sonrasında incelenen farklı DO-OTA yapıları ile farklı aktif elemanlar gerçeklenecek ve bunların başarımı ORCAD programının araçlarıyla incelenip, elde edilen sonuçlar kıyaslanarak birbirlerine göre üstünlükleri ve zayıflıkları ortaya konacaktır.

Bu çalışma kapsamında, incelenen farklı DO-OTA elemanlarını analog devrelerde kullanarak endüktans ve direnç benzetimleri sağlayıp, bu benzetimler sonucu elde edilen endüktans ve direnç simülatörleri ile farklı uygulamalar yapmak amaçlanmıştır. Bu doğrultuda literatürdeki farklı devre topolojileri [19, 20, 23] ve süzgeç yapıları, ele alınan dört farklı DO-OTA ile ayrı ayrı gerçeklenip, elde edilen sonuçların karşılaştırılması amaçlanmıştır [28].

1.2 Literatür Araştırması

Uzun yıllardır devam eden çalışmalarda kullanılan bazı DO-OTA yapıları araştırılmıştır [7, 14, 15]. Yapılan araştırmalarda klasik DO-OTA, klasik Arbel Goldminz, değiştirilmiş Arbel Goldminz yapıları incelenmiştir [2, 3] ve bu yapılar CMOS TSMC 0.18µ teknolojisi ile gerçeklenmek üzere ele alınmıştır.

Literatürde aktif eleman olarak geçiş iletkenliği kuvvetlendiricisi (OTA), çift çıkışlı geçiş iletkenliği kuvvetlendiricisi (DO-OTA), dört uçlu yüzen nulör (FTFN), çift

çıkışlı ikinci nesil akım taşıyıcı (DO-CCII), çeşitli işlemsel kuvvetlendirici ve akım taşıyıcı gibi elemanlar kullanılarak gerçekleştirilmiş olan çok sayıda tasarım olanağına rastlanmıştır [9, 10, 12, 20-23]. Winai Jaikla ve Montree Siripruchyanun tarafından önerilen endüktans ve direnç simülatör topolojileri örnek olarak verilebilir [12].

Uzun yıllardır devam eden çalışmalar aktif süzgeçlerin yonga üzerine tümleştirilmesi üzerine yoğunlaşmıştır. Bu çalışmalarda yarı iletken teknolojinin gelişmesiyle transistör boyutlarının küçülmesi teşvik edici olmuştur. Bu çalışmalarda akım ve gerilim modlu devre topolojileri kullanılarak ve bu topolojilerden oluşan bloklardan yararlanarak oluşturulan süzgeç yapıları yer almaktadır [1, 6, 11, 13-15, 28-32]. Daha önceki yapılan çalışmalarda yüksek frekans çalışma bölgeleri için aktif süzgeç uygulamasına Atilla Uygur ve Hakan Kuntman tarafından [31] önerilen CMOS CDTA kullanılarak oluşturulmuş yedinci dereceden eliptik video süzgeç topolojisi ve Fabre ve Lakys tarafından [25] önerilen BiCMOS teknolojisi kullanılarak oluşturulan ikinci kuşak akım kontrollü akım taşıyıcıları kullanılarak oluşturulmuş süzgeç topolojisi örnek verilebilir.

Orta frekans çalışma bölgesi için Pan Wenguang tarafından önerilen, S.Hintea trafından önerilen, Cristian Rus tarafından önerilen, Emrah Armağan tarafından önerilen, farklı devre topolojilerinde ve farklı süzgeç yapılarında çalışmalar örnek verilebilir [4, 30, 31].

Bu düşünce ve litaratür araştırma sonuçlarından sonra Ayten Kuntman, Hakan Kuntman ve Oğuzhan Çiçekoğlu tarafından [22, 23, 26] önerilen seri RL ve seri rezonans devre yapıları incelenmiştir. Bir sonraki aşamada Atilla Uygur ve Hakan Kuntman tarafından [31] CMOS akım farkı alan geçiş iletkenliği kuvvetlendiricisi (CDTA) kullanılarak elde edilen yedinci dereceden eliptik video süzgeç yapısı incelenmiştir. Daha sonra elde edilen endüktans ve direnç simülatör yapıları kullanılarak her iki çalışmada kendi içerisinde dört farklı DO-OTA kullanılarak gerçeklenmiştir.

1.3 Tezin Kapsamı

Bu tezde 1. bölümde tasarlanan devrelerin amacı, kapsamı ve fayda sağlanan literatürdeki çalışmalar incelenmiştir. 2. bölümde literatürdeki dört farklı DO-OTA

klasik Arbel Goldminz, değiştirilmiş Arbel Goldminz, DO-OTA-1 ve DO-OTA-2 yapıları SPICE programında gerçeklenmiş ve devre karakteristikleri çıkarılmıştır. Bahsi geçen bu DO-OTA yapıları ile elde edilen devre karakteritikleri detaylı bir şekilde incelenmiştir.

3. bölümde, 2. bölümde gerçeklenen dört farklı DO-OTA yapısı kullanılarak topraklanmış ve yüzen direnç simülatör devreleri kurulmuştur. Gerçeklenen topraklanmış ve yüzen direnç simülatör devreleri blok haline getirilmiş ve direnç karakteristikleri çıkarılmıştır. Daha sonra karakteristikleri çıkarılan bu yapılarla direnç benzetim devreleri kurulmuş ve oluşturulan yapıların başarımı incelenmiştir.

4. bölümde, 2. bölümde gerçeklenen dört farklı DO-OTA yapısı kullanılarak yüzen endüktans simülatör devreleri kurulmuştur. Gerçeklenen endüktans simülatör devreleri blok haline getirilmiş ve endüktans karakteristikleri çıkarılmıştır. Daha sonra karakteristikleri çıkarılan bu yapılarla endüktans benzetim devreleri kurulmuş ve oluşturulan yapıların başarımı incelenmiştir.

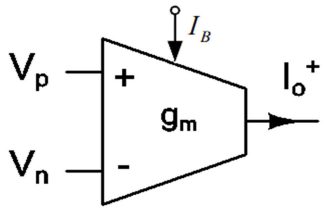
5. bölümde literatürde yer alan bazı çalışmalardaki [22, 23, 26] seri R-L ve seri rezonans devre topolojileri ele alınmıştır. Ele alınan seri R-L ve seri rezonans devre topolojileri önceki bölümlerde gerçeklenen direnç ve endüktans simülatör yapıları kullanılarak gerçeklenmiştir.

6. bölümde Atilla Uygur ve Hakan Kuntman tarafından [31] CMOS akım farkı alan geçiş iletkenliği kuvvetlendiricisi (CDTA) kullanılarak elde edilen yedinci dereceden eliptik video süzgeç önceki bölümlerde dört farklı DO-OTA yapısı kullanarak elde ettiğimiz direnç ve endüktans simülatör yapılarıyla gerçeklenmiştir. Ayrıca gerçeklenen yedinci dereceden eliptik video süzgecin performansı dört farklı DO-OTA için ayrı ayrı irdelenmiştir.

7. bölümde yani son bölümde, yapılan bütün çalışmaların karşılaştırmalı performans analizleri verilmiştir. Bu sayede ele alınan yapıların üstünlük ve zayıflıkları ortaya konmuş, yapılacak herhangi bir çalışmada hangi yapının kullanılmasının daha uygun olduğu değerlendirilebilmektedir.

2. CMOS OTA YAPILARI

OTA esas olarak gerilim kontrollü akım kaynağı elemanıdır. Girişlerine verilen gerilim farkını eğim parametresi ile çarparak çıkışına akım olarak yansıtmaktadır. Şekil 2.1 de ideal DO-OTA eleman modeli verilmiştir. Bu modellerdeki V_P pozitif girişe, V_N negatif girişe uygulanan gerilimlerdir. Ayrıca i_o^+ pozitif çıkıştan elde edilen akım, i_o^- negatif çıkıştan elde edilen akım, I_B ise kutuplama akımıdır.

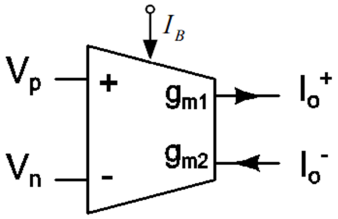


Şekil 2.1 : İdeal OTA elemanı.

$$g_m(V_P - V_N) = i_o^+ \quad \textbf{(2.1)}$$

$$g_m = f(I_B) \quad \textbf{(2.2)}$$

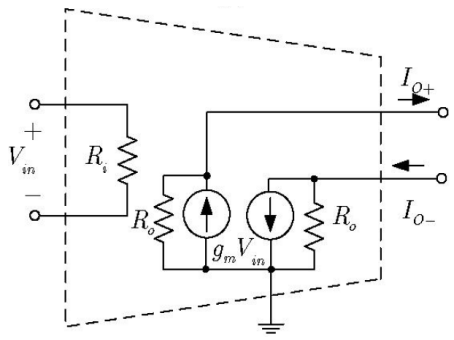
OTA elemanı çift çıkışlı olarak da gerçeklenebilmektedir ve Şekil 2.2 de çift çıkışlı ideal OTA elemanı (DO-OTA) görülmektedir.



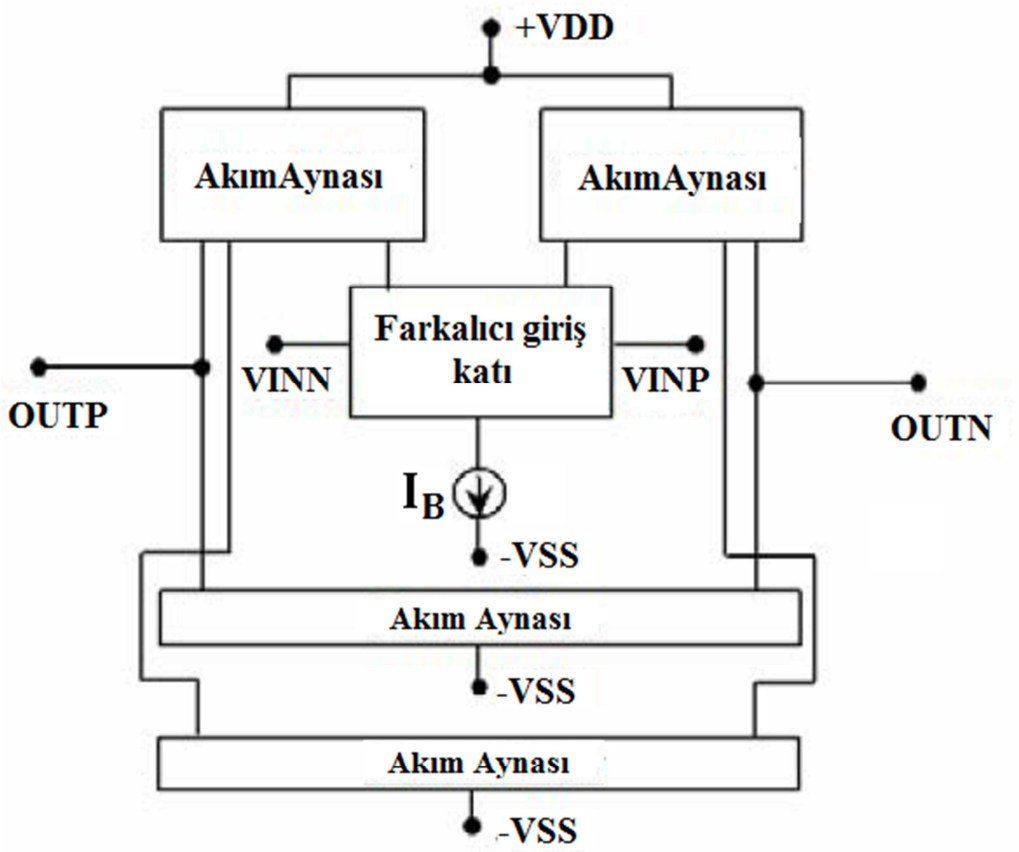
Şekil 2.2 : İdeal DO-OTA elemanı.

$$g_{m1}(V_P - V_N) = i_o^+ \quad \textbf{(2.3)}$$

$$g_{m2}(V_P - V_N) = i_o^- \quad \textbf{(2.4)}$$



Şekil 2.3 : İdeal DO-OTA eşdeğer devresi.



Şekil 2.4 : DO-OTA yapısı [8].

Şekil 2.4'de DO-OTA yapısı gerçeklenirken ele alınan temel kısımlar gösterilmiştir [7]. CMOS DO-OTA yapıları geniş bandlı olmaları nedeniyle yüksek frekanslı aktif süzgeçlerin ve osilatörlerin gerçekleştirilmesinde son derece enverişli olmaktadırlar. I_B kontrol akımı yardımıyla DO-OTA eğimi değiştirilebilir ve böylece süzgecin akort frekansını ayarlamak mümkün olur. Oluşturulacak devrenin çıkış direncinin yüksek olması istenirse, yapıda kaskod akım aynaları kullanılır.

Aşağıda en basit OTA yapısına ait bağıntılar verilmiştir. B akım yansıtma oranı ve K_n CMOS eğim parametresidir.

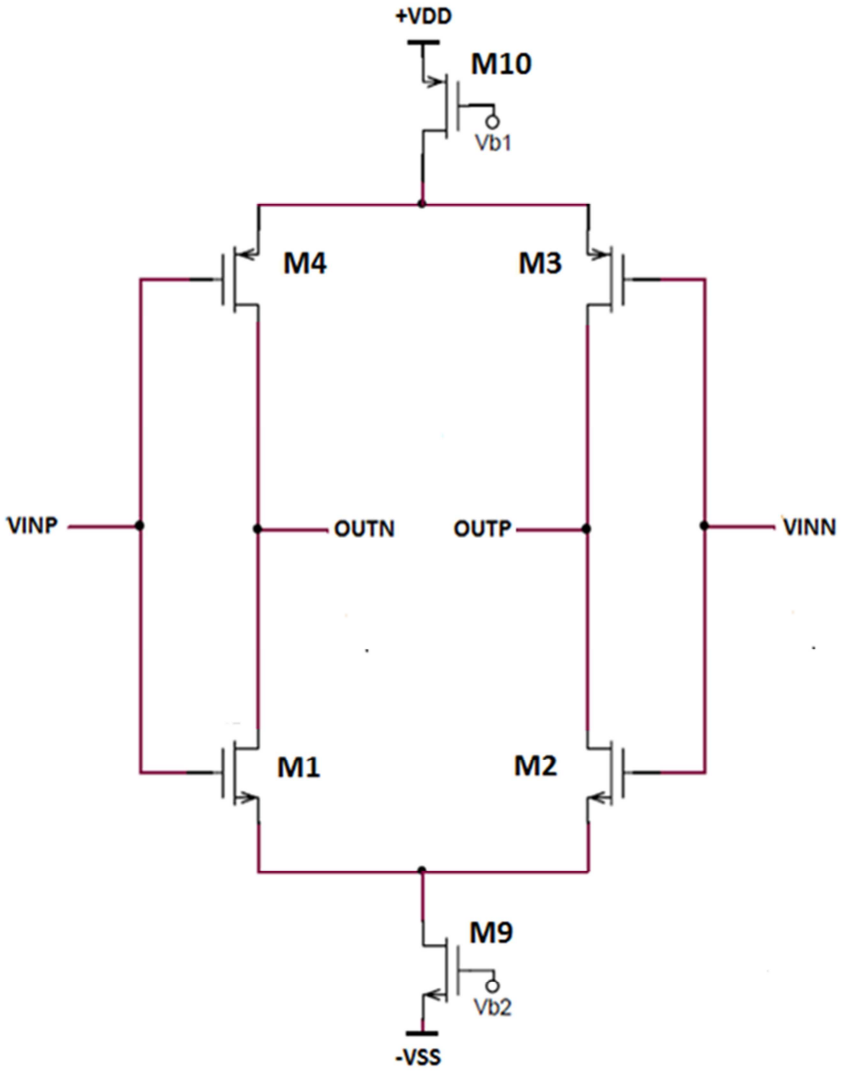
Geçiş iletkenliği : $$G_m = B\sqrt{(K_n\, I_B\, (W/L)_1)} \qquad \textbf{(2.5)}$$

Çıkış direnci : $$R_o = \frac{2}{(\lambda_P+\lambda_N)\, B\, I_B} \qquad \textbf{(2.6)}$$

Gerilim kazancı : $$A_v = \frac{V_{out}}{V_{in}} = G_m R_0 \qquad \textbf{(2.7)}$$

2.1 CMOS Klasik Arbel Goldminz Devre Yapısı

Oluşturacağımız DO-OTA yapısı için kullanacağımız klasik Arbel Goldminz yapısının şematik gösterimi aşağıda Şekil 2.5'de gösterilmiştir. Arbel Goldminz yapısının az sayıda transistörden oluşması ve çıkış direncinin yüksek oluşu yapının avantajlı yönlerindendir.

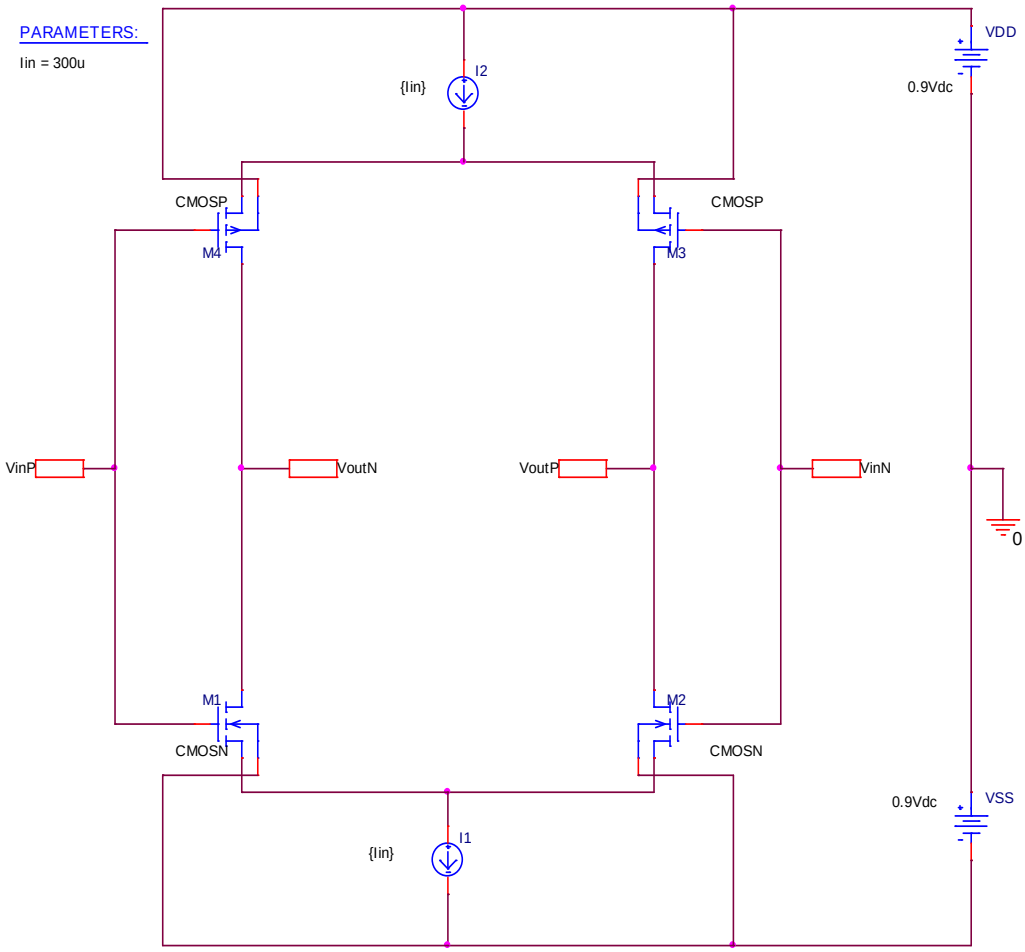


Şekil 2.5 : Klasik Arbel Goldminz yapısının şematik gösterimi.

Klasik Arbel Goldminz yapısının çıkış direnç denklemi:

$$r_{out+} = r_{out-} = \left[\left(\frac{g_{m4}\, g_{ds3}}{g_{m3}+ g_{m4}}\right) + \left(\frac{g_{m1}\, g_{ds2}}{g_{m2}+ g_{m1}}\right)\right]^{-1} \qquad \textbf{(2.8)}$$

Klasik Arbel Goldminz yapısı SPICE programında aşağıda Şekil 2.6'daki gibi kurulmuştur ve bu yapıya ait CMOS boyutları Çizelge 2.1'de verilmiştir.



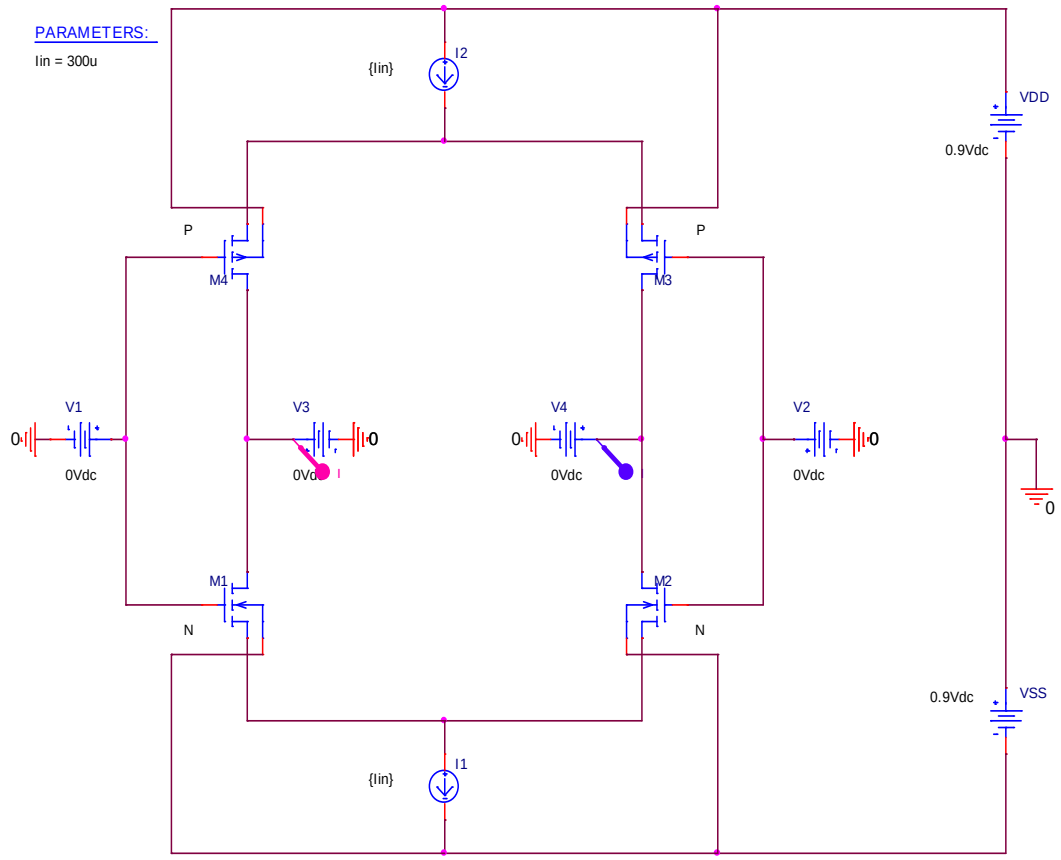
Şekil 2.6 : Tasarlanan Klasik Arbel Goldminz yapısı.

Çizelge 2.1 : Klasik Arbel Goldminz yapısının CMOS boyutları.

Transistör	W (µm)	L (µm)
M1, M2	36	0.36
M3, M4	144	0.36

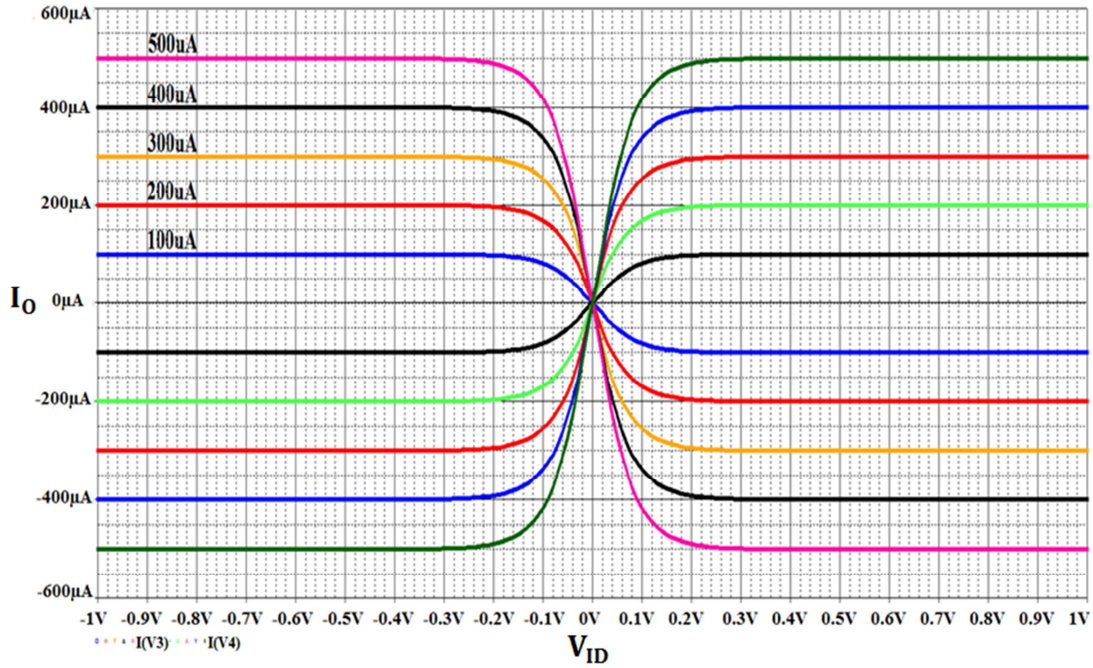
2.1.1 CMOS klasik Arbel Goldminz devresinin ana karakteristikleri

I_{OP} ve I_{ON} çıkış akımlarının $V_{ID} = V_{IP} - V_{IN}$ giriş gerilimiyle değişimini incelemek için Şekil 2.7'deki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -1V ile +1V arasında değiştirilmiştir.



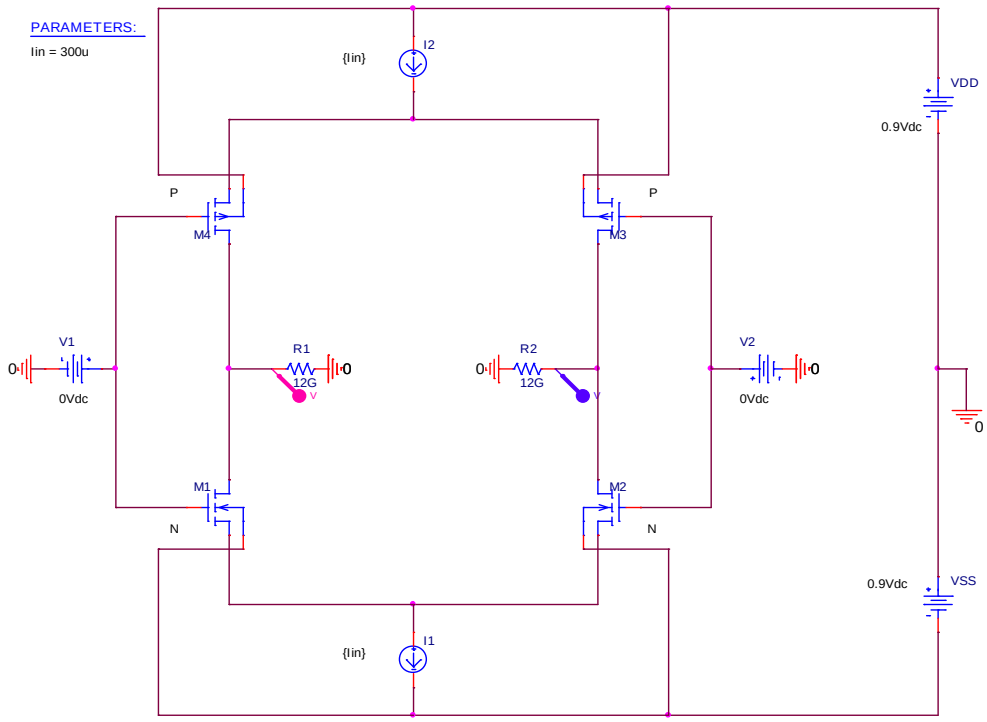
Şekil 2.7 : DC akım geçiş karakteristiği için kurulan devre.

Şekil 2.8'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış çıkış uçları akım aralığının karakteristiği gösterilmiştir.



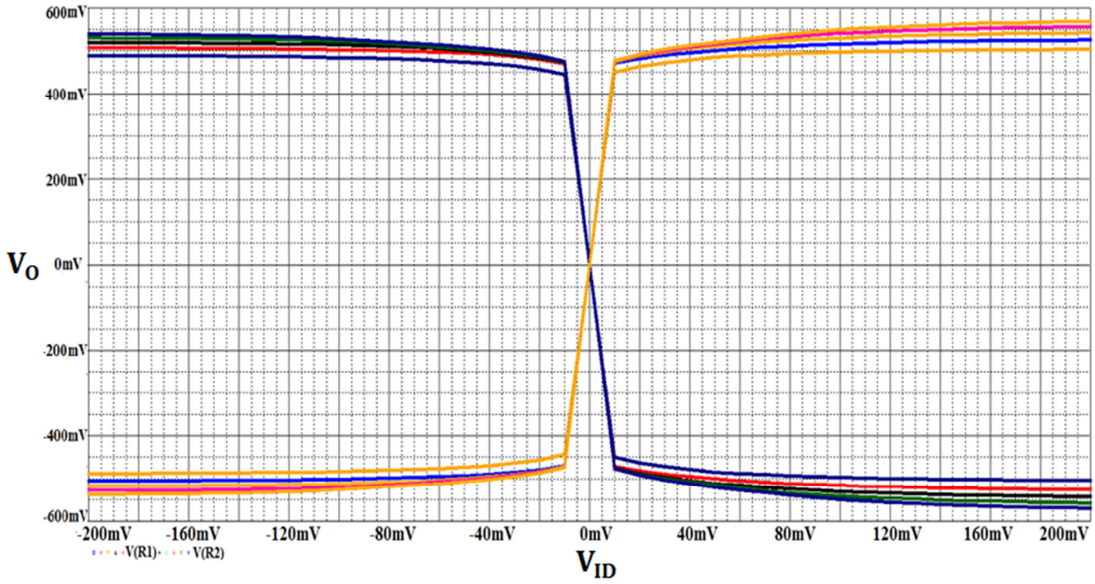
Şekil 2.8 : DC akım geçiş karakteristiği.

V_{OP} ve V_{ON} çıkış gerilimlerinin V_{ID} giriş gerilimiyle değişimini incelemek için Şekil 2.9'daki yapı kurulmuştur. Simülasyon için çıkışı açık devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -200mV ile +200mV arasında değiştirilmiştir.



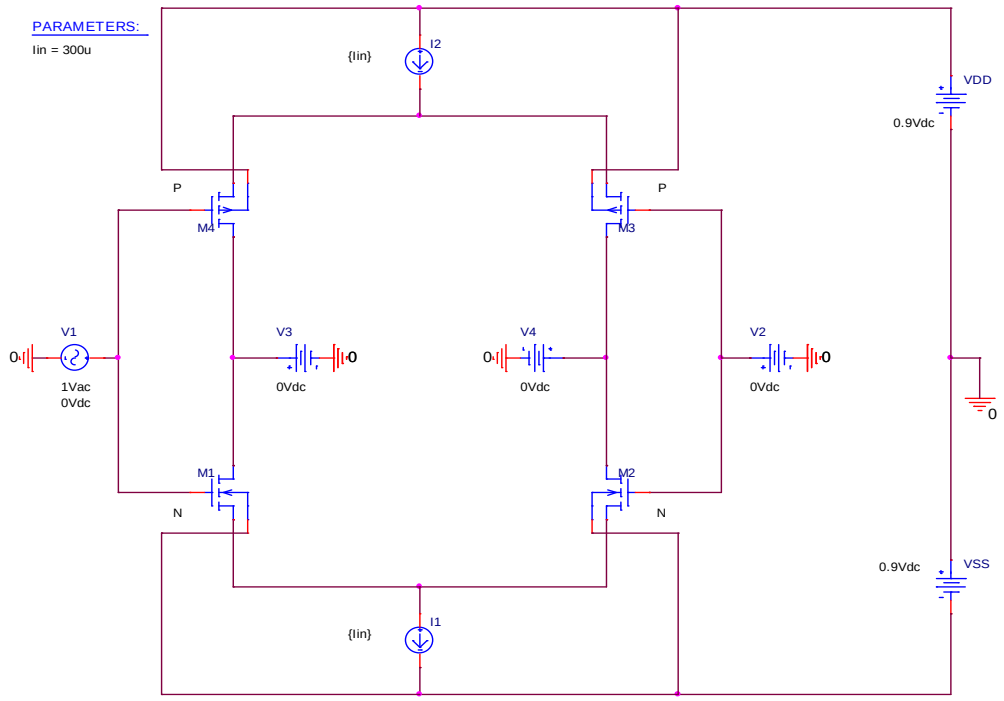
Şekil 2.9 : DC gerilim geçiş karakteristiği için kurulan devre.

Şekil 2.10'da tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış giriş gerilim aralığının karakteristiği gösterilmiştir.



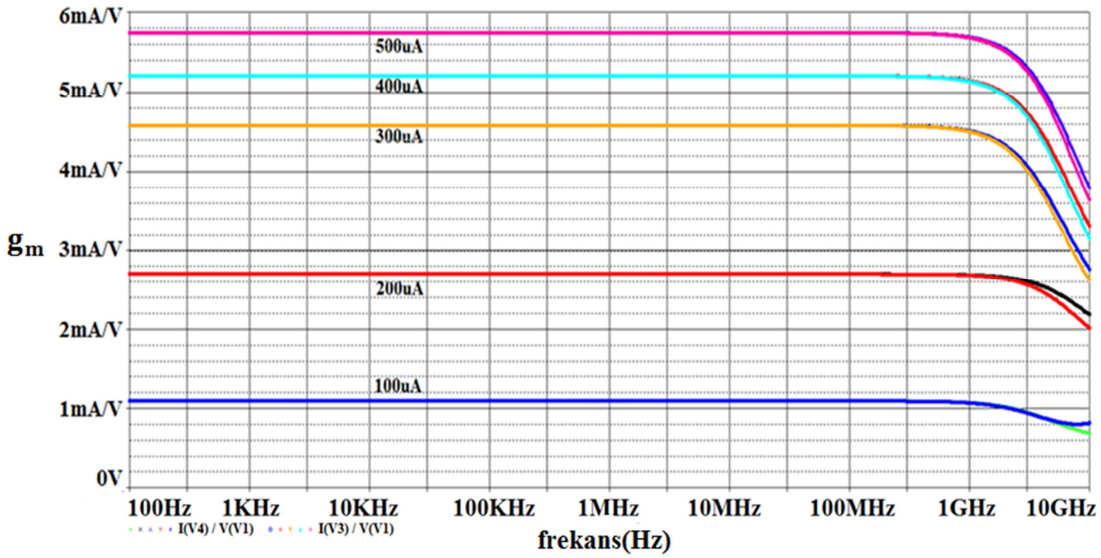
Şekil 2.10 : DC gerilim geçiş karakteristiği.

g_{m1} ve g_{m2} eğimlerinin frekansla değişimini incelemek için Şekil 2.11'deki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.



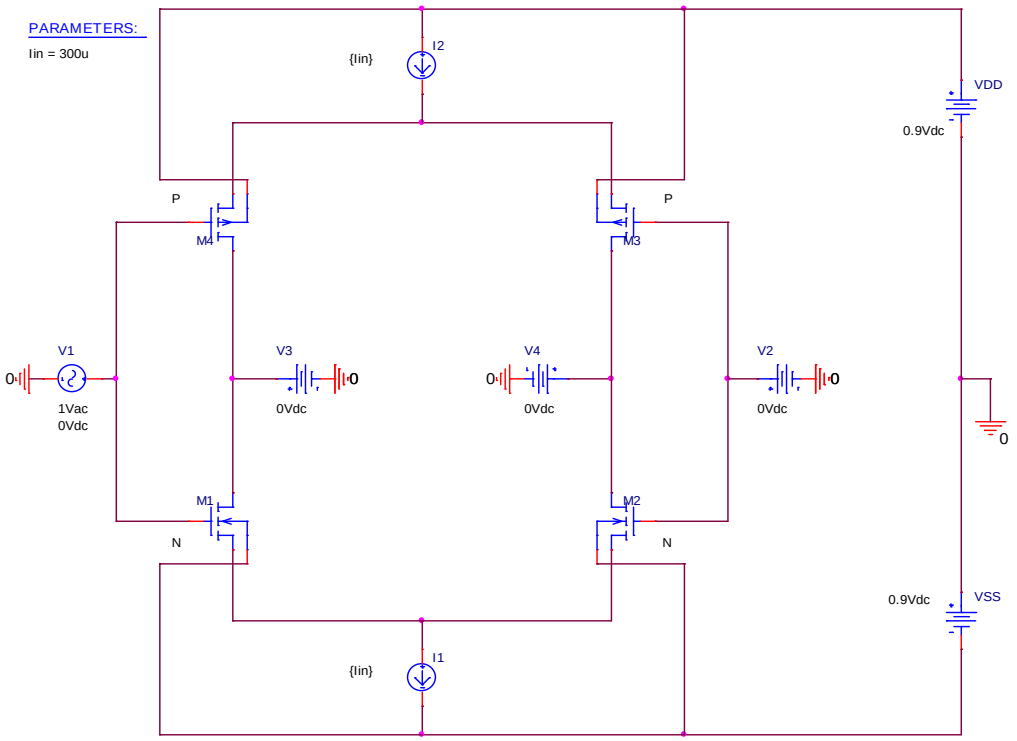
Şekil 2.11 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre.

Tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için g_m büyüklüğünün frekansla değişimi 1.1mA/V-5.75mA/V değerleri arasındadır. Pozitif (g_{m1}) ve negatif (g_{m2}) uçlar için eğimler üst üste binmiş halde Şekil 2.12'de gösterilmiştir.



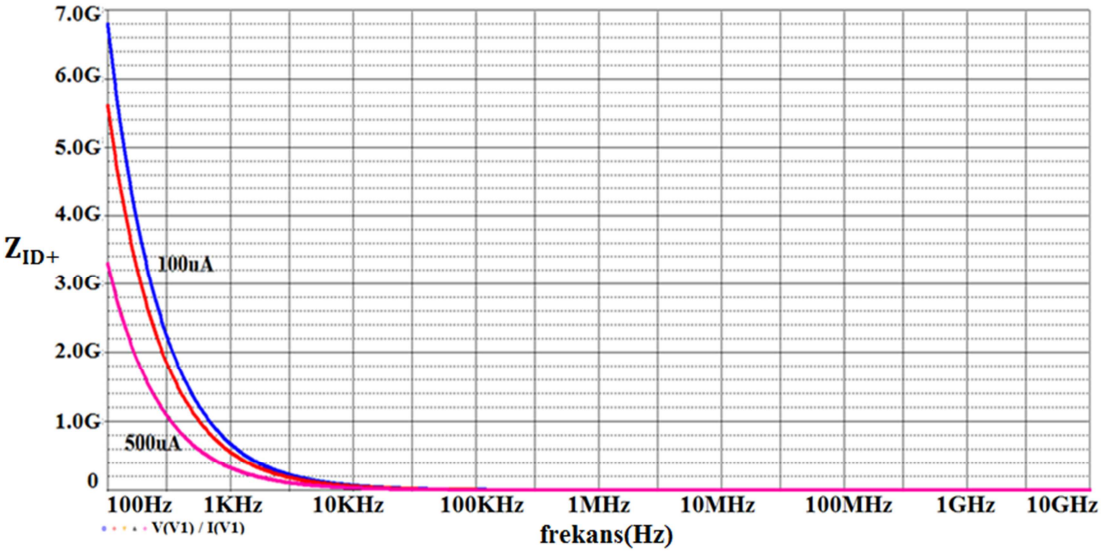
Şekil 2.12 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi.

Z_{ID+} ve Z_{ID-} giriş empedanslarının frekansla değişimini incelemek için Şekil 2.13 ve Şekil 2.15'deki yapılar kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı frekansı 10GHz'e kadar değiştirilmiştir.

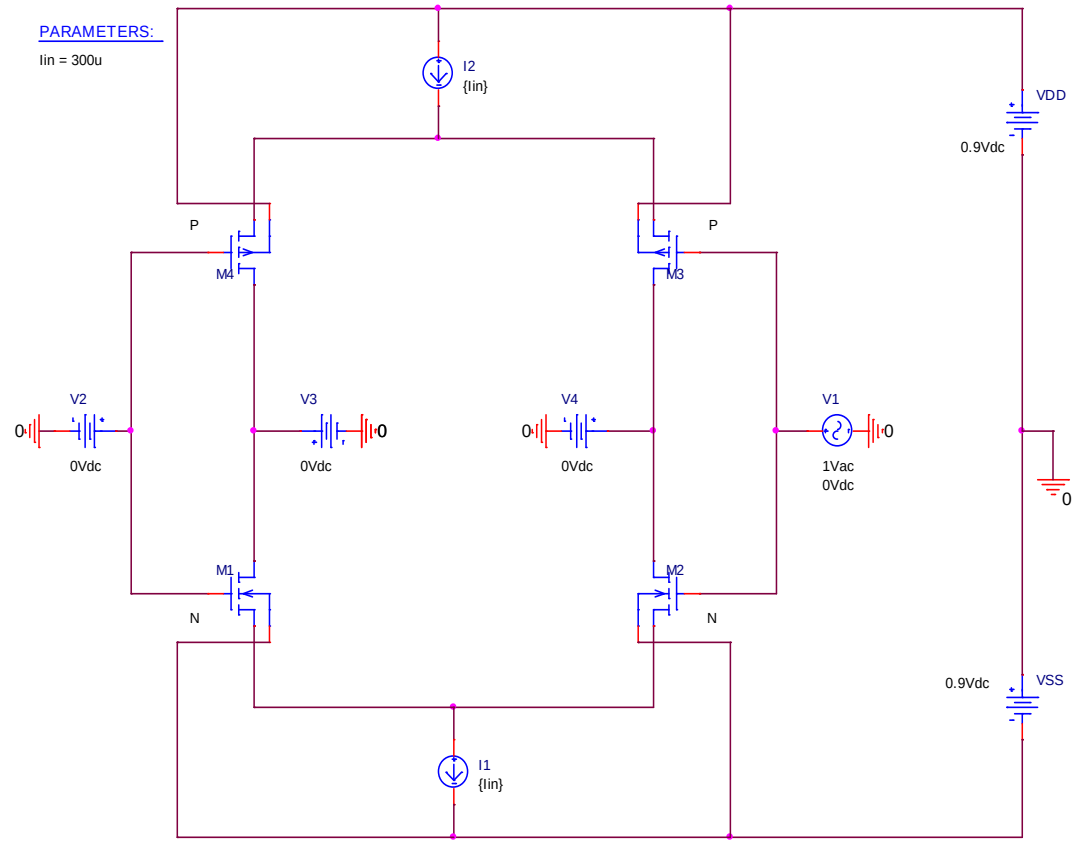


Şekil 2.13 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.14'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için pozitif giriş için empedansın frekansla değişimi gösterilmiştir.

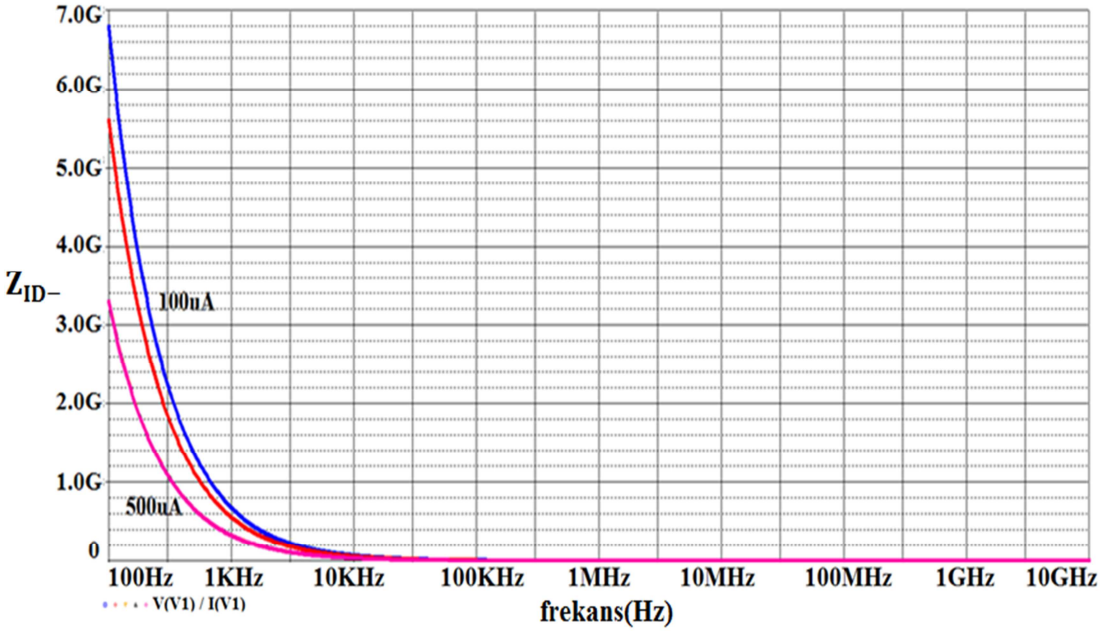


Şekil 2.14 : Z_{ID+} giriş empedansının frekansla değişimi.



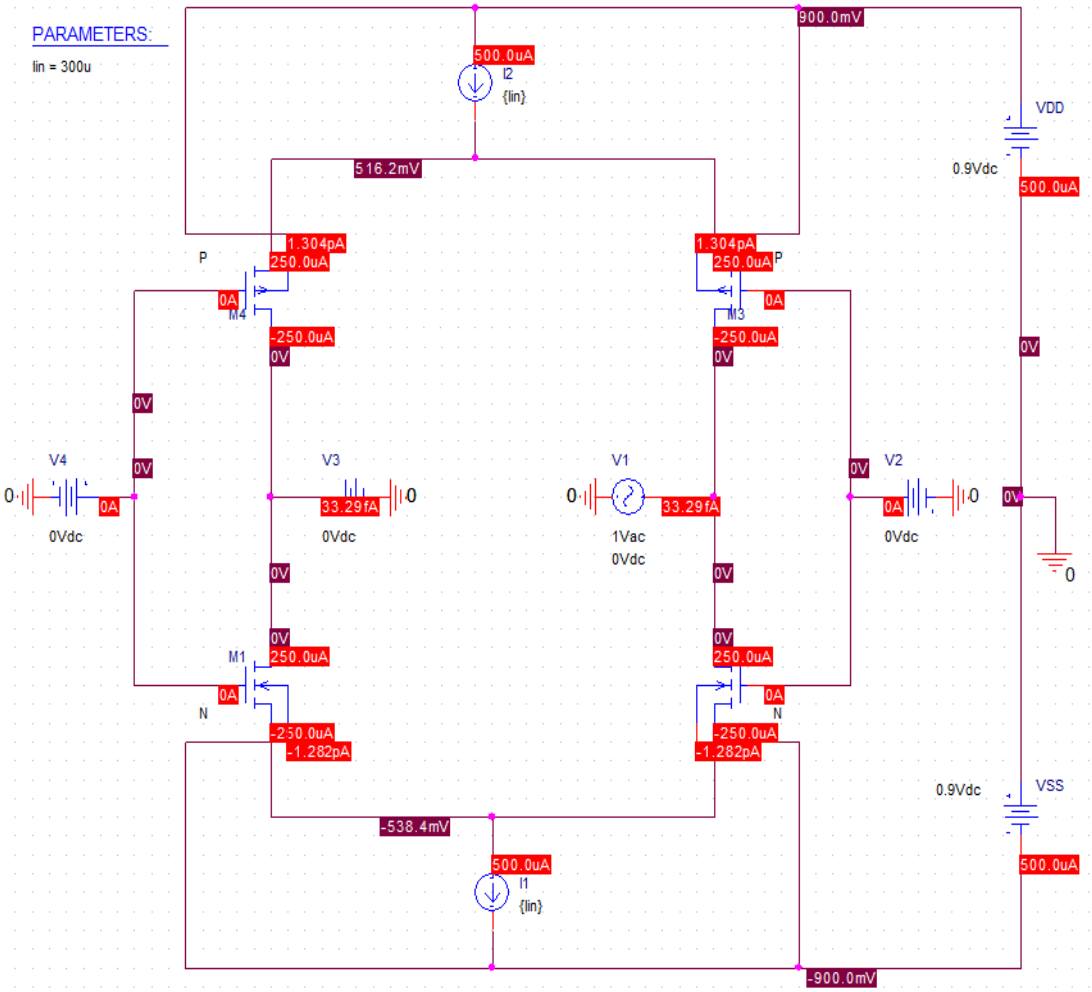
Şekil 2.15 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.16'da tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için negatif giriş için empedansın frekansla değişimi gösterilmiştir.



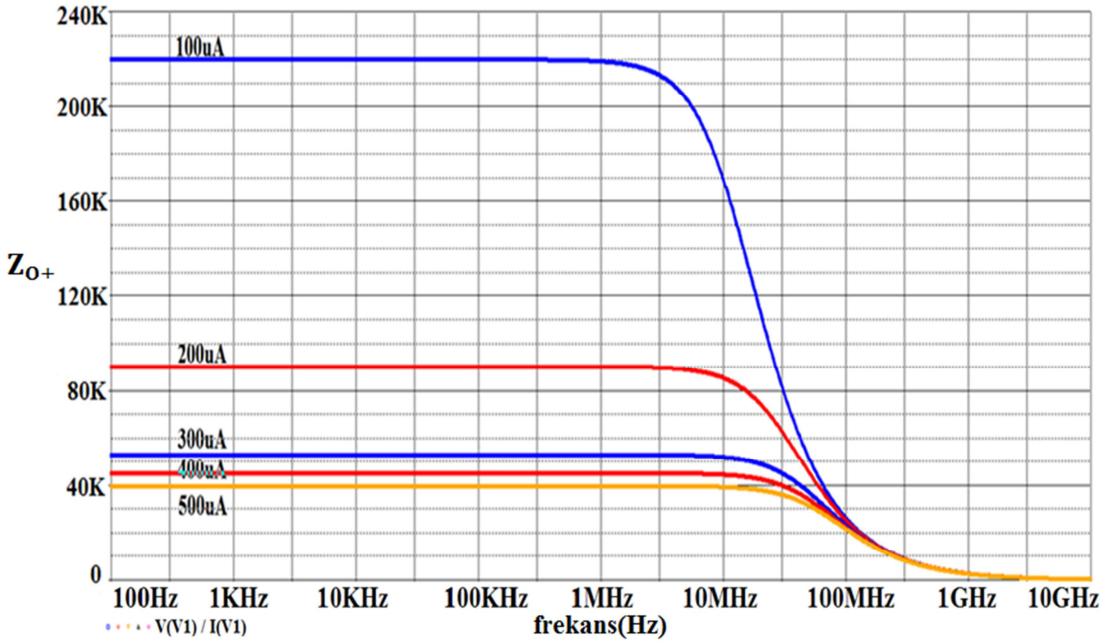
Şekil 2.16 : Z_{ID-} giriş empedansının frekansla değişimi.

Z_{O+} ve Z_{O-} çıkış empedanslarının frekansla değişimini incelemek için Şekil 2.17 ve Şekil 2.19'daki yapılar kurulmuştur. Simülasyon için girişleri referansa bağlayıp, çıkışlara 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

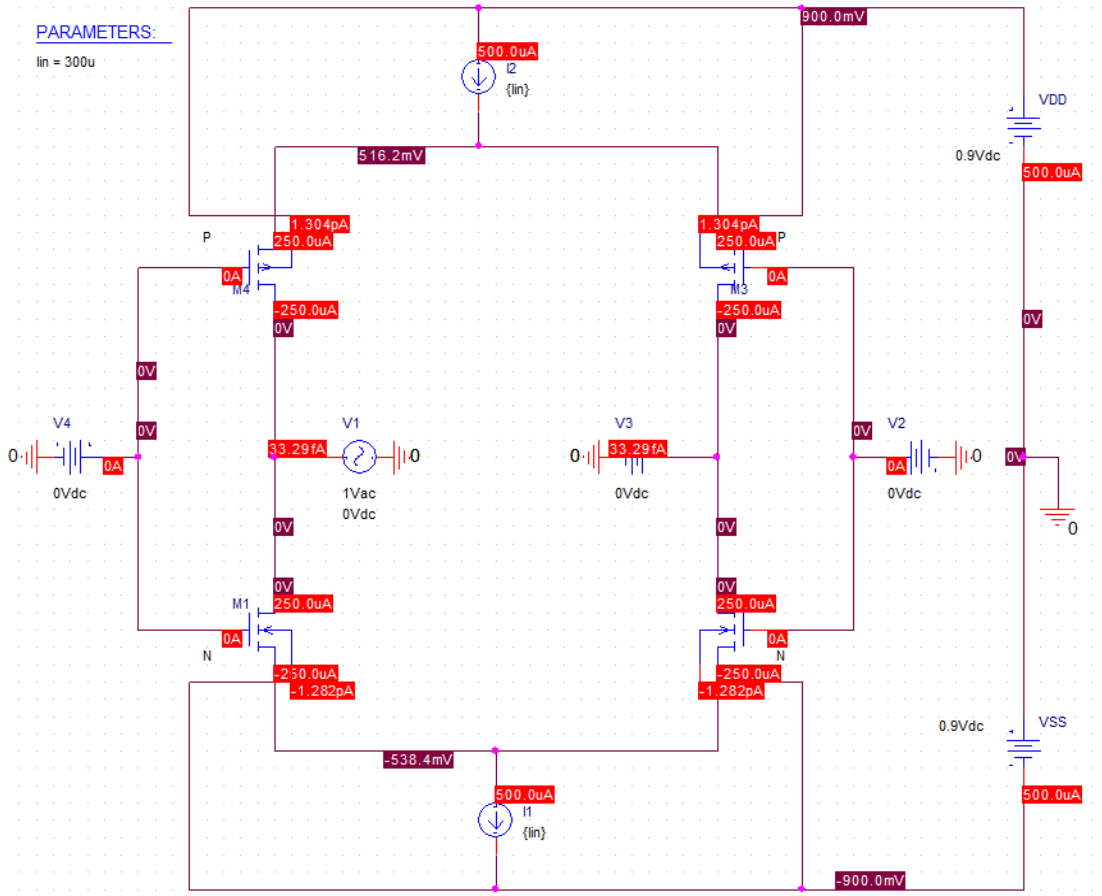


Şekil 2.17 : Z_{O+} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.18'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için pozitif çıkış için empedansın frekansla değişimi gösterilmiştir.

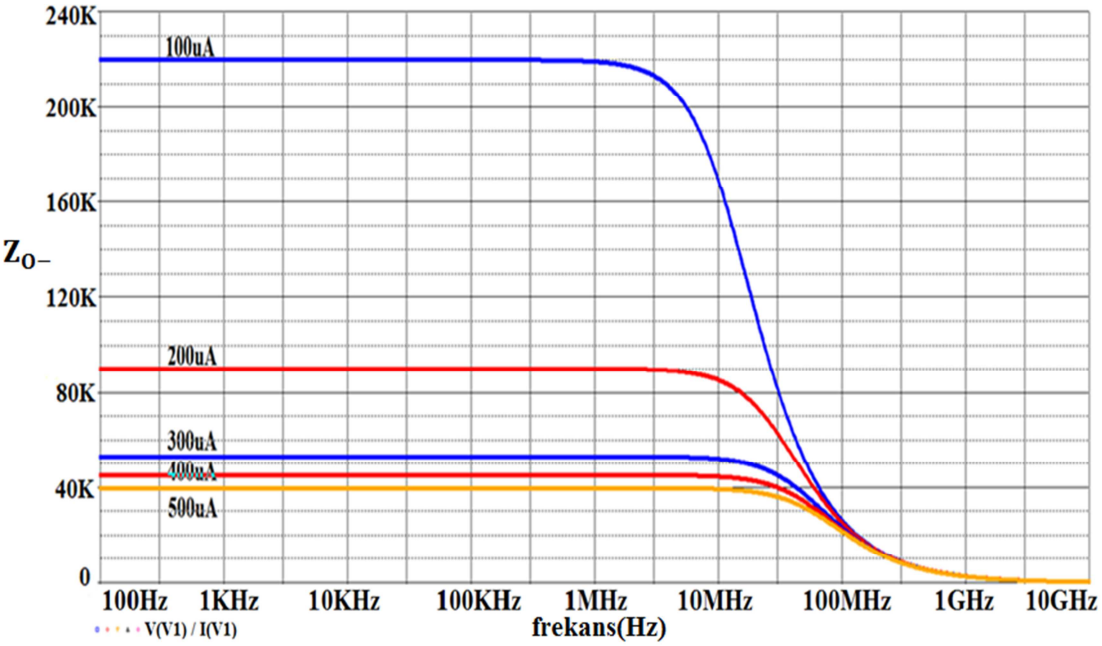


Şekil 2.18 : Z_{O+} çıkış empedanslarının frekansla değişimi.



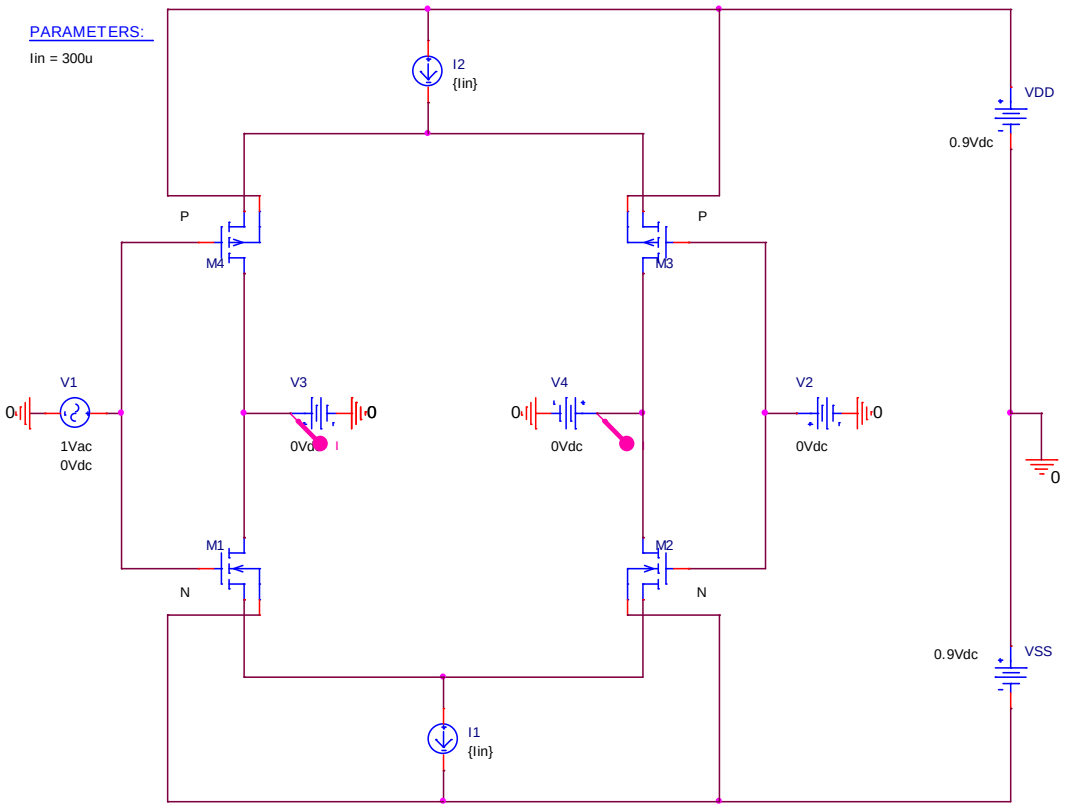
Şekil 2.19 : Z_{O-} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.20'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için negatif çıkış için empedansın frekansla değişimi gösterilmiştir.



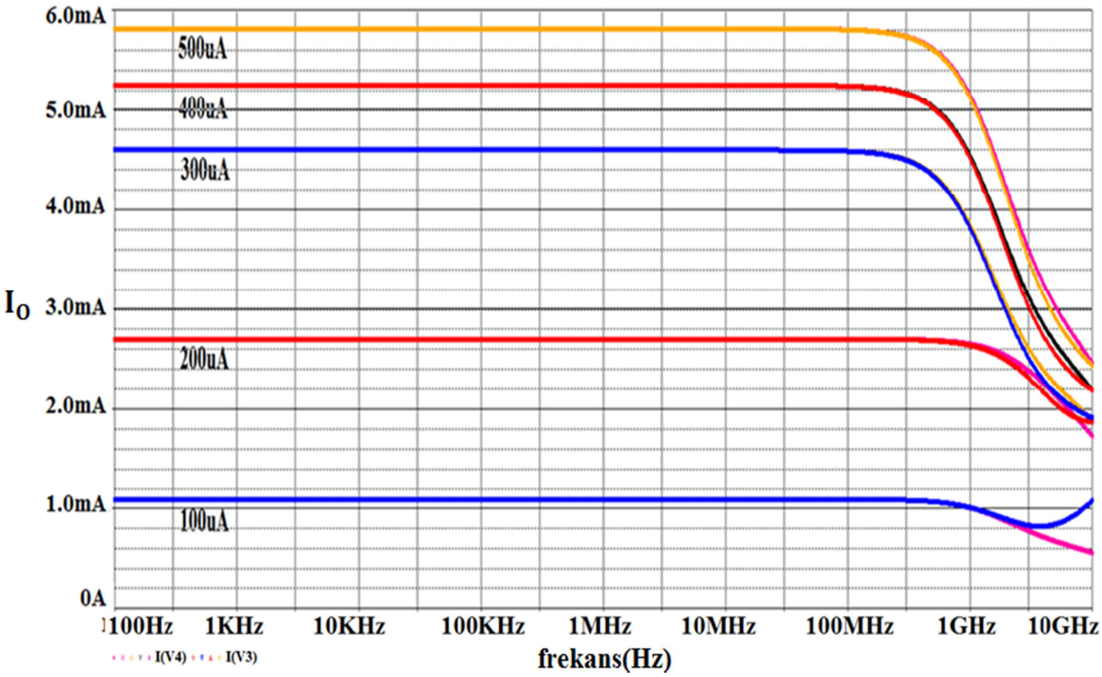
Şekil 2.20 : Z_{O-} çıkış empedanslarının frekansla değişimi.

Çıkış akımlarının frekansla değişimi incelemek için Şekil 2.21'deki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlere 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.



Şekil 2.21 : Çıkış akımlarının frekansla değişimi için kurulan devre.

Şekil 2.22'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkış akımlarının frekansla değişimi gösterilmiştir.

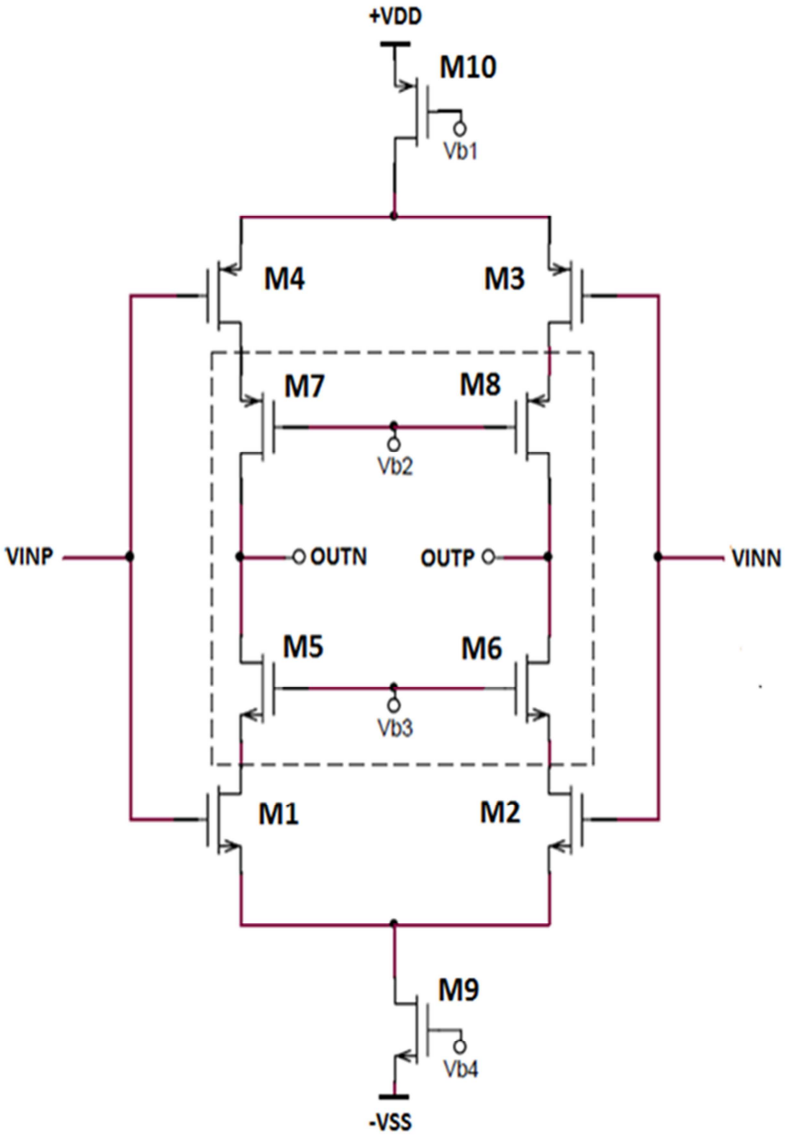


Şekil 2.22 : Çıkış akımlarının frekansla değişimi.

Tasarlanan 100µA kutuplama akımına (I_B) sahip DO-OTA yapısı için eşdeğer devre gürültü analizi yapılmıştır ve 1Hz frekansta eşdeğer devre gürültü değeri 3.191nV/sqrt(Hz) olarak bulunmuştur. Amaçlanan devre yapısı bu gürültü değeri için düşük gürültülüdür.

2.2 CMOS Değiştirilmiş Arbel Goldminz Devre Yapısı

Oluşturacağımız DO-OTA yapısı için kullanacağımız değiştirilmiş Arbel Goldminz yapısının şematik gösterimi aşağıda Şekil 2.23'de gösterilmiştir. Değiştirilmiş Arbel Goldminz yapısının az sayıda transistörden oluşması ve çıkış direncinin klasik Arbel Goldmiz'e göre de yüksek oluşu yapıyı daha avantajlı hale getirmektedir.

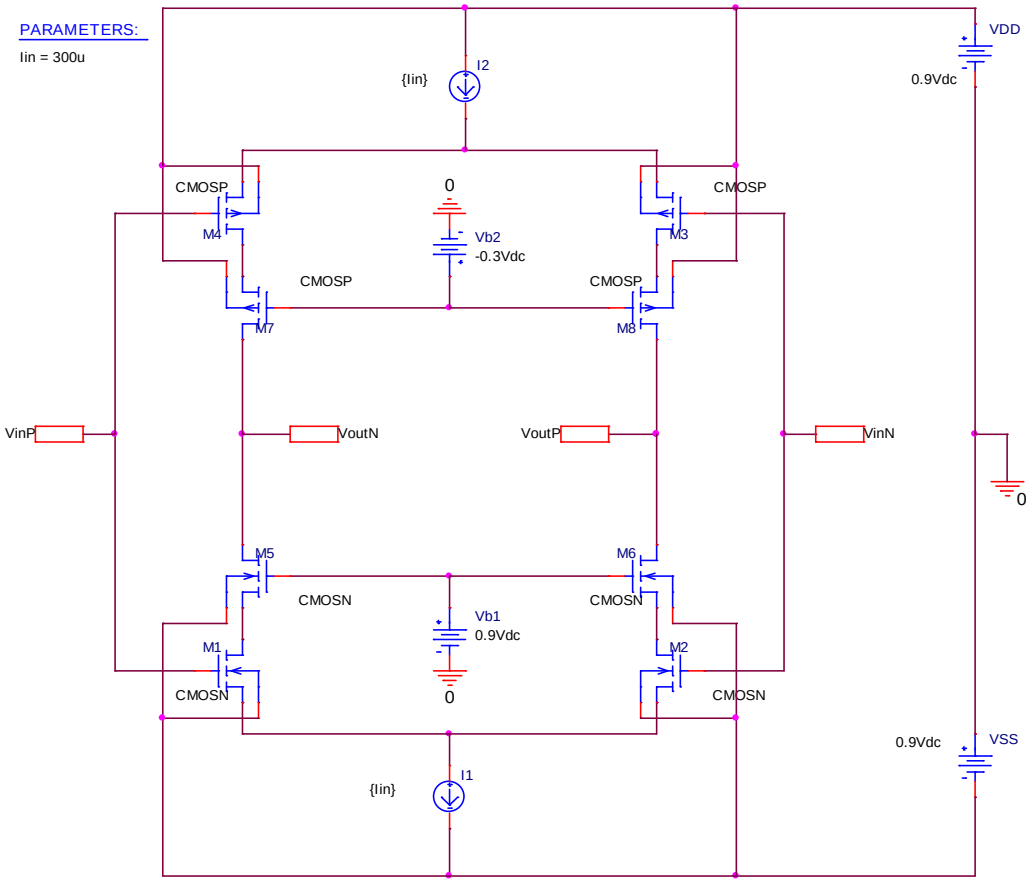


Şekil 2.23 : Değiştirilmiş Arbel Goldminz yapısının şematik gösterimi.

Değiştirilmiş Arbel Goldminz yapısının çıkış direnç denklemi:

$$r_{out+} = r_{out-} = \left[\left(\frac{g_{m4}\, g_{ds3}\, g_{ds8}}{g_{m8}\,(g_{m3}+ g_{m4})}\right) + \left(\frac{g_{m1}\, g_{ds2}\, g_{ds6}}{g_{m6}(\, g_{m2}+ g_{m1})}\right)\right]^{-1} \qquad \textbf{(2.9)}$$

Değiştirilmiş Arbel Goldminz yapısı SPICE programında aşağıda Şekil 2.24'deki gibi kurulmuştur ve bu yapıya ait cmos boyutları Çizelge 2.2'de verilmiştir.



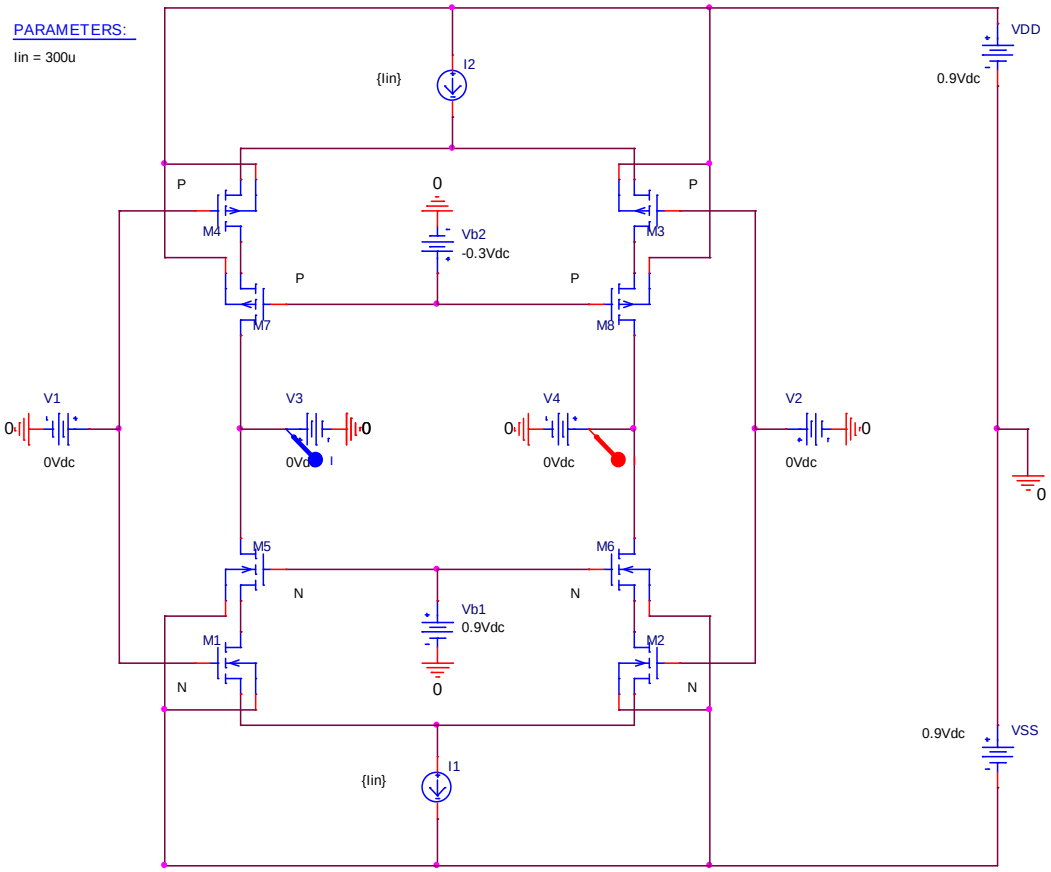
Şekil 2.24 : Tasarlanan değiştirilmiş Arbel Goldminz yapısı.

Çizelge 2.2 : Değiştirilmiş Arbel Goldminz yapısının CMOS boyutları.

Transistör	W (µm)	L (µm)
M1, M2	36	0.36
M3, M4	144	0.36
M5, M6	54	0.36
M7, M8	180	0.36

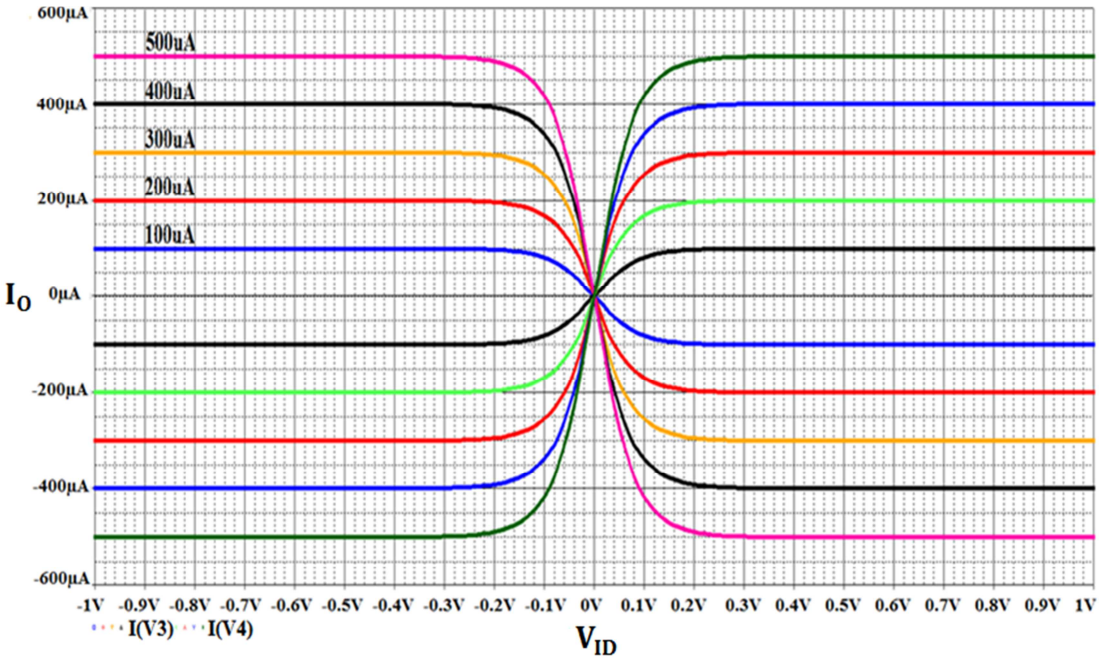
2.2.1 CMOS değiştirilmiş Arbel Goldminz devresinin ana karakteristikleri

I_{OP} ve I_{ON} çıkış akımlarının $V_{ID} = V_{IP} - V_{IN}$ giriş gerilimiyle değişimini incelemek için Şekil 2.25'deki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -1V ile +1V arasında değiştirilmiştir.



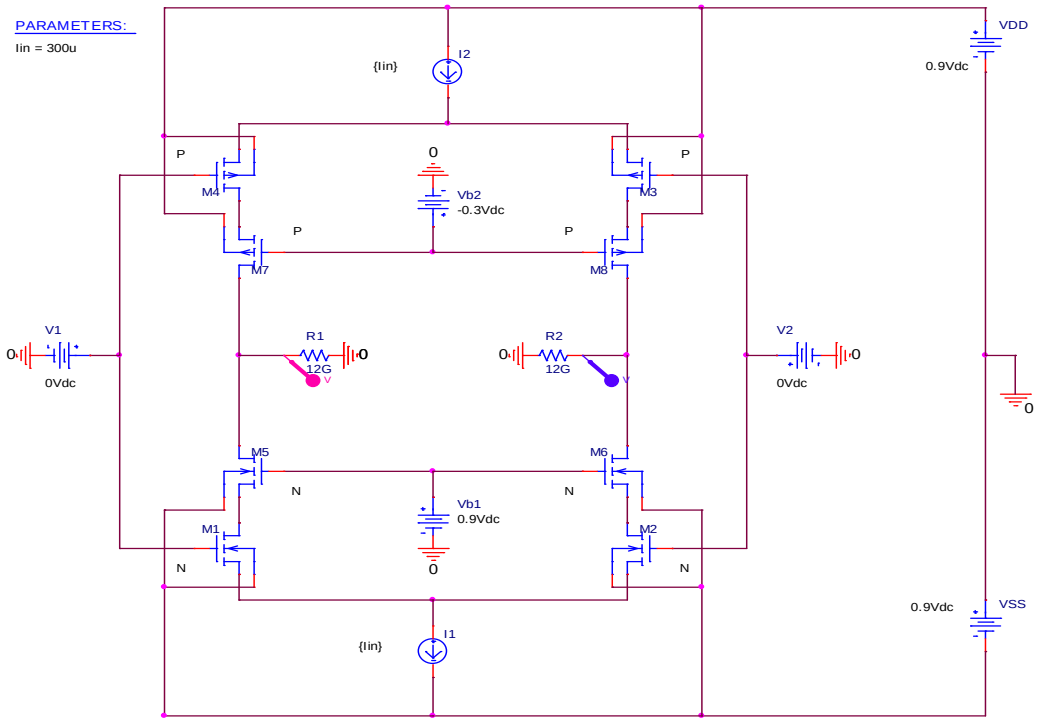
Şekil 2.25 : DC akım geçiş karakteristiği için kurulan devre.

Şekil 2.26'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış çıkış uçları akım aralığının karakteristiği gösterilmiştir.



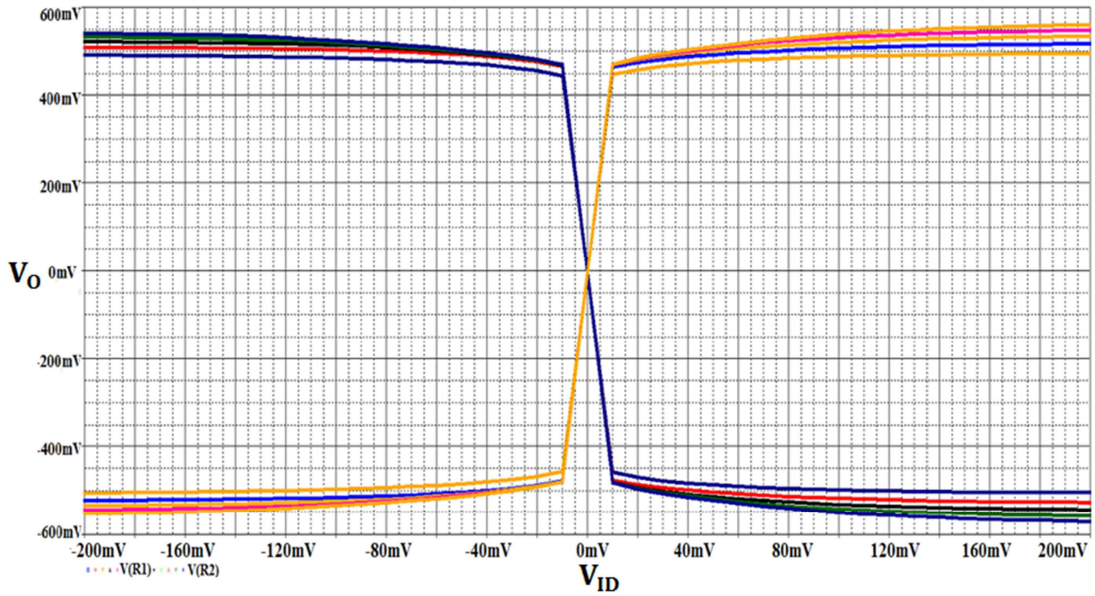
Şekil 2.26 : DC akım geçiş karakteristiği.

V_{OP} ve V_{ON} çıkış gerilimlerinin V_{ID} giriş gerilimiyle değişimini incelemek için Şekil 2.27'deki yapı kurulmuştur. Simülasyon için çıkışı açık devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -200mV ile +200mV arasında değiştirilmiştir.



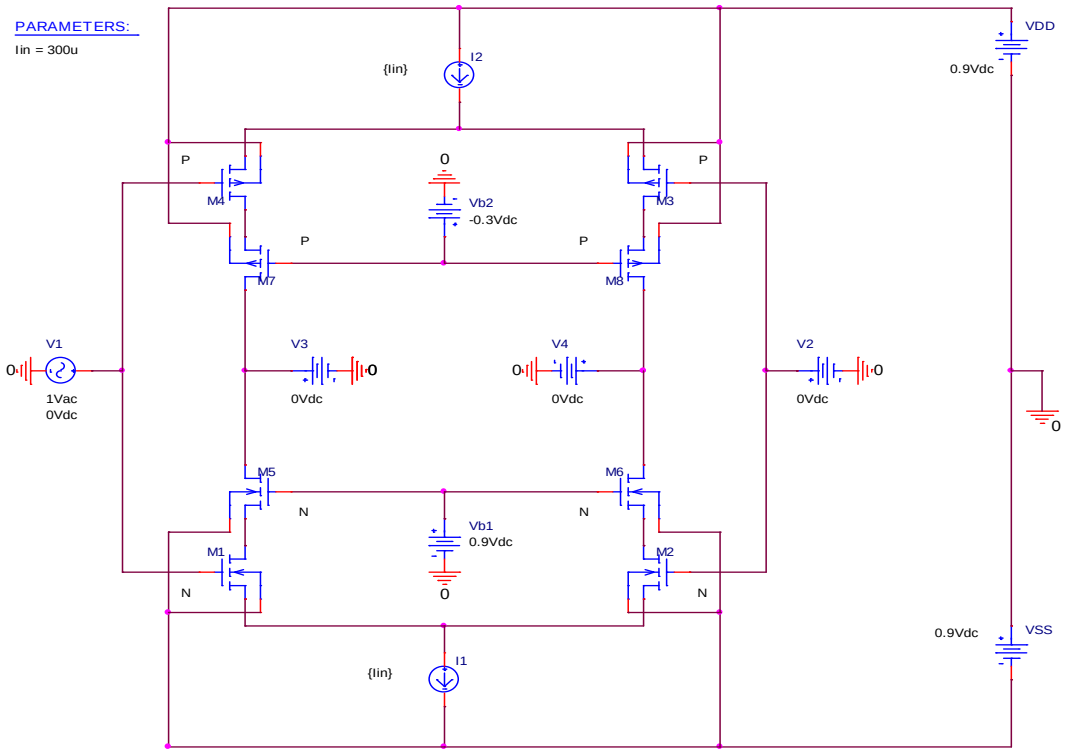
Şekil 2.27 : Açık çevrim DC gerilim geçiş karakteristiği için kurulan devre.

Şekil 2.28'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış giriş gerilim aralığının karakteristiği gösterilmiştir.



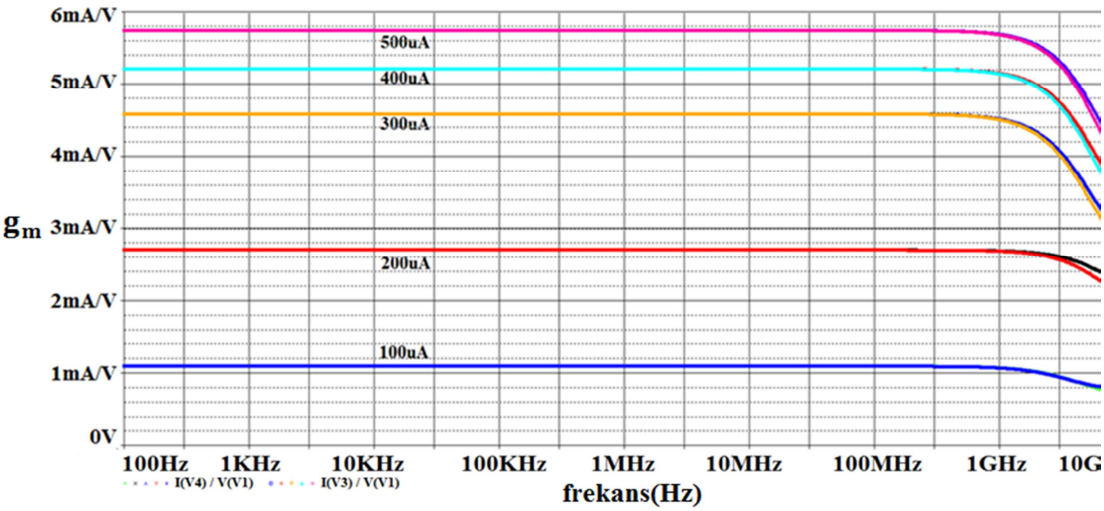
Şekil 2.28 : DC gerilim geçiş karakteristiği.

g_{m1} ve g_{m2} eğimlerinin frekansla değişimini incelemek için Şekil 2.29'daki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.



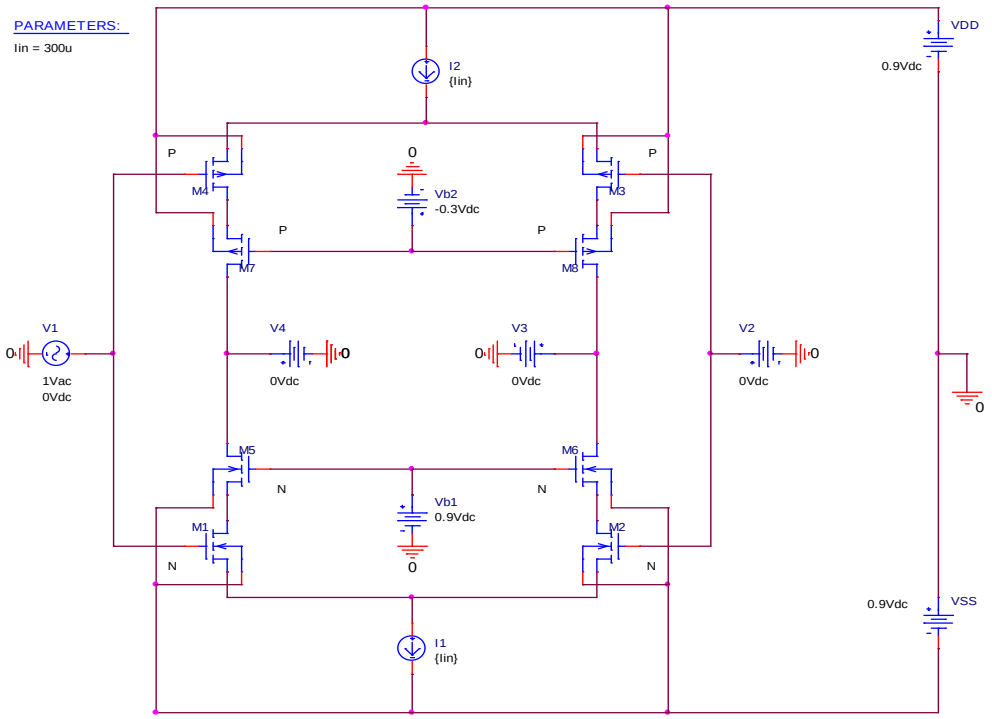
Şekil 2.29 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre.

Tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için g_m büyüklüğünün frekansla değişimi 1.1mA/V-5.78mA/V değerleri arasındadır. Pozitif (g_{m1}) ve negatif (g_{m2}) uçlar için eğimler üst üste binmiş halde Şekil 2.30'da gösterilmiştir.



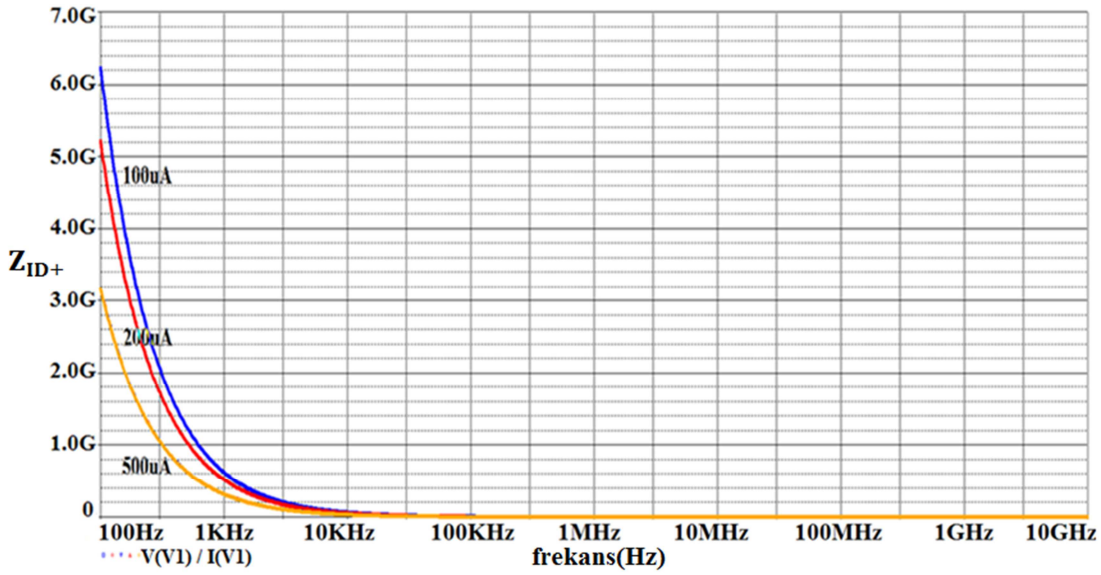
Şekil 2.30 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi.

Z_{ID+} ve Z_{ID-} giriş empedanslarının frekansla değişimini incelemek için Şekil 2.31 ve Şekil 2.33'deki yapılar kurulmuştur. Simülasyon için çıkışları ve girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

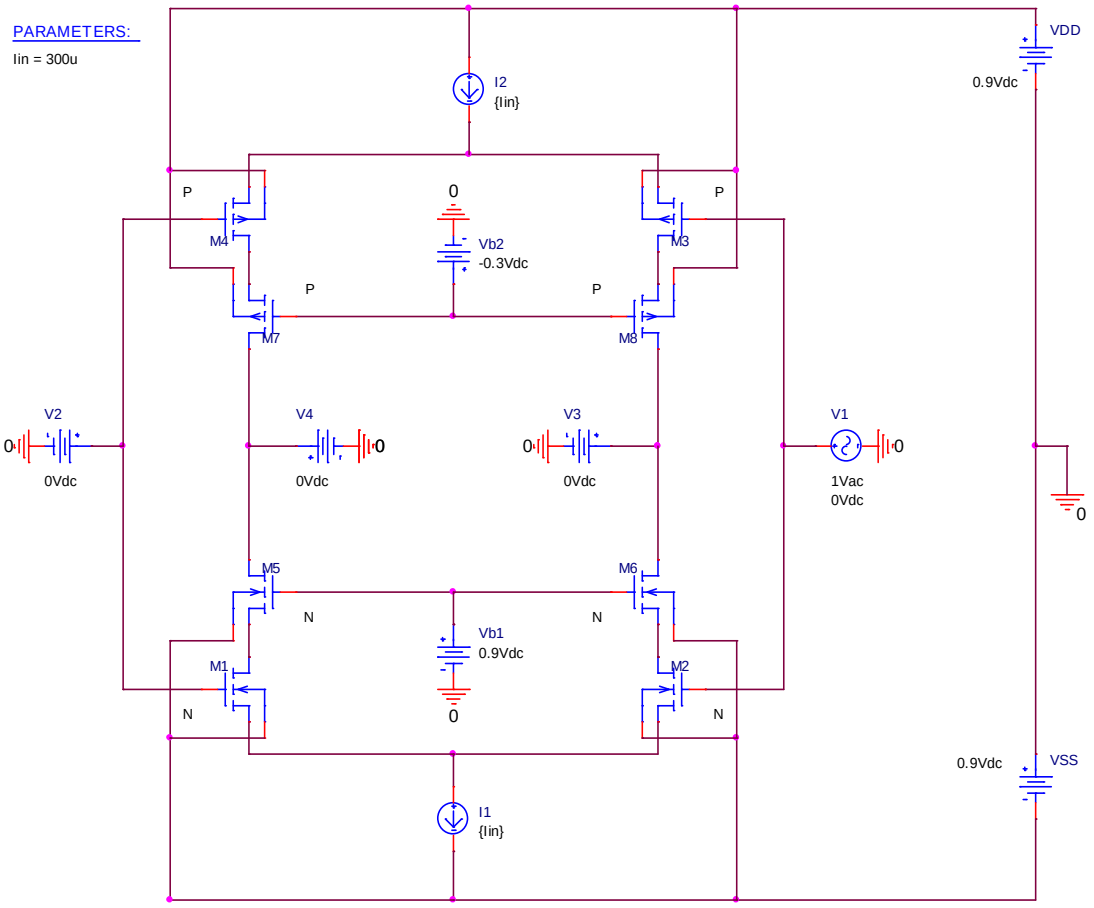


Şekil 2.31 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.32'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için pozitif giriş için empedansın frekansla değişimi gösterilmiştir.

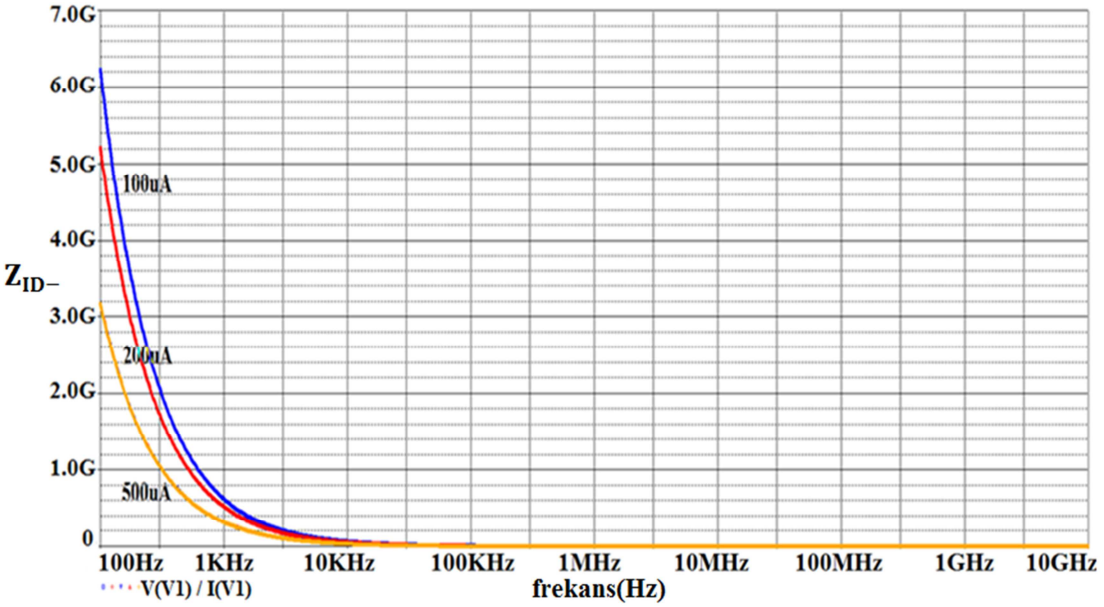


Şekil 2.32 : Z_{ID+} giriş empedansının frekansla değişimi.



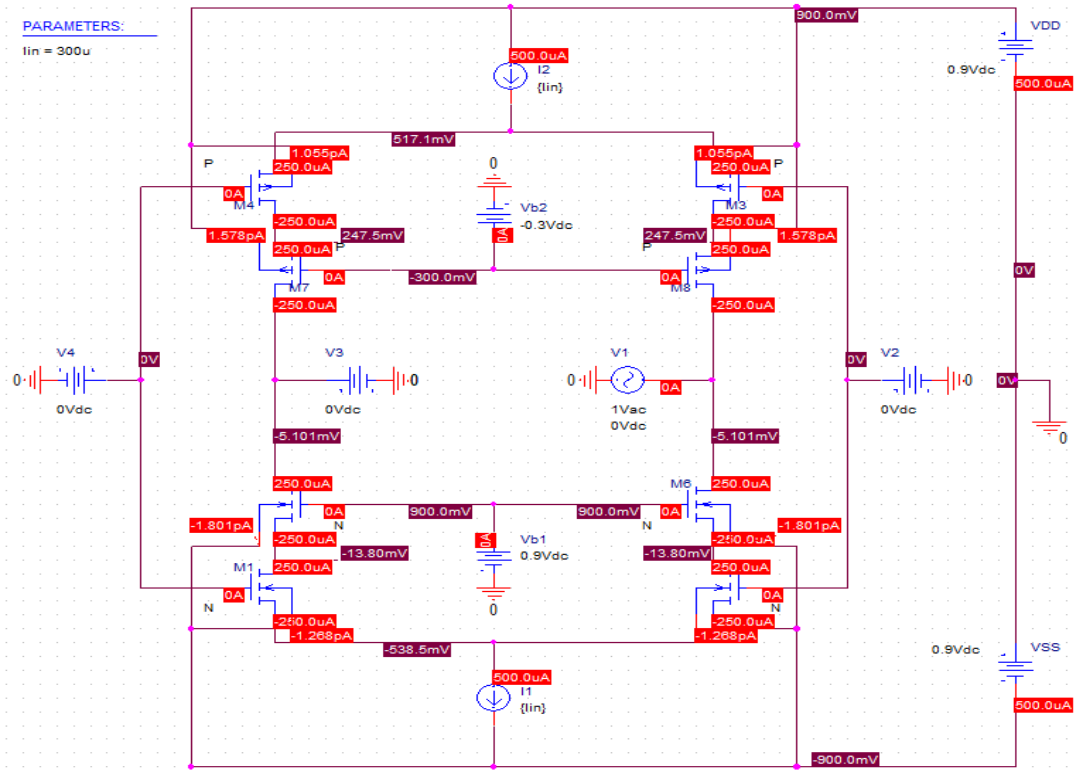
Şekil 2.33 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.34'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için negatif giriş için empedansın frekansla değişimi gösterilmiştir.



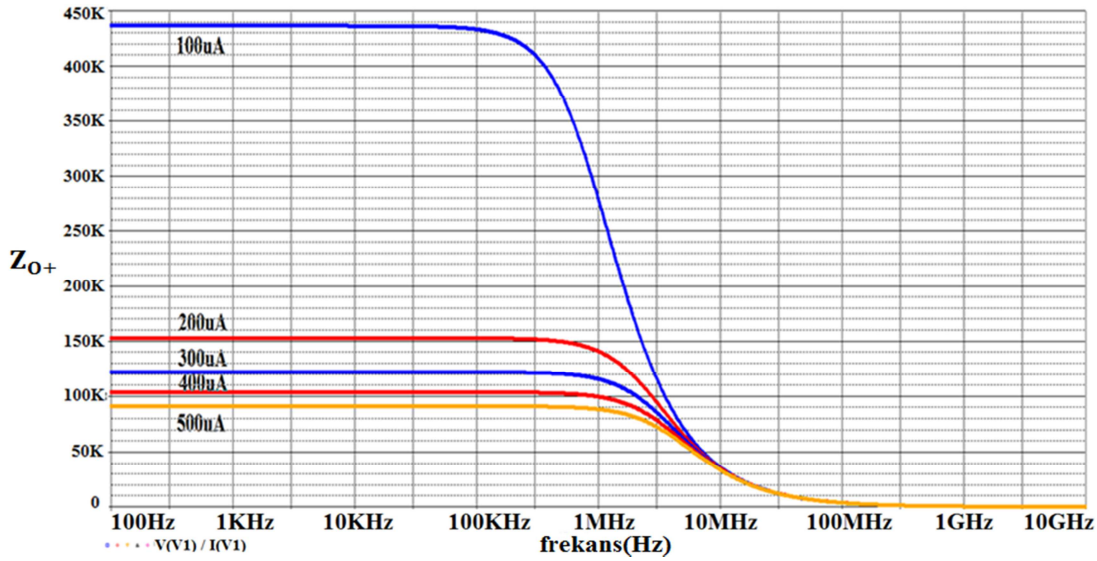
Şekil 2.34 : Z_{ID-} giriş empedansının frekansla değişimi.

Z_{O+} ve Z_{O-} çıkış empedanslarının frekansla değişimini incelemek için Şekil 3.35 ve Şekil 2.37'deki yapılar kurulmuştur. Simülasyon için girişleri referansa bağlayıp, çıkışlara 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

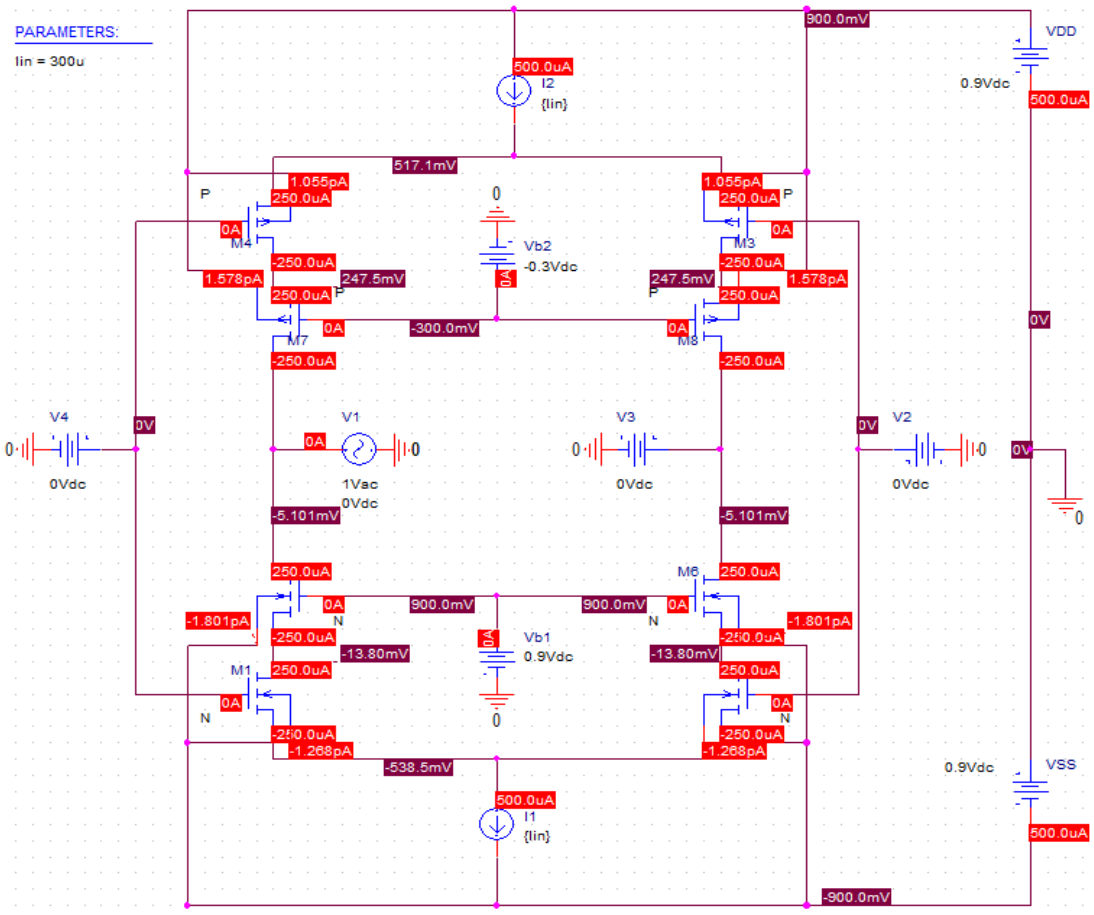


Şekil 2.35 : Z_{O+} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.36'da tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için pozitif çıkış için empedansın frekansla değişimi gösterilmiştir.

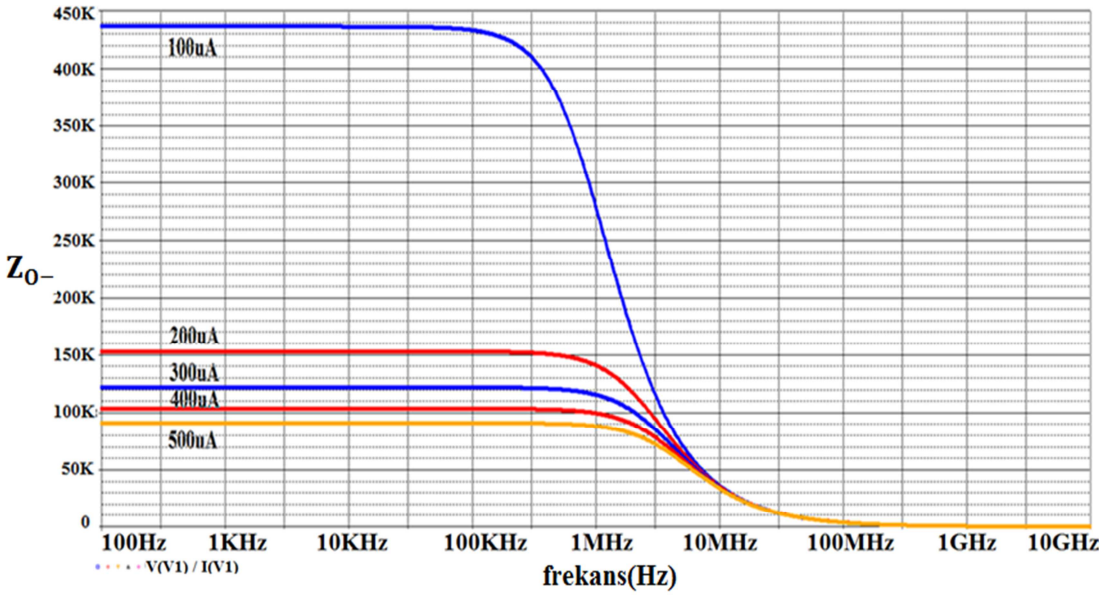


Şekil 2.36 : Z_{O+} çıkış empedansının frekansla değişimi.



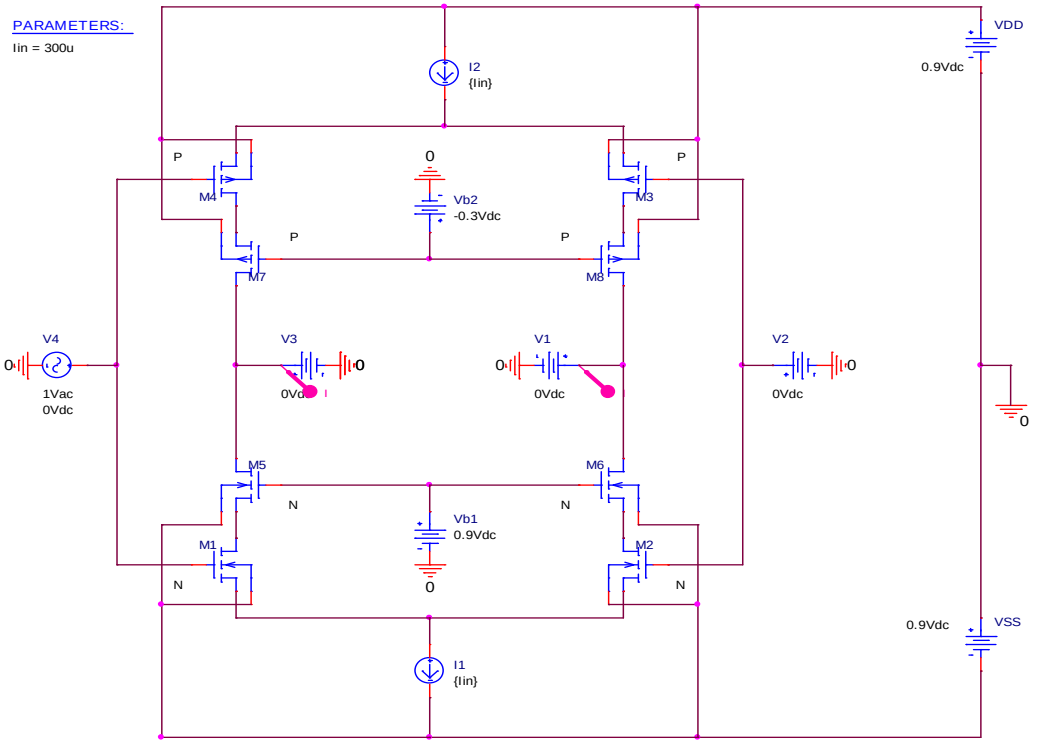
Şekil 2.37 : Z_{O-} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.38'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için negatif çıkış için empedansın frekansla değişimi gösterilmiştir.



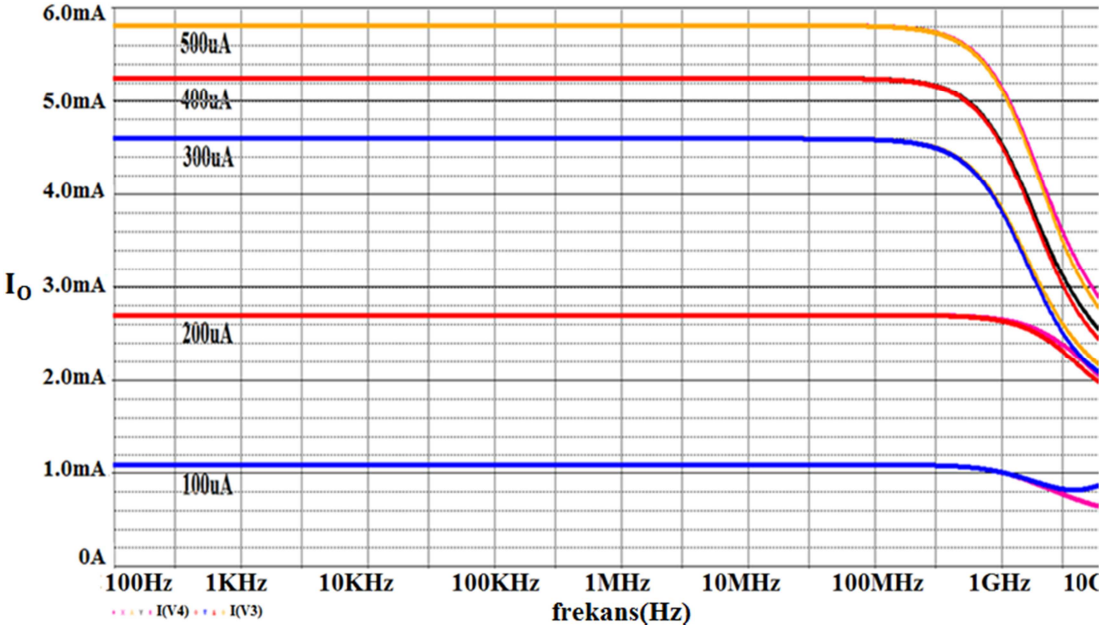
Şekil 2.38 : Z_{O-} çıkış empedansının frekansla değişimi.

Çıkış akımlarının frekansla değişimi incelemek için Şekil 2.39'daki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlere 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.



Şekil 2.39 : Çıkış akımlarının frekansla değişimi için kurulan devre.

Şekil 2.40'da tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkış akımlarının frekansla değişimi gösterilmiştir.

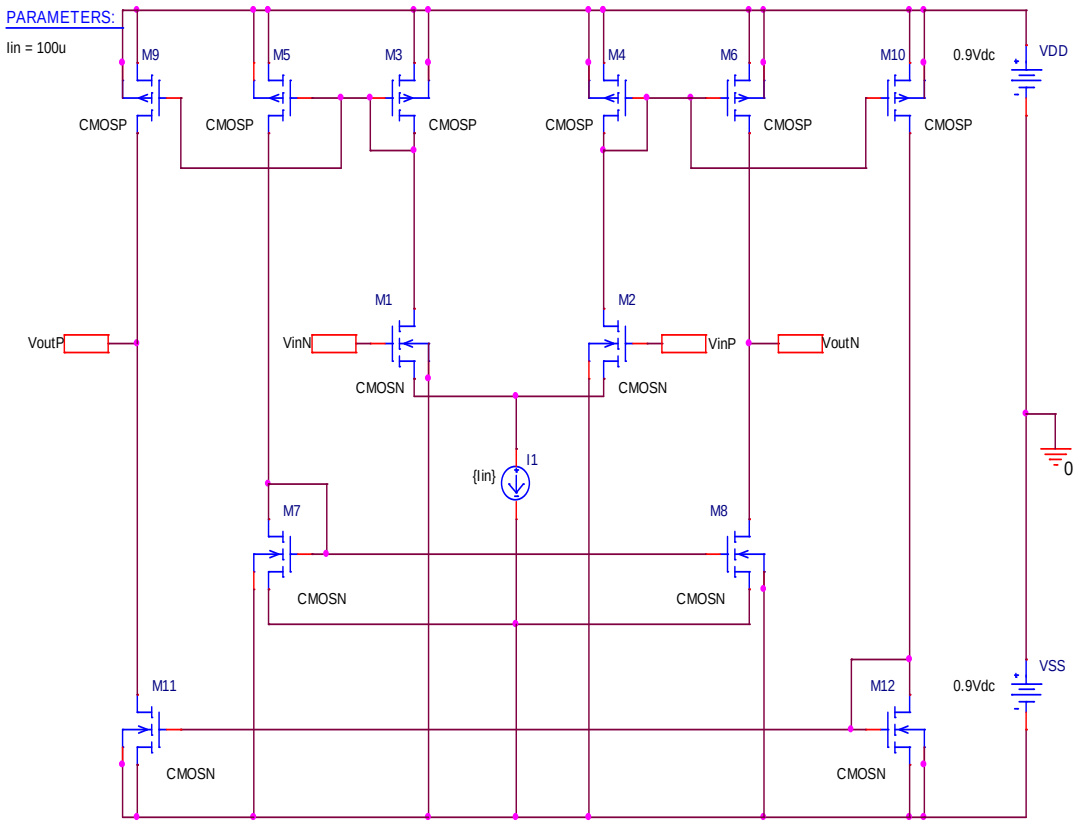


Şekil 2.40 : Çıkış akımlarının frekansla değişimi.

Tasarlanan 100µA kutuplama akımına (I_B) sahip DO-OTA yapısı için eşdeğer devre gürültü analizi yapılmıştır ve 1Hz frekansta eşdeğer devre gürültü değeri 3.179nV/sqrt(Hz) olarak bulunmuştur. Amaçlanan devre yapısı bu gürültü değeri için düşük gürültülüdür.

2.3 CMOS DO-OTA-1 Devre Yapısı

Oluşturacağımız DO-OTA yapısı için kullanacağımız DO-OTA-1 yapısı literatürde klasik DO-OTA olarak bilinen yapıdır. Bu yapının girişinde NMOS transistörler kullanıldığı için gürültü değeri diğer yapılara göre daha yüksektir. Bahsi geçen DO-OTA-1 yapısı SPICE programında aşağıda Şekil 2.41'deki gibi kurulmuştur ve bu yapıya ait cmos boyutları Çizelge 2.3'de verilmiştir.



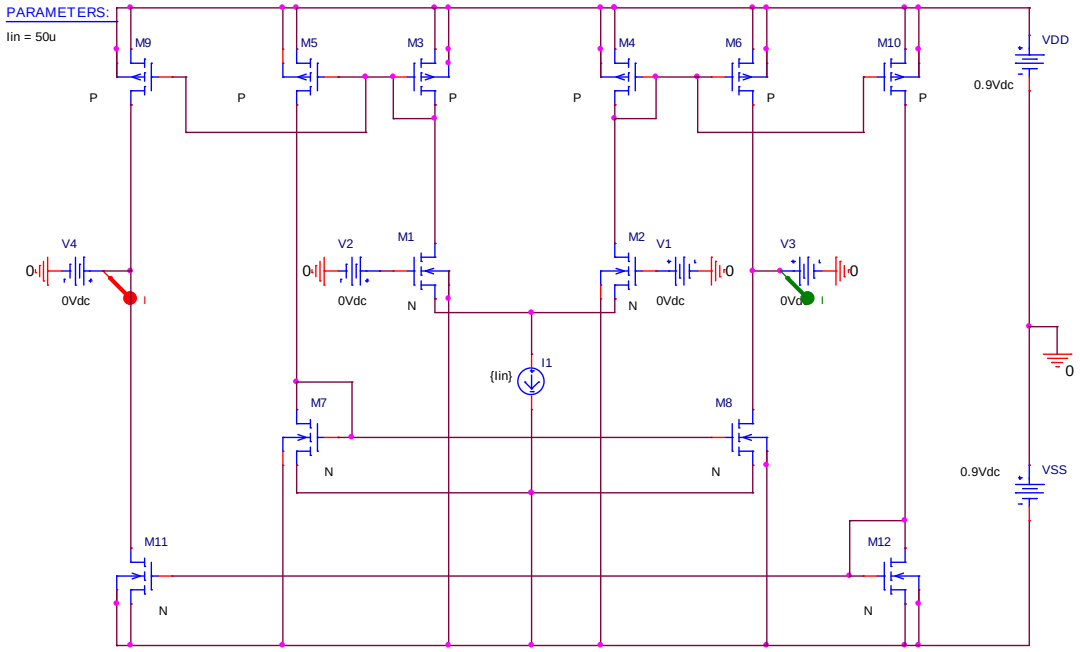
Şekil 2.41 : Tasarlanan DO-OTA-1 yapısı.

Çizelge 2.3 : DO-OTA-1 yapısının CMOS boyutları.

Transistör	W (µm)	L (µm)
M1, M2	15	0.36
M3, M4	30	0.36
M7, M8, M11, M12	6	0.36
M5, M6, M9, M10	15	0.36

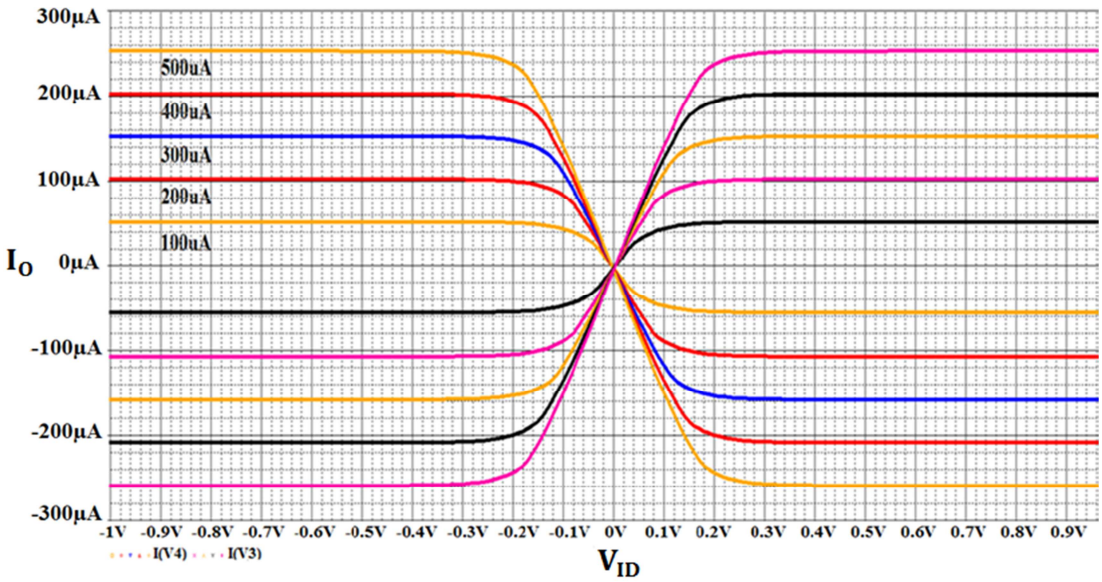
2.3.1 CMOS DO-OTA-1 devresinin ana karakteristikleri

I_{OP} ve I_{ON} çıkış akımlarının $V_{ID} = V_{IP} - V_{IN}$ giriş gerilimiyle değişimini incelemek için Şekil 2.42'daki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -1V ile +1V arasında değiştirilmiştir.



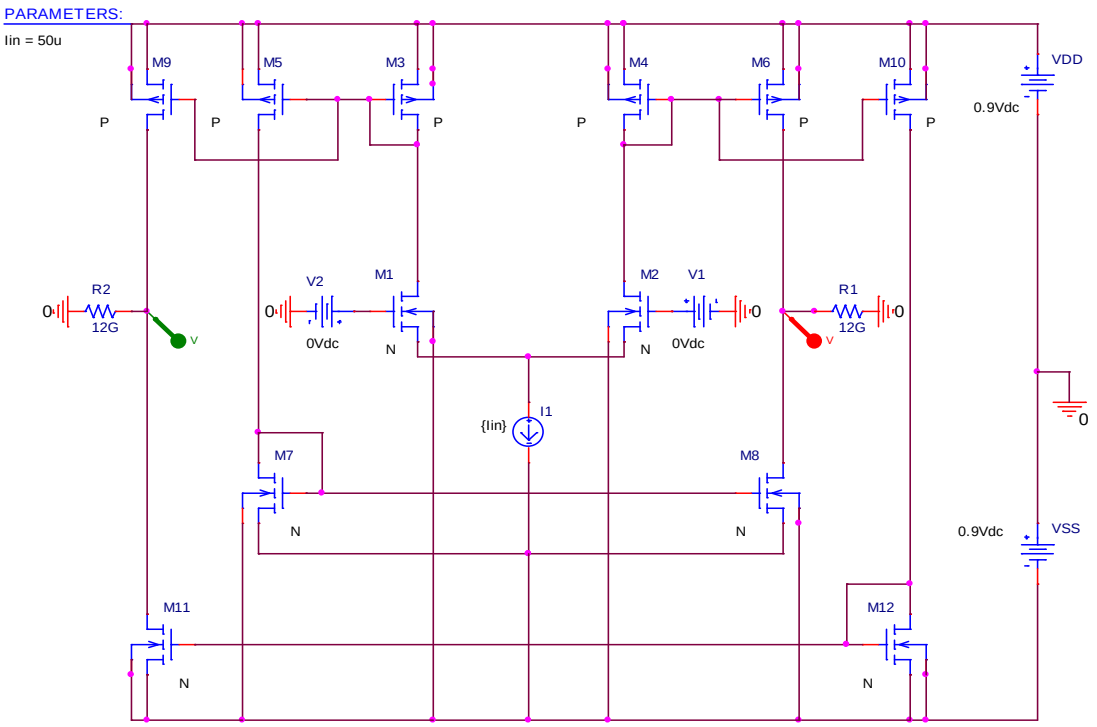
Şekil 2.42 : DC akım geçiş karakteristiği için kurulan devre.

Şekil 2.43'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış çıkış uçları akım aralığının karakteristiği gösterilmiştir.



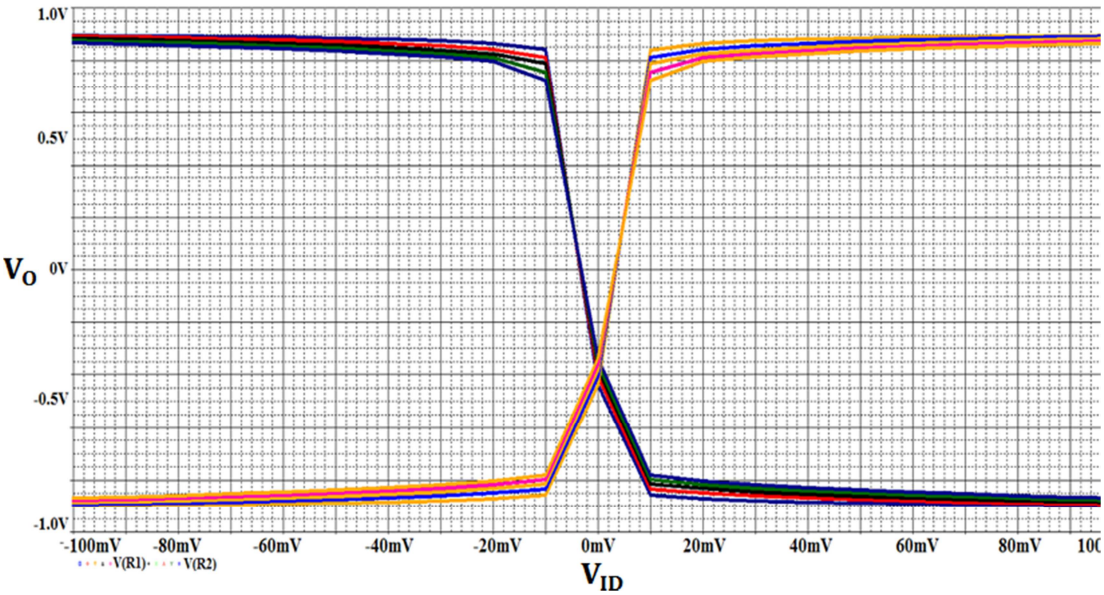
Şekil 2.43 : DC akım geçiş karakteristiği.

V_{OP} ve V_{ON} çıkış gerilimlerinin V_{ID} giriş gerilimiyle değişimini incelemek için Şekil 2.44'deki yapı kurulmuştur. Simülasyon için çıkışı açık devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -100mV ile +100mV arasında değiştirilmiştir.



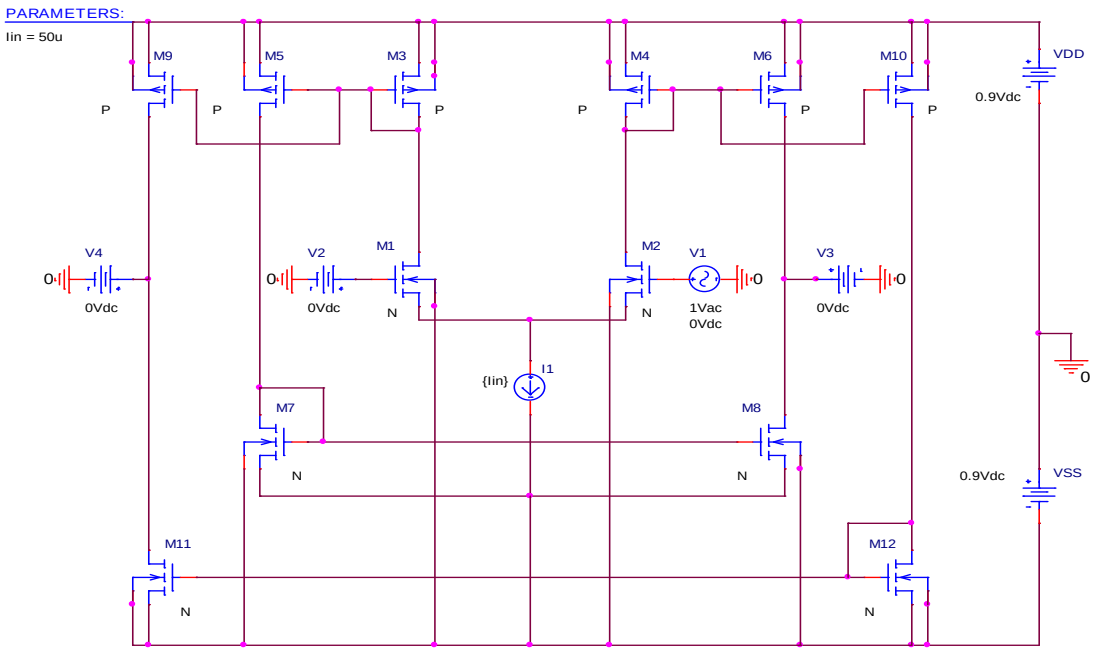
Şekil 2.44 : DC gerilim geçiş karakteristiği için kurulan devre.

Şekil 2.45'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış giriş gerilim aralığının karakteristiği gösterilmiştir.



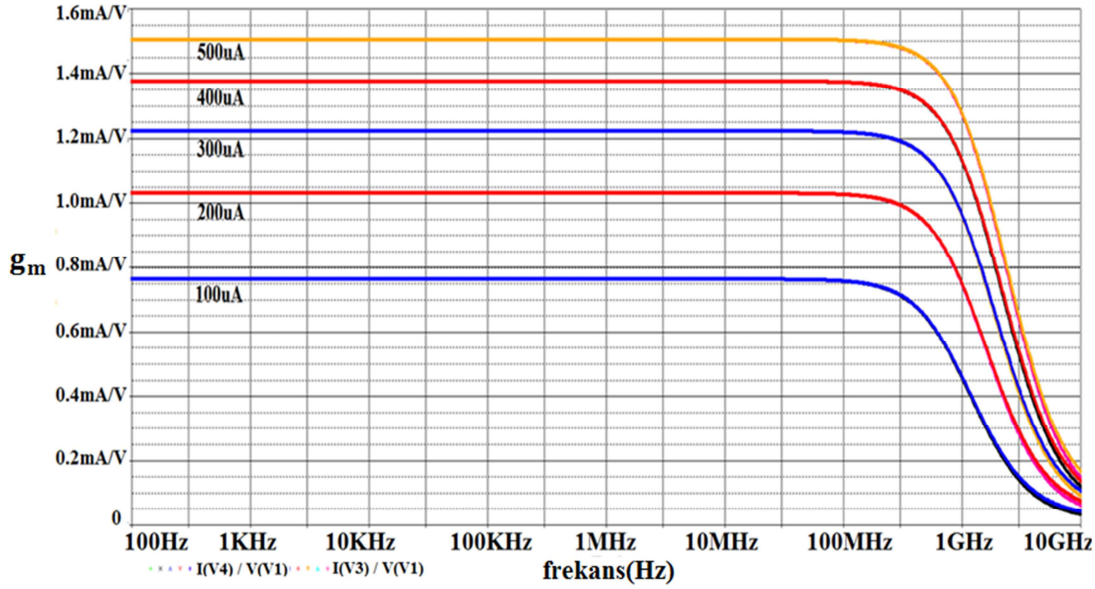
Şekil 2.45 : DC gerilim geçiş karakteristiği.

g_{m1} ve g_{m2} eğimlerinin frekansla değişimini incelemek için Şekil 2.46'daki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.



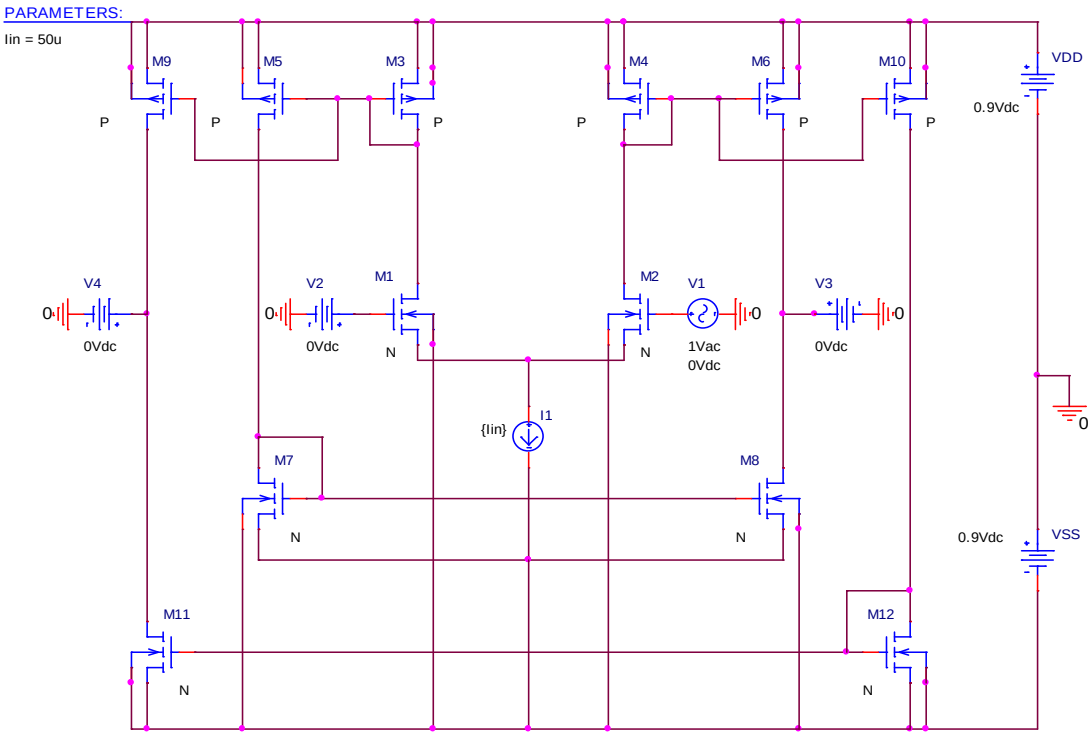
Şekil 2.46 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre.

Tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için g_m büyüklüğünün frekansla değişimi 0.76mA/V-1.5mA/V değerleri arasındadır. Pozitif (g_{m1}) ve negatif (g_{m2}) uçlar için eğimler üst üste binmiş halde Şekil 2.47'de gösterilmiştir.



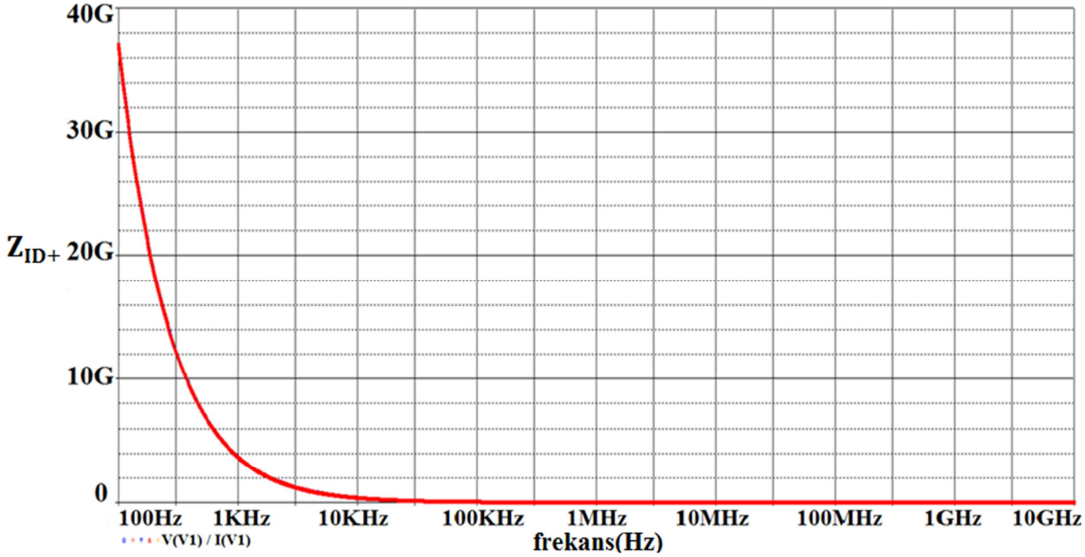
Şekil 2.47 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi.

Z_{ID+} ve Z_{ID-} giriş empedanslarının frekansla değişimini incelemek için Şekil 2.48 ve Şekil 2.50'deki yapılar kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

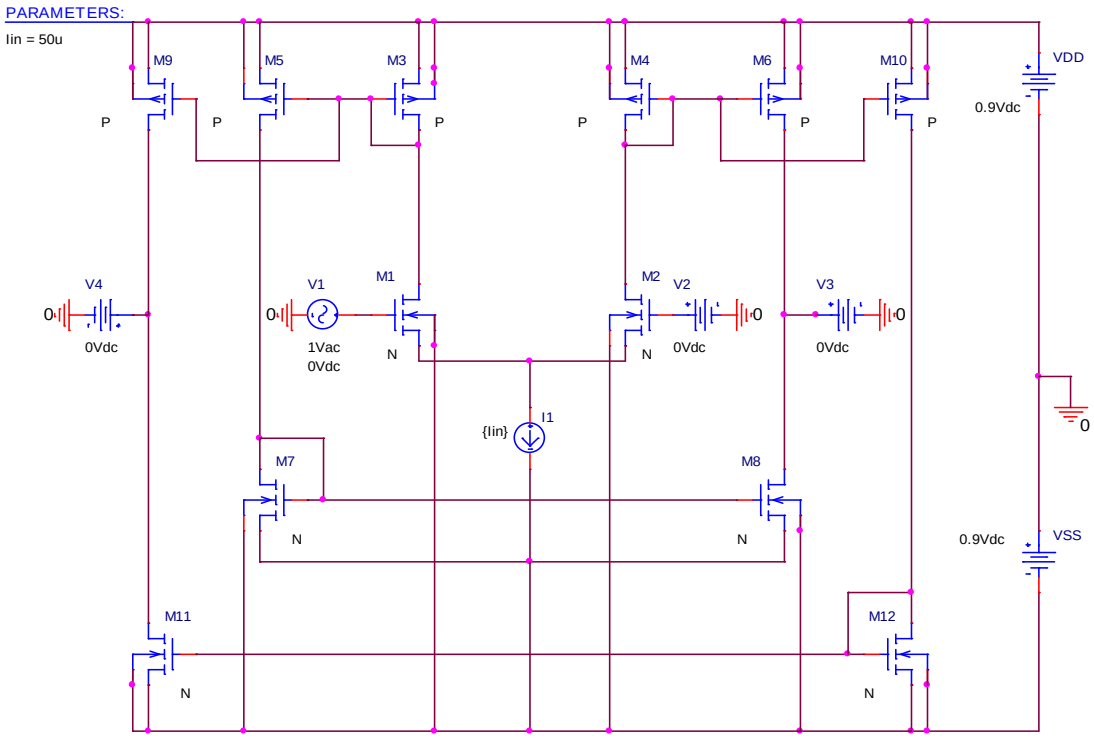


Şekil 2.48 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.49'da tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için pozitif giriş için empedansın frekansla değişimi gösterilmiştir.

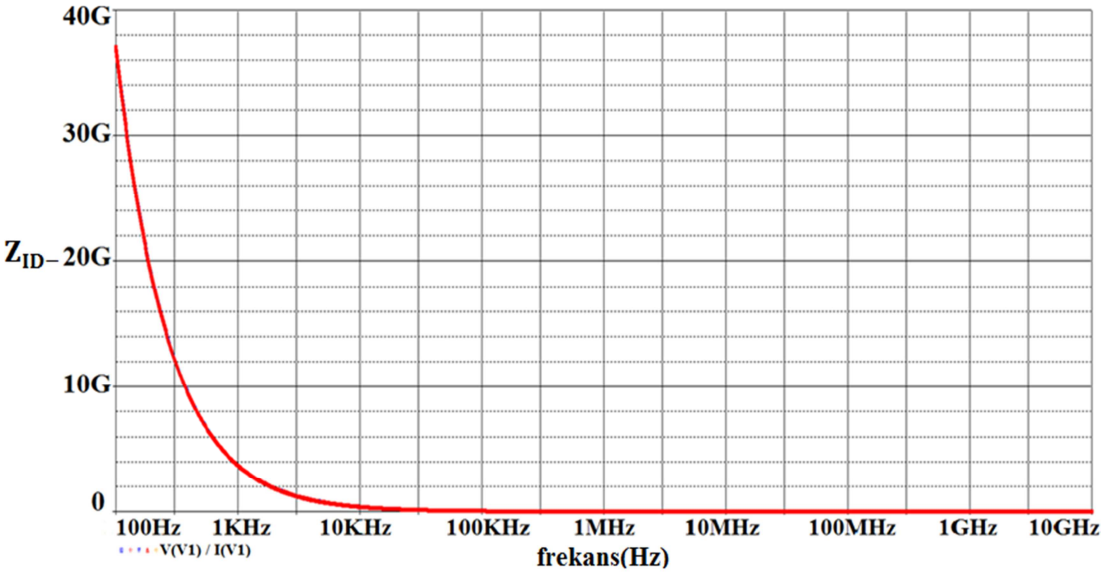


Şekil 2.49 : Z_{ID+} giriş empedansının frekansla değişimi.



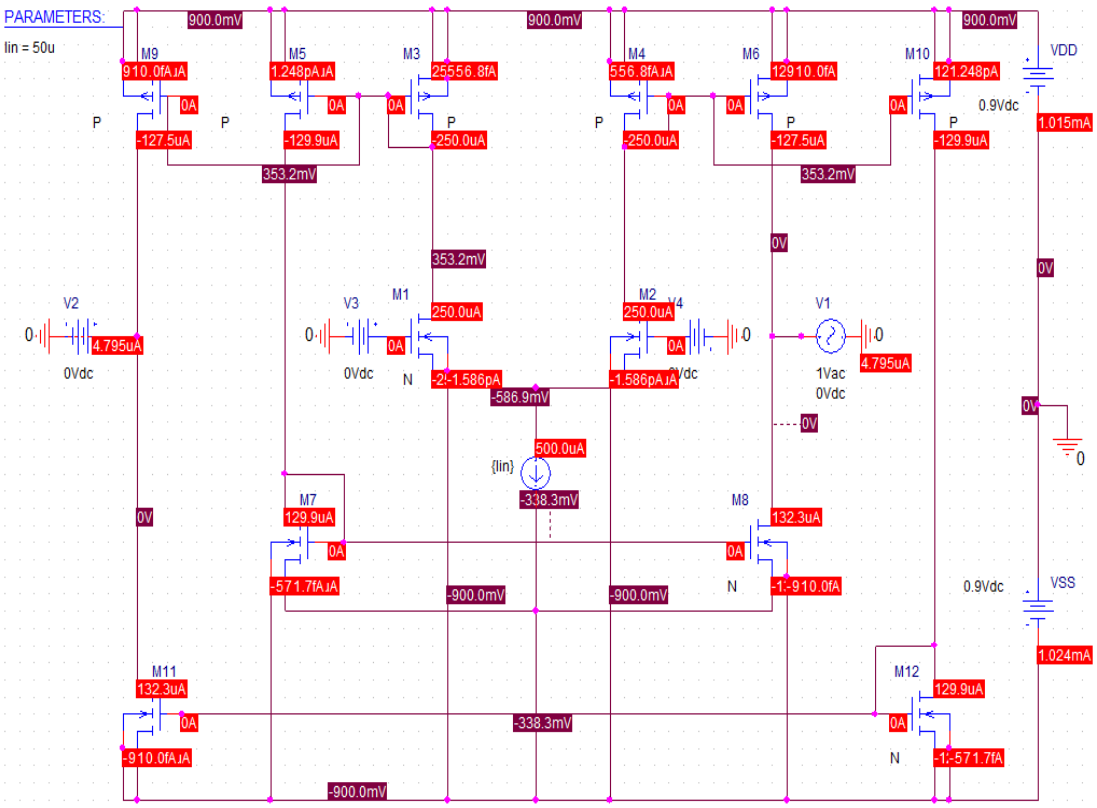
Şekil 2.50 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.51'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için negatif giriş için empedansın frekansla değişimi gösterilmiştir.



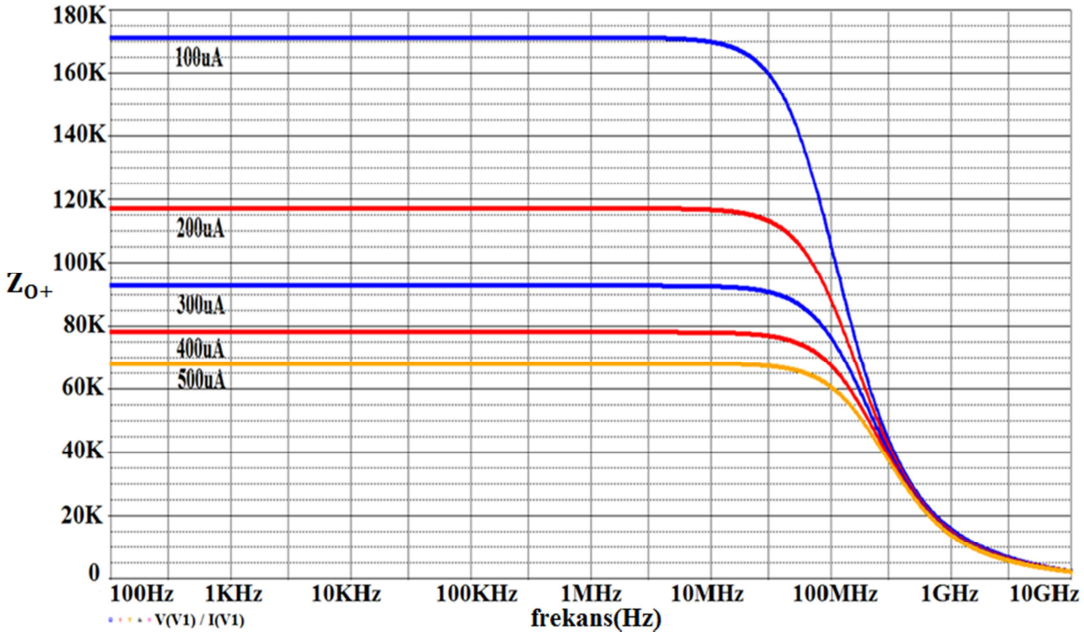
Şekil 2.51 : Z_{ID-} giriş empedansının frekansla değişimi.

Z_{O+} ve Z_{O-} çıkış empedanslarının frekansla değişimini incelemek için Şekil 2.52 ve Şekil 2.54'deki yapılar kurulmuştur. Simülasyon için girişleri referansa bağlayıp, çıkışlara 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

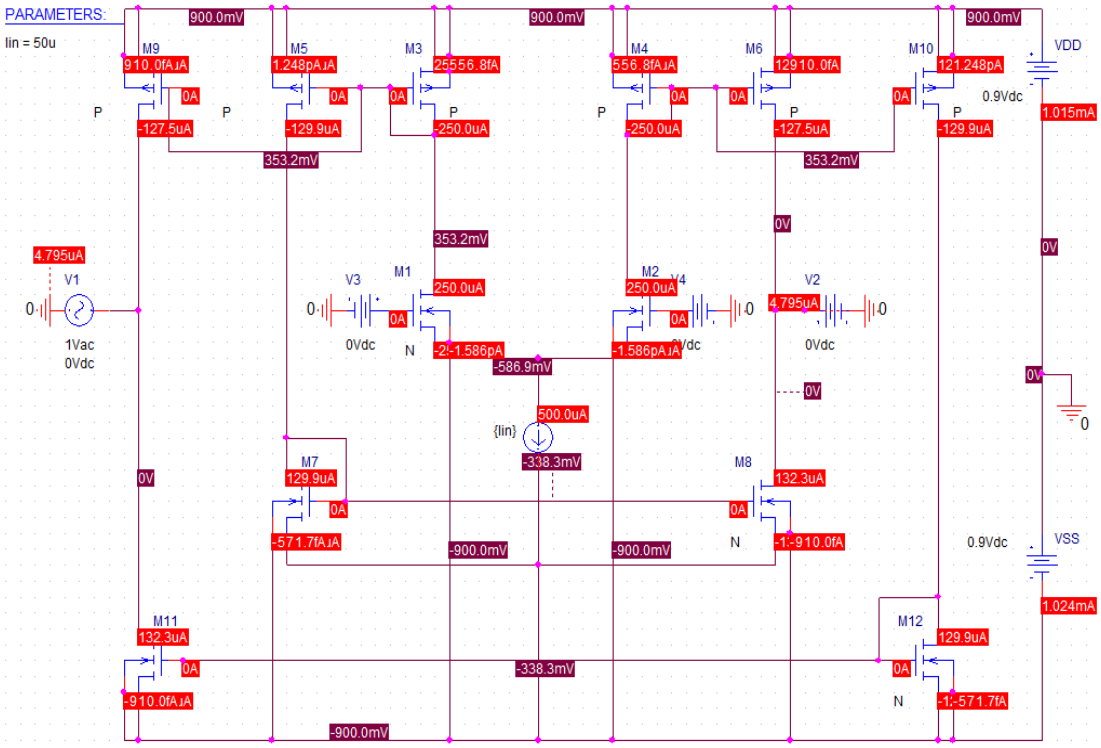


Şekil 2.52 : Z_{O+} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.53'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için pozitif çıkış için empedansın frekansla değişimi gösterilmiştir.

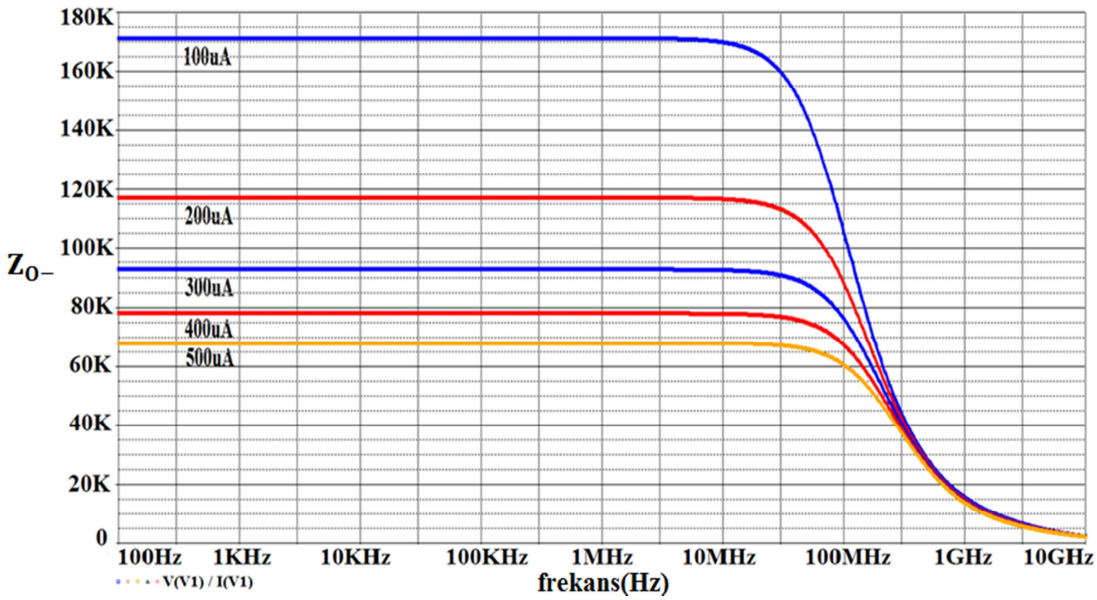


Şekil 2.53 : Z_{O+} çıkış empedansının frekansla değişimi.



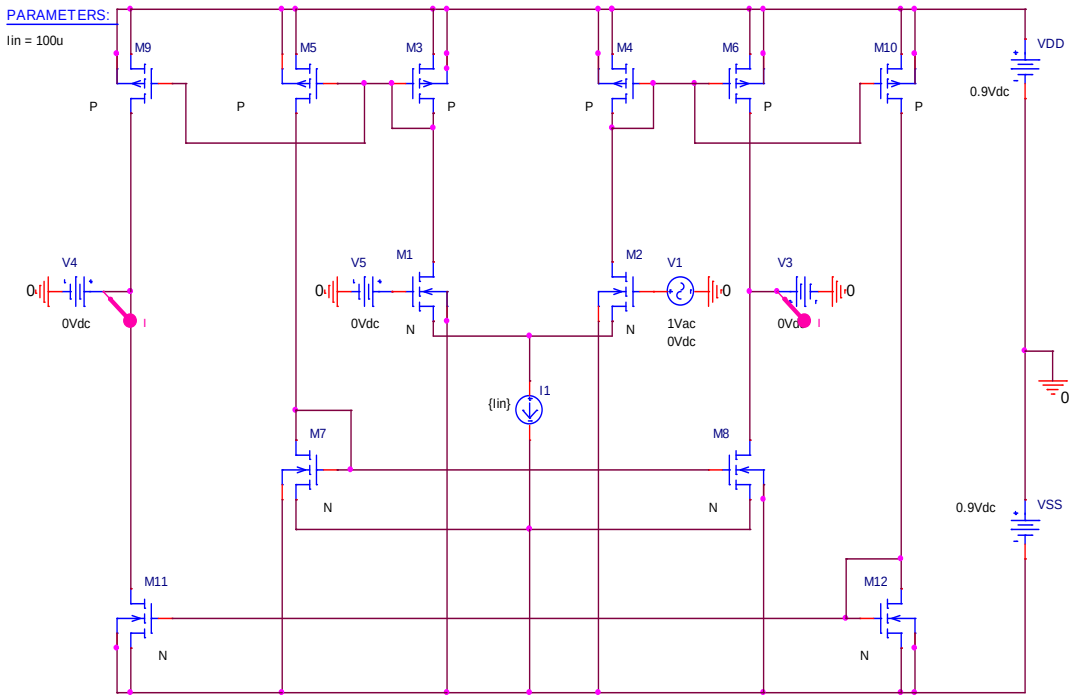
Şekil 2.54 : Z_{O-} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.55'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için negatif çıkış için empedansın frekansla değişimi gösterilmiştir.



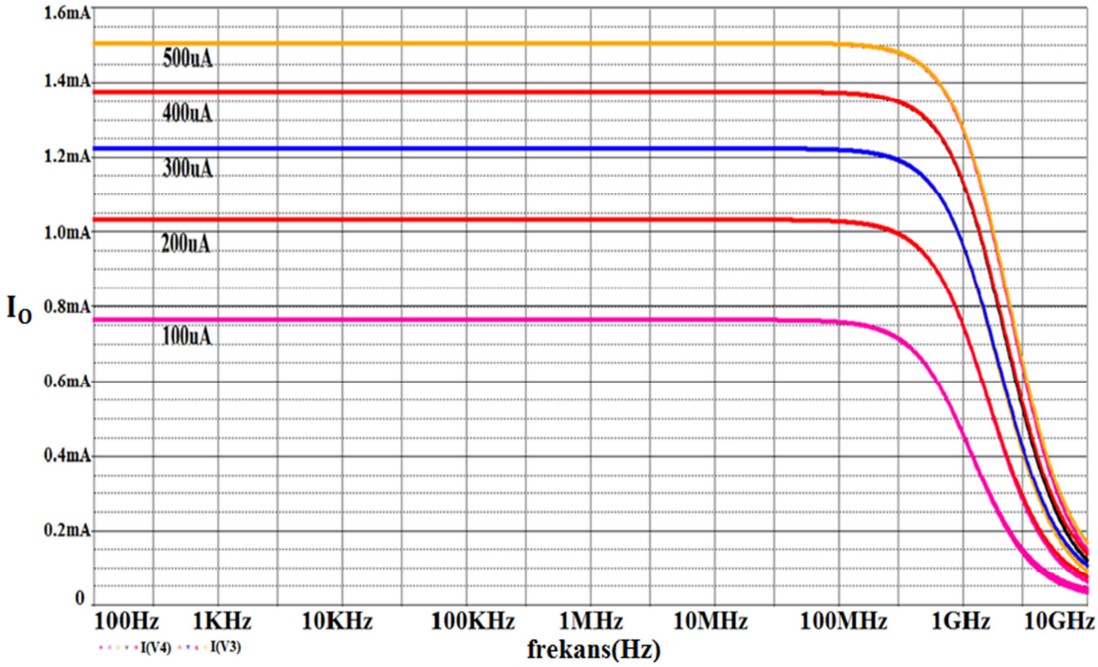
Şekil 2.55 : Z_{O-} çıkış empedansının frekansla değişimi.

Çıkış akımlarının frekansla değişimi incelemek için Şekil 2.56'daki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlere 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.



Şekil 2.56 : Çıkış akımlarının frekansla değişimi için kurulan devre.

Şekil 2.57'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkış akımlarının frekansla değişimi gösterilmiştir.

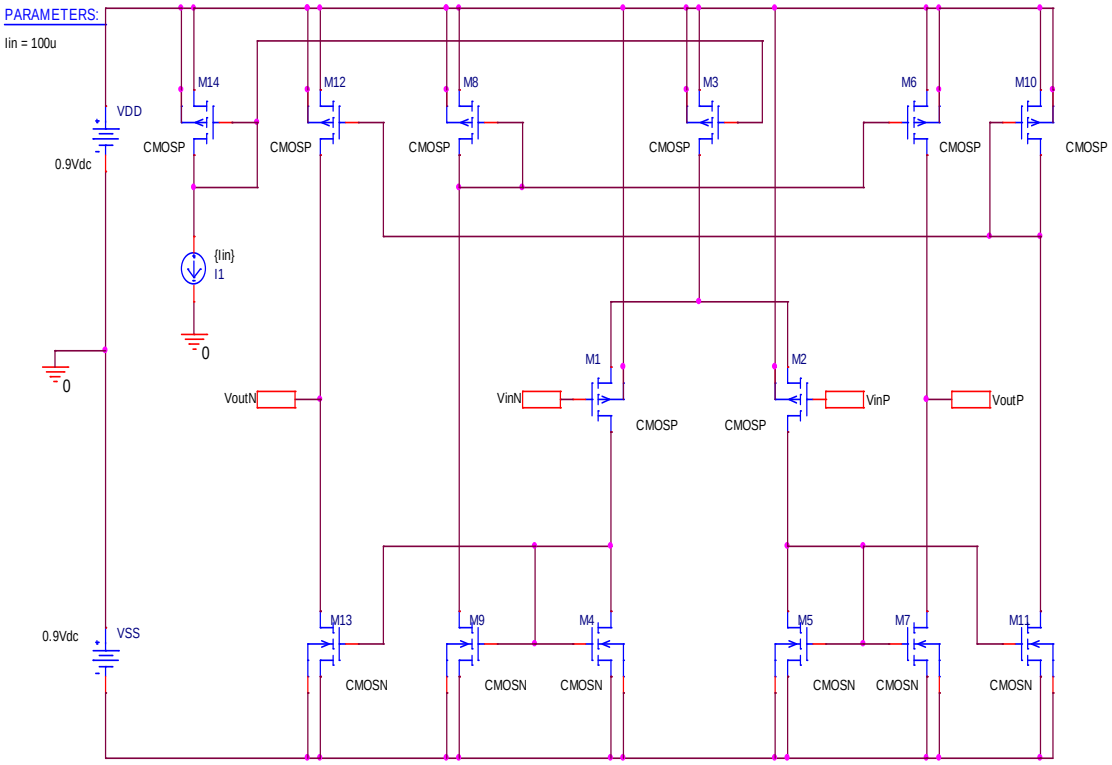


Şekil 2.57 : Çıkış akımlarının frekansla değişimi.

Tasarlanan 100µA kutuplama akımına (I_B) sahip DO-OTA-1 yapısı için eşdeğer devre gürültü analizi yapılmıştır ve 1Hz frekansta eşdeğer devre gürültü değeri 9.024nV/sqrt(Hz) olarak bulunmuştur. Amaçlanan devre yapısı bu gürültü değeri için düşük gürültülüdür.

2.4 CMOS DO-OTA-2 Devre Yapısı

Oluşturacağımız DO-OTA yapısı için kullanacağımız DO-OTA-2 yapısı da literatürde klasik DO-OTA olarak bilinen yapıdır. Fakat bu yapının girişinde DO-OTA-1'den farklı olarak PMOS transistörler kullanıldığı için gürültü değeri DO-OTA-1'e göre daha düşüktür. Bahsi geçen DO-OTA-2 yapısı SPICE programında aşağıda Şekil 2.58'deki gibi kurulmuştur ve bu yapıya ait cmos boyutları Çizelge 2.4'de verilmiştir.



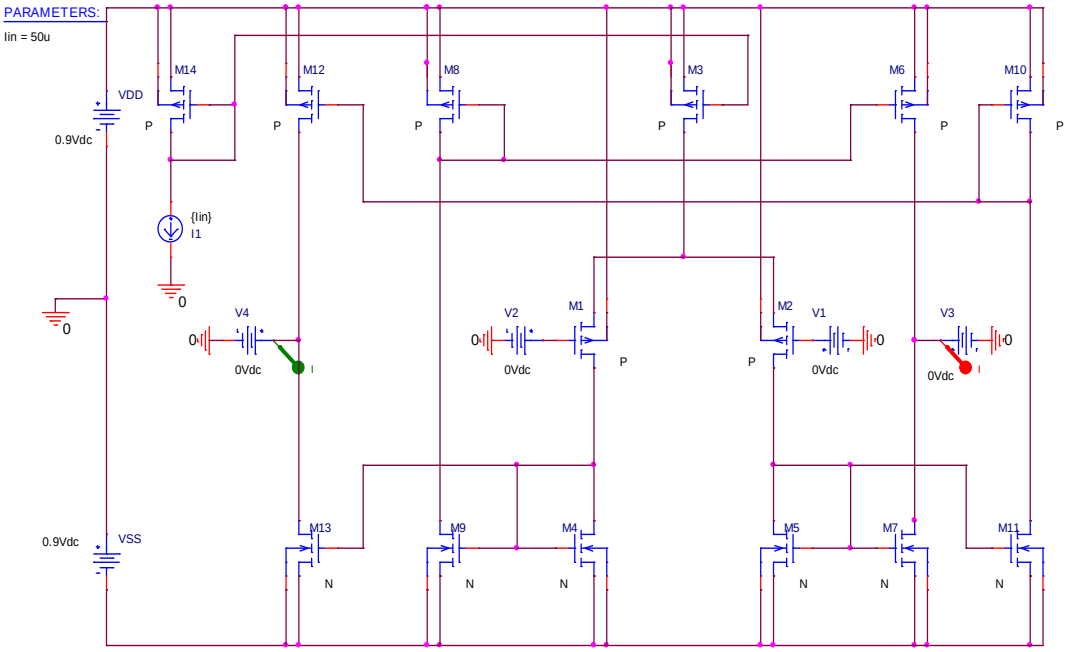
Şekil 2.58 : Tasarlanan DO-OTA-2 yapısı.

Çizelge 2.4 : DO-OTA-2 yapısının CMOS boyutları.

Transistör	W (µm)	L (µm)
M1, M2	75	1
M3	50	0.36
M6, M8, M10, M12, M14	25	0.36
M4, M5, M7, M9, M11, M13	5	0.36

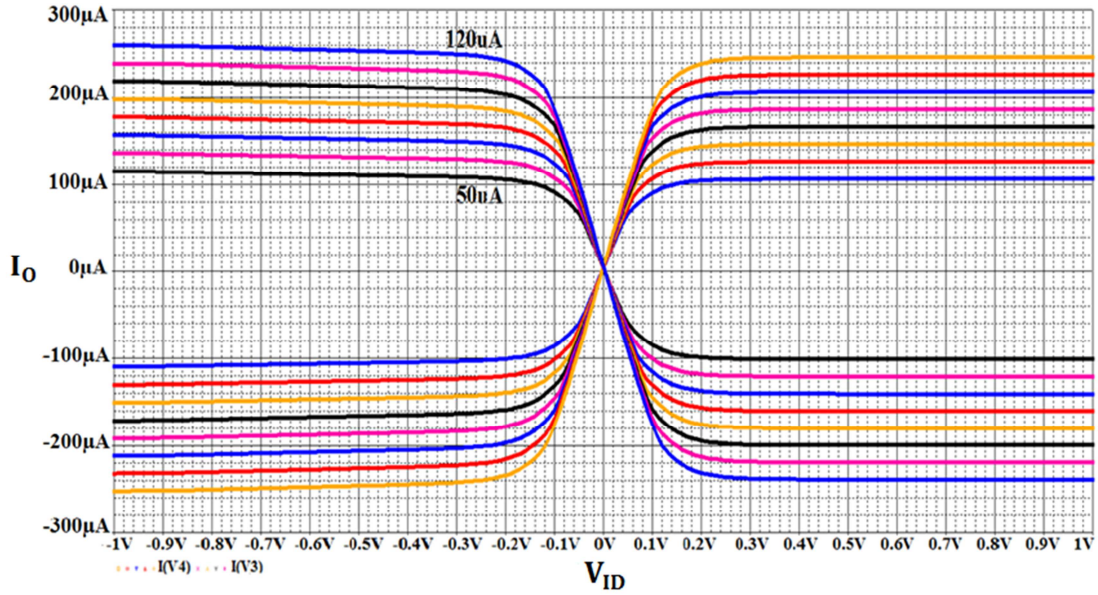
2.4.1 CMOS DO-OTA-2 devresinin ana karakteristikleri

I_{OP} ve I_{ON} çıkış akımlarının $V_{ID} = V_{IP} - V_{IN}$ giriş gerilimiyle değişimini incelemek için Şekil 2.59'daki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -1V ile +1V arasında değiştirilmiştir.



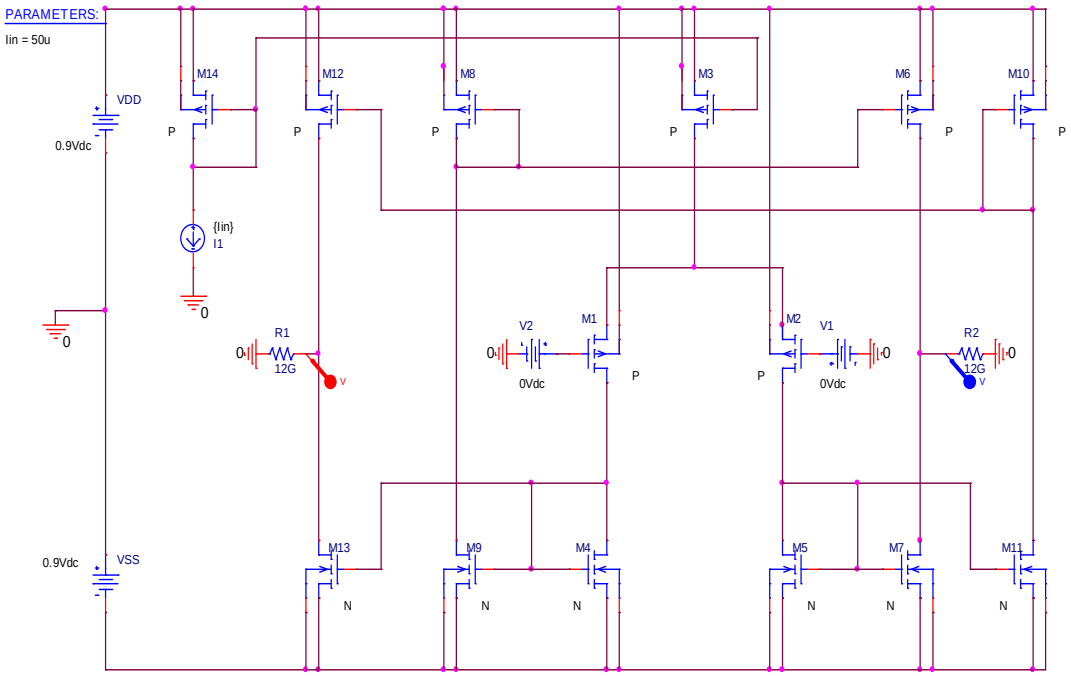
Şekil 2.59 : DC akım geçiş karakteristiği için kurulan devre.

Şekil 2.60'da tasarlanan devre yapısının 10µA artımlı 50µA-120µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış çıkış uçları akım aralığının karakteristiği gösterilmiştir.



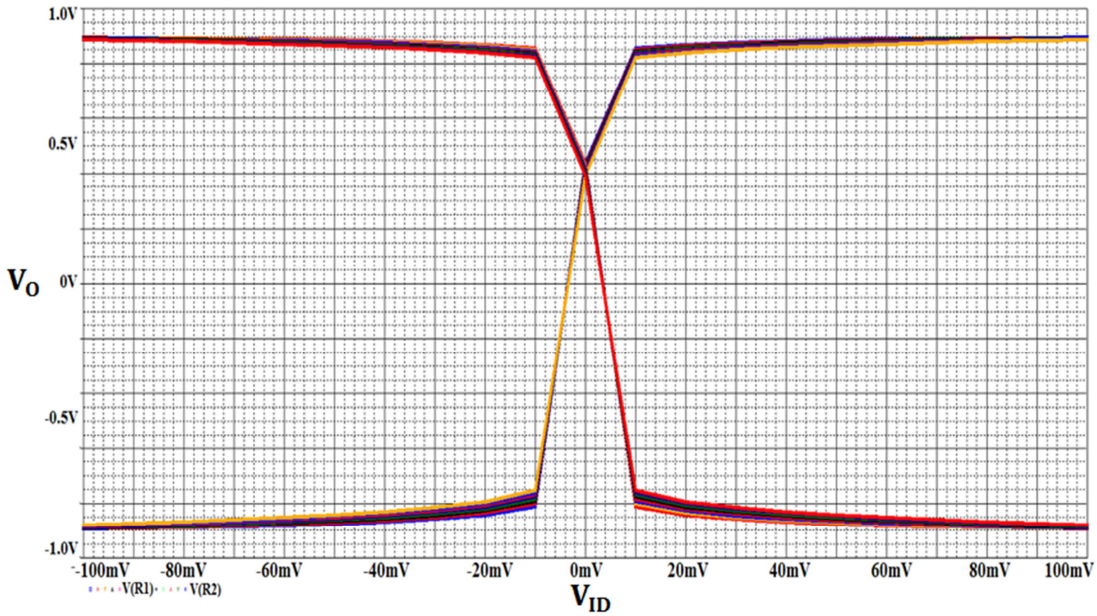
Şekil 2.60 : DC akım geçiş karakteristiği.

V_{OP} ve V_{ON} çıkış gerilimlerinin V_{ID} giriş gerilimiyle değişimini incelemek için Şekil 2.61'deki yapı kurulmuştur. Simülasyon için çıkışı açık devre edip, girişlerden birini referansa bağlayıp, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimi -100mV ile +100mV arasında değiştirilmiştir.



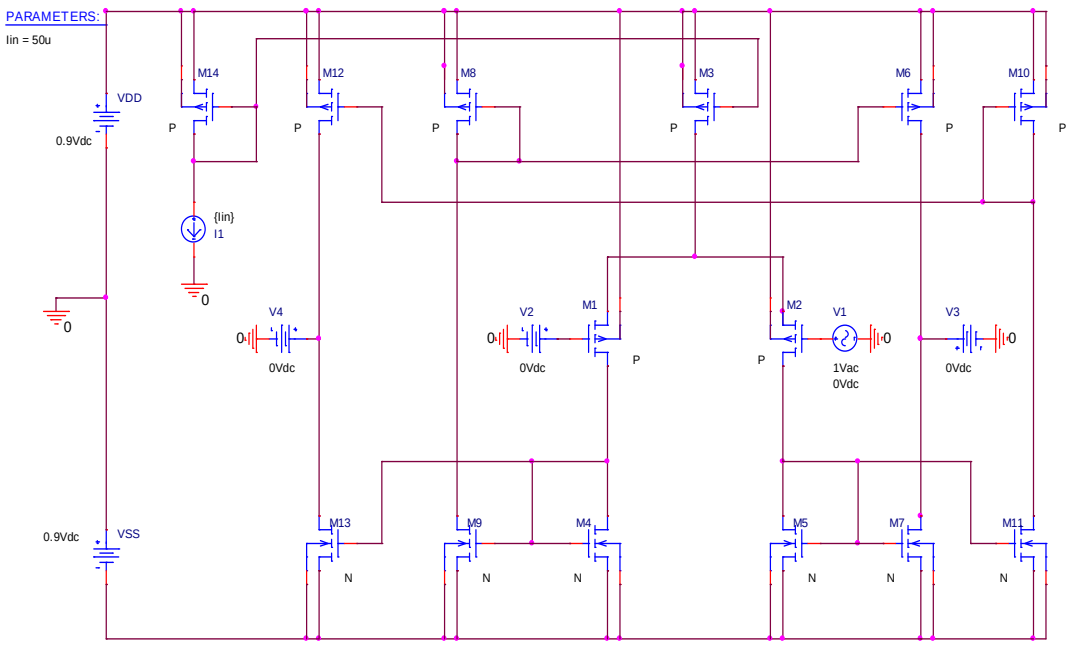
Şekil 2.61 : DC gerilim geçiş karakteristiği için kurulan devre.

Şekil 2.62'de tasarlanan devre yapısının 10µA artımlı 50µA-120µA arasındaki kutuplama akım (I_B) değerleri için çıkarılmış giriş gerilim aralığının karakteristiği gösterilmiştir.



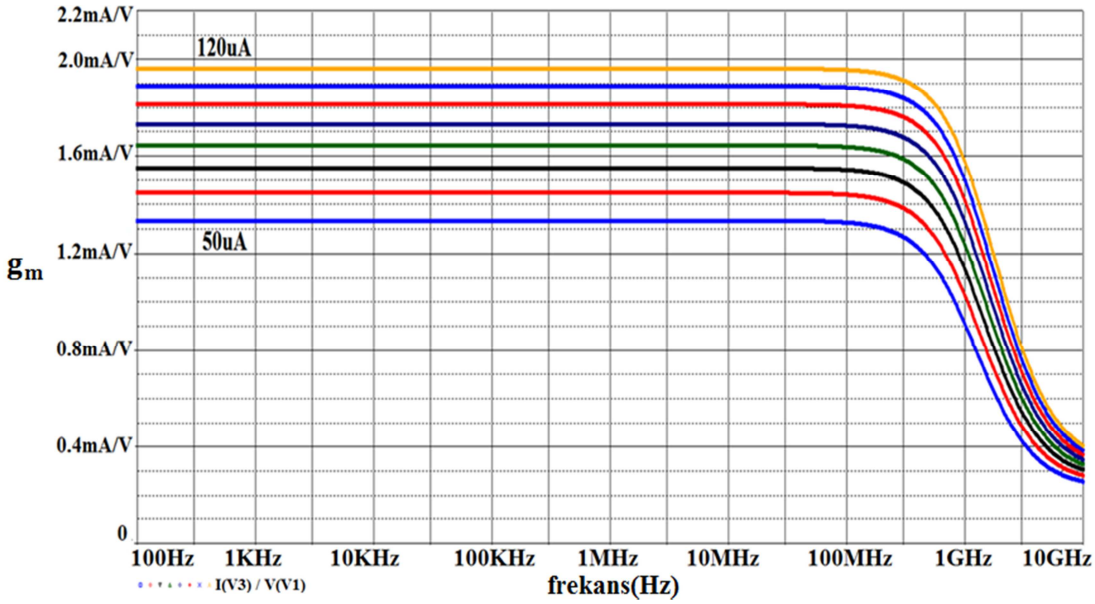
Şekil 2.62 : DC gerilim geçiş karakteristiği.

g_{m1} ve g_{m2} eğimlerinin frekansla değişimini incelemek için Şekil 2.63'deki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

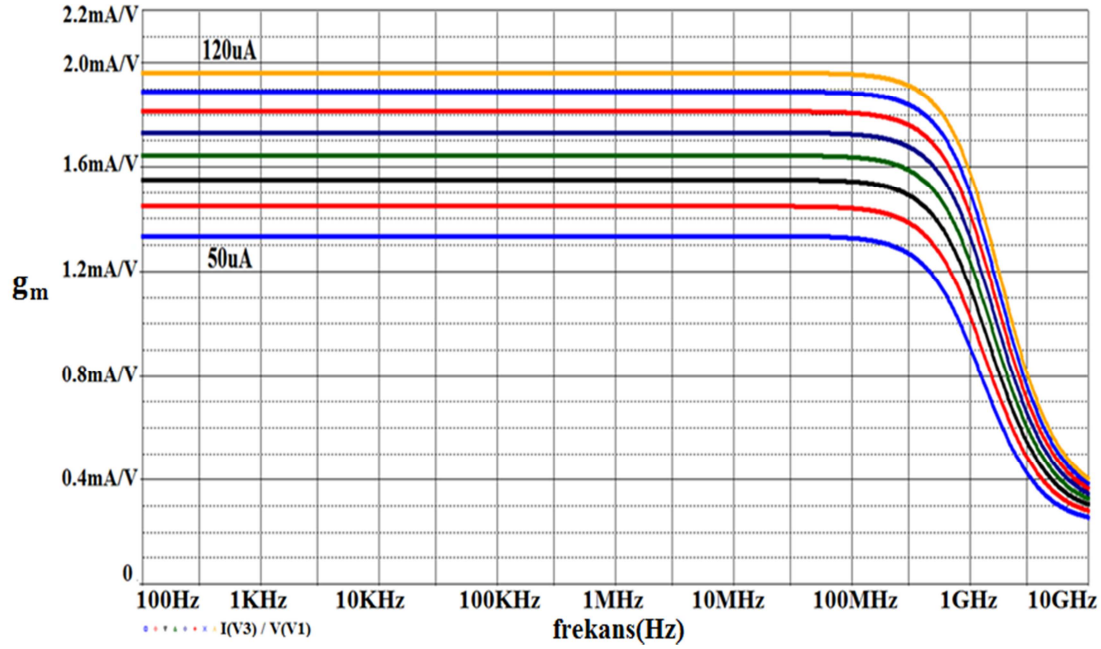


Şekil 2.63 : g_{m1} ve g_{m2} eğimlerinin frekansla değişimi için kurulan devre.

Tasarlanan devre yapısının 10µA artımlı 50µA-120µA arasındaki kutuplama akım (I_B) değerleri için g_m büyüklüğünün frekansla değişimi 1.33mA/V-1.97mA/V değerleri arasındadır. Pozitif (g_{m1}) uç için eğimin frekansla değişimi Şekil 2.64'de ve negatif (g_{m2}) uç için eğim frekansla değişimi Şekil 2.65'de gösterilmiştir.

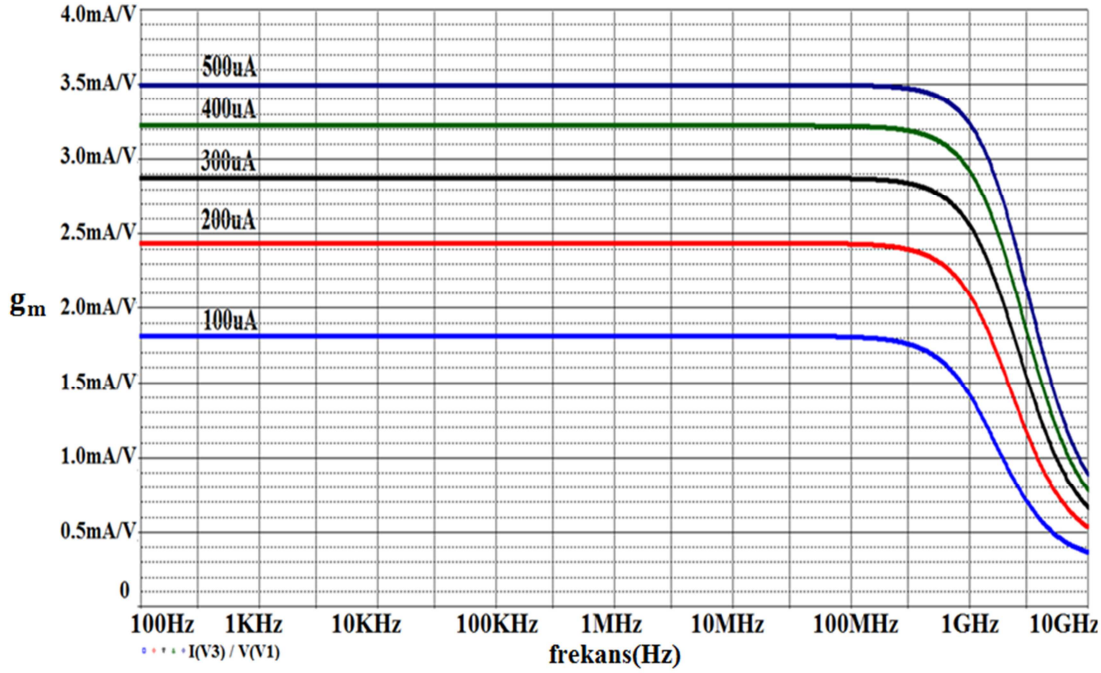


Şekil 2.64 : g_{m1} eğiminin frekansla değişimi.

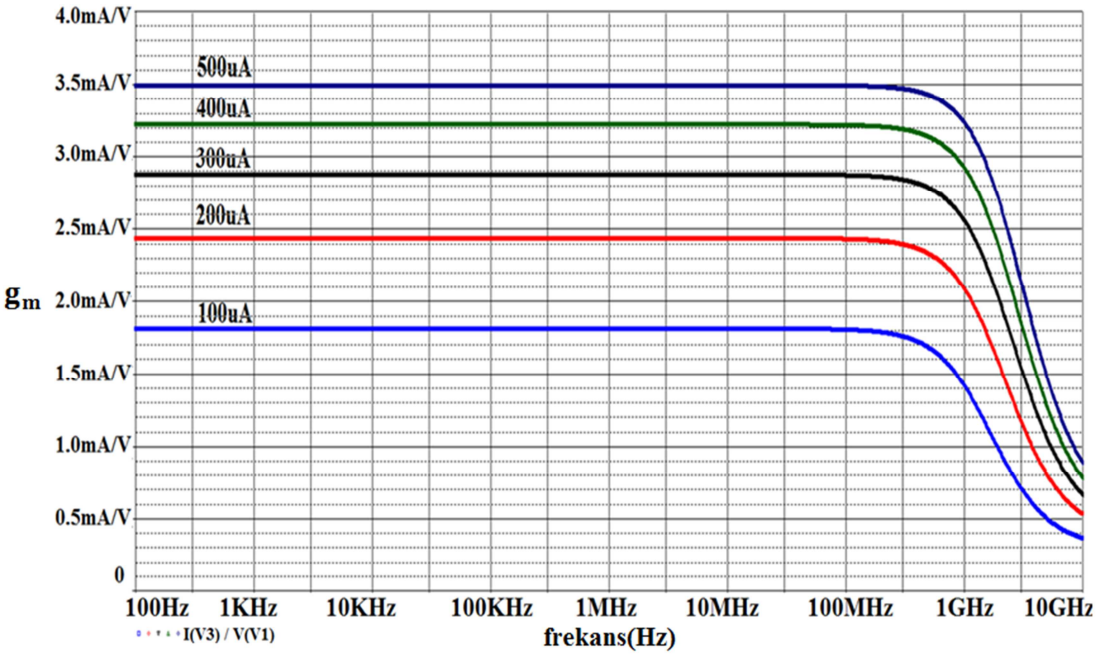


Şekil 2.65 : g_{m2} eğiminin frekansla değişimi.

Tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için g_m büyüklüğünün frekansla değişimi 1.8mA/V-3.5mA/V değerleri arasındadır. Pozitif (g_{m1}) uç için eğimin frekansla değişimi Şekil 2.66'da ve negatif (g_{m2}) uç için eğim frekansla değişimi Şekil 2.67'de gösterilmiştir.

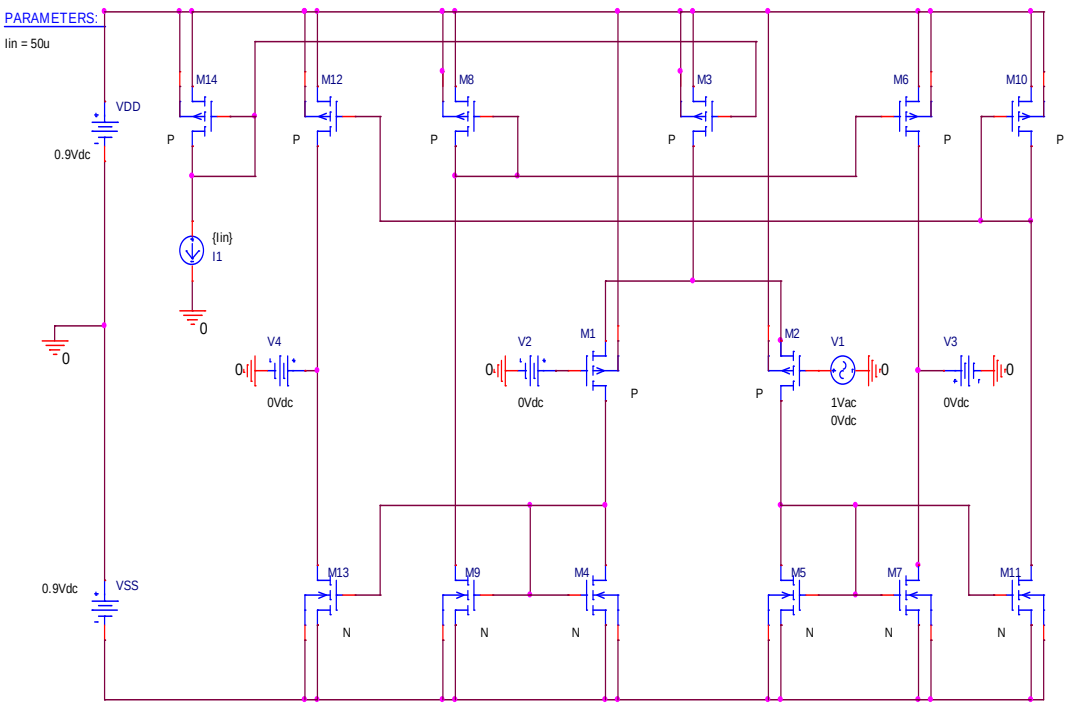


Şekil 2.66 : g_{m1} eğiminin frekansla değişimi.



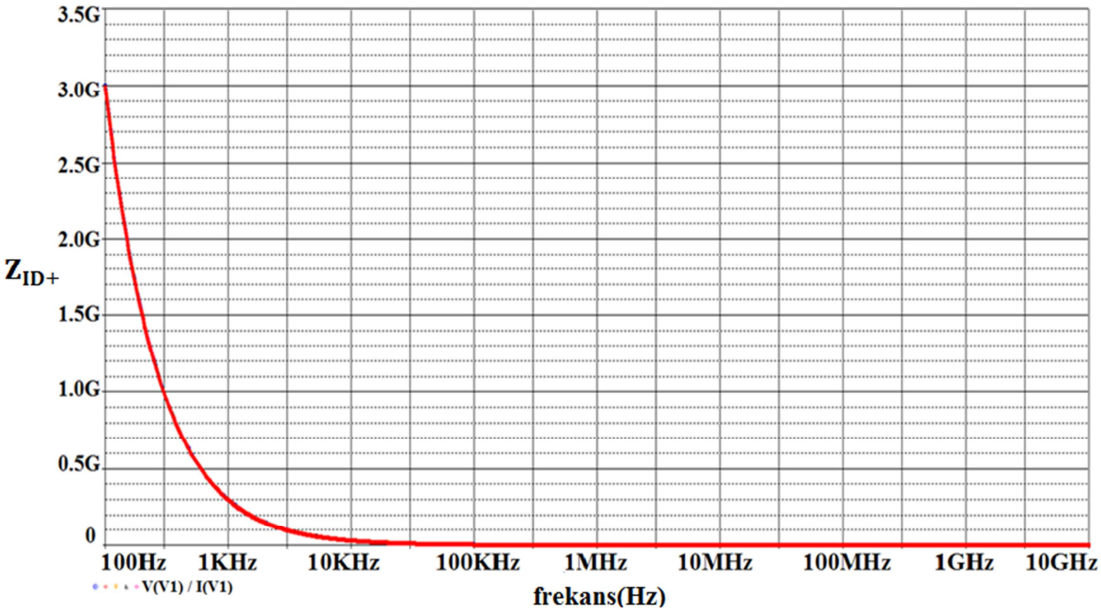
Şekil 2.67 : g_{m2} eğiminin frekansla değişimi.

Z_{ID+} ve Z_{ID-} giriş empedanslarının frekansla değişimini incelemek için Şekil 2.68 ve Şekil 2.70'deki yapılar kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlerden birini referansa bağlayıp, diğer girişe 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

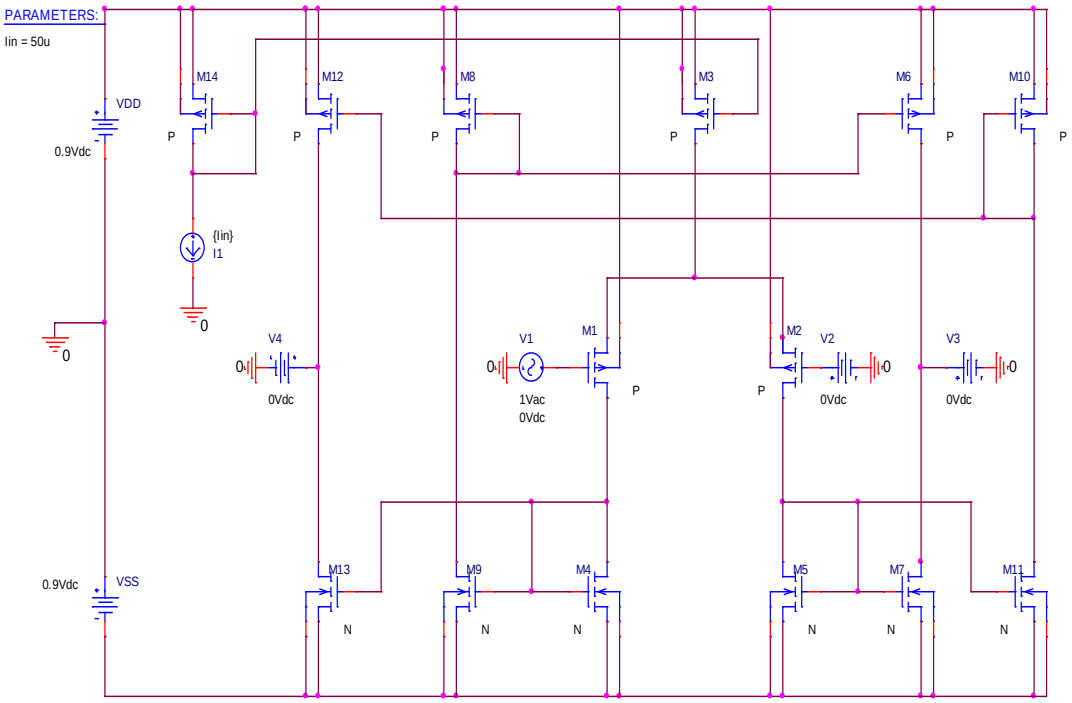


Şekil 2.68 : Z_{ID+} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.69'da tasarlanan devre yapısının 10µA artımlı 50µA-120µA arasındaki kutuplama akım (I_B) değerleri için pozitif giriş için empedansın frekansla değişimi gösterilmiştir.

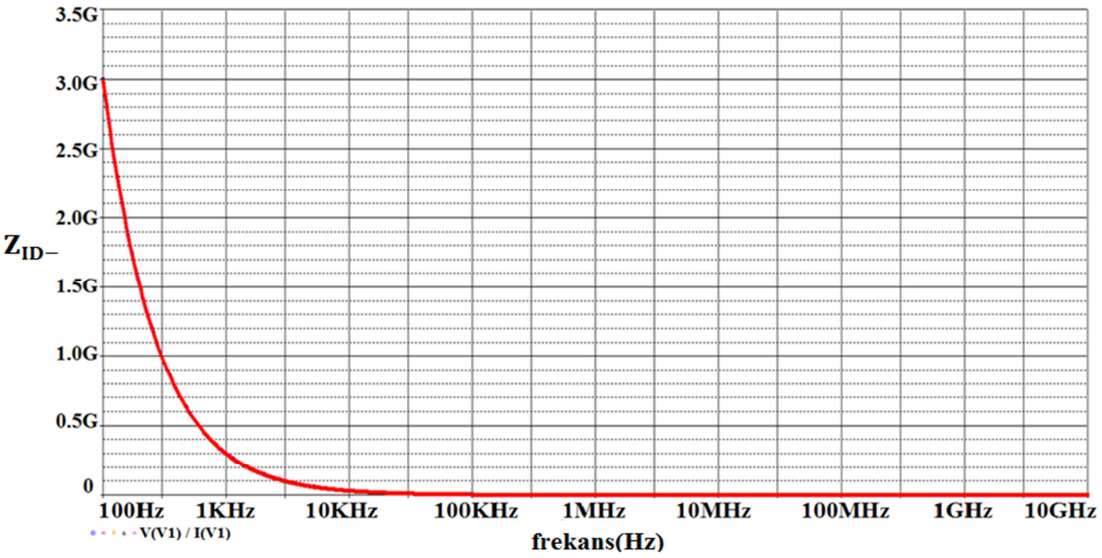


Şekil 2.69 : Z_{ID+} giriş empedansının frekansla değişimi.



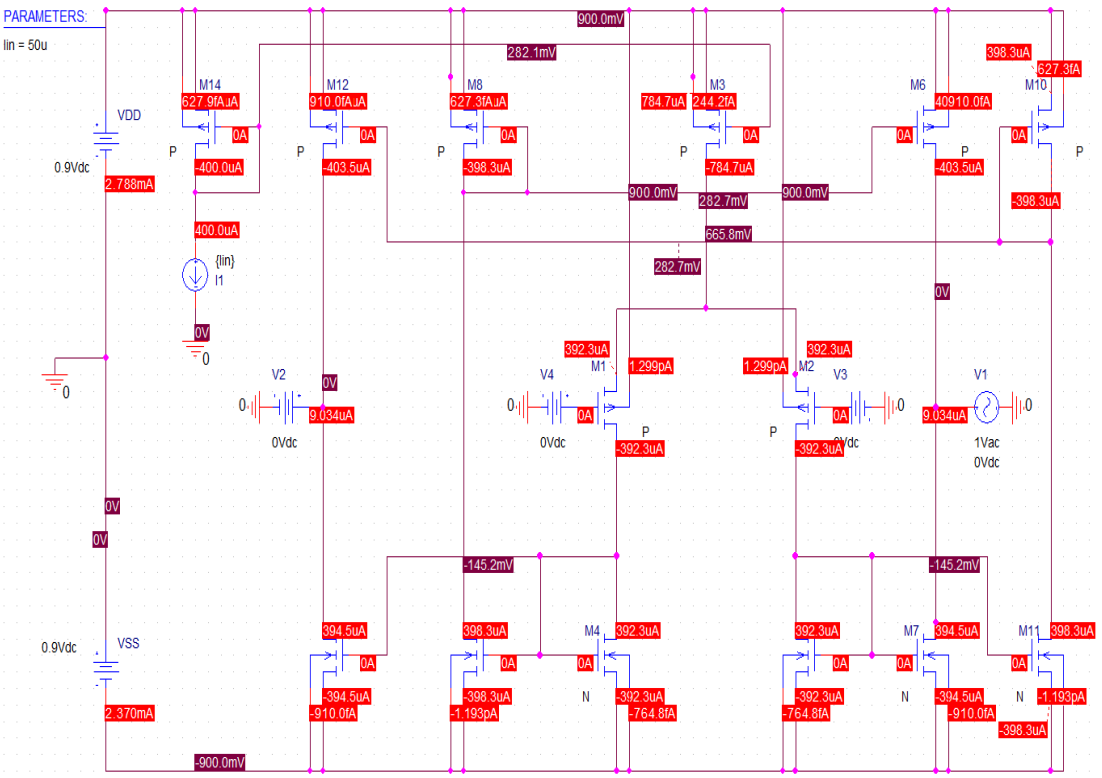
Şekil 2.70 : Z_{ID-} giriş empedansının frekansla değişimi için kurulan devre.

Şekil 2.71'de tasarlanan devre yapısının 10µA artımlı 50µA-120µA arasındaki kutuplama akım (I_B) değerleri için negatif giriş için empedansın frekansla değişimi gösterilmiştir.



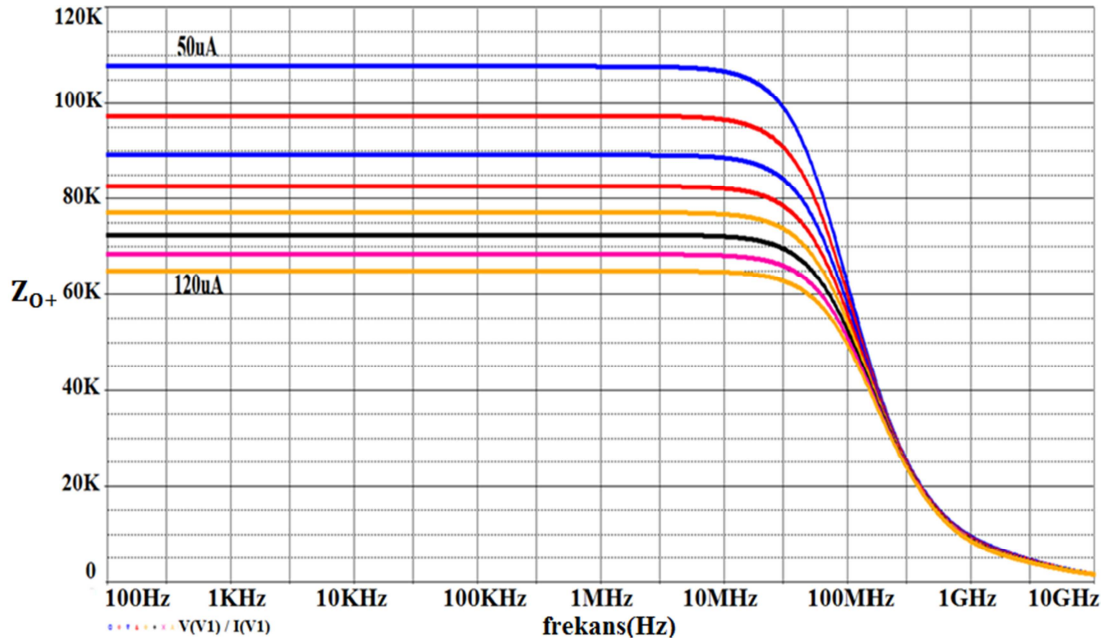
Şekil 2.71 : Z_{ID-} giriş empedansının frekansla değişimi.

Z_{O+} ve Z_{O-} çıkış empedanslarının frekansla değişimini incelemek için Şekil 2.72 ve Şekil 2.74'deki yapılar kurulmuştur. Simülasyon için girişleri referansa bağlayıp, çıkışlara 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.

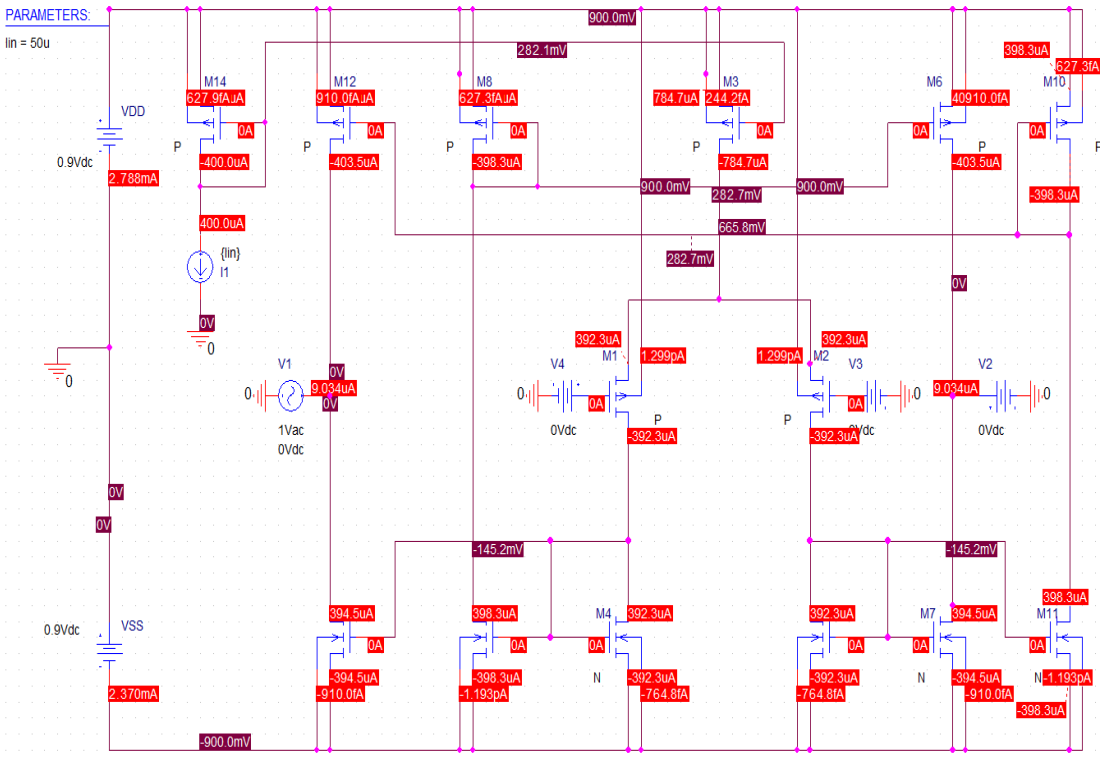


Şekil 2.72 : Z_{O+} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.73'de tasarlanan devre yapısının 10µA artımlı 50µA-120µA arasındaki kutuplama akım (I_B) değerleri için pozitif çıkış için empedansın frekansla değişimi gösterilmiştir.

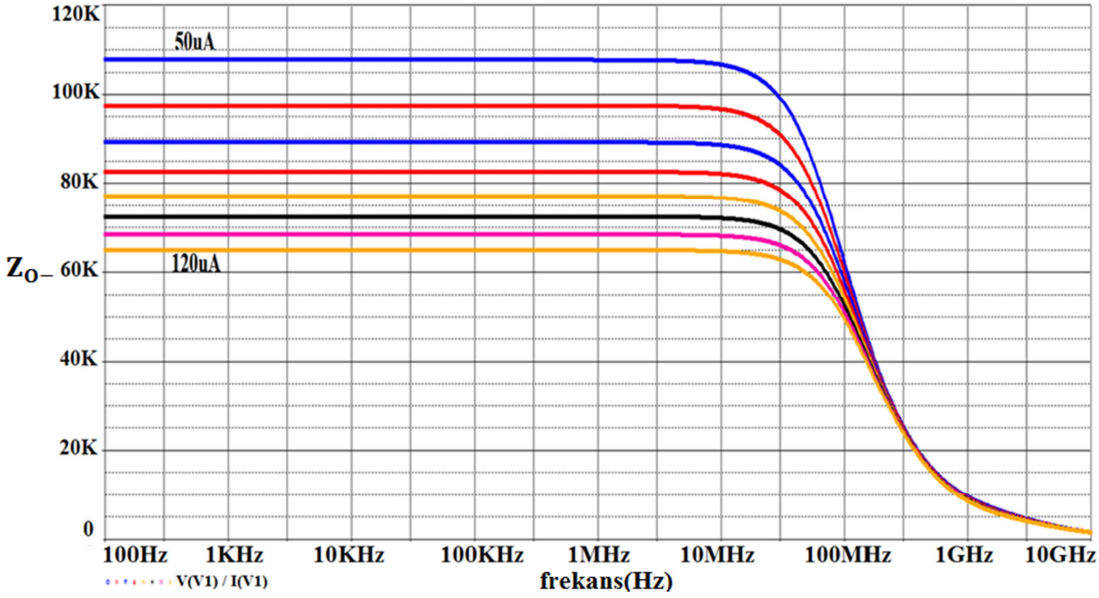


Şekil 2.73 : Z_{O+} çıkış empedansının frekansla değişimi.



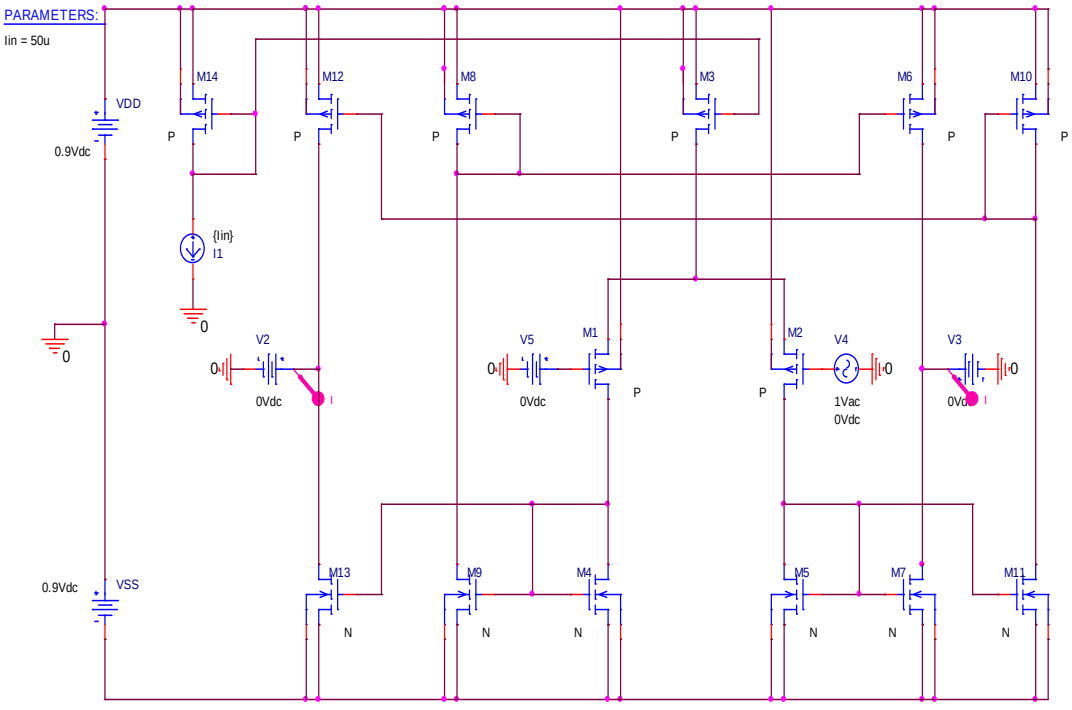
Şekil 2.74 : Z_{O-} çıkış empedansının frekansla değişimi için kurulan devre.

Şekil 2.75'de tasarlanan devre yapısının 10µA artımlı 50µA-120µA arasındaki kutuplama akım (I_B) değerleri için negatif çıkış için empedansın frekansla değişimi gösterilmiştir.



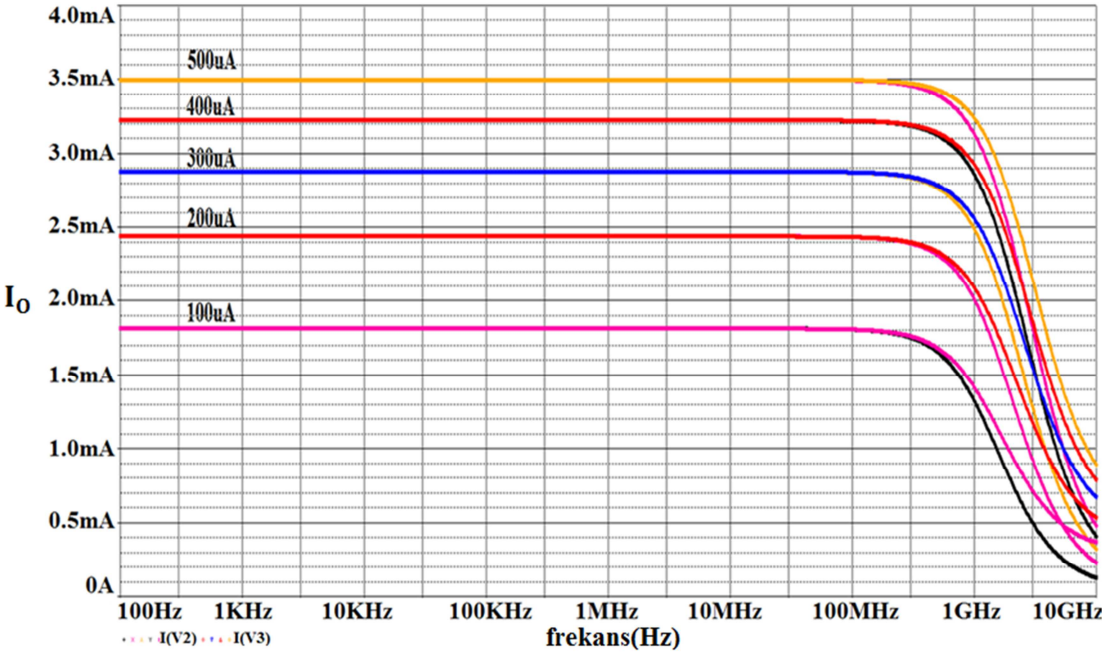
Şekil 2.75 : Z_{O-} çıkış empedansının frekansla değişimi.

Çıkış akımlarının frekansla değişimi incelemek için Şekil 2.76'daki yapı kurulmuştur. Simülasyon için çıkışları referansa kısa devre edip, girişlere 1V'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansı 10GHz'e kadar değiştirilmiştir.



Şekil 2.76 : Çıkış akımlarının frekansla değişimi için kurulan devre.

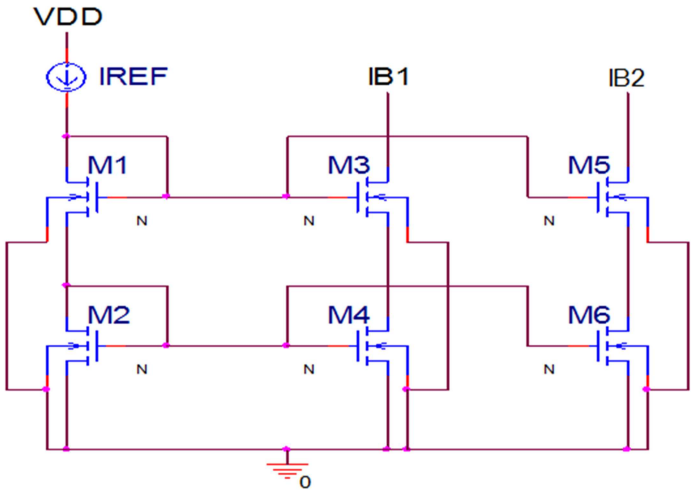
Şekil 2.77'de tasarlanan devre yapısının 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için çıkış akımlarının frekansla değişimi gösterilmiştir.



Şekil 2.77 : Çıkış akımlarının frekansla değişimi.

Tasarlanan 100µA kutuplama akımına (I_B) sahip DO-OTA-2 yapısı için eşdeğer devre gürültü analizi yapılmıştır ve 1Hz frekansta eşdeğer devre gürültü değeri 6.211nV/sqrt(Hz) olarak bulunmuştur. Amaçlanan devre yapısı bu gürültü değeri için düşük gürültülüdür.

Şekil 2.78'da Simetrik CMOS DO-OTA devre yapısı için kaskod akım aynaları kullanılarak oluşturulmuş akım belirleme yapısı gösterilmektedir.



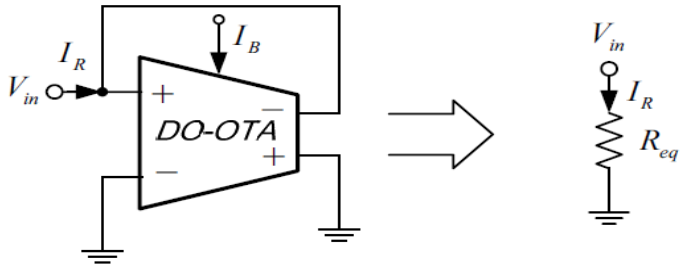
Şekil 2.78 : Simetrik CMOS DO-OTA devresi kutuplama akımı belirleme yapısı.

3. DİRENÇ BENZETİMLERİ

Aktif elemanların kullanılmasıyla pasif eleman özelliklerini sağlayan devreler yapmak mümkündür. Bu çalışmada önceki bölümde oluşturduğumuz DO-OTA yapılarını kullanarak direnç benzetimi devresi yapılması yoluna gidilmiştir. Benzetim devre topolojilerinde ve süzgeç uygulamalarında kullanılmak üzere gerekli direnç simülatörleri elde edilmiştir.

3.1 CMOS Topraklanmış Direnç Simülatör Devreleri

Oluşturacağımız topraklanmış direnç simülatör yapısı aşağıda Şekil 3.1'de görülmektedir. Bu yapı ile hedeflediğimiz R_{eq} değerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerleri kullanılacaktır.

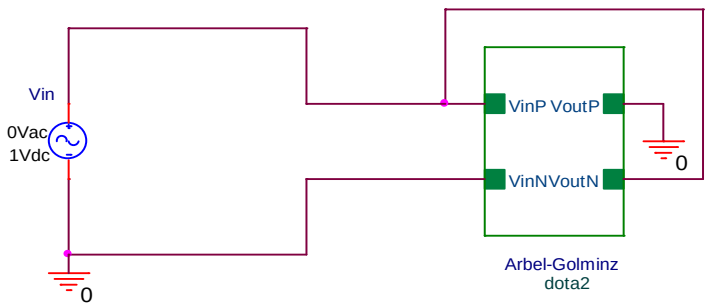


Şekil 3.1 : Topraklanmış direnç simülatörü [12].

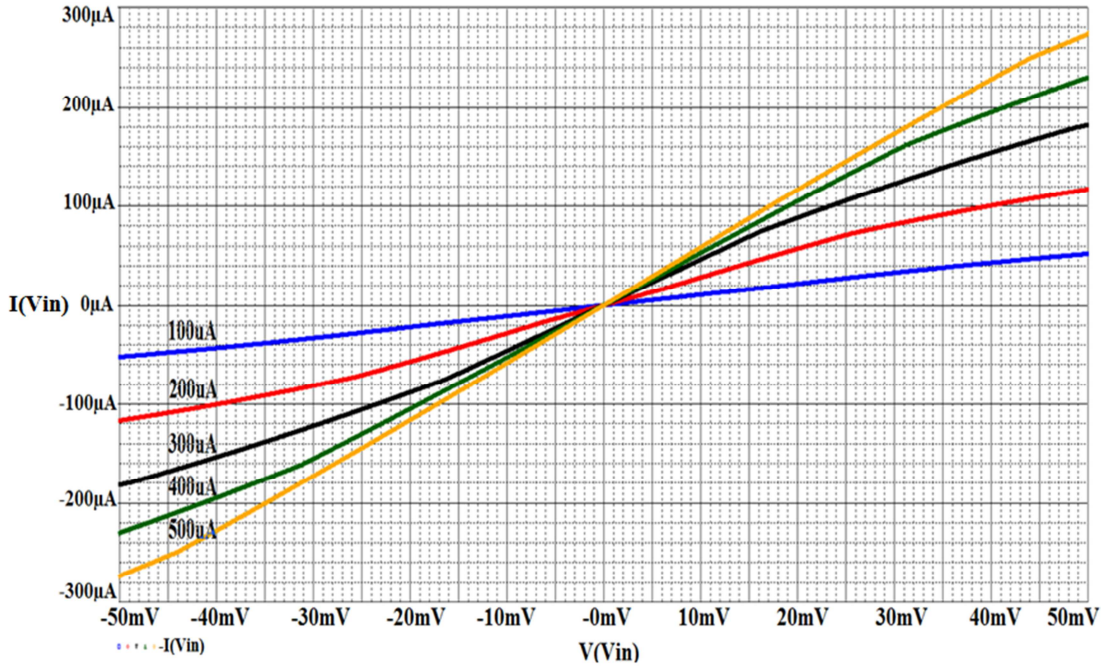
$$R_{eq} = \frac{1}{g_m} \tag{3.1}$$

3.1.1 CMOS klasik Arbel Goldminz topraklanmış direnç karakteristikleri

Klasik Arbel Goldminz ile tasarlanan topraklanmış direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.2'deki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.3'de verilmiştir.

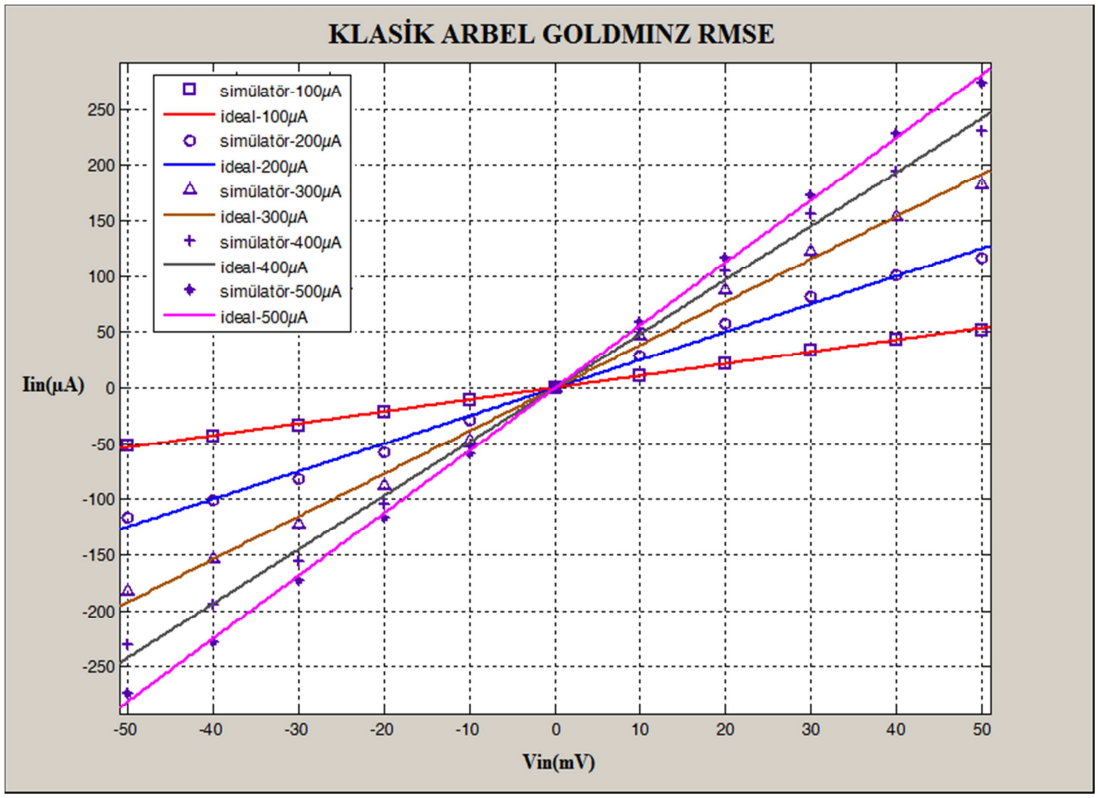


Şekil 3.2 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



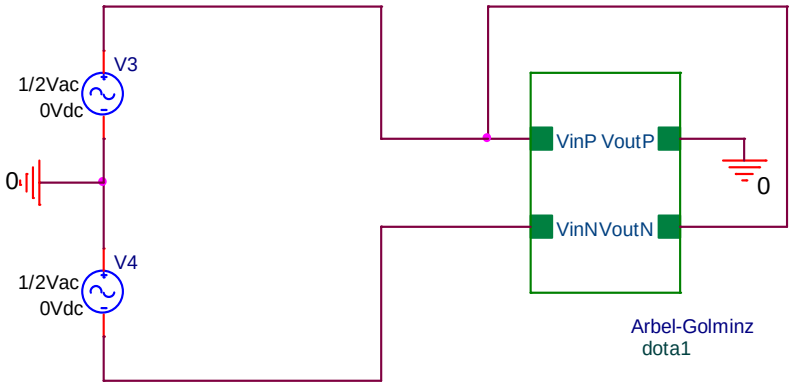
Şekil 3.3 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

Klasik Arbel Goldminz ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.4'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan ortalama hata kareleri toplamının kare kök (RMSE) değerleri Çizelge 3.5'de verilmiştir.

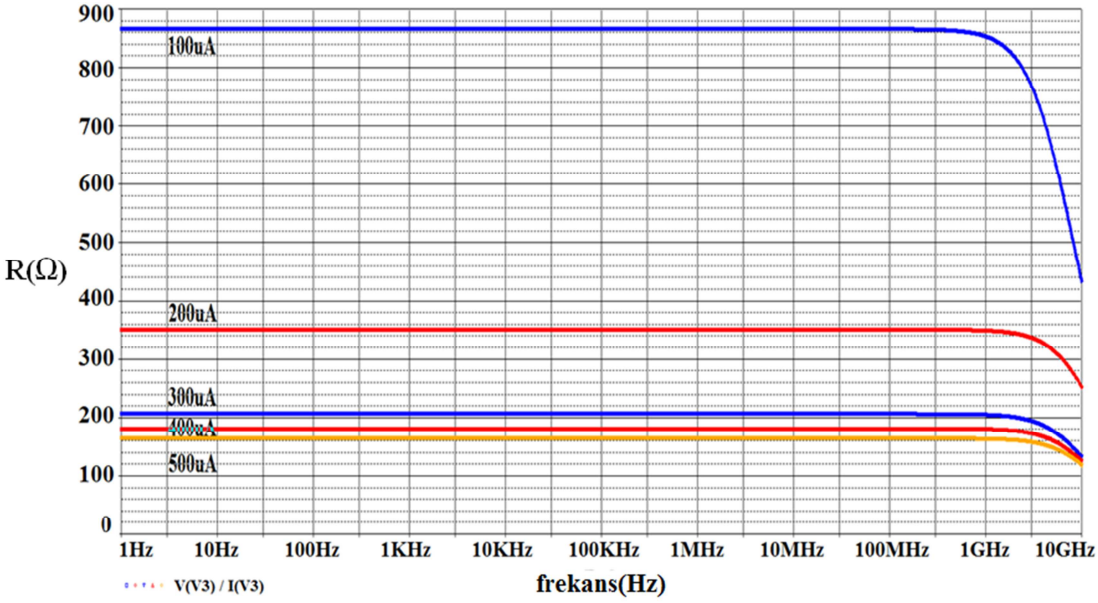


Şekil 3.4 : Klasik Arbel Goldminz RMSE analizi.

Klasik Arbel Goldminz ile tasarladığımız topraklanmış direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.5'deki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.1'de verilmiştir.



Şekil 3.5 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.6 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi.

Çizelge 3.1 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim tablosu.

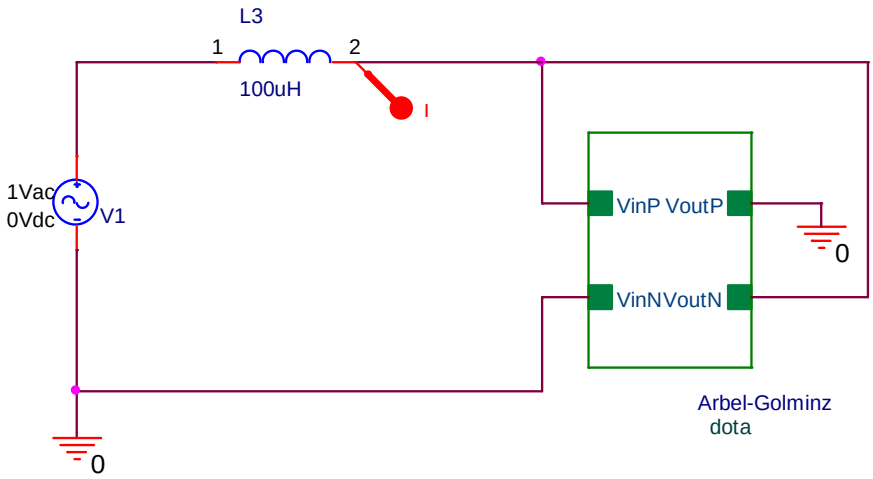
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	866	3
200µA	350	3
300µA	213	3
400µA	182	3
500µA	164	3

3.1.2 CMOS klasik Arbel Goldminz topraklanmış direnç benzetim devreleri

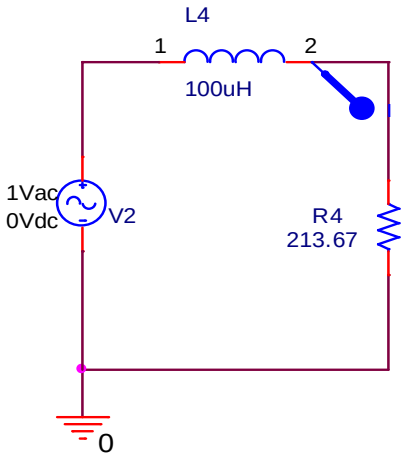
Klasik Arbel Goldminz yapısı ile tasarladığımız ve blok haline getirdiğimiz topraklanmış direnç simlatörü Şekil 3.7'de seri R-L devresi içerisinde kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =4.68mA/V
- R_{eq}=1/g_m=1/4.58x10^-3=1/0.00458 R_{eq}=213.67ohm

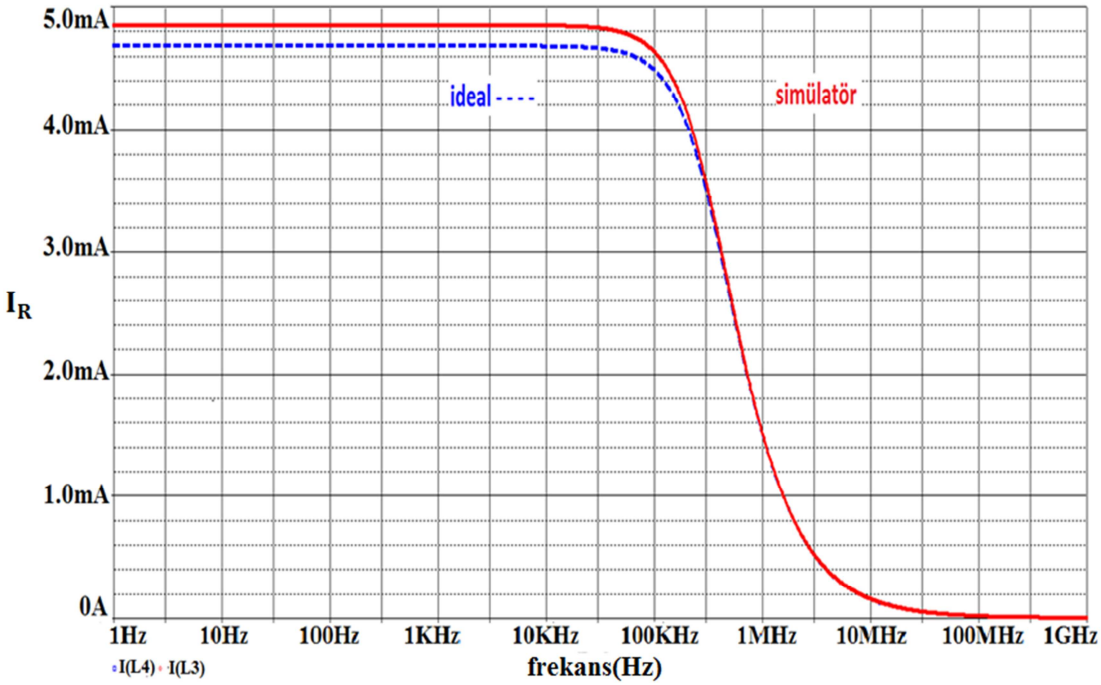
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.7 ve Şekil 3.8'de görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.9'de verilmiştir.



Şekil 3.7 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi.



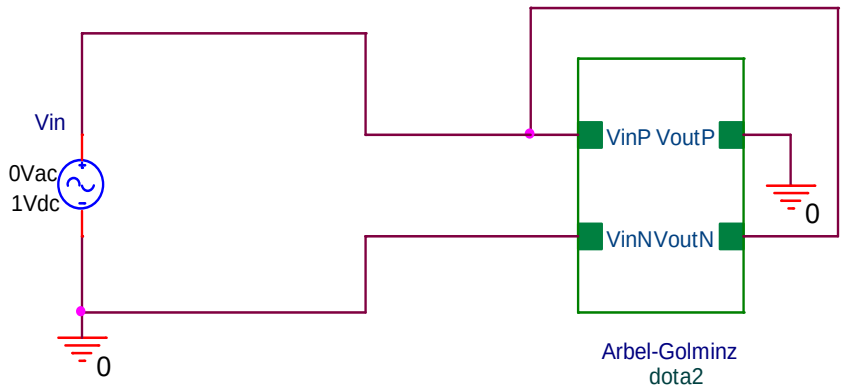
Şekil 3.8 : İdeal seri R-L devresi.



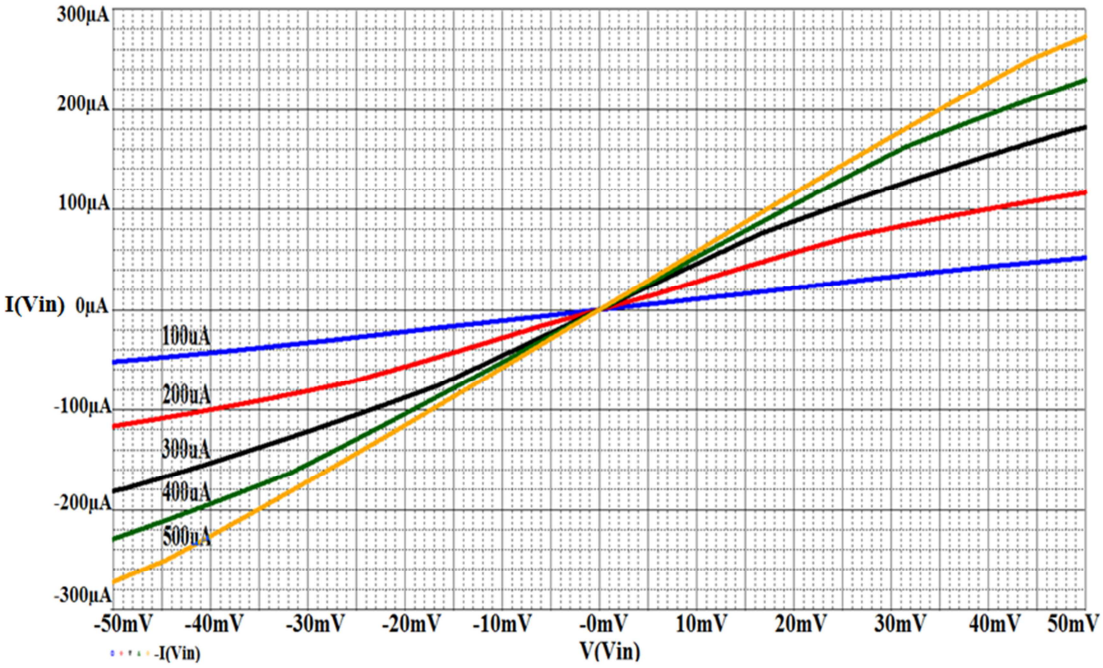
Şekil 3.9 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.

3.1.3 CMOS değiştirilmiş Arbel Goldminz topraklanmış direnç karakteristikleri

Değiştirilmiş Arbel Goldminz ile tasarlanan topraklanmış direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.10'daki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.11'de verilmiştir.

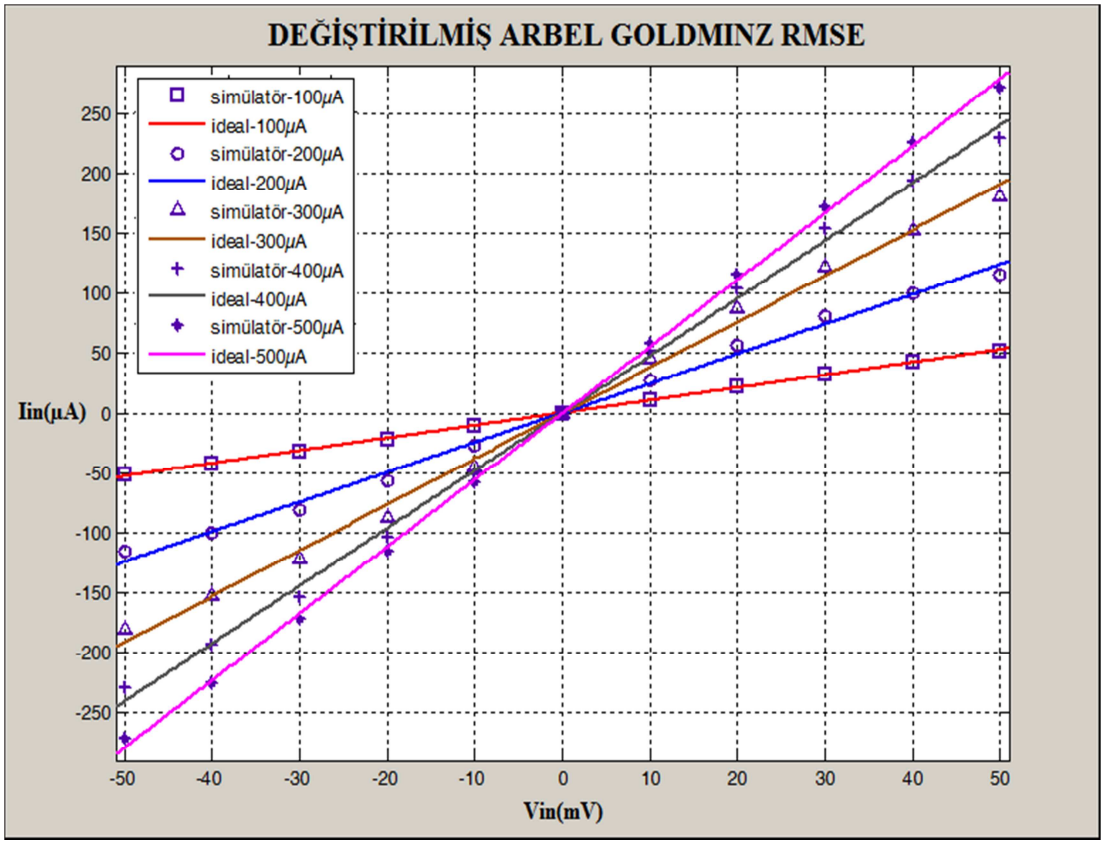


Şekil 3.10 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



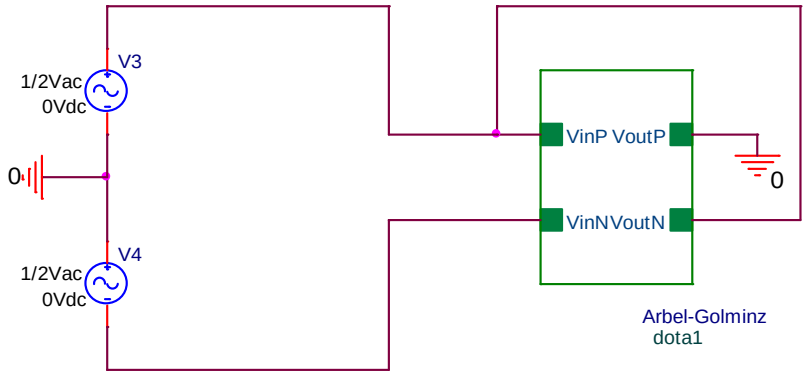
Şekil 3.11 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

Değiştirilmiş Arbel Goldminz ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.12'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan RMSE değerleri Çizelge 3.5'de verilmiştir.

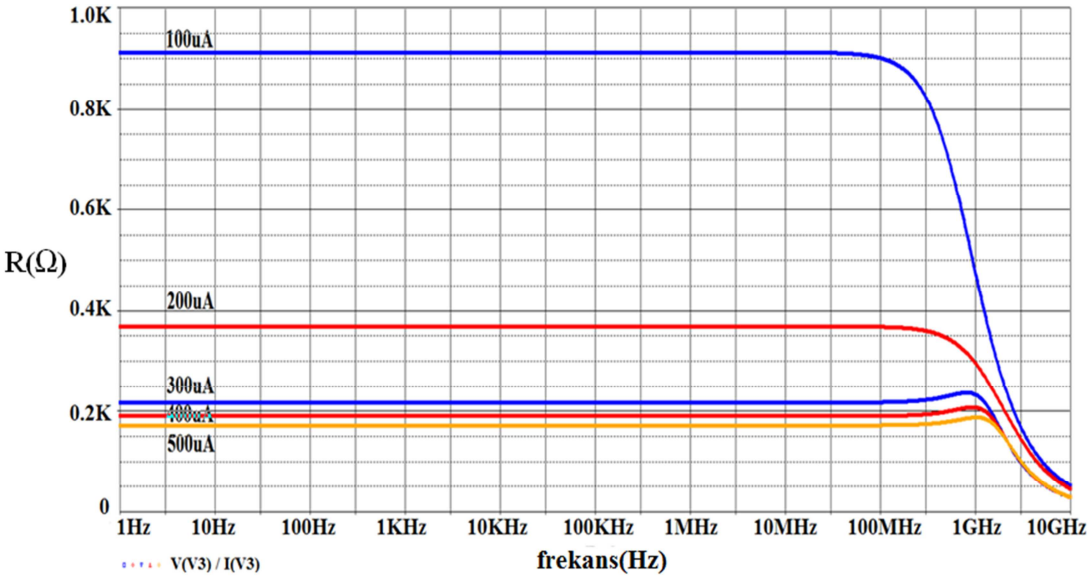


Şekil 3.12 : Değiştirilmiş Arbel Goldminz RMSE analizi.

Değiştirilmiş Arbel Goldminz ile tasarladığımız topraklanmış direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.13'deki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.2'de verilmiştir.



Şekil 3.13 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.14 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi.

Çizelge 3.2 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim tablosu.

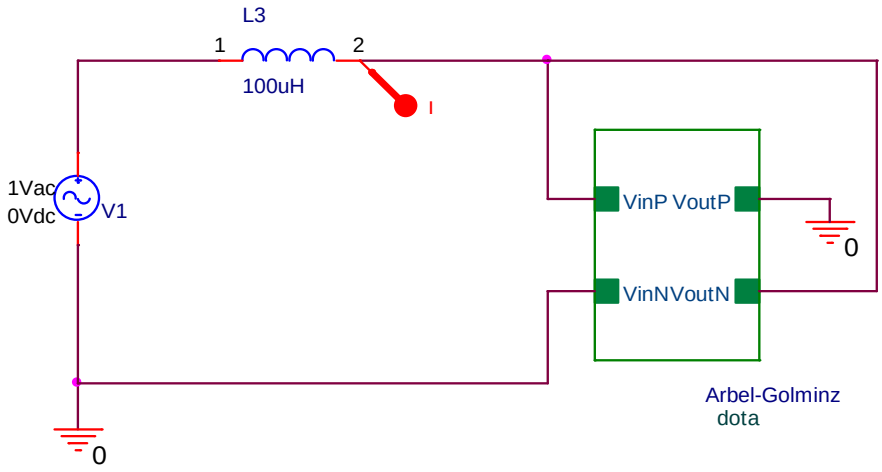
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	912	1
200µA	368	2
300µA	218	3
400µA	188	3
500µA	170	3

3.1.4 CMOS değiştirilmiş Arbel Goldminz topraklanmış direnç benzetim devreleri

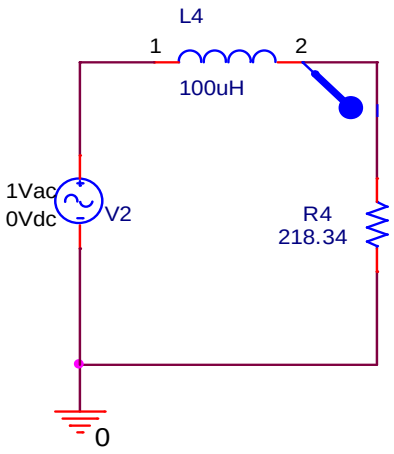
Değiştirilmiş Arbel Goldminz yapısı ile tasarladığımız ve blok haline getirdiğimiz topraklanmış direnç simlatörü Şekil 3.15'de seri R-L devresi içerisinde kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =4.58mA/V
- R_{eq}=1/g_m=1/4.58x10^-3=1/0.00458 R_{eq}=218.34ohm

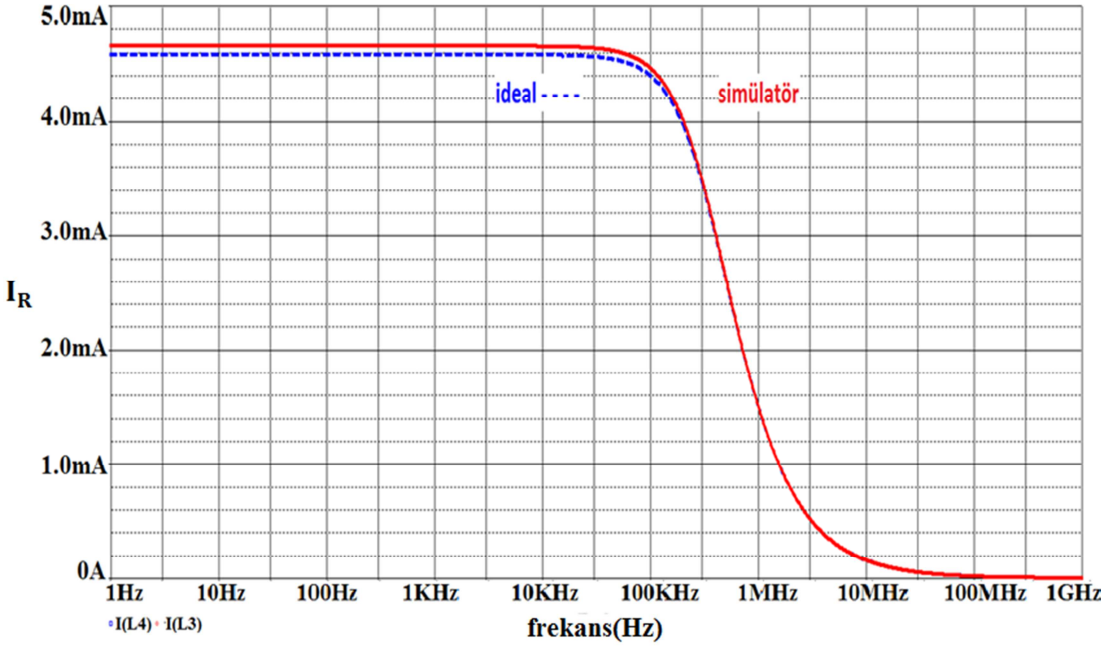
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.15 ve Şekil 3.16'da görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.17'de verilmiştir.



Şekil 3.15 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi.



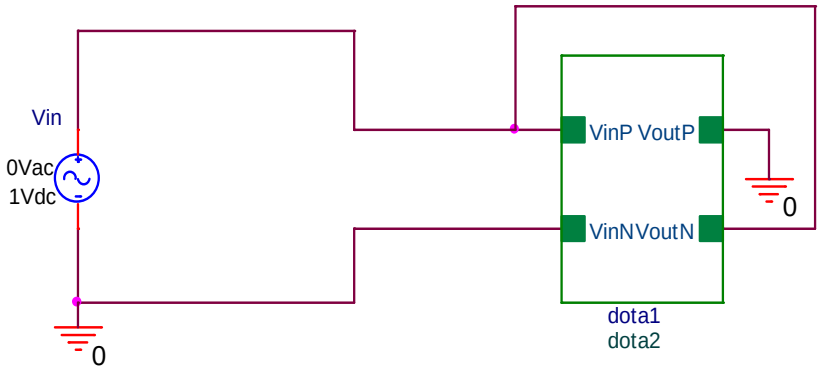
Şekil 3.16 : İdeal seri R-L devresi.



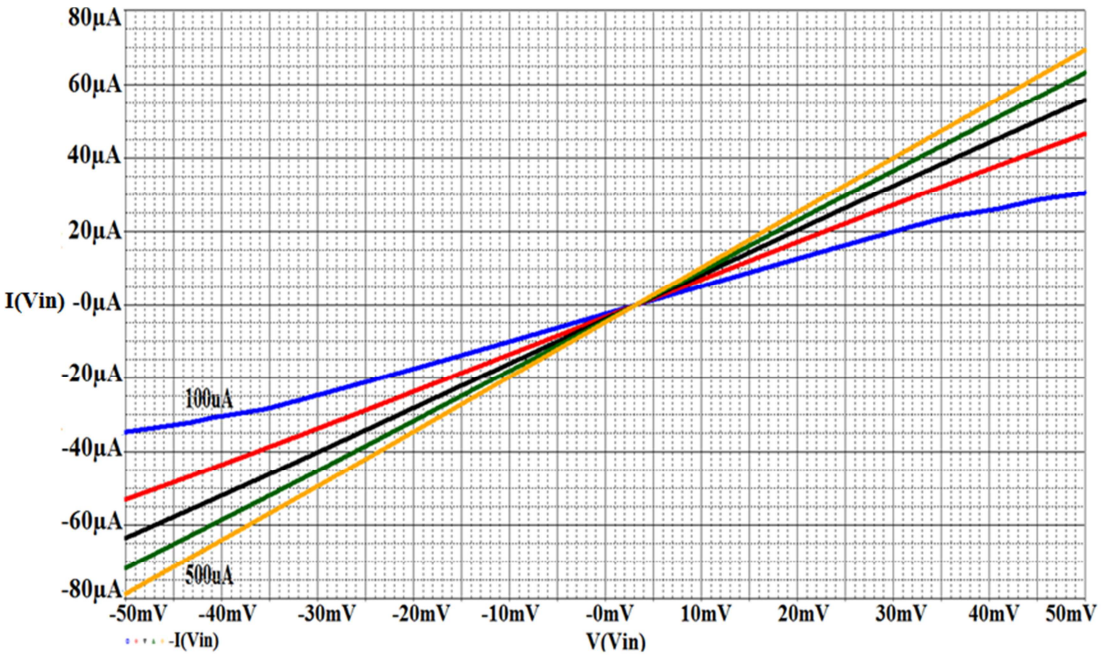
Şekil 3.17 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.

3.1.5 CMOS DO-OTA-1 topraklanmış direnç karakteristikleri

DO-OTA-1 ile tasarlanan topraklanmış direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.18'deki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.19'da verilmiştir.

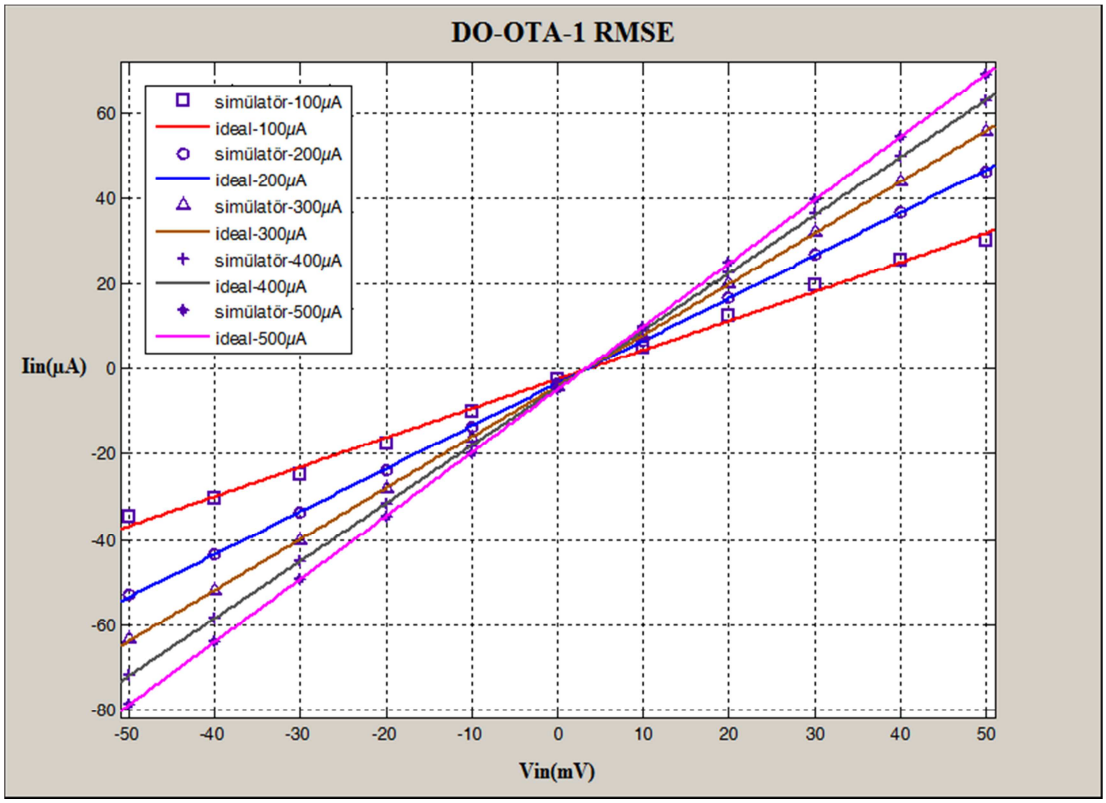


Şekil 3.18 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



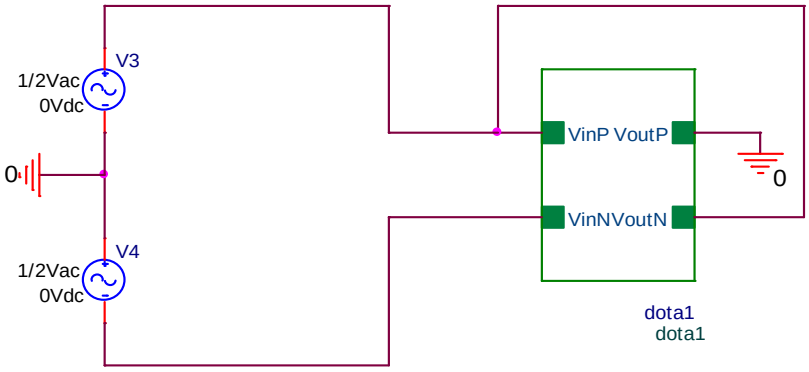
Şekil 3.19 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

DO-OTA-1 ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.20'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan RMSE değerleri Çizelge 3.5'de verilmiştir.

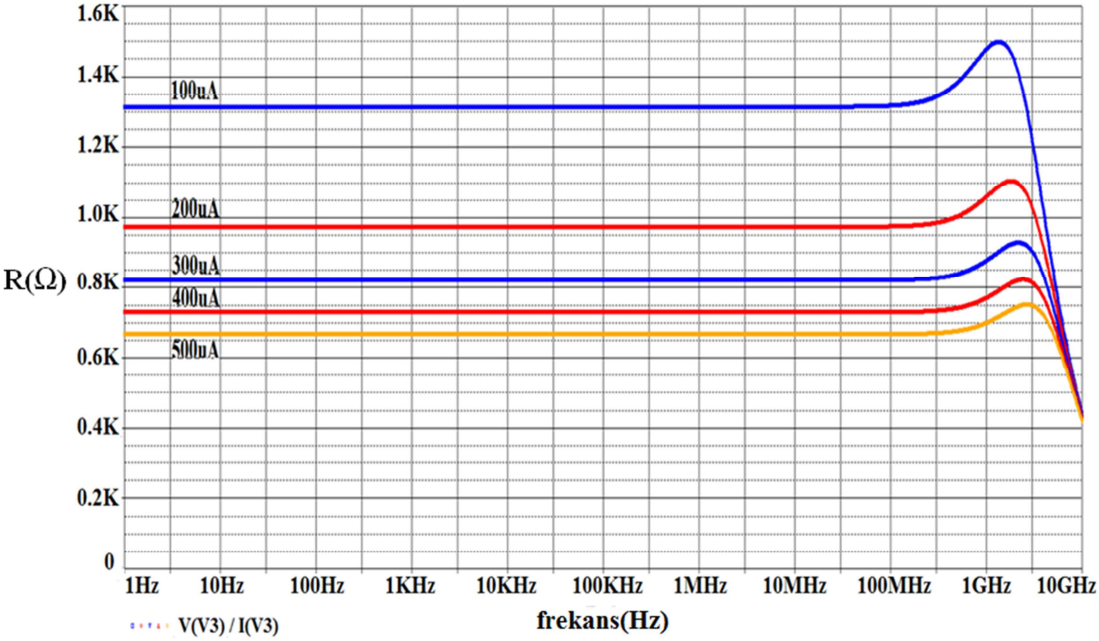


Şekil 3.20 : DO-OTA-1 RMSE analizi.

DO-OTA-1 ile tasarladığımız topraklanmış direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.21'deki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.3'de verilmiştir.



Şekil 3.21 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.22 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi

Çizelge 3.3 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim tablosu.

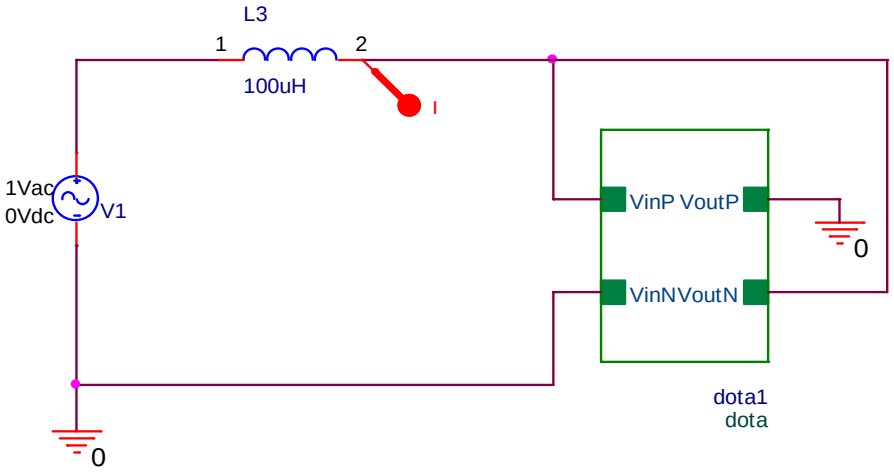
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	1309	3
200µA	974	4
300µA	820	4
400µA	730	4
500µA	668	4

3.1.6 CMOS DO-OTA-1 topraklanmış direnç benzetim devreleri

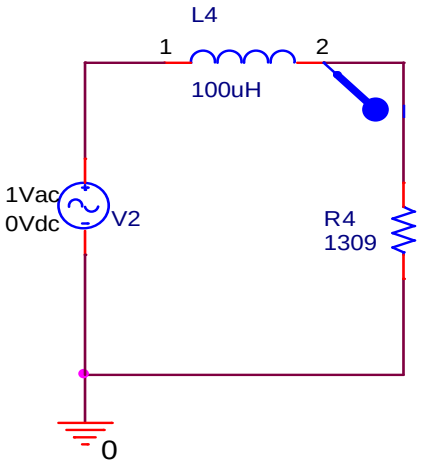
DO-OTA-1 yapısı ile tasarladığımız ve blok haline getirdiğimiz topraklanmış direnç simlatörü Şekil 3.23'de seri R-L devresi içerisinde kullanılmıştır.

- I_B=100uA için g_{m1} =g_{m2} =0.764mA/V
- R_{eq}=1/g_m=1/0.764x10^-3 R_{eq}=1309ohm

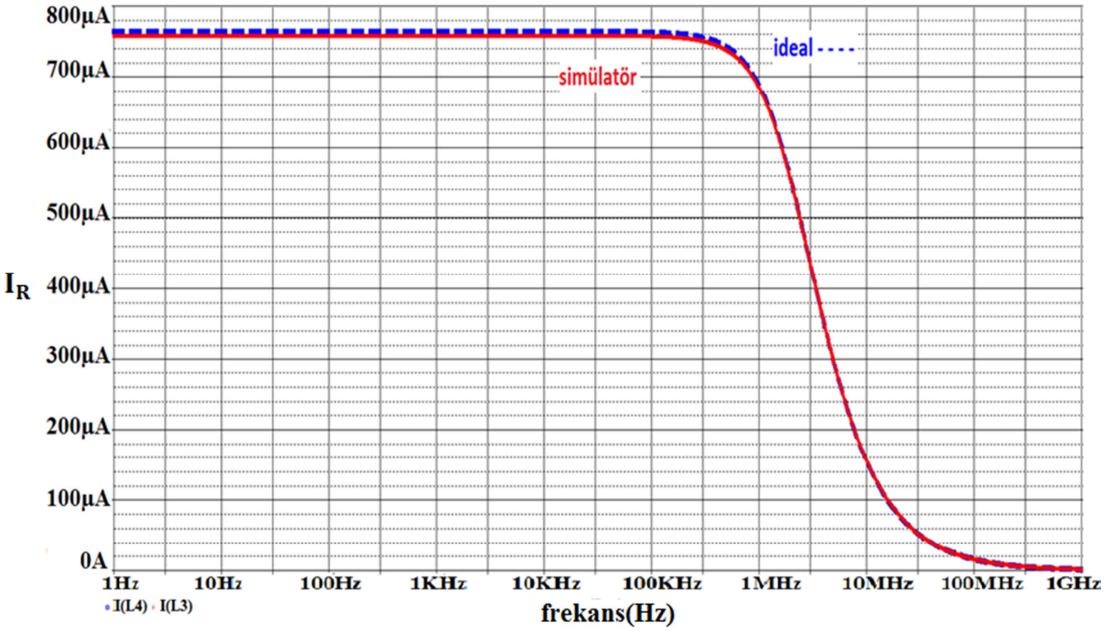
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.23 ve Şekil 3.24'de görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.25'de verilmiştir.



Şekil 3.23 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi.



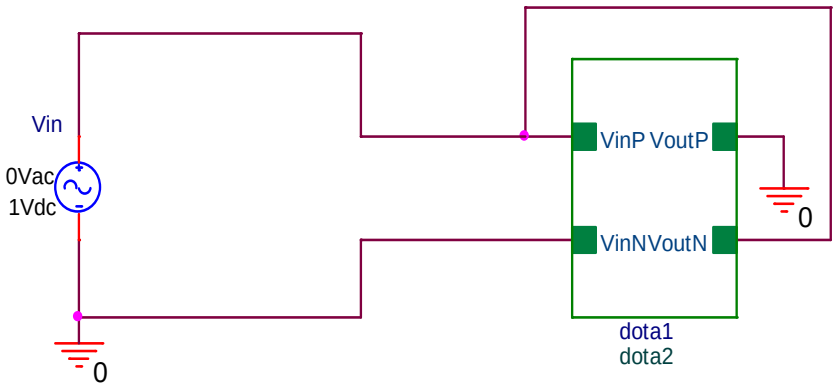
Şekil 3.24 : İdeal seri R-L devresi.



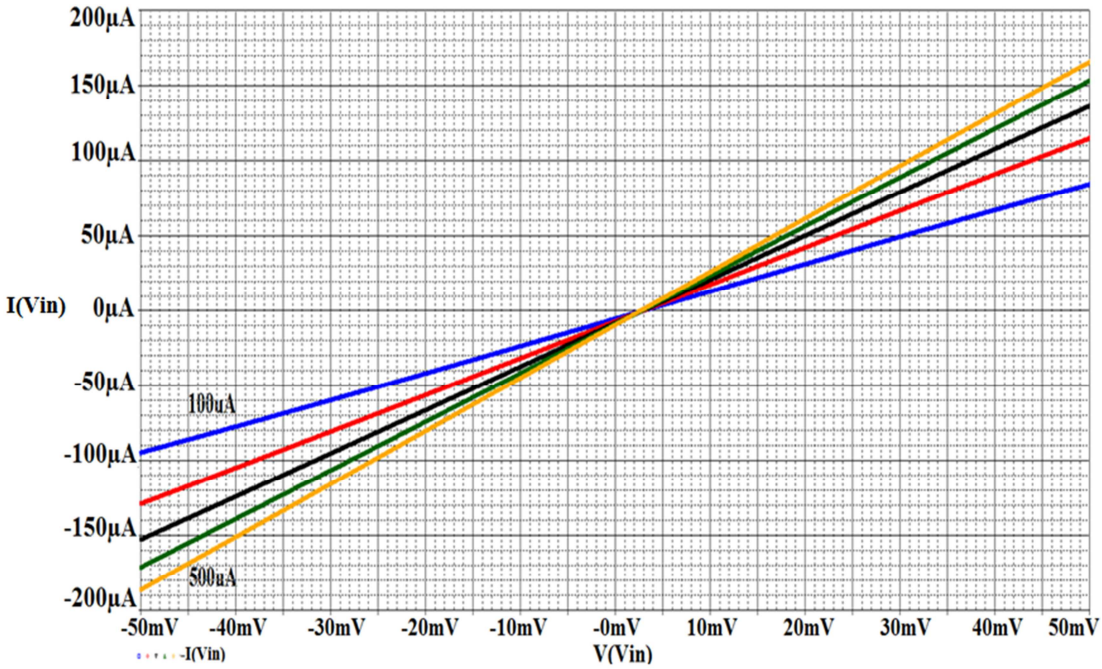
Şekil 3.25 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.

3.1.7 CMOS DO-OTA-2 topraklanmış direnç karakteristikleri

DO-OTA-2 ile tasarlanan topraklanmış direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.26'daki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.27'de verilmiştir.

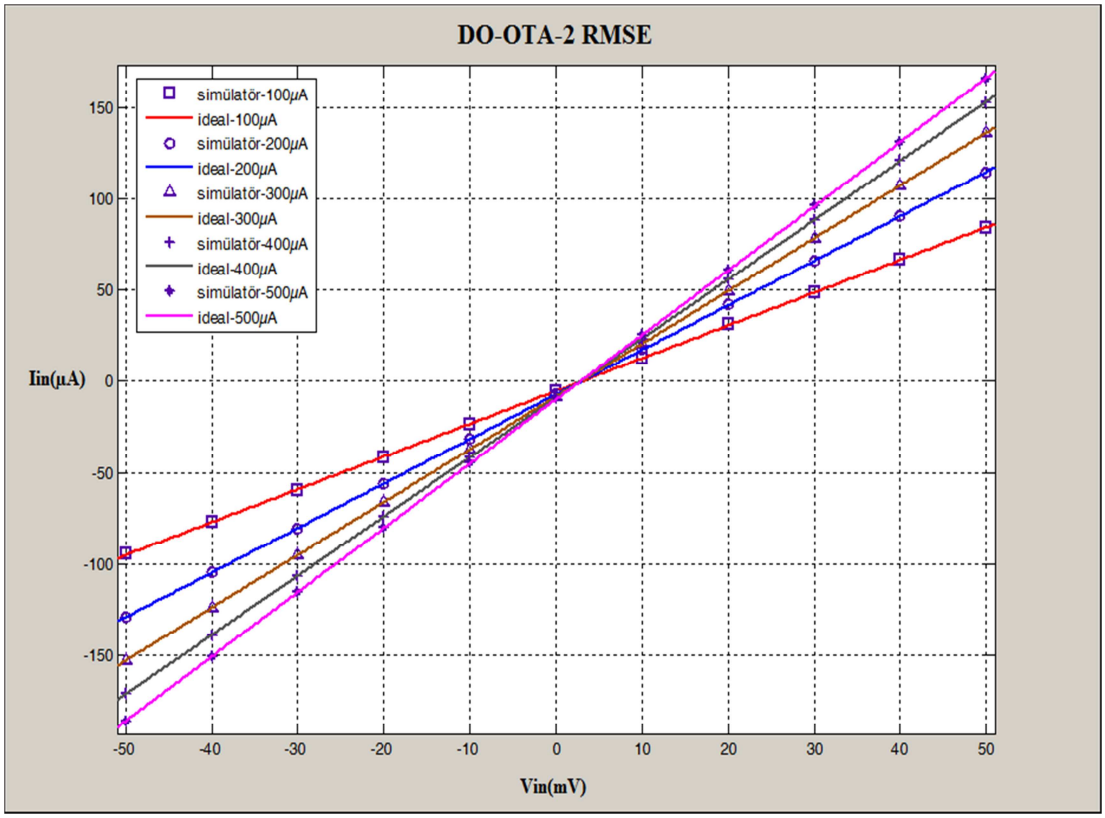


Şekil 3.26 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



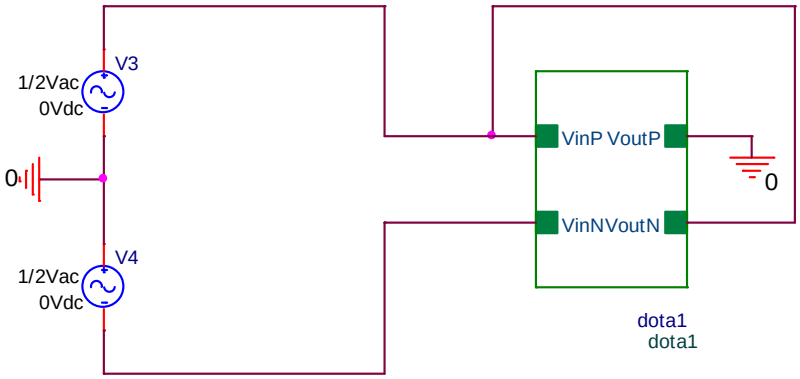
Şekil 3.27 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

DO-OTA-2 ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.28'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan RMSE değerleri Çizelge 3.5'de verilmiştir.

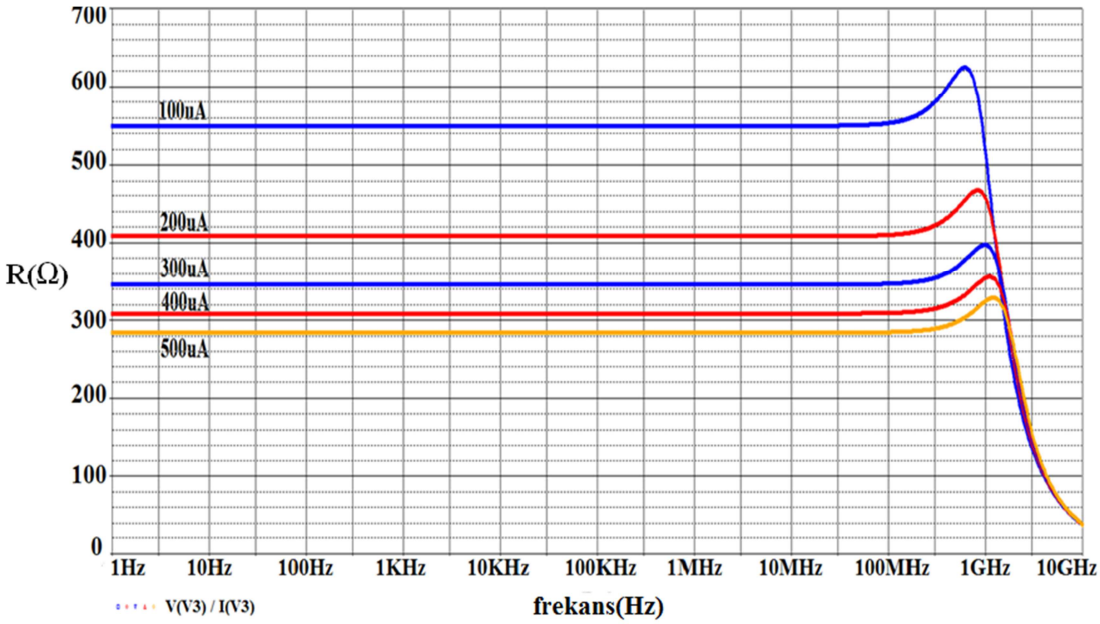


Şekil 3.28 : DO-OTA-2 RMSE analizi.

DO-OTA-2 ile tasarladığımız topraklanmış direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.29'daki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.4'de verilmiştir.



Şekil 3.29 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.30 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi.

Çizelge 3.4 : Topraklanmış R direncinin kutuplama akımına (I_B) göre değişim tablosu.

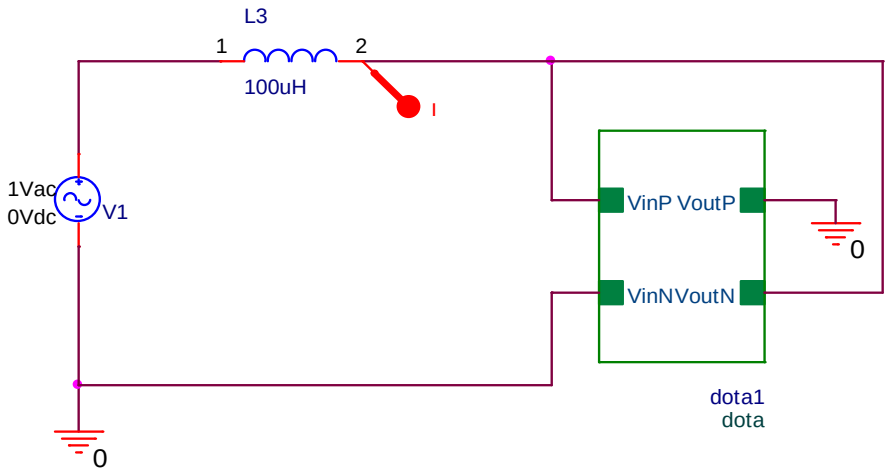
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	555	1
200µA	408	1.3
300µA	346	1.6
400µA	308	1.8
500µA	284	2

3.1.8 CMOS DO-OTA-2 topraklanmış direnç benzetim devreleri

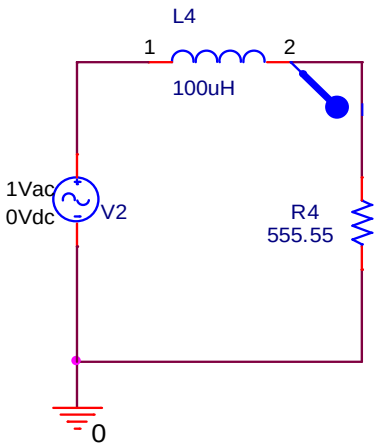
DO-OTA-2 yapısı ile tasarladığımız ve blok haline getirdiğimiz topraklanmış direnç simlatörü Şekil 3.31'de seri R-L devresi içerisinde kullanılmıştır.

- I_B=100µA için g_{m1} =g_{m2} =1.8mA/V
- R_{eq}=1/g_{m1}=1/1.8x10^-3=1/0.0018 R_{eq}=555.55ohm

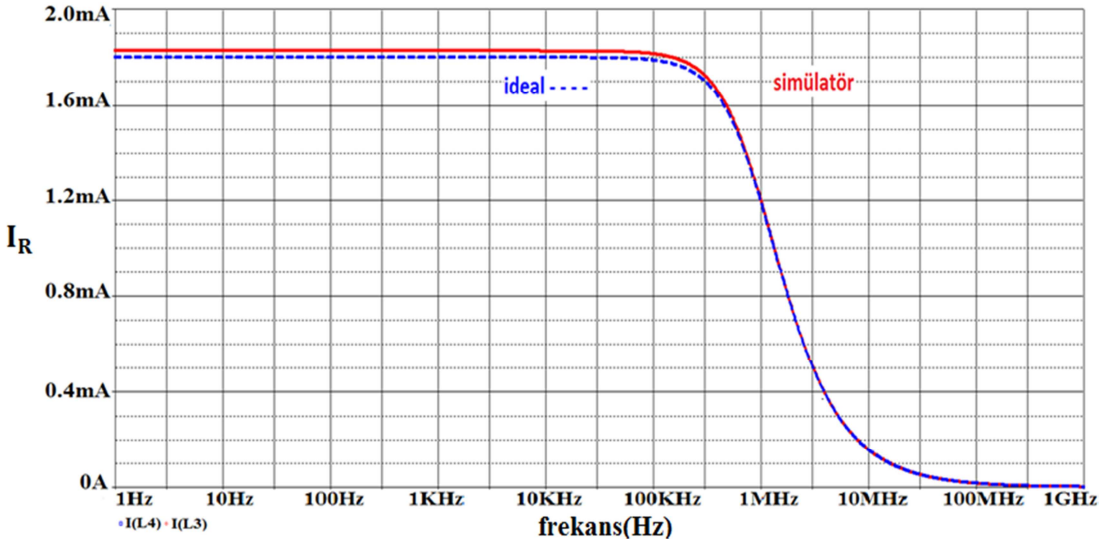
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.31 ve Şekil 3.32'de görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.33'de verilmiştir.



Şekil 3.31 : Topraklanmış direnç simülatörü ile kurulan seri R-L devresi.



Şekil 3.32 : İdeal seri R-L devresi.



Şekil 3.33 : Direnç simülatörü ile ideal direncin I_R akımlarının karşılaştırılması.

Ele aldığımız dört farklı DO-OTA yapısı ile tasarlanan topraklanmış direnç simülatörlerinin I-V karakteristiklerinin ideal durumdan ne kadar saptığı, yani ne kadar hata meydana geldiği MATLAB yardımıyla elde edilmiştir ve elde edilen değerler aşağıda Çizelge 3.5'de gösterilmiştir. Hata hesaplanırken aşağıda verilen ortalama hata kareleri toplamının kare kökü (RMSE) bağıntısı kullanılmıştır.

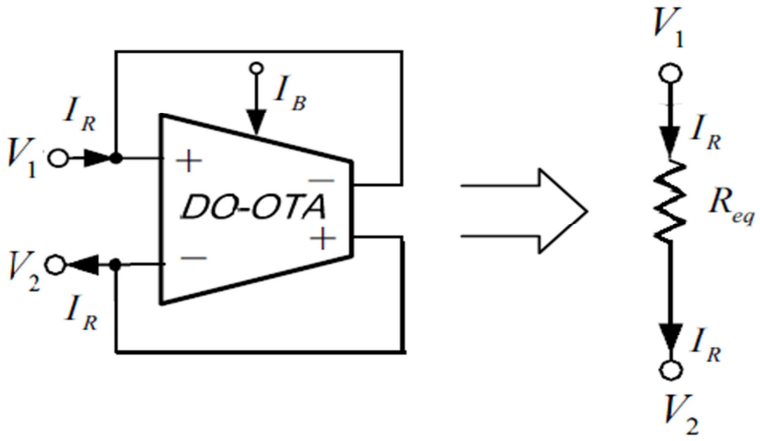
$$RMSE = \sqrt{\frac{\sum_{i=1}^{n} (X_{simülatör,i} - X_{ideal,i})^2}{n}} \tag{3.2}$$

Çizelge 3.5 : Topraklanmış direnç simülatörlerinin karşılaştırmalı hata analizi.

RMSE (Root Mean Squared Error)	Klasik Arbel Goldminz	Değiştirilmiş Arbel Goldminz	DO-OTA-1	DO-OTA-2
I_B=100µA	0.8581	0.8479	1.403	0.4383
I_B=200µA	6.126	6.101	0.3051	0.2608
I_B=300µA	8.681	8.604	0.2235	0.1875
I_B=400µA	8.646	8.427	0.1774	0.147
I_B=500µA	4.919	4.656	0.1475	0.4184

3.2 CMOS Yüzen Direnç Simülatör Devreleri

Oluşturacağımız yüzen pozitif direnç simülatör yapısı aşağıda Şekil 3.30'da görülmektedir. Bu yapı ile hedeflediğimiz R_{eq} değerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerleri kullanılacak.

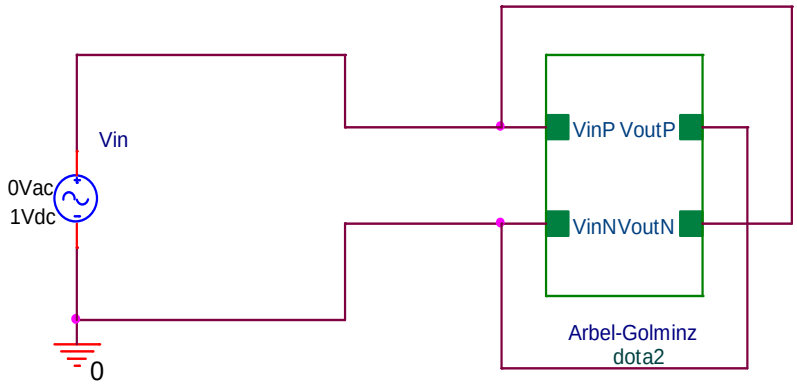


Şekil 3.34 : Yüzen pozitif direnç simülatörü [12].

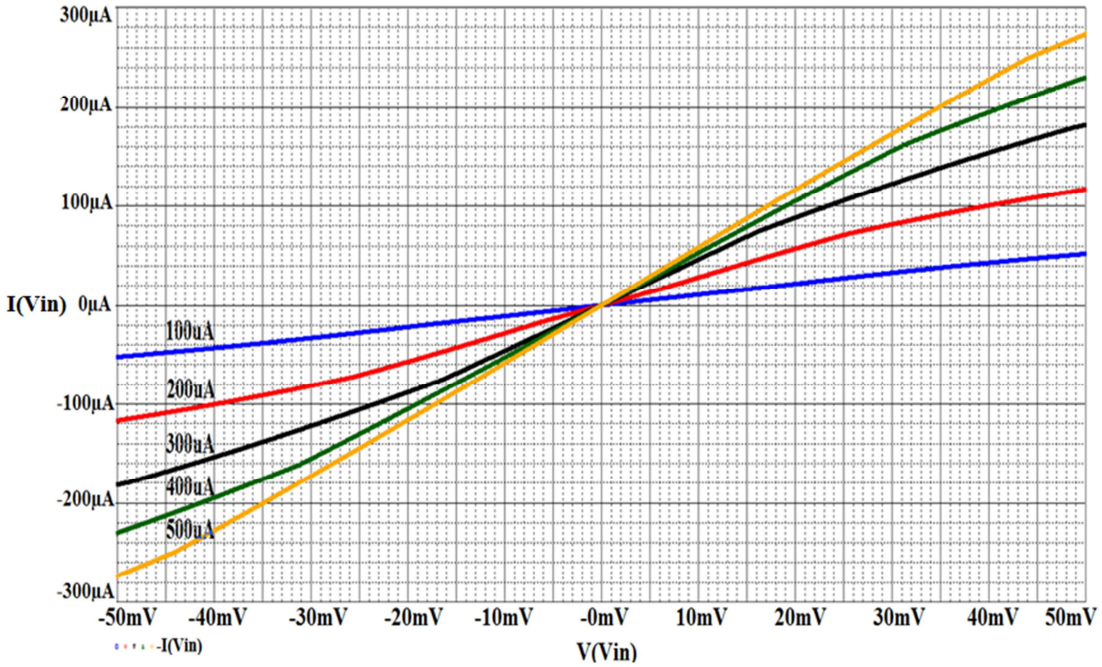
$$R_{eq} = \frac{1}{g_m} \tag{3.3}$$

3.2.1 CMOS klasik Arbel Goldminz yüzen direnç karakteristikleri

Klasik Arbel Goldminz ile tasarlanan yüzen direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.35'deki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.36'da verilmiştir.

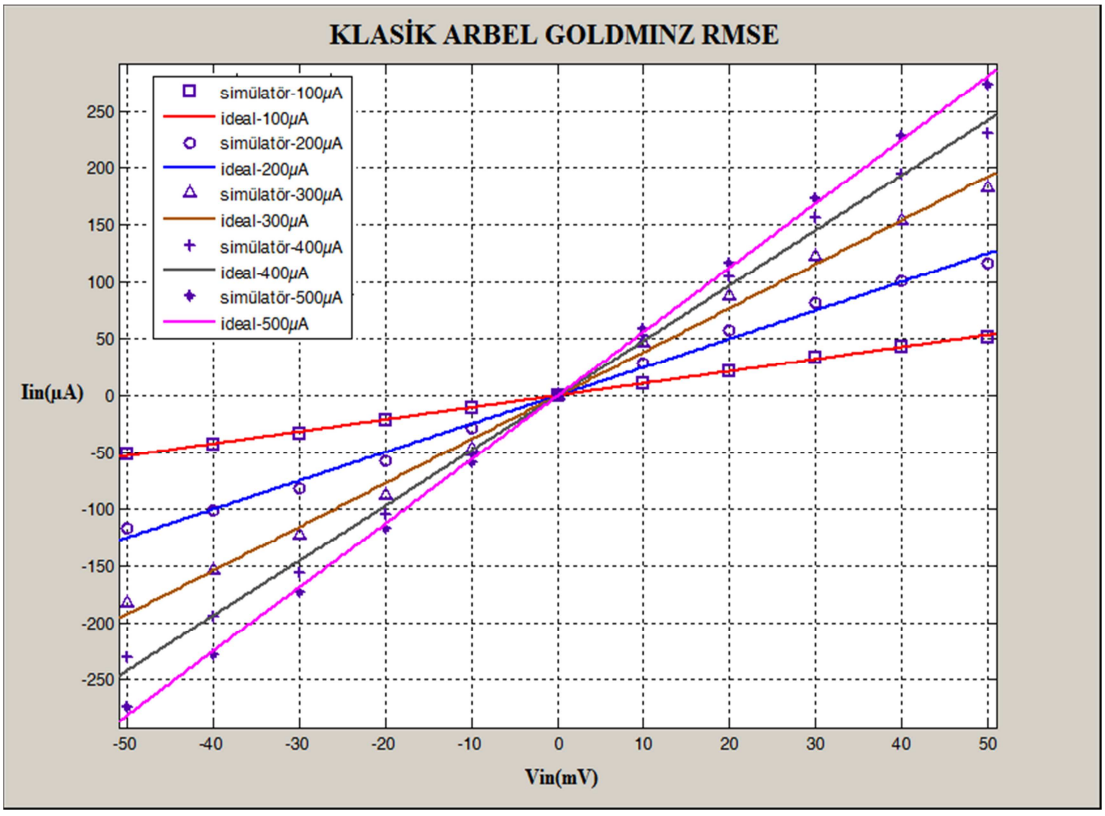


Şekil 3.35 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



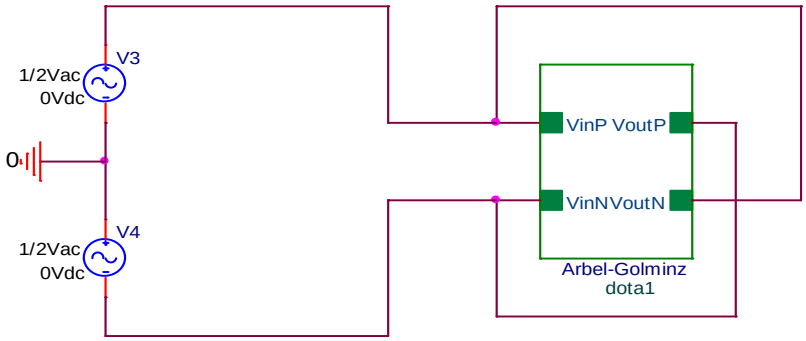
Şekil 3.36 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

Klasik Arbel Goldminz ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.37'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan RMSE değerleri Çizelge 3.10'da verilmiştir.

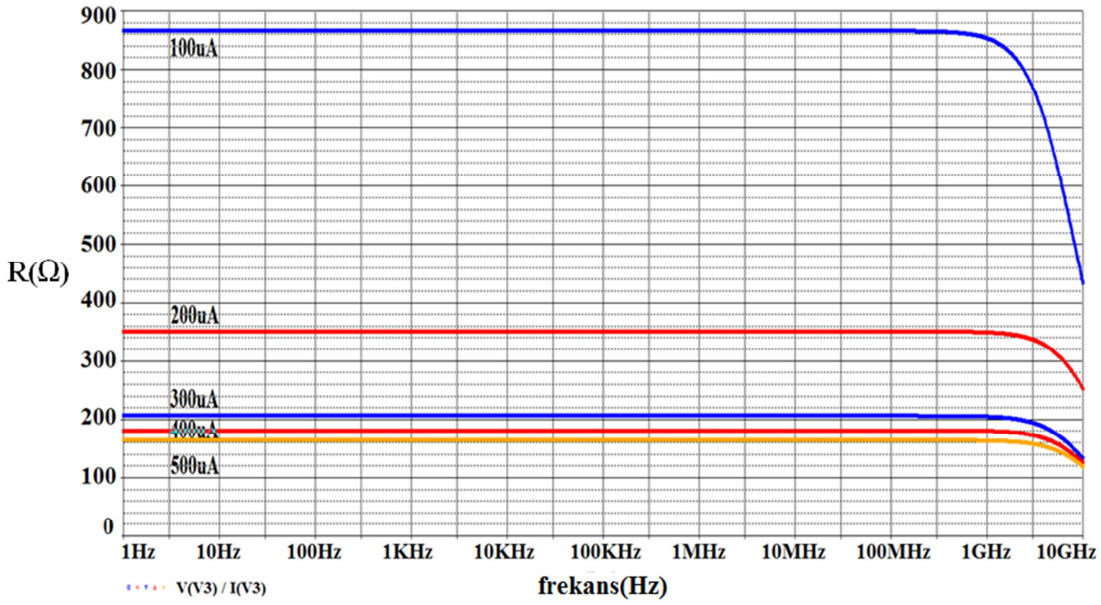


Şekil 3.37 : Klasik Arbel Goldminz RMSE analizi.

Klasik Arbel Goldminz ile tasarladığımız yüzen direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.38'deki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.6'da verilmiştir.



Şekil 3.38 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.39 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi.

Çizelge 3.6 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.

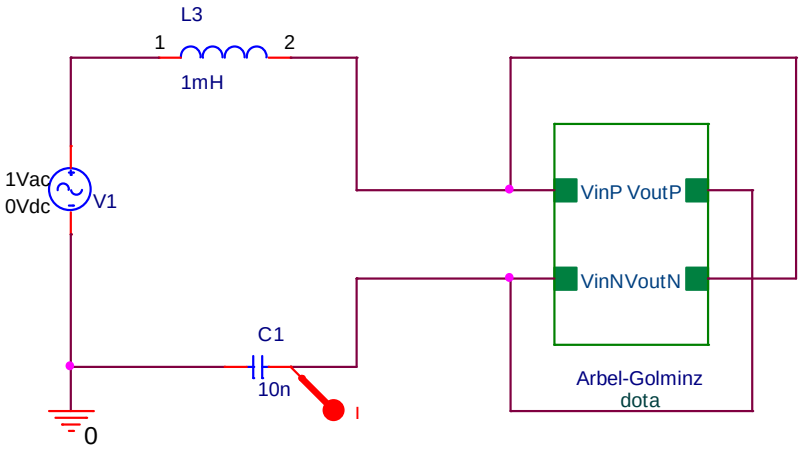
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	866	3
200µA	350	5
300µA	213	5
400µA	182	5
500µA	164	5

3.2.2 CMOS klasik Arbel Goldminz yüzen direnç benzetim devreleri

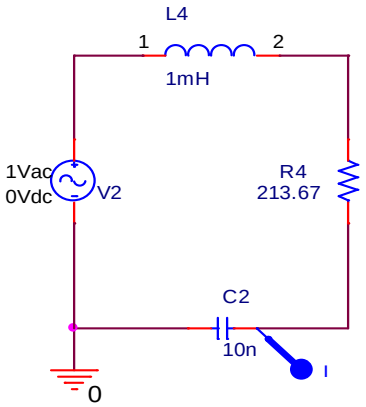
Klasik Arbel Goldminz yapısı ile tasarladığımız ve blok haline getirdiğimiz yüzen direnç simlatörü Şekil 3.40'da seri rezonans devresi içerisinde kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =4.68mA/V
- R_{eq}=1/g_m=1/4.58x10^-3=1/0.00458 R_{eq}=213.67ohm

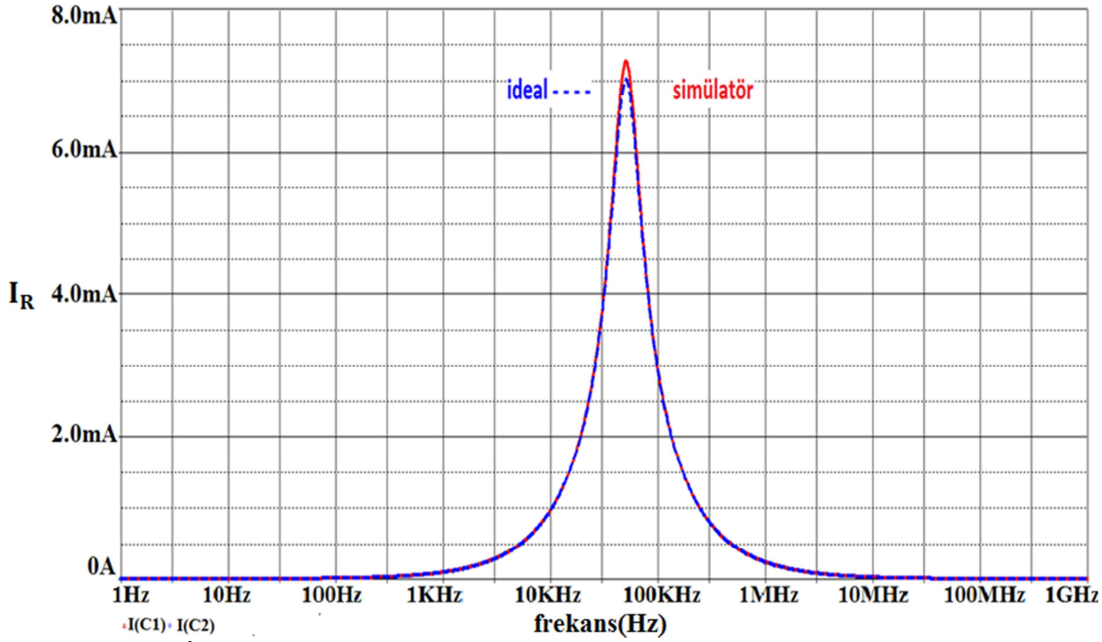
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.40 ve Şekil 3.41'de görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.42'de verilmiştir.



Şekil 3.40 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi.



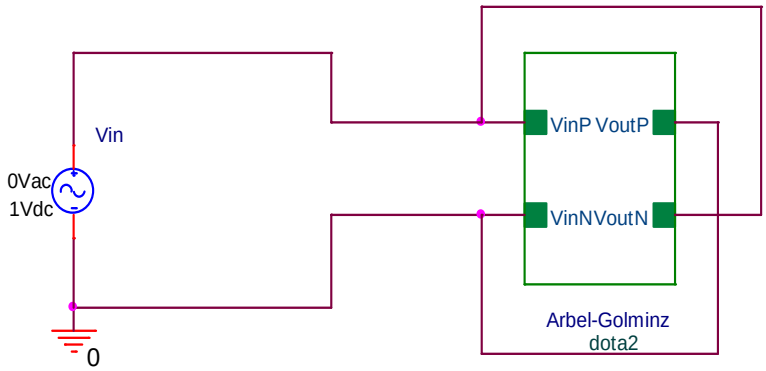
Şekil 3.41 : İdeal seri rezonans devresi.



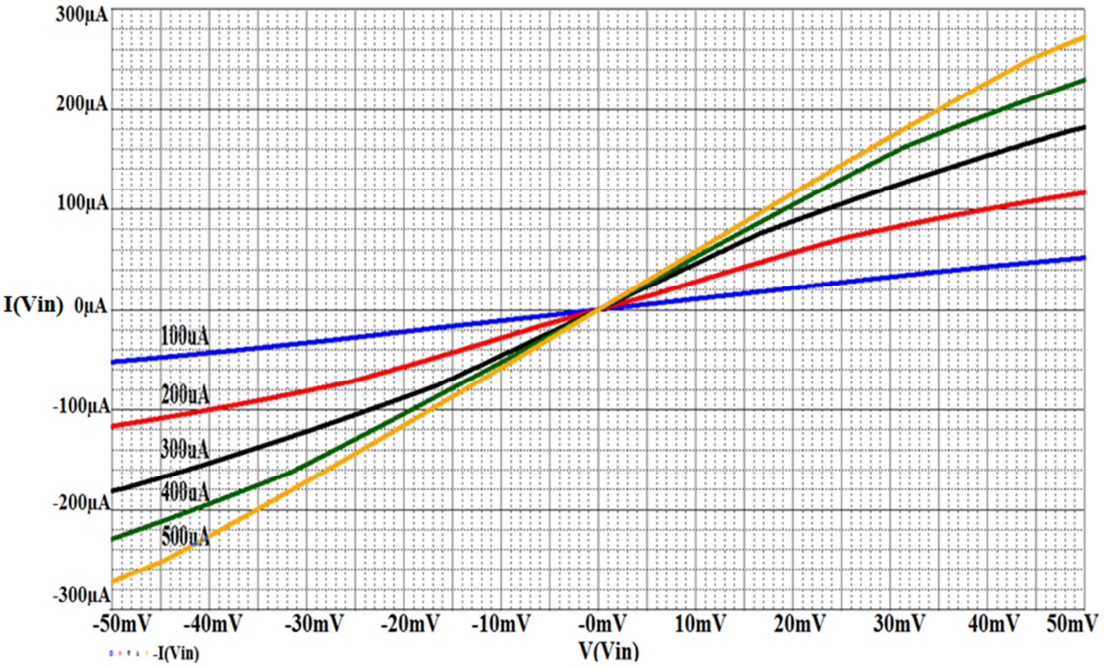
Şekil 3.42 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.

3.2.3 CMOS değiştirilmiş Arbel Goldminz yüzen direnç karakteristikleri

Değiştirilmiş Arbel Goldminz ile tasarlanan yüzen direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.43'deki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.44'de verilmiştir.

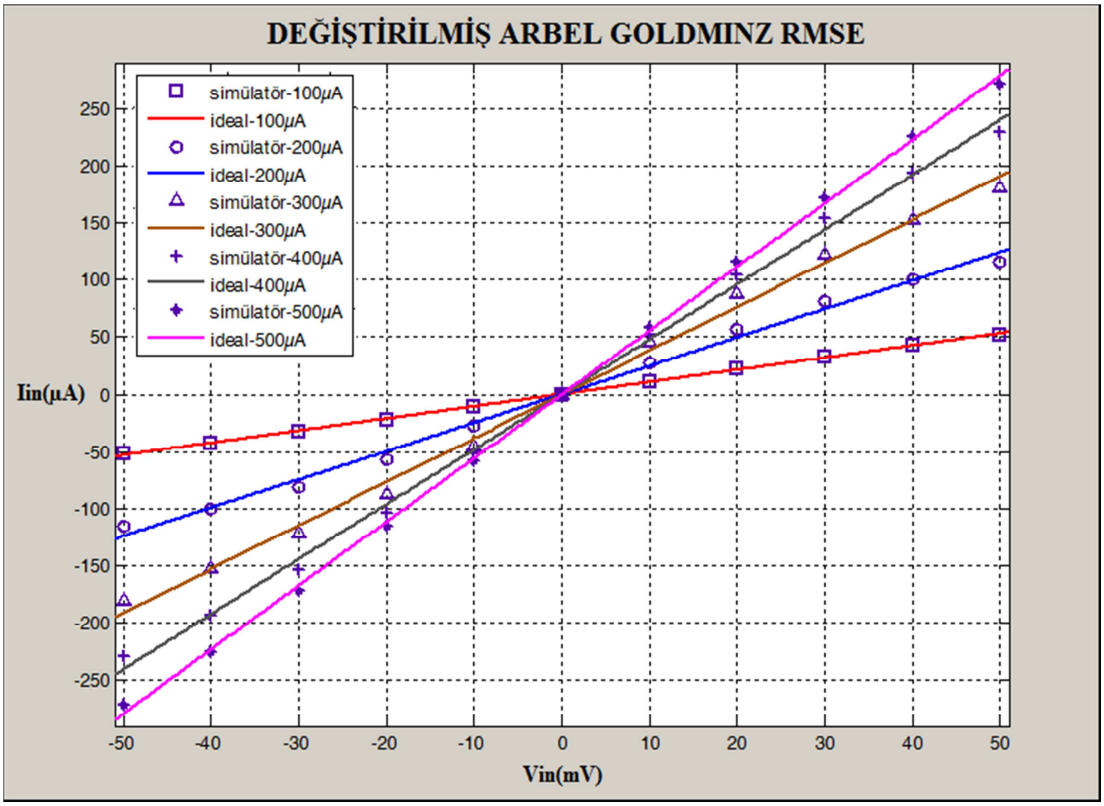


Şekil 3.43 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



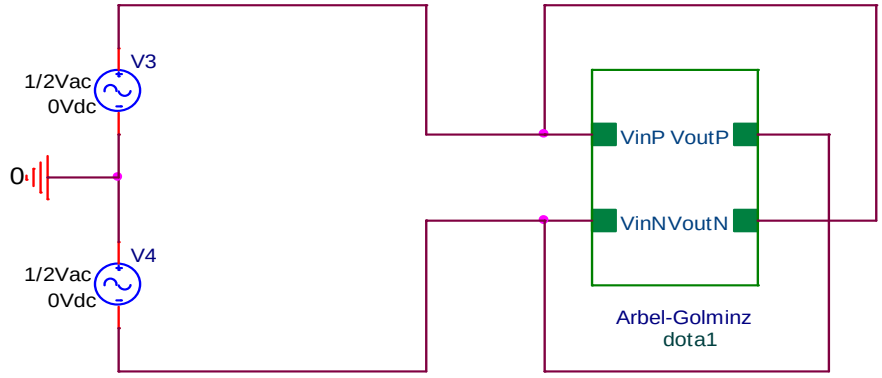
Şekil 3.44 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

Değiştirilmiş Arbel Goldminz ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.45'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan RMSE değerleri Çizelge 3.10'da verilmiştir.

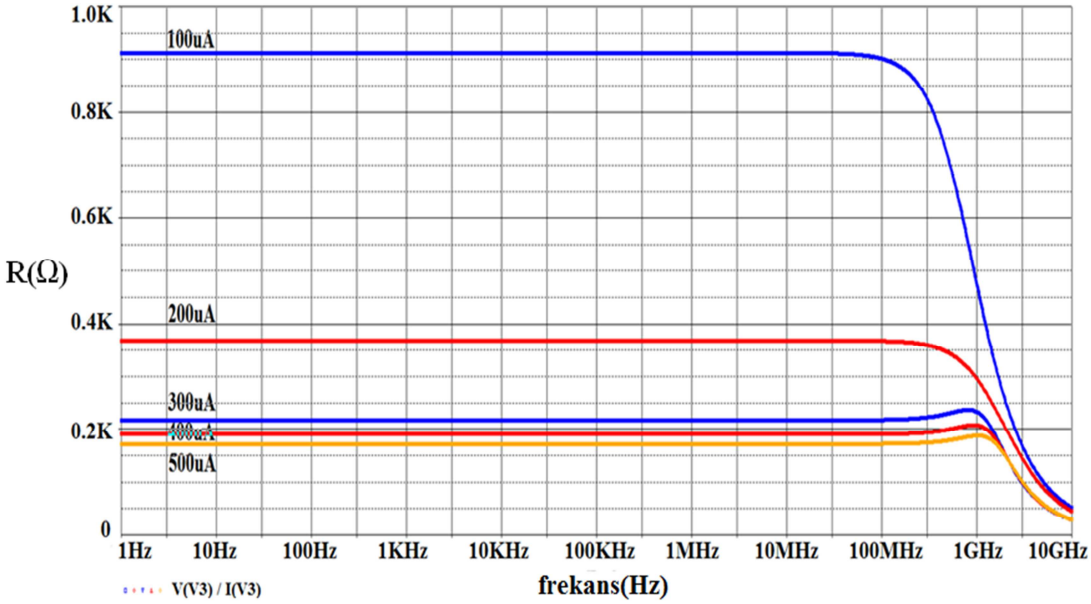


Şekil 3.45 : Değiştirilmiş Arbel Goldminz RMSE analizi.

Değiştirilmiş Arbel Goldminz ile tasarladığımız yüzen direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.46'daki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.7'de verilmiştir.



Şekil 3.46 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.47 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_R) göre değişimi.

Çizelge 3.7 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.

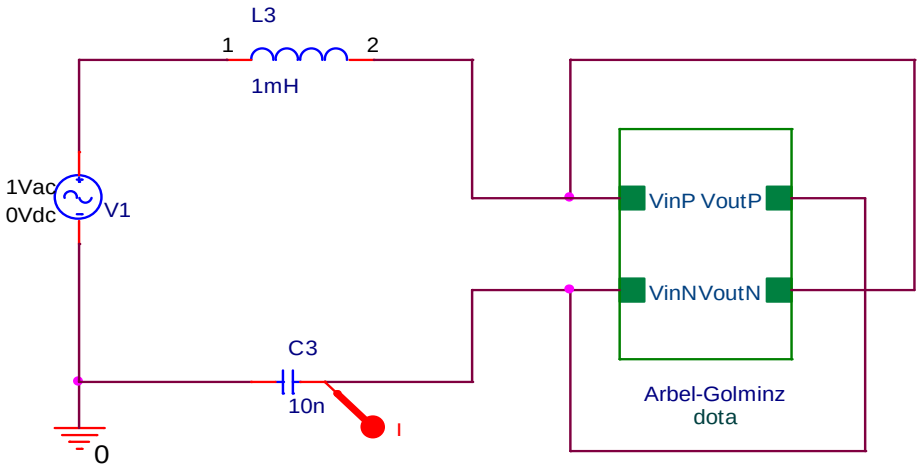
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	912	0,3
200µA	368	1
300µA	218	2
400µA	188	2
500µA	170	2

3.2.4 CMOS değiştirilmiş Arbel Goldminz yüzen direnç benzetim devreleri

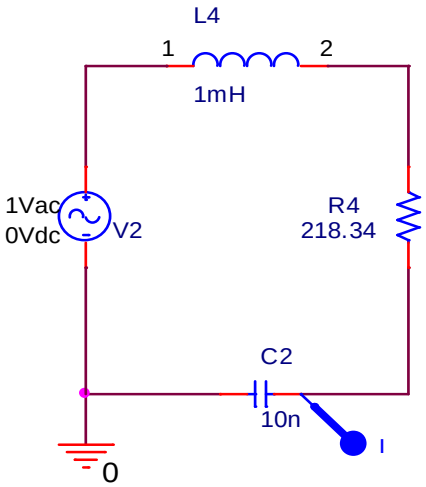
Değiştirilmiş Arbel Goldminz yapısı ile tasarladığımız ve blok haline getirdiğimiz yüzen direnç simlatörü Şekil 3.48'de seri rezonans devresi içerisinde kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =4.58mA/V
- R_{eq}=1/g_m=1/4.58x10^-3=1/0.00458 R_{eq}=218.34ohm

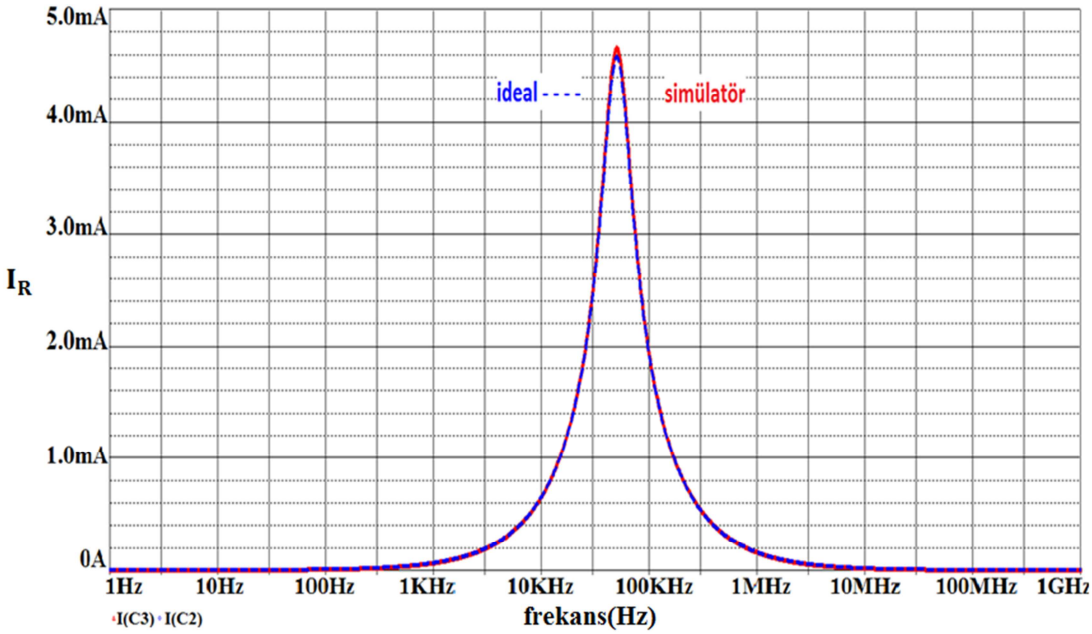
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.48 ve Şekil 3.49'da görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.50'de verilmiştir.



Şekil 3.48 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi.



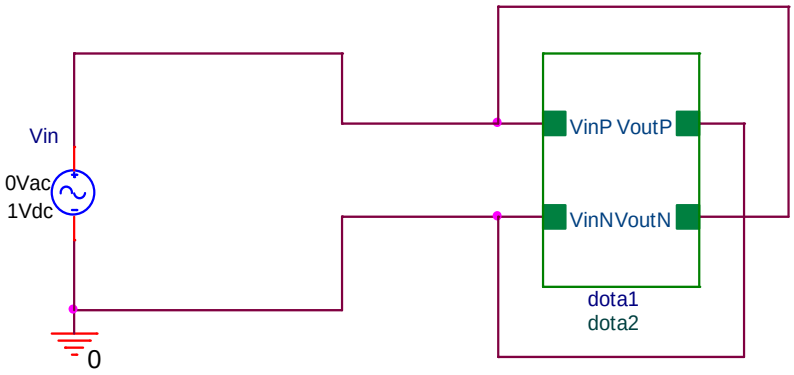
Şekil 3.49 : İdeal seri rezonans devresi.



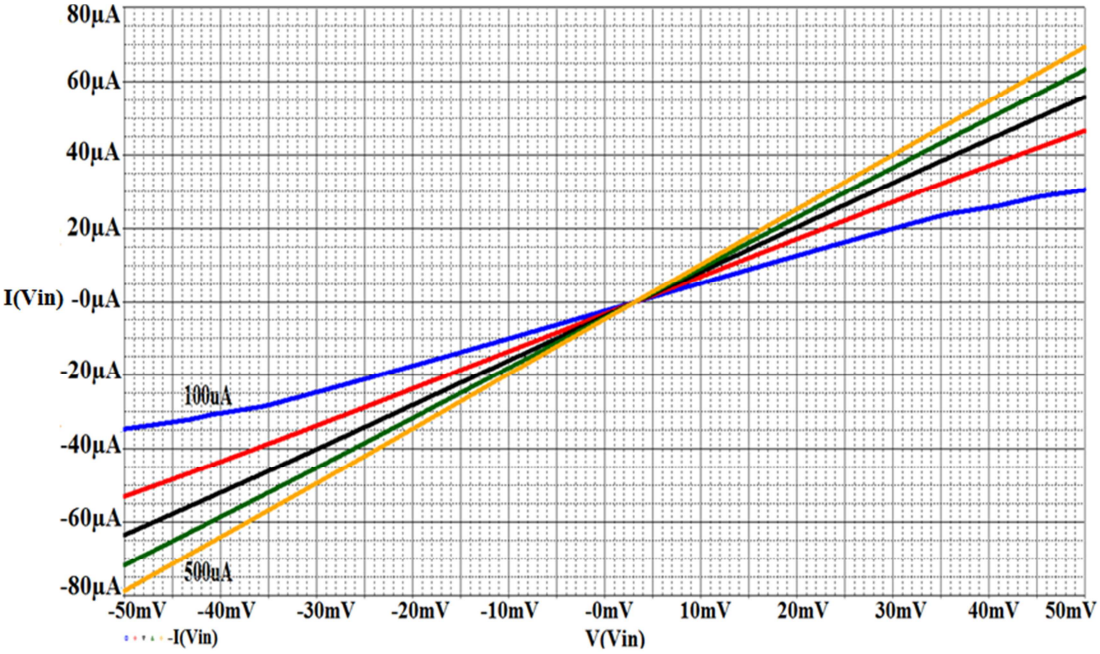
Şekil 3.50 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.

3.2.5 CMOS DO-OTA-1 yüzen direnç karakteristikleri

DO-OTA-1 ile tasarlanan yüzen direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.51'deki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.52'de verilmiştir.

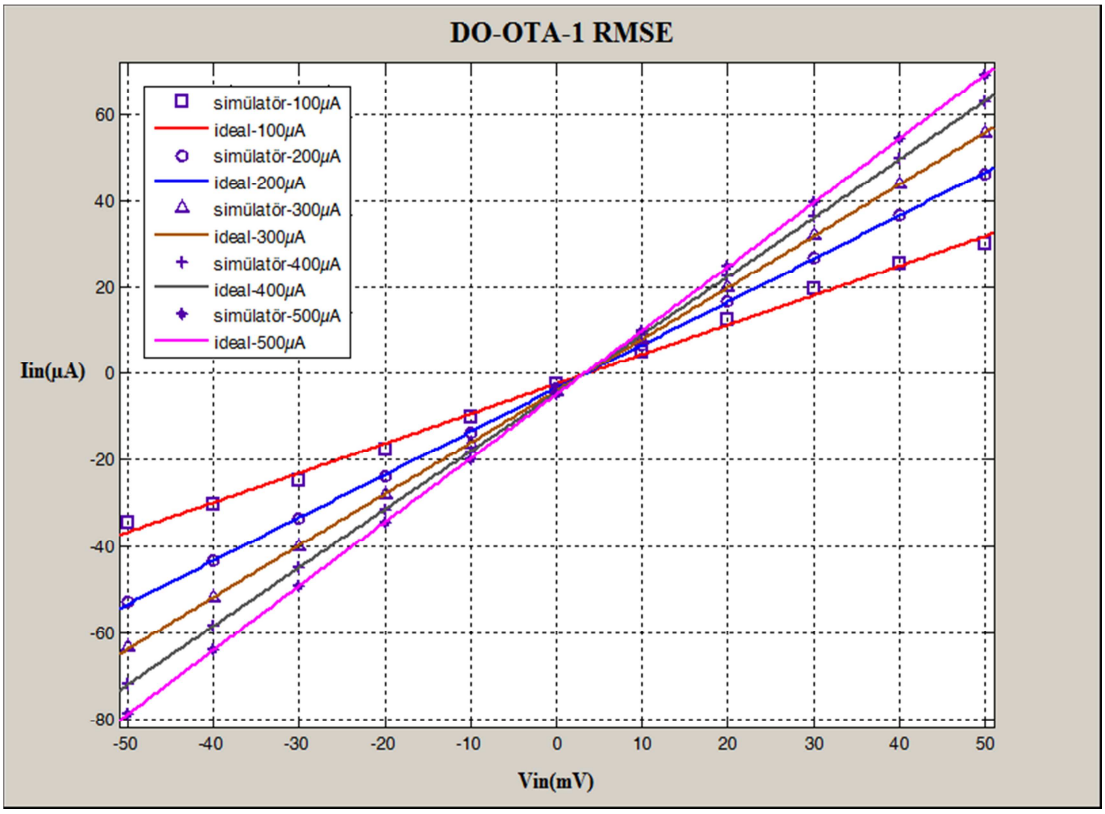


Şekil 3.51 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



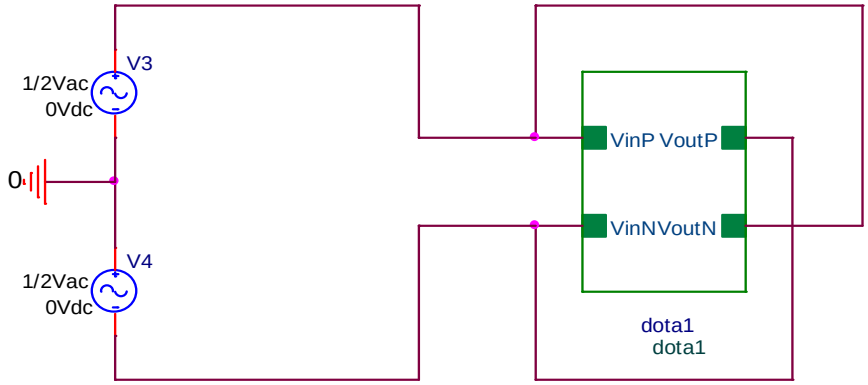
Şekil 3.52 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

DO-OTA-1 ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.53'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan RMSE değerleri Çizelge 3.10'da verilmiştir.

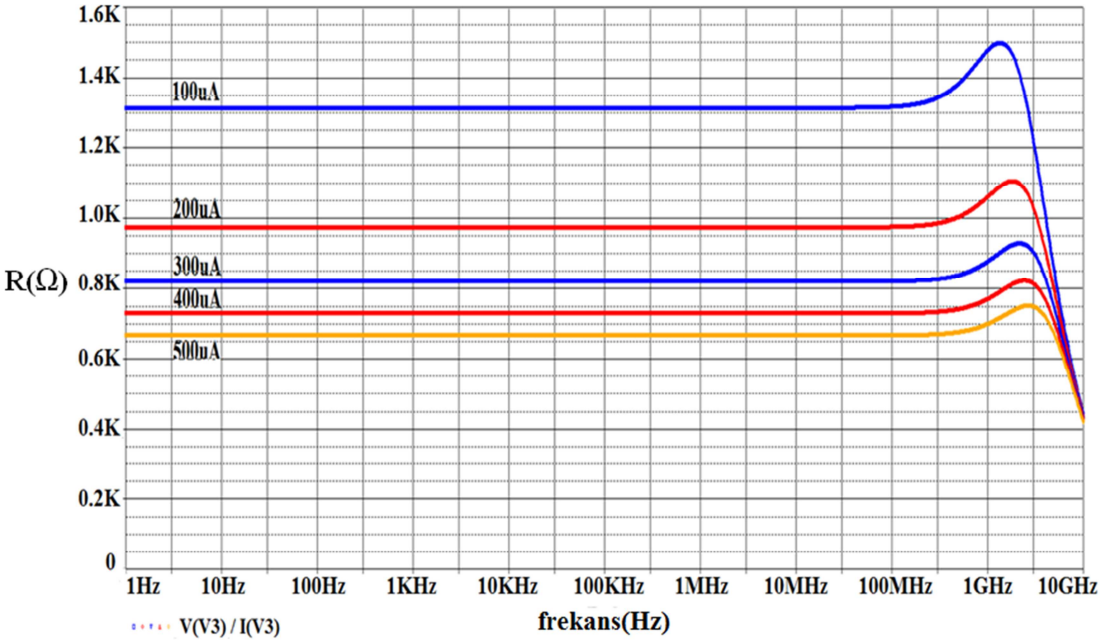


Şekil 3.53 : DO-OTA-1 RMSE analizi.

DO-OTA-1 ile tasarladığımız yüzen direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.54'deki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.8'de verilmiştir.



Şekil 3.54 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.55 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi.

Çizelge 3.8 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.

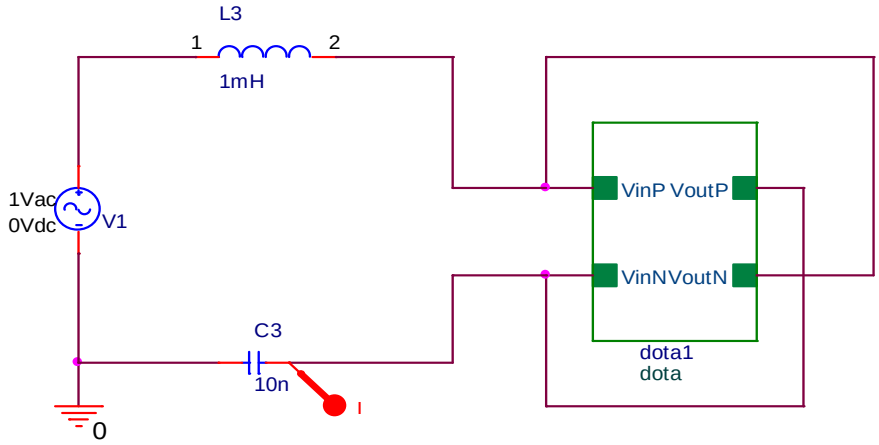
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	1309	3
200µA	974	4
300µA	820	5
400µA	730	5
500µA	668	5

3.2.6 CMOS DO-OTA-1 yüzen direnç benzetim devreleri

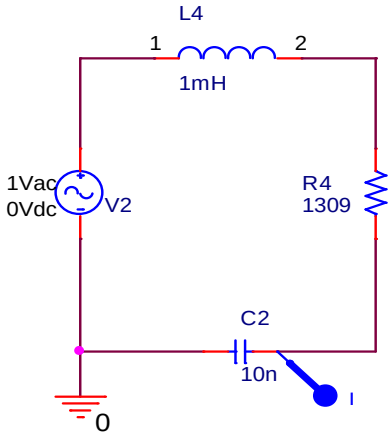
DO-OTA-1 yapısı ile tasarladığımız ve blok haline getirdiğimiz yüzen direnç simlatörü Şekil 3.56'da seri rezonans devresi içerisinde kullanılmıştır.

- I_B=100µA için g_{m1} =g_{m2} =0.764mA/V
- R_{eq}=1/g_m=1/0.764x10^-3 R_{eq}=1309ohm

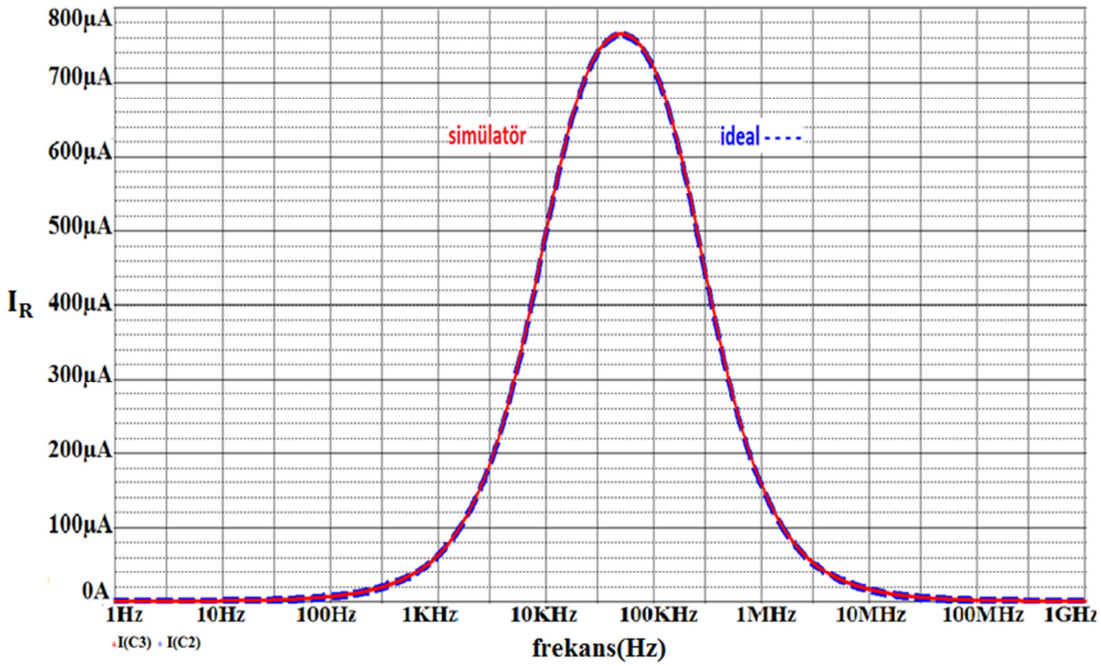
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.56 ve Şekil 3.57'de görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.58'de verilmiştir.



Şekil 3.56 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi.



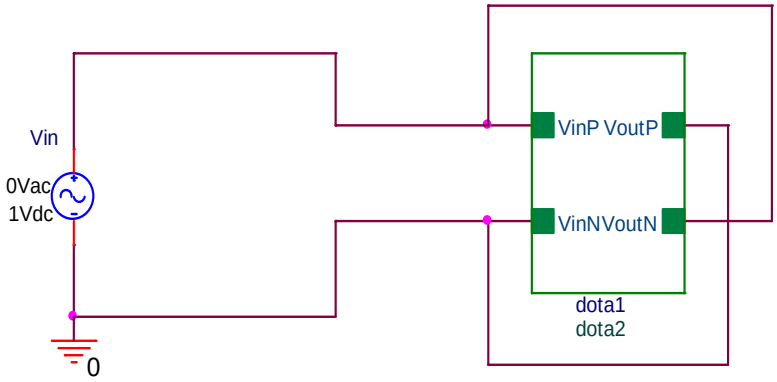
Şekil 3.57 : İdeal seri rezonans devresi.



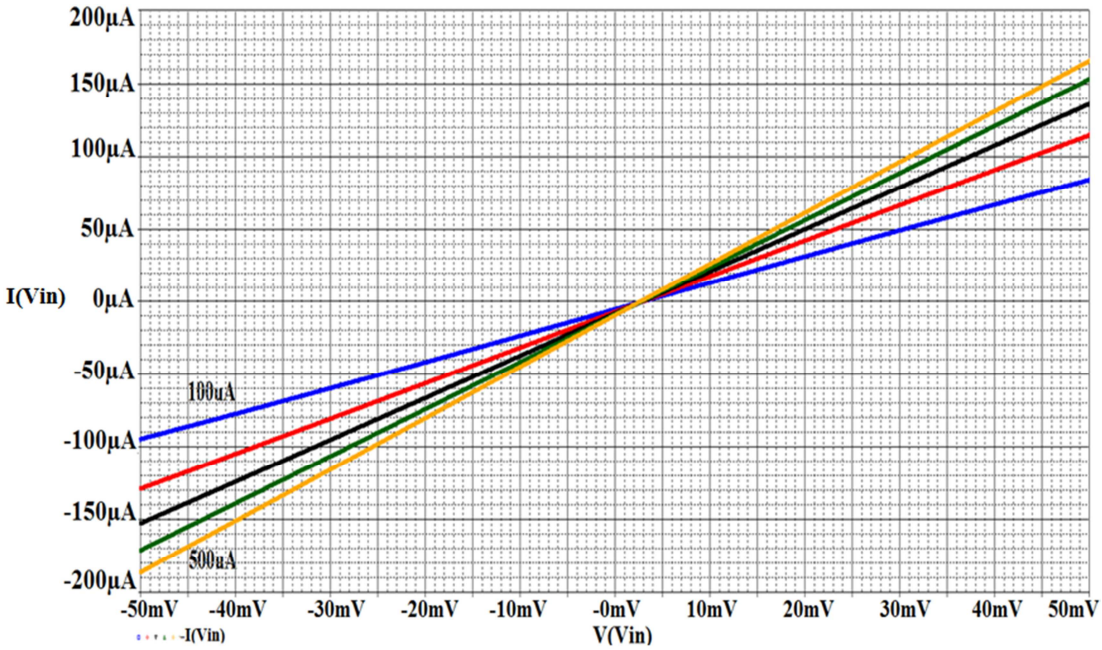
Şekil 3.58 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.

3.2.7 CMOS DO-OTA-2 yüzen direnç karakteristikleri

DO-OTA-2 ile tasarlanan yüzen direnç simülatörünün I-V karakteristiklerinin incelenmesi için Şekil 3.59'daki yapı kurulmuştur ve 100µA artımlı 100µA-500µA arasındaki kutuplama akım (I_B) değerleri için simülasyon sonucu Şekil 3.60'da verilmiştir.

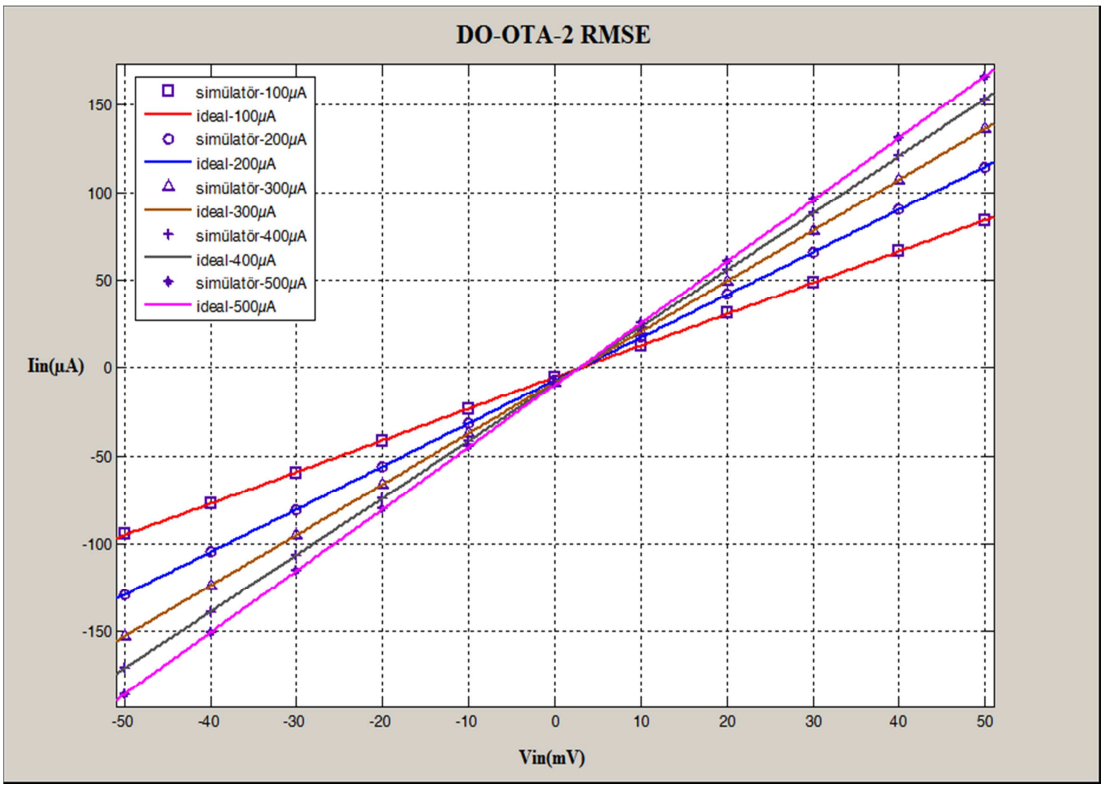


Şekil 3.59 : Tasarlanan direnç simülatörünün I-V karakteristikleri için kurulan yapı.



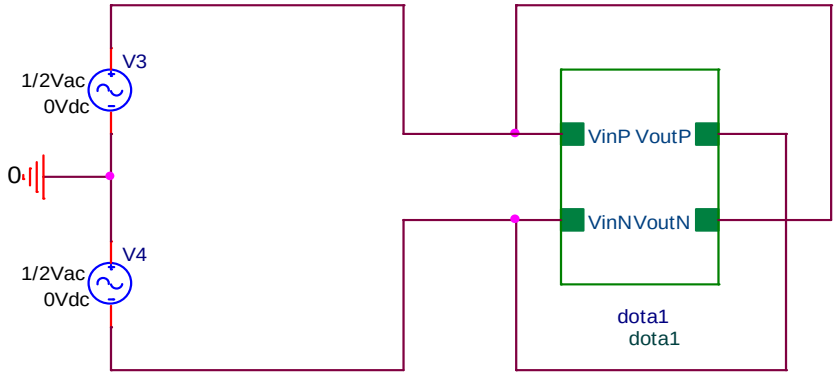
Şekil 3.60 : Tasarlanan direnç simülatörünün I-V karakteristikleri.

DO-OTA-2 ile tasarlanan direnç simülatörünün I-V karakteristiklerinin hata analizi MATLAB yardımıyla yapılmıştır. Hata analizi Şekil 3.61'de ideal durum ile karşılaştımalı olarak gösterilmiş ayrıca hesaplanan RMSE değerleri Çizelge 3.10'da verilmiştir.

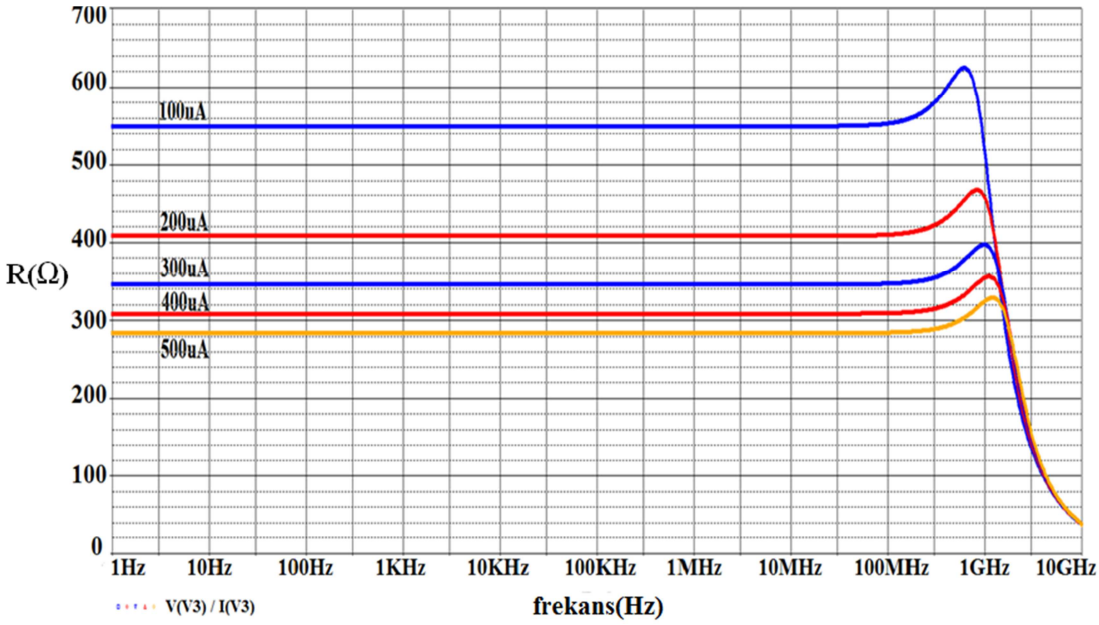


Şekil 3.61 : DO-OTA-2 RMSE analizi.

DO-OTA-2 ile tasarladığımız yüzen direnç simülatörünün farklı kutuplama akımlarındaki direnç değerlerini elde etmek için Şekil 3.62'deki yapı kurulmuştur. Kurulan yapı 1V'luk AC gerilim kaynağı ile sürülerek yapılan simülasyon sonrasında elde edilen direnç değerleri Çizelge 3.9'da verilmiştir.



Şekil 3.62 : Tasarlanan direnç simülatörünün karakteristiği için kurulan yapı.



Şekil 3.63 : Tasarlanan direnç simülatörünün direnç değerinin kutuplama akımına (I_B) göre değişimi.

Çizelge 3.9 : Yüzen R direncinin kutuplama akımına (I_B) göre değişim tablosu.

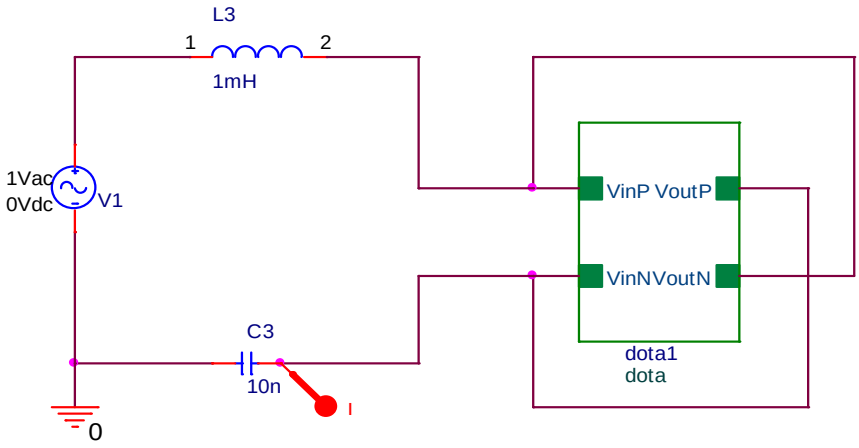
Kutuplama Akımı (I_B)	R (Ω)	Çalışma aralığı (GHz)
100µA	555	1
200µA	408	1.3
300µA	346	1.6
400µA	308	1.8
500µA	284	2

3.2.8 CMOS DO-OTA-2 yüzen direnç benzetim devreleri

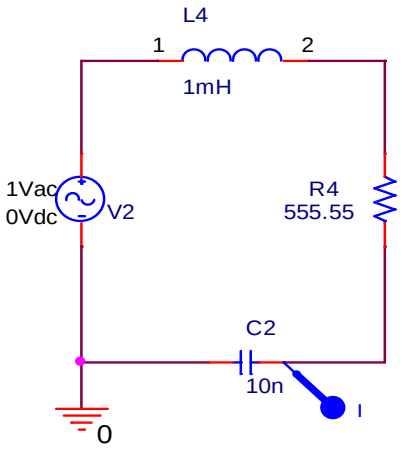
DO-OTA-2 yapısı ile tasarladığımız ve blok haline getirdiğimiz yüzen direnç simlatörü Şekil 3.64'de seri rezonans devresi içerisinde kullanılmıştır.

- I_B=100µA için g_{m1} =g_{m2} =1.8mA/V
- R_{eq}=1/g_m=1/1.8x10^-3=1/0.0018 R_{eq}=555.55ohm

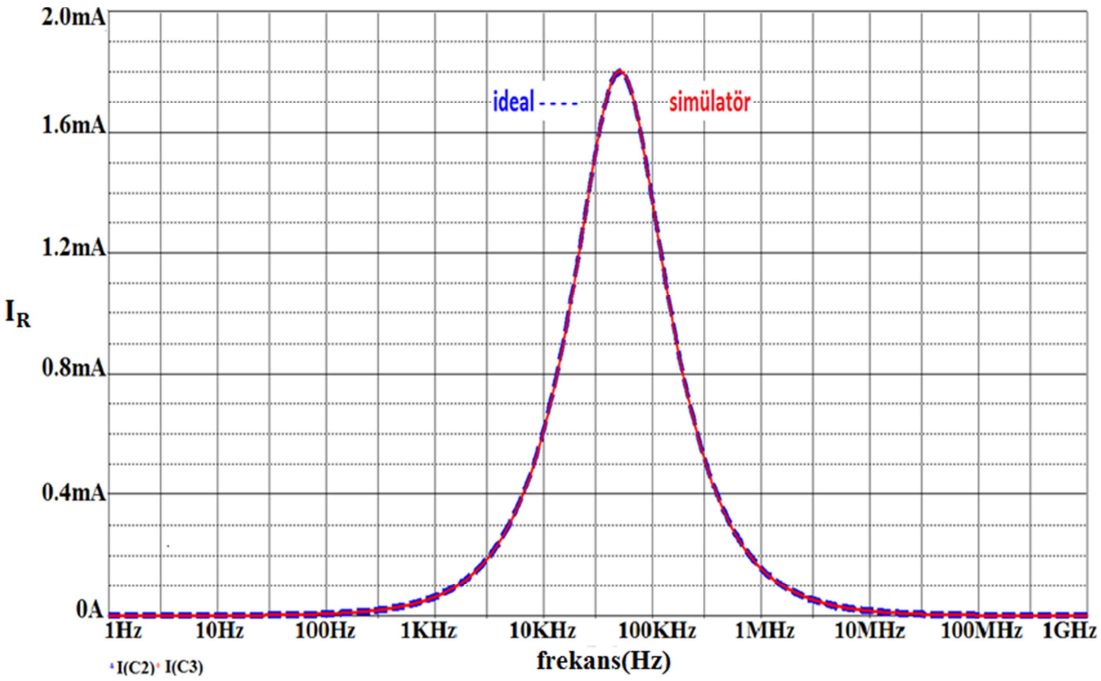
Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 3.64 ve Şekil 3.65'de görülen devreler kurulmuştur, kıyas grafikleri Şekil 3.66'da verilmiştir.



Şekil 3.64 : Yüzen direnç simülatörü ile kurulan seri rezonans devresi.



Şekil 3.65 : İdeal seri rezonans devresi.



Şekil 3.66 : İdeal ve simülatör direnç devrelerinin I_R akımlarının karşılaştırılması.

Ele aldığımız dört farklı DO-OTA yapısı ile tasarlanan yüzen direnç simülatörlerinin I-V karakteristiklerinin ideal durumdan ne kadar saptığı, yani ne kadar hata meydana geldiği MATLAB yardımıyla elde edilmiştir ve elde edilen değerler aşağıda Çizelge 3.10'da gösterilmiştir.

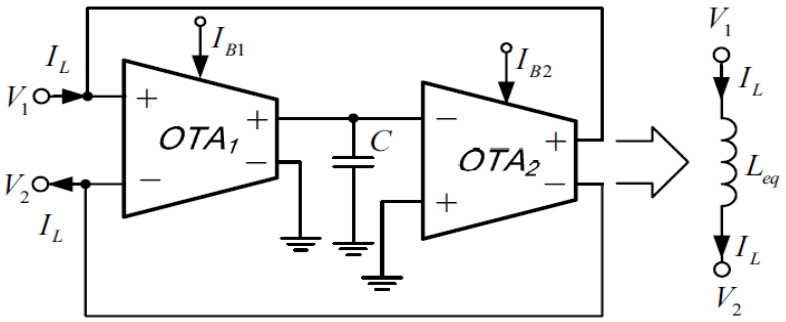
Çizelge 3.10 : Yüzen direnç simülatörlerinin karşılaştırmalı hata analizi.

RMSE (Root Mean Squared Error)	**Klasik Arbel Goldminz**	**Değiştirilmiş Arbel Goldminz**	**DO-OTA-1**	**DO-OTA-2**
I_B=100µA	0.8581	0.8479	1.403	0.4383
I_B=200µA	6.126	6.101	0.3051	0.2608
I_B=300µA	8.681	8.604	0.2235	0.1875
I_B=400µA	8.646	8.427	0.1774	0.147
I_B=500µA	4.919	4.656	0.1475	0.4184

4. ENDÜKTANS BENZETİMLERİ

Önceki bölümde oluşturduğumuz farklı DO-OTA yapılarını kullanarak endüktans benzetimi yapılmış ve bu yapılar incelenmiştir.

Oluşturacağımız yüzen endüktans simülatör yapısı aşağıda Şekil 4.1'de görülmektedir. Bu yapı ile hedeflediğimiz L_{eq} değerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerlerini kullanacağız.



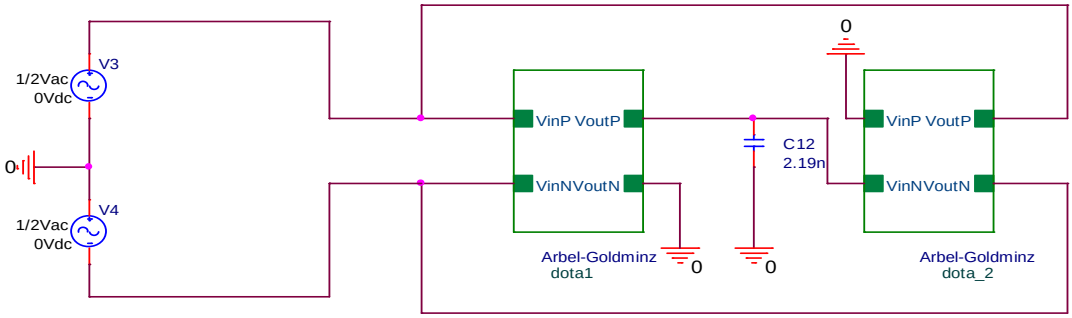
Şekil 4.1 : Yüzen endüktans simülatör [12].

$$L_{eq} = \frac{C}{g_{m1}g_{m2}} \qquad \textbf{(4.1)}$$

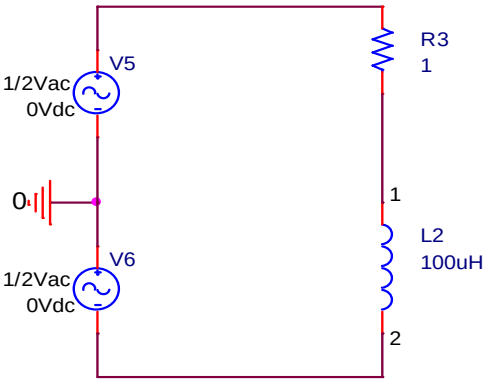
4.1 CMOS Klasik Arbel Goldminz Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri

Klasik Arbel Goldminz ile tasarlanan endüktans simülatörü yapısı Şekil 4.2'de ve ideal endüktans devresi Şekil 4.3'de verilmiştir.

- I_B=300µA için g_{m1} =g_{m2} =4.68mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$ L_{eq}=100µH için C=2.19nF olarak bulunmuştur.

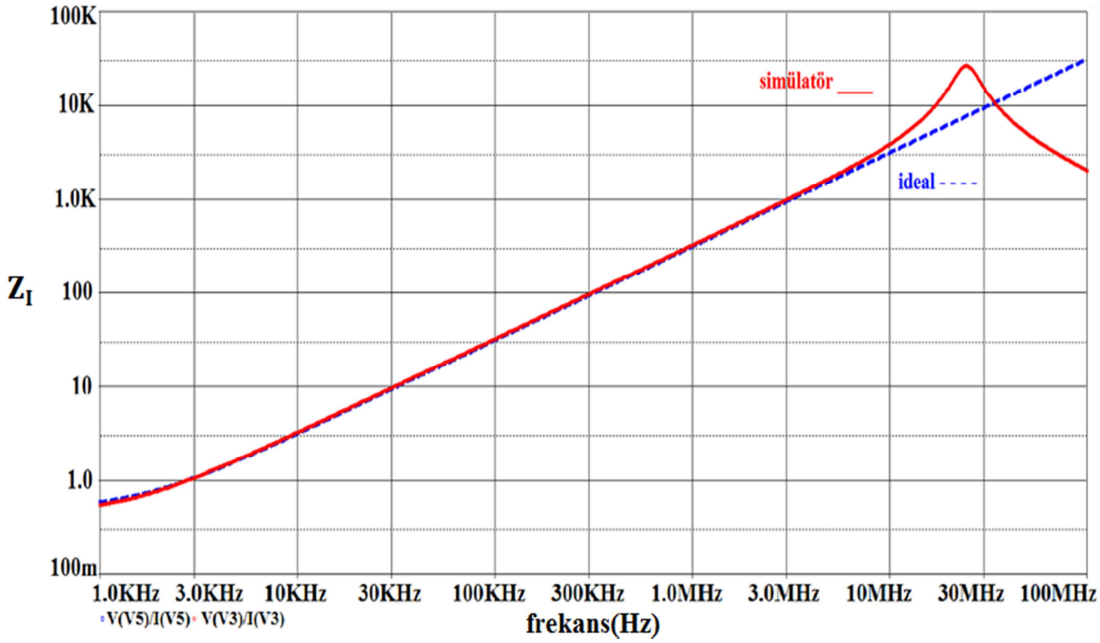


Şekil 4.2 : Endüktans simülatörünün karakteristiği için kurulan yapı.



Şekil 4.3 : İdeal endüktans karakteristiği için kurulan yapı.

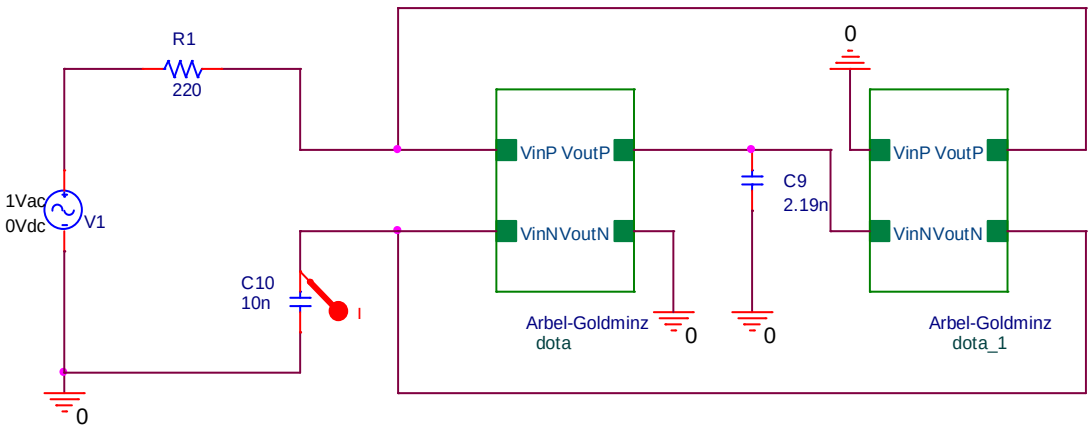
Klasik Arbel Goldminz devresiyle elde edilen ve ideal endüktans karakteristiklerinin frekans ile değişimi Şekil 4.4'de verilmiştir ve görüldüğü gibi %1 hata ile 1KHz ile 8MHz çalışma aralığı sahiptir.



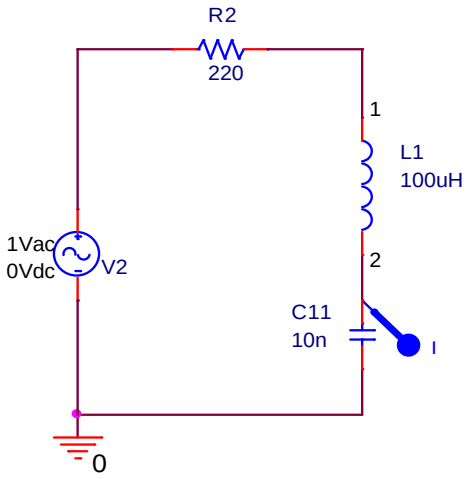
Şekil 4.4 : Simülatör ve ideal endüktansın karakterirtiklerinin karşılaştırılması.

4.1.1 CMOS klasik Arbel Goldminz endüktans benzetim devreleri

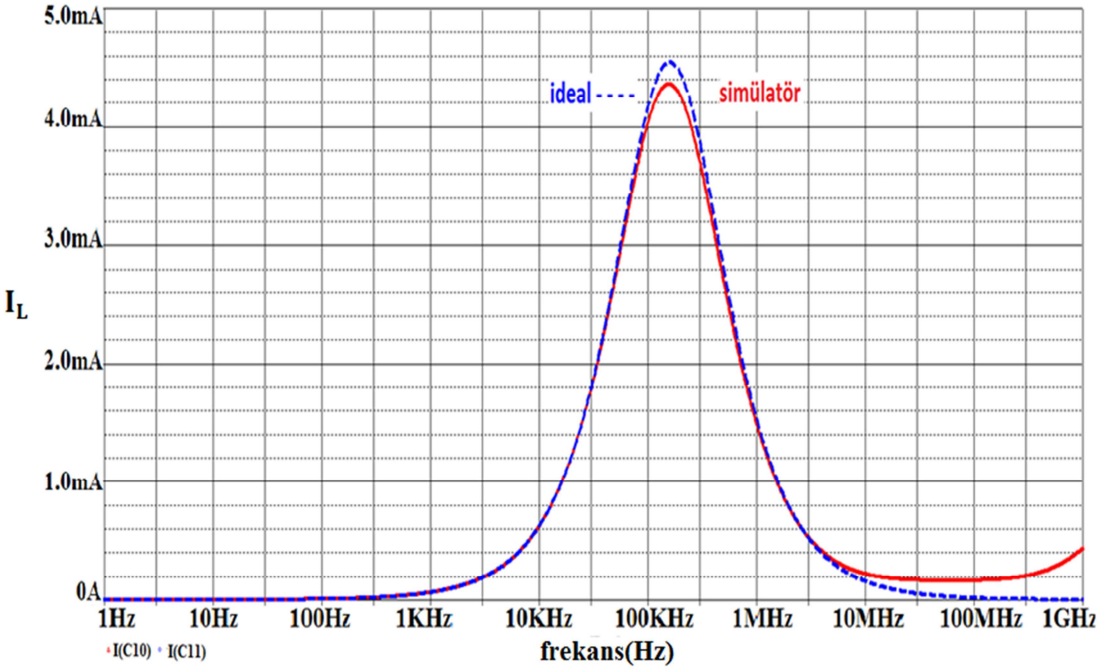
Tasarladığımız ve blok haline getirdiğimiz klasik Arbel Goldminz yapıları ile aşağıda görülen endüktans simülatör yapısı oluşturulmuştur. Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 4.5 ve Şekil 4.6'da görülen devreler kurulmuştur, kıyas grafiği Şekil 4.7'de verilmiştir.



Şekil 4.5 : Endüktans simülatörlü seri rezonans devresi.



Şekil 4.6 : İdeal seri rezonans devresi.

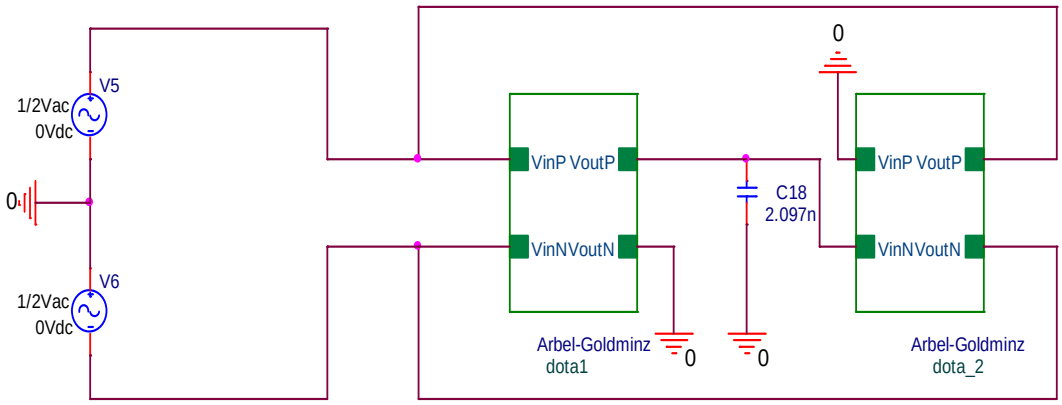


Şekil 4.7 : Simülatör ve ideal endüktans devresinin I_L akımlarının karşılaştırılması.

4.2 CMOS Değiştirilmiş Arbel Goldminz Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri

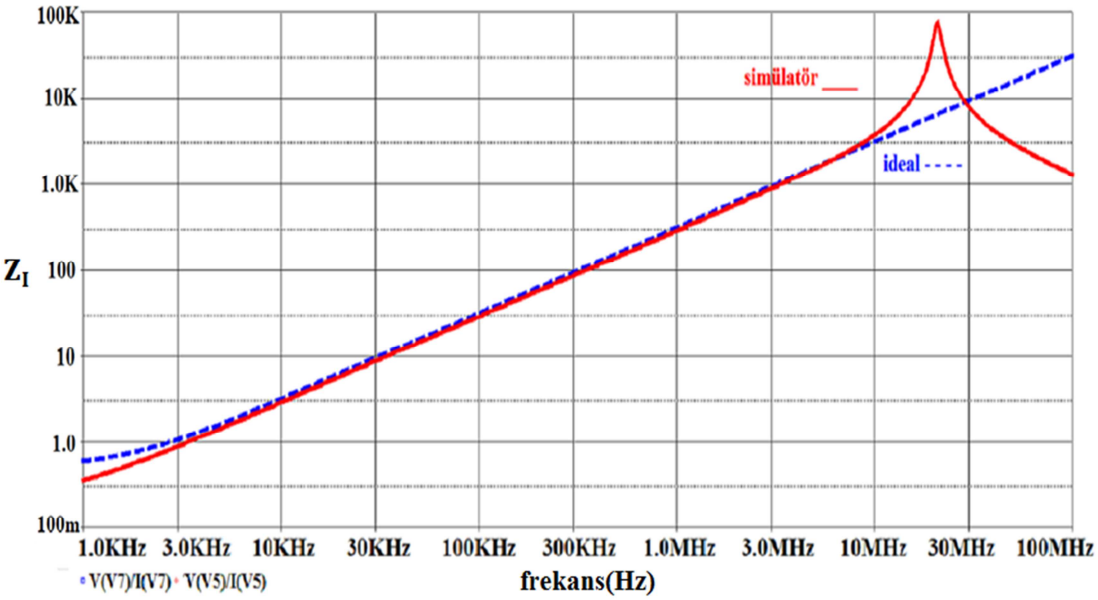
Değiştirilmiş Arbel Goldminz ile tasarlanan endüktans simülatörü yapısı Şekil 4.8'de ve ideal endüktans devresi Şekil 4.3'de verilmiştir.

- I_B=300µA için g_{m1} =g_{m2} =4.58mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$ L_{eq}=100µH için C=2.097nF olarak bulunmuştur.



Şekil 4.8 : Endüktans simülatörünün karakteristiği için kurulan yapı.

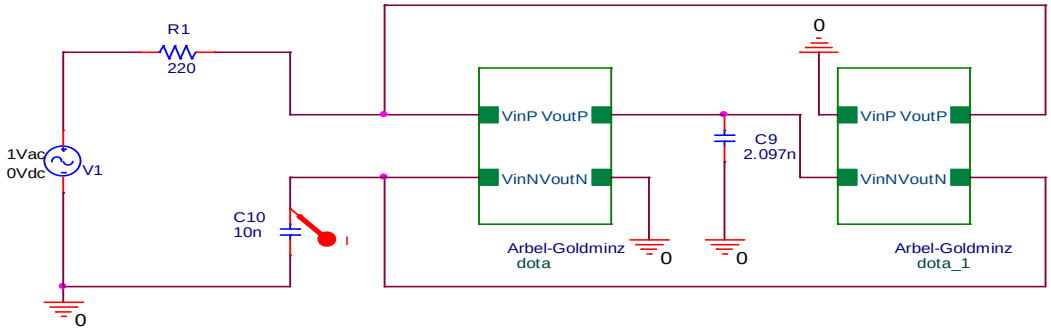
Değiştirilmiş Arbel Goldminz devresiyle elde edilen ve ideal endüktans karakteristiklerinin frekans ile değişimi Şekil 4.9'da verilmiştir ve görüldüğü gibi %1 hata ile 3KHz ile 10MHz çalışma aralığı sahiptir.



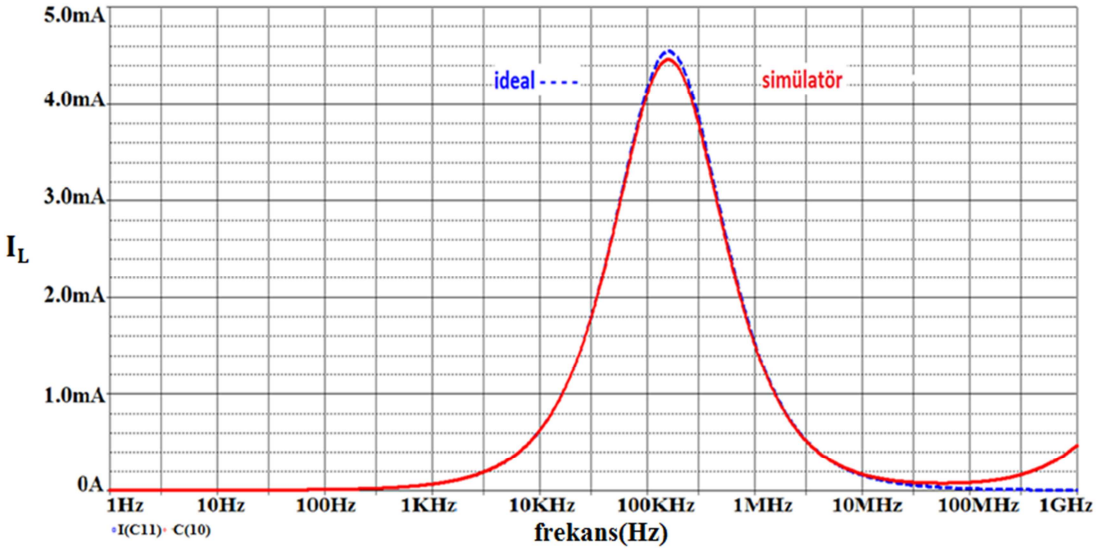
Şekil 4.9 : Simülatör ve ideal endüktansın karakteristiklerinin karşılaştırılması.

4.2.1 CMOS değiştirilmiş Arbel Goldminz endüktans benzetim devreleri

Tasarladığımız ve blok haline getirdiğimiz değiştirilmiş Arbel Goldminz yapıları ile aşağıda görülen endüktans simülatör yapısı oluşturulmuştur. Bu yapı hesaplanan değerler ile SPICE programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 4.10 ve Şekil 4.6'da görülen devreler kurulmuştur, kıyas grafiği Şekil 4.11'de verilmiştir.



Şekil 4.10 : Endüktans simülatörlü seri rezonans devresi.

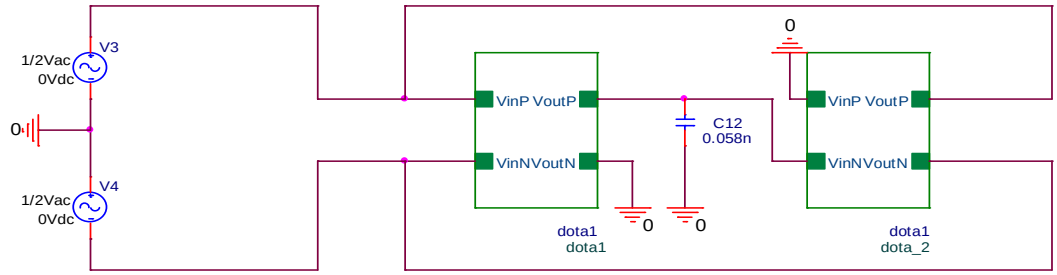


Şekil 4.11 : Simülatör ve ideal endüktans devresinin I_L akımlarının karşılaştırılması.

4.3 CMOS DO-OTA-1 Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri

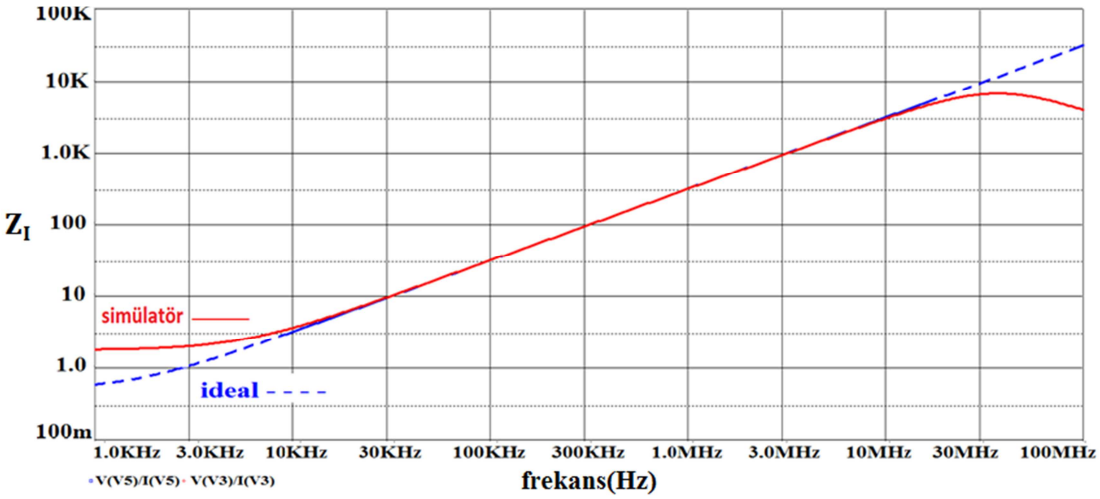
DO-OTA-1 ile tasarlanan endüktans simülatörü yapısı Şekil 4.12'de ve ideal endüktans devresi Şekil 4.3'de verilmiştir.

- I_B=100µA için g_{m1} =g_{m2} =0.764mA/V
- L_{eq}=100µH için C=0.058nF olarak bulunmuştur.



Şekil 4.12 : Endüktans simülatörünün karakteristiği için kurulan yapı.

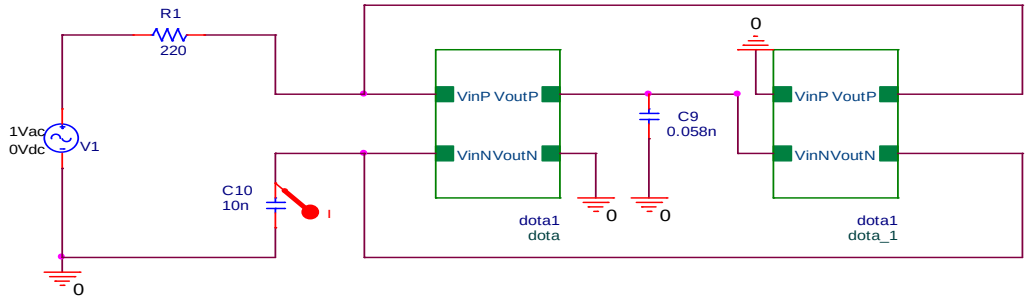
DO-OTA-1 devresiyle elde edilen ve ideal endüktans karakteristiklerinin frekans ile değişimi Şekil 4.13'de verilmiştir ve görüldüğü gibi %1 hata ile 10KHz ile 15MHz çalışma aralığı sahiptir.



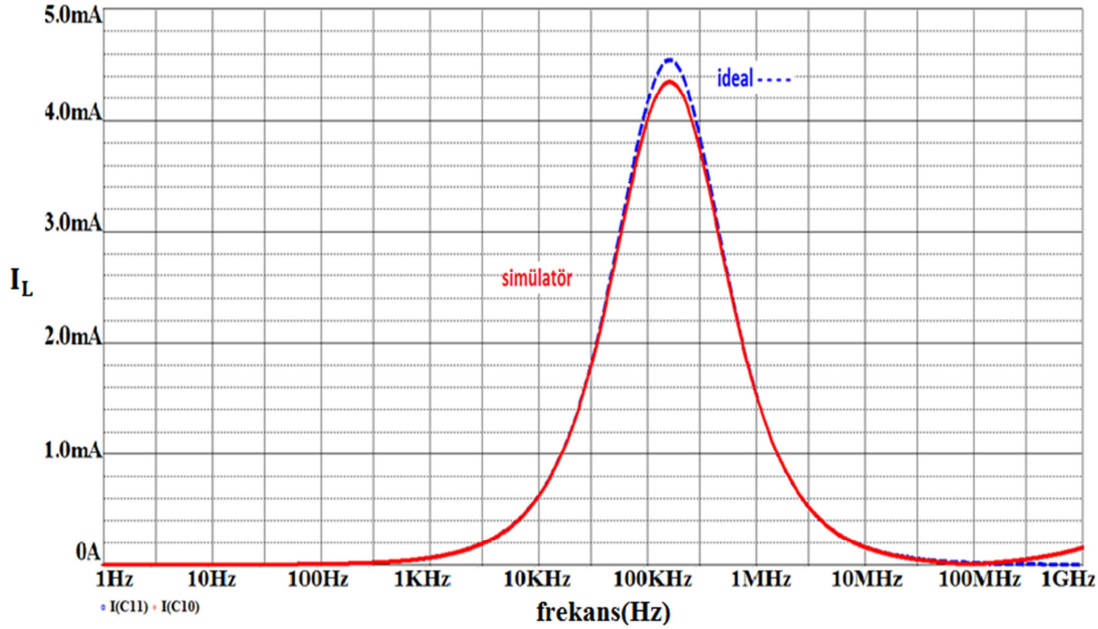
Şekil 4.13 : Simülatör ve ideal endüktansın karakteristiklerinin karşılaştırılması.

4.3.1 CMOS DO-OTA-1 benzetim devreleri

Tasarladığımız ve blok haline getirdiğimiz DO-OTA-1 yapıları ile aşağıda görülen endüktans simülatör yapısı oluşturulmuştur. Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 4.14 ve Şekil 4.6'da görülen devreler kurulmuştur, kıyas grafiği Şekil 4.15'de verilmiştir.



Şekil 4.14 : Endüktans simülatörlü seri rezonans devresi.

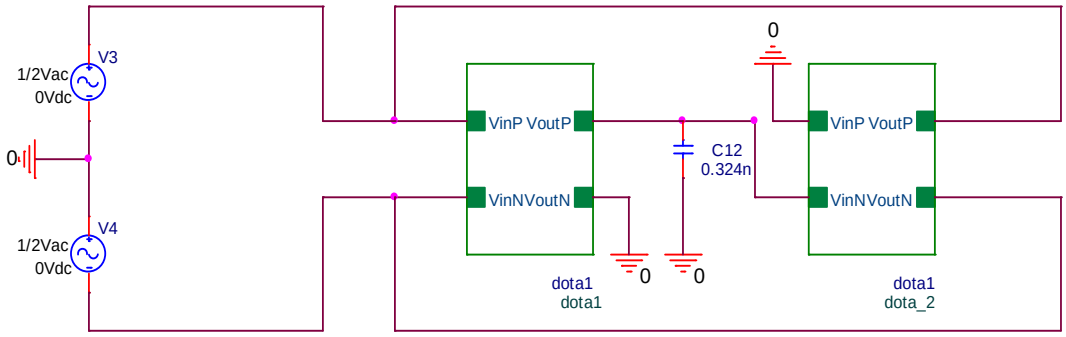


Şekil 4.15 : Simülatör ve ideal endüktans devresinin I_L akımlarının karşılaştırılması.

4.4 CMOS DO-OTA-2 Endüktans Simülatörünün ve İdeal Endüktansın Karakteristikleri

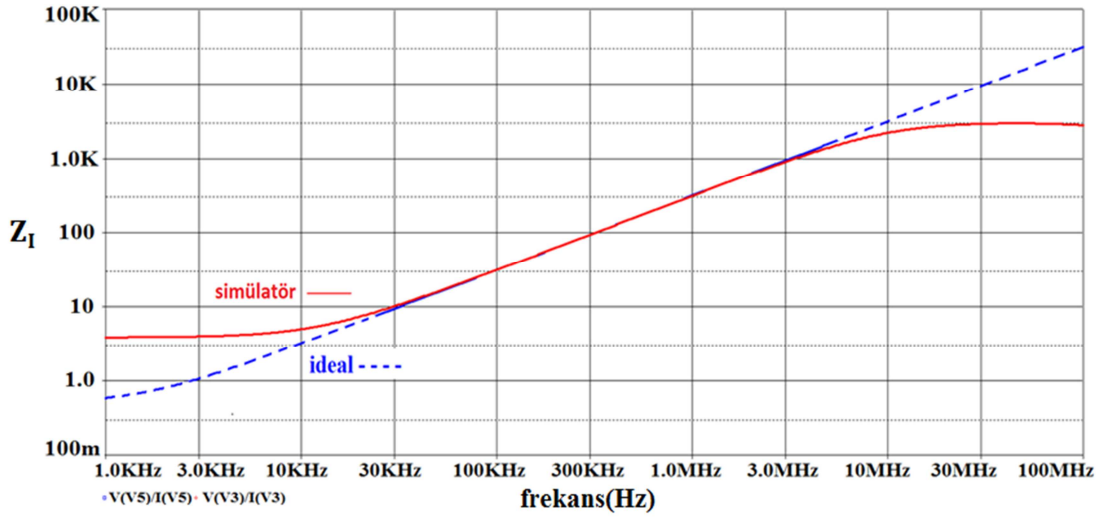
DO-OTA-2 ile tasarlanan endüktans simülatörü yapısı Şekil 4.16'da ve ideal endüktans devresi Şekil 4.3'de verilmiştir.

- I_B=100µA için g_{m1} =g_{m2} =1.8mA/V
- L_{eq}=100µH için C=0.324nF olarak bulunmuştur.



Şekil 4.16 : Endüktans simülatörünün karakteristiği için kurulan yapı.

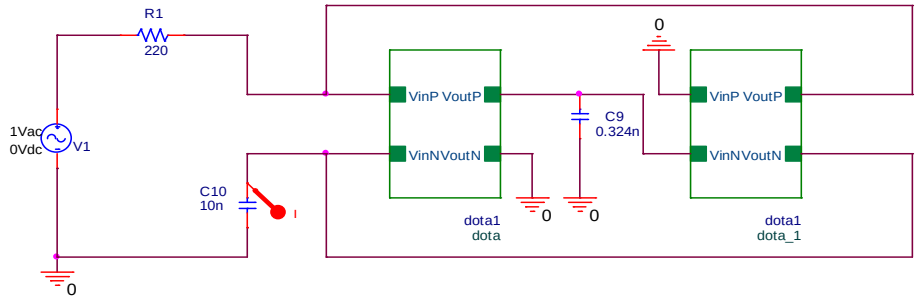
DO-OTA-2 devresiyle elde edilen ve ideal endüktans karakteristiklerinin frekans ile değişimi Şekil 4.17'de verilmiştir ve görüldüğü gibi %1 hata ile 28KHz ile 5MHz çalışma aralığı sahiptir.



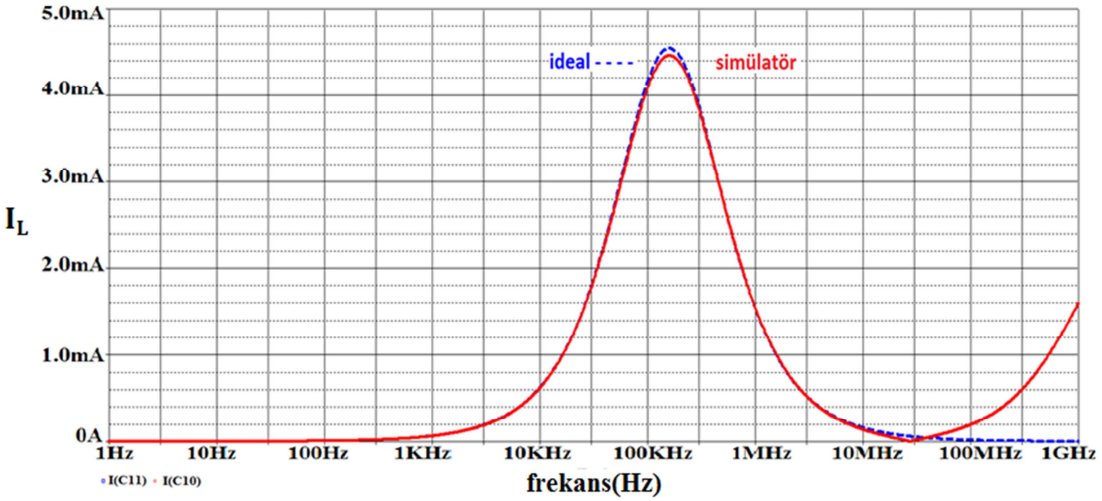
Şekil 4.17 : Simülatör ve ideal endüktansın karakteristiklerinin karşılaştırılması.

4.4.1 CMOS DO-OTA-2 endüktans benzetim devreleri

Tasarladığımız ve blok haline getirdiğimiz DO-OTA-2 yapıları ile aşağıda görülen endüktans simülatör yapısı oluşturulmuştur. Bu yapı hesaplanan değerler ile SPICE benzetim programında kurulmuş ve simülasyonları yapılmıştır. Ayrıca tasarlanan simülator yapısının ideal devre ile kıyaslanması için aşağıda Şekil 4.18 ve Şekil 4.6'da görülen devreler kurulmuştur, kıyas grafiği Şekil 4.19'da verilmiştir.



Şekil 4.18 : Endüktans simülatörlü seri rezonans devresi



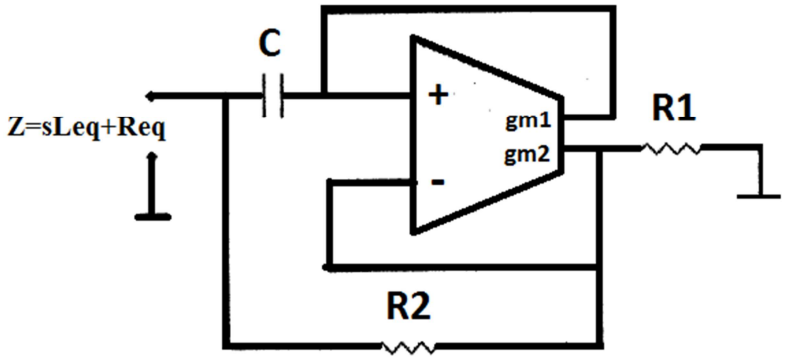
Şekil 4.19 : Simülatör ve ideal endüktans devresinin I_L akımlarının karşılaştırılması.

5. BENZETİM DEVRE TOPOLOJİLERİ

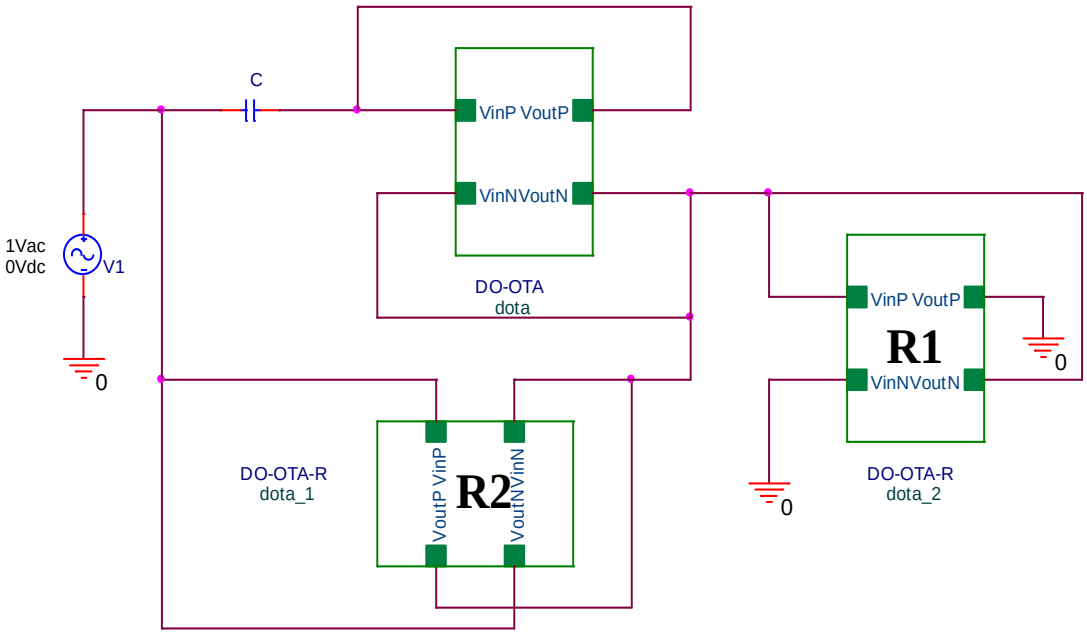
Bu bölümde daha önce yapılan çalışmalarda önerilen bilgisayar yardımıyla devre oluşturulması yöntemiyle endüktans benzetimindeki devre topolojileri ele alınmıştır ve önerilen bazı topolojiler daha önce incelediğimiz farklı DO-OTA yapıları ile gerçeklenmiştir [22, 23, 26].

5.1 Seri R-L Devreleri

Şekil 5.1'de önerilen seri R-L devre topolojisi önceki bölümlerde incelediğimiz klasik Arbel Goldminz, değiştirilmiş Arbel Goldmiz, DO-OTA-1 ve DO-OTA-2 yapıları sırası ile gerçeklenmiştir.



Şekil 5.1 : Önerilen seri R-L devre topolojisi.

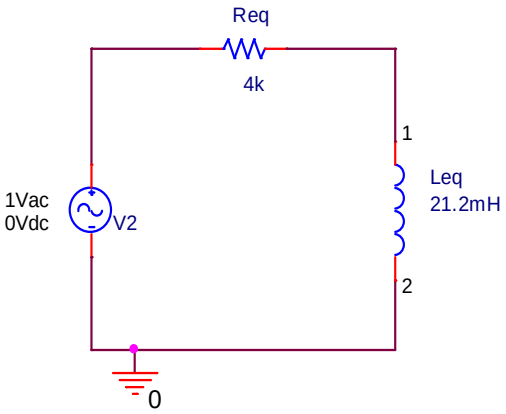


Şekil 5.2 : Seri R-L devre topolojisi.

Bu aşamada dört farklı DO-OTA elemanı ideal olarak bir alt devre şeklinde oluşturulmuş ve Şekil 5.2'deki yapı kurulmuştur. Her bir devre için direnç ve endüktans değerleri DO-OTA elemanlarının eğimleri kullanılarak hesaplanmıştır. SPICE ortamında klasik Arbel Goldminz, değiştirilmiş Arbel Goldmiz, DO-OTA-1 ve DO-OTA-2 yapıları sırası ile kullanılarak simülasyonu yapılan Şekil 5.2'deki test yapısı ile Şekil 5.3'deki ideal devrenin simülasyonu karşılaştırmalı olarak verilmiştir.

$$L_{eq} = C.\,R_2\,(g_m.\,R_1.\,R_1 - R_2 - R_1) \qquad \textbf{(5.1)}$$

$$R_{eq} = R_1 + R_2 \qquad \textbf{(5.2)}$$

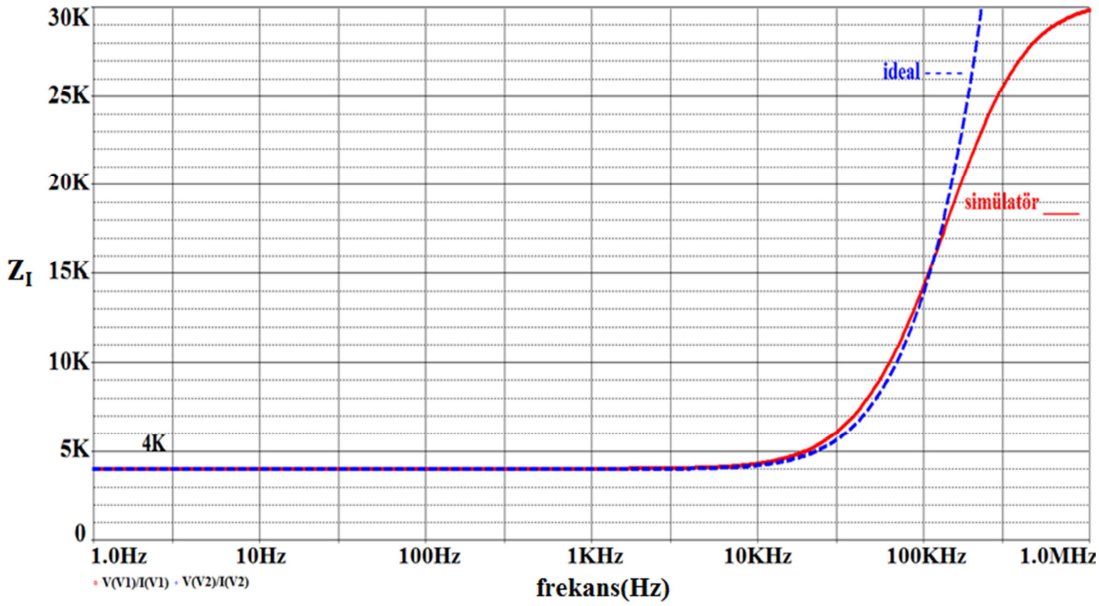


Şekil 5.3 : İdeal seri R-L eşdeğer devresi.

Çizelge 5.1 : Devrelerde kullanılan direnç, endüktans ve kapasite değerleri.

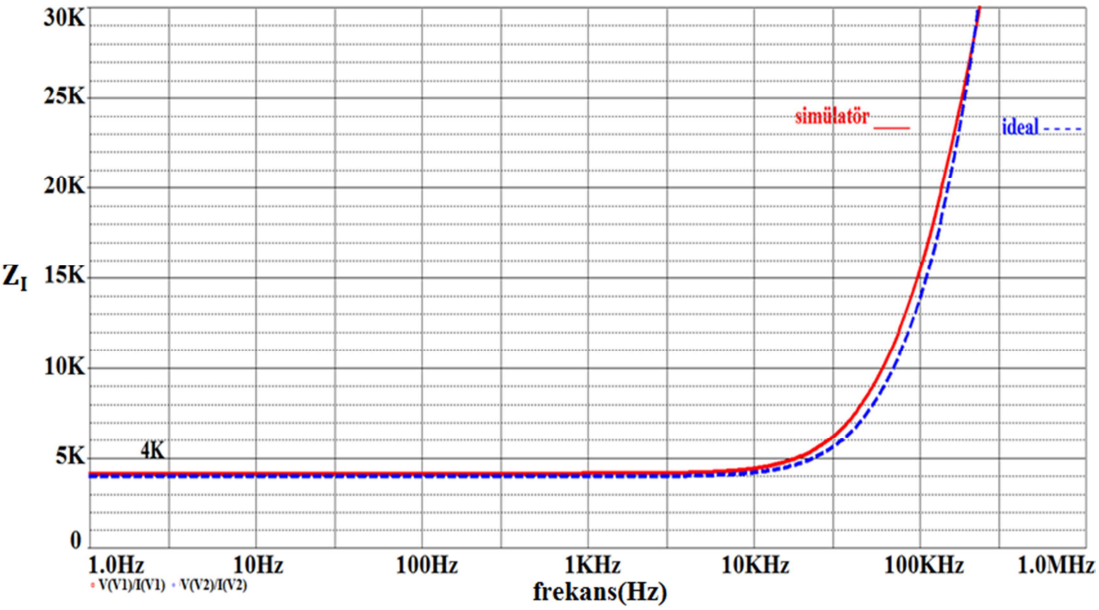
	Klasik Arbel Goldminz	**Değiştirilmiş Arbel Goldminz**	**DO-OTA-1**	**DO-OTA-2**
R_1 (KΩ)	2	2	2	2
R_2 (KΩ)	2	2	2	2
C (nF)	5.3	5.3	5.3	5.3
R_{eq} (KΩ)	4	4	4	4
L_{eq} (mH)	21.2	21.2	21.2	21.2

Klasik Arbel Goldminz kullanılarak tasarlanan Şekil 5.2'deki seri R-L test devresi ile Şekil 5.3'deki ideal seri R-L eşdeğer devresinin giriş empedans simülasyonları karşılaştırmalı olarak Şekil 5.4'de verilmiştir.



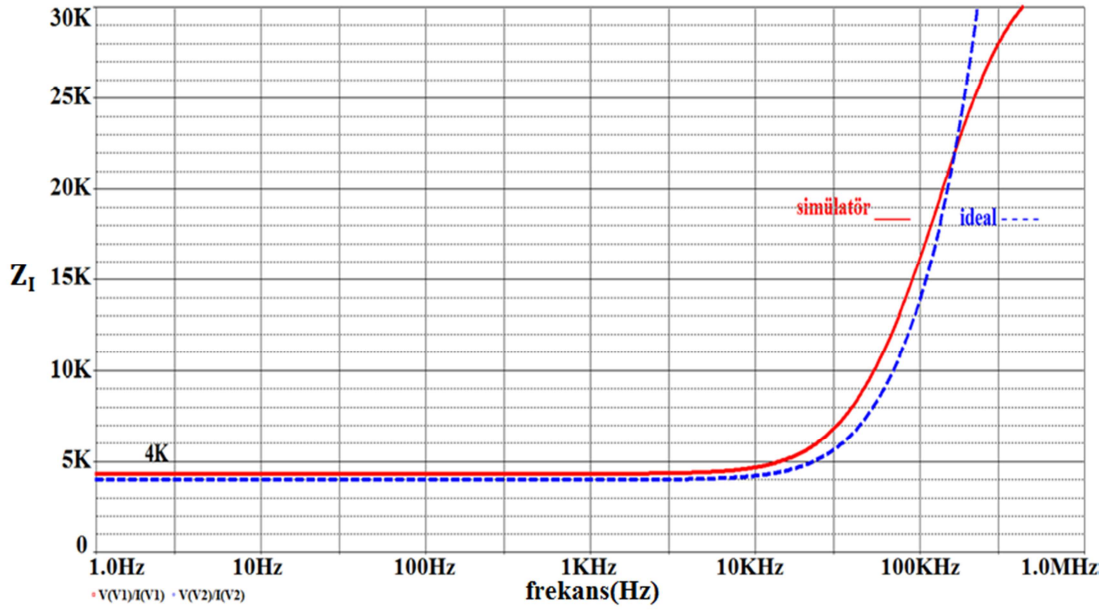
Şekil 5.4 : Klasik Arbel Goldminz ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması.

Değiştirilmiş Arbel Goldminz kullanılarak tasarlanan Şekil 5.2'deki seri R-L test devresi ile Şekil 5.3'deki ideal seri R-L eşdeğer devresinin giriş empedans simülasyonları karşılaştırmalı olarak Şekil 5.5'de verilmiştir.



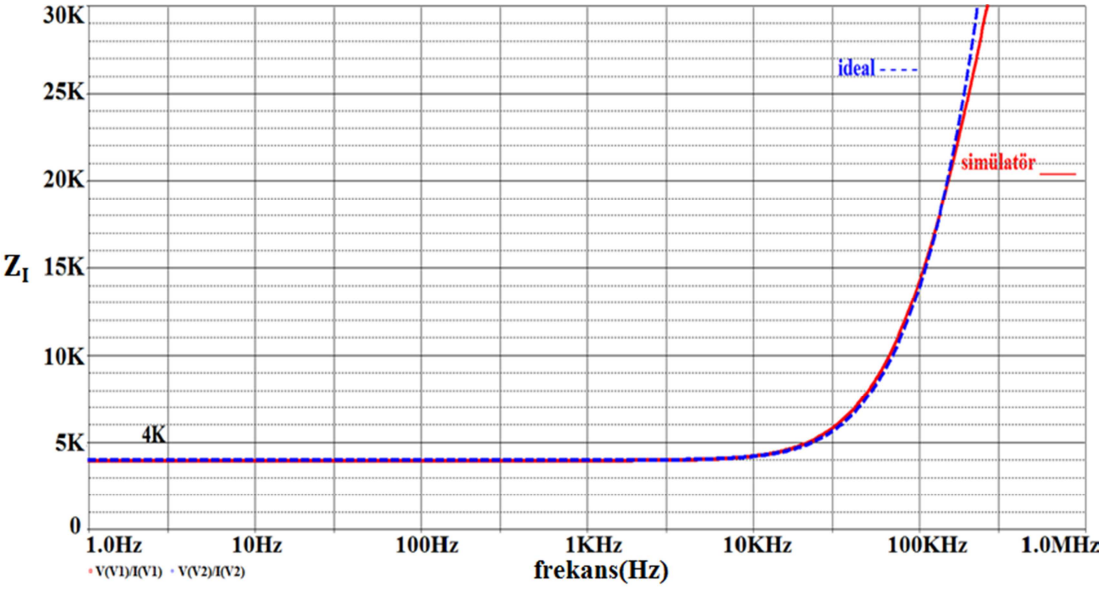
Şekil 5.5 : Değiştirilmiş Arbel Goldminz ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması.

DO-OTA-1 kullanılarak tasarlanan Şekil 5.2'deki seri R-L test devresi ile Şekil 5.3'deki ideal seri R-L eşdeğer devresinin giriş empedans simülasyonları karşılaştırmalı olarak Şekil 5.6'da verilmiştir.



Şekil 5.6 : DO-OTA-1 ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması.

DO-OTA-2 kullanılarak tasarlanan Şekil 5.2'deki seri R-L test devresi ile Şekil 5.3'deki ideal seri R-L eşdeğer devresinin giriş empedans simülasyonları karşılaştırmalı olarak Şekil 5.7'de verilmiştir.



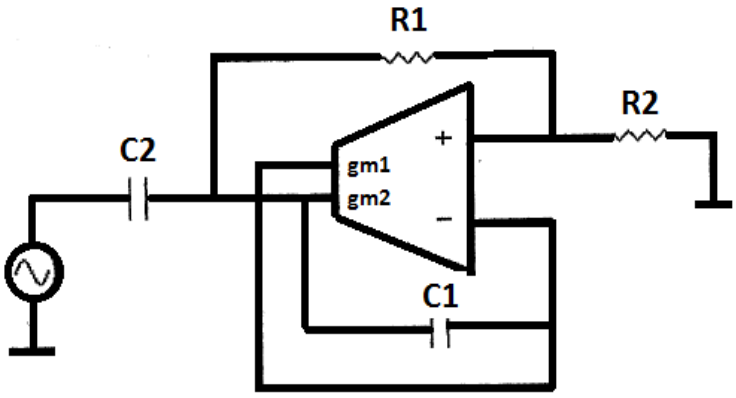
Şekil 5.7 : DO-OTA-2 ile tasarlanan seri R-L test ve eşdeğer seri R-L devrelerinin giriş empedans simülasyonlarının karşılaştırması.

5.2 Seri Rezonans Devreleri

Bu bölümde "Yüksek Performanslı DO-OTA ile Analog Devre Tasarımında Yeni Olanaklar" yüksek lisans tezinde önerilen [26] ve Şekil 5.9'da görülen seri rezonans devre yapısı, önceki bölümlerde elde ettiğimiz direnç, endüktans simülatör yapıları kullanılarak gerçeklenmiştir.



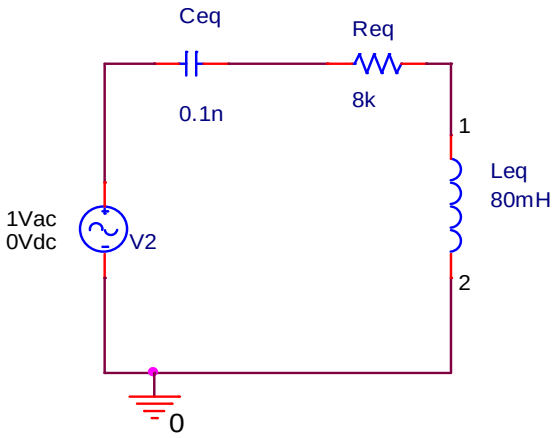
Şekil 5.8 : Eşdeğer seri rezonans devresi.



Şekil 5.9 : Önerilen seri rezonans devresi.

$$L_{eq} = \frac{C}{g_{m1}g_{m2}} \tag{5.3}$$

$$R_{eq} = R_1 + R_2 \tag{5.4}$$



Şekil 5.10 : İdeal seri rezonans eşdeğer devresi.

Ele aldığımız bobin ve kondansatörden oluşan devrede bobinin yarattığı endüktans, kondansatörün yarattığı kapasitansa matematiksel olarak eşit olması durumunda rezonans durumu oluşur. Bu durumdaki frekansa ise rezonans frekansı denir ve aşağıdaki gibi formülize edilir;

$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\sqrt{LC}} \quad \textbf{(5.5)}$$

Seri rezonans devrelerinde frekans rezonans frekansına yaklaştıkça devrenin eş değer empedansı azalır ve buna bağlı olarak akımda artış görülür. Yine aynı düşünceden rezonans durumu empedansın minimum, akımın ise maksimum olduğu noktadır.

Rezonans frekansı f_0, genlik eğrisinin maksimum değerinin $1/\sqrt{2}$'si kadar olduğu noktalardaki frekanslar kesim frekanları f_1, f_2 olmak üzere;

Bant Genişliği (BG) ise f_1 ve f_2 yani alt ve üst kesim frekansları arasında kalan frekans bölgesidir. Bant genişliği üst kesim frekansının alt kesim frekansından çıkarılmasıyla veya rezonans frekansının kalite faktörüne (Q) bölünmesiyle bulunabilir. Kalite faktörü (Q) bant genişliğiyle ters orantılı bir değer olarak aşağıdaki formül ile hesaplanır.

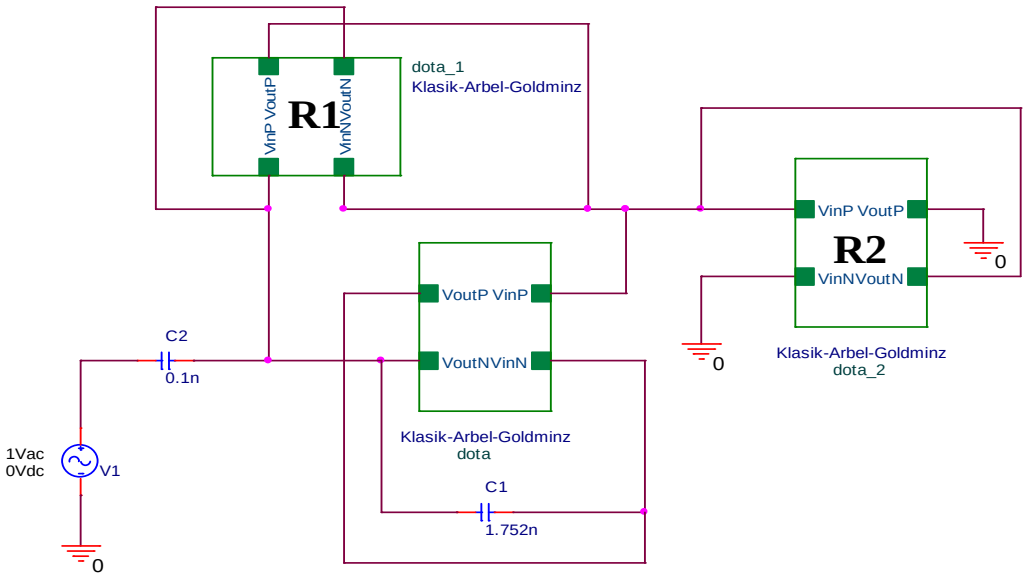
$$Q = \frac{f_0}{BG} = \frac{f_0}{f_2 - f_1} \quad \textbf{(5.6)}$$

5.2.1 CMOS klasik Arbel Goldminz yapısı ile seri rezonans devresi

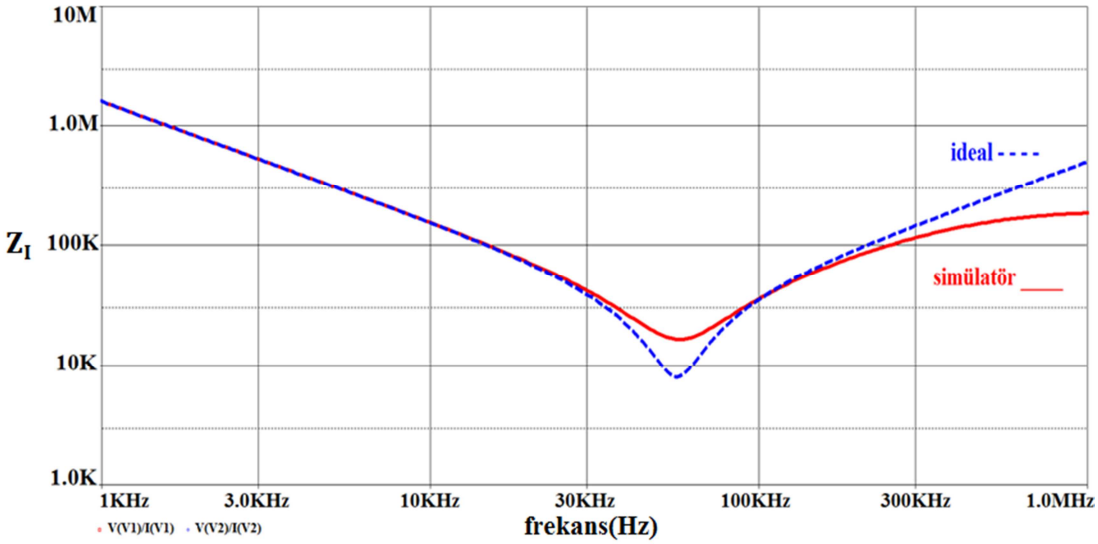
Oluşturacağımız seri rezonans devresi için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerlerini kullanacağız.

- I_B=300µA için g_{m1} =g_{m2} =4.68mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$ L_{eq}=80mH için C_1=1.752nF olarak bulunmuştur.
- R_{eq}=1/g_m R_{eq}=4K için g_m=0.25mA/V olmalıdır.
- g_m=0.25mA/V için kutuplama akımı I_B=14µA olarak seçilmedir.

Klasik Arbel Goldminz devresi ile elde edilen seri rezonans devresinin kesim frekansı $f_0 = 60$KHz ve kalite faktörü Q = 2.3 olarak bulunmuştur.



Şekil 5.11 : Klasik Arbel-Goldminz yapısı ile tasarlanan seri rezonans test devresi.



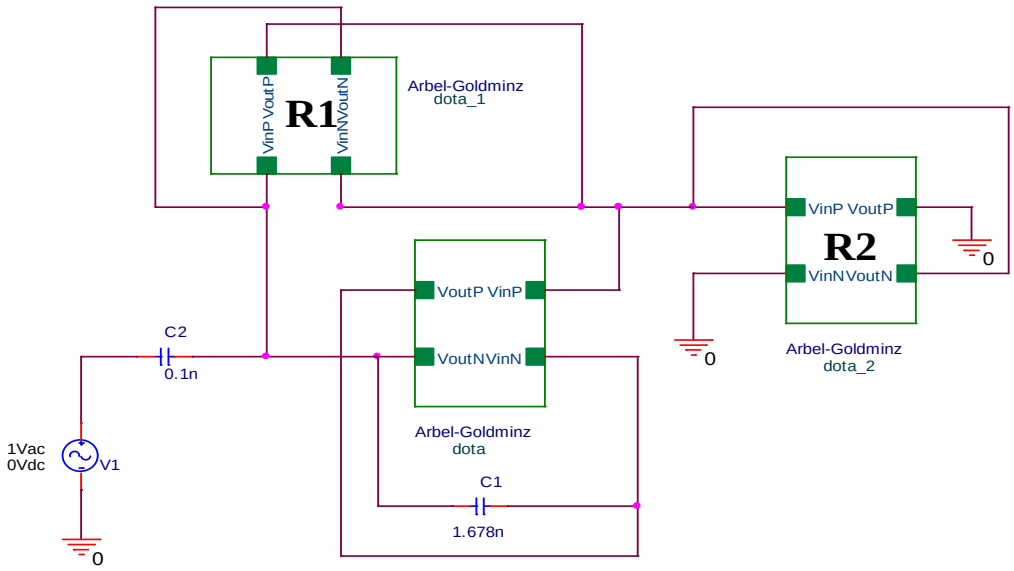
Şekil 5.12 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırması (Vin/Iin).

5.2.2 CMOS değiştirilmiş Arbel Goldminz yapısı ile seri rezonans devresi

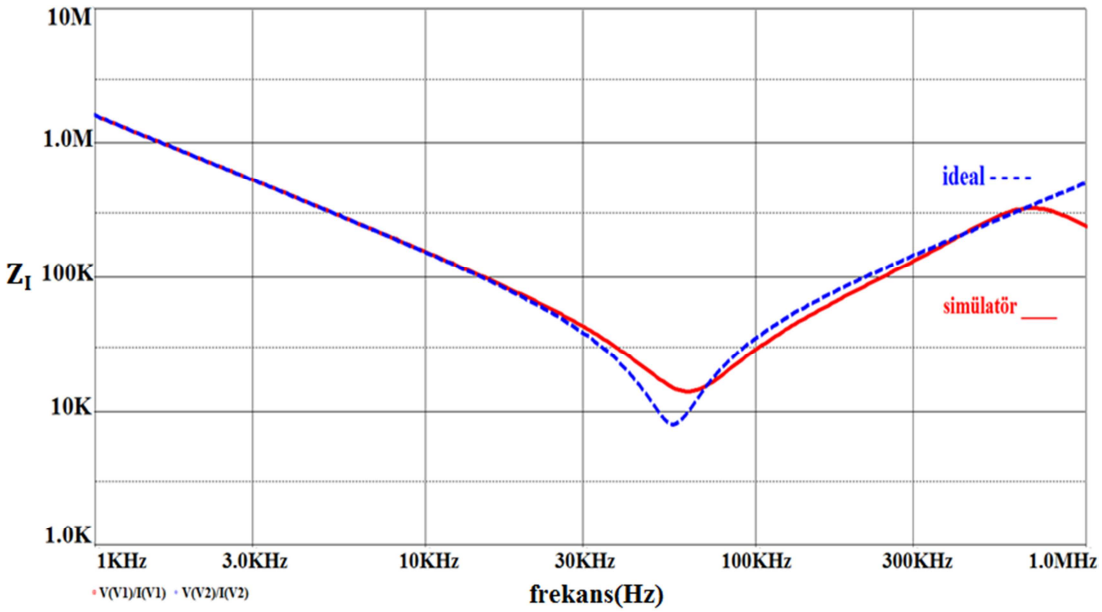
Oluşturacağımız seri rezonans devresi için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerlerini kullanacağız.

- I_B=300µA için g_{m1} =g_{m2} =4.58mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$ L_{eq}=80mH için C_1=1.678nF olarak bulunmuştur.
- R_{eq}=1/g_m R_{eq}=4K için g_m=0.25mA/V olmalıdır.
- g_m=0.25mA/V için kutuplama akımı I_B=15µA olarak seçilmedir.

Değiştirilmiş Arbel Goldminz devresi ile elde edilen seri rezonans devresinin kesim frekansı $f_0 = 65KHz$ ve kalite faktörü Q = 2.4 olarak bulunmuştur.



Şekil 5.13 : Değiştirilmiş Arbel Goldminz yapısı ile tasarlanan seri rezonans test devresi.



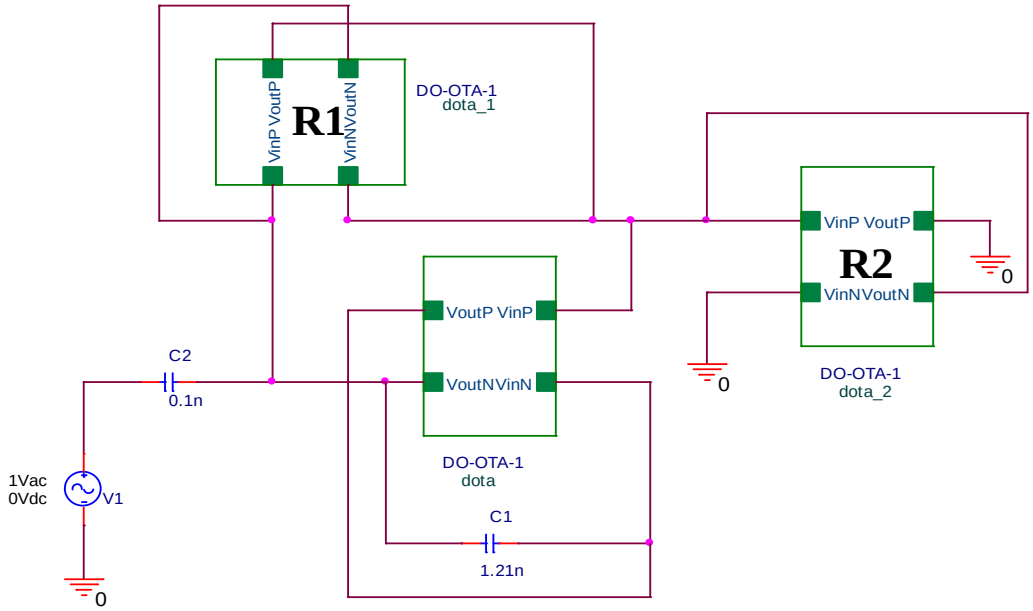
Şekil 5.14 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırması (Vin/Iin).

5.2.3 CMOS DO-OTA-1 yapısı ile seri rezonans devresi

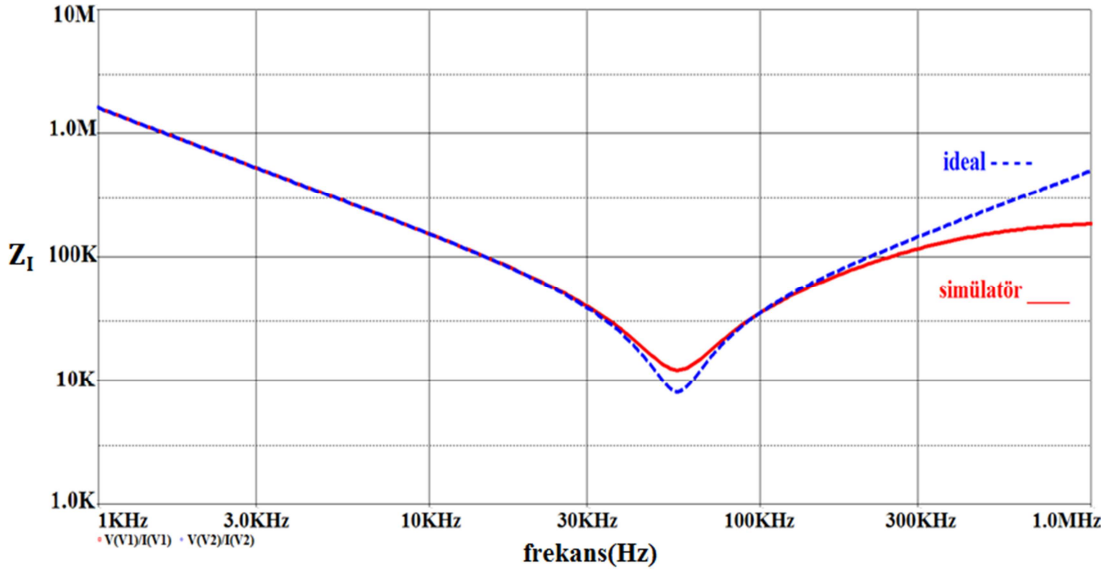
Oluşturacağımız seri rezonans devresi için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerlerini kullanacağız.

- I_B=300µA için g_{m1} =g_{m2} =1.23mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$ L_{eq}=80mH için C_1=1.21nF olarak bulunmuştur.
- R_{eq}=1/g_m R_{eq}=4K için g_m=0.25mA/V olmalıdır.
- g_m=0.25mA/V için kutuplama akımı I_B=21µA olarak seçilmedir.

DO-OTA-1 devresi ile elde edilen seri rezonans devresinin kesim frekansı f_0 = 57KHz ve kalite faktörü Q = 2.50 olarak bulunmuştur.



Şekil 5.15 : DO-OTA-1 yapısı ile tasarlanan seri rezonans test devresi.



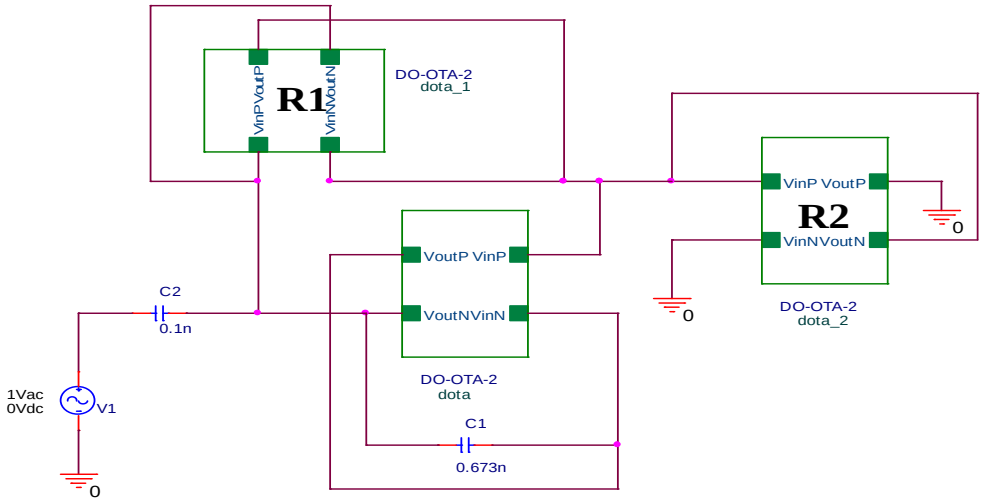
Şekil 5.16 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırması (Vin/Iin).

5.2.4 CMOS DO-OTA-2 yapısı ile seri rezonans devresi

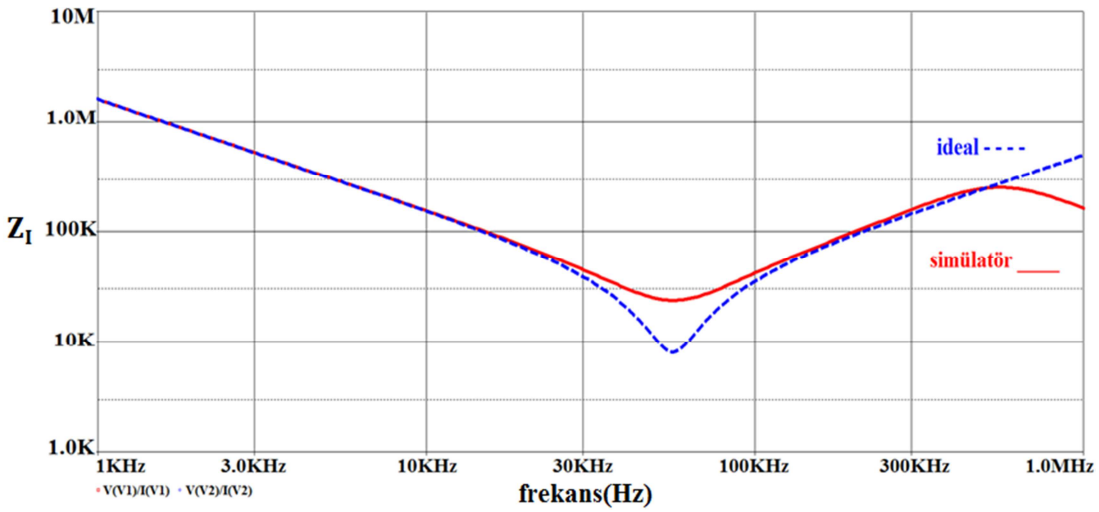
Oluşturacağımız seri rezonans devresi için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerlerini kullanacağız.

- I_B=300µA için g_{m1} =g_{m2} =2.9mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$ L_{eq}=80mH için C_1=0.673nF olarak bulunur.
- R_{eq}=1/g_m R_{eq}=4K için g_m=0.25mA/V olmalıdır.
- g_m=0.25mA/V için kutuplama akımı I_B=4µA olarak seçilmedir.

DO-OTA-2 devresi ile elde edilen seri rezonans devresinin kesim frekansı f_0 = 57KHz ve kalite faktörü Q = 1.60 olarak bulunmuştur.



Şekil 5.17 : DO-OTA-2 yapısı ile tasarlanan seri rezonans test devresi.



Şekil 5.18 : Tasarlanan seri rezonans test devresi simülasyonu ile ideal seri rezonans eşdeğer devresi simülasyonlarının karşılaştırması (Vin/Iin).

6. SÜZGEÇ UYGULAMASI

Literatürdeki çoğu çalışmada yüksek frekanslı tümleşik süzgeç uygulaması için geçiş iletkenliği kuvvetlendiricilerinden oluşmuş gm-C süzgeç yapılarına odaklanılmıştır. Bahsi geçen gm-C süzgeç yapıları literatürde popüler yüksek frekanslı sürekli zamanlı süzgeç tekniğidir. Geçiş iletkenliği kuvvetlendiricileri daha yüksek band genişliğine sahip olmaları, elektronik olarak akort edilebilme özellikleri ile işlemsel kuvvetlendiricilerden daha işlevseldirler.

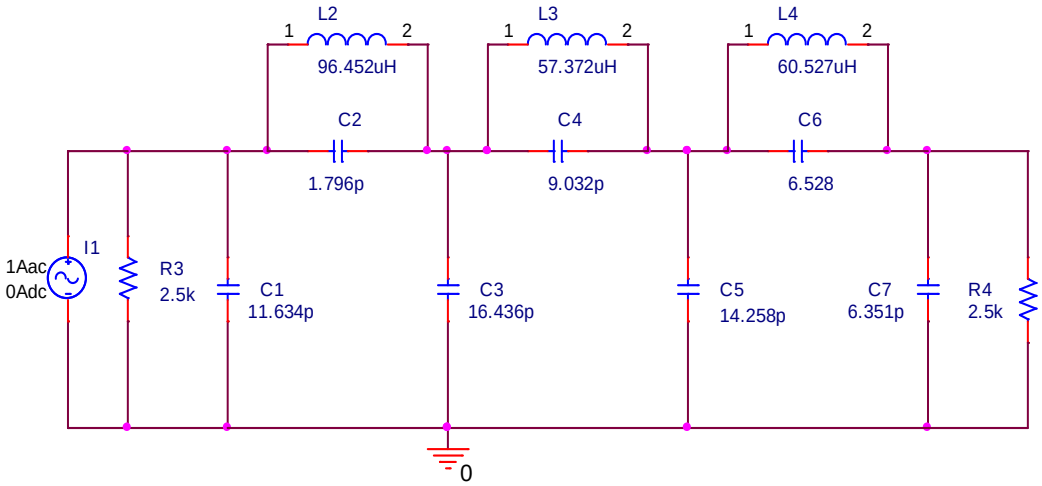
Eliptik (Cauer) filtrelerde hem geçirme hem de söndürme bandında eşit genliklerle dalgalanmaya müsade edilir. Eliptik filtrenin transfer fonksiyonu aşağıda verilmiştir [6].

$$H(s) = \frac{K(s^2+\omega_{z1}{}^2)(s^2+\omega_{z2}{}^2)\ldots(s^2+\omega_{zx}{}^2)}{(s+\omega_R)^n(s^2+a_1s+b_1)(s^2+a_2s+b_2)\ldots(s^2+a_xs+b_x)} \qquad \textbf{(6.1)}$$

Çizelge 6.1 : Eliptik süzgeç transfer fonksiyonu katsayıları.

N	α_s	K	a_i	b_i	$\omega_{zi}{}^2$
2	4.88830	5.69619469E-01	1.3729000	3.01194309	5.22711358
3	18.98094	5.20513860E-01	0.67543406	1.59592677	3.66684818
			1.19594792		
4	34.69117	1.84264323E-02	0.39170051	1.27738666	3.28939231
			1.36848169	0.79515703	16.5660265
5	50.45438	2.30046327E-02	0.25422395	1.16148462	3.13561449
			0.84839928	0.73710979	7.32520020
			0.61717997		
6	66.21900	4.88708695E-04	0.17787258	1.10628944	3.05698115
			0.57612247	0.76800575	5.22711358
			0.94241089	0.33100321	35.6008762
7	81.98366	8.54038790E-04	0.13127662	1.07554212	3.01113617
			0.41708885	0.80750873	4.37445896
			0.70934209	0.39686243	13.0029289
			0.42438390		
8	97.74831	1.29593847E-05	0.10080635	1.05658341	2.98199086
			0.31616420	0.84156978	3.93118859
			0.54440231	0.48258979	8.13602356
			0.71134209	0.18143017	62.2665481

Bu bölümde ideal yapısı Şekil 6.1'de verilen 7.dereceden eliptik süzgeç ele alınmıştır. İncelemelerini önceki bölümlerde yapmış olduğumuz farklı DO-OTA yapıları ile gerçeklenen direnç ve endüktans simülatörleri kullanılarak bahsi geçen 7.dereceden eliptik süzgeç gerçeklenmiş ve incelenmiştir.

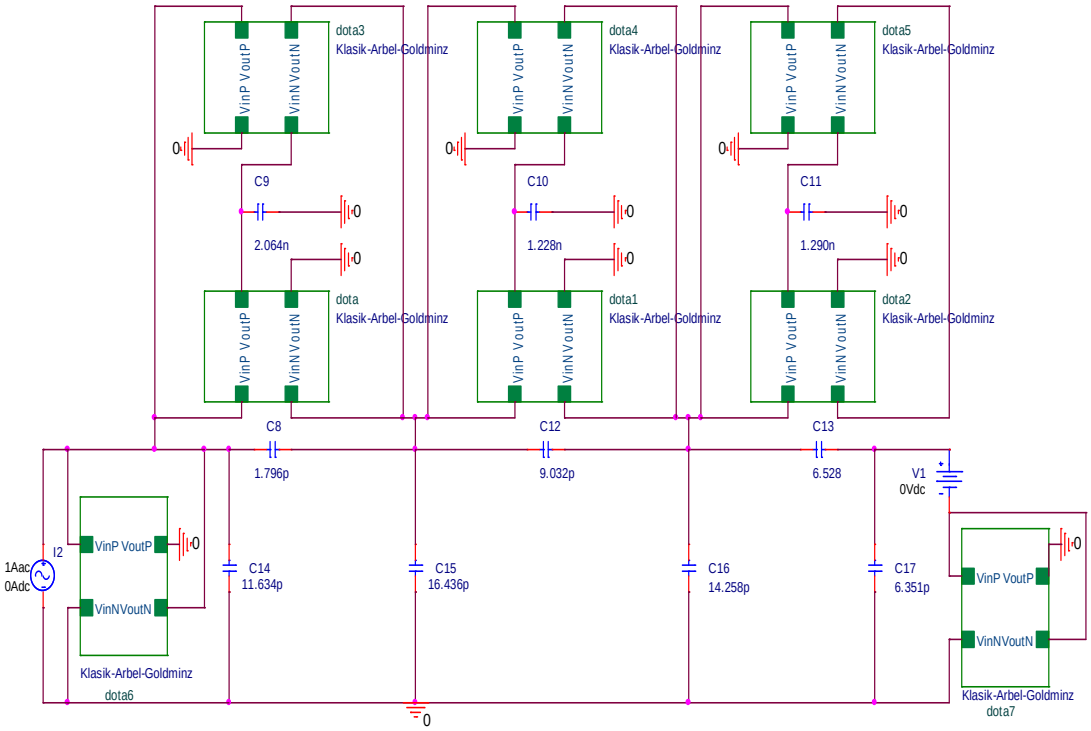


Şekil 6.1 : İdeal 7.dereceden eliptik süzgeç yapısı [6].

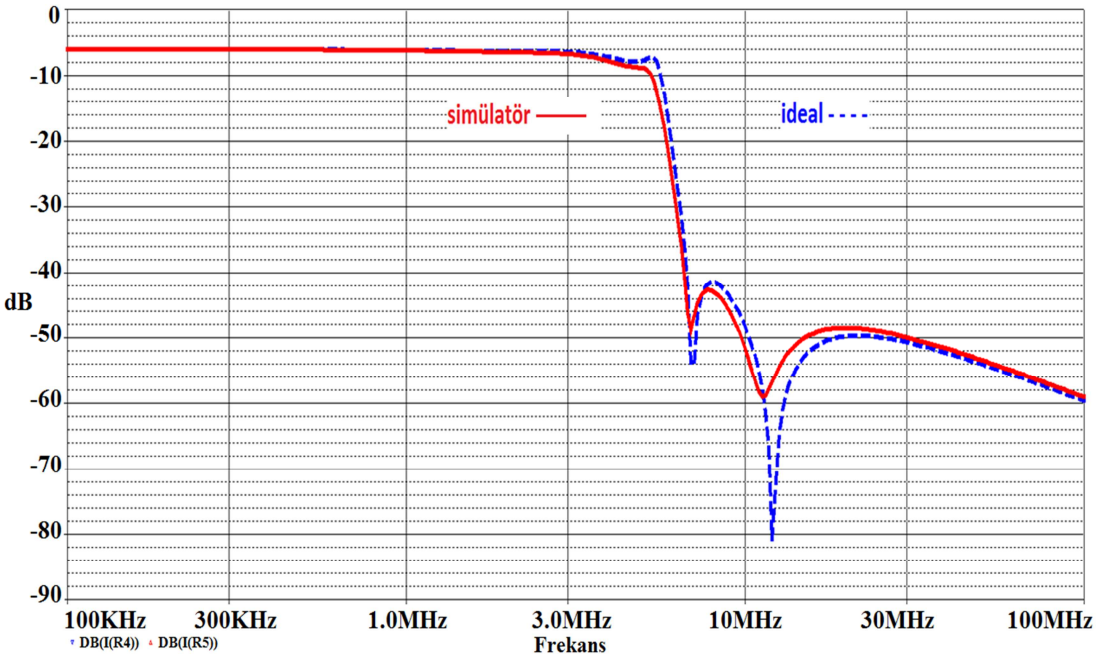
6.1 CMOS Klasik Arbel Goldminz Yapısı ile Eliptik Süzgeç Tasarımı

Klasik Arbel Goldminz devresi ile tasarlayacağımız eliptik süzgeç yapısı Şekil 6.2'de gösterilmiştir ve bu yapı için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerler kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =4.68mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$
  - L_2=96.452µH için C_9=2.064nF olarak bulunmuştur.
  - L_3=57.372µH için C_{10}=1.228nF olarak bulunmuştur.
  - L_4=60.527µH için C_{11}=1.290nF olarak bulunmuştur.
- I_B=50µA için g_{m1} =g_{m2} =0.4mA/V
- R_{eq}=1/g_m
  - R_3=1/0.4x10^-3 R_3=2.5KΩ
  - R_4=1/0.4x10^-3 R_4=2.5KΩ



Şekil 6.2 : 7.dereceden eliptik alçak geçiren süzgeç (simülatör).



Şekil 6.3 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör).

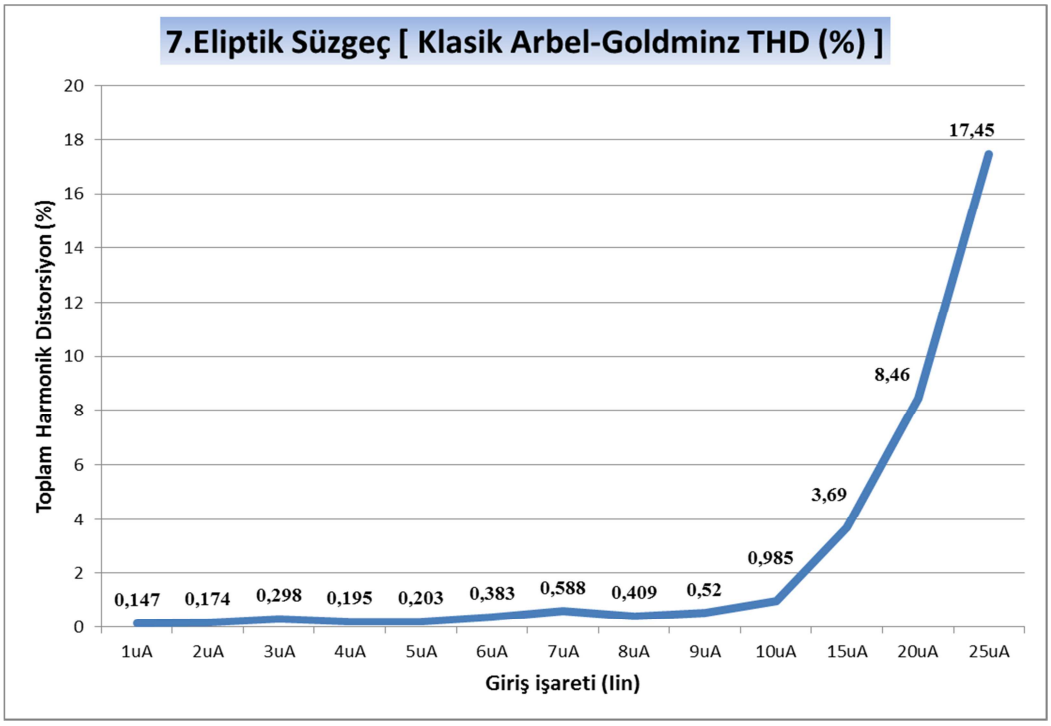
İdeal süzgecin frekans cevabının 3dB düştüğü noktanın 5.57MHz frekansına, söndürme frekansları sırası ile 7MHz ve 12MHz frekanslarına denk geldiği Şekil 6.3'de görülmektedir.

Tasarlanan süzgecin frekans cevabının 3dB düştüğü noktanın 5.1MHz frekansına, söndürme frekansları sırası ile 6.9MHz ve 11.3MHz frekanslarına denk geldiği de yine Şekil 6.3'de görülmektedir.

Tasarlanan süzgeç yapısının toplam harmonik distorsiyonunun (THD) incelenmesi için bu yapının girişine 1µA ile 25µA arasında genliği değişen 1MHz frekansa sahip sinüs dalga akım işareti uygulanmıştır. Elde edilen THD değerleri Çizelge 6.2'de verilmiş ve bu değerler Şekil 6.4'de grafik olarak gösterilmiştir.

Çizelge 6.2 : CMOS klasik Arbel Goldminz süzgeç yapısının THD değerleri.

Giriş İşareti	**THD (%)**
1µA	0,147
2µA	0,174
3µA	0,298
4µA	0,195
5µA	0,203
6µA	0,383
7µA	0,588
8µA	0,409
9µA	0,520
10µA	0,985
15µA	3,690
20µA	8,460
25µA	17,450

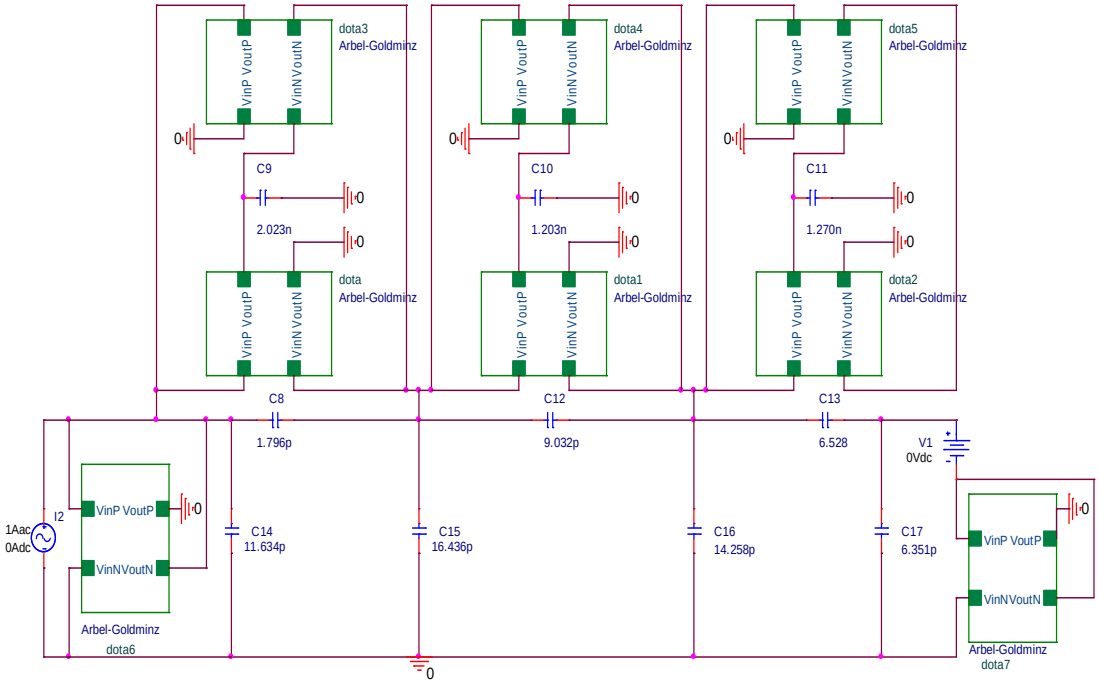


Şekil 6.4 : Klasik Arbel Goldminz THD grafiği.

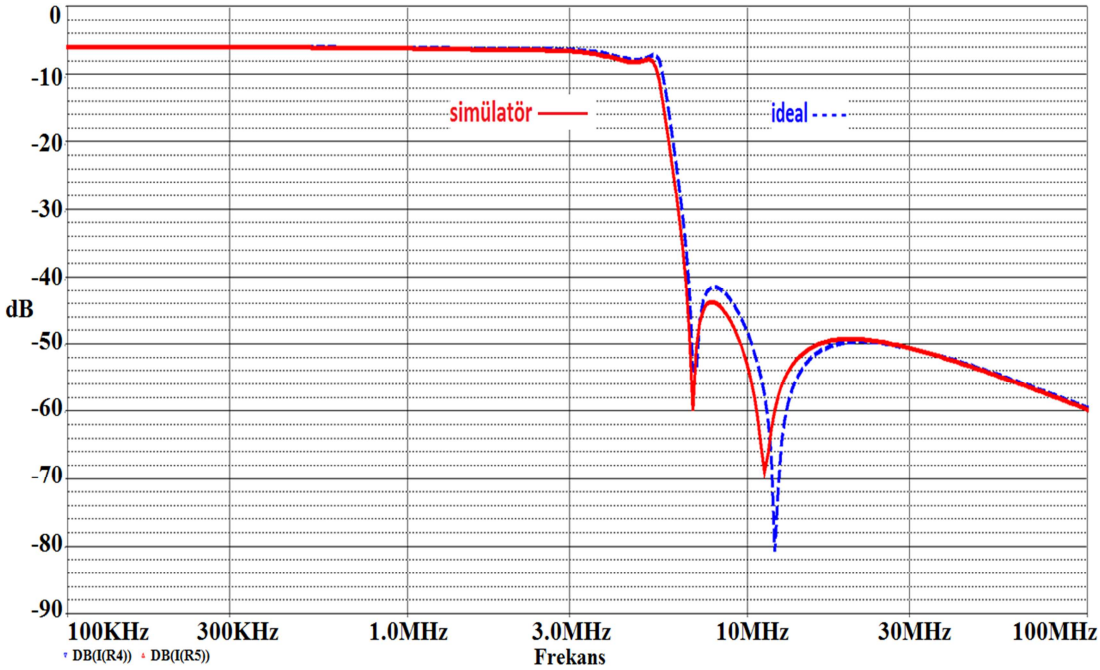
6.2 CMOS Değiştirilmiş Arbel Goldminz Yapısı ile Eliptik Süzgeç Tasarımı

Değiştirilmiş Arbel Goldminz devresi ile tasarlayacağımız eliptik süzgeç yapısı Şekil 6.5'de gösterilmiştir ve bu yapı için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerler kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =4.58mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$
  - L_2=96.452µH için C_9=2.023nF olarak bulunmuştur.
  - L_3=57.372µH için C_{10}=1.203nF olarak bulunmuştur.
  - L_4=60.527µH için C_{11}=1.270nF olarak bulunmuştur.
- I_B=40µA için g_{m1} =g_{m2} =0.4mA/V
- R_{eq}=1/g_m
  - R_5=1/0.4x10^-3 R_5=2.5KΩ
  - R_6=1/0.4x10^-3 R_6=2.5KΩ



Şekil 6.5 : 7. eliptik alçak geçiren süzgeç (simülatör).



Şekil 6.6 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör).

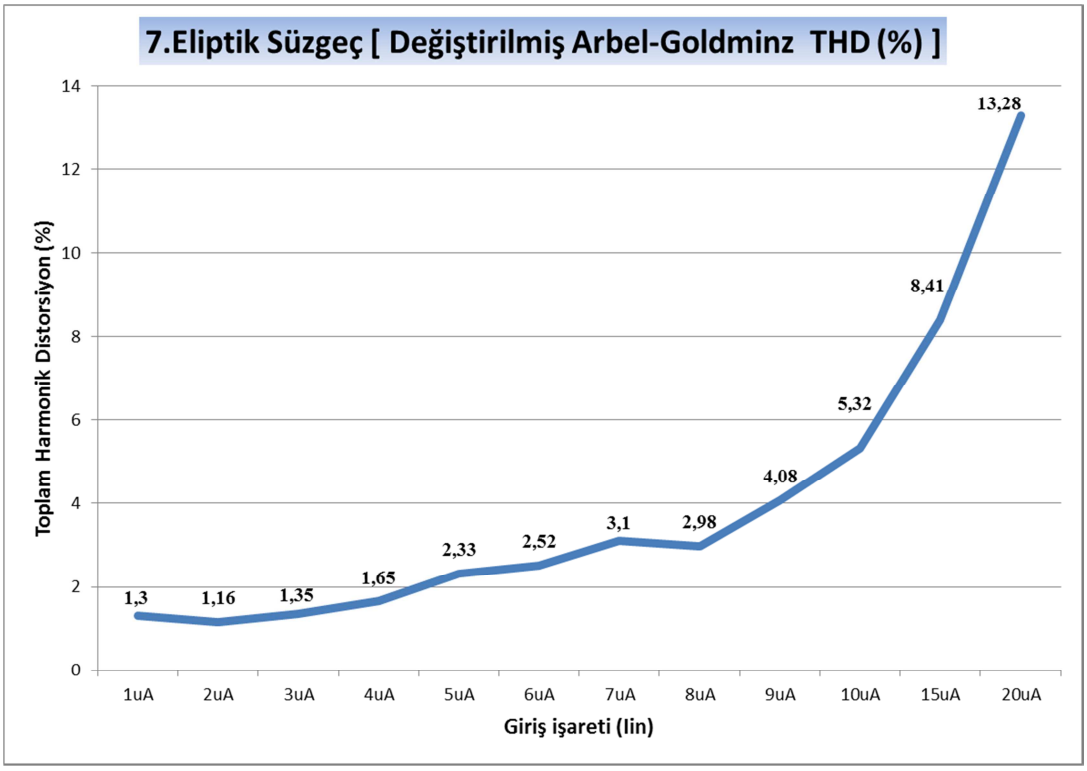
İdeal süzgecin frekans cevabının 3dB düştüğü noktanın 5.57MHz frekansına, söndürme frekansları sırası ile 7MHz ve 12MHz frekanslarına denk geldiği Şekil 6.6'da görülmektedir.

Tasarlanan süzgecin frekans cevabının 3dB düştüğü noktanın 5.38MHz frekansına, söndürme frekansları sırası ile 6.91MHz ve 11.23MHz frekanslarına denk geldiği de yine Şekil 6.6'da görülmektedir.

Tasarlanan süzgeç yapısının toplam harmonik distorsiyonunun (THD) incelenmesi için bu yapının girişine 1µA ile 20µA arasında genliği değişen 1MHz frekansa sahip sinüs dalga akım işareti uygulanmıştır. Elde edilen THD değerleri Çizelge 6.3'de verilmiş ve bu değerler Şekil 6.7'de grafik olarak gösterilmiştir.

Çizelge 6.3 : CMOS değiştirilmiş Arbel Goldminz süzgeç yapısının THD değerleri.

Giriş İşareti	**THD (%)**
1µA	1,3
2µA	1,16
3µA	1,35
4µA	1,65
5µA	2,33
6µA	2,52
7µA	3,1
8µA	2,98
9µA	4,08
10µA	5,32
15µA	8,41
20µA	13,28

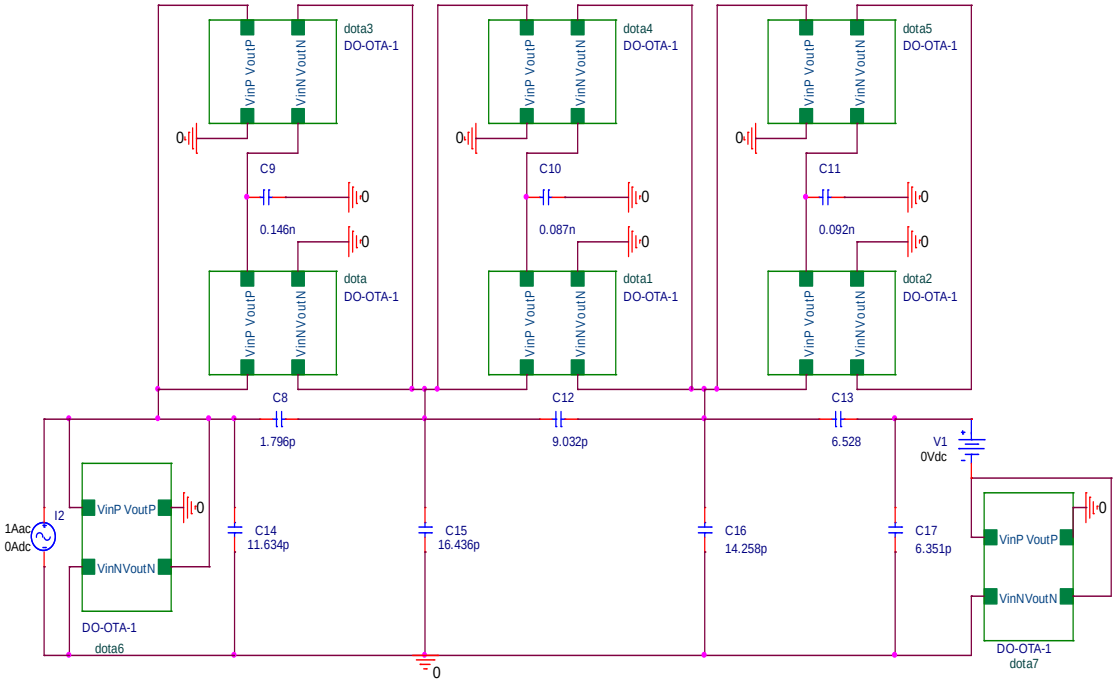


Şekil 6.7 : Değiştirilmiş Arbel Goldminz THD grafiği.

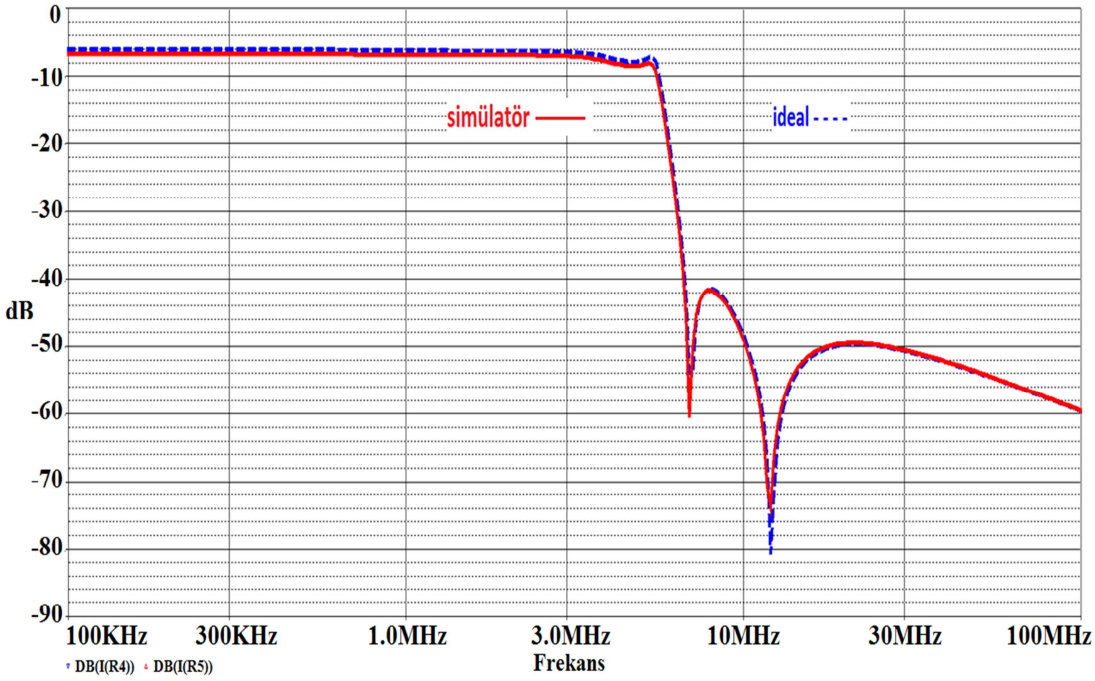
6.3 CMOS DO-OTA-1 Yapısı ile Eliptik Süzgeç Tasarımı

DO-OTA-1 devresi ile tasarlayacağımız eliptik süzgeç yapısı Şekil 6.8'de gösterilmiştir ve bu yapı için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerler kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =1.23mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$
  - L_2 =96.452µH için C_9=0.146nF olarak bulunmuştur.
  - L_3 =57.372µH için C_{10}=0.087nF olarak bulunmuştur.
  - L_4 =60.527µH için C_{11}=0.092nF olarak bulunmuştur.
- I_B=30µA için g_{m1} =g_{m2} =0.4mA/V
- R_{eq}=1/g_m
  - R_3=1/0.4x10^-3 R_5=2.5KΩ
  - R_4=1/0.4x10^-3 R_6=2.5KΩ



Şekil 6.8 : 7. dereceden eliptik alçak geçiren süzgeç (simülatör).



Şekil 6.9 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör).

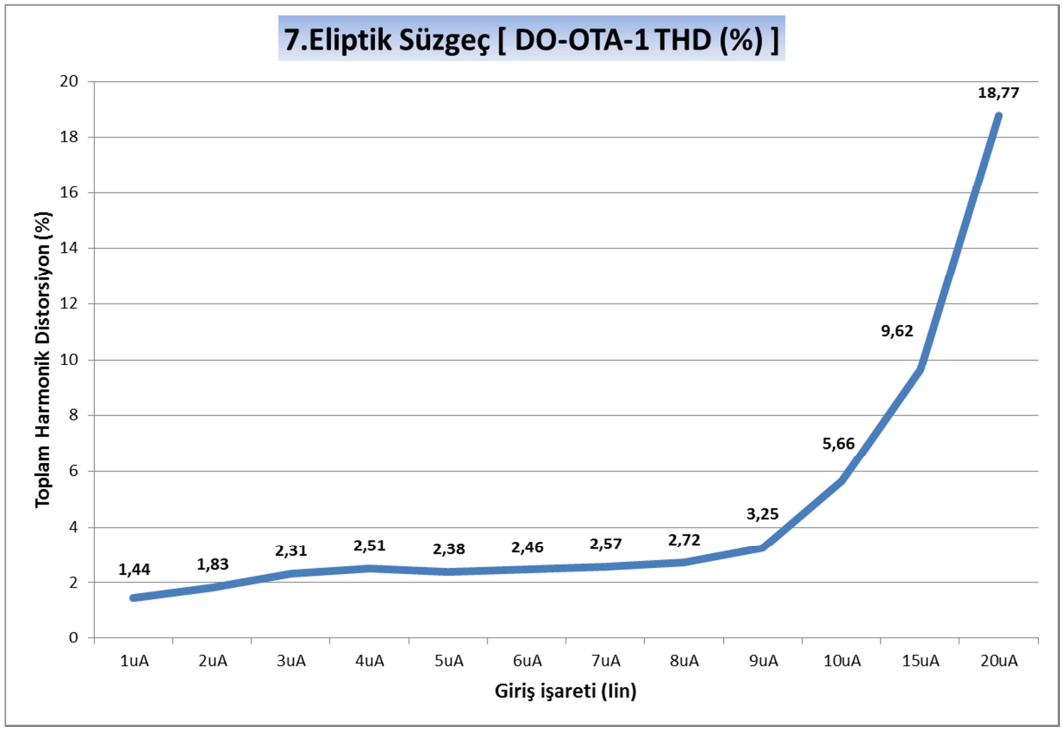
İdeal süzgecin frekans cevabının 3dB düştüğü noktanın 5.57MHz frekansına, söndürme frekansları sırası ile 7MHz ve 12MHz frekanslarına denk geldiği Şekil 6.9'da görülmektedir.

Tasarlanan süzgecin frekans cevabının 3dB düştüğü noktanın 5.5MHz frekansına, söndürme frekansları sırası ile 6.91MHz ve 12MHz frekanslarına denk geldiği de yine Şekil 6.9'da görülmektedir.

Tasarlanan süzgeç yapısının toplam harmonik distorsiyonunun (THD) incelenmesi için bu yapının girişine 1µA ile 20µA arasında genliği değişen 1MHz frekansa sahip sinüs dalga akım işareti uygulanmıştır. Elde edilen THD değerleri Çizelge 6.4'de verilmiş ve bu değerler Şekil 6.10'da grafik olarak gösterilmiştir.

Çizelge 6.4 : CMOS DO-OTA-1 süzgeç yapısının THD değerleri.

Giriş İşareti	**THD (%)**
1µA	1,44
2µA	1,83
3µA	2,31
4µA	2,51
5µA	2,38
6µA	2,46
7µA	2,57
8µA	2,72
9µA	3,25
10µA	5,66
15µA	9,62
20µA	18,77

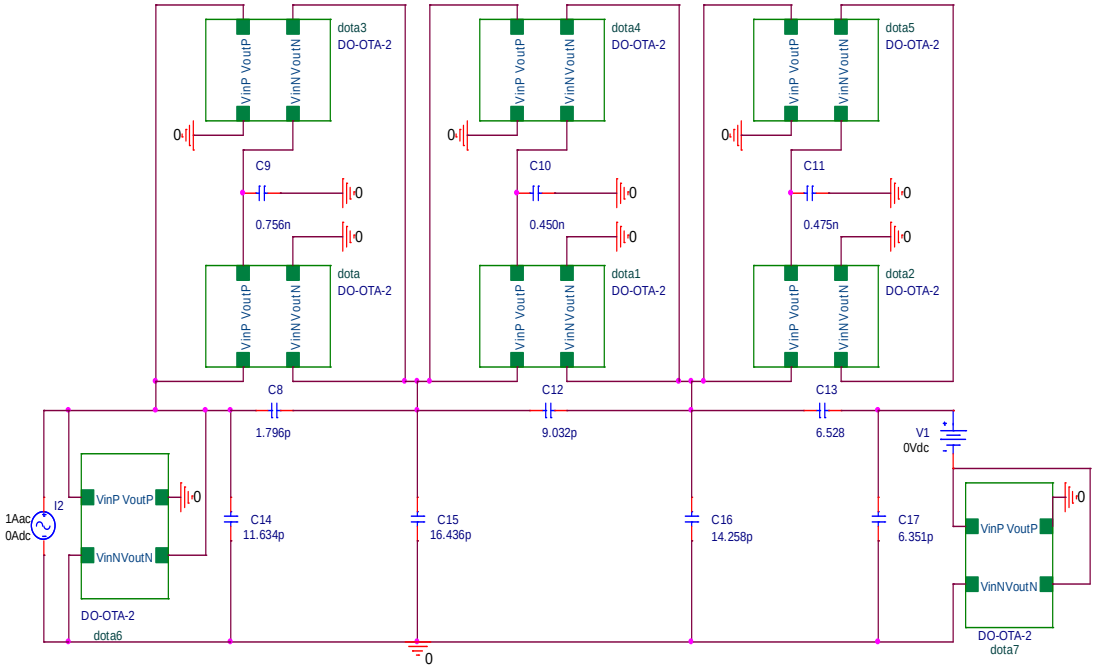


Şekil 6.10 : DO-OTA-1 THD grafiği.

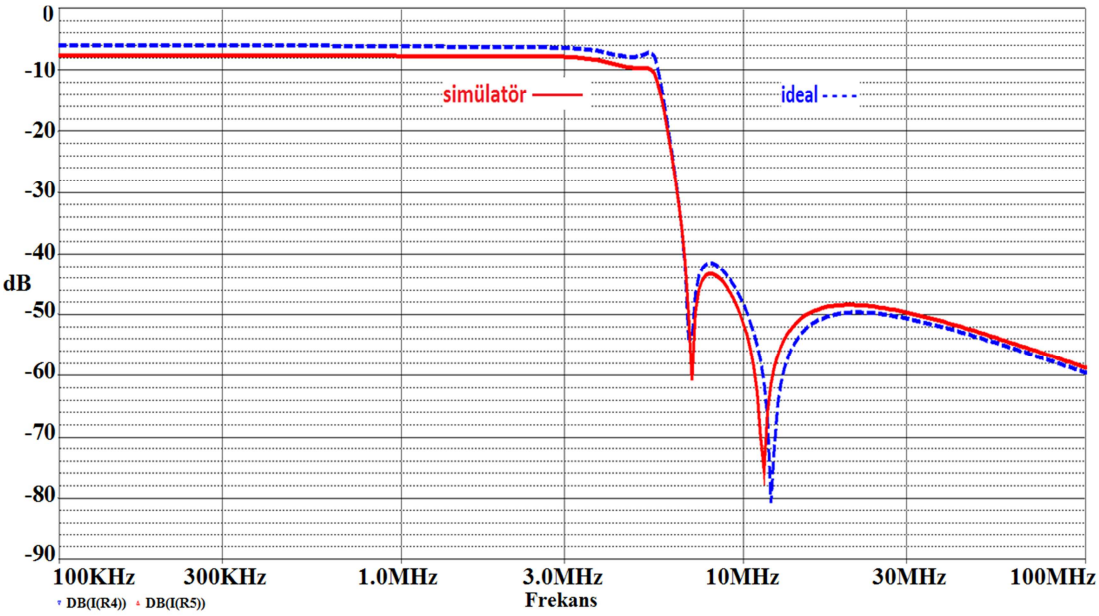
6.4 CMOS DO-OTA-2 Yapısı ile Eliptik Süzgeç Tasarımı

DO-OTA-2 devresi ile tasarlayacağımız eliptik süzgeç yapısı Şekil 6.11'de gösterilmiştir ve bu yapı için hedeflediğimiz L_{eq} ve R_{eq} değerlerinin hesaplanmasında önceki çalışmalarımızda elde ettiğimiz g_m değerler kullanılmıştır.

- I_B=300µA için g_{m1} =g_{m2} =2.8mA/V
- $L_{eq} = \frac{C}{g_{m1}g_{m2}}$
  - L_2=96.452µH için L_9=0.756nF olarak bulunmuştur.
  - L_3=57.372µH için L_{10}=0.450nF olarak bulunmuştur.
  - L_4=60.527µH için L_{11}=0.475nF olarak bulunmuştur.
- I_B=20µA için g_{m1} =g_{m2} =0.4mA/V
- R_{eq}=1/g_m
  - R_5=1/0.4x10^-3 R_5=2.5KΩ
  - R_6=1/0.4x10^-3 R_6=2.5KΩ



Şekil 6.11 : 7. dereceden eliptik alçak geçiren süzgeç (simülatör).



Şekil 6.12 : 7.dereceden eliptik alçak geçiren süzgeç cevapları (ideal-simülatör).

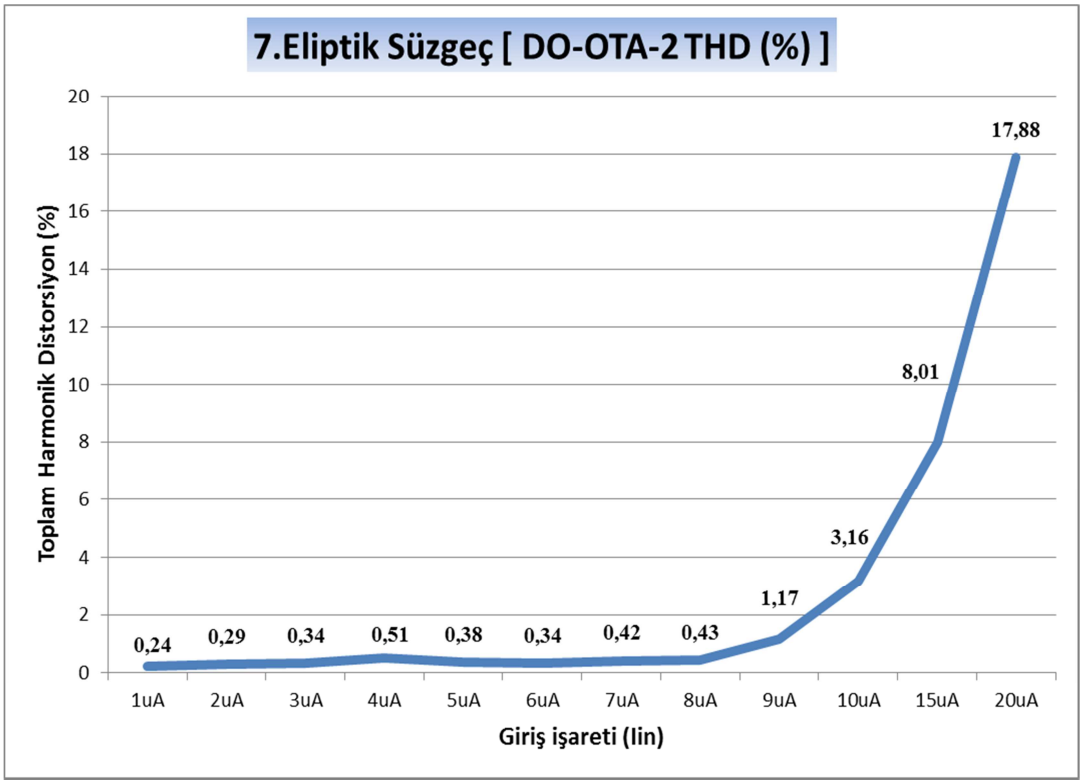
İdeal süzgecin frekans cevabının 3dB düştüğü noktanın 5.57MHz frekansına, söndürme frekansları sırası ile 7MHz ve 12MHz frekanslarına denk geldiği Şekil 6.12'de görülmektedir.

Tasarlanan süzgecin frekans cevabının 3dB düştüğü noktanın 5.5MHz frekansına, söndürme frekansları sırası ile 7.07MHz ve 11.5MHz frekanslarına denk geldiği Şekil 6.12'de görülmektedir.

Tasarlanan süzgeç yapısının toplam harmonik distorsiyonunun (THD) incelenmesi için bu yapının girişine 1µA ile 20µA arasında genliği değişen 1MHz frekansa sahip sinüs dalga akım işareti uygulanmıştır. Elde edilen THD değerleri Çizelge 6.5'de verilmiş ve bu değerler Şekil 6.13'de grafik olarak gösterilmiştir.

Çizelge 6.5 : CMOS DO-OTA-2 süzgeç yapısının THD değerleri.

Giriş İşareti	**THD (%)**
1µA	0,24
2µA	0,29
3µA	0,34
4µA	0,51
5µA	0,38
6µA	0,34
7µA	0,42
8µA	0,43
9µA	1,17
10µA	3,16
15µA	8,01
20µA	17,88



Şekil 6.13 : DO-OTA-2 THD grafiği.

7. SONUÇLAR VE ÖNERİLER

7.1 Sonuçlar

Günümüzde tümdevre tasarımında; geçiş iletkenliği kuvvetlendiricisi (OTA), akım taşıyıcı (CCII), çift çıkışlı geçiş iletkenliği kuvvetlendiricisi (DO-OTA), çift çıkışlı ikinci nesil akım taşıyıcı (DO-CCII), dört uçlu yüzen nulör (FTFN) gibi aktif elemanlar kullanılarak oluşturulan akım modlu analog devreler önemli rol oynamaktadır. Bunun sebebi de işlemsel kuvvetlendiricilerle oluşturulan klasik gerilim modlu aktif devrelerle kıyaslandığında, akım modlu devre tasarımları daha yüksek frekanlarda çalışabilmektedir. Ayrıca akım modlu devrelerin lineerliklerinin ve band genişliklerinin gerilim modlu devrelere nazaran daha yüksek olması, daha büyük dinamik aralığı göstermeleri de diğer bir sebeptir.

Bu çalışmada, literatürde yer alan DO-OTA yapılarının karakteristikleri incelenmiştir. Bunun sonucu olarakta, aktif eleman olarak kullanılan DO-OTA'nın eğimlerinin kutuplama akımları vasıtasıyla değiştirilebileceği, bunun da ayarlanabilir DO-OTA-C endüktans yapıları oluşturulabilmesine olanak sağlayacağı, oluşturulan seri R-L devreleri, seri rezonans devreleri ve bu çalışmada ele alınan eliptik süzgeç içerisinde uygulamalı olarak gösterilmiştir. Sonrasında farklı DO-OTA yapıları ile elde edilen sonuçların karşılaştırmalı kıyası yapılmıştır ve Çizelge 7.1'de karşılaştırmalı performans analizi olarak verilmiştir.

Gelecekte bu konuda DO-OTA devre yapısı temelli farklı süzgeç yapıları üzerinde çalışmalar yoğunlaştırılmalıdır. Bu çalışma sayesinde farklı DO-OTA yapıları ile gerçeklenen farklı topoloji ve süzgeç yapısı ileride yapılacak çalışmalara katkıda bulunacaktır. Gelecek çalışmalarda akım modlu devreler ve gerilim modlu devrelerin karşılaştırılması yapılıp, akım modlu tasarımların gerilim modlu tasarımlara göre önem ve üstünlükleri bu karşılaştırma ile desteklenebilir.

7.2 Karşılaştırmalar

Bu çalışmada, literatürde yer alan DO-OTA yapılarının karakteristikleri incelenmiş ve bu yapılarla endüktans ve direnç benzetimleri, önerilen seri R-L ve seri rezonans devreleri ve bu çalışmada kullanılan süzgeç yapısı gerçeklenmiştir. Sonrasında farklı DO-OTA yapıları ile elde edilen sonuçların karşılaştırmalı kıyası yapılmıştır ve Çizelge 7.1'de karşılaştırmalı performans analizi olarak verilmiştir.

Bu çalışmada kullanılan dört farklı DO-OTA yapısının tamamında TSMC 0.18µ teknolojisi ve 0.9V besleme gerilimi kullanılmıştır. En yüksek çıkış direnci 438KΩ ile değiştirilmiş Arbel Goldminz devresiyle elde edilirken, en düşük çıkış direnci DO-OTA-2 devresiyle sağlanmıştır. Yapacağımız uygulamada eğer band genişliğinin büyük olması bizim için önemli ise 5GHz'lik band genişliğine sahip değiştirilmiş Arbel Goldminz ve 4GHz'lik band genişliğine sahip klasik Arbel Goldminz yapılarının seçilmesi uygun olacaktır. Yapılan gürültü analizlerinde en başarılı 3.179nV/sqrt(Hz) değeri ile değiştirilmiş Arbel Goldminz devresi olurken, DO-OTA-1 devresi 9.024nV/sqrt(Hz) değeri ile incelenen dört farklı DO-OTA devresinin en gürülütüsü olarak tespit edilmiştir.

Tasarlanan topraklanmış ve yüzen direnç simülatörleri için yapılan RMSE analizi sonucu Çizelge 3.5 ve Çizelge 3.10'da verilen hata değerleri karşılaştırıldığında; DO-OTA-1 ve DO-OTA-2 yapılarının Arbel Goldminz yapılarına göre daha başarılı olduğu görülmektedir.

Klasik Arbel Goldminz, değiştirilmiş Arbel Goldminz, DO-OTA-1 ve DO-OTA-2 yapıları ile kurulan endüktans simülatör devrelerinde en yüksek çalışma aralığı Şekil 4.16'da görüldüğü gibi 10KHz-15MHz ile DO-OTA-1 yapısı ile elde edilmiştir.

Kullanılan dört farklı DO-OTA ile gerçeklenen yedinci dereceden eliptik video süzgecin kesim ve söndürme frekanları tüm DO-OTA devreleri ile başarılı bir şekilde sağlanmıştır. Bunun yanısıra en başarılı sonucu 5,5MHz'lik kesim frekansı ve 6,91MHz ve 12MHz'lik söndürme frekans değerleri ile DO-OTA-1 devresi vermiştir.

Çizelge 7.1 : Karşılaştırmalı performans analizi.

	Klasik Arbel Goldminz	**Değiştirilmiş Arbel Goldminz**	**DO-OTA-1**	**DO-OTA-2**
Besleme gerilimi	±0.9V	±0.9V	±0.9V	±0.9V
Kullanılan teknoloji	TSMC 0.18µ	TSMC 0.18µ	TSMC 0.18µ	TSMC 0.18µ
Çıkış direnci (Ib=100µA)	220KΩ	438KΩ	172KΩ	73KΩ
Çıkış akım salınım aralığı (Ib=100µA)	-100µA≤Io≤100µA (Ib=100µA)	-100µA≤Io≤100µA (Ib=100µA)	-50µA≤Io≤50µA (Ib=100µA)	-220µA≤Io≤220µA (Ib=100µA)
Eğimin band genişliği (Ib=100µA)	4GHz	5GHz	500MHz	600MHz
Gürültü analizi	3.191nV/sqrt(Hz)	3.179nV/sqrt(Hz)	9.024nV/sqrt(Hz)	6.211nV/sqrt(Hz)
Endüktans çalışma aralığı	1KHz - 8MHz	3KHz - 10MHz	10KHz - 15MHz	28KHz - 5MHz
Kesim frekansı (ideal süzgecin 5,57 MHz)	5,1MHz	5,38MHz	5,5MHz	5,5MHz
Söndürme frekansları (ideal süzgecin 7MHz-12MHz)	6,9MHz - 11,3MHz	6,91MHz - 11,23MHz	6,91MHz - 12MHz	7,07MHz-11,5MHz
THD	%3,69	%5,32	%5,16	%3,16

KAYNAKLAR

[1] Acar, C., Anday, F., and Kuntman, A., (1993). On the realization of OTA-C filters, International Journal of Circuit Theory and Applications, Vol.21, pp.331-341, 1993.

[2] Altun, M. ve Kuntman, H., (2007). Akım modlu işlemsel kuvvetlendirici tasarımı ve uygulamaları, Yüksek Lisans Tezi, İTÜ Fenbilimleri Enstitüsü, 2007.

[3] Altun, M., Kuntman, H., (2008). 'Design of a Fully Differential Current Mode Operational Amplifier with Improved Input-Output Impedances and Its Filter Applications', AEU: International Journal of Electronics and Communications, Vol.62, N0. 3, 239-244, 2008.

[4] Armagan, E. ve Kuntman, H., (2013). Configurable frequency agile filter application of balanced differential pair based CCCII circuit in 28nm process, Cicuits and Systems (LASCAS), 2013 IEEE Fourth Latin American Symposium on, s.1-4.

[5] Çam, U., Kuntman, H., (1997). OTA-C tasarımı için yeni topolojiler, Elektrik-Elektronik-Bilgisayar Müh. 7. Ulusal Kongresi Bildiri Kitabı, 1, 59-62, ODTÜ, 8-14 Eylül, Ankara, 1997.

[6] Dimopoulos, H. G., (2011). Analog Electronic Filters: Theory, Design and Synthesis Springer Science & Business Media, Sep 18, 2011.

[7] Ergün, B.S., Kuntman, H., (2005). On the design of new CMOS DO-OTA topologies providing high output impedance and extended linearity range, Journal of Electrical & Electronics Engineering, Engineering Faculty, Istanbul University, Vol.5, No.2, pp.1449-1461, 2005.

[8] Ergün, B.S., Kuntman, H., (2011). On the design of new CMOS DO-OTA topologies providing high output impedance and extended linearity range, İstanbul Üniversitesi.

[9] Fabre, A., Saaid, O., Wiest, F., and Boucheron, C., (1996). "High frequency applications based on a new current controlled conveyor," IEEE Transactions on Circuits and Systems I, vol. 43, no. 2, pp. 82–91, 1996.

[10] Güney, A., Kuntman, H.,(2014). New floating inductance simulator employing a single ZC-VDTA and one grounded capacitor, Design & Technology of Integrated Systems In Nanoscale Era (DTIS), 2014 9th IEEE International Conference On, 2014. 10.1109/DTIS.2014.6850643.

[11] Hintea, S., Csipkes, G., Rus, C., Csipkes, D. ve Fernandez-Canque, H., (2007). On the Design of a Reconfigurable OTA-C Filter for Software Radio, Adaptive Hardware and System, 2007. AHS 2007.

Second NASA/ESA Conference on, s.541-546.

[12] Jaikla, W., Siripruchyanun, M., (2006). "Floating positive and negative inductance simulators based on OTAs", Proc. Inter. Symp. On Communications and Information Technologies 2006 (ISCIT 2006), Bangkok, Thailand, 18-20 October 2006.

[13] Kaçar, F., (2010), "A New Tunable Floating Cmos Fdnr And Elliptic Filter Applications", Journal of Circuits, Systems, and Computers, vol.19, no.8, pp.1641-1650, 2010.

[14] Kaçar, F., Kuntman, A., (2011). Kaçar F., Kuntman H., "A New Improved Cmos Realization Of Cdta And Its Filter Applications", Turkish Journal of Electrical Engineering & Computer Sciences, vol.19, no.4, pp.631-642, 2011.

[15] Kaçar, F., Shakir, A., Özçelep, Y., (2014). "A 4th Order Differential Gm-C Band-Pass Filter Using Improved Floating Current Source", Informacije MIDEM Journal of Microelectronics, Electronic Components and Materials, vol.44, no.2, pp.137-141, 2014

[16] Khan, L.A., and Zaidi, M.H., (2003). "A novel ideal floating inductor using translinear conveyors," Active and Passive Electronic Components, vol. 26, no. 2, pp. 87–89, 2003.

[17] Kuntman, H., (1993). Analog MOS tümdevre tasarımı (Endüstri Semineri Notu), İTÜ İleri Elektroik Teknolojileri Araştırma Geliştirme Vakfı (ETA), Uygulamaya özgü tümdevre teknolojileri yaz okulu notları, İstanbul, 1993.

[18] Kuntman, H., (1994). İleri analog tümdevre tasarımı: Analog devreler (Endüstri Semineri Notu), İTÜ İleri Elektroik Teknolojileri Araştırma Geliştirme Vakfı (ETA), İstanbul, 1994.

[19] Kuntman, H., Gülsoy, M., and Çiçekoğlu O., (1996). "Actively simulated grounded lossy inductors using third generation current conveyors," Microelectronics Journal, vol. 31, no. 4, pp. 245–250, 2000.

[20] Kuntman, H., (1997). Analog MOS Tümdevre Tekniği, İTÜ Kütüphanesi, İstanbul.

[21] Kuntman, H.,(1998). Elektronik Elemanların Modellenmesi, İTÜ Kütüphanesi, İstanbul.

[22] Kuntman, H., Çiçekoğlu O., Kuntman A., ve Menekay S., (2000). Endüktans benzetiminde DO-OTA ile yeni olanaklar", ELECO 2000: Bursa Elektrik-Elektronik-Bilgisayar Mühendisliği Sempozyumu,8-12 Kasım 2000,Bursa.

[23] Kuntman, H., Menekay S., Kuntman A., Çiçekoğlu O., (2001). DO-OTA ile Seri Endüktans Benzetimi, Elektrik-Elektronik-Bilgisayar Mühendisliği 9.Ulusal Kongresi 19.09.2001-21.09.2001, Kocaeli, Türkiye, 2001.

[24] Kuntman, A., (2012). Tümdevre Tasarım İlkeleri, İstanbul, 2012.

[25] Lakys, Y. ve Fabre, A., (2013). Multistandard transceivers: state of the art and a new versatile implementation for fully active frequency agile filters,

Analog Integrated Circuits and Signal Processing,74(1),63-78.

[26] Menekay, S., Kuntman A., (2001). Yüksek performanslı DO-OTA ile analog devre tasarımında yeni olanaklar, Yüksek Lisans Tezi, İÜ Kütüphanesi, İstanbul, 2007.

[27] Gürbüz, O., Kuntman H., (2012). CMOS aktif endüktans tasarımı, Lisans Tezi, İTÜ, 2012.

[28] Öğdüm, L., (1995). Aktif OTA-C filtrelerinde uygun OTA problemi, Yüksek Lisans Tezi, İTÜ Fenbilimleri Enstitüsü, 1995.

[29] Öğdüm, L., Kuntman, H., (1996). Aktif OTA-C filtrelerinde uygun OTA problemi, IX. Mühendislik Sempozyumu Bildiri Kitabı, Elektronik Mühendisliği, 71-76, Süleyman Demirel Üniversitesi, Isparta, Mayıs 1996.

[30] Rus, C., Festila, L., Csipkes, G., Hintea, S. ve Csipkes, D., (2007). A Reconfigurable and Programmable Filter for Saftware Defined Radio Based on a Transconductor-Capacitor Analog Array, Design and Test Workshop, 2007. IDT 2007. 2nd International, s.27-32.

[31] Uygur, A., Kuntman, H., (2007). 'Seventh order elliptic video filter with 0.1dB pass band ripple employed CMOS CDTAs', AEU: International Journal of Electronics and Communications, Vol.61, 320-328.

[32] Wenguang, P., Chengyan, M., Yebing, G. ve Tianchum, Y., (2010). A reconfigurable OTA-C baseband filter with wide digital tunning for GNSS receivers, Journal of Semiconductors, 31(9), 095006.

[33] Yuan, F., (2008). CMOS Active Inductors and Transformers: Principle, Implementation, and Applications, Springer, New York.

[34] Yuce, E., (2009). "Novel lossless and lossy grounded inductor simulators consisting of a canonical number of components," Analog Integrated Circuits and Signal Processing, vol. 59, no. 1, pp. 77–82, 2009.

[35] Yuce, E., (2009). "New low component count floating inductor simulators consisting of a single DDCC," Analog Integrated Circuits and Signal Processing, vol. 58, no. 1, pp. 61–66, 2009.

[36] Zeki, A., Kuntman, H., (1996). A novel CMOS OTA structure suitable for OTA-C filters, Proc. of the 8th International Conference on Microelectronics (ICM'96), pp.7-10, December 16-18, Cairo, Egypt, 1996.

[37] Zeki, A., Kuntman, H., (1999). High-output-impedance CMOS dual-output OTA suitable for wide-range continuous-time filtering applications, Electronics Letters, 35,No.16, pp.1295-1296, 1999.

EKLER

EK-A : CMOS Model Parametreleri

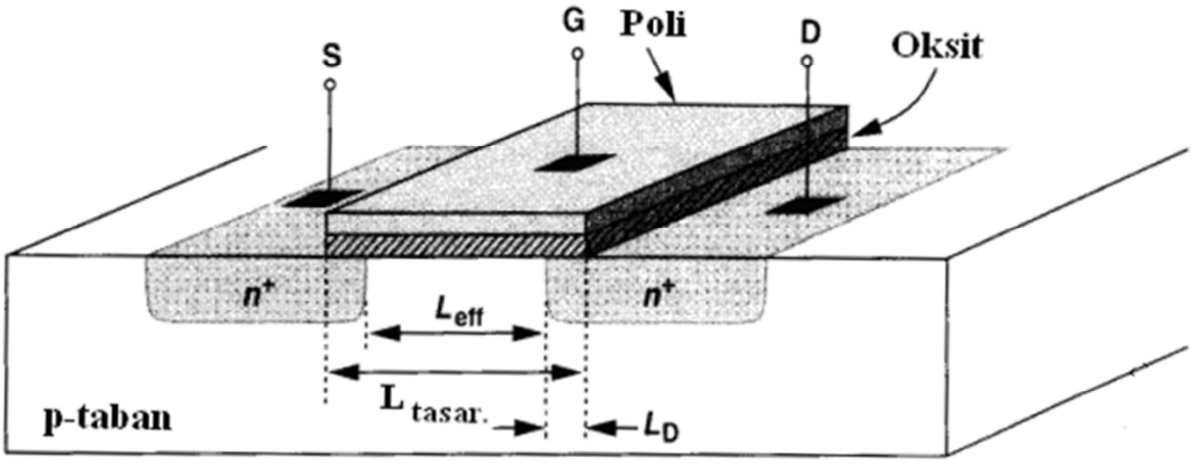
TSMC 0.18µ CMOS parametreleri:

```
.MODEL TSMC180nmN NMOS (                                  LEVEL   = 7
+VERSION = 3.1           TNOM  = 27              TOX   = 4.1E-9
+XJ      = 1E-7          NCH   = 2.3549E17       VTH0  = 0.354505
+K1      = 0.5733393     K2    = 3.177172E-3     K3    = 27.3563303
+K3B     = -10           W0    = 2.341477E-5     NLX   = 1.906617E-7
+DVT0W   = 0             DVT1W = 0               DVT2W = 0
+DVT0    = 1.6751718     DVT1  = 0.4282625       DVT2  = 0.036004
+U0      = 327.3736992   UA    = -4.52726E-11    UB    = 4.46532E-19
+UC      = -4.74051E-11  VSAT  = 8.785346E4      A0    = 1.6897405
+AGS     = 0.2908676     B0    = -8.224961E-9    B1    = -1E-7
+KETA    = 0.021238      A1    = 8.00349E-4      A2    = 1
+RDSW    = 105           PRWG  = 0.5             PRWB  = -0.2
+WR      = 1             WINT  = 0               LINT  = 1.351737E-8
*+XL     = -2E-8         XW    = -1E-8
+ DWG    = 1.610448E-9
+DWB     = -5.108595E-9  VOFF  = -0.0652968      NFACTOR = 2.4901845
+CIT     = 0             CDSC  = 2.4E-4          CDSCD   = 0
+CDSCB   = 0             ETA0    = 0.0231564     ETAB    = -0.058499
+DSUB    = 0.9467118     PCLM    = 0.8512348     PDIBLC1 = 0.0929526
+PDIBLC2 = 0.01          PDIBLCB = -0.1          DROUT   = 0.5224026
+PSCBE1  = 7.979323E10   PSCBE2  = 1.522921E-9   PVAG    = 0.01
+DELTA   = 0.01          RSH     = 6.8           MOBMOD  = 1
+PRT     = 0             UTE     = -1.5          KT1     = -0.11
+KT1L    = 0             KT2     = 0.022         UA1     = 4.31E-9
+UB1     = -7.61E-18     UC1     = -5.6E-11      AT      = 3.3E4
+WL      = 0             WLN     = 1             WW      = 0
+WWN     = 1             WWL     = 0             LL      = 0
+LLN     = 1             LW      = 0             LWN     = 1
+LWL     = 0             CAPMOD  = 2             XPART   = 0.5
+CGDO    = 7.7E-10       CGSO    = 7.7E-10       CGBO    = 1E-12
+CJ      = 1.010083E-3   PB      = 0.7344298     MJ      = 0.3565066
+CJSW    = 2.441707E-10  PBSW    = 0.8005503     MJSW    = 0.1327842
+CJSWG   = 3.3E-10       PBSWG   = 0.8005503     MJSWG   = 0.1327842
+CF      = 0             PVTH0   = 1.307195E-3   PRDSW   = -5
+PK2     = -1.022757E-3  WKETA = -4.466285E-4    LKETA =-9.715157E-3
+PU0     = 12.2704847    PUA   = 4.421816E-11    PUB   = 0
+PVSAT   = 1.707461E3    PETA0 = 1E-4            PKETA = 2.348777E-3
)


.MODEL TSMC180nmP PMOS (                                  LEVEL   = 7
+VERSION = 3.1           TNOM  = 27              TOX    = 4.1E-9
+XJ      = 1E-7          NCH   = 4.1589E17       VTH0   =-0.4120614
+K1      = 0.5590154     K2    = 0.0353896       K3     = 0
+K3B     = 7.3774572     W0    = 1E-6            NLX    =1.103367E-7
+DVT0W   = 0             DVT1W = 0               DVT2W  = 0
+DVT0    = 0.4301522     DVT1  = 0.2156888       DVT2   = 0.1
+U0      = 128.7704538   UA    = 1.908676E-9     UB     =1.686179E-21
+UC      = -9.31329E-11  VSAT  = 1.658944E5      A0     = 1.6076505
+AGS     = 0.3740519     B0    = 1.711294E-6     B1     = 4.946873E-6
+KETA    = 0.0210951     A1    = 0.0244939       A2     = 1
+RDSW    = 127.0442882   PRWG  = 0.5             PRWB   = -0.5
+WR      = 1             WINT  = 5.428484E-10    LINT   = 2.468805E-8
*+XL     = -2E-8         XW    = -1E-8
+DWG     = -2.453074E-8
+DWB     = 6.408778E-9   VOFF  = -0.0974174      NFACTOR = 1.9740447
+CIT     = 0             CDSC  = 2.4E-4          CDSCD   = 0
+CDSCB   = 0             ETA0  = 0.1847491       ETAB    =-0.2531172
```

```
+DSUB    = 1.5            PCLM    =4.8842961     PDIBLC1 =0.0156227
+PDIBLC2 = 0.1            PDIBLCB = -1E-3        DROUT   = 0
+PSCBE1  = 1.733878E9     PSCBE2  = 5.002842E-10 PVAG    = 15
+DELTA   = 0.01           RSH     = 7.7          MOBMOD  = 1
+PRT     = 0              UTE     = -1.5         KT1     = -0.11
+KT1L    = 0              KT2     = 0.022        UA1     = 4.31E-9
+UB1     = -7.61E-18      UC1     = -5.6E-11     AT      = 3.3E4
+WL      = 0              WLN     = 1            WW      = 0
+WWN     = 1              WWL     = 0            LL      = 0
+LLN     = 1              LW      = 0            LWN     = 1
+LWL     = 0              CAPMOD  = 2            XPART   = 0.5
+CGDO    = 7.11E-10       CGSO    = 7.11E-10     CGBO    = 1E-12
+CJ      = 1.179334E-3    PB      = 0.8545261    MJ      = 0.4117753
+CJSW    = 2.215877E-10   PBSW    = 0.6162997    MJSW    = 0.2678074
+CJSWG   = 4.22E-10       PBSWG   = 0.6162997    MJSWG   = 0.2678074
+CF      = 0              PVTH0   = 2.283319E-3  PRDSW   = 5.6431992
+PK2     = 2.813503E-3    WKETA   = 2.438158E-3  LKETA   =-0.0116078
+PU0     = -2.2514581     PUA     = -7.62392E-11 PUB   =4.502298E-24
+PVSAT   = -50            PETA0   = 1E-4         PKETA =-1.047892E-4
)
```

EK-B : Serim tasarım kuralları [24].



Şekil B.1 : MOS transistörün kanal boyları [24].

MOS transistorün kanal boyunu L olarak tanımlamıstık. İstenen devrenin tasarımı yapıldıktan sonra çizilen boyu L' dir. Proses sırasında kaynak-savak difüzyonu sırasında bir miktar istenmeyen yan difüzyonlar olacağından kanal boyunda $2L_{yan\ dif.}$ kadar bir kısılma olacaktır. Bu durumdaki kanal boyu metalurjik kanal boyu olarak tanımlanır. Lineer bölgedeki hesaplarda L_{met} kullanılır.

Metalurjik kanal uzunluğu = L_{met} = Polisilisyum geçit uzunluğu-kaynak-savak yan difüzyonları şeklinde yazılabilir.

$$L_{met} = L_{tasarlanan} - 2L_{yan\ dif.} \qquad \textbf{(B.1.1)}$$

Doymalı çalışmada ise kanalın savak ucunda X_D kadar fakirleşmiş bölge oluşur. Kanalın boyu X_D kadar daha kısalmıs olur. Bu durumdaki kanal boyuna efektif kanal boyu denir.

$$L_{eff} = L_{tasarlanan} - 2L_{yan\ dif.} - X_D \qquad \textbf{(B.1.2)}$$

ÖZGEÇMİŞ



Ad Soyad **:** Cankurt KUL

Doğum Yeri ve Tarihi : Erzincan 11.05.1985

Adres **:** Kirazpınar mah. Gebze Emlak Konutları 1.Etap B2 D53 Gebze / Kocaeli

E-Posta **:** cankurtkul@gmail.com

Lisans **:** İstanbul Üniversitesi Elektrik Elektronik Mühendisliği

Mesleki Deneyim ve Ödüller:

2008-2011 Arçelik A.Ş Üretim Mühedisi

2011- Arçelik A.Ş Kıdemli Bakım Uzmanı