

**DOĞRUSAL OLMAYAN YÜKLERİN AKIM HARMONİĞİNİ
BASTIRMAK İÇİN YUMUŞAK ANAHTARLAMALI AKTİF
GÜÇ FİLTRE TASARIMI**

HAKAN DONUK

MAYIS 2022

DİYARBAKIR

DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**DOĞRUSAL OLMAYAN YÜKLERİN AKIM HARMONİĞİNİ
BASTIRMAK İÇİN YUMUŞAK ANAHTARLAMALI AKTİF
GÜÇ FİLTRE TASARIMI**

HAKAN DONUK

DİCLE ÜNİVERSİTESİ LİSANSÜSTÜ EĞİTİM-ÖĞRETİM VE SINAV
YÖNETMELİĞİNİN BİR PARÇASI OLARAK
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANA BİLİM DALINDA
DOKTORA TEZİ
OLARAK HAZIRLANMIŞTIR

MAYIS 2022

DIYARBAKIR

DOĞRUSAL OLMAYAN YÜKLERİN AKIM HARMONİĞİNİ BASTIRMAK İÇİN YUMUŞAK ANAHTARLAMALI AKTİF GÜÇ FİLTRE TASARIMI

Hakan DONUK tarafından Dicle Üniversitesi Lisansüstü Eğitim-Öğretim ve Sınav Yönetmeliği'nin bir parçası olarak hazırlanan bu çalışma, aşağıda bilgileri yazılı jüri üyeleri tarafından değerlendirilerek **Elektrik-Elektronik Mühendisliği Ana Bilim Dalı**'nda **Doktora Tezi** olarak kabul edilmiştir.

Prof. Dr. Neslihan DALKILIÇ
Müdür, **Fen Bilimleri Enstitüsü**

Doç. Dr. Bilal GÜMÜŞ
Danışman, **Elektrik-Elektronik Mühendisliği Bölümü,**
Dicle Üniversitesi

Sınav Jürisi:

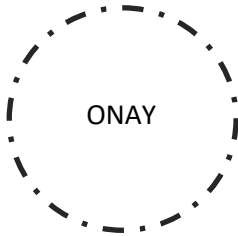
Prof. Dr. İbrahim KAYA (*)
Elektrik-Elektronik Mühendisliği Bölümü, Dicle Üniversitesi

Doç. Dr. Bilal GÜMÜŞ (**)
Elektrik-Elektronik Mühendisliği Bölümü, Dicle Üniversitesi

Doç. Dr. Asaf Tolga ÜLGEN
Elektrik-Elektronik Mühendisliği Bölümü, Şırnak Üniversitesi

Dr. Öğr. Üyesi Musa YILMAZ
Elektrik-Elektronik Mühendisliği Bölümü, Batman Üniversitesi

Dr. Öğr. Üyesi M. Ali ARSERİM
Elektrik-Elektronik Mühendisliği Bölümü, Dicle Üniversitesi



Savunma Tarihi: 27 / 05/ 2022

(*) Sınav Jürisi kısmının birinci satırına Jüri Başkanının bilgilerini yazınız.

(**) Sınav Jürisi kısmının ikinci satırına Tez Danışmanının bilgilerini yazınız.



Sevgili aileme...

Dicle Üniversitesi Fen Bilimleri Enstitüsü Tez Yazım Kurallarına uygun olarak hazırlanan bu tez çalışmasında yer alan tüm bilgilerin akademik kurallara ve etik ilkelere uygun olarak elde edildiğini ve sunulduğunu beyan ederim. Ayrıca, bahse konu bu kural ve ilkelerin gerektirdiği üzere, bu çalışmada özgün olmayan tüm bilimsel içerikleri kurallara uygun biçimde alıntılıyıp kaynak gösterdiğimi beyan ederim. Beyanıyla çelişen herhangi bir delil bulunduğu takdirde tüm sorumluluğu üstleneceğimi kabul ederim.

Ad, Soyad: Hakan DONUK

İmza:

TEŞEKKÜR

Öncelikle danışmanım Doç. Dr. Bilal Gümüş'e çalışmanın daha fikir aşamasından, deney setlerinin temini ve oluşturulması, analizlerin yorumlanması ve makale/tez taslağındaki düzeltmeler konularına kadar gösterdiği destek ve sabırdan dolayı teşekkür ederim. Jüri üyelerimden Prof. Dr. İbrahim Kaya ve Dr. Öğr. Üyesi Musa Yılmaz'ın bu tezin daha nitelikli bir hale gelmesi için yaptıkları olumlu eleştiri ve önerileri için kendilerine teşekkür ederim.

Tezin deneysel kurulum aşamasında teknik bilgisinden yararlandığım, Dr. Öğr. Üyesi M. Ali Arserim'e ve yardımlarını esirgemeyen Elektrik-Elektronik Mühendisliği bölümü hocalarıma şükranlarımı sunuyorum.

Yazar, Dicle Üniversitesi Bilimsel Araştırma Projeleri Koordinatörlüğü'ne (DÜBAP), bu tez çalışması için sağladıkları finansal destek için (Proje No: DÜBAP-MÜHENDİSLİK-19002) için teşekkürü bir borç bilir.

Çalışmalarım süresince her türlü fedakârlığı gösteren eşim Esma DONUK'a, kızlarım Sude, Hürrem ve oğlum Muhammed Eymen'e ve manevi anlamda sürekli yanımda oldukları için bu süre zarfında aileme teşekkürü bir borç bilirim.

İÇİNDEKİLER

TEŞEKKÜR.....	v
İÇİNDEKİLER	vi
ŞEKİLLER LİSTESİ	ix
TABLolar LİSTESİ.....	xv
EKLER LİSTESİ	xvi
SİMGELER VE KISALTMALAR LİSTESİ	xvii
ÖZET.....	xx
ABSTRACT.....	xxi
1. GİRİŞ.....	1
1.1 Tezin Amacı	1
1.2 Tezin Katkısı	2
1.3 Tezin Yapısı	2
2. KAYNAK ÖZETLERİ.....	4
2.1 Aktif Güç Filtreleri	4
2.2 Yumuşak Anahtarlama Teknikleri ve PAGF Uygulamaları	5
2.3 IGBT’lerde Anahtarlama Güç Kayıpları Hesaplama Yöntemleri	11
3. MATERYAL VE METOT	12
3.1 Paralel Aktif Güç Filtresinin (PAGF) Çalışma Prensibi	12
3.2 Harmonik ve Harmonik Üreten Kaynaklar	13
3.3 Referans Akım Çıkartım Yöntemleri	14
3.3.1 Zaman alanlı yöntemler.....	14
3.3.2 Frekans alanlı yöntemler	19
3.4 Kontrol Yöntemleri	21
3.4.1 DA bara kontrolü.....	21
3.4.2 Akım kontrolü	22
3.5 Modülasyon Yöntemleri.....	23

3.6	PAGF İçin Önerilen Yumuşak Anahtarlama Devresi	28
3.6.1	Önerilen bastırma devresi	28
3.6.2	Önerilen anahtarlama kontrol tekniği	33
3.7	Sistemin MATLAB/Simulink Modelinin Oluşturulması	36
3.7.1	Sert anahtarlama PAGF modeli	36
3.7.2	Yumuşak anahtarlama PAGF modeli	38
3.7.3	Enerji kayıplarını hesaplayan benzetim modeli	39
3.8	Sistemin Deneysel Ön Tasarımı	42
3.8.1	Merkezi işlem biriminin seçimi	42
3.8.2	Akım-gerilim ölçüm kartlarının tasarımı	45
3.8.3	Ara yüz filtre elemanları ve DA bara kondansatör tasarımı	55
3.8.4	Doğrusal olmayan yük grubu	58
3.8.5	Evirici seçimi ve sürücü kartı.....	60
3.8.6	Yumuşak anahtarlama devresinin tasarımı	64
3.9	PAGF Prototipinin Gerçekleştirilmesi	69
3.9.1	Yazılım altyapısının hazırlanması.....	70
3.9.2	Sert anahtarlama PAGF'nin gerçekleştirilmesi	73
3.9.3	Yumuşak anahtarlama PAGF'nin gerçekleştirilmesi	74
4.	ARAŞTIRMA BULGULARI.....	75
4.1	MATLAB/Simulink Benzetim Uygulaması.....	75
4.1.1	Sert anahtarlama PAGF benzetimi.....	75
4.1.2	Yumuşak anahtarlama PAGF benzetimi.....	80
4.1.3	Enerji kayıplarının hesaplanması	86
4.2	PAGF'nin Deneysel Uygulaması	88
4.2.1	Sert anahtarlama PAGF çalışması	88
4.2.2	Yumuşak anahtarlama PAGF çalışması	97
4.3	Sert Anahtarlama PAGF'nin Kalite Performans Ölçümleri.....	105

4.3.1	Akım THB ölçümleri	105
4.3.2	Evirici anahtarlama güç kayıpları ve verimi	107
4.4	Yumuşak Anahtarlama PAGF'nin Kalite Performans Ölçümleri.....	108
4.4.1	Akım THB ölçümleri	108
4.4.2	Evirici yumuşak anahtarlama devresi güç kayıpları ve verimi	111
5.	SONUÇLAR.....	115
	KAYNAKLAR	117
	EKLER.....	122
	ÖZGEÇMİŞ	145

ŞEKİLLER LİSTESİ

Şekil 2. 1 a)Paralel Aktif Güç Filtre, b)Seri Aktif Güç Filtresi, c)Birleşik Güç Katsayı Düzenleyicisi [4]	5
Şekil 2. 2 Güç anahtarına ait sert ve yumuşak anahtarlama teknikleri dalga şekilleri a) Anahtar kontrol sinyali, b) Sert anahtarlama iletim-kesim geçişleri, c) Klasik yumuşak anahtarlama iletim-kesim geçişleri, d) Geliştirilmiş yumuşak anahtarlama iletim-kesim geçişleri [5]	6
Şekil 2. 3 Rezonanslı kutup evirici (RPI) devre yapısı [7]	7
Şekil 2. 4 Sıfır gerilim geçişli evirici (ZVTI) devre yapısı [8]	8
Şekil 2. 5 Temel rezonanslı DA evirici (RDCLI) devre yapısı [8]	8
Şekil 2. 6 Kısmi rezonans DA hat (QRDCL) devre yapısı [11]	9
Şekil 3. 1 PAGF bağlantı şeması [31]	12
Şekil 3. 2 ARGT kontrol bağlantı şeması	15
Şekil 3. 3 ARGT kontrol bağlantı şeması Simulink benzetim modeli	17
Şekil 3. 4 SRYT’de kullanılan α - β , d-q eksenleri	17
Şekil 3. 5 SRYT kontrol bağlantı şeması	18
Şekil 3. 6 SRYT kontrol bağlantı şeması Simulink benzetim modeli	19
Şekil 3. 7 DA bara kontrol şeması	22
Şekil 3. 8 PAGF kontrol şeması	22
Şekil 3. 9 Sinüzoidal DGM uygulama şeması	23
Şekil 3. 10 Sinüzoidal DGM uygulama örneği, (a) Referans ve Taşıyıcı Sinyal, (b) S1 Anahtar Kapı Sinyali, (c) S4 Anahtar Kapı Sinyali	24
Şekil 3. 11 Üç fazlı sistemler için oluşturulan UVDGM gerilim vektörleri [43]	25
Şekil 3. 12 UVDGM (SVPWM) ve SDGM (SPWM) metotlarında maksimum çıkış gerilim değerleri [43]	25
Şekil 3. 13 Birinci sektördeki referans vektör ve süreleri	26
Şekil 3. 14 UVDGM’na ait Simulink uygulama modeli	28
Şekil 3. 15 Yumuşak anahtarlama devresi ve PAGF evirici güç katı	28
Şekil 3. 16 PRDCL'nin çalışma aralıkları akım-gerilim dalga şekilleri	31
Şekil 3. 17 PRDCL devresinin çalışma aralıkları [16]	32
Şekil 3. 18 PRDCL devresinde başlangıç akım (I_i) düzeyine göre çıkış akım seviyeleri (I_o ve I_{ox}) [16]	34

Şekil 3. 19 PRDCL için geliştirilen yumuşak anahtarlama kontrol tekniği blok diyagramı.....	35
Şekil 3. 20 A fazına ait kontrol tekniğinde ölü zaman ile gecikme zamanı gösterimi	36
Şekil 3. 21 Sert anahtarlama PAGF'nin Simulink benzetim modeli	37
Şekil 3. 22 Yumuşak anahtarlama PAGF'nin Simulink benzetim modeli	39
Şekil 3. 23 Anahtarlama kayıplarını hesaplayan modelin Simulink blok gösterimi..	40
Şekil 3. 24 Deneysel çalışmada kullanılan STM32F4 geliştirme kartı.....	43
Şekil 3. 25 Deneysel çalışmada kullanılan Wajung blok setleri	44
Şekil 3. 26 Filtre ve yük akım ölçüm kartının birinci kısmına ait devre şeması.....	46
Şekil 3. 27 Filtre ve yük akım ölçüm kartının birinci kısmına devre kartı	46
Şekil 3. 28 Filtre ve yük akım ölçüm kartının ikinci kısmına ait devre şeması	47
Şekil 3. 29 Filtre ve yük akım ölçüm kartının ikinci kısmına ait pcb görünümü.....	47
Şekil 3. 30 Filtre ve yük akım ölçüm devresinin ikinci kısmına devre kartı	48
Şekil 3. 31 Devrede 10A'lık ($1=1 \text{ A/div}$) bir akımın birinci akım kartı çıkışında oluşturduğu akım değeri ($V2= 1 \text{ A/div}$) dalga şekilleri	48
Şekil 3. 32 Birinci kart çıkışı ($A2=1 \text{ A/div}$) ile ikinci kart çıkışı akım dalga şekilleri ($A3= 1 \text{ A/div}$).....	49
Şekil 3. 33 Gerilim ölçüm kartının birinci kısmına ait devre şeması.....	49
Şekil 3. 34 Gerilim ölçüm kartının birinci kısmına devre kartı	50
Şekil 3. 35 Gerilim ölçüm kartının ikinci kısmına ait devre şeması	51
Şekil 3. 36 Gerilim ölçüm kartının ikinci kısmına ait pcb görünümü.....	51
Şekil 3. 37 Gerilim ölçüm devresinin ikinci kısmına devre kartı	52
Şekil 3. 38 Şebeke geriliminin 310V ($V1=10 \text{ V/div}$) birinci gerilim kartı çıkışında oluşturduğu gerilim ($V2= 1 \text{ V/div}$) dalga şekilleri.....	52
Şekil 3. 39 Birinci kart çıkışı ($V2=1 \text{ V/div}$) ile ikinci kart çıkışı gerilim dalga şekilleri ($V3= 1 \text{ V/div}$).....	53
Şekil 3. 40 DA bara gerilim ölçüm kartı devre şeması	53
Şekil 3. 41 DA bara geriliminin ($V1=25 \text{ V/div}$) DA bara gerilim ölçüm kartı çıkışında oluşturduğu dalga şekli ($V2= 1 \text{ V/div}$)	54
Şekil 3. 42 DA gerilim ölçüm devre kartı	54
Şekil 3. 43 Devre gerilim kullanılan anahtarlama güç kaynağı	55

Şekil 3. 44 Filtre tasarımında kullanılan elemanlar; a) Manyetik toroid nüve, b)LCR-T4	56
Şekil 3. 45 Evirici tarafında kullanılan üç fazlı filtre ($L_f=1,2$ mH)	56
Şekil 3. 46 Yük tarafında kullanılan üç fazlı filtre ($L_{yük}=0,95$ mH)	56
Şekil 3. 47 DA bara grubunun PAGF eviricisi ile gösterimi	57
Şekil 3. 48 Üç fazlı kontrolsüz doğrultucuya ait; a) doğrultucu devre şeması, b) VUE 130-06NO7 seri numaralı doğrultucu modülü	58
Şekil 3. 49 PAGF için hazırlanan doğrusal olmayan üç fazlı yük kaynağı	59
Şekil 3. 50 PAGF için kullanılacak değişken yük grubu	59
Şekil 3. 51 Eviricinin basit bağlantı şeması	60
Şekil 3. 52 Eviricinin detaylı bağlantı şeması.....	61
Şekil 3. 53 PAGF’de kullanılacak olan evirici güç modülü	61
Şekil 3. 54 PAGF’de kullanılacak olan evirici güç modülünün sürücü devresi	62
Şekil 3. 55 PAGF’de kullanılacak olan evirici güç modülü sürücü devresinin iç yapısı	63
Şekil 3. 56 PAGF’de kullanılacak olan evirici güç modülü ve sürücü devresi	63
Şekil 3. 57 Verim hesaplamasında kullanılacak olan PS12038 IPM akıllı güç modülünün pcb tasarımı.....	64
Şekil 3. 58 Verim hesaplamasında kullanılacak olan PS12038 IPM akıllı güç modülünün sürücü devre kartı fiziksel görünümü	64
Şekil 3. 59 Yumuşak anahtarlama devresini oluşturan güç modülleri; a) IXSN 80N60AU1, b) SK75GARL065E	65
Şekil 3. 60 Yumuşak anahtarlama devresi ve PAGF eviricisi devre bağlantı şeması	66
Şekil 3. 61 Yumuşak anahtarlama devresinin pcb görünümü.....	66
Şekil 3. 62 Yumuşak anahtarlama devre kartı ve soğutucu yerleşimleri	67
Şekil 3. 63 Rezonans endüktans akım ölçüm kartı	67
Şekil 3. 64 Farklı toprak referanslarına sahip anahtarların gösterimi	68
Şekil 3. 65 Tek IGBT anahtar için hazırlanan devre kartı	69
Şekil 3. 66 PAGF’nin bağlantı şeması	70
Şekil 3. 67 Target hedef bloğu ve yapılandırma ayarları	71
Şekil 3. 68 PAGF yazılım altyapısının STM32F407VG’de modellenmesi	71
Şekil 3. 69 Deneysel çalışmada kullanılan ölçüm cihazları; a) Güç analizörü, b) Osiloskop, c) Mobil ampermetre (klampmetre).....	74

Şekil 3. 70 Deneysel prototipi yapılan yumuşak anahtarlama evirici.....	74
Şekil 4. 1 PAGF benzetiminde Yük 1 için kompanzasyon dalga şekilleri, a)A fazına ait kaynak akımı, b)A fazına ait yük akımı, c)A fazına ait filtre akımı, d) DA Bara gerilimi	76
Şekil 4. 2 PAGF benzetiminde tam yük (10 kW) için kompanzasyon dalga şekilleri, a)A fazına ait kaynak akımı, b)A fazına ait yük akımı, c)A fazına ait filtre akımı....	77
Şekil 4. 3 PAGF'nin değişken yük durumları için HFD analizleri, a) Yük1 PAGF öncesi THBi analizi, b) Yük2 PAGF öncesi THBi analizi, c) Yük1 ARG'T metoduyla PAGF sonrası THBi analizi, d) Yük2 ARG'T metoduyla PAGF sonrası THBi analizi, e) Yük1 SRYT metoduyla PAGF sonrası THBi analizi, f) Yük2 SRYT metoduyla PAGF sonrası THBi analizi	78
Şekil 4. 4 PAGF'nin farklı metotlara göre akım referans takibi	79
Şekil 4. 5 PAGF için önerilen yumuşak anahtarlama kontrol tekniği Simulink blok diyagramı.....	81
Şekil 4. 6 Önerilen yumuşak anahtarlama tekniği öncesi PAGF şebeke gerilimleri ve akımları ($V_{ABC}=1\text{ V/div}$, $i_{ABC}=1\text{ A/div}$, $f_s=10\text{ kHz}$)	82
Şekil 4. 7 Önerilen yumuşak anahtarlama tekniği sonrası PAGF şebeke gerilimleri ve akımları ($V_{ABC}=1\text{ V/div}$, $i_{ABC}=1\text{ A/div}$, $f_s=10\text{ kHz}$)	82
Şekil 4. 8 S1 ana anahtarının sert anahtarlama akım-gerilim dalga şekilleri ($f_s=10\text{ kHz}$).....	83
Şekil 4. 9 S1 ana anahtarının yumuşak anahtarlama akım-gerilim dalga şekilleri ($f_s=10\text{ kHz}$)	84
Şekil 4. 10 S_{Y1} yardımcı anahtarının yumuşak anahtarlama akım-gerilim dalga şekilleri ($f_s=10\text{ kHz}$)	85
Şekil 4. 11 D1 yardımcı diyodunun yumuşak anahtarlama akım-gerilim dalga şekilleri ($f_s=10\text{ kHz}$)	85
Şekil 4. 12 PAGF prototipi genel görünümü	89
Şekil 4. 13 PAGF öncesi şebeke gerilimleri ve kaynak akımları; a) 1. Faza ait şebeke gerilimi (V_U), b) 1. Faza ait kaynak akımı (i_{su}), c) 2. Faza ait şebeke gerilimi (V_V), d) 2. Faza ait kaynak akımı (i_{sv}), e) 3. Faza ait şebeke gerilimi (V_W), f) 3. Faza ait kaynak akımı (i_{sw}).....	90
Şekil 4. 14 PAGF öncesi şebeke gerilimleri ve kaynak akımları (Yük: %100) harmonik analizi; a) 1. Faza ait şebeke gerilimi (V_U) harmonik analizi, b) 1. Faza ait kaynak	

akımı (i_{su}) harmonik analizi, c) 2. Faza ait şebeke gerilimi (V_v) harmonik analizi, d) 2. Faza ait kaynak akımı (i_{sv}) harmonik analizi, e) 3. Faza ait şebeke gerilimi (V_w) harmonik analizi, f) 3. Faza ait kaynak akımı (i_{sw}) harmonik analizi	91
Şekil 4. 15 PAGF öncesi kaynak akımı (Kaynak Akımı: CH1, Yük: 100Ω)	92
Şekil 4. 16 PAGF öncesi değişken yük durumuna göre kaynak akımları (Kaynak akımı: CH1, Yük: $100\Omega \rightarrow 50\Omega$).....	92
Şekil 4. 17 PAGF'nin uygulama durumuna göre filtre ve kaynak akımları (Filtre Akımı: CH1, Kaynak Akımı: CH2, Yük: 100Ω)	93
Şekil 4. 18 PAGF tarafından oluşturulan referans akımlar ve filtre akımları (Referans akım: CH1, Filtre Akımı: CH2)	93
Şekil 4. 19 PAGF'nin dinamik performansı (DA Bara Gerilimi: CH1, Kaynak Akımı: CH2, Yük: $100\Omega \rightarrow 50\Omega$).....	94
Şekil 4. 20 Sert anahtarlama PAGF sonrası şebeke gerilimleri ve kaynak akımları (Yük: %100 ve f_{sw} : 10 kHz) harmonik analizi; a) 1. Faza ait şebeke gerilimi (V_u) harmonik analizi, b) 1. Faza ait şebeke akımı (i_{su}) harmonik analizi, c) 2. Faza ait şebeke gerilimi (V_v) harmonik analizi, d) 2. Faza ait şebeke akımı (i_{sv}) harmonik analizi, e) 3. Faza ait şebeke gerilimi (V_w) harmonik analizi, f) 3. Faza ait şebeke akımı (i_{sw}) harmonik analizi	95
Şekil 4. 21 Anahtarlama sürecinde evirici anahtarları arasında tasarlanan ölü zaman süresi (Üst anahtar: CH1: V_{GS1} , Alt anahtar: CH2: V_{GS4}).....	96
Şekil 4. 22 PAGF sert anahtarlama evirici anahtarının iletim anı akım-gerilim dalga şekilleri (Anahtar gerilimi: CH1: V_{S1} , Anahtar akımı: CH2: i_{S1})	97
Şekil 4. 23 PAGF sert anahtarlama evirici anahtarının kesim anı akım-gerilim dalga şekilleri (Anahtar gerilimi: CH1: V_{S1} , Anahtar akımı: CH2: i_{S1})	97
Şekil 4. 24 Yumuşak Anahtarlama PAGF prototipi genel görünümü	99
Şekil 4. 25 Yumuşak anahtarlama PAGF şebeke gerilimleri ve kaynak akımları (Yük: %100 ve f_{sw} : 10 kHz) harmonik analizi; a) 1. Faza ait şebeke gerilimi (V_u) harmonik analizi, b) 1. Faza ait kaynak akımı (i_{su}) harmonik analizi, c) 2. Faza ait şebeke gerilimi (V_v) harmonik analizi, d) 2. Faza ait kaynak akımı (i_{sv}) harmonik analizi, e) 3. Faza ait şebeke gerilimi (V_w) harmonik analizi, f) 3. Faza ait kaynak akımı (i_{sw}) harmonik analizi	100

Şekil 4. 26 Yumuşak anahtarlama sonrası şebeke gerilimleri ve kaynak akımları; a) 1. Faza ait şebeke gerilimi:CH1= V_U , kaynak akımı: CH2= i_u , b) 1. Faza ait şebeke gerilimi:CH1= V_U , kaynak akımı:CH2= i_u	101
Şekil 4. 27 İletim ve kesim anlarının S_{Y3} anahtarı tarafından tespit edilme kontrol sinyalleri (Evirici anahtarı sinyali: V_{GS1} , Seri anahtar sinyali: V_{GSY3})	102
Şekil 4. 28 İletim anının S_{Y3} anahtarı tarafından tespit edilme kontrol sinyalleri (Evirici anahtarı sinyali: V_{GS1} , Seri anahtar sinyali: V_{GSY3})	102
Şekil 4. 29 Kesim anının S_{Y3} anahtarı tarafından tespit edilme kontrol sinyalleri (Evirici anahtarı sinyali: V_{GS1} , Seri anahtar sinyali: V_{GSY3})	102
Şekil 4. 30 Anahtarlama sürecinde evirici anahtarları arasında tasarlanan ölü zaman süresi (Üst anahtar sinyali: CH1: V_{GS1} , Alt anahtar sinyali: CH2: V_{GS4})	103
Şekil 4. 31 Evirici anahtarı iletim anı akım/gerilim dalga grafiği (CH1: V_{S1} , CH2: i_{S1})	104
Şekil 4. 32 Evirici anahtarı kesim anı akım/gerilim dalga grafiği (CH1: V_{S1} , CH2: i_{S1})	104
Şekil 4. 33 Yumuşak anahtarlama öncesi PAGF kaynak akımları; a-b-c-d) 1. Faza ait kaynak akımı: CH2	106
Şekil 4. 34 Şebeke gerilimi ve kaynak akımı (CH1= V_u , CH2= i_u).....	108
Şekil 4. 35 Yumuşak anahtarlama sonrası PAGF kaynak akımları; a-b-c-d) 1. Faza ait kaynak akımı: CH2	109
Şekil 4. 36 Yarım yükte sert-yumuşak anahtarlama PAGF'nin THB akım harmonik seviyeleri	110
Şekil 4. 37 Tam yükte sert-yumuşak anahtarlama PAGF'nin THB akım harmonik seviyeleri	111
Şekil 4. 38 Tam-yarım yük için sert-yumuşak anahtarlama PAGF'nin farklı frekanslarda evirici verim grafiği.....	113

TABLÖLAR LİSTESİ

Tablo 3. 1 Harmonik akım sınır değerleri [34].	13
Tablo 3. 2 Harmonik gerilim sınır değerleri [34].	14
Tablo 3. 3 Referans akım çıkartım yöntemleri [35].	14
Tablo 3. 4 ADC birimlerinin analog ve sayısal değer karşılıkları	72
Tablo 4. 1 Benzetim çalışmaları sistem parametreleri	75
Tablo 4. 2 Referans akım bulma yöntemlerinin THBi performans değerleri	79
Tablo 4. 3 Yumuşak anahtarlama PAGF benzetim modeli sistem parametreleri	80
Tablo 4. 4 Şebekeye bağlı evirici benzetim modelinde kullanılan parametreler	86
Tablo 4. 5 Matlab'ta "polyfit" aracı ile yarıiletken malzemelere ait elde edilen yüksek dereceli katsayılar.....	87
Tablo 4. 6 PS12038 IPM Modülünün enerji kayıp hesaplamasının Melcosim ile karşılaştırılması	87
Tablo 4. 7 PAGF prototipinde kullanılan parametreler	88
Tablo 4. 8 Yumuşak anahtarlama PAGF prototipinde kullanılan parametreler	98
Tablo 4. 9 Sert anahtarlama PAGF'nin farklı frekans ve yüklenmelerde birinci faza ait toplam akım harmonik düzeyleri	106
Tablo 4. 10 Sert anahtarlama PAGF'de evirici güç kayıplarının deneysel ve benzetimsel sonuçlarının karşılaştırması.....	107
Tablo 4. 11 Sert-yumuşak anahtarlama PAGF'nin farklı frekans ve yüklerde birinci faza ait toplam akım harmonik düzeyleri.....	110
Tablo 4. 12 Yumuşak anahtarlama PAGF'de evirici güç kayıplarının benzetimsel ve deneysel sonuçlarının karşılaştırması.....	112
Tablo 4. 13 Yumuşak anahtarlama paralel aktif güç filtresi eviricisinin farklı frekans ve yükte verim kazancı.....	113
Tablo 4. 14 Farklı yumuşak anahtarlama tekniklerinin karşılaştırılması	114

EKLER LİSTESİ

Ek-1: Uzay Vektör Modülasyona Ait Simulink Yazılım Kodları.....	123
Ek-2: Yumuşak Anahtarlama Kullarılan H-Köprü Modül	126
Ek-3: Yumuşak Anahtarlama Kullarılan Seri Anahtar	130
Ek-4: PAGF’de Yük Tarafında Kullarılan Altı Diyotlu Kontrolsüz Doğrultucu....	134
Ek-5: PAGF’de Evirici Olarak Kullarılan IPM Güç Modülü	136
Ek- 6: PAGF’de Evirici Olarak Kullarılan SPM-VFD Modülü.....	141
Ek-7: PAGF’de Tek Anahtar İçin Hazırlanan Devre Kartında Kullarılan IGBT Katalog Verileri.....	143



SİMGELER VE KISALTMALAR LİSTESİ

Simge	Açıklama
C_{DA}	DA Bara Kondansatörü
C_r	Rezonans Kapasitör
f_{sw}	Anahtarlama Frekansı
f	Temel Frekans
I_i	Bastırma Devresi Başlangıç Akımı
I_p	Bastırma Devresi Tepe Akımı
I_o	Bastırma Devresi Yük Akımı
Δi	Hat Akımı Dalgalanma Genliği
K_P	Denetleyici Oransal Katsayısı
K_I	Denetleyici Entegrasyon Katsayısı
L_f	Hat Endüktansı (Reaktör Bobini)
L_r	Rezonans Endüktans
n	Uzay Vektör Modülasyonda Sektör Numarası
θ	Uzay Vektör Modülasyonda Referans Vektör Açısı
$\overline{V_{ref}}$	Uzay Vektör Modülasyonda Referans Vektör
$\bar{q}$	Reaktif Gücün Sabit Bileşeni
$\tilde{p}$	Aktif Gücün Dalgalı Bileşeni
$\bar{p}$	Aktif Gücün Sabit Bileşeni
$\tilde{q}$	Reaktif Gücün Dalgalı Bileşeni
$S_{Y1}-S_{Y2}-S_{Y3}$	Yumuşak Anahtarlama IGBT Anahtarları
T_{wmin}	En Küçük Darbe Geniřlięi
V_α	Sabit eksen takımında gerilimin α bileşeni
V_β	Sabit eksen takımında gerilimin β bileşeni
ω_r	Rezonans Frekans
Z_r	Karakteristik Empedans

Kısaltma**Açıklama**

AFD	Ayrık Fourier Dönüşümü
AGF	Aktif Güç Filtre
ARGT	Anlık Reaktif Güç Teoremi
BMD	Bulanık Mantık Denetleyici
BVŞT	Birim Vektör Şablon Teorisi
DD	Dalgacık Dönüşümü
DGM	Darbe Genişlik Modülasyonu
DPM	Ayrık Darbe Modülasyonu
HFD	Hızlı Fourier Dönüşümü
HTMEY	H-Tabanlı Model Eşleştirme Yöntemi
FAY	Faz Açısı Yöntemi
GDY	Güç Dengeleme Yöntemi
IPM	Akıllı Güç Modülü
KF	Kalman Filtreler
KMY	Kayan Mod Yöntemi
PAGF	Paralel Aktif Güç Filtre
PLL	Faz Kilit Döngü
PRDCL	Paralel Rezonant DA Hat
PSO	Parçacık Sürü Optimizasyonu
PWM	Darbe Genişlik Modülasyonu
QRDCL	Kısmi Rezonant DA Hat
RMSE	Kök Ortalama Kare Hatası
RPI	Rezonant Kutup Evirici
SA	Sert Anahtarlama
SAA	Sıfır Akımda Anahtarlama
SAG	Sıfır Akımda Geçiş
SAGF	Seri Aktif Güç Filtre
SDGM	Sinüzoidal Darbe Genişlik Modülasyonu
SGA	Sıfır Gerilimde Anahtarlama
SGG	Sıfır Gerilimde Geçiş

SRYT	Senkron Referans Yapı Teorisi
THB	Toplam Harmonik Bozunum
THD	Toplam Harmonic Distortion
YA	Yumuşak Anahtarlama
ZVTI	Sıfır Gerilim Geçişli Evirici



ÖZET

DOĞRUSAL OLMAYAN YÜKLERİN AKIM HARMONİĞİNİ BASTIRMAK İÇİN YUMUŞAK ANAHTARLAMALI AKTİF GÜÇ FİLTRE TASARIMI

Donuk, Hakan

Doktora, Elektrik-Elektronik Mühendisliği Bölümü

Danışman: Doç. Dr. Bilal Gümüş

Mayıs 2022, 169 sayfa

Güç elektroniği alanında son yıllarda yaşanan teknolojik ilerlemeler nedeniyle yarıiletken güç elemanları, AA/DA dönüştürücüleri, anahtarlama güç kaynakları, motor sürücüleri, ark ocakları ve diğer güç elektroniği dönüştürücüleri gibi doğrusal olmayan yüklerin kullanımı çok fazla oranda artmıştır. Başta akım harmonikleri olmak üzere gerilim harmonikleri ve dengesizlikleri de bu yüklerin kullanımından kaynaklanarak güç kalitesi problemlerine neden olmaktadır. Doğrusal olmayan yüklerin meydana getirdiği akım harmoniklerinin filtrelenmesinde her ne kadar pasif filtreler kullanılsa da performans ve güvenilirlik açısından birçok eksikleri mevcuttur. Gelişen mikro işlemci ve güç elektroniği mimarileri sayesinde pasif filtrelere göre birçok üstünlüğü bulunan aktif güç filtresi (AGF) adı verilen aktif anahtarlama sistemlerinin kullanımı mümkün hale gelmiştir. Yarıiletken anahtarların güç kayıpları performans ve verimi etkileyen unsurlar olduğundan bu tez çalışmasında, verimi yükseltmek için PAGF'ye yumuşak anahtarlama paralel rezonans da hat (PRDCL) yapısı uygulanmış ve bu topoloji için yeni bir anahtarlama kontrol tekniğinin analiz, tasarım, benzetim ve deneysel gerçekleştirilmesine odaklanılmıştır. Bu tez çalışması kapsamında PAGF'lerde kullanılan teorilerin ve topolojilerin genel bir analizinin ardından referans çıkartım, akım kontrol yöntemleri, anahtarlama metodları, önerilen yumuşak anahtarlama kontrol tekniğinin uygulamaları ve anahtarlama güç kayıp hesaplaması Matlab/Simulink ortamında gerçekleştirilmiştir. Matlab/Simulink ortamında gerçek modeller kullanılarak hazırlanan üç fazlı PAGF'ye önerilen teknik uygulanmış, anahtarlama kayıp enerjileri büyük ölçüde azaltılmış ve deneysel çalışma ile doğrulanmıştır. Yarıiletken anahtar güç kayıplarının hesaplanmasına ilişkin bir yazılım modeli hazırlanarak yarıiletken anahtarların katalog verilerinden detaylı güç tüketimleri hesaplanmış ve kayıp analizi yapılmıştır. Belirlenen PAGF anma değerlerine göre eleman seçimi ve güç katının oluşturulmasına yönelik ön tasarım çalışmalarından sonra laboratuvar prototipi kurulmuştur. Deneysel sonuçlara göre PAGF evirici verimi 15 kHz frekansı ve tam yükte %3,65 oranında yükselmiş olup akım harmonik seviyesi (THBi) belirlenen sınır limitler dahilinde olduğu ölçülmüştür.

Anahtar Kelimeler: Paralel aktif güç filtresi, Yumuşak anahtarlama, Sert anahtarlama, Paralel rezonant da-hat, Anahtarlama kayıplarının hesaplanması

ABSTRACT

SOFT SWITCHING ACTIVE POWER FILTER DESIGN TO SUPPRESS THE CURRENT HARMONIC OF NONLINEAR LOADS

Donuk, Hakan

PhD Thesis in Department of Electrical and Electronics Engineering

Supervisor: Assoc. Prof. Bilal Gümüş

May 2022, 169 pages

Due to the technological advances in power electronics in recent years, the use of non-linear loads such as semiconductor power elements, AC/DC converters, switched-mode power supplies, motor drivers, arc furnaces and other power electronics converters has increased tremendously. Voltage harmonics, especially current harmonics, and imbalances also cause power quality problems due to the use of these loads. Although passive filters are used to filter current harmonics caused by non-linear loads, they have many shortcomings in terms of performance and reliability. Thanks to the developing microprocessor and power electronics architectures, it has become possible to use active switched systems called active power filters (APF), which have many advantages over passive filters. Since power losses of semiconductor switches are factors that affect performance and efficiency, in this thesis, a soft-switched parallel resonance line (PRDCL) structure was applied to SAPF to increase efficiency and focused on the analysis, design, simulation and experimental implementation of a new switching control technique for this topology. Within the scope of this thesis, after a general analysis of the theories and topologies used in SAPFs, reference extraction, current control methods, switching methods, applications of the proposed soft switching control technique and switching power loss calculation were carried out in Matlab / Simulink environment. The proposed technique was applied to the three-phase SAPF, which was prepared using real models in Matlab / Simulink environment, the switching loss energies were greatly reduced and verified by experimental study. A software model was prepared for the calculation of semiconductor switch power losses, and detailed power consumptions of the semiconductor switches were calculated from the catalog data and loss analysis was performed. After the preliminary design studies for the selection of the element and the creation of the power stage according to the determined SAPF nominal values, the laboratory prototype was established. According to the experimental results, SAPF inverter efficiency increased by 3.65% at 15 kHz frequency and full load, and the current harmonic level (THDi) was measured to be within the specified limit limits.

Keywords: Shunt active power filter, Soft switching, Hard switching, Parallel resonant dc-link, Calculation of switching losses

1. GİRİŞ

Yarıiletken teknolojisindeki gelişmeler, enerjinin birçok alanında yüksek verimli sistemlerin ortaya çıkışına zemin hazırlamıştır. Yüksek verimli ve teknolojik ürünlerin artarak geleneksel yöntemlerin yerini almasıyla birçok avantajın yanında sorunları da beraberinde getirmiştir. Güç elektroniğinin yarıiletken malzemelerinden üretilmiş olan tüm elektronik ürünler, AA/DA doğrultucular, DA/AA eviriciler, aydınlatma elemanları, anahtarlama güç kaynakları doğrusal olmayan yükler olarak nitelendirilirler. Doğrusal olmayan yüklerin şebekede kullanılmasıyla temel şebeke frekansından farklı harmoniklerin oluşmasına neden olurlar ve bunlara gerilim-akım harmonikleri adı verilir. Harmoniklerin hem kullanıcı tarafında hem de şebeke tarafında birçok bozucu etkisi olmakla beraber bunlar; akım-gerilim dalga şekillerinde bozulmalar, enerji kayıplarında artış, elektronik cihazların erken bozulması, cihazlarda hızlı ısınma, kompanzasyon sistemlerinde aşırı reaktif yüklenmeler, dielektrik malzemelerin delinmeleri ve tahribata uğramaları, şebekede meydana gelen rezonans olayları ve koruma elemanlarının hatalı çalışmaları gibi zararlı etkileri olmaktadır. Güç kalitesi problemleri olarak adlandırılan bu sorunların uygulama tipine ve ihtiyacına göre farklı çözümler üretilmiştir [1].

1.1 Tezin Amacı

Doğrusal olmayan yüklerin neden olduğu harmonik akımların filtrelenmesinde kullanılan pasif filtreler, sabit kompanzasyon yapımları, rezonans riski ve performanslarının sistem parametrelerine bağlı olmasından ötürü yerlerini aktif güç filtrelerine (AGF) bırakmıştır. Bu tezde, şebekedeki harmonik akımların kompanzasyonu için düşük maliyeti, küçük fiziksel boyutları ve harmonik bastırım performansı yüksek olan paralel aktif güç filtresi (PAGF) kullanılmıştır. PAGF veriminin yükseltilmesi için PAGF'ne yumuşak anahtarlama bastırma devresi ve anahtarlama kontrol tekniği önerilmiştir. Yumuşak anahtarlama PAGF'nin farklı yükler altında benzetimi yapılmış ve mikrodenetleyici tabanlı uygulaması bir prototip üzerinde gerçekleştirilmiştir. Yumuşak anahtarlama PAGF prototipinin başarımlı laboratuvar ortamında test edilerek verimi yükseltilmiştir.

Bu tezde ayrıca, PAGF yapısının fiziksel modeli Matlab/Simulink ortamında gerçek eleman modelleri kullanılarak oluşturulmuş ve önerilen bastırma devresi ile

anahtarlama tekniđi PAGF yapısına uygulanmıřtır. Filtre anahtarlarının detaylı g kayıpları ile verim hesaplamaları Matlab/Simulink ortamında hazırlanan algoritmaya gre yapılmıř ve hesabın dođruluđu retici firmaların rnleri iin geliřtirdikleri simlatr ile dođrulanmıřtır.

1.2 Tezin Katkısı

Yumuřak anahtarlama ve PAGF ile ilgili literatr incelenmiř, arařtırılmıř mevcut alıřmalardan yararlanılarak bilimsel seviyeyi daha ileriye tařımak adına ařađıdaki katkılar ortaya ıkmıřtır.

- Dođrusal olmayan yklerin oluřturduđu akım harmoniklerini yok etmek iin kullanılan PAGF topolojisine verim ykseltmek iin nerilmıř ok fazla alıřma olmadıđından, yapılan bu alıřma literatrde konu ile ilgili eksikliđin giderilmesine katkı sađlamıřtır.
- Yumuřak anahtarlama devresinin, evirici anahtarlarını yumuřak bir řekilde anahtarlayabilmesine olanak sađlayan yeni bir dijital anahtarlama kontrol tekniđi nerilmıř, benzetim ve deneysel alıřmalar ile teknik dođrulanmıřtır.
- Yumuřak anahtarlama devresinin rezonans endktansının tasarımı yeniden yapılarak maliyet ve boyut konusunda daha ekonomik kazanımlar elde edilmiřtir.
- PAGF yapısında ve bastırma devresinde kullanılan anahtarların farklı frekanslar altında anahtarlama kayıp enerjilerinin hesaplanmasını sađlayan bir benzetim modeli geliřtirilmıř ve literatre sunulmuřtur.

1.3 Tezin Yapısı

Tezin birinci blmnde tezin amacı ve katkısı aıklanmıř olup tezin diđer blmleri ařađıdaki gibi planlanmıřtır.

İkinci blmde; AGF topolojileri, yumuřak anahtarlama yntemleri, yumuřak anahtarlama PAGF yapıları, yumuřak anahtarlama kontrol teknikleri ve anahtarlama kayıp enerjilerinin hesaplanması ile ilgili analitik alıřmalar literatrden sunulmuřtur.

Üçüncü bölümde; PAGF yapısının kontrolü ve çalışma prensipleri açıklanarak önerilen yumuşak anahtarlama devresinin PAGF'ye uygulaması detaylandırılarak sistemin benzetim modelleri yapılmıştır. Genel sistemin giriş/çıkış çevre birimleri, güç ve kontrol katlarına ait ön tasarımlar sunulurken deneysel çalışmanın uygulama detayları paylaşılmıştır.

Dördüncü bölümde; önerilen yöntemin benzetimi ve deneysel uygulama sonuçları elde edilerek bulgular açıklanmıştır.

Beşinci ve son bölümde; uygulamanın sonuçları paylaşılmış elde edilen bulguların literatüre olan katkısı tartışmalı bir yaklaşımla vurgulanmaya çalışılmıştır.

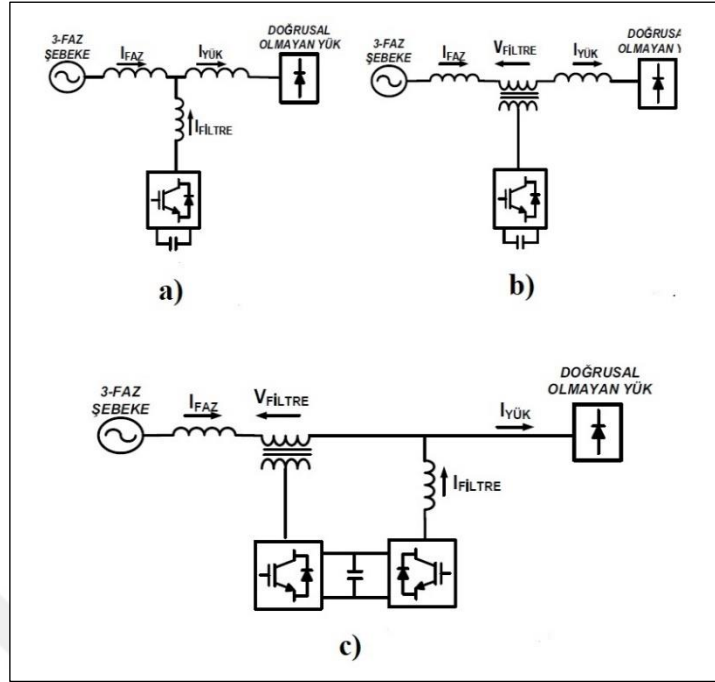


2. KAYNAK ÖZETLERİ

2.1 Aktif Güç Filtreleri

Yarıiletken anahtarlama elemanları, çeşitli pasif elemanlar ve sayısal kontrol birimlerinden oluşan AGF'ler; reaktif güç kompanzasyonu, harmonik filtreleme, nötr akım regülasyonu ve rezonansların bastırılması gibi birçok güç kalitesi problemine alternatif çözümler sunabilen modern teknolojiye bağlı ürünlerdir. AGF'lerin ortaya çıkışı, özellikle yarıiletken anahtarlama elemanlarının (IGBT, MOSFET, TRISTÖR) teknolojik ilerlemeleri sayesinde. AGF uygulamalarında sayısal işaret işlemcilerin (DSP) döngüde donanım destekli olarak kullanılması deneysel çalışma öncesi sistemin tepkisinin ölçülerek yaşanabilecek olumsuzlukların tespit edilmesi ve kontrolör kısmının performans ölçümlerinin yapılabilmesine olanak sağlamıştır [2]. Bununla eşzamanlı gelişen hassas ölçüm alabilen sensörler ile gömülü bütünleşmiş devre teknolojilerinin (DSP, FPGA, STM32) beraber kullanılması AGF'lerde performans yükselmelerine neden olmuş ve bu alanda yeni bir uygulanabilir alan açmıştır.

AGF'ler paralel ve seri olmak üzere bağlantı şekline göre iki sınıfa ayrılırlar. PAGF'ler yüke paralel bağlanarak kontrollü akım kaynağı gibi davrandıklarından, yük tarafındaki harmonik akımların ve reaktif güç akım bileşenlerinin yok edilmesi adına kompanzasyon akımlarının üretilerek şebeke tarafına güç kalitesi problemlerinin aktarılmasını engellemektedir. Seri aktif güç filtreleri (SAGF) ise bir transformatör yardımıyla yüke seri bağlanarak kontrollü gerilim kaynağı olarak çalıştırılırlar. Yükün neden olduğu gerilim harmoniklerinin şebeke tarafına aktarılmasını engellemek ve gerilim regülasyonu için kullanılırlar [3]. Güç kalitesi problemlerinin birçoğuna eş zamanlı bir biçimde çözüm sunabilen Birleşik Güç Kalitesi Düzenleyicileri (BGKD), PAGF ve SAGF'lerin sahip oldukları avantajların bir arada kullanılmasına olanak tanıyan tümleşik araçlardır [4]. Şekil 2.1'de filtre yapıları ve bağlantı şekilleri sırasıyla gösterilmektedir.



Şekil 2. 1 a)Paralel Aktif Güç Filtre, b)Seri Aktif Güç Filtresi, c)Birleşik Güç Katsayı Düzenleyicisi [4]

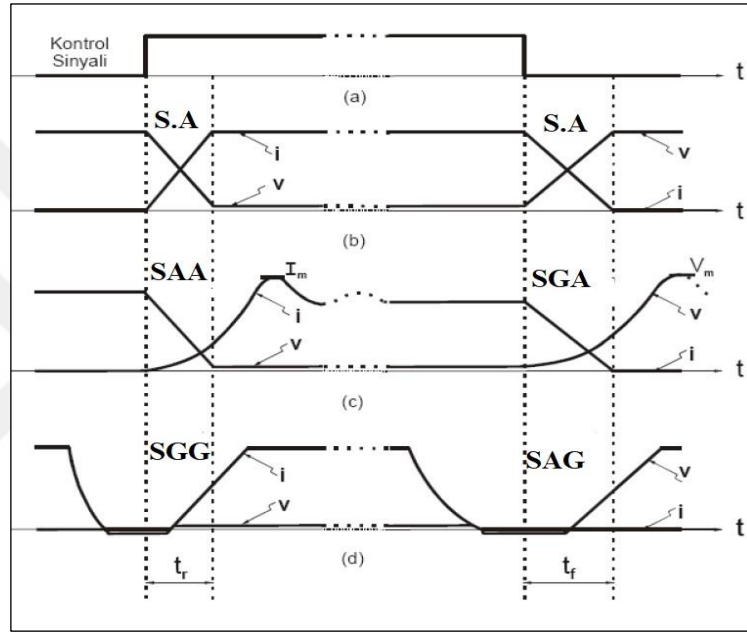
2.2 Yumuşak Anahtarlama Teknikleri ve PAGF Uygulamaları

Güç elektroniği uygulamalarında kullanılan doğrultucuların veya eviricilerin performanslarının yükselmesi için dönüştürücüye çok sık uygulanan tekniklerden biri yumuşak anahtarlama yöntemleridir. Yumuşak anahtarlama devreler güç anahtarının iletimden kesime veya kesimden iletime geçişlerini anahtar üzerindeki akım veya gerilim sıfır değerindeyken gerçekleştirmektedir. Bu teknik sayesinde yüksek frekanslarda daha az anahtarlama kaybı, daha fazla bant genişliğinin kontrolü sağlanmakta ve elektromanyetik girişim problemlerini de ortadan kaldırmaktadır. Yumuşak anahtarlama metotları çalışma prensipleri gereği dört farklı ana gruba ayrılmıştır.

- Sıfır Akımda Anahtarlama (SAA)
- Sıfır Gerilimde Anahtarlama (SGA)
- Sıfır Akımda Geçiş (SAG)
- Sıfır Gerilimde Geçiş (SGG)

Sert Anahtarlama (SA); herhangi bir anahtarlama tekniğin uygulanmadığı durumdur. SAA; iletime girme esnasında akım hızının düşürülmesiyle akım ve gerilimin daha düşük değerli bir seviyede çakışmasını sağlayan yumuşak anahtarlama metodudur. Bu

şekilde anahtarlama enerji kaybı düşürülmektedir. Genellikle anahtara seri bir küçük değerli endüktans bağlanarak akımın yükselme hızı sınırlandırılarak yapılmaktadır. SGA; kesime girme işleminde gerçekleştirilen bir yumuşak anahtarlama metodu olup iletimden kesime geçiş sürecinde gerilimin yükselme hızı sınırlandırılarak enerji kaybının önüne geçilir. Tekniğin uygulaması, anahtarlama elemanına paralel küçük değerli bir kondansatörün bağlanmasıyla gerçekleşir. Yumuşak anahtarlama tekniklerinin dalga şekilleri Şekil 2.2’de verilmiştir.

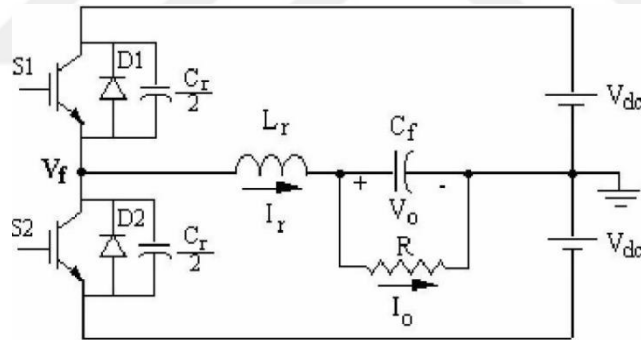


Şekil 2. 2 Güç anahtarına ait sert ve yumuşak anahtarlama teknikleri dalga şekilleri a) Anahtar kontrol sinyali, b) Sert anahtarlama iletim-kesim geçişleri, c) Klasik yumuşak anahtarlama iletim-kesim geçişleri, d) Geliştirilmiş yumuşak anahtarlama iletim-kesim geçişleri [5]

SAG; iletimden kesime girme işleminde gerçekleştirilen geliştirilmiş yumuşak anahtarlama tekniğidir. Anahtarlama elemanının akımı kısa bir süreliğine rezonans ile sıfıra düşürülürken kapı kontrol sinyali de kesilerek, kesime girme esnasında harcanacak anahtarlama enerji kaybı tamamen yok edilir.

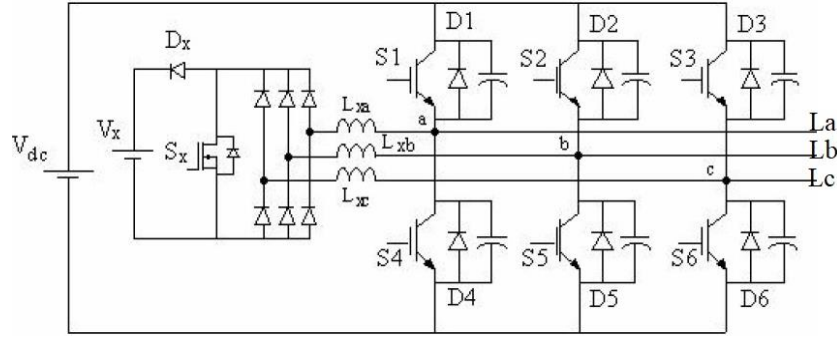
SGG; kesimden iletme girme işleminde gerçekleştirilen geliştirilmiş yumuşak anahtarlama tekniğidir. Anahtarlama elemanının üzerindeki gerilim kısa bir süreliğine sıfıra çekilirken kapı kontrol sinyali de kesilerek iletme girme esnasında harcanacak anahtarlama enerji kaybı tamamen yok edilir [5].

Yumuşak anahtarlama teknikleri sayesinde dönüştürücüler için yarıiletken elemanların anahtarlama kayıplarının azaltılarak verim yükseltilmeye çalışılmaktadır. Anahtarlama kayıplarının düşürülmesi veya yok edilmesi ilgili devre yapısı bakımından birçok yöntem geliştirilmiştir. DA-DA dönüştürücülerinde güç akışının tek yönlü olması, anahtarlama frekansının sabit olması gibi özelliklerinden ötürü yumuşak anahtarlama kontrolü basit ve kolaydır. Güç akışının iki yönlü olması ve biri temel diğeri değişken olmak üzere iki adet frekansa sahip DA-AA sistemlerinde ise yumuşak anahtarlama tekniğinin uygulanması nispeten DA-DA dönüştürücülerine göre daha zor ve karmaşıktır. Literatürde eviriciler veya AGF yapılarına verimi yükseltmek adına tasarlanan birçok yapı mevcuttur [6]. Şekil 2.3'te görülen rezonans kutuplu evirici (RPI) kolay anlaşılır kontrol yapısı, düşük gerilim dalgalanması ve ek bir anahtara ihtiyaç duymaması gibi özellikleri ile bilinirken yüksek ve orta güçte çalışan eviriciler için tasarlanmıştır. Rezonans kutuplu eviricinin tüm bacaklarına ayrı rezonans devre yapısı gerektirmesi ve diğer topolojilere göre nispeten daha fazla maliyet ve enerji kaybına neden olması bu yapının eksi yönleridir [7].

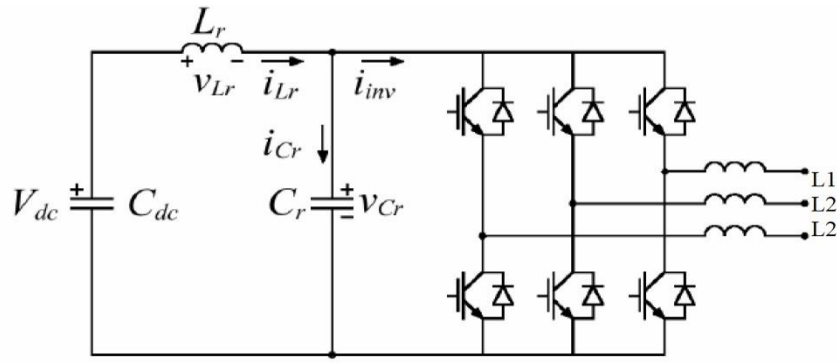


Şekil 2. 3 Rezonanslı kutup evirici (RPI) devre yapısı [7]

Şekil 2.4'te ayrıntılı devre şeması verilen diyotla kesintili iletimde çalışan ve ilave bir anahtar yardımıyla yumuşak anahtarlama işlevini gerçekleyen sıfır gerilim geçişli DGM eviricisi (ZVTI) anahtarlama kaybını azaltırken düşük yüklerde aynı etkiyi gösterememektedir. Ayrık darbe modülasyonunun (DPM) kullanıldığı temel rezonanslı DA hat evirici (RDCLI) yapısında Şekil 2.5'te aktarıldığı üzere aktif anahtar kullanılmamaktadır [8].



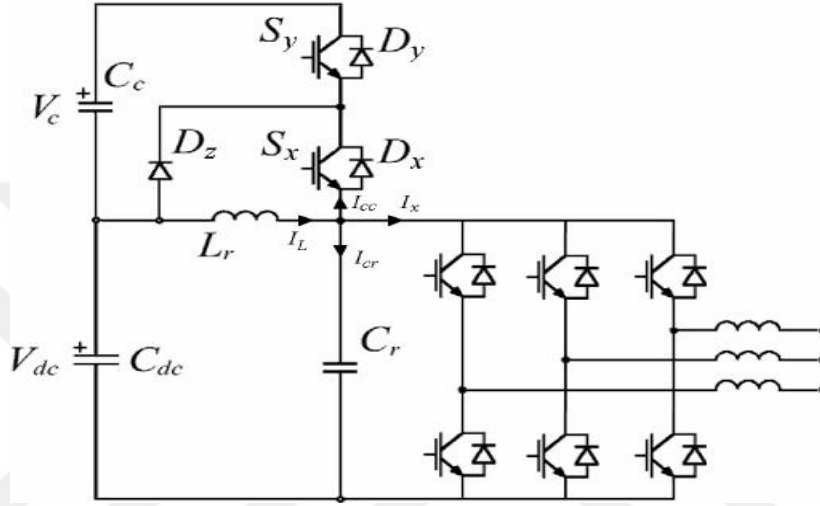
Şekil 2. 4 Sıfır gerilim geçişli evirici (ZVTI) devre yapısı [8]



Şekil 2. 5 Temel rezonanslı DA evirici (RDCLI) devre yapısı [8]

Güç elemanlarının uygun kontrolü ile rezonans devamlılık sağlanarak sıfır gerilim geçişleri elde edilir. Darbe genişlik modülasyonu (DGM) tekniğinin bu yapıda kullanılamaması, eviricinin DA kısmındaki gerilim dalgalanmaları ve endüktans üzerindeki akım dalgalanmaları dezavantaj olarak gösterilir [9]. Transformatörün rezonans olayında aktif olarak kullanıldığı pasif bastırılabilir rezonans geçişli DA hat evirici yapısında anahtarların iletimden çıkması SGA altında olurken iletime girmeleri ise SAA altında gerçekleşmektedir. Sıfır gerilim sürecinin uzun sürmesi, endüktans üzerinden çok yüksek akımların geçmesine neden olmaktadır. İstenmeyen yüksek akımlar hem yüksek kayıplara neden olmakta hem de kondansatör tarafında yüksek gerilim salınımlarını ortaya çıkarmaktadır. Evirici anahtarlarının sadece iletime girme anlarında yumuşak anahtarlama sağlayan paralel rezonans geçişli DA hat evirici yapısında iki adet aktif anahtar kullanılmıştır. DGM kontrol algoritmasına göre iletime girmesi gereken evirici anahtarları eş zamanlı olarak iletime sokulurlar ancak her anahtar ayrı ayrı bastırma kondansatörleri sayesinde yumuşak bir şekilde iletimden çıkarılırlar [10]. Yumuşak anahtarlama teknikleri aktif filtrelerde de etkin bir şekilde

kullanılmaktadır. Doğrusal olmayan yüklerin şebekede oluşturacağı harmonikleri yok etmeyi amaçlayan AGF'lerin performansını artırmak için önerilen yumuşak anahtarlama yöntemlerinden kısmi rezonans DA hat (QRDCL) yapısında Şekil 2.6'da sunulduğu üzere iki adet aktif yardımcı anahtar ve bir transformatör kullanılmıştır [11]. AGF'de, DGM kontrolü ile uygun anahtarlama tekniği kullanılarak sert anahtarlanan evirici anahtarları yumuşak bir şekilde anahtarlanabilmektedir.



Şekil 2. 6 Kısmi rezonans DA hat (QRDCL) devre yapısı [11]

Darbe genişlik modülasyonunu kullanan yumuşak anahtarlama rezonans dönüştürücülerin genel problemi; yüksek endüktans akımına maruz kalmaları ve sınırlı güç aralıklarında yumuşak anahtarlama şartını sağlayabilmeleridir. Bu problemlerin üstesinden gelmek adına seri rezonans eviriciler için yeni bir hibrit modülasyon tekniği önerilmiştir. Kontrol yapısının karmaşık olmasının yanında deneysel çalışmalarla genel problemlerin üstesinden gelindiği doğrulanmıştır [12]. Üç fazlı evirici için daha az eleman kullanılarak yumuşak anahtarlama yapısı sağlanan [13] numaralı çalışma da ise geleneksel DGM metoduna benzer şekilde yumuşak anahtarlama tekniği ile yardımcı devre kontrol edilmekte ve tek yardımcı aktif anahtarın kullanıldığı bu topolojide anahtarın kontrolü belli bir algoritmaya göre işletilmektedir. Algoritma altyapısı lojik kapılar ile sağlanarak ihtiyaç duyulan uygun anahtarlama sinyalleri üretilmektedir.

Evirici yapılarına önerilen yumuşak anahtarlama topolojilerinde, yüksek gerilim veya akım dalgalanması, endüktans üzerinde yüksek akım oluşması buna bağlı olarak

kondansatörde büyük baskının meydana gelmesi, güç aralığının sınırlı olması ve yumuşak anahtarlama kontrol tekniğinin karmaşık yapıda olması gibi problemler ile karşı karşıya kalınmaktadır [14-15]. Bu tür problemlerin en aza indirildiği paralel rezonanslı DA hat (PRDCL) topolojisi eviriciler için önerilmiştir. Ancak bu eviricilerde yumuşak anahtarlama olayının sağlıklı ve güvenli bir şekilde tamamlanabilmesi en uygun yumuşak anahtarlama tekniğinin seçilmesi gerekmektedir [16]. PRDCL eviricilerinde anahtarlama tekniğinin sağlıklı uygulanabilmesi rezonans endüktans veya kapasitenin eşik değerlerinin ayarlanması gerekmektedir. Bu zorunluluk ise beraberinde kompleks bir kontrol yapısının ihtiyacını doğurmaktadır [17-19]. Bu nedenle daha az eleman ile oluşturulan yardımcı devrelerde eviricilerin kontrolü daha kolay ve basit olmaktadır [20]. Yük koşullarından bağımsız olarak DA bara kondansatörü üzerindeki gerilimin nominal sabit bir değerde tutulmasından dolayı anahtarlar üzerindeki baskının artması ve dolayısıyla anahtarlama kayıplarını da beraberinde artırması söz konusu olacaktır. Anahtarlama kayıplarının düşürülmesi ile ilgili yük tarafında çekilen akım ile DA bara gerilimi arasında bir gerilim regülasyonu ihtiyacını doğurmuştur. Nihayetinde kayıplar kısmen de olsa düşürülmüş ancak öncesinde çok kompleks bir teorik analizin yapılması mecburiyeti ortaya çıkmıştır [21-22].

Günümüzde yumuşak anahtarlama devreleri genellikle eviricilere uygulanmıştır. Evirici anahtarlarının bir periyot boyunca simetrik işletilmeleri, yumuşak anahtarlama devrelerinin eviriciye uygulanabilirliğini artırmış olup evirici performansları yükseltilmiştir. Bu tez çalışması kapsamında PAGF'ye [16] no.lu yumuşak anahtarlama yapısı uygulanmış ve yeni bir anahtarlama kontrol tekniği geliştirilerek PAGF'nin performansı yükseltilmeye çalışılarak literatüre yeni bir yaklaşım kazandırılmıştır. PAGF'de bulunan güç anahtarları, harmonik akımları bastırmak adına referans akımları üretecek anahtarlama kontrol sinyalleri ile kontrol edildiklerinden, PAGF yapısında farklı yük durumlarına göre farklı anahtarlama durumları oluşacağından yumuşak anahtarlama denetimi daha da zorlaşmaktadır. PAGF'ye önerilen yumuşak anahtarlama devresinin farklı yük koşulları gözetilerek anahtarlama yapması düşünülmüş ve güvenli çalışma aralıklarında eviricinin verimi daha basit bir yöntem ile yükseltilmiştir.

2.3 IGBT’lerde Anahtarlama Güç Kayıpları Hesaplama Yöntemleri

Belirli bir güç gereksinimi için artan anahtarlama frekansları ve güç yoğunluklarına karşılık daha küçük boyutlu yarıiletken ürünlerin imal edilmesinde ısınma problemleriyle karşı karşıya kalınmaktadır. Isınma problemi, yarıiletken ürünlerle beraber kullanılan soğutucular kullanılarak çözüme kavuşturulmuştur ancak beraberinde maliyet artışlarını da getirmiştir. Kullanılacak soğutucuların en ekonomik boyutta seçilmesi, ancak yapılacak olan analitik hesaplamalar vasıtası ile mümkündür [23]. Yarıiletken anahtarların güç kayıplarını ölçmek için literatürde bazı analitik yöntemler geliştirilmiştir. Üretici firmalar tarafından imal edilen yarıiletken güç bileşenlerinin katalog bilgileri kullanılarak bir takım enerji kayıp hesaplamaları yapılabilmektedir. Katalog bilgilerinde verilmiş olan akım-gerilim kayıp eğrileri ile bir yarıiletken anahtarın iç yapısında harcamış olduğu anahtarlama, iletim kayıpları herhangi bir frekans için detaylı hesaplanabilmekte ve kayıp analizi yapılabilmektedir [24-26]. Model tabanlı yöntemler daha doğru sonuçlar verebilmektedir ancak IGBT veya diyotların küçük sinyal modelleri hakkında ayrıntılı bilgilerinin olması gerekmektedir [27]. Katalog bilgilerine göre hazırlanan modeller ise çok daha doğru sonuçlar vermektedir ancak bu modeller de ilgili ürünlerin katalog bilgilerinde bulunan akım, gerilim ve frekans kayıp eğrilerine göre hazırlandığı için başka modeller için uygulanamamaktadır. [28].

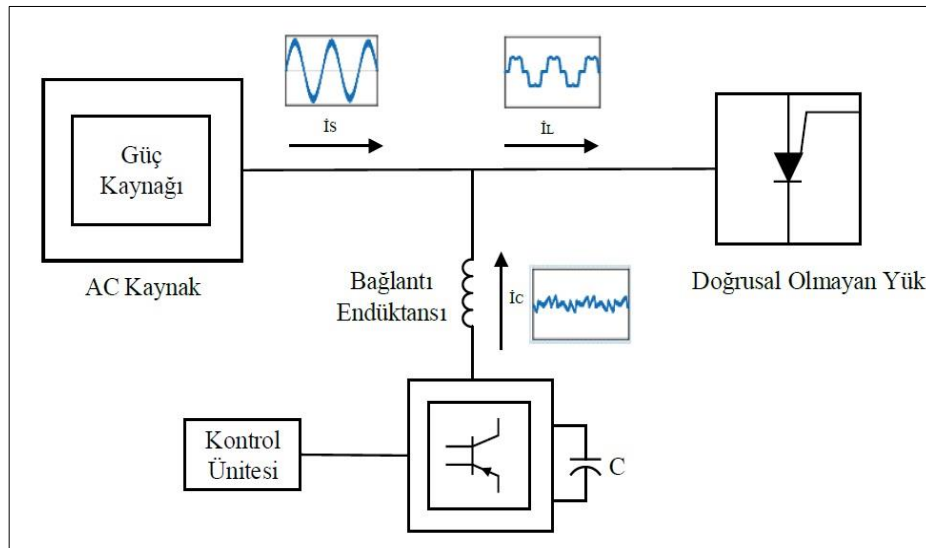
Periyodik sinyal yapısına sahip anahtarlama altında çalışan anahtarların kayıplarına ilişkin yapılan [29-30] çalışmaları, periyodik olmayan sinyaller için henüz uygun olmayıp daha da geliştirilmeye ihtiyaç duymaktadır. Bu tez çalışması ayrıca, periyodik olmayan sinyaller ile çalışan PAGF eviricisi güç anahtarlarının anahtarlama enerji kayıplarının hesaplamalarına ilişkin yeni bir kayıp hesaplama modeli de sunmaktadır.

3. MATERYAL VE METOT

3.1 Paralel Aktif Güç Filtresinin (PAGF) Çalışma Prensibi

PAGF evirici, DA-bara kondansatörü, eviriciyi şebekeye bağlayan bir bağlantı endüktansı (bobin) ve evirici anahtarları ile referans akımı üreten bir kontrol ünitesinden oluşur. Evirici, kompanzasyon akımını üretir. AA tarafında kullanılan bağlantı endüktansının görevi, evirici tarafından üretilen anahtarlama parazitlerini önler. Kontrol ünitesi ise, evirici için anahtarlama sinyalleri üretir.

Paralel bağlı AGF'ler şebeke ile yük arasına, Şekil 3.1' de görüldüğü üzere yüke paralel olarak bağlanırlar ve şebekeye, yükün şebekeden çekmiş olduğu harmonik akımın genlik olarak eşit, faz olarak 180° ötelenmiş değerini verirler. Dolayısıyla yük tarafında hangi tipte yük olursa olsun yükün şebekeden çekmiş olduğu harmonik akımı aktif bir şekilde yok edebilirler. Bunun dışında uygun kontrol yöntemiyle, yükün tükettiği reaktif gücü de elimine edebilirler. Böylece yük, şebeke tarafından bakıldığında bir dirençmiş gibi görülür. Paralel bağlı AGF'ler bu çalışma prensipleri sayesinde; akım harmoniklerinin giderilmesinde, reaktif güç kompanzasyonunda, yük dengelemesinde ve nötr akımı kompanzasyonunda kullanılırlar [31].



Şekil 3. 1 PAGF bağlantı şeması [31]

3.2 Harmonik ve Harmonik Üreten Kaynaklar

Harmonik dalga, sinüzoidal temel dalganın dışında olan tüm bileşenlere denir. Güç sistemlerinde üç, beş, yedi, dokuz, onbir... gibi tek harmonik bileşenler sinüzoidal simetrisine sahipken, iki, dört, altı, sekiz vs. gibi çift sıralı harmonikler sinüzoidal simetrisine sahip değildir. Tek ve çift sıralı harmonik bileşenler fourier serisinin birer bileşenidir. Sinyalin DA seviyesini sıralı harmonik bileşen belirlerken, sinyalin temel (50 Hz) harmonik bileşenini ise bir sıralı bileşen belirler [32]. Hem dağıtım güç sistemlerinde hem de kullanıcı tarafında harmoniklere sebebiyet verip güç kalitesinde problemlere neden olan doğrusal olmayan yüklerin başlıcaları aşağıdaki gibidir:

- Bilgisayar ve televizyonlar,
- Yarıiletken malzeme ihtiva eden tüm elemanlar (Diyot, IGBT, MOSFET, Tristör vb.)
- Kesintisiz güç kaynakları
- Akü şarj devreleri
- Fotovoltaik sistemler
- Ark fırınları ve kaynak makineleri
- Transformatörler ve motorlar

Şebekelerde görülen harmonikler, yukarıda sıralanan yükler dışında ticari ve kamusal alanda; banka, çalışma ofisleri, hastane veya kamu kurumlarında kullanılan floresan aydınlatma, kontrollü motorlar, asansörler ve elektronik cihazların verdiği şebekeye verdiği zararların toplamından oluşmaktadır [33]. Güç sistemlerinde, güç kalitesinin yükseltilmesi ve enerji verimliliğinin artırılması için değişik ülkelerde farklı standartlar oluşturulmuştur. Tablo 3.1 ve 3.2’de farklı akım/gerilim değerlerine göre IEEE 519-1992 harmonik sınır standartları verilmiştir [34].

Tablo 3. 1 Harmonik akım sınır değerleri [34].

ISC/IL	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 \leq h$	THBİ%
<20	4,0	2,0	1,5	0,6	0,3	5,0
20-50	7,0	3,5	2,5	1,0	0,5	8,0
50-100	10,0	4,5	4,0	1,5	0,7	12,0
100-1000	12,0	5,5	5,0	2,0	1,0	15,0
>1000	15,0	7,0	6,0	2,5	1,4	20,0

Tablo 3. 2 Harmonik gerilim sınır değerleri [34].

Bara Gerilimi (V)	Harmonik Bozunum (%)	Toplam Harmonik Bozunum (%)
$V \leq 69$ kV	3,0	5,0
$69 \text{ kV} \leq V \leq 138$ kV	1,5	2,5
$138 \text{ kV} \leq V$	1,0	1,5

3.3 Referans Akım Çıkartım Yöntemleri

Harmonik filtreleme, reaktif güç kompanzasyonu ve yük dengeleme gibi en kritik işlevlerin yerine getirilmesi için bir takım referans akım yöntemleri geliştirilmiştir. Referans akımların çıkarılmasında kullanılan birçok değişik yöntem olmasına rağmen bu yöntemler genel olarak zaman ve frekans alanlı yöntemlerin başlıkları altında değerlendirilirler. Geçici hal tepkilerine hızlı cevap, belirlenecek harmonik değerlerin ve işlem yükünün az olduğu durumlarda zaman alanlı yöntemler öne çıkarken, spektral dağılıma sahip sinyallerin gerçek zamanlı takibinin yapılması durumlarında ise frekans alanlı yöntemler tercih edilirler. Tablo 3.3'te en sık kullanılan referans akım çıkartım yöntemleri gösterilmektedir. Bu tezde hem analiz hem de benzetim çalışmaları bakımından zaman alanlı yöntemler üzerinde yoğunlaşmıştır.

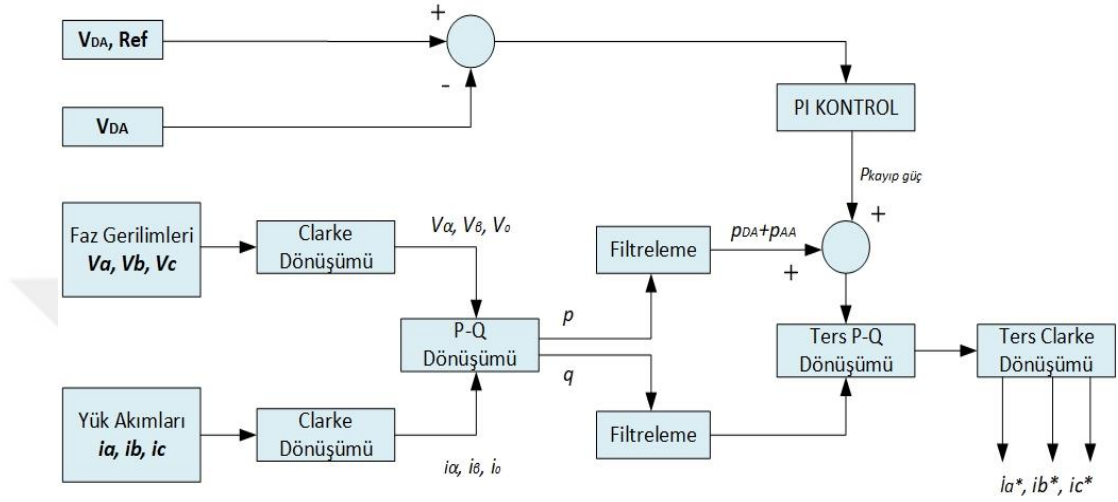
Tablo 3. 3 Referans akım çıkartım yöntemleri [35].

Zaman Alanlı Yöntemler	Frekans Alanlı Yöntemler
Anlık Reaktif Güç Teorisi (ARGT)	Hızlı Fourier Dönüşümü (HFD)
Senkron Referans Yapı Teorisi (SRYT)	Ayrık Fourier Dönüşümü (AFD)
Güç Dengeleme Yöntemi (GDY)	Bulanık Mantık Denetleyici (BMD)
Kayan Mod Yöntemi (KMY)	Parçacık Sürü Optimizasyonu (PSO)
STF, MAF, HSF filtre yöntemleri	Dalgacık Dönüşümü (DD)
Faz Açısı Yöntemi (FAY)	H_∞ Tabanlı Model Eşleştirme Yöntemi (HTMEY)
Birim Vektör Şablon Teorisi (BVŞT)	Kalman Filtreler (KF)

3.3.1 Zaman alanlı yöntemler

Anlık reaktif güç teorisi (ARGT), p-q teorisi olarak da bilinmekte olup ilk kez AGF'lere uygulanmak üzere ileri sürülmüştür. Üç fazlı-üç telli sistemler için başta geliştirilen bu yöntem daha sonraları üç fazlı-dört telli sistemlere de uygulanmıştır. Üç fazlı akım/gerilim sinyalleri matematiksel Clarke dönüşümü ile herhangi bir zaman gecikmesi olmadan iki fazlı sisteme dönüştürülerek çalışmaktadır. Harmonik aktif ve reaktif güç bileşenleri, anlık aktif ve reaktif güç bileşenlerinin Alçak Geçiren Filtre

(AGF) veya Yüksek Geçiren Filtreler (YGF) vasıtası ile filtrelenmesi sonucu elde edilmektedir. Ters Clarke dönüşümünün harmonik aktif ve reaktif güç bileşenlerine uygulanmasıyla referans akım veya gerilim bileşenleri elde edilmektedir [36]. Şekil 3.2’de ARGV yapısına ait kontrol şeması sunulmuştur.



Şekil 3. 2 ARGV kontrol bağlantı şeması

Üç fazlı gerilim ve akımlar, Clarke dönüşüm matrisi ile iki bileşenli α - β sabit çerçeve eksenli yapıya dönüştürülür. Denklem (3.1) ile gösterilen dönüşüm matrisinde “ λ ” ile gösterilen simge gerilim veya akım olabilir.

$$\begin{bmatrix} \lambda_\alpha \\ \lambda_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} \lambda_a \\ \lambda_b \\ \lambda_c \end{bmatrix} \quad (3.1)$$

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} V_\alpha & V_\beta \\ -V_\beta & V_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (3.2)$$

Burada “ p ” gücün aktif bileşeni, “ q ” gücün reaktif bileşeni, “ i_α ” akımın α eksenindeki bileşeni, “ i_β ” akımın β eksenindeki bileşenidir. Denklem (3.2)’deki bileşenler kullanılarak anlık aktif ve reaktif güçler bulunabilir. Hesaplanan güç ifadeleri, harmonikli sinyaller içerdiğinden hem DA hem de AA bileşenlerine sahiptir. Güç ifadeleri (3.5) ve (3.6) denklemlerine ayrıştırılabilir.

$$\tilde{p} = P_{AA} \quad (3.3)$$

$$\bar{p} = P_{DA} \quad (3.4)$$

$$p = V_\alpha * i_\alpha + V_\beta * i_\beta = \tilde{p} + \bar{p} \quad (3.5)$$

$$q = V_\alpha * i_\beta - V_\beta * i_\alpha = \tilde{q} + \bar{q} \quad (3.6)$$

Aktif güç denkleminde " $\tilde{p}$ " gücün dalgalı/harmonikli bileşenini " $\bar{p}$ " ise gücün sabit bileşenini göstermektedir. Reaktif güç denkleminde " $\tilde{q}$ " gücün dalgalı bileşeni iken " $\bar{q}$ " ise reaktif gücün sabit bileşenini oluşturmaktadır. Aktif gücün yüksek değerli bir filtreden geçirilmesi ile harmonikli dalgaların değerleri elde edilmiş olur ki, referans akımlar bu değerlerin zıt değerliklerini şebekeye basmak için üretilirler. Denklem (3.7) ile verilen bu değer $\alpha - \beta$ düzleminde olduğundan dönüşüm matrisleri ile üç fazlı sistemlere dönüştürülmesi gerekmektedir. Reaktif güç kompensasyonu için $\tilde{q}$ bileşeni de hesaba katılmıştır.

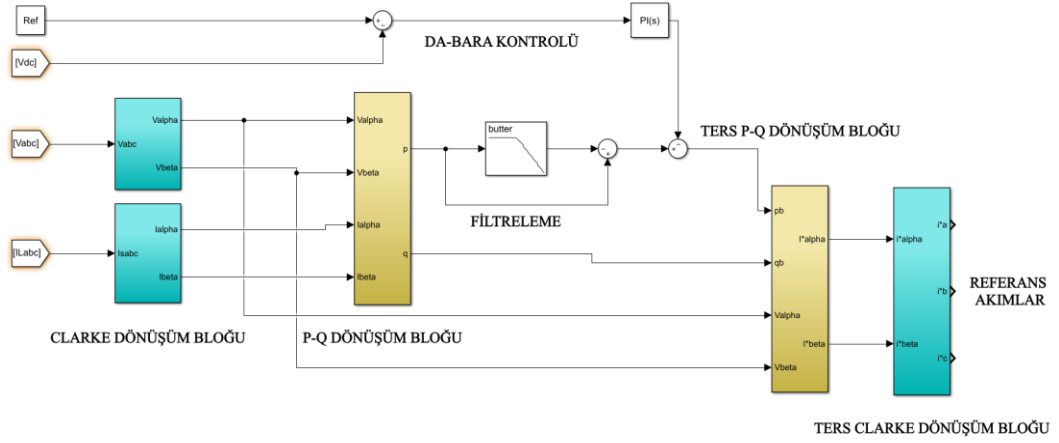
$$\begin{bmatrix} i_{\alpha-ref} \\ i_{\beta-ref} \end{bmatrix} = \frac{1}{V_\alpha^2 + V_\beta^2} * \begin{bmatrix} V_\alpha & -V_\beta \\ V_\beta & V_\alpha \end{bmatrix} \begin{bmatrix} \tilde{p} + \bar{p} \\ \tilde{q} \end{bmatrix} \quad (3.7)$$

Burada " V_α " gerilimin α eksenindeki bileşeni, " V_β " gerilimin β eksenindeki bileşenidir. AGF'de DA-bara kondansatöründen kaynaklanan kayıplar ve anahtarlama kayıpları $p_{DA=\bar{p}}$ gücünden karşılanmaktadır. Bu nedenle DA bara herhangi bir kaynak gerektirmeksizin bu kayıpları şebekeden karşılayabilmektedir.

$$\begin{bmatrix} i_{a-ref} \\ i_{b-ref} \\ i_{c-ref} \end{bmatrix} = \sqrt{\frac{2}{3}} * \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} i_{\alpha-ref} \\ i_{\beta-ref} \end{bmatrix} \quad (3.8)$$

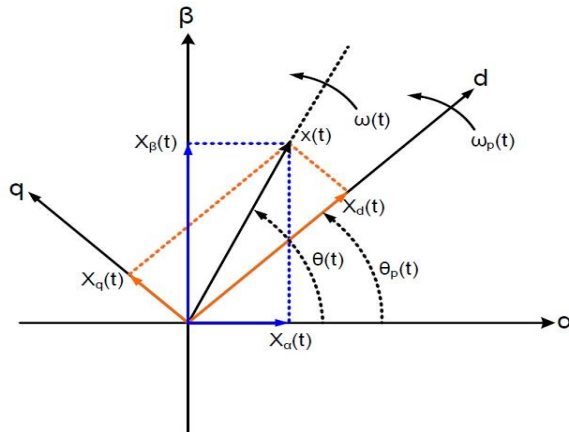
Ters Clarke matris dönüşümü ile $\alpha - \beta$ düzleminde elde edilen akım değerleri denklem (3.8) ile üç faz biçimine dönüştürülür. Elde edilen referans akımlar " i_{a-ref} " ile filtre akımları arasında fark alınarak akım hatası elde edilir. Herhangi bir modülasyon yöntemi ile de bu hata anahtarlara kapılara sinyaller gönderilir ve böylece harmonik akımları bastırarak olan akımlar elde edilmiş olur.

Harmoniklerin bastırılması, p gücünün AA bileşeninin yüksek geçiren filtre ile süzülmesi ve referans akımların harmonik akımlar ile eşit genlikte ve zıt fazda bir yapıda olmasıyla gerçekleşir. $\alpha - \beta$ Ekseni düzleminde elde edilen p ve q değerleri AGF'nin tasarım amacına uygun olarak bant geçiren, alçak geçiren ve yüksek geçiren filtrelerle uygulanarak $\bar{p}, \bar{q}, \tilde{q}$, ve $\tilde{p}$ değerleri bulunur. Sadece reaktif güç kompanzasyonu yapılmak isteniyorsa $\bar{q}$ 'nın hesaplanması yeterli olmaktadır. Sonraki bölümlerde ARGF yöntemi ile benzetimi yapılacak olan PAGF'nin Simulink modeli Şekil 3.3'te gösterilmiştir.



Şekil 3. 3 ARGT kontrol bağlantı şeması Simulink benzetim modeli

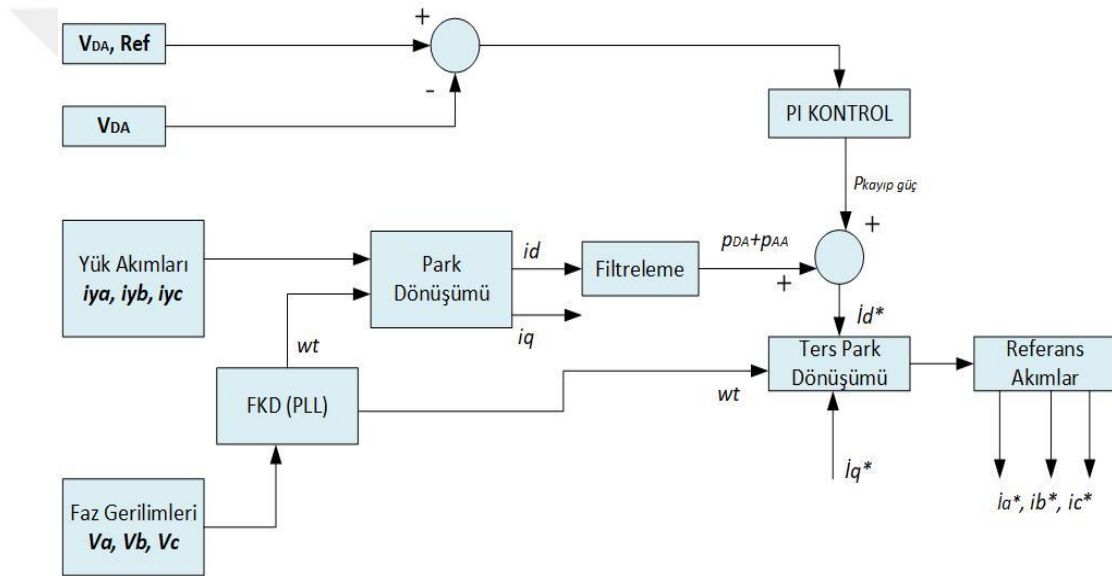
Senkron Referans Yapı Teorisi (SRYT), Faz Kilit Döngüsü (FKD) yapısının kullanıldığı bu yöntemde, ölçülen üç fazlı yük akımları sabit hızla dönen d-q referans yapı düzlemine dönüştürülürler. Şekil 3.4'te gösterildiği gibi sabit hızla dönen referans yapı, üç fazlı gerilimler ile d-q düzleminde senkronize bir şekilde hareket etmektedir. Bu yöntem d-q kontrol yöntemi olarak da bilinmekte olup FKD yöntemi kullanılarak referans yapı oluşturulur. Akımların filtreden geçirilmesi ile d-q ekseninde AA ve DA bileşenleri ortaya çıkmaktadır. Akım bileşenlerinden DA olanı ana akıma karşılık gelirken, AA bileşeni ise harmoniklere karşılık gelmektedir. Filtre çıkışından elde edilen değerler üç fazlı büyüklüklere dönüştürülerek referans çıktıları elde edilir.



Şekil 3. 4 SRYT'de kullanılan α - β , d-q eksenleri

Kaynak geriliminden bağımsız çalışan bu yöntemde, referans akımlar bulunurken gerilim dengesizliğinden ve harmoniklerden etkilenmemektedir. SRYT metodun temel avantajı, yöntem uygulanırken kaynak gerilimlerine ihtiyaç duyulmamakta ancak faz açılarının bilinmesi gerekmektedir [37]. Eşitlik (3.9) ile ölçülen üç faz yük akımları Clarke dönüşümü ile iki fazlı $\alpha\beta$ bileşenlerine dönüştürülür. Şekil 3.5'te SRYT yapısına ait kontrol şeması sunulmuştur.

$$\begin{bmatrix} i_\alpha \\ i_\beta \\ i_0 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & \frac{1}{\sqrt{2}} \\ 0 & \frac{\sqrt{3}}{2} & \frac{-\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.9)$$



Şekil 3. 5 SRYT kontrol bağlantı şeması

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (3.10)$$

Park dönüşüm matrisi ile " $\alpha - \beta$ " bileşenleri, şebeke hızına kilitlenmiş ve " ω " hızı ile dönen d-q eksen düzlemine çevrilirler. Burada " θ " referans vektörün α eksenindeki açısıdır. Harmonik kompanzasyon uygulanacak ise i_d ve i_q 'nin AA bileşenleri kullanılmaktadır. Sadece reaktif kompanzasyon yapılacak ise i_q 'nin DA bileşeni hem reaktif kompanzasyon hem de harmonik kompanzasyon yapılacaksa eğer i_d ve i_q 'nin AA bileşeni ve i_q 'nin DA bileşeni işlemlere sokularak referans akımlar elde edilmektedir. Ters park dönüşümü ile harmonik bileşenlerin AA kısımları

Hızlı Fourier Dönüşümü (HFD) yöntemiyle, harmonik gerilim veya akımın frekans alanında yapılan denetim yöntemlerinde spektrum analizi yapılarak AGF için gerekli referans işaretler elde edilir. Ancak bir işaretin HFD'nün yapılabilmesi için o işaretin tekrarlı bir yapıya sahip olması gerekmektedir. Ölçülen yük akımının talep akımından akımın temel bileşeni çıkarılarak harmonikli akımlar elde edilir. Bu harmonikli akımların tersi alınarak AGF için gerekli olan referans sinyaller elde edilmiş olur. Bu yöntemin içerdiği karmaşık hesaplamalardan dolayı tepki süresi uzundur. Frekans bölgesinde yapılan bu yöntemin temel dezavantajı, harmonik derecelerinin artmasıyla beraber cevap sürelerinin de artmasıdır [39]. Ölçülen yük akımının ana harmonik bileşeni denklem (3.13) ile hesaplanmaktadır.

$$\lambda(t) = \sum_{i=1}^N A_i \cos(i\omega t) + B_i \sin(i\omega t) \quad (3.13)$$

Burada " λ " temel sinyal, "i" harmonik sıra, " A_i " ve " B_i " harmonik sinyal katsayısıdır. Harmonikli akımın temel bileşeni ise;

$$I_y = I_1 \sin(\omega t + \phi_1) \quad (3.14)$$

Denklem (3.15) harmonikli akımların, yük akımlarından temel bileşenin çıkarılmasıyla elde edileceğini göstermektedir.

$$I_{y(abc)} - I_{1, \text{harmonik}(abc)} = I_{2,3,4,5,6,7 \dots \text{harmonik}(abc)} \quad (3.15)$$

Her faz yük akımlarının alınmasıyla, temel harmoniğin faz açısı ve genliklerinin bulunarak sisteme eşit ve zıt büyüklükte basıldığı zaman harmonik kompanzasyon sağlanmış olacaktır. Aşağıdaki formüller ile temel bileşenin genliği ve faz açısı bulunabilmektedir.

$$f(t) = A_0 + \sum_{n=1}^{\infty} (A_n \sin nt + B_n \cos nt) \quad (3.16)$$

$$f(t) = A_0 + \sum_{n=1}^{\infty} C_n \sin(nt + \theta_n) \quad (3.17)$$

$$A_1 = \frac{2}{m} \sum_{k=1}^m y_k \sin(\theta_k) \quad (3.18)$$

$$B_1 = \frac{2}{m} \sum_{k=1}^m y_k \cos(\theta_k) \quad (3.19)$$

$$C_1 = \sqrt{A_1^2 + B_1^2} \quad (3.20)$$

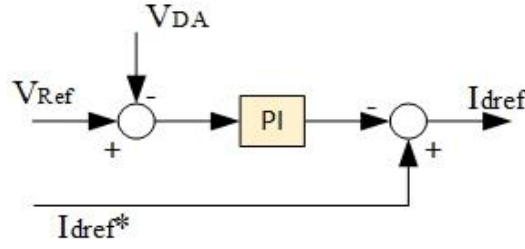
$$\theta_1 = \tan^{-1} \frac{B_1}{A_1} \quad (3.21)$$

3.4 Kontrol Yöntemleri

PAGF'lerin harmonik bastırım işlevlerinin yapılmasının ikinci aşaması, üretilen referans akımların takibinin yapılması ve güç birimine iletilecek olan anahtarlama elemanlarının kapı sinyallerinin oluşturulmasıdır. Kompanzasyon akımlarının üretilmesi sürecinde kontrol biriminin denetiminde olan bu işlemlerin yanı sıra aynı zamanda bu akımların kararlı bir biçimde üretilmesi ve gerekli olan DA-bara geriliminin belirli bir seviyede tutulmasını gerekli kılmaktadır.

3.4.1 DA bara kontrolü

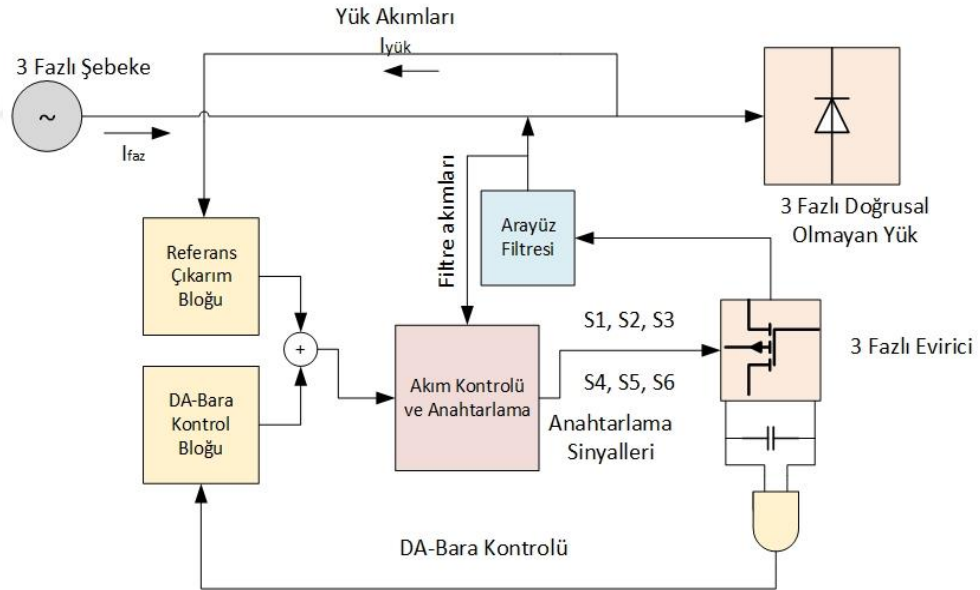
PAGF için üretilecek olan kompanzasyon akımlarının kararlı bir seviyede üretilmesi adına DA-bara seviyelerinin önceden belirlenmiş bir değerde sabit tutulması gerekmektedir. Ölçülen gerilim referans gerilimiyle karşılaştırılıp, çıkan hata sinyali oransal (P) veya oransal-integral (PI) bir regülatöre sokulur. PAGF DA-bara kontrolünün sağlandığı kontrol bağlantı şeması Şekil 3.7'de gösterilmiştir. Ara yüz filtre bobinleri, anahtarlama elemanları ve DA-bara kondansatörleri PAGF'nin güç katı bileşenlerini oluşturmaktadır. Güç katı bileşenlerinin anahtarlama ve bakır kayıpları gibi kayıpları olduğundan DA-bara kondansatör seviyesinin kararlı ve sabit olması için bu kayıpları bağlı olduğu şebekeden çekmek durumundadır. Bu nedenle, seçilen akım referans yönüne göre kaynak gerilimlerine zıt fazlı bir aktif bileşenin oluşturulan referans sinyallerine eklenerek işleme sokulması gerekmektedir. Kontrol şemasında V_{DA} anlık ölçülen bara gerilimi, V_{Ref} sabit tutulmak istenen gerilim değeri, I_{dref} d-düzlemi aktif bileşeni ve d-düzlemindeki toplam referans sinyali ise I_{dref*} olarak verilmiştir. SRYT ile gerçekleştirilen kontrol döngüsünde DA bara kontrol döngüsünün PI çıkışı referans sinyalin d-düzlemi aktif bileşeni I_{dref*} 'ten çıkarılır ve d-düzlemindeki toplam referans sinyal oluşturularak modülasyon için kontrol bloklarına iletilir. Bu evreden sonra sistem gerilimiyle eş fazlı bir akım referansı oluşturmak adına ana bileşen fazı için ilgili kontrol sinyalleri oluşturulur.



Şekil 3. 7 DA bara kontrol şeması

3.4.2 Akım kontrolü

Reaktif güç, harmonik ve dengesizlik referanslarının PAGF tarafından üretildikten sonra güç katı birimlerinde bu referansların doğru bir şekilde oluşturulduğunun kontrolünün yapılması gerekmektedir. Gerilim kaynaklı PAGF’lerde harmonik bastırım akımları dolaylı olarak DA-bara gerilim anahtarlamaıyla oluşturulduğu için kapalı bir kontrol döngüsüne ihtiyaç duyulmaktadır. Şekil 3.8’de PAGF’nin temel denetim bloklarını gösteren bağlantı şeması gösterilmiştir.



Şekil 3. 8 PAGF kontrol şeması

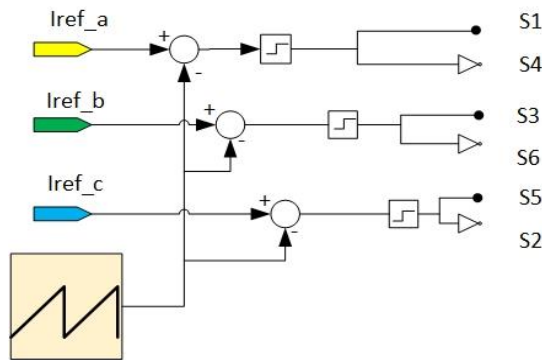
Bağlantı şemasından da anlaşılacağı üzere gerilim kaynaklı PAGF’lerde kapalı döngü bir denetim sistemi kullanılmaktadır. PAGF’lerde sistem başarımının temel ölçüleri sistem performansı ve güvenilirliğidir. Akım denetleyicisinin, PAGF tarafından oluşturulacak akım sinyallerinin çok yüksek frekans bileşenleri olduğundan dolayı bant genişliğinin yeterince bu aralığı kapsaması gerekmektedir. Şebeke frekansında

kullanılacak olan ara yüz filtre değerleri, anahtarlama -örnekleme frekansları ve modülasyon yöntemleri sistemin performansını etkileyen başlıca parametrelerdir.

Akım kontrolünde doğrusal ve histerezis akım kontrolleri öne çıkan yöntemler olup literatürde buna benzer ve bu yöntemlerden türetilmiş veya geliştirilmiş birçok metot mevcuttur. Referans akımla üretilen filtre akımlarının belirli bir genişlikteki bant çevresinde karşılaştırılarak anahtarlama kapı sinyallerinin oluşturulması yöntemi histerezis metodunun temelini oluşturmaktadır. Anahtarlama frekansının sabit olmayışı bir dezavantaj olarak görülse de yüksek frekanslı harmonik bileşenlerin takibi rahatlıkla yapılabilir. Ara yüz filtrelerinin tasarımı frekansın değerine göre yapıldığından, yüksek frekans anahtarlama sinyallerinin süzülmesi için tasarlanacak olan filtrede şebeke rezonansı riski ile karşı karşıya kalılabilmektedir [40-41].

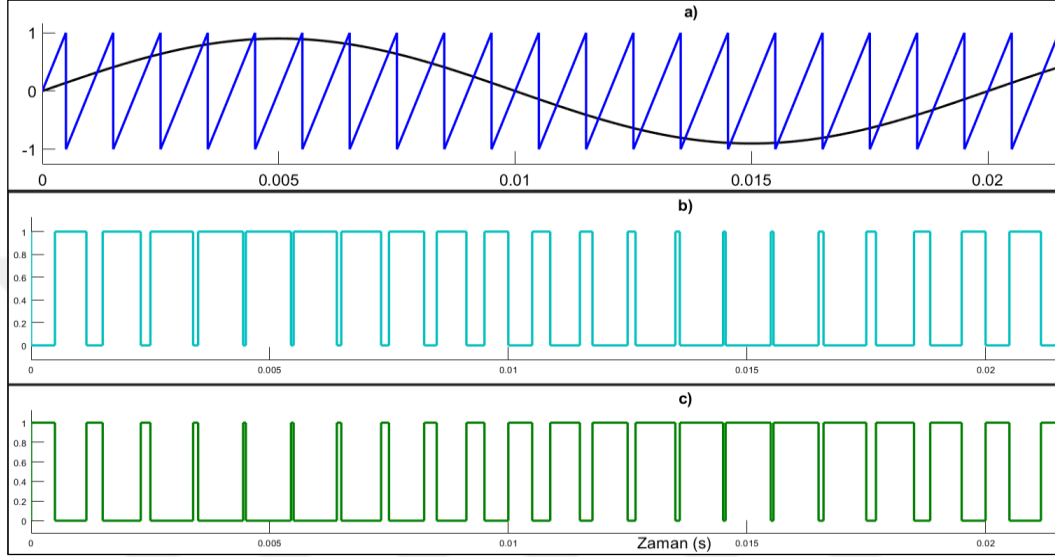
3.5 Modülasyon Yöntemleri

PAGF’lerde modülasyon, sabit DA-bara geriliminin üretilmiş referans sinyale göre AA gerilimi üretmesi esasına dayanmaktadır. Anahtarlama elemanlarının kesikli çalışma durumlarından dolayı, üretilecek olan kapı sinyallerinin belirli bir modülasyon yöntemine göre modüle edilmeleri gerekmektedir. Sistem ihtiyacına ve uygulama tipine göre birçok modülasyon yöntemi mevcut olup en çok kullanılan yöntem Darbe Genişlik Modülasyonudur (DGM). DGM’de temel olarak referans sinyal ile belirli bir frekanstaki taşıyıcı sinyalin karşılaştırılması yapılarak anahtarlama kapı sinyalleri oluşturulmaktadır. DGM yöntemlerinden en çok kullanılan Sinüzoidal Darbe Genişlik Modülasyonudur (SDGM). SDGM’ye ait uygulama şeması Şekil 3.9’da verilmiştir.



Şekil 3. 9 Sinüzoidal DGM uygulama şeması

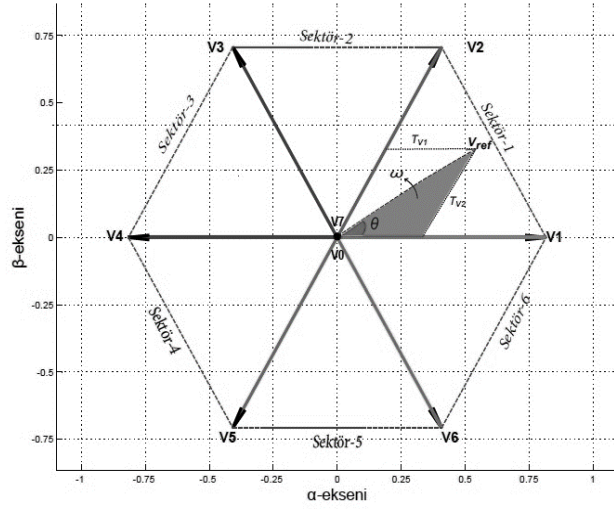
Referans sinyaller ile taşıyıcı sinyallerin birbirlerine göre farkı alınarak karşılaştırma bloğuna gönderilir. Karşılaştırma sonucu pozitif veya negatif olma durumuna göre S1 veya S4 anahtarlarına kapı sinyalleri üretilir. Uygulama örneği Şekil 3.10'da verilmiştir.



Şekil 3. 10 Sinüzoidal DGM uygulama örneği, (a) Referans ve Taşıyıcı Sinyal, (b) S1 Anahtar Kapı Sinyali, (c) S4 Anahtar Kapı Sinyali

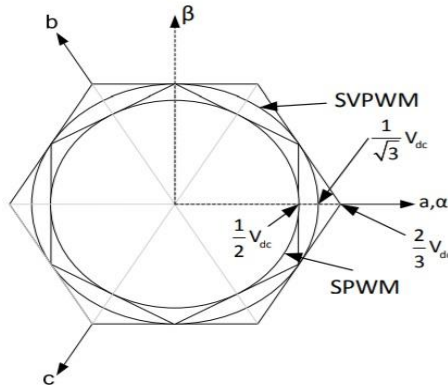
Sayısal ve analog uygulama kolaylığı açısından uzun yıllardır kullanılıyor olmasına karşın DA-bara faydalanma seviyesi, harmonik bastırım performansı ve anahtarlama kayıpları açısından SDGM yöntemi yerini alternatifi olacak yöntemlere bırakmıştır [42]. Yüksek performanslı sayısal işlemcilerin günümüzde geliştirilip çoğalmasıyla artık vektör tabanlı modülasyon metotları artmaya başlamıştır. Bu metotlardan en çok bilinen ve kullanılanı Uzay Vektör Darbe Genişlik Modülasyonudur (UVDGM). UVDGM metodu temelde eviricideki anahtarların konumlarına göre vektör konumlarını kullanan bir anahtarlama algoritmasıdır. Referans sinyallerinin daha düşük harmonik bozunumla üretilmesi, DA-bara faydalanma oranının daha fazla oluşu ve farklı sistem ihtiyaçlarına kolay uygulanabilir oluşu en genel avantajlarıdır [43]. UVDGM yönteminde ilk olarak belirlenmesi gereken konu, anahtarlama vektörlerinden referans gerilim vektörünün oluşturulmasıdır. Sekiz adet vektörden $\vec{V}_1$ 'den $\vec{V}_6$ 'ya kadar olanlar aktif vektörler olup $\alpha \neq 0$ bileşenlerini oluştururken, $\vec{V}_0$ ile $\vec{V}_7$ vektörleri ise sıfır vektörleri olduğundan yalnızca 0 bileşenlerini içermektedirler.

Referans sinyalin $\alpha\beta$ bileşenleri dikkate alınarak uygulanacak aktif vektörler elde edilir. Şekil 3.11’de görüldüğü gibi $\alpha\beta$ ekseninde aktif vektörler tarafından oluşturulan bir referans vektör görülmektedir. Bu şekilde referans sinyalin ω açısal hıza bağlı gösterimi V_{ref} olarak verilmiştir. $\alpha\beta$ düzleminde aralarında 60° ’lik faz farkı bulunan aktif vektörler tarafından bölmelere ayrılmış alanlara Sektör adı verilir ve V_{ref} referans vektörü bu sektörlerden birinde bulunmak zorundadır.



Şekil 3. 11 Üç fazlı sistemler için oluşturulan UVDGM gerilim vektörleri [43]

UVDGM ile SDGM metotları karşılaştırıldığı zaman DA-bara faydalanma oranının UVDGM metodunda %15 oranında daha fazla olduğu Şekil 3.12’de görülmektedir.



Şekil 3. 12 UVDGM (SVPWM) ve SDGM (SPWM) metotlarında maksimum çıkış gerilim değerleri [43]

Evirici üç fazlı gerilimlerin $abc \rightarrow \alpha\beta 0$ dönüşümleri denklem (3.22) ile verilmiştir. UVDGM yönteminde büyüklükler ikili eksen takımında kontrol edilmektedir. Üç fazlı büyüklükler Clarke matrisi yardımı ile ikili eksen takımına indirgenir ve bu büyüklükler kullanılarak eviricinin kontrolü gerçekleştirilir.

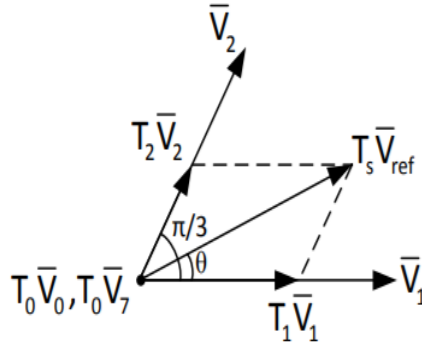
$$\begin{bmatrix} V_\alpha \\ V_\beta \\ V_0 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & \frac{-1}{2} & \frac{-1}{\sqrt{2}} \\ 0 & \frac{\sqrt{3}}{2} & \frac{-\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (3.22)$$

UVDGM yönteminde referans gerilim vektörünün üretilmesi üç adımda gerçekleşmektedir. İlk olarak $\alpha\beta 0$ bileşenleri kullanılarak (3.23 ve 3.24) denklemleri ile referans vektörün açısı tespit edilir.

$$\overline{V}_{\text{ref}} = \sqrt{V_\alpha^2 + V_\beta^2} \quad (3.23)$$

$$\theta = \tan^{-1}\left(\frac{V_\beta}{V_\alpha}\right) \quad (3.24)$$

Vektörün içinde bulunduğu sektör ve θ açısı sürekli zamana bağlı değişmektedir. İkinci olarak, referans gerilim vektörünün sektör tespitinin yapılması gerekmektedir. Referans vektörün her sektör için aktif ve sıfır vektörleri tespit edilerek süreleri hesaplanmaktadır. Şekil 3.13'te referans vektörünün $0 < \theta < 60^\circ$ sınırlarında iken, üretilmesi gereken referans vektörünün bileşenleri ve süreleri verilmiştir.



Şekil 3. 13 Birinci sektördeki referans vektör ve süreleri

$$T_1 = \frac{V_{\text{ref}} T_s}{\sin 120} \cdot \frac{\sin(60-\theta)}{V_1} \quad (3.25)$$

$$T_2 = \frac{V_{\text{ref}} T_s}{\sin 120} \cdot \frac{\sin(\theta)}{V_2} \quad (3.26)$$

$$V_1 = V_2 = \frac{2}{3} V_{\text{DA}} \quad (3.27)$$

Burada “ V_1 ”, “ V_2 ” uzay vektörleri ve “ V_0 ”, “ V_7 ” sıfır vektörleridir. Denklem (3.27)’deki eşitliğin olduğu bilindiğine göre aktif vektörün süre denklemlerinde $\sin$ ve $\cos$ ifadelerinin yerine,

$$\sin \theta = \frac{V_\beta}{V_{ref}} \quad (3.28)$$

$$\cos \theta = \frac{V_\alpha}{V_{ref}} \quad (3.29)$$

$$\sin(60 - \theta) = \sin 60 \cdot \cos \theta - \cos 60 \cdot \sin \theta \quad (3.30)$$

ifadeleri yazıldığı zaman (3.31 ve 3.32) eşitlikleri elde edilir.

$$T_1 = \frac{3}{2} \frac{V_\alpha T_s}{V_{DA}} - \frac{T_2}{2} \quad (3.31)$$

$$T_2 = \frac{3}{2} \frac{V_\beta T_s}{(\sqrt{3}/2)V_{DA}} \quad (3.32)$$

Tüm sektörler için bu ifadeler genel yazılırsa,

$$T_1 = \frac{\sqrt{3}V_{ref}T_s}{V_{DA}} \left(\sin \frac{n}{3} \pi \cos \theta - \cos \frac{n}{3} \pi \sin \theta \right) \quad (3.33)$$

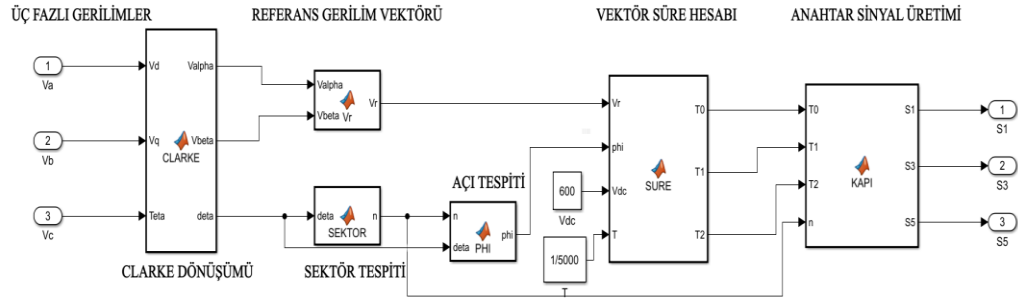
$$T_2 = \frac{\sqrt{3}V_{ref}T_s}{V_{DA}} \left(-\sin \frac{n-1}{3} \pi \cos \theta + \cos \frac{n-1}{3} \pi \sin \theta \right) \quad (3.34)$$

eşitlikleri elde edilmektedir. Bu eşitliklerde “ n ” sektör numarasını, “ T_s ” anahtarlama periyodunu, V_{DA} DA-bara gerilim değerini temsil etmektedir. Referans vektör iki aktif ve sıfır vektörlerinden oluştuğu için bu vektörlerin sürelerinin toplamı anahtarlama periyodunu oluşturmaktadır. Son olarak sıfır vektörlerin süreleri, anahtarlama periyodundan aktif vektörlerin toplam süresinin çıkarılmasıyla elde edilir [44].

$$T_0 = T_s - (T_1 + T_2) \quad (3.35)$$

Bu tez çalışmasında hem benzetim hem de deneysel çalışmada kullanılacak olan UVDGM modülasyon bloğunun Matlab/Simulink modeli Şekil 3.14’te sunulmuştur.

Uzay vektör modülasyon ile ilgili yazılım altyapısı Ek-1 olarak sunulmuştur.

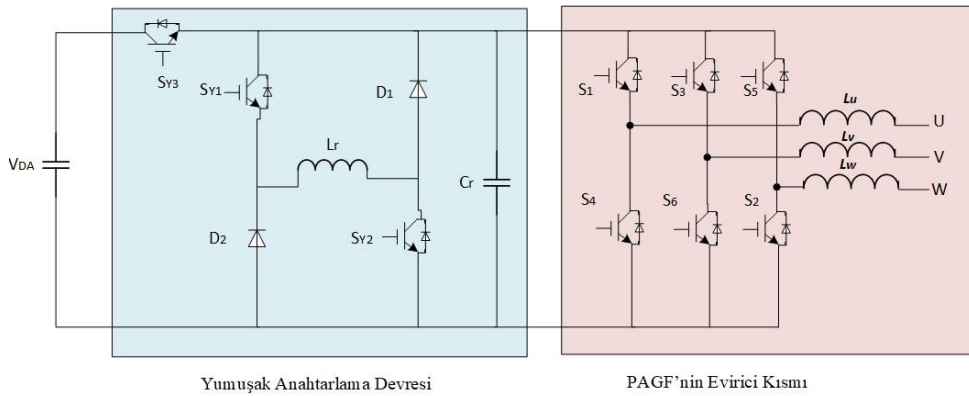


Şekil 3. 14 UVDGM'na ait Simulink uygulama modeli

3.6 PAGF İçin Önerilen Yumuşak Anahtarlama Devresi

3.6.1 Önerilen bastırma devresi

Bu bölümde, PAGF'nin çalışma moduna uygun olan yumuşak anahtarlama devresinin çalışma prensipleri anlatılacaktır. Literatüre paralel rezonans da-link (PRDCL) olarak geçmiş olan yumuşak anahtarlama devresini PAGF'nin evirici kısmına paralel bağlayarak anahtarlama kayıplarının düşürülmesi ile ilgili yeni bir yaklaşım elde edilmiştir. Ayrıca mevcut PRDCL devresine yeni bir anahtarlama kontrol tekniği önerilerek anahtarlama kayıplarının etkin bir biçimde düşürülmesi sağlanmıştır. DA-bara geriliminin güvenli aralıklarda sıfıra düşürüldüğü ve sıfırda kalma süresinin ayarlanabildiği PAGF'nin yumuşak anahtarlama devresi Şekil 3.15'te verilmiştir.



Şekil 3. 15 Yumuşak anahtarlama devresi ve PAGF evirici güç katı

Bu devre, ana akım yolundaki bir güç anahtarı ve DA bara seviyesini yumuşak bir şekilde rezonans ile sıfıra indiren yardımcı devreden oluşur. Ana anahtar, SY1 ve ona ters paralel bağlı diyottan oluşan izole edilmiş kapılı-iki kutuplu transistor (IGBT)'den

oluşmuştur. Rezonans yardımcı devre de ise, S_{Y1} - S_{Y2} aktif anahtarları ve H-köprüsünün ortasına bağlanmış endüktans " L_r " ile ona paralel küçük değerli rezonans kondansatör " C_r " bulunmaktadır. Literatürde PRDCL devresi için çoğunlukla manyetik kuplajlı ve orta uçlu bir endüktans kullanılmış ise de boyut ve maliyetin düşürülmesi adına PRDCL devresine, manyetik nüveye sahip daha küçük boyutlu toroid nüve kullanılarak aynı değerlerde bobin elde edilmiştir. Devrenin kararlı durum analizini kolaylaştırmak için aşağıdaki kabuller ön koşul olarak kabul edilmiştir.

- DA-bara geriliminde herhangi bir gerilim dalgalanması dikkate alınmamış ideal gerilim kaynağı gibi kabul edilmiştir.
- Filtre reaktörleri (endüktans), L_r endüktansından çok daha büyük değerli seçildiğinden anahtarlama süresince yük akımları sabit kabul edilmiştir.
- Yarıiletken aktif ve pasif anahtarlar ideal kabul edilmiştir.

Rezonans frekans ve karakteristik empedans sırasıyla denklem (3.36) ve (3.37) ile verilmiştir. Burada " ω_r " rezonans frekans, " Z_r " karakteristik empedanstır.

$$\omega_r = \frac{1}{\sqrt{L_r C_r}} \quad (3.36)$$

$$Z_r = \sqrt{\frac{L_r}{C_r}} \quad (3.37)$$

Yumuşak anahtarlama devresinin bir anahtarlama periyodu içerisinde kararlı durum çalışmasında 6 aralık oluşmaktadır.

Aralık 1; (S_{Y3} : iletim, S_{Y1} - S_{Y2} : kesim)

Periyot süresinin DGM planına göre seçildiği bu aralıkta bütün devre kararlı hal modunda çalışmaktadır. Ana anahtar S_{Y3} filtre akımını üzerinden geçirirken

$$V_{Cr} = V_{DA} \quad (3.38)$$

$$i_r = 0 \quad (3.39)$$

Pasif elemanların anlık akım-gerilim değerleri ise;

$$i_{Lr}(t) = 0 \quad (3.40)$$

$$v_{Cr}(t) = V_{DA} \quad (3.41)$$

Aralık 2; (SY3: iletim, SY1-SY2: iletim)

PAGF anahtarlarından herhangi birinin konum değişikliği yapılacağı sırada SY1-SY2 anahtarları SAA altında ilettime sokulur. Endüktans akımının doğrusal olarak belirli bir seviyeye (I_i) ulaşınca kadar süreç devam eder. Endüktans akımı değişimi V_{DA} geriliminde herhangi bir değişime sebebiyet vermez. Sürecin sonunda elde edilen değerler,

$$i_{Lr}(t) = \frac{V_{DA}}{L_r} t \quad (3.42)$$

$$v_{Cr}(t) = V_{DA} \quad (3.43)$$

$$T_1 = \frac{L_r I_i}{V_{DA}} \quad (3.44)$$

Aralık 3; (SY3: kesim, SY1-SY2: iletim)

İlk rezonans sürecin olduğu bu aralıkta SY3 anahtarı SGA altında iletimden çıkarılır ve rezonans süreci başlamış olur. Rezonans sürecine ilişkin akım-gerilim ifadeleri aşağıdaki denklemlerden çıkarılabilir. Burada " I_o " PAGF filtre yük akımı, " I_{ox} " sonraki PAGF filtre yük akımı, " I_i " PAGF başlangıç rezonans endüktans akımıdır.

$$i_{Lr}(t) = \frac{V_{DA}}{Z_r} \sin(\omega_r t) + (I_i + I_o) \cos(\omega_r t) - I_o \quad (3.45)$$

$$v_{Cr}(t) = V_{DA} \cos(\omega_r t) - (I_i + I_o) \sin(\omega_r t) \quad (3.46)$$

$$T_2 = \frac{1}{\omega_r} \tan^{-1} \left(\frac{V_{DA}/Z_r}{I_i + I_o} \right) \quad (3.47)$$

Rezonans ile kondansatörün gerilimi sıfıra inerken bu aralık tamamlanmış olur. Maksimum rezonans akımı (I_p);

$$I_p = i_{Lr}(T_2) = \sqrt{(I_i + I_o)^2 + \left(\frac{V_{DA}}{Z_r}\right)^2} - I_o \quad (3.48)$$

Aralık 4; (SY3: kesim, SY1-SY2: iletim)

Endüktans akımının serbest bir şekilde dolaştığı bu aralıkta endüktans akımı I_{lr} , SY1-D1 ve SY2-D2 üzerinden akmaktadır. V_{Cr} geriliminin sıfırda tutulduğu bu aralıkta PAGF güç anahtarları için SGG ortamı sağlanmaktadır. Gerilimin sıfır seviyesinde tutulma süresi (T_3), SY1-SY2 anahtarlarına uygulanan DGM sinyali ile kontrol edilebilmektedir. Bu durumda, rezonans akımı ve gerilimi;

$$i_{Lr}(t) = I_p \quad (3.49)$$

$$v_{Cr}(t) = 0 \quad (3.50)$$

olmaktadır.

Aralık 5; (SY3: kesim, SY1-SY2: kesim)

İkinci rezonans sürecin meydana geldiği bu evrede, PAGF anahtarlarının konum değiştirmesinden sonra SY1-SY2 anahtarları sıfır gerilim ortamında kesime girerler. Kondansatör gerilimi tekrar rezonans ile V_{DA} gerilimine şarj olur. Endüktans akımı D_1 , D_2 ve C_r üzerinden yeni bir akım döngüsü içinde akmaya devam eder. Süreç sonunda;

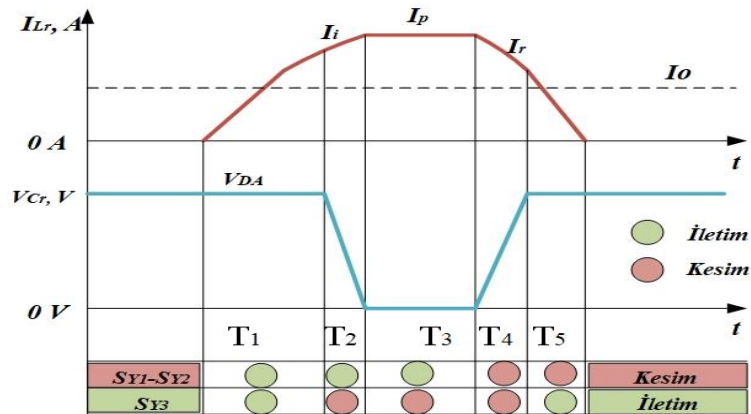
$$i_{Lr}(t) = (I_p - I_{ox}) \cos \omega_r t + I_{ox} \quad (3.51)$$

$$v_{Cr}(t) = Z_r(I_p - I_{ox}) \sin \omega_r t \quad (3.52)$$

$$T_4 = \frac{1}{\omega_r} \sin^{-1} \left(\frac{V_{DA}/Z_r}{I_p - I_{ox}} \right) \quad (3.53)$$

$$I_p = i_{Lr}(T_4) = \sqrt{(I_p - I_{ox})^2 - \left(\frac{V_{DA}}{Z_r} \right)^2} + I_{ox} \quad (3.54)$$

ifadeleri elde edilir.



Şekil 3. 16 PRDCL'nin çalışma aralıkları akım-gerilim dalga şekilleri

Aralık 6; (SY3: iletim, SY1-SY2: kesim)

Kondansatör gerilimi V_{DA} gerilimini geçtiği anda SY3 anahtarının ters paralel diyotu sıfır gerilim altında iletime geçer. Endüktans akımının değeri I_r 'den sıfıra düşerken artan enerji kaynağa geri aktarılır ve D_1 ve D_2 diyotları sıfır akımda iletimden çıkarılır.

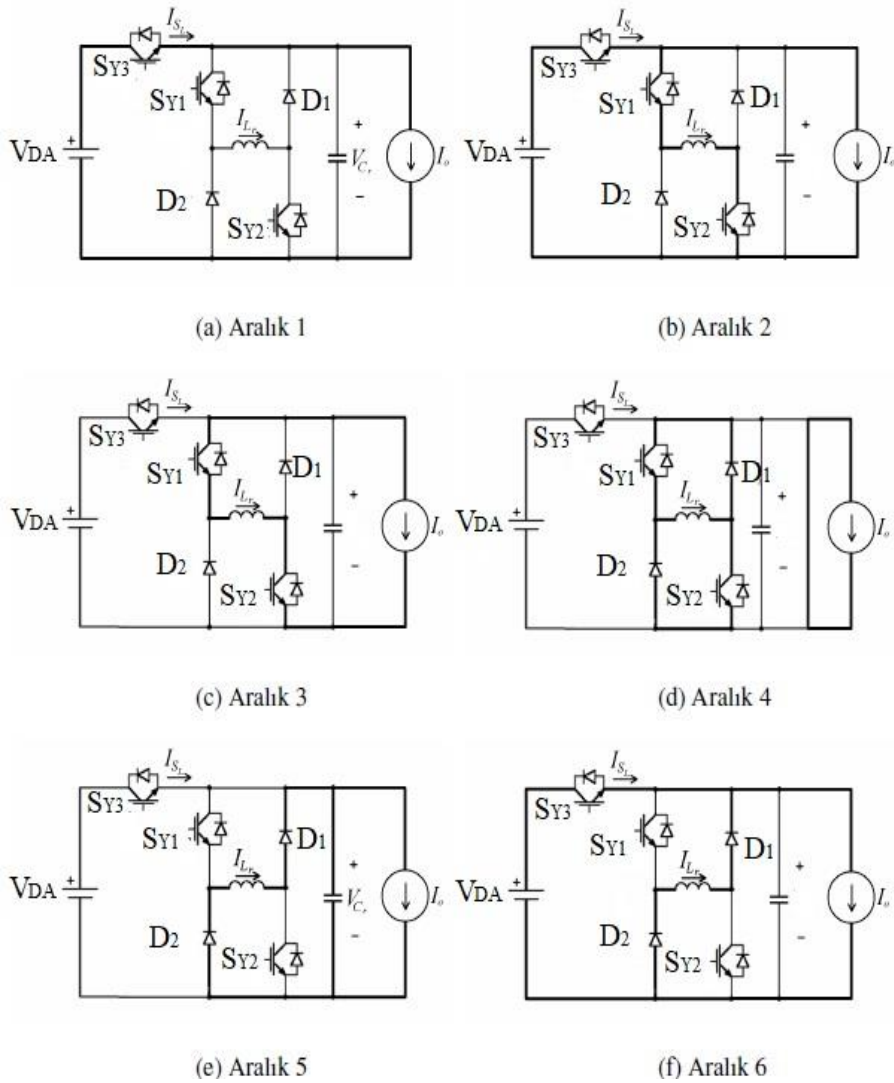
Son akım-gerilim ifadeleri ve bu aralığın süresi aşağıdaki deklemler ile elde edilebilmektedir.

$$i_{Lr}(t) = -\frac{V_{DA}}{L_r}t + I_r \quad (3.55)$$

$$v_{Cr}(t) = V_{DA} \quad (3.56)$$

$$T_5 = \frac{L_r I_r}{V_{DA}} \quad (3.57)$$

Bu çalışma aralığı ile bir periyot anahtarlama süresi tamamlanarak işlem tekrar etmektedir. PAGF güç anahtarları için sıfır gerilim ortamının sağlandığı dördüncü aralıkta herhangi bir konum anahtar değişikliğinde yumuşak iletme geçirilirler. Çalışma aralıklarının temel dalga şekilleri Şekil 3.16'da ve bu aralıkların eş değer devreleri Şekil 3.17'de verilmiştir.



Şekil 3. 17 PRDCL devresinin çalışma aralıkları [16]

3.6.2 Önerilen anahtarlama kontrol tekniği

PAGF'nin anahtarlama kayıplarını düşürmek için PAGF'ye PRDCL yapısı uygulanmış ve bu yapının geliştirilmesi adına yeni bir anahtarlama kontrol tekniği önerilmiştir. Anahtarlama tekniğinin amacı, PAGF anahtarlarının iletim veya kesime girme anlarını DA bara sıfır gerilim seviyesinde olduğu zamanlara denk getirmektir. Böylece sıfır gerilim altında ilettime giren anahtarların kayıpları düşürülerek verim artışı sağlanmış olacaktır. Bu teknik geleneksel DGM yöntemini kullanan dönüştürücüler için basit ve uygulanması kolaydır. Kontrol tekniği, DGM darbeleri üretildikten sonra devreye giriyor olmasından dolayı diğer modülasyon türlerine de uygun çalışmaktadır.

Kontrol tekniğinin tasarımında dikkat edilmesi gereken iki önemli şart vardır. Birincisi, rezonans bobin akımının ön şarj (I_i) değeri ile maksimum ulaşacağı akım (I_p) değeridir. PRDCL' nin güvenli ve sağlıklı çalıştırılabilmesi için I_p ' nin üçüncü aralıkta değeri sıfır olan V_{Cr} 'yi tekrar V_{DA} 'ya yükseltecek kadar büyük olmalıdır. Sıfır gerilimde anahtarlama yapılabilmesi için I_p ' nin kontrolü ve izlenmesi çok önemlidir. Maksimum rezonans akımının (I_p) izlenmesi aşağıdaki eşitlik ile sağlanabilir.

$$I_p \geq \frac{V_{DA}}{Z_r} + I_{ox} \quad (3.58)$$

$$I_{ox} = S_1 I_a + S_3 I_b + S_5 I_c \quad (3.59)$$

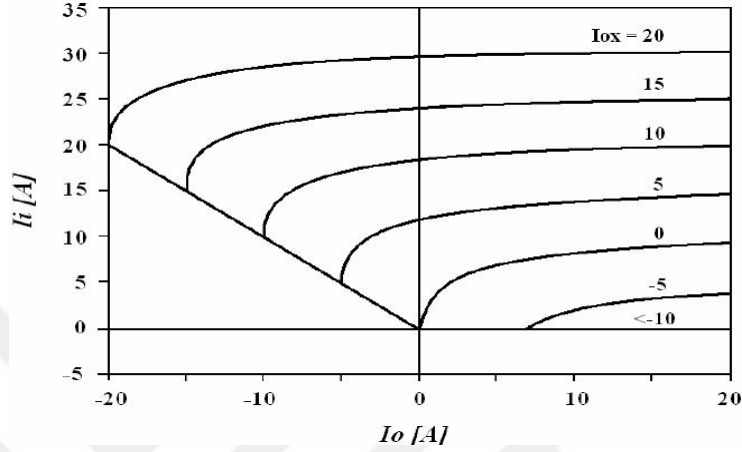
Bir sonraki anahtarlama durumu için yük akımının değeri (3.57) eşitliği ile verilmektedir. Rezonans başlangıç akımı, (3.46) ve (3.56) eşitlikleri ile aşağıdaki gibi elde edilebilir.

$$I_i \geq \sqrt{\left(\frac{V_{DA}}{Z_r} + I_o + I_{ox}\right)^2 - \left(\frac{V_{DA}}{Z_r}\right)^2} - I_o \quad (3.60)$$

Başlangıç akımının optimum seçilmesi ile anahtarlama elemanlarındaki kayıpların azaltılabileceği Şekil 3.18'de görülmektedir. Diğer komutasyonlu rezonans devrelerinde olduğu gibi PRDCL devresinde de en küçük darbe genişliği

sınırlandırılmıştır. En kötü şart için en küçük darbe genişliği (3.44) ve (3.57) eşitliklerinden T_{min} ;

$$T_{wmin} = \frac{2L_r}{V_{DA}} \sqrt{I_{omax} \left(\frac{V_{DA}}{Z_r} + I_{omax} \right)} \quad (3.61)$$

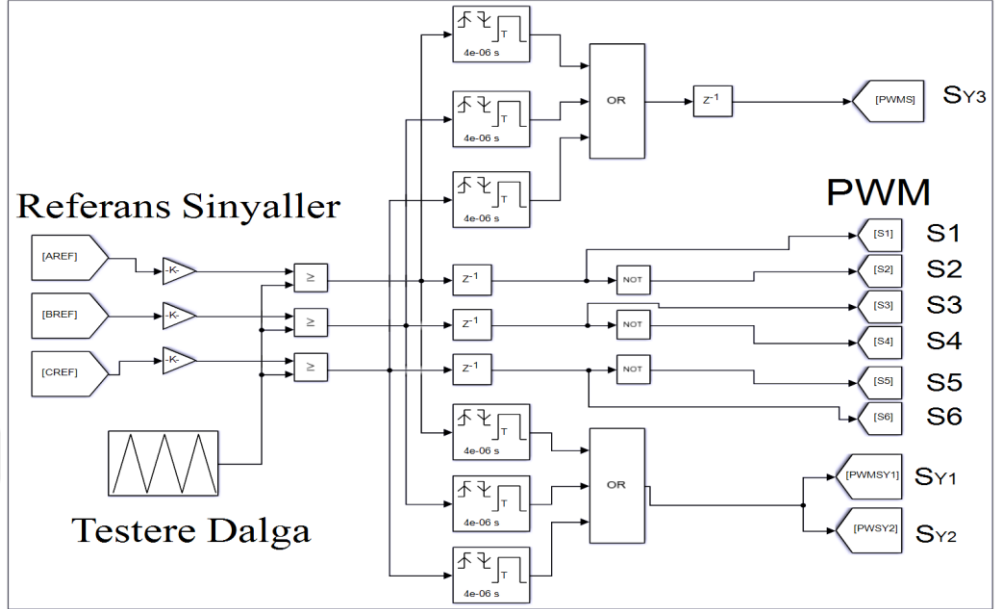


Şekil 3. 18 PRDCL devresinde başlangıç akım (I_i) düzeyine göre çıkış akım seviyeleri (I_o ve I_{ox}) [16]

PRDCL devresinin DGM kontrol stratejisi Eşitlik (3.59)'ye göre tasarlanmalıdır. İkinci önemli şart ise ilk rezonans başlangıcından gerilimin sıfıra düşme süresinin en küçük (T_2) değeridir. Anahtarların konum değiştirmeden önce DA bara geriliminin sıfır seviyesine çekilme işlemi tamamlanmalıdır. Yani anahtar geçişlerinden T_{2min} zamanı kadar önce rezonans işleminin başlamış olması gerekmektedir.

Anahtarlama DGM sinyalleri, testere dalga ile üretilen referans sinyallerin karşılaştırılması sonucu elde edilmektedir. Elde edilen anahtar kapı darbeleri anahtarlara uygulanmadan önce ana anahtarlar için yumuşak anahtarlama ortamının güvenli ve sağlıklı bir şekilde hazırlanması gerekmektedir. Şekil 3.19'da görüldüğü üzere yardımcı devreye ait üç adet aktif anahtarın ikisine (S_{Y1} ve S_{Y2}) aynı kapı sinyali verilmekte diğerinin (S_{Y3}) kapı sinyali ise ayrı üretilmektedir. Ana anahtar sürme sinyalleri sürekli olarak lojik kapılar ve *monostable(tek durum)* bloklarıyla oluşturulan algoritma ile izlenmektedir. Evirici anahtarlarından herhangi birinin durum değişikliği algoritma ile tespit edileceğinden, yardımcı anahtarlar için kontrollü kapı sinyalleri üretilecektir. DA bara gerilim seviyesi rezonans ile sıfıra çekilirken, eviriciye ait ana

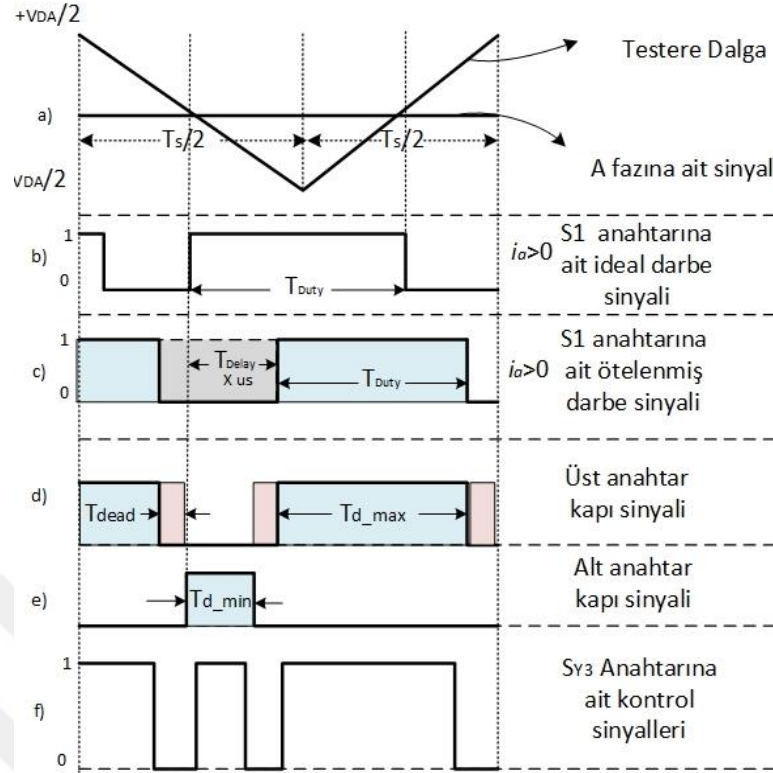
anahtarların durum değişiklikleri bu ana denk getirilir. Böylelikle sıfır gerilimde anahtarlama yapılarak anahtarlama kayıpları düşürülür veya yok edilir.



Şekil 3. 19 PRDCL için geliştirilen yumuşak anahtarlama kontrol tekniği blok diyagramı

Yumuşak anahtarlama kontrol tekniğinde ayrıca ölü-zaman sürelerinin de dikkate alınarak güvenli bir çalışma ortamı sağlaması gerekmektedir. Ölü zaman süresi her ne kadar benzetim veya teorik uygulamalarda hesaba katılmasa da deneysel ve gerçek uygulamalarda dikkate alınması gereken önemli bir parametredir.

Eviricilerde, aynı kola bağlı IGBT'ler eş-zamanlı olarak iletimde olursa DA bara tarafı kısa devre olmaktadır. DA bara hattının kısa devre olmasıyla beraber IGBT'ler de kısa devre akımından etkilenecek ve yüksek miktarda güç harcayarak zarar görebilmektedir. Şekil 3.20'de anahtarlama kontrol tekniğinin uygulamasında ölü-zaman sürelerinin ve uygulanma durumları gösterilmiştir.



Şekil 3. 20 A fazına ait kontrol tekniğinde ölü zaman ile gecikme zamanı gösterimi

A fazının S1 anahtarına ait darbe uzunluğu T_{Duty} , alt-üst anahtarlar arası ölü-zaman süresi T_{dead} ve S1 anahtarının ötelenmesi gereken süre T_{Delay} olarak temsil edilirse alt kısım anahtar grubu darbe uzunluğu en küçük değerinin T_{d_min} olarak hesaplanması gerekmektedir.

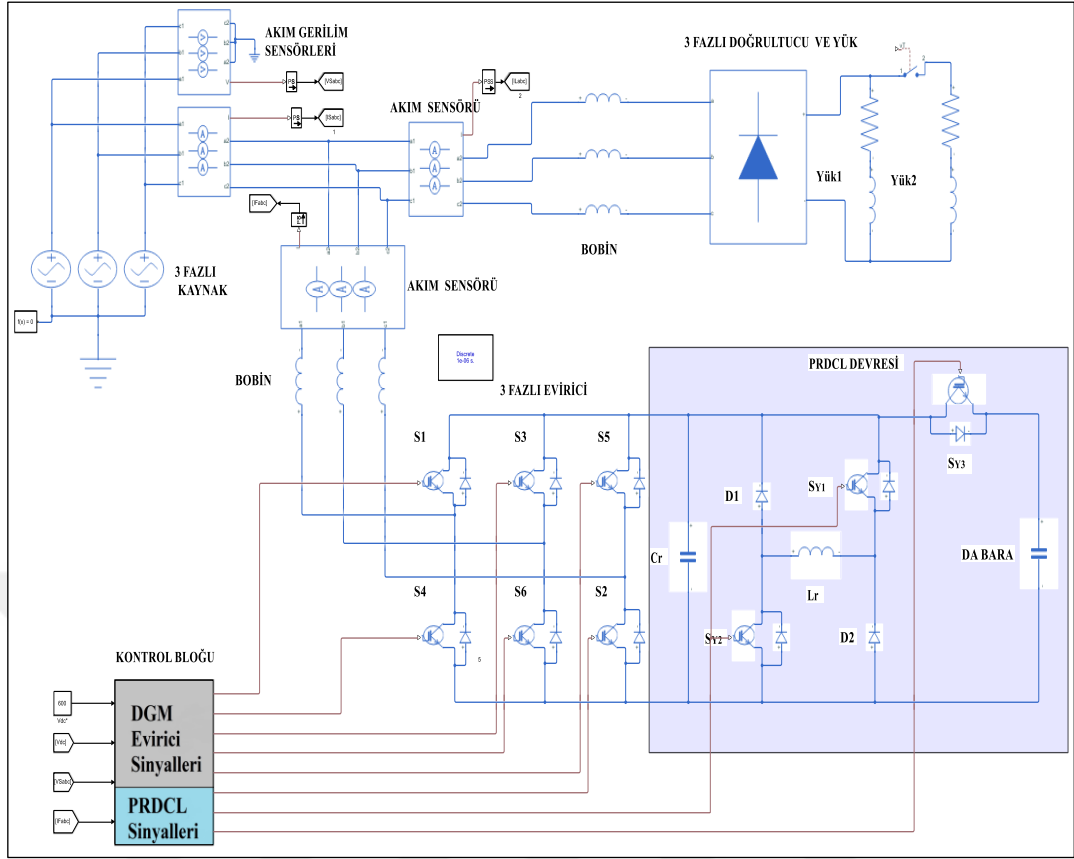
3.7 Sistemin MATLAB/Simulink Modelinin Oluşturulması

3.7.1 Sert anahtarlama PAGF modeli

PAGF'nin Şekil 3.21'de gösterildiği gibi MATLAB/Simulink'te benzetim modeli hazırlanmıştır. Şebekeye bağlı çalışan PAGF, gerilim kaynaklı evirici, üç fazlı gerilim kaynağı, bağlantı reaktörleri (bobin), farklı zamanlar da devreye giren yük grupları ve evirici anahtar sinyallerini üreten kontrol bloklarından ve akım-gerilim sensörlerinden oluşmuştur. Evirici modelinde kullanılan IGBT anahtarların karakteristik özellikleri değiştirilmiş deneysel çalışmalarda da kullanılacak olan eviricinin anahtar özellikleri tanımlanmıştır. PAGF'nin performans başarımını ölçmek adına zaman ayarlı yük grupları tercih edilmiştir. Ayrıca yük tarafında harmoniklerin üretilmesini sağlayacak altı darbeleri köprü diyot doğrultucu kullanılmıştır. Benzetimi yapılan PAGF modeli için

3.7.2 Yumuşak anahtarlama PAGF modeli

Yumuşak anahtarlama PAGF'nin Şekil 3.22'de gösterildiği gibi MATLAB/Simulink'te benzetim modeli hazırlanmıştır. Şebekeye bağlı çalışan PAGF, gerilim kaynaklı evirici, üç fazlı gerilim kaynağı, bağlantı reaktörleri (bobin), farklı zamanlar da devreye giren yük grupları, evirici anahtar sinyallerini üreten kontrol blokları ile yumuşak anahtarlama yardımcı devresinden oluşmuştur. Evirici modelinde kullanılan IGBT anahtarların karakteristik özellikleri değiştirilmiş deneysel çalışmalarda da kullanılacak olan eviricinin anahtar özellikleri tanımlanmıştır. DA bara ise üç fazlı şebekenin doğrultulduktan sonra yüksek değerli kondansatörden geçirilmesiyle elde edilmektedir. PAGF'nin performans başarımını ölçmek adına zaman ayarlı yük grupları tercih edilmiştir. Ayrıca yük tarafında harmoniklerin üretilmesini sağlayacak altı darbeli köprü diyot doğrultucu kullanılmıştır. Benzetimi yapılan yumuşak anahtarlama PAGF modeli için kullanılan elemanlar Simulink/simscape bloğundan seçilmiştir. Bu bloğun özelliği devre elemanlarının gerçek değerlerine sahip olmasıdır. Dolayısıyla elde edilecek benzetim sonuçları gerçek sonuçlara yakın değerler olarak ele alınacaktır. Ayrıca benzetim modeline evirici anahtarları (S1-S6) ile yumuşak anahtarlama devre anahtarlarının enerji kayıp analizleri yapılacaktır. Bunun için benzetimde, evirici Mitsubishi firması tarafından üretilen PS12038 IPM güç modülü, yumuşak anahtarlama yardımcı devresi (S_{Y1}-S_{Y2}) için ise Semikron firmasının üretmiş olduğu SK75GARL065E yarım köprü güç modülünün katalog bilgileri girilmiştir. DA barasına seri bağlanan IGBT anahtarı (S_{Y3}) ise IXYS firmasının IXSN 80N60AU1 seri numaralı güç modülünün nominal çalışma özellikleri verilmiştir. Hem benzetimde hem de deneysel çalışma da kullanılan elemanların katalog verileri ekler kısmında verilmiştir.



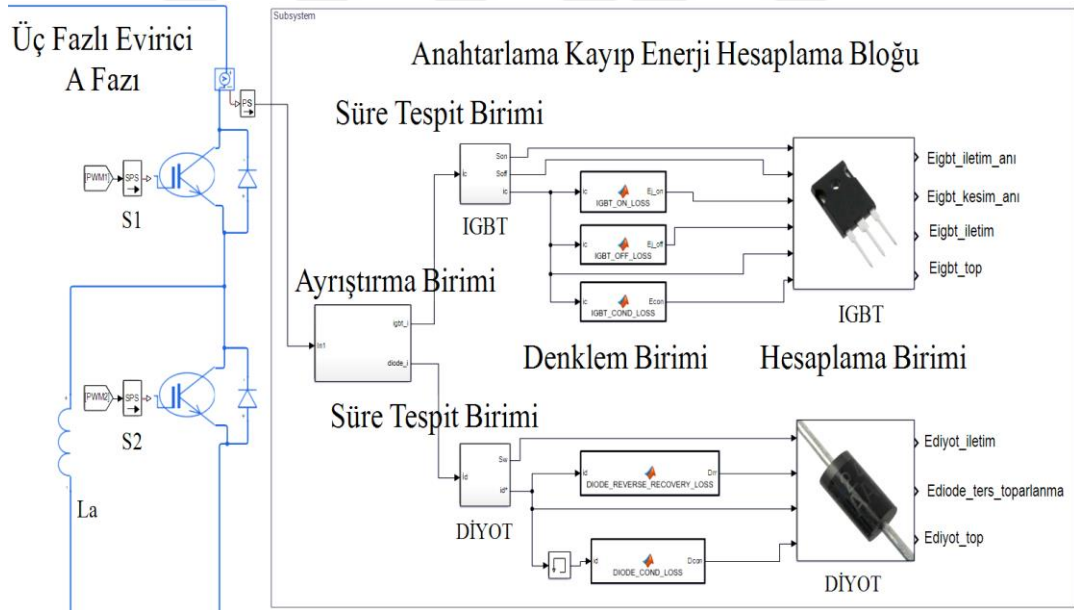
Şekil 3. 22 Yumuşak anahtarlama PAGF'nin Simulink benzetim modeli

Şekil 3.22'de hazırlanan benzetim modelinde referans akımlarının belirlenmesinde anlık reaktif güç algoritması (ARGT) kullanılacak olup evirici anahtarlama sinyallerinin elde edilmesi için kullanılan modülasyon türü ise SDGM'dir. Yumuşak anahtarlama için üretilecek anahtar sinyalleri önerilen kontrol tekniğine göre oluşturulacaktır.

3.7.3 Enerji kayıplarını hesaplayan benzetim modeli

PAGF'ye uygulanan PRDCL bastırma devresinin ve yeni anahtarlama tekniğinin anahtarlar üzerinde ne ölçüde enerji tasarrufu sağladığının tespiti, yumuşak anahtarlama kayıp enerji verilerinin elde edilmesi için detaylı analizinin yapılması gerekmektedir. Bu bölümde, literatürde anahtarlama kayıplarının analitik olarak hesaplanması üzerine yapılmış olan çalışmalara ek olarak, Matlab/Simulink ortamında hazırlanmış bir modele yer verilmiştir. Hazırlanan modelde, seçilen her bir IGBT anahtarın anahtarlama kayıplarının (iletime ve kesime girme anahtarlama kayıpları) ayrıştırılması ve katalog verilerinde yer alan akım-gerilim ile kayıp eğrileri

denklemlerinin Matlab'ta yeniden çizdirilmesi sağlanmıştır. Yeni eğrilerden elde edilen denklemler ile istenilen frekans ve güç aralığında ani enerji kayıpları elde edilebilmektedir. Anahtarlama enerji kayıplarını hesaplayan modelin ayrıntılı Simulink blok gösterimi Şekil 3.23'te verilmiştir. Blok gösteriminde PAGF'nin birimlerinden biri olan eviricinin A fazına ait üst kol anahtarının detaylı analizine yer verilmiştir. Hesaplama bloğunda yapılan işlemler dört adımda gerçekleştirilmektedir. Bunlar; Ayırıştırma, Süre Tespit, Denklem ve Hesaplama birimleridir. İlk olarak IGBT ve ona ters paralel bağlı diyotun akım bileşimi, akımın yönüne bağlı olarak öncelikle ayrıştırılır. Ayrıştırılıp sınıflandırılan akım verileri her bir yarıiletken eleman için hazırlanan eğri denklemlerine tanımlanarak güç tüketimleri elde edilmeye çalışılır. Belirli bir frekans altında çalışan eviricinin anahtar ve diyotlarına ait anlık iletim ve kesime girme süreleri tespit edilerek önceden elde edilmiş güç tüketimleri ile çarpılmaktadır. Böylece hem IGBT anahtarı hem de diyot için ayrı ayrı anahtarlama enerji kayıpları elde edilebilmektedir.



Şekil 3. 23 Anahtarlama kayıplarını hesaplayan modelin Simulink blok gösterimi

IGBT ve diyot gibi yarıiletken elemanların (3.62) eşitliğinde gösterildiği gibi iletim ve anahtarlama enerji kayıpları tanımlanabilmektedir. Aşağıda verilen eşitliklerde anahtarın iletme geçme anı " t_{on} ", kesime geçme anı " t_{off} ", iletim durumu " t_{cond} " anahtarın toplam enerji kaybı " E_{top} ", iletim kaybı " E_{cond} ", anahtarlama enerji kaybı

” E_{sw} “, kesime geçme kaybı ” E_{sw-off} “ ve iletme geçme kaybı ” E_{sw-on} “ olarak temsil edilmiştir. Ayrıca iletim ve kesime geçme anlık frekans değerleri de sırasıyla ” f_{sw-on} “ ve ” f_{sw-off} “ olarak gösterilmiştir.

$$E_{top} = E_{cond} + E_{sw} \quad (3.62)$$

Evirici içinde bulunan IGBT elemanları, üç fazlı bir sisteme bağlı şekilde belirli bir frekans altında çalışırken temel periyodun pozitif aralıklarında iletme girmektedirler. Negatif aralığında ise ters paralel bağlı diyot iletme geçerken IGBT kesime girmektedir. Bir anahtarın iletim enerji kaybı hesaplanırken (3.62) eşitliği sadece pozitif periyot boyunca, diyotun iletim enerji kaybı için sadece negatif periyot boyunca hesaba katılması gerekmektedir. İletim enerji kaybı (3.61) eşitliğinde görüldüğü üzere bir anahtarlama periyodu içinde iletim süresi boyunca harcanan gücün integrali alınarak hesaplanmaktadır.

$$E_{cond} = \int_{T_{on(k)}} V_{ce}(t) i_c(t) . dt \quad (3.63)$$

Bu eşitlikte ” V_{ce} “ ve ” i_c “ sırasıyla IGBT anahtarın doyum gerilimi ve kollektör akımını temsil ederken, ” k “ parametresi ise anahtarlama sayısını temsil etmektedir. Yarıiletken elamanın anahtarlama kayıpları da kendi içinde sınıflandırılmaktadır. İletime ve kesime girme anlarında oluşan enerji kayıpları (3.64), (3.65) ve (3.66) eşitliklerinde verilmiştir.

$$E_{sw}(k) = E_{sw-on}(k) + E_{sw-off}(k) \quad (3.64)$$

$$E_{sw-on}(k) = f_{sw-on}(i_c(k)) \quad (3.65)$$

$$E_{sw-off}(k) = f_{sw-off}(i_c(k)) \quad (3.66)$$

Yarıiletken anahtarların enerji kayıplarının hesaplanması için tasarlanmış olan bu model ile Mitsubishi firması tarafından üretilmiş PS12038 akıllı güç modülünün (IPM) belirli bir frekans ve güç aralığı için enerji tüketimleri hesaplanarak doğruluğu ölçülmeye çalışılmıştır. Bunun için benzetimde kullanılacak olan yarıiletken malzemelerin katalog bilgilerinde yer alan akım-gerilim kayıp eğrileri analiz edilmiş ve doğrusallaştırılan eğriler Matlab yazılımında yeniden çizdirilmiştir. Elde edilen fonksiyonların eğri uydurma yöntemleri ile denklemleri çıkartılmış ve akıma bağlı gerilim düşümü değerleri denklemlerden ani olarak elde edilerek anahtarların iletim kayıpları hesaplanmıştır. İletim, kesime girme, iletme girme ve ters toparlanma kayıp denklemleri elde edilirken katalog verilerindeki 125° C eğrileri kullanılmıştır. Matlab

“polyfit” aracı ile elde edilen beş farklı denklem, katsayılarının ayrıştırılmasıyla tek bir denklem olarak (3.67) eşitliğinde verilmiştir.

$$E_{kayıptürü} = A_1.i^5 + A_2.i^4 + A_3.i^3 + A_4.i^2 + A_5.i^1 + A_6 \quad (3.67)$$

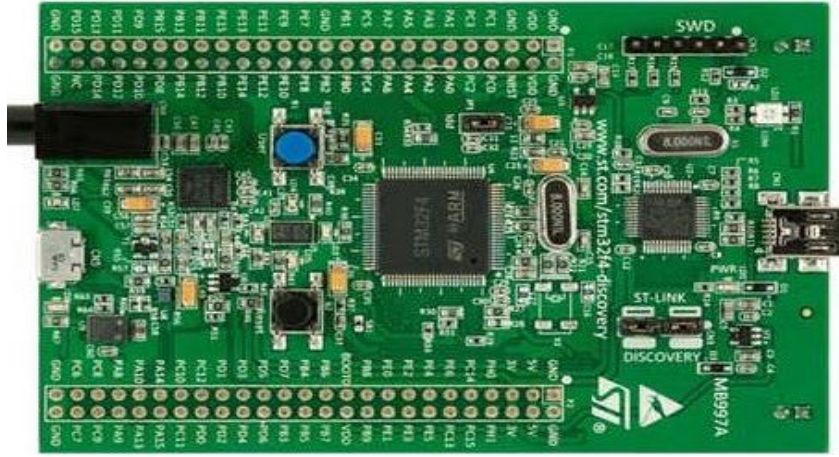
Burada “i”, güç kaybı bulunacak olan yarıiletken elemanın anlık akım değeri ve “A” elde edilen katsayılardır.

3.8 Sistemin Deneysel Ön Tasarımı

Bu bölümde deneysel uygulamada kullanılan STM32F407VG işlemci özellikleri DA kaynağı ile ara yüz elemanları, akım-gerilim ölçüm kartları, evirici anahtarlama elemanları, sürücü entegresi, yumuşak anahtarlama devresi ve bağlantı yapıları açıklanacaktır.

3.8.1 Merkezi işlem biriminin seçimi

ARM (Acorn RISC Machine) 32-bit mimarisi kullanan bir işlemci türüdür. Yüksek hızlı çalışma, düşük enerji tüketimi, 32 bit mimari yapısı ve çevresel donanım avantajlarından dolayı cep telefonları, tabletler, bilgisayarlar gibi birçok elektronik cihaz ve uygulamada ARM çekirdekli işlemciler kullanılmaktadır. ST (ST Microelectronics), TI (Texas Instruments), Philips, ATMEL gibi daha birçok firma işlemcilerini, ARM altyapısını kullanarak ortaya çıkarmaktadırlar. Firmaların yazılım altyapısını kendi ihtiyaç ve isterlerine göre tasarladıklarından dolayı kullandıkları kütüphaneler ve programlama dilleri farklıdır. Bu işlemcinin sahip olduğu I/O, ADC (Analog Dijital Converter), DAC (Dijital Analog Converter), Sayıcılar (Timer), DGM (Pulse Width Modulation), I2C (Inter Integrated Circuit Interface), SPI (Serial Peripheral Interface), UART (Universal Synchronous Asynchronous Receiver Transmitter) gibi çevre birimleri hem sayıca çok hem de oldukça esnek kullanıma sahiptirler [45-46]. Cortex-M4 tabanlı bir işlemci olan STM32F407 işlemcisi, ST Mikroelectronics firması tarafından geliştirilmiştir. STM32F4 işlemcisi Discovery adıyla bilinen bir geliştirme kartı ile kullanılmaktadır. STM32F4 geliştirme kartına ait görsel Şekil 3.24’te verilmektedir. STM32F4 işlemcisinin önemli özellikleri aşağıda sıralanmıştır. [47-48].

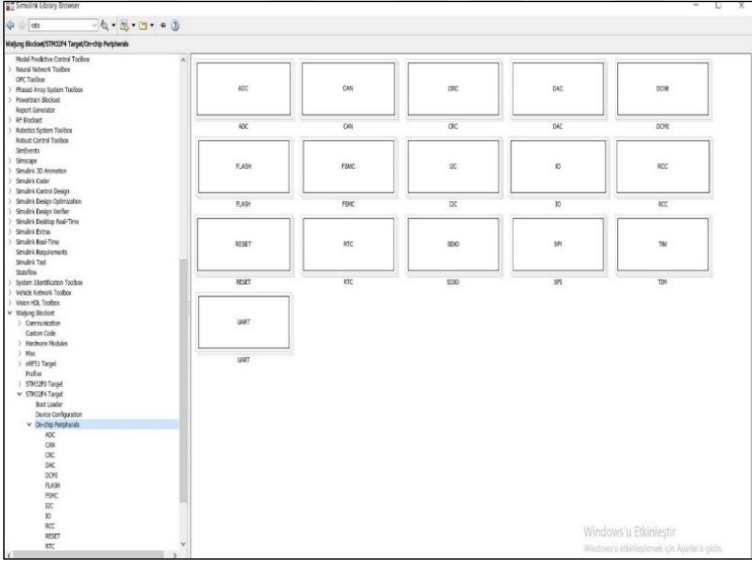


Şekil 3. 24 Deneyisel çalışmada kullanılan STM32F4 geliştirme kartı

- ARM® 32-bit Cortex®-M4 CPU çekirdek
- Dâhili FPU (Floating Point Unit)
- 168 MHz saat hızı
- 1.8 V'dan 3.6 V'a kadar uygulama gerilimi ve I/O
- 2 × CAN ara yüzü
- USB 2.0 bağlantı ara yüzü
- 24 kanala kadar 3×12-bit, 2.4 MSPS A/D çevirici
- 2×12-bit D/A çevirici
- 140 I/O port (kesme kapasiteli)
- 1 Mbyte Flash Hafıza
- 192 Kbytes SRAM (64 Kbyte data RAM)

Matlab/Simulink programının STM32F4 geliştirme kartı içerisinde programlanabilmesi ile kullanıcıları kod yazma zahmetinden kurtararak kod yazımından bağımsız uygulamalar geliştirilmesini sağlamaktadır. Yüzlerce kod satırları yazmak yerine Simulink blok setlerinin kullanımı sistem tasarımı ve analizleri çok kolay bir şekilde gerçekleştirilebilmektedir. Bu nedenle birçok üretici firma STM32F4 için eklentiler geliştirerek üretmiş oldukları işlemcilerin Matlab/Simulink üzerinden programlayabilmesine olanak tanımışlardır. STM32F4 geliştirme kartı ile ek bir blok setin kullanımı sayesinde tasarlanan bir sistemin ARM Cortex-4 tabanlı çalışan bir gömülü sisteme dönüştürülmesi mümkündür. ST firmasının geliştirmiş olduğu blok seti veya simulink içerisinde “Waijung” olarak belirlenen blok setleri

“Configuration” kısmında bulunan Target Setup bloğu ile hedef birim tanımlanır. Bu özellik kullanıcıya önemli bir avantaj sağlamaktadır [49].



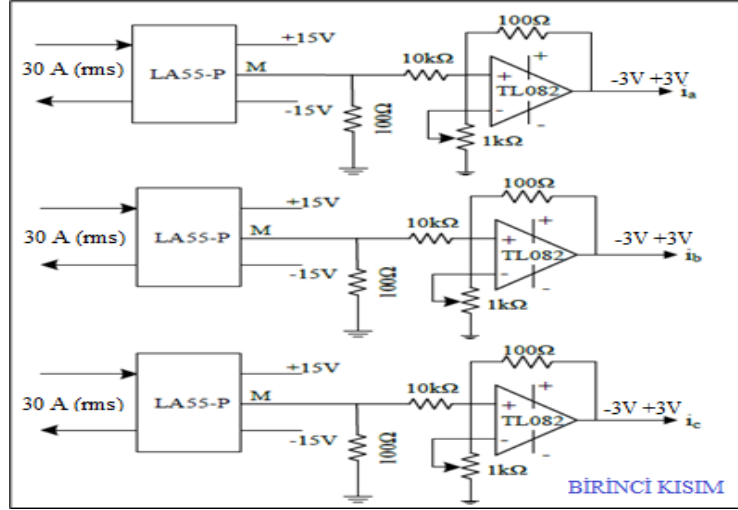
Şekil 3. 25 Deneysel çalışmada kullanılan Waijung blok setleri

Tez çalışmasının deneysel kısmında bulunan evirici ve yardımcı anahtarların anahtar sinyallerinin üretilmesi, sistem içerisinde bulunan sensörlerden gelen analog verilerin okunması, işlenmesi ve buna göre kontrol mekanizmasının gerçekleşmesi işlemleri Matlab/Simulink programında tasarlanmış ve Simulink içerisinde “Build” butonu

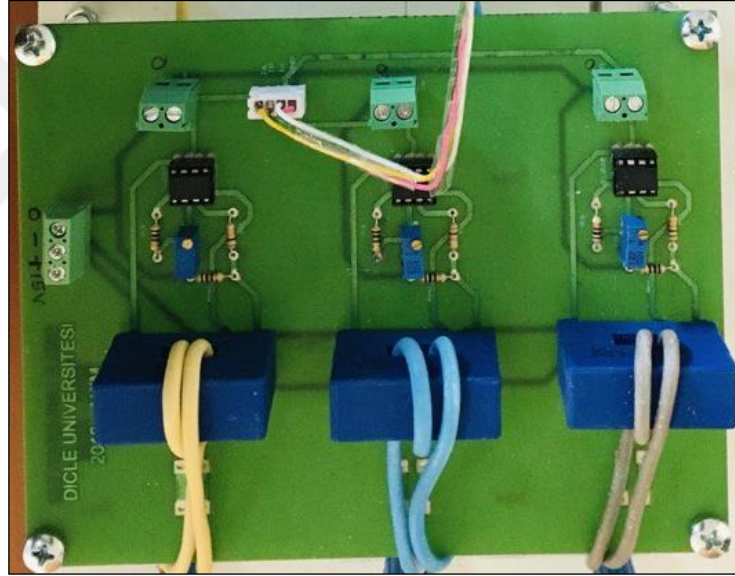
kullanılarak C kodlarına dönüştürölüp STM32F4 işlemcisinin içërisine yazılması sağlanmıştıř.

3.8.2 Akım-gerilim ölçüm kartlarının tasarımı

PAGF'nin harmonik akım bastırımı, anlık reaktif güç kontrolü ve şebeke senkronizasyonunun yapılması için filtre, yük akımı ve şebeke geriliminin anlık olarak ölçölmesi gerekmektedir. Sinyal işleme kartına dört gerilim, altı akım olmak üzere 10 adet analog işaret girilmektedir. Bununla beraber, IGBT sürücülerinde ve ölçü kartlarında oluşabilecek hata sinyalleri de alınmaktadır. Bütün analog ve sayısal işaretler 0-3V seviyesine çekilmekte ve tamponlanarak STM'e iletilmektedir. Bunun için öncelikle yüksek seviyede olan akım ve gerilim değërlerinin düşürölmesi ve STM32F407'nin analog giriş birimlerine uygun hale getirilmesi gerekir. Akım ölçüm devresinde LEM firmasının ürettiğı LA55-P akım sensörü kullanılırken gerilim ölçüm devresinde ise LV25-P gerilim sensörü kullanılmıştır. Akım sensörü hall-effect prensibi ile çalışan ve çevirme oranı 1000:1 olan bir sensör olup doğruluk oranı besleme değërine %0,65-%0,90 arasındadır. Simetrik 12-15V DA gerilim aralığında beslenen ve ölçüm ucundan maksimum 50mA akım veren bu sensörün primer sargısı, ölçüm yapılan hat ile ölçüm devresi arasındaki izolasyonu da sağlamaktadır. Bu tezde yapılan deneysel çalışmada hem yük tarafı hem de filtre tarafı akımların ölçümü için toplamda altı faz için iki adet akım ölçüm kartı yapılmıştır. Filtre ve yük akım kartları eşdeğër bir şekilde tasarlanmıştır. Akım ölçüm kartları iki kısımdan oluşmaktadır. İlk kısım akım değërinin düşürölerek -3A ile +3A arasına indirgenmesini sağlayacak olup devre şeması Şekil 3.26'da devre kart görüntüsü Şekil 3.27'de gösterilmiştir. Bu kart devre içërisinde etkin değëri 30 A (rms)'e kadar olan akım değërlerini okuyabilmekte ve çıkış değëri olarak en fazla 6A (-3A, +3A) değëri üretmektedir.

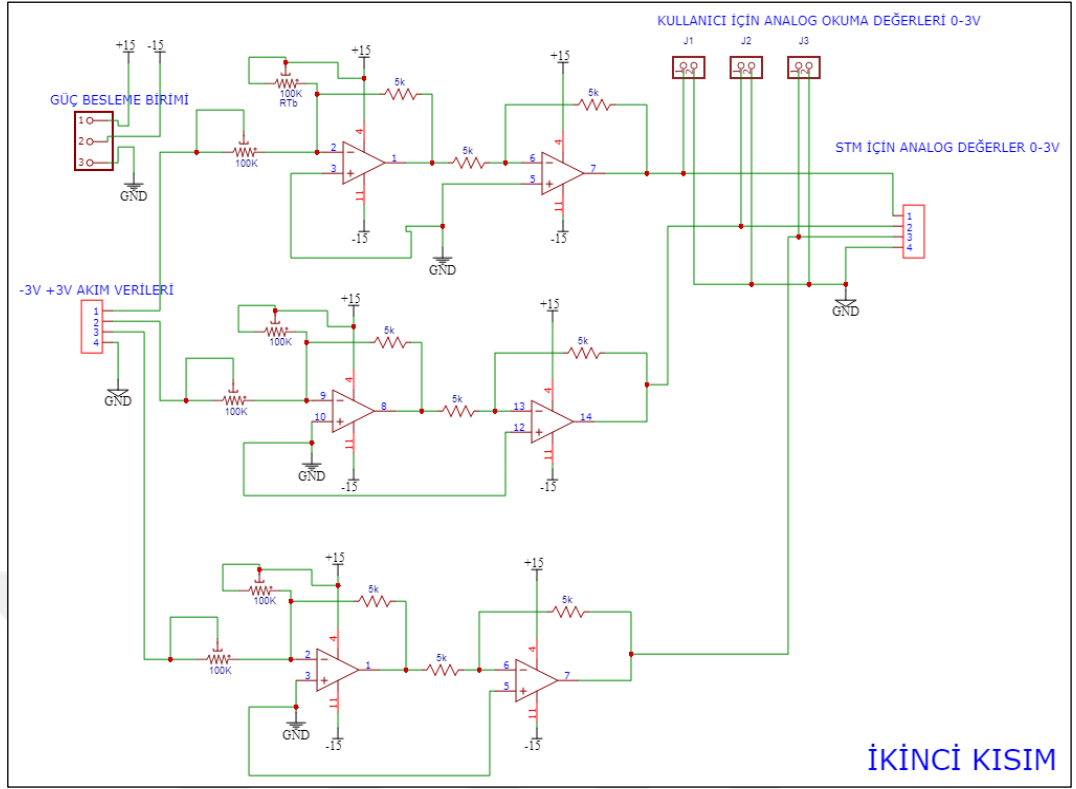


Şekil 3. 26 Filtre ve yük akım ölçüm kartının birinci kısmına ait devre şeması

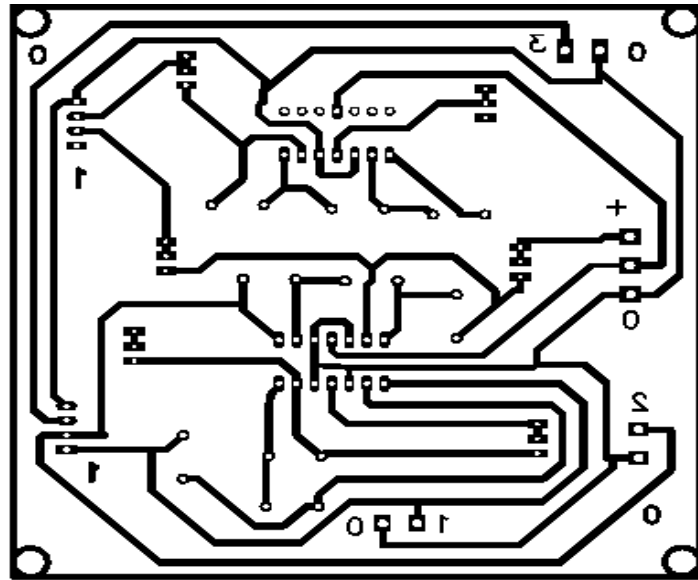


Şekil 3. 27 Filtre ve yük akım ölçüm kartının birinci kısmına devre kartı

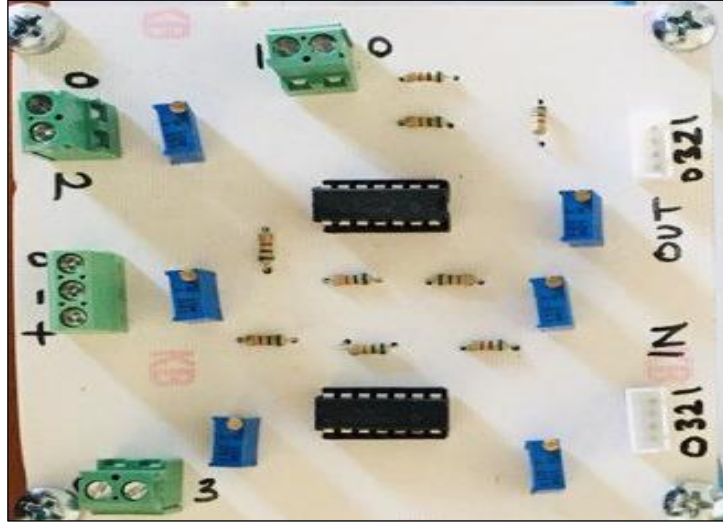
Kartın ikinci kısım ise bu aralığın daha da düşürülerek ve +1,5A yükseltilmesiyle kontrolör kartına 0-3A aralığında veri girişi sağlanmış olacaktır. Dolayısıyla akım verileri negatif periyoda sahip değerlerin de pozitif periyot aralığına taşınmasıyla STM32F407'nin algılayacağı forma dönüştürülecektir. Deneysel çalışma da kullanılan akım ölçüm ve gerilim ölçüm kartının pcb tasarımları "EasyEDA" tasarım programı yardımıyla yapılmış olup ikinci kısmın devre şeması Şekil 3.28'de devre kartına ait pcb tasarımı Şekil 3.29'da ve devre kart görüntüsü Şekil 3.30'da gösterilmiştir.



Şekil 3. 28 Filtre ve yük akım ölçüm kartının ikinci kısmına ait devre şeması

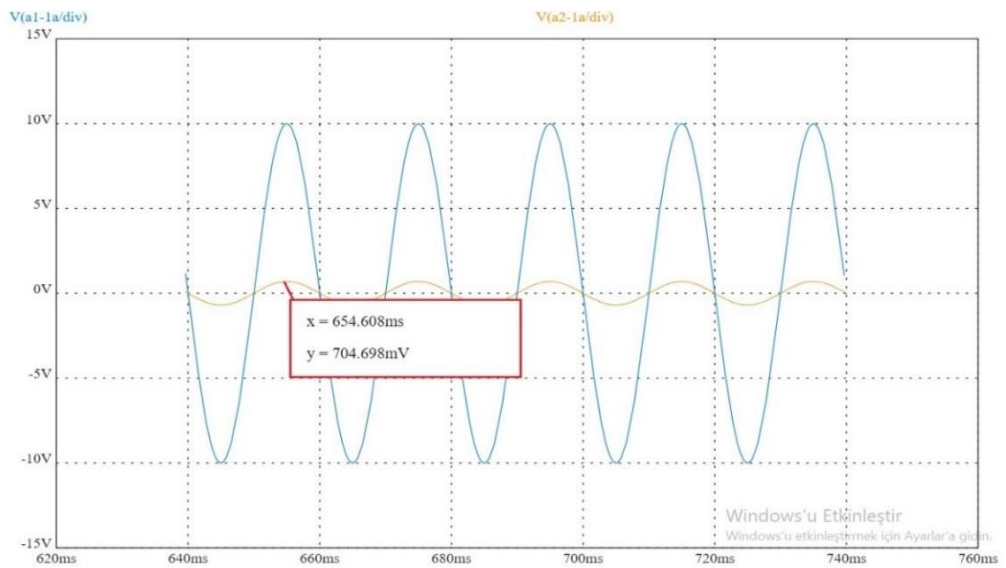


Şekil 3. 29 Filtre ve yük akım ölçüm kartının ikinci kısmına ait pcb görünümü

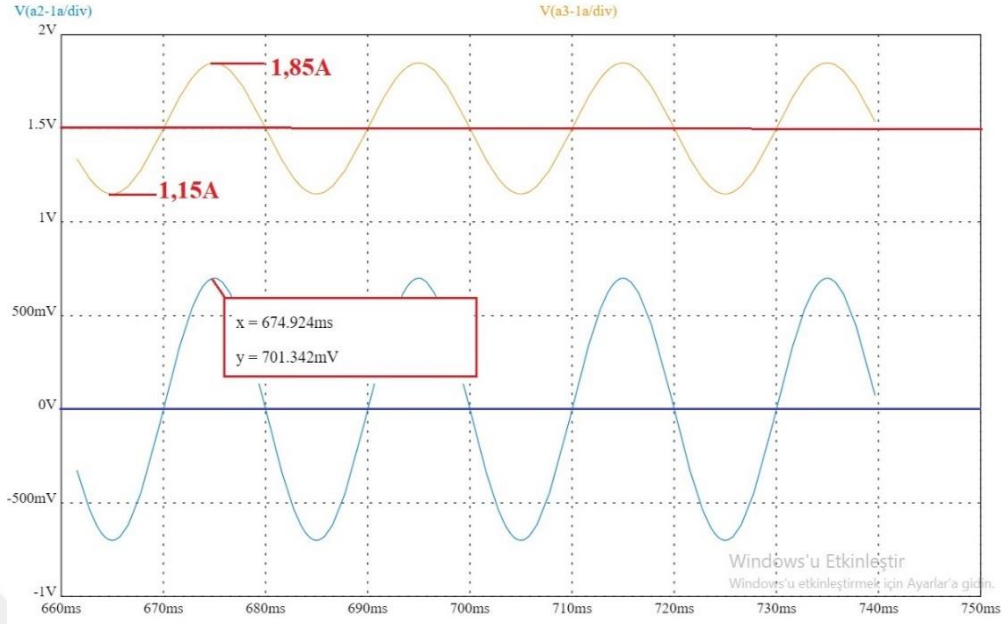


Şekil 3. 30 Filtre ve yük akım ölçüm devresinin ikinci kısmına devre kartı

Tasarımı yapılan akım ölçüm kartının ölçüm aralığı 30A (rms)- 42,42A (üst sınır) değerinden STM32F407'nin algılayabileceği 0-3V (üst sınır) seviyesi olarak tasarlanmıştır. PAGF'nin nominal çalışması sırasında filtre akımlarının 10A (üst sınır) olduğu varsayılırsa birinci kısım ölçüm kart çıkışı sinyal değerinin -0,7V ile +0,7V arasında olması gerektiğinden Şekil 3.31'de gösterildiği gibi olması beklenmektedir. Ayrıca bu sinyalin değer aralığı ikinci kart ile STM32F407'nin algılayacağı seviyeye çekilmesi ile 1,85A-1,15A (0,7A) arasında olacaktır. Dolayısıyla devrede 10A'lık bir akımın kontrolör tarafında 0,7A olduğunu gösteren benzetim sonucu Şekil 3.32'te aktarılmıştır.

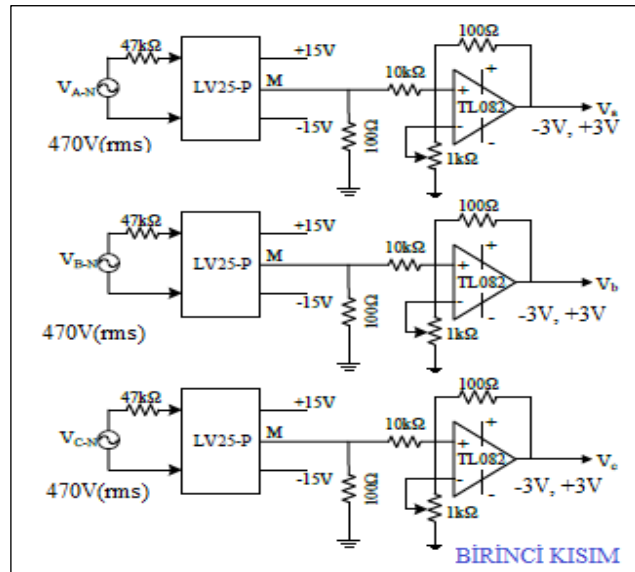


Şekil 3. 31 Devrede 10A'lık (1=1 A/div) bir akımın birinci akım kartı çıkışında oluşturduğu akım değeri (V2= 1 A/div) dalga şekilleri



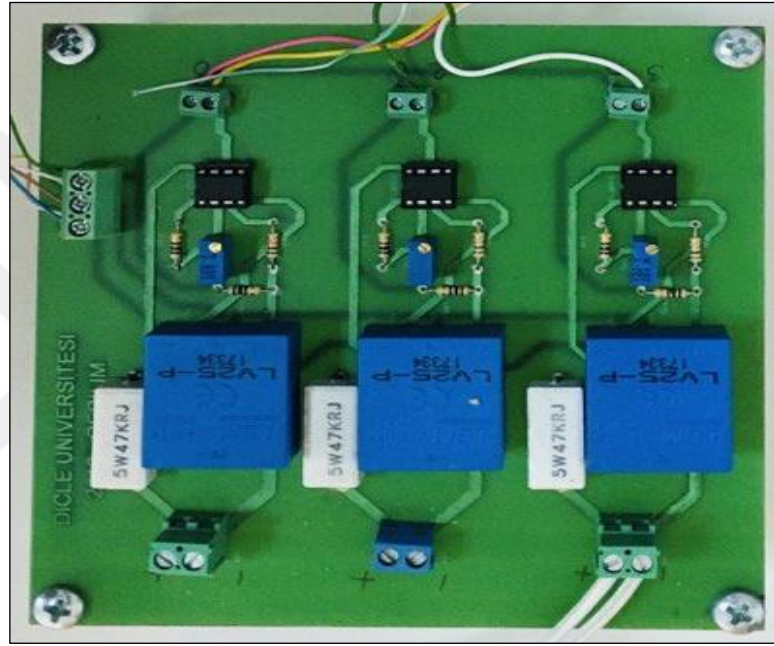
Şekil 3. 32 Birinci kart çıkışı (A2=1 A/div) ile ikinci kart çıkışı akım dalga şekilleri (A3= 1 A/div)

Şekil 3.33'ten anlaşılacağı üzere devreden akan 10A'lık akımın kontrolör birimi tarafından algılanabilecek seviyeye çekilmiştir. Gerilim ölçüm devresinde ise LEM firmasının ürettiği ise LV25-P gerilim sensörü kullanılmıştır. Nominal gerilim ölçüm aralığı 10-500V olan gerilim sensörünün çevirme oranı 2500:1000'dir ve doğruluk oranı besleme değerine %0,8-%0,9 arasındadır. Simetrik 12-15V DA gerilim aralığında beslenen bu sensör şebeke tarafı ile ölçüm devresi arasındaki izolasyonu da sağlamaktadır.



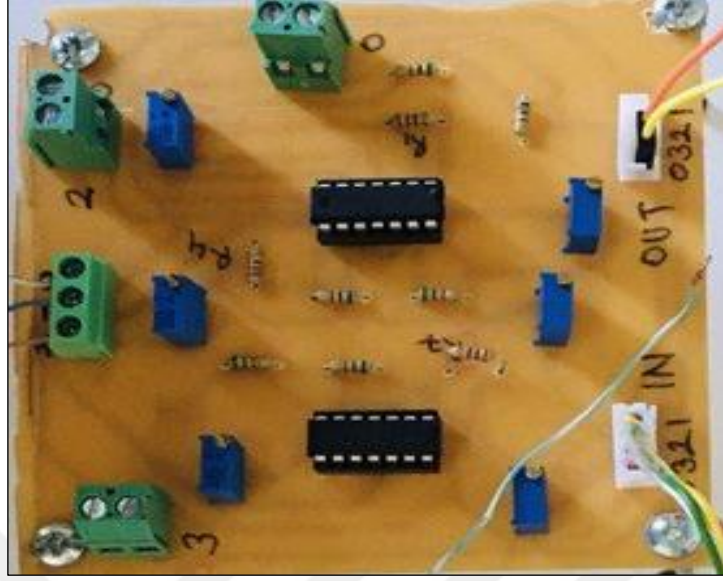
Şekil 3. 33 Gerilim ölçüm kartının birinci kısmına ait devre şeması

Bu tezde yapılan deneysel çalışmada üç fazlı şebeke gerilim ölçümü için toplamda üç fazlı 1 adet gerilim ölçüm kart tasarımı yapılmıştır. Gerilim ölçüm kartı da iki kısımdan oluşmaktadır. İlk kısım gerilim değerinin düşürülerek -3V ile +3V arasına indirgenmesini sağlayacak olup devre şeması Şekil 3.33'te devre kart görüntüsü Şekil 3.34'te gösterilmiştir. Bu kart devre içerisinde etkin değeri 470 V (rms)'a kadar olan gerilim değerlerini okuyabilmekte ve çıkış değeri olarak en fazla 6V (-3V, +3V) değeri üretmektedir.



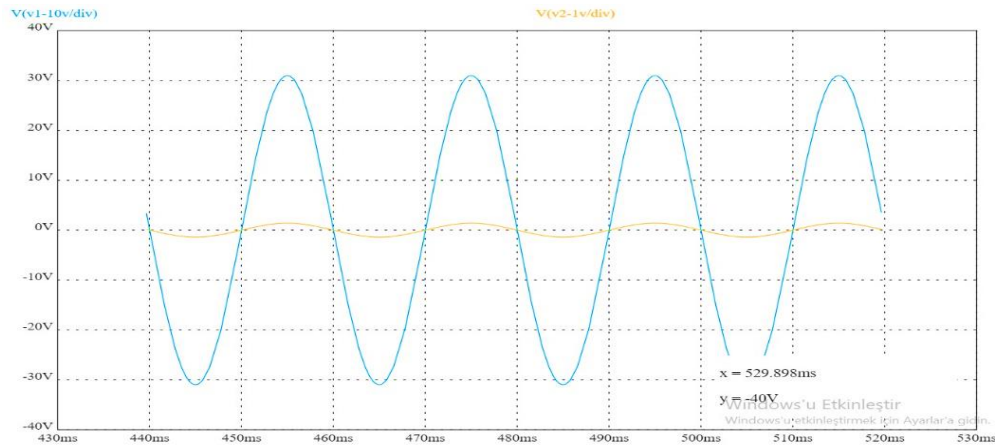
Şekil 3. 34 Gerilim ölçüm kartının birinci kısmına devre kartı

Devre şeması Şekil 3.35'te görülen kartın ikinci kısım ise bu aralığın daha da düşürülerek ve +1,5V yükseltilmesiyle (kenetleme) kontrolör kartına 0-3V aralığında veri girişi sağlanmış olacaktır.

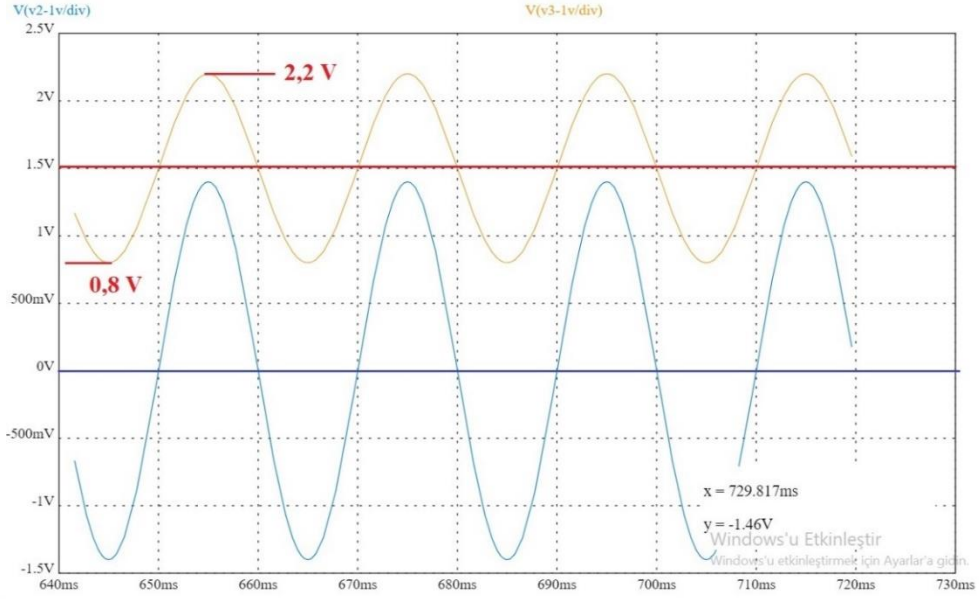


Şekil 3. 37 Gerilim ölçüm devresinin ikinci kısmına devre kartı

Tasarımı yapılan gerilim ölçüm kartının ölçüm aralığı 470V (rms)-665V (üst sınır) değerinden STM32F407'nin algılayabileceği 0-3V (üst sınır) seviyesi olarak tasarlanmıştır. Şebekenin 310V (üst sınır) olduğu düşünülürse birinci kısım ölçüm kart çıkışı sinyal değerinin -1,4V ile +1,4V arasında olması gerektiğinden Şekil 3.49'da gösterildiği gibi olması beklenmektedir. Ayrıca bu sinyalin değer aralığı ikinci kart ile STM32F407'nin algılayacağı seviyeye çekilmesi ile 0,8V-2,2V (1,4V) arasında olacaktır. Dolayısıyla 310V şebeke geriliminin kontrolör tarafında 1,4V olduğunu gösteren benzetim sonucu Şekil 3.38'de aktarılmıştır.

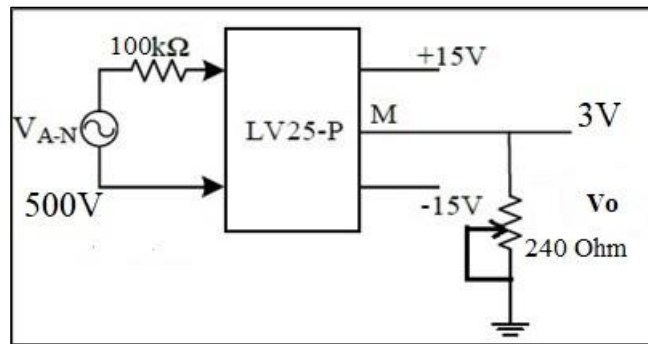


Şekil 3. 38 Şebeke geriliminin 310V (V1=10 V/div) birinci gerilim kartı çıkışında oluşturduğu gerilim (V2= 1 V/div) dalga şekilleri



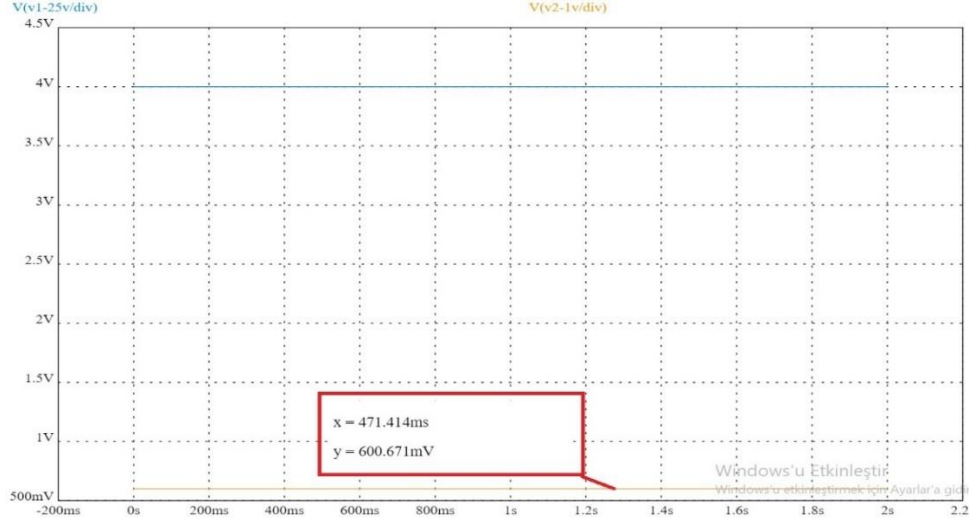
Şekil 3. 39 Birinci kart çıkışı ($V_2=1$ V/div) ile ikinci kart çıkışı gerilim dalga şekilleri ($V_3= 1$ V/div)

Şekil 3.39'dan anlaşılabileceği üzere şebeke geriliminin kontrolör biriminin tarafından algılanabileceği seviyeye çekilmiştir. DA bara geriliminin ölçümünde aynı şekilde LEM firmasının üretmiş olduğu LV25-P gerilim sensörleri kullanılmıştır. DA gerilim ölçüm kartının en fazla ölçebileceği gerilim değeri DA 500V olarak tasarlanmış olup devre çıkışında kullanılan değişken direncin 240Ω olması durumunda kontrolör tarafının okuyacağı gerilim değeri 3V değerine sabitlenebilmektedir. DA gerilim ölçüm kartına devre şeması Şekil 3.40'ta gösterilmiştir.



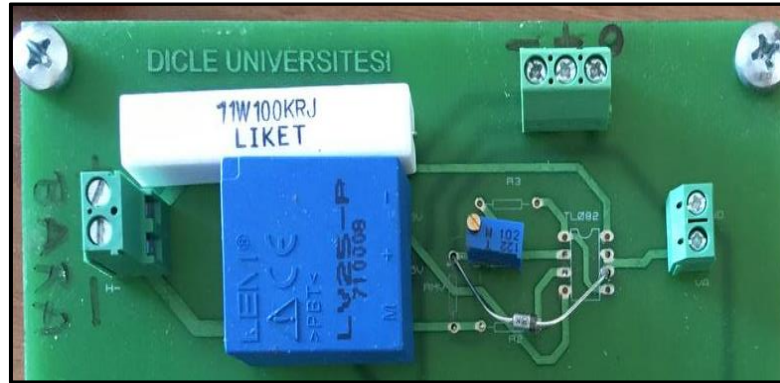
Şekil 3. 40 DA bara gerilim ölçüm kartı devre şeması

Gerilim kartına verilen 100V değerine karşılık kart çıkışında oluşan gerilimin dalga şekli benzetim ile elde edilmiş olup sonucu Şekil 3.41'de aktarılmıştır.



Şekil 3. 41 DA bara geriliminin ($V1=25\text{ V/div}$) DA bara gerilim ölçüm kartı çıkışında oluşturduğu dalga şekli ($V2=1\text{ V/div}$)

STM32F407'nin analog verileri okuduğu süreçte herhangi bir gerilim yükselmesinden zarar görmesini engellemek adına çıkış katına zener diyot koyulmuştur. LEM firması tarafından üretilen gerilim sensörleri ile tasarlanan DA bara gerilim ölçüm kartının devre görüntüsü Şekil 3.42'te verilmiştir.



Şekil 3. 42 DA gerilim ölçüm devre kartı

PAGF'nin akım/gerilim ölçüm kartlarında bulunan sensörler ile eviricilerin nominal çalışma şartlarını sağlayacak DA -15V/+15V gerilimlere ihtiyaç duymaktadırlar. Bu enerji beslemelerin yapılabilmesi için beş adet Şekil 3.43'te gösterilen MEAN WELL marka Q-120D anahtarlamalı güç kaynakları kullanılmıştır. Akım/gerilim ölçüm kartları (birinci ve ikinci kısım devre kartları) için bir adet kullanılmıştır. Ancak güç devresinde toprak referansının farklı IGBT anahtarları için ayrı tutulması

gerektiğinden izole edilmesi gerekmektedir. Evirici için bir adet anahtarlama güç kaynağı kullanılırken yumuşak anahtarlama da ise üç adet IGBT anahtar bulunduğundan üç ayrı besleme kaynağı da bu devre için kullanılmalıdır.



Şekil 3. 43 Devre gerilim kullanılan anahtarlama güç kaynağı

3.8.3 Ara yüz filtre elemanları ve DA bara kondansatör tasarımı

PAGF giriş filtresi (reaktörü), gerilim kaynaklı PAGF eviricisinin üretmiş olduğu gerilimi, akıma dönüştüren bölümdür. Eğer giriş filtresi gereğinden fazla büyük seçilirse PAGF, harmonik yükteki ani değişimlere hızlı cevap veremeyecek ve PAGF'nin dinamik rejim tepkisi bozulacaktır. Diğer yandan filtrenin olması gerekenden küçük olması durumunda ise PAGF eviricisinde oluşan anahtarlama kaynaklı akım dalgalanmalarını filtre süzemeyecek ve PAGF şebekeyi harmonik açıdan kirletecektir. Bu yaklaşımla PAGF giriş filtre seçiminde (3.68) eşitliği kullanılacaktır [50].

$$L_f = \frac{V_{DA} - \widehat{V}_{uv}}{f_{sw} \cdot \Delta i} \quad (3.68)$$

Burada PAGF DA bara gerilimi " V_{DA} ", şebeke faz-faz gerilimi tepe değerini " $\widehat{V}_{uv}$ " anahtarlama frekansını " f_{sw} " ve PAGF'nin anahtarlamasından meydana gelen akım dalgalanmaları genliğini ise " Δi " temsil etmektedir. Ön tasarım aşamasında DA bara gerilimi 80-60V'a, anahtarlama frekansı ortalama 10kHz ve anahtarlama dalgacık akımı 1A olarak kabul edilmiş ve PAGF giriş filtre değeri yaklaşık 1,2mH olarak hesaplanmıştır. Elde edilen bu değere göre PAGF'de kullanılacak olan filtrenin tasarımında manyetik geçirgenliği yüksek olan toroid nüve kullanılmıştır. Filtre yapımında istenilen akım taşıma kapasitesine sahip endüktans değeri elde edilirken "toroid nüve-bobin sarım" uygulamasından yararlanılmıştır. Ayrıca LCR metre cihazının da kullanılmasıyla deneme yanılma yönteminden istenilen endüktans

değerine ulaşılmıştır. Aşağıdaki Şekil 3.44'te filtre yapımında kullanılan toroid nüve ve deney aşamasında kullanılan LCR metre cihazının görselleri bulunmaktadır.

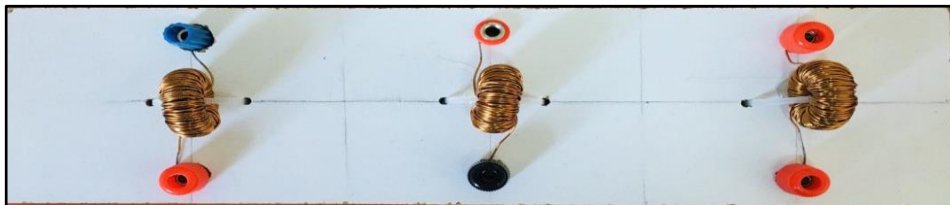


Şekil 3. 44 Filtre tasarımında kullanılan elemanlar; a) Manyetik toroid nüve, b)LCR-T4

PAGF'de hem evirici tarafında hem de yük tarafında L-tip filtre kullanılmıştır. Aşağıda tasarımları yapılan filtrelerin görselleri sırasıyla Şekil 3.45 ve 3.46'da verilmiştir.



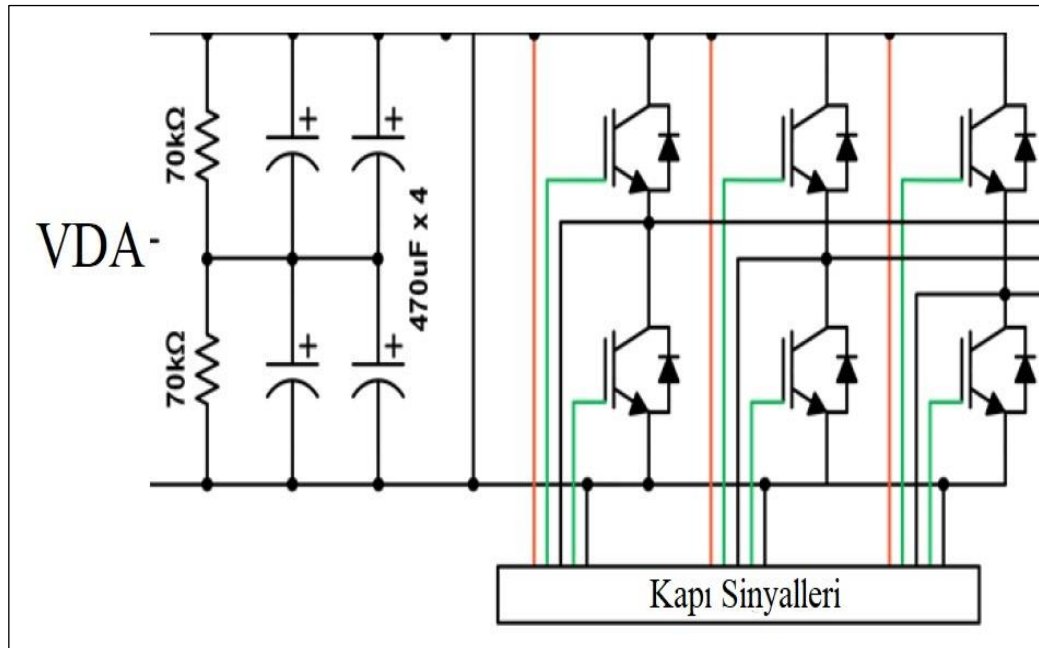
Şekil 3. 45 Evirici tarafında kullanılan üç fazlı filtre ($L_f=1,2$ mH)



Şekil 3. 46 Yük tarafında kullanılan üç fazlı filtre ($L_{yük}=0,95$ mH)

PAGF eviricisinde kullanılacak olan DA bara kapasitörlerinin, tepe gerilim dayanımları, AA akım taşıma kapasitesi, kullanılan evirici topolojisi, güç kayıpları,

maliyet ve uzun ömürlü olmaları gibi nedenlerden dolayı dikkatli seçilmesi gerekmektedir. DA bara kondansatörü özellikleri belirlenirken, PAGF'nin şebekeye karşı akım basabilmesi için eviricinin DA barasındaki gerilim değerinin, şebekenin faz-faz gerilimi tepe değerinden daha fazla olması gerektiği göz önüne alınmıştır. Kondansatör üzerinden geçen akımın meydana getirdiği güç kaybı ve sıcaklık artışı göz önüne alındığında, kullanılacak kondansatörlerin düşük eşdeğer-seri-dirence (ESD) sahip olmaları gerekmektedir. Bu parametreler odağında alüminyum elektrolitik ve film kapasitörlerin ön plana çıktığı görülmektedir. Film kapasitörler, her ne kadar yüksek maliyet ve yaygın kullanılmayışlarından dolayı pek tercih edilmeseler de evirici ve eviricilerin kullanıldığı endüstriyel alanlarda son zamanlarda çokça kullanılmaya başlanmış olup özellikle gerilim dayanımı, AA akım taşıma kapasitesi, ESD, güç kaybı ve boyutlar anlamında da avantaj sağlamaktadırlar [51]. Seçim kriterleri bakımından yüksek sığa ve maliyet avantajlarının diğer dezavantajlarına göre daha baskın olması nedeniyle bu tez çalışmasında alüminyum elektrolitik kondansatörler kullanılmıştır. PAGF'nin 310V şebekeye bağlanması düşünüldüğü zaman DA barasının en az 650V olması gerekmektedir. Bu doğrultuda, PAGF DA barasında eşdeğer iki seri bağlı ve onların da birbirine paralel olduğu toplam dört adet 470µF/400V elektrolitik kondansatör grubu kullanılmasına karar verilmiştir. Tez çalışmasında kullanılan DA bara grubu Şekil 3.47'de gösterilmiştir.

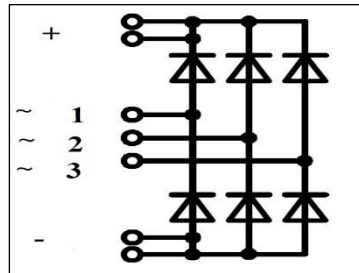


Şekil 3. 47 DA bara grubunun PAGF eviricisi ile gösterimi

Kondansatörler ile bu tasarım yapılarak hem DA baranın dayanabileceği gerilim seviyesi artırılmış, aynı zamanda eviricinin üreteceği akım için DA-bara da yeterli enerjiyi depolayabilecek bir sığa elde edilmiştir. Kondansatörlerin seri bağlanmasıyla parazitik kaçak gerilimler eşit paylaşılmadığından ve enerjinin çoğunu yalnızca tek bir kondansatör üzerine alabilme riskine karşı seri bağlanan her bir kondansatöre paralel gerilim eşitleme dirençleri takılması uygun görülmüştür [52]. SPM-VFD eviricinin DA bara kondansatörleri devre üzerinde bütünleşik olduğundan tasarlanan yumuşak anahtarlama devresinin bara ile evirici arasına konumlandırılması gerekmektedir. SPM-VFD evirici kondansatör grubunun sökülmesi ve araya yumuşak anahtarlama devresinin eklenmesi gerekmektedir. Sökülüp birleştirilen devrede herhangi bir performans kaybı veya verim düşüklüğü yaşanmaması adına yumuşak anahtarlama uygulaması gerçekleştirilirken PS12038 seri numaralı IPM güç modülü kullanılmıştır. Bunun için DA bara kısmında kondansatör grubuna tekrar ihtiyaç olacağından ek bir DA bara hazırlanmış ve deneysel uygulama için devreye entegre edilmiştir.

3.8.4 Doğrusal olmayan yük grubu

PAGF'nin şebekeyi harmonik açıdan kirletecek bir yüke bağlanması gerektiğinden dolayı yük için üç fazlı kontrolsüz doğrultucuya paralel bağlı saf direnç grubundan yararlanılmıştır. Şekil 3.48 a)'da üç fazlı kontrolsüz doğrultucuya ait devre bağlantı şeması, b)'de deneysel çalışmada kullanılan güç modülü gösterilmiştir. PAGF'de yük katında kullanılmak üzere 130A/600V özelliklerine sahip IXYS firmasının VUE 130-06NO7 seri no.lu doğrultucusu yük devre kartı Şekil 3.49'da sunulmuş olup katalog verileri Ek 4'te aktarılmıştır.



a)



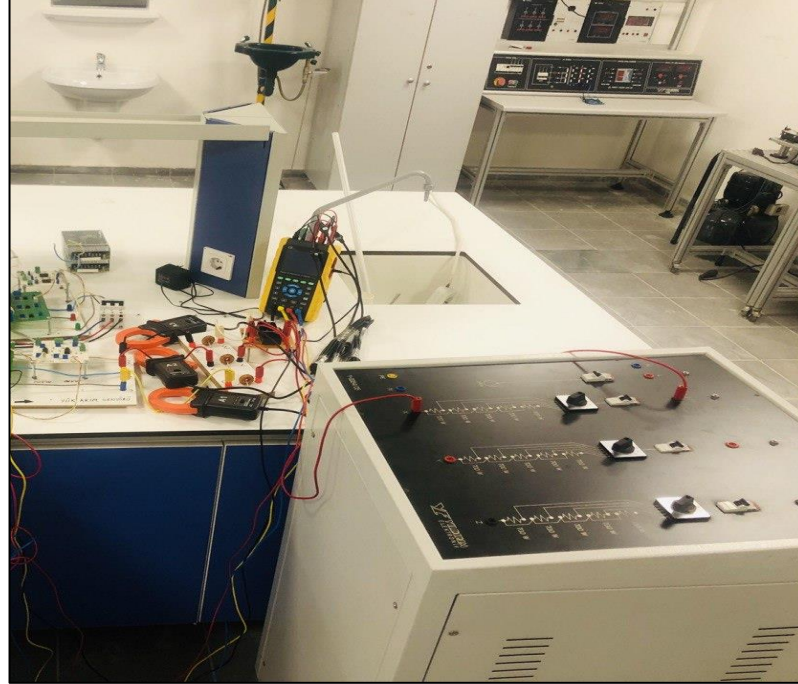
b)

Şekil 3. 48 Üç fazlı kontrolsüz doğrultucuya ait; a) doğrultucu devre şeması, b) VUE 130-06NO7 seri numaralı doğrultucu modülü



Şekil 3. 49 PAGF için hazırlanan doğrusal olmayan üç fazlı yük kaynağı

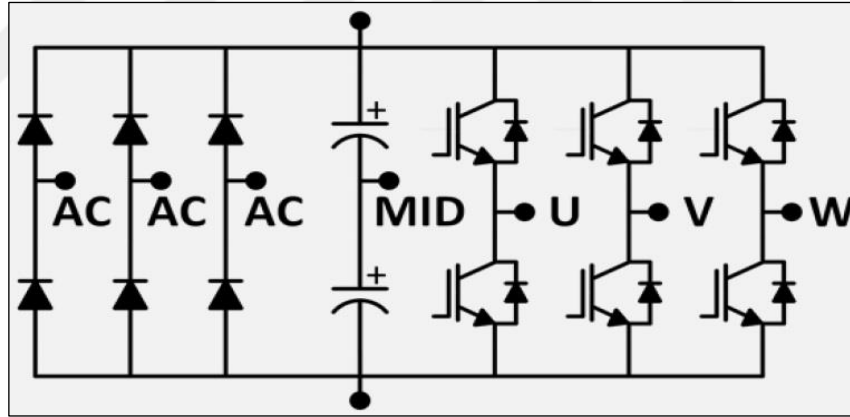
PAGF'nin deneysel gerçekleştirilme aşamasında performans ölçümü ve evirici tüketim değerlerinin hesaplanması ile verim ölçümünde değişken direnç kullanılması gerekmektedir. PAGF'nin performans ölçümünde %50 (50Ω) yükten %100'e (100Ω) geçiş veya tam tersi durumlarda Şekil 3.50'de gösterilen değişken yük grubu kullanılacaktır. Yükler arası geçiş doğrudan kullanıcı tarafından gerçekleştirilebilmektedir.



Şekil 3. 50 PAGF için kullanılacak değişken yük grubu

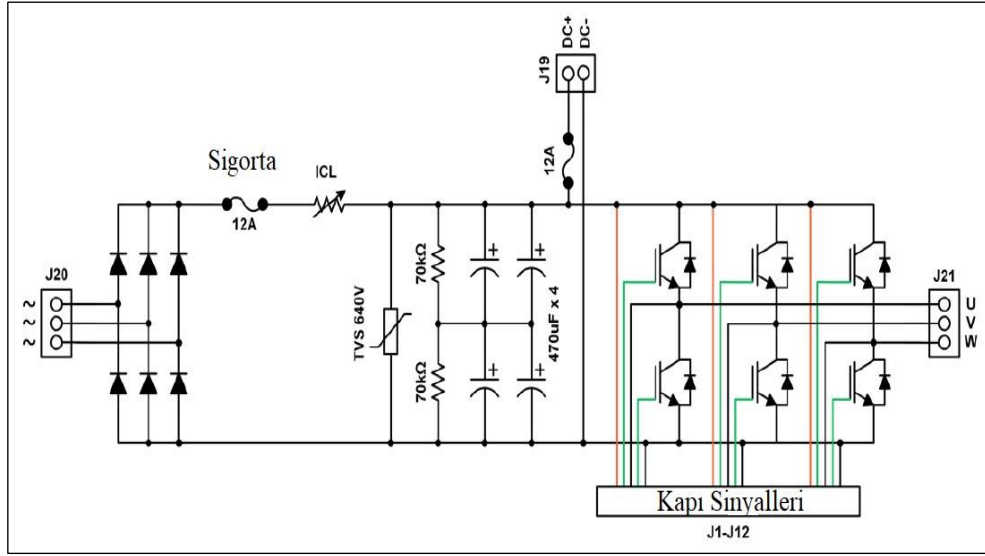
3.8.5 Evirici seçimi ve sürücü kartı

Anahtarlama elemanlarının seçimi yapılırken PAGF'lerin DA bara gerilimlerini anahtarlama sistemindeki sistem anma değerleri (akım, gerilim ve frekans) göz önüne alındığı zaman en uygun elemanların IGBT'ler olduğu bilinmektedir. Transistör, MOSFET ve IGCT gibi elemanların sistem ihtiyaçlarıyla örtüşen özelliklere sahip olmadıklarından dolayı tercih edilmemişlerdir. Bu tez çalışmasında oluşturulacak PAGF sisteminde anma akım ve gerilim değerleri 7,5A/600V olan Taraz Technologies firmasının SPM (Series of Power Modules)- VFD (Variable Frequency Drives) üç faz evirici güç modülü ile verim hesaplamalarında devreye alınacak olan Mitsubishi firmasının PS12038 seri numaralı IPM güç modülü kullanılacaktır. DA bara kondansatörleri üzerinde bulunan SPM-VFD evirici içerisinde altı adet IGBT'den oluşan evirici güç katı ve buna paralel bağlı doğrultucu güç katı bulunmaktadır. Eviricinin basit ve detaylı bağlantı şeması Şekil 3.51 ve 3.52'te verilmiş olup detaylı bilgileri Ek 6'da paylaşılmıştır.



Şekil 3. 51 Eviricinin basit bağlantı şeması

Güç katını yüksek akım dalgalanmalarına karşı koruyan hem doğrultucu tarafında hem de evirici tarafında 12A'lik sigortalar bulunmaktadır.



Şekil 3. 52 Eviricinin detaylı bağlantı şeması

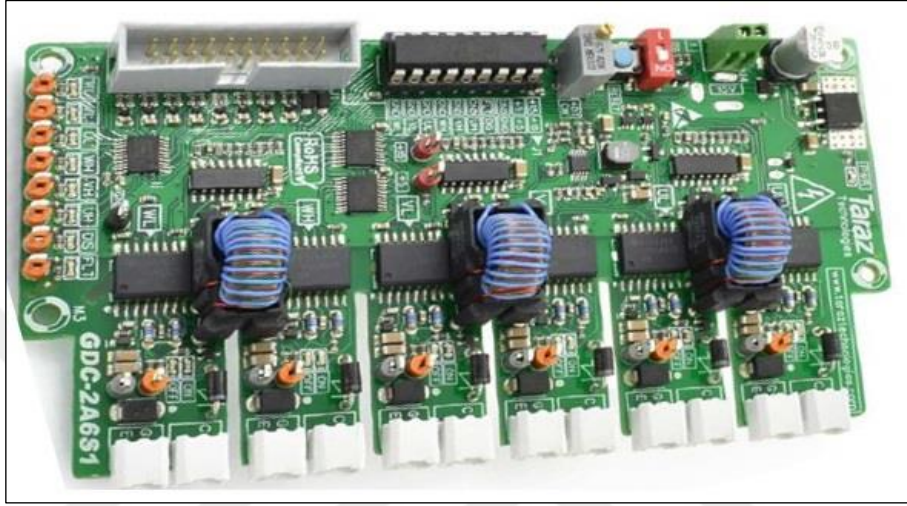
Şekil 3.53'te gösterilen evirici modülünün maksimum frekans değeri 30 kHz olup +15V gerilim değeri ile beslenmektedir. Aynı kol üzerinde bulunan anahtarların kısa devre olmasını engelleyecek ölü zaman süresi modül üzerindeki bir değişken direnç (0-21kΩ) sayesinde 0,4µs ile 8,3µs arasında ayarlanabilmektedir.



Şekil 3. 53 PAGF'de kullanılacak olan evirici güç modülü

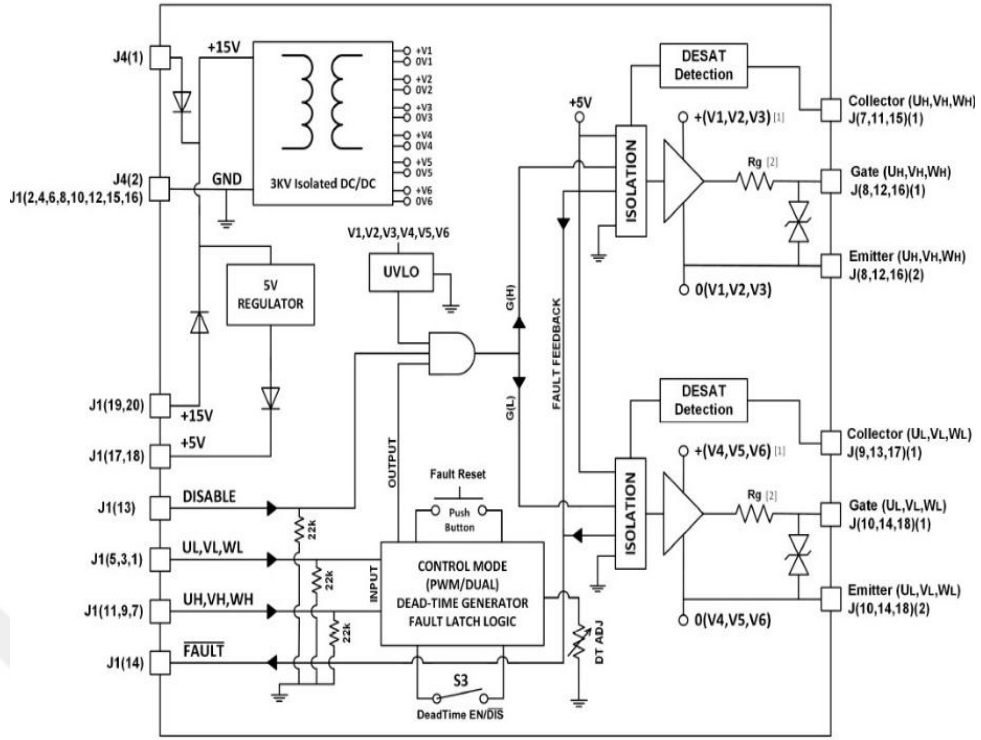
IGBT sürücüsü olarak yine Taraz Technologies firmasının ürettiği GDC (Gate Drive Current)-2A6S1IGBT sürücüsü kullanılmıştır. Bu sürücü yukarıda detaylı tanıtılan SPM-VFD IGBT modülü sürmek için tasarlanmış olup, 15V besleme gerektiren ve 30kHz'e kadar anahtarlama yapabilen bir sürücü modülüdür. Ayrıca modülde

manyetik izolasyon, ölü-zaman, anahtar kapı sinyallerini izleme özelliği ile kısa devre ve aşırı akım koruma, hata bildirim ledi ve giriş-çıkış arasında elektriksel yalıtım gibi teknik özelliklerde vardır. Bu sürücü modülünün resmi Şekil 3.54'te, iç yapı blok diyagramı Şekil 3.55'te ve iki modülün birleştirilmiş görüntüsü Şekil 3.56'da verilmiştir.



Şekil 3. 54 PAGF'de kullanılacak olan evirici güç modülünün sürücü devresi

Blok diyagramı görülen evirici sürücü devre kartında J4(2) portu kontrol ortak referansı, J1(19,20) portları sürücü kartı besleme girişlerini, J1(5,3,1) portları evirici alt kol anahtar kapı sinyal girişleri, J1(11,9,7) portları üst kol anahtar kapı sinyal girişleri, üst kol anahtarların C (collector) uçları J (7,11,15) ve alt kol anahtarların J (9,13,17), üst kol anahtarların E (emiter) uçları J (8,12,16) ve alt kol anahtarların ise J (10,14,18)'dir. Sürücü devresin üst anahtarların kapı sinyal portları J (8,12,16) iken alt kol anahtarların kapı sinyal portları ise J (10,14,18) olarak temsil edilmiştir.



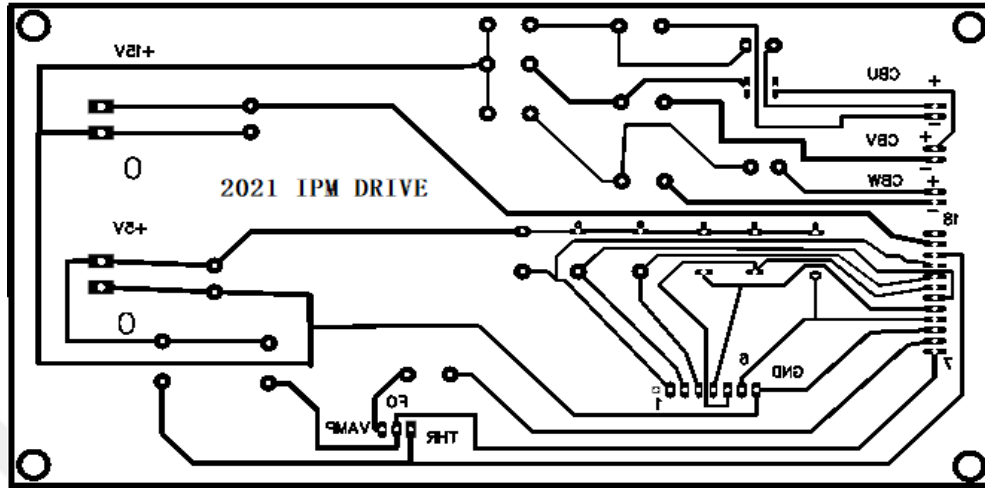
Şekil 3. 55 PAGF’de kullanılacak olan evirici güç modülü sürücü devresinin iç yapısı



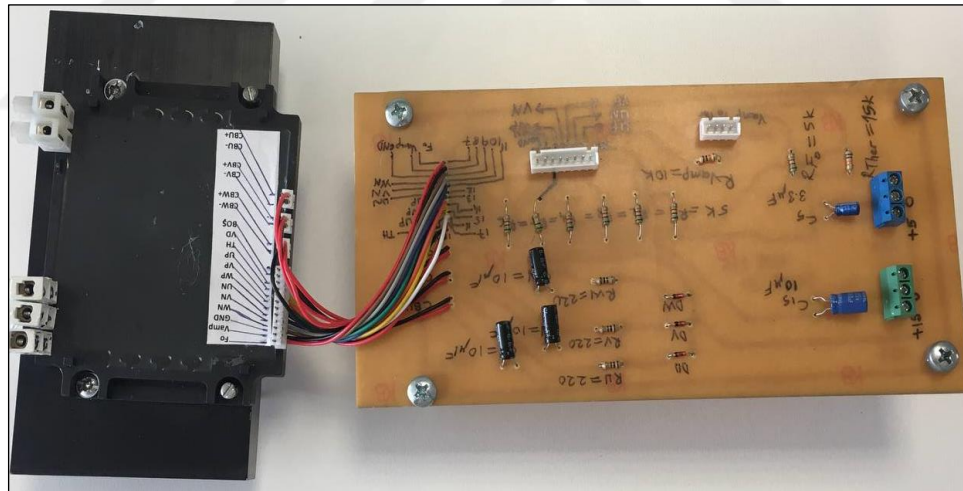
Şekil 3. 56 PAGF’de kullanılacak olan evirici güç modülü ve sürücü devresi

Yumuşak anahtarlama PAGF uygulamasında verim hesaplamaları yapılırken kullanılacak olan evirici PS12038 IPM güç modülü olacaktır. Güç elektroniğinin birçok alanında kullanılmaya başlanan IPM güç modülleri içinde kısa devre, yüksek voltaj, yüksek ısı gibi olaylarda koruma sağlayan devreler bulunması ayrıca sürücü devrelerinin de içinde bulundurulması gibi avantajlardan dolayı çok tercih edilmektedir. Deneysel uygulamada kullanılacak olan eviricinin görseli ve sürücü devre kartının pcb

tasarımı Şekil 3.57’de ve fiziksel görünümü Şekil 3.58’de aktarılmış olup detaylı bilgileri Ek 5’te sunulmuştur.



Şekil 3. 57 Verim hesaplamasında kullanılacak olan PS12038 IPM akıllı güç modülünün pcb tasarımı

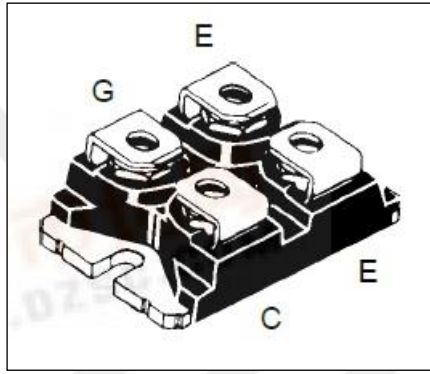


Şekil 3. 58 Verim hesaplamasında kullanılacak olan PS12038 IPM akıllı güç modülünün sürücü devre kartı fiziksel görünümü

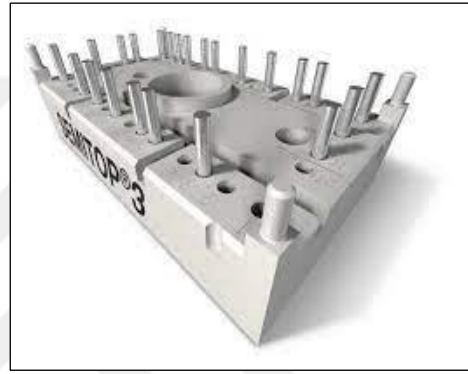
3.8.6 Yumuşak anahtarlama devresinin tasarımı

Yumuşak anahtarlama devresinin PAGF ile olan bağlantısı, çalışma prensibi ve önerilen anahtarlama kontrol tekniği Bölüm 3.6’da detaylı bir şekilde açıklanmıştı. Bu bölümde PAGF evirici anahtarlarının yumuşak anahtarlamasını sağlayacak olan devre yapısı ve deneysel tasarımı açıklanacaktır. Yüksek sığa değerli DA bara ile PAGF

eviricisi arasına konumlandırılan yardımcı devre iki ayrı yarıiletken modülün birleştirilmesinden meydana getirilmiştir. Şekil 3.59'a) da gösterilen DA baraya seri olarak bağlanan IGBT anahtarı IXYS firmasının üretmiş olduğu IXSN 80N60AU1 seri no.lu 160A/600V nominal çalışma akım/gerilim özelliklerine sahiptir. Şekil 3.59'b)'de gösterilen diğer yarıiletken modül ise Semicron firmasına ait olan SK75GARL065E seri no.lu H-köprü tasarımına sahip 80A/600V nominal çalışma akım/gerilim özelliklerini gösteren güç modülüdür. Yarıiletken ürünler ile ilgili detaylı veriler Ek 2-3'te paylaşılmıştır.



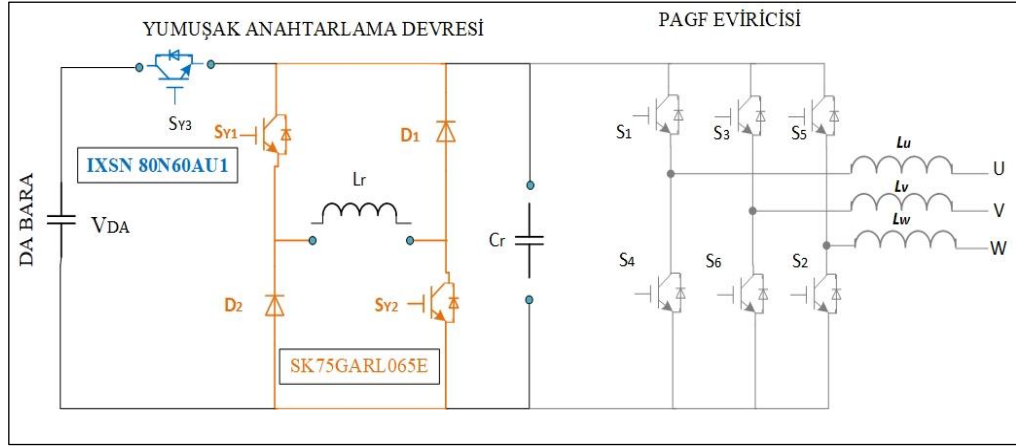
a)



b)

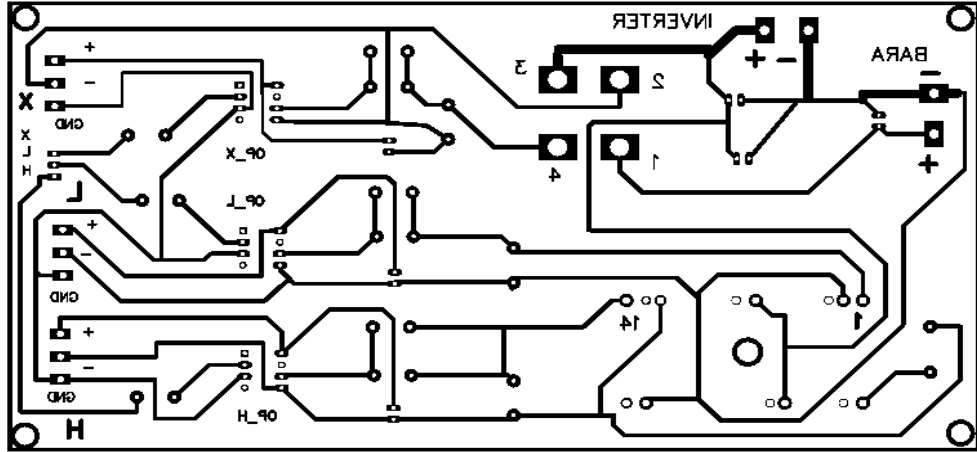
Şekil 3. 59 Yumuşak anahtarlama devresini oluşturan güç modülleri; a) IXSN 80N60AU1, b) SK75GARL065E

Şekil 3.60'ta yumuşak anahtarlama devresinin PAGF'ye olan bağlantısı gösterilmiştir. Yumuşak anahtarlama devresinin pcb kart tasarımı yapılırken devrenin değişen çalışma şartları göz önüne alındığından hem manyetik bobin hem de küçük değerli kondansatör elemanları kart üzerine sabit bir şekilde konumlandırılmamışlardır. Devrenin farklı frekans ve çıkış akım değerlerine göre kontrol stratejisi ve anahtarlama darbe süreleri değiştiğinden dolayı pasif elemanların değerlerinin de değişmesi gerekmektedir. Bu nedenle pasif elemanların pcb kart üzerine sabit lehimlemesi yerine eleman ayak uçları boşa çıkarılmıştır. Bu uçlar üzerinden farklı değerlerde değişen pasif elemanlar kullanılarak deneysel testler gerçekleştirilmiştir.

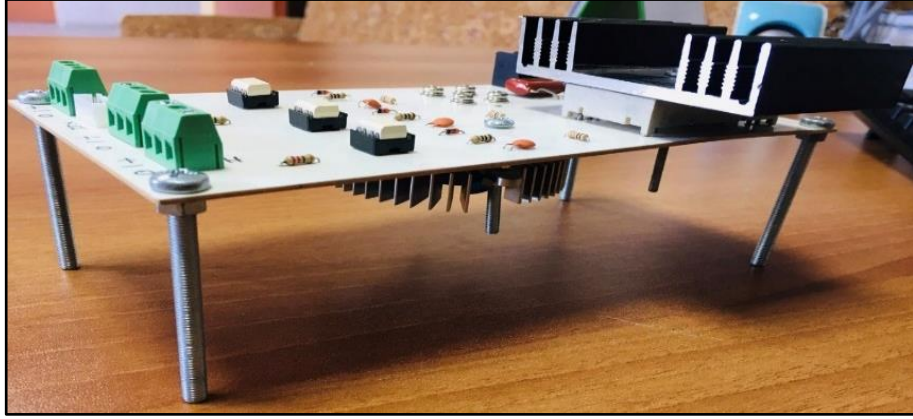


Şekil 3. 60 Yumuşak anahtarlama devresi ve PAGF eviricisi devre bağlantı şeması

Şekil 3.61’de yumuşak anahtarlama devresinin “EasyEDA” online devre tasarım programı ile hazırlanan devre pcb kart alt yüzü gösterilmektedir. Kart tasarımı yapılırken tüm yarı iletken güç modüllerinin pin ayak izleri yeniden hazırlanmış ve tek katman olarak oluşturulmuştur. Şekil 3.62’deki görselden anlaşılacağı üzere yarıiletken güç modüllerinin yüksek frekans ve gerilim altında yüksek sıcaklıklara erişebilecekleri göz önüne alındığı zaman yarıiletken modüllerin boyutlarına göre alüminyum soğutucu metaller kullanılarak bu riskin önüne geçilmiştir.

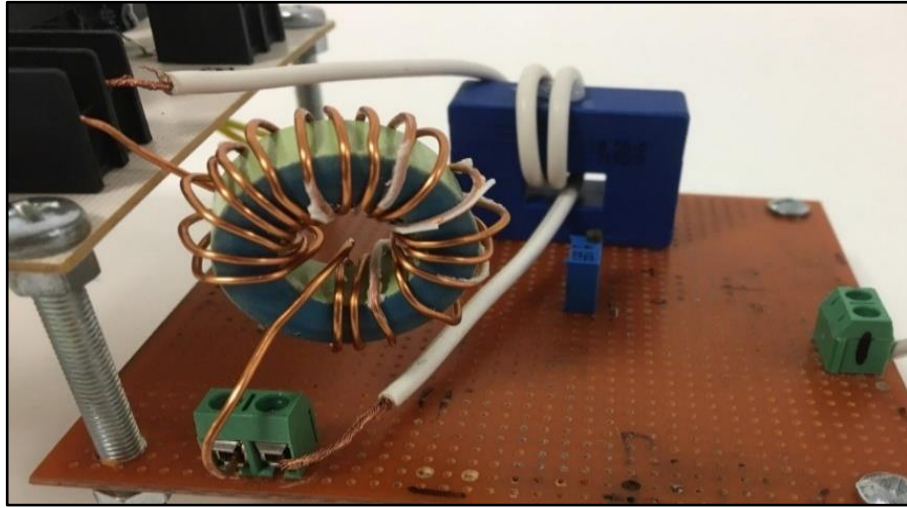


Şekil 3. 61 Yumuşak anahtarlama devresinin pcb görünümü



Şekil 3. 62 Yumuşak anahtarlama devre kartı ve soğutucu yerleşimleri

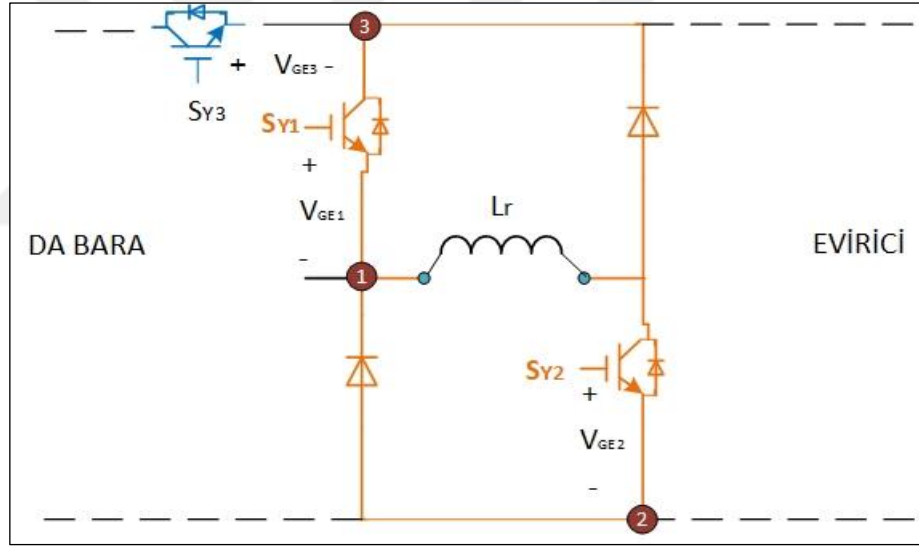
Yumuşak anahtarlama sürecinde S_{Y1} ve S_{Y2} anahtarları arasında bulunan rezonans endüktansın (bobin) akım değişiminin izlenmesi ve akım dalga şekillerinin osiloskopta elde edilerek analizinin yapılması gerekmektedir. Bu sebeple rezonans endüktansın akımını ölçmek adına LEM firması tarafından üretilen LA55-P akım sensörü ile bir değişken dirençle tasarlanan akım ölçüm kartı Şekil 3.63'te gösterilmiştir. Düşük değerli akımların görüntülenebilmesi adına akım ölçüm kartı birim başına 5 A/div ile ölçeklendirilmiştir.



Şekil 3. 63 Rezonans endüktans akım ölçüm kartı

Şekil 3.64'te görülen yumuşak anahtarlama devresinde boyut ve maliyet açısından hem anahtarlama kontrol kısmı hem de güç devresi aynı kart üzerinde imal edilmiştir. Kart tasarımında herhangi bir akım hatasına mahal vermemek adına kontrol birimi toprak referansı ile güç kısmı toprak referansı ayrı tutulmuştur. Güç modülü

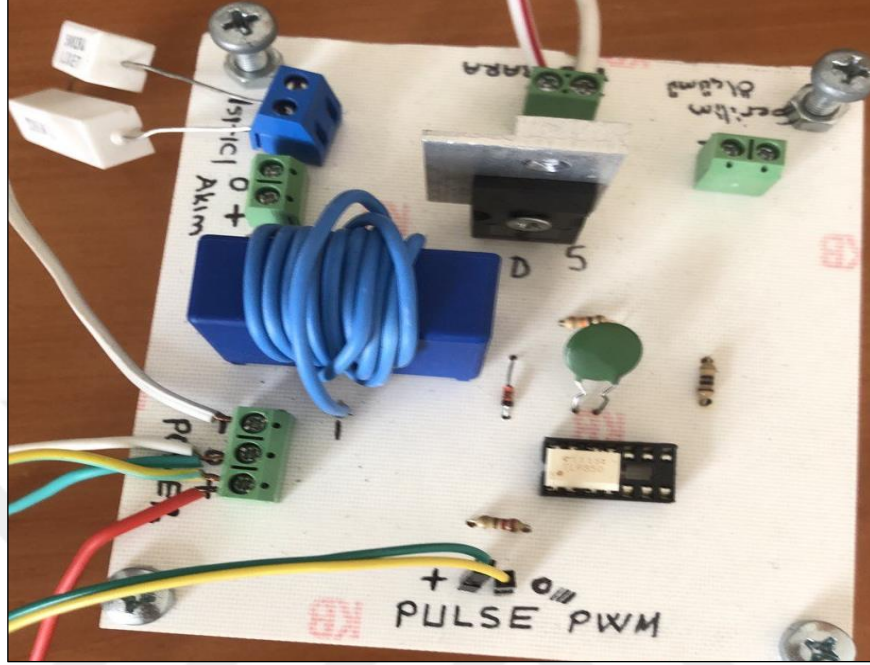
anahtarlarının, 30 V ve en az 300 mA'lık DA kaynak ile beslenmesi önerilmektedir. Anahtarların kapı sinyallerinin besleme gerilimleri, 30 V'luk anahtarlama güç kaynaklarından yalıtılmış bir şekilde elde edilir. DA dönüştürücüler ile optokuplör kullanılarak DGM kontrol sinyalleri ile IGBT besleme gerilimleri arasında güvenli bir izolasyon sağlanmaktadır [53]. IGBT'lerde sürme sinyalleri kapı ve emiter uçlarına uygulanır. Özellikle H-köprülü devrelerde IGBT'lere iyi bir anahtarlama sinyali uygulanması gerekir. Devrede görüldüğü gibi 1, 2, 3 ile belirtilen üç farklı düğüm noktasının referans değeri birbirinden farklıdır. Şekil 3.64'teki yumuşak anahtarlama devresinde her anahtarın emiterleri farklı potansiyellere (V_{GE1} , V_{GE2} , V_{GE3}) sahip olduğundan bu sinyallerin ortak referanslarının birbirinden izole edilmesi gerekmektedir. Bu nedenle yumuşak anahtarlama için üç adet yalıtılmış anahtarlama DA güç kaynağına, ihtiyaç vardır [54].



Şekil 3. 64 Farklı toprak referanslarına sahip anahtarların gösterimi

PAGF'nin işletilmesi sırasında evirici bünyesinde bulunan IGBT anahtarlarının sert/yumuşak anahtarlama yöntemlerinin farklarını ortaya koyabilmek için iletim/kesim anlarına ait akım/gerilim değerlerinin elde edilmesi gerekmektedir. Kullanılan IPM'in dış ortama kapalı ve izole olmasından dolayı güç modülündeki anahtarlar üzerinde oluşan nominal akım/gerilim değerlerinin elde edilmesi pek mümkün değildir. Dolayısıyla yumuşak anahtarlama tekniğini aynı nominal çalışma şartlarına haiz ortamda tek anahtara uygulayarak akım/gerilim grafikleri elde

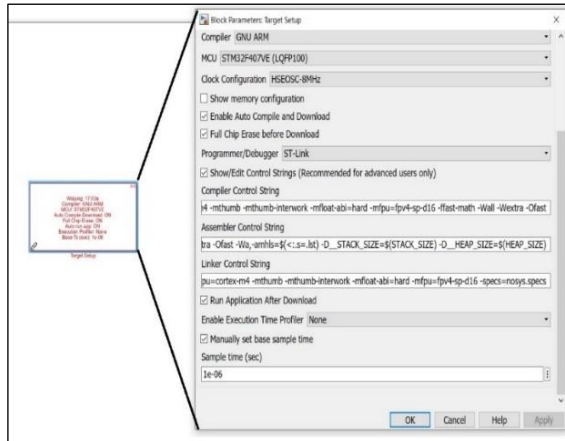
edilebilmiştir. Tek IGBT anahtar için hazırlanan devre kartı Şekil 3.65'te gösterilmiştir.



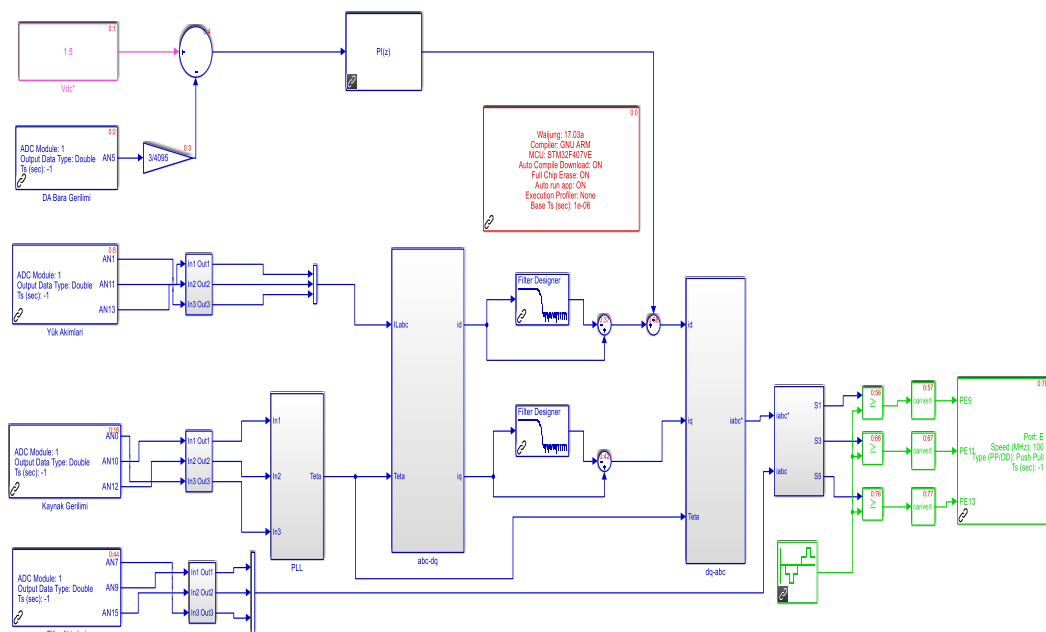
Şekil 3. 65 Tek IGBT anahtar için hazırlanan devre kartı

3.9 PAGF Prototipinin Gerçekleştirilmesi

Bu bölümde şimdiye kadar anlatılan PAGF yapısı ve PAGF'ye önerilen yumuşak anahtarlama devresinin deneysel uygulamaları anlatılmıştır. İlk olarak sistemi senkronize edecek yazılım altyapısı “Waijung Blok” setleri ile Simulink'te hazırlanarak STM32F407VG'ye gömülmüştür. Ardından deneysel testler yapılarak ölçümler alınmaya çalışılmıştır. Benzetim yapılırken seçilen gerilim ve akım değerleri herhangi bir güvenlik tehlikesi oluşturmadığından istenilen yüksek büyüklükte sınırlar verilebilmektedir. Ancak deneysel çalışmada yapılacak olan PAGF tasarımının prototip olması göz önüne alındığı zaman daha az maliyetli ve emniyetli olması açısından üç faz şebeke geriliminin 26 V (rms) olarak alınması uygun görülmüştür. Şekil 3.66'da PAGF'nin prototip şeması kullanılacak elemanlar ile temsil edilecek şekilde gösterilmiştir. Şebeke tarafında üç fazlı varyak kullanılarak istenilen seviyede şebeke gerilimi elde edilebilmektedir.



Simulink ara yüzünde “Build Model” seçeneği ile yazılımın otomatik olarak STM32F407VG’ye aktarılacak C/C+ kodlarına çevrilmesi ve yazılmasını sağlamak için “Enable Auto Compile and Download” butonu aktif olmalıdır. Diğer yandan yazılım yüklendikten sonra çalışmasını sağlamak için “Run Application After Download” butonu seçili olmalıdır. Son olarak yazılacak programın çalışmasını istediğimiz örnekleme zamanı “Sample Time” bölümüne en düşük olarak örnekleme değeri “1e-06” girilebilmektedir. İşlemci kiti modülüne yüklenen senkron referans yapı tabanlı yönteme göre hazırlanmış PAGF yazılım altyapısı Şekil 3.68’de aktarılmıştır.



Çok gelişmiş bir ADC modülüne sahip olan STM32F407VG geliştirme kitinin ADC birimleri genel anlamda, denetleyici ile gerçek dünya arasındaki bağlantıyı sağlar. Akım, gerilim, sıcaklık, basınç, nem, ivme ve hız gibi analog sinyaller uygun bir algılayıcı ile V_{min} - V_{max} arasında elektriksel gerilim olarak ifade edilebilir. Örneğin, 0-3V arasındaki gerilimler, orijinal sinyal ile orantılı bir şekilde değişmektedir. ADC'nin amacı ise bu analog gerilimleri dijitale dönüştürmektir.

$$V_{in} = \frac{D(V_{ref+}-V_{ref-})}{2^n-1} + V_{ref-} \quad (3.69)$$

Analog giriş gerilimi “ V_{in} ”, ikilik tabandaki basamak sayısı “ n ” ve analog girişin sayısal karşılığı “ D ” arasındaki ilişki (3.69) eşitliği ile verilmiştir. Analog gerilim ölçeğini sınırlandırmak için referans V_{ref+} ve V_{ref-} gerilimleri belirlenmiştir. Herhangi bir analog giriş gerilimi bu referans ölçeğin dışında ise sabit (doymuş) bir dijital sayı üretecektir. ADC yazılım altyapısı hazırlanırken tüm analog gerilimler ölçek limitlerini geçmeyecek şekilde tasarlanmalıdır. 12-bit çözünürlüğe sahip olan STM32F407VG geliştirme kitinde; V_{ref-} 0 V’a, V_{ref+} ise +3 V’a tanımlanmıştır. 12-bit çözünürlükteki bir ADC modülü giriş biriminin algılayacağı gerilim aralığı;

$$V_{in} = \frac{D.3}{4095} \quad (3.70)$$

Verilen (3.67) eşitliğine göre bit başına düşen gerilim değeri $3V/4095 = 0,732$ mV olarak elde edilmektedir. Her analog gerilim seviyesine karşılık bir sayısal değer üretilecektir. Analog değerlere karşılık üretilecek sayısal sonuç değerleri Tablo 3.4’te belirtilmiştir. PAGF deneysel çalışmasında geliştirme kitinin 10 adet ADC giriş birimi kullanılmıştır. Bunlardan üç faz yük akımı üç adet, üç faz filtre akımı için üç adet ve DA bara gerilimi için ise bir adet ADC giriş birimidir. PAGF’de akım/gerilim sensörlerinden alınan analog veriler ADC birimlerinde okunmakta ve işlenmesi adına STM32F407VG’ye aktarılmaktadır.

Tablo 3. 4 ADC birimlerinin analog ve sayısal değer karşılıkları

V_{in} (Analog Giriş Gerilimi)	V_o (Sayısal Çıkış Değeri)
$V_{in} \leq 0V$	0
$0 < V_{in} < 3V$	$4095 \cdot \frac{(V_{in} - 0)}{3}$
$V_{in} \geq 3V$	4095

Analog verilerin STM tarafından algılanabilmesi adına sinyaller ADC modülleri tarafından okunmadan önce negatif dip seviyeleri sıfıra yükselttilerek kenetlenmiş ve işlemciye veri girişleri böylelikle yapılabilmektedir. Kenetlenen veri sinyallerinin işlemlere sokulabilmesi için tekrar kendi seviyelerine çekilmesi gerekmektedir. Yazılım içerisinde ADC birimlerinden gelen akım/gerilim değerlerini gerçek eşdeğerlerine dönüştürecek olan ölçeklendirme blokları yerleştirilmiştir. Sonuç olarak kontrol birimi işlemlerine gerçek akım/gerilim değerleri girilmiş olacaktır.

3.9.2 Sert anahtarlama PAGF'nin gerçekleştirilmesi

Bu bölümde, teorik analiz, benzetim ve ön tasarım çalışmaları yapılmış olan PAGF'nin gerçel sistem bileşenlerine dair detaylar aktarılıp, sistem işlevselliği bir prototip devre düzeneği ile incelenecektir. Şebekeye bağlı çalışan PAGF, gerilim kaynaklı evirici, üç fazlı gerilim kaynağı, bağlantı reaktörleri (bobin), farklı zamanlar da devreye giren yük grupları ve evirici anahtar sinyallerini üreten kontrol bloklarından ve akım-gerilim sensörlerinden oluşmuştur. PAGF'nin performans başarımını ölçmek adına değişken yük grupları tercih edilmiştir. Ayrıca yük tarafında harmoniklerin üretilmesini sağlayacak 6 darbeli köprü diyot doğrultucu kullanılmıştır.

Deneyisel çalışma sonuçlarında harmonik kompanzasyon ölçümleri Lutron Electronic DW-6095 güç kalitesi analizörü kullanılarak alınmıştır. Bu analizörün Clamp Probes (CP-1201) esnek akım sensörleri ile herhangi bir yardımcı devreye ihtiyaç duyulmadan doğrudan akım ölçümü yapılabilmektedir. Anahtar kapı darbeleri, ölü zaman gösterimi, akım/gerilim ölçme kartlarından elde edilen deneyisel ölçümler, yumuşak anahtarlama kapı sinyalleri ve rezonans elemanlardan elde edilen akım/gerilim dalga şekilleri Hameg Instruments Combiscope osiloskop ile elde edilmiştir. Ayrıca deneyisel ölçüm sürecinde sistem üzerinde farklı noktalardan geçen anlık akımların ölçümünde ise UNI-T UT204 marka klampmetre kullanılmıştır. Deneyisel çalışmada kullanılan ölçüm cihazlarının görselleri Şekil 3.69'da gösterilmiştir.



a)



b)

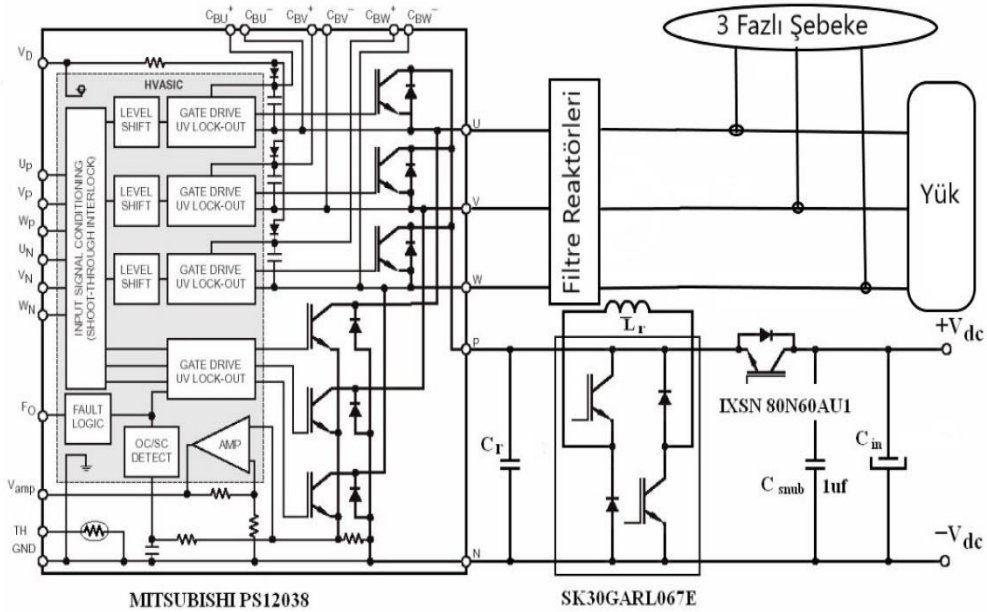


c)

Şekil 3. 69 Deneysel çalışmada kullanılan ölçüm cihazları; a) Güç analizörü, b) Osiloskop, c) Mobil ampermetre (klampmetre)

3.9.3 Yumuşak anahtarlama PAGF'nin gerçekleştirilmesi

Bu bölümde ön tasarım çalışmaları ve sert anahtarlama yapılmış olan PAGF'nin veriminin artırılması üzerine bir prototip devre düzeneği gerçekleştirilecektir. PAGF'nin Şekil 3.70'te gösterildiği gibi deneysel prototip modeli hazırlanmıştır.



Şekil 3. 70 Deneysel prototipi yapılan yumuşak anahtarlama evirici

Şebekeye bağlı çalışan PAGF, gerilim kaynaklı evirici, üç fazlı gerilim kaynağı, bağlantı reaktörleri (bobin), farklı zamanlar da devreye giren yük grupları, evirici anahtar sinyallerini üreten kontrol blokları, akım-gerilim sensörleri ve yumuşak anahtarlama devresinden oluşmuştur.

4. ARAŞTIRMA BULGULARI

4.1 MATLAB/Simulink Benzetim Uygulaması

PAGF'nin bilgisayar benzetimi için MATLAB/Simulink programı kullanılmıştır. Bu benzetim programı ile sistemlerin sürekli ve kesik durumlarına ilişkin benzetim ve analizlerini yapmak mümkündür. Simulink programı içerisinde güç sistemlerinin modellenmesinde kullanılabilen çok geniş güç blok kütüphanesi mevcuttur. Özellikle elektrik güç sistemlerinin modellenmesi için kullanılabilen blokların bulunduğu kısım "SimPowerSystem" araç kutusudur.

Sırasıyla sert anahtarlama ve yumuşak anahtarlama PAGF benzetimleri yapılmış ardından bu benzetimlerde evirici anahtarlarının harcadıkları enerji miktarları hesaplanmıştır. Benzetim içerisinde kullanılan sistem parametreleri ve eleman değerleri tablolar içerisinde aktarılmıştır.

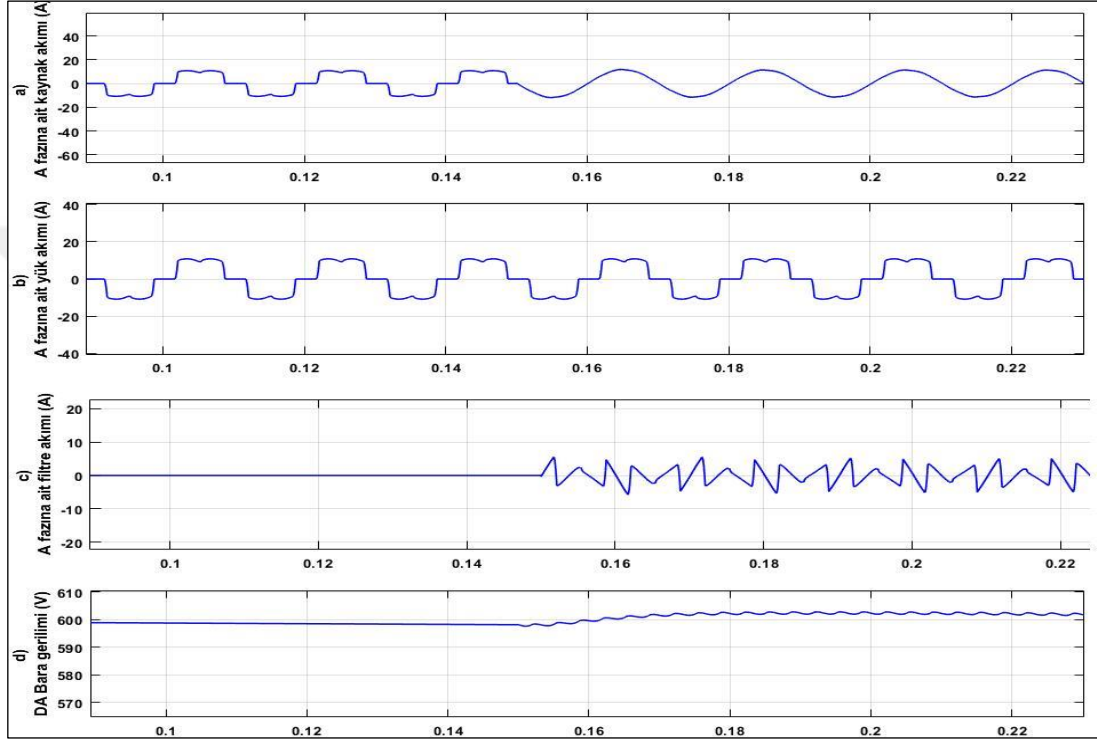
4.1.1 Sert anahtarlama PAGF benzetimi

Bu bölümde PAGF'ye herhangi bir yumuşak anahtarlama devresi eklemeyen sert anahtarlama olarak benzetimi yapılmıştır. Benzetim öncesinde anahtarlama kaynağın sağlanabileceği yüksek akımların elemanlara zarar vermemesi adına DA bara gerilimi ön şarj ile beslenerek 600V seviyesine getirildikten sonra çalıştırılmıştır. Sert anahtarlama benzetim uygulamasında ilk olarak PAGF devre dışı iken ölçümler alınmış ve bir faza ait kaynak akımı, PAGF'nin oluşturması beklenen kompanzasyon akımları ve DA bara gerilimi izlenmiştir. Sonrasında PAGF devreye alınarak kaynak akımı ve kompanzasyon akımları ölçülerek HFD analizi yapılmıştır. Model benzetiminde kullanılacak parametreler Tablo 4.1'de verilmiştir.

Tablo 4. 1 Benzetim çalışmaları sistem parametreleri

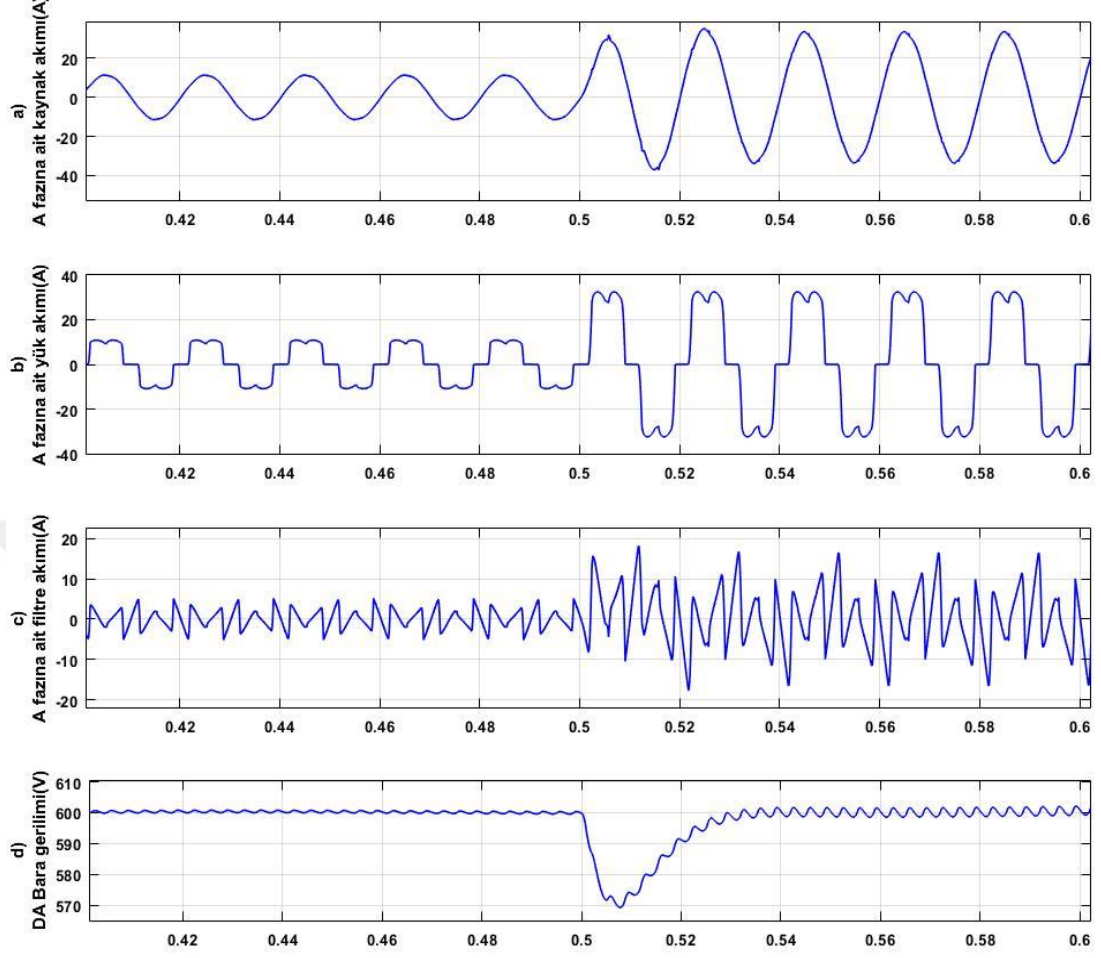
PAGF Parametreleri	Devre Elemanı	Değeri	Birimi
	Şebeke Gerilimi (faz-faz)	380	V_{rms}
	DA-Hat Gerilimi	600	V
	Doğrultucu Kondansatörü	1500	μF
	Temel Frekans (f)	50	Hz
	Hat Reaktörü (Bobin) Evirici Tarafı	3	mH
	Hat Reaktörü (Bobin) Yük Tarafı	0.8	mH
	Değişken Yük	Yük1: $R=50\Omega$, $L=1mH$ Yük2: $R=20\Omega$, $L=3mH$	W
	PI Katsayıları $P=0.5$, $I=50$		

Benzetim sonuçlarından Şekil 4.1 ve 4.2’de değişken yük durumları için PAGF performans başarımı ölçülmeye çalışılmıştır. Benzetim başlangıcında kaynağın doğrudan fitesiz olarak çıkış yükünü beslediğinden herhangi bir kompanzasyon olayı görülmemiştir. PAGF devreye girmeden önce kaynak akımı toplam harmonik bozunumu (THBi) %28,30 civarındadır.



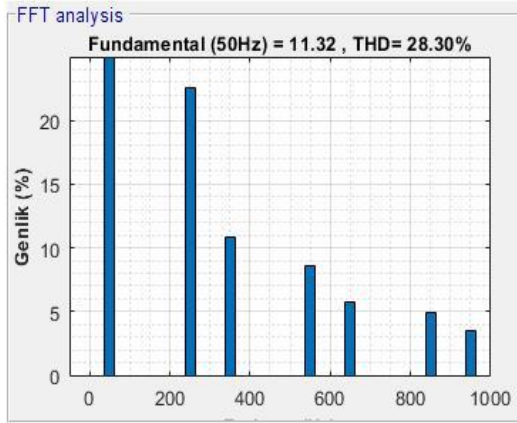
Şekil 4. 1 PAGF benzetiminde Yük 1 için kompanzasyon dalga şekilleri, a)A fazına ait kaynak akımı, b)A fazına ait yük akımı, c)A fazına ait filtre akımı, d) DA Bara gerilimi

Benzetim süresinin 150 msn’de PAGF’nin devreye girmesiyle Yük1’in oluşturduğu harmonik akımların bastırılmasıyla kaynak akımı THBi değerinin %1,52 seviyesine düşmüş olduğu görülmüş olup sistemin işlevselliği PAGF tarafından enjekte edilen kompanzasyon akımından sonra saf sinüzoidal şekle dönüşen kaynak akımlarından anlaşılmaktadır. Benzetim süresinin 0,5 sn’de Yük2’nin devreye girmesi ile hem kaynak hem de yük akımlarının yaklaşık iki kat artarak yükseldiği Şekil 3.23’te görülmektedir. Değişken yük grubunun devreye girmesiyle yük akımlarının değiştiği bundan dolayı yük tarafında THBi’nin %26,54 olduğu ve PAGF’nin devreye girmesiyle bu değer %1,36’ya kadar düştüğü HFD (Hızlı Fourier Dönüşümü) analizinden anlaşılmaktadır.

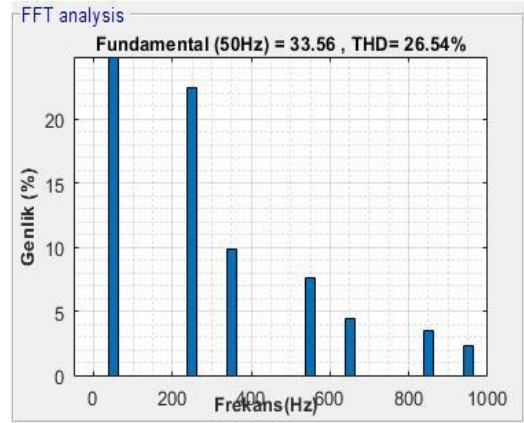


Şekil 4. 2 PAGF benzetiminde tam yük (10 kW) için kompanzasyon dalga şekilleri, a)A fazına ait kaynak akımı, b)A fazına ait yük akımı, c)A fazına ait filtre akımı

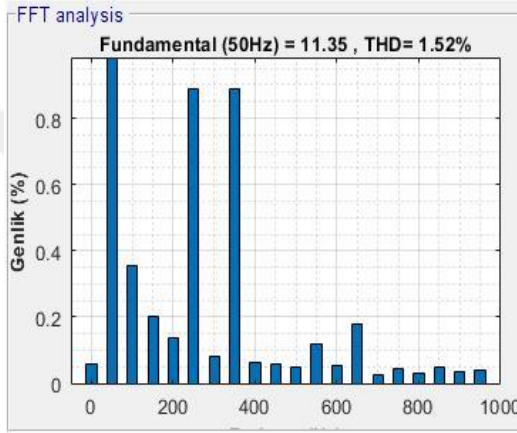
Yük2'nin 0,5 sn'de devreye girmesiyle DA bara geriliminin 30V'luk bir salınım ile düştüğü ve 35 ms içerisinde kendini toparlayarak DA bara gerilim seviyesini yakaladığı Şekil 4.2-d)'de görülmektedir. PAGF'nin ARGT metoduyla oluşturduğu harmonik referansların ve referans takibinin geçici durum (transient-state) tepkisinin iyi olduğu, sistemin kalıcı durum (steady-state) seviyesine hızlı ulaştığı dolayısıyla bu performansın PAGF'ler için yeterli olduğunu göstermektedir.



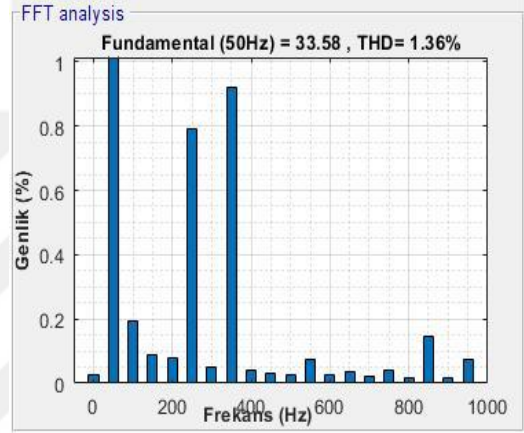
a)



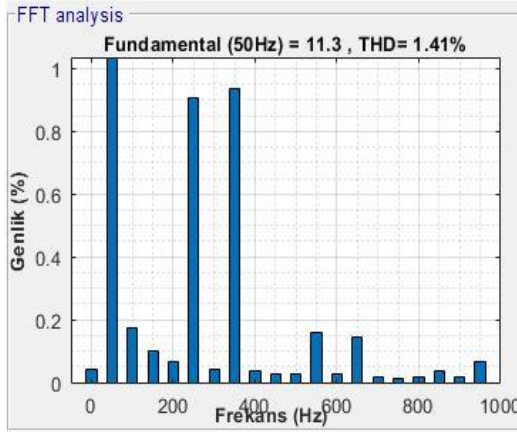
b)



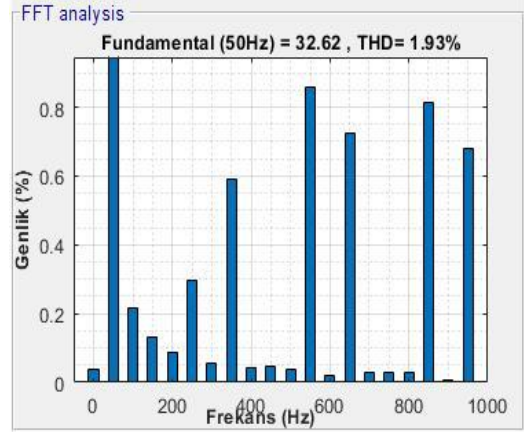
c)



d)



e)



f)

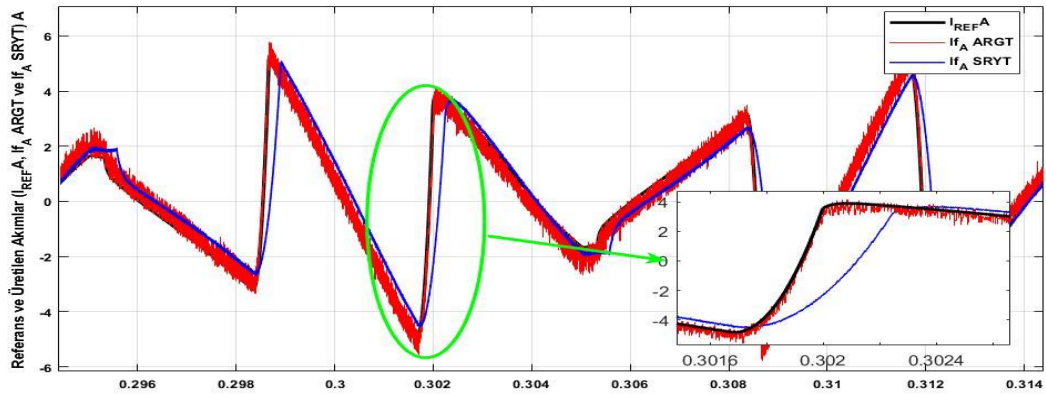
Şekil 4. 3 PAGF'nin değişken yük durumları için HFD analizleri, a) Yük1 PAGF öncesi THBi analizi, b) Yük2 PAGF öncesi THBi analizi, c) Yük1 ARGT metoduyla PAGF sonrası THBi analizi, d) Yük2 ARGT metoduyla PAGF sonrası THBi analizi, e) Yük1 SRYT metoduyla PAGF sonrası THBi analizi, f) Yük2 SRYT metoduyla PAGF sonrası THBi analizi

Referans akım bulma yöntemlerine göre kaynak akımlarının HFD analizi yapılarak THB oranları elde edilmiş olup Şekil 4.3'te gösterilmiştir. Tablo 4.2'ye göre harmonik bastırım performansı en iyi olan durum ARGT metoduyla Yük2'nin devrede olması sırasında gerçekleşmiştir (THBi=%1,36).

Tablo 4. 2 Referans akım bulma yöntemlerinin THBi performans değerleri

	Filtre Denetim Yöntemi	Yük Durumu	%THBi
PAGF Öncesi	-	Yük1: $R=50\Omega$, $L=1\text{mH}$	28,3
		Yük2: $R=20\Omega$, $L=3\text{mH}$	26,54
PAGF Sonrası	ARGT (10kHz)	Yük1: $R=50\Omega$, $L=1\text{mH}$	1,52
		Yük2: $R=20\Omega$, $L=3\text{mH}$	1,36
PAGF Sonrası	SRYT (10kHz)	Yük1: $R=50\Omega$, $L=1\text{mH}$	1,41
		Yük2: $R=20\Omega$, $L=3\text{mH}$	1,93

Şekil 4.4'ten anlaşılacağı üzere üretilen PAGF akımları ile oluşturulan PAGF referans akımları büyük oranda örtüşmektedir. Farklı referans akım bulma metodlarına göre faz ve genlik değerleri, anahtarlardan kaynaklı yüksek frekans sebebiyle oluşan dalgacıklar ve kontrol sisteminden kaynaklı küçük durgun hal hataları dışında birbirlerine çok yakın takip etmektedirler. Bunun yanında ARGT yönteminin oluşturulan referans akımları daha iyi takip ettiği söylenebilmektedir.



Şekil 4. 4 PAGF'nin farklı metodlara göre akım referans takibi

Bu kısımda benzetim çalışmalarına yer verilen gerilim kaynaklı 3-Faz PAGF'nin Bölüm 3'te teorik analizi ile tasarım çalışmaları yapılan temel fonksiyonel blokları ve güç katı elemanlarıyla entegrasyonu yapılmış, şebeke ve yük modelleri oluşturulup sistemin benzetim modeli üzerinden bir bütün olarak çalışırılığını test edilmiştir. DA-bara ve akım değerlerinin sonuçları incelenmiş ve referans gerilim-akım çıktılarının kontrol sistemi tarafından beklenildiği gibi takibinin yapıldığı görülmüştür. Bu kısımdan sonra modeli oluşturulan yük ve şebeke bileşenleri ile PAGF'nin harmonik kompanzasyon performansı incelenip, durgun ve geçici hal tepkileri ile bu süreçteki

sistem akım-gerilim dalga şekilleri analiz edilmiştir. Sonuç olarak benzetim modelinin IEEE 519-1992 harmonik bozunum limitlerini aşmayacak biçimde harmonik akımları elimine ettiği görülüp kompanzasyon performansı doğrulanmıştır. Bunun yanında farklı harmonik bozunum seviyelerine ve benzetimde kullanılacak olan yük bileşenlerine yakın değerlere sahip bir yük modelinin de kompanzasyon sonuçları karşılaştırma yapabilmek adına alınmıştır.

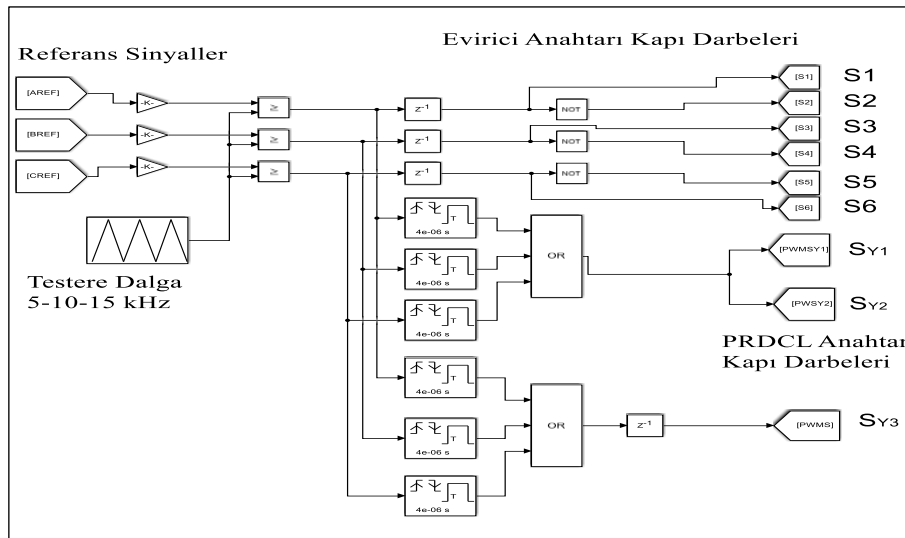
4.1.2 Yumuşak anahtarlama PAGF benzetimi

Bu bölümde PAGF'ye PRDCL yumuşak anahtarlama yardımcı devresinin eklenmesi ile yumuşak anahtarlama benzetimi yapılmıştır. Benzetim öncesinde anahtarlama kaynaklanabilecek yüksek akımların elemanlara zarar vermemesi adına DA bara gerilimi ön şarj ile beslenerek 600V seviyesine getirildikten sonra çalıştırılmıştır. Yumuşak anahtarlama PAGF sonuçlarının sağlıklı okunabilmesi ve analizlerinin yapılabilmesi için sert anahtarlama da kullanılan model ve elemanların eşdeğerleri yumuşak anahtarlama benzetim uygulamasında da kullanılmıştır. Benzetimde PAGF devrede iken ölçümler alınmış ve bir faza ait kaynak akımı, PAGF'nin oluşturması beklenen kompanzasyon akımları ve DA bara gerilimi izlenmiştir. Yumuşak anahtarlama devresi ve anahtarlama tekniğinin PAGF'nin sonuç çıktılarına etkileri izlenmiş ve kompanzasyon akımları ölçülerek HFD analizi yapılmıştır. Model benzetiminde kullanılacak parametreler Tablo 4.3'te verilmiştir.

Tablo 4. 3 Yumuşak anahtarlama PAGF benzetim modeli sistem parametreleri

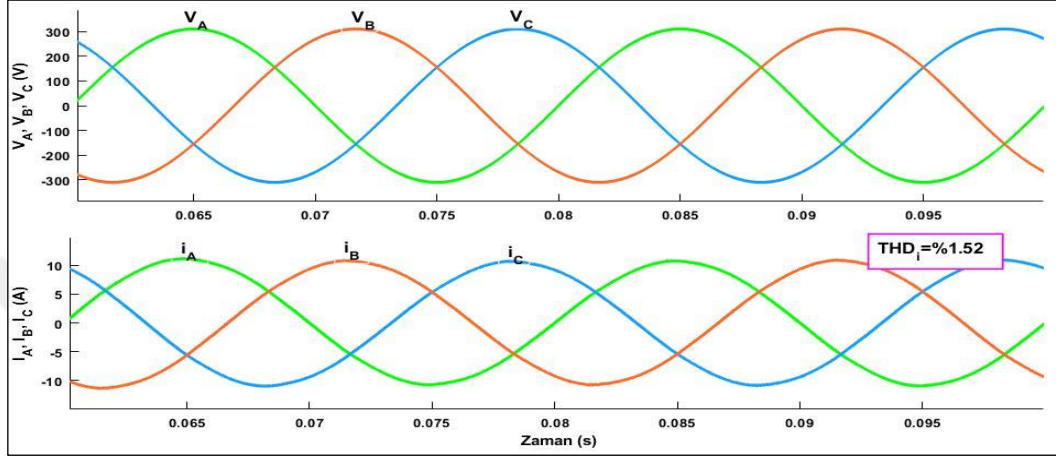
PAGF Parametreleri	Devre Elemanı	Değeri	Birimi
	Şebeke Gerilimi (faz-faz)	380	V_{rms}
	DA-Hat Gerilimi	600	V
	Doğrultucu Kondansatörü	1500	μF
	Temel Frekans (f)	50	Hz
	Hat Reaktörü (Bobin) Evirici Tarafı	2	mH
	Hat Reaktörü (Bobin) Yük Tarafı	1	mH
	Değişken Yük Gücü	500 -1000	W
	PI Katsayıları $P=0,5$, $I=50$		
PRDCL Parametreleri	Rezonans Endüktans (L_r)	80	μH
	Rezonans Kondansatör (C_r)	40	nF
	Anahtarlama Frekansı (f_s)	5-10-15	kHz

Tablo 4.3'te verilen PRDCL parametreleri Bölüm 3.6.2'de teorik analizi ve hesaplamaları yapılan anahtarlama kontrol tekniğinin (3.46), (3.56) ve (3.58) eşitlikleri kullanılarak elde edilmiştir. Anahtarlama DGM sinyalleri, testere dalga ile üretilen referans sinyallerin karşılaştırılması sonucu elde edilmektedir. Sistemin frekansını taşıyıcı dalga olan testere sinyal belirlemektedir. Yumuşak anahtarlama PAGF benzetiminde sistemin frekansı 5-15 kHz aralığında olacak şekilde model oluşturulmuş olup parametrelerde bu değerlere göre belirlenecektir. Şekil 4.5'ten görüldüğü üzere yardımcı devreye ait üç adet aktif anahtarın ikisine (S_{Y1} ve S_{Y2}) aynı kapı sinyali verilmekte diğerinin (S_{Y3}) kapı sinyali ise ayrı üretilmektedir. Ana anahtar sürme sinyalleri sürekli olarak lojik kapılar ve tekdurum (monostable) bloklarıyla oluşturulan algoritma ile izlenmektedir. Evirici anahtarlarından herhangi birinin durum değişikliği lojik kapılar (VEYA kapısı) tarafından tespit edileceğinden, yardımcı anahtarlar için kontrollü kapı sinyalleri buna göre üretilecektir. Evirici anahtarlarının sadece iletme geçme (turn on), kesime geçme (turn off) veya hem iletme geçme (turn on) hem de kesime geçme (turn off) enerji kayıplarının düşürülmesi isteniyor ise tekdurum blokları ile bu seçeneğin belirtilmesi gerekmektedir. Yani evirici anahtarlarının sadece iletme geçme (turn on) kayıpları düşürülmek isteniyorsa tekdurum bloklarından yükselen kenar tespit seçeneğinin seçilmesi gerekmektedir. Şekil 4.5'ten hem yükselen hem de düşen kenar seçeneği seçilmiştir.



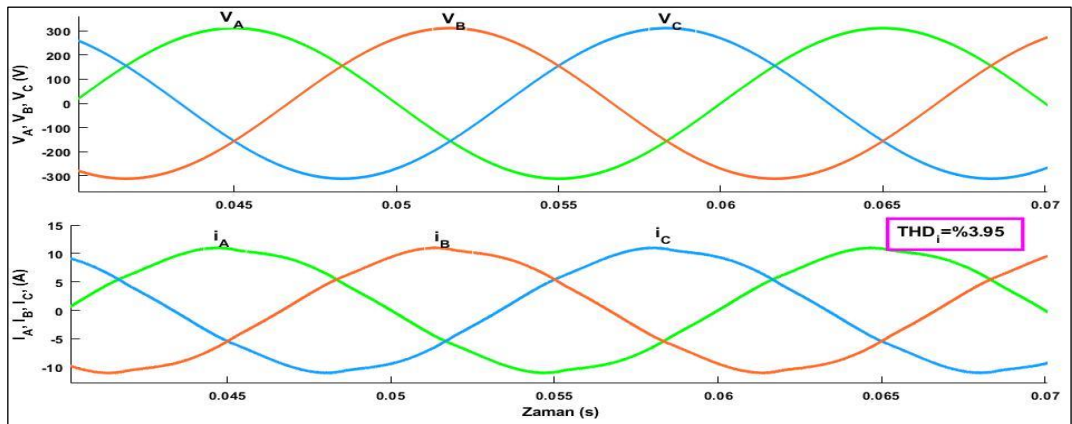
Şekil 4. 5 PAGF için önerilen yumuşak anahtarlama kontrol tekniği Simulink blok diyagramı

Yumuşak anahtarlama PAGF benzetiminden önce sert anahtarlama PAGF benzetimi yapılmış olup 3 fazlı akım-gerilim dalga şekilleri elde edilmiştir. Şekil 4.6’da PAGF tarafından üretilen akımların her faz için şebeke gerilim açısını takip ettiği ve akım harmonik bozunum değerinin %1,52 olduğu görülmektedir.



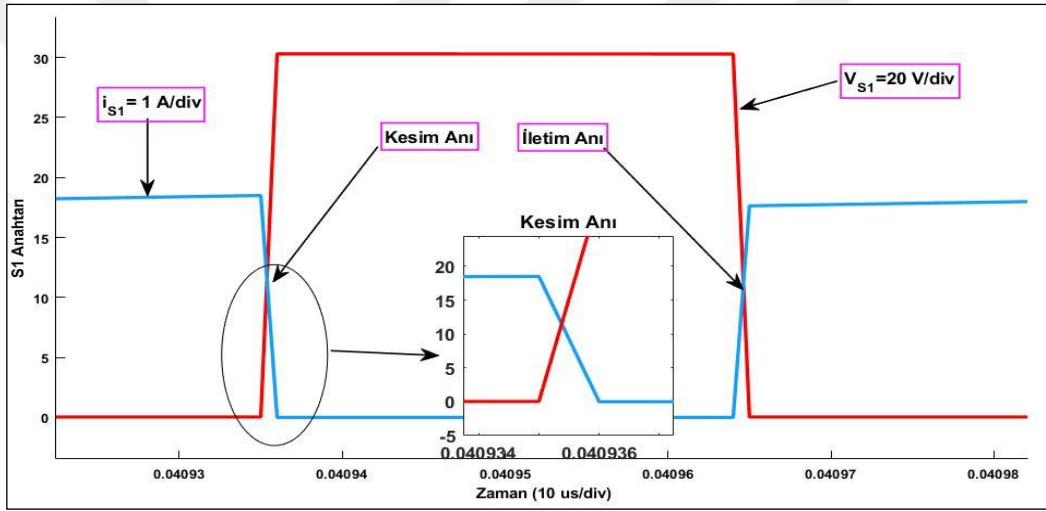
Şekil 4. 6 Önerilen yumuşak anahtarlama tekniği öncesi PAGF şebeke gerilimleri ve akımları ($V_{ABC}=1$ V/div, $i_{ABC}=1$ A/div, $f_s=10$ kHz)

Yumuşak anahtarlama kontrol tekniğinin PAGF’ye uygulanmasıyla üretilen akım şeklinin bozulduğu Şekil 4.7’den anlaşılmaktadır. Harmonik bozunum değerinin %3,95’e yükselmesi bir dezavantaj olarak görülebilmektedir. Ancak IEEE-519’a göre belirlenen limit değerinin altında olması PAGF’ye uygulanan kontrol tekniğinin sistemin senkronizasyonunu tümüyle bozacak bir etki yaratmadığını göstermektedir.



Şekil 4. 7 Önerilen yumuşak anahtarlama tekniği sonrası PAGF şebeke gerilimleri ve akımları ($V_{ABC}=1$ V/div, $i_{ABC}=1$ A/div, $f_s=10$ kHz)

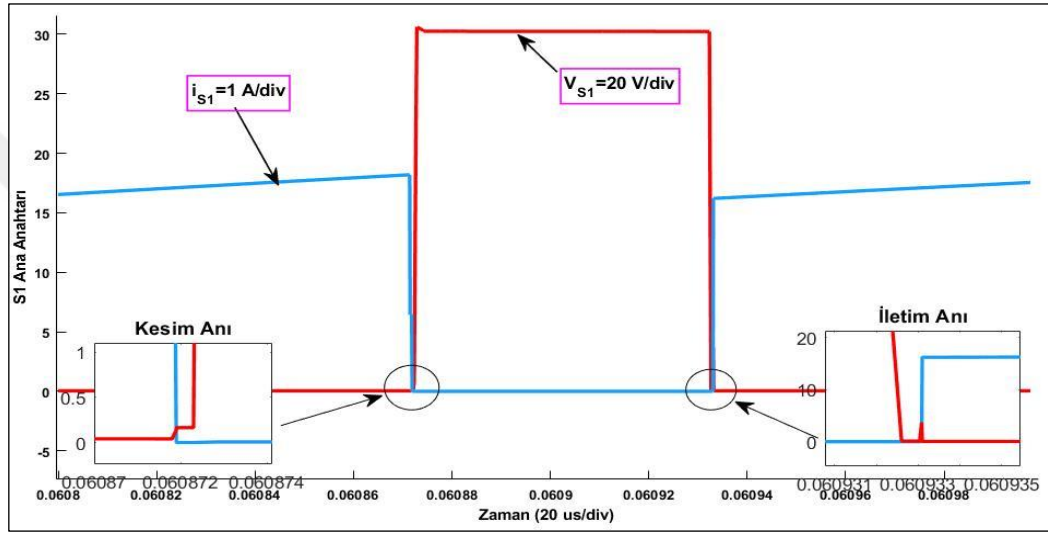
Önerilen kontrol tekniğinin PAGF üzerinde THBi açısından bozucu etki oluşturduğu Şekil 4.6 ve 4.7’den görülmektedir. Bu bozucu etkiyi oluşturan iki neden sıralanabilir. Birincisi her anahtarlama öncesi tüm evirici anahtarlarına giden kapı darbelerinin belirli bir süre (mikro-saniye mertebesinde) geciktirilmesi ve buna bağlı olarak zıt harmonik akımlara göre referans akımlar üretilmesi sırasında üretilmesi gereken akımların gecikmiş olarak şebekeye basılmasıdır. İkincisi ise her anahtarlama öncesinde DA barasının sıfır seviyesine çekilerek evirici tarafının enerjisiz kalması ve bundan dolayı PAGF’nin DA bara gerilim enerjisinden faydalanma oranının düşmesi olarak açıklanır.



Şekil 4. 8 S1 ana anahtarının sert anahtarlama akım-gerilim dalga şekilleri ($f_s=10$ kHz)

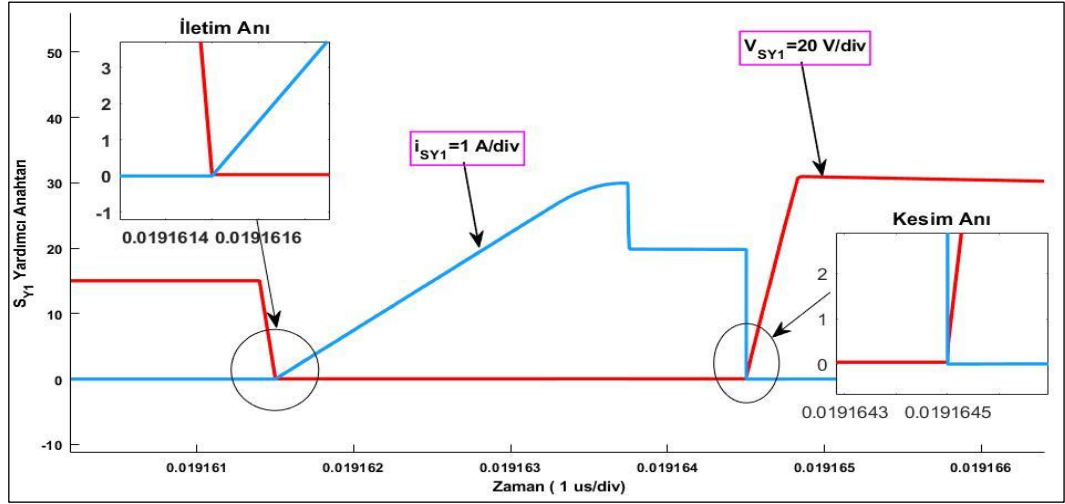
Sert anahtarlama PAGF benzetimi yapılarak evirici anahtarlarının akım-gerilim dalga şekilleri incelenmiştir. Şekil 4.8’de sert anahtarlama sırasında evirici anahtarlarından S1’in üzerinde oluşan akım-gerilim dalga şekilleri görülmektedir. Akım-gerilim eğrilerinin yaklaşık 10 birim yükseklikte kesiştikleri ve bu kesişme noktalarında enerji kayıplarının meydana geldiği bilinmektedir. Yumuşak anahtarlama PAGF benzetimi ile Şekil 4.9, 4.10 ve 4.11 grafikleri elde edilmiştir. İletim ve kesim anları için anahtarın yumuşak anahtarlama sağlandığı benzetimde hem ana anahtar da hem de yardımcı anahtar ve diyotlarda bu etki görülmüştür. Şekil 4.9’da eviriciye ait ana anahtarın maruz kaldığı gerilim ve üzerinden geçen akım gösterilmiştir. İletim anında gerilimin sıfıra çekilerek akımın yükselmeye başlaması ve kesim anında ise akım ve gerilimin çok daha düşük seviyelerde kesişmeleri

sağlanmıştır. Dolayısıyla iletim anı için sıfır gerilimde geçiş (SGG) söz konusu iken kesim anında ise sıfır akımda anahtarlama (SAG) oluşmaktadır. Yardımcı anahtarlardan S_{Y1} 'in yumuşak anahtarlama sırasında geçiş anları Şekil 4.10'da gösterilmiştir. Böylelikle ana anahtarın hem iletim hem de kesim anı için enerji kayıpları düşürülerek verim artışına katkı sağlanmıştır. Benzetimi yapılan yumuşak anahtarlama PAGF modelinde yardımcı anahtarların da enerji kayıplarının düşürülmesi önerilen yöntemin bir avantajı olarak görülmektedir.



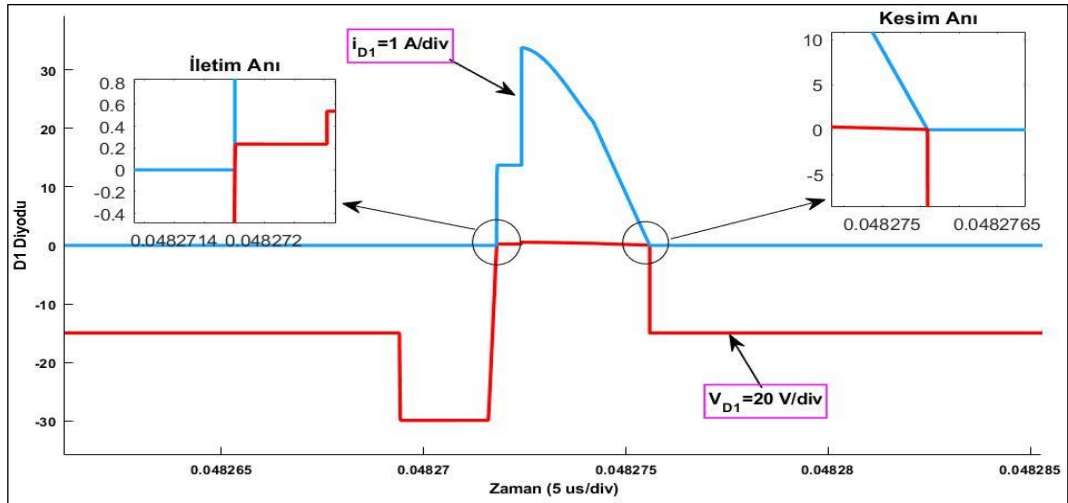
Şekil 4. 9 S1 ana anahtarının yumuşak anahtarlama akım-gerilim dalga şekilleri ($f_s=10$ kHz)

Yardımcı anahtarlar arasında bulunan L_r rezonans bobininin anahtarlara seri bağlanmasıyla akım yükselme hızı düşürüldüğü Şekil 4.10'da görülmektedir. Dolayısıyla iletim anında akım ve gerilim çok küçük değerli seviyelerde kesişerek sıfır akımda anahtarlama (SAA) tipi yumuşak anahtarlama olayı gerçekleşmiştir. Yardımcı anahtarlara paralel bağlı C_r rezonans kondansatörünün gerilimin yükselme hızını sınırlandırması sebebiyle daha düşük seviyelerde kesişimler sağlanarak sıfır gerilimde anahtarlama (SGA) tipi yumuşak anahtarlama olayı gerçekleşmiştir.



Şekil 4. 10 S_{Y1} yardımcı anahtarının yumuşak anahtarlama akım-gerilim dalga şekilleri ($f_s=10$ kHz)

Yardımcı pasif elemanlardan diyotunda (D1) durumu yardımcı anahtar gibi olmuştur. İletim ve kesim anlarına dair gösterimler Şekil 4.11’de gösterilmiş olup sırasıyla SAA ve SGA yumuşak anahtarlama tipleri görülmektedir. Yardımcı anahtar ve diyotların hem iletim hem de kesim anları incelendiğinde enerji kayıplarının düşürüldüğü ve verim artışına katkı sağladıkları anlaşılmaktadır.



Şekil 4. 11 D1 yardımcı diyodunun yumuşak anahtarlama akım-gerilim dalga şekilleri ($f_s=10$ kHz)

4.1.3 Enerji kayıplarının hesaplanması

Bu bölümde yüksek frekansta çalışan eviricinin anahtar enerji kayıplarının hesaplamaları yapılacaktır. Bu nedenle PAGF'nin gerçekleştiriminde evirici anahtarlarının enerji kayıplarını ölçmek üzere tasarlanan benzetim modelinin ölçüm hassasiyetini ve doğruluğunu önceden belirlemek gerekmektedir. Hazırlanan benzetim modeli, doğruluğu bilimsel çalışmalarda test edilmiş başka bir yazılım ile karşılaştırılacaktır. Bu nedenle PS12038 IPM eviricinin enerji kayıplarını hesaplamak üzere Mitsubishi firması tarafından üretilen MelcoSim simülatörü kullanılacaktır. İlk olarak benzetim öncesinde IPM'in şebekeye bağlı bir evirici olarak kullanılması durumunda nominal şartları belirlenmiş ve bu değerler MelcoSim yazılımına yüklenerek anahtar enerji kayıp hesaplamaları yapılmıştır. Ardından simulink benzetimi bu çalışma şartlarına göre hazırlanmış ve ölçümler alınmıştır. Şebekeye bağlı evirici modelinde kullanılan parametreler Tablo 4.4'te sunulmuştur.

Tablo 4. 4 Şebekeye bağlı evirici benzetim modelinde kullanılan parametreler

Şebekeye Bağlı Evirici Parametreleri	Devre Elemanı	Değeri	Birimi
	Şebeke Gerilimi (faz-faz)	380	V_{rms}
	DA-Hat Gerilimi	600	V
	Temel Frekans (f)	50	Hz
	Hat Reaktörü (Bobin) Evirici Tarafı	2	mH
	PI Katsayıları P=0,2, I=100		

Şebekeye bağlı evirici uygulamasında kullanılacak olan yarıiletken malzemelerin diyot ve IGBT' nin ayrıştırılmış güç kayıplarına ait elde edilen yüksek dereceli katsayıları Tablo 4.5'te verilmiştir. Tabloda IGBT anahtar için iletme girme E_{Qsw_on} , kesime girme E_{Qsw_off} , iletim güç kayıpları E_{Qcon} ve diyot için iletim E_{Dcon} , ters toparlanma güç kayıplarını E_{Drr} temsil etmektedir. Yarıiletken malzemelerin katalog bilgilerine göre elde edilen güç kayıp denklemlerinin Kök Ortalama Kare Hata (RMSE) sapmaları Tablo 4.5'te paylaşılmıştır.

Tablo 4. 5 Matlab'ta “polyfit” aracı ile yarıiletken malzemelere ait elde edilen yüksek dereceli katsayılar

Yarıiletken Malzeme	Kayıp Türü	Güç Kayıp Denklemleri Katsayıları						Hata Standart Sapması
		A ₁	A ₂	A ₃	A ₄	A ₅	A ₆	RMSE
MITSUBISHI IPM PS12038	E _{Qsw_on}	6,13E-08	-6,52E-03	2,80E-05	-464.5e-6	0,1350	2,3900	0,03461
	E _{Qsw_off}	5,23E-09	-3,99E-07	7,40E-06	-8,26E-05	0,1500	2,3500	0,04263
	E _{Qcon}	3,12E-05	-0,00441	0,0002381	-0,00634	0,1539	0,7429	0,02058
	E _{Dcon}	1,27E-09	-1,49E-07	2,20E-05	-3,03E-05	0,0220	0,6500	0,02046
	E _{Drr}	2,10E-08	-3,52E-06	2,14E-05	-6,12E-04	0,1520	0,0300	0,02046
SEMİKRON SK75GARL065E	E _{Qsw_on}	-0,01148	0,00814	0,06247	0,27650	1,2610	2,0560	0,06715
	E _{Qsw_off}	0,03436	0,00316	-0,20530	0,33020	1,7590	2,7410	0,02142
	E _{Qcon}	0,1105	-0,3086	0,09527	0,22810	0,4814	1,7100	0,06715
	E _{Dcon}	0,13390	-0,28780	-0,04434	0,24950	0,1787	1,2330	0,08945
	E _{Drr}	0,02317	-0,03233	-0,01224	-0,24050	0,9318	2,2360	0,02968
IXYS IXSN 80N60AU1	E _{Qsw_on}	0,36860	1,06100	-0,58540	-1,07900	6,3110	9,2570	0,09489
	E _{Qsw_off}	-0,12350	0,14390	0,24500	-0,19690	6,0350	10,1800	0,10710
	E _{Qcon}	0,26310	-0,63460	0,05160	0,53230	0,4678	2,0210	0,01785
	E _{Dcon}	0,02698	-0,05101	-0,01820	0,03039	0,1745	1,4320	0,14810
	E _{Drr}	0,00695	-0,02366	0,01686	-0,03965	0,5888	1,2930	0,01807

Yarıiletken elemanların enerji kayıplarını detaylı hesaplayabilmek için hazırlanan benzetim modelinde, evirici olarak Mitsubishi firmasının PS12038 seri numaralı IPM'in katalog bilgileri girilerek enerji kayıpları elde edilmiştir. Elde edilen sonuçların doğruluğunu ölçmek için yine aynı firma tarafından üretilmiş olan Melcosim simülatörü ile elde edilen sonuçlar karşılaştırılmış ve Tablo 4.6'da sunulmuştur. Doğruluk tablosu elde edilirken evirici için sinüzoidal DGM modülasyonu tercih edilmiş ve güç faktörü ise 0,98 seçilmiştir.

Tablo 4. 6 PS12038 IPM Modülünün enerji kayıp hesaplamasının Melcosim ile karşılaştırılması

f _{sw} (kHz)	V _{DA} (V)	I _{L, max} (A)	P _{top} Melcosim (W)	P _{top} . Hes. Simulink (W)	Fark (%)
5	600	12,5	96,6	101,65	5,23
		25	217,38	232,88	7,13
10		12,5	152,52	160,3	5,1
		25	318,3	317,62	-2,14
15		12,5	208,2	220,41	5,86
		25	419,16	438,06	4,5

Matlab/Simulink ortamında hazırlanan model ile PS12038 yarıiletken güç modülünün farklı yük ve frekanslar altında enerji kayıp değerleri elde edilmiştir. Mitsubishi firması tarafından üretilen yazılım birçok deneysel örnek üzerinde test edilmiş ve farklı simülatör uygulamaları tarafından onaylanmıştır. Dolayısıyla bu simülatör

yapacağımız hesaplamalarda bir referans olarak kullanılabilir. Diğer yandan Melcosim simülatorünü kullanarak anahtarlama enerji hesaplamalarını yapan ve literatüre bu anlamda katkı sağlayan birçok çalışma da mevcuttur [55-57]. Elde edilen bu değerlere göre en iyi %2,14 en kötü %7,13'lük bir farkla referans alınan Melcosim yazılımı ile benzerlik göstermektedir. Böylelikle geliştirilen kayıp hesaplama yönteminin kabul edilebilir bir hata ile anahtarlama kayıplarını hesaplayabildiği görülmektedir.

4.2 PAGF'nin Deneysel Uygulaması

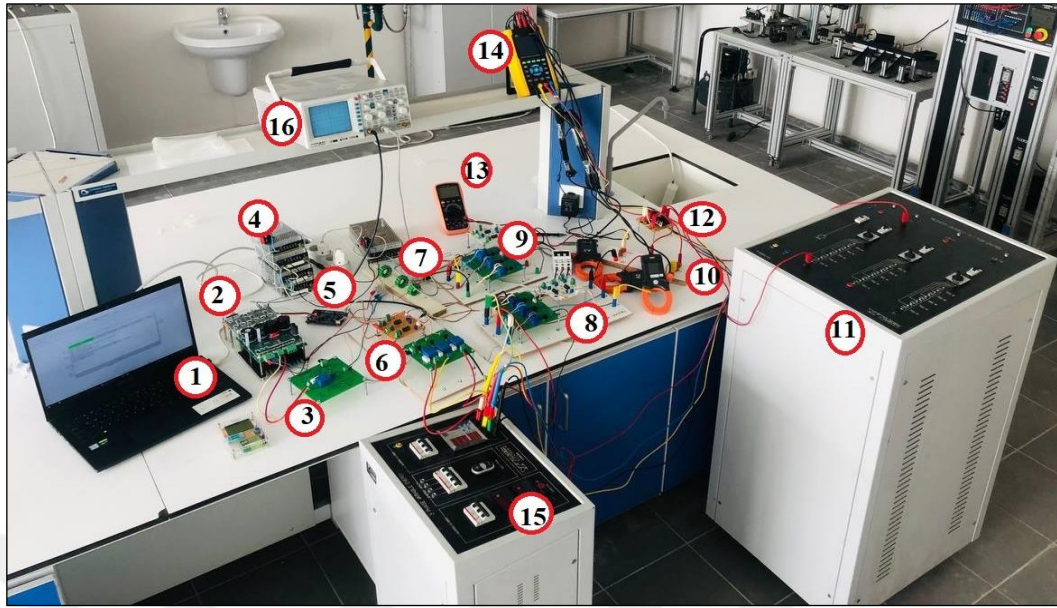
Sırasıyla sert anahtarlama ve yumuşak anahtarlama PAGF deneysel çalışmaları yapılmış ardından bu benzetimlerde evirici anahtarlarının harcadıkları enerji miktarları ölçülerek elde edilmiştir. Deneysel çalışmada kullanılan sistem parametreleri ve eleman değerleri tablolar içerisinde aktarılmıştır.

4.2.1 Sert anahtarlama PAGF çalışması

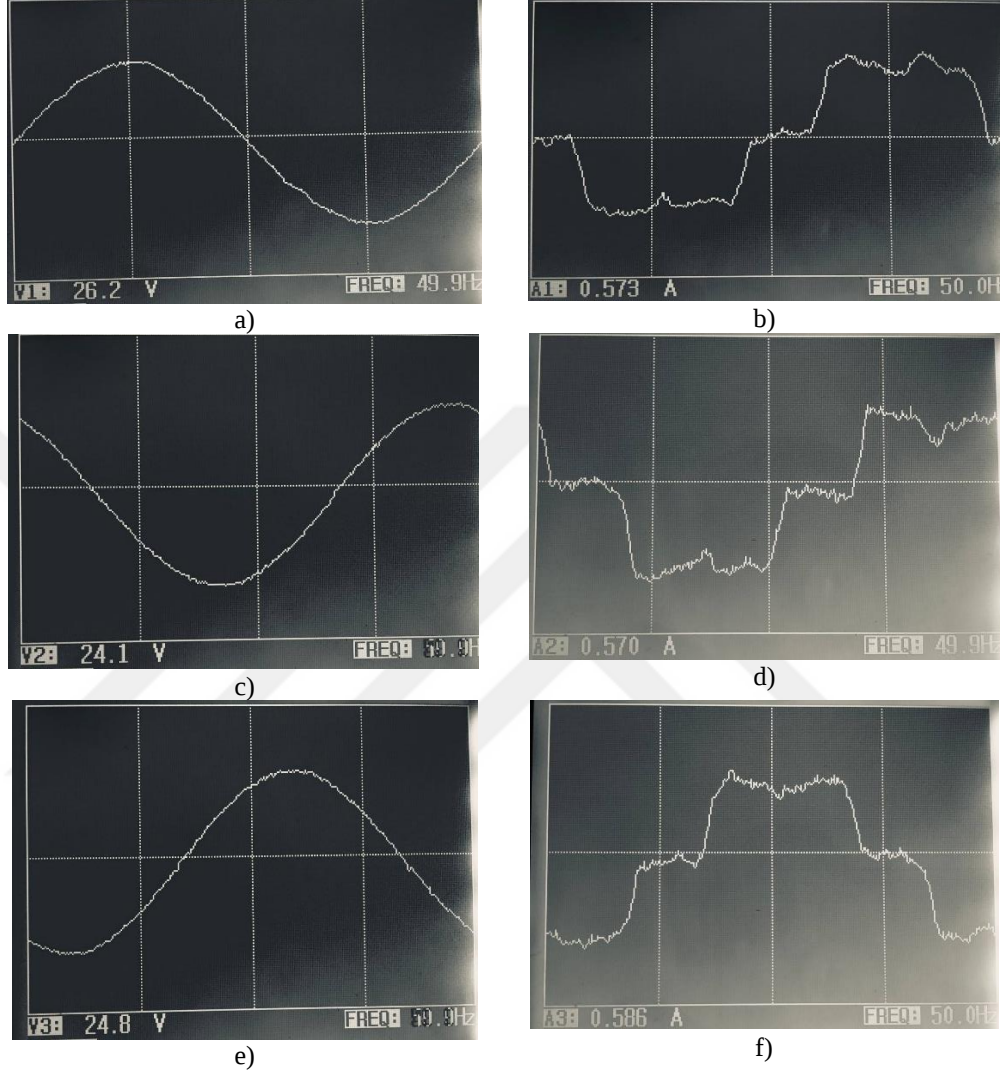
Bu bölümde PAGF'ye herhangi bir yumuşak anahtarlama devresi eklemeyen sert anahtarlama olarak deneysel gerçekleştirimi yapılmıştır. PAGF test düzeneğine ait temel birimler elektronik sistem, güç katı ve yük kısmından oluşmaktadır. PAGF sisteminin genel görünümü Şekil 4.12'de ve her malzemeye ait numaralı gösterim şekil altında belirtilmiştir. Deneysel gerçekleştirim parametrelerine ait detaylar Tablo 4.7'de aktarılmış olup referans akım çıkartım yöntemi olarak ARGT ve modülasyon tipi olarak da UVDGM yönteminden yararlanılmıştır.

Tablo 4. 7 PAGF prototipinde kullanılan parametreler

Parametre Adı	Değeri
V_s - Şebeke gerilimi (V_{rms}/V_p)	26/36V
Şebeke frekansı	50 Hz
L_u, L_v, L_w -Evirici arayüz bobinleri	1,2 mH
R_1, R_2 - Çıkış yük direnç aralığı	100-50 Ω
C_{DA} - PAGF DA bara kondansatörü	470 μF
PAGF DA bara gerilimi	100 V
f_{sw} - Anahtarlama frekansı	5-10-15 kHz
K_p - Denetleyici oransal katsayısı	0,5
K_i - Denetleyici entegrasyon katsayısı	50



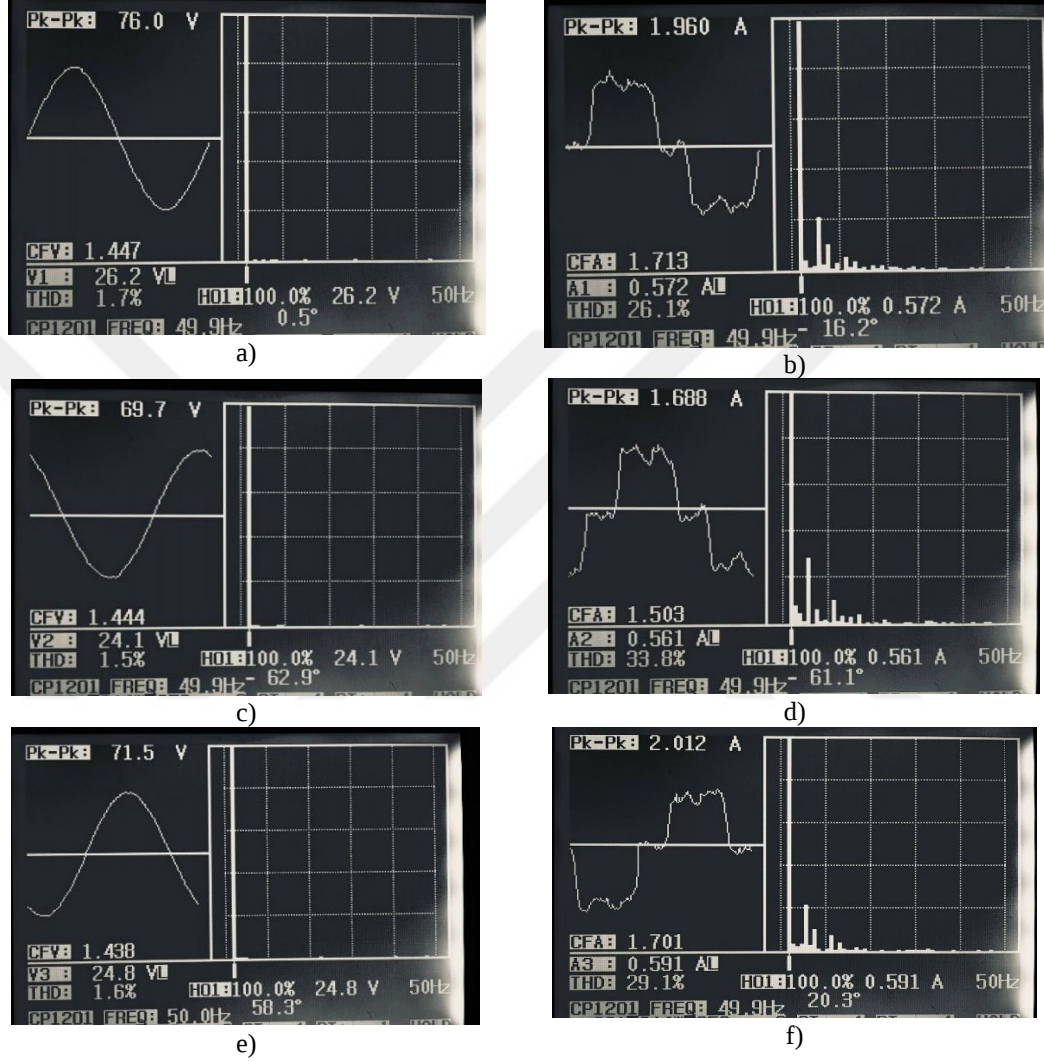
kaynak akımlarının sinüzoidal formunu aşırı bir seviyede bozduğu ancak şebeke gerilimlerinin bundan etkilenmediği görülmektedir.



Şekil 4. 13 PAGF öncesi şebeke gerilimleri ve kaynak akımları; a) 1. Faz a ait şebeke gerilimi (V_U), b) 1. Faz a ait kaynak akımı (i_{su}), c) 2. Faz a ait şebeke gerilimi (V_V), d) 2. Faz a ait kaynak akımı (i_{sv}), e) 3. Faz a ait şebeke gerilimi (V_W), f) 3. Faz a ait kaynak akımı (i_{sw})

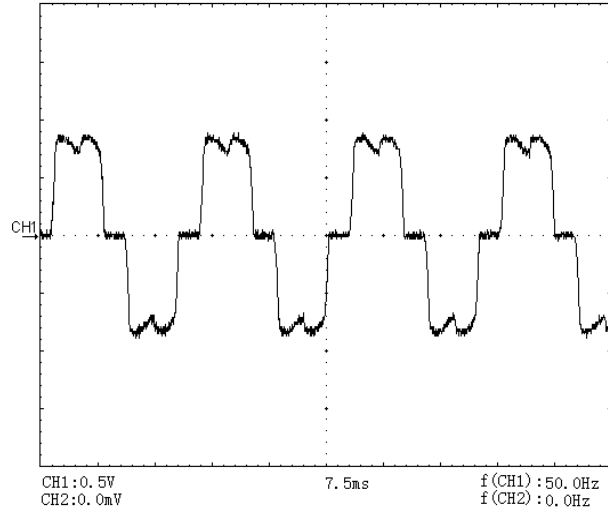
PAGF'nin devre dışı iken şebeke gerilimleri ve kaynak akımlarından alınan veriler güç analizöründe işlenerek harmonik analiz yapılmıştır. Şebeke akımının ölçüm sonuçlarına göre doğrusal olmayan yüklerin oluşturduğu akım harmonik seviyesi birinci faz için %26,1, ikinci faz için %33,8 ve üçüncü faz için ise %29,1 olarak elde edilmiştir. Fazlar arasındaki bu farklılığın yük kısmında kullanılan değerlerin eşdeğer olmaması ve fazlar arasındaki gerilim farklılığından kaynaklanmaktadır. Nihayetinde kaynak akımlarının doğrusal olmayan yükler tarafından ne derece bozulduğu Şekil

4.14'te verilmiştir. Diğer yandan şebeke gerilimi de harmonik yüklerin etkisinde olsa da bu harmonik seviyelerinin IEEE-519 1992 standart limit değerlerinin altında olduğu görülmektedir.

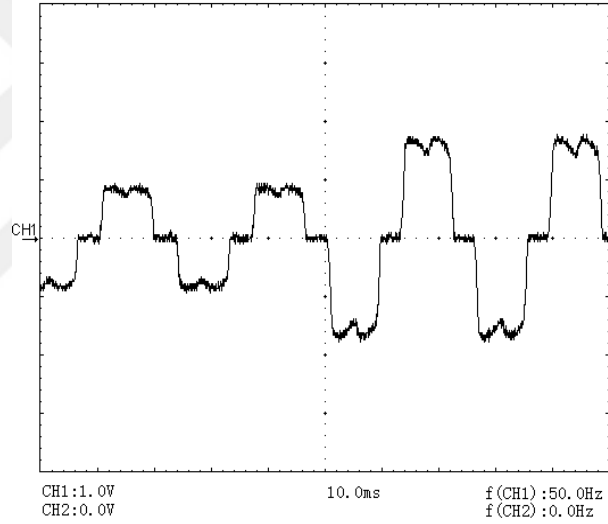


Şekil 4. 14 PAGF öncesi şebeke gerilimleri ve kaynak akımları (Yük: %100) harmonik analizi; a) 1. Faza ait şebeke gerilimi (V_U) harmonik analizi, b) 1. Faza ait kaynak akımı (i_{su}) harmonik analizi, c) 2. Faza ait şebeke gerilimi (V_V) harmonik analizi, d) 2. Faza ait kaynak akımı (i_{sv}) harmonik analizi, e) 3. Faza ait şebeke gerilimi (V_W) harmonik analizi, f) 3. Faza ait kaynak akımı (i_{sw}) harmonik analizi

Şekil 4.15'te doğrusal olmayan yüklerin kaynak tarafında oluşturduğu harmonik akımlar gösterilmiştir. Şekil 4.16'da değişen yük gruplarının devreye alınmasıyla kaynak akımının değişim grafiği verilmiştir.

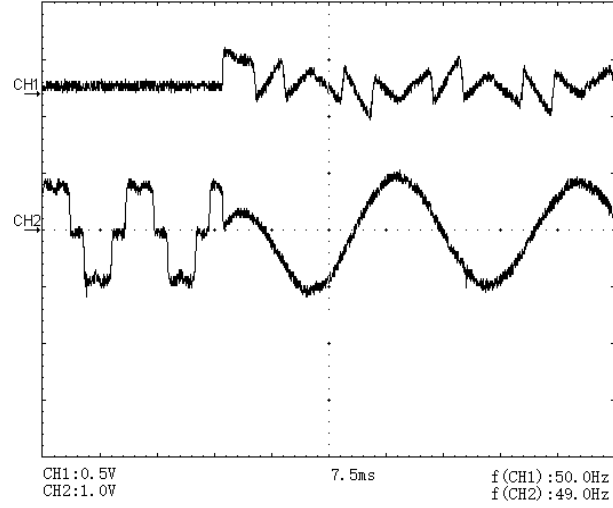


Şekil 4. 15 PAGF öncesi kaynak akımı (Kaynak Akımı: CH1, Yük: 100Ω)



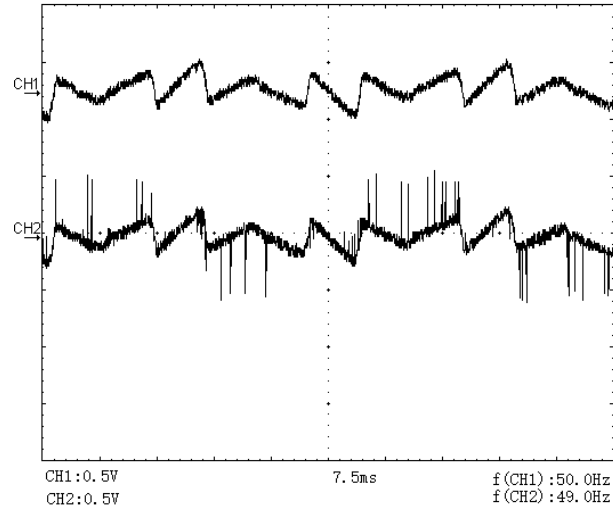
Şekil 4. 16 PAGF öncesi değişken yük durumuna göre kaynak akımları (Kaynak akımı: CH1, Yük: 100Ω→50Ω)

PAGF anahtarlama komutunun başlatılmasıyla harmonik kompanzasyon başlamış ve üç faz kaynak akımlarının sinüzoidal forma ulaşmasını sağlayacak filtre akımları Şekil 4.17’de sunulmuştur. PAGF’nin devreye alınmasıyla çok kısa sürede referans akımların oluşmuş ardından filtre kompanzasyonu başlamıştır.



Şekil 4. 17 PAGF'nin uygulama durumuna göre filtre ve kaynak akımları (Filtre Akımı: CH1, Kaynak Akımı: CH2, Yük: 100Ω)

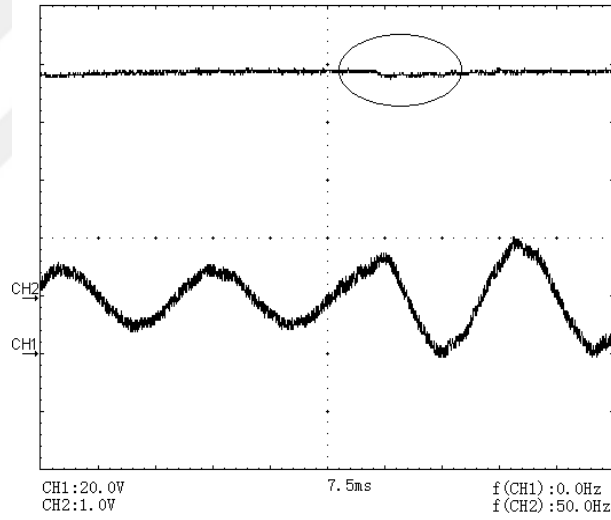
PAGF'nin devreye alınmasıyla harmonik akımların bastırılması için kontrol grubu tarafından oluşturulan referans akımlar üretilmiş ve eviriciye anahtarlama sinyallerinin gönderilmesiyle referans akımları takip edecek filtre akımları üretilmiştir. Filtre ve referans akım takibi Şekil 4.18'de aktarılmıştır.



Şekil 4. 18 PAGF tarafından oluşturulan referans akımlar ve filtre akımları (Referans akım: CH1, Filtre Akımı: CH2)

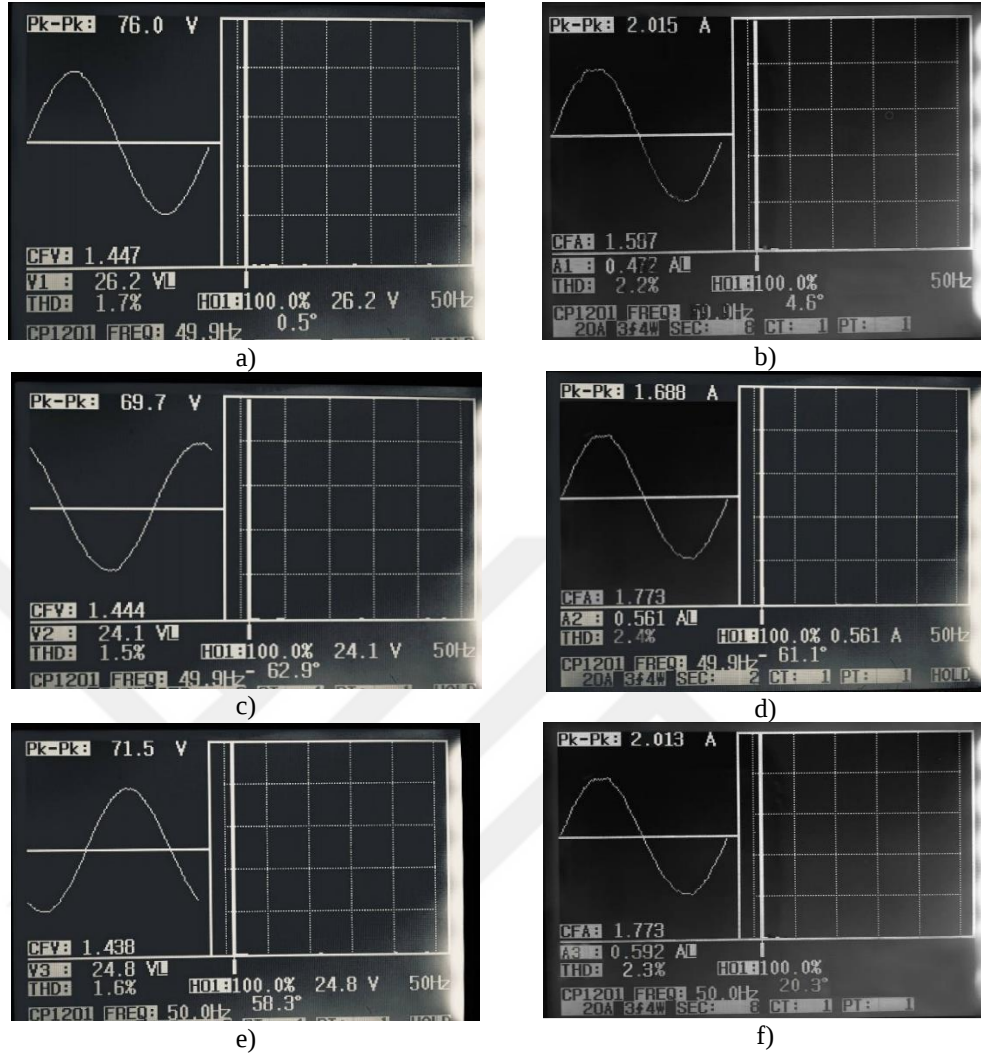
PAGF devreye alınmadan önce PAGF'nin DA bara kondansatörü, PAGF devreye girdiği anda yüksek akım çekmemesi için ön şarj devresiyle 40V'a şarj edilmiştir. Ön

şarj denilen bu süreçte DA bara kondansatörleri şebeke geriliminin tepesine yakın bir gerilime şarj edilip, belirlenen referans gerilim seviyesine ulaşıldığı zaman PAGF şebeke bağlantısı manuel olarak yapılmaktadır. Böylece meydana gelen darbe akım genliği düşürülüp, güç katı bileşenlerinin yüksek di/dt oranından kaynaklı zarar görmesi engellenir. PAGF devreye girdiği anda bir yandan DA bara gerilimi girilen referans gerilim değerine yükselmekte, bir yandan da şebekedeki harmonik akımlar süzmeye başlanmaktadır. PAGF'nin performansını belirleyen dinamik rejim tepkisini ölçmek adına ilk durumda sistem tam yükte (100Ω) çalıştırılmış ardından yarı yüke (50Ω) çekilmiştir. Bu süreçte kaynak akımları ve DA bara geriliminin geçici tepkileri Şekil 4.19'da aktarılmıştır. DA bara kontrolünde geçici rejim tepkisinin çok iyi olduğu verilen şekilden anlaşılacağı üzere yük değişiminde 5-10V'luk bir dalgalanmadan sonra çok kısa bir sürede (3-4 ms) toparlanmış DA bara referans gerilim seviyesine ulaşmıştır.



Şekil 4. 19 PAGF'nin dinamik performansı (DA Bara Gerilimi: CH1, Kaynak Akımı: CH2, Yük: $100\Omega \rightarrow 50\Omega$)

Yükün 100Ω ve frekansın 10 kHz olması durumunda anahtarlama başlatılarak şebeke tarafında güç analizörü ile ölçümler alınmıştır. Şebeke gerilimi ve akımlarının tüm fazlara ait THB sonuçları Şekil 4.20'de verilmiştir.

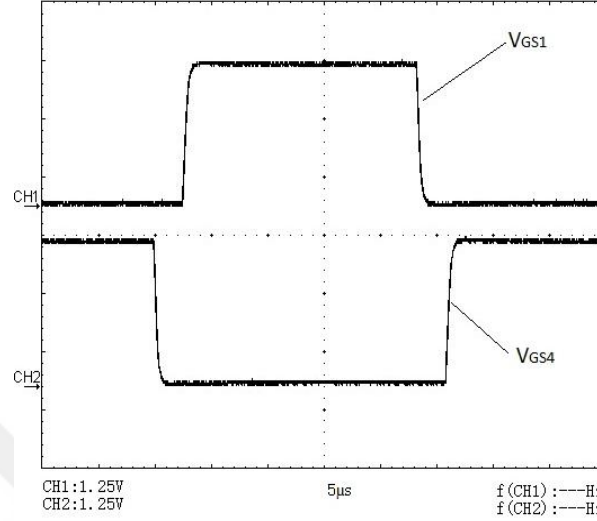


Şekil 4. 20 Sert anahtarlama PAGF sonrası şebeke gerilimleri ve kaynak akımları (Yük:%100 ve f_{sw} :10 kHz) harmonik analizi; a) 1. Faza ait şebeke gerilimi (V_U) harmonik analizi, b) 1. Faza ait şebeke akımı (i_{su}) harmonik analizi, c) 2. Faza ait şebeke gerilimi (V_V) harmonik analizi, d) 2. Faza ait şebeke akımı (i_{sv}) harmonik analizi, e) 3. Faza ait şebeke gerilimi (V_W) harmonik analizi, f) 3. Faza ait şebeke akımı (i_{sw}) harmonik analizi

Sert anahtarlama PAGF ölçüm sonuçları irdelendiği zaman tüm fazlar için aynı THBi sonuçlarının çıkmadığı görülmekte olup birinci faz için %2,2 ikinci faz için %2,4 ve üçüncü faz %2,3 olarak kaydedilmiştir.

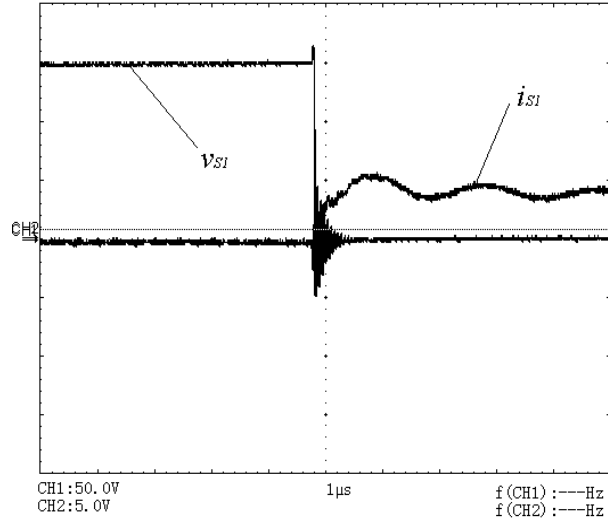
Evirici anahtarlarının aynı kol üzerindeki anahtarlarının kısa devreye maruz kalmamaları için bırakılan ölü zaman dilimleri Şekil 4.21’de gösterilmiştir. Bu zaman aralıkları ile aynı kol üzerinde yer alan anahtarlar çok kısa bir süre de olsa aynı anda iletimde veya kesimde olmayacakları için kısa devre durumları ortadan kalkacaktır.

Seçilen evirici modeli üzerinde değişken bir direnç yardımıyla ölü zaman süresi ayarlanabildiği için kontrolör kartı için herhangi bir yazılım değişkenine ihtiyaç uyulmamıştır. Ölü zaman süresi PAGF anahtarlama sürecinde $2,5\mu s$ olarak belirlenmiştir.

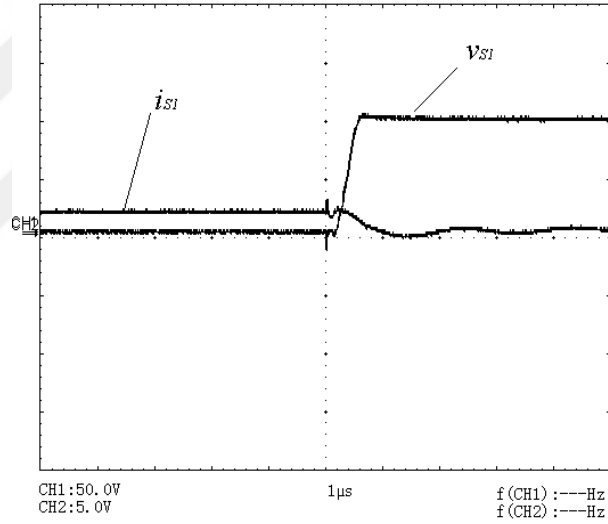


Şekil 4. 21 Anahtarlama sürecinde evirici anahtarları arasında tasarlanan ölü zaman süresi (Üst anahtar: CH1:V_{GS1}, Alt anahtar: CH2:V_{GS4})

PAGF'nin harmonik kompanzasyon yapmasıyla evirici anahtarları belirlenen frekans seviyelerinde iletme ve kesime girmektedirler. Sert anahtarlanan PAGF'nin evirici anahtarlarının iletme ve kesim anlarına ait akım/gerilim dalga eğrileri Şekil 4.22 ve 4.23'te verilmiştir. İletim anı incelendiğinde anahtar iletme girdiği anda üzerinde oluşan gerilim değeri sıfır olmadan akım artmaya başlamış ve gerilimin sıfıra inerken dalgalanmaların olduğu gözlemlenmektedir bu sebeple anahtarlama enerji kaybı daha fazla yaşanmaktadır. Kesim anında ise çok daha fazla enerji kaybına neden olacak bir akım-gerilim kesişmesi meydana gelmiştir. Anahtarlama kontrol birimi olan STM32'den kesme sinyalinin gelmesi ile henüz akımı sıfır seviyesine ulaşmayan anahtarın gerilimi aniden yükseldiği için büyük bir enerji kaybı kesim anında oluşmaktadır. Yumuşak anahtarlama stratejisinin özellikle kesim anına ait tasarlanmasıyla büyük oranda enerji kayıplarının düşürülmesi söz konusu olacaktır.



Şekil 4. 22 PAGF sert anahtarlama evirici anahtarının iletim anı akım-gerilim dalga şekilleri (Anahtar gerilimi: CH1: V_{S1} , Anahtar akımı: CH2: i_{S1})



Şekil 4. 23 PAGF sert anahtarlama evirici anahtarının kesim anı akım-gerilim dalga şekilleri (Anahtar gerilimi: CH1: V_{S1} , Anahtar akımı: CH2: i_{S1})

4.2.2 Yumuşak anahtarlama PAGF çalışması

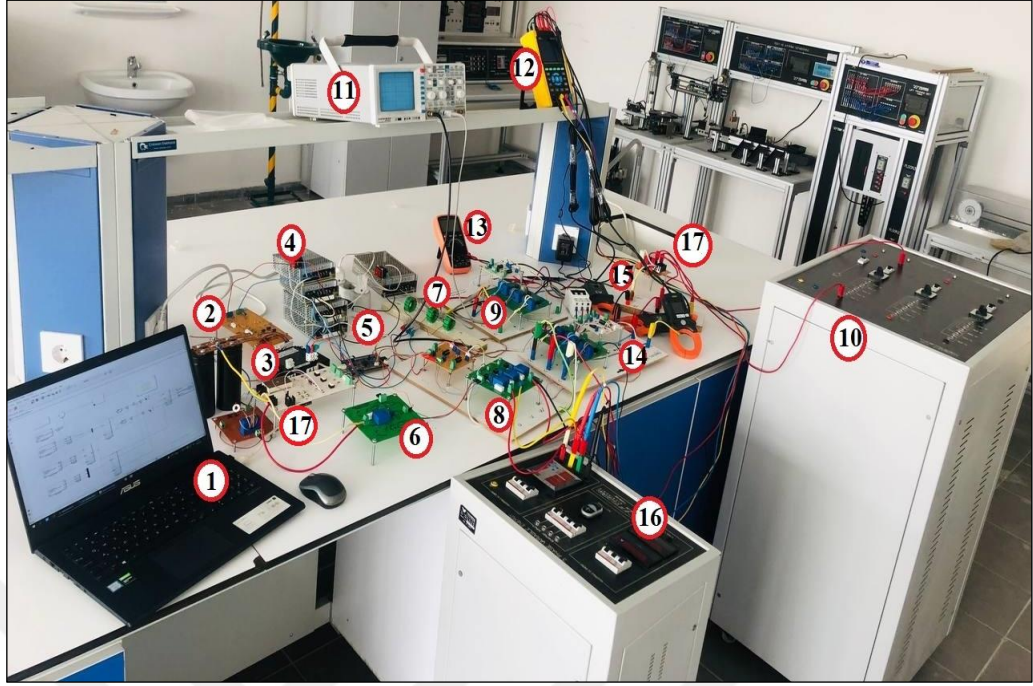
Bu bölümde PAGF'ye PRDCL yumuşak anahtarlama yardımcı devresinin eklenmesi ile yumuşak anahtarlama deneysel gerçekleştirimi yapılmıştır. Benzetim öncesinde anahtarlama kaynaklanabilecek yüksek akımların elemanlara zarar vermemesi adına DA bara gerilimi ön şarj ile beslenerek 60V seviyesine getirildikten sonra çalıştırılmıştır. Deneysel gerçekleştirim parametrelerine ait detaylar Tablo 4.8'de

aktarılmış olup referans akım çıkartım yöntemi olarak ARG T ve modülasyon tipi olarak da UVDGM yönteminden yararlanılmıştır.

Tablo 4. 8 Yumuşak anahtarlama PAGF prototipinde kullanılan parametreler

Parametre Adı	Değeri
V_s - Şebeke gerilimi (V_{RMS}/V_P)	26/36V
Şebeke frekansı	50 Hz
L_u, L_v, L_w -Evirici arayüz bobinleri	1,2 mH
R_1, R_2 - Çıkış yük dirençleri	100-50 Ω
PAGF DA bara gerilimi	100 V
C_{DA} - PAGF DA bara kondansatörü	470 μ F
C_{snub} - Yumuşak Anahtarlama Bastırma Kondansatörü	1 μ F
f_{sw} - Anahtarlama frekansı	5-10-15 kHz
K_P - Denetleyici oransal katsayısı	0,2
K_I - Denetleyici entegrasyon katsayısı	20
Ölöl zaman süresi	2 μ s
Yumuşak anahtarlama rezonans bobin	40 uH
Yumuşak anahtarlama rezonans kondansatör	20 nF
S_{Y1} - S_{Y2} anahtar iletim darbe süreleri	2,4 μ s
S_{Y3} anahtar kesim darbe süresi	3,1 μ s

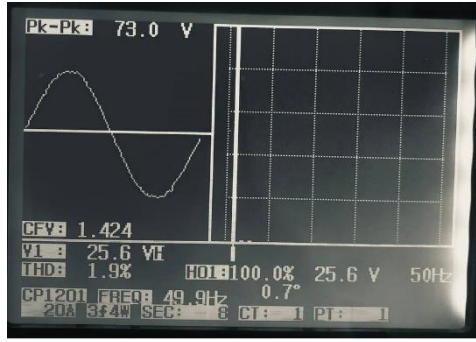
Yumuşak anahtarlama PAGF'nin genel görünümü Şekil 4.24'te ve her malzemeye ait numaralı gösterim şekil altında belirtilmiştir.



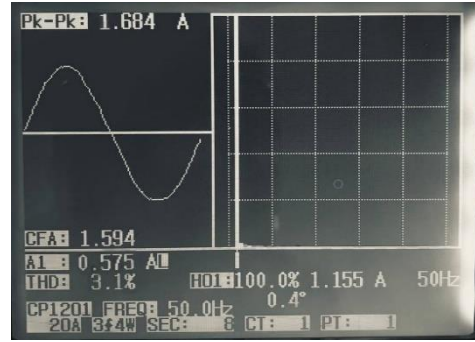
Şekil 4. 24 Yumuşak Anahtarlama PAGF prototipi genel görünümü

No:	Malzeme Adı	No:	Malzeme Adı	No:	Malzeme Adı
1	PC	7	Hat Filtre Reaktörleri (Bobin)	13	Multimetre
2	DA Bara	8	3 Faz Gerilim Sensörleri	14	3 Faz Yük Akım Sensörleri
3	IPM Evirici ve Sürücüsü	9	Filtre Akım Sensörleri	15	Yük Reaktörleri(Bobin)
4	DA Anahtarlama Güç Kaynakları	10	Değişken Yük Grubu	16	3 Fazlı Varyak
5	STM32F407VG	11	Osiloskop	17	3 Fazlı 6 Diyotlu Köprü Doğrultucu
6	DA Bara Gerilim Sensörü	12	Güç Analizörü		

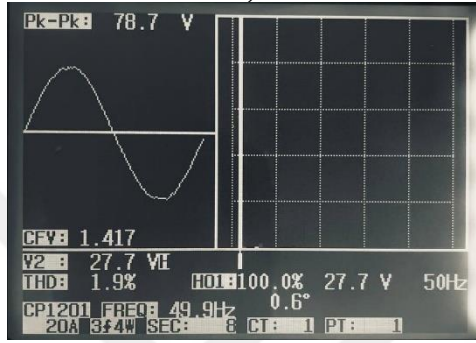
Yumuşak anahtarlama tekniğinin PAGF'ye uygulanmasıyla gerilim THB seviyesinde pek bir değişimin görülmediği ancak kaynak akımlarında bozulmaların yaşandığı tespit edilmiştir. Kaynak akımlarının THB ölçüm sonuçlarına göre tüm fazlar da aynı değerin çıkmadığı görülmekte olup birinci faz için %3,1 ikinci faz için %4,0 ve üçüncü faz %3,8 olarak kaydedilmiştir. Ölçümlere ait gösterim Şekil 4.25'te aktarılmıştır.



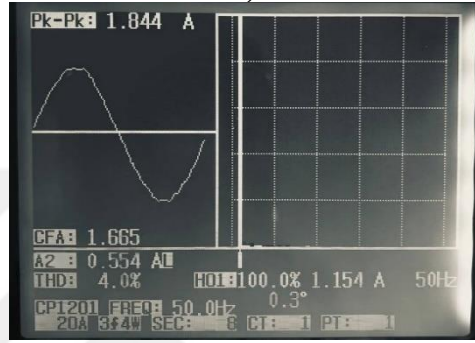
a)



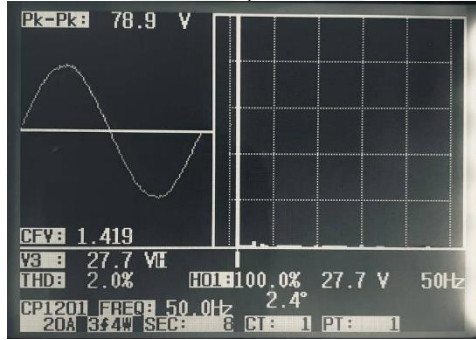
b)



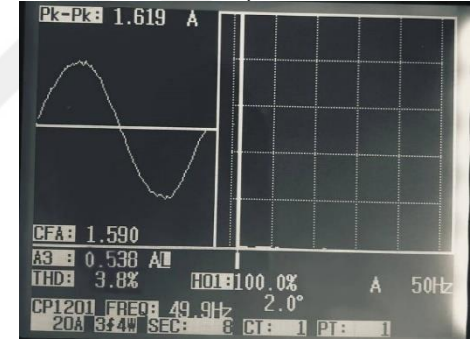
c)



d)



e)

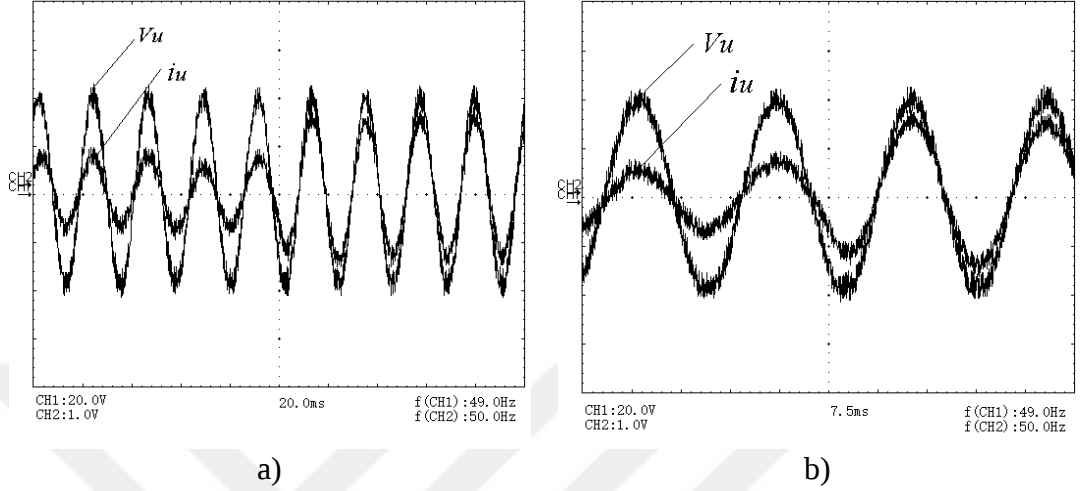


f)

Şekil 4. 25 Yumuşak anahtarlamalı PAGF şebeke gerilimleri ve kaynak akımları (Yük: %100 ve f_{sw} :10 kHz) harmonik analizi; a) 1. Faza ait şebeke gerilimi (V_U) harmonik analizi, b) 1. Faza ait kaynak akımı (i_{su}) harmonik analizi, c) 2. Faza ait şebeke gerilimi (V_V) harmonik analizi, d) 2. Faza ait kaynak akımı (i_{sv}) harmonik analizi, e) 3. Faza ait şebeke gerilimi (V_W) harmonik analizi, f) 3. Faza ait kaynak akımı (i_{sw}) harmonik analizi

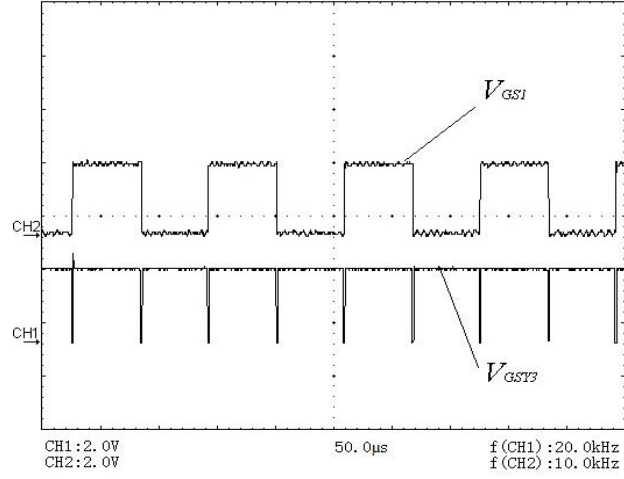
Gerilim kaynaklı PAGF'nin sistem kayıpları ve DA bara gerilim regülasyonu nedeniyle aktif güç bileşenini oluşturmak için şebekeyle senkronizasyonu sağlanmak durumundadır. Bu amaçla yumuşak anahtarlama tekniği PAGF'ye uygulandıktan sonra sistemin dinamik cevap performansını ölçmek için değişken yük grupları sisteme dahil edilirken kaynak akımları dalga şekilleri ve şebeke senkronizasyonu incelenmiştir. Şekil 4.26'da görüldüğü üzere yük katında direnç değeri %50

düşürüldüğü zaman şebeke senkronizasyonu bozulmamış olup kaynak akımları şebeke gerilimlerini takip etmeye devam etmiştir.

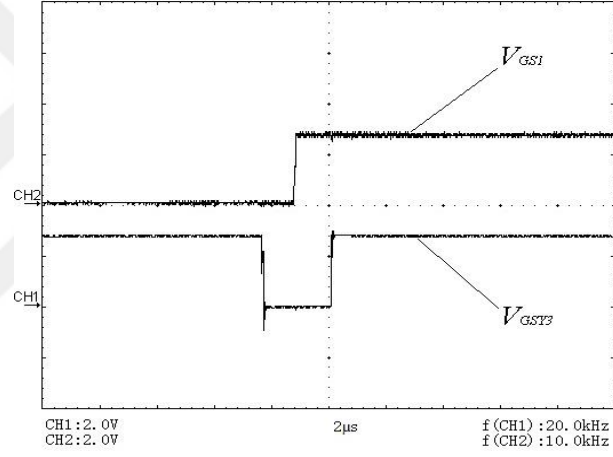


Şekil 4. 26 Yumuşak anahtarlama sonrası şebeke gerilimleri ve kaynak akımları; a) 1. Faza ait şebeke gerilimi:CH1= V_u , kaynak akımı: CH2= i_u , b) 1. Faza ait şebeke gerilimi:CH1= V_u , kaynak akımı:CH2= i_u

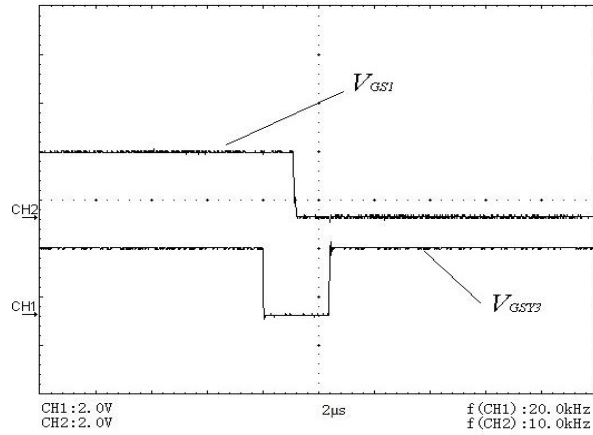
Detayları bölüm 3.6’da aktarılan önerilen anahtarlama kontrol tekniğinde evirici anahtarlarının yükselen veya alçalan kenar durum tespiti için mantıksal kapıların kullanıldığı açıklanmıştı. Mantıksal tasarım içerisinde evirici anahtarlarının sadece iletim anı, sadece kesim anı veya ikisi içinde yumuşak anahtarlama ortamı sağlanabilmekte ve bu durum kullanıcının isteğine bırakılmıştır. Şekil 4.27’de hem iletim anı için hem de kesim anı için anahtarlama sinyalleri tespit edilmiştir. Evirici anahtarı (S1)’in iletim anı için yumuşak anahtarlama seri anahtarı S_{Y3} tarafından tespiti ve DA bara gerilimini sıfır seviyesine çekecek kontrol sinyali Şekil 4.28’de verilmiştir. Ayrıca evirici anahtarı S1’in kesim anı için yumuşak anahtarlama seri anahtarı S_{Y3} tarafından tespiti ve DA bara gerilimini sıfır seviyesine çekecek kontrol sinyali de Şekil 4.29’da aktarılmıştır.



Şekil 4. 27 İletim ve kesim anlarının S_{Y3} anahtarı tarafından tespit edilme kontrol sinyalleri (Evirici anahtarı sinyali: V_{GS1} , Seri anahtar sinyali: V_{GSY3})

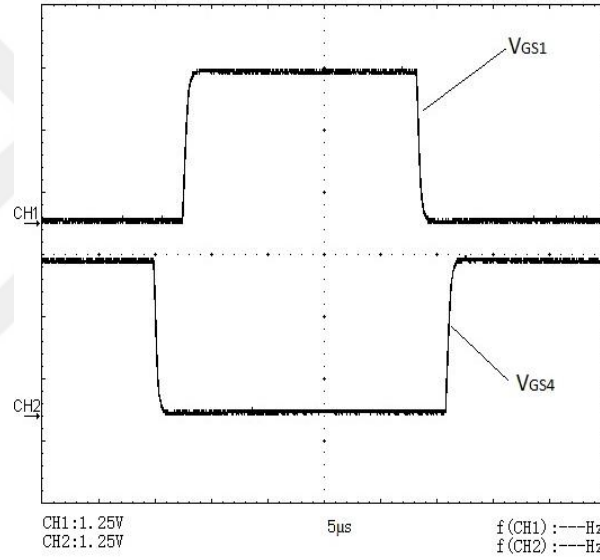


Şekil 4. 28 İletim anının S_{Y3} anahtarı tarafından tespit edilme kontrol sinyalleri (Evirici anahtarı sinyali: V_{GS1} , Seri anahtar sinyali: V_{GSY3})



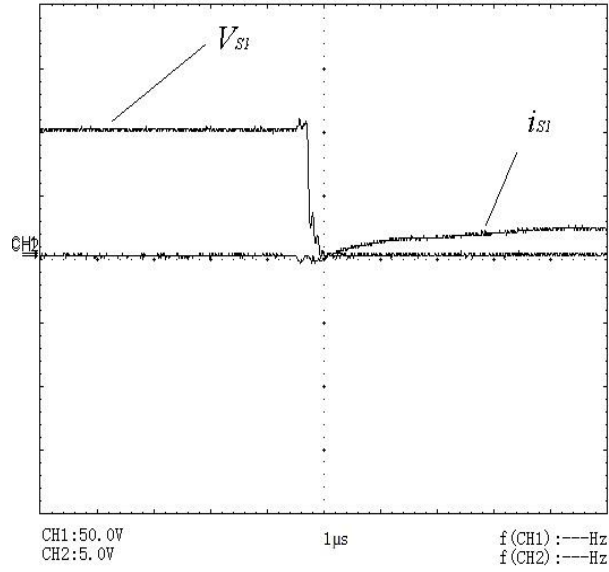
Şekil 4. 29 Kesim anının S_{Y3} anahtarı tarafından tespit edilme kontrol sinyalleri (Evirici anahtarı sinyali: V_{GS1} , Seri anahtar sinyali: V_{GSY3})

Evirici anahtarlarının aynı kol üzerindeki anahtarlarının kısa devreye maruz kalmamaları için bırakılan ölü zaman süreleri Şekil 4.30'da gösterilmiştir. Bu zaman aralıkları ile aynı kol üzerinde yer alan anahtarlar çok kısa bir süre de olsa aynı anda iletimde veya kesimde olmayacakları için kısa devre durumları ortadan kalkacaktır. Seçilen evirici modeli üzerinde değişken bir direnç yardımıyla ölü zaman süresi ayarlanabildiği için kontrolör kartı için herhangi bir yazılım değişkenine ihtiyaç uyulmamıştır. Yumuşak anahtarlama sürecinde anahtarların yükselme veya alçalma durumları önceden tespit edilme durumları göz önüne alındığı zaman anahtarlar arasında ölü zaman süresinin daha fazla olması gerektiği uygun görülmüştür. Bu nedenle ölü zaman süresi PAGF yumuşak anahtarlama sürecinde 2 μ s olarak belirlenmiştir.



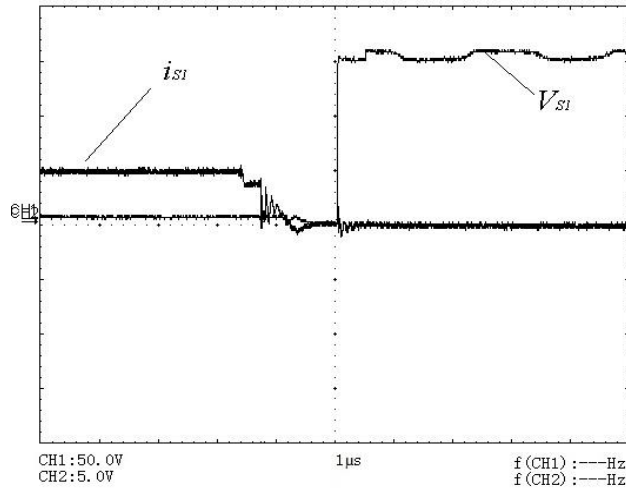
Şekil 4. 30 Anahtarlama sürecinde evirici anahtarları arasında tasarlanan ölü zaman süresi (Üst anahtar sinyali: CH1:V_{GS1}, Alt anahtar sinyali: CH2:V_{GS4})

PAGF'de yumuşak anahtarlamanın devreye alınmasıyla evirici anahtarlarının iletim ve kesim anları yumuşak bir şekilde bastırılmıştır. Şekil 4.31'de evirici anahtarının iletim anında üzerinden geçen akım ve anahtar uçlarında oluşan gerilim verilmiştir. İletim anında evirici anahtarı ana kontrol darbesi ötelenerek yumuşak anahtarlama kontrol devresi için süre ayarlanmıştır. Bu süre içerisinde hem S_{Y1}-S_{Y2} hem de S_{Y3} yardımcı anahtarları kontrol stratejisine göre anahtarlansın ve evirici anahtarının iletim anı bastırılmıştır. Şekil 4.31'de iletim anında oluşan yumuşak anahtarlama türünün SAA (Sıfır Akımda Anahtarlama) olduğu görülmektedir.



Şekil 4. 31 Evirici anahtarı iletim anı akım/gerilim dalga grafiği (CH1:V_{S1}, CH2:i_{S1})

Şekil 4.32’de evirici anahtarının kesim anında üzerinden geçen akım ve anahtar uçlarında oluşan gerilim verilmiştir. Kesim anında evirici anahtarı ana kontrol darbesi ötelenerek yumuşak anahtarlama kontrol devresi için yine süre ayarlanmıştır. Bu süre içerisinde hem S_{Y1}-S_{Y2} hem de S_{Y3} yardımcı anahtarları kontrol stratejisine göre anahtarlannmış ve evirici anahtarının kesim anı daha iyi bastırılmış ve akım sıfıra çekilmiştir. Şekil 4.32’de kesim anında oluşan yumuşak anahtarlama türünün SAG (Sıfır Akımda Geçiş) olduğu görülmektedir. Kesim anının daha iyi bastırılması bu tekniğin kesim sürecine daha uygun olduğu söylenebilmektedir.



Şekil 4. 32 Evirici anahtarı kesim anı akım/gerilim dalga grafiği (CH1:V_{S1}, CH2:i_{S1})

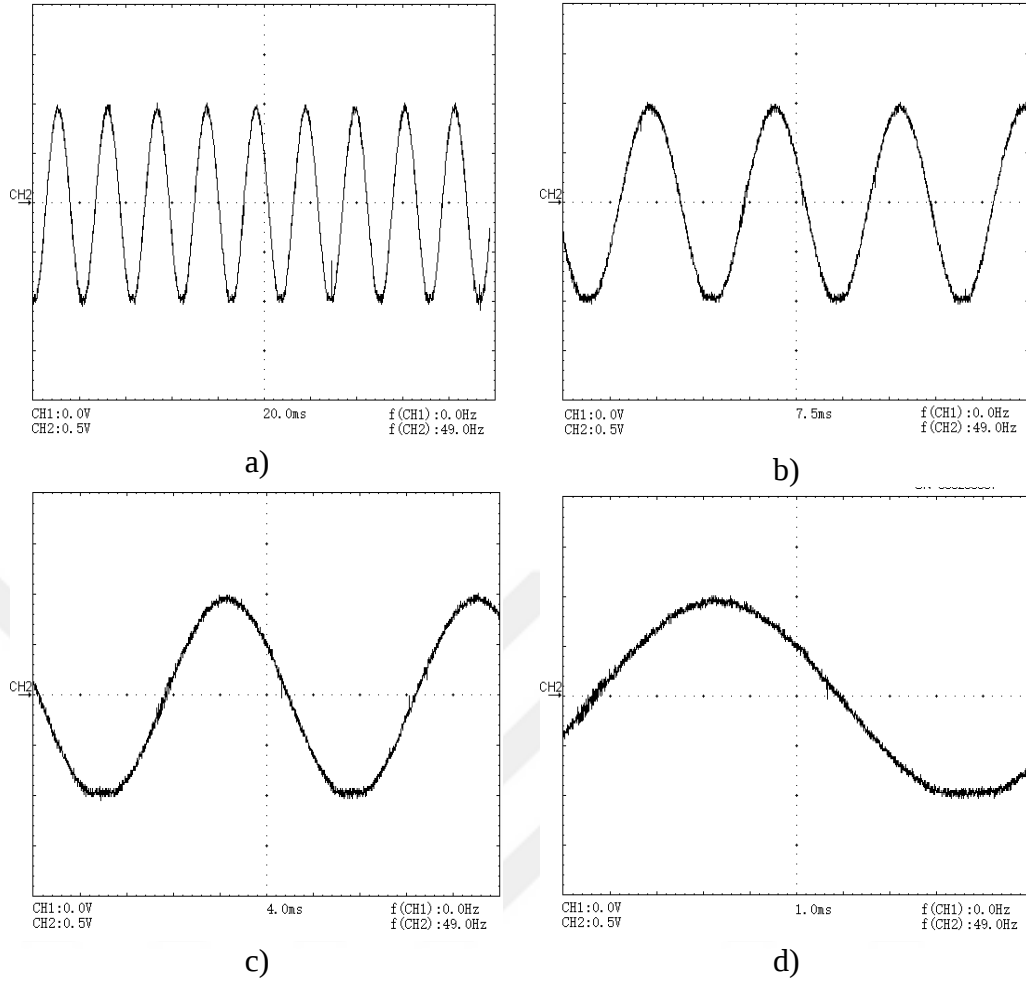
Hem iletim anında hem de kesim anında anahtar geçişleri yumuşak bir şekilde gerçekleştiğinden dolayı enerji kayıpları yok edilmiş veya çok düşürülmüştür. Böylelikle PAGF evirici anahtarlarının 10 kHz frekansında filtreleme süresince anahtar kayıplarının azaltılmasıyla evirici verimi artırılmıştır.

4.3 Sert Anahtarlama PAGF'nin Kalite Performans Ölçümleri

4.3.1 Akım THB ölçümleri

Alternatif enerji kaynaklarından elde edilen enerjinin şebekeye aktarılabilmesi için DA formundan AA formuna dönüştürülmesi gerekmektedir. PAGF'de dönüşüm işlevini üstlenen eviriciler şebekeye enerji aktaran yapılar olmasından dolayı yüksek kalitede enerji üretmeleri beklenmektedir. PAGF'nin performansını belirleyen parametrelerin en başında akım harmonik bozunumu gelmektedir. Akım harmonik seviyesinin %5'ten düşük olması AA kaynakları için limit üst değerlerdir. Şekil 4.33'te yumuşak anahtarlama tekniğinin uygulama öncesi 10 kHz'de PAGF kaynak akımlarını göstermektedir. Yakınlaştırılmış kaynak akımı gösterimlerinde önerilen tekniğin uygulama öncesi dalga şeklinde herhangi bir bozucu etkinin olmadığı anlaşılmaktadır. Güç analizörü ile yapılan ölçümden birinci fazın kaynak akımının THBi seviyesinin %2,2 olduğu ölçülmüştür.

Yapılan deneysel ölçüm sonuçları Tablo 4.9'da aktarılmıştır. Farklı frekanslar altında yapılan sert anahtarlama PAGF akım harmonik analizlerine göre tüm frekans değerlerinde yarım yük için PAGF'nin daha iyi performans gösterdiği ancak THBi seviyesinin tam yükler de daha yüksek olduğu görülmektedir. Frekansın THBi seviyesine etkisi incelendiği zaman 5-15 kHz aralığında çok değiştiği görülmüştür. Frekansın daha da yükseltilmesiyle hat reaktörlerinin de değerlerinin artırılması gerektiğinden artan boyut ve maliyet sistem için dezavantaj olarak düşünülebilir.



Şekil 4. 33 Yumuşak anahtarlama öncesi PAGF kaynak akımları; a-b-c-d) 1. Faza ait kaynak akımı: CH2

Tablo 4. 9 Sert anahtarlama PAGF'nin farklı frekans ve yüklenmelerde birinci faza ait toplam akım harmonik düzeyleri

f_{sw}	Yük	THBi (%)	
		PAGF Devre Dışı	PAGF Devrede
5 kHz	50%	28,5	2,2
	100%	33,8	2,4
10 kHz	50%	28,5	2,1
	100%	33,8	2,2
15 kHz	50%	28,5	2,0
	100%	33,8	2,2

4.3.2 Evirici anahtarlama güç kayıpları ve verimi

Deneysel prototip uygulamasında üç faz şebekeden 26V(rms) kullanılmış ve yük tarafında değişken direnç kullanılarak 10Ω ile 5Ω arasında değerler seçilerek eviricinin şebekeye güç aktarım aralığı 100-200W arasında olması sağlanmıştır. PAGF'nin performansı elde edilirken deneysel uygulamada SPM-VFD ile PS12038 IPM güç modülleri olmak üzere iki farklı evirici kullanılmış idi ancak evirici enerji kaybı ve verim hesaplamaları yapılacağından evirici olarak PS12038 IPM güç modülü seçilmiştir. Bu evirici modülünün kullanılmasının nedeni hem deneysel uygulamada elde edilen değerlerin Simulink programında hazırlanmış model değerleri ile karşılaştırılabilmesi hem de PS12038 evirici modülünün kendi katalog verilerinde ihtiyaç olan tüm bilgilerin yer alıyor olmasıdır. PAGF'de eviricinin harcamış olduğu güç hesaplaması yapılırken DA bara (giriş) ile filtre (çıkış) kısımlarından akım /gerilim ölçümleri alınmıştır. Akım ölçümleri hassas ölçüm alabilen UNIT-204 ampermetre kullanılarak alınarak deneysel çalışmada eviricinin güç tüketim değerleri ve verim hesaplanırken giriş ile çıkış gücünün farkı alınarak elde edilmiştir. Buna göre farklı frekans ve yük altında evirici güç tüketim değerlerinin hem deneysel hem de Simulink ortamında elde edilmiş değerleri Tablo 4.10'da verilmiştir.

Tablo 4. 10 Sert anahtarlama PAGF'de evirici güç kayıplarının deneysel ve benzetimsel sonuçlarının karşılaştırması

f_{sw}	Giriş Gücü (W)	Sert Anahtarlama PAGF Evirici Toplam Çıkış Gücü (W) SİMULİNK MODEL	Sert Anahtarlama PAGF Evirici Toplam Çıkış Gücü (W) DENEYSEL	Benzetim Hatası (%)
		PS12038	PS12038	
5 kHz	100	90,58	95,56	5,21
	200	181,75	191,60	5,14
10 kHz	100	89,15	93,35	4,50
	200	179,33	187,55	4,38
15 kHz	100	88,75	91,05	2,53
	200	180,35	184,25	2,12

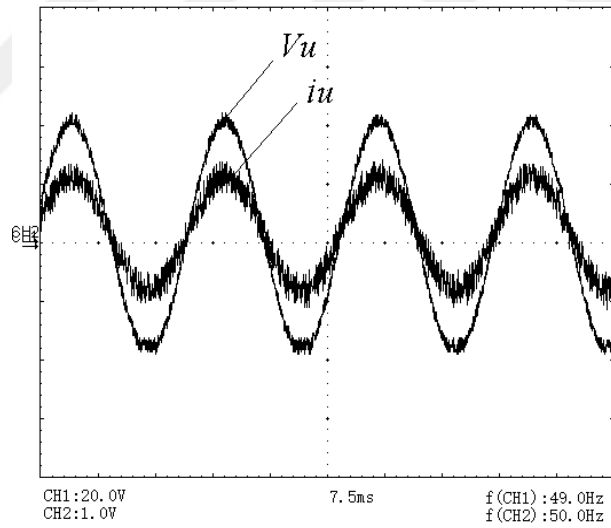
Tabloda Simulink ortamında elde edilen değerler Bölüm 3.7.3'te detayları aktarılan hesaplama modeli kullanılarak alınmıştır. Benzetim ve deneysel ölçüm sonuçları incelendiği zaman benzetim sonuçlarının referans alınan deneysel sonuçlarla büyük oranda örtüştüğü ve en büyük hata oranının %5,21 olduğu görülmektedir. Bu tablodaki

sonular deęerlendirilirken deneysel alıřma sırasında kullanılan lm cihazlarının hassasiyetleri, iletker kayıplarının olduęu ile benzetim alıřmasında kullanılan modellerin gerek eleman deęerlerine sahip i diren ve vb. zelliklerinin olması gerektięi gz nne alınmalıdır.

4.4 Yumuřak Anahtarlamaalı PAGF'nin Kalite Performans lmleri

4.4.1 Akım THB lmleri

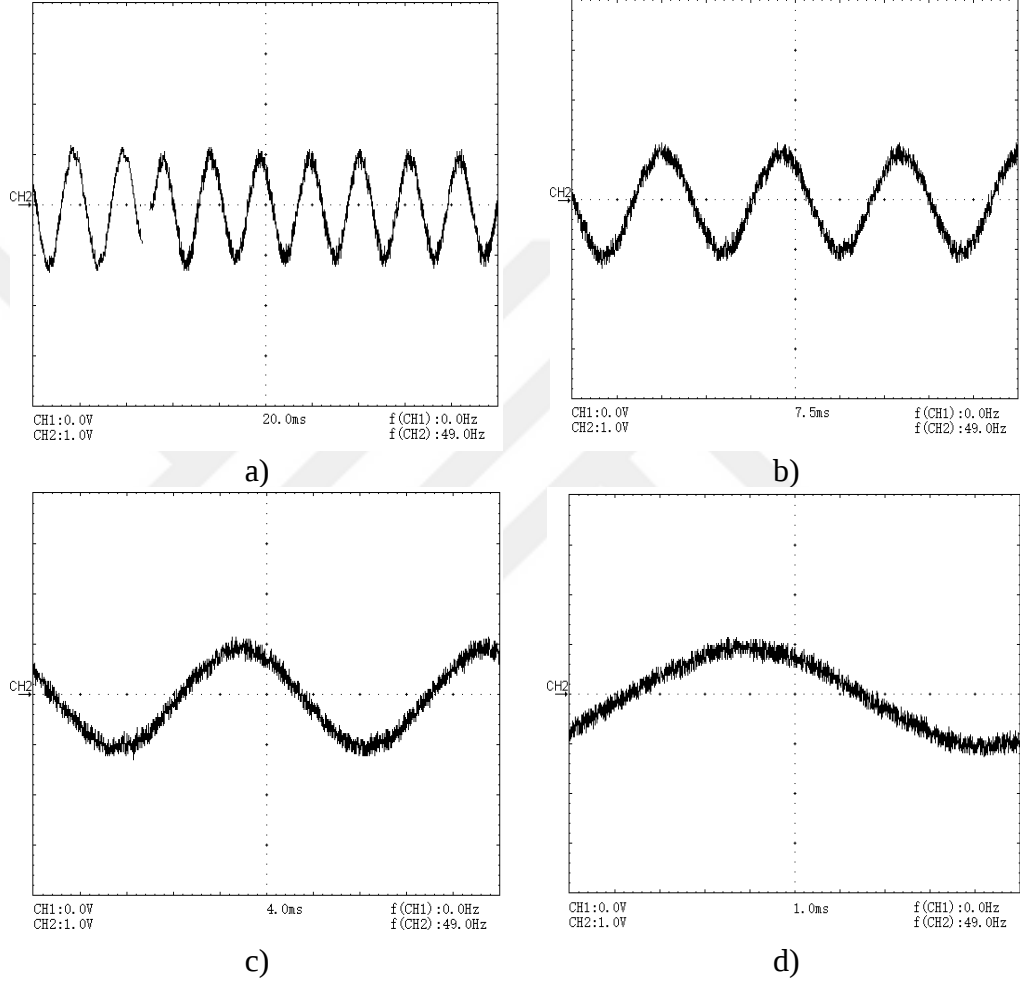
řebekenin bozucu etkilerden arındırılması, evirici ıkışında retilen akımların sins formuna yakın olması, ilgili faz gerilimlerinin kaynak akımları ile aynı faz aısında olmaları ve eviricinin yksek verimde alıřması gibi konular řebekenin kalitesini belirleyen en nemli parametreler olmuřtur. Yumuřak anahtarlamaalı PAGF'nin performans lmlerine gre řekil 4.34'te aktarılan řebeke gerilimi ile kaynak akımının filtreleme sonrası aynı fazda ilerledięini ve kaynak akımının řebeke gerilim faz aısını takip ettięi grlmektedir.



řekil 4. 34 řebeke gerilimi ve kaynak akımı (CH1= V_u , CH2= i_u)

Yumuřak anahtarlama iin nerilen teknięin PAGF'ye uygulanmasıyla evirici zerinde bozucu etki oluřturmuř olup kaynak akımlarının toplam harmonik dzeyini ykseltmiřtir. Yakınlařtırılmıř kaynak akımı gsterimlerinde nerilen teknięin uygulama sonrası dalga řeklinde bozulmaların olduęu řekil 4.35'ten anlařılmaktadır. Tam yk ve 10 kHz frekansında birinci faz kaynak akımının g analizr ile yapılan

ölçümden kaynak akımının THBi seviyesinin %3,1 olduğu ölçülmüştür. Hem anahtar darbe sinyallerinin geciktirilmesi hem de DA barasının gerilim düzeyinin her anahtarlama sırasında sıfıra çekilmesi bu bozucu etkiyi yarattığı söylenebilmektedir. Toplam akım harmonik bozunumu her ne kadar yükselmişse de IEEE-519 tarafından belirlenen limit değerin altında olduğu görülmektedir.



Şekil 4. 35 Yumuşak anahtarlama sonrası PAGF kaynak akımları; a-b-c-d) 1. Faza ait kaynak akımı: CH2

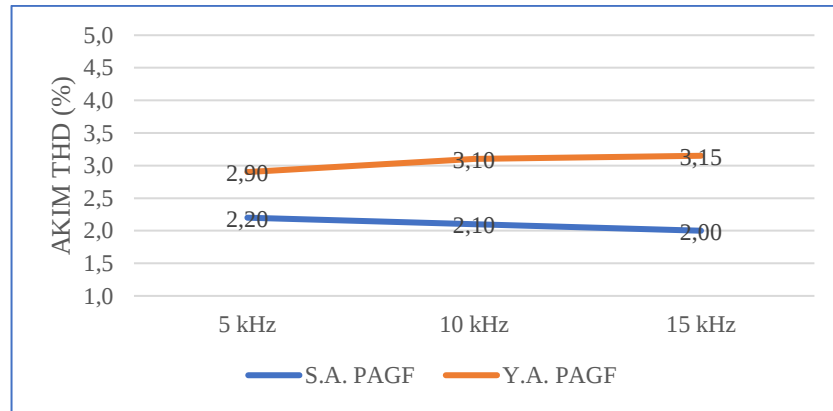
Yumuşak anahtarlama ile sert anahtarlama PAGF deneysel ölçüm sonuçları Tablo 4.11’de aktarılmıştır. Farklı frekanslar altında yapılan yumuşak anahtarlama PAGF akım harmonik analizlerine göre 5 kHz’de yarım yük için %2,9, tam yükte ise %3,0 elde edilmiştir. Frekansın yükseltilerek 10 kHz yapılması akım dalga formunun

bozularak kötüleşmesi ve seviyenin arttığı görülmüştür. Yarım yükte %3,1 tam yükte ise %3,8 değeri elde edilmiştir.

Tablo 4. 11 Sert-yumuşak anahtarlama PAGF'nin farklı frekans ve yüklerde birinci faza ait toplam akım harmonik düzeyleri

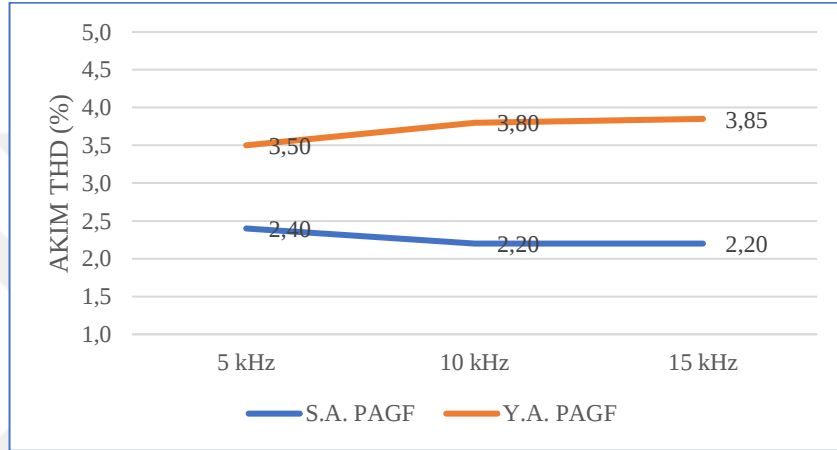
f_{sw}	Yük	THBi (%)	
		Sert Anahtarlama PAGF	Yumuşak Anahtarlama PAGF
5 kHz	50%	2,2	2,9
	100%	2,4	3,5
10 kHz	50%	2,1	3,1
	100%	2,2	3,8
15 kHz	50%	2,0	3,2
	100%	2,2	4,0

Frekansın 15 kHz seviyesine yükseltilmesi ile akım harmonik seviyesinin yarım yükte %3,2 tam yükte ise %4,0'e çıktığı görülmektedir. Aktarılan sonuçlardan yumuşak anahtarlama tekniğinin PAGF üzerinde olumsuz bir etki bıraktığı ancak toplam akım harmonik bozunumunun IEEE-519-1992 standart limitlerinin altında kaldığı görülmektedir. Şekil 4.36'da yarım yük için sert anahtarlama PAGF ile yumuşak anahtarlama PAGF'nin akım harmonik yüzdelik değerleri verilmiştir. Harmonik eğrileri incelendiği zaman sert anahtarlama PAGF'nin frekans değişimine göre performansında büyük bir değişimin olmadığı ancak akım THB oranının düştüğü ve yumuşak anahtarlama PAGF'de ise frekans yükselmesiyle akım harmonik seviyesinin de yükseldiği görülmüştür.



Şekil 4. 36 Yarım yükte sert-yumuşak anahtarlama PAGF'nin THB akım harmonik seviyeleri

Şekil 4.37’de tam yük için sert anahtarlama PAGF ile yumuşak anahtarlama PAGF’nin akım harmonik yüzdelik değerleri verilmiştir. Harmonik ölçüm grafikleri incelendiği zaman hem yarım hem de tam yük için frekans ile akım harmonik seviyesinin paralellik gösterdiği söylenebilir. Sert anahtarlama PAGF’nin frekans değişimine göre harmonik seviyesinde büyük bir değişimin olmadığı görülmüş ancak yumuşak anahtarlama PAGF’de ise frekans yükseldikçe akım harmonik seviyesinin düştüğü görülmüştür.



Şekil 4. 37 Tam yükte sert-yumuşak anahtarlama PAGF’nin THB akım harmonik seviyeleri

PAGF’nin farklı yükler için yapılan deneysel gerçekleştirim çalışmalarında evirici anahtarlarının hem iletim anı hem de kesim anlarının sert geçişlerini bastırmak için yapılan yumuşak anahtarlama kontrolünde akım THBi seviyesinin kötüleştiği Şekil 4.36 ve 4.37’den anlaşılmaktadır. Ancak sadece iletim veya kesim için yumuşak anahtarlama tekniği uygulaması düşünüldüğünde ise akım THBi seviyesinin daha düşük olması beklenmektedir.

4.4.2 Evirici yumuşak anahtarlama devresi güç kayıpları ve verimi

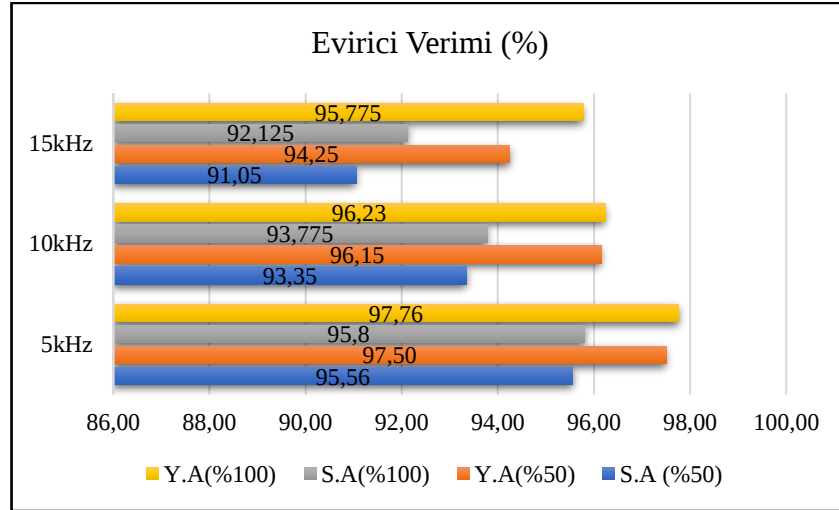
Deneysel prototip uygulamasında verim hesaplaması ve tüketilen güç miktarları hesaplanırken üç faz şebekeden 26V(rms) kullanılmış ve yük tarafında değişken direnç kullanılarak 10Ω ile 5Ω arasında değerler seçilmiştir. Böylelikle eviriciden şebekeye 200-100W arasında bir güç aktarımı gerçekleşmiştir. PAGF’nin yumuşak anahtarlama deneysel uygulaması yapılırken PS12038 IPM güç modülleri kullanılmıştır. Yumuşak anahtarlama PAGF’de eviricinin harcamış olduğu güç

hesaplaması yapılırken DA bara (giriş) ile filtre (çıkış) kısımlarından akım/gerilim ölçümleri alınmıştır. Deneysel çalışmada eviricinin güç tüketim değerleri ve verim hesaplanırken giriş ile çıkış gücünün farkı alınarak elde edilmiştir. Buna göre farklı frekans ve yük altında evirici güç tüketim değerlerinin hem deneysel hem de Simulink ortamında elde edilmiş değerleri Tablo 4.12’de verilmiştir.

Tablo 4. 12 Yumuşak anahtarlama PAGF’de evirici güç kayıplarının benzetimsel ve deneysel sonuçlarının karşılaştırması

f_{sw}	Giriş Gücü (W)	Yumuşak Anahtarlama PAGF Evirici Toplam Çıkış Gücü (W) SIMULINK MODEL	Yumuşak Anahtarlama PAGF Evirici Toplam Çıkış Gücü (W) DENEYSEL	Benzetim Hatası (%)
		PS12038-SK75GARL065E-80N60AU1	PS12038-SK75GARL065E-80N60AU1	
5 kHz	100	96,35	97,50	1,18
	200	193,44	195,52	1,06
10 kHz	100	93,48	96,15	2,78
	200	190,35	192,46	1,10
15 kHz	100	91,83	94,25	2,57
	200	189,53	191,55	1,05

Tabloda Simulink ortamında elde edilen değerler Bölüm 3.7.3’te detayları aktarılan hesaplama modeli kullanılarak alınmıştır. Benzetim ve deneysel ölçüm sonuçları incelendiği zaman benzetim sonuçlarının referans alınan deneysel sonuçlarla büyük oranda örtüştüğü ve en büyük hata oranının %2,78 olduğu görülmektedir. Bu tablodaki sonuçlar değerlendirilirken deneysel çalışma sırasında kullanılan ölçüm cihazlarının hassasiyetleri, iletken kayıplarının olduğu ile benzetim çalışmasında kullanılan modellerin gerçek eleman değerlerine sahip iç direnç ve vb. özelliklerinin olması gerektiği göz önüne alınmalıdır. Deneysel çalışma da hem yarım hem de tam yük için ölçülen evirici güç tüketimleri göz önüne alındığı zaman farklı frekans seviyelerinde verim artışları da farklı miktarlarda olmuştur. Şekil 4.38’e göre elde edilen verim grafiğinde önerilen yumuşak anahtarlama tekniğinin PAGF üzerinde yüksek frekans bölgesinde daha etkili ve verimli çalıştığı anlaşılmaktadır.



Şekil 4. 38 Tam-yarım yük için sert-yumuşak anahtarlama PAGF'nin farklı frekanslarda evirici verim grafiği

Önerilen yumuşak anahtarlama kontrol tekniğinin tüm deneysel sonuçlarda etkisini gösterdiği verim grafiğinden anlaşılmaktadır. Farklı frekans bölgelerinde farklı yüklenmelere karşı elde edilen verim kazanç miktarları Tablo 4.13'te sıralanmıştır. PAGF'ye uygulanan yumuşak anahtarlama devresinin yüksek frekansta daha fazla etkili olduğu görülmektedir. Yüksek frekansta tam yük için sistemin daha verimli olduğu ve yumuşak anahtarlama devresinin PAGF'ye %3,65'lik bir kazanç sağladığı görülmektedir.

Tablo 4. 13 Yumuşak anahtarlama paralel aktif güç filtresi eviricisinin farklı frekans ve yükte verim kazancı

Frekans	Verim Kazancı	
	Tam Yük	Yarı Yük
15 kHz	%3,65	%3,2
10 kHz	%2,46	%2,8
5 kHz	%1,96	%1,94

Literatürde eviricilere uygulanmış farklı yumuşak anahtarlama teknikleri olmakla beraber bunlar arasında maliyet, kontrol tipi, kontrolün zorluk derecesi, tekniğin işlemciadaki işlem hızı ve tekniğin performansı gibi tekniği öne çıkaran yönleri mevcuttur. Tablo 4.14'te önerilen yumuşak anahtarlama tekniğinin farkını ortaya koymak adına dört farklı tekniğin altı farklı yönden özellikleri sıralanmıştır.

Tablo 4. 14 Farklı yumuşak anahtarlama tekniklerinin karşılaştırılması

Referans	Kontrol Tipi	Sensör Sayısı	Kontrolün Zorluk Derecesi	Maliyet	Mikrokontrolör İşlem Süresi	Tekniğin Verim Kazancı/ Performansı
[13]	Sayısal	0	Basit	Ucuz	Kısa	%3,00
[14]	Analog-Sayısal	2	Karmaşık	Pahalı	Uzun	%2,00
[26]	Sayısal	0	Karmaşık	Ucuz	Kısa	%3,30
Önerilen Teknik	Sayısal	0	Basit	Ucuz	Kısa	%3,65

Önerilen anahtarlama tekniğinin diğer tekniklere göre kullanılan sensör adedi ve maliyet açısından uygun olması, kontrol zorluk derecesinin basit olması ve mikrokontrolörde işlem süresinin kısa sürmesi önerilen tekniğin artı yönlerini göstermektedir. Ayrıca yumuşak anahtarlama tekniğinde anahtar iletim ve kesim anlarında harcanan güçlerin geri kazanılması ve verim kazancının artış miktarı tekniğin performansını belirlemede kullanılmaktadır. Buna göre tekniğin verim kazancı eviricilere uygulanmış diğer çalışmalara göre çok iyi olarak belirlenmiş olup, avantajlarının fazla olması nedeniyle bu tekniğin eviriciler üzerinde etkili bir şekilde uygulanabilir olduğunu göstermektedir.

5. SONUÇLAR

Bu tezde, doğrusal olmayan yüklerin meydana getirdiği akım harmoniklerini yok eden PAGF yapısal ve fonksiyonel açıdan incelenip filtreye yeni bir anahtarlama kontrol tekniği önerilerek verim yükseltilmeye çalışılmıştır. Bu kapsamda harmonik bastırım işlevlerini yerine getirmek adına kullanılan referans çıkarma ve anahtarlama yöntemleri ayrıntılı biçimde incelenip, öne çıkan yöntem ve yapılar benzetim ve deneysel gerçekleştirim çalışmalarıyla ortaya konmuştur. Yumuşak anahtarlama topolojilerinden biri olan paralel rezonans da-hat (PRDCL) yapısının kullanıldığı bu çalışmada anahtarlama tekniğinin çalışma prensibi, teorisi ve sayısal kontrol altyapısı açıklanarak tekniğin uygulaması grafikler ile desteklenerek sunulmuştur. Karakteristik özellikleri gerçek modellere yakın olan elemanların kullanılmasıyla hazırlanan Matlab/Simulink benzetiminde PAGF'ye önerilen teknik uygulanmış ve yarıiletken anahtarların tümünde anahtarlama kayıp enerjileri büyük ölçüde azaltılmış veya yok edilmiştir. Ayrıca yarıiletken anahtar güç kayıplarının hesaplanmasına ilişkin bir benzetim modeli üretici firmanın bir yazılımı baz alınarak hazırlanmıştır. Bu benzetim model yaklaşımı ile yarıiletken anahtarların katalog verilerinden yararlanılarak detaylı güç tüketimleri hesaplanmış ve böylelikle güç kayıp analizi yapılabilmektedir. Elde edilen benzetim sonuçlarının doğruluğu deneysel değerler ile karşılaştırılmış olup, benzetim sonuçlarında, deneysel sonuçlara göre %1 ile %5 arasında değişen hata oranları elde edilmiştir. Bu değerler geliştirilen benzetim modelinin araştırma geliştirme çalışmalarında kabul edilebilir doğrulukla kullanılabileceğini ortaya koymaktadır.

PAGF'ye önerilen yumuşak anahtarlama kontrol tekniğinin evirici verimi üzerinde olumlu etkilerinin yanında olumsuz etkilerinin de olduğu görülmüştür. Önerilen tekniğin evirici verimini artırmasının yanında PAGF akım harmonik seviyesini aynı zamanda yükseltmiştir. DA bara geriliminin her anahtarlama öncesi sıfır seviyesine çekilmesi ve önerilen tekniğin altyapısında sinyalleri geciktirici blokların kullanılması bu olumsuz etkinin oluşmasında başlıca sebepler olarak gösterilebilmektedir. Yumuşak anahtarlama tekniğinin PAGF'ye uygulanmasıyla akım harmoniklerini yükseltmiş olduğu görülse de harmonik seviyesi IEEE-519 1992 standardında belirlenen üst limitin (%5) altında kalmıştır. Farklı frekans ve yüklerde üç fazlı PAGF için yapılan uygulamalarda anahtarlama kayıplarının etkin bir şekilde düşürüldüğü ve

verimin yükseldiđi hem benzetim hem de deneysel alıřma ile dođrulanmıřtır. Sonu olarak laboratuvarda kurulumu yapılan deneysel prototipte yeni yumuřak anahtarlama kontrol tekniđini kullanan PAGF’de 15 kHz anahtarlama frekansında tam ykte %3,65, yarım ykte ise %3,2 oranında g kazanları elde edilmiřtir.

Gelecekte yapılacak olası alıřmalara yn vermesi aısından PAGF sistemine nerilen yumuřak anahtarlama tekniđinin uygulanmasında daha dřk THBi seviyesine karřılık daha yksek verimin elde edilmesinden bahsedilebilir. IGBT anahtarı g kayıplarının hesaplanmasına iliřkin yarıiletken g elemanlarının sıcaklık verilerinin de kullanılmasıyla daha yksek dođruluk seviyesinde bir benzetim modeli geliřtirilebilir. Anahtarlama kontrol tekniđinin daha da geliřtirilerek endstriyel uygulaması yapılacak olan bir PAGF sistemine bařarılı bir řekilde uygulanmasıyla elde edilecek verilerin daha anlamlı ve nitelikli olması beklenmektedir.

KAYNAKLAR

- [1] H. W. B. Roger C. Dugan, Surya Santoso, Mark F. McGranaghan, *Electric Power System Quality*. 1996.
- [2] H. Donuk ve B. Gümüş, “Paralel aktif güç filtresinin döngüde donanım destekli (DDD) matlab/ simulink ortak benzetimi”, *Politek. Derg.*, c. 1, sayı 1, 2021, doi: 10.2339/politeknik.938480.
- [3] H. Akagi, “Active harmonic filters”, içinde *Proceedings of the IEEE*, 2005, c. 93, sayı 12, doi: 10.1109/JPROC.2005.859603.
- [4] H. Akagi, “New trends in active filters for power conditioning”, *IEEE Trans. Ind. Appl.*, c. 32, sayı 6, 1996, doi: 10.1109/28.556633.
- [5] H. Bodur, “DC-DC Dönüştürücülerde yumuşak anahtarlama teknikleri”, İstanbul, 2003.
- [6] F. Genç, “İnverterlerde yumuşak anahtarlama tekniklerinin incelenmesi ve bir uygulama devresinin gerçekleştirilmesi”, Yüksek Lisans Tezi, Fen Bilimleri Enstitüsü, Yıldız Teknik Üniversitesi, 2008.
- [7] D. M. Divan ve G. Skibinski, “Zero-Switching-Loss Inverters For High-Power Applications”, *IEEE Trans. Ind. Appl.*, c. 25, sayı 4, 1989, doi: 10.1109/28.31240.
- [8] Alper Şahin Gökbulut, “Üç fazlı rezonans devreli inverter”, Yüksek Lisans Tezi, Fen Bilimleri Enstitüsü, Yıldız Teknik Üniversitesi, 2001.
- [9] İ. Aksoy, “Rezonanslı sıfır gerilim geçişli dc besleme hatları”, Yüksek Lisans Tezi, Fen Bilimleri Enstitüsü, Yıldız Teknik Üniversitesi, 2001.
- [10] H. Obdan, “Asenkron motor kontrolü için yeni bir rezonanslı dc hatlı inverterin geliştirilmesi ve bir uygulama devresinin gerçekleştirilmesi”, Doktora Tezi, Fen Bilimleri Enstitüsü, Yıldız Teknik Üniversitesi, 2002.
- [11] K. Behzadpour ve M. R. Amini, “Applying a novel soft switching technique to three-phase active power filter”, içinde *8th International Conference on Renewable Energy Research and Applications, ICRERA 2019*, 2019, ss. 563–567, doi: 10.1109/ICRERA47325.2019.8996910.
- [12] C. S. Yeh, C. W. Chen, M. Lee, ve J. S. Lai, “A Hybrid Modulation Method for Single-Stage Soft-Switching Inverter Based on Series Resonant Converter”, *IEEE Trans. Power Electron.*, c. 35, sayı 6, 2020, doi: 10.1109/TPEL.2019.2948122.
- [13] M. R. Amini ve H. Farzanehfard, “Three-phase soft-switching inverter with minimum components”, *IEEE Trans. Ind. Electron.*, c. 58, sayı 6, 2011, doi: 10.1109/TIE.2010.2064280.
- [14] M. Kurokawa, Y. Konishi, ve M. Nakaoka, “Auxiliary resonant DC link snubber assisted voltage-source soft switching inverter with space zero voltage vector generation method”, *IEE Proc. Electr. Power Appl.*, c. 149, sayı 5, 2002, doi: 10.1049/ip-epa:20020473.

- [15] M. Kurokawa, M. Rukonuzzaman, Y. Konishi, H. Iwamoto, ve M. Nakaoka, "Space voltage vector modulated three-phase voltage source soft-switching active power filter", içinde *Proceedings of the International Conference on Power Electronics and Drive Systems*, 1999, c. 2, doi: 10.1109/peds.1999.792844.
- [16] J. G. Cho, H. S. Kim, ve G. H. Cho, "Novel soft switching PWM converter using a new parallel resonant DC-link", 1991, doi: 10.1109/pesc.1991.162683.
- [17] B. Fazlali ve E. Adib, "Quasi-resonant DC-link H5 PV inverter", *IET Power Electron.*, c. 10, sayı 10, 2017, doi: 10.1049/iet-pel.2016.0970.
- [18] M. Turzynski, P. J. Chrzan, M. Kolincio, ve S. Burkiewicz, "Quasi-resonant DC-link voltage inverter with enhanced zero-voltage switching control", içinde *2017 19th European Conference on Power Electronics and Applications, EPE 2017 ECCE Europe*, 2017, c. 2017-January, doi: 10.23919/EPE17ECCEurope.2017.8099289.
- [19] J. Kedariseti ve P. Mutschler, "A motor-friendly quasi-resonant dc-link inverter with lossless variable zero-voltage duration", *IEEE Trans. Power Electron.*, c. 27, sayı 5, 2012, doi: 10.1109/TPEL.2011.2174382.
- [20] E. Chu, H. Xie, Z. Chen, J. Bao, Y. Zhou, ve H. Zhang, "Parallel Resonant DC Link Inverter Topology and Analysis of Its Operation Principle", *IEEE J. Emerg. Sel. Top. Power Electron.*, c. 8, sayı 3, 2020, doi: 10.1109/JESTPE.2019.2914482.
- [21] C. S. Lam, W. H. Choi, M. C. Wong, ve Y. D. Han, "Adaptive DC-link voltage-controlled hybrid active power filters for reactive power compensation", *IEEE Trans. Power Electron.*, c. 27, sayı 4, 2012, doi: 10.1109/TPEL.2011.2169992.
- [22] C. S. Lam, M. C. Wong, N. Y. Dai, W. H. Choi, X. X. Cui, ve C. Y. Chung, "Switching-loss reduction technique in active power filters without auxiliary circuits", *IET Power Electron.*, c. 9, sayı 4, 2016, doi: 10.1049/iet-pel.2014.0864.
- [23] A. M. Bazzi, P. T. Krein, J. W. Kimball, ve K. Kepley, "IGBT and diode loss estimation under hysteresis switching", *IEEE Trans. Power Electron.*, c. 27, sayı 3, 2012, doi: 10.1109/TPEL.2011.2164267.
- [24] W. Wu, XiaoLi Wang, P. Geng, ve T. Tang, "Efficiency analysis for three phase grid-tied PV inverter", 2008, doi: 10.1109/ICIT.2008.4608347.
- [25] D. Graovac, M. Pürschel, ve K. Andreas, "MOSFET Power Losses Calculation Using the Data- Sheet Parameters", *Infineon Technol. AG*, sayı July, 2006.
- [26] B. Kou, J. Wei, ve L. Zhang, "Switching and Conduction Loss Reduction of Dual-Buck Full-Bridge Inverter through ZVT Soft-Switching under Full-Cycle Modulation", *IEEE Trans. Power Electron.*, c. 35, sayı 5, 2020, doi: 10.1109/TPEL.2019.2943700.
- [27] L. Abraham ve M. Reddig, "Determination of switching losses in IGBT's by loss-summation-method", içinde *Conference Record - IAS Annual Meeting (IEEE Industry Applications Society)*, 1995, c. 2, ss. 1061–1068, doi:

10.1109/ias.1995.530420.

- [28] T. A. Stuart ve S. Ye, “Computer Simulation of IGBT Losses in PFC Circuits”, *IEEE Trans. Aerosp. Electron. Syst.*, c. 31, sayı 3, 1995, doi: 10.1109/7.395223.
- [29] J. W. Kimball, “Modeling controlled switches and diodes for electro-thermal simulation”, içinde *PESC Record - IEEE Annual Power Electronics Specialists Conference*, 2005, ss. 2175–2179, doi: 10.1109/PESC.2005.1581934.
- [30] S. Kouro, M. Pérez, H. Robles, ve J. Rodríguez, “Switching loss analysis of modulation methods used in cascaded H-bridge multilevel converters”, 2008, doi: 10.1109/PESC.2008.4592703.
- [31] L. a Morán ve J. W. Dixon, “Using active power filters to improve power quality”, *5th Brazilian Power Electronics Conference COBEP99*, sayı 1. 1999.
- [32] S. Elphick, V. Gosbell, V. Smith, S. Perera, P. Ciufo, ve G. Drury, “Methods for harmonic analysis and reporting in future grid applications”, *IEEE Trans. Power Deliv.*, c. 32, sayı 2, 2017, doi: 10.1109/TPWRD.2016.2586963.
- [33] P. S. Modi, S. K. Parmar, ve S. K. Joshi, “Flexibl 3P4W system using UPQC with combination of SRF and P-Q theory based control strategy”, içinde *2012 22nd Australasian Universities Power Engineering Conference: “Green Smart Grid Systems”*, *AUPEC 2012*, 2012, ss. 10–14.
- [34] M. Halpin, “IEEE 519 Recommended Practice and Requirements for Harmonic Control in Electric Power Systems IEEE Power and Energy Society”, 2014.
- [35] P. Deshpande, A. Shrivastava, ve A. Khare, “Different modeling aspects and energy systems of unified power qualit conditioner (UPQC): An overview”, *Int. J. Renew. Energy Res.*, c. 3, sayı 2, 2013, doi: 10.20508/ijrer.55821.
- [36] A. Panchbhai, S. Parmar, ve N. Prajapati, “Shunt active filter for harmonic and reactive power compensation using p-q theory”, 2017, doi: 10.1109/ICPEDC.2017.8081097.
- [37] C. Rejil ve A. K. R, “Design and simulation of three phase shunt active power filter using SRF theory”, *Adv. Electron. Electr. Eng.*, c. 3, sayı 6, 2013.
- [38] M. Shahbaz, “Active Harmonics Filtering of Distributed AC System”, Norwegian University, 2012.
- [39] F. Uçar, “Paralel aktif güç filtresi kullanarak harmonik ve reaktif güç kompanzasyonu yapılması”, Yüksek Lisans Tezi, Fırat Üniversitesi, 2012.
- [40] D. Chen ve S. Xie, “Review of the control strategies applied to active power filters”, içinde *Proceedings of the 2004 IEEE International Conference on Electric Utility Deregulation, Restructuring and Power Technologies (DRPT2004)*, 2004, c. 2, ss. 666–670, doi: 10.1109/drpt.2004.1338067.
- [41] T. C. Green ve J. H. Marks, “Control techniques for active power filters”, *IEE Proc. Electr. Power Appl.*, c. 152, sayı 2, ss. 369–381, 2005, doi: 10.1049/ip-epa:20040759.
- [42] A. M. Hava, R. J. Kerkman, ve T. A. Lipo, “Simple analytical and graphical methods for carrier-based PWM-VSI drives”, *IEEE Trans. Power Electron.*, c.

14, sayı 1, 1999, doi: 10.1109/63.737592.

- [43] H. Pinheiro vd., “Space vector modulation for voltage-source inverters: A unified approach”, *Controle y Automacao*, c. 16, sayı 1. 2005, doi: 10.1590/s0103-17592005000100002.
- [44] E. İşen ve A. F. Bakan, “Üç fazlı şebekeye bağlı inverterlerin uzay vektör modülasyonu ile kontrolü”, içinde *EMO IV.Enerji Verimliliği ve Kalitesi Sempozyumu*, 2011, sayı L, ss. 32–36.
- [45] M. Efe, “Adım Adım ARM Programlama”, 2019. <http://www.muhammetefe.com/makalelerim/programlama/arm/9-adim-adim-armprogramlama-%0A1.html>.
- [46] Ç. Çiçekdemir, M. Kesler, K. Cihan, ve U. Yüzgeç, “ARM mikrodenetleyici tabanlı bilkopter’in 9DOF ile dengelenmesi”, 2012, [Çevrimiçi]. Available at: <http://www.eleco.org.tr/index.htm>.
- [47] ST, “STM32F4 İşlemci Katalog Bilgileri Sayfası.”, ST, 2020. <https://www.st.com/resource/en/datasheet/dm00037051.pdf>.
- [48] ST, “STM32F4VG Geliştirme Kartı Kullanım Klavuzu”. https://www.st.com/content/ccc/resource/technical/document/user_manual/70/fe/4a/3f/%0Ae7/e1/4f/7d/DM00039084.pdf/files/DM00039084.pdf/jcr:content/translations/en.DM0%0A0039084.pdf.
- [49] T. Yaren, V. Süel, Y. Yeniaydın, ve B. Sakacı, “STM32F4 kiti ile simulink tabanlı kontrol eğitimi uygulamaları geliştirme”, içinde *Otomatik Kontrol Ulusal Toplantısı*, 2014, ss. 868–873.
- [50] J.-S. Lai, “Active Power Filtering for Harmonic Compensations ITRI Short Course Unit 7 on Power Quality and Three-Phase Power Factor Correction, Power Quality”, China, 2000.
- [51] M. Salcone ve J. Bond, “Selecting film bus link capacitors for high performance inverter applications”, 2009, doi: 10.1109/IEMDC.2009.5075431.
- [52] F. Sargos, “IGBT Power Electronics Teaching System Principle for sizing power converters”, 2008.
- [53] Anonymous, “L1S1-series IPM evaluation board”, Tokyo, 2009.
- [54] Anonymous, “IPM L1/S1-series application note”, Tokyo, 2008.
- [55] E. Isen ve A. F. Bakan, “Highly efficient three-phase grid-connected parallel inverter system”, *J. Mod. Power Syst. Clean Energy*, c. 6, sayı 5, 2018, doi: 10.1007/s40565-018-0391-7.
- [56] O. A. Plakhtii, V. P. Nerubatskyi, D. A. Hordiienko, ve V. R. Tsybulnyk, “Analysis of the energy efficiency of a two-level voltage source inverter in the overmodulation mode”, *Nauk. Visnyk Natsionalnoho Hirnychoho Universytetu*, c. 2019, sayı 4, 2019, doi: 10.29202/nvngu/2019-4/9.
- [57] K. Patel, Ankit; Joshi, Siddharth; Chandwani, Hina; Patel, Vinod; Patel, “Estimation of Junction Temperature and Power loss of IGBT used in VVVF Inverter using Numerical Solution from Data sheet Parameter”, içinde

International Journal of Computer Communication and Information System (IJCCIS), 2010, s. 2(1).



EKLER



Ek 1: Uzay Vektör Modülasyona Ait Simulink Yazılım Kodları

Clarke Dönüşümü Kodları

```
function [Valpha,Vbeta,deta] = Clack(Vd,Vq,Teta)
Valpha=Vd*cos(Teta)-Vq*sin(Teta);
Vbeta=Vd*sin(Teta)+Vq*cos(Teta);
deta=atan2(Vbeta,Valpha);
```

Referans Vektörün Elde Edilmesi

```
function Vr = Vr(Valpha,Vbeta)

Vr=sqrt(Valpha^2+Vbeta^2);
```

Sektörün Tespit Edilmesi

```
function n = SECTOR(deta)
    n=0;
    if(deta>0)&(deta<=pi/3)
        n=1;
    end;
    if(deta>pi/3)&(deta<=2*pi/3)
        n=2;
    end;
    if(deta>2*pi/3)&(deta<=pi)
        n=3;
    end;
    if(deta<=0)&(deta>-pi/3)
        n=6;
    end;
    if(deta<=-pi/3)&(deta>-2*pi/3)
        n=5;
    end;
    if(deta<=-2*pi/3)&(deta>-pi)
        n=4;
    end;
```

PHI Açısının Tespit Edilmesi

```
function phi = PHI(n,deta)
phi=0;
if(n==1)
    phi=deta;
end;
if(n==2)
    phi=deta-pi/3;
```

Ek 1 (Devam)

```
end;  
if(n==3)  
    phi=deta-2*pi/3;  
end;  
if(n==6)  
    phi=pi/3+deta;  
end;  
if(n==5)  
    phi=2*pi/3+deta;  
end;  
if(n==4)  
    phi=pi+deta;  
end;
```

Temel Sürelerin Elde Edilmesi

```
function [T0,T1,T2]= TINHTG(Vr,phi,Vdc,T)  
a=Vr/Vdc;  
T1=T*a*sin(pi/3-phi)/sin(pi/3);  
T2=T*a*sin(phi)/sin(pi/3);  
T0=T-T1-T2;
```

Anahtar Darbe Sinyallerinin Elde Edilmesi

```
function [S1,S3,S5] = DUTY(T0,T1,T2,n)  
S1=0;  
S3=0;  
S5=0;  
  
if(n==1)  
    S1=T1+T2+T0/2;  
    S3=T2+T0/2;  
    S5=T0/2;  
end;  
if(n==2)  
    S1=T1+T0/2;  
    S3=T1+T2+T0/2;  
    S5=T0/2;  
end;  
if(n==3)  
    S1=T0/2;  
    S3=T1+T2+T0/2;  
    S5=T2+T0/2;  
end;  
if(n==4)  
    S1=T0/2;  
    S3=T1+T0/2;
```

Ek 1 (Devam)

```
S5=T1+T2+T0/2;  
end;  
if(n==5)  
    S1=T2+T0/2;  
    S3=T0/2;  
    S5=T1+T2+T0/2;  
end;  
if(n==6)  
    S1=T1+T2+T0/2;  
    S3=T0/2;  
    S5=T1+T0/2;  
end;
```



Ek 2: Yumuşak Anahtarlama Kullanan H-Köprü Modül



SEMITOP® 3

IGBT Module

SK75GARL065E

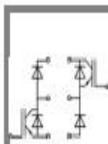
Preliminary Data

Features

- Compact design
- One screw mounting
- Heat transfer and isolation through direct copper bonded aluminium oxide ceramic (DCB)
- N-channel homogeneous silicon structure (NPT-Non punch-through IGBT)
- High short circuit capability
- Low tail current with low temperature dependence

Typical Applications*

- Switching (not for linear use)
- Switched mode power supplies
- UPS
- Double PFC
- Multilevel inverter



Absolute Maximum Ratings		$T_s = 25\text{ }^{\circ}\text{C}$, unless otherwise specified		
Symbol	Conditions	Values	Units	
IGBT				
V_{CES}	$T_j = 25\text{ }^{\circ}\text{C}$	600	V	
I_C	$T_j = 125\text{ }^{\circ}\text{C}$	$T_s = 25\text{ }^{\circ}\text{C}$	80	A
		$T_s = 80\text{ }^{\circ}\text{C}$	55	A
I_{CRM}	$I_{CRM} = 2 \times I_{Cnom}$	180	A	
V_{GES}		± 20	V	
t_{psc}	$V_{CC} = 300\text{ V}; V_{GE} \leq 20\text{ V}; T_j = 125\text{ }^{\circ}\text{C}$ $V_{CES} < 600\text{ V}$	10	μs	
Inverse Diode				
I_F	$T_j = 150\text{ }^{\circ}\text{C}$	$T_s = 25\text{ }^{\circ}\text{C}$	57	A
		$T_s = 80\text{ }^{\circ}\text{C}$	38	A
I_{FRM}	$I_{FRM} = 2 \times I_{Fnom}$		A	
I_{FSM}	$t_p = 10\text{ ms}$; half sine wave $T_j = 150\text{ }^{\circ}\text{C}$	440	A	
Freewheeling Diode				
I_F	$T_j = 150\text{ }^{\circ}\text{C}$	$T_{case} = 25\text{ }^{\circ}\text{C}$	103	A
		$T_{case} = 80\text{ }^{\circ}\text{C}$	69	A
I_{FRM}	$I_{FRM} = 2 \times I_{Fnom}$		A	
I_{FSM}	$t_p = 10\text{ ms}$; half sine wave $T_j = 150\text{ }^{\circ}\text{C}$	880	A	
Module				
I_{VRMS}			A	
T_{vj}		-40 ... +150	$^{\circ}\text{C}$	
T_{stg}		-40 ... +125	$^{\circ}\text{C}$	
V_{isol}	AC, 1 min.	2500	V	

Characteristics		$T_s = 25\text{ }^{\circ}\text{C}$, unless otherwise specified			
Symbol	Conditions	min.	typ.	max.	Units
IGBT					
$V_{GE(th)}$	$V_{GE} = V_{CE}, I_C = 2,1\text{ mA}$	3	4	5	V
I_{CES}	$V_{GE} = 600\text{ V}, V_{CE} = V_{CES}, T_J = 25\text{ }^{\circ}\text{C}$			0,0066	mA
I_{GES}	$V_{CE} = 0\text{ V}, V_{GE} = 20\text{ V}, T_J = 25\text{ }^{\circ}\text{C}$			360	nA
V_{CE0}	$T_J = 25\text{ }^{\circ}\text{C}$ $T_J = 125\text{ }^{\circ}\text{C}$		1,2 1,1	1,3 0,9	V V
r_{CE}	$V_{GE} = 15\text{ V}, T_J = 25\text{ }^{\circ}\text{C}$ $T_J = 125\text{ }^{\circ}\text{C}$			7,7 14	m Ω m Ω
$V_{CE(sat)}$	$I_{Cnom} = 90\text{ A}, V_{GE} = 15\text{ V}, T_J = 25\text{ }^{\circ}\text{C}_{chiplev.}$ $T_J = 125\text{ }^{\circ}\text{C}_{chiplev.}$		1,7 2,2	2 2,2	V V
C_{ies}	$V_{CE} = 25, V_{GE} = 0\text{ V}, f = 1\text{ MHz}$		4,8		nF
C_{oes}			0,45		nF
C_{res}			0,27		nF
Q_G	$V_{GE}=0 \dots 20\text{ V}$		750		nC
$t_{d(on)}$	$R_{Gon} = 13\text{ }\Omega$	$V_{CC} = 300\text{V}$ $I_C = 100\text{A}$	54		ns
t_f			58		ns
E_{on}	$R_{Goff} = 13\text{ }\Omega$	$T_J = 125\text{ }^{\circ}\text{C}$ $V_{GE} = \pm 15\text{V}$	2,71		mJ
$t_{d(off)}$			410		ns
t_f			36		ns
E_{off}			2,75		mJ
$R_{th(j-s)}$	per IGBT			0,6	K/W

Ek 2 (Devam)

SK75GARL065E



SEMISTOP® 3

IGBT Module

SK75GARL065E

Preliminary Data

Features

- Compact design
- One screw mounting
- Heat transfer and isolation through direct copper bonded aluminium oxide ceramic (DCB)
- N-channel homogeneous silicon structure (NPT-Non punch-through IGBT)
- High short circuit capability
- Low tail current with low temperature dependence

Typical Applications*

- Switching (not for linear use)
- Switched mode power supplies
- UPS
- Double PFC
- Multilevel inverter

Characteristics

Symbol	Conditions	min.	typ.	max.	Units
Inverse Diode					
$V_F = V_{EC}$	$I_{Fnom} = 30 \text{ A}; V_{GE} = 0 \text{ V}$				
	$T_J = 25^\circ\text{C}_{chiplev.}$		1,3	1,5	V
	$T_J = 125^\circ\text{C}_{chiplev.}$		1,2	1,45	V
V_{F0}	$T_J = 125^\circ\text{C}$		0,85	0,9	V
r_F	$T_J = 125^\circ\text{C}$		9	16	mΩ
I_{RRM}	$I_F = 30 \text{ A}$		22		A
Q_{rr}	$di/dt = -500 \text{ A/μs}$		2,2		μC
E_{rr}	$V_{CC}=300\text{V}$		0,2		mJ
$R_{th(j-s)/D}$	per diode			1,2	K/W
Freewheeling diode					
$V_F = V_{EC}$	$I_{Fnom} = 60 \text{ A}; V_{GE} = 0 \text{ V}$				
	$T_J = 25^\circ\text{C}_{chiplev.}$		1,45		V
	$T_J = 125^\circ\text{C}_{chiplev.}$		1,4		V
V_{F0}	$T_J = 125^\circ\text{C}$		0,85	0,9	V
r_F	$T_J = 125^\circ\text{C}$		5	9	V
I_{RRM}	$I_F = 100 \text{ A}$		92		A
Q_{rr}	$di/dt = -9200 \text{ A/μs}$		39,1		μC
E_{rr}	$V_R=300\text{V}$		1,85		mJ
$R_{th(j-s)/D}$	per diode			0,6	K/W
M_2	to heat sink	2,25		2,5	Nm
w			30		g

This is an electrostatic discharge sensitive device (ESDS), international standard IEC 60747-1, Chapter IX.

* The specifications of our components may not be considered as an assurance of component characteristics. Components have to be tested for the respective application. Adjustments may be necessary. The use of SEMIKRON products in life support appliances and systems is subject to prior specification and written approval by SEMIKRON. We therefore strongly recommend prior consultation of our personal.

Ek 2 (Devam)

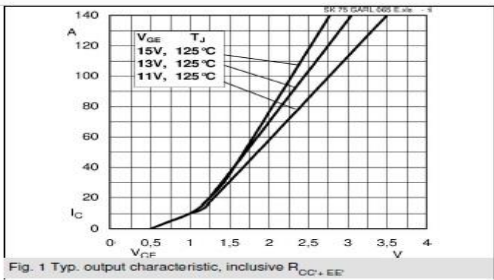


Fig. 1 Typ. output characteristic, inclusive R_{CC+EE}

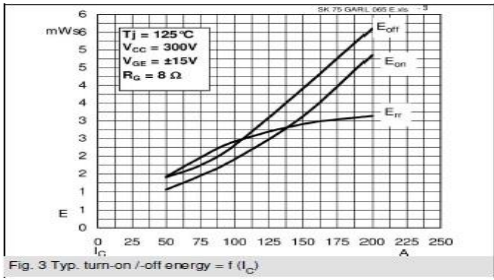


Fig. 3 Typ. turn-on /-off energy = $f(I_D)$

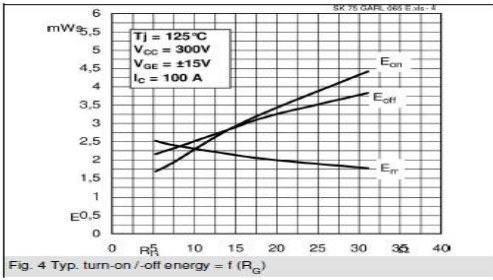


Fig. 4 Typ. turn-on /-off energy = $f(R_G)$

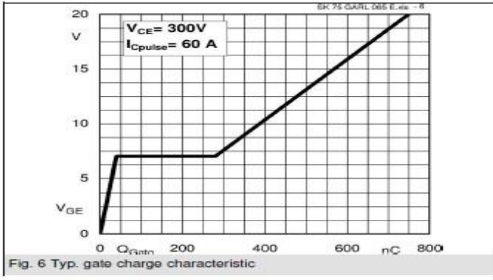
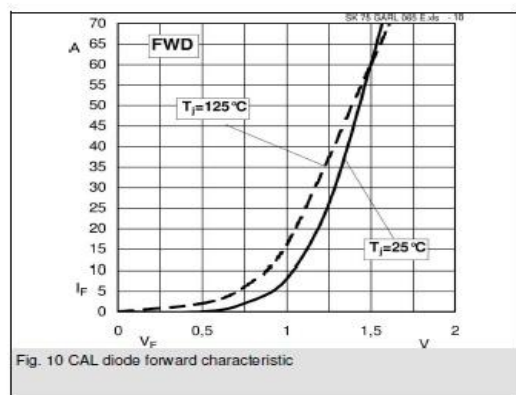
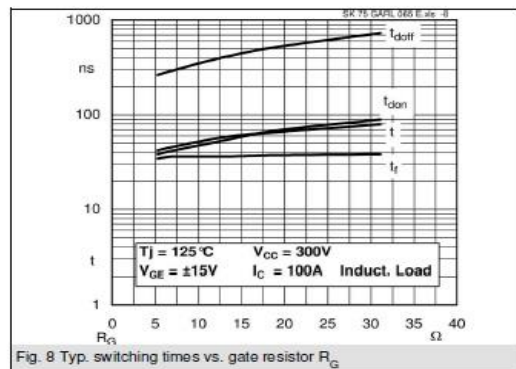
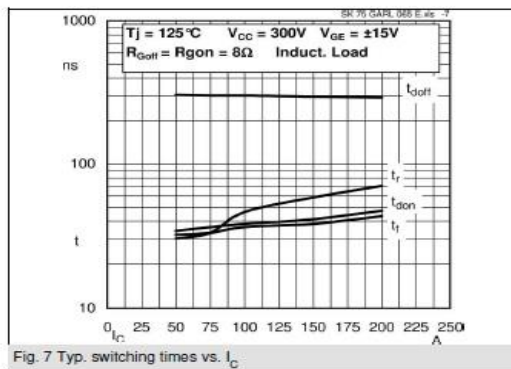


Fig. 6 Typ. gate charge characteristic

Ek 2 (Devam)

SK75GARL065E



Ek 3: Yumuşak Anahtarlama Kullarılan Seri Anahtar

IGBT with Diode

IXSN 80N60AU1

$$\begin{aligned} V_{CES} &= 600 \text{ V} \\ I_{C25} &= 160 \text{ A} \\ V_{CE(sat)} &= 3 \text{ V} \end{aligned}$$

Short Circuit SOA Capability



Symbol	Test Conditions	Maximum Ratings	
V_{CES}	$T_J = 25^\circ\text{C to } 150^\circ\text{C}$	600	V
V_{CES}	$T_J = 25^\circ\text{C to } 150^\circ\text{C}; R_{GE} = 1 \text{ M}\Omega$	600	A
V_{GES}	Continuous	± 20	V
V_{GEM}	Transient	± 30	V
I_{C25}	$T_C = 25^\circ\text{C}$	160	A
I_{C90}	$T_C = 90^\circ\text{C}$	80	A
I_{CM}	$T_C = 25^\circ\text{C}, 1 \text{ ms}$	320	A
SSOA (RBSOA)	$V_{GE} = 15 \text{ V}, T_{WJ} = 125^\circ\text{C}, R_G = 22 \Omega$ Clamped inductive load, $L = 30 \mu\text{H}$	$I_{CM} = 160$ @ $0.8 V_{CES}$	A
t_{SC} (SCSOA)	$V_{GE} = 15 \text{ V}, V_{CE} = 360 \text{ V}, T_J = 125^\circ\text{C}$ $R_G = 22 \Omega$, non repetitive	10	μs
P_C	$T_C = 25^\circ\text{C}$	500	W
V_{ISOL}	50/60 Hz $t = 1 \text{ min}$ $I_{ISOL} \leq 1 \text{ mA}$ $t = 1 \text{ s}$	2500 3000	V~ V~
T_J		-55 ... +150	$^\circ\text{C}$
T_{JM}		150	$^\circ\text{C}$
T_{stg}		-55 ... +150	$^\circ\text{C}$
M_d	Mounting torque	1.5/13	Nm/lb.in.
	Terminal connection torque (M4)	1.5/13	Nm/lb.in.
Weight		30	g

Symbol	Test Conditions	Characteristic Values ($T_J = 25^\circ\text{C}$, unless otherwise specified)		
		min.	typ.	max.
BV_{CES}	$I_C = 3 \text{ mA}, V_{GE} = 0 \text{ V}$	600		
$V_{GE(th)}$	$I_C = 8 \text{ mA}, V_{CE} = V_{GE}$	4		8
I_{CES}	$V_{CE} = 0.8 \cdot V_{CES}$ $V_{GE} = 0 \text{ V}$			1 15
	$T_J = 25^\circ\text{C}$ $T_J = 125^\circ\text{C}$			mA mA
I_{GES}	$V_{CE} = 0 \text{ V}, V_{GE} = \pm 20 \text{ V}$			± 100
				ns
$V_{CE(sat)}$	$I_C = I_{C90}, V_{GE} = 15 \text{ V}$			3
				V

miniBLOC, SOT-227 B

E153432



E = Emitter ①, C = Collector
G = Gate, E = Emitter ②

① Either Emitter terminal can be used as Main or Kelvin Emitter

Features

- International standard package miniBLOC
- Aluminium-nitride isolation
 - high power dissipation
- Isolation voltage 3000 V~
- UL registered E 153432
- Low $V_{CE(sat)}$
 - for minimum on-state conduction losses
- Fast Recovery Epitaxial Diode
 - short t_{rr} and I_{RM}
- Low collector-to-case capacitance (< 60 pF)
 - reduced RFI
- Low package inductance (< 10 nH)
 - easy to drive and to protect

Applications

- AC motor speed control
- DC servo and robot drives
- DC choppers
- Uninterruptible power supplies (UPS)
- Switch-mode and resonant-mode power supplies

Advantages

- Space savings
- Easy to mount with 2 screws
- High power density

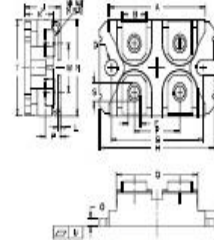
Ek 3 (Devam)

IXYS

IXSN80N60AU1

Symbol	Test Conditions	Characteristic Values ($T_J = 25^\circ\text{C}$, unless otherwise specified)		
		min.	typ.	max.
g_{fs}	$I_C = 60\text{ A}; V_{CE} = 10\text{ V}$, Pulse test, $t \leq 300\text{ }\mu\text{s}$, duty cycle $d \leq 2\%$		46	S
C_{iec}	$V_{CE} = 25\text{ V}, V_{GE} = 0\text{ V}, f = 1\text{ MHz}$		8500	pF
C_{oec}			650	pF
C_{rec}			120	pF
Q_g	$I_C = I_{CS0}, V_{GE} = 15\text{ V}, V_{CE} = 0.5 V_{CES}$		335	nC
Q_{ge}			88	nC
Q_{go}			158	nC
$t_{d(on)}$	Inductive load, $T_J = 25^\circ\text{C}$ $I_C = I_{CS0}, V_{GE} = 15\text{ V}, L = 100\text{ }\mu\text{H}$, $V_{CE} = 0.8 V_{CES}, R_G = 2.7\text{ }\Omega$ Remarks: Switching times may increase for $V_{CE}(\text{Clamp}) > 0.8 \cdot V_{CES}$, higher T_J or increased R_G		140	ns
t_{ri}			220	ns
$t_{d(off)}$			300	600 ns
t_n			450	600 ns
E_{off}			10	mJ
$t_{d(on)}$	Inductive load, $T_J = 125^\circ\text{C}$ $I_C = I_{CS0}, V_{GE} = 15\text{ V}, L = 100\text{ }\mu\text{H}$ $V_{CE} = 0.8 V_{CES}, R_G = 2.7\text{ }\Omega$ Remarks: Switching times may increase for $V_{CE}(\text{Clamp}) > 0.8 \cdot V_{CES}$, higher T_J or increased R_G		140	ns
t_{ri}			220	ns
E_{on}			8	mJ
$t_{d(off)}$			520	ns
t_n			550	ns
E_{off}			13	mJ
R_{thJC}				0.25 K/W
R_{thCK}			0.05	K/W

miniBLOC, SOT-227 B



M4 screws (4x) supplied

Dim.	Millimeter	Inches
	Min.	Max.
A	31.50	1.240
B	7.60	0.300
C	4.09	0.161
D	4.09	0.161
E	4.09	0.161
F	14.91	0.587
G	30.12	1.186
H	38.00	1.496
J	11.68	0.460
K	8.92	0.351
L	0.76	0.030
M	12.60	0.496
N	25.15	0.990
O	1.98	0.078
P	4.95	0.195
Q	26.54	1.045
R	3.94	0.155
S	4.72	0.186
T	24.59	0.968
U	-0.05	-0.002

Reverse Diode (FRED)		Characteristic Values ($T_J = 25^\circ\text{C}$, unless otherwise specified)		
Symbol	Test Conditions	min.	typ.	max.
V_F	$I_F = 50\text{ A}, V_{GE} = 0\text{ V}$, Pulse test, $t \leq 300\text{ }\mu\text{s}$, duty cycle $d \leq 2\%$			1.8 V
I_{RM}	$I_F = 50\text{ A}, V_{GE} = 0\text{ V}, -di_F/dt = 480\text{ A}/\mu\text{s}$ $V_R = 360\text{ V}$ $I_F = 1\text{ A}; -di/dt = 200\text{ A}/\mu\text{s}; V_R = 30\text{ V}$		19	A
t_{rr}			175	ns
			35	50 ns
R_{thJC}				0.80 K/W

Ek 3 (Devam)

Fig.1 Saturation Characteristics

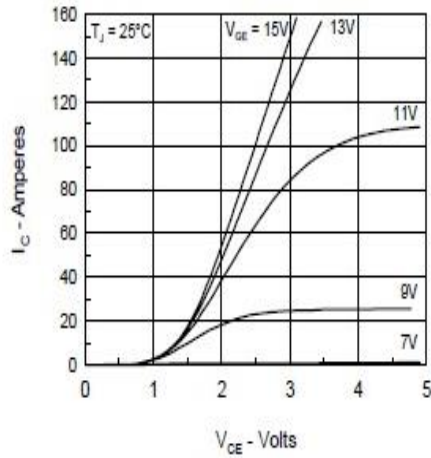


Fig.2 Output Characteristics

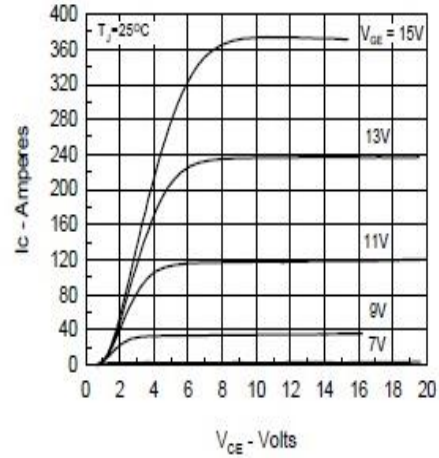


Fig.3 Collector-Emitter Voltage vs. Gate-Emitter Voltage

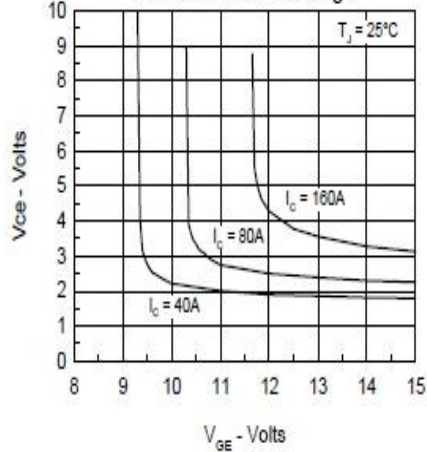


Fig.4 Temperature Dependence of Output Saturation Voltage

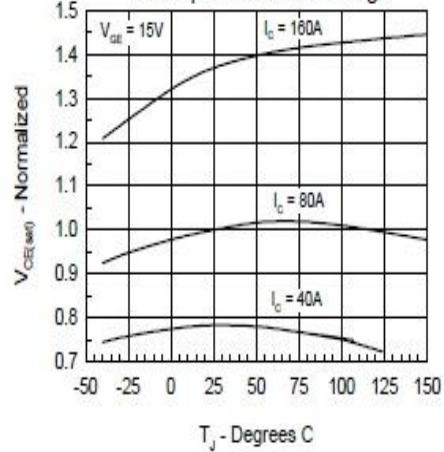


Fig.5 Input Admittance

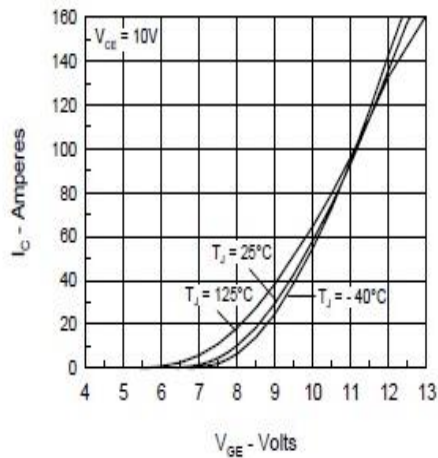
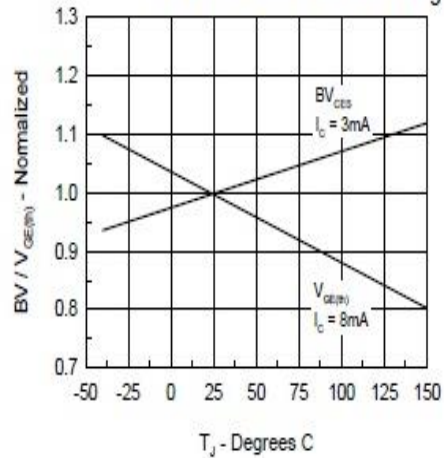


Fig.6 Temperature Dependence of Breakdown and Threshold Voltage



Ek 3 (Devam)

Fig.7 Turn-Off Energy per Pulse and Fall Time on Collector Current

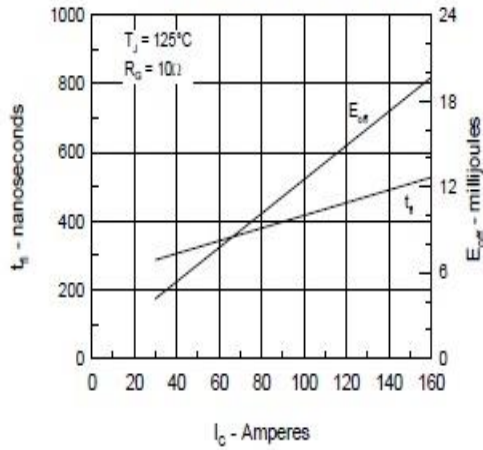


Fig.8 Dependence of Turn-Off Energy Per Pulse and Fall Time on R_G

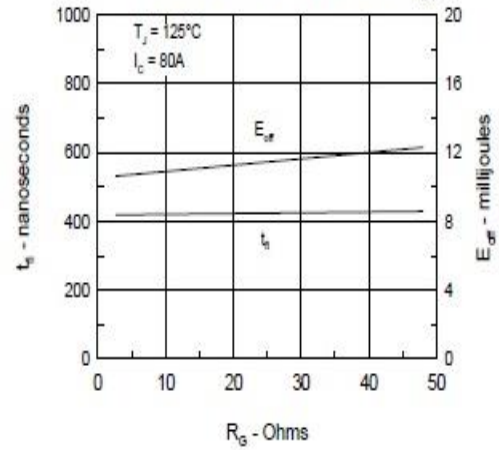


Fig.9 Gate Charge Characteristic Curve

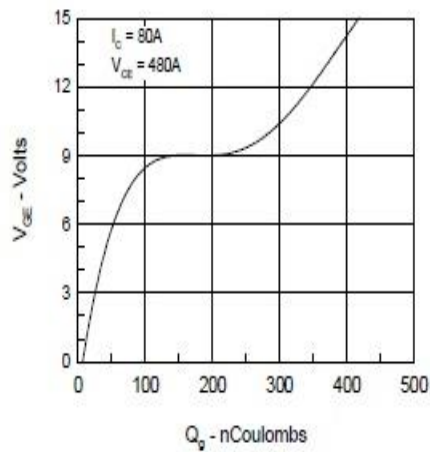


Fig.10 Turn-Off Safe Operating Area

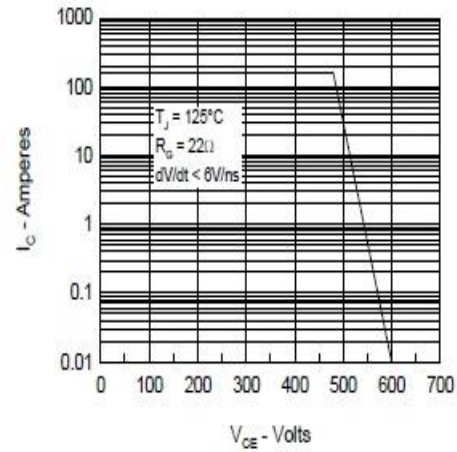
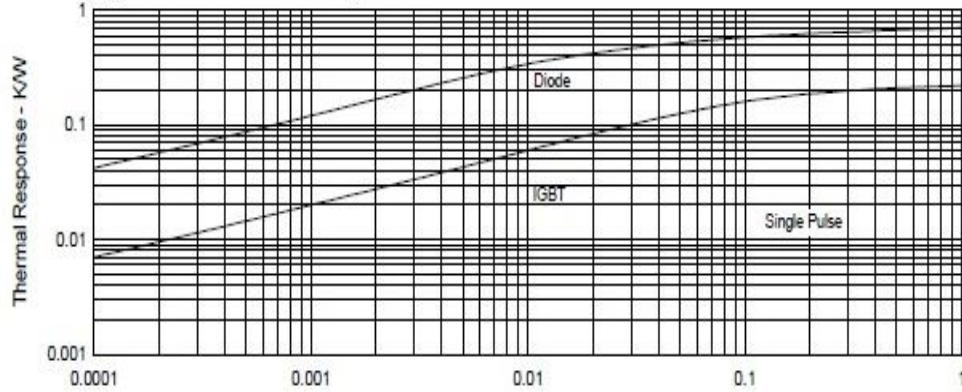


Fig.11 Transient Thermal Impedance



Ek 4: PAGF’de Yük Tarafında Kullanılan Altı Diyotlu Kontrolsüz Doğrultucu

IXYS

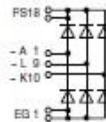
VUE 130-06NO7

Three Phase Rectifier Bridge with Fast Recovery Epitaxial Diodes (FRED) in ECO-PAC 2

$I_{dAV} = 130 \text{ A}$
 $V_{RRM} = 600 \text{ V}$
 $t_{rr} = 35 \text{ ns}$

Preliminary data sheet

V_{RSM} V	V_{RRM} V	Typ
700	600	VUE 130-06NO7



Pin arrangement see outlines

Symbol	Conditions	Maximum Ratings
I_{dAV}^*	$T_C = 85^\circ\text{C}$, module	130 A
I_{SAVM}		130 A
I_{FSM}	$T_{vj} = 45^\circ\text{C}$ $V_R = 0$ $t = 10 \text{ ms}$ (50 Hz), sine $t = 8.3 \text{ ms}$ (60 Hz), sine	600 A 640 A
	$T_{vj} = T_{vjM}$ $V_R = 0$ $t = 10 \text{ ms}$ (50 Hz), sine $t = 8.3 \text{ ms}$ (60 Hz), sine	520 A 555 A
P_t	$T_{vj} = 45^\circ\text{C}$ $V_R = 0$ $t = 10 \text{ ms}$ (50 Hz), sine $t = 8.3 \text{ ms}$ (60 Hz), sine	1800 A ² s 1720 A ² s
	$T_{vj} = T_{vjM}$ $V_R = 0$ $t = 10 \text{ ms}$ (50 Hz), sine $t = 8.3 \text{ ms}$ (60 Hz), sine	1350 A ² s 1295 A ² s
T_{vj}		-40...+150 °C
T_{vjM}		150 °C
T_{stg}		-40...+125 °C
V_{ISOL}	50/60 Hz, RMS $t = 1 \text{ min}$ $I_{ISOL} \leq 1 \text{ mA}$ $t = 1 \text{ s}$	3000 V- 3600 V-
M_s	Mounting torque (M4)	1.5-2/14-18 Nm/b.in.
Weight	typ.	24 g

Features

- Package with DCB ceramic base plate in low profile
- Isolation voltage 3000 V-
- Planar passivated chips
- Low forward voltage drop
- Leads suitable for PC board soldering

Applications

- Supplies for DC power equipment
- Input and output rectifiers for high frequency
- Battery DC power supplies
- Field supply for DC motors

Advantages

- Space and weight savings
- Improved temperature and power cycling capability
- Small and light weight
- Low noise switching

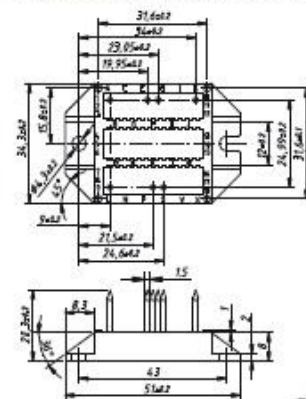
Symbol	Conditions	Characteristic Values
		typ. max.
I_n	$V_R = V_{RRM}$ $T_{vj} = 25^\circ\text{C}$ $V_R = V_{RRM}$ $T_{vj} = T_{vjM}$	0.1 mA 2.5 mA
V_F	$I_F = 60 \text{ A}$ $T_{vj} = 25^\circ\text{C}$	2.04 V
V_{T0}	for power-loss calculations only	1.09 V
r_T		4.3 mΩ
R_{thJC}	per diode; DC current	0.8 K/W
R_{thCH}	per diode, DC current, typ.	0.2 K/W
I_{RM}	$I_C = 130 \text{ A}$, $-di/dt = 100 \text{ A}/\mu\text{s}$ $V_R = 100 \text{ V}$, $T_{vj} = 100^\circ\text{C}$	6.8 A
t_{rr}	$I_F = 1 \text{ A}$; $-di/dt = 300 \text{ A}/\mu\text{s}$; $V_R = 30 \text{ V}$, $T_{vj} = 25^\circ\text{C}$	35 ns
a	Max. allowable acceleration	50 m/s ²
d_s	creeping distance on surface (pin to heatsink)	11.2 mm
d_A	strike distance in air (pin to heatsink)	9.7 mm

Data according to IEC 60747 refer to a single diode unless otherwise stated
* for resistive load at bridge output.

IXYS reserves the right to change limits, test conditions and dimensions.

© 2002 IXYS All rights reserved

Dimensions in mm (1 mm = 0.0394")



2-41

1 - 2

Ek 4 (Devam)

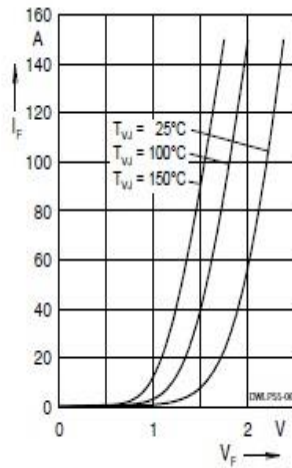


Fig. 1 Forward current I_F versus V_F

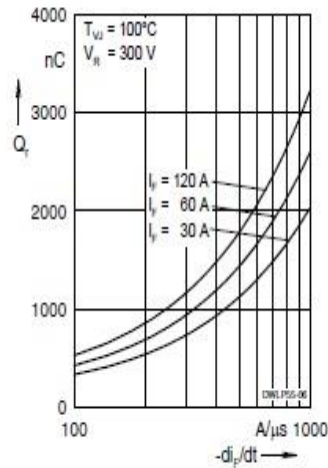


Fig. 2 Reverse recovery charge Q_r versus $-di_F/dt$

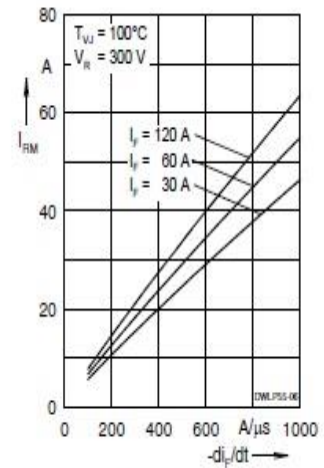


Fig. 3 Peak reverse current I_{RM} versus $-di_F/dt$

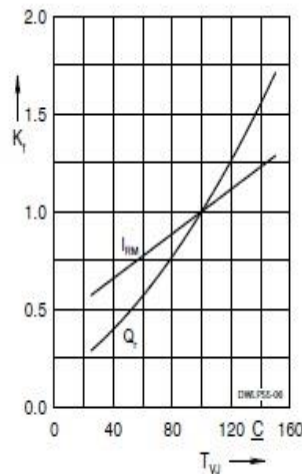


Fig. 4 Dynamic parameters Q_r , I_{RM} versus T_{VJ}

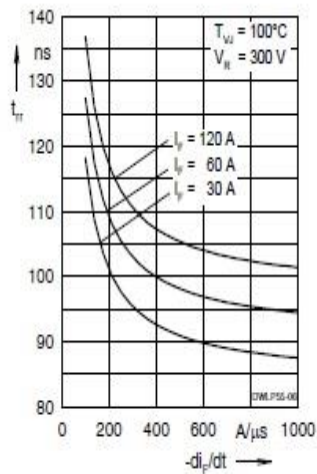


Fig. 5 Recovery time t_{rr} versus $-di_F/dt$

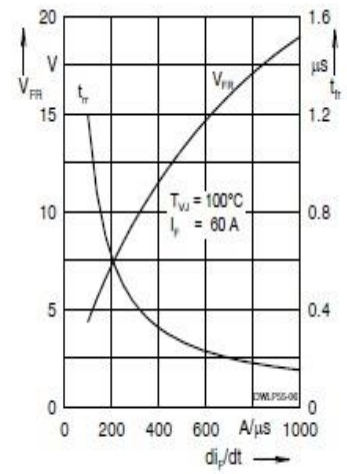


Fig. 6 Peak forward voltage V_{FR} and t_{rr} versus di_F/dt

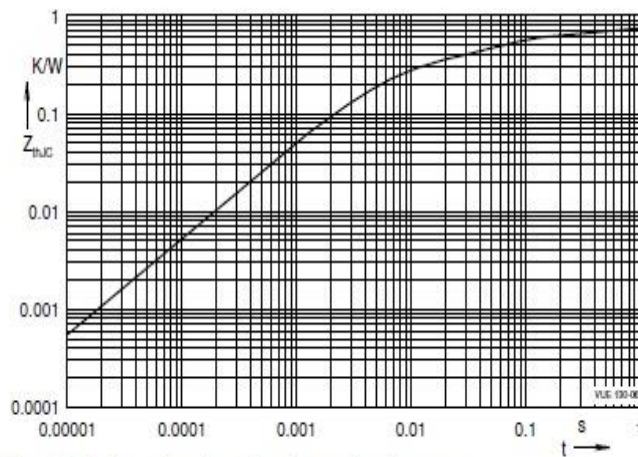


Fig. 7 Typical transient thermal resistance junction to case

Ek 5: PAGF’de Evirici Olarak Kullanılan IPM Güç Modülü

MITSUBISHI SEMICONDUCTOR <Application Specific Intelligent Power Module>

PS12038

FLAT-BASE TYPE
INSULATED TYPE

PS12038



INTEGRATED FUNCTIONS AND FEATURES

- 3 phase IGBT Inverter bridge configured by the latest 3rd generation IGBT and diode technology.
- Inverter output current capability I_o (Note 1):

Type Name	Motor Rating	I_o (100%)	I_o (150%; 60sec)
PS12038	3.7 kW/400V AC	9.2A _{rms}	13.6A _{rms}

(Note 1) : The Inverter output current is assumed to be sinusoidal and the peak current value of each of the above loading cases is defined as : $I_{OP} = I_o \times \sqrt{2}$, $T_c < 100^\circ\text{C}$

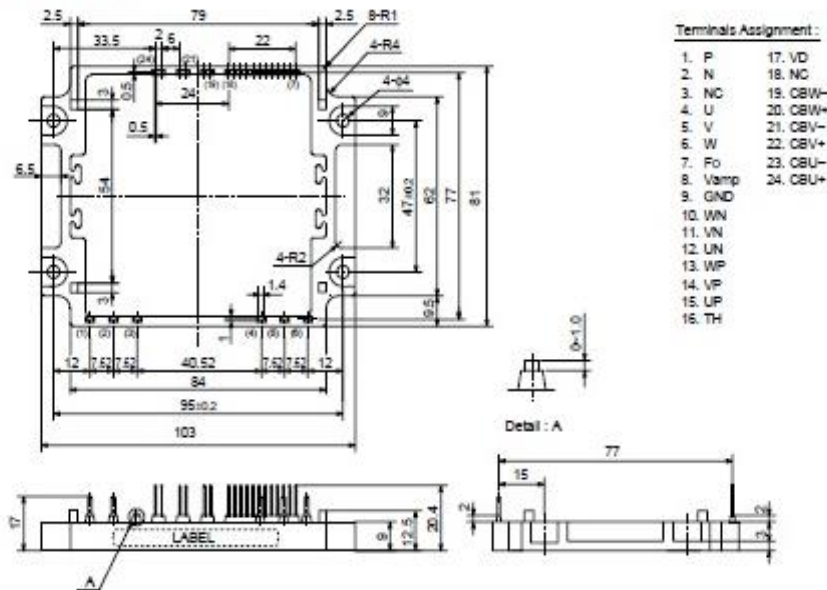
INTEGRATED DRIVE, PROTECTION AND SYSTEM CONTROL FUNCTIONS:

- P-Side IGBTs : Drive circuit, high-level-shift circuit, Bootstrap circuit supply scheme for single control-power-source drive, and Under voltage (UV) protection,
- N-Side IGBTs : Drive circuit, DC-Link current sense and amplifier circuits for over-current protection, Control-supply under-voltage (UV) protection, and fault output (Fo) signaling circuit.
- Fault Output : N-side IGBT short circuit (SC), over-current (OC), and control supply under-voltage (UV).
- Inverter Analog Current Sense : N-Side IGBT DC-Link Current Sense.
- Input Interface : 5V CMOS/TTL compatible, Schmitt Trigger Input, and Arm-Shoot-Through Interlock protective function.

APPLICATION

Acoustic noise-less 3.7kW/400V AC Class 3 phase inverters, motor control applications, and motors with built-in small size inverter package

PACKAGE OUTLINES



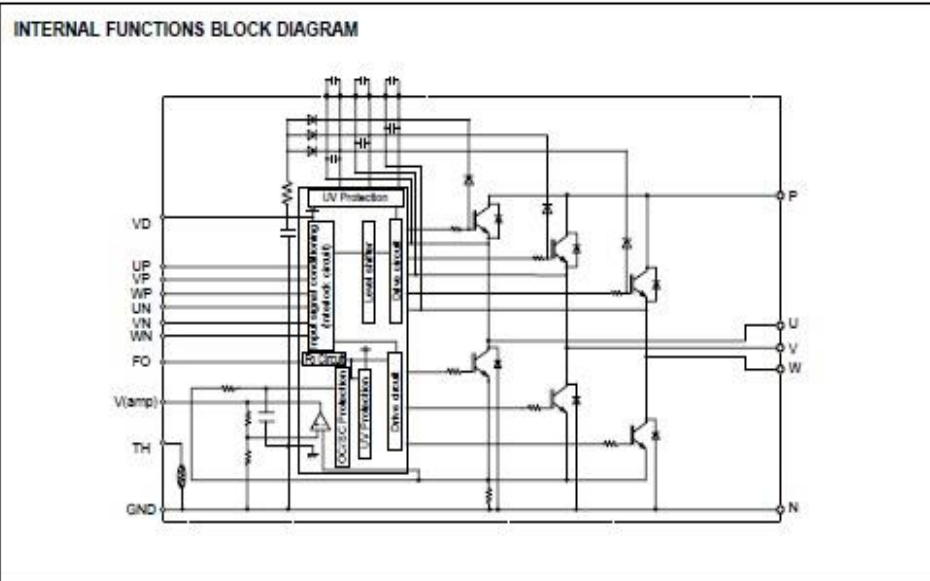
(Fig. 1)

Ek 5 (Devam)

MITSUBISHI SEMICONDUCTOR <Application Specific Intelligent Power Module>

PS12038

FLAT-BASE TYPE
INSULATED TYPE



(Fig. 2)

MAXIMUM RATINGS (Tj = 25°C)

INVERTER PART

Symbol	Item	Condition	Ratings	Unit
Vcc	Supply voltage	Applied between P-N	900	V
Vcc(surge)	Supply voltage (surge)	Applied between P-N, Surge-value	1000	V
Vp or Vn	Each IGBT collector-emitter static voltage	Applied between P-U,V,W, U,V,W-N	1200	V
Vp(s) or Vn(s)	Each IGBT collector-emitter switching voltage	Applied between P-U,V,W, U,V,W-N (Pulse)	1200	V
±Ic(±Icp)	Each IGBT collector current	Tj = 25°C, * () means Ic peak value	±25 (±50)	A

CONTROL PART

Symbol	Item	Ratings	Unit
Vb, Vbb	Supply voltage	-0.5 ~ 20	V
Vcin	Input signal voltage	-0.5 ~ +7.5	V
Vfo	Fault output supply voltage	-0.5 ~ +7.5	V
Ifo	Fault output current	15	mA
Iamp	DC-Link IGBT current signal Amp output current	1	mA

Ek 5 (Devam)

MITSUBISHI SEMICONDUCTOR <Application Specific Intelligent Power Module>

PS12038

FLAT-BASE TYPE

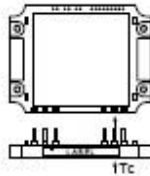
INSULATED TYPE

TOTAL SYSTEM

Symbol	Item	Condition	Ratings	Unit
T_j	Junction temperature	(Note 2)	-20 ~ +125	°C
T_{stg}	Storage temperature	—	-40 ~ +125	°C
T_c	Module case operating temperature	(Fig. 3)	-20 ~ +100	°C
V_{iso}	Isolation voltage	60 Hz sinusoidal AC applied between all terminals and the base plate for 1 minute.	2500	V _{rms}
—	Mounting torque	Mounting screw: M3.5	0.78 ~ 1.27	N·m

(Note 2) : The indicated values are specified considering the safe operation of all the parts within the ASIPM. The max. ratings for the ASIPM power chips (IGBT & FWDI) is $T_j < 150$.

CASE TEMPERATURE MEASUREMENT POINT



(Fig. 3)

THERMAL RESISTANCE

Symbol	Item	Condition	Ratings			Unit
			Min.	Typ.	Max.	
$R_{th(jc)o}$	Junction to case Thermal Resistance	Inverter IGBT (1/6)	—	—	1.5	°C/W
$R_{th(jc)f}$		Inverter FWDI (1/6)	—	—	2.0	°C/W
$R_{th(cf)}$	Contact Thermal Resistance	Case to fin, thermal grease applied (1 Module)	—	—	0.045	°C/W

ELECTRICAL CHARACTERISTICS ($T_j = 25^\circ\text{C}$, $V_D = 15\text{V}$, $V_{DS} = 15\text{V}$ unless otherwise noted)

Symbol	Item	Condition	Ratings			Unit
			Min.	Typ.	Max.	
$V_{CE(sat)}$	Collector-emitter saturation voltage	$T_j = 25^\circ\text{C}$, Input = ON, $I_C = 5\text{A}$, $V_D = V_{DS} = 15\text{V}$ (Shunt voltage drop not included)	—	—	3.6	V
V_{EC}	FWDI forward voltage	$T_j = 25^\circ\text{C}$, $-I_C = 25\text{A}$	—	—	3.5	V
t_{on}	Switching times	1/2 Bridge Inductive, Input = 5V $\leftrightarrow$ 0V $V_{CC} = 600\text{V}$, $I_C = 5\text{A}$, $T_j = 125^\circ\text{C}$ $V_D = 15\text{V}$, $V_{DS} = 15\text{V}$ Note: t_{on} , t_{off} include delay time of the internal control circuit.	0.3	1.2	2.0	μs
$t_{o(on)}$			—	0.5	1.4	μs
t_{off}			—	2.2	4.0	μs
$t_{o(off)}$			—	0.9	1.6	μs
t_{rr}	FWDI reverse recovery time		—	0.2	—	μs
Short circuit endurance (Output, Arm, and Load, Short Circuit Modes)		@ $V_{CC} \leq 600\text{V}$, Input = 5V $\leftrightarrow$ 0V (One-Shot) $-20^\circ\text{C} \leq T_{j(start)} \leq 125^\circ\text{C}$, $13.5\text{V} \leq V_D = V_{DS} \leq 16.5\text{V}$	• No destruction • F_o output by protection operation			
Switching SOA		@ $V_{CC} \leq 600\text{V}$, Input = 5V $\leftrightarrow$ 0V, $T_j \leq 150^\circ\text{C}$ $I_C < OC$ trip level, $13.5\text{V} \leq V_D = V_{DS} \leq 16.5\text{V}$	• No destruction • No protecting operation • No F_o output			

Ek 5 (Devam)

MITSUBISHI SEMICONDUCTOR <Application Specific Intelligent Power Module>

PS12038

FLAT-BASE TYPE

INSULATED TYPE

ELECTRICAL CHARACTERISTICS (Tj = 25°C, V_o = 15V, V_{ds} = 15V unless otherwise noted)

Symbol	Item	Condition	Ratings			Unit
			Min.	Typ.	Max.	
I _o	Circuit current	Tj = 25°C, V _o = 15V, V _{in} = 5V	—	—	50	mA
I _{oa}	Circuit current	Tj = 25°C, V _o = V _{ds} = 15V, V _{in} = 5V	—	—	5	mA
V _{th(on)}	Input on threshold voltage	Applied between input terminal-inside power supply	0.8	1.4	2.0	V
V _{th(off)}	Input off threshold voltage		2.5	3.0	4.0	V
R _i	Input pull-up resistor		—	50	—	kΩ
f _{invm}	PWM input frequency	T _c ≤ 100°C, Tj ≤ 125°C	—	10	15	kHz
t _{dead}	Arm shoot-through blocking time	Relates to corresponding Inputs T _c = -20°C ~ +100°C (Note 3)	4.0	—	—	μs
t _{int}	Input interlock sensing	Relates to corresponding Input (Fig. 6)	—	100	—	ns
V _{amp(100%)}	Inverter DC-Link IGBT current sense voltage	I _c = I _{OP(100%)} V _o = 15V	1.5	2.0	2.5	V
V _{amp(200%)}	output signal	I _c = I _{OP(200%)} Tj = 25°C (Fig. 4)	3.0	4.0	5.0	V
V _{amp(250%)}	Inverter DC-Link IGBT current sense voltage	I _c = I _{OP(250%)} V _o = 15V	5.0	—	—	V
V _{amp(0)}	output limit	I _c = 0A (Fig. 4)	—	50	100	mV
OC	Over current trip level	Tj = 25°C (Fig. 5)	39	46.5	—	A
t _{oc}	Over current delay time	Tj = 25°C (Fig. 5)	—	10	—	μs
SC	Short circuit trip level	Tj = 25°C (Fig. 5)	—	69.7	—	A
t _{sc}	Short circuit delay time	Tj = 25°C (Fig. 5)	—	2	—	μs
UV _o	Supply circuit under voltage protection	V _o UV trip level	11.0	12.0	12.75	V
UV _o		V _o UV reset level	11.5	12.5	13.25	V
UV _{ds}		V _{ds} UV trip level	10.1	10.8	11.6	V
UV _{ds}		V _{ds} UV reset level	10.6	11.3	12.1	V
t _{dv}		UV delay time	—	10	—	μs
t _{fo}	Fault output pulse width	Tj = 25°C (Note 4)	1.0	1.8	—	ms
I _{fo(H)}	Fault output current	Open drain output (Note 4)	—	—	1	μA
I _{fo(L)}			—	—	15	mA
R _{th}	Thermistor Resistance	T _c = 25°C	9.5	10	10.5	kΩ
B	Thermistor B constant	Resistance at 25°C, 50°C	—	3450	—	K

(Note 3) : The dead-time has to be set externally by the CPU; it is not part of the ASIPM internal functions.

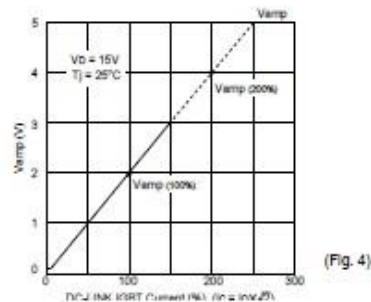
(Note 4) : Fault output signaling is given only when the internal OC, SC, & UV protection circuits are activated.

The OC, SC and UV protection (and fault output) operate for the lower arms only. The OC and SC protection Fault output is given in a pulse format while that of UV protection is maintained throughout the duration of the under-voltage condition.

RECOMMENDED OPERATING CONDITIONS

Symbol	Item	Condition	Ratings			Unit
			Min.	Typ.	Max.	
V _{cc}	Supply voltage	Applied across P-N terminals	—	600	800	V
V _o	Supply voltage	Applied between V _o -GND	13.5	15.0	16.5	V
V _{ds}	Supply voltage	Applied between CBU+ & CBU-, CBV+ & CBV-, CBW+ & CBW-	13.5	15.0	16.5	V
ΔV _o , V _{ds}	Supply voltage ripple	Applied between UP • VP • WP • UN • VN • WN and GND	-1	—	+1	V/μs
V _{cin(on)}	Input on voltage		0	—	0.8	V
V _{cin(off)}	Input off voltage		4.0	—	5.0	V
t _{dead}	Arm shoot-through blocking time	Relates to corresponding Inputs	4.0	—	—	μs
T _c	Module case operating temperature	T _c ≤ 100°C, Tj ≤ 125°C	—	—	100	°C
f _{invm}	PWM input frequency		—	—	15	kHz
bot	Allowable input on-pulse width		1	—	—	μs

INVERTER DC-LINK IGBT CURRENT ANALOGUE SIGNALING OUTPUT (TYPICAL)



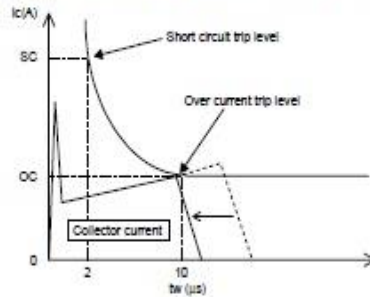
Ek 5 (Devam)

MITSUBISHI SEMICONDUCTOR <Application Specific Intelligent Power Module>

PS12038

FLAT-BASE TYPE
INSULATED TYPE

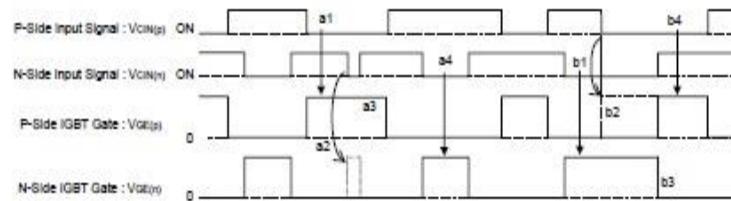
CURRENT ABNORMALITY PROTECTIVE FUNCTIONS



(Fig. 5)

Protection is achieved by monitoring and filtering the N-side DC-Bus current. When a current trip-level is exceeded all the N-side IGBTs are intercepted (turned OFF) and a fault-signal is output. After the fault-signal output duration (1.6msec (typ.)@25°C), the interception is Reset at the following OFF input signal level (more than 4.0V).

ARM-SHOOT-THROUGH INTER-LOCK PROTECTIVE FUNCTION



(Fig. 6)

Description:

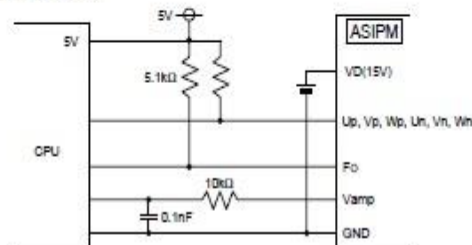
- (1) During the ON-State of either of the upper-arm or the lower-arm IGBT, the inter-lock protection circuit blocks any erroneous ON pulses (resulting from input noise) from triggering the other arm IGBT and thus it prevents the arm-shoot-through situation.
- (2) When two ON-signals are received for both the upper and the lower arms, the signal received first will be passed to the IGBT and the second signal will be blocked. The second signal will be passed to its corresponding IGBT immediately after the first signal is OFF.

Note: This protective function provides no fault signaling output. The Dead-Time has to be set using the micro-controller (CPU).

Operation:

- | | |
|---|--|
| a1. P-side normal ON-signal $\rightarrow$ P-side IGBT gate turns ON. | b1. N-side normal ON-signal $\rightarrow$ N-side IGBT gate turns ON. |
| a2. N-side erroneous ON-signal $\rightarrow$ N-side IGBT gate remains OFF. | b2. Simultaneous ON-signals $\rightarrow$ P-side IGBT gate remains OFF. |
| a3. While P-side ON-signal remains $\rightarrow$ P-side IGBT gate remains ON. | b3. N-side receives OFF-signal $\rightarrow$ N-side IGBT gate turns OFF. |
| a4. N-side normal ON-signal $\rightarrow$ N-side IGBT gate turns ON. | b4. Immediately after (b3) $\rightarrow$ P-side IGBT gate turns ON. |

RECOMMENDED I/O INTERFACE CIRCUIT



(Fig. 7)

Ek 6: PAGF'de Evirici Olarak Kullanılan SPM-VFD Modülü

SPM-VFD

DATASHEET

Performance Curves

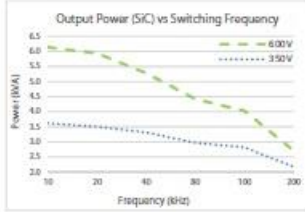


Fig 1: Output Power (SiC) vs Switching Frequency at DC Input

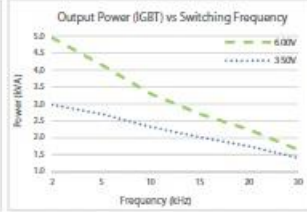


Fig 2: Output Power (IGBT) vs Switching Frequency at DC Input

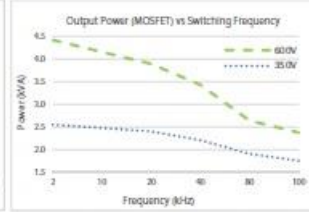


Fig 3: Output Power (MOSFET) vs Switching Frequency at DC Input



Fig 4: Output Power (SiC) vs Switching Frequency at AC Input

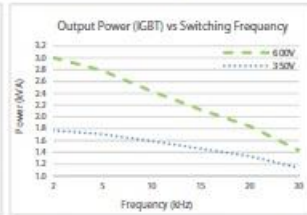


Fig 5: Output Power (IGBT) vs Switching Frequency at AC Input

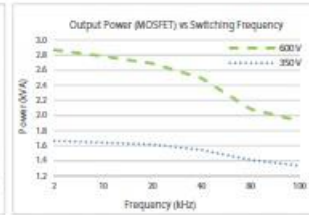


Fig 6: Output Power (MOSFET) vs Switching Frequency at AC Input

Notes:

- 1) All output power curves are provided for 25°C ambient and 100°C heatsink temperatures.
- 2) Power ratings are for 600V and 350V DC-Link voltages, sinusoidal current output.
- 3) At 100 LFM forced cooling, output power is increased by 1.7x factor.
- 4) Temperature derating curve must be used if ambient temperature will go higher than 25°C.

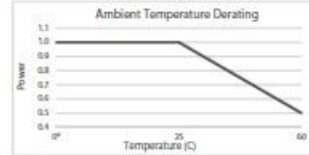
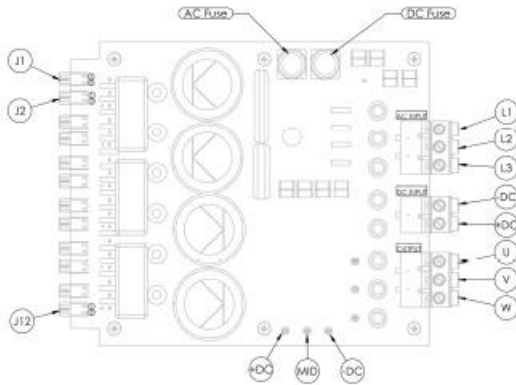


Fig 7: Output power derating factor with ambient temperature

Pin Mapping



Name	Connector (Pin No.)	Description
Collector	J(1,3,5,7,9,11) (1)	IGBT/MOSFTE or SiC collector/Drain terminals for connection of signals
Gate	J(2,4,6,8,10) (1)	IGBT/MOSFTE or SiC gate terminals for connection of signals
Emitter	J(2,4,6,8,10) (2)	IGBT/MOSFTE or SiC Emitter/Source terminals for connection of signals
AC Input	L1,L2,L3	1/3 Phase AC Input Terminal Block
DC Input	+DC,-DC	0-600V DC Input Terminal Block
Output	U,V,W	3 Phase Output Terminal Block

GDC-2A6S1**DATASHEET****Ratings & Characteristics**

*All ratings are given at $V_S=15V$ and $25^\circ C$ ambient temperature unless otherwise specified.

Absolute Maximum Ratings	Test Conditions/ Note	Value	Unit		
Supply Voltage (Vs)		18	V		
Input Signal Voltage HIGH		5.5	V		
Input Signal Voltage LOW		0	V		
Output Peak Current (I _{OUT(PEAK)})	Using Rg<10Ω	2	A		
Output Power (P _{out})	Per Channel	1	W		
Active Miller Clamp Current		1.6	A		
Maximum Working Insulation Voltage	V _{peak}	1200	V		
Input to Output Isolation	AC RMS	3000	V		
J1 5V Output Current (I _{OUT5V})	Supply for external circuit	180	mA		
Operating Temperature	I _{OUT5V} = 0	-25 to +70	°C		
Storage Temperature		-25 to +85	°C		
Recommended Operating Conditions	Test Conditions/ Note	Minimum	Typical	Max	Unit
Supply Voltage (Vs)		13	15	17	V
Supply Current			100	300	mA
Operating temperature	I _{OUT5V} = 0	-10	-	70	°C
Input Signal Voltage On/Off	3.3V control signals possible		5/0		V

GDC-2A6S1**DATASHEET****Ratings & Characteristics (Continued)**

*All ratings are given at $V_S=15V$ and $25^\circ C$ ambient temperature unless otherwise specified.

Characteristics	Test Conditions/ Note	Minimum	Typical	Max	Unit
Logic High Input Threshold		2.0	-	-	V
Logic Low Input Threshold		-	-	0.8	V
Output Voltage (+20/-5 option)	$V_S = 15V, 20mA, I_{OUT(AVG)}$	-5		20	V
Output Voltage (+18/0 option)	$V_S = 15V, 20mA, I_{OUT(AVG)}$	0		18	V
Output Voltage (+15/0 option)	$V_S = 15V, 20mA, I_{OUT(AVG)}$	0		15	V
Output Voltage (+15/-5 option)	$V_S = 15V, 20mA, I_{OUT(AVG)}$	-5		15	V
Output Voltage (+15/-15 option)	$V_S = 15V, 20mA, I_{OUT(AVG)}$	-15		15	V
Output UVLO Threshold	UVLO + UVLO -	12 9.5		13 11	V
Output Clamp Threshold	Of Bi-directional TVS @ 1mA	22.2	-	24.5	V
Fault Output Voltage	Active LOW	-	-	0.8	V
Input Impedance	All inputs have 22 k Ω pull-down resistors	-	22	-	k Ω
Internal Gate to Emitter Resistance		-	6.2	-	k Ω
Duty Cycle Range		0	-	100	%
Configurable Dead-time	Using DT-ADJ	0.58	-	9.28	μs
Propagation Delay	$R_g=10\Omega, C_g=10nF, f=10kHz, \text{Duty Cycle} = 50\%$		76	110	ns
Output Rise and Fall Time	$R_g=10\Omega, C_g=10nF, f=10kHz, \text{Duty Cycle} = 50\%$	12	20	37	ns
DESAT Threshold		8.3	9	9.5	V
Common Mode Rejection (CMR)	At $V_{CM}=1500V$	100	120		kV/ μs
Weight		-	59	-	g
Dimensions (Bare)	Width x Length x Depth		74 x 127 x 22.14		mm

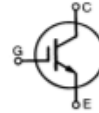
Ek 7: PAGF’de Tek Anahtar İçin Hazırlanan Devre Kartında Kullanılan IGBT Katalog Verileri



HiPerFAST™ IGBT

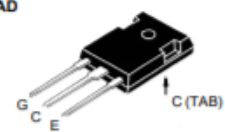
IXGH30N60B
IXGT30N60B

$V_{CES} = 600 \text{ V}$
 $I_{C25} = 60 \text{ A}$
 $V_{CE(sat)} = 1.8 \text{ V}$
 $t_{fi} = 100 \text{ ns}$



Symbol	Test Conditions	Maximum Ratings	
V_{CES}	$T_J = 25^\circ\text{C}$ to 150°C	600	V
V_{CGR}	$T_J = 25^\circ\text{C}$ to 150°C ; $R_{GE} = 1 \text{ M}\Omega$	600	V
V_{GES}	Continuous	± 20	V
V_{GEM}	Transient	± 30	V
I_{C25}	$T_C = 25^\circ\text{C}$	60	A
I_{C110}	$T_C = 110^\circ\text{C}$	30	A
I_{CM}	$T_C = 25^\circ\text{C}$, 1 ms	120	A
SSOA (RBSOA)	$V_{GE} = 15 \text{ V}$, $T_{vj} = 125^\circ\text{C}$, $R_{GC} = 33 \Omega$ Clamped inductive load, $L = 100 \mu\text{H}$	$I_{CM} = 60$ @ $0.8 V_{CES}$	A
P_C	$T_C = 25^\circ\text{C}$	200	W
T_J		-55 ... +150	$^\circ\text{C}$
T_{JM}		150	$^\circ\text{C}$
T_{-Mg}		-55 ... +150	$^\circ\text{C}$
Maximum lead temperature for soldering 1.6 mm (0.062 in.) from case for 10 s		300	$^\circ\text{C}$
M_d	Mounting torque (M3)	1.13/10	Nm/lb.in.
Weight		6	g

TO-247 AD
(IXGH)



TO-268 (D3)
(IXGT)



G = Gate, C = Collector,
E = Emitter, TAB = Collector

Features

- International standard packages
- JEDEC TO-268 surface mountable and JEDEC TO-247 AD
- High current handling capability
- Latest generation HDMOS™ process
- MOS Gate turn-on drive simplicity

Applications

- AC motor speed control
- DC servo and robot drives
- DC choppers
- Uninterruptible power supplies (UPS)
- Switched-mode and resonant-mode power supplies

Advantages

- Space savings (two devices in one package)
- High power density
- Suitable for surface mounting
- Switching speed for high frequency applications
- Easy to mount with 1 screw, TO-247 (isolated mounting screw hole)

Symbol	Test Conditions	Characteristic Values ($T_J = 25^\circ\text{C}$, unless otherwise specified)		
		min.	typ.	max.
BV_{CES}	$I_C = 250 \mu\text{A}$, $V_{GE} = 0 \text{ V}$ BV_{CES} temperature coefficient	600	0.072	V %/K
$V_{GE(ON)}$	$I_C = 250 \mu\text{A}$, $V_{CE} = V_{GE}$ $V_{GE(ON)}$ temperature coefficient	2.5	-0.286	V %/K
I_{CES}	$V_{CE} = 0.8 \cdot V_{CES}$, $T_J = 25^\circ\text{C}$ $V_{GE} = 0 \text{ V}$, $T_J = 150^\circ\text{C}$			200 μA 1 mA
I_{GES}	$V_{CE} = 0 \text{ V}$, $V_{GE} = \pm 20 \text{ V}$			$\pm 100 \text{ nA}$
$V_{CE(NH)}$	$I_C = I_{C110}$, $V_{GE} = 15 \text{ V}$			1.8 V
$V_{CE(NH)}$	$I_C = I_{C110}$, $V_{GE} = 15 \text{ V}$, $T_J = 150^\circ\text{C}$			2.0 V

IXYS reserves the right to change limits, test conditions, and dimensions.

97516D (7/00)

© 2000 IXYS All rights reserved

1 - 2

Ek 7 (Devam)

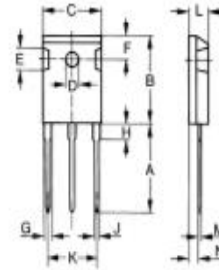
IXYS

IXGH30N60B

IXGT30N60B

Symbol	Test Conditions	Characteristic Values ($T_J = 25^\circ\text{C}$, unless otherwise specified)		
		min.	typ.	max.
g_{fs}	$I_C = I_{C10}$, $V_{CE} = 10\text{ V}$, Pulse test, $t \leq 300\text{ }\mu\text{s}$, duty cycle $\leq 2\%$		25	S
C_{iss}	$V_{CE} = 25\text{ V}$, $V_{GE} = 0\text{ V}$, $f = 1\text{ MHz}$		2700	pF
C_{oss}			190	pF
C_{res}			50	pF
Q_g	$I_C = I_{C10}$, $V_{GE} = 15\text{ V}$, $V_{CE} = 0.5 V_{CES}$		125	nC
Q_{ge}			23	nC
Q_{gc}			50	nC
$t_{d(on)}$	Inductive load, $T_J = 25^\circ\text{C}$ $I_C = I_{C10}$, $V_{GE} = 15\text{ V}$, $L = 100\text{ }\mu\text{H}$, $V_{CE} = 0.8 V_{CES}$, $R_G = R_{off} = 4.7\text{ }\Omega$ Remarks: Switching times may increase for $V_{CE}(\text{Clamp}) > 0.8 \cdot V_{CES}$, higher T_J or increased R_G		25	ns
t_{ri}			30	ns
$t_{d(off)}$			130	ns
t_{fi}			100	ns
E_{off}			1.3	2 mJ
$t_{d(on)}$	Inductive load, $T_J = 150^\circ\text{C}$ $I_C = I_{C10}$, $V_{GE} = 15\text{ V}$, $L = 100\text{ }\mu\text{H}$, $V_{CE} = 0.8 V_{CES}$, $R_G = R_{off} = 4.7\text{ }\Omega$ Remarks: Switching times may increase for $V_{CE}(\text{Clamp}) > 0.8 \cdot V_{CES}$, higher T_J or increased R_G		25	ns
t_{ri}			35	ns
E_{on}			0.3	mJ
$t_{d(off)}$			200	ns
t_{fi}			290	ns
E_{off}			3	mJ
R_{thJC}				0.62 K/W
R_{thCK}	(IXGH30N60B)		0.25	K/W

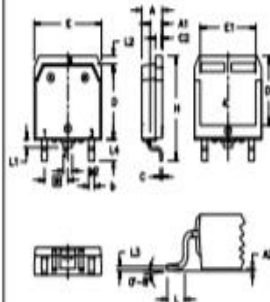
TO-247 AD (IXGH) Outline



Dim.	Millimeter	Inches		
	Min.	Max.	Min.	Max.
A	19.81	20.32	0.780	0.800
B	20.80	21.46	0.819	0.845
C	15.75	16.26	0.610	0.640
D	3.55	3.65	0.140	0.144
E	4.32	5.49	0.170	0.216
F	5.34	6.2	0.212	0.244
G	1.65	2.13	0.065	0.084
H	-	4.5	-	0.177
J	1.0	1.4	0.040	0.055
K	10.8	11.0	0.426	0.433
L	4.7	5.3	0.185	0.209
M	0.4	0.8	0.016	0.031
N	1.5	2.49	0.087	0.102

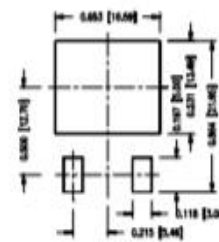
IXBH30N60B characteristic curves are located in the IXBH30N60BU1 data sheet.

TO-268AA (D³ PAK)



Dim.	Millimeter		Inches	
	Min.	Max.	Min.	Max.
A	4.9	5.1	.193	.201
A ₁	2.7	2.9	.106	.114
A ₂	.02	.25	.001	.010
b	1.15	1.45	.045	.057
b ₂	1.9	2.1	.75	.83
C	.4	.65	.016	.026
D	13.80	14.00	.543	.551
E	15.85	16.05	.624	.632
E ₁	13.3	13.6	.524	.535
e	5.45 BSC		.215 BSC	
H	18.70	19.10	.736	.752
L	2.40	2.70	.094	.106
L ₁	1.20	1.40	.047	.055
L ₂	1.00	1.15	.039	.045
L ₃	0.25 BSC		.010 BSC	
L ₄	3.80	4.10	.150	.161

Min. Recommended Footprint



ÖZGEÇMİŞ

Kişisel Bilgiler

Soyad, Ad	Donuk, Hakan
Web sayfası (Research Gate, Academia, vs.)	-

Eğitim Bilgileri

Derece	Kurum	Mezuniyet Yılı
Doktora	Dicle Üniversitesi	2022
Yüksek Lisans	Gazi Üniversitesi	2015
Lisans	Dicle Üniversitesi	2009
Lise	Namık Kemal Lisesi	2004

İş Denevimi

Dönem (Yıl)	Şirket, Kurum	Görev
2009-2010	Turkcell A.Ş.	Tesis Mühendisi
2010-2012	Siirt Üniversitesi	Araştırma Görevlisi
2012-2014	Devlet Demiryolları	Elektrik Mühendisi
2014-Devam	Şırnak Üniversitesi	Öğretim Görevlisi

Yabancı Dil

İngilizce

Yayınlar

1. Donuk, H. and Gümüş, B., “A New Soft-Switching Control Technique and Loss Analysis for Parallel Resonant DC-Link Inverter Connected to the Grid” The journal Tehnički vjesnik/Technical Gazette, 29(5), 2022.
2. Donuk, H. and Gümüş, B., “Paralel aktif güç filtresinin döngüde donanım destekli DDD Matlab Simulink ortak benzetimi Hardware in the loop HIL MATLAB Simulink co-simulation of shunt active power filter ,” Politeknik Dergisi, 1(1), 2021.
3. Donuk, H. and Gümüş, B., “Use Of Dual Hysteresis Band In Parallel Active Power Filters,” presented at the International Engineering and Natural Sciences Conference (IENSC 2019), Nov. 2019, DİYARBAKIR, 2019.
4. Donuk, H. and Gümüş, B., “Performance Analysis Of Reference Current Finding Methods Inparallel Active Power Filters,” presented at the INESEC 2018 International Engineering and Natural Sciences Conference, Diyarbakır, 2018.

5. Donuk, H., İskender, İ., and Genç, N., ““Analysis And Simulation Of The Soft Switching Dc-Dc dual Boost Converter With Closed Loop Controller,” presented at the 12th International Conference on“ Technical and Physical Problems of Electrical Engineering”, 2016.
6. Donuk, H., İskender, İ., and Genç, N., “Analysis of A Soft Switched Dual Boost Converter,” Technical and Physical Problems of Engineering, vol. 7, no. 1, pp. 65–71, Mar. 2015.
7. Şahin, Y., Donuk, H. and Gökcan, A. O., “DC Dönüştürücülerde Optimum Bastırma Hücresi Tasarım Kriterleri,” presented at the 6. Enerji Verimliliği, Kalitesi Sempozyumu ve Sergisi. EVK 2015, Sakarya, 2015.
8. Donuk, H., İskender, İ., and Genç, N., “An Improved Dual Boost Converter With Zero Voltage Transition “ presented at the 10th International Conference on“ Technical and Physical Problems of Electrical Engineering”, 2014.

Özel İlgiler

Masa Tenisi, Futbol

DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
TEZ BENZERLİK BİLDİRİMİ FORMU

Öğrencinin Adı, Soyadı	Hakan DONUK		
Öğrenci No	15805503		
Ana Bilim Dalı	Elektrik Elektronik Mühendisliği		
Program Türü	Proje	Yüksek Lisans	Doktora ☒
Tez Danışmanı (Ünvanı, Adı, Soyadı)	Doç. Dr. Bilal GÜMÜŞ		
(Varsa) II. Tez Danışmanı (Ünvanı, Adı, Soyadı)			
Tez Başlığı	Doğrusal Olmayan Yüklerin Akım Harmoniğini Bastırmak İçin Yumuşak Anahtarlama Aktif Güç Filtre Tasarımı		
RAPOR BİLGİLERİ			
Raporlama Aşaması	Tez Savunma Sınavı Sonrası		
Sayfa Sayısı	169		
Raporlama Tarihi	06.06.2022		
Benzerlik Oranı (%)	11		

Yukarıda bilgileri verilen tez çalışmamın toplam 169 sayfalık kısmına ilişkin, 06/06/2022 tarihinde şahsım/tez danışmanım tarafından Turnitin isimli intihal tespit programından aşağıda belirtilen filtrelemeler uygulanarak alınmış olan intihal raporuna göre, tezimin benzerlik oranı % 11 olarak tespit edilmiştir.

Uygulanan filtrelemeler:

- ☐Başlangıç Bölümleri (Kabul ve Onay sayfası, Teşekkür sayfası, Özet/Abstract) hariç
☐Kaynaklar hariç
☐Alıntılar hariç/dâhil
☒Diğer (Her şey dahil)

Tezimin benzerlik oranı, Dicle Üniversitesi Fen Bilimleri Enstitüsü İntihal Raporu Uygulama Esaslarında belirtilen üst sınır benzerlik oranını aşmamaktadır. Benzerlik oranım üst sınır benzerlik oranının altında olsa dahi aksinin tespit edilmesi durumunda her türlü yasal sorumluluğu kabul ettiğimi ve hukuki sonuçlarına razı olduğumu bildirir, gereğini arz ederim.

Öğrencinin Adı, Soyadı: Hakan DONUK

Tarih: 07.06.2022

İmza:

Danışman Adı, Soyadı: Doç. Dr. Bilal GÜMÜŞ

İmza:

Tarih:07.06.2022

Ana Bilim Dalı Başkanı Adı, Soyadı: Doç. Dr. Bilal GÜMÜŞ

İmza:

Tarih:07.06.2022