

**EKG VE EMG SİNYALLERİNİN
YÜKSEK DUYARLIKLIL OLARAK ÖLÇÜLMESİ**

METİN YILDIZ

**YÜKSEK LİSANS TEZİ
ELEKTRONİK BİLGİSAYAR EĞİTİMİ**

93528

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ**

**TEMMUZ 2000
ANKARA**

MetinYILDIZ tarafından hazırlanan EKG VE EMG SİNYALLERİNİN YÜKSEK DUYARLIKLIL OLARAK ÖLÇÜLMESİ adlı tezin yüksek lisans tezi olarak uygun olduğunu onaylarım.

Doç.Dr. Nihal Fatma GÜLER

Tez Yöneticisi

Bu çalışma, jürimiz tarafından Elektronik Eğitimi Anabilim Dalında Yüksek Lisans tezi olarak kabul edilmiştir.

Başkan

: Doç. Dr. Ömer Faruk BAY

Üye

: Doç. Dr. Nihal Fatma Güler

Üye

: Yrd. Doç. Dr. Yılmaz SAVAS

Üye

:

Üye

:

Bu tez, Gazi Üniversitesi Fen Bilimleri Enstitüsü tez yazım kurallarına uygundur.

S. Ömer

İÇİNDEKİLER

	Sayfa
ÖZET	i
ABSTRACT	ii
TEŞEKKÜR	iii
ÇİZELGELER LİSTESİ	iv
ŞEKİLLER LİSTESİ	v
SİMGELER VE KISALTMALAR	viii
1. GİRİŞ.....	1
2. BİYOLOJİK SİNYALLERİN OLUŞUMU.....	7
2.1 Kasın Elektriksel Aktivitesi Ve Elektromiyogram (EMG) İşaretlerinin Ölçülmesi.....	9
2.2 Kalp Ve Çalışması.....	11
2.2.1. Kalbin elektriksel aktivitesi ve EKG sinyalinin oluşumu.....	13
2.2.2. Kalbin aktivitesini inceleme metodları ve derivasyonlar.....	15
2.2.2.1. Çift kutuplu (Bipolar) standart derivasyonlar.....	16
2.2.2.2. Tek kutuplu (Unipolar) derivasyonlar.....	17
2.2.2.3. Kuvvetlendirilmiş tek kutuplu derivasyonlar.....	18
2.2.2.4. Transversal düzlem derivasyonları.....	18
3. BİYOMEDİKAL CİHAZLARIN SINIFLANDIRILMASI VE ELEKTRİKSEL GÜVENLİK.....	20
3.1. Biyomedikal Cihazların Sınıflandırılması.....	20
3.2. Biyomedikal Cihazlarda Elektriksel Güvenlik.....	21
3.2.1. Elektriğin fizyolojik etkileri.....	21
3.2.1.1 Elektroliz.....	23
3.2.1.2 Bölgesel doku ısıtımı.....	23

3.2.1.3	Sinir ve kas uyarımı.....	24
3.2.2.	Makroşok ve mikroşok.....	25
3.2.3.	Elektriksel izolasyon.....	26
3.2.3.1	Batarya ile beslenen izolasyon kuvvetlendiricileri.....	26
3.2.3.2	Taşıyıcı akımlı izolasyon kuvvetlendiricileri.....	27
3.2.3.3	Optoizolatörlü izolasyon kuvvetlendiricileri.....	27
4.	EKG VE EMG SİNYALLERİNİN YÜKSEK DUYARLIKLILIK OLARAK YÜKSELTİLMESİ.....	28
4.1	Elektrodlar.....	31
4.1.1.	Elektrod elektrolit ilişkisi.....	31
4.1.2.	Elektrod çeşitleri.....	33
4.1.2.1.	Yüzey elektrodları.....	34
4.1.2.2.	Dahili elektrodlar.....	35
4.1.2.3.	Mikro elektrodlar.....	36
4.2.	Yüksek Voltaj Koruması.....	36
4.3.	Giriş Filtresi Ve Tampon Katı.....	37
4.3.1.	Pasif filtreleme.....	38
4.3.2.	Tampon.....	41
4.4.	Negatif Giriş Kapasiteli Yükselteç.....	41
4.5.	Wilson Köprüsü.....	43
4.6.	Ekran Sürücü Devresi.....	44
4.7.	Sağ Bacak Sürücüsü.....	45
4.8.	Analog Multiplekser Ve Sinyal Seçici.....	46
4.9.	Biyomedikal Cihazlarda Kullanılan Yükselteçler.....	50
4.9.1.	İşlemsel yükselteçler.....	51
4.9.1.1.	Basit farksal yükselteç devresi.....	54

4.9.1.2.	Enstrümantasyon yükselteci.....	56
4.10.	Optik İzolatör.....	59
4.11.	Filtreler.....	61
4.11.1.	Sellen-Key şebekesi.....	63
4.11.2.	EMG filtresi.....	65
4.11.3.	EKG filtresi.....	67
4.11.4.	Çentik filtresi.....	69
4.12.	Çıkış Kuvvetlendiricisi.....	71
5.	SONUÇ VE ÖNERİLER.....	73
KAYNAKLAR.....		80
EKLER.....		82
ÖZGEÇMİŞ.....		145

**EKG VE EMG SİNYALLERİNİN
YÜKSEK DUYARLIKLIL OLARAK ÖLÇÜLMESİ
(Yüksek Lisans Tezi)**

Metin YILDIZ

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
Temmuz 2000**

ÖZET

Bu çalışmada; yüzey elektrotları ile algılanan EKG ve EMG sinyallerinin, yüksek duyarlıklı olarak ölçülmesini sağlayan bir cihaz geliştirilmiştir. EKG'nin çeşitli derivasyonları ve EMG sinyallerinin seçilmesi için gerçekleştirilen sinyal seçici devre ile bu sinyallerden istenilen bir tanesi seçilerek; enstrümantasyon yükselteci girişine aktarılmaktadır. Enstrümantasyon yükselteci kazancı, EKG ve EMG sinyalleri için, bir anahtarla değiştirilebilen iki değerde seçilebilmektedir. Sinyaller, hastaya yönelik elektriksel şok riskini minimize etmek için, görüntüleme cihazının bağlanacağı devre kısmına optik izolatörle aktararak, 7500 V'luk elektriksel yalıtım sağlanmaktadır. Daha sonra EKG ve EMG sinyalleri kendileri için geliştirilen filtrelerden geçirilip, görüntüleme cihazları ile rahatlıkla gözlenebilecek bir seviyeye getirilmektedir. 50 Hz'lik şehir şebekesi gürültüsünün yok edilmesi için de ayrıca bir çentik filtresi gerçekleştirilmiştir. Cihazın elektriksel güvenlik testleri yapılmış, standartlarda kabul edilen sınırlar içinde olduğu görülmüştür.

Bilim Kodu :646.04.01
Anahtar Kelimeler : ECG, EKG, EMG
Sayfa Adedi :145
Tez Yöneticisi : Doç.Dr.F.Nihal GÜLER

HIGH SENSITIVE MEASUREMENT OF ECG AND EMG SIGNALS**(M.Sc. Thesis)****Metin YILDIZ****GAZİ UNIVERSITY****INSTITUTE OF SCIENCE AND TECHNOLOGY****July 2000****ABSTRACT**

In this thesis, a device has been developed for measuring ECG and EMG signals that were sensed by surface electrodes. A signal separative circuit has also been designed for selecting various ECG derivations and EMG signals. One of the selected designed signal is then transferred to the input of the instrumentation amplifier. The gain of this amplifier can be set to two different values by a switch for ECG and EMG signals. In order to minimize the risk of electrical shock, the signals are coupled to the monitoring device by an optical isolator. In this way an isolation of 7500 Volts is provided. After that, the ECG and EMG signals are passed through special filters and are set to suitable levels for monitoring. Also, a notch filter is used for 50 Hertz noise. Finally, electrical safety tests for the device have been made and the results have been found to be within the suitable limits of the standards.

Science Code : 646.04.01

Key Words : ECG, EKG, EMG

Page Number : 145

Advisor : Doç.Dr.F.Nihal GÜLER

TEŞEKKÜR

Çalışmalarım boyunca yardım ve önerilerinden yararlandığım değerli hocam Doç.Dr.Nihal Fatma GÜLER'e, uygulama alanında emeği geçen tüm arkadaşlarıma ve maddi manevi her konudaki sınırsız desteklerinden dolayı sevgili aileme çok teşekkür ederim.



ÇİZELGELERİN LİSTESİ

Çizelge	Sayfa
Çizelge 3.1. Elektrik akımının insan vücudu üzerindeki etkileri.....	25
Çizelge 4.1. Çeşitli elektrod malzemeleri ve yarıhücre potansiyelleri	32
Çizelge 4.2. 16' dan 4' e priority kodlayıcının doğruluk tablosu	49
Çizelge 4.3 2. Derece VCVS filtre parametreleri	59



ŞEKİLLERİN LİSTESİ

Şekil	Sayfa
Şekil 2.1 Aksiyon potansiyelinin oluşumu	8
Şekil 2.2 Dorsal interosus kasının çok azdan, kuvvetliye doğru kasılmaları sırasında üretilen potansiyeller	10
Şekil 2.3 Kalbin yapısı	12
Şekil 2.4 EKG dalga şekli ve çeşitli zaman aralıklarının gösterimi	14
Şekil 2.5 a-) Vücut üzerindeki düzlemsel bölgeler	
b-) Frontal düzlemdeki bir vektörün gösterimi	16
Şekil 2.6 Bipolar standart derivasyonlar	16
Şekil 2.7 Unipolar derivasyonlar	17
Şekil 2.8 Kuvvetlendirilmiş derivasyonlar	18
Şekil 2.9 Transversal düzlem derivasyonları	19
Şekil 3.1 Biyomedikal cihazların sınıflandırılması	20
Şekil 3.2 Optocoupler sembolleri	27
Şekil 4.1 Gerçekleştirilen biyomedikal cihazın blok şeması	29
Şekil 4.2 Elektrodun eşdeğer devre modeli	33
Şekil 4.3 Yüzey elektrodları	35

Şekil	Sayfa
Şekil 4.4 Yüksek voltaj koruması , giriş filtresi ve tampon katı.....	38
Şekil 4.5 Pasif filtre devresi	38
Şekil 4.6 Bir alçak geçiren filtrenin frekans-kazanç grafiği	40
Şekil 4.7 Negatif giriş kapasiteli yükselteç.....	42
Şekil 4.8 Wilson köprüsü	43
Şekil 4.9 Ekran ve sağ bacak sürücülerini	44
Şekil 4.10 4 kanallı analog Çoğullayıcı	47
Şekil 4.11 16' dan 4' e ağırlıklı (priority) kodlayıcı	48
Şekil 4.12 İşlemsel yükselteç	52
Şekil 4.13 Basit farksal yükselteç devresi.....	55
Şekil 4.14 Enstrümantasyon yükselteci	56
Şekil 4.15 Gerçekleştirilen enstrümantasyon yükselteci	58
Şekil 4.16 Optoizolatör devresi	60
Şekil 4.17 Sallen-Key şebekesi.....	63
Şekil 4.18 Gerçekleştirilen EMG filtresi	65
Şekil 4.19 EMG filtresi frekans yanıtı a) Alt kesim frekansı	
b) Üst kesim frekansı	66
Şekil 4.20 Gerçekleştirilen EKG filtresi	67

Şekil**Sayfa**

Şekil 4.21 EKG filtresi frekans yanıtı a) Alt kesim frekansı

b) Üst kesim frekansı68

Şekil 4.22 Gerçekleştirilen çentik filtresi69

Şekil 4.23 Çentik filtresi frekans cevabı72

Şekil 5.1 Sırasıyla bipolar standart I,II ve III derivasyonları için çıkış

dalga şekilleri75

Şekil 5.2 Sırasıyla kuvvetlendirilmiş unipolar AVR, AVL ve AVF

derivasyonlarının çıkış dalga şekilleri76

Şekil 5.3 Sırası ile transversal düzlemdeki V1,V2.. V6 derivasyonları

çıkış dalga şekilleri.....78

Şekil 5.4 Ön koldaki musculus brachioradialis kasının çeşitli seviyelerdeki

kasılmaları için çıkış dalga şekli79

SİMGELER VE KISALTMALAR

Simge	Açıklama
A ⁻	Anyon
Ag	Gümüş
AgCl	Gümüş klorür
Al	Aliminyum
Au	Altın
C	Kondansatör (capasitans)
C ⁺	Katyon
Cl	Klorür
cm	Santimetre
cm/sn	Santimetre/saniye
Cr	Krom
Cu	Bakır
dB	Desibel
Fe	Demir
H	Hidrojen
Hz	Hertz
J/K	Joul/Kelwin
K	Potasyum
kHz	Kilo Hertz
kΩ	Kilo Ohm
mA/mm ²	Miliamper/milimetre kare
MHz	Mega Hertz
mm	Milimetre
mmol/litre	Milimol/litre
msn	Mili saniye

mV	Mili volt
MΩ	Mega ohm
Na	Sodyum
Ni	Nikel
nm	Nanometre
R	Direnç (rezistans)
sn	Saniye
V	Volt
Zn	Çinko
Ω	Ohm
μV	Mikro volt
XC	Endüktans
μsn	Mikro saniye
∞	Sonsuz

Kısaltmalar

AC	Alternatif akım
AV	Atrioventricular
BW	Band genişliği (Band Width)
CMRR	Ortak modu atma oranı (Commen Mod Rejection Ratio)
DC	Doğru akım (Direct Current)
ECG (EKG)	Elektrokardiyografi (Electrocardiography)
EEG	Elektroensenografi (Electroensenography)
EMG	Elektromiyografi (Electromiography)
IEC	International Electrotechnic Committy
IN	Giriş (Input)
JFET	Junction Field Effect Transistor

LA	Sol kol (left arm)
LL	Sol bacak (left leg)
MOSFET	Metal oksit field effect transistör
MRI	Manyetik rezönans
OUT	Çıkış (output)
RA	Sağ kol (right arm)
RL	Sağ bacak (right leg)
SA	Sinoatrial
VCVS	Voltaj kontrollü voltaj kaynağı(V. Controlled V. Source)



1. GİRİŞ

Teşhis ve tedavi amacı ile;

- bazı fizyolojik parametreleri ölçümü,
- belirli formlarda, belirli zaman dilimleri için çeşitli yöntemlerle gösterimi,
- yapısal ve işlevsel görüntüleme,
- doğrudan belirli bir biçimdeki enerjinin aktarımı ile bazı vücut fonksiyonlarını başlatma, sürdürme veya denetleme

işlevlerinden birini veya birkaçını yerine getiren cihazlar, biyomedikal cihaz olarak adlandırılır [9].

Bu konunun tarihi gelişimi bazı fizyolojik parametrelerin gözlenmesi ile başlar. Eski Yunan'da, organların boyutları elle ölçülerek, sağlıkları konusunda yorumlar yapılırdı. 1603' te İtalyan Bilimadamı Galileo, sıcaklıkla gaz basıncının değişmesini açıklamış ve 1625' te Slovak Fizikçi Santorio Santonio bunu; insan vücudunun sıcaklığını ölçmede kullanmıştır[1].

Eski çağlarda, soluk alış verişler ve kalp sesleri hastaların sırtına kulak dayanıp dinlenirken, 1819' da bir Fransız Fizikçisi olan Rene T.H. Laennec günümüzde kullanılan steteskopun atası sayılabilecek, dinleme işini kolaylaştıran ve seslerin daha rahat duyulmasını sağlayan dinleme tübünü icat etti. Amerikalı George P. Cammann 1851' de bu cihazı vücudun çeşitli bölgelerinde dinleme işlemi yapılabilecek şekilde geliştirdi. Değişik vücut bölümlerinin akustik empedanslarının farklı olmasından kaynaklanan sorunlar, 1860' ta S.Scott Alison'ın diferansiyel steteskobu icadı ile giderildi [1].

Kalp saykılı esnasında, kalp kası tarafından meydana getirilen gerilimlerin, zamana göre değişimlerinin skop ekranında veya bir grafik kaydedicisinde

elde edilen şekli olarak tanımlanabilen ELEKTROCARDİYOGRAM (ECG veya EKG), 1875’ te Lippman tarafından geliştirilen “capillary electrometer” ı kullanan Waller tarafından, 1887 yılında yapıldı. Bu alet, sulandırılmış sülfürik aside batırılmış içi cıva dolu ince bir cam borudan ibaretti. Bir elektriksel gerilim uygulandığı zaman cıva ile asit arasındaki hattın şekillenmesi ve bu küçük değişimin ya ışığa duyarlı bir kağıt üzerine kaydı, yada optik elemanlarla büyütölüp film üzerine kaydı, prensibi ile çalışıyordu.

1903’ te çok ince platin tel veya altın kaplanmış kuartz lifinden oluşturulmuş ipli galvanometre, bir Alman fizikcisi olan Willem Einthoven tarafından elektrokardiyografiye uygulandı. 5 mikrometre kalınlığında olan tel kuvvetli bir mıknatısın hava aralığına manyetik alanın yönüne dik olacak şekilde dururken, içinden geçen akım telde çok küçük bir hareket oluşturuyor ve bu hareketin mercekler yardımı ile yüzlerce kez büyütölmesi film veya kağıda kayıt imkanı veriyordu. Hareket eden kütlenin çok küçük olması EKG’ nin doğru şekilde kaydına imkan verecek kadar yüksek frekansa cevap vermekteydi. Galvanometrenin duyarlılığı telin gerginliğinin değiştirilmesi ile ayarlanabiliyordu. EKG işaretinin karakteristik parçaları arasındaki zaman farklarını ölçebilmek için, sabit hızlı bir motor tarafından sürülen bir çelik uç ile film üzerine zaman işareti konuyordu. Bu prensibe göre çalışan cihazlar, 1920’ lerde elektronik olarak yükseltme yapan cihazlar bunların yerini alana kadar kullanıldılar. Kayıt için ışığa duyarlı film yada kağıda olan ihtiyaç, 1946’ da direkt yazıcı kaydedicilerin ortaya çıkması ile ortadan kalktı. Bu yöntemle; hareketli kağıt üzerine EKG şekli hiç bir işleme gerek kalmadan , mürekkep ile çizilmekteydi. Daha sonra ısı duyarlı kağıtlar geliştirildi. Günümüzde dahi hemen hemen tüm EKG’lerde bu yöntem kullanılmaktadır[15].

Alman psikiyatrist Hans Berger 1924'te beyin faaliyetleri sırasında meydana gelen elektriksel sinyalleri incelemeye yarayan elektroensefalografi (EEG) icat etti.

Elektriksel kalp defibrilatörünün klinik uygulaması 1956' da P. M. Zoll ve bir grup arkadaşı tarafından, AC bir gerilimin göğüs kafesine uygulanması şeklinde başlatıldı. 1962'de B.Lown bir deşarj kapasitörü üzerinde DC bir akımın göğüs duvarına uygulanması ile fibrilasyonun durdurulmasına olanak sağlayan sistemi geliştirmiştir.

1970'de Harold J. Swan ve William Ganz balon tipped kateteri ile kalp içindeki, basınç, sıcaklık ve akış hızının ölçülmesine olanak sağladı. Buna dayanarak W.J.Kolft ve J. Lawsonun geliştirdiği intra-aortik balon pompası ile kalp içerisindeki tıkalı damarların açılması işlemi 1975 yılında gerçekleştirildi[1].

İkinci Dünya Savaşı sırasında deniz altındaki araştırmalar için geliştirilen ultrason prensibinde medikal alana uygulanmıştır.Ultrasonik görüntüleme işlemi ilk kez 1957' de O.H. Houry ve W.R. Bliss tarafından denenmiştir. Sonar yansımalarının incelenmesi sonucu, iç organların durumu hakkında bilgi veren bu sistemde, X ışınıyla yapılan görüntüleme sırasındaki olumsuz radyoaktivite etkisinin bulunmamasına rağmen, onun kadar iyi bir görüntü sağlanamamaktadır[14].

Vücut içinin incelenmesindeki en önemli gelişme olarak bilgisayarlı tomografi tarayıcısı (CT), 1970'de Allan Cormack ve Geoffrey Hounsfield tarafından icat edilmiştir. Dokular satırlar ve sütunlardan oluşan bir matris şeklinde X ışınları ile taranarak, ilgili bölgenin çok boyutlu olarak incelenmesine olanak

sağlanmıştır. Aynı dönemde bilgisayarlarda meydana gelen büyük gelişmeyle elde edilen çok büyük boyuttaki bilgi işlenebilmiştir[1].

İç organların görüntülenmesi konusundaki son gelişme, 1982' de geliştirilen manyetik rezönans görüntüleme (MRI) olmuştur. Radyo frekanslı kuvvetli bir manyetik alan içirisine yerleştirilen hasta vücudu üzerinden geçen manyetik alandaki değişmelerin incelenmesi prensibi ile çalışan cihaz, daha çok yumuşak dokular incelenirken kullanılmaktadır[1].

20. yüzyılla birlikte teknolojiye meydana gelen büyük gelişmeler, çeşitli hastalıkların teşhis ve tedavisi için sağlık alanına yoğun şekilde uygulanmıştır. Bu alanda hizmet veren her türlü kuruluş, teknolojiye olan yoğun bağımlılık sebebi ile çeşitli düzeylerde teknolojik desteğe ihtiyaç duymaktadır.

Batı ülkelerinde ve özellikle Amerika'da bu teknolojik desteğin sağlanması, pek çok yasal düzenleme ve zorunluklara bağlanmış, ayrıca geliştirilen cihazların elektronik, elektromekanik, mekanik vs. gibi çok çeşitli yapılarda olmasından, bu işi yapacak elemanların bu alanda yetiştirilmeleri zorunluluğu ortaya çıkmıştır.

Bu alanda görev yapan biyomedikal mühendisliğinin gelişimi boyunca, çeşitli tanım tartışmaları yapılmış ve Amerikan Bilim Akademisi 1971'de yayınladığı bir raporda konunun niteliğini belirleyerek, 3 ana dala ayırmıştır.

1.Biyomühendislik: Biyolojik sistemlerin tanınmasında ve tıbbi uygulamaların gelişmesinde mühendislik teknik ve görüşlerinin uygulanması[16].

2. Medikal Mühendislik: Biyoloji ve tıpta kullanılan cihaz, malzeme, teşhis ve tedavi düzenleri, yapay organlar ve diğer düzenlerin geliştirilmesinde mühendislik teknik ve görüşlerinin kullanılması[16].

3. Klinik Mühendisliği: Çeşitli kuruluşlar (üniversiteler, hastaneler, devlet ve endüstri v.b. kuruluşlar) içindeki sağlık hizmetlerinin geliştirilmesi için mühendislik görüş, yöntem ve tekniklerinin uygulanması[16].

Ülkemizde biyomedikal-klinik mühendisliği henüz bir disipline kavuşmamıştır. Bu konudaki hizmetler genellikle elektronik, makine, fizik, kimya, biyoloji, tıp gibi konu ile çeşitli düzeylerde ilgisi olan kişiler tarafından bir sertifikası veya belgesi olmaksızın belirli bir iş deneyiminden sonra sağlanmaktadır. Bu konudaki örgün eğitim İstanbul Teknik Üniversitesi, Orta Doğu Teknik Üniversitesi ve Erciyes Üniversitesi'nde yüksek lisans ve doktora düzeyinde biyomedikal mühendisliği adı altında ve bir çok üniversitede ön lisans düzeyinde verilmektedir. 2000-2001 eğitim öğretim döneminden itibaren Başkent Üniversitesi'nde lisans düzeyinde biyomedikal mühendisliği bölümüne öğrenci alınacaktır.

Bu tez çalışması, ülkemizde de hızla gelişmekte olan biyomedikal-klinik mühendisliği alanındaki araştırma ve eğitim çalışmalarına çeşitli düzeylerde katkıda bulunacağı düşünülerek hazırlanmıştır.

Bu tezde, EKG ve EMG sinyallerini algılayıp seçen, kuvvetlendiren, filtre eden ve çeşitli görüntüleme cihazlarıyla görüntülenebilecek hale getiren bir biyomedikal cihaz tasarlanıp, projesi gerçekleştirilmiştir. Cihaz tasarlanırken aşağıdada sözü edilecek olan biyomedikal cihaz standartları göz önünde bulundurularak hasta güvenliği açısından gerekli tedbirler alınmıştır.

Cihaz ve tez çalışması aynı zamanda, biyomedikal cihaz teknolojisi alanında eğitim veren kuruluşlarda eğitim aracı olarak kullanılabilecek şekilde gerçekleştirilmiştir. Birinci bölümde biyomedikal cihazlar ve tarihçesi, ikinci bölümde ECG ve EMG sinyallerinin oluşumu, üçüncü bölümde ise biyomedikal cihazların sınıflandırılması ve elektriksel güvenlik konuları üzerinde durulmuştur. Dördüncü bölümde geliştirilen cihaz tanıtılmış, kullanılan temel devrelerin yapıları ve çalışmaları anlatılmıştır. Geliştirilen EKG ve EMG ölçüm cihazının her katının çıkışı, cihazın kutusu üzerindeki bir jake bağlanarak çeşitli ölçümler alınıp, deneyler yapılmasına olanak sağlayacak şekilde dizayn edilmiştir.



2. BİYOLOJİK SİNYALLERİN OLUŞUMU

Vücut çeşitli fonksiyonlarını yaparken kendi monitör işaretlerini de üretir. Bunlar uyarılabilen hücreler dediğimiz sinir, kas ve salgı bezi hücrelerinin elektrokimyasal aktiviteleri sonucunda doku içinde hareket eden iyonların oluşturduğu akımın sebep olduğu elektriksel gerilimlerdir. İyonik iletim elektrolit içerisinde bulunan + ve – yüklü moleküllerin bir bölgeden diğer bölgeye geçmeleri sonucunda oluşur. İyonik akımlar sonucu iki nokta arasında oluşan iyon konsantrasyonu farkı bir potansiyel farkı oluşturur. Uyarılabilen hücreler dinlenme potansiyeli denilen ve ortamın yapısına göre –50 mV ile – 100 mV arasında değişen sabit bir potansiyelde bulunur. Bu potansiyel hücre zarının (membran) ayırdığı iç ve dış ortam arasındaki iyon konsantrasyonu farkından kaynaklanmaktadır. Hücre zarı kalınlığı 7-15 nm olan yarı geçirgen bir lipoprotein komplekstir. Esas olarak hücre zarı; proteinlere ve diğer anyonlara karşı geçirgen değil, dinlenme durumunda Na^+ iyonlarına karşı az geçirgen ve K^+ ve Cl^- iyonlarına karşıda göreceli olarak daha çok geçirgendir. Dinlenme durumunda zarın potasyuma karşı geçirgenliği, sodyuma karşı geçirgenliğinin 50-100 katı kadardır [9].

Bir hücrenin dinlenme potansiyelinin hesaplanması Goldman Eşitliği vasıtası ile mümkün olur.

$$V_m = -\frac{kT}{q} \ln \left(\frac{P_K [K^+]_i + P_{Na} [Na^+]_i + P_{Cl} [Cl^-]_o}{P_K [K^+]_o + P_{Na} [Na^+]_o + P_{Cl} [Cl^-]_i} \right) \quad (2.1)$$

Bu eşitlikte;

V_m : içeriden dışarıya doğru membran potansiyeli, mV

$[CC]_i$: CC iyonuna ait hücre içi konsantrasyonu, mmol/litre

$[CC]_o$: CC iyonuna ait hücre dışı konsantrasyonu, mmol/litre

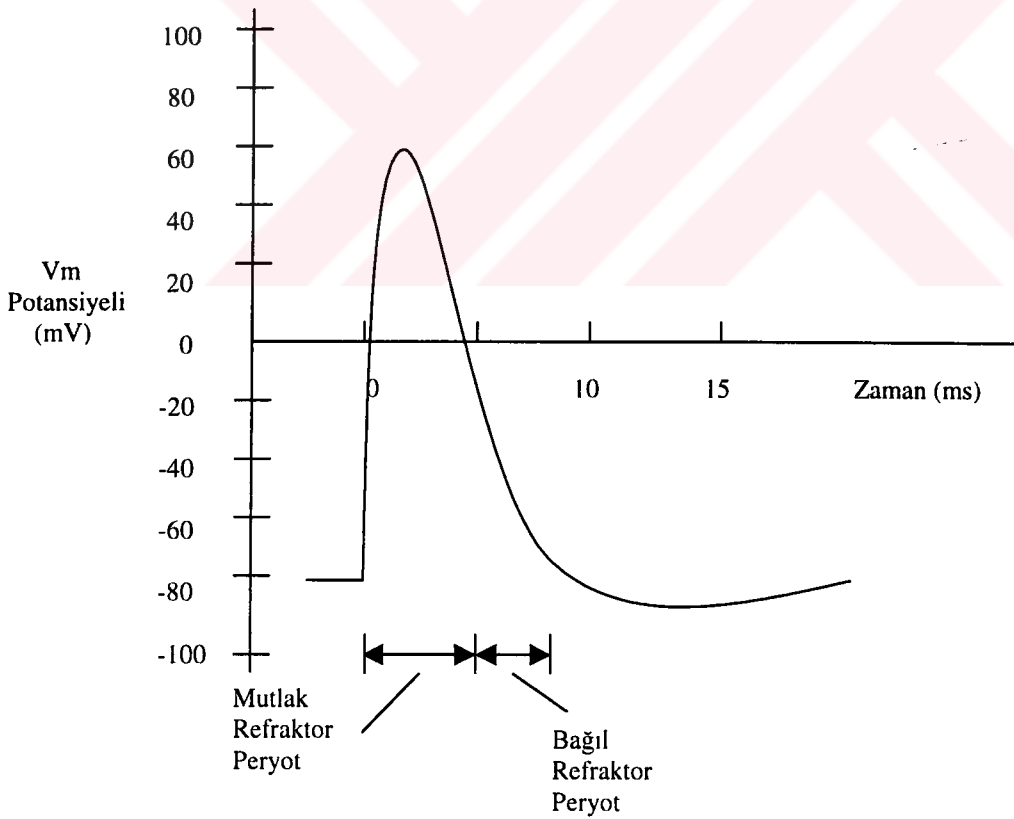
P_{CC} : CC iyonu için hücre zar geçirgenliği, cm/s

k : Boltzmann sabiti, $1.38 \cdot 10^{-23}$ J/K

T : Mutlak sıcaklık, K

q : Birim proton yükü, $1.602 \cdot 10^{-19}$ C dir.

Uyarılabilen hücreler, uygun şekilde uyarıldıklarında ise aksiyon potansiyeli adı verilen bir potansiyel oluşturup, bunu iletebilirler. Bu durum herhangi bir nedenle hücre zarının sodyum iyonlarına karşı olan geçirgenliğinin aniden artması ve membran potansiyeli dengesinin çok küçük bir süre için bozularak tekrar eski haline gelmesi şeklinde olur.



Şekil 2.1 Aksiyon potansiyelinin oluşumu

Dinlenme durumunda hücre içi, dışına göre daha negatiftir. Aksiyon potansiyelinin oluşması sırasında ise, iç ve dış yüzeyler arasındaki bu negatiflik hızla ortadan kalkar, hatta iç yüzey bir miktar pozitif olur. Buna depolarizasyon, depolarizasyondan hemen sonra, hücrenin yeniden dinlenme potansiyeline geçmesine ise repolarizasyon denir. Bir aksiyon potansiyelinin oluşumu şekil 2.1’de görülmektedir.

2.1. Kasın Elektriksel Aktivitesi Ve Elektromiyogram (EMG)

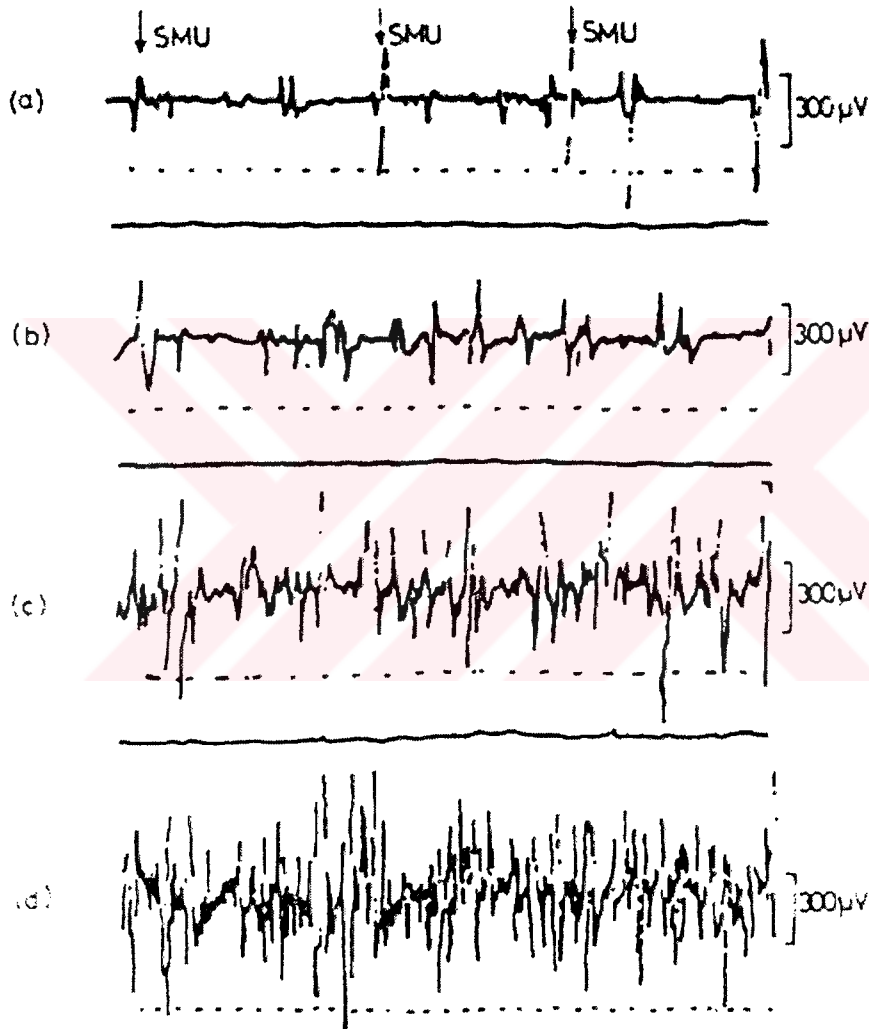
İşaretlerinin Oluşması

Elektromiyogram (EMG), kasın kasılması sonucu ortaya çıkan biopotansiyel işaretlerdir. Bunların kaynağı daha öncede değinildiği gibi, vücutta meydana gelen çeşitli elektrokimyasal olaylardır. İstemli kas hareketleri; beyinden alınan elektriksel iletilerin sinirler yolu ile kasa iletilmesi sonucu ortaya çıkar.

Bir duyu alıcısı uyarıldığında, duyu sinir lifi boyunca yürüyen bir depolarizasyon dalgası (aksiyon potansiyelini) oluşturur. Bu darbe dizisi beyine ulaşır. Buna cevap olarak beyinde, kasa; motor sinirleri boyunca yayılan aksiyon potansiyelleri gönderir. Böylece kas lifi içindeki hücreler depolarize olur ve kas kasılır. Kas ve sinirler için genellikle az sayıdaki hücrenin net potansiyeli iğne elektrodlarla, bir çok motor ünitesinin oluşturduğu toplam potansiyelin ölçümü yüzey elektrodları ile yapılır. İğne ve yüzey elektrodları ile algılanan ve kasın kasılması sırasında oluşan elektriksel işaretlere EMG (elektromiyogram) denir.

İskelet kaslarının temel birimi motor üniteleridir. Tek bir motor ünitesinden uyarılma sonucu iğne elektrodlarla elde edilen hücre dışı potansiyel süresi 3-15 ms arasında ve genliği ise motor ünitesinin genliğine bağlı olarak 20 ila 2000 mV arasında değişir. Dinlenme durumundaki bir kasın EMG’si $100 \mu V$

civarında ölçülebilirken, uyarılmış durumda $300 \mu V$ a çıkmaktadır. Şekil 2.2 de, elin baş ve işaret parmakları arasındaki dorsal interosus kasının çok azdan çok kuvvetliye doğru kasılmaları anında ölçülen bir EMG sinyali gösterilmiştir[16].



Şekil 2.2 Dorsal interosus kasının çok azdan, kuvvetliye doğru kasılmaları sırasında üretilen potansiyeller[16]

EMG işaretleri vücuttan özel elektrodlar vasıtası ile algılanırlar ve elektrod çeşidine göre değişik isimlerle adlandırılırlar. Bu işaretlerin kuvvetlendirilmesinde farksal kuvvetlendiriciler kullanılır. İşaretin değerlendirilmesi frekans domeninde yada zaman domeninde yapılır[16].

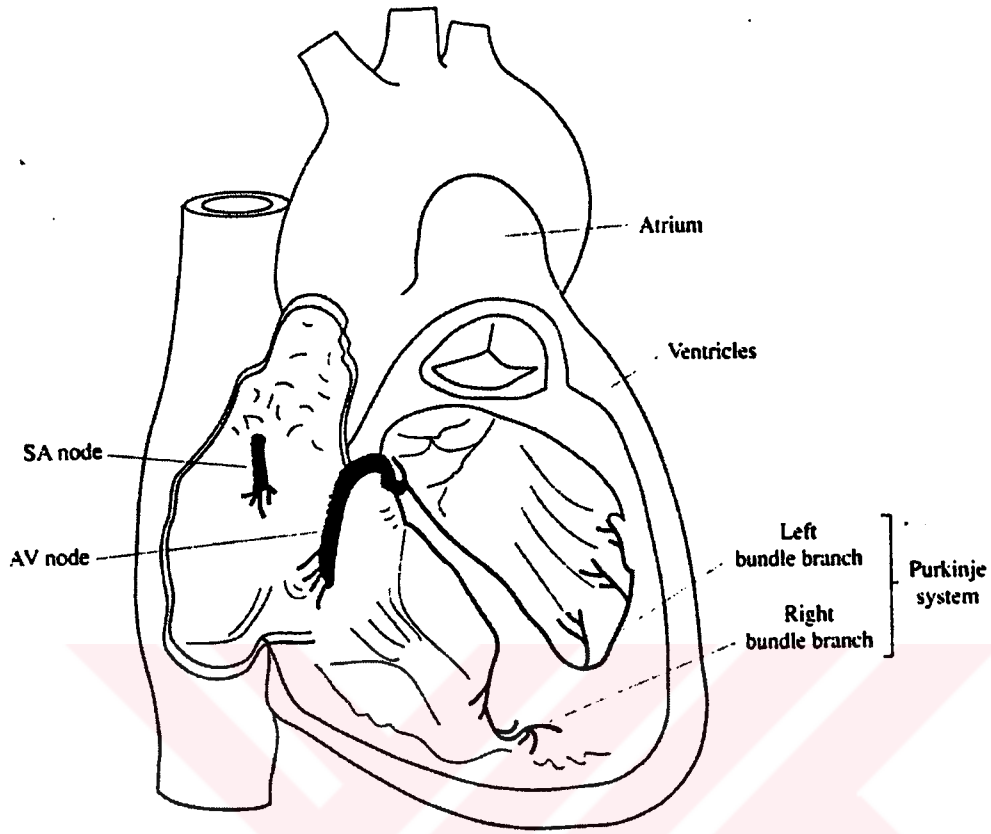
Yüzey elektrodları ile yapılan ölçümlerde çok geniş bir alandaki elektriksel aktivite ile ilgili bilgi elde edilir. Ayrıca yüzeydeki kasların faaliyetleri alttan gelen bilgiyi maskelediğinden, yüzey elektrodları ile sadece yüzeydeki kaslara ait incelemeler yapılır.

Deri üzerine elektrodların yerleştirilmesi halinde o bölgede aynı anda aktif kas fiberlerinin oluşturduğu işaretlerin toplamı elektrodlar üzerinde görülecektir. Elde edilen dalga şekline interferans pattern adı verilir. Aktivitenin artması ile tek motor ünitesinin faaliyeti belirlenemez hale gelir.

2.2. Kalp ve Çalışması

Kalp, vücuttaki kan dolaşımını sağlayan dört bölmeye sahip bir pompa gibi çalışır. Sol taraftaki iki bölme temiz kanın vücuda pompalanması işlemini gerçekleştirirken, sağdaki iki bölme ise vücuttan dönen kirli kanı, oksijenlenmek üzere akciğerlere gönderir.

Şekil 2.3' te kalbin yapısı görülmektedir. Kalbin sağ ve sol üst tarafında bulunan, ve nispeten küçük olan kalp bölümlerine atrium, alt tarafında bulunan iki bölümüne ise ventrikül denir. Kalp, pompalama işini iki evrede yapar. Bunlar; gevşeme evresi olan diastol ile kasılma evresi olan sistoldur. Diyastol sırasında; sağ ve sol taraftaki ventriküller dolmaktadır. Sistolla birlikte yine her iki atriumdaki kan pompalanmaktadır.



Şekil 2.3 Kalbin yapısı [5]

Vücuttan geriye dönen ve oksijenlenmek üzere akciğere pompalanacak olan kan vena ve kava olarak isimlendirilen iki büyük toplar damar vasıtası ile sağ atriuma girer.

Sağ atriумda biriken kan, kalbin dolum evresinde, açık olan triküspit kapaktan sağ ventriküle dolar. Sağ ventrikül dolduktan sonra, triküspit kapak kapanır ve kalbin pompalama evresi başlar. Bu evrede bir önceki dolum evresinde kapalı olan pulmoner kapak açılarak sağ ventrikülde bulunan kan sağ ve sol akciğere gider. Sağ ventrikül boşaldıktan sonra pulmener kapak kapanarak triküspit kapak açılır ve yeniden gevşeme evresi başlar. Kalbin sol tarafı da benzer şekilde çalışır. Fakat sol taraf bütün vücudu beslediğinden, bölümleri daha

büyük ve daha kuvvetli kaslardan oluşmaktadır. Akciğerlerden gelen oksijenlenmiş kan sol atriumda birikir. Kalbin gevşeme evresinde sol atrium ve sol ventrikül arasındaki mitral veya biküspit kapak açıktır. Sol ventrikül kanla dolduktan sonra bu kapak kapanır ve kalbin kasılması ile birlikte, aortik kapak adı verilen sol ventrikülden aortaya açılan kapak açılır. Kan, bütün ana atardamarların toplandığı bir düğüm noktası şeklinde olan aorttan tüm vücuda yayılır [5].

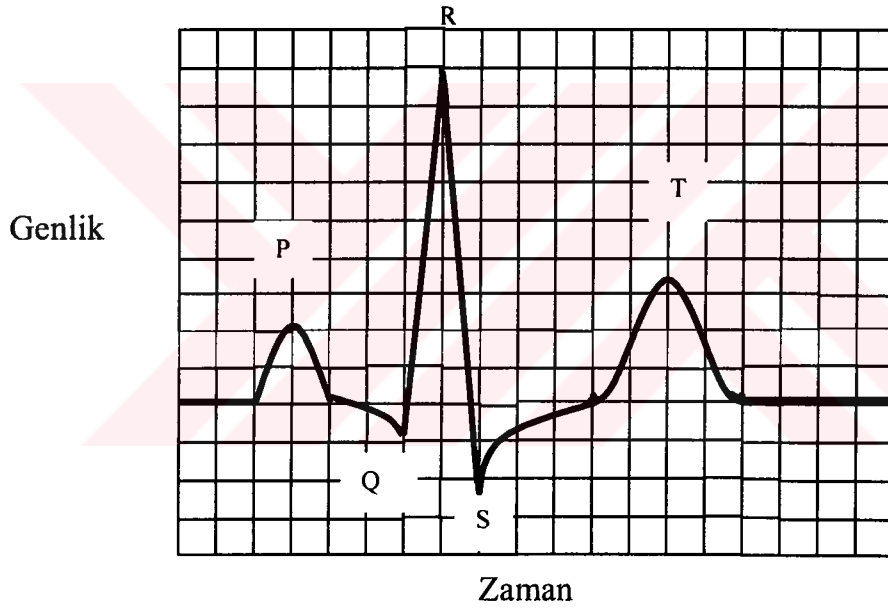
2.2.1. Kalbin elektriksel aktivitesi ve EKG sinyalinin oluşumu

Kalp kaslarındaki gevşeme ve kasılmalar, bütün diğer kaslarda olduğu gibi bir takım elektriksel uyarımlarla olur. Bu uyarımlar sino-atrial düğüm (SA) tarafından dinlenme sırasında dakikada 70 ile 80 kez üretilir. SA düğümü kalbin pacemaker'ı olarak çalışır. Pacemaker hareketi başlatan, hareketin hızını belirleyen manasına gelmektedir. SA düğümünde kendi kendine oluşan aksiyon potansiyeli depolarizasyon dalgası halinde tüm kalbe yayılır. SA düğümü sağ atrium'un arka duvarında yer almış olup, özelleşmiş kalp hücrelerinden oluşmuştur. SA düğümünün oluşturduğu aksiyon potansiyelinin frekansı aynı zamanda değişen koşulların gereksinimini karşılamak üzere merkezi sinir sistemi tarafından kontrol edilir

SA düğümünde oluşan aksiyon potansiyeli atriumlar üzerindeki iletim yolları üzerinden hızlı bir şekilde yayılarak, atriumların kasılmasını sağlar ve buradaki kan ventriküllere itilir. Atriumlardaki aksiyon potansiyelinin hızı 30 cm/sn kadardır. SA ve AV düğümleri arasındaki özel iletim hatlarında ise hız 45 cm/sn kadardır. SA düğümünde oluşan aksiyon potansiyeli 30-50 msn sonra AV düğümüne ulaşır. Bu süre atriumların içerlerindeki kanı tümü ile ventriküllere doldurması için yeterli süre değildir. Bu nedenle, ventriküler kasılmanın bir süre sonra yapılması gerekir. Bu işlem bir gecikme elemanı gibi

alışan AV dğmnde aksiyon potansiyelinin 110 ms geiktirilmesiyle yapılır. Atriumlar ile ventrikuller arası yağlı bir blge elektriksel izolasyon saėlar[5].

Ventrikllerin uyarılması purkinje fiberler vasıtası ile olur. Purkinje fiberler tarafından uyarılan miokardium kasılır ve buradaki kan atriumlara pompalanır. Kalp kaslarının aynı anda kasılması sonucu byke bir elektriksel iřaret oluşur ki bu; hastanın vcudu zerinden algılanabilir. Bu iřaretin zamana gre deėiřimi elektrokardiogram (EKG) olarak isimlendirilir[5].



P	0.2mV	0.08 s
P-Q	--	0.08 s
QRS	1 mV	0.08 s
S	0.3mV	0.03 s
ST	--	0.12 s
T	0.4 mV	0.16 s

řekil 2.4 EKG dalga řekli ve eřitli zaman intervallerinin gsterimi

2.2.2. Kalp aktivitesinin incelenme metodları ve derivasyonlar

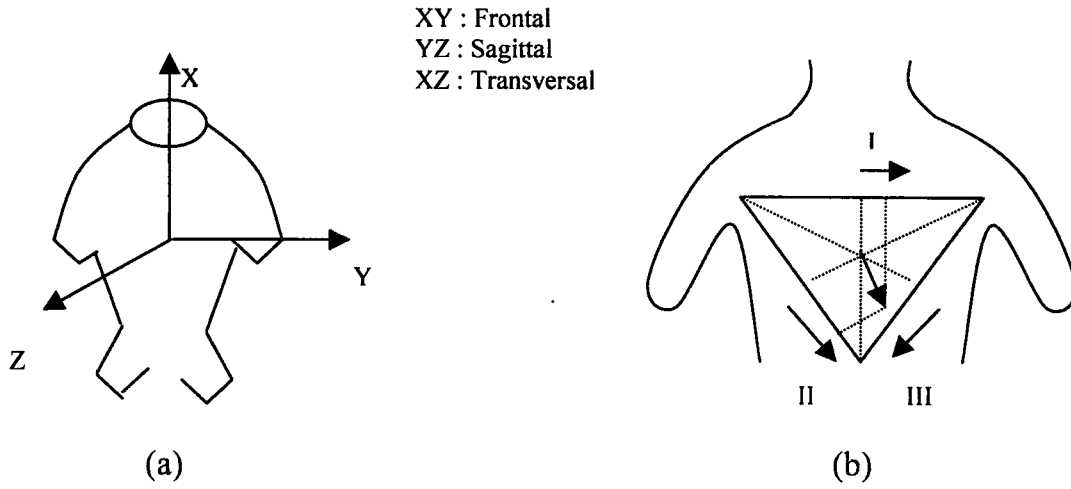
Kalbi gövde içinde bir elektrik üreticisi olarak düşünmek mümkündür. Kalbin kasılma düzeni, oluşturduğu elektriksel sinyalin, belirli bir anda belirli bir yön ve doğrultuda olacağını gösterir[16]. Bu bir vektörel değişimdir. Bir vektörün bulunduğu düzlem içerisindeki iki eksen üzerinde izdüşümleri bilmek; bu vektörün bilinmesi için yeterlidir.

Kalbin elektriksel aktivitesi; hacimsel iletken olan gövdenin yüzeyindeki çeşitli noktalardan elektrotlarla yapılan potansiyel ölçümleri yardımı ile belirlenebilir. Böylece kardiyak vektörü, istenilen referans düzlemlerinin üzerindeki eksenlere izdüşümlenebilir. Uygulamalarda Şakıl 2.5 a’da gösterilen düzlemsel bölgeler referans düzlem olarak alınır. Bunlar; Frontal, Transversal ve Saggital düzlemlerdir.

En çok kullanılan EKG ölçüm düzlemi olan frontal düzlemdeki kardiyak vektörünün belirlenmesi; birbiri ile 60 derecelik açılar yapan üç eksen üzerindeki izdüşümlerinin ölçülmesi ile yapılmaktadır. Bu eksenlerin belirlediği üçgene Einthoven üçgeni denir. Şekil 2.5 b’de frontal düzlemdeki kardiyak vektörü bileşeni ve bunun diğer eksenler üzerindeki izdüşümlerinin zamana göre değişimi gösterilmiştir. Einthoven üçgeni köşelerinden kolay bir şekilde ölçüm alınabilmesi için; sağ kol (RA), sol kol (LA), sol bacak (LL), göğüs ve referans noktası olarak sağ bacağına bağlanan elektrodlar üzerinden ölçümler alınır.

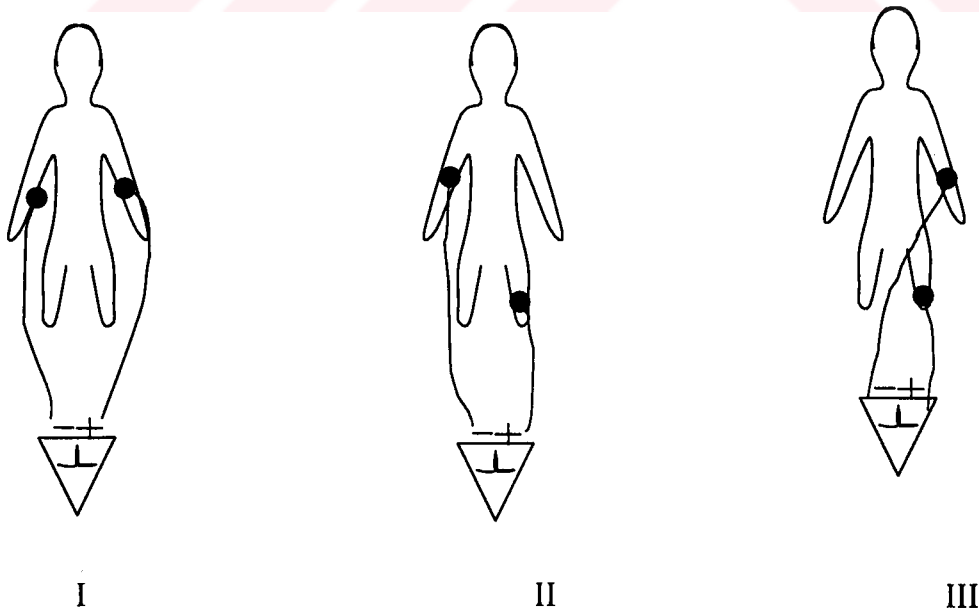
Pratikte belirli teşhislere varılabilmesi için, belirli yönlerdeki elektriksel aktivitenin zamanla değişiminin ayrı ayrı incelenmesi gerekir. Bu ayrı yönlerdeki EKG sinyallerinin her birine “derivasyon” denir. En yaygın olarak

kullanılan derivasyonlar frontal ve transversal düzlemde çeşitli doğrultularda değerlendirme olanağı sağlayan derivasyonlardır.



Şekil 2.5 a) Vücut üzerindeki düzlemsel bölgeler
b) Frontal düzlemdeki bir vektörün gösterimi

2.2.2.1. Bipolar standart derivasyonlar



Şekil 2.6 Bipolar standart derivasyonlar

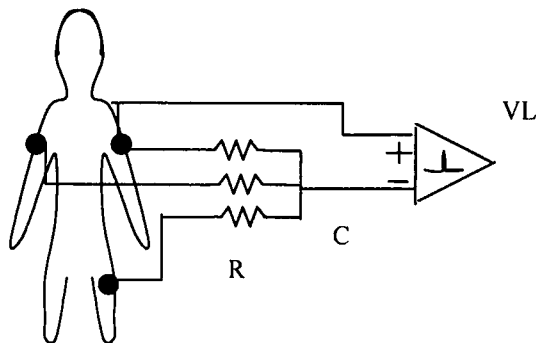
Bu ölçümler sağ bacak referans elektrodu olarak alınarak, Einthoven üçgenin köşe noktalarını oluşturmak üzere kol ve bacaklar üzerinden yapılır. Bunlara standart I, II, ve III derivasyonları denir. Bunlar yükseltici girişine;

- I : sağ kol (RA) ile sol kol (LA) ,
- II : sağ kol (RA) ile sol bacak (LL),
- III : sol kol (LA) ile sol bacak (LL) ,

arasında ölçüm alınmak üzere, şekil 2.6'da gösterildiği şekilde bağlanırlar.

2.2.2.2. Unipolar derivasyonlar

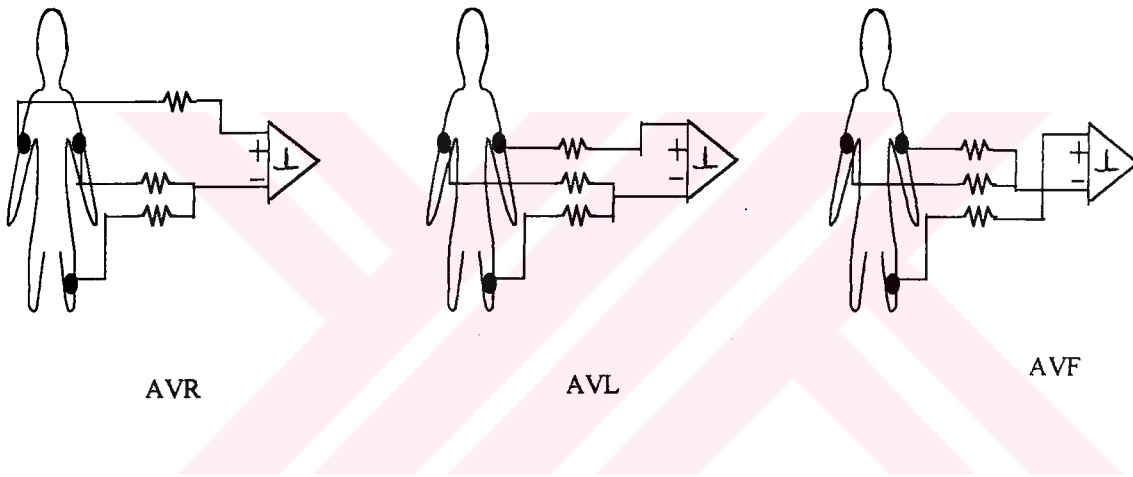
Eğer kollar ve sol bacağına bağlanan elektrotların üçü eşit dirençler üzerinden birbirine bağlanır ve bu nokta ile her bir elektrod arasında ölçüm yapılırsa, bu ölçümlere unipolar derivasyonlar denir. Şekil 2.7'de üç elektrodun "C" harfi ile gösterilen birleşme noktası Wilson noktası olarak isimlendirilir. Bu derivasyonların; sağ koldan alınan VR, sol koldan alınan VL, sol baktan alınan VF olarak isimlendirilirler.



Şekil 2.7 Unipolar derivasyonlar

2.2.2.3. Kuvvetlendirilmiş unipolar derivasyonlar

Bu ölçümlerde bağlantının nasıl ve hangi eksenler boyunca yapıldığı şekil 2.8’de gösterilmiştir. Bu modda; elde edilen işaretin genliği unipolardakine oranla %50 daha fazladır. Buradaki derivasyonlar unipolardakine benzer şekilde isimlendirilirler. Kuvvetlendirilmiş derivasyonlar olduklarını göstermek üzere başlarına “A” (Augmented) konarak AVR, AVL, AVF olarak isimlendirilirler.

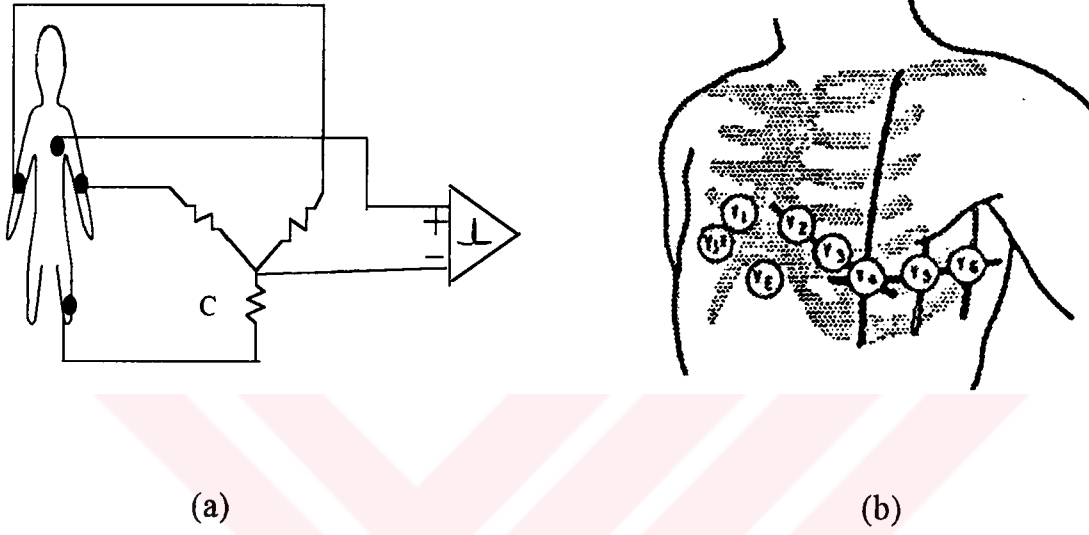


Şekil 2.8 Kuvvetlendirilmiş unipolar derivasyonlar

2.2.2.4. Transversal düzlemde yapılan ölçümler

Şekil 2.9’da gösterilen, kardiyak vektörünün transversal düzlem üzerindeki izdüşümünde kalbin durumu ile ilgili bilgiler verir. Frontal düzlemde anlatılan unipolar yöntemlerin çoğu bu durumda da kullanılabilir. Sağ kol, sol kol ve sol bacakta elektrodlar bir noktada ortak bağlanarak, bir indifferant elektrod elde edilir. Gövdenin çeşitli noktalarına yerleştirilen bir göğüs elektrodu ile indifferant elektrod arasındaki işaret, EKG düzenine verilir. Transvers düzlemdeki EKG ölçümleri “V” derivasyon ölçümleri olarak bilinir. Bunlar

kalp bölgesine yerleştirilen 6 elektrot veya bir gezici elektrotla alınabilir ve V1, V2...V6 şeklinde isimlendirilirler.

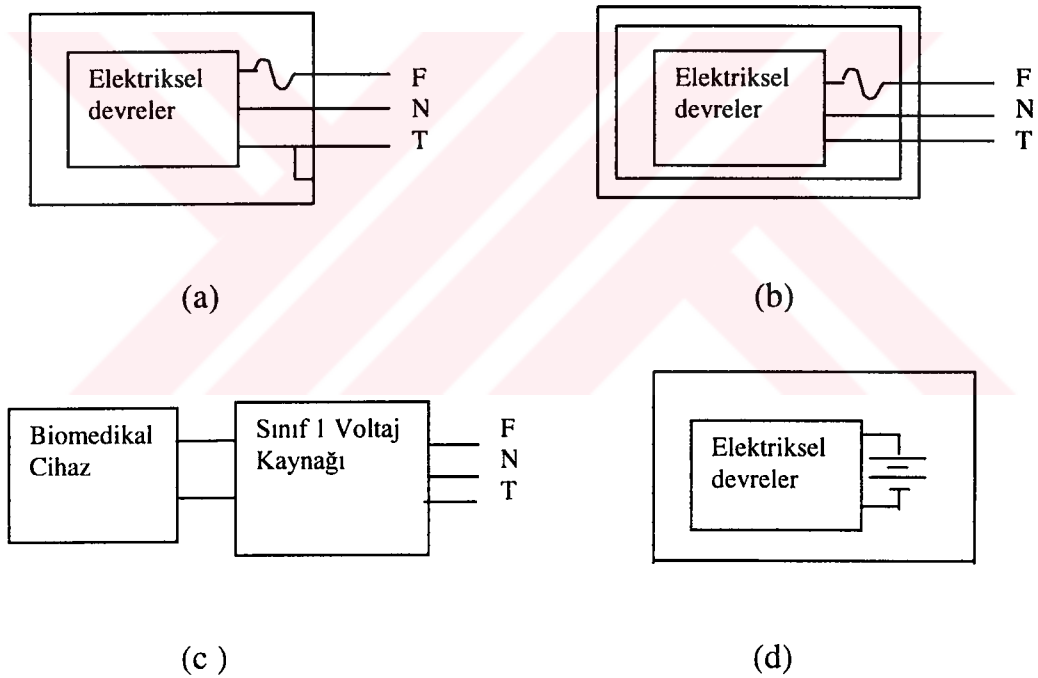


Şekil 2.9 a) Transversal düzlem derivasyonları genel bağlantı şekli
b) Göğüse bağlanan elektrodlar[1]

3. BİYOMEDİKAL CİHAZLARIN SINIFLANDIRILMASI VE ELEKTRİKSEL GÜVENLİK

3.1. Biyomedikal Cihazların Sınıflandırılması

Bütün biyomedikal cihazlar, güvenlik açısından uluslararası standartlara uygun olarak üretilmek zorundadır. Bu standartlar teknolojik gelişme ve gereksinimlere paralel olarak uluslararası komisyonlarca hazırlanır ve belirli peryotlarda yenilenir. En yaygın kullanılanı IEC 601-1 standardıdır.



Şekil 3.1 Biyomedikal cihazların sınıflandırılması

a) Sınıf 1 b) Sınıf 2 c) Sınıf 3 d) Sınıf 4

Standartlarda, elektriksel tıbbi cihazlar genelde “sınıf 1” olarak isimlendirilir. Bu sınıftaki cihazlarda temas edilebilecek tüm metal parçalar, şebeke üzerinden toprağa bağlanır. Sınıf 2’ deki cihazlarda dokunulabilen metal

parçalar yoktur, varsa bile çift yalıtkan ile yalıtılmıştır. Sınıf 3 tipi cihazlarda emniyet unsuru, kullanılan düşük potansiyeldeki besleme gerilimleridir. Genellikle kabul edilebilir en yüksek sınır 24 V AC ve 50 V DC dir. Bu cihazların dıştan besleme devreleri ayrıca korumalı olduklarından, toprak hattına gerek yoktur. Sınıf 4'teki cihazların güçleri dışarıdan ulaşılmaz şekilde, içlerine yerleştirilen pillerle sağlanır.

Uygulama alanlarına göre ise cihazlar;

Tip B, BF : kalp hariç , deri altı veya üstü vücut bağlantılarının yapıldığı cihaz tipleridir (EKG,Koter)

Tip CF : Kalbe doğrudan bağlantılı cihaz tipleridir [9].

3.2. Biyomedikal Cihazlarda Elektriksel Güvenlik

Biyomedikal cihazlarda elektriksel güvenlik konusu, tehlikeli elektriksel şok, patlama veya yangın gibi hastayı, cihazları ve genel donanımı etkileyebilecek risklerin en aza indirilmesi ve bunlara karşı gerekli tedbirlerin alınmasını kapsar.

Elektriksel şok insan vücudu üzerindeki iki temas noktası arasındaki potansiyel farkı ile oluşur. Elektriksel şok herhangi bir cihaz veya bir şebeke hatasından kaynaklanabilir.

3.2.1. Elektriğin fizyolojik etkileri

Elektriğin fizyolojik etkisinin oluşabilmesi için vücudun bir şekilde elektrik devresinin parçası haline gelmesi gerekir. İnsan vücudunda diğer maddeler gibi

elektrik akımına karşı bir direnç gösterir. Normalde elektrik kaynağı ile temasın cilt üzerinde olduğu durumlarda, deri direnci vücut üzerinden akacak akımı sınırlar. Bu direncin değeri çeşitli şartlar altında ve vücudun değişik bölgeleri için farklı farklı olmaktadır. Direnç, temas yüzeyinin büyüklüğü ile ters orantılıdır. Yani; temas yüzeyi büyük olursa direnç daha küçük olacak ve bu nedenle de vücut üzerinden daha büyük bir akım akacaktır.

Kuru cildin yüksek dirençli kısmı, en dıştaki epidermis tabakasıdır. Bu direnç cildin ıslaklığına göre değişmekle birlikte, 1 cm karelik bir elektriksel temas için; 15 k Ω ile 1 M Ω arasındadır. Buna karşılık kol ve bacaklardaki doku direnci yaklaşık 200 Ω , gövdede ise 100 Ω 'dur. İki ekstremité arasındaki toplam direnç 500 Ω civarındadır. Şişman insanlarda, yağın özgül direnci kasinkine göre daha fazla olduğundan, bu direnç daha büyüktür. Elektro fizyolojik ölçümlerde cilde sürülen elektrot jeli veya kullanılan deri altı elektrotları bu direnci çok aza indirdikleri için hasta elektrik şokuna karşı daha korumasızdır [5].

Elektriğin temel olarak 3 fizyolojik etkisi vardır.

- Elektroliz veya elektro kimyasal yanıklar
- Isıtma
- Sinir ve kas uyarımı

Bunların içinde en etkili olan; sinir kas uyarımı ve bunun sonucunda kalbin veya solunum sisteminin olumsuz etkilenmesidir. Yaşam için gerekli en temel sistemler arasında yer alan dolaşım ve solunum sistemlerinin, normal çalışma düzenlerinin elektriksel uyarımlar sonucu bozulması, ölüme kadar varabilen büyük sorunlara yol açabilir[9].

3.2.1.1. Elektroliz

Serbest iyonların bulunduğu bir ortamdan doğru akım geçirildiği zaman elektroliz meydana gelir. Artı yüklü iyonlar negatif elektroda , eksi yüklü iyonlarda pozitif elektroda doğru hareket ederler. Eğer cilt üzerine iki elektrot yerleştirilip, aralarından 100 μA doğru akım geçirilirse; birkaç dakika içinde elektrotların altında iyileşmesi uzun zaman alabilecek küçük yaralar oluşur. Standartlarda doğru akım frekansı 0.1 Hz'in altında olan sinyaller olarak tanımlanır. Bu frekansın üzerinde iyonların net hareketi, elektrolize neden olmayacak kadar azdır. Bu yaraların oluşmaması için standartlarda, hasta üzerinden geçebilecek maksimum doğru akım değeri 10 μA ile sınırlandırılmıştır[9].

3.2.1.2. Bölgesel doku ısıtımı

Yüksek frekanstaki elektrik akımının esas etkisi dokuyu ısıtmaktır. Elektriğin bu tehlikeli etkisinden kontrollü bir şekilde elektrocerrahi ve bazı fizyoterapi cihazlarında yararlanılmaktadır. Pıhtılaştırma ve doku kesme işlemlerinde frekansı 400 KHz ile 5 MHz arasında genlikleri birkaçyüz milivolt olan sinyaller kullanılır. Fizyo terapide enerji vücuda elektrot ile doğrudan temasla elektrik akımı olarak değil, elektrik alanı veya manyetik alan olarak uygulanmaktadır. Bölgesel ısınma dokunun cinsine, uygulanma süresine, doku alanına ve kan akış hızına göre değişir. 1mA/mm² az yoğunluklar yanıklara neden olmazlar. Fakat 5 mA/mm² üzerinde bölgesel doku yanıkları gözlenebilir[9].

3.2.1.3. Sinir Ve Kas Uyarımı

Normal durumlarda sinir-kas hücresinin zarı etrafında yaklaşık 80-100 μV 'luk bir potansiyel farkı vardır. Eğer bu potansiyel 20 μsn 'den daha uzun süre ile ters çevrilecek olursa, sinir hücresi uyarılmış olur ve bu uyarı sinir hücresi boyunca iletilir. Uyarılan neron, eğer bir duyu siniri ise acı duyulur, hareket siniri ise ilgili kas kasılır[9].

Kalp veya iskelet kasları doğrudan uyarıyla veya hareketlerini düzenleyen hareket sinirlerinin uyarımıyla kasılabilirler. Bu uyarılar genellikle 1 kHz'in altında olan frekanslarda etkili olabilmektedir. Kalbin içinden geçen elektrik akımları sonucunda, kalp kasları normal düzeninde çalışmaya devam edemez, kalp kan pompalama görevini yerine getiremez, bu durum kalıcı olabilir ve akım kesildikten sonrada devam edip ölüme neden olabilir. Elektriksel uyarım sonucunda kalp tamamen bloke olup durabilir, veya ventriküler fibrilasyon denen çok hızlı atıma geçebilir. Her iki durumun sonucuda kalbin kanı pompalayamamasıdır.

Tehlikeli durumlar kalp ve göğüs kaslarını kasılıp kalması sonucu ortaya çıkar. Aşağıdaki tabloda elektrik akımının fizyolojik etkileri akım şiddetine göre gösterilmiştir. İnsana uygulanan elektrik akımı istemsiz hareketlere ve kasılmalara yol açar. Bir noktadan sonra bu istemsiz hareketler , istemli hareketin yapılabilmesini engeller. Let-go akımı kişinin hareketini hala istemli olarak yapabileceği maksimum akım değeri olarak tanımlanır. Let-go akımı cinsiyete bağlı olarak değişmektedir. Erkeklerde ortalama 16mA ken, kadınlarda 10.5 mA dir.

Şebeke voltajı iki bilek arasından vücuda uygulandığında,vücut üzerinden 2.5mA ile 15 mA arasında bir akım geçer. Bunun üst sınırı algılama sınırının

çok üzerindedir ve bu durumda kasılma sebebi ile tutulmuş cismin bırakılması zorlaşacaktır. Üstelik canlı hat tutulduğundan fizyolojik şoktan dolayı terleme artacak böylece vücut direnci dahada azalacaktır. Azalan dirençten dolayı artan akım (250mA), ventriküler fibrilasyona neden olacaktır. Standartlarda

Çizelge 3.1 Elektrik akımının insan vücudu üzerindeki etkileri

Akım değeri	İnsan vücudu üzerindeki fizyolojik etkisi
1 mA	Algılama eşiği
5 mA	Maksimum zararsız akım yoğunluğu
10-20 mA	Sürekli kas kasılması öncesi brak çek akımı(let-go akımı)
50 mA	Acı duyma, olası bayılma, kalp ve akciğer fonksiyonları sürmekte
100-300 mA	Ventrüküler fibrilasyon başlar, solunum fonksiyonları henüz etkilenmez.
6A	Sürekli kalp kasılması,geçici solunum felci,akım yoğunluğunun yüksek olması durumunda yanıklar oluşur.

kaçığı olan bir cihazdan, hasta cildine en kötü durumda bile geçebilecek akımın 0.5 mA ile sınırlandırılması istenir.

3.2.2. Makroşok ve mikroşok

Vücut dışında ekstremitelerden uygulanacak akımdan dolayı meydana gelen şoka makroşok denmektedir[5]. Makroşok'a karşı hasta-bağlantı elektrotlarının ve giriş yükseltecinin aşağıda bahsedilen yöntemlerden biri ile, cihazın diğer kısımlarından belirli düzeyde yalıtılmış olması gerekir.

Vücut içinde kalbe yakın bir noktada bir takım ölçümler yapmak üzere yerleştirilmiş bir katater bulunuyorsa, cilt ve doku direncinin atlanması ile akımın tamamı kalp üzerinden geçebilir. Bu şekilde bir katater ile doğrudan verilecek çok küçük akımlar fibrilasyona yol açabilir. İnsanda $80-600 \mu A$ arasındaki bir akım doğrudan kalbe uygulandığında fibrilasyon olur[9]. Dikkat edilirse bu akım algılama düzeyinin çok altındadır. Bu şekilde kalbe doğrudan uygulanan kataterlerden giren akımlara ise mikroşok denir.

3.2.3. Elektriksel izolasyon

Hastayı elektrik akımının yukarıda bahsedilen etkilerinden korumak için, hastaya doğrudan bağlı veya hasta ile teması olabilecek bütün devrelerde elektriksel izolasyon yöntemleri kullanılır. Biyomedikal cihazlarda izolasyon en çok optik ve manyetik yolla yapılmaktadır. Manyetik yöntemde sarımlar arası kaçaklar en aza indirilmiş ve genellikle şebeke frekansının çok üzerinde çalışan transformatörler kullanılır. Özellikle güç kaynaklarında manyetik izolasyon kullanılır. Optik yöntemde ise analog ve sayısal yöntemle veri aktarımı söz konusu olur. Optik izolatörlerde bir taraftan diğer tarafa aktarılacak veri, bir ledin akımı ve buna bağlı olarak yaydığı ışının şiddeti ile değişir. Biyomedikal cihazlarda yalıtma izolasyon kuvvetlendiricileri ile sağlanmaktadır.

3.2.3.1. Batarya ile beslenen izolasyon kuvvetlendiricileri:

En sık kullanılan ve en basit yaklaşımdır. Devrenin giriş kuvvetlendiricisi bataryadan beslenmekte, diğer kısımlar ise şebeke gerilimi ile beslenmektedir. Ancak ; batarya bakımının gerekli ve bakımının zahmetli olması bu uygulamanın dezavantajıdır[16].

3.2.3.2. Taşıyıcı akımlı izolasyon kuvvetlendiricileri

Bu yöntemde izoleli ön yükselteç katı ile devrenin izole edilmemiş diğer kısımları arasındaki bilgi aktarımı, transformatör sargıları arasındaki yüksek frekanslı taşıyıcı akımlar yardımı ile yapılmaktadır. Devrenin izoleli kısmında 50 kHz civarında bir osilatör sinyali üretilerek, bu sinyale kuvvetlendirici çıkışından alınan sinyalin modüle edilmesi ve ancak 50 kHz civarındaki sinyalleri geçirebilecek özellikte bir transformatör üzerinden devrenin izolesiz kısmına aktarılmasıyla elektriksel izolasyon sağlanır. Burada kullanılan transformatör 50 Hz gibi düşük frekanslardaki sinyallerin geçişine izin vermemektedir[16].

3.2.3.3. Optoizolatörlü izolasyon kuvvetlendiricileri

Optoizolatörler bir yanda üzerinden geçen akımla ışık yayan bir elemana, diğer yanda bu ışığın şiddetine göre üzerinden akım geçmesine izin veren başka bir elemana sahiptir. Şekil 3.2’de bir kaç optoizolatör sembolü gösterilmiştir. Cihazın izoleli kısmı izoleli güç kaynağından, izolesiz kısmı ile normal bir güç kaynağı ile beslenir. Optoizolatöre uygulanan giriş gerilimindeki değişme ışık yayan elemanın parlaklığını değiştirmekte, karşı taraftaki ışığa duyarlı elemanın çıkış akımı giriş ile orantılı değişip bilgi çıkışa aktarılmış ve elektriksel yalıtım sağlanmış olmaktadır[16].



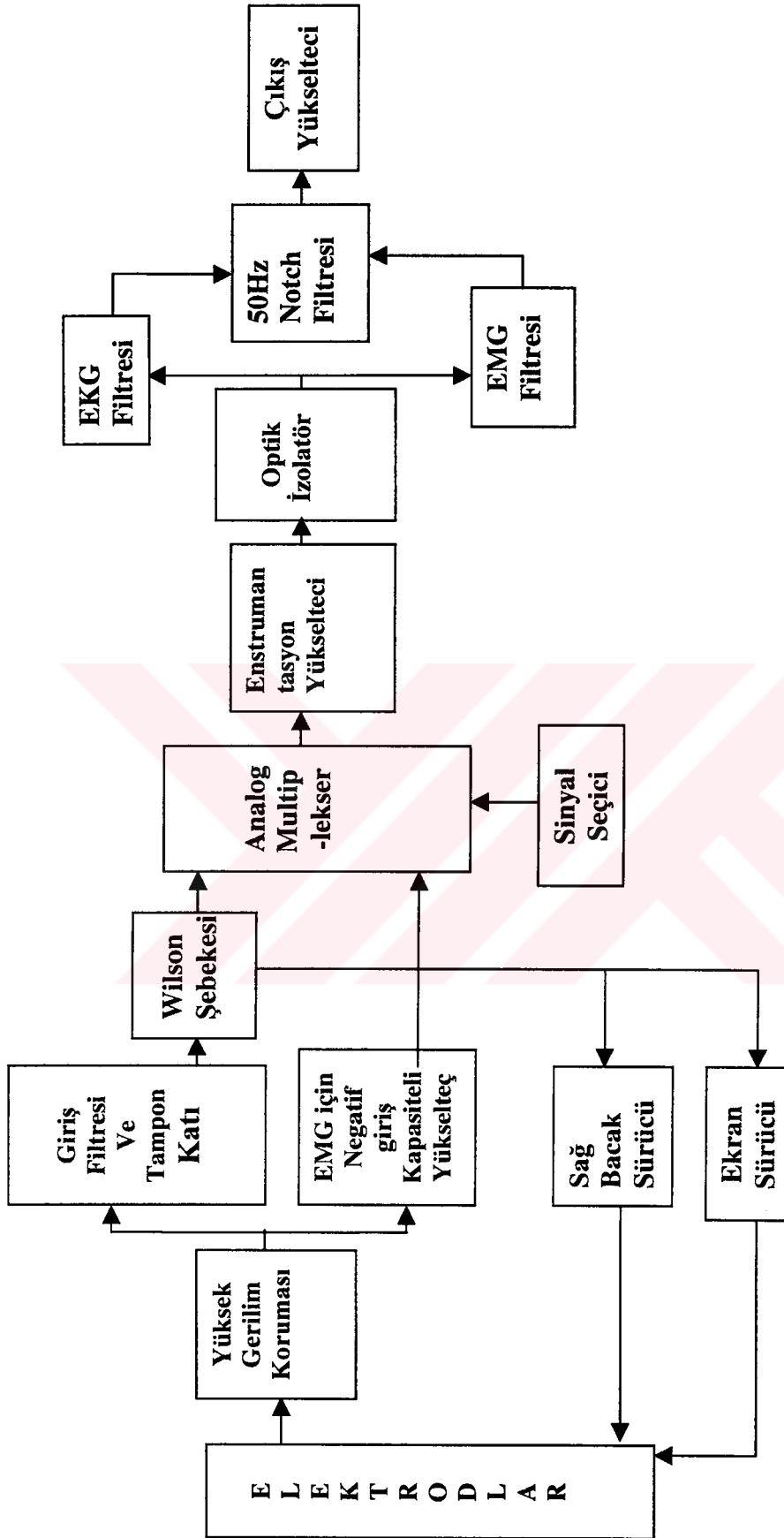
Şekil 3.2 Optocoupler sembolleri

4. EKG VE EMG SINYALLERİNİN YÜKSEK DUYARLIKLIL OLARAK YÜKSELTİLMESİ

Şekil 4.1’de EKG ve EMG sinyallerinin yüksek duyarlıklı olarak yükseltilmesi için gerçekleştirilen cihazın blok şeması görülmektedir. Cihazın tasarımı sırasında biyomedikal cihazlarda güvenlik konusunda sözü edilen ilkelere riayet edilmiştir. Bu bölümde önce cihazın çalışma ilkeleri kısaca açıklanmış, daha sonra blok diyagramdaki bölümlerin her birinin görevleri, tasarım ilkeleri, gerekli hesaplamalar ve konuya yönelik pratik ve teorik bilgilere yer verilmiştir.

Cihaz, EKG ve EMG sinyalleri kuvvetlendirilirken bir çok devrenin her iki sinyal içinde ortak kullanılmasını sağlayacak şekilde tasarlanmıştır. Sinyaller hasta üzerinden yüzey elektrodları ile algılandıktan sonra, defibrilatörle hasta vücuduna uygulanabilecek yüksek voltajın cihaza zarar vermesini önlemek için bir yüksek voltaj koruma devresinden geçirilmiştir. EKG sinyalleri alçak frekanslı bileşenlerden oluştuğundan bir alçak geçiren filtreden geçirilmiş, EMG sinyali; daha yüksek bir frekans bölgesini kapsaması ve elektrodların kaçak kapasitesinden dolayı oluşan bozucu etkilerin giderilmesi için, negatif kapasite girişli bir yükselteçten geçirilmiştir.

EKG sinyali, yukarıda sözü edilen derivasyonların herbirinin elde edilmesinde kullanılan Wilson köprüsü üzerinden, EMG sinyali ise, doğrudan oniki farklı derivasyonun ve EMG kanalının hangisinin çalışacağını seçilmesi işlemini gerçekleştirmek üzere tasarlanmış, sinyal seçici devreye uygulanmıştır. Wilson köprüsü orta noktası, girişteki sinyallerin ortalamasını vermekte ve bu sinyal; çevredeki manyetik alanlardan dolayı elektrodların cihaza bağlandığı kabloyu etkileyen gürültüyü yok etmek için kabloların şasesine bağlanmaktadır. Aynı nokta, ayrıca sağ bacak sürücü devresi



Şekil 4.1 Gerçekleştirilen biyomedikal cihazın blok şeması

üzerinden referans elektrodu olan sağ bacağa bağlanmış ve ortak moddaki sinyallerin etkisini azaltmak üzere kullanılmıştır.

Aşağıda ayrıntılı biçimde açıklanacak olan enstrümantasyon yükseltecinin, ilgilenilen her iki sinyalin, cihaz çıkışında rahatlıkla izlenebilmesine imkan verecek seviyede bir kazançla sahip olacak şekilde, kazancı ayarlanabilmektedir.

Daha sonra sinyaller; aynı kanal üzerinden optoizolatör devresine uygulanarak, elektriksel izolasyon kısmında sözü edilen hastanın tehlikeli elektriksel etkilerden korunmasını sağlayacak izolasyon işlemi gerçekleştirilmektedir.

Bu noktadan sonra, sinyaller bir anahtar vasıtası ile kendi filtreleme devrelerine uygulanmıştır. Her iki sinyalin de bileşenleri 50 Hz'lik şebeke frekansı bölgesini kapsadığından, sinyaller; içerisine karışabilecek 50 Hz'lik frekansı bastırmak için bir çentik (notche) filtresinden geçirilmektedir.

Son olarak sinyaller bir çıkış kuvvetlendiricisinden geçirilerek, osilaskop gibi bir görüntüleme cihazıyla doğrudan görüntülenebilecek veya bilgisayar ekranında görüntülemeye uygun olacak seviyeye getirilmektedir.

Cihazın hasta ile bağlantılı olan kısmı, 50 Hz'lik tehlikeli kaçak akımların değerinin çok küçük olduğu anahtarlama bir güç kaynağından sağlanan ± 12 V ve +5 V'la beslenmektedir. Görüntüleme cihazına bağlanacak sinyal işleme devreleri ise, ± 15 V'luk bir kaynakla beslenmektedir.

Bu çalışmanın amaçlarından birini oluşturan, ülkemizdeki biyomedikal cihaz teknolojisi alanında eğitim veren kuruluşlara destek konusuna yönelik olarak

da, her katın çıkışı ölçümler yapılmasına imkan vermek açısından cihaz kutusu üzerindeki jaklara bağlanmıştır.

4.1. Elektrodlar

En basit biyolojik yapı olan hücreden organlara kadar bütün canlı mekanizmalarda, çalışmalarından dolayı kendilerine has elektrik potansiyellerin oluştuğu ve bunlara biopotansiyel denildiği, önceki bölümlerde anlatılmıştır. Bu biopotansiyel işaretlerin ölçülebilmesi için vücut ile ölçme cihazı arasında iletişimi sağlayan elemanlara gereksinim vardır ki; bunlara elektrod adı verilir. Biyopotansiyel kaynaktan çekilebilecek olan akım ancak iyon akımıdır. Bu şekli ile elektrodlar biopotansiyel işaretlerin ölçülmesinde kullanılan ve iyon akımını elektron akımına dönüştüren elemanlardır. Başka bir deyişle elektrodlar; kimyasal enerjiyi , elektrik enerjisine dönüştüren birer dönüştürücüdür[8].

4.1.1. Elektrod elektrolit ilişkisi

Elektrodların iyon akımını elektron akımına dönüştürme işlemi, elektronların içinde bulundukları elektrolit içinde ve elektroda yakın olan yüzeyde gerçekleşir. Bu birleşme noktasında akım taşıyıcı olarak elektrod tarafında elektronlar, elektrolit tarafında katyon (C^+) ve anyonlar (A^-) bulunur. Elektrolit içinde, kullanılan elektrod malzemesinin katyonlarından bulunduğu göz önüne alınarak, elektrod atomlarının elektronlarını kaybederek elektrolit içinde katyon durumuna gelmesi veya elektrolit içindeki elektrod malzemesinden olan katyonların elektrodta elektron çalarak elektrolit arayüzeyinde birikmesi durumu ile karşılaşılır. Elektrodta akım çekilmediği müddetçe bu olay birbirini dengeleyecek biçimde sürüp giderek bir termodinamik denge oluşturur. Arayüzeydeki bu yük birikimi elektrodu

çevreleyen elektrolit bölgesinin elektriksel potansiyelini, elektrolitin diğer bölgelerinden farklı bir potansiyele getirir. Kullanılan elektrodun yapıldığı malzemeye ve kullanılan elektrolitteki iyon aktivitesine göre değişen bu potansiyel farkına; yarı hücre potansiyeli denir[8].

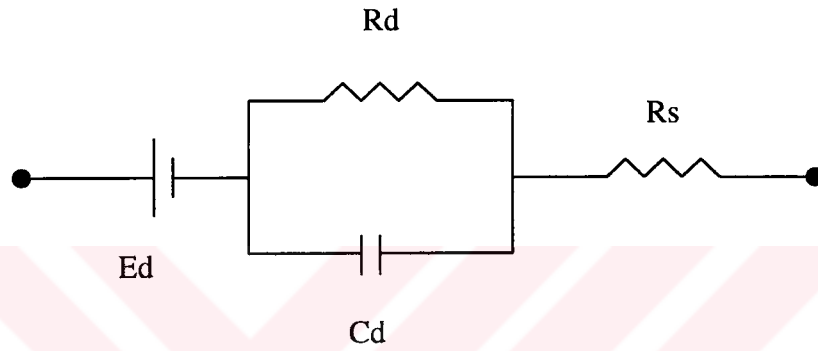
Elektrodların yarı hücre potansiyellerinin ölçülebilmesi için; yarı hücre potansiyeli sıfır kabul edilen asit içine batırılmış, etrafında hidrojen kabarcıkları oluşturulmuş platin elektrod olan hidrojen elektrodu referans olarak kabul edilir. Çizelge 4.1’de çeşitli elektrod malzemelerinin yarı hücre potansiyelleri gösterilmiştir.

Biyomedikal uygulamalarda kullanılacak elektrodların seçimi, zamanla elektrodların yapıldığı malzemede kimyasal değişiklikler olabileceği için bazı zorluklar gösterir.

Çizelge 4.1 Çeşitli elektrod malzemeleri ve yarıhücre potansiyelleri

<u>Metal</u>	<u>Yarı Hücre Potansiyeli (V)</u>
Al^3	-1.71
Zn^2	-0.76
Cr^3	-0.74
Fe^2	-0.41
Ni^2	-0.23
H^1	0
$AgCl^1$	0.22
Cu^2	0.34
Ag^1	0.799
Pt^1	0.86
Au^3	1.42
Au^1	1.68

Ayrıca bazı maddelerin canlı hücrelere olan zararlı etkilerinden dolayı kullanılmaları mümkün değildir. Bu nedenle elektrodların yapımında; altın, platin, bazı tungsten alaşımları ve gümüş-gümüşklorür gibi malzemeler kullanılır. Özellikle yaygın olarak kullanılan, tek kullanımlık EKG elektrodlarında gümüş-gümüşklorür elektrodlar kullanılır[9].



Şekil 4.2 Elektrodun eşdeğer devre modeli

Elektrodun elektriksel devre modeli şekil 4.2’de gösterilmiştir. Bu modelde; Cd ; elektrod ile elektrolit arayüzündeki yük birikiminin neden olduğu kapasiteyi, Rd; bu kapasitenin kaçak direncini, Ed; elektrodun yarı hücre potansiyelini, Rs ise elektrolitin direncini göstermektedir. Rs hariç tüm parametreler az yada çok elektrod malzemesine ve geometrisine bağlıdır. Ayrıca eleman değerleri elektron akımının belli bir değerinden sonra değişim göstermektedir.

4.1.2. Elektrod çeşitleri

Değişik amaçlarla kullanılan elektrod çeşitleri aşağıdaki gibi gruplandırılabilir.

1. Yüzey elektrodları

- a) Metal plaka elektrodları
- b) Vakumlu elektrodlar
- c) Gezici tip elektrodlar
- d) Tümüyle atılabilir elektrodlar
- e) Bükülebilir elektrodlar
- f) Kuru Elektrodlar

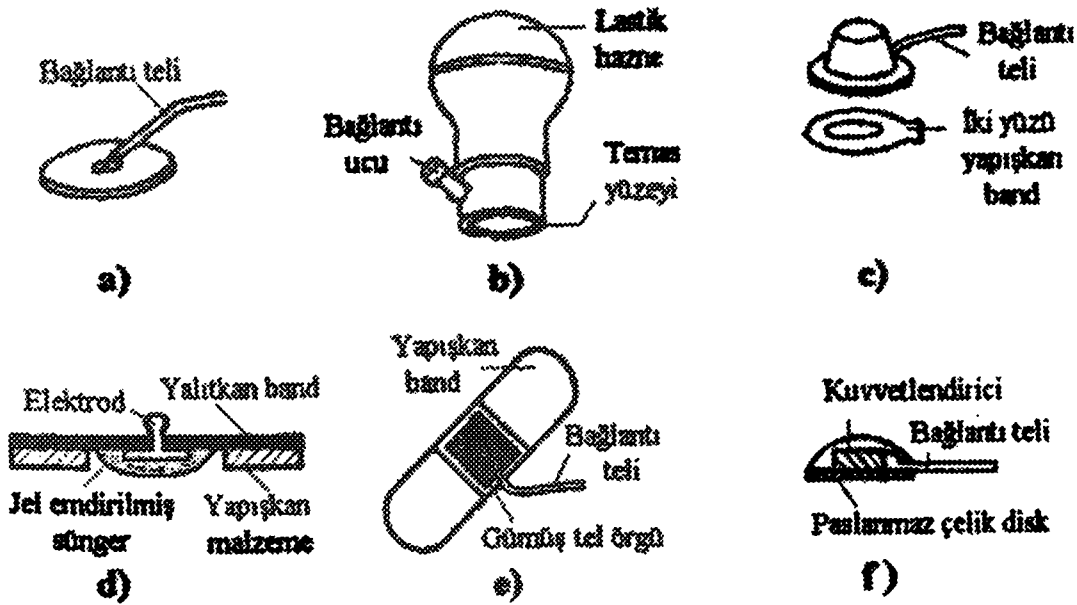
2. Dahili elektrodlar

3. Mikro elektrodlar

4.1.2.1. Yüzey elektrodları

Bu tip elektrodlar, biyolojik işaretlerin vücut yüzeyinden algılanmasında kullanılırlar. Çoğunlukla EKG, EMG ve EEG işaretlerinin ölçülmesinde kullanılan bu tip elektrodların uygulanacağı bölgenin; kıl ve kirden arındırılması ve iletkenliği artırmak için elektrodların bağlandığı noktalara elektrod pastası sürülmesi, vücut direncinin azaltılmasını ve daha iyi bir sinyal elde edilmesini sağlar. Genellikle gümüş-gümüş klorürden yapılmışlardır. Şekil 4.3’de yüzey elektrodlarının türleri gösterilmiştir.

Metal plaka elektrodları; deri ile temas eden metalik bir yüzeyleri bulunan, kol ve bacaklara lastik kayışlarla bağlanan, vücuda ise yapışkan bir bantla tutturulan elektrodlardır. Vakumlu elektrodlar, elektrod yüzeyi gerisinde plastikten bir baloncuğun sağladığı vakum kuvveti ile vücuda tutturulan elektrodlardır. Gezici tip elektrodlar vücut üzerinden ölçüm alınacak noktalara çift tarafı yapışkan, ortası delikli bir band yapıştırılarak, elektrodun bu band vasıtası ile vücuda tutturulmasına olanak verir. Son yıllarda ençok, tek kullanımlık, tümüyle atılabilir türdeki etrafındaki



Şekil 4.3 Yüzey elektrodları[16] a) Metal plaka elektrodları b) Vakumlu elektrodlar c) Gezici tip elektrodlar d) Tümüyle atılabilir elektrodlar e) Bükülebilir elektrodlar f) Kuru elektrodlar

yapışkan bir tabaka ile bağlanacak noktalara sabitlenen elektrodlar kullanılmaktadır. Bükülebilir elektrodlar, düz olmayan vücut yüzeylerinin şeklini alabilecek şekilde imal edilmişlerdir. Daha çok bebeklerin EKG'sinin ölçülmesinde cildi tahriş etmemeleri sebebiyle kullanılırlar. Kuru elektrodlar ise, pasta gerektirmeyen türde yapılan elektrodlardır[8].

4.1.2.2 Dahili elektrodlar

Dahili elektrodlar, biyopotansiyel işaretleri vücut içerisinden algılamakta kullanılırlar. Deri altına batırılan, iğne şeklinde olanları bulunduğu gibi, tümüyle vücut içine gönderilen ve harici kuvvetlendiriciye telemetri verici

düzeni ile bağılı olanlarıda vardır. Bu tür elektrodlarda pasta kullanılmaz. İğne elektrodlar paslanmaz çelikten yapılmış olup, EMG ve ameliyat gereken hastalarda EKG işaretlerinin algılanmasında kullanılırlar. Bunlarla yüzey elektrodlarına göre daha kararlı işaretler elde edilir[9].

4.1.2.3. Mikro elektrodlar

Uyarılabilen hücrelerin elektriksel davranışlarını incelemek için, hücre zarı ile bölünen hücre içi ve hücre dışı arasındaki potansiyel farkını ölçmek gerekmektedir. Bunu gerçekleştirmek için hücreyi tahrip etmeyecek ve elektriksel yapısını bozmayacak bir elektrodun hücre içine daldırılması gerekmektedir. Bu amaç için kullanılan ve uçları 0.05-10 μm arasında değişen ve hücre zarını delerek kararlı durumda kalabilecek elektrodlara; mikro elektrodlar denir. Sert metal malzemelerden yapılanları bulunduğu gibi, gümüş ve platin gibi sert olmayan malzemelerden yapılan cam bir sütunla desteklenen tipleride vardır[8].

Gerçekleştirilen projede, yüzey elektrodları kullanılmıştır. Tek kullanımlık ve pasta gerektirmeyen türde elektrodların kullanılması ile sterilizasyon gereksinimi ortadan kaldırılmıştır. Elektrodların cihaz girişine aktarılması için kesiti 3 mm olan koaksiyel kablolar kullanılarak, manyetik alanların etkisini en aza indiren bir düzeneğin kurulması sağlanmıştır.

4.2. Yüksek Gerilim Koruması

Hastanın elektriksel şoklardan korunması için alınması gerekli güvenlik önlemleri ve temel izolasyon yöntemlerinden önceki bölümde söz edilmişti. Hasta güvenliğinin bir parçası olarakta görülebilecek, elektronik devrelerin; defibrilatör uygulaması süresince elektrodlarla devreye aktarılabilecek yüksek

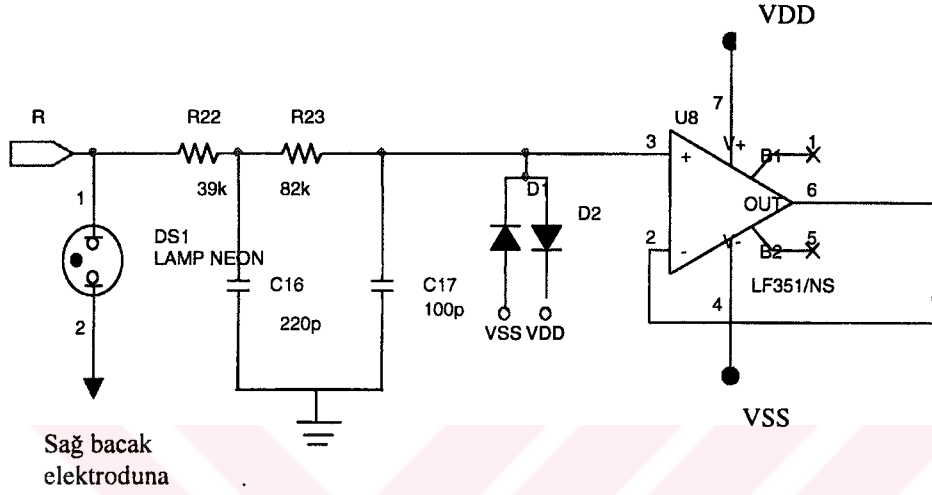
gerilim dolayısı ile bozulmasını önleyecek yüksek gerilim koruması devrelerine ihtiyaç duyulur. Bu korumayı sağlamak için; herbir elektrod ile şase arasına, voltaj limitleme elemanları bağlanır[5].

Voltaj limitleme elemanı olarak genellikle; diyot, zener diyot ve neon lamba gibi gaz deşarj tüpleri kullanılır. Neon lambalar yapım özelliklerinden kaynaklanan bir kırılma gerilimine sahiptirler. Neon lamba, uçlarına bu gerilim değerinin altındaki bir gerilim uygulandığı zaman sonsuz direnç gösterir. Bu gerilimin üzerine çıkıldığında neon gazı iyonize olup ışık verir ve uçlarındaki direnç çok küçülür. Bu sırada; neon lamba uçlarında kırılma gerilimi olan değer görülür. Böylelikle defibrilatör gibi cihazlardan uygulanan yüksek genlikli voltajın devreye etkisi nispeten önlenmiş olur. Devremizde kullandığımız kırmızı renkli neon lambanın kırılma voltajı 60V civarındadır. Bu değer tampon olarak kullanılan ve ilk aktif eleman olan LF351'in bozulmasına yol açacak kadar büyüktür. Giriş geriliminin daha düşük bir seviyeye limitlenmesi için, devre girişindeki sinyal aktif elemanların bozulmasını önleyecek şekilde bir zener kırılma voltajına limitlenir yada şekil 4.4 te görüldüğü gibi iki diyot birer ucu aktif elemanın beslemesine diğer uçları sinyal girişi ile tampon arasına bağlanır. Bu durumda; giriş voltajı artı yönde $VDD+0.7$, eksi yönde $VSS-0.7$ limitlerinin dışına çıktığında diyotlar ilettime geçecek ve aktif elemanların girişine, bozulmasına yol açacak yüksek gerilimin gelmesini önlemiş olacaktır.

4.3. Giriş Filtresi Ve Tampon Katı

Gürültü; ölçülmek istenen asıl sinyale karışarak sinyalin anlaşılmasını zorlaştıran istenmeyen akım ve gerilimlerdir. Gürültüler dış ve iç kaynaklı olarak iki kısma ayrılabilir. Dış gürültüler; oto ateşleme sistemlerinin, floresant lambaların, elektrik motorlarının ve atmosferik etkilerin yol açtığı

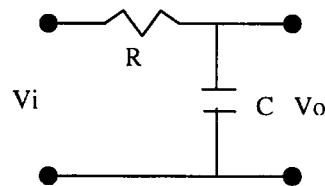
elektriksel gürültülerdir. Mikrovoltlar seviyesinde olan bu gürültüler 500 MHz'e kadar frekans bileşenlerine sahiptir. İç gürültüler ise elemanların çalışmaları sırasında oluşan termal gürültüyle, beslemedeki dalgalanmalardan kaynaklanan gürültüdür[12].



Şekil 4.4 Yüksek voltaj koruması , giriş filtresi ve tampon katı

4.3.1. Pasif filtreleme

Direnç, kondansatör ve bobin pasif devre elemanları olarak isimlendirilir. Pasif devre elemanları ile gerçekleştirilen filtre devrelerine de pasif filtre devresi denir. Şekil 4.5'teki seri RC devresini inceleyerek, devrenin AC bir gerilime cevabını görelim.



Şekil 4.5 Pasif filtre devresi

V_i gerilimi frekansı çok yüksek olması durumunda kondansatör kapasitif resistansı X_c ;

$$X_c = \frac{1}{2\pi fC} \quad (4.1)$$

X_c ; yaklaşık sıfır olur. Bu durumda $V_o = 0$ olacaktır. Frekansın çok küçük olması (yaklaşık sıfır) durumunda ise eşitlik 4.2'den, X_c ; sonsuz direnç gösterip açık devre olacak ve $V_o = V_i$ olacaktır. Devreye uygulanan frekansla çıkış geriliminin değişimi;

$$V_o = \frac{X_c V_i}{\sqrt{R^2 + X_c^2}} \quad (4.2)$$

4.2 eşitliğine göre bulunur. Bu, girişe uygulanan alçak frekansların düşük oranda, yüksek frekansların ise büyük oranda zayıflatılarak çıkışa aktarıldığını gösterir. $X_c = R$ olan özel durum için eşitlik 4.2 yeniden düzenlenirse, kazanç ifadesi;

$$A_v = \frac{V_o}{V_i} = \frac{1}{\sqrt{2}} = 0.707 \big|_{X_c=R} \quad (4.3)$$

olur. Buna göre $X_c = R$ durumunu sağlayan frekans değerinde çıkış, girişin %70.7'sidir. Bu olayın gerçekleştiği frekansa kesim frekansı denir ve ;

$$X_c = \frac{1}{2\pi fC} = R \quad (4.4)$$

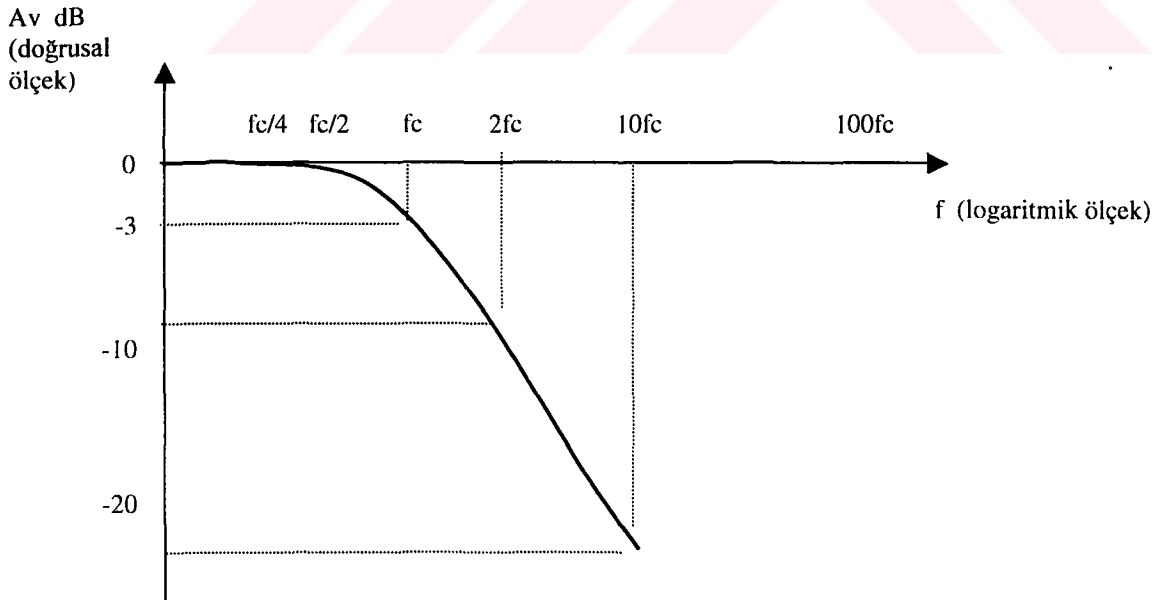
$$f_c = \frac{1}{2\pi RC} \quad (4.5)$$

4.5 eşitliği ile hesaplanır. Bu noktadaki kazanç logaritmik terimler cinsinden;

$$G_v = 20 \log_{10} A_v = 20 \log_{10} \frac{1}{\sqrt{2}} = -3dB \quad (4.6)$$

olarak bulunur. Şekil 4.6'da kazanç-frekans değişim grafiği gösterilmiştir. Grafikte frekanstaki her 10 kat azalmanın kazançta $-20dB$ 'lik bir zayıflamaya neden olduğu görülmektedir. Şekil 4.5'deki devrede çıkışın direnç üzerinden alınması durumunda ise alçak frekansların zayıflayıp, yüksek frekansların geçtiği görülür.

Vücut tarafından üretilen biopotansiyeller genellikle 10 KHz'den daha düşük frekanslara ve μV 'lardan birkaç mV'a kadar genliğe sahip işaretlerdir. EKG sinyalleri 0.01 Hz ile 250 Hz, EMG sinyalleri ise DC ile 10KHz aralığında frekans bileşenlerine sahiptirler.



Şekil 4.6 Bir alçak geçiren filtrenin frekans-kazanç grafiği

Filtreleme işlemi, sinyallerin yükseltilmesi işleminden sonra, sadece istenen frekansları geçiren bir band geçiren filtre ile yapılacaktır. EKG sinyalinden yüksek frekanslı gürültülerin atılması için, yükseltme işleminden önce, elektrodlardan alınan sinyal, kesim frekansı EKG sinyalinin en büyük frekans bileşeninin yaklaşık 10 katı değerinde olan, alçak geçiren pasif filtreden geçirilerek -20 dB/decade'lik bir zayıflama sağlanmıştır. Bu işlemin asıl amacı; gürültü sinyallerinde yükseltip ölçülecek sinyali algılanamaz hale getirmesini engellemektir. Şekil 4.4'de görüleceği gibi, arka arkaya bağlanan iki alçak geçiren pasif filtre ile giriş frekansımızın 10 katı frekansındaki gürültülerin, -40 dB zayıflatılması sağlanmıştır.

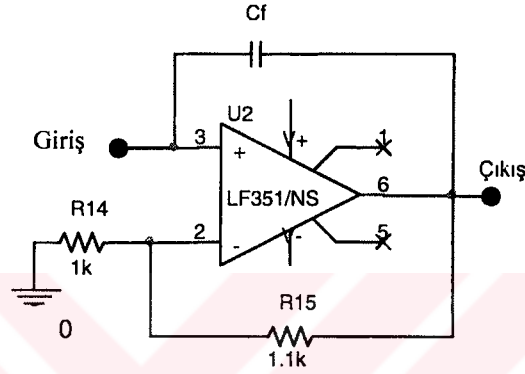
4.3.2. Tampon

Elektrodların çıkış empedansının, işaret işleme birimleri olan yükseltme devreleri ile empedans açısından bir uyum sağlaması gerekir. Elektronik devrelerde en büyük güç aktarımı için; süren cihazın çıkış empedansı, sürülen cihazın giriş empedansının eşleneği olmalıdır. Fakat; elektrod ve yükseltici empedanslarının eşit olması durumunda cihaz ve elektrodlar üzerinden hastaya bir akım akabilir. Bunu engellemek için yükseltici giriş empedansının elektrodların çıkış empedansından çok daha büyük olması istenir. Bu işlem şekil 4.4'deki birim kazançlı evirmeyen yükselteç olarak çalışan LF351 ile sağlanır. LF351 giriş empedansı $10^{12} \Omega$ değerinde olup istenen yüksek giriş empedansını sağlamaktadır.

4.4. Negatif Giriş Kapasiteli Yükselteç

EMG sinyalinin frekans bandı oldukça geniştir. Sinyalin algılanmasında kullanılan elektrodların eşdeğerinde gösterilen kaçak kapasiteden dolayı,

sinyalde bir zayıflama olmaktadır. Bu etkiden kurtulmak için negatif giriş kapasiteli yükselticiler kullanılır. Yapılan iş; elektrodların kaçak kapasitesini yükseltici giriş kapasitesi ile kompanza etmekten ibarettir. Şekil 4.7’de negatif giriş kapasiteli yükselteç devresi görülmektedir. Sinyalin devrenin pozitif girişinden uygulandığı ve kuvvetlendirici kazancının $A > 1$ olduğu göz önüne alınarak;



Şekil 4.7 Negatif giriş kapasiteli yükselteç

$$V_o - V_i = \frac{1}{C_f} \int I_f . dt \quad (4.7)$$

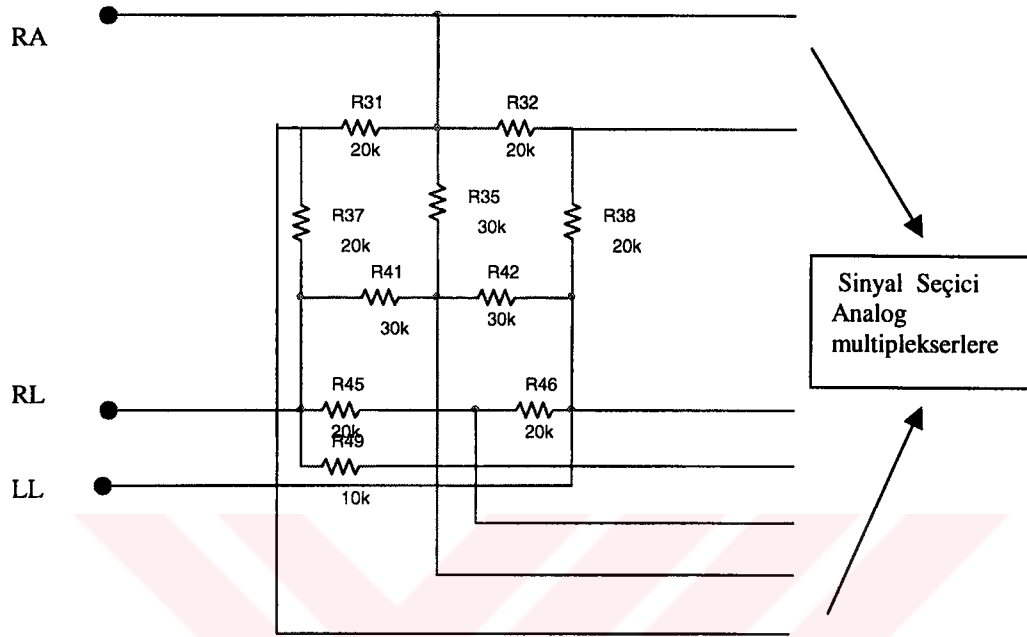
$$V_i = -\frac{1}{(A-1)C_f} \int I_i . dt \quad (4.8)$$

olarak yazılabilir. Bu eşitlikten kuvvetlendiricinin giriş kapasitesi;

$$C_i = -(A-1).C_f \quad (4.9)$$

değerinde bir negatif kapasite olur. O halde kuvvetlendirici kazancı ve geri besleme kapasitesi uygun değerlerde seçilerek, kaçak kapasitelerin dolayı girişte görülen kapasite etkisi ($C_k - C_i = 0$) yok edilebilir.

4.5. Wilson Köprüsü



Şekil 4.8 Wilson köprüsü

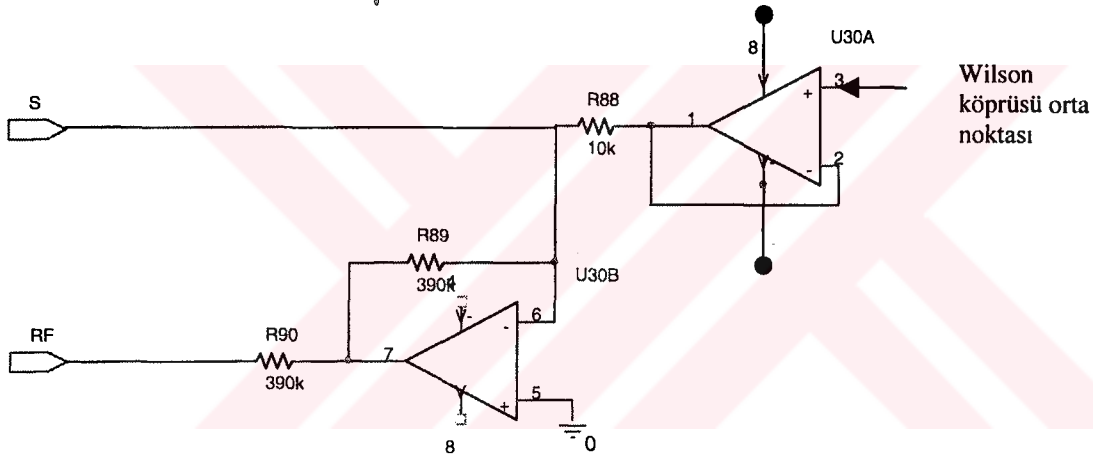
Şekil 4.8’de gösterilmiş olan Wilson köprüsü devresi, daha önce sözü edilen derivasyonların seçilmesi işlemini kolaylaştırmak üzere geliştirilmiş bir köprü devresidir. Elektrodlardan gelen uçlar önce köprü devresine bağlanır. Şekil 4.8 incelenecek olursa; köprü çıkışında derivasyonları seçecek olan analog multiplekserlere tüm derivasyonlar için gerekli olan elektrod bağlantılarının geldiği görülür.

Köprünün avantajı; çeşitli derivasyonlar için ortak olan dirençlerin, tek bir direnç olarak kullanılmış olması ve kol ve bacaklara yalnızca üç elektrod bağlantısı yapılarak tüm derivasyonların alınmasına imkan sağlamasıdır. Ayrıca köprünün orta noktasında vücuttan alınan sinyallerin tamamının ortalaması elde edilmektedir. Köprü oluşturulurken kullanılan dirençlerin

toleranslarının küçük olması yapılacak ölçümlerin daha kesin sonuçlar vermesini sağlamaktadır.

4.6. Ekran Sürücü Devresi

Elektrodları vücut üzerinden cihaz girişine bağdaştırmada kullanılan kablonun uzun olması, kablodan toprağa olan kaçak kapasitenin artmasına sebep olmaktadır. Ayrıca kablo çevreden her türlü gürültüyü ve özellikle şebeke gürültüsünü kapabilecektir.



Şekil 4.9 Ekran ve sağ bacak sürücüleri

Bu sorunları azaltmak için canlı uç çevresinde ekranlama elemanı olan koaksiyel kablolar kullanılır. Elektrolardaki sinyali cihaz girişine taşıyan kablolardaki bu kaçak kapasiteler ve kabloların direncileri birbirine eşit olmalıdır. Aksi takdirde yükselteci girişinde bir empedans dengesizliği söz konusu olur. Bu durumda yükseltici girişine gelen ortak mod sinyalleri, bir farksal sinyal oluşturur. Bu farksal sinyal ölçülmek istenen sinyalin algılanmasını güçleştirir, hatta ölçmek istediğimiz sinyaller mikro ve milivoltlar mertebesinde olduklarından, ölçümü imkansız hale getirir.

Bunu önlemek için Şekil4.9’da görülen ekran sürücü devre kullanılır. Elektrodlardan gelen ve farksal sinyali oluşturacak iki hat eşit dirençler üzerinden bir izleyici devresine uygulanarak, giriş sinyallerinin ortalaması alınıp , koaksiyel kablonun ekranlama iletkenine bağlanarak, girişteki koaksiyel kablonun elektrodlarlar tarafında ve yükseltici girişinde aynı ortak mod sinyalin olması sağlanır. Gerçekleştirilen projede; bu amaçla Wilson körüsünün orta noktasından alınan sinyal koaksiyel kabloların ekran uçlarının birleştirildiği “S” ucuna bağlanmıştır.

4.7. Sağ Bacak Sürücüsü

Sağ bacak elektrodunun yapılan tüm ölçümler için referans elektrodu olarak kullanıldığından daha önce söz etmiştik. Koaksiyel kablolarda kaçak kapasitelerden dolayı oluşan kaçak akımlar referans elektrodu olan sağ bacak üzerindeki elektrod üzerinden devrelerini tamamladıklarında yükseltici girişinde bir ortak mod sinyalin oluşmasına sebep olurlar. Oluşan ortak mod sinyalinin düşük tutulması için referans elektrodunun toprağa çok küçük bir direnç üzerinden bağlamak mümkündür. Fakat bu durumda, kaza sonucu hasta üzerine uygulanabilecek gerilimler, düşük dirençle topraklanan referans elektrodu ve hasta üzerinden büyük bir akım geçmesine ve hastanın güvenliğinin tehlikeye girmesine yol açacaktır.

Bu olumsuzlukları yok etmek için, sağ bacak elektrodu topraklanmayıp, sağ bacak sürücüsü denen yardımcı bir işlemsel kuvvetlendirici çıkışına bağlanır. Wilson köprüsü orta noktasındaki giriş sinyallerinin ortalaması şekil 4.9’da görüldüğü gibi yardımcı işlemsel kuvvetlendiricinin faz çeviren girişine uygulanmaktadır. Böylece sadece vücuttan algılanan ortak moddaki sinyaller ters fazlı olarak Rçıkış (R90) üzerinden tekrar vücuda

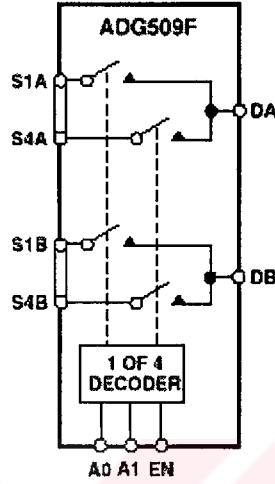
uygulanmaktadır. Bu durumda vücutta oluşan ortak mod işaretler azaltılabilmekte, farksal moddaki işaretler üzerinde çevrimin bir etkisi olmamaktadır. Ayrıca hasta üzerinden hayati tehlike yaratabilecek tehlikeli akımların akmasına sebep olabilecek bir durumda ise, yardımcı işlemsel kuvvetlendiricinin doyuma gitmesi nedeniyle hasta, değeri oldukça büyük seçilen Rçıkış direnci üzerinden topraklandığından, üzerinden geçen akım küçük bir değerde tutulabilecektir.

4.8. Analog Multiplekser Ve Sinyal Seçici

12 adet EKG derivasyonu ve EMG sinyalinden yalnız birinin seçilip enstrümantasyon yükselteci girişine aktarılması gerekir. Sinyal seçme işlemi; eski uygulamalarda çok konumlu komitatör anahtarlarla yapılmaktaydı. Komitatör anahtarının konum değiştirmesi sırasında oluşturduğu ark ve parazitlerin ölçülecek sinyalleri olumsuz etkilemesi sebebiyle, bu iş için analog multiplekserler kullanılmaktadır. Ölçmeye çalıştığımız sinyaller farksal sinyaller olduğu için farksal bir analog multipleksere gerek duyulmaktadır. Onüç farklı farksal sinyali seçmeye elverişli analog multiplexer entegresi en popüler yarı iletken üreticilerinin katalogları incelenerek aranmış, fakat böyle bir entegreye rastlanamamıştır. 4 kanallı ADG509F entegresinden 4 adet kullanılarak, 16 farksal analog sinyalin seçilmesine imkan veren bir multiplekser devresi geliştirilmiştir. Şekil 4.10'da ADG509F'in yapısı ve doğruluk tablosu görülmektedir.

Entegrenin dijital kısmında 4 farksal girişten hangisinin çıkışa aktarılacağını seçen bir kod çözücü ve entegrenin çalışmasına imkan veren bir EN (enable) ucu bulunmaktadır. Bu dijital girişleri, 16 farklı durumu binari olarak kodlayan bir kodlayıcının çıkışı kontrol edecek ve 4 entegre ile 16 farklı sinyalin seçimi yapılabilecektir. Fairchild Semiconductor uygulama

devreleri kısmından alınan iki adet 16'dan 3'e kodlayıcı kullanılarak yapılan 16' dan 4' e ağırlıklı (priority) kodlayıcı devresi şekil 4.11'de, doğruluk tablosu ise



(a)

A1	A0	EN	Açık Anahtar Çifti
X	X	0	hiçbiri
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4

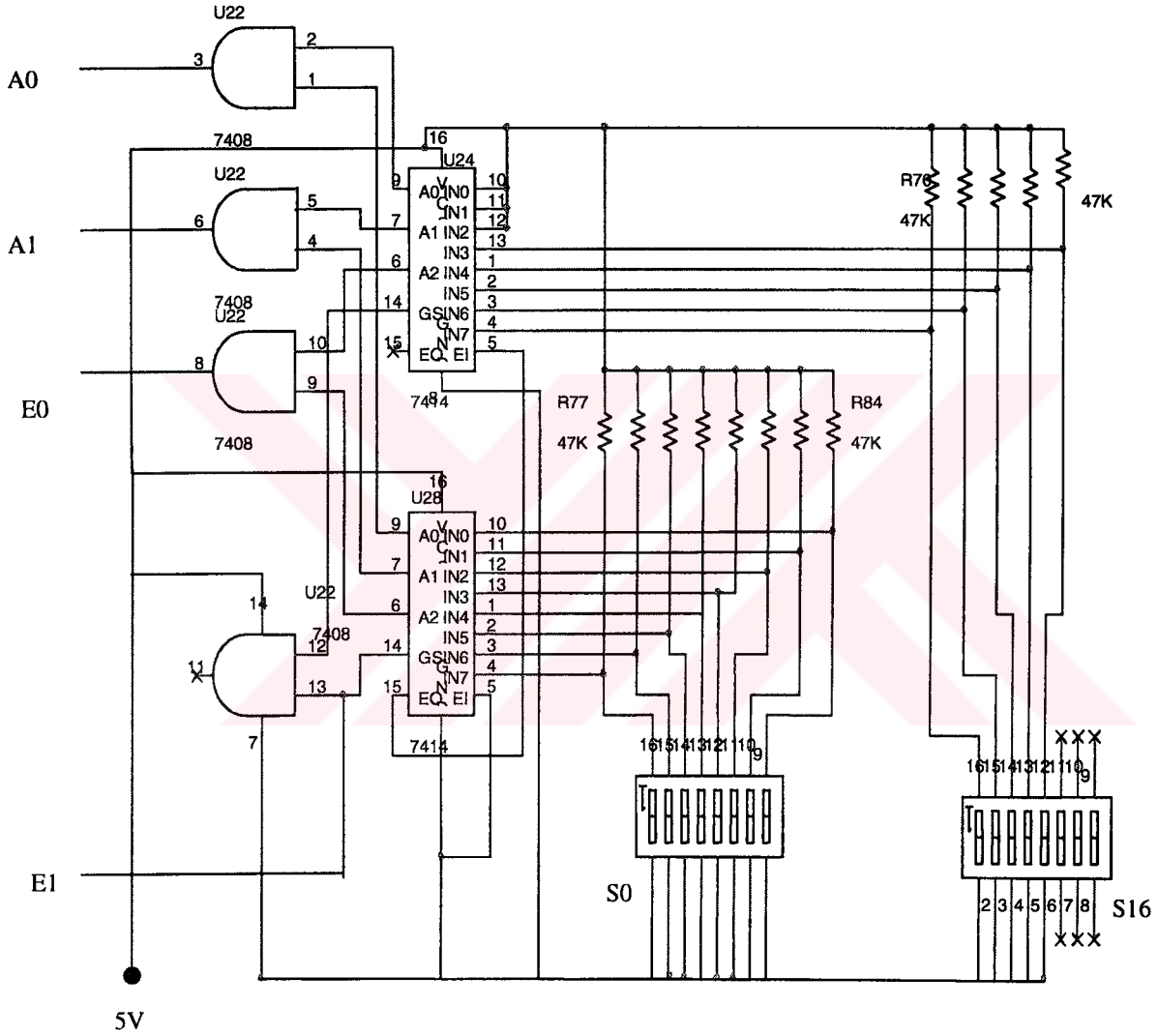
(b)

Şekil 4.10 4 kanallı analog multiplekser

a) yapısı b) doğruluk tablosu.[6]

çizelge 4.2'de görülmektedir. A0 ve A1 ile isimlendirilen kodlayıcı uçları doğrudan 4 entegrenin A0 ve A1 uçlarına bağlanırken, E0 ve E1 ile isimlendirilen uçlar ise, hangi entegrenin çalışacağını seçmek üzere

ayrılmıştır. Çizelge 4.2 incelenecek olursa 4 entegrenin her birinin çalışmasının E0 ve E1 hatları ile nasıl sağlandığı rahatlıkla anlaşılabilir.



Şekil 4.11 16'dan 4'e priority kodlayıcı

Görüldüğü gibi E0 ve E1 uçlarının her ikisine bağlı bir seçme işlemi yapılmaktadır. Hangi entegre çalışacaksa onun E hattı etkin yapılmak üzere

lojik 1 çıkışı sağlayacak devrenin tasarımı temel sayısal devre bilgisi kullanılarak veyadeğil (nor) kapıları ile yapılmıştır.

Çizelge 4.2 16 ‘dan 4’ e priority kodlayıcının doğruluk tablosu

Seçme anahtarları	A0	A1	E0	E1	Etkin Entegre	Seçilen Sinyal
S0	0	0	0	0	U13	I
S1	1	0	0	0	U13	II
S2	0	1	0	0	U13	III
S3	1	1	0	0	U13	AVR
S4	0	0	1	0	U16	AVL
S5	1	0	1	0	U16	AVF
S6	0	1	1	0	U16	V1
S7	1	1	1	0	U16	V2
S8	0	0	0	1	U21	V3
S9	1	0	0	1	U21	V4
S10	0	1	0	1	U21	V5
S11	1	1	0	1	U21	V6
S12	0	0	1	1	U26	EMG
S13	1	0	1	1	U26	-
S14	0	1	1	1	U26	-
S15	1	1	1	1	U26	-

4.9. Biyomedikal Cihazlarda Kullanılan Yükselteçler

Biyolojik sinyallerin kuvvetlendirildiği yükselteçler; biyoelektrik yükselteçler olarakta isimlendirilirler. Bunlar kazançlarına göre; düşük, orta ve yüksek kazançlı olmak üzere sınıflanırlar. Bazı biyoelektrik yükselteçler AC kuplajlı olurken, bazıları DC kuplajlıdır. Frekans cevapları genellikle DC'ye çok yakın frekanslar (0.05 Hz) ile 100 kHz arasındadır. DC kuplaj üzerinde çalışılan sinyal tamamen DC ise veya çok yavaş değişiyorsa gerekir. Diğer durumlarda AC kuplajın kullanılması ile elektrodların DC potansiyelinin atılması sağlanır. Birçok genel amaçlı yükselteçte ise, ayarlanabilir frekans cevabı istenir.

Düşük kazançlı yükselteçlerin kazançları; *1 ile *10 arasındadır. Bu tür yükselteçler genellikle aksiyon potansiyeli gibi nispeten büyük potansiyellerin yükseltilmesinde ve cihazla elektrodlar arasında tampon katı oluşturulmasında kullanılırlar. Orta kazançlı yükselteçler; *10 ile *1000 arasında kazanç sağlar ve EKG ile EMG potansiyellerinin yükseltilmesinde kullanılırlar. Yüksek kazançlı yükselteçler ise *1000 ile *1000000 arasında kazanç sağlarlar ve beyin sinyallerinin algılandığı EEG uygulamalarında kullanılırlar[9].

Orta ve yüksek kazançlı yükselteçler için iki önemli faktör; gürültü ve sürüklenmedir. Sürüklenme; çıkış sinyalinin çalışma sıcaklığı ile değişmesi sonucu ortaya çıkar. Gürültüyse; dirençler ve yarı iletken malzemelerden kaynaklanan termal gürültüdür. Modern ekipmanlarda bu problem, iyi dizayn ve toleransı düşük malzemeler kullanılarak çözülür.

Yükselteçlerin tüm tipleri için çok yüksek giriş empedansına gerek vardır. Bunun sebebi tüm biyoelektrik sinyallerin kaynaklarının genellikle 10^3 ile 10^7

Ω gibi yüksek empedansa sahip olmalarıdır. Modern cihazlarda yüksek giriş empedansı, giriş devrelerinde MOSFET ve JFET elemanları kullanılmasıyla, $10^{12} \Omega$ civarında bir değerle sağlanır.

Biyoelektrik amplifikatörlerde bulunması gereken ortak özellikler şunlardır.

1. Genellikle farksal giriş ve tek sonlandırılmış çıkış
2. Yüksek CMRR
3. Çok yüksek giriş empedansı
4. Kazancın ayarlanabilmesi özelliği
5. Frekans cevabında uygulamalara göre değiştirilebilmesi özelliği.

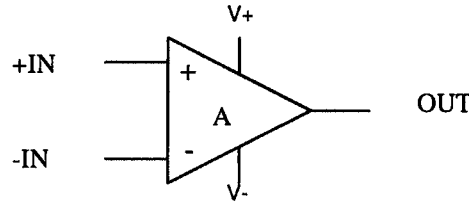
Farksal sinyalleri yükseltmek işlemsel yükselteçler kullanılır. İşlemsel yükselteçler yarıiletken üreticileri tarafından entegre devre olarak üretilmektedir. Biyoelektrik sinyaller genellikle farksal sinyallerdir ve işlemsel yükselteçler kullanılarak yapılan, enstrümantasyon yükselteci adı verilen yükselteçlerle kuvvetlendirilirler.

4.9.1. İşlemsel yükselteçler

İnsan vücudundan algılanan sinyaller genellikle farksal sinyaller olup, elektrodların yarı hücre potansiyellerinden kaynaklanan ve değeri 300 mV'a kadar çıkabilecek bir ofset voltajı üzerine binmiş şekilde algılanırlar.

Farksal sinyalleri kuvvetlendirmek üzere farksal yükseltme yapabilen işlemsel yükselteçler kullanılır. İdealde; işlemsel yükselteçlerin giriş empedansları, açık çevrim gerilim kazançları, band genişlikleri ve ortak modu atma oranları (CMRR) sonsuz, çıkış empedansları ve çıkış ofset voltajları sıfır değerindedir. İşlemsel yükselteç kullanılarak gerçekleştirilen devrelerinin analizlerini

kolaylaştırmak için idealdeki karakteristikleri göz önüne alınır. Pratikte ise hiç bir işlemsel yükselteç bu ideal karakteristikleri gösteremez. Sözü edilen bu özelliklerinden dolayı, işlemsel yükselteçler biyoelektrik sinyallerin yükseltilmesinde en çok kullanılan elemanlardır.



Şekil 4.12 İşlemsel yükselteç

İşlemsel yükselteçler şekil 4.13’de görüldüğü gibi; $-IN$ ve $+IN$ olmak üzere aynı voltaj kazancına sahip farksal iki giriş ve bir çıkışa sahiptir. İşlemsel yükseltecin çevirici ($-IN$) girişinden uygulanan bir sinyal, çıkışta 180 derece faz farklı bir sinyal oluşturur. Çevirici olmayan girişten ($+IN$) uygulanan bir sinyal ise girişle aynı fazda bir çıkış sinyali oluşturur. İşlemsel yükselteçler genellikle $V+$ ve $V-$ olmak üzere iki gerilim kaynağı ile beslenirler. Hiç bir geri besleme yapılmadığı durumda çıkışta, iki girişten uygulanan giriş gerilimlerinin farkı ile kataloglarda A_{OL} (open loop gain) olarak belirtilen açık çevrim kazancının çarpımı kadarlık bir gerilim görülür .

$$V_O = A_{OL} * (V_{(+IN)} - V_{(-IN)}) \quad (4.8)$$

İşlemsel yükseltecin ideal olduğu düşünülürse; eşitlik 4.8’de anlaşılabileceği gibi işlemsel yükseltecin çıkışı; eğer $+IN$ girişinde $-IN$ girişinden daha büyük bir gerilim varsa, aralarındaki pozitif farkın sonsuz kazanç ile çarpılmasıyla $+\infty$ ’a, $-IN$ girişinde, $+IN$ girişine göre daha büyük bir gerilim

varsa, aralarındaki negatif farkın sonsuz kazanç ile çarpılmasıyla $-\infty$ 'a, $+IN$ ve $-IN$ girişleri aynı voltaj değerinde ise sıfıra gider.

Bu durum; yukarıda sözünü ettiğimiz biyoelektrik işaretleri yükseltmede çok işimize yarar. Vücut üzerindeki iki nokta arasına bağlanacak iki elektrodta aynı ofset voltajı bulunur. Ortak moddaki bu sinyal, işlemsel yükseltecin çıkışına sıfır volt olarak aktarılırken iki elektrod arasındaki fark voltajı ise açık çevrim kazancı ile çarpılarak aktarılacaktır. Böylece; sadece ilgilendiğimiz sinyali kuvvetlendirmiş oluruz.

Şimdide işlemsel yükseltecin idealden ayrılan özellikleri ve bunların yapacağımız yükseltme üzerindeki etkilerini inceleyelim. İdealden ayrılan özellikleri ile devremizi en fazla etkileyen parametre CMRR (ortak modu atma oranı) dir. Girişlere uygulanan sinyallerin eşit olması durumunda dahi çıkışta bu sinyallerden dolayı bir çıkış voltajı görülür . Bunun sebebi; işlemsel yükseltecin yüksek giriş empedansını karşılamak için JFET veya MOSFET elemanlarından yapılan giriş katını oluşturan elemanların tam olarak birbirinin eşleneği olarak üretilmemeleridir. Ortak mod sinyali, kataloglarda A_{CM} olarak belirtilen ortak mod kazancı ile çarpılarak çıkışa aktarılır. Buda, ölçmek istediğimiz biyolojik sinyale başka bir sinyalin karışması demektir. Kataloglarda CMRR olarak belirtilen parametre bu ortak mod sinyallerinin zafıylatılmasının oranını ifade eder ve;

$$CMRR = A_{cm} / A_{dif} \quad (4.9)$$

logaritmik olarak ,

$$CMRR = 20 \log A_{cm} / A_{dif} \quad (4.10)$$

eşitliği ile ifade edilir. Genelde işlemsel yükselteçlerin CMRR'leri 60-80dB değerlerindeyken, biyoelektrik sinyallerin yükseltilmesinde kullanılan işlemsel yükselteçlerde, 100–130 dB civarındadır.

Açık çevrim kazancı olarak belirttiğimiz değer en popüler işlemsel yükselteçlerden biri olan LM741 için 200.000 dir. Eğer giriş sinyallerini bu kazançla yükseltmeye çalışırsak, yükseltecimiz doyuma gidecektir. Farksal sinyalleri bizim belirleyeceğimiz bir kazanç değeri ile yükseltilmesine yarınacak devre şekil 4.14'de gösterilmiştir. Bu devrenin kazancına kapalı devre gerilim kazancı veya sinyal bu kazançla yükseltildiğinden farksal kazanç (Adif) denir.

4.9.1.1. Basit farksal yükselteç devresi

Şekil 4.13'deki basit farksal yükselteç devresinin kazancı , işlemsel yükselteç ideal kabul edilerek ;

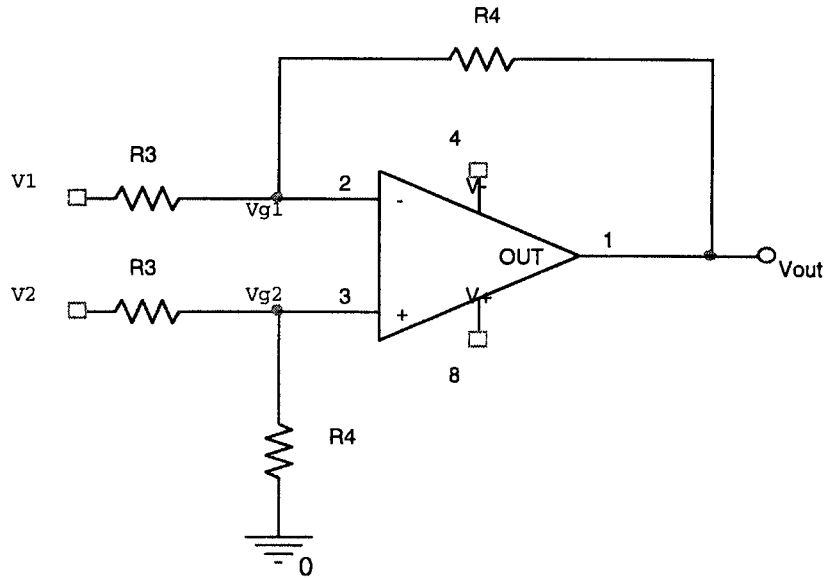
$$V_{g2} = (V_2/R_3 + R_4) * R_4 \quad (4.11)$$

$$V_{g1} = V_{g2} \quad (4.12)$$

$$(V_1 - V_{g2}) / R_3 = (V_{g2} - V_o) / R_4 \quad (4.13)$$

olduğuna göre, çıkış gerilimi ;

$$V_o = R_4/R_3 (V_2 - V_1) \quad (4.14)$$

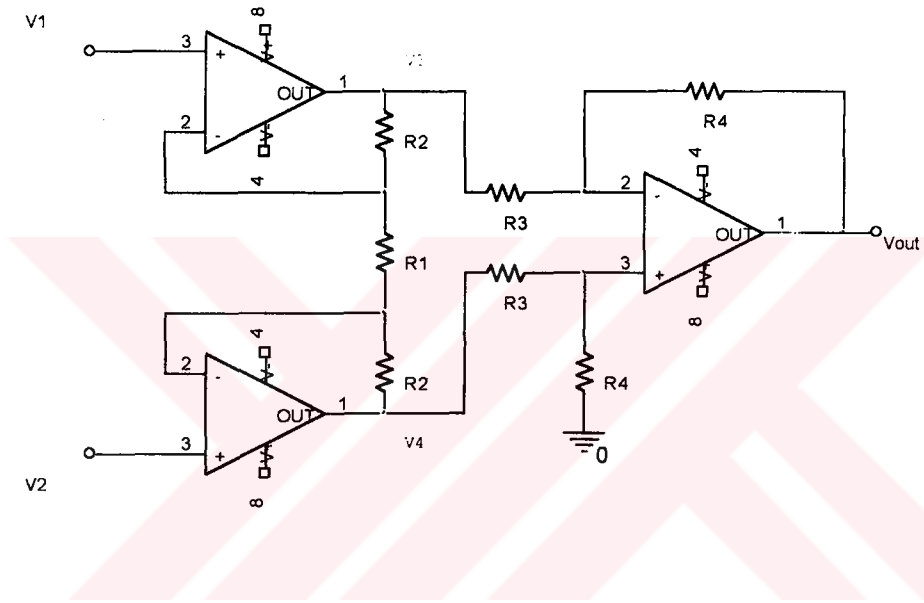


Şekil 4.13 Basit farksal yükselteç devresi

şeklinde basitleştirilir. Buradan; girişlere uygulanan V2 ve V1 sinyalleri arasındaki farkın, geri besleme elemanlarının belirlediği kazançla çarpılarak çıkışa aktarılacağı anlaşılır. Eğer her iki girişte ortak olan bir sinyal varsa bu sinyal çıkışa sıfır olarak aktarılacaktır. Fakat pratikte, girişlerin her ikisine aynı sinyal uygulansa dahi; yükselteç giriş empedansının küçük olması ve kullanılan dirençlerin toleransının sıfır yapılamamasından kaynaklanan bir empedans dengesizliği, belirli bir seviyede ortak mod sinyali çıkışına neden olur. Ayrıca EKG ve EMG gibi temas dirençleri oldukça büyük olan ve hastadan hastaya değişiklik gösteren giriş sinyalleri, devrenin kazançlarında belirli bir seviyede tutulabilmesine engel olur. Bu sorunu gidermek için giriş sinyalleri, giriş empedansı çok büyük çıkış empedansı çok küçük izleyici devrelerinden geçirilir.

4.9.1.2. Enstürmantasyon Yükselteci

Şekil 4.14'te gösterilen enstürmantasyon yükselteci devresi, ortak mod sinyallerinin atılmasında çok daha iyi bir sonuç verir. Şekil 4.14'e dikkat edilecek olursa, yüksek giriş empedansı gereksinimini karşılamak üzere pozitif kazanç katsayılı iki



Şekil 4.14 Enstürmantasyon yükselteci

yükselteç, şase uçları ortak bir R1 direnci olarak birleştirilmiştir. Böylece hem bir kazanç sağlanmış hemde yüksek giriş empedansına sahip bir yükselteç elde edilmiş olmaktadır.

Şekil 4.15'te $V1 = V2$ olduğu zaman, yani girişte ortak modlu bir sinyal bulunduğu zaman, R1'in her iki ucunda eşit bir gerilim görülecek, ve R1'den akım akmayacaktır. İşlemsel yükselteçlerin çok yüksek giriş empedansları sebebi ile onların girişlerindende akım akmaması sonucunda her ikisinin çıkışıda $V1$ değerinde olacak ve ortak moddaki kazanç 1 olacaktır.

Farksal bir sinyalin V1 ve V2 arasına uygulanması durumunda ise devrenin kazancı, R1 üzerinden akan akımın, R2 üzerindende geçmesiyle aşağıdaki eşitlikler takip edilerek bulunur.

$$V1-V2 = I.R1 \quad (4.15)$$

$$V3-V4 = I (R2+R1+R2) \quad (4.16)$$

Her iki eşitlikteki I'lar birbirine eşitlenirse fark kazancı için;

$$Adif = (V3-V4)/(V1-V2) = (2R2+R1)/R1 \quad (4.17)$$

ifadesi yazılır. Eşitlik 4.17'deki R1'in değiştirilmesiyle kazanç ayarlanabilir. Devrenin toplam kazancı ise çıkıştaki farksal yükseltecin kazancıda hesaba katılarak;

$$Adif = (2R2+R1)/R1 * R4/R3 \quad (4.18)$$

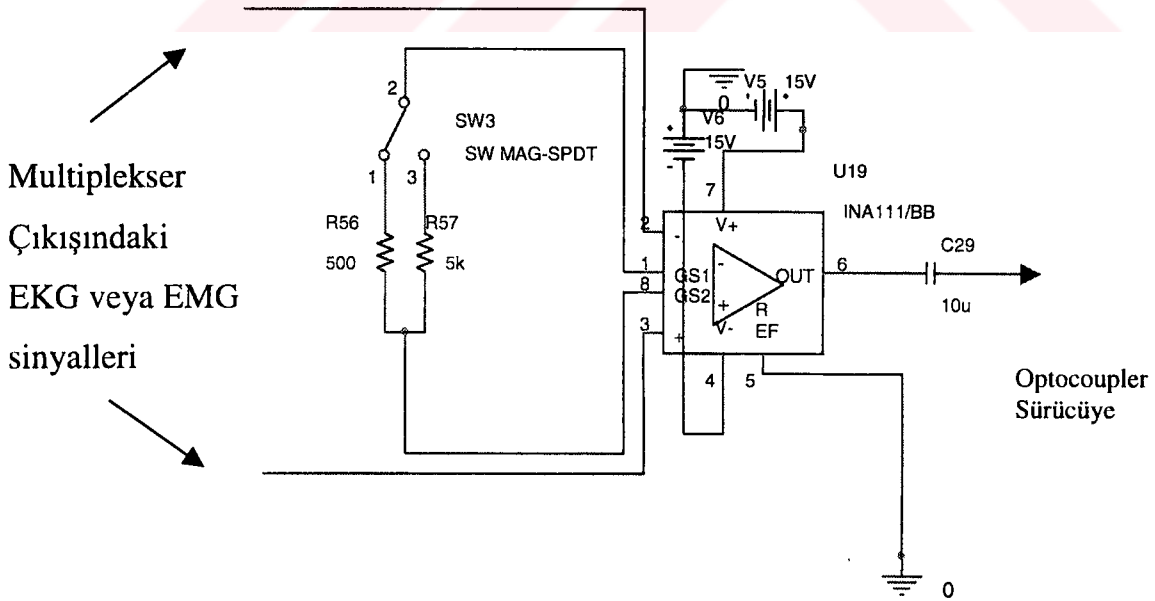
eşitliği ile belirlenir. Böylece giriş empedansı çok yüksek ve kazancı sadece R1'in değiştirilmesi ile ayarlanabilecek yüksek kazançlı bir enstürmantasyon yükselteci elde edilmiş olur.

Gerçekleştirilen projedeki ana yükseltme, Burr Brown firması tarafından üretilen bu yapıdaki bir enstürmantasyon yükselteci olan INA111 ile yapılmıştır. INA111 giriş empedansı 10^{12} ohm, ortak modu atma oranı enaz 106 dB'dir. R1 dışındaki elemanların tümü tek bir paket içerisinde ve toleransları çok düşük elemanlarla gerçekleştirilmiştir. Böylece; elemanların empedans dengesizlikleri sonucunda oluşabilecek ortak mod sinyalinin

enaza indirgenmesi sağlanmıştır. EKG ve EMG sinyalleri bu enstürmantasyon yükseltecinde bir ön kuvvetlendirmeye ve ortak mod sinyallerinden arındırılmaya tabi tutulmaktadır. Entegre devreye dışarıdan bağlanan R1 direnci yükselticinin kazancını ;

$$A = 1 + 50k/R1 \quad (4.19)$$

eşitliğine göre belirler. 1 mV civarında olan EKG sinyali için yaklaşık *100'lük bir kazanç R1 yerine 5 K Ω 'luk bir direnç bağlanarak sağlanmış ve enstürmantasyon yükselteci çıkışında yaklaşık 100mV'luk bir sinyal elde edilmiştir. Kasın dinlenme durumunda 100 μ V , uyarılma durumunda ise 300 μ V gibi düşük genlikli olan EMG sinyali için ise yaklaşık * 1000 lik bir kazanç, 500 Ω ' luk bir dirençle sağlanarak bu sinyalinde yine 100 mV civarında bir değere getirilmesi sağlanmıştır. Enstumantasyon yükseltecinin hangi kazançla çalışacağını belirlemek için, şekil 4.15'te görülen anahtar tertibatı kullanılmıştır.



Şekil 4.15 Gerçekleştirilen enstrümantasyon yükselteçi

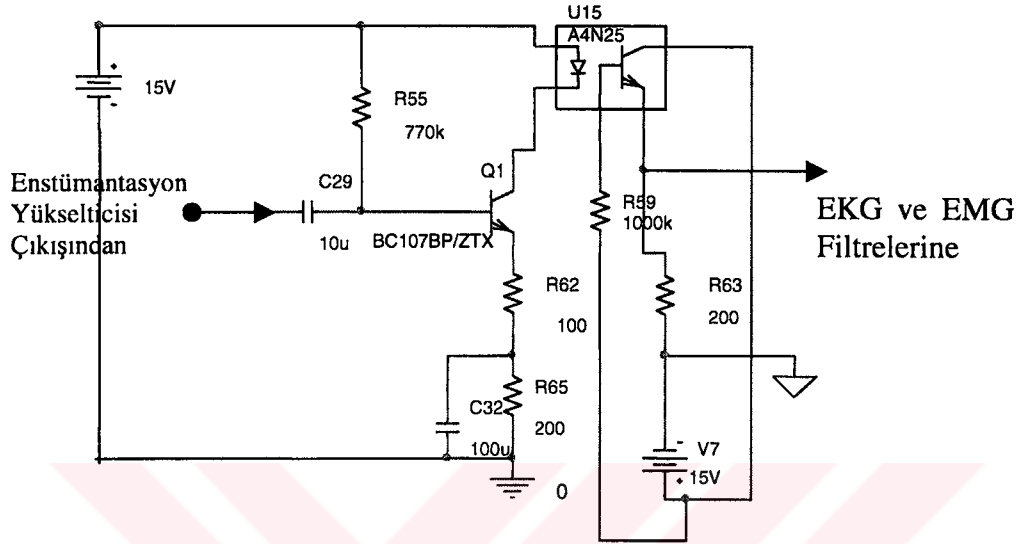
Devrenin kazançının daha fazla yapılmasıda mümkündür fakat; esas sinyalle birlikte yükseltici girişine gelmiş yüksek frekanslı ve nispeten yüksek genlikli gürültülerde kuvvetlendirilip yükselticinin doyuma gitmesine sebep olabilir. Kazanç değerlerinin bu seviyede belirlenmesinin diğer bir gerekçesi ise yükselticinin CMRR'sinin $\times 100$ den sonraki değerler için daha yüksek olmasıdır. Yükselticinin çıkışı kapasitif bir kuplajla optocoupler devresine aktararak yüksek frekansların durdurulması amaçlanmıştır.

4.10. Optoizolatör

Hastanın tehlikeli elektriksel etkilerden korunmasının gerektiği daha önceki konularda açıklanmıştı. Bu çalışmada izolasyon işlemi optik bir izolatörle sağlanmıştır. Optik izolasyon işleminin temel prensibi hasta ile bağlantısı olan kısımlarla, hasta için tehlikeli olabilecek seviyedeki gerilimlerin bulunduğu görüntüleme cihazları arasındaki elektriksel bağlantıyı kesmektir. Bunun için bir çeşit modülasyon işlemi yapılır. Optik izolatörlerde kullanılan optik elemana optokupler denir. Optokuplerin hasta ile bağlantılı olan kısmı izoleli gerilim denilen ve şehir şebeke geriliminden izole edilmiş bir gerilimle beslenmektedir. Optokupler girişine uygulanan sinyal ile girişteki ışık yayan elemanın yaydığı ışığın şiddeti değiştirilerek, sinyal değişimi bir ışık değişimine çevrilir. Görüntüleme ve sinyal işleme cihazları tarafına bağlı olan optokupler çıkış tarafında bulunan ve üzerine düşen ışıkla üzerinden geçen akımın değişmesine olanak sağlayan bir optik eleman vasıtası ile ışık değişimi tekrar akım değişimine, o da bir direnç üzerinden geçirilerek gerilim değişimine çevrilir. Böylece devrenin her iki yanı arasında bir elektriksel bağlantı yokken, sinyal bağdaştırılması sağlanmış olur.

Gerçekleştirilen projede kullanılan optokupler altı bacaklı 4N25'tir. 4N25'in giriş kısmında bir led, çıkış kısmında ise ışığa duyarlı bir transistör

bulunmaktadır. Bu optokupler girişi ile çıkışı arasında 2.5 kV'luk bir izolasyon sağlayabilir.



Şekil 4.16 Optoizolatör devresi

EKG sinyali negatif bileşenlerde sahip olduğu için, çıkış transistörünün çalışma bölgesini ortasına yakın bir noktada bir çalışma noktası seçmemiz gerekir. Ayrıca girişteki led diyottan geçen akımın, çıkışta nasıl bir akım değişime yol açtığı incelenip, çalışma noktası çevresinde uygun bir salınım oluşturulmuştur.

Şekil 4.16'da, gerçekleştirilen optik izolatör devresi görülmektedir. Bu devre gerçekleştirilirken, önce optotransistörün çalışma noktası belirlenir. Kataloğtaki kollektör-emiter voltajına bağlı kollektör akımı grafiği ve girişteki ledden geçen akımın kollektör akımını nasıl değiştirdiğinin grafikleri incelenerek, optotransistörün kollektör akımını 2.5 mA'de tutacak olan bir beyz akımı değerinde çalışılmasının uygun olabileceği belirlenmiştir. Bu akım

değeri $5\mu A$ 'dır. Devre, kazanç 1 olacak şekilde bir emiter izleyici devresi olarak tasarlanmıştır. Bu durumda beyze bağlanması gereken direnç değeri, beyz emiter çevresinde Kirchof'un gerilim kanunu uygulanarak $3 M\Omega$ olduğu tespit edilir. Emiter direncinin değeri ise çıkışta gözleyeceğimiz gerilimin $5V$ 'luk bir sinyal üzerinde dalgalanarak daha önce sözü edilen sinyallerdeki negatif bileşenlerinde çalışma bölgesi içinde kalmasını sağlamak üzere 200Ω olarak belirlenmiştir.

Daha sonra; kollektör akımını, üzerinden geçen akımla değiştiren led akımını seçmemiz gerekir. Bu seçim yapılırken yine ölçülecek sinyalin negatif bileşenleri göz önünde bulundurularak, hiç bir sinyal uygulanmamış olsa bile led üzerinden bir akım (IF) geçmesi sağlanır. Böylece; girişteki negatif bir sinyal bu IF akımını azalttığına buna bağlı bir çıkış voltajı azalmasıda sağlanabilecektir. Bunu sağlayabilmek için led üzerinden polerma akımı olarak sabit $1mA$ 'lık bir akımın geçirilmesi sağlanmalıdır. Devrede bu işlem bir BC107 transistörü kullanılarak gerçekleştirilmiştir. Transistör kollektör akımının $1 mA$ olmasını sağlayacak polerma dirençleri hesaplanarak kullanılmıştır. Enstrümantasyon yükselteci çıkışından alınan $100 mV$ civarındaki giriş sinyalleri için devrenin AC analizide yapılmış ve bu gerilimin oluşturacağı yaklaşık $1 mA$ 'lık led akımının, optotransistör için belirlenen çalışma noktası etrafında uygun bir salınım yapacağı saptanmıştır.

4.11. Filtreler

Aktif filtre devreleri; filtre devresi girişine gelen sinyal bileşenlerinden istenen frekansların devrenin çıkışına aktarılması, istenmeyenlerin ise zayıflatılmasında, pasif devre elemanları ile birlikte işlemsel yükselteçlerinde kullanıldığı filtre devreleridir[2]. Aktif filtre devrelerinin sadece pasif elemanların kullanıldığı pasif filtrelerle göre avantajlarını şöyle sayabiliriz.

1. İşlemsel yükselteçler ile kazanç sağlayabildiğimizden , ilgilenilen frekans bölgesinde bir zayıflama olmadan girişteki sinyaller çıkışa aktarılabilir.
2. Aktif filtreler bobin gerektiren pasif filtrelerden daha ucuzdur.
3. Aktif filtrelerin frekans cevapları kolay bir şekilde değiştirilebilir.
4. İşlemsel yükselteçlerinin yüksek giriş düşük çıkış empedansları sebebi ile sinyal kaynağı ile yük arasında bir izolasyon sağlanır[2].

Diğer taraftan aktif elemanların kullanılması bazı sınırlılık ve dezavantajlarada yol açar . Bunlar;

1. İşlemsel yükseltecin frekans kazanç çarpımı kataloglarda belirtilen belli bir değerde olabilmektedir. Buda yüksek frekanslarda kazancın düşmesine yol açtığı için aktif filtreler radyo frekansındaki filtreleme işlemlerinde kullanılamazlar.
2. Aktif filtrelerin diğer bir dezavantajı ise çalışabilmeleri için bir kaynak voltajına ihtiyaç duymalarıdır[2].

Filtre devreleri, pasif elemanlarla belirlenen kesim yada köşe frekansının altındaki yada üstündeki frekansları filtrenin derecesine bağlı olarak zayıflatır. Filtrenin derecesi artıkça seçiciliği artar. Örneğin 1.derece bir alçak geçiren filtre kesim frekansının üstündeki frekanları 20 dB/decade zayıflatırken, 2.derece bir alçak geçiren filtre 40 dB/decade'lik bir zayıflatma sağlar.

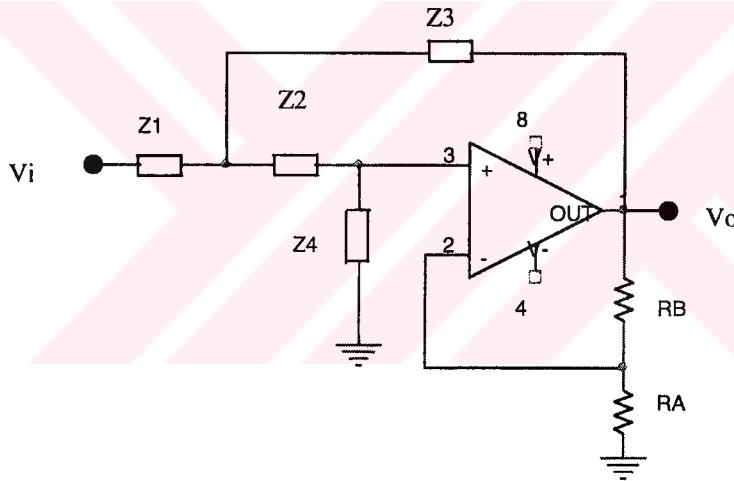
Band geçiren filtreler istenen frekansların geçmesine diğerlerinin ise zayıflatılmasını sağlamaktadır. Kalite faktörü veya Q; band geçiren filtrenin merkez frekansının, band genişliğine oranı tarafından belirlenir ve filtrenin seçiciliğini belirler.

Temel aktif filtre devreleri çeşitli şekillerde gerçekleştirilirler. Bunlar ;

- Sallen_Key; Alçak ve yüksek geçiren,
- Çoğullanmış-Geribesleme; Alçak, yüksek ve band geçiren
- Twin-T; band geçiren ve notch

Filtreleridir[2]. Bu filtrelerin hepsi 2.Derece filtre olarak tasarlanmışlardır. Daha yüksek dereceli filtrelere ihtiyaç duyulduğunda filtreler kaskad bağlanır.

4.11.1. Sallen-Key şebekesi



Şekil 4.17 Sallen-Key şebekesi

Şekil 4.17’de voltaj kontrollü voltaj kaynağı (VCVS) olarak bilinen Sallen-Key 2.Derece filtre şekli gösterilmiştir. Devredeki Z_1 , Z_2 , Z_3 ve Z_4 empedanslarının değerlerinin belirlediği frekans değeri, kesim frekansını belirler. Z_1 ve Z_2 iki direnç, Z_3 ve Z_4 iki kondansatör olarak bağlanırsa filtre alçak geçiren filtre, Z_3 ve Z_4 iki direnç, Z_1 ve Z_2 iki kondansatör olarak

bağlanırsa filtre yüksek geçiren filtre özelliği gösterir. Filtre kesim frekansı her iki filtre tipi içinde ;

$$f_c = \frac{1}{2\pi\sqrt{R_1R_2C_1C_2}} \quad (4.20)$$

eşitliği ile bulunur. RB ve RA dirençleri ise devrenin kazancını RB/RA oranına bağlı olarak ve çizelge 4.3’de gösterildiği şekilde belirler ve filtreler bu kazanç değerine göre tablodaki isimleri alırlar. R1 ve R2, C1 ve C2’nin eşit seçilmesi durumunda filtreye, eşit elemanlı voltaj kontrollü voltaj kaynağı filtresi denir ve bu durumda kesim frekansı;

$$f_c = \frac{1}{2\pi RC} \quad (4.21)$$

ile bulunur.

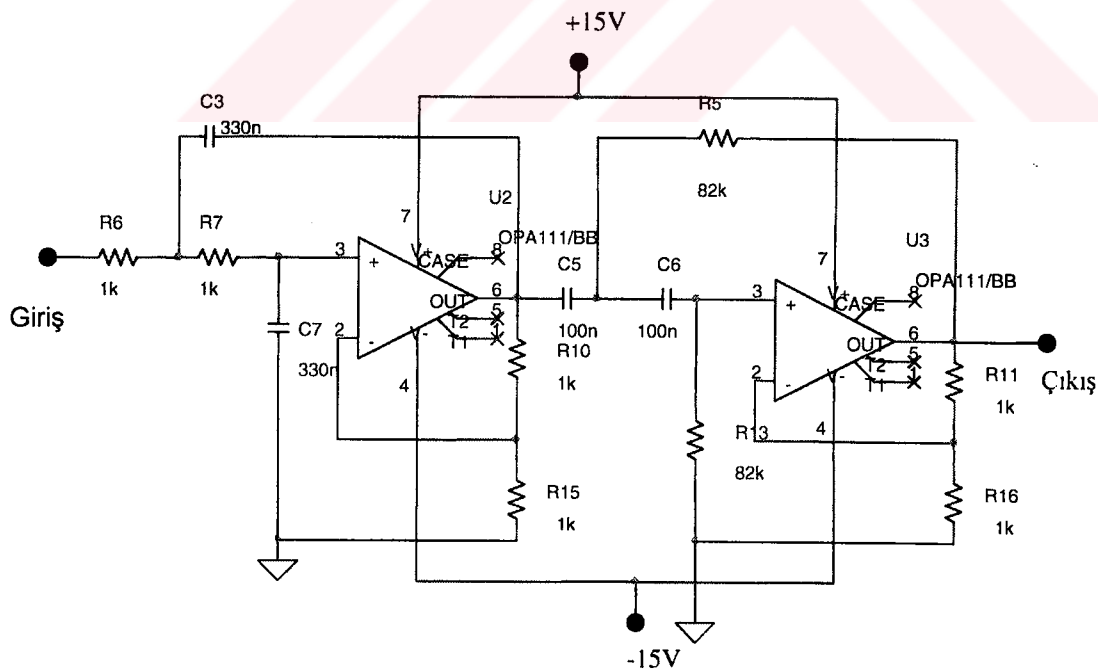
Çizelge 4.3 2. Derece VCVS filtre parametreleri

Filtre Cevabı	RB/RA	Alçak Geçiren	Yüksek Geçiren	Geçen Band Kazancı
Bessel	0.268	1.274 f_c	0.785 f_c	1.27 (2.1dB)
Butterworth	0.586	1.000 f_c	1.000 f_c	1.59 (4.0dB)
1dB Chebyshev	0.955	0.863 f_c	1.159 f_c	1.96 (5.8dB)
2 dB Chebyshev	1.105	0.852 f_c	1.174 f_c	2.11 (6.5dB)
3dB Chebyshev	1.233	0.841 f_c	1.189 f_c	2.23 (7.0dB)

4.11.2. EMG filtresi

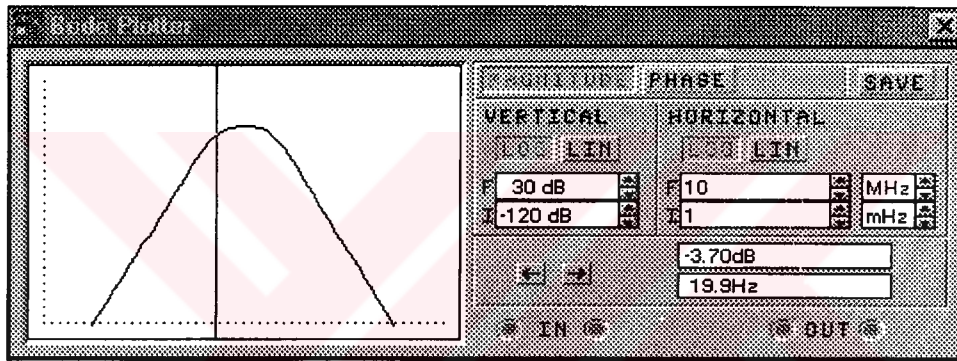
EMG işaretleri kas dinlenme durumundayken; 10-100 μV , uyarılmış durumdayken; 300-500 μV 'luk bir genlik değerindedir. Daha önce sözü edilen gürültü sinyalleri, EMG sinyallerinin algılanıp işlenmesini zorlaştırır. EMG sinyalleri, bu bozucu etkilerden arındırılmak üzere filtreleme işleminden geçirilir. Filtre devresinin frekans yanıtı; tek bir kas fiberindeki sinyali algılamak için geliştirilmiş mikro elektrodlar kullanıldıysa; 20-10000 Hz, iğne ve tel elektrot kullanıldıysa 20-1000 Hz, yüzey elektrodları kullanıldıysa 20-500 Hz olmalıdır[16].

Gerçekleştirilen projede, yüzey elektrodları kullanıldığından; kesim frekansı 20Hz olan 2.derece yüksek geçiren ve kesim frekansı 500 Hz olan 2.derece alçak geçiren eşit elemanlı voltaj kontrollü voltaj kaynağı filtreleri arka arkaya bağlanarak istenilen bandın geçirilmesi sağlanmıştır.

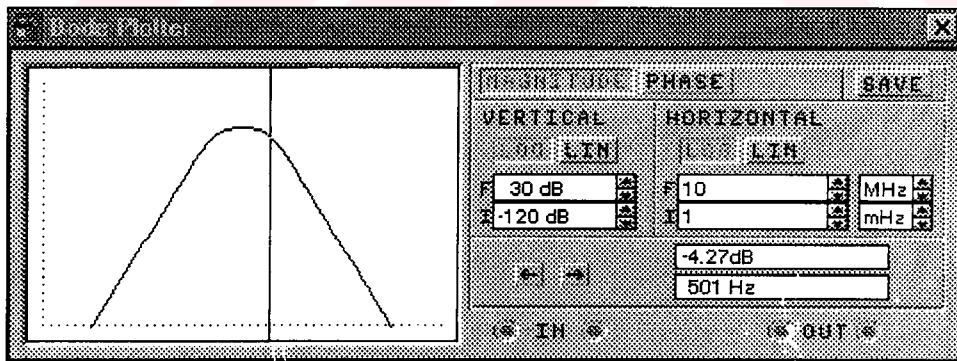


Şekil 4.18 Gerçekleştirilen EMG filtresi

Band geçiren filtrenin üst kesim frekansı olan 500 Hz'in altını geçirecek filtre devresi için 330nf'lık bir kondansatör seçilip, eşitlik 4.21 kullanılarak, R değeri yaklaşık 1 k Ω bulunmuştur. Filtrenin alt kesim frekansı olan 20 Hz'in üstünü geçirecek filtre devresi içinse; 100 nf'lık bir kondansatör seçilip, yine eşitlik 4.21'i kullanarak R değeri yaklaşık olarak; 82 K Ω olarak belirlenmiştir. Şekil 4.19'da gerçekleştirilen EMG filtresinin "Electronics Workbench" programı ile çizdirilen frekans cevabı üzerinde, alt ve üst kesim frekanslarındaki kazanç değerleri gösterilmiştir.



(a)



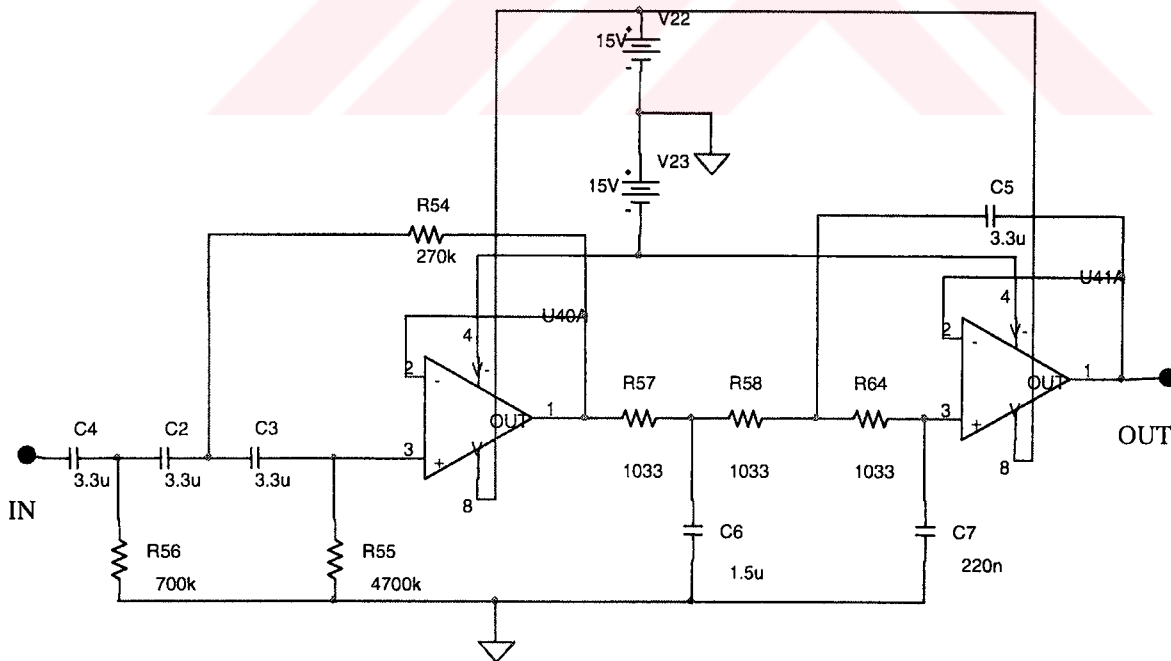
(b)

Şekil 4.19 EMG filtresi frekans yanıtı a) Alt kesim frekansı b) Üst kesim frekansı

4.11.3. EKG filtresi

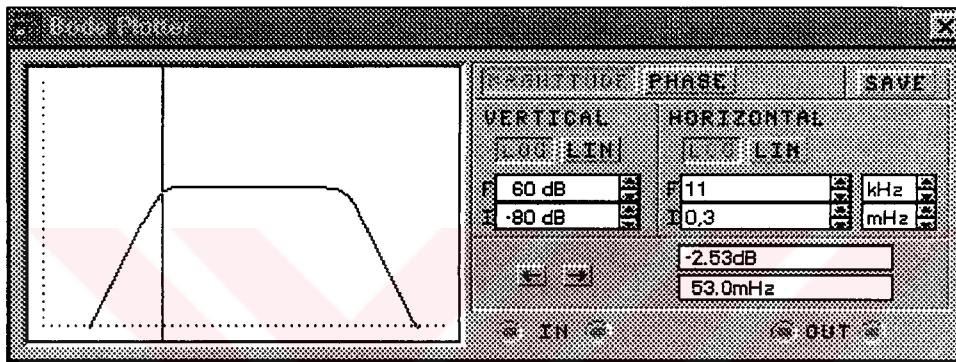
EKG sinyalleri daha öncede belirtildiği gibi; 1 mV ile 4 mV genliğe, 0.05 Hz ile 150 Hz arası frekans bileşenlerine sahip bir biyoelektrik işarettir. Devremizin bu kısmı girişine, EKG sinyalleri algılanması sırasında elektrodla karışan kas sinyalleri ve elektrodla, cihaz girişine taşıyan kablolarla karışan gürültü sinyalleride gelmektedir. Bu istenmeyen sinyaller, ölçmek istediğimiz EKG sinyalini algılayamamamıza yol açabilir. Bu yüzden, bu sinyalleri atılıp sadece EKG sinyalinin frekans bölgesini geçirebilecek bir band geçiren filtre devresine ihtiyaç duyulur.

Gerçekleştirilen projede, Sallen-key şebekesi kullanılarak 3. Derece, 150 Hz'lik alçak ve 3.derece 0.05 Hz'lik yüksek geçiren filtreler yapılmış ve bunlar arka arkaya bağlanarak bir band geçirme işlemi sağlanmıştır.

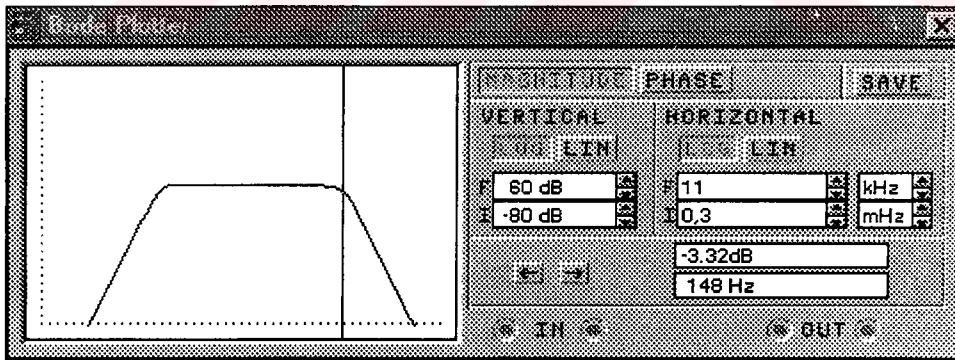


Şekil 4.20 Gerçekleştirilen EKG filtresi

Filtre gerçekleştirilirken alt kesim frekansı belirlemek için $3.3\mu\text{f}$ lık bir kondansatör değeri seçilip direnç değeri hesaplanmıştır. Üst kesim frekansı belirlenirken ise $1\text{ K}\Omega$ ’luk bir direnç değeri seçilerek kondansatör değeri hesaplanmıştır. Şekil 4.21’de; gerçekleştirilen EKG filtresinin, “Electronics Workbench” programı ile çizdirilen frekans cevabı üzerinde, alt ve üst kesim frekanslarındaki kazanç değerleri gösterilmiştir.



(a)

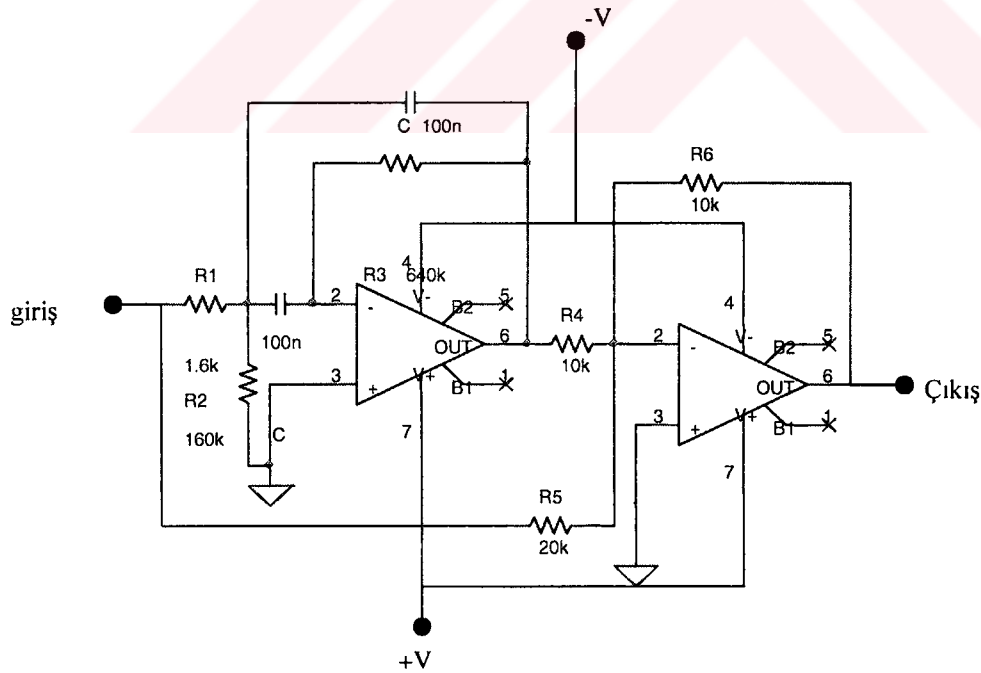


(b)

Şekil 4.21 EKG filtresi frekans yanıtı a) Alt kesim frekansı b) Üst kesim frekansı

4.11.4. Çentik (Notch) filtresi

Biyoelektrik sinyaller ölçülürken, temiz bir sinyal elde edilebilmesi için, 50Hz'lik şebeke frekanslı gürültülerinde zayıflatılması gerekmektedir. Bu işlem band durduran yada çentik filtresi (notch filtresi) olarak isimlendirilen filtre devresi ile yapılır. Alçak ve yüksek geçiren iki filtreyi arka arkaya bağlar ve alçak geçiren filtrenin kesim frekansını yüksek geçireninkinden küçük bir değerde tutarsak, bir çentik filtresi yapmış oluruz. Çentik filtresi gerçekleştirmenin diğer bir yolu ise; 50 Hz'lik dar bandlı bir band geçiren filtre yapıp, filtrenin giriş sinyalinden çıkış sinyalini çıkartmaktır. Böylece; sadece istenen frekans bandının zayıflatılması daha kolay olur. Daha önce sözü edilen Q kalite faktörünün, yüksek olmasını en basit şekilde sağlayan filtre türü "Multiple-Feedback Network" çoğullanmış geri besleme şebekesi devresidir.



Şekil 4.22 Gerçekleştirilen çentik filtresi

Bu tür filtre devresinin merkez frekansı ;

$$f_o = \frac{1}{2\pi C} \sqrt{\frac{R_1 + R_2}{R_1 R_2 R_3}} \quad (4.22)$$

eşitliği ile bulunur. Devre dizayn edilirken önce kalite faktörünün tespit edilmesi yani; filtrenin merkez frekansı çevresinde ne kadarlık bir frekans bandını geçireceği tespit edilir. Bunun için $Q = f_o/BW$ eşitliği kullanılır. Gerçekleştirdiğimiz filtre için 50 Hz çevresindeki yaklaşık 4 Hz'lik bölgenin geçmesi için Q kalite faktörü 10 olarak seçilmiştir. Devrenin merkez frekansındaki kazancı;

$$A_o = \frac{R}{2R_1} \quad (4.23)$$

ile bulunur. Eğer Q değeri ile merkez frekansındaki kazanç arasında;

$$Q > \sqrt{\frac{A_o}{2}} \quad (4.24)$$

bağıntısı olursa devredeki direnç değerleri ;

$$R_1 = \frac{Q}{2\pi f_o C A_o} \quad (4.25)$$

$$R_2 = \frac{Q}{2\pi f_o C (2Q^2 - A_o)} \quad (4.26)$$

$$R3 = \frac{Q}{\pi f_0 C} \quad (4.27)$$

eşitlikleri ile tespit edilebilir. Gerçekleştirilen filtrede C=100nf seçilerek, ilgili direnç değerleri tespit edilmiştir.

Band geçiren filtre çıkışında, girişteki sinyalle 180 derece faz farklı bir sinyal elde edilir. Bu sinyal şekil 4.20’de görüldüğü gibi giriş sinyali ile toplanırsa giriş sinyali içerisinde 50 Hz civarındaki birkaç Hz’lik frekans gölgesi 20dB/decadelik bir zayıflamaya tabi tutulmuş olur. Filtreden geçen giriş sinyalinin, A_o kazancı ile çarpılmış olması sebebi ile R4 ve R5;

$$R4 = \frac{2R1R5}{R3} \quad (4.28)$$

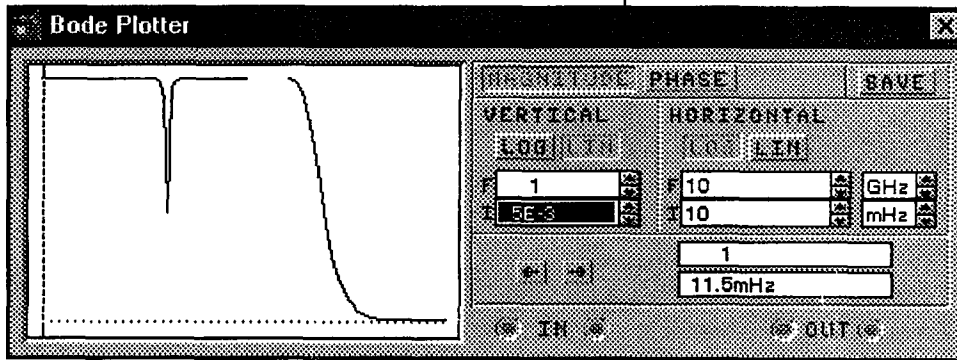
eşitliğine uygun seçilmelidir. Çentik filtresi kazancının 1 yapılması içinde;

$$R5=R6 \quad (4.29)$$

olarak seçilmelidir[2]. Şekil 4.23’de çentik filtresinin “ Electronic Workbench “ le çizdirilen 50 Hz’ teki frekans cevabı görülmektedir.

4.12. Çıkış Kuvvetlendiricisi

Ön yükseltmeden geçirip filtre ettiğimiz sinyali görüntülemek için kullanılacak cihaza aktarmadan önce, çıkış sinyalinin genellikle 1V gibi bir değere getirilmesi gerekir. Bu kattan önceki devrelerle EKG ve EMG sinyalleri yaklaşık 100mV değerine getirildiğinden çıkışta 10 kat kazanç sağlayacak pozitif kazanç katsayılı temel bir yükselteç devresi kullanılmıştır.



Şekil 4.23 Çentik filtresi frekans cevabı

5. SONUÇ VE ÖNERİLER

Bu çalışmada, çeşitli EKG derivasyonları ve EMG sinyalleri seçilip, analog sinyal işleme yöntemleriyle işlenmiştir. Gerçekleştirilen cihazın çıkış sinyalleri, osilaskop gibi bir görüntüleme cihazı ile rahatlıkla izlenebileceği gibi, bir çizici motorunu sürmek içinde kullanılabilir.

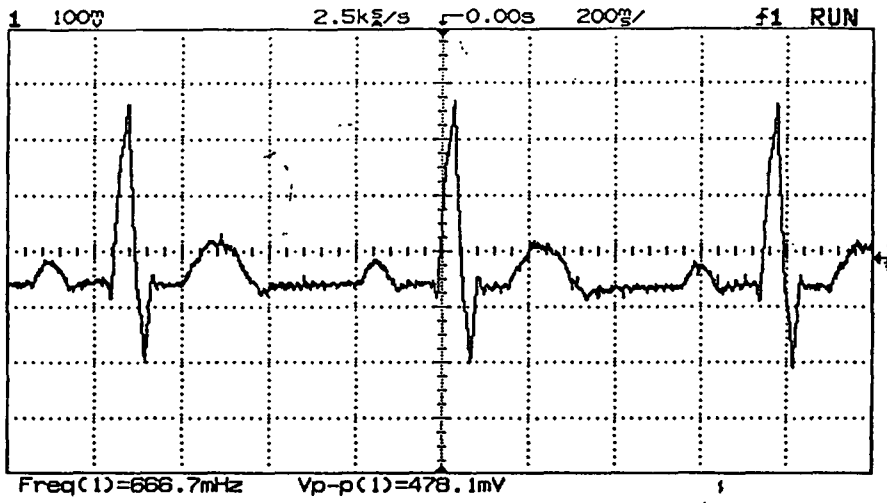
Gerçekleştirilen biyomedikal cihazı test etmek için girişine, Nitech firmasının ürettiği Minisim Hasta Simülatörü kullanılarak, saniyede 80 atım ve 1mV'luk bir EKG sinyali uygulanmıştır. Devrenin çıkışı ise; HP54616B osilaskobu kullanılarak gözlenmiş ve çıkışlar yazıcı aracılığı ile kağıda aktarılmıştır. Şekil 5.1'de I, II ve III standart bipolar derivasyonları, Şekil 5.2'de AVR, AVL ve AVF ünipolar derivasyonları, Şekil 5.3'de ise; V1...V6 göğüs derivasyonlarının cihazdan elde edilen çıkış dalga şekilleri gösterilmiştir. Bu sinyaller, değişik kaynaklardaki EKG dalga şekilleri ile karşılaştırıldığında, oldukça temiz bir EKG sinyalinin elde edildiği görülmüştür.

EMG sinyali ölçülürken de, EKG ölçümleri alınırken kullanılan düzeneğin aynısı kullanılarak çıkış sinyalleri kağıt üzerine aktarılmıştır. Gözlenen EMG sinyali, ön kolda bilekten biraz yukarısıyla dirsekten biraz aşağısı arasındaki, “musculus brachiaradialis” kasından alınmıştır. EKG'de sağ ve sol kola bağlanan elektrotlar, EMG ölçümünün alındığı iki noktaya, sağ bacağa bağlanan referans elektrodu ise kollara bağlanan bu iki elektrodun tam orta noktasına bağlanmıştır. Şekil 5.4'de gösterilen üç sinyal kasın; dinlenme, bir miktar kasılma ve tam kasılma durumlarında alınmıştır. Bu sinyaller incelendiğinde de, bir miktar kasılmada bir kaç kas fiberinin potansiyelleri gözlenirken, tam kasılmada teori bölümünde sözü edilen interferans pattern gözlenmiştir.

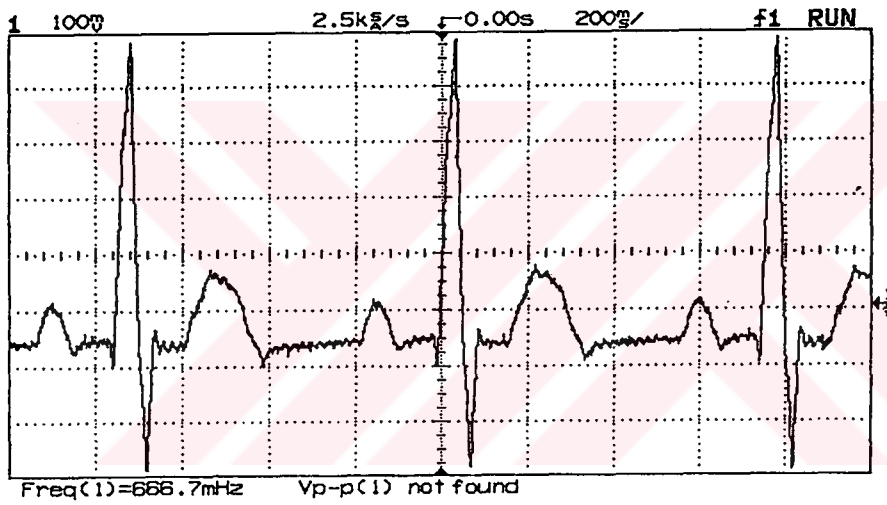
Yapılan güvenlik testleri sonucunda; gerçekleştirilen cihazın uluslararası standart kuruluşlarınca belirtilen biyomedikal cihaz standartlarına uyduğu tespit edilmiştir. Standartlarda, $0,15\Omega$ 'dan düşük bir değerde olması istenen toprak ucu ile şase arasındaki direnç değeri; $0,10\Omega$, $100\mu A$ 'den düşük bir değerde olması istenen, şase kaçak akımı; $1,4\mu A$, $10\mu A$ 'den düşük bir değerde olması istenen hasta bağlantı uçlarından toprağa kaçak akım; $4\mu A$, yine $10\mu A$ 'den düşük bir değerde olması istenen hasta bağlantı uçları arasındaki kaçak akımın değeri, çeşitli bağlantı uçları arasında 0 ile $4\mu A$ değerinde ölçülmüştür.

Bundan sonraki çalışmalarda, bir bilgisayarın ISA veya PCI yuvasına takılabilecek bir ara bağlaşım tasarlanarak devrenin çıkış sinyalleri bilgisayar ortamına aktarılabilir. Sayısala çevrilen sinyaller üzerinde, sayısal sinyal işleme teknikleri kullanılarak, nabız atış hızı ve EKG sinyali üzerindeki zaman intervalleri hesaplanıp, bilgisayar ekranında görüntülenerek hastalıkların teşhisinde kolaylık sağlanabilir.

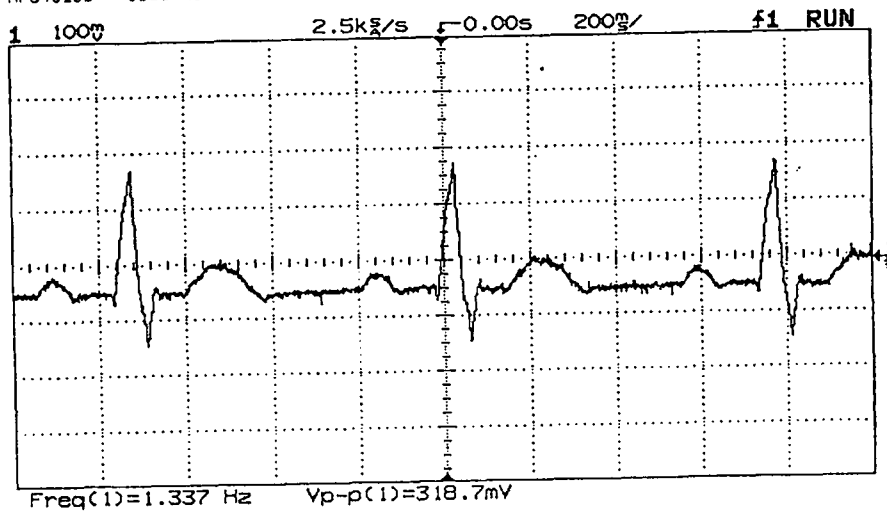
HP54616B Code Rev A.02.30 13:14:54 Wed Jul 5, 2000



HP54616B Code Rev A.02.30 13:16:55 Wed Jul 5, 2000

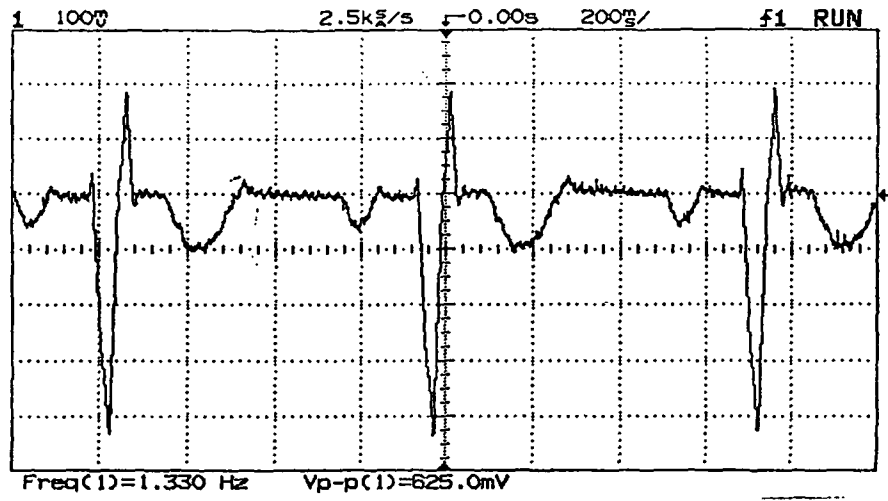


HP54616B Code Rev A.02.30 13:21:01 Wed Jul 5, 2000

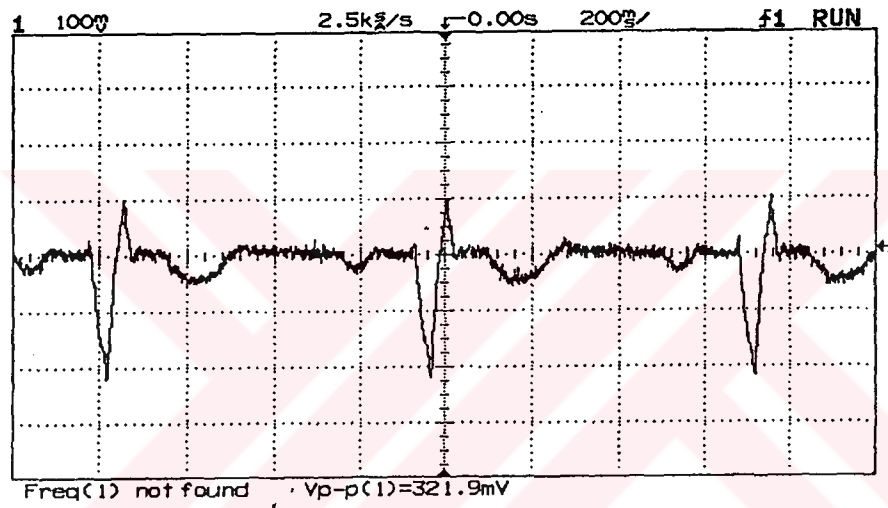


Şekil 5.1 Sırasıyla bipolar standart I,II ve III derivasyonları için çıkış dalga şekilleri

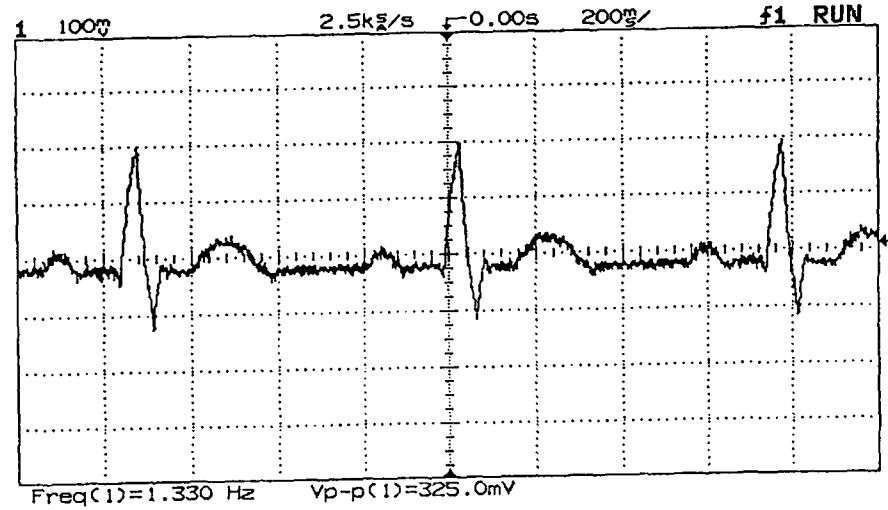
HP54616B Code Rev A.02.30 13:22:54 Wed Jul 5, 2000



HP54616B Code Rev A.02.30 13:24:30 Wed Jul 5, 2000

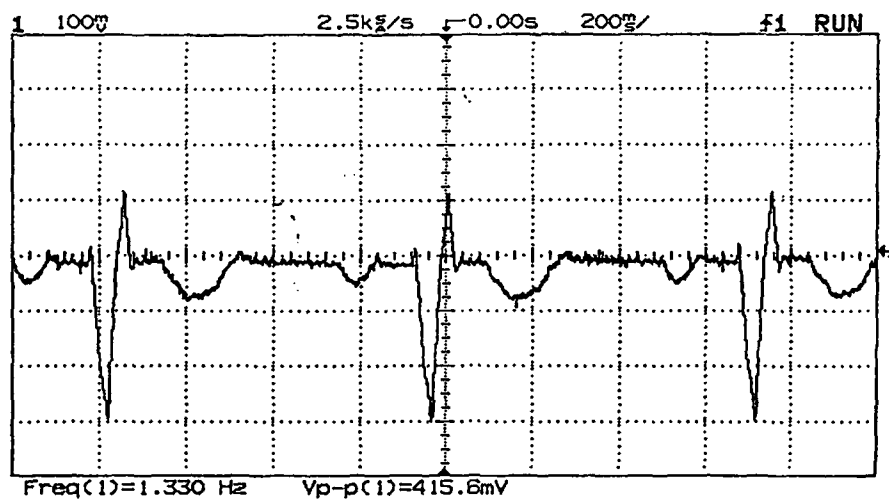


HP54616B Code Rev A.02.30 13:25:53 Wed Jul 5, 2000

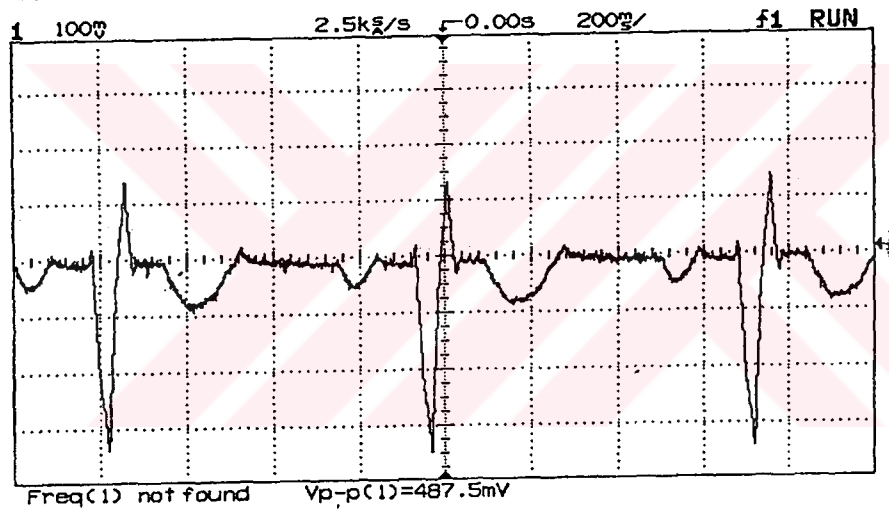


Şekil 5.2 Sırasıyla kuvvetlendirilmiş unipolar AVR,AVL ve AVF derivasyonlarının çıkış dalga şekilleri

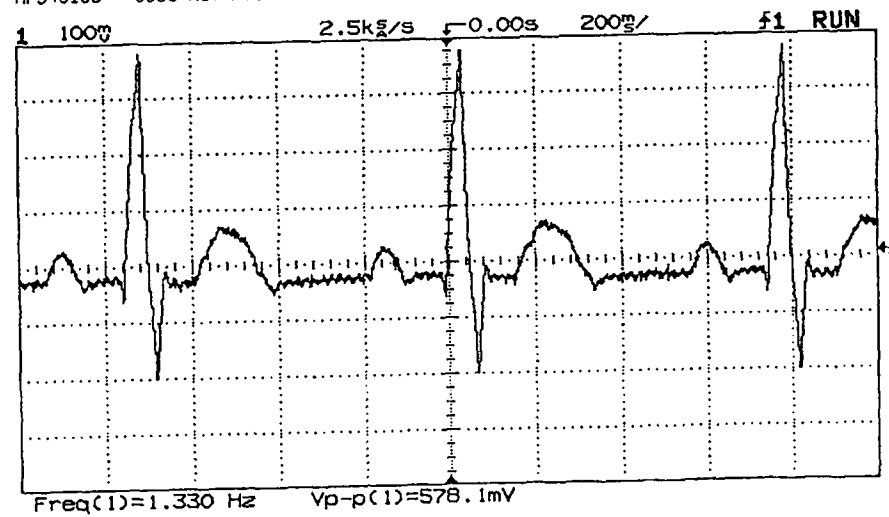
HP54616B Code Rev A.02.30 13:27:26 Wed Jul 5, 2000



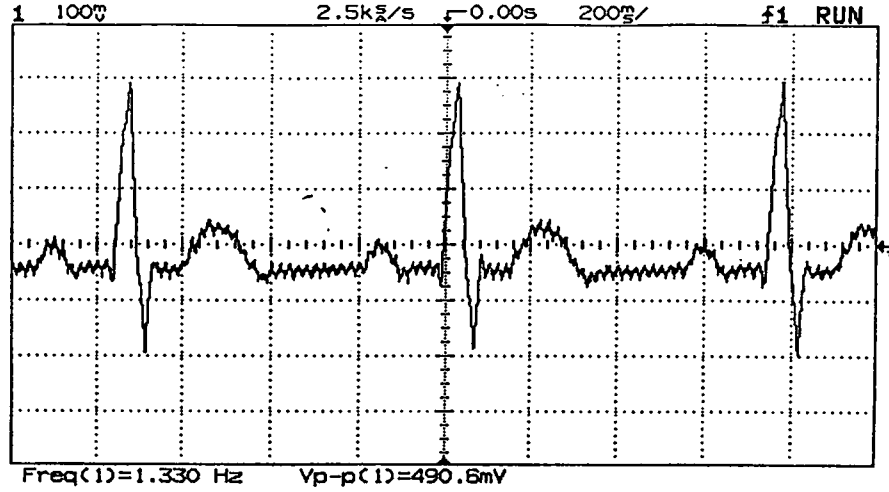
HP54616B Code Rev A.02.30 13:28:52 Wed Jul 5, 2000



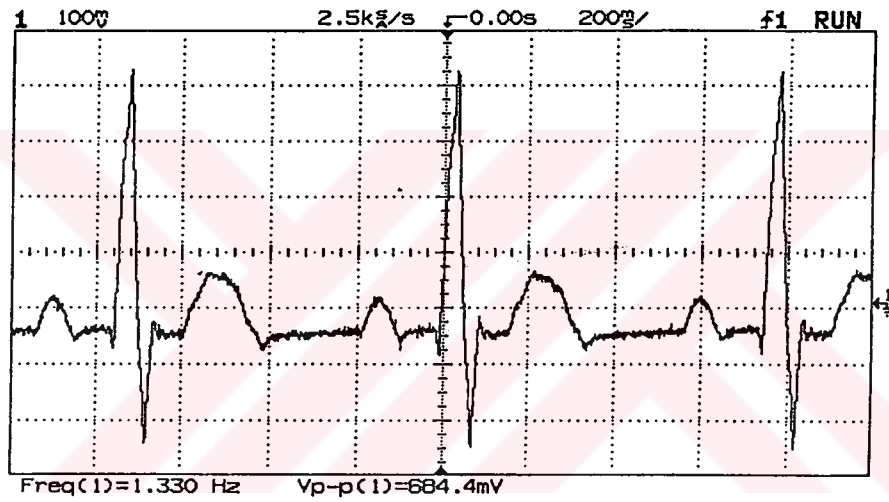
HP54616B Code Rev A.02.30 13:30:15 Wed Jul 5, 2000



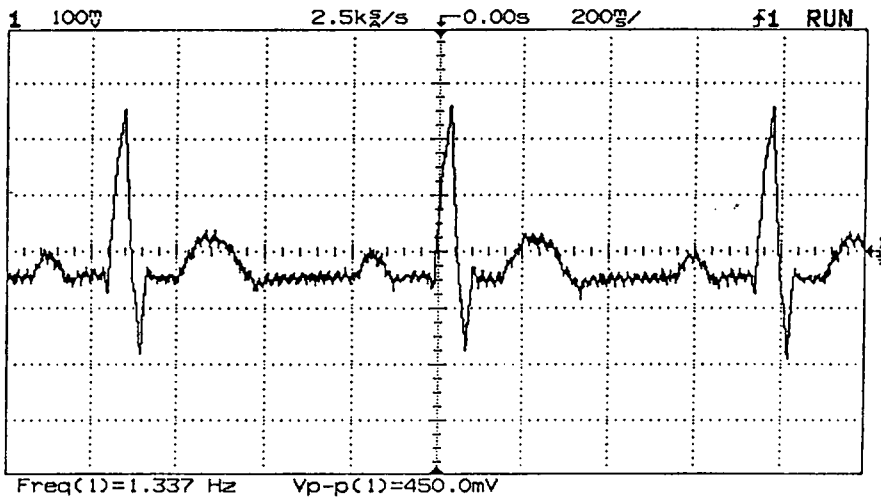
HP54616B Code Rev A.02.30 13:34:28 Wed Jul 5, 2000



HP54616B Code Rev A.02.30 13:32:36 Wed Jul 5, 2000

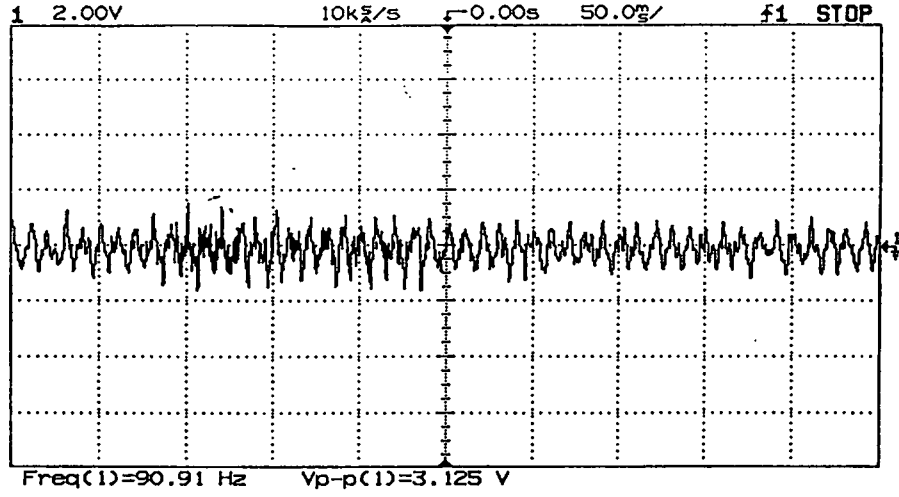


HP54616B Code Rev A.02.30 13:35:46 Wed Jul 5, 2000

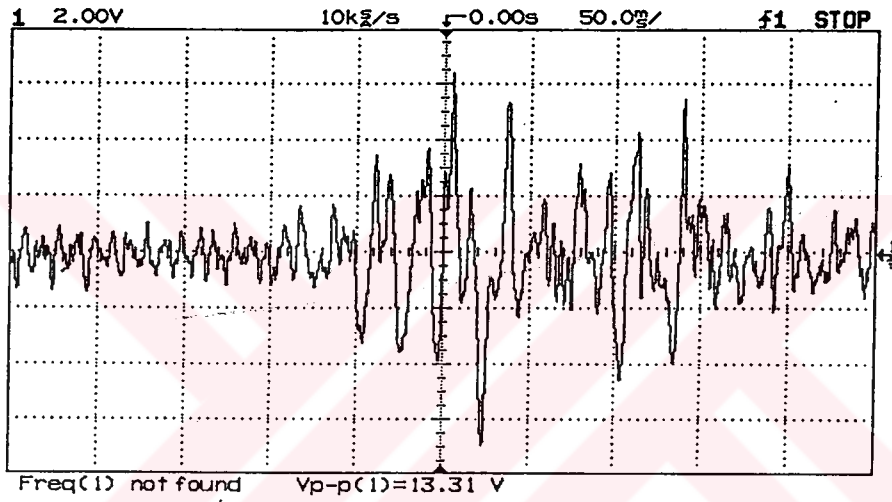


Şekil 5.3 Sırası ile transversal düzlemdeki V1,V2.. V6 derivasyonları çıkış dalga şekilleri

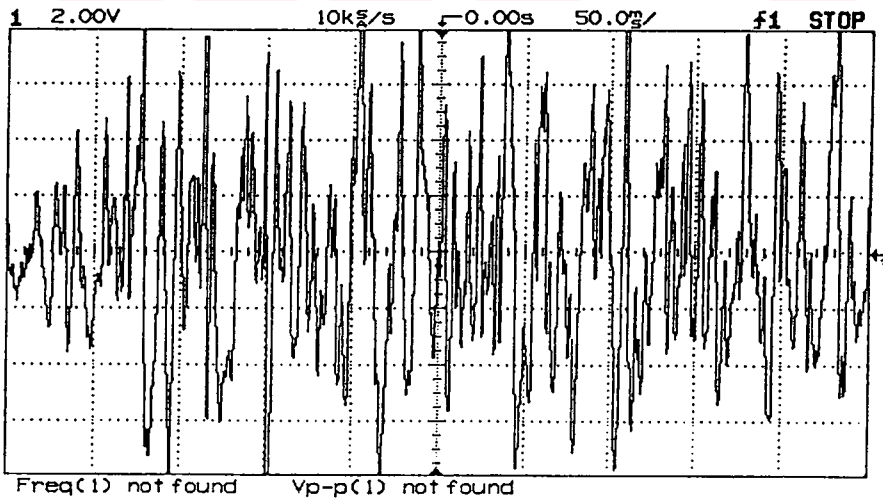
HP54616B Code Rev A.02.30 14:08:36 Wed Jul 5, 2000



HP54616B Code Rev A.02.30 14:09:49 Wed Jul 5, 2000



HP54616B Code Rev A.02.30 14:10:56 Wed Jul 5, 2000



Şekil 5.4 Ön koldaki musculus brachioradialis kasının çeşitli seviyelerdeki kasılmaları için çıkış dalga şekli

KAYNAKLAR

1. Aston R., 1990, Principles of Biomedical Instrumentation and Measurement, **Merrill Publishing Company**, Ohio.
2. Berlin Howard M., 1991, Op-Amp Ciriut and Principles, **Division of Macmillan Computer Publishing**, Indiana.
3. Boylestad R., Nashelsky L., 1992, Electronic Devices And Circuit Theory, **Prentice-Hall INC.**, New Jersey.
4. Burr-Braun IC Data Book, 1994, **Lineer Poducts**, USA
5. Carr Joseph J., Brown Jhon M., 1993, Introduction to Biomedical Equipment Technolojy, **Prentice-Hall INC.**, New Jersey.
6. Fairchild Semiconductor, 1998, Fairchild Semiconductor Corporation, <http://www.fairchildsemi.com>
7. Kireçyan A., İstafanopulos Y., 1985, Kroner Yoğun Bakım Ünitesi Tasarımı Ve Donanımı, **Boğaziçi Üniversitesi**, İstanbul.
8. Korürek M., 1987, Tıp Elektronikğinde Kullanılan Kuvvetlendirici Ve Dönüştürücüler, Ders Notları, Kayseri.
9. Küçükdeveci, F., 1996, Biyomedikal Cihazlara Giriş, **Başkent Üniversitesi Biyomedikal Cihaz Teknolojisi Meslek Yüksekokulu**, Ankara.
10. National Semiconductor Corporotion, 1988, Lineer Databook1, California
11. National Semiconductor Corporotion, 1988, Lineer Databook2, California
12. Pastacı H., 1996, Modern Elektronik Sistemler, **Yıldız Teknik Üniversitesi Elektrik-Elektronik Fakültesi**, İstanbul.
13. Tischler M., 1989, Biomedical Instrumentation, **Science Instruments Company**, Baltimore.

14. T.M.M.O.B., 1993, Elektrik Mühendisliği, **Elektrik Mühendisleri Odası**, cilt:38, sayı: 390, Ankara
15. Tübitak, 19?, Kalp ve EKG, **Elektronik Bakım Onarım Eğitim Merkezi**, İstanbul
16. Yazgan, E., Korürek M., 1996, Tıp Elektronigi, **İTÜ Elektrik-Elektronik Fakültesi Ofset Baskı Atelyesi**,İstanbul.



EKLER

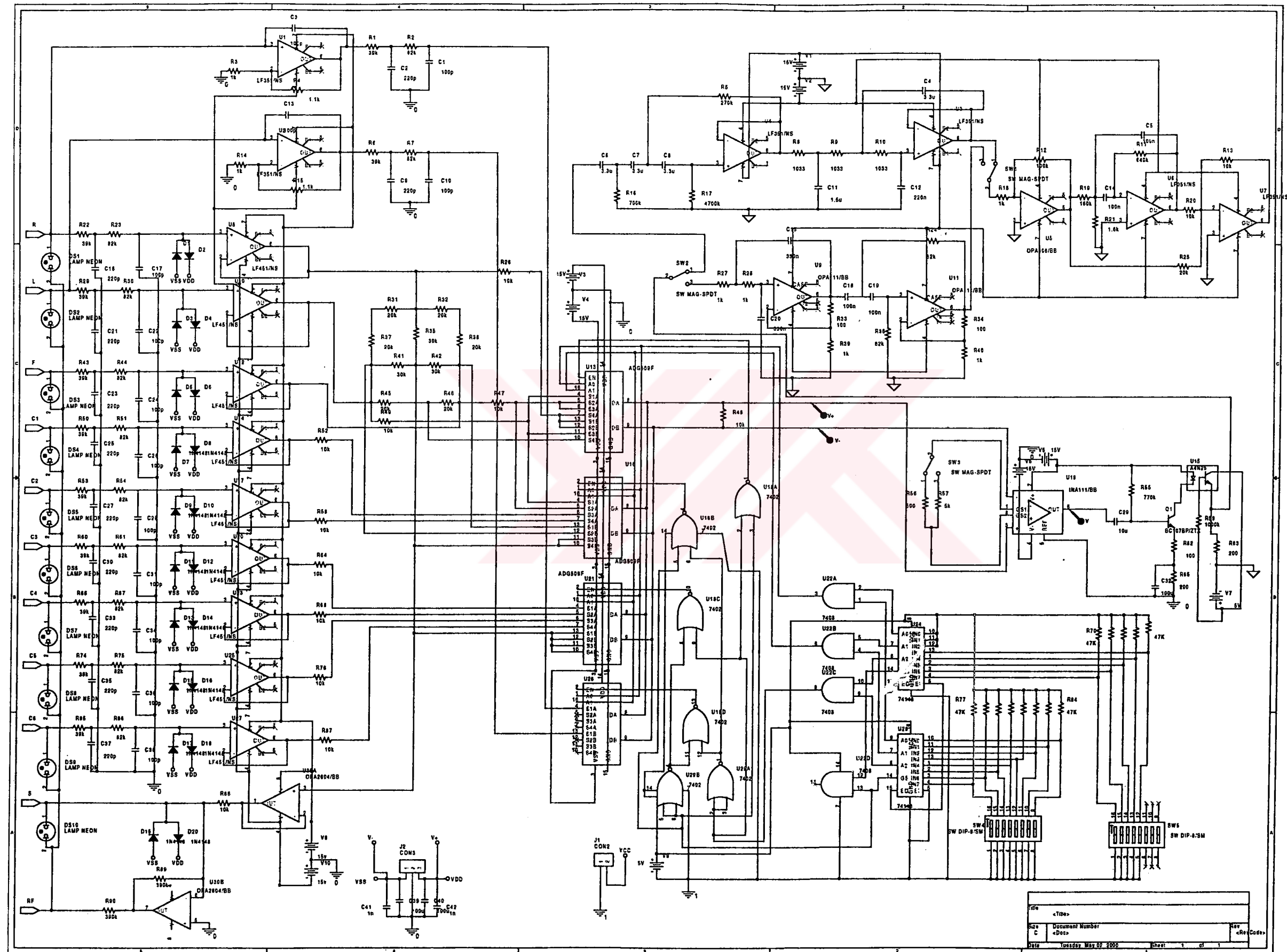
Ek-1 : Devrenin şeması

Ek-2 : Devrenin baskı devresinin görünüşü ve
eleman yerleşim planı

Ek-3 : Cihaz kutusunun fotoğrafı

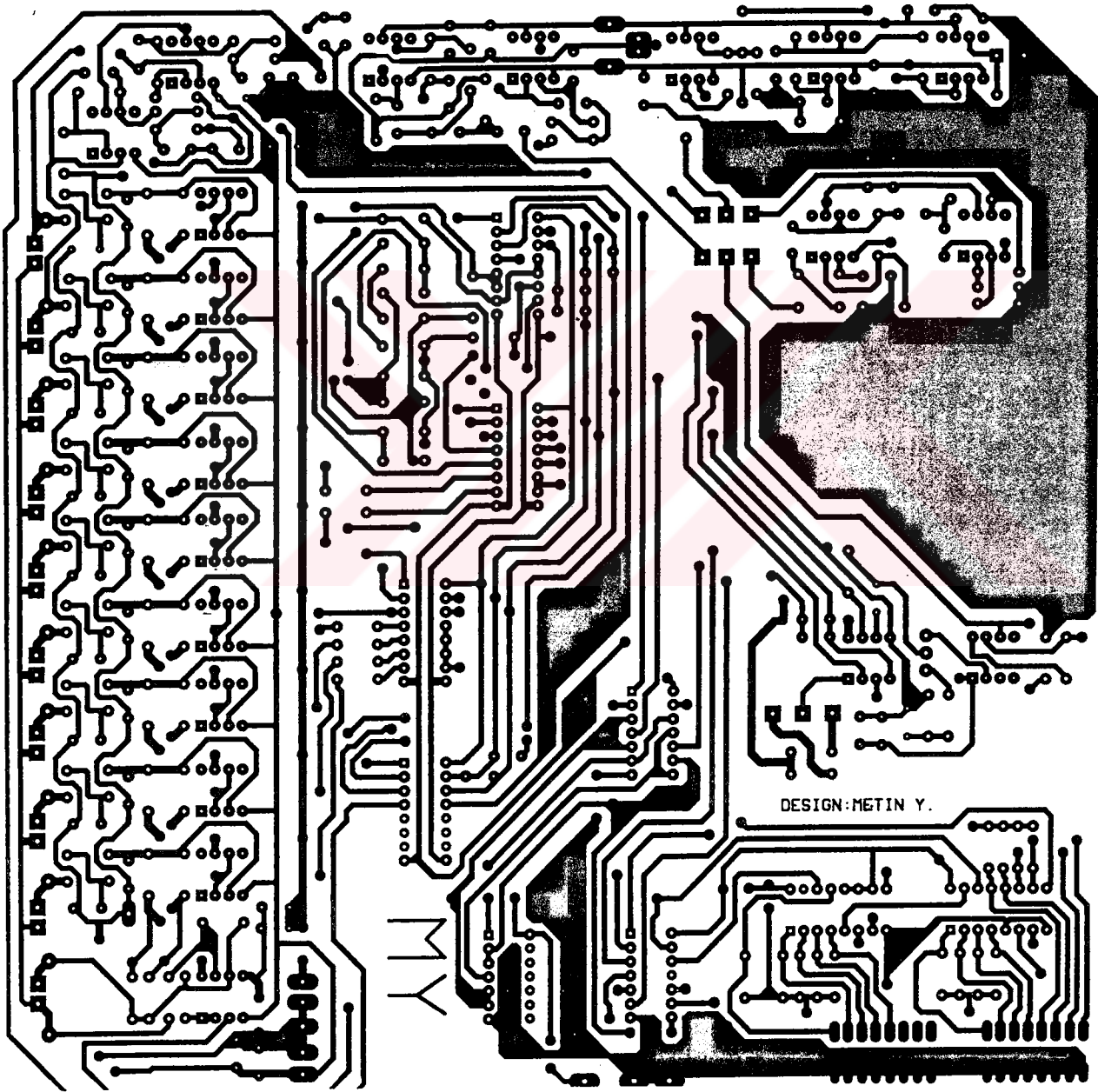
Ek-4 : Deneysel çalışma

Ek-5 : Kullanılan bazı aktif elemanların katalog bilgileri

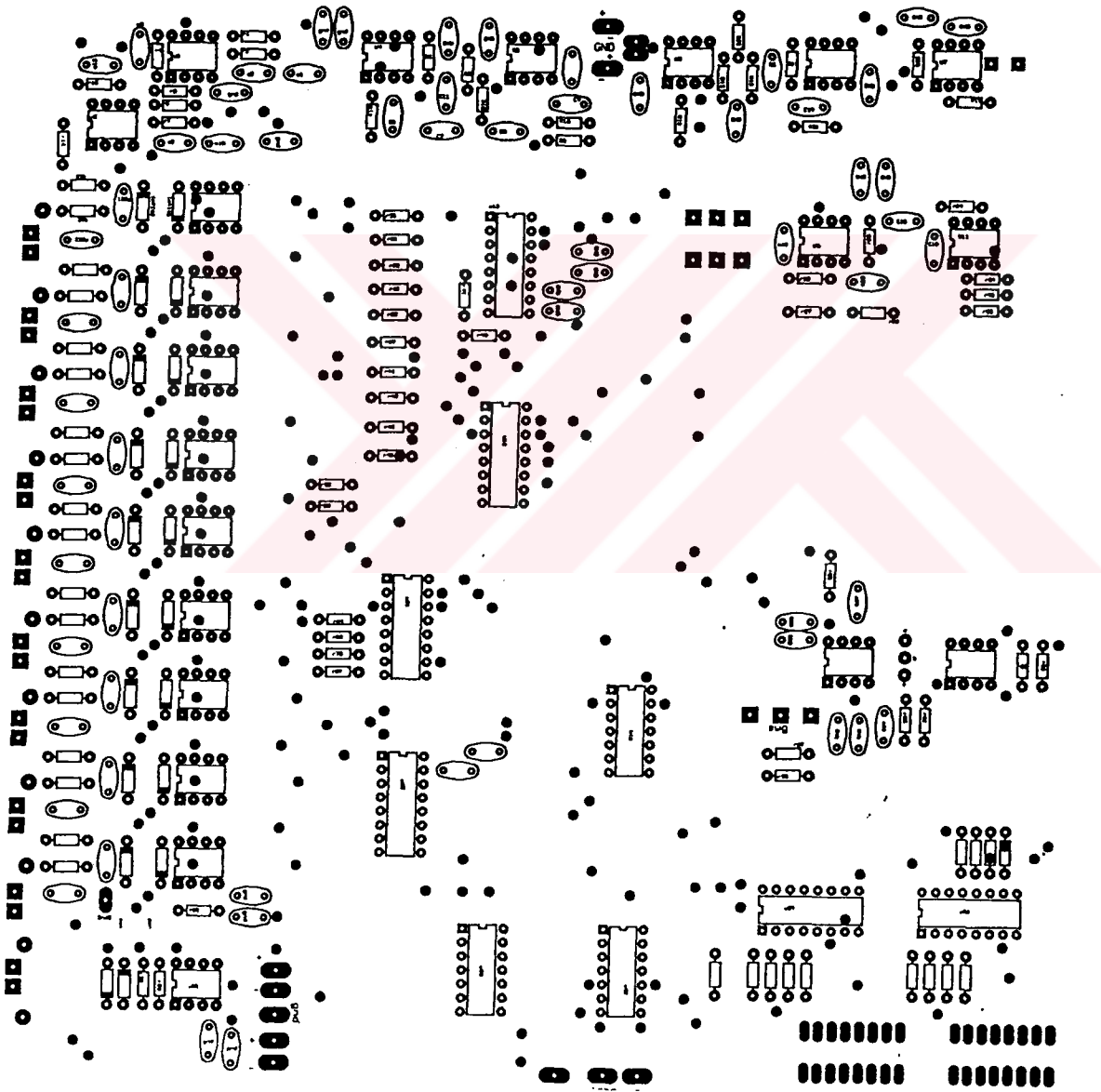


EK-2

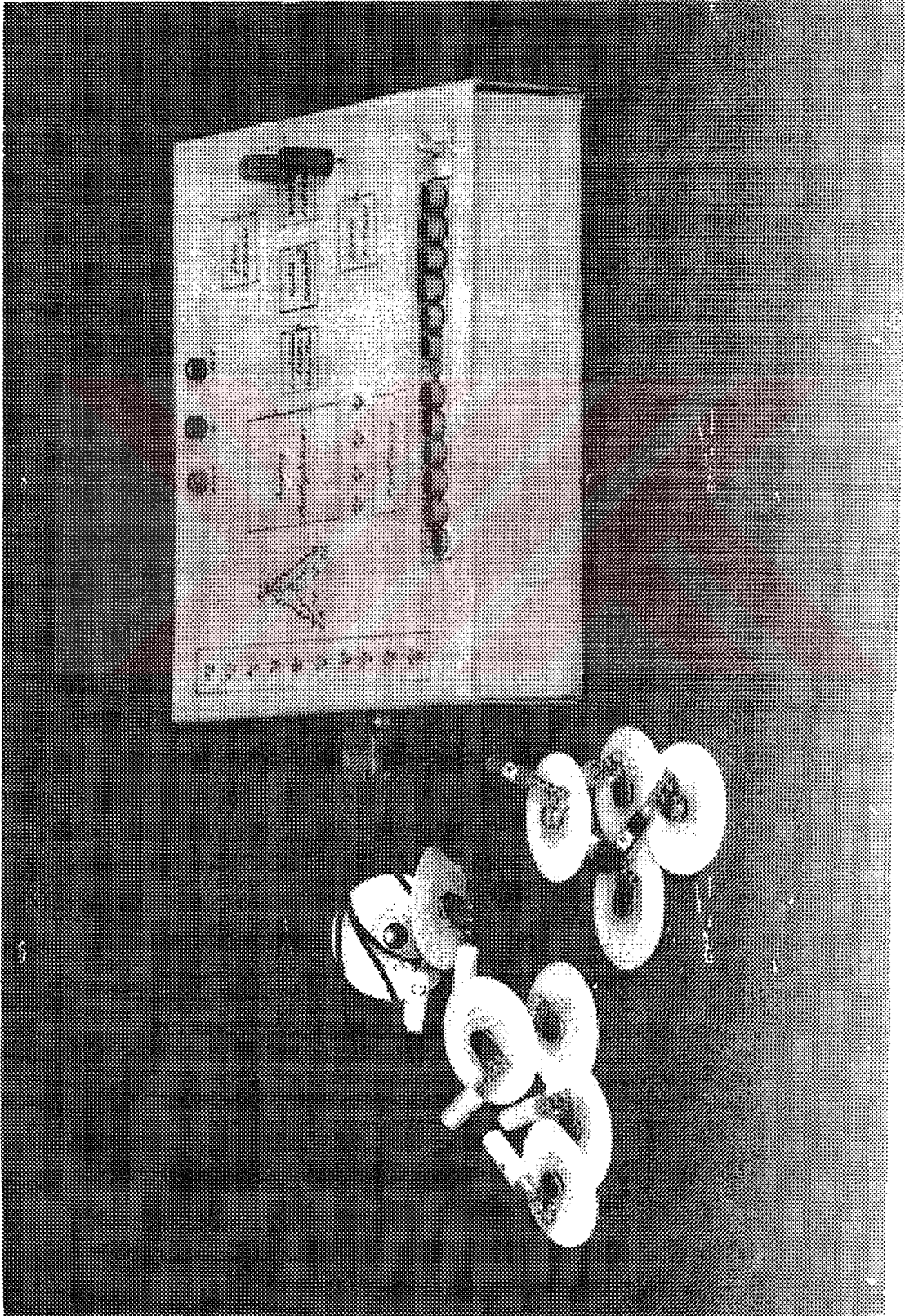
Baskı Devresi



Eleman Yerleşim Planı



EK-3



Ek-4

Deneysel Çalışma

Deneyin Adı : EKG Ve EMG Sinyallerinin Ölçülmesi

Deneyin Amacı : Tez kapsamında gerçekleştirilen cihaz ile çeşitli EKG derivasyonlarının ve yüzey elektrodları ile algılanabilen EMG sinyallerinin gözlenmesi

Deneyde Kullanılan Araç Ve Gereçler

1. Tez kapsamında geliştirilen biyomedikal cihaz
2. $\pm 12V$ 'luk güç kaynağı
3. En az 250msn'lik Time/divition kademesine sahip bir osilaskop

Ön Çalışma : Bu tez çalışmasının 2. Bölümünü okuyunuz.

Deneyin Yapılışı

1. Çeşitli EKG derivasyonlarının ölçülebilmesi için; EKG problarını RL: sağ bacağa, RA: sağ kola, LA: sol kola, LL: sol bacağa, C1,C2..C6 uçlarını ise 2. Bölümde gösterildiği gibi göğüs üzerindeki noktalara bağlayınız.
2. Biyomedikal cihaz üzerindeki EKG ve EMG sinyalleri üzerinde işlem yapmayı seçen anahtarı EKG konumuna alınız.
3. Osilaskobu, Time/Divition anahtarını 250msn konumuna , Volt/Divition anahtarını 200mV konumuna getirerek, notch filtresi çıkışı ile şase arasına bağlayınız.

4. EKG'nin Bölüm 2'de anlatılan çeşitli derivasyonlarını ölçülebilmesi için, biyomedikal cihaz üzerindeki ilgili tuşlara basarak sinyalin kararlı duruma gelmesini bekleyiniz.
5. Çeşitli EKG derivasyonlarına ait dalga şekilleri sonuç ve öneriler kısmında gösterildiği şekilde elde edilmelidir.
6. EMG sinyallerinin ölçümü için; ölçüm alınmak istenen kasın iki ucuna RA (sağ kol) ve LA (sol kol) elektrodlarını bağlayınız. Referans elektrodu olarak RL (ağ bacak) elektrodunu, bağladığınız iki elektrodun tam orta noktasına yerleştiriniz.
7. Biyomedikal cihaz üzerindeki fonksiyon seçme anahtarını EMG konumuna alınız.
8. Osilaskobu, Time/Divition anahtarını 10msn konumuna , Volt/Divition anahtarını 1V konumuna getirerek, notch filtresi çıkışı ile şase arasına bağlayınız.
9. Elektrodların bağlı bulunduğu kas farklı düzeylerde kasılmış iken çıkış dalga şeklini gözleyiniz.
10. Çıkışta alınan dalga şekilleri sonuç ve öneriler kısmında gösterilene benzer şekilde olmalıdır.

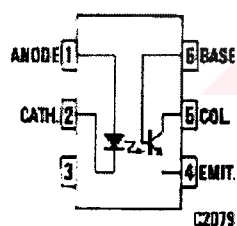
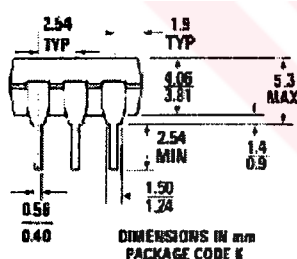
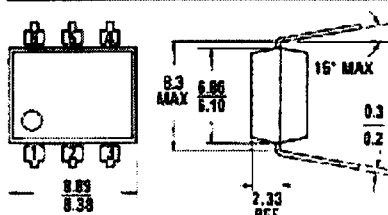
EK-5



PHOTOTRANSISTOR OPTOCOUPERS

4N25 4N27
4N26 4N28

PACKAGE DIMENSIONS



Equivalent Circuit

DESCRIPTION

The 4N25, 4N26, 4N27, and 4N28 series of optocouplers have an NPN silicon planar phototransistor optically coupled to a gallium arsenide diode.

FEATURES & APPLICATIONS

- AC line/digital logic isolator
- Digital logic/digital logic isolator
- Telephone/telegraph line receiver
- Twisted pair line receiver
- High frequency power supply feedback control
- Relay contact monitor
- Power supply monitor
- Small package size and low cost
- Excellent frequency response
- UL recognized—File E90700

ABSOLUTE MAXIMUM RATINGS

TOTAL PACKAGE

- *Storage temperature -55°C to 150°C
- *Operating temperature at junction -55°C to 100°C
- *Lead temperature (soldering, 10 sec) 260°C
- *Total package power dissipation at 25°C ambient (LED plus detector) 250 mW
- *Derate linearly from 25°C 3.3 mW/°C

INPUT DIODE

- *Forward DC current continuous 80 mA
- *Reverse voltage 3.0 V
- *Peak forward current
(300 μ s, 2% duty cycle) 3.0 A
- *Power dissipation at 25°C ambient 150 mW
- *Derate linearly from 25°C 2.0 mW/°C

OUTPUT TRANSISTOR

- *Collector emitter voltage (BV_{CE}) 30 V
- *Collector base voltage (BV_{CB}) 70 V
- *Emitter collector voltage (BV_{EC}) 7 V
- *Power dissipation at 25°C ambient 150 mW
- *Derate linearly from 25°C 2.0 mW/°C

*Indicates JEDEC Registered Data



PHOTOTRANSISTOR OPTOCOUPERS

ELECTRO-OPTICAL CHARACTERISTICS (25°C Free Air Temperature Unless Otherwise Specified)

INDIVIDUAL COMPONENT CHARACTERISTICS

CHARACTERISTIC	SYMBOL	MIN.	TYP.	GUAR. MAX.	UNITS	TEST CONDITIONS
INPUT DIODE						
*Forward voltage	V_f		1.20	1.50	V	$I_f = 10 \text{ mA}$
Capacitance	C		150		pF	$V_f = 0 \text{ V}$, $f = 1 \text{ MHz}$
*Reverse leakage current			.05	100	μA	$V_R = 3.0 \text{ V}$, $R_f = 1.0 \text{ M}\Omega$
DETECTOR						
DC forward current gain	β_F		250			$V_{CE} = 5 \text{ V}$, $I_E = 500 \mu\text{A}$
*Collector to emitter breakdown voltage	BV_{CEO}	30	65		V	$I_E = 1.0 \text{ mA}$, $I_B = 0$
*Collector to base breakdown voltage	BV_{CBO}	70	165		V	$I_C = 100 \mu\text{A}$, $I_E = 0$
*Emitter to collector breakdown voltage	BV_{ESO}	7	14		V	$I_E = 100 \mu\text{A}$, $I_C = 0$
*Collector to emitter leakage current (4N25, 4N28, 4N27)	I_{CE0}		3.5	50	nA	$V_{CE} = 10 \text{ V}$ Base Open
*Collector to emitter leakage current (4N28)				100	nA	
*Collector to base leakage current	I_{CB0}		0.1	20	nA	$V_{CB} = 10 \text{ V}$ Emitter Open

TRANSFER CHARACTERISTICS

DC CHARACTERISTICS	SYMBOL	MIN.	TYP.	GUAR. MAX.	UNITS	TEST CONDITIONS
*Collector output current (a) (4N25, 4N28) (4N27, 4N28)	I_C	2.0 1.0	5.0 3.0	— —	mA	$V_{CE} = 10 \text{ V}$, $I_E = 10 \text{ mA}$, $I_B = 0$
*Collector-emitter saturation	$V_{CE(sat)}$		0.2	0.5	V	$I_C = 2.0 \text{ mA}$, $I_E = 50 \text{ mA}$

TRANSFER CHARACTERISTICS

AC CHARACTERISTICS	SYMBOL	TYP.	UNITS	TEST CONDITIONS
Non-saturated Collector				
Delay time	t_d	0.5	μs	$R_L = 100 \Omega$, $I_E = 2 \text{ mA}$, $V_{CE} = 10 \text{ V}$ (Fig. 10 and 11)
Rise time	t_r	2.5	μs	
Fall time	t_f	2.5	μs	
Non-saturated Collector				
Delay time	t_d	2.0	μs	$R_L = 1 \text{ k}\Omega$, $I_E = 2 \text{ mA}$, $V_{CE} = 10 \text{ V}$ (Fig. 10 and 11)
Rise time	t_r	15	μs	
Fall time	t_f	15	μs	

*Indicates JEDEC Registered Data.

(a) Pulse Test: Pulse Width = 300 μs , Duty Cycle $\leq 2.0\%$

(b) For this test LED pins 1 and 2 are common and Phototransistor pins 4, 5 and 6 are common.

(c) I_f adjusted to yield $I_C = 2 \text{ mA}$ and $I_E = 0.7 \text{ mA}$ RMS. Bandwidth referenced to 10 kHz.



PHOTOTRANSISTOR OPTOCOUPLEDERS

ELECTRO-OPTICAL CHARACTERISTICS (25°C Free Air Temperature Unless Otherwise Specified) (Cont'd)

TRANSFER CHARACTERISTICS (Cont'd)

AC CHARACTERISTICS	SYMBOL	MIN.	TYP.	GUAR. MAX.	UNITS	TEST CONDITIONS
Saturated t_r (from 5 V to 0.6 V)	t_r (SAT)		5		μs	$R_L = 2k\Omega$, $I_L = 15$ mA, $V_{CC} = 5$ V
t_f (from SAT to 2.0 V)	t_f (SAT)		25		μs	$R_L = \text{Open}$ (Fig. 10)
Saturated t_r (from 5 V to 0.6 V)	t_r (SAT)		5		μs	$R_L = 2k\Omega$, $I_L = 20$ mA, $V_{CC} = 5$ V
t_f (from SAT to 2.0 V)	t_f (SAT)		18		μs	$R_L = 100k\Omega$ (Fig. 10)
Non-saturated Base-Collector photo diode Rise time	t_r		175		ns	$R_L = 1k\Omega$, $V_{CC} = 10$ V
Fall time	t_f		175		ns	
Isolation voltage (b) (4N25, 4N26, 4N27, 4N28) *(4N26, 4N27) *(4N28)	V_{iso}	5300 1500 500	— — —		V	$I_o \leq 1 \mu A$ RMS, $t = 1$ minute Peak Peak
Isolation resistance (b)			10		Ω	$V = 500$ VDC
Isolation capacitance (b)			1.3		pF	$V = 0$, $f = 1.0$ MHz
Bandwidth (c) (also see note 2)	B_w		300		kHz	$I_L = 2.0$ mA, $R_L = 100 \Omega$ (Fig. 12)

*Indicates JEDEC Registered Data.

- (a) Pulse Test: Pulse Width = 300 μs , Duty Cycle $\leq 2.0\%$
 (b) For this test LED pins 1 and 2 are common and Phototransistor pins 4, 5 and 6 are common.
 (c) If adjusted to yield $I_o = 2$ mA and $I_L = 0.7$ mA RMS. Bandwidth referenced to 10 kHz.

TYPICAL ELECTRO-OPTICAL CHARACTERISTIC CURVES (25°C Free Air Temperature Unless Otherwise Specified)

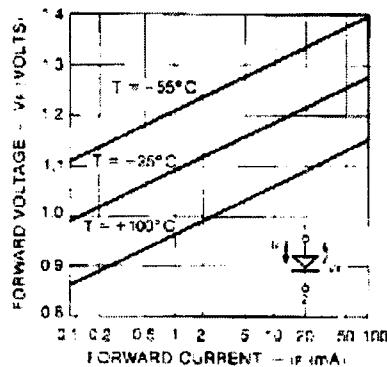


Fig. 1 Forward Voltage vs. Current

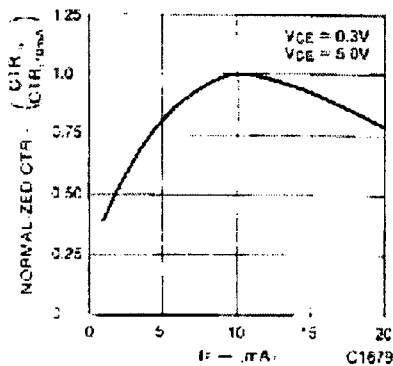


Fig. 2 Normalized CTR vs. Forward Current

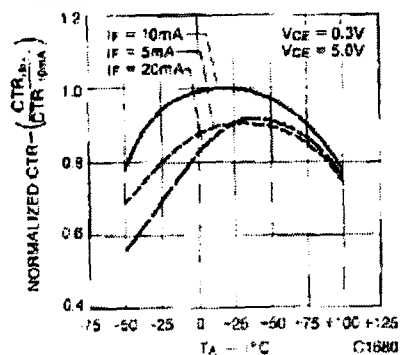
PHOTOTRANSISTOR OPTOCOUPERS
TYPICAL ELECTRO-OPTICAL CHARACTERISTIC CURVES
 (25°C Free Air Temperature Unless Otherwise Specified) (Cont'd)


Fig. 3. Normalized CTR vs. Temperature

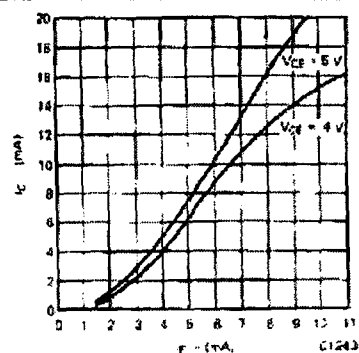


Fig. 4. Collector Current vs. Forward Current

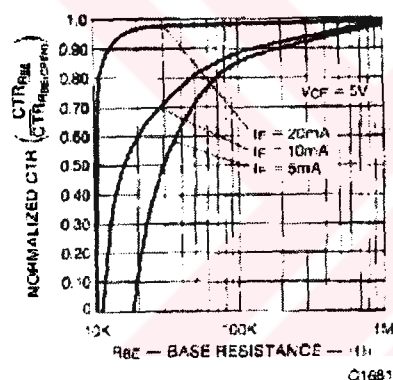


Fig. 5. CTR vs. R_BE (Unsaturated)

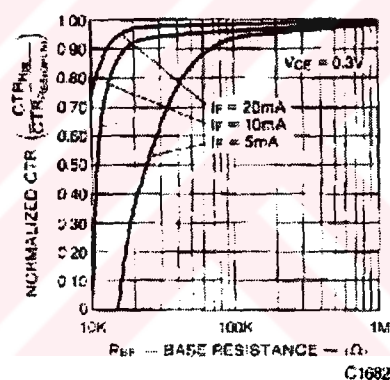
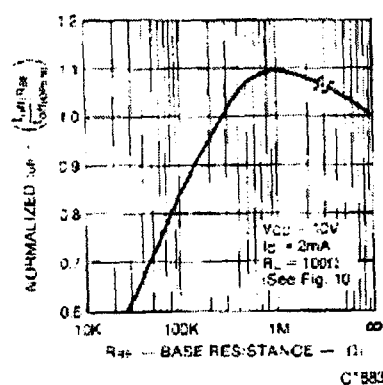
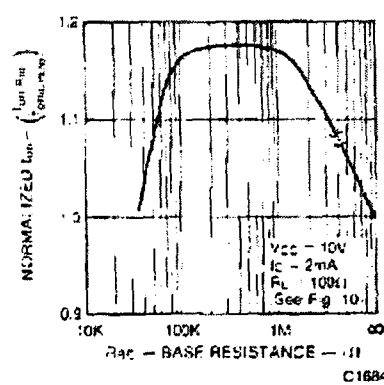


Fig. 6. CTR vs. R_BE (Saturated)


 Fig. 7. Normalized T_{10} vs. R_BE

 Fig. 8. Normalized T_{50} vs. R_BE



PHOTOTRANSISTOR OPTOCOUPERS

TYPICAL ELECTRO-OPTICAL CHARACTERISTIC CURVES (25°C Free Air Temperature Unless Otherwise Specified) (Cont'd)

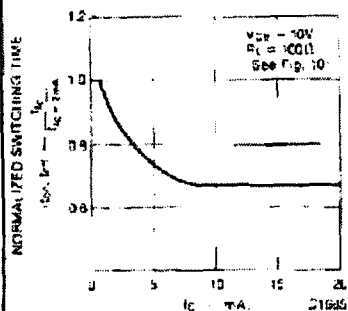


Fig. 9. Switching Time vs. I_C

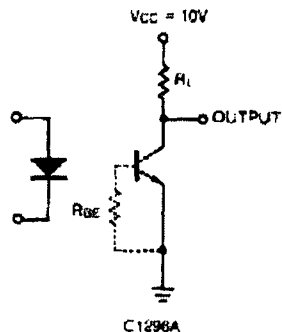


Fig. 10. Switching Time Test Circuit

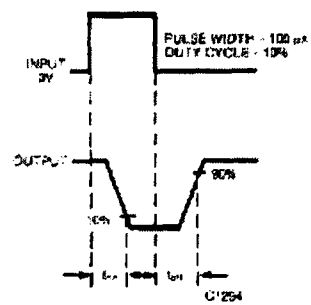


Fig. 11. Switching Time Waveforms

OPERATING SCHEMATICS

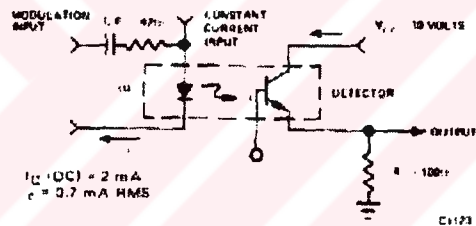


Fig. 12. Modulation Circuit Used to Obtain Output vs. Frequency Plot

NOTES

1. The current transfer ratio (I_C/I_F) is the ratio of the detector collector current to the LED input current with V_{CE} at 10 volts.
2. The frequency at which I_C is 3dB down from the 10 kHz value.
3. Rise time (t_r) is the time required for the collector current to increase from 10% of its final value to 90%.

Fall time (t_f) is the time required for the collector current to decrease from 90% of its initial value to 10%.

FAIRCHILD
SEMICONDUCTOR

April 1988
Revised July 1999

74F148 8-Line to 3-Line Priority Encoder

General Description

The F148 provides three bits of binary coded output representing the position of the highest order active input, along with an output indicating the presence of any active input. It is easily expanded via input and output enables to provide priority encoding over many bits.

Features

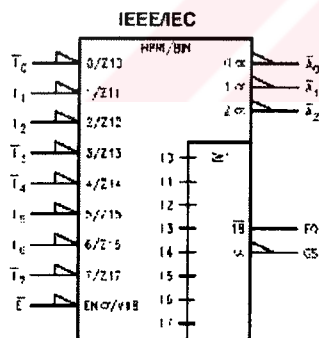
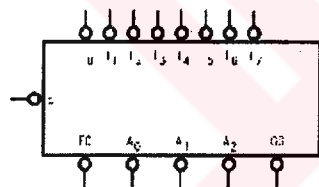
- Encodes eight data lines in priority
- Provides 3-bit binary priority code
- Input enable capability
- Signals when data is present on any input
- Cascadable for priority encoding of n bits

Ordering Code:

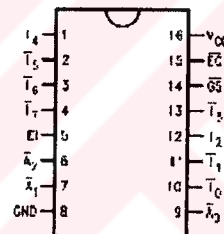
Order Number	Package Number	Package Description
74F148SC	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
74F148SJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
74F148PC	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Logic Symbols



Connection Diagram



Truth Table

Inputs									Outputs				
$\overline{EI}$	$\overline{I_0}$	$\overline{I_1}$	$\overline{I_2}$	$\overline{I_3}$	$\overline{I_4}$	$\overline{I_5}$	$\overline{I_6}$	$\overline{I_7}$	$\overline{GS}$	$\overline{A_0}$	$\overline{A_1}$	$\overline{A_2}$	$\overline{EO}$
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	H	L	L	H
L	X	X	X	X	X	L	H	H	L	L	H	L	H
L	X	X	X	L	H	H	H	H	L	H	L	L	H
L	X	X	L	H	H	H	H	H	L	H	L	H	H
L	X	L	H	H	H	H	H	H	L	L	H	H	H
L	L	H	H	H	H	H	H	H	L	H	H	H	H

H = High Voltage Level
L = Low Voltage Level
X = Indifferent

74F148 8-Line to 3-Line Priority Encoder

Unit Loading/Fan Out

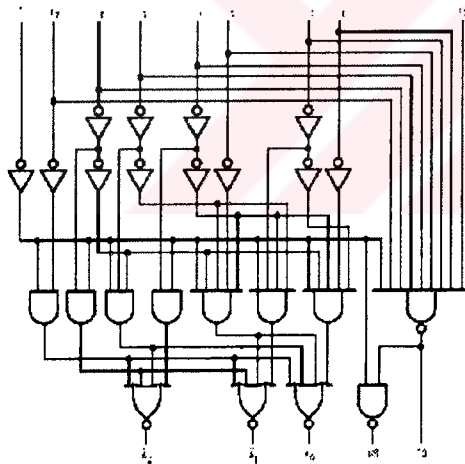
Pin Names	Description	U.L. HIGH/LOW	Input I_{IH}/I_{IL} Output I_{OH}/I_{OL}
$\overline{I}_C$	Priority Input (Active LOW)	1.0/1.0	20 μ A/-0.6 mA
$\overline{I}_1-\overline{I}_7$	Priority Inputs (Active LOW)	1.0/2.0	20 μ A/-1.2 mA
$\overline{EI}$	Enable Input (Active LOW)	1.0/1.0	20 μ A/-0.6 mA
$\overline{EO}$	Enable Output (Active LOW)	50/33.3	-1 mA/20 mA
$\overline{GS}$	Group Signal Output (Active LOW)	50/33.3	-1 mA/20 mA
$\overline{A}_0-\overline{A}_2$	Address Outputs (Active LOW)	50/33.3	-1 mA/20 mA

Functional Description

The F148 8-input priority encoder accepts data from eight active LOW inputs ($\overline{I}_0-\overline{I}_7$) and provides a binary representation on the three active LOW outputs. A priority is assigned to each input so that when two or more inputs are simultaneously active, the input with the highest priority is represented on the output, with input line 7 having the highest priority. A HIGH on the Enable Input ($\overline{EI}$) will force all outputs to the inactive (HIGH) state and allow new data to settle without producing erroneous information at the out-

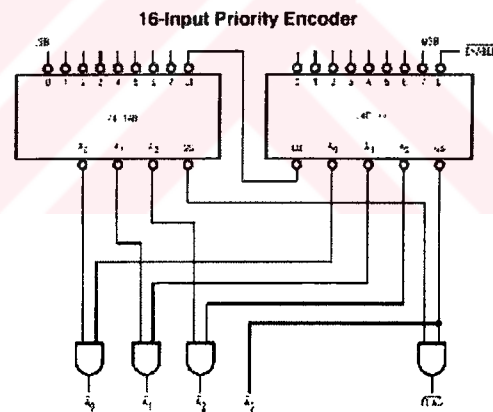
puts. A Group Signal output ($\overline{GS}$) and Enable Output ($\overline{EO}$) are provided along with the three priority data outputs ($\overline{A}_2, \overline{A}_1, \overline{A}_0$). $\overline{GS}$ is active LOW when any input is LOW; this indicates when any input is active. $\overline{EO}$ is active LOW when all inputs are HIGH. Using the Enable Output along with the Enable Input allows cascading for priority encoding on any number of input signals. Both $\overline{EO}$ and $\overline{GS}$ are in the inactive HIGH state when the Enable Input is HIGH.

Logic Diagram



Please note that this diagram is provided only for the understanding of logic operations and should not be used to estimate propagation delays.

Application



Absolute Maximum Ratings (Note 1)

Storage Temperature	-65°C to +150°C
Ambient Temperature under Bias	-55°C to +125°C
Junction Temperature under Bias	55°C to +150°C
V _{CC} Pin Potential to Ground Pin	-0.5V to +7.0V
Input Voltage (Note 2)	-0.5V to +7.0V
Input Current (Note 2)	-30 mA to +5.0 mA

Voltage Applied to Output

in HIGH State (with V_{CC} = 0V)Standard Output 0.5V to V_{CC}

3-STATE Output -0.5V to +5.5V

Current Applied to Output

in LOW State (Max) twice the rated I_{OL} (mA)**Recommended Operating Conditions**

Free Air Ambient Temperature	0°C to +70°C
Supply Voltage	+4.5V to +5.5V

Note 1: Absolute maximum ratings are values beyond which the device may be damaged or have its useful life impaired. Functional operation under these conditions is not implied.

Note 2: Either voltage limit or current limit is sufficient to protect inputs.

DC Electrical Characteristics

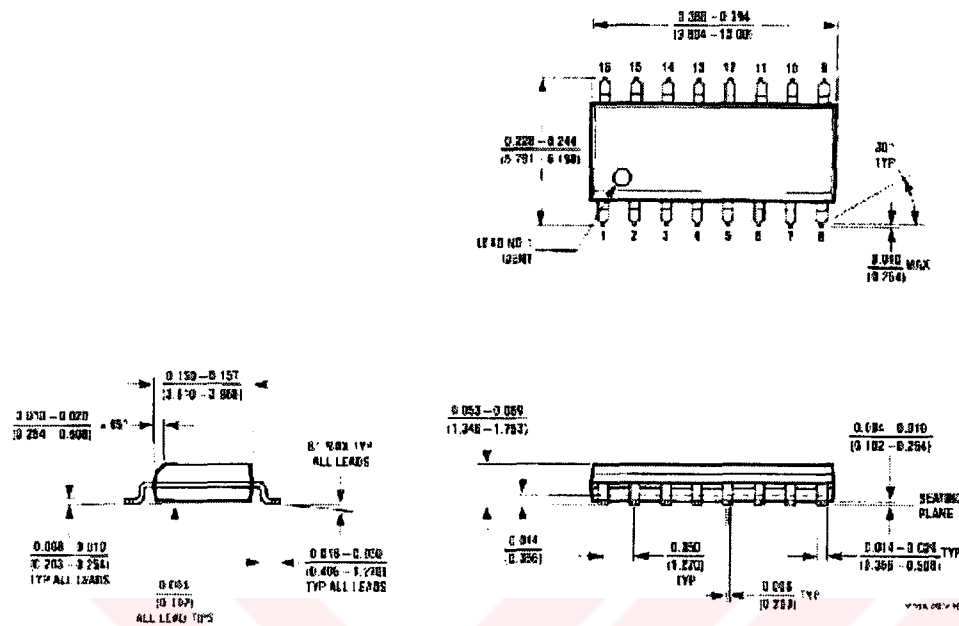
Symbol	Parameter	Min	Typ	Max	Units	V _{CC}	Conditions
V _{IH}	Input HIGH Voltage	2.0			V		Recognized as a HIGH Signal
V _{IL}	Input LOW Voltage			0.8	V		Recognized as a LOW Signal
V _{CLD}	Input Clamp Diode Voltage			-1.2	V	Min	I _{IN} = -18 mA
V _{OHI}	Output HIGH Voltage	10% V _{CC} 5% V _{CC}	2.5 2.7		V	Min	I _{OH} = -1 mA I _{OH} = -1 mA
V _{OL}	Output LOW Voltage	10% V _{CC}		0.5	V	Min	I _{OL} = 20 mA
I _{ih}	Input HIGH Current			5.0	μA	Max	V _{ih} = 2.7V
I _{ih1}	Input HIGH Current Breakdown Test			7.0	μA	Max	V _{ih} = 7.0V
I _{OHX}	Output High Leakage Current			50	μA	Max	V _{OL1} = V _{CC}
V _{IS}	Input Leakage Test	4.75			V	0.0	I _{IO} = 1.9 μA All Other Pins Grounded
I _{OP}	Output Leakage Circuit Current			2.75	μA	0.0	V _{IN0} = 150 mV All Other Pins Grounded
I _{IL}	Input LOW Current			-0.6 -1.2	mA	Max	V _{ih} = 0.5V (I _L , E ₁) V _{ih} = 0.5V (I _L , I ₂)
I _{OS}	Output Short-Circuit Current	-60		-150	mA	Max	V _{OL1} = 0V
I _{CC1}	Power Supply Current			35	mA	Max	V _O = HIGH
I _{CC2}	Power Supply Current			35	mA	Max	V _O = LOW

74F148

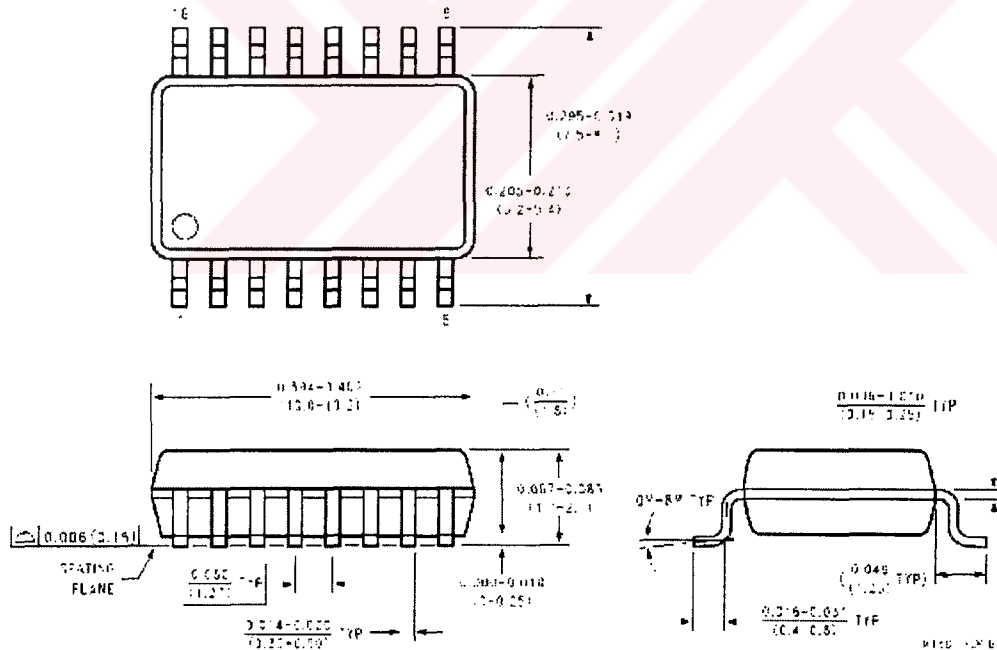
AC Electrical Characteristics

Symbol	Parameter	T _A = +25 °C V _{CC} = +5.0V C _L = 50 pF			T _A = 0 °C to +70 °C V _{CC} = +5.0V C _L = 50 pF		Units
		Min	Typ	Max	Min	Max	
t _{PLH}	Propagation Delay I _i to A ₀	3.0	7.0	9.0	3.0	10.0	ns
t _{PLL}	Propagation Delay I _i to E $\overline{O}$	2.5	5.0	6.5	2.5	7.5	ns
t _{PLH}	Propagation Delay I _i to $\overline{GS}$	2.5	7.0	9.0	2.5	10.0	ns
t _{PLL}	Propagation Delay EI to A _i	2.5	6.0	8.0	2.5	9.0	ns
t _{PLH}	Propagation Delay EI to $\overline{GS}$	2.5	5.0	7.0	2.5	8.0	ns
t _{PLL}	Propagation Delay EI to E $\overline{O}$	2.5	5.5	7.0	2.5	8.0	ns

Physical Dimensions inches (millimeters) unless otherwise noted



16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow Package Number M16A



16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide Package Number M16D

The drawing illustrates the mechanical specifications for a 16-Lead Plastic Dual-In-Line Package (PDIP). It includes three views: a top view, a side view, and an end view.

Top View: Shows the package with 16 leads. The top edge is labeled with pin numbers 15, 14, 13, 12, 11, 10, 9, 8, 7, 6, 5, 4, 3, 2, 1. The bottom edge is labeled with pin numbers 1, 2, 3, 4, 5, 6, 7, 8. The package is labeled "OPTION 01". Dimensions include a top width of 0.740 ± 0.025 (18.80 - 19.81), a top lead pitch of 0.092 (2.286), a top lead width of 0.250 ± 0.010 (6.350 $\pm$ 0.254), a bottom lead pitch of 0.130 ± 0.005 (3.302 $\pm$ 0.127), a bottom lead width of 0.060 (1.524) TYP, a bottom lead angle of 4° TYP OPTIONAL, a bottom lead height of 0.145 ± 0.020 (3.683 - 5.080), a bottom lead thickness of 0.020 (0.508) MIN, a bottom lead spacing of 0.125 ± 0.010 (3.175 - 3.810), a bottom lead width of 0.014 ± 0.003 (0.356 - 0.584) TYP, a bottom lead height of 0.050 ± 0.010 (1.270 $\pm$ 0.254) TYP, and a bottom lead angle of $90^\circ \pm 4^\circ$ TYP.

Side View: Shows the package profile. Dimensions include a top width of 0.300 ± 0.020 (7.620 - 8.128), a top lead height of 0.065 (1.651), a top lead angle of $95^\circ \pm 5^\circ$, a top lead width of 0.280 (7.12) MIN, a top lead height of 0.375 ± 0.040 (9.525 - 10.16) MIN, and a top lead angle of 16° (REV F).

End View: Shows the package end. Dimensions include a top width of 0.008 ± 0.016 (0.203 - 0.406) TYP.

Package Number N16E

Fairchild does not assume any responsibility for use of any circuitry described; no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
 2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.
- www.fairchildsemi.com**



4/8 Channel Fault-Protected Analog Multiplexers

ADG508F/ADG509F/ADG528F*

FEATURES

- Low On Resistance (300 Ω typ)
- Fast Switching Times
 - t_{ON} 250 ns max
 - t_{OFF} 250 ns max
- Low Power Dissipation (3.3 mW max)
- Fault and Overvoltage Protection (-40 V to $+55$ V)
- All Switches OFF with Power Supply OFF
- Analog Output of ON Channel Clamped Within Power Supplies if an Overvoltage Occurs
- Latch-Up Proof Construction
- Break Before Make Construction
- TTL and CMOS Compatible Inputs

APPLICATIONS

- Existing Multiplexer Applications (Both Fault-Protected and Nonfault-Protected)
- New Designs Requiring Multiplexer Functions

GENERAL DESCRIPTION

The ADG508F, ADG509F and ADG528F are CMOS analog multiplexers. The ADG508F and ADG528F comprising eight single channels and the ADG509F comprising four differential channels. These multiplexers provide fault protection. Using a series n-channel, p-channel, n-channel MOSFET structure, both device and signal source protection is provided in the event of an overvoltage or power loss. The multiplexer can withstand continuous overvoltage inputs from -40 V to $+55$ V. During fault conditions, the multiplexer input (or output) appears as an open circuit and only a few nanoamperes of leakage current will flow. This protects not only the multiplexer and the circuitry driven by the multiplexer, but also protects the sensors or signal sources that drive the multiplexer.

The ADG508F and ADG528F switch one of eight inputs to a common output as determined by the 3-bit binary address lines A0, A1 and A2. The ADG509F switches one of four differential inputs to a common differential output as determined by the 2-bit binary address lines A0 and A1. The ADG528F has on-chip address and control latches that facilitate microprocessor interfacing. An EN input on each device is used to enable or disable the device. When disabled, all channels are switched OFF.

PRODUCT HIGHLIGHTS

1. Fault Protection.

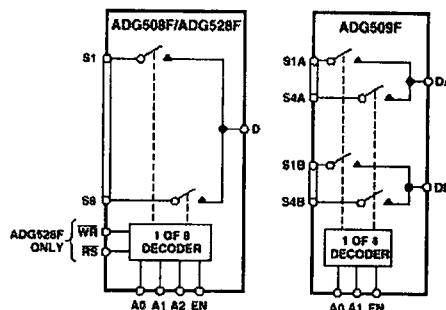
The ADG508F/ADG509F/ADG528F can withstand continuous voltage inputs from -40 V to $+55$ V. When a fault occurs due to the power supplies being turned off, all the channels are turned off and only a leakage current of a few nanoamperes flows.

*Patent Pending.

REV. C

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

FUNCTIONAL BLOCK DIAGRAMS



- ON channel turns off while fault exists.
- Low R_{ON}
- Fast Switching Times.
- Break-Before-Make Switching.
 - Switches are guaranteed break-before-make so that input signals are protected against momentary shorting.
- Trench Isolation Eliminates Latch-up.
 - A dielectric trench separates the p and n-channel MOSFETs thereby preventing latch-up.

ORDERING GUIDE

Model ¹	Temperature Range	Package Option ²
ADG508FBN	-40°C to $+85^{\circ}\text{C}$	N-16
ADG508FBRN	-40°C to $+85^{\circ}\text{C}$	R-16N
ADG508FBRW	-40°C to $+85^{\circ}\text{C}$	R-16W
ADG508FTQ	-55°C to $+125^{\circ}\text{C}$	Q-16
ADG509FBN	-40°C to $+85^{\circ}\text{C}$	N-16
ADG509FBRN	-40°C to $+85^{\circ}\text{C}$	R-16N
ADG509FBRW	-40°C to $+85^{\circ}\text{C}$	R-16W
ADG509FTQ	-55°C to $+125^{\circ}\text{C}$	Q-16
ADG528FBN	-40°C to $+85^{\circ}\text{C}$	N-18
ADG528FBRN	-40°C to $+85^{\circ}\text{C}$	P-20A
ADG528FTQ	-55°C to $+125^{\circ}\text{C}$	Q-18

NOTES

¹To order MIL-STD-883, Class B processed parts, add 883B to T grade part numbers.

²N = Plastic DIP, P = Plastic Leaded Chip Carrier (PLCC), Q = Cerdip.

BN = $0.15''$ Small Outline IC (SOIC), RW = $0.1''$ Small Outline IC (SOIC).

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>
Fax: 781/326-8703 © Analog Devices, Inc., 1998

ADG508F/ADG509F/ADG528F—SPECIFICATIONS¹

Dual Supply ($V_{DD} = +15\text{ V} \pm 10\%$, $V_{SS} = -15\text{ V} \pm 10\%$, $GND = 0\text{ V}$, unless otherwise noted)

	B Version -40°C to		T Version -55°C to			
Parameter	+25°C	+85°C	+25°C	+125°C	Units	Test Conditions/Comments
ANALOG SWITCH						
Analogue Signal Range	$V_{SS} + 3$ $V_{DD} - 1.5$		$V_{SS} + 3$ $V_{DD} - 1.5$		V min V max	$-10\text{ V} \leq V_S \leq +10\text{ V}$, $I_S = 1\text{ mA}$; $V_{DD} = +15\text{ V} \pm 10\%$, $V_{SS} = -15\text{ V} \pm 10\%$ $-10\text{ V} \leq V_S \leq +10\text{ V}$, $I_S = 1\text{ mA}$; $V_{DD} = +15\text{ V} \pm 5\%$, $V_{SS} = -15\text{ V} \pm 5\%$ $V_S = 0\text{ V}$, $I_S = 1\text{ mA}$ $V_S = 0\text{ V}$, $I_S = 1\text{ mA}$
R_{ON}	300	350	300	400	Ω typ	
		400		450	Ω max	
R_{ON} Drift	0.6		0.6		%/°C typ	
R_{ON} Match	5		5		% max	
LEAKAGE CURRENTS						
Source OFF Leakage $I_{S(OFF)}$	± 0.02		± 0.02		nA typ	$V_{DD} = \pm 10\text{ V}$, $V_S = \pm 10\text{ V}$; Test Circuit 2
	± 1	± 50	± 1	± 50	nA max	
Drain OFF Leakage $I_{D(OFF)}$	± 0.04		± 0.04		nA typ	$V_{DD} = \pm 10\text{ V}$, $V_S = \pm 10\text{ V}$; Test Circuit 3
ADG508F/ADG528F	± 1	± 60	± 1	± 200	nA max	
ADG509F	± 1	± 30	± 1	± 100	nA max	
Channel ON Leakage $I_{IP, IS(ON)}$	± 0.04		± 0.04		nA typ	$V_S = V_{DD} = \pm 10\text{ V}$; Test Circuit 4
ADG508F/ADG528F	± 1	± 60	± 1	± 200	nA max	
ADG509F	± 1	± 30	± 1	± 100	nA max	
FAULT						
Output Leakage Current (With Overvoltage)	± 0.02		± 0.02		nA typ	$V_S = \pm 33\text{ V}$, $V_{DD} = 0\text{ V}$, Test Circuit 3
	± 2	± 2	± 2		μA max	
Input Leakage Current (With Overvoltage)	± 0.005		± 0.005		μA typ	$V_S = \pm 25\text{ V}$, $V_{DD} = \pm 10\text{ V}$, Test Circuit 5
	± 2		± 2		μA max	
Input Leakage Current (With Power Supplies OFF)	± 0.001		± 0.001		μA typ	$V_S = \pm 25\text{ V}$, $V_{DD} = V_{IS} = A0, A1, A2 = 0\text{ V}$; Test Circuit 6
	± 2		± 2		μA max	
DIGITAL INPUTS						
Input High Voltage, V_{IH}	2.4		2.4		V min	
Input Low Voltage, V_{IL}	0.8		0.8		V max	
Input Current I_{IH} or I_{IL}	1		1		μA max	$V_{IS} = 0$ or V_{DD}
C_{IN} Digital Input Capacitance	5		5		pF typ	
DYNAMIC CHARACTERISTICS ²						
$t_{TRANSITION}$	200		200		ns typ	$R_L = 1\text{ M}\Omega$, $C_L = 35\text{ pF}$; $V_{S1} = \pm 10\text{ V}$, $V_{S2} = \pm 10\text{ V}$; Test Circuit 7
	300	400	300	400	ns max	
t_{PROP}	50		50		ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$; $V_S = +5\text{ V}$; Test Circuit 8
	25	10	25	10	ns min	
$t_{ON}(EN, \overline{WR})$	200		200		ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$; $V_S = +5\text{ V}$; Test Circuit 9
	250	100	250	100	ns max	
$t_{OFF}(EN, \overline{RS})$	200		200		ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$; $V_S = +5\text{ V}$; Test Circuit 9
	250	400	250	400	ns max	
$t_{SETTLING}$, Settling Time 0.1%		1		1	μs typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$; $V_S = +5\text{ V}$
		2.5		2.5	μs typ	
ADG528F Only						
t_W , Write Pulsewidth	100	120	100	200	ns min	
t_{AS} , Address, Enable Setup Time		100		100	ns min	
t_{AH} , Address, Enable Hold Time		10		10	ns min	
t_{RW} , Reset Pulsewidth		100		100	ns min	
Charge Injection	4		4		pC typ	$V_S = 0\text{ V}$, $R_S = 0\text{ }\Omega$, $C_L = 1\text{ nF}$; Test Circuit 12
OFF Isolation	68		68		dB typ	$R_L = 1\text{ k}\Omega$, $C_L = 15\text{ pF}$, $f = 100\text{ kHz}$; $V_S = 7\text{ V rms}$; Test Circuit 13
	50		50		dB min	
$C_{S(OFF)}$	5		5		pF typ	
$C_{D(OFF)}$						
ADG508F/ADG528F	50		50		pF typ	
ADG509F	25		25		pF typ	
POWER REQUIREMENTS						
I_{DD}	0.1	0.2	0.1	0.2	mA max	$V_{IS} = 0\text{ V}$ or 5 V
I_{SS}	0.1	0.1	0.1	0.1	mA max	

NOTES

Temperature ranges are as follows: B Version: -40°C to +85°C; T Version: -55°C to +125°C.
Guaranteed by design, not subject to production test.

Specifications subject to change without notice.

ADG508F/ADG509F/ADG528F

Table I. ADG508F Truth Table

A2	A1	A0	EN	ON SWITCH
X	X	X	0	NONE
0	0	0	1	1
0	0	1	1	2
0	1	0	1	3
0	1	1	1	4
1	0	0	1	5
1	0	1	1	6
1	1	0	1	7
1	1	1	1	8

X = Don't Care

Table II. ADG509F Truth Table

A1	A0	EN	ON SWITCH PAIR
X	X	0	NONE
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4

X = Don't Care

Table III. ADG528F Truth Table

A2	A1	A0	EN	WR	RS	ON SWITCH
X	X	X	X	1	1	Retains Previous Switch Condition
X	X	X	X	X	0	NONE (Address and Enable Latches Cleared)
X	X	X	0	0	1	NONE
0	0	0	1	0	1	1
0	0	1	1	0	1	2
0	1	0	1	0	1	3
0	1	1	1	0	1	4
1	0	0	1	0	1	5
1	0	1	1	0	1	6
1	1	0	1	0	1	7
1	1	1	1	0	1	8

X = Don't Care

TIMING DIAGRAMS (ADG528F)

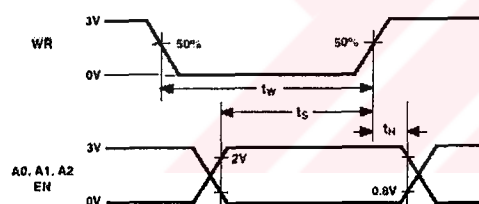


Figure 1.

Figure 1 shows the timing sequence for latching the switch address and enable inputs. The latches are level sensitive; therefore, while $\overline{WR}$ is held low, the latches are transparent and the switches respond to the address and enable inputs. This input data is latched on the rising edge of $\overline{WR}$.

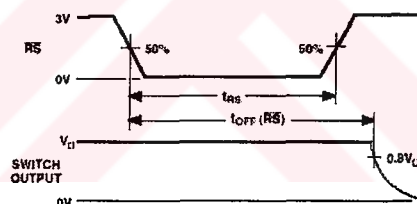


Figure 2.

Figure 2 shows the Reset Pulsewidth, t_{RS} , and the Reset Turn-off Time, $t_{OFF}(\overline{RS})$.

Note: All digital input signals rise and fall times are measured from 10% to 90% of 3 V. $t_R = t_F = 20$ ns.

ADG508F/ADG509F/ADG528F

ABSOLUTE MAXIMUM RATINGS*

(*T_A = +25°C unless otherwise noted)

V _{DD} to V _{SS}	+44 V
V _{DD} to GND	0.3 V to +25 V
V _{SS} to GND	+0.3 V to -25 V
V _{EN} , V _A Digital Input	-0.3 V to V _{DD} + 2 V or 20 mA, Whichever Occurs First
V _A , Analog Input Overvoltage with Power ON	V _{SS} - 25 V to V _{DD} + 40 V

V_S, Analog Input Overvoltage with Power OFF

-40 V to +55 V

Continuous Current, S or D 20 mA

Peak Current, S or D

(Pulsed at 1 ms, 10% Duty Cycle max) 40 mA

Operating Temperature Range

Industrial (B Version) 40°C to +85°C

Extended (T Version) -55°C to +125°C

Storage Temperature Range -65°C to +150°C

Junction Temperature +150°C

Cerdip Package

θ_{JA}, Thermal Impedance

16-Lead 76°C/W

18-Lead 73°C/W

Lead Temperature, Soldering (10 sec) +300°C

Plastic Package

θ_{JA}, Thermal Impedance

16-Lead 117°C

18-Lead 110°C

Lead Temperature, Soldering (10 sec) +260°C

SOIC Package

θ_{JA}, Thermal Impedance

Narrow Body 77°C/W

Wide Body 75°C/W

Lead Temperature, Soldering

Vapor Phase (60 sec) +215°C

Infrared (15 sec) +220°C

PLCC Package

θ_{JA}, Thermal Impedance 90°C/W

Lead Temperature, Soldering

Vapor Phase (60 sec) +215°C

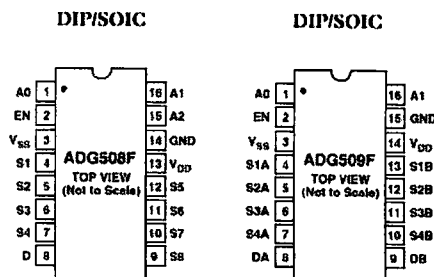
Infrared (15 sec) +220°C

*Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those listed in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability. Only one absolute maximum rating may be applied at any one time.

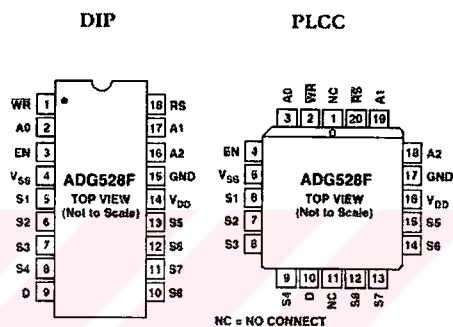
CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although these devices feature proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.

ADG508F/ADG509F PIN CONFIGURATIONS



ADG528F PIN CONFIGURATIONS



NC = NO CONNECT



ADG508F/ADG509F/ADG528F

TERMINOLOGY

V_{DD}	Most positive power supply potential.
V_{SS}	Most negative power supply potential.
GND	Ground (0 V) reference.
R_{ON}	Ohmic resistance between D and S.
R_{ON} Drift	Change in R_{ON} when temperature changes by one degree Celsius.
R_{ON} Match	Difference between the R_{ON} of any two channels.
I_S (OFF)	Source leakage current when the switch is off.
I_D (OFF)	Drain leakage current when the switch is off.
I_D, I_S (ON)	Channel leakage current when the switch is on.
V_D (V_S)	Analog voltage on terminals D, S.
C_S (OFF)	Channel input capacitance for "OFF" condition.
C_D (OFF)	Channel output capacitance for "OFF" condition.
C_D, C_S (ON)	"ON" switch capacitance.
C_{IN}	Digital input capacitance.
t_{ON} (EN)	Delay time between the 50% and 90% points of the digital input and switch "ON" condition.
t_{OFF} (EN)	Delay time between the 50% and 90% points of the digital input and switch "OFF" condition.
$t_{TRANSITION}$	Delay time between the 50% and 90% points of the digital inputs and the switch "ON" condition when switching from one address state to another.
t_{OPEN}	"OFF" time measured between 80% points of both switches when switching from one address state to another.
V_{INT}	Maximum input voltage for Logic "0".
V_{INH}	Minimum input voltage for Logic "1".
I_{INT} (I_{INH})	Input current of the digital input.
Off Isolation	A measure of unwanted signal coupling through an "OFF" channel.
Charge Injection	A measure of the glitch impulse transferred from the digital input to the analog output during switching.
I_{DD}	Positive supply current.
I_{SS}	Negative supply current.

Typical Performance Graphs

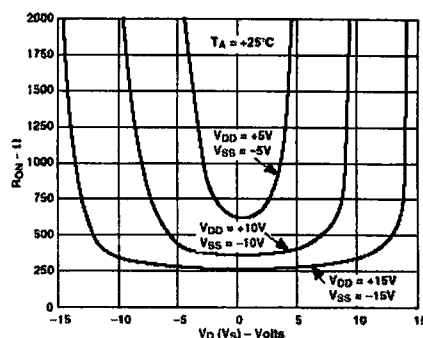


Figure 3. On Resistance as a Function of V_D (V_S)

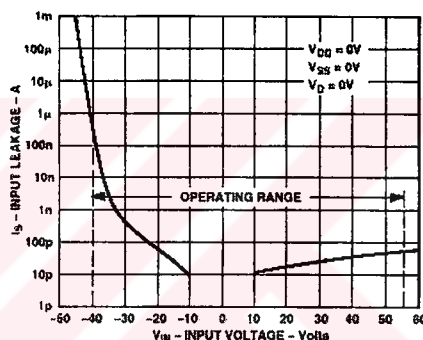


Figure 4. Input Leakage Current as a Function of V_S (Power Supplies OFF) During Overvoltage Conditions

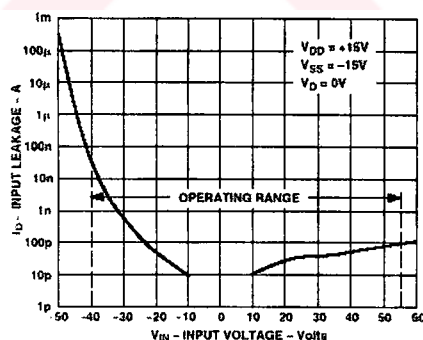


Figure 5. Output Leakage Current as a Function of V_S (Power Supplies ON) During Overvoltage Conditions

ADG508F/ADG509F/ADG528F

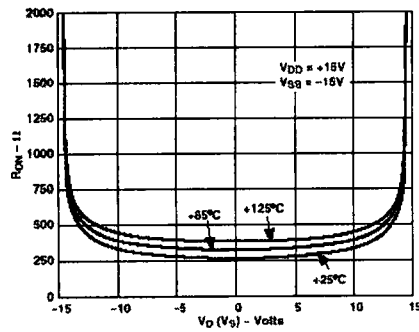


Figure 6. On Resistance as a Function of V_D (V_S) for Different Temperatures

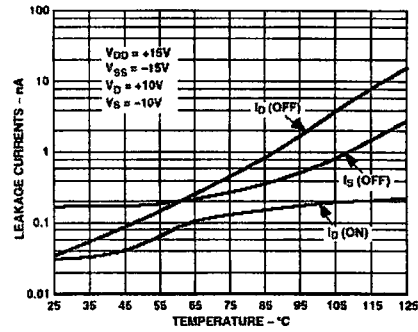


Figure 9. Leakage Currents as a Function of Temperature

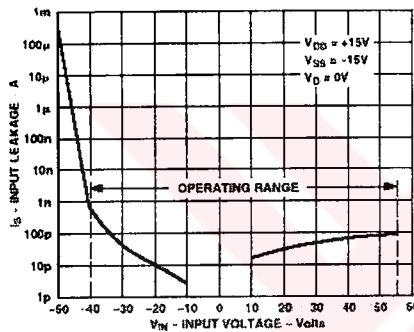


Figure 7. Input Leakage Current as a Function of V_S (Power Supplies ON) During Overvoltage Conditions

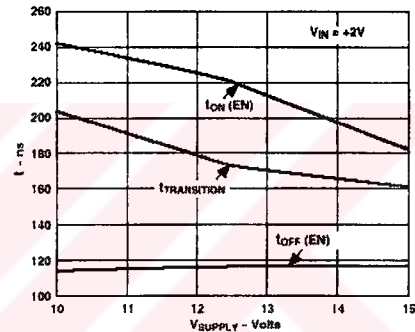


Figure 10. Switching Time vs. Power Supply

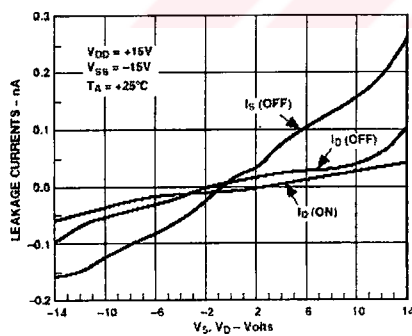


Figure 8. Leakage Currents as a Function of V_C (V_S)

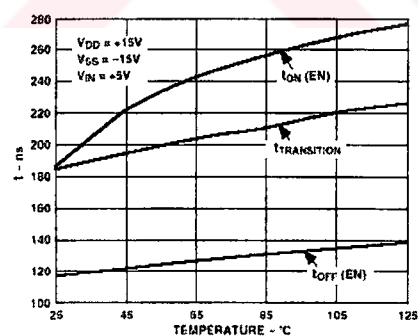


Figure 11. Switching Time vs. Temperature

ADG508F/ADG509F/ADG528F

THEORY OF OPERATION

The ADG508F/ADG509F/ADG528F multiplexers are capable of withstanding overvoltages from -40 V to $+55\text{ V}$, irrespective of whether the power supplies are present or not. Each channel of the multiplexer consists of an n-channel MOSFET, a p-channel MOSFET and an n-channel MOSFET, connected in series. When the analog input exceeds the power supplies, one of the MOSFETs will switch off, limiting the current to sub-microamp levels, thereby preventing the overvoltage from damaging any circuitry following the multiplexer. Figure 12 illustrates the channel architecture that enables these multiplexers to withstand continuous overvoltages.

When an analog input of $V_{SS} + 3\text{ V}$ to $V_{DD} - 1.5\text{ V}$ is applied to the ADG508F/ADG509F/ADG528F, the multiplexer behaves as a standard multiplexer, with specifications similar to a standard multiplexer, for example, the on-resistance is $400\ \Omega$ maximum. However, when an overvoltage is applied to the device, one of the three MOSFETs will turn off.

Figures 12 to 15 show the conditions of the three MOSFETs for the various overvoltage situations. When the analog input applied to an ON channel approaches the positive power supply line, the n-channel MOSFET turns OFF since the voltage on the analog input exceeds the difference between V_{DD} and the

n-channel threshold voltage (V_{TN}). When a voltage more negative than V_{SS} is applied to the multiplexer, the p-channel MOSFET will turn off since the analog input is more negative than the difference between V_{SS} and the p-channel threshold voltage (V_{TP}). Since V_{TN} is nominally 1.5 V and V_{TP} is typically 3 V , the analog input range to the multiplexer is limited to -12 V to $+13.5\text{ V}$ when a $\pm 15\text{ V}$ power supply is used.

When the power supplies are present but the channel is off, again either the p-channel MOSFET or one of the n-channel MOSFETs will turn off when an overvoltage occurs.

Finally, when the power supplies are off, the gate of each MOSFET will be at ground. A negative overvoltage switches on the first n-channel MOSFET but the bias produced by the overvoltage causes the p-channel MOSFET to remain turned off. With a positive overvoltage, the first MOSFET in the series will remain off since the gate to source voltage applied to this MOSFET is negative.

During fault conditions, the leakage current into and out of the ADG508F/ADG509F/ADG528F is limited to a few microamps. This protects the multiplexer and succeeding circuitry from over stresses as well as protecting the signal sources which drive the multiplexer. Also, the other channels of the multiplexer will be undisturbed by the overvoltage and will continue to operate normally.

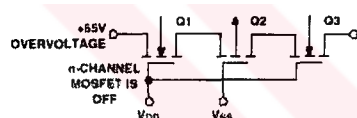


Figure 12. +55 V Overvoltage Input to the ON Channel

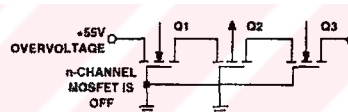


Figure 14. +55 V Overvoltage with Power OFF

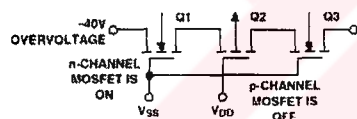


Figure 13. -40 V Overvoltage on an OFF Channel with Multiplexer Power ON

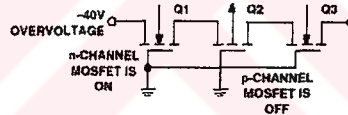
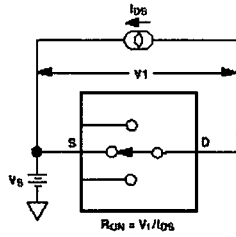


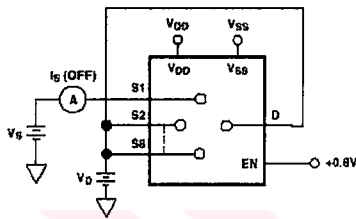
Figure 15. -40 V Overvoltage with Power OFF

ADG508F/ADG509F/ADG528F

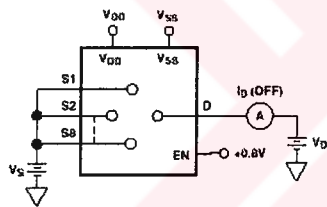
Test Circuits



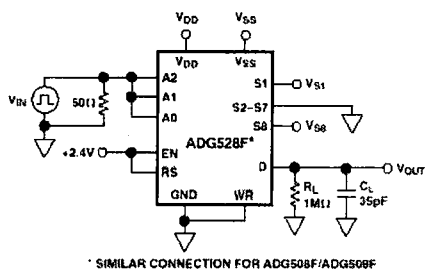
Test Circuit 1. On Resistance



Test Circuit 2. I_S (OFF)

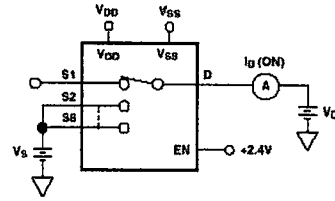


Test Circuit 3. I_D (OFF)

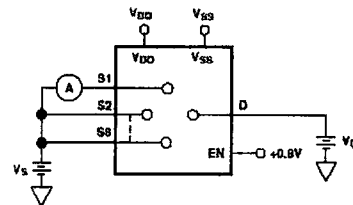


* SIMILAR CONNECTION FOR ADG508F/ADG509F

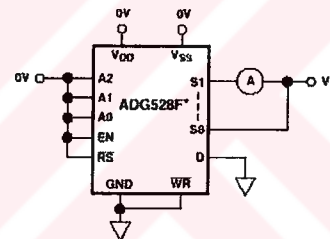
Test Circuit 7. Switching Time of Multiplexer, $t_{TRANSITION}$



Test Circuit 4. I_Q (ON)

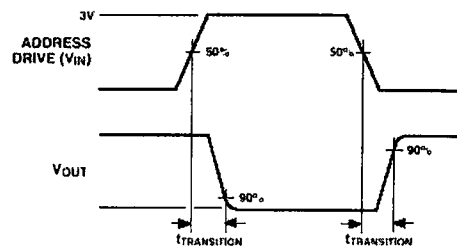


Test Circuit 5. Input Leakage Current (with Overvoltage)

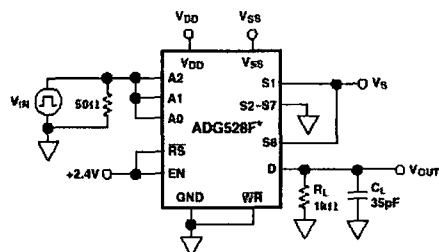


* SIMILAR CONNECTION FOR ADG508F/ADG509F

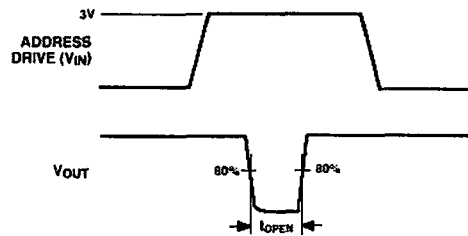
Test Circuit 6. Input Leakage Current (with Power Supplies OFF)



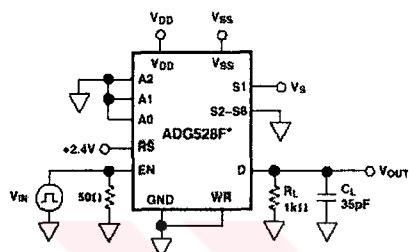
ADG508F/ADG509F/ADG528F



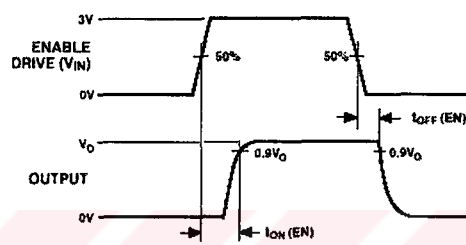
* SIMILAR CONNECTION FOR ADG508F/ADG509F



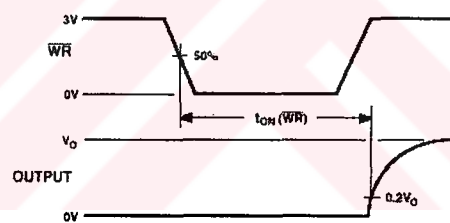
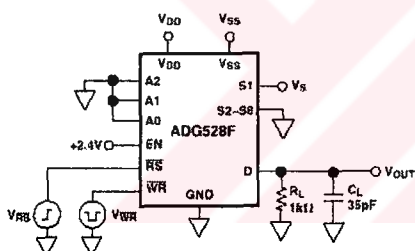
Test Circuit 8. Break-Before-Make Delay, t_{OPEN}



* SIMILAR CONNECTION FOR ADG508F/ADG509F

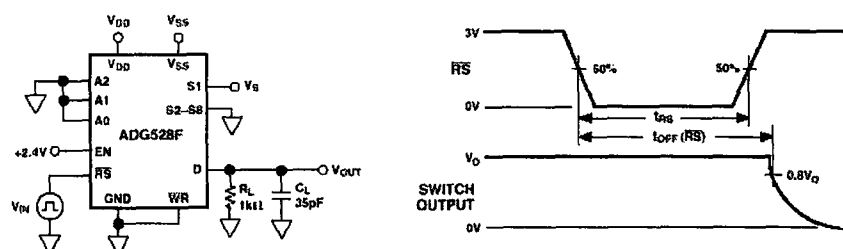


Test Circuit 9. Enable Delay, $t_{ON}(EN)$, $t_{OFF}(EN)$

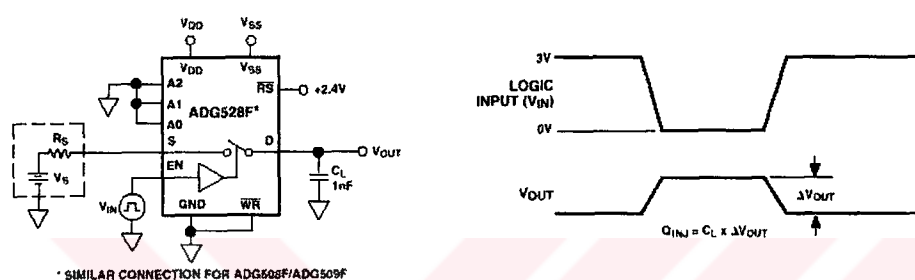


Test Circuit 10. Write Turn-On Time, $t_{ON}(\overline{WR})$

ADG508F/ADG509F/ADG528F

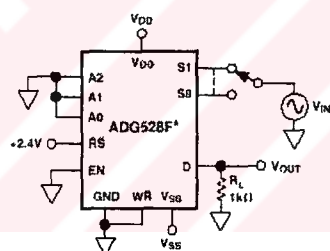


Test Circuit 11. Reset Turn-Off Time, $t_{OFF}(\overline{RS})$



* SIMILAR CONNECTION FOR ADG508F/ADG509F

Test Circuit 12. Charge Injection



* SIMILAR CONNECTION FOR ADG508F/ADG509F

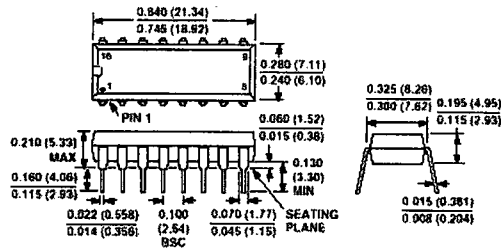
Test Circuit 13. OFF Isolation

ADG508F/ADG509F/ADG528F

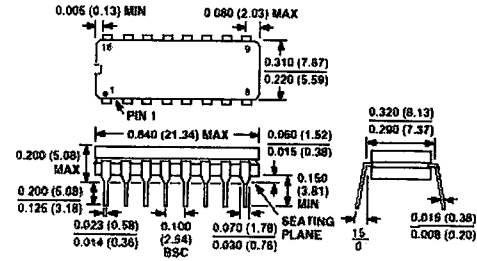
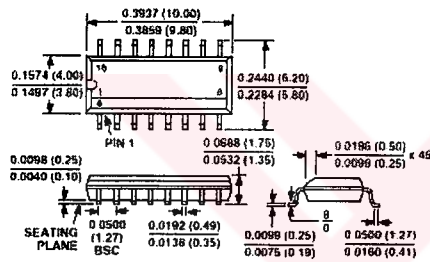
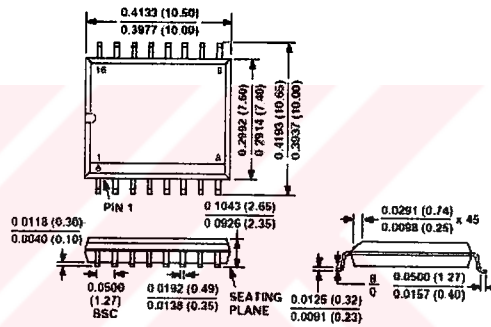
OUTLINE DIMENSIONS

Dimensions shown in inches and (mm)

16-Lead Plastic (N-16)



16-Lead Cerdip (Q-16)

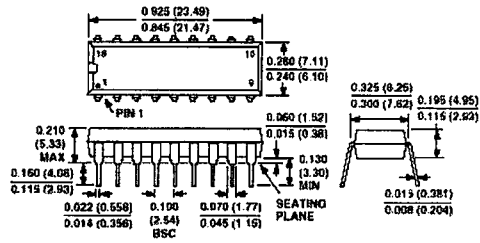
16-Lead SOIC (R-16N)
(Narrow Body)16-Lead SOIC (R-16W)
(Wide Body)

ADG508F/ADG509F/ADG528F

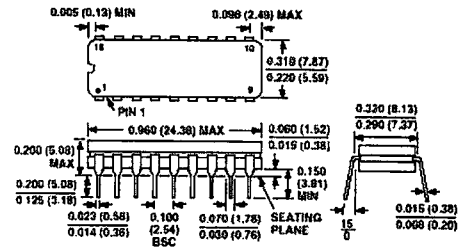
OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

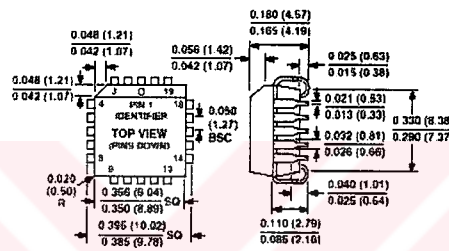
18-Lead Plastic (N-18)



18-Lead Cerdip (Q-18)



20-Lead PLCC (P-20A)



C1979c-Q-8-28t

PRINTED IN U.S.A.


INA111

High Speed FET-Input INSTRUMENTATION AMPLIFIER

FEATURES

- **FET INPUT:** $I_b = 20\text{pA max}$
- **HIGH SPEED:** $T_s = 4\mu\text{s}$ ($G = 100$, 0.01%)
- **LOW OFFSET VOLTAGE:** $500\mu\text{V max}$
- **LOW OFFSET VOLTAGE DRIFT:** $5\mu\text{V}/^\circ\text{C max}$
- **HIGH COMMON-MODE REJECTION:** 106dB min
- **8-PIN PLASTIC DIP, SOL-16 SOIC**

APPLICATIONS

- **MEDICAL INSTRUMENTATION**
- **DATA ACQUISITION**

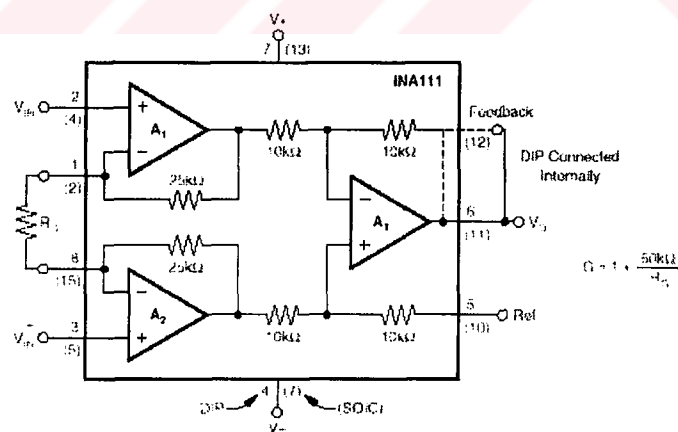
DESCRIPTION

The INA111 is a high speed, FET-input instrumentation amplifier offering excellent performance.

The INA111 uses a current-feedback topology providing extended bandwidth (2MHz at $G = 10$) and fast settling time ($4\mu\text{s}$ to 0.01% at $G = 100$). A single external resistor sets any gain from 1 to over 1000.

Offset voltage and drift are laser trimmed for excellent DC accuracy. The INA111's FET inputs reduce input bias current to under 20pA, simplifying input filtering and limiting circuitry.

The INA111 is available in 8-pin plastic DIP, and SOL-16 surface-mount packages, specified for the -40°C to $+85^\circ\text{C}$ temperature range.



International Airport Industrial Park • Mailing Address: PO Box 11400, Tucson, AZ 85734 • Street Address: 6130 S. Tucson Blvd., Tucson, AZ 85706 • Tel: (520) 746-1111 • Tlx: 910-952-1111
Internet: <http://www.burr-brown.com> • FAX Line: (800) 548-6133 (US/Canada Only) • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132

SPECIFICATIONS

ELECTRICAL

At $T_A = -25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 2\text{k}\Omega$ unless otherwise noted.

PARAMETER	CONDITIONS	INA111BP, BU			INA111AP, AU			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
INPUT Offset Voltage, R_{II} Initial vs. Temperature vs. Power Supply Impedance, Differential Common-Mode Input Common-Mode Range Common-Mode Rejection	$T_A = -25^\circ\text{C}$ $T_A = T_{DLY}$ to T_{MAX} $V_S = \pm 6\text{V}$ to $\pm 18\text{V}$ $V_{CM} = 0\text{V}$ $V_{CM} = \pm 10\text{V}$, $A_{RL} = 1\text{k}\Omega$ $G = 1$ $G = 10$ $G = 100$ $G = 1000$		$\pm 100 \pm 500\text{G}$ $\pm 2 \pm 10\text{G}$ $2 \pm 10\text{G}$ $10^{-1} \pm 1$ $10^{-1} \pm 1$	$\pm 500 \pm 2000\text{G}$ $\pm 5 \pm 100\text{G}$ $30 \pm 100\text{G}$		$\pm 200 \pm 500\text{G}$ $\pm 2 \pm 20\text{G}$ $\pm 1000 \pm 5000\text{G}$ $\pm 10 \pm 100\text{G}$	μV $\mu\text{V}/^\circ\text{C}$ $\mu\text{V/V}$ $\Omega \pm \text{pF}$ $\Omega \pm \text{pF}$ V <	

* Specification same as INA111BP.

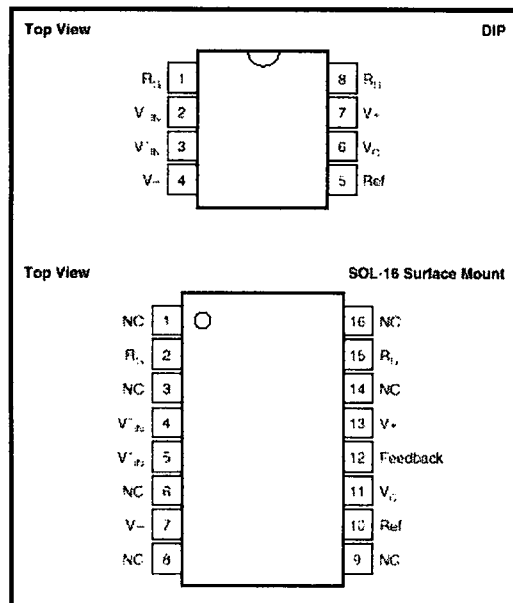
NOTE 1: Temperature coefficient of the "50k Ω " term in the gain equation.

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are, in whole or in part, granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.



INA111

PIN CONFIGURATIONS

ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Supply Voltage	±18V
Input Voltage Range	V_{-} : 0.7V to V_{+} - 15V
Output Short-Circuit (to ground)	Continuous
Operating Temperature	-40°C to +125°C
Storage Temperature	-40°C to +125°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C

NOTE: Stresses above these ratings may cause permanent damage.



ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

ORDERING INFORMATION

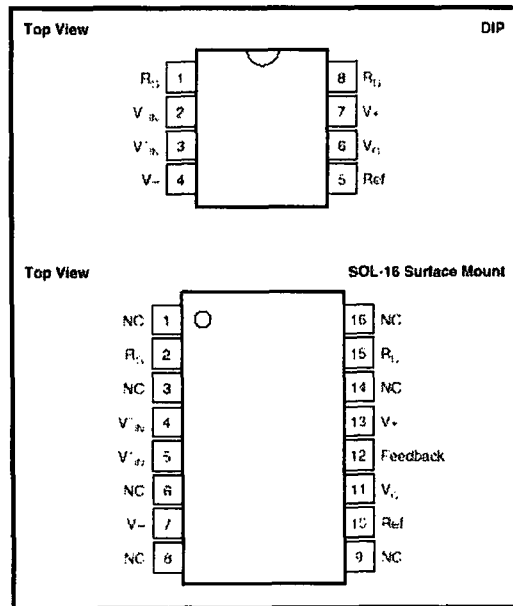
PRODUCT	PACKAGE	TEMPERATURE RANGE
INA111AP	8-Pin Plastic DIP	-40°C to +85°C
INA111BP	8-Pin Plastic DIP	-40°C to +85°C
INA111AU	SOL-16 Surface-Mount	-40°C to +85°C
INA111BU	SOL-16 Surface-Mount	-40°C to +85°C

PACKAGE INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER ⁽¹⁾
INA111AP	8-Pin Plastic DIP	006
INA111BP	8-Pin Plastic DIP	006
INA111AU	16-Pin Surface Mount	211
INA111BU	16-Pin Surface Mount	211

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix C of Burr-Brown IC Data Book.

PIN CONFIGURATIONS

ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Supply Voltage	+18V
Input Voltage Range	V_{in-} to V_{in+} to $(V_{in-} + 15V)$
Output Short-Circuit (to ground)	Continuous
Operating Temperature	-40°C to +125°C
Storage Temperature	-40°C to +125°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+320°C

NOTE: Stresses above these ratings may cause permanent damage.



ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

ORDERING INFORMATION

PRODUCT	PACKAGE	TEMPERATURE RANGE
INA111AP	8-Pin Plastic DIP	-40°C to +85°C
INA111BP	8-Pin Plastic DIP	-40°C to +85°C
INA111AU	SOL-16 Surface Mount	-40°C to +85°C
INA111BU	SOL-16 Surface Mount	-40°C to +85°C

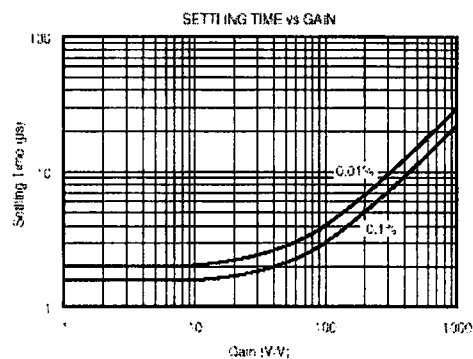
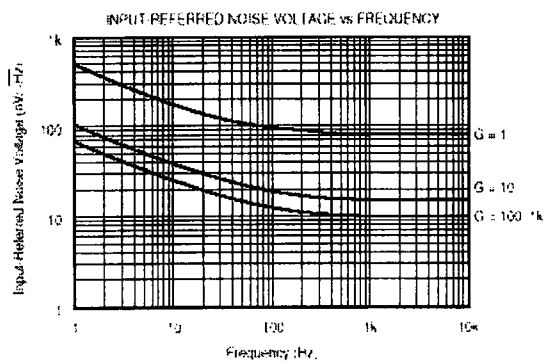
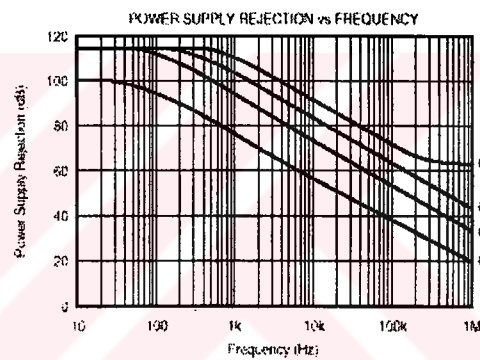
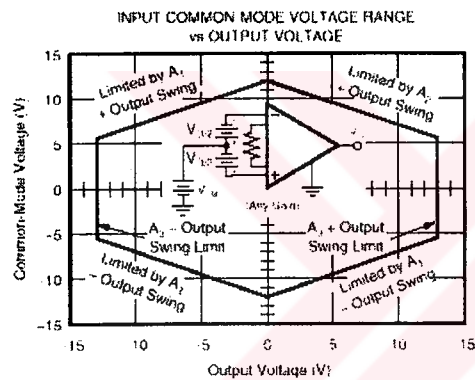
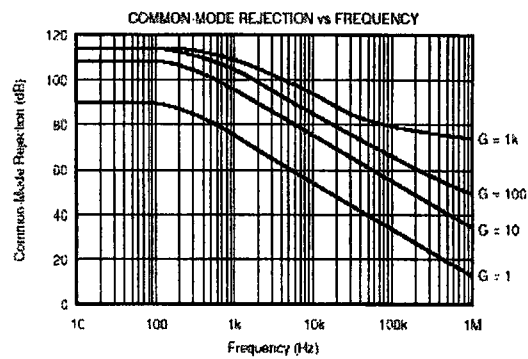
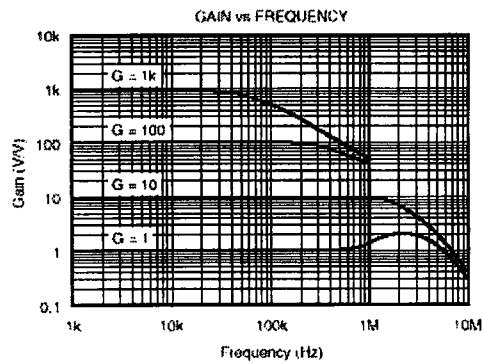
PACKAGE INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER ⁽¹⁾
INA111AP	8-Pin Plastic DIP	006
INA111BP	8-Pin Plastic DIP	006
INA111AU	16-Pin Surface Mount	211
INA111BU	16-Pin Surface Mount	211

NOTE: (1) For detailed drawing and dimensions table, please see end of data sheet, or Appendix C of Burr-Brown IC Data Book.

TYPICAL PERFORMANCE CURVES

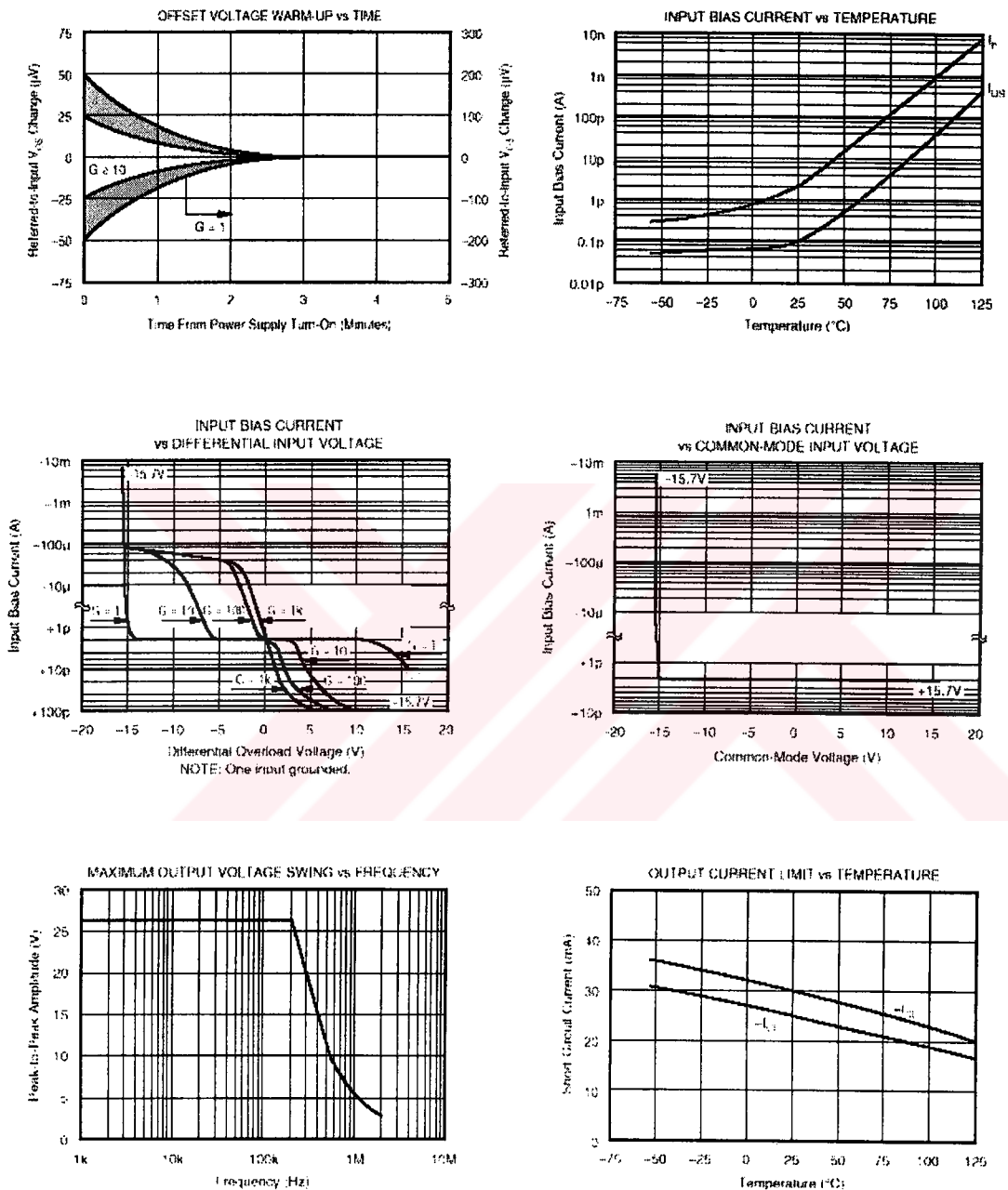
At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted



INA111

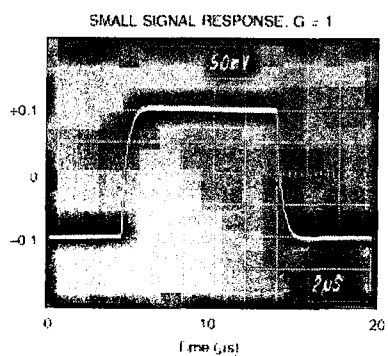
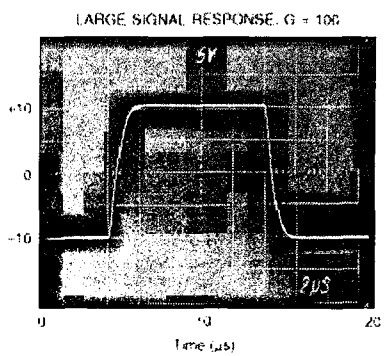
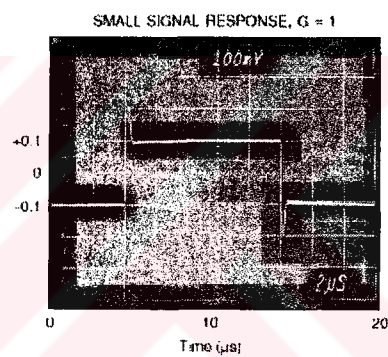
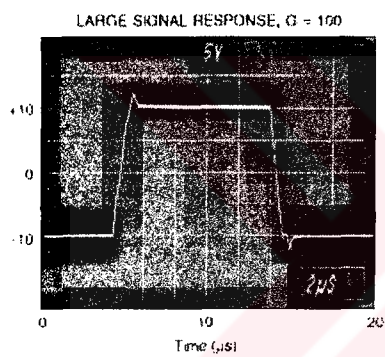
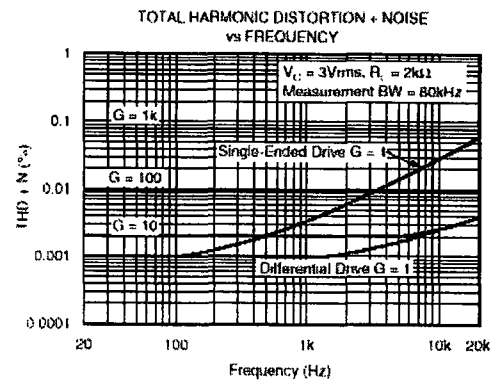
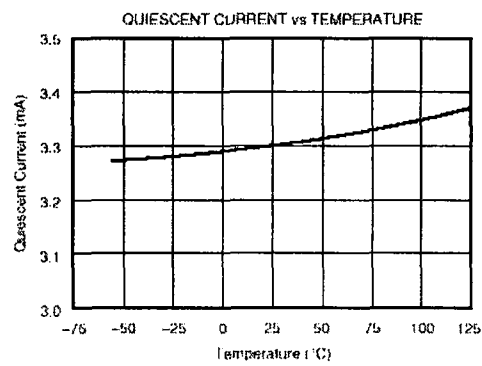
TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$, $V_{DD} = \pm 15\text{V}$, unless otherwise noted.



TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.



APPLICATION INFORMATION

Figure 1 shows the basic connections required for operation of the INA111. Applications with noisy or high impedance power supplies may require decoupling capacitors close to the device pins as shown.

The output is referred to the output reference (Ref) terminal which is normally grounded. This must be a low-impedance connection to assure good common-mode rejection. A resistance of 2Ω in series with the Ref pin will cause a typical device with 90dB CMR to degrade to approximately 80dB CMR ($G = 1$).

SETTING THE GAIN

Gain of the INA111 is set by connecting a single external resistor, R_G :

$$G = 1 + \frac{50k\Omega}{R_G} \quad (1)$$

Commonly used gains and resistor values are shown in Figure 1.

The $50k\Omega$ term in equation 1 comes from the sum of the two internal feedback resistors. These are on-chip metal film resistors which are laser trimmed to accurate absolute values. The accuracy and temperature coefficient of these resistors are included in the gain accuracy and drift specifications of the INA111.

The stability and temperature drift of the external gain setting resistor, R_G , also affects gain. R_G 's contribution to gain accuracy and drift can be directly inferred from the gain equation (1). Low resistor values required for high gain can make wiring resistance important. Sockets add to the wiring resistance, which will contribute additional gain error (possibly an unstable gain error) in gains of approximately 100 or greater.

DYNAMIC PERFORMANCE

The typical performance curve "Gain vs Frequency" shows that the INA111 achieves wide bandwidth over a wide range of gain. This is due to the current-feedback topology of the INA111. Settling time also remains excellent over wide gains.

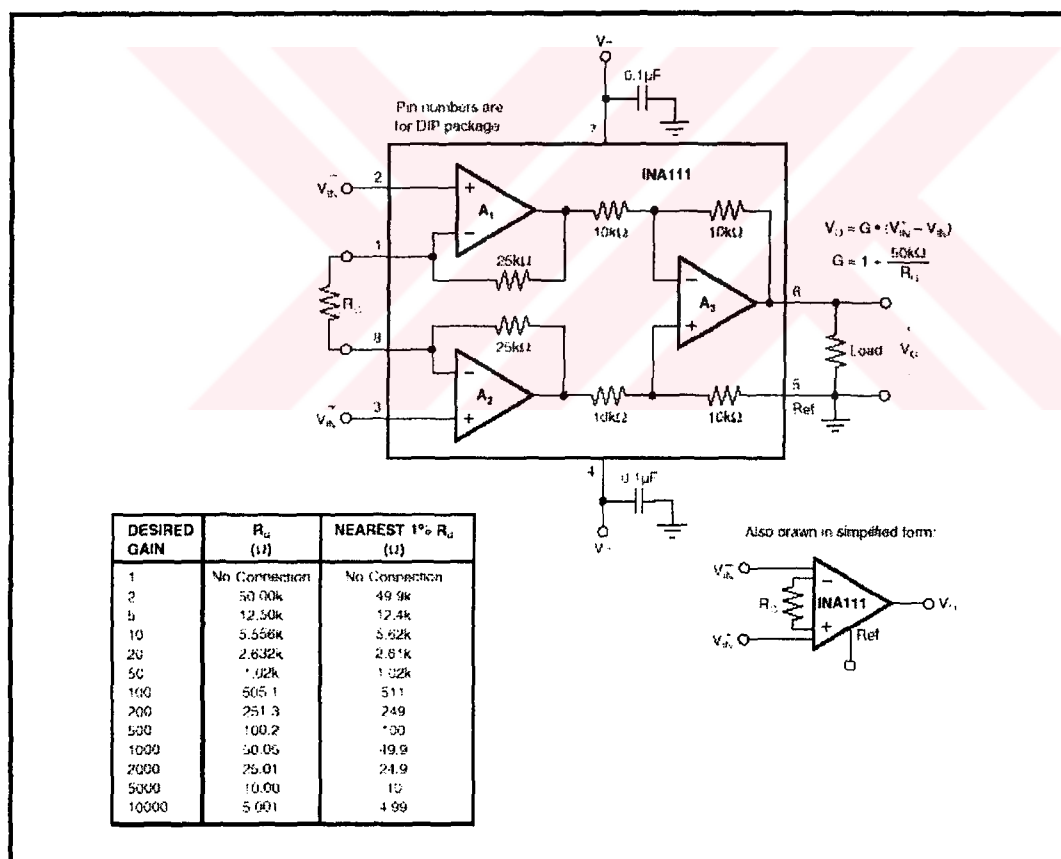


FIGURE 1. Basic Connections

A combination of common-mode and differential input voltage can cause the output of A_1 or A_2 to saturate. Figure 4 shows the output voltage swing of A_1 and A_2 expressed in terms of a common-mode and differential input voltages. For applications where input common-mode range must be maximized, limit the output voltage swing by connecting the INA111 in a lower gain (see performance curve "Input Common-Mode Voltage Range vs Output Voltage"). If necessary, add gain after the INA111 to increase the voltage swing.

Input-overload often produces an output voltage that appears normal. For example, consider an input voltage of +14V on one input and +15V on the other input will obviously exceed the linear common-mode range of both input amplifiers. Since both input amplifiers are saturated to the nearly the same output voltage limit, the difference voltage measured by the output amplifier will be near zero. The output of the INA111 will be near 0V even though both inputs are overloaded.

INPUT PROTECTION

Inputs of the INA111 are protected for input voltages from 0.7V below the negative supply to 15V above the positive power supply voltages. If the input current is limited to less than 1mA, clamp diodes are not required; internal junctions will clamp the input voltage to safe levels. If the input source can supply more than 1mA, use external clamp diodes as shown in Figure 5. The source current can be limited with series resistors R_1 and R_2 as shown. Resistor values greater than 10k Ω will contribute noise to the circuit.

A diode formed with a 2N4117A transistor as shown in Figure 5 assures low leakage. Common signal diodes such as

the 1N4148 may have leakage currents far greater than the input bias current of the INA111 and are usually sensitive to light.

INPUT FILTERING

The INA111's FET input allows use of an R/C input filter without creating large offsets due to input bias current. Figure 6 shows proper implementation of this input filter to preserve the INA111's excellent high frequency common-mode rejection. Mismatch of the common-mode input capacitance (C_1 and C_2), either from stray capacitance or

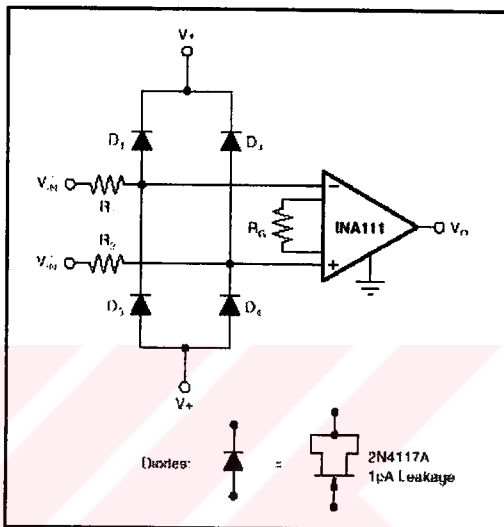


FIGURE 5. Input Protection Voltage Clamp.

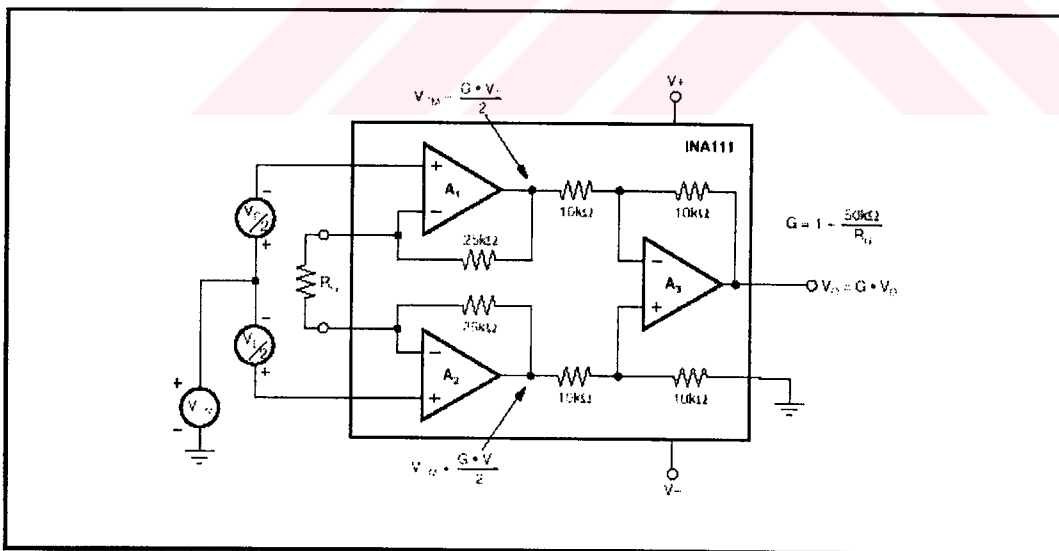


FIGURE 4. Voltage Swing of A_1 and A_2 .

mismatched values, causes a high frequency common-mode signal to be converted to a differential signal. This degrades common-mode rejection. The differential input capacitor, C_1 , reduces the bandwidth and mitigates the effects of mismatch in C_1 and C_2 . Make C_1 much larger than C_1 and C_2 . If properly matched, C_1 and C_2 also improve CMR.

OUTPUT VOLTAGE SENSE (SOL-16 Package Only)

The surface-mount version of the INA111 has a separate output sense feedback connection (pin 12). Pin 12 must be connected, usually to the output terminal, pin 11, for proper operation. (This connection is made internally on the DIP version of the INA111.)

The output feedback connection can be used to sense the output voltage directly at the load for best accuracy. Figure 8 shows how to drive a load through series interconnection resistance. Remotely located feedback paths may cause instability. This can be generally be eliminated with a high frequency feedback path through C_1 .

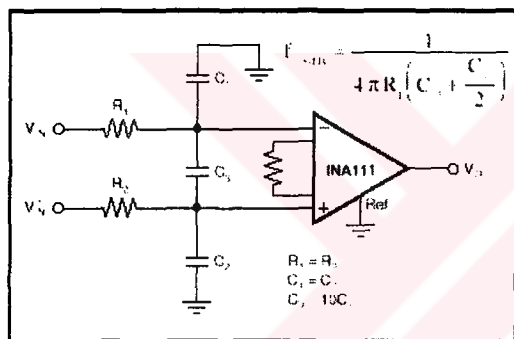


FIGURE 6. Input Low-Pass Filter.

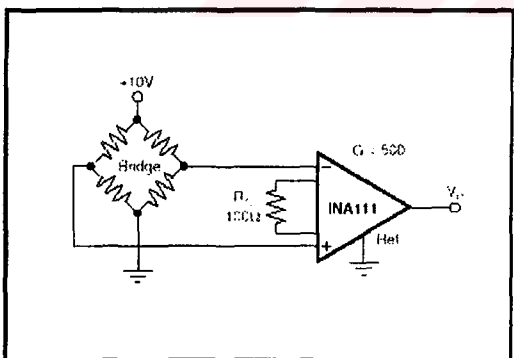


FIGURE 7. Bridge Transducer Amplifier.

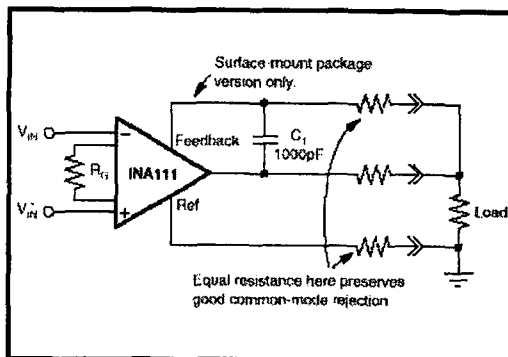


FIGURE 8. Remote Load and Ground Sensing.

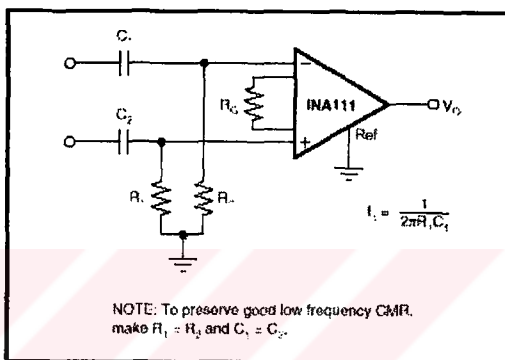


FIGURE 9. High-Pass Input Filter.

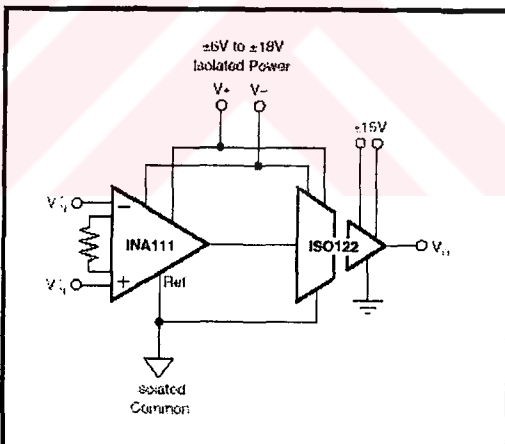


FIGURE 10. Galvanically Isolated Instrumentation Amplifier.

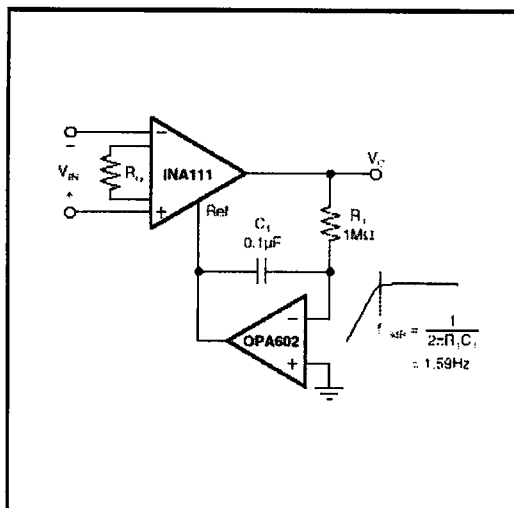


FIGURE 11. AC-Coupled Instrumentation Amplifier.

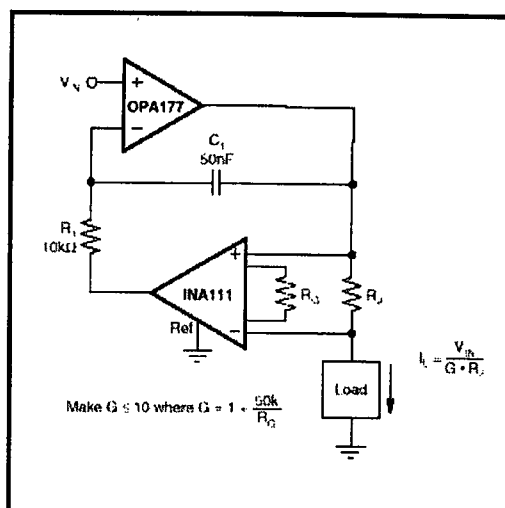


FIGURE 12. Voltage Controlled Current Source.

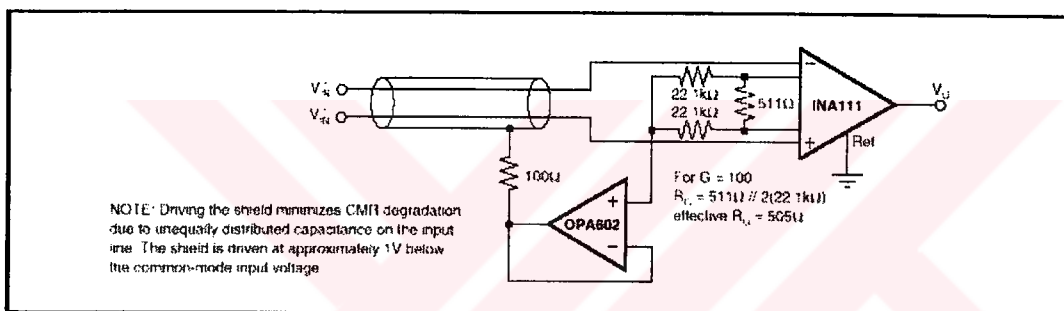


FIGURE 13. Shield Driver Circuit.

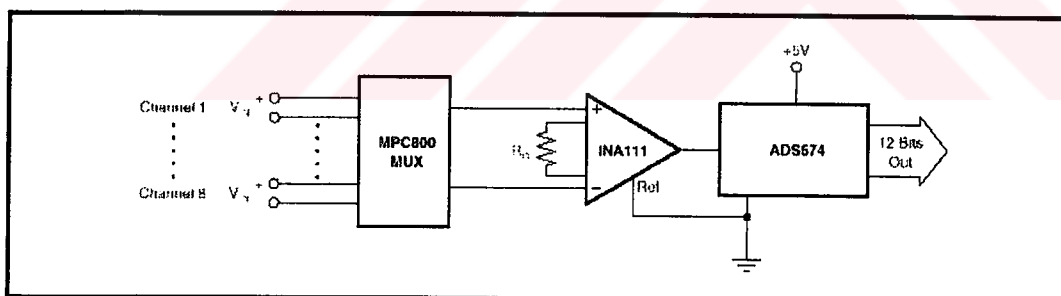
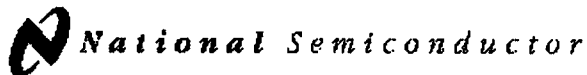


FIGURE 14. Multiplexed-Input Data Acquisition System.



April 1991

LM363 Precision Instrumentation Amplifier

General Description

The LM363 is a monolithic true instrumentation amplifier. It requires no external parts for fixed gains of 10, 100 and 1000. High precision is attained by on-chip trimming of offset voltage and gain. A super-beta bipolar input stage gives very low input bias current and voltage noise, extremely low offset voltage drift, and high common-mode rejection ratio. A two-stage amplifier design yields an open loop gain of 10,000,000 and a gain bandwidth product of 30 MHz, yet remains stable for all closed loop gains. The LM363 operates with supply voltages from $\pm 5\text{V}$ to $\pm 18\text{V}$ with only 1.5 mA current drain.

The LM363's low voltage noise, low offset voltage and offset voltage drift make it ideal for amplifying low-level, low-impedance transducers. At the same time, its low bias current and high input impedance (both common-mode and differential) provide excellent performance at high impedance levels. These features, along with its ultra-high common-mode rejection, allow the LM363 to be used in the most demanding instrumentation amplifier applications, replacing expensive hybrid, module or multi-chip designs. Because the LM363 is internally trimmed, precision external resistors and their associated errors are eliminated.

The 16-pin dual-in-line package provides pin-strappable gains of 10, 100 or 1000. Its twin differential shield drivers

eliminate bandwidth loss due to cable capacitance. Compensation pins allow overcompensation to reduce bandwidth and output noise, or to provide greater stability with capacitive loads. Separate output force, sense and reference pins permit gains between 10 and 10,000 to be programmed using external resistors.

On the 8-pin metal can package, gain is internally set at 10, 100 or 500 but may be increased with external resistors. The shield driver and offset adjust pins are omitted on the 8-pin versions.

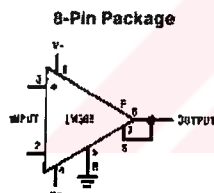
The LM363 is rated for 0°C to 70°C .

Features

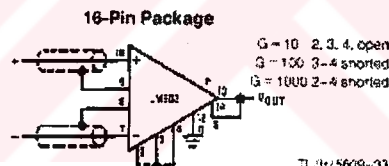
- Offset and gain pretrimmed
- $12\text{ nV}/\sqrt{\text{Hz}}$ input noise ($G = 500/1000$)
- 130 dB CMRR typical ($G = 500/1000$)
- 2 nA bias current typical
- No external parts required
- Dual shield drivers
- Can be used as a high performance op amp
- Low supply current (1.5 mA typ)

LM363 Precision Instrumentation Amplifier

Typical Connections

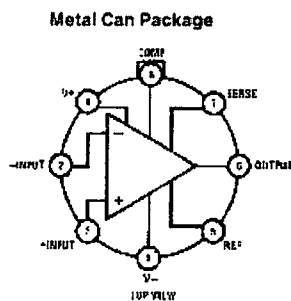


TL-11/5609-1

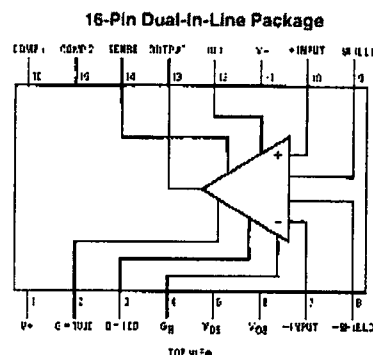


TL-11/5609-33

Connection Diagrams



Order Number LM363H-10,
LM363H-100 or LM363H-500
See NS Package Number H08C



Order Number 363D
See NS Package Number D16C

TL-11/5609-2

Absolute Maximum Ratings (Note 5)

If Military/Aerospace specified devices are required,
please contact the National Semiconductor Sales
Office/Distributors for availability and specifications.

Supply Voltage $\pm 18V$
Differential Input Voltage $\pm 10V$
Input Current $\pm 20\text{ mA}$

Input Voltage

Equal to Supply Voltage

Reference and Sense Voltage

 $\pm 25V$

Load Temp. (Soldering, 10 sec.)

 300°C

ESD rating to be determined.

LM363 Electrical Characteristics (Notes 1 and 2)

Parameter	Conditions	LM363			Units
		Type	Tested Limit (Note 3)	Design Limit (Note 4)	
FIXED GAIN (8-PIN)					
Input Offset Voltage	G = 500	30	150	400	μV
	G = 100	50	250	700	μV
	G = 10	0.5	2.5	6	mV
Input Offset Voltage Drift	G = 500	1		4	$\mu\text{V}/^{\circ}\text{C}$
	G = 100	2		8	$\mu\text{V}/^{\circ}\text{C}$
	G = 10	20		75	$\mu\text{V}/^{\circ}\text{C}$
Gain Error ($\pm 10\text{V}$ Swing, 2 k Ω Load)	G = 500	0.1	0.8	0.9	%
	G = 100	0.07	0.7	0.8	%
	G = 10	0.05	0.6	0.7	%
PROGRAMMABLE GAIN (16-PIN)					
Input Offset Voltage	G = 1000	50	250	500	μV
	G = 100	100	450	900	μV
	G = 10	1	3.5	8	mV
Input Offset Voltage Drift	G = 1000	1		5	$\mu\text{V}/^{\circ}\text{C}$
	G = 100	2		10	$\mu\text{V}/^{\circ}\text{C}$
	G = 10	10		100	$\mu\text{V}/^{\circ}\text{C}$
Gain Error ($\pm 10\text{V}$ Swing, 2 k Ω Load)	G = 1000	2.0	3.0	3.5	%
	G = 100	0.1	0.7	0.8	%
	G = 10	0.6	2.0	2.3	%
FIXED GAIN AND PROGRAMMABLE					
Gain Temperature Coefficient	G = 1000	40			ppm/ $^{\circ}\text{C}$
	G = 500	20			ppm/ $^{\circ}\text{C}$
	G = 100, 10	10			ppm/ $^{\circ}\text{C}$
Gain Non-Linearity ($\pm 10\text{V}$ Swing, 2 k Ω Load)	G = 10, 100	0.01	0.03	0.04	%
	G = 500, 1000	0.01	0.05	0.06	%

LM363 Electrical Characteristics (Continued) (Notes 1 and 2)

Parameter	Conditions	LM363			Units
		Typ	Tested Limit (Note 3)	Design Limit (Note 4)	
Common-Mode Rejection Ratio ($-10V \leq V_{CM} \leq 10V$)	$G = 1000, 500$	130	114	104	dB
	$G = 100$	120	94	84	dB
	$G = 10$	105	90	80	dB
Positive Supply Rejection Ratio (5V to 15V)	$G = 1000, 500$	130	110	100	dB
	$G = 100$	120	100	95	dB
	$G = 10$	100	85	78	dB
Negative Supply Rejection Ratio ($-5V$ to $-15V$)	$G = 1000, 500$	120	100	90	dB
	$G = 100$	106	85	75	dB
	$G = 10$	86	70	60	dB
Input Bias Current		2	10	20	nA
Input Offset Current		1	3	5	nA
Common-Mode Input Resistance		100	8		G Ω
Differential Mode Input Resistance	$G = 1000, 500$	0.2			G Ω
	$G = 100$	2			G Ω
	$G = 10$	20			G Ω
Input Offset Current Change	$-11V \leq V_{CM} \leq 13V$	20	100	300	pa/V
Reference and Sense Resistance	Min	50	30	27	k Ω
	Max		80	83	k Ω
Open Loop Gain	$G_{CL} = 1000, 500$	10	1		V/ μ V
Supply Current	Positive	1.2	2.4	3.0	mA
	Negative	1.6	2.8	3.4	mA

Note 1: These conditions apply unless otherwise noted. $V_+ = 15V$, $V_- = -15V$, $V_{LQ} = 0V$, $R_L = 2\text{ k}\Omega$, reference pin grounded, sense pin connected to output and $T = 25^\circ\text{C}$.

Note 2: Boldface limits are guaranteed over full temperature range. Operating ambient temperature range is 0°C to 70°C for the LM363.

Note 3: Guaranteed and 100% production tested.

Note 4: Guaranteed but not 100% tested. These limits are not used in determining outgoing quality levels.

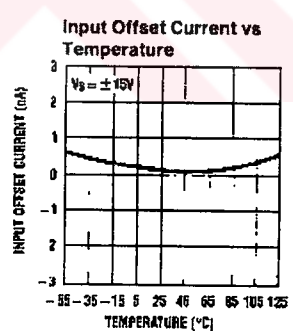
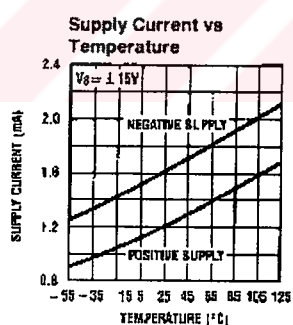
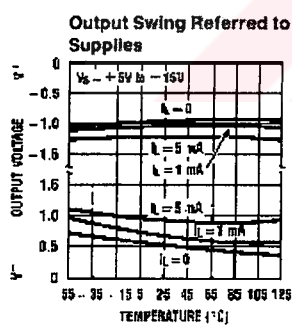
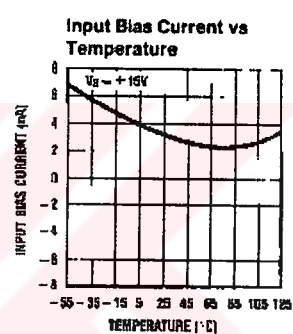
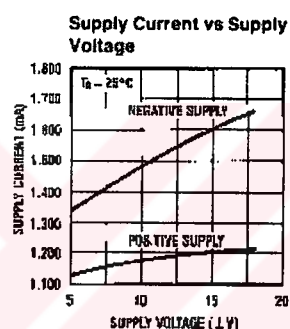
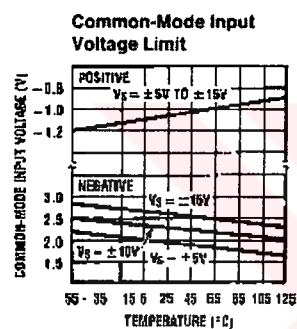
Note 5: Maximum rated junction temperature is 100°C for the LM363. Thermal resistance, junction to ambient, is 150°C/W for the TO-20(H) package and 100°C/W for the ceramic DIP (D).

Typical Performance Characteristics $T_A = 25^\circ\text{C}$

Parameter	Fixed Gain and Programmable			Units
	1000/500	100	10	
Input Voltage Noise, rms, 1 kHz	12	18	90	nV/ $\sqrt{\text{Hz}}$
Input Voltage Noise (Note 6)	0.4	1.5	10	$\mu\text{Vp-p}$
Input Current Noise, rms, 1 kHz	0.2	0.2	0.2	pA/ $\sqrt{\text{Hz}}$
Input Current Noise (Note 6)	40	40	40	pAp-p
Bandwidth	30	100	200	kHz
Slew Rate	1	0.36	0.24	V/ μs
Settling Time, 0.1% of 10V	70	25	20	μs
Offset Voltage Warm-Up Drift (Note 7)	5	15	50	μV
Offset Voltage Stability (Note 8)	5	10	100	μV
Gain Stability (Note 8)	0.01	0.005	0.05	%

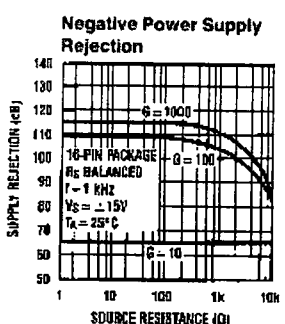
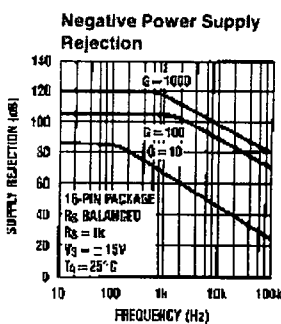
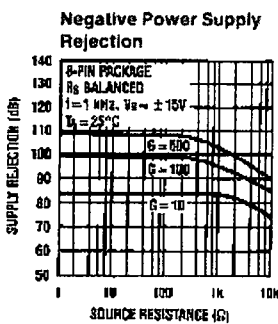
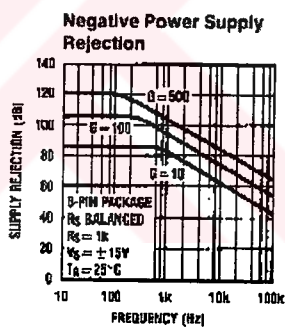
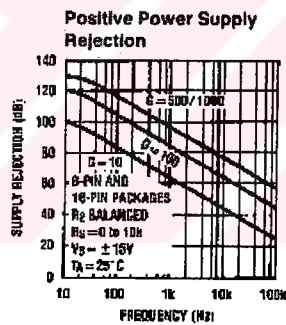
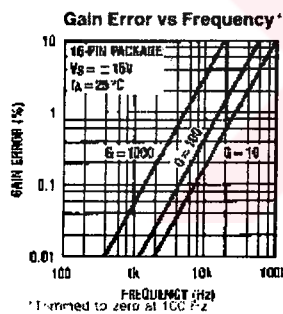
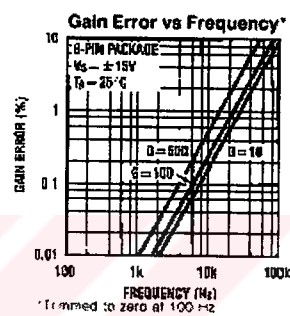
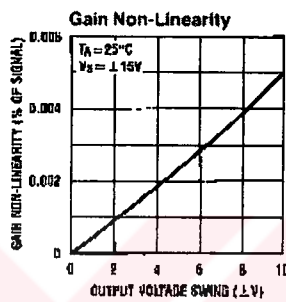
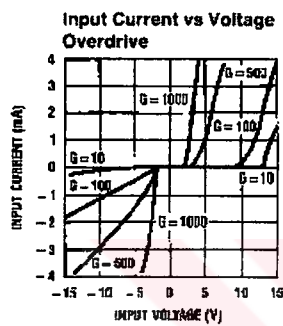
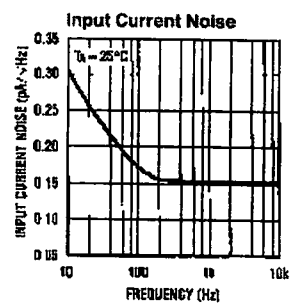
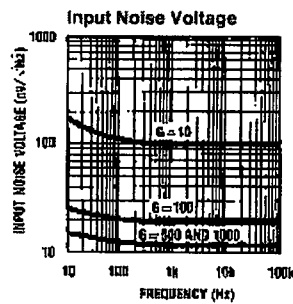
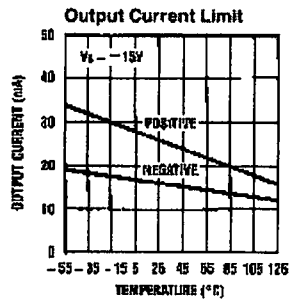
Note 6: Measured for 100 resistors in a 0.01 Hz to 10 Hz bandwidth.

Note 7: Measured for 5 minutes in still air, $V_+ = +15\text{V}$, $V_- = -15\text{V}$. Warm-up drift is proportionally reduced at lower supply voltages.

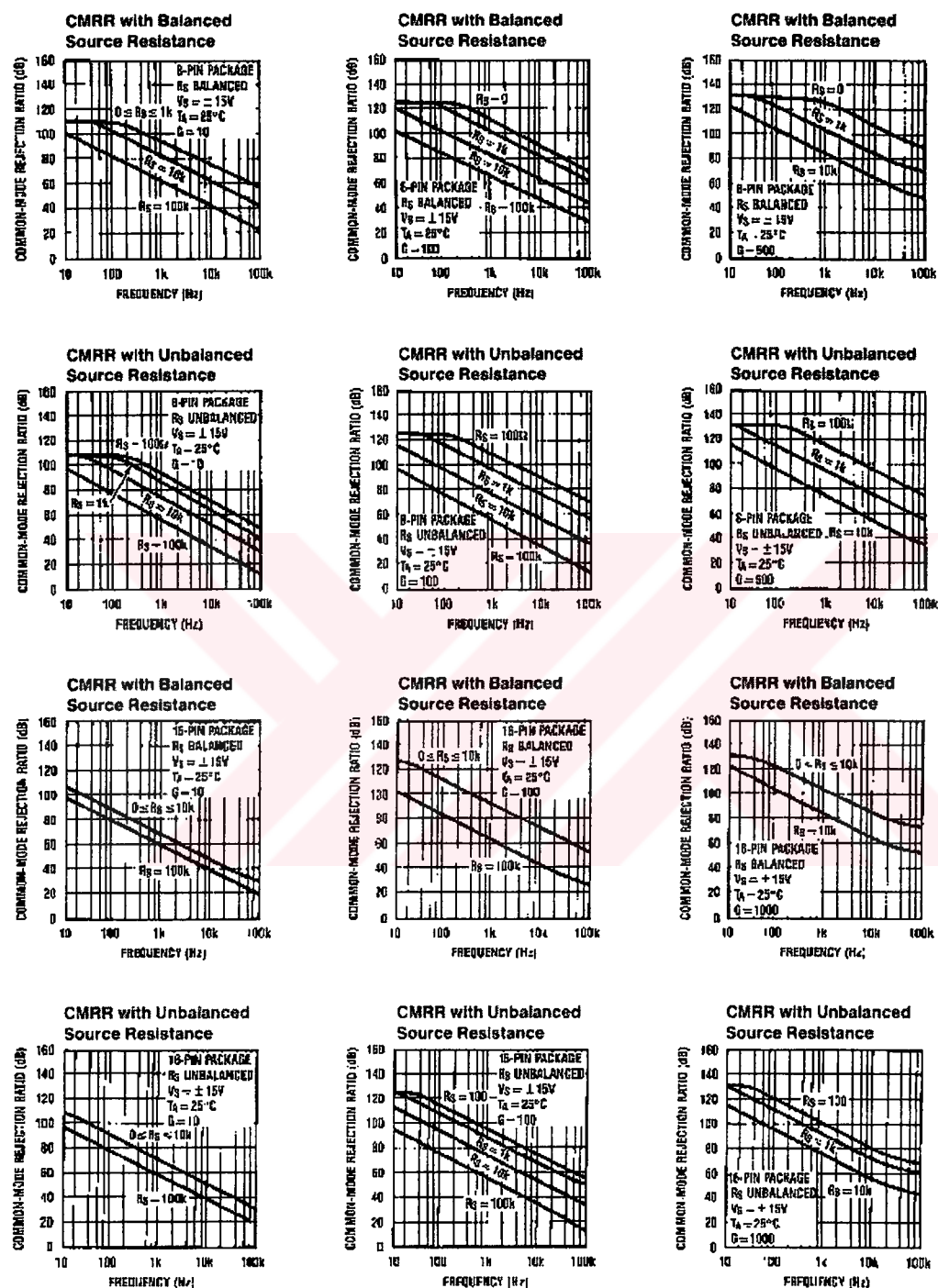


71-4129005-3

Typical Performance Characteristics (Continued)

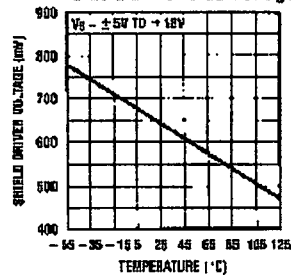


Typical Performance Characteristics (Continued)

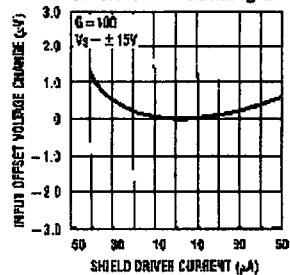


Typical Performance Characteristics (Continued)

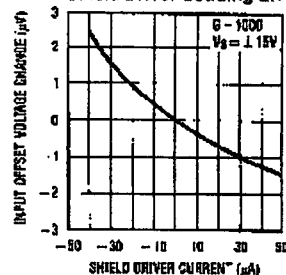
Shield Driver Bias Voltage



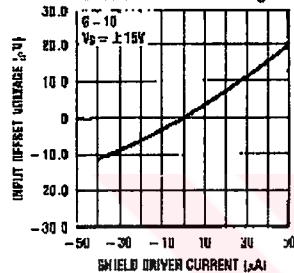
Shield Driver Loading Error



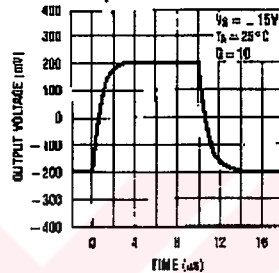
Shield Driver Loading Error



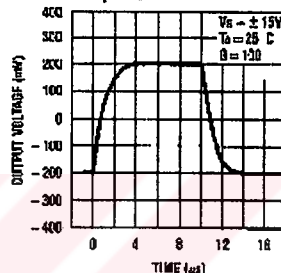
Shield Driver Loading Error



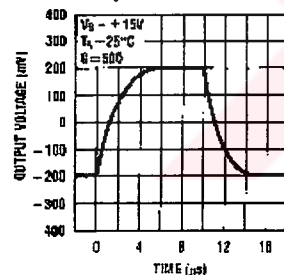
Small Signal Transient Response



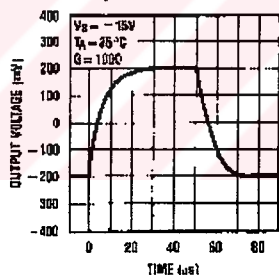
Small Signal Transient Response



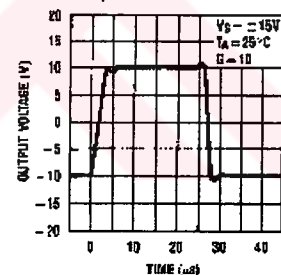
Small Signal Transient Response



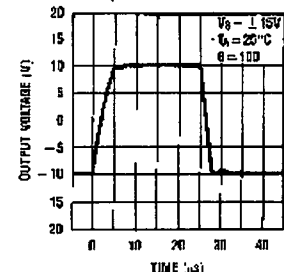
Small Signal Transient Response



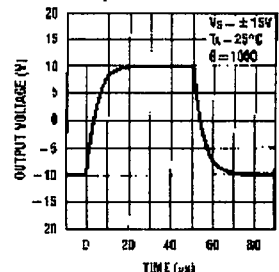
Large Signal Transient Response



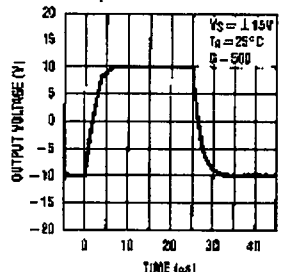
Large Signal Transient Response



Large Signal Transient Response

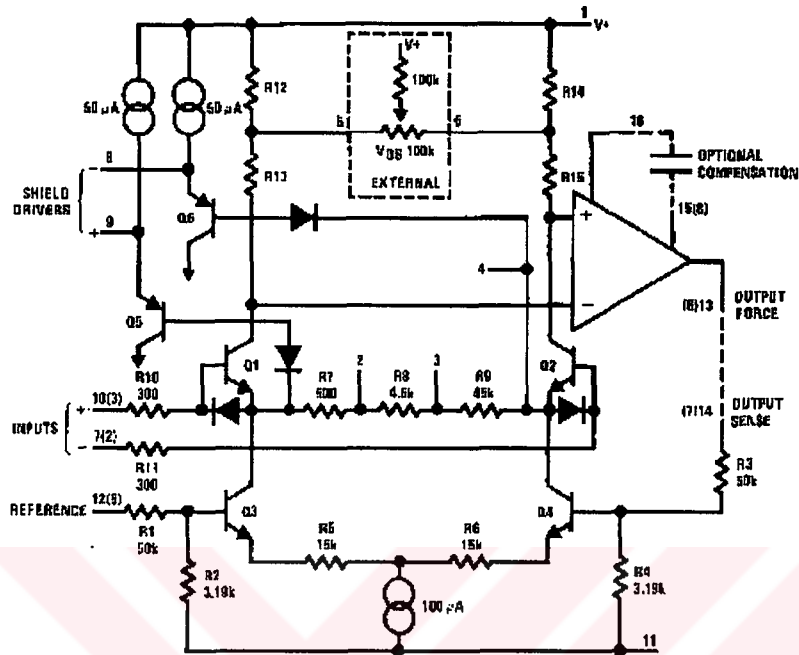


Large Signal Transient Response



TCLM5609-0

Simplified Schematic (pin numbers in parentheses are for 8-pin package)



U1: 45608-7

Theory of Operation

Referring to the Simplified Schematic, it can be seen that the input voltage is applied across the bases of Q1 and Q2 and appears between their emitters. If $R_{E1,2}$ is the resistance across these emitters, a differential current equal to $V_{IN}/R_{E1,2}$ flows from Q1's emitter to Q2's. The second stage amplifier shown maintains Q1 and Q2 at equal collector currents by negative feedback to Q4. The emitter currents of Q3 and Q4 must therefore be unbalanced by an amount equal to the current flow across $R_{E1,2}$. Defining $R_{E3,4} = R5 + R6$, the differential voltage across the emitters of Q4 to Q3 is equal to

$$\frac{V_{IN}}{R_F + 2} \cdot R_{E3,4}$$

This voltage divided by the attenuation factor

$$\frac{R4}{R3 + R4} \cdot \frac{R2}{R1 + R2}$$

is equal to the output-to-reference voltage. Hence, the overall gain is given by

$$G = \frac{V_{OUT}}{V_{IN}} = \frac{R3 + R4}{R4} \cdot \frac{R_{E3,4}}{R_{E1,2}}$$

Application Hints

The LM363 was designed to be as simple to use as possible, but several general precautions must be taken. The differential inputs are directly coupled and need a return path to power supply common. Worst-case bias currents are only 10 nA for the LM363, so the return impedance can be as high as 100 M Ω . Ground drops between signal return and IC supply common should not be ignored. While the LM363 has excellent common-mode rejection, signals must remain within the proper common-mode range for this specification to apply. Operating common-mode range is guaranteed from -10V to +10V with ± 15 V supplies.

The high-gain (500 or 1000) versions have large gain-bandwidth products (15 MHz or 30 MHz) so board layout is fairly critical. The differential input leads should be kept away from output force and sense leads, especially at high impedances. Only 1 pF from output to positive input at 100 k Ω source impedance can cause oscillations. The gain adjust leads on the 16-pin package should be treated as inputs and kept away from the output wiring.

POWER SUPPLY

The LM363 may be powered from split supplies from ± 5 V to ± 18 V (or single-ended supplies from 10V to 36V). Positive supply current is typically 1.2 mA independent of supply voltage. The negative supply current is higher than the positive by the current drawn through the voltage dividers for the reference and sense inputs (typ 600 μ A total). The LM363's excellent PSRR often makes regulated supplies unnecessary. Actually, supply voltage can be as low as 7V total but PSRR is severely degraded, so that well-regulated supplies are recommended below 10V total. Split supplies need not be balanced; output swing and input common-mode range will simply not be symmetrical with unbalanced supplies. For example, at ± 12 V and ± 5 V supplies, input common-mode range is typically ± 10.5 V to ± 2 V and output swing is ± 11 V to ± 4 V.

When using ultra-low offset versions, best results are obtained at ± 15 V supplies. For example, the LM363-500's offset voltage is guaranteed within 150 μ V at ± 15 V at 25°C. Running at ± 5 V results in a worst-case negative PSRR error of 10V (± 15 V to ± 5 V) multiplied by 3.2×10^{-6} (110 dB) or 32 μ V, increasing the worst-case offset. Positive PSRR results in another 10 μ V worst-case change.

INPUTS

The LM363 input circuitry is depicted in the Simplified Schematic. The input stage is run relatively rich (50 μ A) for low voltage noise and wide bandwidth; super-beta transistors and bias-current cancellation (not shown) keep bias currents low. Due to the bias-current cancellation circuitry, bias current may be either polarity at either input. While input current noise is high relative to bias current, it is not significant until source resistance approaches 100 k Ω .

Input common-mode range is typically from 3V above V^- to 1.5V below V^+ , so that a large potential drop between the input signal and output reference can be accommodated. However, a return path for the input bias current must be provided; the differential input stage is not isolated from the supplies. Differential input swing in the linear region is equal to output swing divided by gain, and typically ranges from 1.3V at $G = 10$ to 13 mV at $G = 1000$.

Clamp diodes are provided to prevent zener breakdown and resulting degradation of the input transistors. At large input

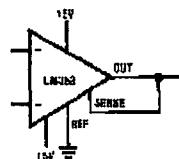
overdrives these diodes conduct, greatly increasing input currents. This behavior is illustrated in the I_{IN} vs V_{IN} plot in the Typical Performance Characteristics. (The graph is not symmetrical because at large input currents a portion of the current into the device flows out the V^- terminal.)

The input protection resistors allow a full 10V differential input voltage without degradation even at $G = 1000$. At input voltages more than one diode drop below V^- or two diode drops above V^+ input, current increases rapidly. Diode clamps to the supplies, or external resistors to limit current to 20 mA, will prevent damage to the device.

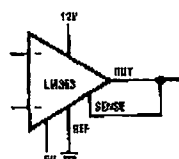
REFERENCE AND SENSE INPUTS

The equivalent circuit is shown in the schematic diagram. Limitations for correct operation are as follows. Maximum differential swing between reference and sense pins is typically ± 15 V (± 10 V guaranteed). If this limit is exceeded, the sense pin no longer controls the output, which then pegs high or low. The negative common-mode limit is 1.5V below V^- . (This is permissible because R2 and R4 are returned to a node biased higher than V^- .) If large positive voltages are applied to the reference and sense pins, the common-mode range of the signal inputs begins to suffer as the drop across R13 and R16 increases. For example, at ± 15 V supplies, $V_{REF} = V_{SENSE} = 0$ V, signal input range is typically ± 12 V to ± 13.5 V. At $V_{REF} = V_{SENSE} = 15$ V, signal input range drops to ± 11 V to ± 13.5 V. The reference and sense pins can be as much as 10V above V^+ as long as a restricted signal common-mode range (± 10 V min) can be tolerated.

For maximum bipolar output swing at ± 15 V supplies, the reference pin should be returned to a voltage close to ground. At lower supply voltages, the reference pin need not be halfway between the supplies for maximum output swing. For example, at $V^+ = +12$ V and $V^- = -5$ V, grounding the reference pin still allows a ± 11 V to ± 4 V swing. For single-supply systems, the reference pin can be tied to either supply if a single output polarity is all that is required. For a bipolar input and output, create a low impedance reference with an op amp and voltage divider or a regulator (e.g., LM336, LM385, LM317L). This forms the reference for all succeeding signal-processing stages. (Don't connect the reference terminal directly to a voltage divider; this degrades gain error.) See Figure 1.



a. Usual configuration maximizes bipolar output swing.



b. Unequal supplies, output ground referred. Full output swing preserved referred to supplies.

FIGURE 1. Reference Connections

Application Hints (Continued)

Because the LM363's offset voltage is so low to begin with, offset nulling has a negligible effect on offset temperature drift. For example, zeroing a 100 μV offset, assuming external resistor TC of 200 ppm/ $^{\circ}\text{C}$ and worst-case internal resistor TC, results in an additional drift component of 0.08 $\mu\text{V}/^{\circ}\text{C}$. For this reason, drift specifications are guaranteed, with or without external offset nulling.

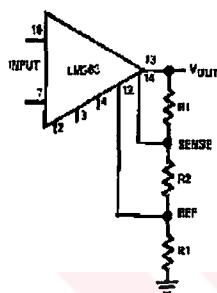
GAIN ADJUSTMENT

Gain may be increased by adding an external voltage divider between output force and sense and reference, the preferred connection is shown in Figure 4. Since both the sense and reference pins look like 50 k Ω (± 20 k Ω) to V_{I} , impedances presented to both pins must be equal to avoid offset error. For example, a 100 Ω imbalance can create a

worst-case output offset of 50 mV, creating an input-referred error of 5 mV at $G = 10$ or 50 μV at $G = 1000$.

Increasing gain this way increases output offset error. An LM363H-100 may have an output offset of 5 mV, resulting in input-referred offset component of 50 μV . Raising the gain to 200 yields a 10 mV error at the output and changes input-referred error by an additional 50 μV .

External resistors connected to the reference and sense pins can only increase the gain. If ultra-low output impedance is not critical, the technique in Figure 5 can be used to trim the gain to nominal value. Alternatively, the V_{OS} adjustment terminals on the 16-pin package may be used to trim the gain (Figure 10b).



TL4945603-12

$R1$ and $R2$ should be as low as possible to avoid errors due to 50 k Ω input impedance of reference and sense pins. Total resistance ($R2 + 2R1$) should be above 4 k Ω , however, to prevent excessive load on the LM363 output. The exact formula for calculating gain (G) is:

$$G = G_0 \left(1 + \frac{2R1}{R2} + \frac{R1}{50k} \right)$$

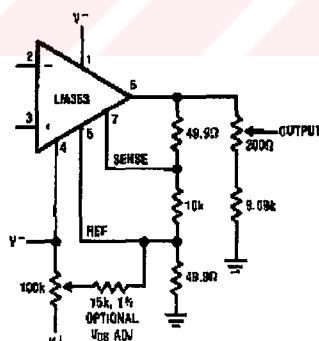
G_0 = preset gain

The last term may be ignored in applications where gain accuracy is not critical. The table below gives suggested values for $R1$ and $R2$ along with the calculated error due to "closest value" standard 1% resistors. Total gain error tolerance includes contributions from LM363 G_0 error and resistor tolerance ($\pm 1\%$) and works out to approximately 2.5% in every case.

Pinout shown is for 16-pin package. This same technique can also be used with 8-pin versions.

Gain Increase	1.5	2	2.5	3	4	5	6	7	8	9	10
$R1$	1.21k	1.21k	2k	2k	1.78k	2k	2.49k	2.94k	3.48k	3.92k	4.42k
$R2$	5k	2.49k	2.74k	2.05k	1.21k	1k	1k	1k	1k	1k	1k
Error (typ)	$\pm 0.6\%$	0.2%	0	0.3%	0.6%	$\pm 0.8\%$	$\pm 0.5\%$	0.9%	$\pm 0.4\%$	0.9%	0.7%

FIGURE 4. Increasing Gain



Pinout shown is for 8-pin versions. This same technique can also be used with 16-pin versions.

TL4945603-13

FIGURE 5. Adjusting Gain, Alternate Technique

Application Hints (Continued)

COMPENSATION AND OUTPUT CLAMPING

The LM363 is internally compensated for unity feedback from output to sense. Increasing gain with external dividers will decrease the bandwidth and increase stability margin. Without external compensation, the amplifier can stably drive capacitive loads up to 400 pF. When used as an op amp (sense and reference pins grounded, feedback to inverting input), the LM363 is stable for gains of 100 or more. For greater stability, the device may be over-compensated as in Figure 6. Tables I and II depict suggested compensation components along with the resulting changes in large and small signal bandwidth for the 8-pin and 16-pin packages, respectively.

Note that the RC network from pin 8 of the 8-pin device to ground has a large effect on power bandwidth, especially at low gains. The Miller capacitance utilized for overcompensating the 16-pin device permits higher slew rate and larger load capacitance for the same bandwidth, and is preferred when bandwidth must be greatly reduced (e.g., to reduce output noise).

Heavy Miller overcompensation on the 16-pin package can degrade AC PSRR. A large capacitor between pins 15 and 16 couples transients on the positive supply to the output buffer. Since the amplifier bandwidth is severely rolled off it cannot keep the output at the correct state at moderate frequencies. Hence, for good PSRR, either keep the Miller capacitance under 1000 pF or use the pin 15-to-ground compensation shown in Table I.

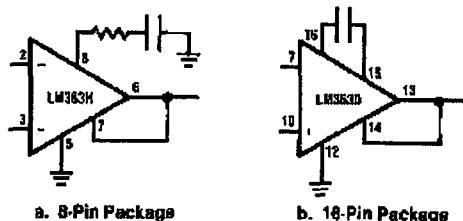


FIGURE 6. Overcompensation

TL74/5028 14

TABLE I. Overcompensation on 8-Pin Package

Gain	Compensation Network (Pin 8 to Ground)	Small Signal 3 dB Bandwidth (kHz)	Power Bandwidth ($\pm 10V$ Swing) (Hz)	Maximum Capacitive Load (pF)
500	—	125	100k	400
	100 pF, 15k	95	15k	600
	1000 pF, 5k	45	1.8k	600
	0.01 μ F, 500 Ω	10	200	1000*
	0.1 μ F	1	20	1000*
100	—	240	100k	400
	100 pF, 15k	170	15k	900
	1000 pF, 5k	80	1.8k	1200
	0.01 μ F, 500 Ω	20	200	1600*
	0.1 μ F	2	20	2000*
10	—	240	100k	400
	100 pF, 15k	170	15k	900
	1000 pF, 5k	90	1.8k	1200
	0.01 μ F, 500 Ω	20	200	1600*
	0.1 μ F	2	20	2000*

* Also stable for $C_L = 0.05 \mu$ F.
Pin 15 to ground on 16-pin package.

TABLE II. Overcompensation on 16-Pin Package

Gain	Compensation Capacitor (Pin 15 to 16)	Small Signal 3 dB Bandwidth (Hz)	Power Bandwidth ($\pm 10V$ Swing) (Hz)	Maximum Capacitive Load (pF)
1000	—	45k	45k	1000*
	10 pF	16k	16k	2000*
	100 pF	2.5k	2.5k	2500*
	1000 pF	250	250	3000*
	0.01 μ F	25	25	3000*
100	—	140k	100k	900
	10 pF	50k	50k	1600
	100 pF	7.5k	7.5k	2000*
	1000 pF	750	750	2000*
	0.01 μ F	75	75	2000*
10	—	180k	90k	600
	10 pF	60k	50k	1100
	100 pF	9k	9k	1600
	1000 pF	300	900	2000*
	0.01 μ F	90	90	2000*

* Also stable for $C_L = 0.05 \mu$ F.

Application Hints (Continued)

Because the LM363's output voltage is approximately one diode drop below the voltage at pin 15 (pin 8 for the 8-pin device), this point may be used to limit output swing as seen in Figure 7a. Current available from this pin is only 50 μ A, so that zeners must have a sharp breakdown to clamp accurately. Alternatively, a diode tied to a voltage source could be used as in Figure 7b.

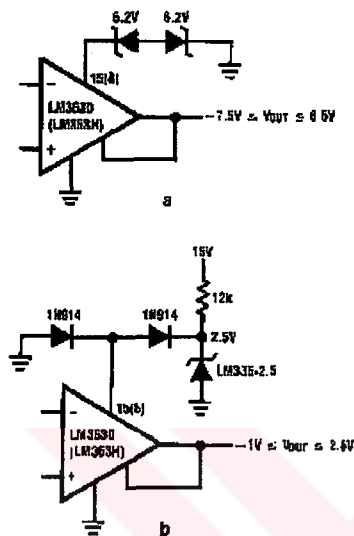


FIGURE 7. Output Clamp

SHIELD DRIVERS

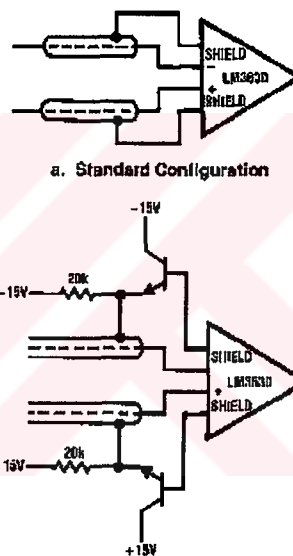
When differential signals are sent through long cables, three problems occur. First, noise, both common-mode and differential, is picked up. Second, signal bandwidth is reduced by the RC low-pass filter formed by the source impedance and the cable capacitance. Finally, when these RC time constants are not identical (unbalanced source impedance and/or unbalanced capacitance), AC common-mode rejection is degraded, amplifying both induced noise and "ground" noise. Either filtering at the amplifier inputs or slowing down the amplifier by overcompensating will indeed reduce the noise, but the price is slower response. The LM363D's dual shield drivers can actually increase bandwidth while reducing noise.

The way this is done is by bootstrapping out shield capacitance. The shield drivers follow the input signal. Since both sides of the shield capacitance swing the same amount, it is effectively out of the circuit at frequencies of interest. Hence, the input signal is not rolled off and AC CMRR is not degraded (Figure 8a). The LM363D's shield drivers can handle capacitances (shield to center conductor) as high as 1000 pF with source resistances up to 100 k Ω .

For best results, identical shielded cables should be used for both signal inputs, although small mismatches in shield driver to ground capacitance (± 500 pF) do not cause problems. At certain low values of cable capacitance (50 pF–200 pF), high frequency oscillations can occur at high source resistance (> 10 k Ω). This is alleviated by adding

50 pF to ground at both shield driver outputs. Do not use only one shield driver for a single-ended signal as oscillations can result; shield driver to input capacitance must be roughly balanced ($\pm 30\%$). To further reduce noise pickup, the shielded signal lines may be enclosed together in a grounded shield. If a large amount of RF noise is the problem, the only sure cure is a filter capacitor at both inputs; otherwise the RFI may be internally rectified, producing an offset.

DC loading on the shield drivers should be minimized. The drivers can only source approximately 40 μ A; above this value the input stage bias voltages change, degrading V_{OS} and CMRR. While the shield drivers can sink several mA, V_{OS} may degrade severely at loads above 100 μ A (see Shield Driver Loading Error curve in Typical Performance Characteristics). Because the shield drivers are one diode drop above the input levels, unbalanced leakage paths from shield to input can produce an input offset at high source impedances. Buffering with emitter-followers (Figure 8b) reduces this leakage current by reducing the voltage differential and eliminates any loading on the amplifier.



b. NPN Followers to Reduce Offsets

FIGURE 8. Driving Shielded Cables

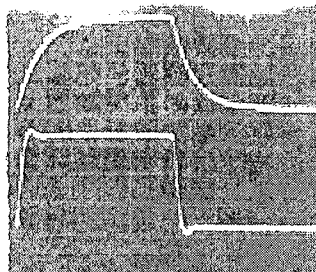
MISCELLANEOUS TRIMMING

The V_{OS} adjust and shield driver pins available on the 16-pin package may be used to trim the other parameters besides offset voltage, as illustrated in Figure 10. The bias-current trim relies on the fact that the voltage on the shield driver and gain setting pins is one diode drop respectively above and below the input voltage. Input bias current can be held to within 100 pA over the entire common-mode range, and input offset current always stays under 30 pA. The CMRR trims use the shield driver pins to drive the V_{OS} adjust pins, thus maintaining the LM363's ultra-high input impedance.

Application Hints (Continued)

If power supply rejection is critical, frequently only the negative PSRR need be adjusted, since the positive PSRR is more tightly specified. Any or all of the trim schemes of Figure 10 can be combined as desired. As long as the center tap of the 100k trimpot is returned to a voltage 200 mV below V^+ , the trim schemes shown will not greatly affect

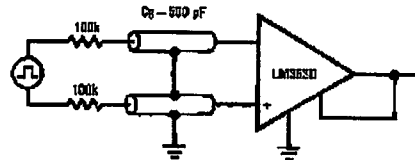
V_{OS} . Both the gain and DC CMRR trims can degrade positive PSRR; the positive PSRR can then be nulled out if desired. The correct order of trimming from first to last is bias current, gain, CMRR, negative PSRR, positive PSRR and V_{OS} .



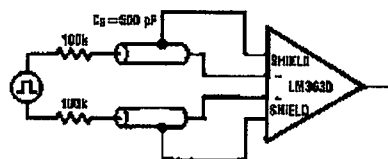
LM363 OUTPUT 1V/DIV
100 μ s/DIV

T.L.H.5629-17

Top Trace: Cable Shield Grounded



Bottom Trace: Cable Shield Bootstrapped



T.L.H.5629-18

FIGURE 9. Improved Response using Shield Drivers

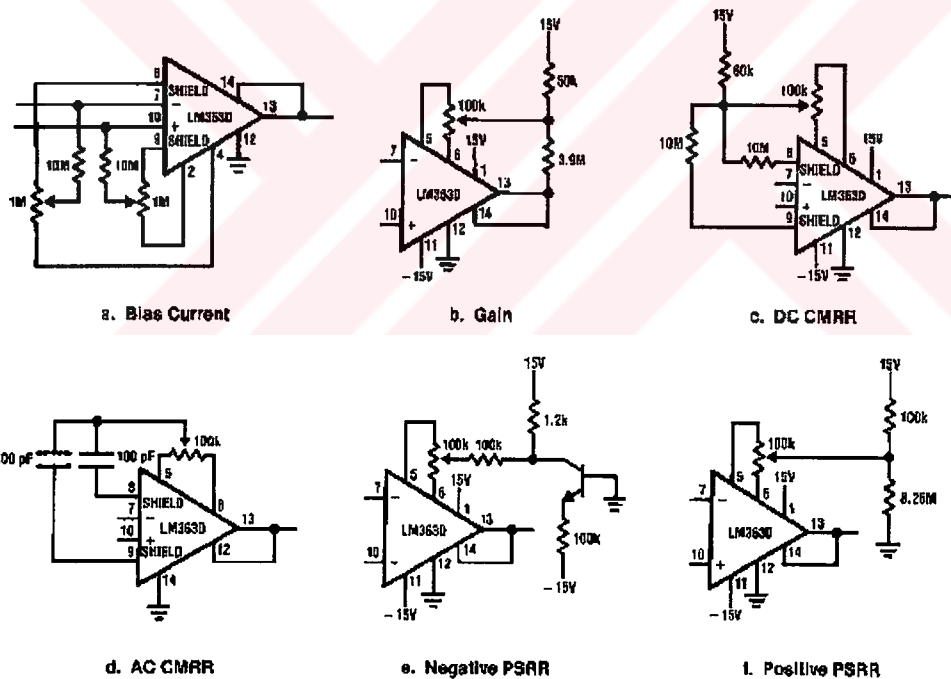
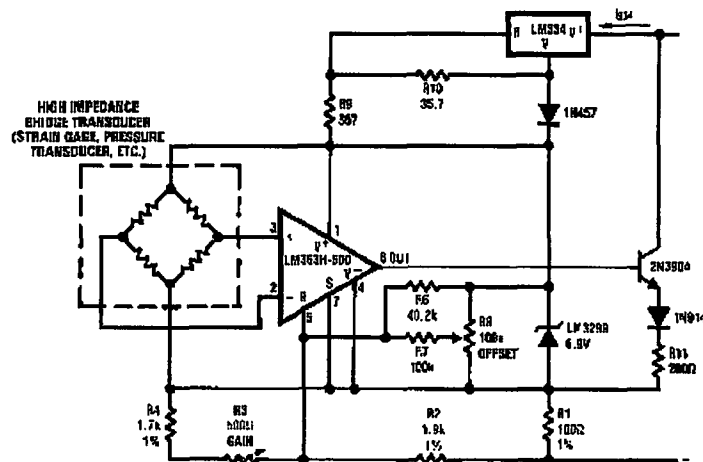


FIGURE 10. Other Trims for 16-Pin Package

T.L.H.5629-19

Typical Applications

4 mA-20 mA Two Wire Current Transmitter



TLH-5609-20

The LM329 reference provides excellent line regulation and gain stability. When bridge is balanced $I_{OUT} = 4 \text{ mA}$; there is no drop across $R3$ and $R4$, so that gain and offset adjustments are non-interactive. The LM334 configured as a zero TC current source supplies quiescent current to circuit. $R11$ provides current limiting.

Design Equations

$$I_{OS} = I_{REF} + I_{OUT} \left(1 + \frac{R2}{R1} \right) = 4 \text{ mA}$$

$$\text{Gain} = \frac{\Delta I_{OUT}}{\Delta V_{IN}} = \frac{A_V}{R1} \frac{R2}{R3 + R4} = \frac{10 \text{ mA}}{\text{mV}}$$

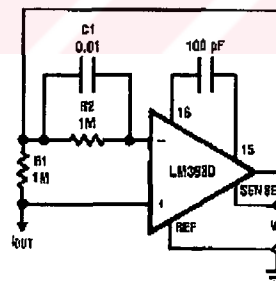
when $A_V = \text{LM329 voltage gain}$

$$I_{REF} = \frac{0.65 \text{ V}}{R1} = \frac{0.65 \text{ V}}{100 \Omega} = 6.5 \text{ mA}$$

$$I_{MAX} = I_{REF} + \frac{V_{REF} - 5.4 \text{ V}}{R11} = 26 \text{ mA}$$

$$I_{SHUNT, MAX} = I_{REF} - I_{OUT} = 1.5 \text{ mA}$$

Precision Current Source (Low Output Current)

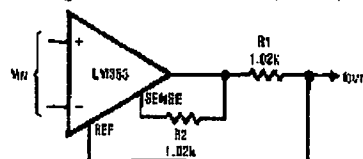


$$R1 = R2$$

$$I_{OUT} = \frac{V_{REF}}{R1} \quad V_{IN} = 10 \text{ V}$$

TLH-5609-21

Precision Voltage to Current Converter (Low Input Voltage)



$$R1 = R2$$

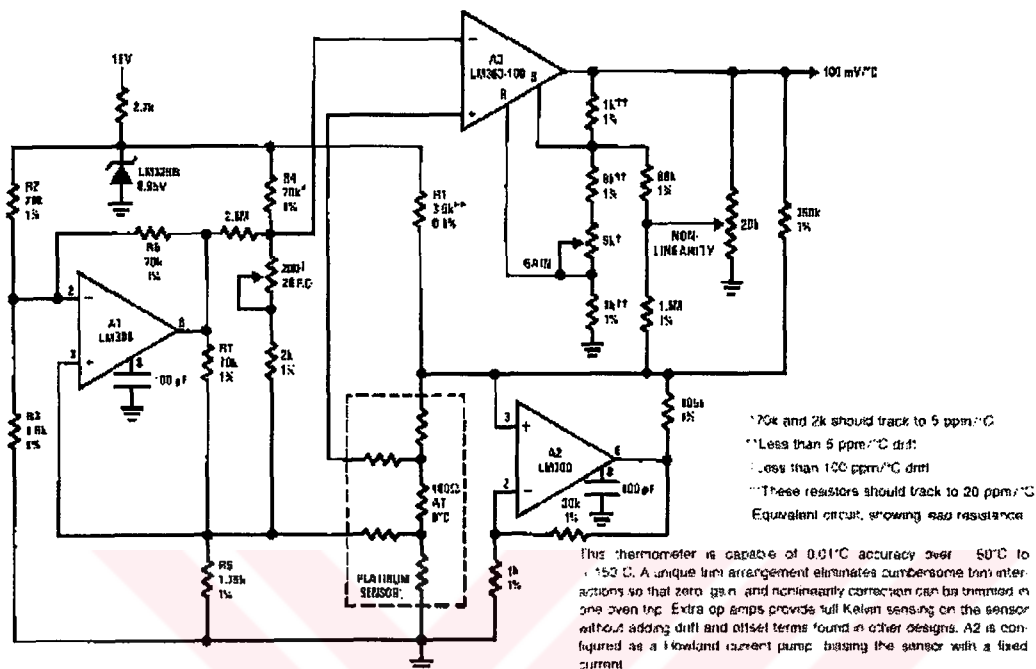
$$R_{EQ} = R1 \parallel 50 \text{ k}\Omega$$

$$I_{OUT} = \frac{G V_{IN}}{R_{EQ}} = \frac{G V_{IN}}{1 \text{ k}\Omega}$$

TLH-5609-22

Typical Applications (Continued)

Curvature Corrected Platinum RTD Thermometer

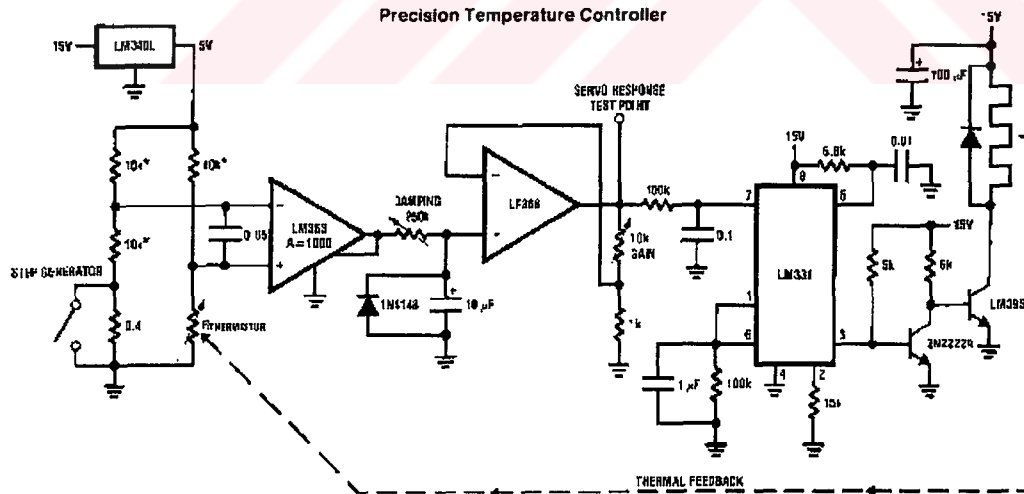


This thermometer is capable of 0.01°C accuracy over -50°C to +152°C. A unique trim arrangement eliminates cumbersome trim adjustments so that zero gain and nonlinearity correction can be trimmed in one sweep trim. Extra op amps provide full Kelvin sensing on the sensor without adding drift and offset terms found in other designs. A2 is configured as a Howland current pump biasing the sensor with a fixed current.

Resistors R2, R3, R4 and R5 form a bridge driven in balance by A1. In any case, both inputs of A1 are at the same voltage. Since R4—R2, A1 draws equal currents from both legs of the bridge. Any loading of the R4/R5 leg by the sensor would unbalance the bridge; therefore, both bridge legs are given in the sensor open circuit voltage and no current is drawn.

- 70k and 2k should track to 5 ppm/°C
• Less than 5 ppm/°C drift
• Less than 100 ppm/°C drrl
• These resistors should track to 20 ppm/°C
Equivalent circuit, showing 680 resistance

Precision Temperature Controller

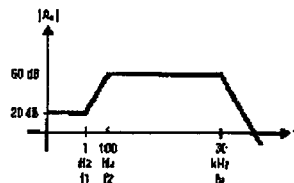
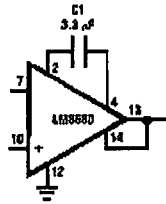


*Lithonix - 25A wirewound
 Thermistor - Yellow Springs #44032
 Setpoint stability - $2.5 \times 10^{-4} \text{ } ^\circ\text{C/hr}$

T. 44, 5624-24

Typical Applications (Continued)

Low Frequency Rolloff (AC Coupling)



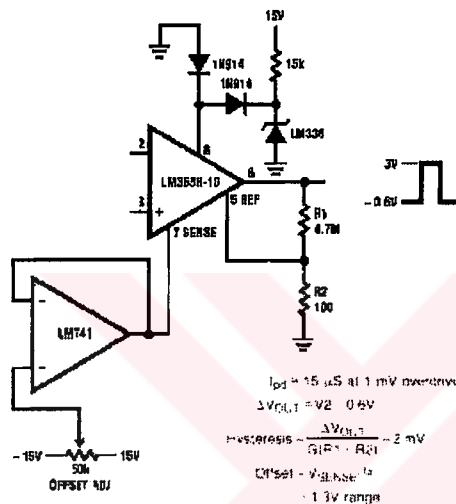
TL495809-25

$$f^* = \frac{1}{2\pi C_1(50 \text{ k}\Omega)} = 1 \text{ Hz}$$

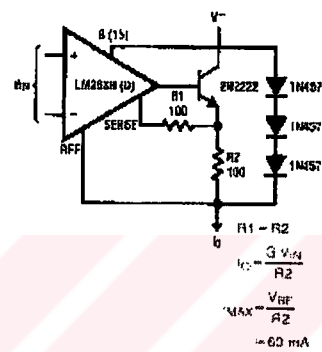
$$f_2 = 100 \text{ Hz} = 100\pi \text{ rad/s}$$

Reduced DC voltage gain
attenuates offset error and
1/f noise by a factor of 100.

Precision Comparator with Balanced Inputs and Variable Offset

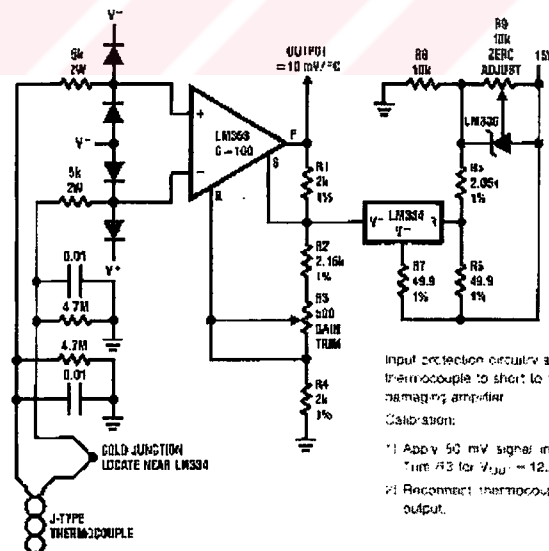


Boosted Current Source with Limiting



TL495809-26

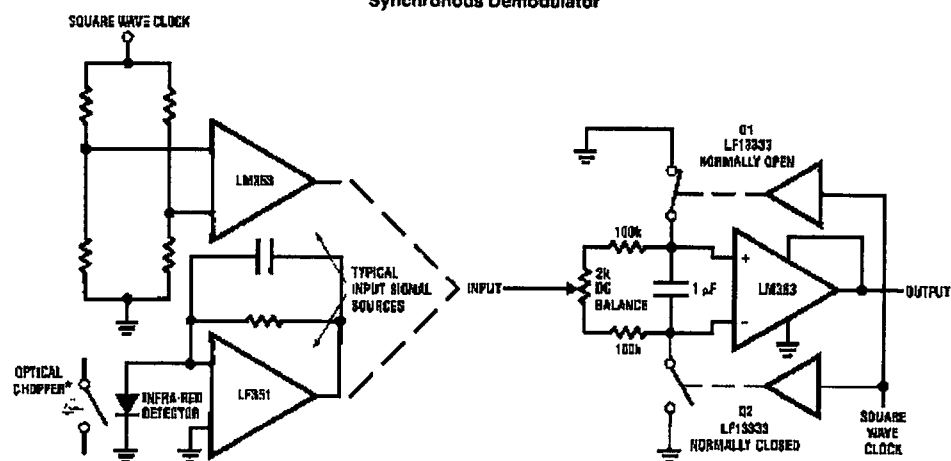
Thermocouple Amplifier with Cold Junction Compensation



TL495809-27

Typical Applications (Continued)

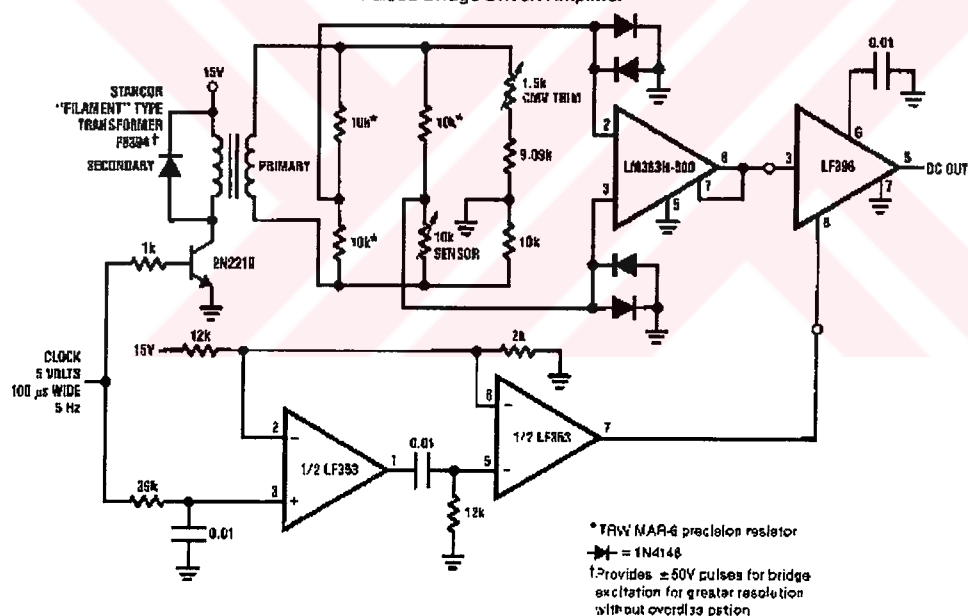
Synchronous Demodulator



*Use square wave drive produced by optical chopper to run LF1333 switch inputs

T.L.H. 5629 - 26

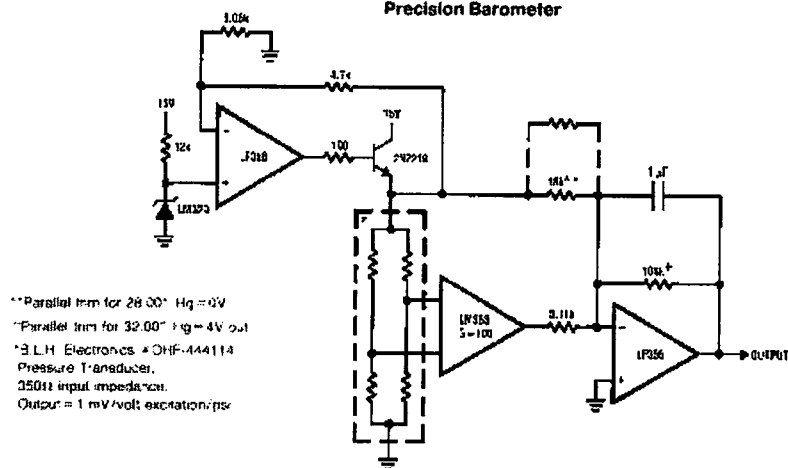
Pulsed Bridge Driver/Amplifier



T.L.H. 5629 - 25

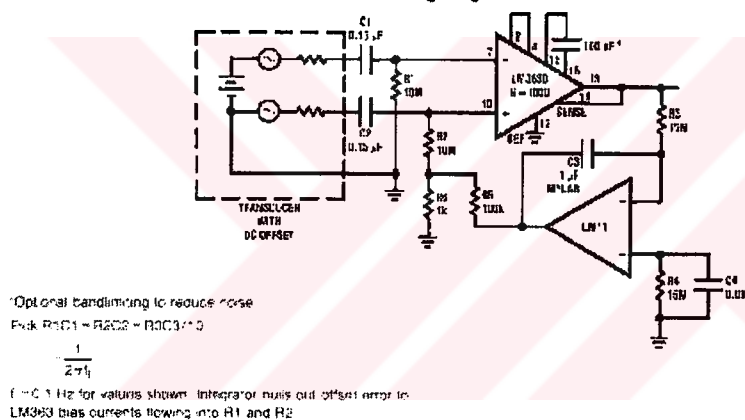
Typical Applications (Continued)

Precision Barometer



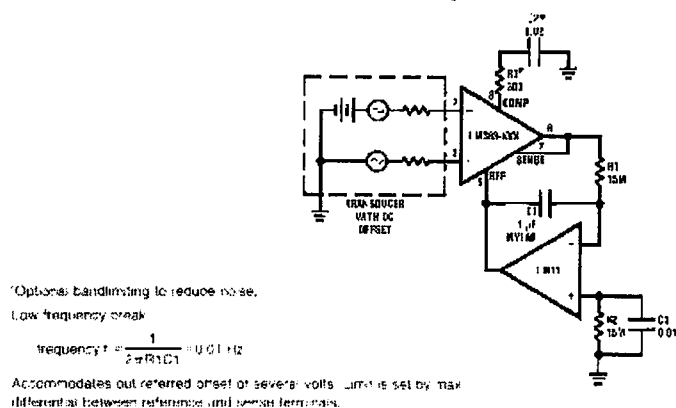
TL494609-30

Removing Large DC Offsets



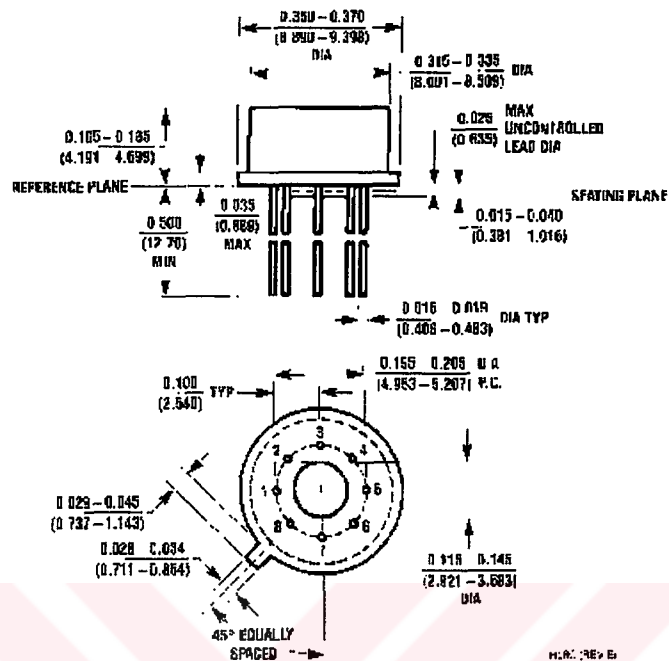
TL494609-31

Removing Small DC Offsets

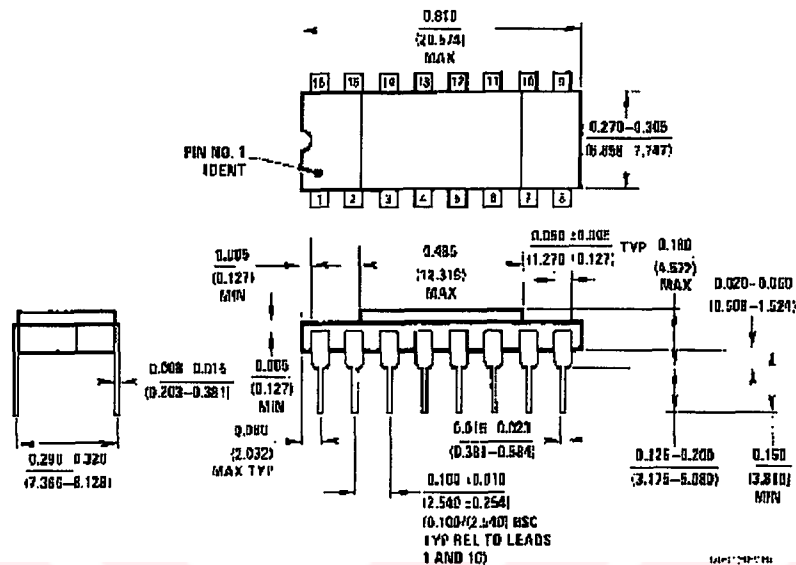


TL494609-32

Physical Dimensions inches (millimeters)



Metal Can Package (H)
Order Number LM363H-10, LM363H-100 or LM363H-500
NS Package Number H08C

Physical Dimensions inches (millimeters) (Continued)

Hermetic Dual-In-Line Package (D)
Order Number LM363D
NS Package Number D16C

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which: (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Barton Road
 Sunnyvale, CA 95051
 Tel: (408) 272-4959
 Fax: (408) 272-4959

National Semiconductor Europe
 Fax: (49) 0-180-000 85 86
 Email: Europe@ns.com
 Tel: (49) 0-180-530 85 85
 Deutscher: Tel: (49) 0-180-532 54 52
 English: Tel: (49) 0-180-532 54 52
 Français: Tel: (49) 0-180-532 54 52
 Italiano: Tel: (49) 0-180-534 15 80

National Semiconductor Hong Kong Ltd.
 15th Floor, Straits Tower,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737 1536
 Fax: (852) 2739-8886

National Semiconductor Japan Ltd.
 Tel: 81-43-299-2104
 Fax: 81-43-299-2468

National Semiconductor Corporation is not responsible for use of its products in life support devices or systems without the express written approval of the President of National Semiconductor Corporation.

ÖZGEÇMİŞ

1974 yılında İzmir’de doğdu. İlk ve orta öğrenimini İzmir’de tamamladı.1997 yılında Gazi Üniversitesi Teknik Eğitim Fakültesi, Elektronik Bilgisayar Eğitimi Bölümü’nden mezun oldu. Ekim 1997’ den beri Başkent Üniversitesi Teknik Bilimler Meslek Yüksekokulu’nda Öğretim Görevlisi olarak görev yapmaktadır. Halen Gazi Üniversitesi Fen Bilimleri Enstitüsü, Elektronik Bilgisayar Eğitimi Bölümü’nde Yüksek Lisansın tez aşamasındadır.

