



T.C.
DOĞUŞ ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ
ELEKTRONİK ve HABERLEŞME MÜHENDİSLİĞİ ANABİLİM
DALI

EŞ DÜZLEMSEL İLETİM HATLARINDA ÇAPRAZ KARIŞIMIN İYİLEŞTİRİLMESİ

Yüksek Lisans Tezi

Tezi Hazırlayan
SÜLEYMAN COŞKUN

İstanbul, 2024



T.C.
DOĞUŞ ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ
ELEKTRONİK ve HABERLEŞME MÜHENDİSLİĞİ ANABİLİM
DALI

EŞ DÜZLEMSEL İLETİM HATLARINDA ÇAPRAZ KARIŞIMIN İYİLEŞTİRİLMESİ

Yüksek Lisans Tezi

Tezi Hazırlayan

SÜLEYMAN COŞKUN

202191028001

0000-0002-4904-6515

Danışman

Dr. Öğr. Üyesi Merih YILDIZ

Eş Danışman

Dr. Öğr. Üyesi Temel SÖNMEZOCAK

İstanbul, 2024

YEMİN METNİ

Yüksek Lisans Tezi olarak sunduğum “Eş Düzlemsel İletim Hatlarında Çapraz Karışımın İyileştirilmesi” başlıklı bu çalışmanın, bilimsel ahlak ve geleneklere uygun şekilde tarafımdan yazıldığını, bu tezdeki bütün bilgileri akademik ve etik kurallar içinde elde ettiğimi, yararlandığım eserlerin tamamının kaynaklarda gösterildiğini ve çalışmamın içinde kullanıldıkları her yerde bunlara atıf yapıldığını, patent ve telif haklarını ihlal edici bir davranışımın olmadığını belirtir ve bunu onurumla doğrularım.

Süleyman Coşkun

04/06/2024



YÜKSEK LİSANS TEZ SINAV TUTANAĞI

Doküman No	FR.1.26
Yürürlük Tarihi	1.11.2017
Revizyon Tarihi	4.12.2020
Revizyon No	2
Sayfa	1 / 1

LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

Tarih : 29/05/2024

Anabilim/Anasanat Dalı : Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Öğrencinin Adı Soyadı : Süleyman COŞKUN

Öğrenci No : 202191028001

Tez Danışmanının Adı Soyadı : Dr. Öğr. Üyesi Merih YILDIZ

İkinci Tez Danışmanının Adı Soyadı : Dr. Öğr. Üyesi Temel SÖNMEZOCAK

Tezin Başlığı : Eş Düzlemsel İletim Hatlarında Çapraz Karışımın Azaltılması

Doğuş Üniversitesi Lisansüstü Eğitim-Öğretim ve Sınav Yönetmeliği'nin 32.Maddesi uyarınca yapılan değerlendirmeler sonunda;

☒ tezin kabul edilmesine

☐ tezde düzeltme verilmesine

☐ tezin reddedilmesine

oy birliği / oy çokluğu ile karar verilmiştir. Gereği için arz olunur.

Danışman Üye

Dr. Öğr. Üyesi Merih YILDIZ

Üye

Üye

Üye

Doç. Dr. Umut Engin AYTEN

Dr. Öğr. Üyesi Ayşegül PEKMEZCİ

Üye

Anabilim/Anasanat Dalı Başkanı Onayı: Prof. Dr. Şahram MİNAYİ

Doğuş Üniversitesi ("Üniversite") olarak kişisel verilerinizin güvenliği hakkında azami hassasiyet göstermekteyiz. Üniversite olarak, Üniversite ile ilişkili tüm şahıslara ait her türlü kişisel verinin 6698 sayılı Kişisel Verilerin Korunması Kanunu ("KVKK")'na uygun olarak işlenmesine ve gizliliğinin sağlanmasına büyük önem vermekteyiz. Anayasa m.20/3 ile tanınan "kişisel verilerinizin korunmasını isteme" hakkınızın bilincinde olarak, KVKK kapsamında tanımlı "Veri Sorumlusu" sıfatıyla, kişisel verilerinizi mevzuata uygun şekilde işlemekteyiz. Daha geniş açıklama için Doğuş Üniversitesi <https://www.dogus.edu.tr/hakkimizda/kisisel-verilerin-korunmasi>

As Doğuş University ("University"), we show maximum sensitivity about the security of your personal data. As a university, we attach great importance to the processing and confidentiality of all personal data of all individuals associated with the University in accordance with the Law No. 6698 on Protection of Personal Data ("KVKK"). Being aware of your right to "ask for the protection of your personal data" recognized by the constitution article 20/3, as "Data Controller" defined within the scope of KVKK, we process your personal data in accordance with the legislation. For a broader explanation you can visit <https://www.dogus.edu.tr/hakkimizda/kisisel-verilerin-korunmasi>

hakkımızda: about us kişisel-verilerin-korunmasi: protection of personal data

(Form No: FR-001, Revizyon Tarihi:30.09.2016, Revizyon No:00)

Adı ve Soyadı : Süleyman Coşkun
Danışmanı : Dr. Öğr. Üyesi. Merih Yıldız
Türü ve Tarihi : Yüksek Lisans Tezi /08.05.2024
Alanı : Elektronik ve Haberleşme Mühendisliği
Anahtar Kelimeler : Çapraz karışma, yakın uç karışması (NEXT), sinyal bütünlüğü, topraklanmamış eş düzlemsel dalga kılavuzu (UCPW), elektronik devre kartı

ÖZET

EŞ DÜZLEMSEL İLETİM HATLARINDA ÇAPRAZ KARIŞIMIN İYİLEŞTİRİLMESİ

Elektronik devre kartlarında iletim hatları arasında meydana gelen çapraz karışım, devrenin çalışmasını olumsuz yönde etkileyen bir unsurdur. Bu çalışmada yan yana yönlendirilmiş iki tane topraklanmamış eş düzlemsel dalga kılavuzlu (UCPW) iletim hatları arasında meydana gelen çapraz karışım incelenmiştir. Bu amaçla flame retardant 4 (FR4) ve poli tetra floro etilen (PTFE) dielektrik malzemeye sahip iki ayrı elektronik devre kartı üzerinde çalışılmıştır. UCPW iletim hattına ait model parametrelerinden olan empedans, kapasite, indüktans ve geçiş iletkenliği hem FR4 hem de PTFE iletim hatları için hesaplanmıştır. Çapraz karışım ölçümleri vektör ağ analizörü (VNA) ile 100 kHz - 3.2 GHz aralığında yapılmıştır. Tasarlanan iletim hatları arasında bulunan toprak düzlemi ile iletim hattının diğer ucundaki toprak düzlemleri arasına dışarıdan harici bir kapasite veya indüktör eklendi. Bu harici bileşenler hattın başına, ortasına ve sonuna olacak şekilde yerleştirildi. Her konum için üç farklı kapasite ve indüktör değeri seçildi. Yapılan ölçümler sonrasında FR4 dielektrik malzemeye sahip olarak tasarlanan iletim hattındaki çapraz karışımın 17.5 dB ile 32.5 dB aralığında azaldığı görüldü. PTFE’de ise 20.8 dB ile 32.5 dB aralığında azaldığı görüldü. Elde edilen bulgular ile iki katmanlı elektronik devre kartlarında harici olarak iletim hatlarına dahil edilen kapasite ve indüktör gibi pasif bileşenlerin çapraz karışımı azaltabildiği görülmüştür ve test sonuçları verilmiştir.

Name and Surname : Suleyman Coskun
Supervisor : Assoc. Prof. Dr. Merih Yildiz
Degree and Date : Master's Thesis - 08.05.2024
Major : Electronics and Communication Engineering
Key Words : Crosstalk, near end crosstalk(NEXT), signal integrity, ungrounded coplanar waveguide(UCPW), electronic circuit board

ABSTRACT

IMPROVEMENT OF CROSSTALK IN COPLANAR TRANSMISSION LINES

Crosstalk that occurs between transmission lines in electronic circuit boards is a factor that negatively affects the operation of the circuit. In this study, crosstalk between two ungrounded coplanar waveguide (UCPW) transmission lines oriented side by side was investigated. For this purpose, two separate electronic circuit boards with flame retardant (FR4) and poly tetra fluoro ethylene (PTFE) dielectric materials were studied. Impedance, capacitance, inductance and transconductance, which are model parameters of the UCPW transmission line, were calculated for both FR4 and PTFE transmission lines. Crosstalk measurements were made with a vector network analyzer (VNA) in the range of 100 kHz - 3.2 GHz. An external capacitance or inductor was added from outside between the ground plane located between the designed transmission lines and the ground planes at the other end of the transmission line. These external components were placed at the beginning, middle and end of the line. Three different capacitor and inductor values were selected for each location. After the measurements, it was seen that the crosstalk in the transmission line designed with FR4 dielectric material decreased between 17.5 dB to 32.5 dB. It was observed that PTFE decreased between 20.8 dB to 32.5 dB. With the findings obtained, it has been observed that passive components such as capacitors and inductors, which are included externally in the transmission lines in two-layer electronic circuit boards, can reduce crosstalk and test results are given.

İÇİNDEKİLER

Sayfa No.

ÖZET

ABSTRACT

TABLolar LİSTESİ	iii
ŞEKİLLER LİSTESİ	iv
KISALTMALAR	vi

GİRİŞ	1
-------------	---

BİRİNCİ BÖLÜM KAVRAMSAL ÇERÇEVE

1.1. Literatür Taraması	4
1.2. UCPW İletim Hatları ve Temel Özellikleri	14
1.3. Çapraz Karışım Azaltma Yöntemlerine Genel Bakış	20
1.4. Kapasite ve İndüktörlerin Crosstalk Üzerindeki Potansiyel Etkileri	21
1.5. İletim Hatlarındaki Geri Dönüş Akımları	23

İKİNCİ BÖLÜM MATERYAL VE YÖNTEMLER

2.1. Kullanılan Malzemeler ve Test Ortamı	25
2.2. Önerilen İletim Hattı Yapısı	28
2.3. FR4 Dielektrik Malzemeye Sahip İletim Hattına Ait Katman Düzeni	30
2.4. PTFE Dielektrik Malzemeye Sahip İletim Hattına Ait Katman Düzeni	31

ÜÇÜNCÜ BÖLÜM HESAPLAMALAR VE ANALİZ

3.1. FR4 Dielektrik Malzeme İle Yapılan Tasarım İçin Empedans, Kapasite ve İndüktans Hesaplamaları	33
3.2. Önerilen FR4 Dielektrik Malzemeye Sahip İletim Hattı İçin Kapasite ve İndüktans Değerlerinin Hesaplanması	36
3.3. Önerilen FR4 Dielektrik Malzemeye Sahip İletim Hattı İçin Geçiş İletkenliği Değerinin Hesaplanması	36
3.4. PTFE Dielektrik Malzeme İle Yapılan Tasarım İçin Empedans, Kapasite ve İndüktans Hesaplamaları	38
3.4. Önerilen PTFE Dielektrik Malzemeye Sahip İletim Hattı İçin Kapasite ve İndüktans Değerlerinin Hesaplanması	40

3.5. Önerilen PTFE Dielektrik Malzemeye Sahip İletim Hattı İçin Geçiş İletkenliği Değerinin Hesaplanması	40
---	----

DÖRDÜNCÜ BÖLÜM BULGULAR

4.1. Test Prosedürünün Belirlenmesi ve Grafiklerin Renklendirilmesi	42
4.2. FR4 Dielektrik Malzemeli İletim Hatları: 3W Ground Testleri için VNA Grafikleri	44
4.3. FR4 Dielektrik Malzemeli İletim Hatları: 5W Ground Testleri için VNA Grafikleri	52
4.4. PTFE Dielektrik Malzemeli İletim Hatları: 3W Ground Testleri için VNA Grafikleri	61
4.5. PTFE Dielektrik Malzemeli İletim Hatları: 5W Ground Testleri için VNA Grafikleri	69
4.6. İletim Hattı ve Dielektrik Madde Yapısına Göre Sonuçların Değerlendirilmesi	76
SONUÇ	81
KAYNAKÇA	83

TABLolar LİSTESİ

	Sayfa No.
Tablo 1. FR4 Dielektrik Malzemeli İletim Hattında K(k) Hesaplamaları	35
Tablo 2. PTFE Dielektrik Malzemeli İletim Hattında K(k) Hesaplamaları	39
Tablo 3. 3W Genişliğinde Ground Düzlemleri Arasına Eklenen Pasif Bileşenler İle Optimum Yakın Uç Karışımı İyileşmeleri.....	77
Tablo 4. 5W Genişliğinde Ground Düzlemleri Arasına Eklenen Pasif Bileşenler İle Optimum Yakın Uç Karışımı İyileşmeleri.....	77
Tablo 5. Literatürde ve Bu Çalışmada Elde Edilen Optimum Yakın Uç Karışımı İyileşmeleri	79

ŞEKİLLER LİSTESİ

	Sayfa No.
Şekil 1. UCPW İletim Hattı Yapısı.....	15
Şekil 2. Geri Dönüş Akımlarının Devre Modeli Üzerinde Sembolize Edilmesi	24
Şekil 3. Test Kutusu ve VNA	27
Şekil 4. Devre Kartı Fiziksel Görüntüsü.....	27
Şekil 5. UCPW Üstten Görünüm.....	29
Şekil 6. FR4 PCB Yığın Yapısı	31
Şekil 7. PTFE PCB Yığın Yapısı.....	32
Şekil 8. FR4 Dielektrik Malzemeli İletim Hattı Parametreleri	33
Şekil 9. PTFE Dielektrik Malzemeli İletim Hattı Parametreleri	38
Şekil 10. Kapasite Değerleri ve Eklendiği Konuma Göre Grafiklerin Renklendirilmesi.....	43
Şekil 11. İndüktörlerin İndüktans ve Eklendiği Konuma Göre Grafiklerin Renklendirilmesi.....	44
Şekil 12. 3W Ground, FR4 ve 100 mm İletim Hattında Kapasite Eklenmesi	46
Şekil 13. 3W Ground, FR4 ve 100 mm İletim Hattında İndüktör Eklenmesi	48
Şekil 14. 3W Ground, FR4 ve 200 mm İletim Hattında Kapasite Eklenmesi	50
Şekil 15. 3W Ground, FR4 ve 200 mm İletim Hattında İndüktör Eklenmesi	52
Şekil 16. 5W Ground, FR4 ve 100 mm İletim Hattında Kapasite Eklenmesi	54
Şekil 17. 5W Ground, FR4 ve 100 mm İletim Hattında İndüktör Eklenmesi	56
Şekil 18. 5W Ground, FR4 ve 200 mm İletim Hattında Kapasite Eklenmesi	58
Şekil 19. 5W Ground, FR4 ve 200 mm İletim Hattında İndüktör Eklenmesi	60
Şekil 20. 3W Ground, PTFE ve 100 mm İletim Hattında Kapasite Eklenmesi.....	62

Şekil 21. 3W Ground, PTFE ve 100 mm İletim Hattında İndüktör Eklenmesi.....	64
Şekil 22. 3W Ground, PTFE ve 200 mm İletim Hattında Kapasite Eklenmesi.....	66
Şekil 23. 3W Ground, PTFE ve 200 mm İletim Hattında İndüktör Eklenmesi.....	68
Şekil 24. 5W Ground, PTFE ve 100 mm İletim Hattında Kapasite Eklenmesi.....	70
Şekil 25. 5W Ground, PTFE ve 100 mm İletim Hattında İndüktör Eklenmesi.....	72
Şekil 26. 5W Ground, PTFE ve 200 mm İletim Hattında Kapasite Eklenmesi.....	74
Şekil 27. 5W Ground, PTFE ve 200 mm İletim Hattında İndüktör Eklenmesi.....	76



KISALTMALAR

CPW:	Coplanar Waveguide
dB:	Desibel
DDR:	Double Data Rate
EMC:	Electromagnetic Compatibility
FEXT:	Far End Crosstalk
FR4:	Flame Retardant
GHz	Gigahertz
GND:	Ground
Hz:	Hertz
kHz:	Kilohertz
nH:	Nano Henry
MHz:	Megahertz
NEXT:	Near End Crosstalk
PCB:	Printed Circuit Board
pF:	Piko Farad
PTFE:	Poli Tetra Floro Etilen
RF:	Radyo Frekansı
SGT:	Serpentine Guard Trace
SRF:	Self Resonant Frequency
UCPW:	Ungrounded Coplanar Waveguide
VNA:	Vector Network Analyzer
VSGT:	Vias of Serpentine Guard Trace

GİRİŞ

Elektronikteki çapraz karışma, bir iletim sistemi içinde veya kanalında aktarılan bir sinyalin, başka bir devre veya kanalda istenmeyen bir etki yaratması durumudur. Bu etkileşim genellikle kapasite, indüktans veya iletken bağlantılardan kaynaklanır. Günümüzde, yüksek veri iletim hızları ve karmaşık devre yapıları, çapraz karışma problemini daha da önemli hale getirmiştir. Çapraz karışmanın sinyal bütünlüğü üzerindeki etkileri, elektronik tasarımda önemli bir araştırma alanı oluşturmaktadır.

Elektronik devre kartlarında karşılaşılan karışma, sinyal bütünlüğü açısından kritik bir faktördür. Günümüzün hızla evrilen elektronik sistemleri ve cihazları, hızlı veri iletimi, artan işlem kapasitesi ve gelişmiş fonksiyonlar arayışında olduğu bir dönemi işaret etmektedir. Ancak, bu talepler sadece elektronik devre tasarımını değil, aynı zamanda sinyal iletimi ve işlenmesinde çeşitli zorlukları da beraberinde getirmektedir. Bu zorluklardan biri, çapraz karışma sorunudur. Elektronik devrelerde karışma, artan hız ve karmaşıklığın bir sonucu olarak sinyaller arasında istenmeyen elektromanyetik etkileşim olarak ortaya çıkar. Bu durum, sinyal bütünlüğünü ve devre performansını ciddi derecede etkileyebilir.

Elektronik iletişim sistemlerinde, bugünün teknolojik ilerlemelerinde sinyal iletimi, bant genişliği optimizasyonu ve tasarım iyileştirmesi önemli bir rol oynar [1-3]. Bu gelişmeler, elektronik cihazların etkinliği ve işlevselliği için kritik öneme sahiptir. Özellikle yüksek frekanslı sinyallerin doğru iletilmesi ve korunması açısından büyük önem taşır. Bu nedenle, iletim hatları arasındaki elektromanyetik dalgaların etkileşimi, sinyal bütünlüğü ve iletim hatlarının güvenilirliği açısından temel bir endişe olarak ortaya çıkar [4].

Bu durumların sebep olduğu etkiler özellikle hassas elektronik sistemler için büyük önem taşır. Örneğin, yüksek frekanslı mikroişlemciler veya iletişim cihazları

gibi sistemlerde meydana gelen sinyal bozulmaları, veri hatalarına neden olabilir ve sistemlerin kararlılığını tehlikeye atabilir. Bu tür problemler, kullanıcılar için performans kaybına veya sistemlerin istikrarsızlığına yol açabilir. Bunun yanı sıra, elektromanyetik uyumluluk (EMC) sorunları da artmakta ve sistemlerin birbiriyle uyum içinde çalışması zorlaşmaktadır [5-7].

Modern elektronik devrelerde çapraz karışımın belirginleşmesi, artan işlem hızları ve devrelerin yoğunlaşan entegrasyon süreçleriyle birlikte giderek daha önemli hale gelmektedir [8]. Teknolojinin gelişimiyle birlikte işlemci hızları ve yoğunlukları sürekli olarak artmakta ve bu durum, elektronik devre kartlarındaki iletim hatlarının arasındaki mesafelerin azalmasına yol açmaktadır [9]. Bugünün elektronik devre sistemlerinde, özelliklerin ve kapasitelerin artması beraberinde cihaz boyutlarının azaltılması zorunluluğunu getirmektedir. Bu ilerlemeler, iletişim sistemlerinin performansını artırırken, aynı zamanda cihazların daha kompakt boyutlarda tasarlanmasını gerektirmektedir [9, 10].

Veri transferlerinin devre blokları arasında bitişik olarak gerçekleşmesi, iletim hatları arasında çapraz karışıma sebep olmaktadır [4, 11-13]. Ayrıca, kablosuz iletişim ve yüksek hızlı veri aktarımı gibi alanların hızla genişlemesi, elektronik devre tasarımına yeni dinamikler kazandırmış ve çapraz karışımın etkilerini daha da ön plana çıkarmıştır. Özellikle yüksek hızlı uygulamalarda, iletim hatları arasındaki çapraz karışımın azaltılması büyük bir önem taşımaktadır [14, 15].

Çapraz karışımın etkileri, yalnızca sinyal bütünlüğünü değil, aynı zamanda gürültü seviyelerini ve genel sistem performansını da içerir. Elektromanyetik etkileşimler, devre elemanları ve bileşenler arasında karmaşık bir etkileşime sebep olur. Bu durum tasarım mühendisleri için büyük bir endişe kaynağıdır. Zira sinyal bozulmaları, güvenilirliği azaltabilir ve bir sistemi ya da cihazı kesintiye uğratabilir. Bu elektromanyetik sorunların üstesinden gelmek için koruyucu izler, kıvrımlı izler veya koruma çitleri gibi tedbirler önerilir [16-18]. Koruyucu izler, iletim hatları arasına eklenen ve bazı durumlarda referans düzlemi yani ground (GND) hattı ile bağlantısı

olan bakır hatlardır. GND hatları, referans düzlemleri olarak kabul edilir. Kıvrımlı koruma izleri, koruyucu izlerin farklı geometrik şekillerde tasarlanarak iletim hatları arasına eklenmesi ile elde edilirler. Koruma çitleri ise genellikle koruyucu iz üzerinde delikli geçişler oluşturulup iletim hatları arasında çite benzer yapılar kurularak elde edilir. Çapraz karışım sorunlarına çözüm bulmak adına ekranlama teknikleri incelenmiş ve istenmeyen gürültülerin bastırılabilirdiği gözlemlenmiştir [19, 20]. Baskılı devre kartı (PCB) içindeki ekranlama, iletim hatları arasındaki etkileşimleri azaltmak için kullanılan metalik kalkan veya kaplama ile devre bileşenlerini çevreleme işlemidir.



BİRİNCİ BÖLÜM

KAVRAMSAL ÇERÇEVE

1.1. Literatür Taraması

Günümüzde elektronik devre kartlarının karşılaştığı çapraz karışım sorunu, uzun yıllardır araştırma ve testlerin odağında yer alıyor. İletim hattı türünden bağımsız olarak, çapraz karışımın genel dinamiklerini incelemek, daha geniş bir bakış açısı kazanmamıza olanak tanıyor. Farklı iletim hatları üzerinde denenilen çeşitli yöntemler, çapraz karışımın azaltılmasında bize farklı yaklaşımlar sunabilir. Bu yöntemlerin çeşitliliği, çapraz karışımı ele alırken uygulanabilir ve etkili stratejilerin geliştirilmesine yol açabilir. Aynı zamanda, farklı yapıdaki iletim hatlarında denenmiş yöntemler, çeşitlilik gösteren iletim hattı yapılarına dair potansiyel çözüm fikirleri sunabilir. Bu deneyimler, bize farklı hat yapılarında çapraz karışımın azaltılması için çeşitli stratejiler geliştirmede rehberlik edebilir. Bu, elektronik devre kartlarının çapraz karışım sorununu ele alırken geniş bir perspektif kazanmamıza ve daha etkili çözümler bulmamıza yardımcı olabilir.

Elektronik devre kartlarında karşılaşılan çapraz karışma sorunu, Ghosh'un [21] PCB'lerde çapraz karışmanın azaltılması hedefiyle yaptığı araştırmada detaylıca ele alınmıştır. Bu çalışma, çapraz karışma olgusunun, elektronik bileşenler arasındaki elektromanyetik etkileşimlerden kaynaklanarak iletim hatlarının istenmeyen şekilde etkileşime girmesinin, sinyal bütünlüğünü ve sistem performansını olumsuz etkileyebileceğini vurgulamaktadır. Ghosh'un [21] çalışması, çapraz karışmanın etkilerini anlama ve minimize etme stratejilerine odaklanarak, elektronik devre kartlarının tasarım süreçlerinde ve üretim aşamalarında çapraz karışmanın azaltılmasını hedeflemektedir. Elektronik devre tasarımında yığın tasarımının ele alınışı, yüksek performans ve elektromanyetik etkileşimlerin neden olduğu sorunlardan korunma amacıyla kritik bir öneme sahiptir. Ghosh'un [21] çalışması, bu tasarımın temel parametrelerini, özellikle empedans hesaplamalarını ele alırken, elektronik devrelerin daha güvenilir ve yüksek performanslı olmasına rehberlik

etmektedir. Bu tür çalışmalar, elektronik devrelerin gelecekteki güvenilirliğini ve başarısını belirlemede kritik bir rol oynar.

Ghosh'un [21] araştırması, iletim hattı parametrelerinin farklılıklarının çapraz karışma üzerindeki etkilerini detaylı bir şekilde incelemiştir. Özellikle, iz genişliği (w) iletim hatları arasındaki mesafe (s), iletim hattının altındaki dielektrik malzeme kalınlığı (h), dielektrik malzemenin yalıtkanlık katsayısını (ϵ_r) ve referans düzlemi ile iletim hattı kalınlığı (t) gibi belirli parametrelerin çapraz karışma üzerindeki rolünü vurgulayarak, bu değişikliklerin yakın uç ve uzak uç karışmasına etkisini simüle etti. Çalışma, FR4 malzemesi ile yapılan iletim hattı yapısında bu parametrelerin değiştirilmesinin etkilerini analiz etmiştir. Diğer yandan s parametresinin artırılmasının, iletim hattı performansı üzerindeki olumlu etkilerini açıkça gösterdiği belirtilmiştir. Yakın uç ve uzak uç karışması arasındaki ilişki h parametresinin değiştirilmesi ile incelenmiş ve iletim hattının geometrisindeki değişikliklerin çapraz karışma üzerindeki etkilerini açıklığa kavuşturmuştur. Belirli bir iletim hattı yapısındaki sabit parametrelerin değiştirilmesinin, iletim hatlarının performansını nasıl etkileyebileceğine dair bir vurgu yapılmıştır. Ayrıca, h parametresinin azalması ve s ile ϵ_r 'nin artması durumunda çapraz karışmanın azaldığı gözlemlenmiştir. Bu da belirli parametrelerin uygun şekilde optimize edilmesinin çapraz karışmanın azaltılmasında kritik bir rol oynayabileceğini ortaya koymaktadır.

Huang vd. [22] çalışması, sinyal hatları arasına yerleştirilen serpantin adını verdiği kıvrımlı koruma hatlarıyla via adı verilen geçiş bağlantılarının çapraz karışma üzerindeki etkisini ayrıntılı bir biçimde analiz eder. Yapılan deneysel testler, bu yeni yöntemin etkinliğini gösterir ve elektronik devrelerde çapraz karışma sorununun alternatif bir çözümünü sunar. Çalışma, iletim hatları arasındaki mesafenin, iletim hattı genişliğinin üç katı olması kuralının (3W kuralı) geçerliliğini ve serpantin koruma hattı (SGT) ile geçişli serpantin koruma hattı (VSGT) modellerini inceleyerek, tasarımların etkinliğini karşılaştırmıştır. Çalışma, SGT yapısının geleneksel 3W kuralına göre etkili olduğunu, VSGT yapısının ise her ikisinden de daha etkili olduğunu belirtir.

Zhang vd. [23] yaptıkları çalışmada ise Huang vd. [22] makalesinde bahsedilen yöntemdeki gibi kıvrımlı ancak geometrik yapısından dolayı farklı davranan bir koruyucu hat yapısı üzerinde duruluyor. İki araştırmada da önerilen koruma yapıları çapraz karışımı azaltmaktadır. Ancak bu yapıların yüksek ara bağlantı içeren elektronik devre kartlarında kullanılması tüketilen alandan dolayı mümkün değildir.

Yu vd. [24] araştırması, yüksek hızlı PCB tasarımlarında çapraz karışmayı azaltmak amacıyla lehim maskesi kaplı mikroşerit hatlarının kalınlaştırılmasını incelemektedir. Odak noktası, bu kalınlaştırmanın çapraz karışma üzerindeki etkilerini değerlendirmektir. Özellikle, iletim hatlarının özel kaplama malzemeleri ile kalınlaştırılmasının çapraz karışmayı azaltmadaki rolü üzerinde durulmaktadır. Bu, yüksek hızlı DDR5 (double data rate 5) PCB tasarımlarında sinyal bütünlüğünü korumak ve veri iletim hızlarını artırmak için kritik bir öneme sahiptir. Araştırma, bakır iletim hatlarının üzerinde bulunan lehim maskesinin, çapraz karışma seviyeleri üzerindeki etkilerini detaylı bir şekilde incelemekte ve özellikle bu maskenin iletim hatlarına olan etkilerini analiz etmektedir. Çalışma, farklı senaryolarda lehim maskesinin uygulanmasıyla çapraz karışma seviyelerini karşılaştırarak, bu tekniklerin etkinliğini ortaya koymaktadır. Araştırmacılar bu yöntemin, çapraz karışmanın azaltılmasında etkili olabileceğini ortaya koymuşlardır.

Cai vd. [25] araştırması, mikroşerit hatlarına uygulanan coverlay adı verilen örtü kaplamalarının, çapraz karışmaya etkisini detaylı olarak inceler. Kaplama kalınlığı ve konumu gibi çeşitli parametrelerin çapraz karışma üzerindeki etkilerini araştırarak, tasarım stratejilerinin çapraz karışmayı azaltmada nasıl optimize edilebileceği hakkında önemli bilgiler sunar. Örtü kaplamalarının, yüksek hızlı veri iletimi gereksinimlerini karşılamak ve çapraz karışma sorununu ele almak için etkili bir çözüm olabileceği belirtilmektedir. Bu kaplamalar genellikle polimer malzemelerden oluşur ve devre kartlarının bileşenlerini koruma amacıyla kullanılır. Yüksek hızlı ve yoğun entegrasyonlu devrelerde yaygın olarak tercih edilirler.

Suntives vd. [26], yüksek hızlı PCB devrelerinde çapraz karışımı azaltmak için kullanılan özel bir tasarım tekniği olan geçiş çitlerine odaklanmıştır. Bu yöntem, iletim hatları arasına yerleştirilen ve elektromanyetik etkileşimi engelleyen metalik yapıları içerir. Makale, geçiş çitlerinin çapraz karışımı nasıl azaltılabileceğini ayrıntılı bir şekilde ele almaktadır, özellikle geçiş çitlerinin yerleştirme aralıkları, boyutları ve konumları gibi parametreler üzerinde durulmuştur.

İletim hatlarıyla ilgili olarak, saldırgan ve kurban hatlarını belirlemek için ilk adım, sinyalin iletilmekte olduğu hatların tanımlanmasıdır. Sinyal iletilen hat, saldırgan olarak adlandırılırken, çevresindeki hatlardan gelen gürültülerden etkilenen hat ise kurban olarak adlandırılır.

Almalkawi vd. [27], elektronik devre tasarımının önemli bir yönü olan iletim hatları arasında boşluk, koruma izi ve geçişli koruma izi kullanarak yapılan tasarımlarda ortaya çıkan çapraz karışma olgusunu detaylıca incelemişlerdir. Bu çalışmada, sürekli empedans bozulmasına sahip düzensiz bir iletim hattı, kurban hattı olarak adlandırılmış ve doğrusal bir iletim hattı ise saldırgan hattı olarak tanımlanmıştır. Düzgün olmayan iletim hattı yapısı, fourier tabanlı bir profille karakterize edilmiştir ve elde edilen sonuçların etkinliği vurgulanmıştır.

Çapraz karışma gürültüsü genellikle yakın uç karışması ve uzak uç karışması olarak iki türde tanımlanır [28]. Yakın uç karışması genellikle ‘next’ ile ifade edilirken, uzak uç karışması ‘fext’ olarak adlandırılır. Bu karışmalar, denklem (1) ve (2)’de olduğu gibi ifade edilir [29].

$$V_{next} = \frac{V_{in}}{4} \left(\frac{L_m}{L_s} + \frac{C_m}{C_T} \right) \quad (1)$$

$$V_{fext} = \frac{-V_{in}TD}{2t_r} \left(\frac{L_m}{L_s} - \frac{C_m}{C_T} \right) \quad (2)$$

V_{next} : Yakın Uç Yansıması Gerilimi

V_{in} : Giriş Gerilimi

L_m : Karşılıklı İndüktans

L_s : Öz İndüktans

C_m : Karşılıklı Kapasitans

C_T : Toplam Kapasitans

TD : Hattın Gecikmesi

t_r : Hattın Yükselme Süresi

Cai vd. [30] araştırması, sinyal hatlarının korunması ve çapraz karışımın azaltılması için grafen parafin kaplama malzemesinin kullanılmasına odaklanmaktadır. Özellikle, sinyal hatlarının çıkıntı adı verilen yapıları üzerinde yoğunlaşmıştır. Grafen-parafin kaplama malzemesinin bu yapılar üzerinde kullanılması, çapraz karışım etkilerini kısıtlamak ve uzak uç çapraz karışımı azaltma potansiyeli taşımaktadır. Elde edilen simülasyon sonuçları, bu yeni yaklaşımın DDR5 bellek devrelerinde çapraz karışımı anlamlı ölçüde azaltabileceğini göstermektedir.

Cai vd. [30] çalışması, elektronik devre kartlarında kullanılan grafen parafinin iletim hatları üzerindeki etkilerini incelemiştir. Bu malzemenin, iletim hatları arasındaki karşılıklı kapasitansı artırarak etkin geçirgenliği artırabileceği sonucuna vardılar. Denklem (3) ve (4)'te gösterilen etkin geçirgenlik, debye-bipolar gevşeme ifadesi ile tanımlanmaktadır. Etkin geçirgenlik, gerçek ve sanal bileşenlere sahip olduğundan, karmaşık bir değeri temsil eder. Denklem (5) ve (6) aracılığıyla etkin geçirgenliğin gerçek ve sanal bileşenleri hesaplanmaktadır.

$$\varepsilon_r = \varepsilon_\infty + \frac{\varepsilon_s - \varepsilon_\infty}{1 + j2\pi f\tau} \quad (3)$$

$$\varepsilon_r = \varepsilon''(f) + j\varepsilon''(f) \quad (4)$$

$$\varepsilon'(f) = \varepsilon_\infty + \frac{\varepsilon_s - \varepsilon_\infty}{1 + (2\pi f\tau)^2} \quad (5)$$

$$\varepsilon''(f) = \frac{2\pi f\tau(\varepsilon_s - \varepsilon_\infty)}{1 + (2\pi f\tau)^2} \quad (6)$$

f : Frekans

τ : Gevşeme Süresi

ε_s : Sabit Dielektrik Katsayısı

ε_∞ : Optik Dielektrik Katsayısı

Park vd. [31] çalışması, elektronik devre kartları tasarımında geçişlerin yerleştirme biçimlerini ve konumlarını incelemiştir. Araştırmalarında, dikey ve altıgen geçiş çitlerinin kullanımıyla geçişler arasındaki mesafelerin çapraz karışma olan etkilerini değerlendirmişlerdir.

Shim'in [32] araştırması, 'dogbone' adını verdikleri özel bir yapı ile geçişlerin konumlandırılmasına farklı bir bakış açısı sunmuştur. Bu yeni yapı, geçişlerin daha etkili ve verimli bir şekilde yerleştirilmesine yönelik çözüm önerileri sunarak, elektronik devre kartları tasarımındaki yenilikçi yaklaşımların potansiyelini ortaya koymuştur.

Bu alandaki çalışmalardan Lindseth'in [33] makalesi, geçiş çitlerinin bulunduğu yapıların koruma izlerinin dalga kılavuzu gibi davrandığını göstererek bu etkiyi desteklemektedir. Chen vd.'nin [34] çalışması ise, geçiş çitlerinin elektronik devre kartlarının ara katmanlarındaki hassas sinyallere etki edebileceğine dikkat çekmektedir. Bu durum, yerleşim planlamasının elektronik devre kartı tasarımında ne

kadar kritik olduğunu göstermektedir. Ling vd.'nin [35] makalesinde ise, yerleşim planı optimizasyonu için sunulan çözümler, bu optimizasyonun önemini vurgulamaktadır. Dolayısıyla, geçiş çitleri ve yerleşim planlaması gibi unsurlar, çapraz karışmayı azaltmak için büyük önem arz etmektedir. Bu konuda pek çok inceleme ve araştırma bulunmaktadır.

Elektronik devre kartlarında, geçiş olarak adlandırılan bağlantıların üretimi belirli kurallara tabi tutulur. Bu kurallardan biri, ‘aspect ratio’ olarak bilinen en-boy oranı kavramıdır. En boy oranı, bir geçişin çapının yüksekliğine oranını gösterir. Bu oran, kartın üretim süreci ve kullanım amacına göre değişir. Genellikle kullanılan en boy oranı değerleri 3:1, 2:1 veya 1:1'dir. Yani geçiş çapı ile yüksekliği arasında iki ya da üç katlık fark var veya eşitlerdir. En boy oranı, geçiş bağlantısının kalitesi ve performansı üzerinde büyük etkiye sahiptir. Doğru en boy oranı seçimi, güçlü ve güvenilir bağlantıların oluşturulmasına yardımcı olabilir. Ancak bu oran, tasarım gereksinimlerine, malzeme özelliklerine ve üretim sürecine bağlı olarak değişir. Dolayısıyla, kart tasarımı ve üretim sürecinin spesifik gereksinimlerini karşılamak için en uygun en boy oranının seçilmesi önemlidir. En boy oranı genellikle devre kartı üreticisinin önerileri ve kullanılan malzemenin özellikleri doğrultusunda belirlenir. Syue vd.'nin [36] çalışmasında en boy oranı denklem (7) ile gösterilmiştir.

$$\text{En Boy Oranı} = \frac{\text{PCB Kalınlığı}}{\text{Delik Çapı}} \quad (7)$$

Lee'nin [37] araştırması, kıvrımlı olarak bölünmüş güç ve toprak düzlemi tasarımını derinlemesine incelemektedir. Bu tasarım, paralel hatlardan geçerken oluşan elektromanyetik etkileşimleri kontrol ederek çapraz karışmayı azaltmayı amaçlamaktadır. Kıvrımlı olarak bölünmüş yapının, çapraz karışmayı önemli ölçüde azalttığı belirtilmiştir. Makalenin önemi, yüksek hızlı ve verimli elektronik sistemlerin tasarım ve üretiminde çapraz karışma problemlerine alternatif bir çözüm sunmasıdır. Çalışmada öne çıkan yöntem, referans düzlemindeki çapraz karışmayı azaltmak için mevcut yapılara kıvrımlar eklemeyi içermektedir. Bu kıvrımlı yapılar, sinyal hatları

üzerinden geçerken elektromanyetik etkileşimleri kontrol etmeye yardımcı olmaktadır.

Xiao vd. [38] çalışması, baskı devrelerinde sıkça karşılaşılan dönüş yolu süreksizliklerinin neden olduğu elektromanyetik girişimleri detaylıca araştırmayı hedefliyor. Özellikle yüksek hızlı işlemlerde bu tür faktörler, elektromanyetik girişim problemlerine yol açabiliyor. Makale, bu sorunları anlamak ve ele almak için yeni stratejiler sunarak elektronik sistemlerin güvenilirliğini ve performansını artırmayı amaçlıyor. Çalışmada dikkat çeken bir yaklaşım, elektromanyetik girişimi azaltmak için bölümlenmiş referans düzlemindeki süreksizliklerin dikiş kapasitesi ile giderilmesine odaklanıyor. Bu yaklaşım, baskı devrelerinin sinyal bütünlüğünü ve performansını geliştirmek için önemli bir adım olarak değerlendiriliyor.

Elektronik devre kartlarında katmanlar arasındaki elektriksel bağlantıların tasarımı ve üretimi, devamlı olarak gelişen ve büyük önem taşıyan bir alandır. Geleneksel olarak, katmanlar arası geçişler dikey olarak düzenlenir ve üretilir. Ancak, Wang vd. [39] çalışması, bu geçişlerin 45 derecelik bir açıyla tasarlandığı senaryonun çapraz karışma sorunları üzerindeki etkisini incelemiştir. Bu çalışma, elektronik devre kartlarının tasarımı için yeni bir yaklaşımın potansiyel faydalarını değerlendirmiş ve endüstriye yönelik önemli bilgiler sunmuştur. Elektronik devre kartlarının tasarımı ve üretimi, teknolojik yeniliklerle birlikte sürekli olarak evrim geçiren dinamik bir alandır.

Esnek elektronik devre kartları, düşük maliyetle yüksek hızlı iletim hatları ve sinyal bütünlüğü gibi avantajlar sunarak öne çıkmaktadır [40-42]. Ouyang vd. [43], esnek devre kartlarında çapraz karışma sorunlarını azaltmak için potansiyel yöntemleri araştırmaktadır. Çalışmada, fiziksel düzenlemelerden yüzey kaplamalarına, malzeme seçimlerinden izolasyon tekniklerine kadar geniş bir strateji yelpazesi ele alınmaktadır. Ayrıca, bu yöntemler sayısal analizler ve deneysel çalışmalarla desteklenerek, gerçek dünya uygulamalarındaki etkileri açık bir şekilde gösterilmektedir.

Elektronik iletişim sistemlerinde, çeşitli yapılar ve iletim hatları, farklı uygulamalarda kendine özgü avantajlar ve kısıtlamalar sunar. UCPW iletim hatları, özellikle yüksek frekanslı sinyallerin iletiminde etkili olan bir yapıya sahiptir. Bu hatlar, alt katmanında referans düzlemine ihtiyaç duymadan yüksek frekanslı sinyallerin aktarımını sağlar. İki paralel iletim hattının aynı düzlemde ve yakın bir konumda olması, düşük kayıplı ve verimli bir iletim ortamı oluşturur. Bu nedenle, özellikle RF (Radyo Frekansı) ve mikrodalga uygulamalarında tercih edilirler.

CPW (Coplanar Waveguide), UCPW'den farklı olarak iletim hattının alt katmanında referans düzlemine ihtiyaç duymaz. Ana özellikleri UCPW ile benzerdir. Her iki iletim hattı da yüksek frekanslı veri iletimde sıkça tercih edilir ve bu tercihin temel sebebi basitlikleridir [44].

UCPW, yüksek frekanslı sistemlerde sıkça tercih edilen bir yapıdır [45]. Üretim kolaylığı ve radyasyon kayıplarını azaltma yeteneğiyle öne çıkar. PCB üzerindeki bakır iletim hatlarında radyasyon kayıpları, yüksek frekanslı sinyallerin yayılmasıyla ortaya çıkar ve çevresel etkileşimlere neden olabilir. Özellikle, mikrodalga cihazlar, iletişim sistemleri ve antenler gibi alanlarda yaygın olarak kullanılır. Sinyal bütünlüğünü korurken esneklik sunması, endüstriyel uygulamalarda tercih edilmesine olanak sağlar. Fakat çok katmanlı devreler gerektirmeyen durumlarda, daha az katmanlı yapılar, maliyet açısından daha avantajlı olabilir. Ancak, UCPW gibi yapılar yakın konumda yer aldıkları için çapraz karışma riski taşırlar. Bu durum, istenmeyen elektromanyetik etkileşimlere ve sinyal bütünlüğünün bozulmasına yol açabilir.

Araştırmalar, elektronik iletişim sistemlerinde referans düzlemleri arasına entegre edilen pasif bileşenlerin, iletim hatlarının performansını önemli ölçüde artırarak yüksek frekanslı sinyallerin daha verimli iletilmesini sağlayabileceğini ortaya koymaktadır. Özellikle kapasite ve indüktörlerin iletim hatlarına olan etkilerini değerlendiren birçok araştırma, bu pasif bileşenlerin kullanımının gürültü yayılımını bastırmada etkili olduğunu göstermektedir. Dekuplaj kapasiteleri, gürültünün

yayılmasını engelleyerek aynı zamanda geri dönüş akımları için düşük empedanslı yollar sağlar [46-48]. Harici bileşenlerin eklenmesi, referans düzlemlerini birbirine bağlayarak ek bir iletken dönüş akımı yolunu sağlar. Bu yolların modellenmesi, referans düzlemleri arasına yerleştirilen kapasitelerin, yüksek frekanslı sinyallerin iletimi sırasında farklı bir geri dönüş yolu sağlayarak iletim hatlarındaki istenmeyen etkileşimleri azaltabileceğini göstermektedir [49-52]. Ayrıca, bu bileşenler çapraz karışımı azaltarak iletim hatlarının performansını artırabilir.

Bazı durumlarda, bir ya da iki katmanlı elektronik devre kartları tercih edilir. Bu kartlar, üretim süreçleri ve maliyetler açısından avantajlıdır. Özellikle, bazı elektronik devre tasarımları, daha düşük katmanlarda uygulanabilir ve karmaşık çok katmanlı yapıları gerektirmez. Bu durum, yüksek frekanslı iletim hatlarının empedans değerlerinin, doğru yol kalınlıklarıyla uyumlu hale getirilmesi için UCPW iletim hatlarının kullanılmasını gerektirebilir.

UCPW hatları, özellikle referans düzlemleri arasına kapasite ve indüktör gibi pasif bileşenlerin entegrasyonu ile tasarlanır. Bu eklenen bileşenler, çapraz karışımın azaltılması ve sinyal bütünlüğünün korunması için kritik bir rol oynar. Bu sebeple, çok katmanlı karmaşık yapılar yerine bir veya iki katmanlı elektronik devre kartlarında UCPW gibi yapıların tercih edilmesi, iletim hatlarının performansını artırmak ve sinyal bütünlüğünü korumak açısından önemli bir seçenek sunabilir.

Üretim ve tasarım sırasındaki uygulamaların UCPW hatların tasarımlarına uygulanması ve sonuçlarının gözlemlenmesi mümkündür. Bunların yanı sıra yeni alternatif yöntemlerde uygulanabilir. Bahsedilen bazı yöntemler ekstra üretim metotları gerektirmektedir. Henüz bu üretim metotlarının birçoğu elektronik devre kartı üreticileri tarafından kullanılamamaktadır.

Önerilen yöntemlerdeki diğer bir sorun ise bazı yöntemler için ekstra alan gerekliliğidir. Ancak modern elektronik cihazlar minimum alanda yapılmaya

çalışılmaktadır. Bu sebeple hatların arasında olacak ekstra bakır şekiller ve geçişler alan tüketimini arttıracığı gibi üretim hassasiyetinin de artmasını gerektirmektedir. Her ne kadar hesaplamalar yapılsa da üretim sonuçları sonrasında bazı tasarımların sonuçları beklenenden çok uzak çıkabilmektedir. Bundan dolayı, bu çalışmada hatlar arasında ekstra bakır şekiller ve geçişler bulundurmadan gerekli empedansın sağlanması ve varsayılan duruma göre çapraz karışımın azaltılması hedeflenmiştir.

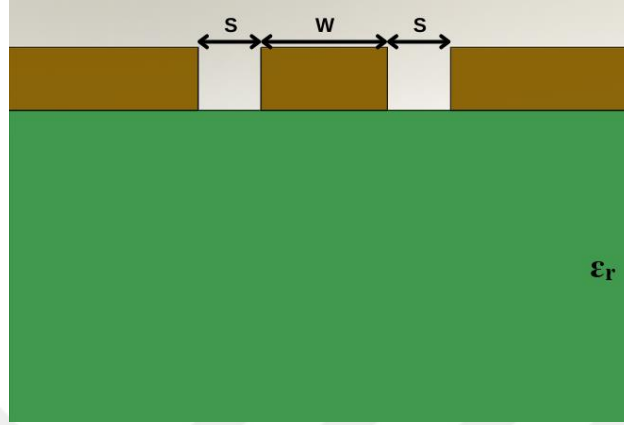
Çapraz karışımın azaltılması için ekstra bir üretim metodu veya ekstra alanlar tüketmeden pasif bileşenler olan kapasite ve indüktör ile yeni bir yöntem önerilmiştir. İki katmanlı elektronik devre kartları çok katmanlı devre kartlarına göre daha ucuzdur. Maliyetinin yanı sıra üretim süreleri ve hatlara yüzeyden erişim imkanı sunduğundan dolayı tamir süreçleri daha kolaydır. İki katmanlı bir elektronik devre kartında gerekli empedansın sağlanabilmesi için UCPW iletim hattı tercih edilmiştir.

Bu çalışmanın odak noktası, iki katmanlı bir elektronik devre kartında UCPW olarak tasarlanmış ve 50 Ohm empedansa sahip iletim hatları arasındaki çapraz karışımın azaltılması amacıyla referans düzlemleri arasına kapasite veya indüktör eklenip eklenmemesi üzerine yeni bir bakış açısı getirmektir. Ayrıca eklenen pasif bileşenlerin konumlarına göre ölçüm örnekleri alınarak hepsi bir arada değerlendirilecektir.

1.2. UCPW İletim Hatları ve Temel Özellikleri

Eş düzlemsel iletim hatları devre kartının bir yüzeyinde ilerlerken, her iki tarafında referans düzlemi bulunmaktadır. Ancak, bazı eş düzlemsel iletim hatlarında iki yanın yanı sıra alt katmanda üçüncü bir referans düzlemi yer almaktadır. Topraklanmamış iletim hatlarında ise bu üçüncü referans düzlemi devrenin alt kısmında bulunmamaktadır. Bu geometrik farklar, iki iletim sistemi arasında belirgin özellik farklılıklarına neden olmaktadır. Bu durum, elektronik devre kartı tasarımındaki iletim hatlarının devre kartı yığını ile ilişkisini belirleyen önemli bir

faktördür. UCPW iletim hattının devre kartı yığını içindeki konfigürasyonu Şekil 1'de gösterilmiştir.



Şekil 1. UCPW İletim Hattı Yapısı

Şekil 1’de gösterilen iletim hattı yapısı tek bir UCPW modeline aittir. Burada belirtilen;

w: İletim Hattı Genişliği

s: Bakırlar Arasındaki Mesafe

t: Bakır Yüksekliği

h: Dielektrik Materyal Kalınlığı

ϵ_r : Dielektrik Materyalin Yalıtkanlık Katsayısı

Elektronik devre kartlarında, iletim hattı boyunca empedansın tutarlı olması gerekmektedir. Ancak bazı durumlarda özel olarak tasarlanan iletim hatları bu kuralın dışında olabilir. Almalkawi vd. [27] tarafından öne sürülen kurban hattı tasarımı bu istisnai duruma bir örnek oluşturabilir. Empedansın sabit olmaması, iletim hattında istenmeyen sonuçlara yol açabilir. Örneğin, empedans dalgalanmaları sinyal iletiminde tutarsızlık yaratabilir ve sinyal bütünlüğünü etkileyebilir. Bu durum, iletim hatları boyunca yansımaları artırarak sinyal kayıplarına neden olabilir. Empedans uyumsuzluğu, çeşitli olumsuz sonuçlar doğurabilir. Sinyal çapraz karışımı ve parazitik

etkileşimler, bu uyumsuzluktan kaynaklanan başlıca sorunlardır. İstenmeyen girişimler ve iletim hatlarında performans düşüşü, bu durumun sonucunda ortaya çıkabilir. Empedansın sürekliliği, iletim hatlarının tasarımı ve sinyal bütünlüğü açısından hayati öneme sahiptir. Süreklilik sağlanamadığında, maksimum güç transferi hedefinden sapma olabilir. Bu durumda, sinyal bütünlüğü ciddi şekilde tehlikeye girebilir. Bu tür problemleri önlemek için, çalışılacak iletim hattının empedansı önceden hesaplanmalıdır. Denklem (8), meydana gelen yansımaları hesaplamak için kullanılabilmektedir [53]. Bu yansıma, empedans değişiminin olduğu yüzeyden, göndericiye geri dönen sinyali ifade eder.

$$\rho = \frac{V_{yansiyen}}{V_{gelen}} = \frac{Z_2 - Z_1}{Z_2 + Z_1} \quad (8)$$

Denklem (8)'de verilen;

$V_{yansiyen}$: Yansıyan Gerilim

V_{gelen} : Gelen Gerilim

Z_1 : Sinyalin Başlangıçta Olduğu Bölgenin Anlık Empedansı

Z_2 : Sinyalin Yeni Girdiği Bölümün Anlık Empedansı

ρ : Yansıma Katsayısı

Elektronik devrelerde katman düzeni tasarımı yapıldığında, her iki katman arasındaki mesafenin doğru bir şekilde seçilmesi önemlidir. Katmanlar arası mesafe, kullanılacak dielektrik materyalin cinsi ve yalıtkanlık sabiti gibi parametrelerle birlikte dikkate alınmalıdır. İletim hattının olduğu yüzeydeki referans düzlemi ile sinyal hattı arasındaki mesafe, iletim hattının empedansının hesaplanmasında kritik bir rol oynar. Tam olarak, yığın tasarımının her aşamasında, diğer tüm parametrelerin de detaylıca incelenmesi gereklidir. Bu, kullanılacak materyallerin seçimi, devre kartı katmanlarının kalınlıkları, yalıtkan malzemenin özellikleri gibi bir dizi faktörü içerir. Bunlar, devre kartı performansı, iletkenlik, sinyal bütünlüğü ve genel sistem verimliliği açısından önemlidir [54-56].

UCPW iletim hatlarında, empedans hesaplaması bir dizi dönüşümlerin yapılması ile gerçekleştirilir. Bu hesaplamalar, Wadell'in [57] çalışmasında verilen formüllere göre düzenlenmiştir. Şekil 1'de gösterildiği gibi iletim hattının genişliği (w) ve referans düzlemi ile olan mesafesi (s) belirlenerek işlemlere başlanır. Denklem (9) ve (10), w ve s parametreleriyle ilişkilendirilerek diğer işlemlerde kullanılacak olan a ve b değerlerini tanımlar.

$$a = w \quad (9)$$

$$b = w + 2s \quad (10)$$

İletim hatları tasarlanırken, genellikle iki boyutlu olarak düşünülse de, bakır yüksekliğinin hesaba katılmasıyla üç boyutlu bir yapıyla karşılaşılır. Dolayısıyla, bakır yüksekliği dikkate alınarak empedans hesaplamalarının yapılması gereklidir. Denklem (11) ve (12), bakır yüksekliğinin geometrik etkileri göz önünde bulundurarak elde edilen a ve b değerlerini ifade etmektedir. Bakır yüksekliğinin etkisinin dahil edildiği a değeri a_t , b değeri b_t ve bakır yükseliği ise t ile gösterilmiştir.

$$a_t = a + \frac{1.25t}{\pi} \left(1 + \ln \left(\frac{4\pi a}{t} \right) \right) \quad (11)$$

$$b_t = b - \frac{1.25t}{\pi} \left(1 + \ln \left(\frac{4\pi a}{t} \right) \right) \quad (12)$$

Efektif dielektrik sabitinin (ϵ_{eff}) elde edilmesi için $K(k)$ şeklinde tanımlanan tam eliptik integral hesaplamalarında kullanılacak olan k ifadelerinin belirlenmesi gerekmektedir. Denklem (13)'te gösterildiği gibi k ifadesi belirlenir. Bakır yüksekliğinin dahil edildiği parametrelerle düzenlenen k ifadesi ise denklem (14)'teki gibidir.

$$k = \frac{a}{b} \quad (13)$$

$$k_t = \frac{a_t}{b_t} \quad (14)$$

Denklem (15)'te k_t' ifadesi, denklem (14) ile hesaplanan k_t parametresi kullanılarak belirlenir. Denklem (16) ve (17), hiperbolik fonksiyonların a_t , b_t ve dielektrik materyal kalınlığı olan h parametrelerini kullanarak k_1 ve k_1' ifadelerini tanımlar.

$$k_t' = \sqrt{1 - k_t^2} \quad (15)$$

$$k_1 = \frac{\sinh\left(\frac{\pi a_t}{4h}\right)}{\sinh\left(\frac{\pi b_t}{4h}\right)} \quad (16)$$

$$k_1' = \sqrt{1 - k_1^2} \quad (17)$$

Denklem (14), (15), (16) ve (17) tarafından belirlenen k değerlerine dayanarak, denklem (18)'deki $K(k)$ hesaplamaları gerçekleştirilir. $K(k)$, tam eliptik bir integrali temsil etmektedir.

$$K(k) = \int_0^{\frac{\pi}{2}} \frac{d\phi}{\sqrt{1 - k^2 \sin^2 \phi}} \quad (18)$$

$K(k)$ verileri elde edildikten sonra efektif dielektrik sabiti denklem (19)'a göre hesaplanır. Denklemde verilen ε_r , iletim hattının altında kalan yalıtkan malzemenin dielektrik sabitidir.

$$\varepsilon_{eff} = 1 + \frac{\varepsilon_r - 1}{2} \frac{K(k')}{K(k)} \frac{K(k_1)}{K(k_1')} \quad (19)$$

Efektif dielektrik sabiti olan ϵ_{eff} hesaplaması yapıldıktan sonra iletim hattının bakır yüksekliğinin de hesaba dahil edilmesi gerekir. Eğer bakır yüksekliği göz ardı edilirse bu çalışmada sunulan yapının empedansı yaklaşık %60 sapmış olacaktır. Bu değer, bakır yüksekliği hesaba katılmadan yapılan hesaplamalar sonucunda elde edilmiştir. Bakır kalınlığı elektronik devre kartı tasarımları sırasında belirlenebilen bir parametredir. Bakır kalınlığı 1 oz olarak ifade edilirse bu yaklaşık 36 mikrometredir.

Efektif dielektrik sabitine, bakır yüksekliğinin olan etkisi de denklem (20)'de gösterildiği gibi dahil edilerek yeniden hesaplanır. Tüm işlemler yapıldıktan sonra denklem (21)'deki gibi iletim hattı empedansı hesaplanır.

$$\epsilon_{eff,t} = \epsilon_{eff} - \frac{\epsilon_{eff}-1}{\frac{(b-a)/2}{0.7t} \frac{K(k)}{K(k')} + 1} \quad (20)$$

$$Z_0 = \frac{30\pi}{\sqrt{\epsilon_{eff,t}}} \frac{K(k'_t)}{K(k_t)} \quad (21)$$

İletim hattı modellemesi için iletim hattının sahip olduğu kapasite ve indüktans değerleri, denklem (22) ve (23) yardımı ile bulunur. Kapasite ve indüktans değerleri ile empedans hesaplamasının doğrulaması denklem (24) ile yapılabilir. Denklem (22)'de verilen ϵ_0 , boşluktaki elektriksel geçirgenliği ifade eden bir fiziksel sabittir. Değeri ise yaklaşık olarak 8.85×10^{-12} F/m olarak kabul edilir.

$$c_l = 4 \epsilon_0 (\epsilon_{eff,t}) \frac{K(k_0)}{K(k'_0)} \quad (22)$$

Denklem (23)'te verilen c , ışık hızıdır ve yaklaşık olarak 299.792.458 m/sn olarak ifade edilir. Bir diğer terim olan μ_0 ise boşluktaki manyetik geçirgenliği ifade eder ve yaklaşık olarak $4\pi \times 10^{-7}$ H/m olarak ifade edilir.

$$L_l = \frac{\varepsilon_{eff}}{c^2 C_l} = \frac{\mu_0}{4} \frac{K(k'_0)}{K(k_0)} \quad (23)$$

$$Z_0 = \sqrt{\frac{L_l}{C_l}} = \frac{1}{4} \sqrt{\frac{\mu_0}{\varepsilon_0 \varepsilon_{eff}}} \frac{K(k'_0)}{K(k_0)} \quad (24)$$

1.3. Çapraz Karışım Azaltma Yöntemlerine Genel Bakış

Çapraz karışım, iletim hatları ve elektriksel devreler arasındaki istenmeyen etkileşimlerden kaynaklandığı için, bu etkileşimleri azaltmak veya önlemek için çeşitli yöntemler bulunmaktadır.

Çapraz karışımı azaltmanın temel yollarından biri, iletim hatlarının ve devrelerin fiziksel konumlarını düzenlemektir. Hatlar arasındaki mesafeyi artırmak veya paralel hatları çapraz konumlandırmak gibi fiziksel ayarlamalarla etkileşimler azaltılabilmektedir [58, 59].

Çapraz karışım, hatların ve devrelerin birbirlerine yakın olmasından kaynaklandığından, yalıtım materyalleri kullanarak etkileşimleri azaltılabilir. Yüksek yalıtkanlık sağlayan malzemeler çapraz karışımı engelleyebilir. Katmanlar arasında kullanılan yalıtım materyalleri karışımın azalmasını sağlamaktadır [21].

İletim hatları arasında yer alan referans düzlemleri, çapraz karışımı azaltmak için etkili bir yol olabilir. Bu düzlemler, sinyal hatları arasında daha fazla yalıtım sağlayarak istenmeyen etkileşimleri minimize edebilir [60, 61].

İletim hatlarına yerleştirilen kapasiteler veya indüktörler, karışımı azaltmak için kullanılabilir. Genellikle pasif bileşenler, geri dönüş akımları için alternatif bir yol oluşturmak için kullanılır. Bu bileşenler, sinyal hatları arasındaki etkileşimi absorbe edebilir veya engelleyebilir [62].

Bu yöntemler, çapraz karışımın önlenmesi veya azaltılmasına yönelik temel yaklaşımlardır. Farklı senaryolara ve sistemlere bağlı olarak, farklı kombinasyonlar veya özel çözümler de gerekebilir.

Çapraz karışma terimi incelenirken, genellikle iki parametre üzerinde durulur. Bunlar next (near end crosstalk) ve fext (far end crosstalk)'dir. Bu iki parametreye ait farklı yaklaşımlar ile türetilmiş birçok formülasyon vardır. Bunlardan genel kullanılanlardan olanları denklem (25) ve (26)'da verilmiştir [63]. İletim hatları arasındaki ortak kapasite C_m olarak ifade edilmiştir. L_m ortak indüktansı ifade eder. C ve L ise iletim hatlarının birim uzunluk başına kapasite ve indüktans değerlerini ifade eder. Son olarak v ise iletim hattında sinyalin hızını belirtir.

$$N_{ext} = \frac{1}{4} \left(\frac{C_m}{C} + \frac{L_m}{L} \right) \quad (25)$$

$$F_{ext} = \frac{1}{2v} \left(\frac{C_m}{C} - \frac{L_m}{L} \right) \quad (26)$$

Coskun vd. [64] çalışmalarında iletim hatlarında meydana gelen çapraz karışımın azaltılması için çeşitli yöntemleri incelenmiştir. Yapılan araştırmalar ile tasarım ve üretim metotları ile çapraz karışımın azaltılabildiği ortaya koymuştur. Bu bulgular, modern elektronik devrelerde yaşanan karışım sorunlarının iletim hattı tasarımları, yığın tasarımları, koruyucu kaplama çeşitleri, maske, eğimli geçişler, koruyucu izler ve koruma çitleri ile iyileştirilebileceğini göstermiştir.

1.4. Kapasite ve İndüktörlerin Crosstalk Üzerindeki Potansiyel Etkileri

Kapasitelerin iletim hatları arasındaki crosstalk üzerindeki etkileri oldukça önemlidir. Özellikle, referans düzlemleri arasına yerleştirilen kapasiteler, iletim hattı boyunca sinyal akışını belirli frekanslarda bloke edebilir veya kırabilir. Bu, iletim hattındaki istenmeyen sinyal girişimini minimize etmeye yardımcı olur. Kapasiteler

ayrıca, iletim hatları arasındaki elektromanyetik etkileşimi azaltarak sinyal bütünlüğünü korumaya yardımcı olabilir [65].

Ancak kapasitelerin crosstalk üzerindeki etkisi sadece azaltıcı değildir. Yanlış yerleştirilmiş veya boyutlandırılmış kapasiteler, istenmeyen rezonanslar veya frekans tepkileri yaratabilir. Bu durum, iletim hatları arasındaki sinyal bütünlüğünü etkileyebilir ve çapraz karışımı artırabilir.

Kapasiteler ve indüktörlerin iletim hatlarındaki çapraz karışma üzerindeki etkisi, doğru bir şekilde yerleştirildiğinde olumlu sonuçlar doğurabilir. Bununla birlikte, bu bileşenlerin seçilecek değerlerinin standart ve erişilebilir ürünler arasından seçilmesi gerekliliği vurgulanmalıdır. Bu çalışma, kapasitelerin ve indüktörlerin belirli kriterler çerçevesinde seçildiğini ve bu seçimin iletim hatlarındaki performans üzerindeki etkilerini incelemektedir. İletim hatlarında kullanılan kapasitelerin ve indüktörlerin yerleştirilmesi ve konumlandırılması, sinyal bütünlüğü gibi kritik tasarım faktörünü etkileyebilmektedir. Bu nedenle, bileşen seçimi ve yerleştirilmesi süreci, elektronik devrelerin performansı ve güvenilirliği üzerinde önemli bir rol oynamaktadır. Aksi halde istenmeyen sonuçlara yol açabilirler.

Yapılan çalışmada, iletim hatlarında farklı kapasite ve indüktör yerleştirilmesinin etkisi ayrıntılı bir şekilde incelenmiştir. Kapasite ve indüktör seçiminde, yüksek frekans kullanımına uygun olan ve piyasada bulunan test kitlerinde yer alan kapasiteler ve indüktörler tercih edilmiştir. Ayrıca, test kitlerinin içerdiği değer aralığının alt ve üst sınırlarını test edebilmek amacıyla üç farklı değer seçilmiştir. Her bir kapasite ve indüktörün iletim hattının başlangıcı, ortası ve sonu olmak üzere üç farklı konumdaki etkisi ayrı ayrı değerlendirilmiş ve bu sonuçlar ile varsayılan durum karşılaştırılmıştır. Kapasite ve indüktörün yerleştirildiği konum seçimi, sinyalin uygulandığı bölgeden sinyalin sonlandığı bölgeye kadar olan etkileri test etme kriterine dayanmaktadır. Bu düzenleme ile, ileriki testlerde sinyallerin birlikte ilerlediği veya sonlandığı kısımlara yönelik düzenlemeler için fikir edinilmesi

amaçlanmıştır. Varsayılan durum, sadece bakır iletim hatlarının bulunduğu ve herhangi bir pasif bileşenin yer almadığı temel yapıyı ifade etmektedir.

1.5. İletim Hatlarındaki Geri Dönüş Akımları

Geri dönüş akımlarının önemi, elektronik devrelerin stabilitesi ve performansı üzerinde belirleyici bir faktör olarak kabul edilmektedir. Bu nedenle, bu akımların kontrol altına alınması ve etkin bir şekilde yönlendirilmesi üzerine bir dizi araştırma yürütülmüştür. Özellikle, seri pasif bileşenlerin dönüş yollarına eklenmesi, bu alandaki önemli stratejilerden birini oluşturmaktadır. Literatürde, bu konuya ilişkin yapılan çalışmalar, elektronik devrelerin tasarımı ve performansının artırılmasına yönelik önemli ipuçları sunmuştur [53, 66-68].

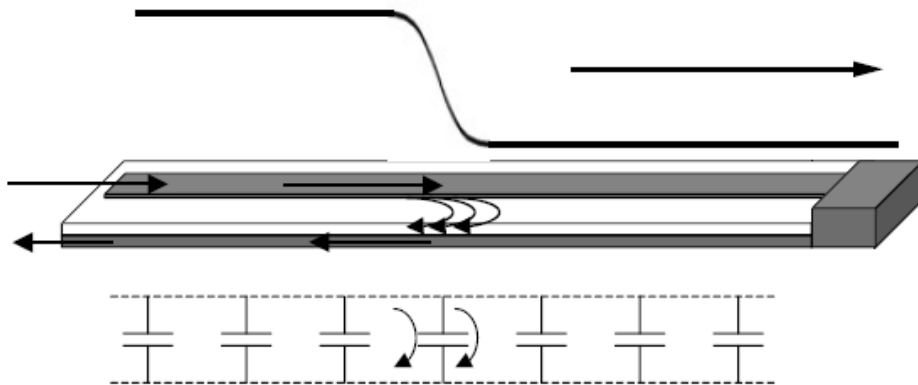
Elektronik devrelerde geri dönüş akımı, bir sinyal veya güç hattından geçen akımın, bir yerde toprak veya diğer bir referans noktasına geri dönmesi sonucu oluşan akımdır. Bu geri dönüş akımı, hattın tamamlanması için gerekli olan bir olaydır. Akım döngüsü, güç kaynağından başlayarak hattın içinden geçer, ardından toprak veya referans noktasına geri döner. Geri dönüş akımı, hattın geometrisi, sinyal frekansı, harmonik içeriği ve diğer faktörlere bağlı olarak değişebilir.

Bir elektronik devre kartında sinyallerin iletimini devre kartı üzerinde bulunan bakır iletim hatları yani sinyal yolları sağlamaktadır. İletim hatlarında gönderilecek olan verilerin alıcı kısmına kadar idealde kayıpsız, normal şartlarda ise minimum kayıpta iletilmesi gerekmektedir. İletim hatlarından iletilen veriler yapılan uygulamaya göre hayati önem taşıyabilmektedir. Örneğin medikal alanında kullanılan bir elektronik devre kartında iletilen veri, hastanın mevcut rahatsızlığını belirlemeye yönelik bir veri paketi olabilir. Bu verilerden elde edilecek sonuçların maksimum doğrulukta olması dolayısıyla sinyallerin doğru şekilde iletilmesi ancak doğru bir iletim hattı tasarımı ile mümkün olacaktır.

Geri dönüş akımları iyi tasarlanmamış iletim hatlarında elektromanyetik uyumluluk (EMC) ve sinyal kalitesi açısından sorunlara neden olmaktadır. EMC, bir cihazın elektromanyetik ortamda çalışırken diğer cihazları etkilememesi anlamına gelir. Geri dönüş akımı, diğer cihazlara indüklenen gürültü ve elektromanyetik etkilerin bir kaynağı olabilir. Bu da cihazların çalışmasını engelleyebilir veya yanıtıcı sonuçlar üretebilir. Geri dönüş akımları iletim hattı tasarımı yapılırken göz önünde bulundurulması gereken önemli bir konudur.

Geri dönüş akımları, elektronik devre kartlarındaki iletim hattı tasarımında önemli bir faktör olduğundan doğru bir şekilde yönetilmelidir. İletim hatlarının referans düzlemlerinin doğru bir şekilde yapılması gerekmektedir. Çok katmanlı elektronik devre kartlarında, iletim hatlarının alt ve varsa üst katmanında iletim hattına referans olacak katı bir bakır yüzey oluşturulmasına dikkat edilir. Topraklanmamış eş düzlemsel dalga kılavuzlu iletim hatlarında ise geri dönüş akımları iletim hattının yan taraflarındaki referans düzlemleri üzerinden oluşmaktadır. Bu referans bakır yüzeyin de katı bir bakır yüzey olması önem arz etmektedir.

Sadeleştirilmiş devre modeline göre, iletim hattı boyunca ilerleyen sinyal, kapasiteler üzerinden kaynağa bir geri dönüş akımı ile dönecektir [53]. Bu durum Şekil 2'de gösterilmiştir.



Şekil 2. Geri Dönüş Akımlarının Devre Modeli Üzerinde Sembolize Edilmesi

Kaynak: E. Bogatin, 2009. "Signal and Power Integrity - Simplified," Prentice Hall PTR, Upper Saddle River, NJ, United States,. ISBN: 978-0-13-234979-6.

İKİNCİ BÖLÜM

MATERYAL VE YÖNTEMLER

2.1. Kullanılan Malzemeler ve Test Ortamı

Bu çalışmada, çapraz karışmanın azaltılması için farklı devre kartı tasarımları ve bileşen seçimleri kullanıldı. Çalışmada, farklı frekanslar kullanılarak, çapraz karışmanın seviyesi ölçüldü. Ölçümler, sinyallerin karşılıklı olarak çapraz karışması sonucu oluşan bulaşma seviyesini gösterdi. Testler, iki katmanlı bir devre kartı kullanılarak gerçekleştirildi.

Metot olarak, devre kartı tasarımında sinyal yollarının düzenlenmesi, bileşenlerin yerleşimi ve düzeni, sinyal yollarının ekranlanması ve elektromanyetik girişim ve çapraz karışmanın ölçülmesi gibi farklı teknikler kullanıldı. Bu tekniklerin her biri, çapraz karışmayı azaltmaya yönelik olarak tasarlandı. Çalışmada, çapraz karışmanın azaltılması için kullanılan tekniklerin etkisi ölçüldü ve sonuçlar analiz edildi.

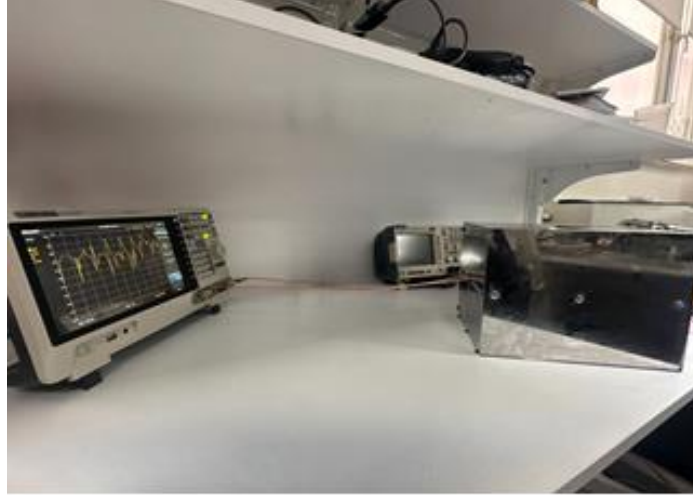
Devre kartı tasarımı, Altium Designer yazılımı kullanılarak yapıldı. Topraklanmamış eş düzlemsel dalga kılavuzlu (UCPW) hatların yan yana yönlendirilmesi durumu iki farklı devre kartı üzerinde test edildi. Her iki devre kartı da iki katmanlıdır. Ancak katmanlar arasında kullanılan dielektrik materyaller farklı tiplerde seçilmiştir. Devre kartlarından birisi FR4 dielektrik malzeme ile tasarlanırken diğeri ise PTFE yani teflon olarak tasarlandı. PTFE teflon malzemenin materyal tipi ZYF300CA-P'dir.

Devre kartı üzerindeki bileşenler, yüksek kaliteli bileşenlerden seçildi. Testler için, Siglent marka SSA3032X Plus model bir VNA (Vector Network Analyzer) kullanıldı. VNA ile ölçümler yapılmadan önce F503ME serisi kalibrasyon kitleri ile cihaz kalibrasyonu yapılmıştır.

Testler sırasında hatlar arasına eklenen kapasite ve indüktörler yüksek frekanslar için uyumludur. Bu bileşenler Johanson Technology isimli firmaya ait tasarımcı kitlerinden kullanılmıştır. Kullanılan indüktörler L0603DC serisidir. Bu seri için SRF (Self Resonant Frequency) değeri 23 GHz'den büyüktür. Testler sırasında çalışma yapılan aralık için uygun bir indüktör kullanılmıştır. Eğer bu değere dikkat edilmezse, indüktör belli bir değerden sonra yüksek empedansa sahip olacak ve açık devre gibi davranacaktır. Kullanılan kapasiteler ise S603DS serisidir. Bu seri için SRF değeri 20 GHz mertebesindedir. Tıpkı indüktörlerde olduğu gibi kapasitelerde de SRF değeri oldukça önemlidir. Uygun SRF değerine sahip bir kapasite kullanılmadığında beklenen etkiler elde edilemeyebilir.

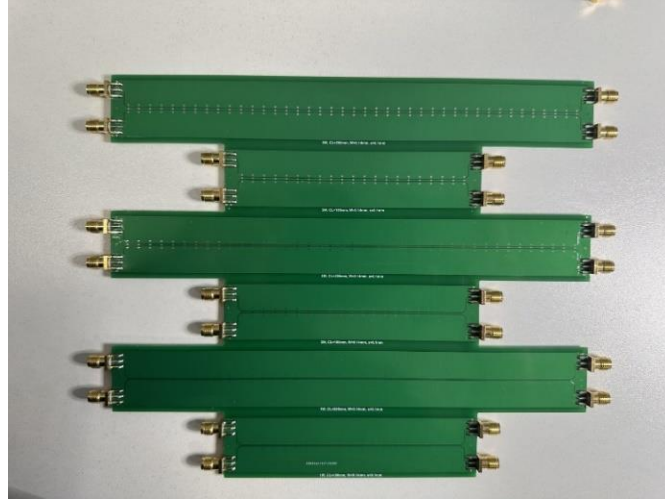
Testler sırasında sinyalin uygulandığı hat ve girişimin ölçüldüğü hattın karşılık gelen ucuna sonlandırma direnci takılması gerekmektedir. Sonlandırma dirençleri çalışma frekans aralığının üzerinde bir değerde seçilerek olası hataların önüne geçilmiştir. Bu çalışmada Eastsheep firmasına ait 2W-SMA-JR-12G kodlu, 12 GHz mertebesine kadar uyumlu sonlandırma direnci kullanılmıştır.

Testler sırasında çevresel faktörlerin minimuma indirilmesi amaçlanmıştır. Bu sebeple çalışma ortamında yapılan test koşulları Şekil 3'te gösterildiği gibi düzenlenmiştir. Tüm testler sırasında ortam koşullarının aynı olması gerekmektedir. Bu çalışma için tasarlanan her iki devre kartı da topraklanmış metal bir kutu içerisine koyularak test edilmiştir.



Şekil 3. Test Kutusu ve VNA

Hattın iki tarafındaki referans düzlemleri arasına kapasite ve indüktör eklenmiştir. Bu iki pasif bileşenin eklendiği konumlar, UCPW çift hattın birlikte ilerlemeye başladığı noktanın başı, ortası ve sonudur. Şekil 4’te test kartının fiziksel görüntüsü bulunmaktadır.



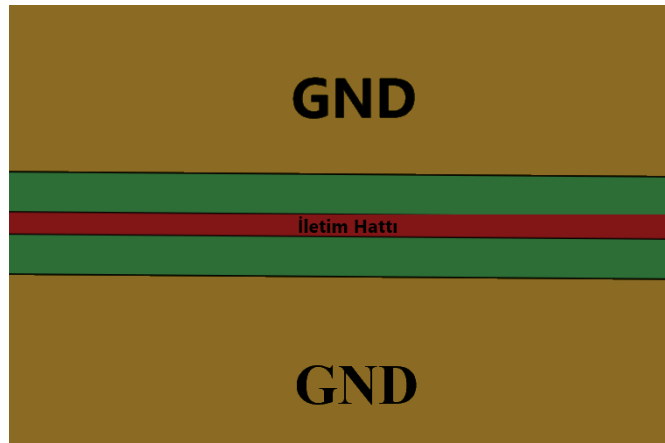
Şekil 4. Devre Kartı Fiziksel Görüntüsü

Elektronik devre kartı üzerinde UCPW iletim hattı etrafındaki referans düzlemleri arasına eklenen pasif bileşen değerleri sabit tutularak testler

tekrarlanmıştır. Kapasite değerleri 1 pF, 15 pF ve 82 pF'dir. İndüktör değerleri ise 1 nH, 15 nH ve 68 nH'dir. Değerler seçilirken uygulamalarda kullanılabilecek, erişilebilir değerler tercih edilmiştir. Altı farklı pasif bileşen hattın baş, orta ve son kısmına ayrı ayrı eklenerek varsayılan ilk duruma göre kıyaslanmıştır.

2.2. Önerilen İletim Hattı Yapısı

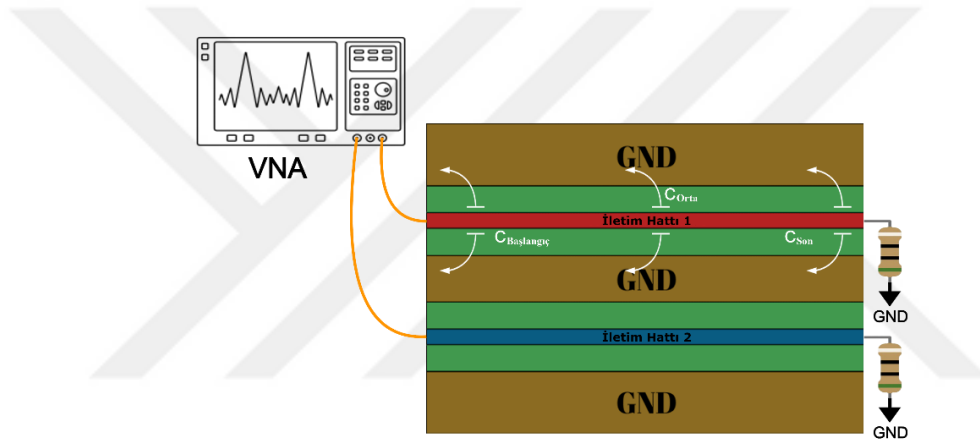
Eş düzlemsel dalga kılavuzlu iletim hatları etrafında referans düzlemi bulundurulur. İdealde sonsuz olması beklense de pratik uygulamalarda bu durum mümkün değildir. Özellikle wifi ve bluetooth teknolojisi barındıran elektronik devre kartlarında 2.4 GHz'de gerekli empedansın sağlanarak sinyallerin iletilmesi oldukça önemlidir. Bu esnada bu hattın yakınından iletilen bir sinyalin maruz kalacağı çapraz karışım sonrası mevcut sinyal durumunu koruyamaması söz konusu olabilir. Bu sebeple elektronik devre kartı üzerinde yan yana yönlendirilen iki tane topraklanmış eş düzlemsel iletim hattı tasarlanmıştır. Tekil bir UCPW iletim hattı, ikili UCPW iletim hattının model görüntüsü ve pasif bileşenlerin yerleştirildiği konumlar ile birlikte VNA ile yapılan ölçümlerin bağlantısı Şekil 5'te gösterilmiştir. Pasif bileşenlerin konumları kapasite olarak temsilen gösterilmiştir. Yapılan testlerde indüktörlerin konumları da aynı şekilde düzenlenmiştir.



(a)



(b)



(c)

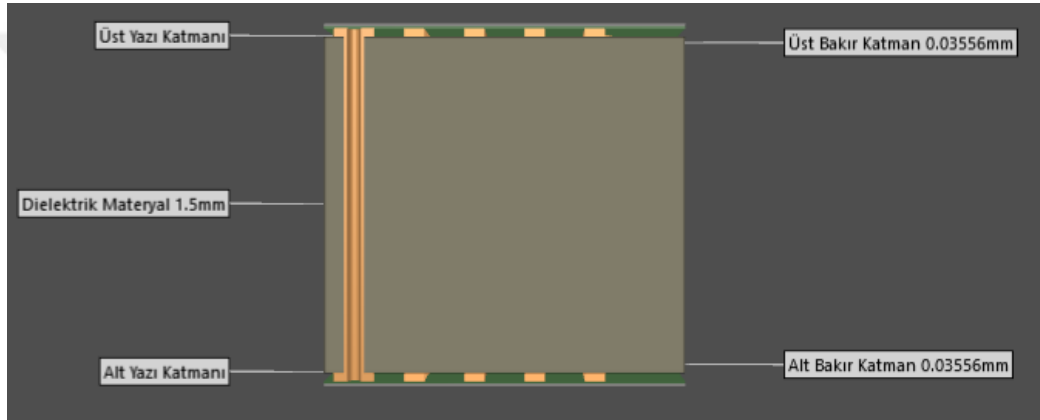
Şekil 5. UCPW Üstten Görünüm

(a) Tekil İletim Hattı; (b) İkili İletim Hattı; (c) Pasif Bileşen Konumları ve Test Bağlantıları

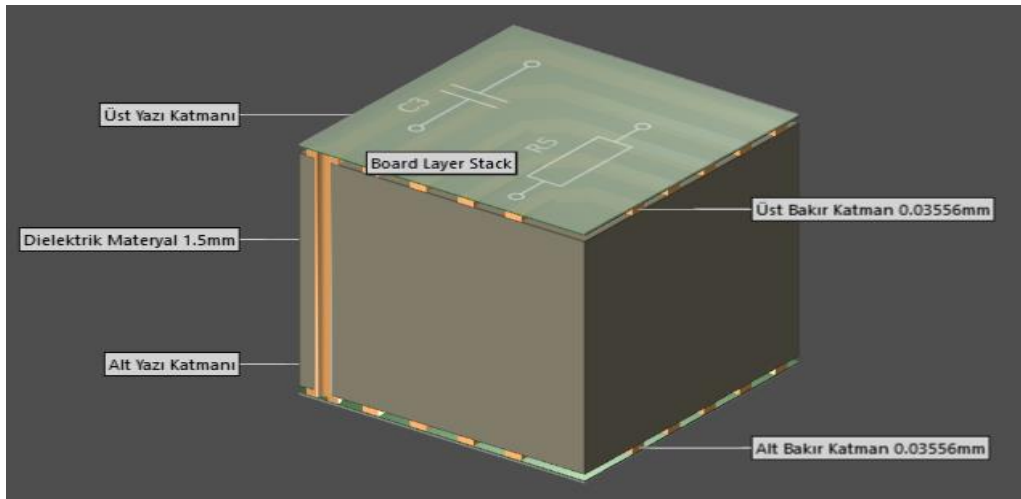
FR4'ün dielektrik katsayısı PTFE'den farklıdır. Denklem (21)'den yola çıkılarak şu yorumları yapmak mümkündür. PTFE ile tasarımı yapılan yapının dielektrik sabiti, FR4 dielektrik materyalin sabitine göre daha azdır. Bu nedenle iletim hattının geometrik yapısının, aynı empedansın elde edilmesi için bazı değişikliklere uğraması gerekmektedir. Bu çalışmalarda iletim hattı ile GND düzlemi arasındaki mesafe sabit bırakılarak iletim hattının kalınlığı yani w parametresi üzerinde düzenlemeler yapılmıştır. Ancak mesafelerin FR4 ile aynı olması hedeflenerek s parametresi üzerinde değişim yapılmadı.

2.3. FR4 Dielektrik Malzemeye Sahip İletim Hattına Ait Katman Düzeni

FR4 dielektrik malzeme ile tasarlanan iletim hattı yapısı, Şekil 6'da gösterilmiştir. Yüksek frekanslı iletim hatları tasarımının en önemli adımlarından birisi, katman düzeni tasarımının yapılmasıdır. Katman düzeni tabloları, iletim hattının altında ve üstünde fiziksel olarak bulunacak materyalleri ve bunlara ilişkin parametreleri sunan yapılar olarak tanımlanır. Bu parametreler, bakır, boya ve dielektrik malzeme kalınlıklarının yanı sıra bu bileşenlere ait dielektrik katsayısı ve malzemelerin cinsleri hakkında bilgi içerir.



(a)



(b)

#	İsim	Materyal	Kalınlık	Yükseklik	dk	df
	Üst Yazı Katmanı					
	Üst Lehim	Alt Lehim Direnci	0.01016mm		3.5	
1	Üst Bakır Katman		0.03556mm	1oz		
	Dielektrik Materyal	FR-4	1.5mm		4.5	0.01
2	Alt Bakır Katman		0.03556mm	1oz		
	Alt Lehim	Alt Lehim Direnci	0.01016mm		3.5	
	Alt Yazı Katmanı					

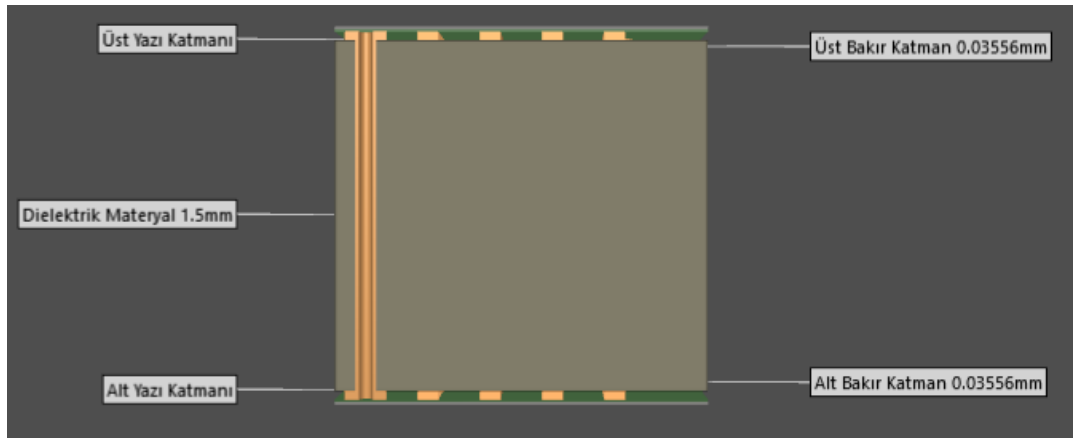
(c)

Şekil 6. FR4 PCB Yığın Yapısı

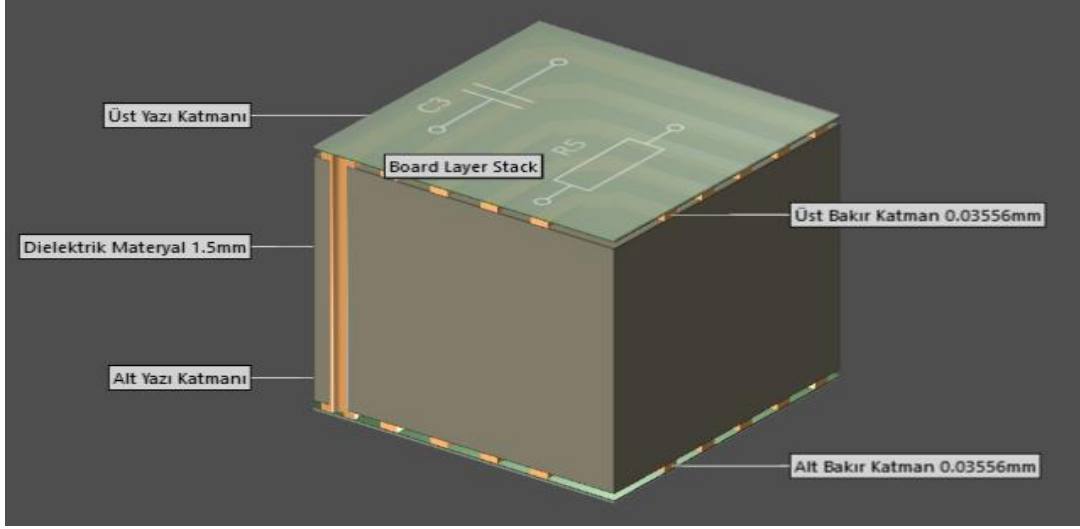
(a) FR4 Katman Düzeni 3D Görünümü; (b) Perspektif Görünümü; (c) FR4 Katman Düzeni

2.4. PTFE Dielektrik Malzemeye Sahip İletim Hattına Ait Katman Düzeni

PTFE dielektrik malzeme ile tasarlanan iletim hattı yapısı, Şekil 7'de gösterilmiştir. FR4 dielektrik malzeme ile PTFE dielektrik malzeminin katman düzeni yapısı arasındaki farklılıklar, katman düzeni tablolarında daha açık bir şekilde görülebilmektedir.



(a)



(b)

#	İsim	Materyal	Kalınlık	Yükseklik	dk	df
	Üst Yazı Katmanı					
	Üst Lehim	Alt Lehim Direnci	0.01016mm		3.5	
1	Üst Bakır Katman		0.03556mm	1oz		
	Dielektrik Materyal	PTFE	1.5mm		3	0.0018
2	Alt Bakır Katman		0.03556mm	1oz		
	Alt Lehim	Alt Lehim Direnci	0.01016mm		3.5	
	Alt Yazı Katmanı					

(c)

Şekil 7. PTFE PCB Yığın Yapısı

(a) PTFE Katman Düzeni 3D Görünümü; (b) Perspektif Görünümü; (c) PTFE Katman Düzeni

Bu değerlerin, bakır kalınlıklarının hesaba katılarak yeniden düzenlenmesi gerekir. Bakır kalınlıklarının hesaba dahil edilmiş versiyonları a_t ve b_t olarak, denklem (11) ve (12) ile hesaplandığında $a_t = 0.20847$ mm ve $b_t = 0.27152$ mm olarak bulunur.

Denklem (13) ve (14)'e göre k ve k_t , denklem (15)'e göre ise k' ifadeleri hesaplanır. Denklem (16)'ya göre ise k_I hesaplaması yapılır. Bu hesaplamalara göre $k = 0.41176$, $k' = 0.91129$, $k_t = 0.767818$, $k_t' = 0.64066$, $k_I = 0.76675$ ve k_I' değeri ise 0.64193 olarak bulunur.

$K(k)$, $K(k')$, $K(k_I)$ ve $K(k_I')$ ifadeleri tam eliptik integrali ifade eder. Tam eliptik integral hesaplaması denklem (18)'e göre yada Craig'ın [69], öz yinelemeli denklemleri kullanılarak gerekli sonuçlar elde edilir. Öz yinelemeli denklemler ile yapılacak hesaplamalarda ilk iterasyonlar, $a_0 = 1$, $b_0 = (1-k^2)^{1/2}$ ve $c_0 = k$ olarak belirlenir.

Sıradaki iterasyonların belirlenmesi sürecinde, başlangıç iterasyonları tanımlandıktan sonra, her bir sonraki iterasyon, bir önceki iterasyonda elde edilen değerlere göre denklem (27), (28) ve (29) kullanılarak hesaplanır. Denklem (29)'daki $c_n = 0$ şartı sağlanana kadar iterasyon hesaplamalarına devam edilir. Eğer $c_n = 0$ olursa, denklem (30) kullanılarak $K(k)$ hesaplaması gerçekleştirilir.

$$a_n = \left(\frac{a_{n-1} + b_{n-1}}{2} \right) \quad (27)$$

$$b_n = \sqrt{a_{n-1} \times b_{n-1}} \quad (28)$$

$$c_n = \left(\frac{a_{n-1} - b_{n-1}}{2} \right) \quad (29)$$

$$K(k) = \left(\frac{\pi}{2 \times a_N} \right) \quad (30)$$

$K(k)$, $K(k')$, $K(k_1)$ ve $K(k_1')$ terimleri, öz yinelemeli denklemler ile hesaplandığında gereken sonuçlar Tablo 1'deki gibi elde edilir.

Tablo 1. FR4 Dielektrik Malzemeli İletim Hattında K(k) Hesaplamaları

Tam Eliptik İntegraller	$K(k)$	$K(k')$	$K(k_1)$	$K(k_1')$	$K(k_t)$	$K(k_t')$
Sonuçlar	1.64	2.33	1.93	1.78	1.93	1.78

Bu aşamadan sonra efektif dielektrik sabitinin, denklem (19)'a göre hesaplanması gerekmektedir. Efektif dielektrik sabitinin belirlenmesinde $K(k')$, $K(k)$, $K(k_1)$ ve $K(k_1')$ şeklinde ifade edilen değerlerin kullanılması gerekmektedir. Denklem (19)'a göre hesaplanan $\epsilon_{eff} = 3.691619$ olarak bulunur.

Efektif dielektrik sabitine bakır yüksekliğinin etkisi, denklem (20) ile hesaplandıktan sonra, denklem (21)'e göre empedans hesaplanır. Yapılan hesaplamalar ile $\epsilon_{eff,t} = 2.99749$ ve Z_o ise yaklaşık 50Ω olarak bulunur.

Topraklanmamış eş düzlemsel dalga kılavuzlu olarak tasarlananan ve FR4 dielektrik malzemeye sahip iletim hattının matematiksel olarak empedans hesabı yukarıdaki adımlar sırası ile takip edilerek yapıldı. İletim hattının modellenmesi ve çapraz karışım üzerinde fikirler yürütülebilmesi için bu iletim hattına ait kapasite ve indüktans değerlerinin hesaplanması gerekmektedir.

3.2. Önerilen FR4 Dielektrik Malzemeye Sahip İletim Hattı İçin Kapasite ve İndüktans Değerlerinin Hesaplanması

İletim hattının kapasite ve indüktans değerlerini hesaplarken, empedans hesaplamaları sırasında bulunan ifadelerin bir kısmının kullanılması gerekir. Bunlar efektif dielektrik katsayısı ve $K(k)$ parametreleridir.

Denklem (22) ve (23)'ten yararlanılarak, aşağıda kapasite ve indüktans değerlerinin hesaplamaları verilmiştir. Formüllerde verilen k_0 ifadelerinin yerine k_t kullanılır. Hesaplamalarda k_t kullanılma sebebi, bakır kalınlığının da hesaplama dahil olmasını sağlamaktır. Buna göre $C_l = 0.115297$ pF/mm ve $L_l = 0.2892$ nH/mm olarak bulunur.

Tasarlanan iletim hattına ait kapasite ve indüktans değerleri bulunduktan sonra, empedans hesaplaması denklem (24) ile doğrulanır. İletim hattı empedansının, kapasite ve indüktans parametrelerine bağımlı olduğu gözlemlenmektedir. Denklem (21) kullanılarak hesaplanan empedans, ayrıca denklem (24) ile hesaplanıp teyit edildikten sonra, tasarım sürecine devam edilmelidir.

3.3. Önerilen FR4 Dielektrik Malzemeye Sahip İletim Hattı İçin Geçiş İletkenliği Değerinin Hesaplanması

İletim hatları modellerinde kullanılan geçiş iletkenliği G harfi ile temsil edilir. Birimi ise Siemens'dir. Denklem (31), (32) ve (33)'de verilen $q_{tan}\delta$ dielektrik kaybı tanjantını, v sinyal hızı, λ_g dalga boyu ve α_d dielektrik kaybını göstermektedir.

Denklem (31)'e göre, dielektrik kaybı tanjantı $q_{tan}\delta = 0.85678$ olarak bulunurken denklem (32)'ye göre, sinyal hızı $v = 1.73 \times 10^8$ m/sn olarak elde edilir. Dalga boyu ise denklem (33)'e göre $\lambda_g = 0.072149$ m'dir.

$$q_{\tan\delta} = \frac{(\varepsilon_{eff,t} - 1)}{(\varepsilon_{eff,t} - \varepsilon_r)} \quad (31)$$

$$v = \frac{1}{\sqrt{L_l \times C_l}} = \frac{c}{\sqrt{\varepsilon_{eff,t}}} \quad (32)$$

$$\lambda_g = \frac{v}{f} \quad (33)$$

FR4 dielektrik materyallerin teğet kaybı katsayısı, mikrodalga ve RF devrelerinde sinyal kaybını ifade eder. Bu kayıp, malzemenin dielektrik ve iletken kaybına bağlıdır. RF sinyalinin frekansı, dielektrik kalınlığı, dielektrik sabiti gibi faktörlerle ilişkilidir. Genellikle düşük olan teğet kaybı, yüksek frekanslarda ve hassas uygulamalarda kritik bir öneme sahiptir. Düşük kayıp, sinyal iletiminde daha verimli bir performans sağlar. Bu nedenle, yüksek frekanslı devre tasarımlarında teğet kaybı dikkate alınarak uygun substrat malzemeleri seçilmelidir. Yapılan tasarımda kullanılan FR4 dielektrik teğet kaybı katsayısı, $tand$ ile gösterilmiştir ve değeri 0.01'dir. Bu değer PCB tedarikçisinden temin edilen bir parametredir. Dielektrik kaybı denklem (34)'te ve geçiş iletkenliği ise denklem (35)'te gösterilmiştir. Dielektrik kaybı, $\alpha_d = 0.56$ Np/m olarak hesaplanırken geçiş iletkenliği olan G ise 0.022363 Mho/m olarak bulunmuştur.

$$\alpha_d = \frac{(\pi \varepsilon_r \times q_{\tan\delta} \times tand)}{(\varepsilon_{eff,t} \times \lambda_g)} \quad (34)$$

$$G = 2 \times \frac{\alpha_d}{z_0} \quad (35)$$

Bu değerlerin, bakır kalınlıklarının hesaba dahil edilmiş versiyonları denklem (11) ve (12) ile hesaplandığında $a_t = 0.30751$ mm ve $b_t = 0.35648$ mm olarak bulunur. Ayrıca FR4 dielektrik malzeme ile tasarlanan yapıda olduğu gibi, denklem (13) ve (14)'e göre k ve k_t , denklem (15)'e göre ise k' ifadeleri hesaplanır. Denklem (16)'ya göre ise k_1 hesaplaması yapılır. Bu hesaplamalara göre $k = 0.53703$, $k' = 0.84355$, $k_t = 0.86261$, $k_t' = 0.50585$, $k_1 = 0.86137$ ve k_1' değeri ise 0.50796 olarak bulunur.

$K(k)$, $K(k')$, $K(k_1)$ ve $K(k_1')$ ifadeleri tam eliptik integralleri denklem (18)'e göre ya da Craig'ın [69] öz yinelemeli denklemleri kullanılarak hesaplandığında gereken sonuçlar Tablo 2'deki gibi elde edilir.

Tablo 2. PTFE Dielektrik Malzemeli İletim Hattında $K(k)$ Hesaplamaları

Tam Eliptik İntegraller	$K(k)$	$K(k')$	$K(k_1)$	$K(k_1')$	$K(k_t)$	$K(k_t')$
Sonuçlar	1.70	2.09	2.14	1.69	2.14	1.68

Bu hesaplamalardan sonra efektif dielektrik sabitinin hesaplanması gerekmektedir. Bu hesaplamada $K(k')$, $K(k)$, $K(k_1)$ ve $K(k_1')$ gibi ifade edilen değerlerin kullanılması gerekmektedir. Hesaplamalar denklem (19)'a göre yapıldığında $\epsilon_{eff} = 2.5539$ olarak bulunur.

Denklem (20)'ye göre bakır yüksekliğinin dahil edildiği efektif dielektrik sabiti, denklem (21)'e göre empedans hesaplaması yapılmıştır. PTFE dielektrik malzemeye sahip devre kartı için yapılan hesaplamalarda $\epsilon_{eff,t} = 2.195$ ve Z_o ise yaklaşık 50 Ω olarak bulunur.

İletim hattının modellenmesi ve çapraz karışım üzerinde fikirler yürütülebilmesi için bu iletim hattına ait kapasite ve indüktans değerlerinin hesaplanması gerekmektedir. Bu değerlerin hesaplanması, iletim hattının karakteristiklerinin daha iyi anlaşılmasını sağlayacak ve çapraz karışımın etkilerini

belirlemede önemli bir rol oynayacaktır. Bu amaçla, iletim hattının kapasite ve indüktans değerlerinin hesaplanması için ilgili formüller kullanılarak gerekli adımlar atılacaktır. Hesaplamaların sonuçları, iletim hattının karakteristiklerinin daha detaylı bir şekilde analiz edilmesine olanak sağlayacaktır.

3.4. Önerilen PTFE Dielektrik Malzemeye Sahip İletim Hattı İçin Kapasite ve İndüktans Değerlerinin Hesaplanması

PTFE iletim hatlarında da, tıpkı FR4 kullanılan iletim hatlarında olduğu gibi, kapasite ve indüktans değerlerinin hesaplanması gerekir. PTFE dielektrik materyal içeren iletim hattı hesaplamalarındaki efektif dielektrik sabiti ve $K(k)$ parametreleri de bu bölümde kullanılmaktadır.

Denklem (22) ve (23)'ten yola çıkılarak kapasite ve indüktans değerlerinin hesaplanması aşağıdaki gibi yapılmaktadır. Tıpkı FR4 analizlerinde olduğu gibi, formüllerde verilen k_0 ifadelerinin yerine k_t kullanılır. Buna göre $C_l = 0.09878$ pF/mm ve $L_l = 0.24724$ nH/mm olarak bulunur. Bu değerler ile empedans doğrulaması denklem (24) ile doğrulanır.

3.5. Önerilen PTFE Dielektrik Malzemeye Sahip İletim Hattı İçin Geçiş İletkenliği Değerinin Hesaplanması

FR4 dielektrik malzemelerin kullanıldığı iletim hatlarında olduğu gibi PTFE ile tasarlanan iletim hatlarında da geçiş iletkenliği hesaplanmaktadır. Denklemlerde verilen $q_{tan\delta}$ dielektrik kaybı tanjantını, v sinyal hızı, λ_g dalga boyu ve α_d dielektrik kaybını göstermektedir. Denklem (31)'e göre dielektrik kaybı tanjantı, denklem (32)'ye göre sinyal hızı ve denklem (33)'e göre dalga boyu hesaplanmıştır.

Denklem (31)'e göre, dielektrik kaybı tanjantı $q_{tan\delta} = 0.816628$ olarak bulunurken denklem (32)'ye göre, sinyal hızı $v = 2.023 \times 10^8$ m/sn olarak elde edilir. Dalga boyu ise denklem (33)'e göre $\lambda_g = 0.0843125$ m'dir.

Dielektrik kaybı denklem (34)'e ve geiř iletkenlięi ise denklem (35)'e gre hesaplanmıřtır. PTFE dielektrik teęet kaybı, $tand = 0.0018$ olarak tedarikiden alınmıř bir parametredir. Buna gre gre $\alpha_d = 0.0748$ Np/m olarak hesaplanırken geiř iletkenlięi olan G ise 0.0029926 Mho/m'dir.



DÖRDÜNCÜ BÖLÜM

BULGULAR

Bu çalışma, elektronik devrelerde yaygın olarak kullanılan UCPW hatlarının çapraz karışım etkisini azaltmak için kullanılabilecek bir dizi çözümün etkinliğini incelemektedir. Yapılan ölçümler sonucunda, UCPW hatları arasındaki çapraz karışımın varlığı açıkça gözlemlenmiştir. Hatlar arasındaki çapraz karışım ölçümleri yapıldıktan sonra, referans düzlemleri üzerindeki kapasite ve indüktörlerin eklenmesiyle farklı frekanslarda çapraz karışımın azaldığı gözlemlenmiştir. Bu bulgu, referans düzlemlerinin hatlar arasında bir bariyer görevi gördüğünü ve eklenen kapasite ve indüktörlerin bu bariyeri güçlendirdiğini göstermektedir.

Ayrıca, yapılan ölçümler sonucunda, UCPW hatları arasındaki mesafenin de çapraz karışım üzerinde belirleyici bir etkiye sahip olduğu gözlenmiştir. Yakın mesafelerdeki hatlar arasındaki çapraz karışım daha yüksekken, uzak mesafelerdeki hatlar arasındaki çapraz karışım daha düşüktür. Bu sonuçlar, UCPW hatları üzerindeki çapraz karışımın kontrol altına alınması için uygun mesafe ve aralık ayarlamalarının yapılmasının önemini vurgulamaktadır.

Bu araştırma, UCPW hatları üzerindeki çapraz karışım problemlerinin çözümü için farklı tekniklerin kullanılabileceğini göstermektedir. Bu tekniklerin geliştirilmesi ve uygulanması, elektronik cihazların performansını artıracak ve daha düşük çapraz karışım seviyeleri elde edilmesine yardımcı olacaktır.

4.1. Test Prosedürünün Belirlenmesi ve Grafiklerin Renklendirilmesi

Testlerde, iletim hattının birlikte ilerlediği kısımların başlangıç, orta ve son noktalarında yer alan bileşenler değerlendirilmiştir. Başlangıç, orta ve son noktalarındaki bileşenler sırasıyla b (başlangıçta), o (ortada) ve s (sonda) kodları ile belirtilmiştir.

Çalışma kapsamında, iletim hatlarında farklı kapasitelerin yerleştirilmesinin etkisi ayrıntılı olarak incelenmiştir. Bu incelemede, 1 pF, 15 pF ve 82 pF değerlerine sahip üç farklı kapasitenin iletim hattının performansı üzerindeki etkileri özel olarak analiz edilmiştir. Grafikler, farklı kapasitelerin etkilerini aynı grafik üzerinde göstererek karşılaştırma imkanı sunmaktadır. Renk kodlamaları, grafiklerin anlaşılabilirliğini artırmak amacıyla kullanılmış olup, her rengin hangi durumu temsil ettiği grafik üzerinde belirtilmiştir. Detaylı renk kodlamaları Şekil 10'da gösterilmiştir.

DEĞER		BİLEŞEN KONUMU	
Kondansatör	1 pF	b	b
		o	b
		s	b
	15 pF	b	o
		o	o
		s	o
	82 pF	b	s
		o	s
		s	s

Şekil 10. Kapasite Değerleri ve Eklendiği Konuma Göre Grafiklerin Renklendirilmesi

İndüktörlerin etkisi, iletim hattının başlangıç, orta ve son noktalarında incelendi. Testler için 1 nH, 15 nH ve 68 nH değerlerinde üç farklı indüktör kullanıldı. Her bir indüktör türü, yerleştirildiği konuma bağlı olarak belirli renklerle kodlandı. Özellikle, bu renkler, kapasitelerin renkleriyle karışmaması için dikkatlice seçildi. İndüktörlerin her değeri için başlangıç, orta ve son konumdaki etkiler, varsayılan durumlarla karşılaştırılarak tek bir görsel içinde sunuldu. Şekil 11, indüktörlerin konumlarına ve değerlerine göre renklendirilmiş ayrıntılı bir gösterimi içermektedir. Bu renklendirmeler, test sonuçlarının anlaşılır ve görsel bir şekilde sunulmasına katkı sağlamaktadır. Grafikler üzerinde siyah renkle gösterilen sinyaller, iletim hattına herhangi bir kapasite veya indüktör eklenmemiş durumu temsil eder.

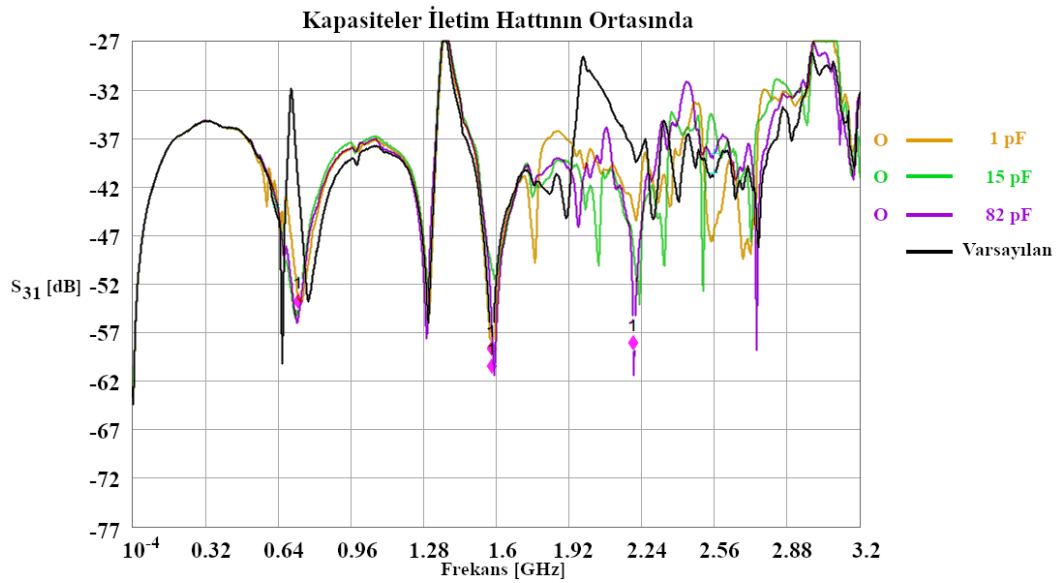
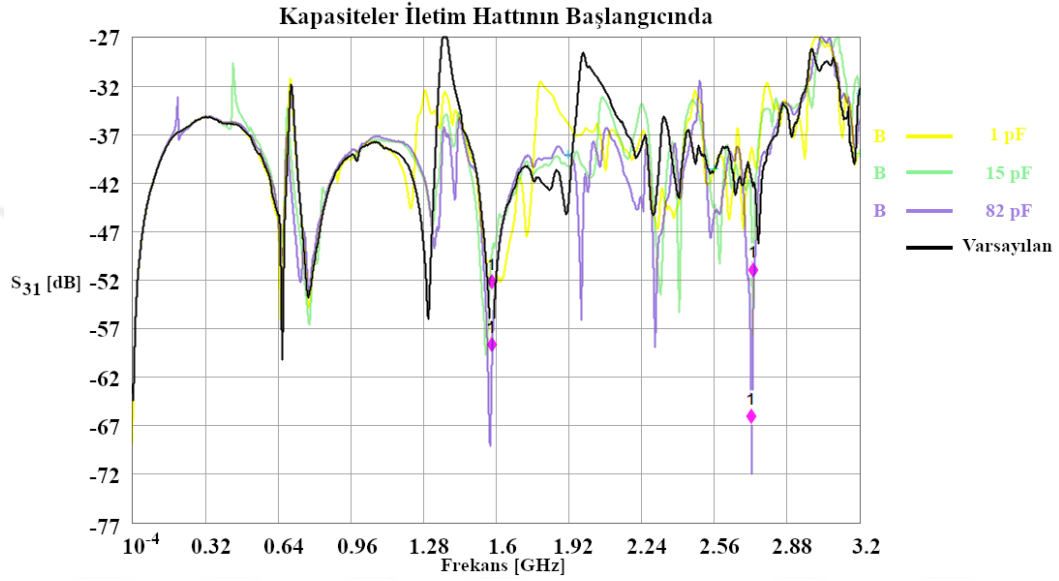
DEĞER		BİLEŞEN KONUMU	
1 nH	b	b	
	o	b	
	s	b	
İndüktör 15 nH	b		o
	o		o
	s		o
68 nH	b		s
	o		s
	s		s

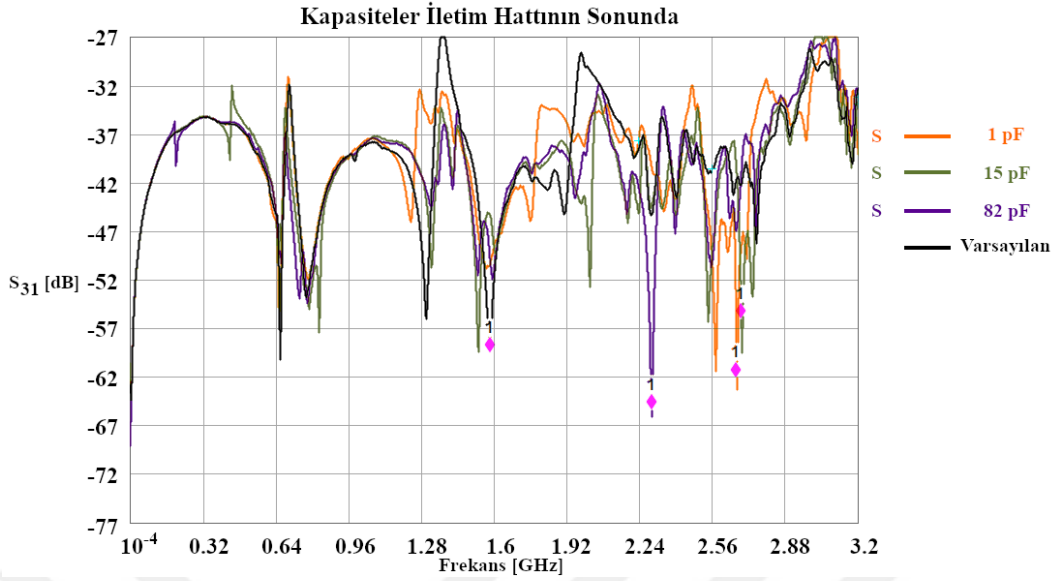
Şekil 11. İndüktörlerin İndüktans ve Eklendiği Konuma Göre Grafiklerin Renklendirilmesi

4.2. FR4 Dielektrik Malzemeli İletim Hatları: 3W Ground Testleri için VNA Grafikleri

Bu bölümde, FR4 adı verilen bir yalıtkan malzemenin kullanılmasıyla elde edilen sonuçlar detaylı bir biçimde incelenmiştir. Ele alınan yapıda, iki ayrı ve fiziksel olarak bağımsız olan iletim hattı arasında GND düzlemi bulunmaktadır. İncelenen yapıda, GND hattı iletim hattı kalınlığının üç katı olarak tasarlanmıştır. İletim hattının kalınlığı, FR4 dielektrik malzeme ile tasarlanan yapıda 0.14 mm olduğundan GND hattının kalınlığı 0.42 mm olarak belirlenmiştir. Ayrıca, bu çalışma iki farklı iletim hattı uzunluğunu ele almıştır. İletim hatlarının devre kartı üzerindeki birlikte ilerlediği uzunluklar 100 mm ve 200 mm olarak belirlenmiş ve bu uzunluklar üzerinde ayrı ayrı testler yapılmıştır. Farklı uzunlukların test edilme sebebi, meydana gelecek değişimlerin belirlenmesidir. Elde edilen sonuçlar, yakın uç karışımlarının analiz edilmesinde ve etkilerinin detaylı bir biçimde anlaşılmasında kullanılmıştır. Bu bağlamda, testlerin sonuçları, yakın uç karışımlarının etkilerini grafikler ve veriler üzerinde göstermektedir.

Bahsedilen kapasiteler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 12’de gösterilmiştir. Yapılan ölçümlerin hangi uçlardan alındığı Şekil 5’te, gösterilmiştir. S_{31} , bir mikrodalga cihazında birincil uçtan üçüncül uca olan sinyal iletimini ifade eder. Bu sebeple grafiklerde yakın uç karışımı S_{31} olarak ifade edilir.





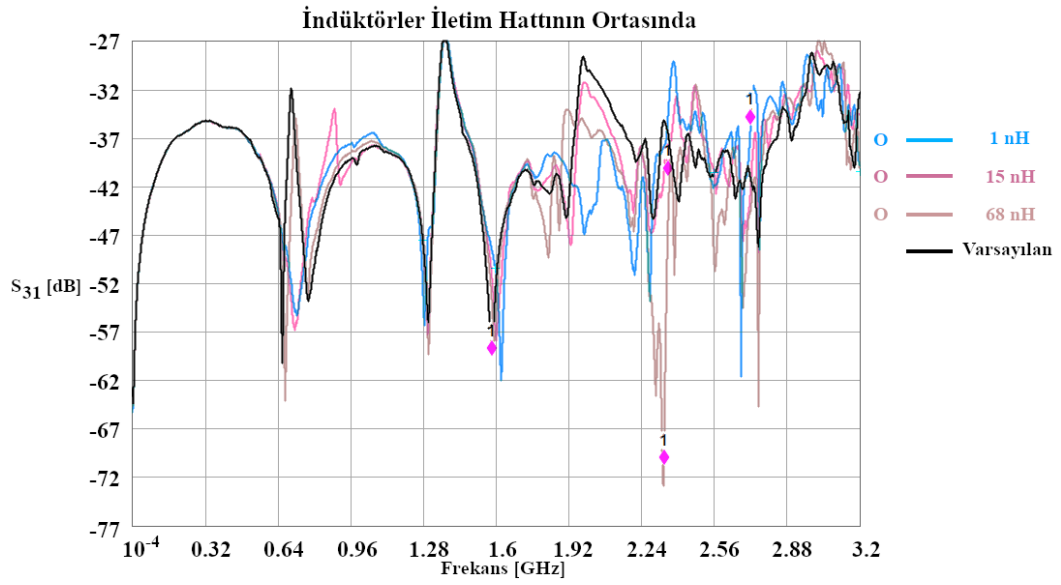
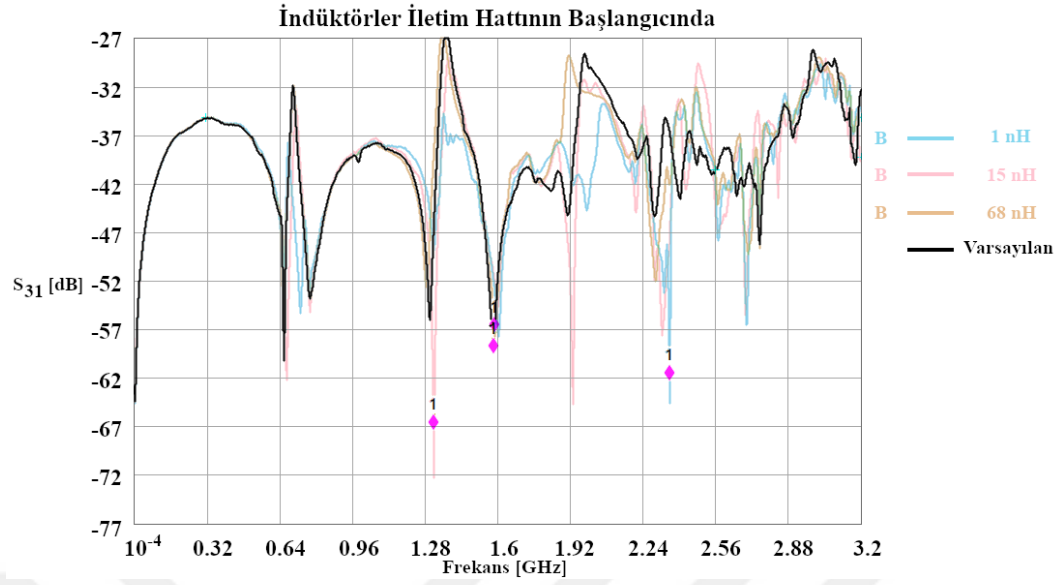
(c)

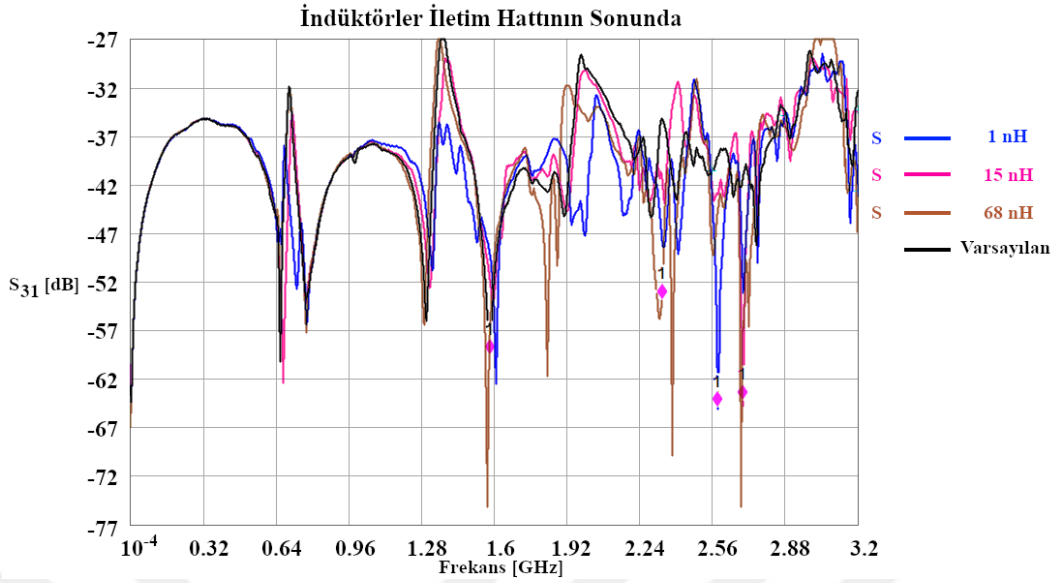
Şekil 12. 3W Ground, FR4 ve 100 mm İletim Hattında Kapasite Eklenmesi

Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

Şekil 12’de iletim hattının farklı noktalarında yer alan bileşenlerin etkisi, genellikle frekans ve kapasite değerlerine bağlı olarak değişiklik gösterir. Başlangıçta, hattın başında yer alan 82 pF’lık bir kapasite, 1.6-2.7 GHz civarında, 20-25 dB mertebelerinde iyileşme sağlar. İletim hattının ortasına kapasiteler eklendiğinde, 1.9 GHz’den sonra, tüm kapasitelerin iyileşme gösterdiği gözlemlenmiştir. Son olarak, hattın sonunda 82pF eklenen durumda, yaklaşık 25 dB mertebelerinde iyileşme gözlenirken, 2.5 GHz ile 2.85 GHz arasında, 1 pF kapasitenin önceki konumlarına göre daha belirgin iyileştirmeler sağladığı görülmüştür.

Bahsedilen indüktörler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 13’te gösterilmiştir.





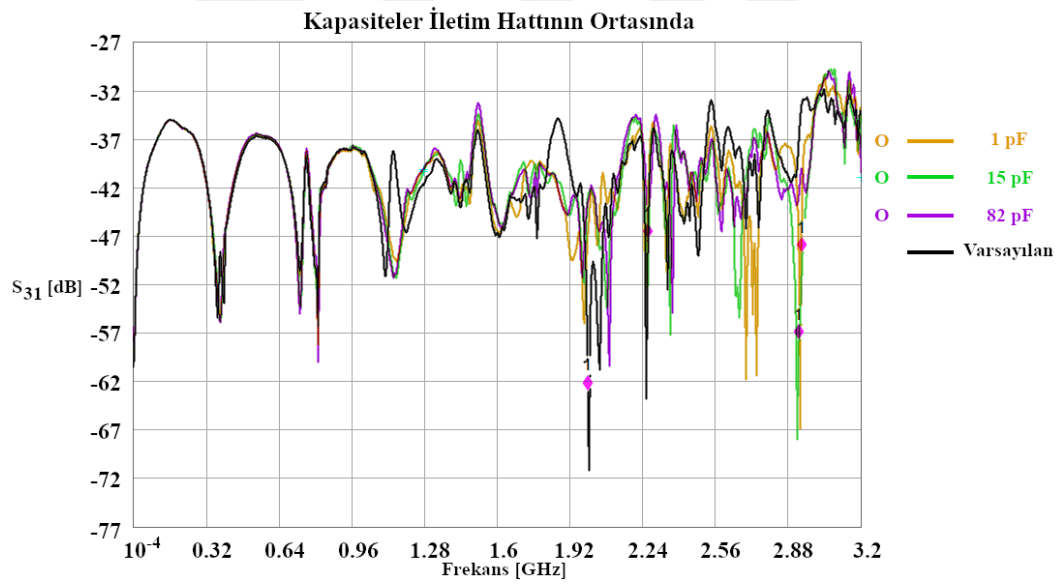
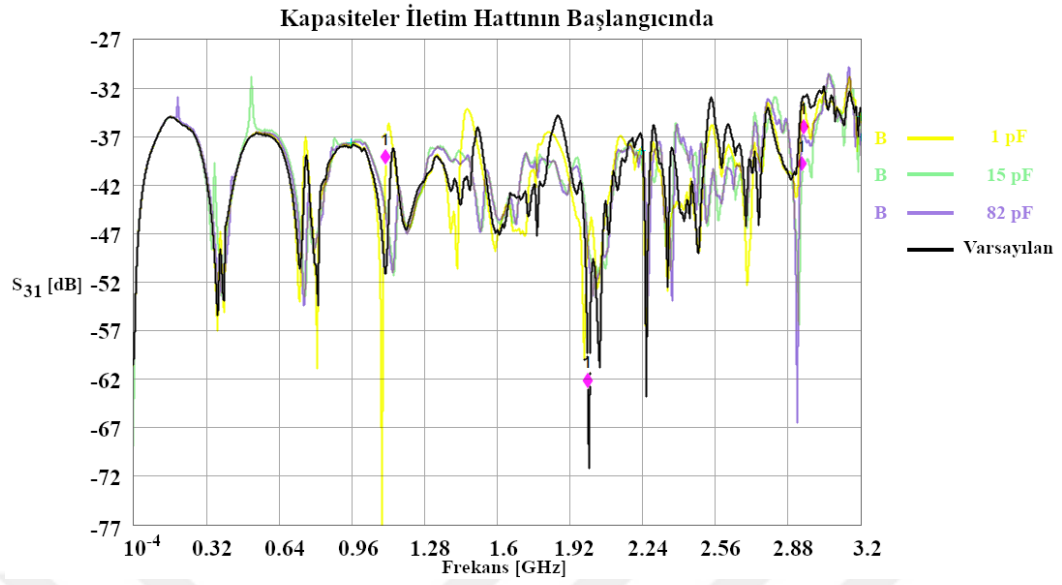
(c)

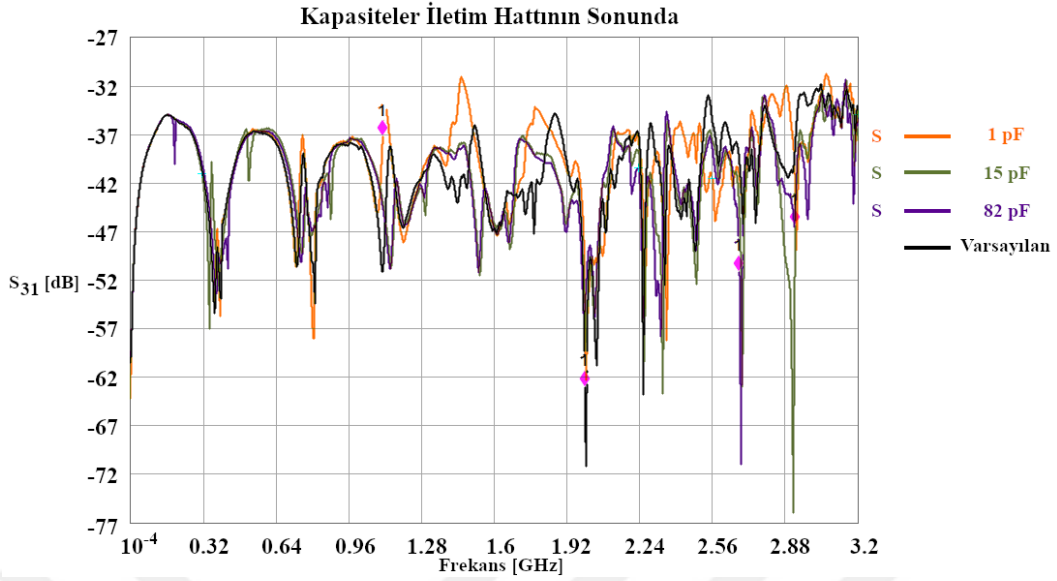
Şekil 13. 3W Ground, FR4 ve 100 mm İletim Hattında İndüktör Eklenmesi

İndüktörler (a) Başta; (b) Ortada; (c) Sonda

Şekil 13'te gösterilen grafiklere göre iletim hattının başına eklenen 15 nH indüktör, 1.3 GHz civarında dar bir bantta 15 dB, 1.93 GHz civarında ise 20 dB mertebesinde iyileşme sağlarken, 1 nH indüktör ile 2.35 GHz civarında 20 dB mertebesinde iyileşme görülmüştür. Hattın ortasında tüm indüktörlerin eklenmesiyle 1.92 GHz ile 2.24 GHz arasında pozitif etki yaratarak iyileşme gözlemlenmiş, özellikle 1 nH indüktörün öne çıktığı belirlenmiştir. Ayrıca 68 nH değerindeki indüktörün 2.35 GHz civarında 35 dB iyileşme sağladığı, 2.65 GHz civarında ise 1 nH ve 68 nH değerindeki indüktörlerin 15-20 dB mertebesinde iyileşme sağladığı gözlemlenmiştir. Hattın sonunda, eklenen 1 nH indüktör, 1.9 GHz ile 2.2 GHz civarlarında 20 dB mertebesine varan iyileşme sağlarken, 2.4 GHz ile 2.7 GHz civarlarında ise 68 nH değerindeki indüktör, 30-35 dB mertebesinde iyileşme sağlamıştır. Tüm indüktörler, 1.92 ve 2.24 GHz civarlarında pozitif yönde etki etmiştir.

Bahsedilen kapasiteler, 200 mm iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 14'te gösterilmiştir.





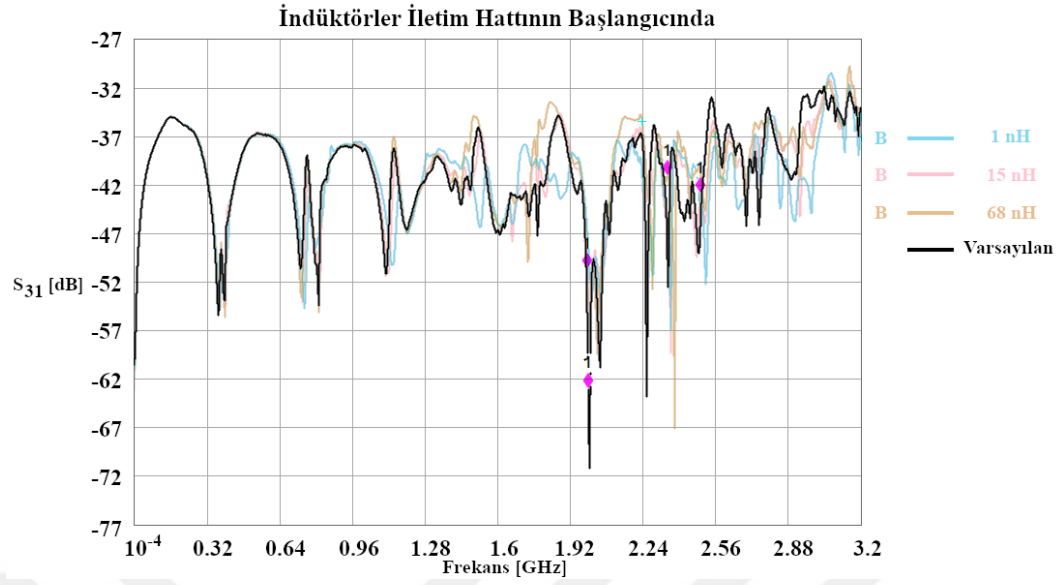
(c)

Şekil 14. 3W Ground, FR4 ve 200 mm İletim Hattında Kapasite Eklenmesi

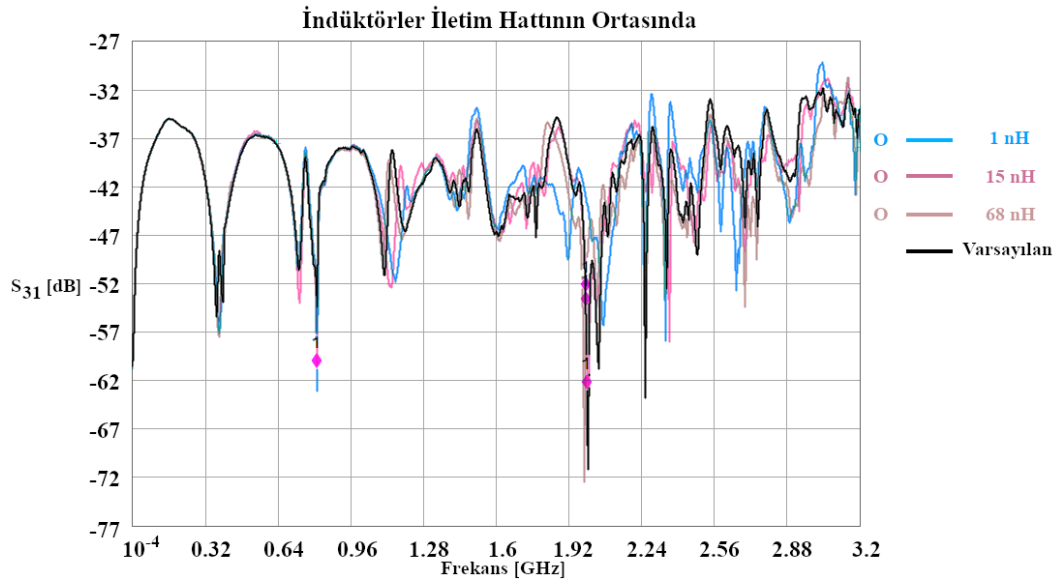
Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

Şekil 14'te gösterilen grafiklere göre iletim hattının başında, 1 pF kapasite eklendiğinde, 1.1 GHz civarında dar bir bantta 25 dB mertebesinde bir iyileşme gözlenirken, 82 pF kapasite ise 3 GHz civarında aynı iyileşmeyi sağlamaktadır. Hattın ortasında yapılan testlerde, 2.9 GHz ile 3.1 GHz arasında, tüm kapasitelerin pozitif etki ettiği gözlemlenmektedir. Bu frekans aralığında özellikle 1 pF ve 15 pF kapasiteler öne çıkmaktadır. Hattın sonunda, 3 GHz civarında 15 pF kapasite eklendiğinde 30-35 dB mertebesinde iyileşme sağlandığı görülmektedir. Bu bölgede, 2.7 GHz civarında ise 82 pF kapasitenin önceki konumlarına göre daha olumlu sonuçlar verdiği gözlemlenmektedir.

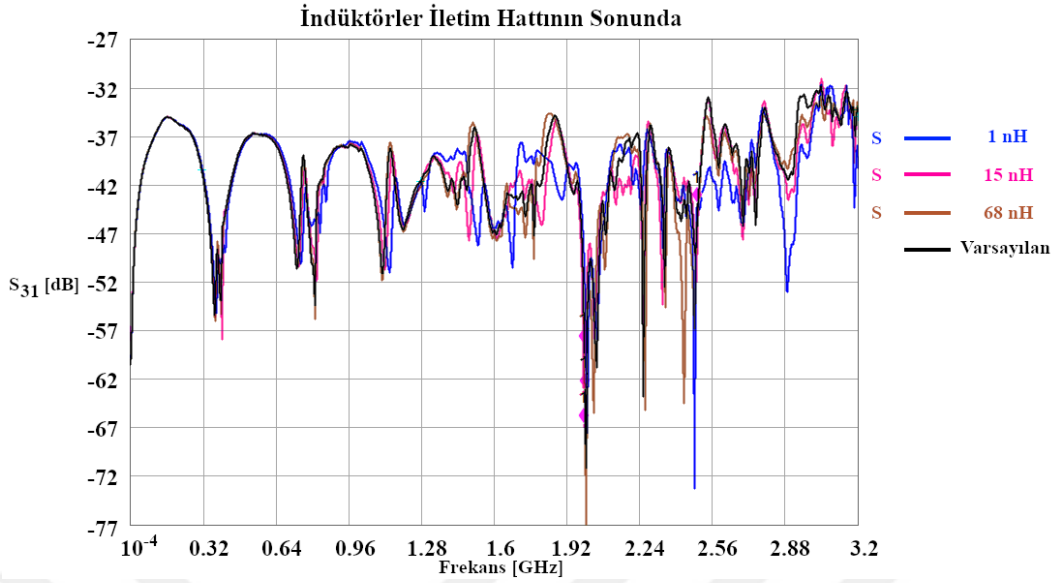
Bahsedilen indüktörler, 200 mm iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 15'te gösterilmiştir.



(a)



(b)



(c)

Şekil 15. 3W Ground, FR4 ve 200 mm İletim Hattında İndüktör Eklenmesi

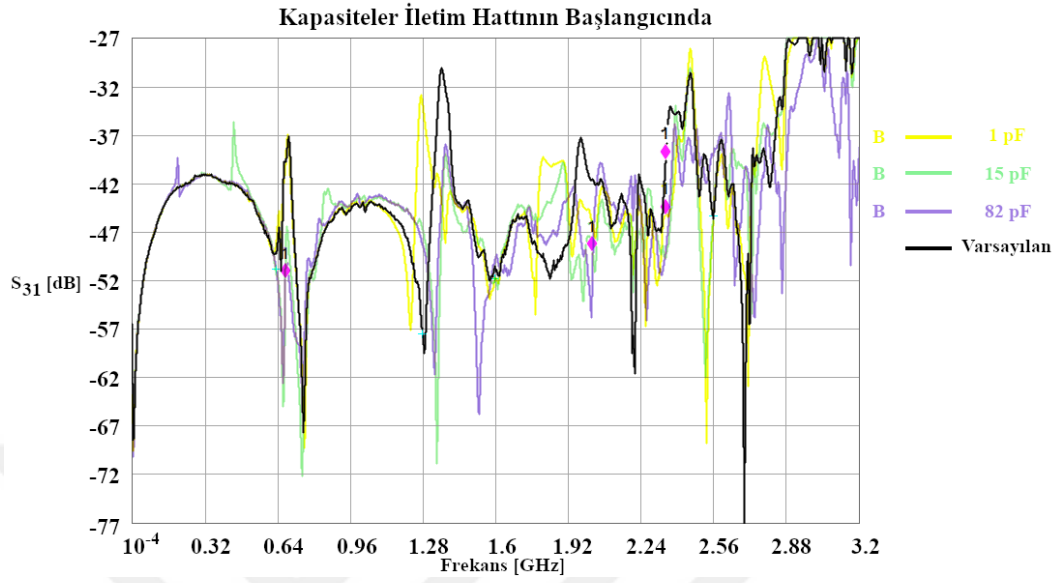
İndüktörler (a) Başta; (b) Ortada; (c) Sonda

Şekil 15'te gösterildiği gibi iletim hattının başında, tüm indüktörlerin 2.4 GHz civarında pozitif etki gösterdiği gözlemlenmiştir. Bu frekans aralığında özellikle 68 nH değerindeki indüktörün 25 dB iyileşme sağladığı belirlenmiştir. Hattın ortasında eklenen indüktörlerin ise 2.45 ile 2.65 GHz aralığında pozitif etki gösterdiği görülmüştür. Hattın sonunda, 68 nH ve 1 nH değerindeki indüktörlerin eklenmesiyle, 2.4 GHz ile 2.5 GHz aralığında 15-20 dB düzeyinde iyileşme gözlenmiştir.

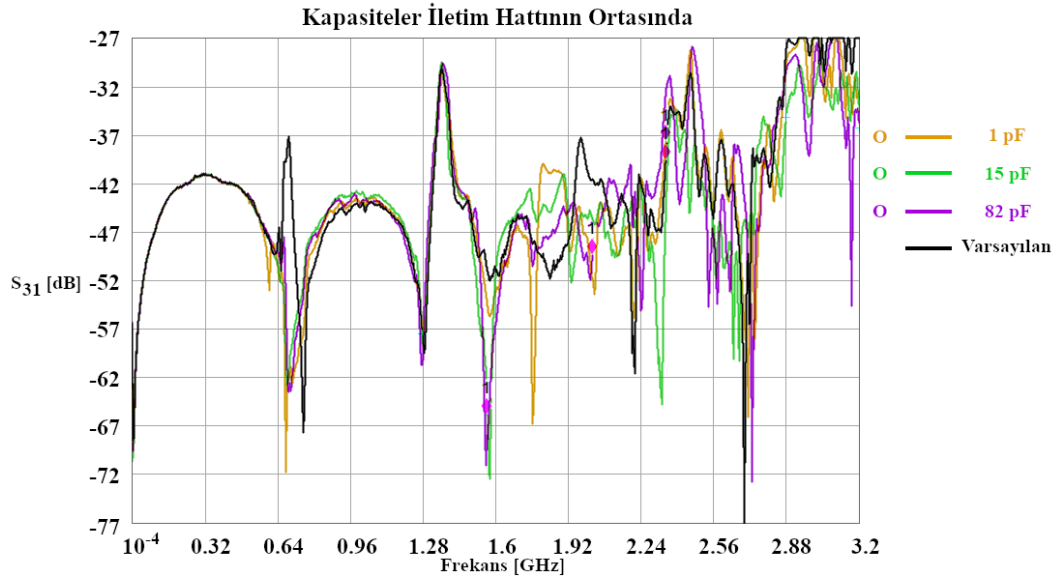
4.3. FR4 Dielektrik Malzemeli İletim Hatları: 5W Ground Testleri için VNA Grafikleri

Bu bölümde incelenen yapıda, GND hattı, iletim hattının beş katı olan 0.7 mm kalınlığında tasarlanmıştır. Bu çalışmada elde edilen sonuçlar, yakın uç karışımlarının detaylı analizinde kapsamlı bir kullanım sağlamıştır.

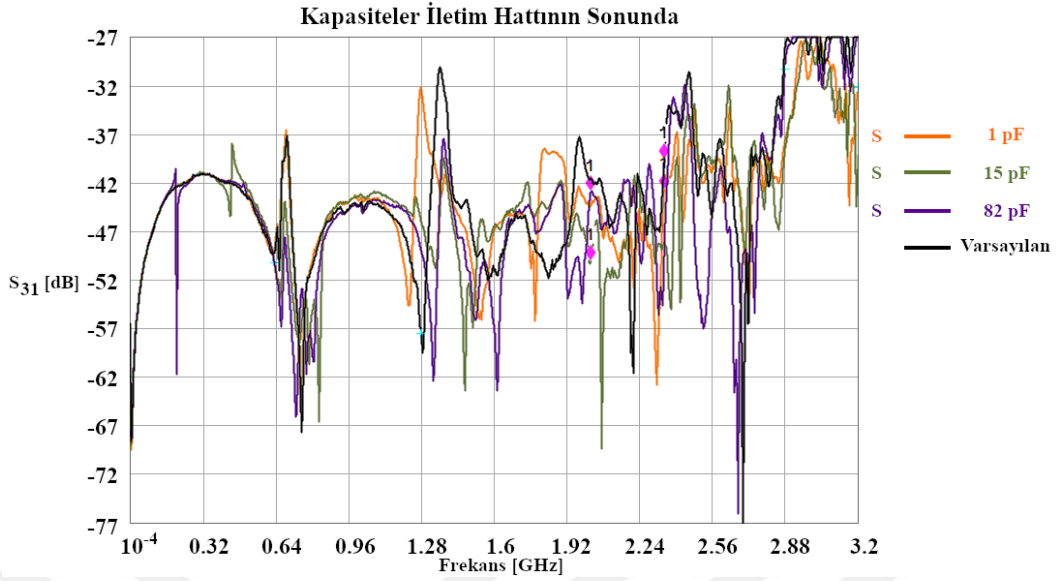
Bahsedilen kapasiteler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 16'da gösterilmiştir.



(a)



(b)



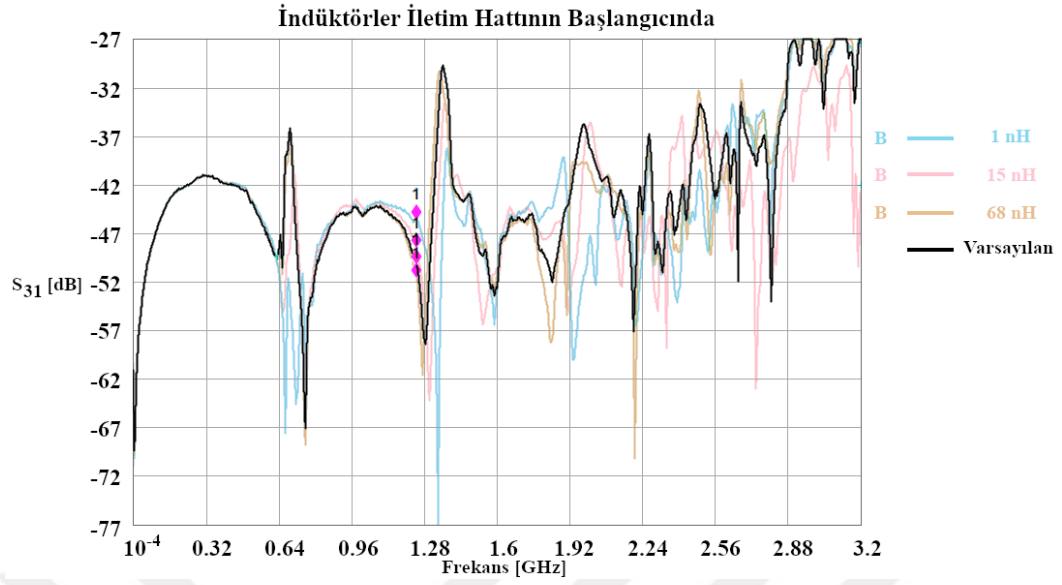
(c)

Şekil 16. 5W Ground, FR4 ve 100 mm İletim Hattında Kapasite Eklenmesi

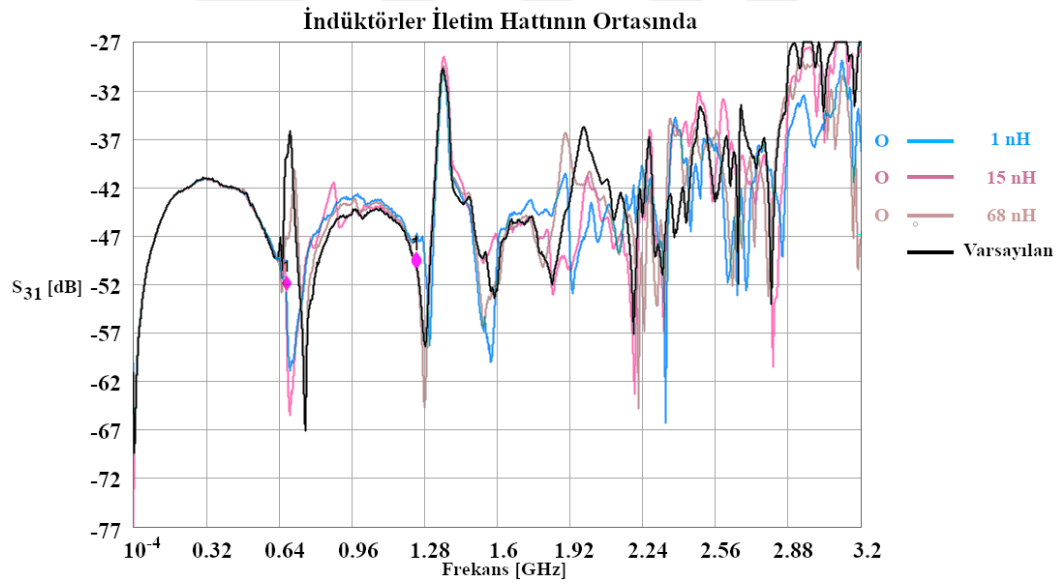
Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

Şekil 16’da gösterilen grafiklere göre iletim hattının başında, 15 pF ve 82 pF kapasiteler, 650 MHz ile 750 MHz aralığında ve 1.3 GHz ile 1.6 GHz aralığında iyileşme sağlamaktadır. Ayrıca, 82 pF kapasite, 2.7 GHz ile 3.2 GHz aralığında 15 dB mertebelerine varan iyileştirmeler sağlamaktadır. Hattın ortasında yapılan testlerde, 1.6 GHz civarında tüm bileşenlerin pozitif etkileri olurken, 15 pF ve 82 pF kapasitelerin 20 dB mertebelerinde iyileşme sağladığı görülmüştür. Hattın sonuna kapasiteler eklediğinde ise 1.3 GHz ile 1.6 GHz aralığında 15 pF ve 82 pF kapasitelerin 20 dB mertebelerine kadar iyileşme sağladığı gözlenmiştir. Ayrıca, 15 pF kapasitenin 2.1 GHz civarında 25 dB mertebesinde iyileşme sağladığı görülmüştür.

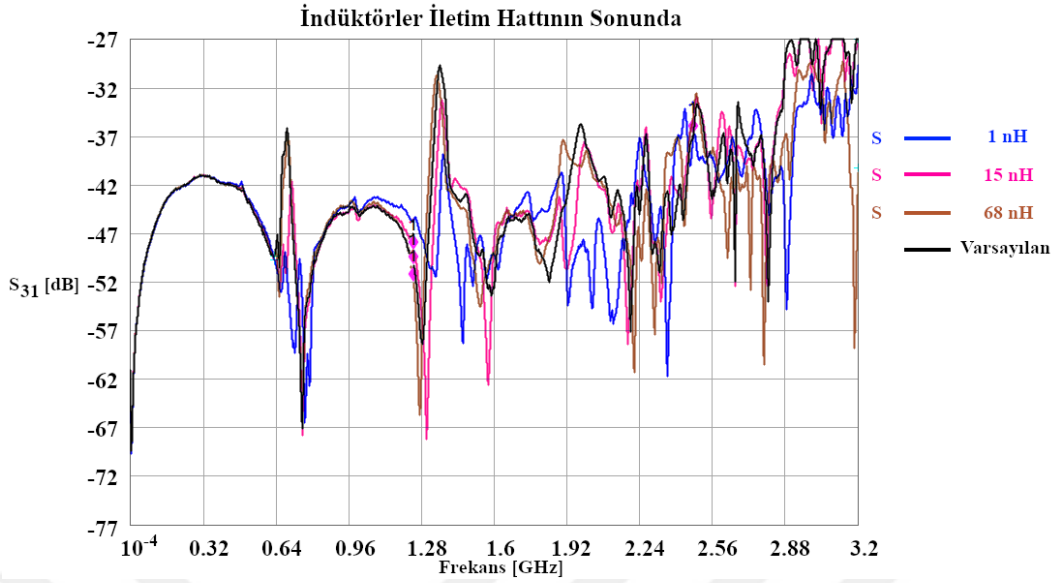
Bahsedilen indüktörler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 17’de gösterilmiştir.



(a)



(b)



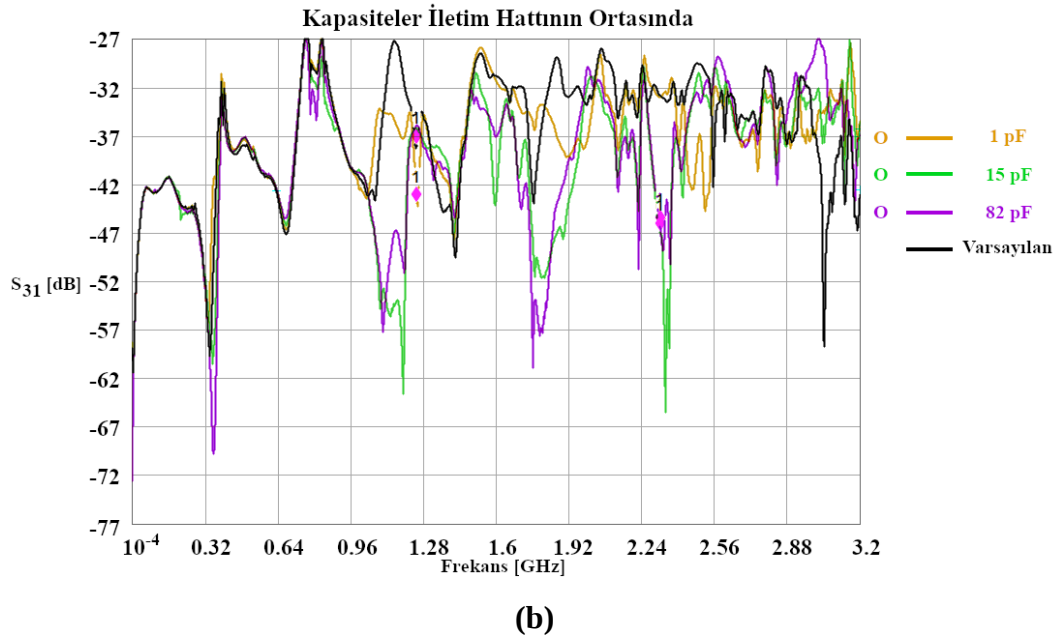
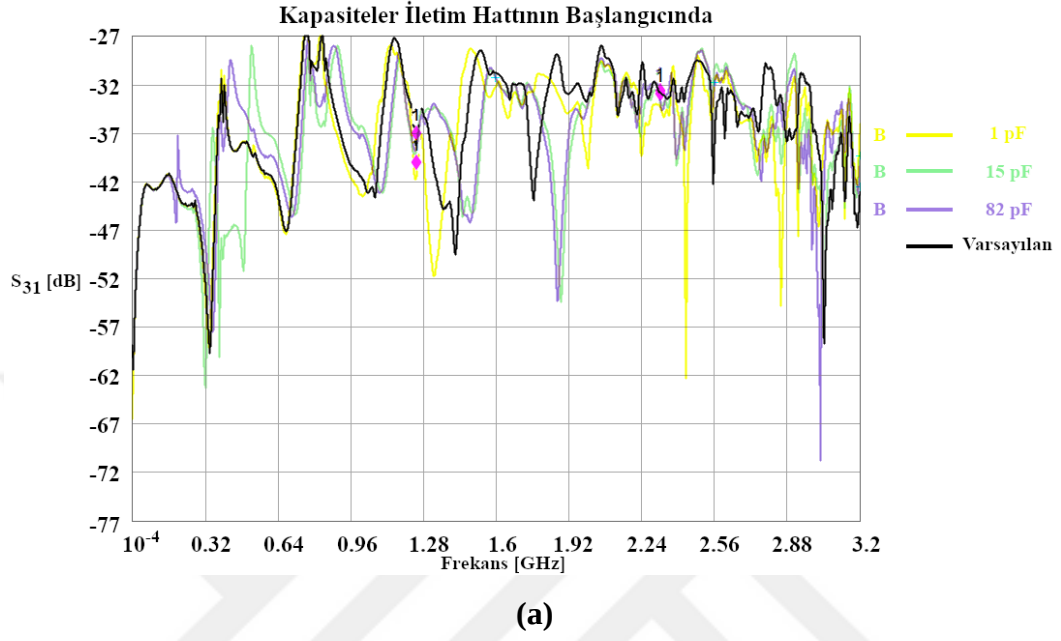
(c)

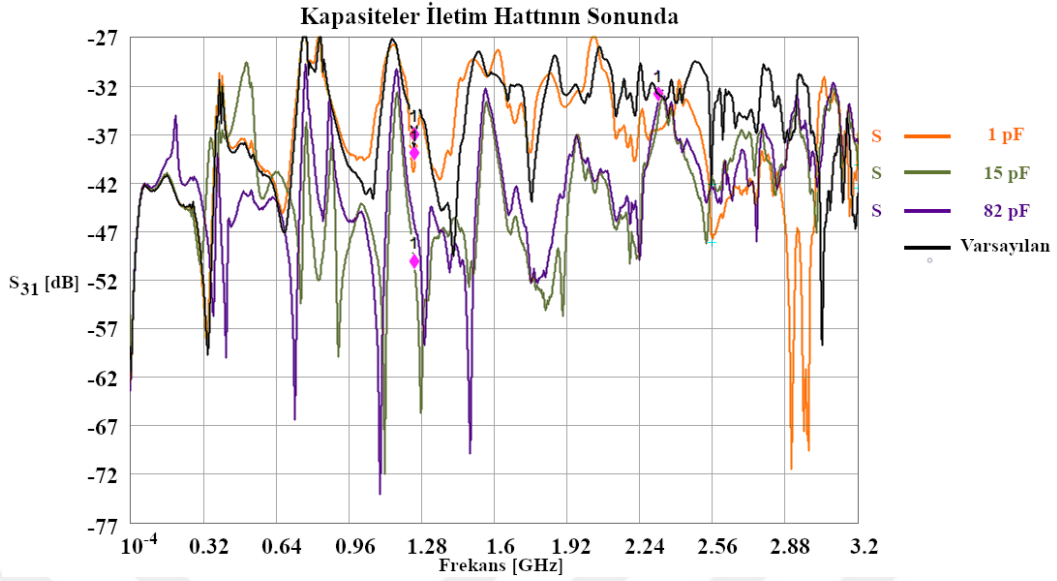
Şekil 17. 5W Ground, FR4 ve 100 mm İletim Hattında İndüktör Eklenmesi

İndüktörler (a) Başta; (b) Ortada; (c) Sonda

Şekil 17'de, iletim hattının başına eklenen 1 nH indüktör, 650 MHz ile 750 MHz arasında 20 dB mertebesinde iyileşme sağlamıştır. Ayrıca, 1.4 GHz civarında kullanılan 1 nH indüktör ile 35 dB mertebesinde iyileşme gözlemlenmiştir. Eklenen tüm indüktörlerin 1.9 GHz ile 2.2 GHz civarında pozitif etkisi olduğu gözlemlenmiştir. Bir başka iyileşmede ise 2.8 GHz ve 3.2 GHz civarlarında 15 nH değerindeki indüktör yaklaşık 20 dB pozitif yönde etki sağlamıştır. Hattın ortasında, 1 nH ve 15 nH indüktörlerin eklenmesiyle, 660 MHz frekansında 25 dB mertebesinde iyileşme sağlanmıştır. Tüm indüktörlerin 1.9 GHz ile 2.15 GHz ve 2.9 ile 3.2 GHz aralıklarında pozitif etkisi gözlemlenmiştir. Hattın sonuna eklenen 1 nH indüktör, 700 MHz, 1.45 GHz, 2.15 GHz, 2.40 GHz ve 2.88 GHz frekanslarında 25 dB mertebelerine kadar iyileşme sağlamaktadır. Ayrıca 1.35 GHz civarında 15 nH indüktör kullanıldığında 20 dB, 68 nH indüktör kullanıldığında ise 2.78 ve 3.18 GHz civarında 25 dB mertebesine varan iyileşme gözlemlenmektedir. Tüm indüktör bileşenlerinin 1.3 GHz ile 1.6 GHz ve 1.85 GHz ve 2.18 GHz aralıklarında pozitif etki gözlemlenmiştir.

Bahsedilen kapasiteler, 200 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 18’de gösterilmiştir.





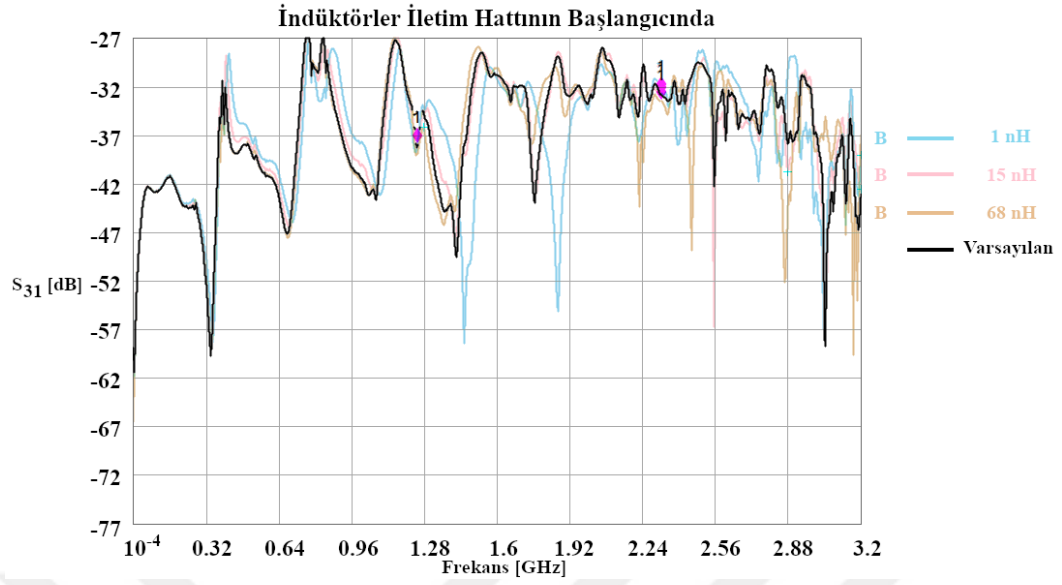
(c)

Şekil 18. 5W Ground, FR4 ve 200 mm İletim Hattında Kapasite Eklenmesi

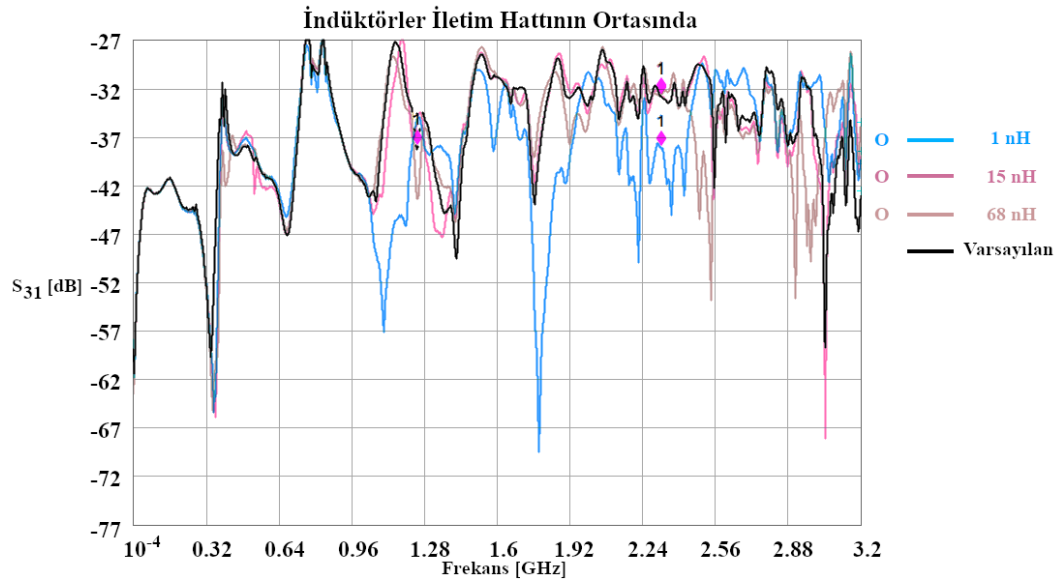
Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

Şekil 18’de gösterilen grafiklere göre iletim hattının başında, 15 pF kapasitenin 400 MHz ile 600 MHz aralığında 20 dB mertebesine varan iyileşme sağladığı gözlenmiştir. Ayrıca, 1.9 GHz civarında 15 pF ve 82 pF kapasitelerin 25 dB mertebesinde iyileştirme sağladığı belirlenmiştir. Ek olarak, eklenen 1 pF kapasitenin 2.4 GHz civarında 30 dB mertebesinde iyileşme sağladığı tespit edilmiştir. Hattın ortasına kapasite eklendiğinde, 15 pF ve 82 pF kapasitelerin 1.35 GHz ile 2.5 GHz aralığının neredeyse tamamında 35 dB mertebelerine varan iyileştirmeler sağladığı gözlenmiştir. Hattın sonunda kapasite eklendiğinde, 15 pF ve 82 pF kapasitelerin 650 MHz ile 3.1 GHz aralığının neredeyse tamamında iyileştirme sağladığı ve bu iyileştirmelerin 40 dB mertebelerini bulduğu görülmüştür. Ayrıca, 1 pF kapasitenin 2.9 GHz ile 3.1 GHz aralığında 35 dB mertebelerine varan iyileştirmeler sağladığı belirlenmiştir.

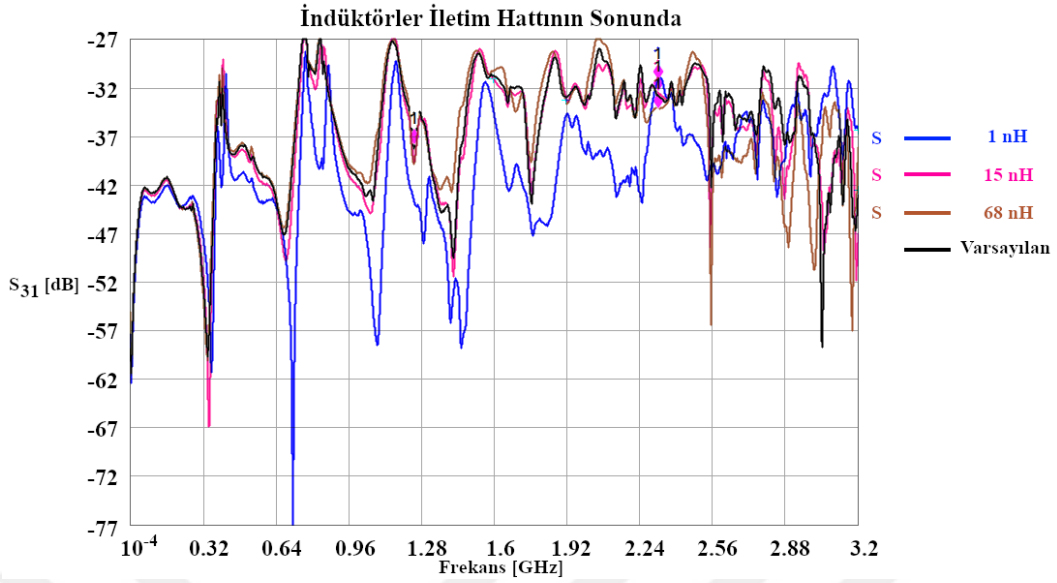
Bahsedilen indüktörler, 200 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 19’da gösterilmiştir.



(a)



(b)



(c)

Şekil 19. 5W Ground, FR4 ve 200 mm İletim Hattında İndüktör Eklenmesi

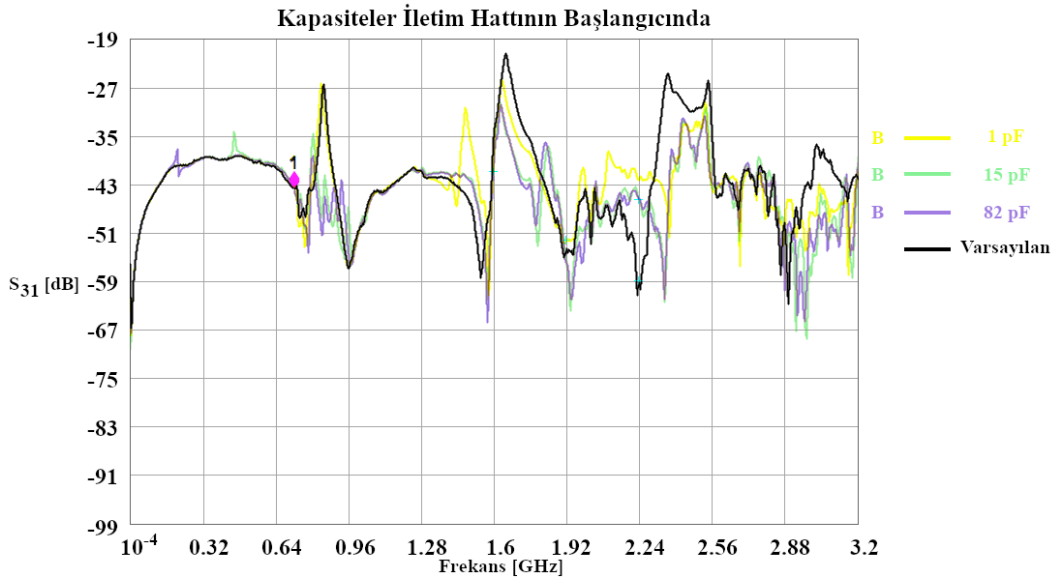
İndüktörler (a) Başta; (b) Ortada; (c) Sonda

Şekil 19’da gösterildiği gibi, iletim hattının başına eklenen 1 nH indüktörün 1.4 GHz ve 1.85 GHz civarında 25 dB mertebelerine varan iyileşmeler sağladığı gözlemlenmiştir. 15 nH indüktörün ise 2.5 GHz civarında 15 dB mertebesinde iyileşme sağladığı görülmüştür. İletim hatlarının ortasında yapılan testlerde, hattın ortasına eklenen 1 nH indüktörün 1.8 GHz ile 2.5 GHz aralığının neredeyse tamamında iyileşme sağlayıp 1.8 GHz civarında 30 dB mertebelerine varan iyileşme sağladığı görülmüştür. Bir diğer indüktör olan 68 nH ise 2.3 GHz ile 2.55 GHz aralığında belirgin iyileşme sağlayıp 2.5 GHz civarında 20 dB mertebesinde iyileşme sağlamıştır. İletim hatlarının sonuna eklenen 1 nH indüktörün 700 MHz'den 3 GHz civarına kadar neredeyse tüm frekanslarda iyileşme sağlayıp 800 MHz civarında 35 dB, 1 GHz civarında 15 dB mertebesine varan iyileşme sağlamıştır.

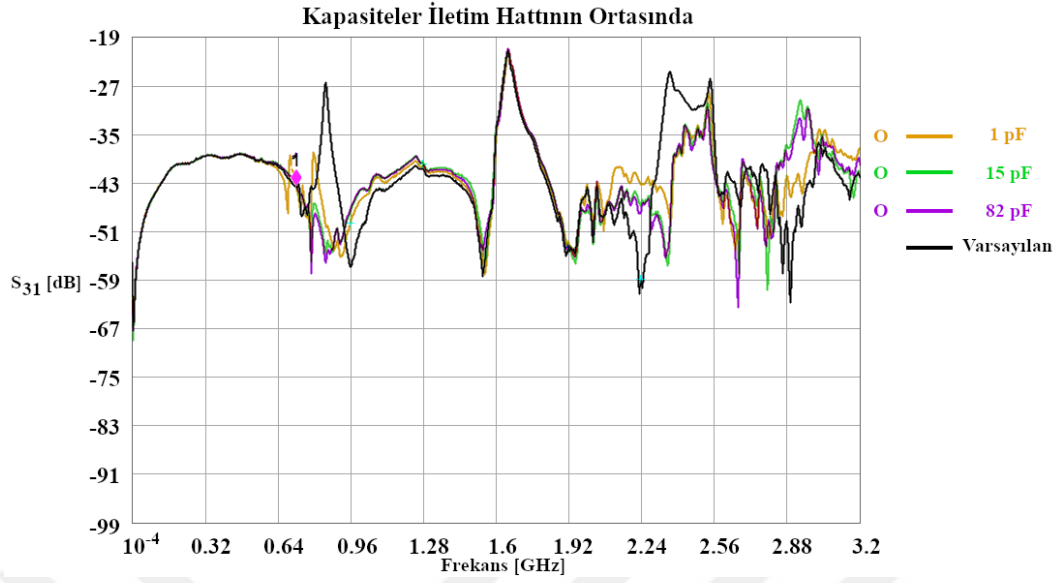
4.4. PTFE Dielektrik Malzemeli İletim Hatları: 3W Ground Testleri için VNA Grafikleri

Çalışmanın bu bölümünde elektronik devre kartının çekirdeğinde FR4 yerine PTFE dielektrik materyal kullanılmıştır. Dielektrik sabitinin farklılığı nedeniyle empedans değerinin korunabilmesi için iletim hattı kalınlığında değişiklikler yapılmıştır. Önceden belirlenen hesaplamalara dayanarak, PTFE kullanımı durumunda ideal iletim hattı kalınlığının 0.232 mm olması gerektiği tespit edilmiştir. Bu durumda, GND düzleminin kalınlığı, iletim hattının üç katı olan 0.696 mm olarak belirlenmiştir. Ayrıca yapılan testlerde, FR4 materyalle tasarlanan elektronik devre kartında olduğu gibi, iletim hatlarının devre kartı boyunca birlikte ilerlediği uzunluklar incelenmiş ve test edilmiştir. Bu testlerde özellikle, iletim hatlarının 100 mm ve 200 mm boyunca birlikte ilerlediği durumlar özel olarak değerlendirilmiştir. Bu analizler, farklı uzunluklardaki iletim hatlarının PTFE kullanılan kartta nasıl davrandığını ve performanslarını belirlemeye yönelik önemli veriler sağlamıştır.

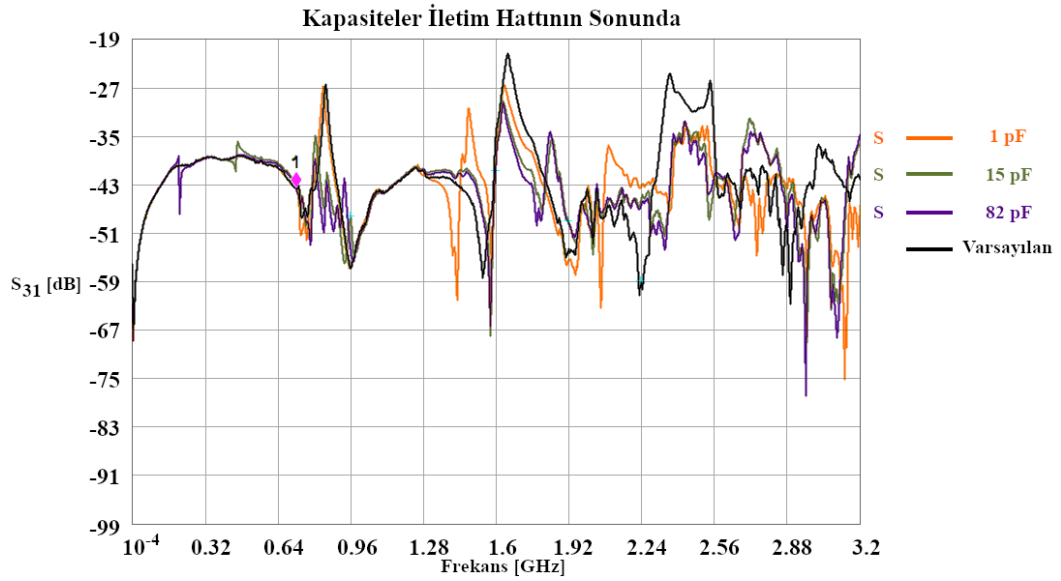
Bahsedilen kapasiteler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 20’de gösterilmiştir.



(a)



(b)



(c)

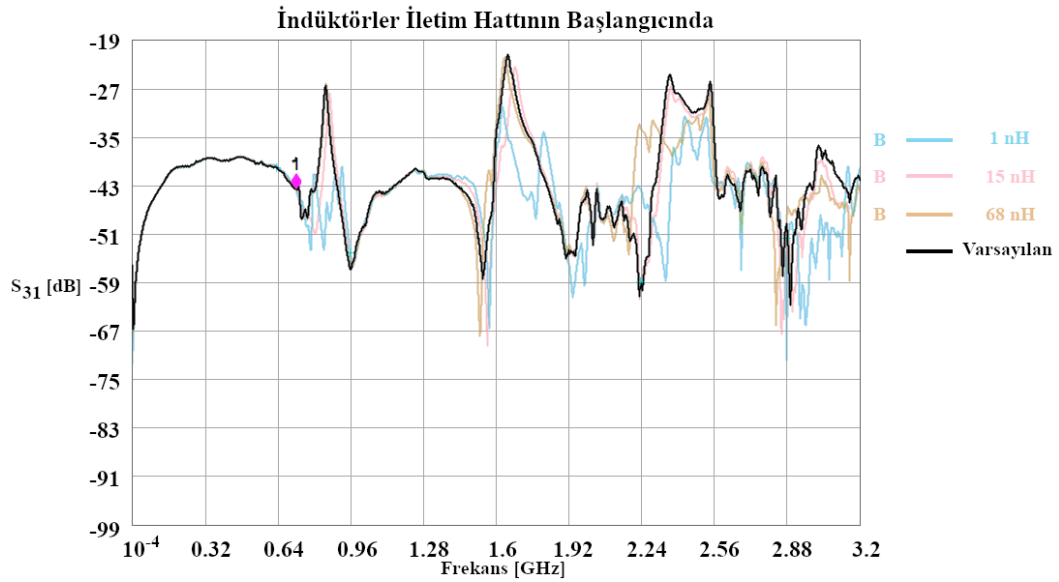
Şekil 20. 3W Ground, PTFE ve 100 mm İletim Hattında Kapasite Eklenmesi

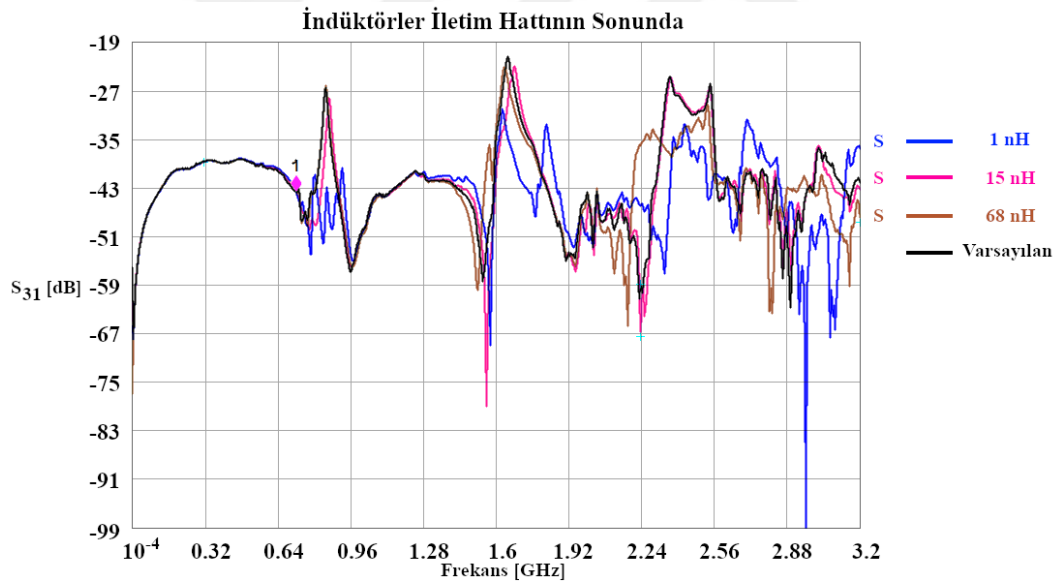
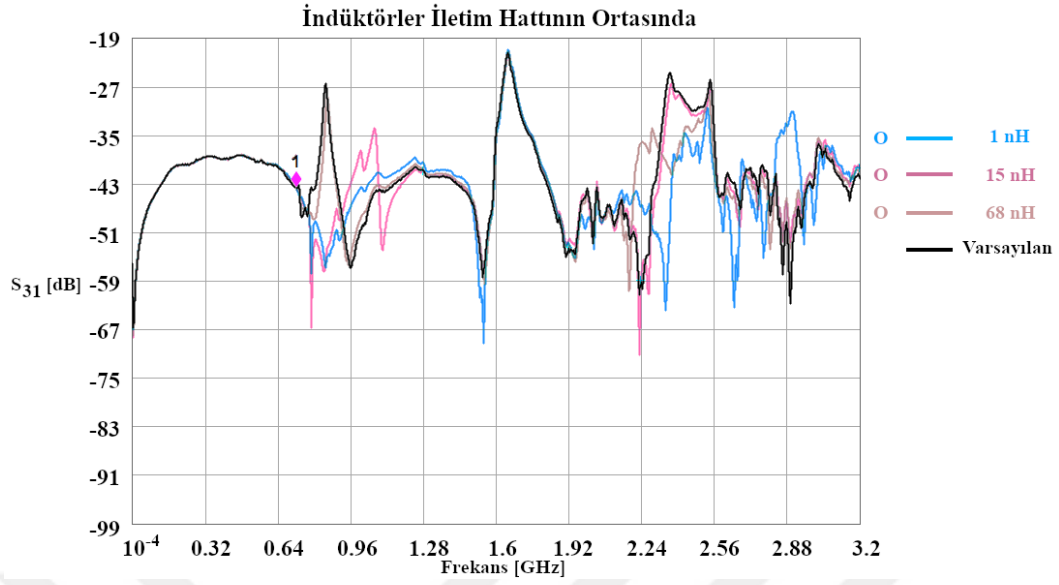
Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

Şekil 20’de gösterildiği gibi, hattının başına eklenen tüm kapasiteleirn 2.3 GHz ile 2.56 GHz ve 2.9 GHz ile 3.2 GHz aralığında 20 dB mertebelerine varan iyileşme sağladığı gözlemlenmiştir. İletim hattının ortasına eklenen kapasiteler, hattın başında

iyileşme sağlanan 2.3 GHz ile 2.56 GHz aralığındaki performansını sürdürürken 2.9 GHz ile 3.2 GHz aralığındaki iyileşmeyi kaybetmiştir. İletim hattının sonuna eklenen 1 pF kapasitenin 1.5 GHz civarında 15 dB mertebesinde iyileşme sağladığı görülmüştür. İletim hattının sonuna kapasite eklenen durumda, iletim hattının başına kapasite eklendiğinde olduğu gibi, 2.3 GHz ile 2.56 GHz ve 2.9 GHz ile 3.2 GHz aralığında iyileşme sağlamıştır. Ancak bu bölümde yapılan testlerde iyileşmelerin 30 dB mertebelerine ulaştığı görülmüştür.

Bahsedilen indüktörler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 21’de gösterilmiştir.





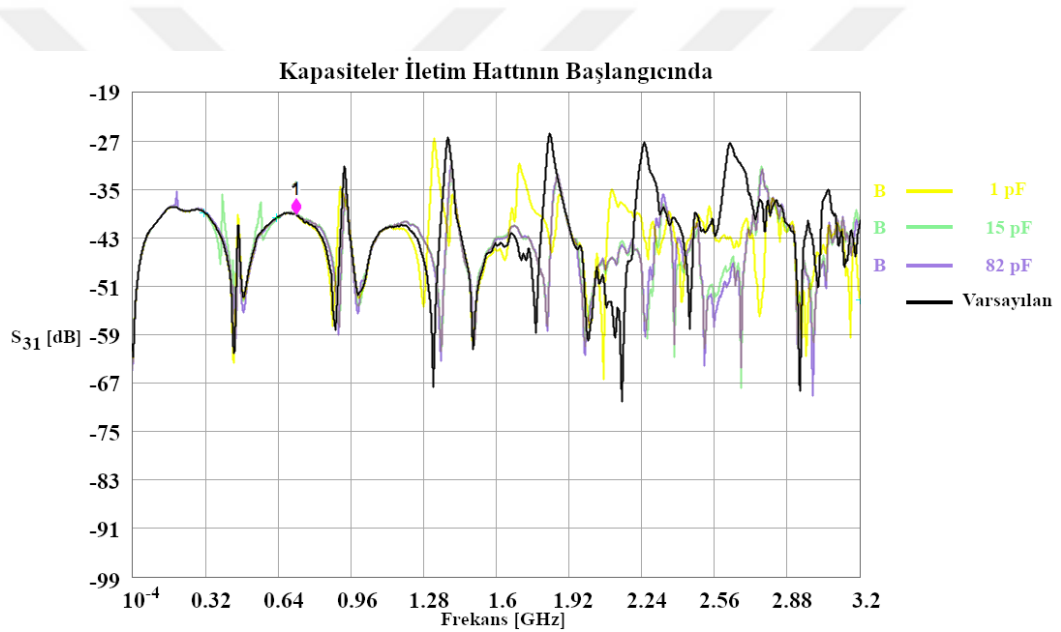
Şekil 21. 3W Ground, PTFE ve 100 mm İletim Hattında İndüktör Eklenmesi

İndüktörler (a) Başta; (b) Ortada; (c) Sonda

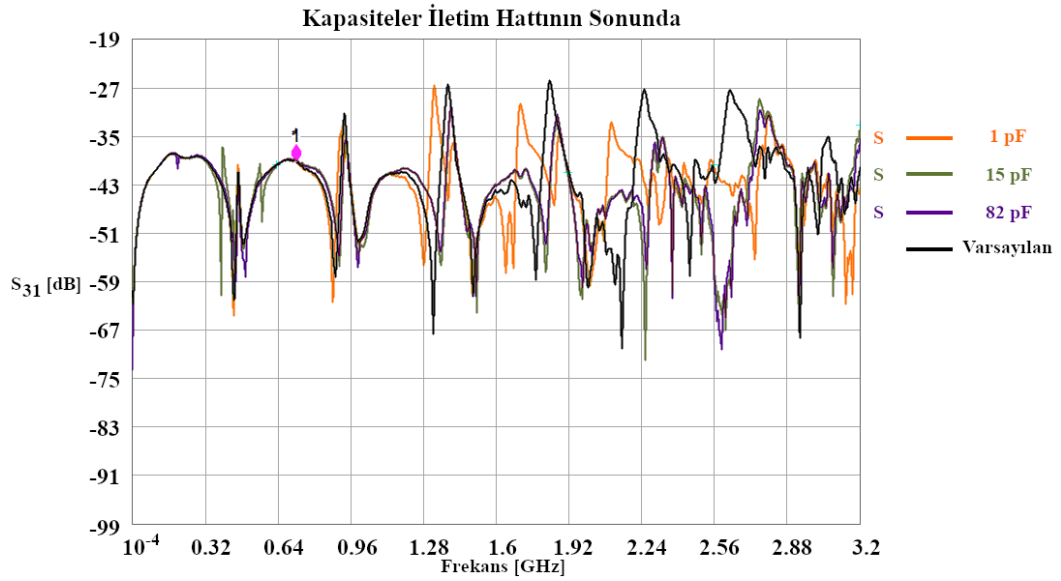
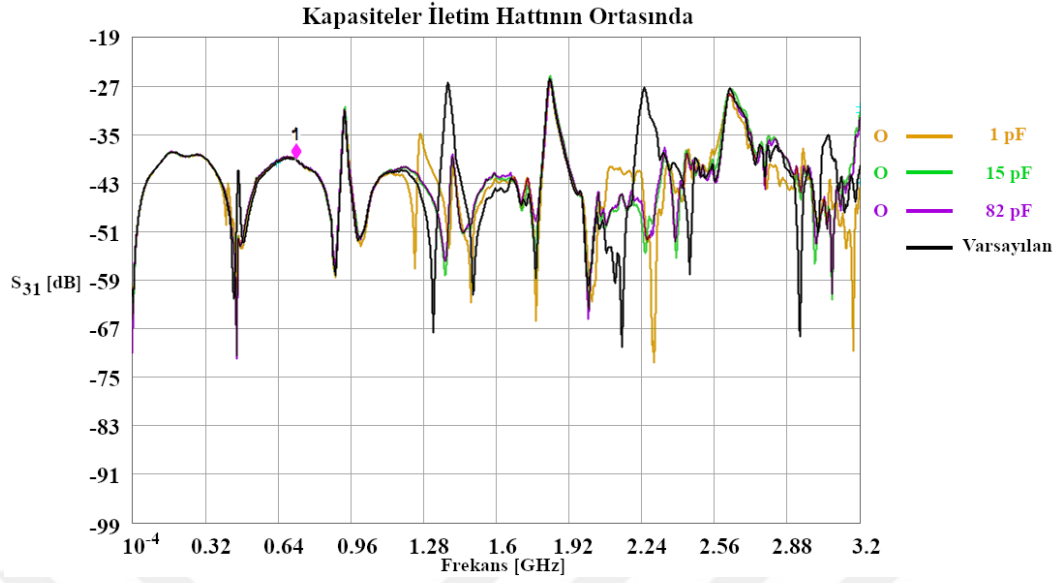
Şekil 21’de görüldüğü gibi, iletim hattının başına eklenen 1 nH ve 15 nH indüktör, 2.35 GHz ile 2.56 GHz aralığında pozitif yönde etki ettiği gözlemlenmiştir.

İletim hattının ortasına eklenen 1 nH ve 15 nH indüktör, 750 MHz ile 960 MHz aralığında iyileşme sağlamıştır. Özellikle, 2.30 GHz - 2.75 GHz aralığında 1 nH indüktör pozitif yönde etkili olmuştur. İletim hattının sonuna eklenen 1 nH ve 15 nH indüktör, 1.6 GHz civarında 22 dB mertebesine kadar iyileşme göstermiştir. Ayrıca 1nH indüktör, 2.35 GHz ile 2.65 GHz aralığında ve 3 GHz civarında 40dB mertebesine varan iyileşme sağlamıştır.

Bahsedilen kapasiteler, 200 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 22’de gösterilmiştir.



(a)



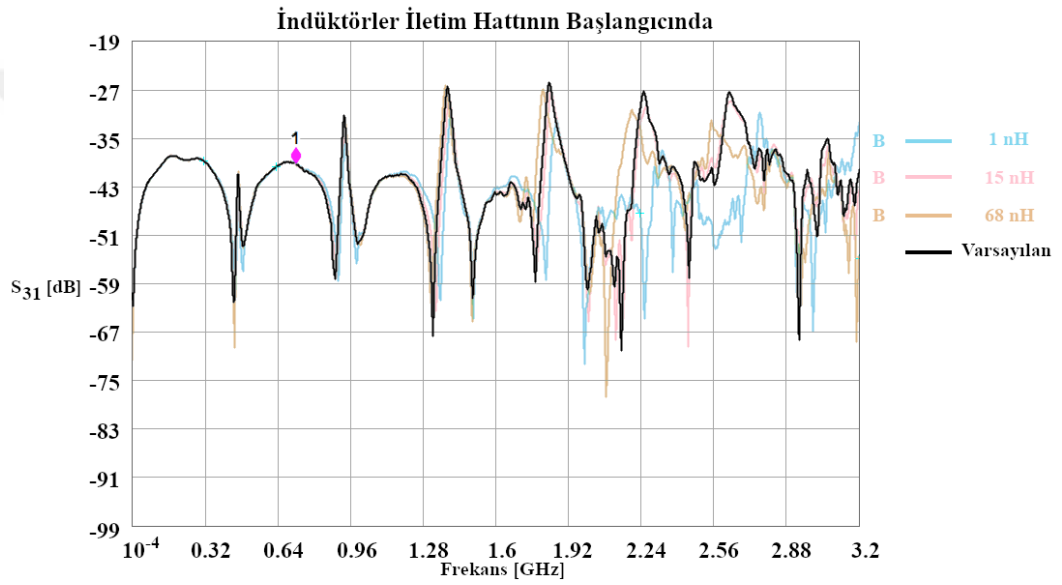
Şekil 22. 3W Ground, PTFE ve 200 mm İletim Hattında Kapasite Eklenmesi

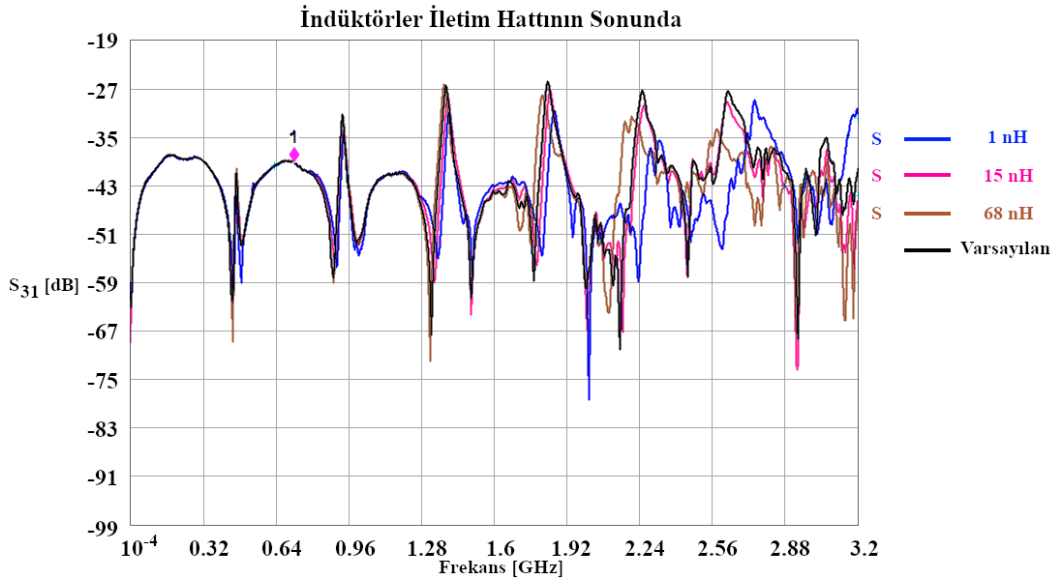
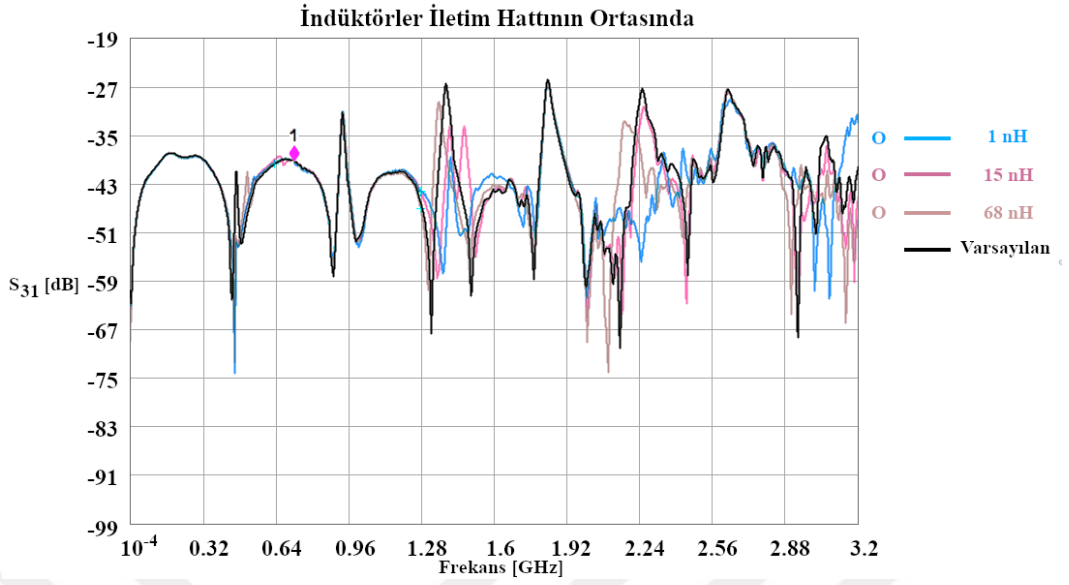
Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

Şekil 22’de gösterildiği gibi, hattın başına eklenen tüm kapasiteler, 2.1 GHz ile 2.7 GHz aralığının neredeyse tamamında iyileşme sağlamıştır. Özellikle 2.7 GHz civarında, 15 pF ve 82 pF kapasitelerin eklenmesiyle 35 dB mertebelerine varan

iyileşmeler gözlenmiştir. Hattın ortasına eklenen 1 pF kapasite, 2.3 GHz civarında 40 dB mertebesinde iyileşme sağlamıştır. Diğer yandan, 2.2 GHz ile 2.4 GHz aralığında tüm kapasiteler iyileşme sağlamıştır. Hattın sonuna eklenen 1 pF ve 15 pF kapasiteler ise 2.1 GHz ile 2.7 GHz aralığında 25 dB mertebelerine varan iyileşme sağlamıştır.

Bahsedilen indüktörler, 200 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 23'te gösterilmiştir.





Şekil 23. 3W Ground, PTFE ve 200 mm İletim Hattında İndüktör Eklenmesi

İndüktörler (a) Başta; (b) Ortada; (c) Sonda

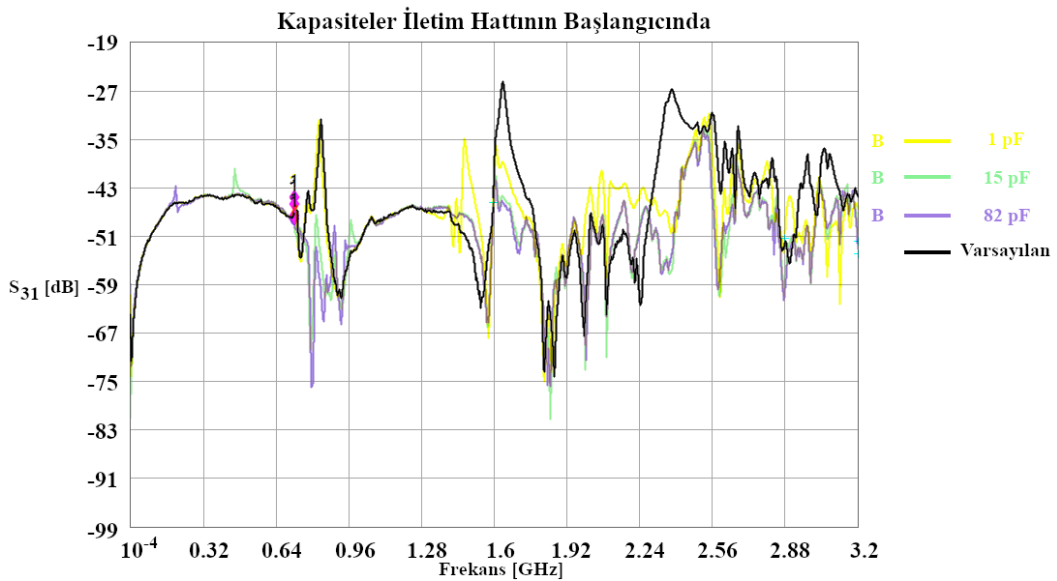
Şekil 23'te görüldüğü gibi, iletim hattının başına eklenen 1 nH indüktör, 1.8 GHz civarında 18 dB, 2.25 GHz civarlarında 30 dB iyileşme sağlamıştır. Benzer şekilde, 68 nH indüktör, 2.15 GHz civarında 25 dB, 3.2 GHz civarında ise 25 dB

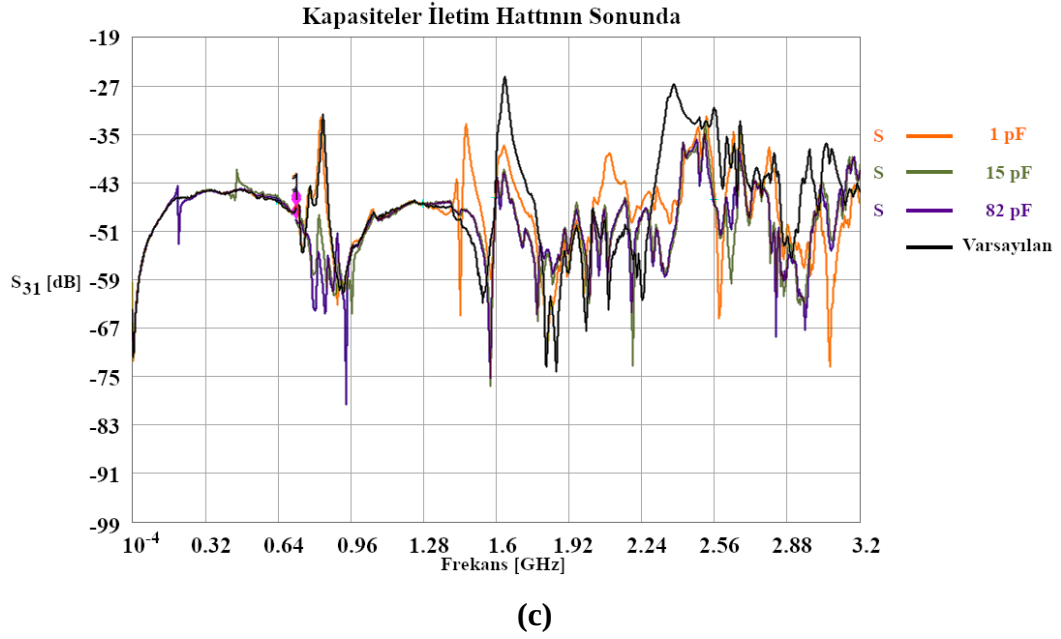
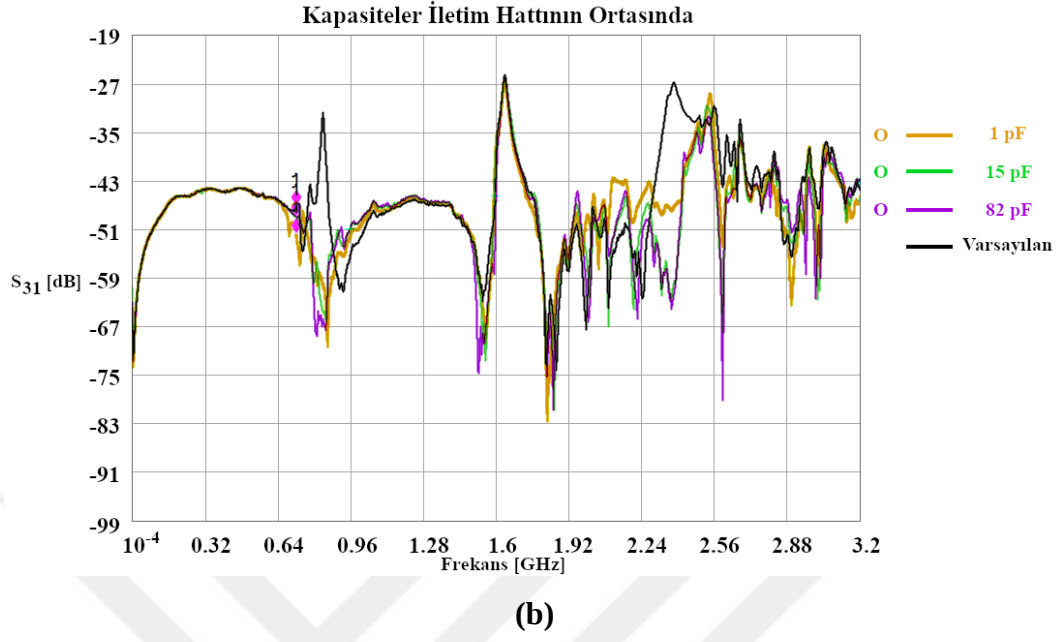
iyileşme sağlamıştır. İletim hattının ortasına eklenen 1nH indüktör, 2.1 GHz ile 2.4 GHz aralığında 20 dB mertebesine varan iyileşme sağlamıştır. En çarpıcı sonuç tüm bileşenler ile, 2.88 GHz ile 3.2 GHz aralığında 30 dB mertebesinde iyileşme olarak ölçülmüştür. İletim hattının sonuna eklenen 1 nH indüktör, 2 GHz civarlarında 20 dB iyileşme sağlamıştır. Ayrıca 2.95 GHz ile 3.2 GHz aralığında 15 nH ve 68 nH indüktörler pozitif yönde etki etmiştir.

4.5. PTFE Dielektrik Malzemeli İletim Hatları: 5W Ground Testleri için VNA Grafikleri

Bu bölümde incelenen yapıda, GND hattı, iletim hattının beş katı kalınlığında tasarlanmıştır. Bu durum GND hattının kalınlığının 1,16 mm olduğu anlamına gelir. Bu çalışma, elde edilen sonuçlar sayesinde yakın uç karışımlarının detaylı analizi için önemli bir kaynak sağlamıştır. Test sonuçları, yakın uç karışımlarının etkilerini grafikler ve veriler üzerinde net bir şekilde göstermektedir. Bu veriler, tasarımın belirli bileşenleri üzerindeki etkilerini ve performansını daha iyi anlamamıza yardımcı olmaktadır.

Bahsedilen kapasiteler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 24'te gösterilmiştir.



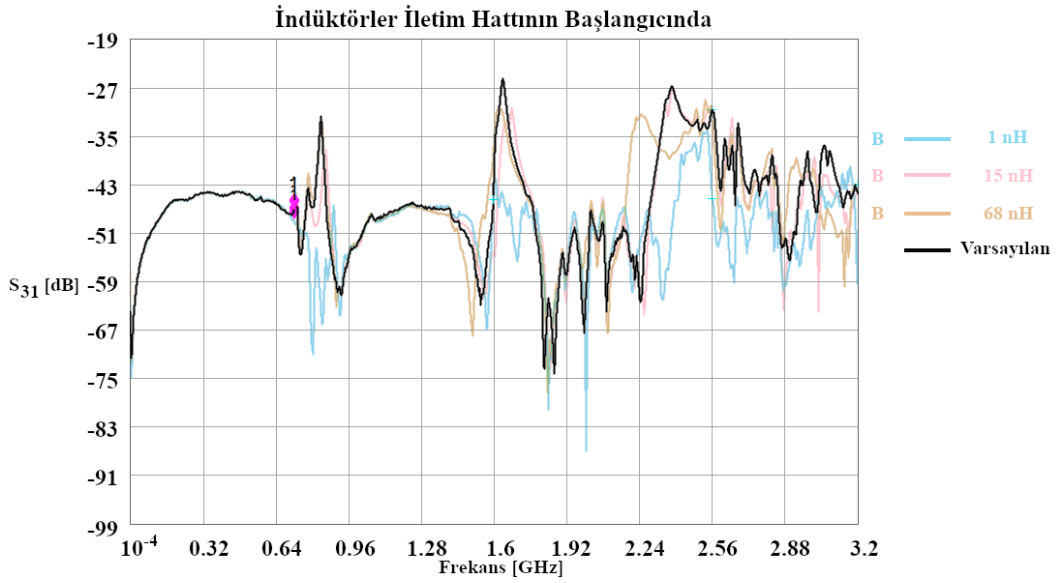


Şekil 24. 5W Ground, PTFE ve 100 mm İletim Hattında Kapasite Eklenmesi

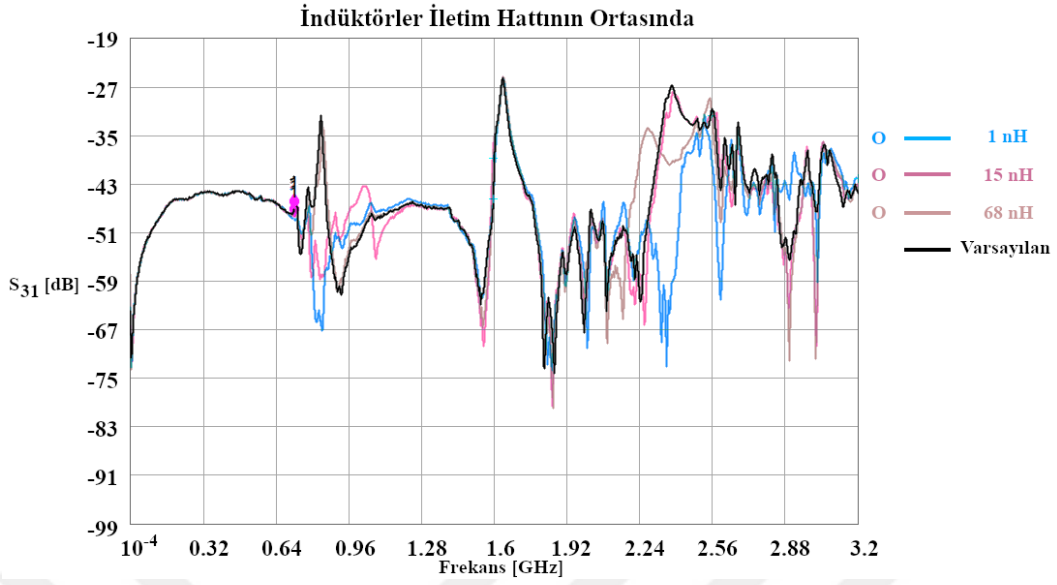
Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

Şekil 24’te gösterildiği gibi, iletim hattının başına eklenen tüm kapasiteler, 750 MHz ile 900 MHz aralığında ve 2.25 GHz ile 3.2 GHz aralığında neredeyse tüm frekanslarda iyileşmeler sağlamıştır. Özellikle, 2.4 GHz civarında olan 15 pF ve 82 pF kapasiteler, 30 dB mertebesine varan iyileşme sağlamıştır. İletim hattının ortasına eklenen kapasitelerden elde edilen en çarpıcı sonuç, 2.6 GHz civarında eklenen tüm kapasitelerin, 35 dB mertebesine varan iyileşmesi olarak görülmüştür. İletim hattının sonuna eklenen kapasiteler ise, 2.25 GHz ile 3.1 GHz aralığında 35 dB mertebelerine varan iyileşme sağlamıştır.

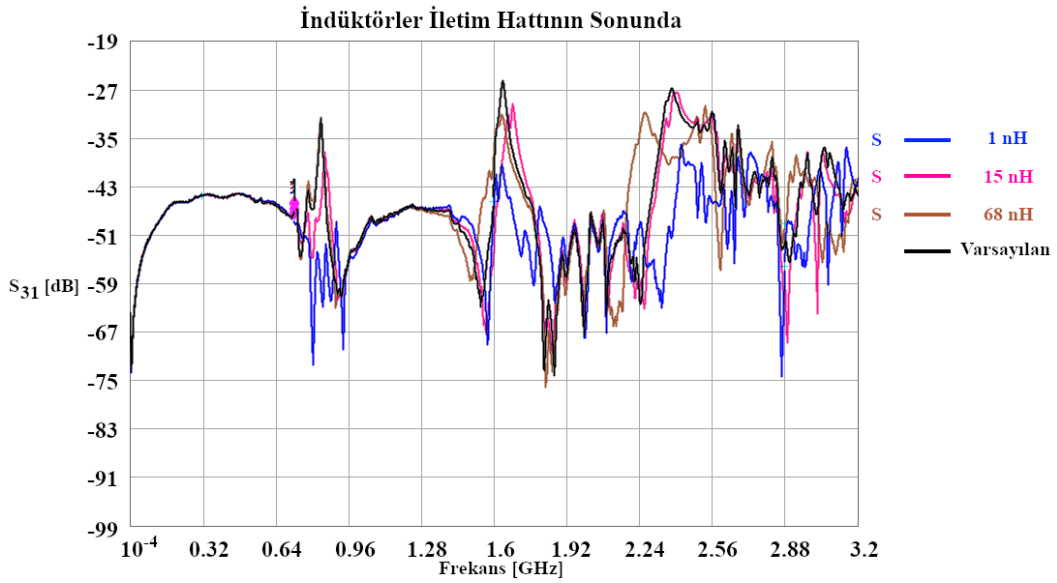
Bahsedilen indüktörler, 100 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 25’te gösterilmiştir.



(a)



(b)



(c)

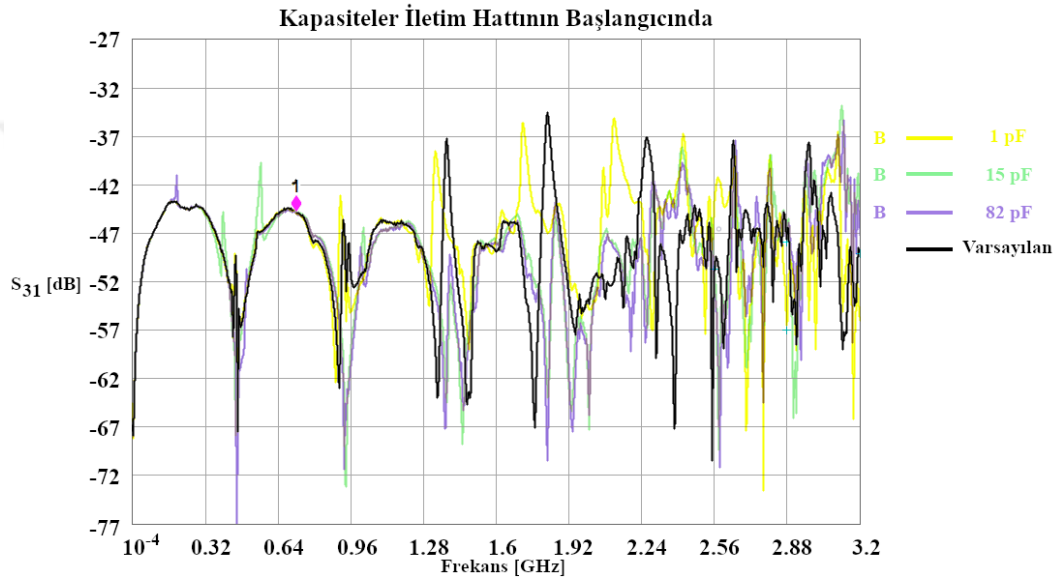
Şekil 25. 5W Ground, PTFE ve 100 mm İletim Hattında İndüktör Eklenmesi

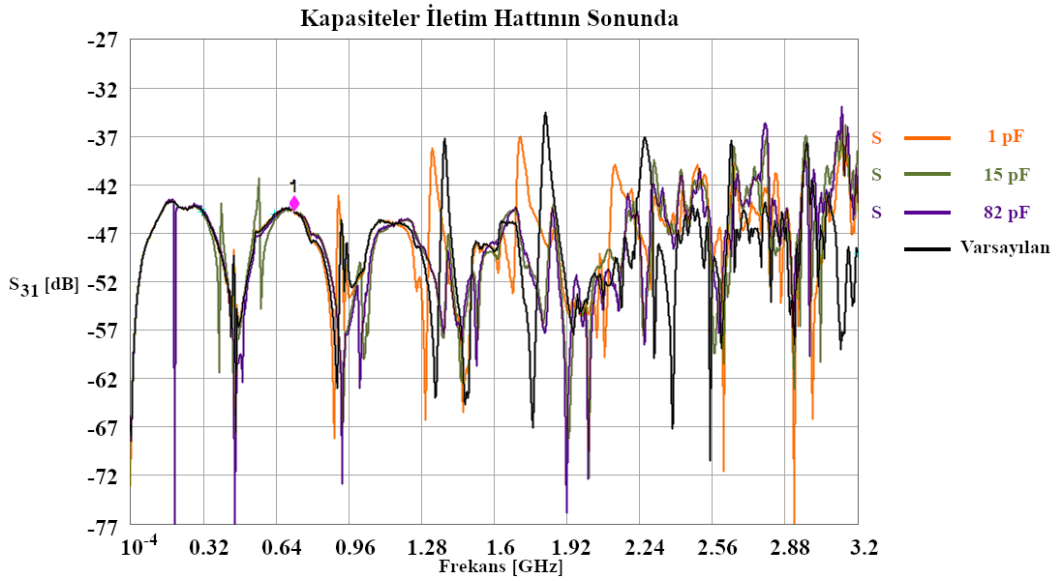
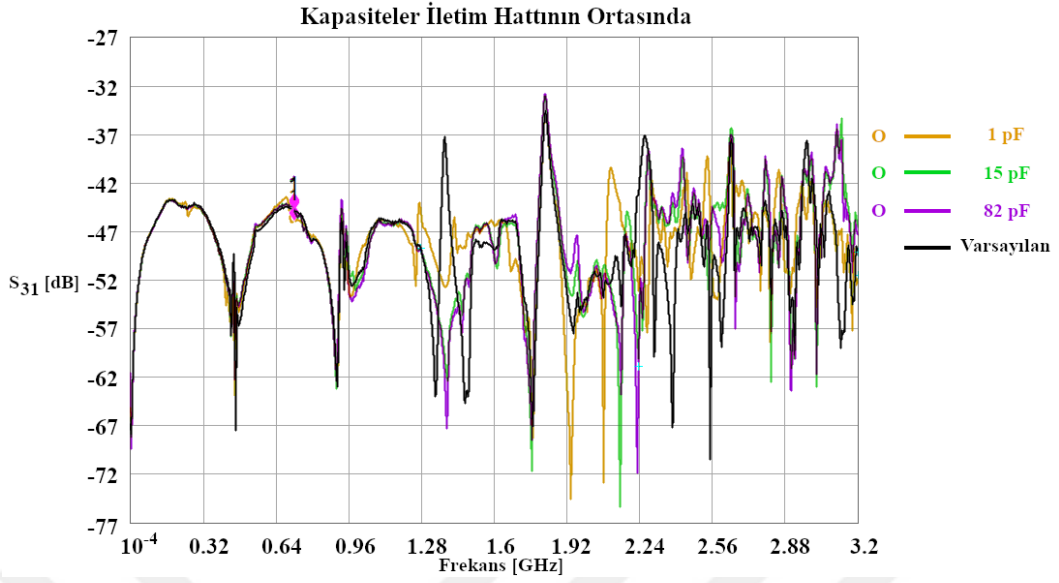
İndüktörler (a) Başta; (b) Ortada; (c) Sonda

Şekil 25'te gösterildiği gibi, iletim hattının başına eklenen 1 nH indüktör, 2.2 GHz ile 3.2 GHz aralığının neredeyse tamamında 25 dB mertebesine varan iyileşme sağlamıştır. İletim hattının ortasında da 1 nH indüktör benzer iyileşmeyi sürdürürken

2.4 GHz civarında 35 dB mertebesine varan iyileşme sağlamıştır. İletim hattının sonunda, 1 nH indüktör 2.8 GHz civarında 25 dB mertebesine varan iyileşme göstermiştir.

Bahsedilen kapasiteler, 200 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışimleri Şekil 26'da gösterilmiştir.





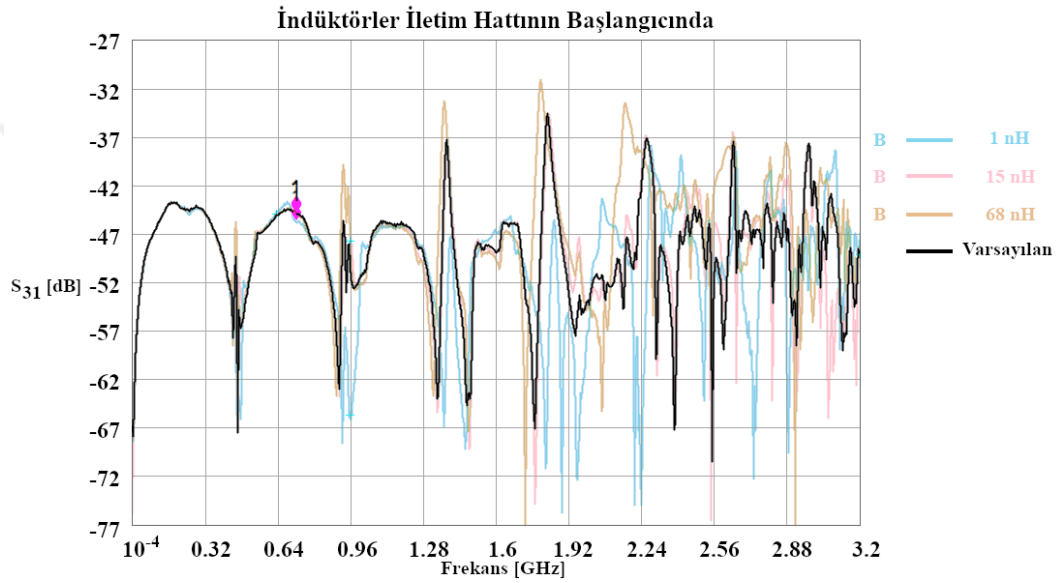
Şekil 26. 5W Ground, PTFE ve 200 mm İletim Hattında Kapasite Eklenmesi

Kapasiteler (a) Başta; (b) Ortada; (c) Sonda

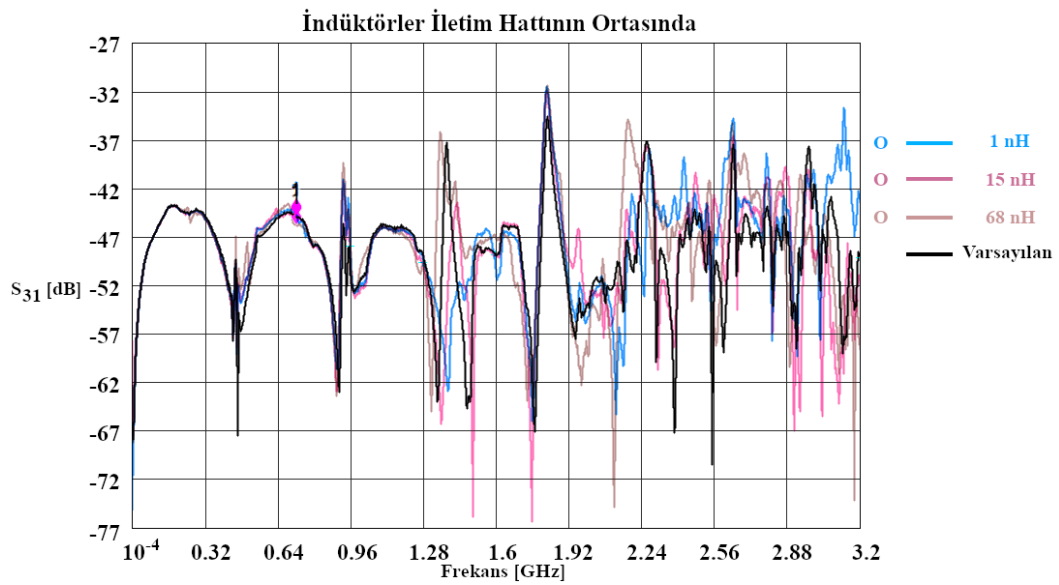
Şekil 26'da görüldüğü gibi, iletim hattının başına eklenen 15 pF ve 82 pF kapasiteler, 1.4 GHz civarında 20 dB mertebesinde iyileşme sağlamıştır. İletim hattının ortasına eklenen 1 pF kapasite, 2 GHz civarında 18 dB mertebesinde iyileşme

sağlamıştır. Diğer yandan, 2.2 GHz civarında 15 pF kapasite 20 dB mertebesinde iyileşme sağlamıştır. İletim hattının sonuna eklenen 15 pF ve 82 pF kapasiteler, 1.9 GHz civarında 22 dB mertebesinde iyileşme sağlamıştır.

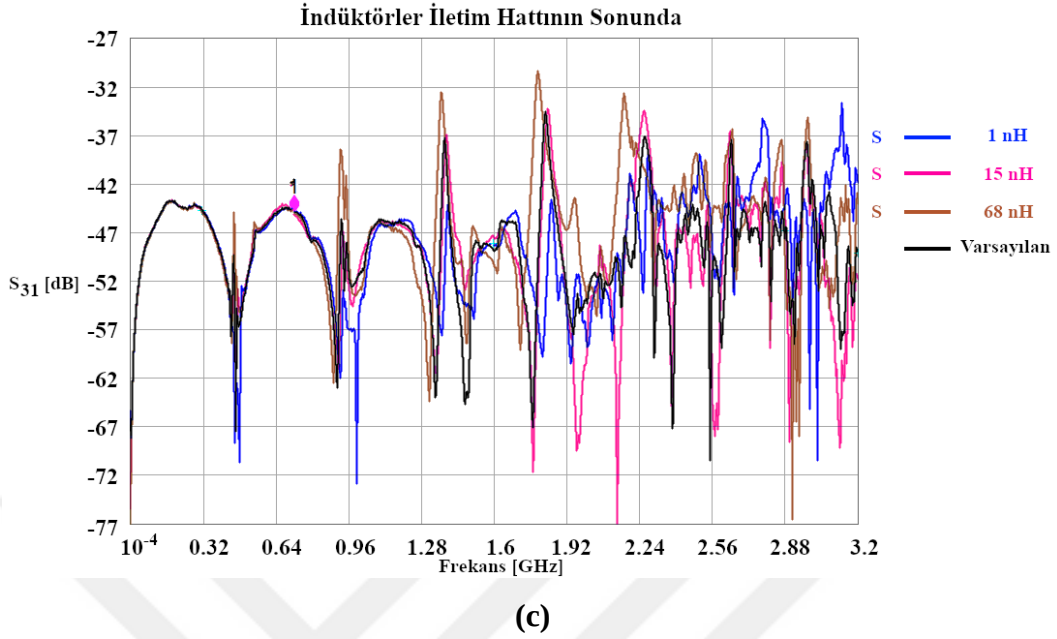
Bahsedilen indüktörler, 200 mm olan iletim hattı modeli üzerine eklendiğinde elde edilen yakın uç karışımları Şekil 27’de gösterilmiştir.



(a)



(b)



Şekil 27. 5W Ground, PTFE ve 200 mm İletim Hattında İndüktör Eklenmesi
İndüktörler (a) Başta; (b) Ortada; (c) Sonda

Şekil 27’de gösterildiği gibi, iletim hattının başına eklenen 1 nH indüktör, 1.8 GHz ile 2.4 GHz aralığında 30 dB mertebesine varan iyileşme sağlamıştır. İletim hattının ortasına eklenen 1 nH indüktör, 1.4 GHz civarında 20 dB mertebesine varan iyileşmeler sağlamıştır. İletim hattının sonunda ise en çarpıcı sonuçlar, 2.1 GHz civarında 15 nH ve 2.9 GHz civarında 68 nH indüktörler ile alınmıştır. Buradaki iyileşmeler 25 dB mertebesine varmaktadır.

4.6. İletim Hattı ve Dielektrik Madde Yapısına Göre Sonuçların Değerlendirilmesi

Bu araştırma, UCPW hatları üzerindeki çapraz karışım problemlerinin çözümü için çeşitli tekniklerin kullanılabileceğini göstermektedir. Bu tekniklerin geliştirilmesi ve uygulanması, elektronik cihazların performansını artırmak ve daha düşük çapraz karışım seviyeleri elde etmek adına önemli bir adım olabilir. Tablo 3, 3W genişliğindeki ground düzlemleri arasına eklenen kapasite ve indüktörlerin varsayılan

duruma göre sağladığı optimum iyileşmeleri göstermektedir. Buna karşılık, Tablo 4, aynı parametrelerin 5W genişliğindeki ground düzlemleri arasındaki etkilerini açıklamaktadır.

Tablo 3. 3W Genişliğinde Ground Düzlemleri Arasına Eklenen Pasif Bileşenler İle Optimum Yakın Uç Karışımı İyileşmeleri

Dielektrik Malzeme	Bileşen	Uzunluk (mm)	Değer	Konum	Frekans (GHz)	İyileşme (-dB)
FR4	Kapasite	100	82 pF	Başta	2.7	25
		200	15 pF	Başta	2.9	35
	İndüktör	100	68 nH	Ortada	2.3	35
		200	68 nH	Başta	2.4	25
PTFE	Kapasite	100	82 pF	Sonda	2.9	30
		200	1 pF	Ortada	2.3	40
	İndüktör	100	1 nH	Sonda	2.9	40
		200	1 nH	Başta	2.3	30

Tablo 4. 5W Genişliğinde Ground Düzlemleri Arasına Eklenen Pasif Bileşenler İle Optimum Yakın Uç Karışımı İyileşmeleri

Dielektrik Malmeze	Bileşen	Uzunluk (mm)	Değer	Konum	Frekans (GHz)	İyileşme (-dB)
FR4	Kapasite	100	15 pF	Sonda	2.1	25
		200	82 pF	Sonda	1.5	40
	İndüktör	100	1 nH	Başta	1.4	35
		200	1 nH	Sonda	0.8	35
PTFE	Kapasite	100	1 pF	Sonda	3	35
		200	82 pF	Sonda	1.9	22
	İndüktör	100	1 nH	Ortada	2.4	35
		200	1 nH	Başta	2.3	30

Tablo 3'te gösterildiği gibi, çalışmalar kapsamında FR4 dielektrik malzemesine sahip elektronik devre kartları üzerinde gerçekleştirilen testlerde elde edilen sonuçlara göre, ground düzlemleri arasına kapasite eklenmesi durumunda,

iletim hatlarının uzunluğunun artmasıyla birlikte çapraz karışımı daha fazla azalttığı gözlemlenmiştir. İndüktör eklendiğinde ise optimum iyileşmenin iki farklı iletim hattı uzunluğu için de benzer frekanslarda olduğu görülmektedir. Tablo 3 optimum iyileştirmeler açısından değerlendirildiğinde, FR4 ve PTFE dielektrik malzemeler kullanılarak tasarlanan iletim hatlarında kapasitelerin 200 mm ve indüktörlerin ise 100 mm iletim hatlarında daha etkin iyileşmeler sağladığı görülmektedir.

Tablo 4'teki verilere göre ise FR4 dielektrik malzeme ile tasarlanan iletim hattında, kapasite eklenen durumlarda iletim hattı uzunluğunun artmasının optimum iyileştirmeyi arttırdığı görülmektedir. İndüktör eklendiği durumda ise farklı iletim hattı uzunluklarında benzer optimum iyileşmelerin elde edildiği görülmüştür. PTFE dielektrik malzeme ile tasarlanan iletim hatlarında ise eklenen kapasite ve indüktörlerin 100 mm iletim hatlarında daha etkili sonuçlar verdiğini göstermektedir.

Tablo 3 ve Tablo 4 incelendiğinde, UCPW iletim hatlarındaki ground düzlemleri arasına eklenen kapasite ve indüktörlerin çapraz karışmanın iyileştirilmesinde etkili olduğu ve bu iyileştirmelerin 40 dB mertebesine ulaştığı görülmektedir. Kapasite ve indüktörlerin eklendiği konumlar açısından genel bir değerlendirme yapıldığında ise, 3W ground düzlemli yapıda başa ve 5W ground düzlemli yapıda ise sona eklendiği durumlarda optimum iyileşmelerin sayıca fazla olduğu görülmektedir. Diğer yandan optimum iyileşmelerin gerçekleştiği frekanslar değerlendirildiğinde, 3W ground düzlemli yapıda 2.3 GHz ile 2.9 GHz aralığında, 5W ground düzlemli yapıda ise 0.8 GHz ile 3 GHz aralığında olduğu görülmektedir.

Bu çalışmada, 40 dB mertebesine varan iyileşmeler elde edilmiştir. Huang vd. [22] çalışmasında, geçişli kıvrımlı koruma izleri oluşturarak elde edilen yakın uç karışması iyileşmesi 30 dB mertebesine varmaktadır. Suntives vd. [26], delikli geçiş sayısını 25 olarak güncellediğinde, optimum yakın uç karışması iyileşmesini 15 dB olarak elde etmiştir. Almalkawi vd. [27], fourier tabanlı olarak tasarladığı düzgün olmayan kurban hattında, yakın uç iyileştirmesini optimum 25 dB olarak elde etmiştir. Shim'in [32] 'dogbone' ismini verdiği delikli geçiş yapısı ile elde ettiği iyileştirme ise

optimum noktada 15 dB olarak kaydedilmiştir. Lee'nin [37] araştırmasında, ground düzlemlerinin bölünen noktasında uyguladığı kıvrımlı bölünmüş yapı ile yakın uç karışmasında 30 dB optimum iyileşme sağladığı görülmüştür. Wang vd. [39] çalışmasında ise delikli geçişlerin açısının 45 derece yapılmasıyla 6 dB civarında yakın uç karışması iyileşmesi sağlandığı kaydedilmiştir. Tez çalışması kapsamında elde edilen veriler ile farklı iletim hatları üzerinde literatürde yapılan çalışmalarda elde edilen optimum yakın uç karışması iyileştirmelerini Tablo 5'te gösterilmiştir.

Tablo 5. Literatürde ve Bu Çalışmada Elde Edilen Optimum Yakın Uç Karışımı İyileşmeleri

Çalışma	Yöntem	Optimum Yakın Uç Karışması İyileşmesi (-dB)
Huang vd. [22]	Delikli kıvrımlı koruma izleri	30
Suntives vd. [26]	Delikli geçiş sayısını 25 olarak güncelleme	15
Almakawi vd. [27]	Fourier tabanlı düzgün olmayan kurban hattı	25
Shim [32]	'Dogbone' delikli geçiş yapısı	15
Lee [37]	Ground düzlemlerinin kıvrımlı bölünmüş yapısı	30
Wang vd. [39]	Delikli geçişlerin açısının 45 derece yapılması	6
Bu çalışma	Ground düzlemleri arasına kapasite ve indüktör eklenmesi	40

Literatürdeki çalışmalar ile bu tez çalışmasında elde edilen sonuçlar kıyaslandığında, optimum yakın uç karışması bakımından bu tez çalışmasının faydalı bir yöntem olabileceği görülmektedir. Diğer çalışmalarda, iyileşmenin sağlandığı frekans bandının bu çalışmaya göre daha verimli olduğu durumlar görülmektedir. Ancak, uygulanabilirlik açısından değerlendirme yapıldığında, Huang vd. [22] ve Suntives vd. [26] çalışmalarında öne çıkarılan geçişli kıvrımlı izler ve geçiş sayısının artırılması uygulamaları pratikte bazı sorunlara neden olmaktadır. Koruma izleri, elektronik devre kartı üzerinde fazladan yer tüketimine neden olarak devre boyutları ile birlikte ağırlık ve maliyet gibi dezavantajları beraberinde getirmektedir. Ek olarak,

bu yapılara delikli geçişlerin eklenmesi, farklı katmanlarda yer alan ground düzleminde süreksizliğe neden olmaktadır. Ground düzleminde meydana gelen süreksizlikler, empedans uyumsuzluğu ve dolayısıyla yansımaları beraberinde getirir. Lee'nin [37], ground düzlemi süreksizliği için önerdiği yapı, bu soruna çözüm olarak sunulmaktadır. Elde edilen sonuçlar olumlu olsa da, süreksiz olmayan ground düzleminde daha verimli değildir. Almalkawi vd. [27] çalışmasındaki düzgün olmayan yapının ise yüksek yoğunluklu ara bağlantıya sahip devre kartlarında yer tüketimi sorunlarına neden olacağı görülmektedir. Shim'in [32] geçiş yapısı planlaması, ekstra bir üretim metodu gerektirmeden yakın uç karışımını iyileştirirken, Wang vd. [39] çalışmasındaki eğik delikli geçişlerin ekstra üretim prosesleri ve maliyetlerine sebep olacağı görülmektedir. Diğer yandan, bu üretim proseslerinin uygulanacağı elektronik devre üretim tesislerinin sınırlı olması ve bu uygulamanın yaygın olmaması, ulaşılabilirlik açısından sorun oluşturmaktadır.

Bu çalışma kapsamında elde edilen sonuçlar, yakın uç karışması iyileştirmesi açısından literatürde mevcut diğer çalışmalarla karşılaştırıldığında önemli katkılar sağlamaktadır. Çalışmamızda elde edilen 40 dB mertebesine varan iyileşmeler, literatürdeki yöntemlerle kıyaslandığında dikkate değer bir başarı göstermektedir. Huang vd. [22] ve Suntives vd. [26] tarafından önerilen yöntemlerin uygulanabilirlik açısından çeşitli pratik sorunlara neden olduğu, Lee'nin [37] ve Almalkawi vd. [27] çalışmalarının ise belirli sınırlamalar içerdiği belirlenmiştir. Ayrıca, Shim [32] ve Wang vd. [39] çalışmalarının, üretim süreçlerinde ek maliyetler ve proses zorluklarına yol açtığı gözlemlenmiştir. Bu bağlamda, bu tez çalışması, mevcut literatüre kıyasla daha etkili ve uygulanabilir bir çözüm sunarak önemli bir yenilik sağlamaktadır. Elde edilen bulgular, gelecekteki araştırmalar ve uygulamalar için umut verici olup, daha geniş kapsamlı çalışmalar ve geliştirmeler için güçlü bir temel oluşturmaktadır.

SONUÇ

Bu tez çalışmasında, UCPW iletim hatlarındaki çapraz karışımı azaltmak için alternatif bir yöntem olarak GND düzleminde kapasite ve indüktör kullanımı önerilmiştir. Yapılan deneysel testler, bu yöntemin çapraz karışımı azaltmada etkili olduğunu doğrulamaktadır.

Farklı elektronik devre kartı tasarımları ve bileşen seçimleri kullanılarak çapraz karışımın azaltılması üzerine testler gerçekleştirildi. Test sonuçları, belirli devre kartı tasarımlarının ve bileşen seçimlerinin çapraz karışımı azaltmada etkili olduğunu gösterdi.

Bununla birlikte, bu çalışmanın bulguları UCPW iletim hattı tasarımı ve performansının önemini de vurgulamaktadır. UCPW iletim hatları, mikrodalga devrelerinde önemli bir bileşen olarak kabul edilmekte ve birçok farklı uygulamada kullanılmaktadır. Bu nedenle, bu çalışmanın bulguları, UCPW iletim hatlarındaki çapraz karışımın azaltılması konusunda yeni bir yöntem önermenin yanı sıra, mikrodalga devre tasarımı ve uygulamaları açısından önemli bir katkı sağlamaktadır.

Bu tez çalışmasında elde edilen bulgular, literatürde mevcut yöntemlerle kıyaslandığında yakın uç karışması iyileştirmesi açısından önemli avantajlar sunmaktadır. Çalışmamızda ulaşılan 40 dB mertebesindeki iyileşme, literatürdeki Huang vd. [22], Suntives vd. [26], Lee [37], Almalkawi vd. [27], Shim [32] ve Wang vd. [39] tarafından rapor edilen iyileşme değerlerini aşarak dikkat çekici bir başarı sağlamaktadır. Bu sonuçlar, literatürde öne çıkan yöntemlerin çeşitli pratik sorunları ve sınırlamaları olduğuna işaret ederken, çalışmamızın sunduğu çözümün daha etkili ve uygulanabilir olduğunu ortaya koymaktadır.

Sonuç olarak, bu çalışmanın bulguları elektronik devre kartlarında meydana gelen çapraz karışmanın azaltılmasına yönelik olarak farklı tekniklerin kullanılabileceğini ve bu tekniklerin etkili olabileceğini göstermektedir. Bu çalışmanın sonuçları, gelecekteki benzer çalışmalara yol gösterici olabilir ve bu alanda yeni gelişmelere öncülük edebilir.

Bunun gibi yöntemlerin kullanımı, elektronik devrelerin performansını artırarak, sinyal kalitesini yükselterek, ve çapraz karışımın neden olduğu olumsuz etkileri minimize ederek, daha iyi bir sinyal bütünlüğü sağlayabilir.

Sektörde elektronik devre kartlarının maliyetleri giderek artan rekabet ortamında oldukça önemlidir. Birkaç tane yüksek frekanslı iletim hattı içeren devrelerde doğrudan çok katmanlı devre kartı kullanımına geçmek yerine, çapraz karışım üzerinde iyileştirmeler yapılması gerekmektedir. Sunulan yöntemlerin ise devre kartı üzerindeki alan tüketimini olması gerekenden fazla arttırmaması gerekmektedir. Bu yöntem, pasif bileşenler ile oluşturulacak kombinasyonlar sayesinde çapraz karışımın azalabileceğini göstermektedir.

KAYNAKÇA

- [1] J. Tang et al., "Far End Crosstalk Mitigation of Differential High Speed Interconnects Within Printed Circuit Board Via Fields," In IEEE 30th Conference on Electrical Performance of Electronic Packaging and Systems (EPEPS), 2021, pp. 1-3.
- [2] J. Tang, J. A. Hejase, P. RoyPaladhi, W. D. Beckir and D. M. Dreps, "A Comprehensive Signal Integrity Study of Differential Pairs Routed within a PCB Via Field," In IEEE 27th Conference on Electrical Performance of Electronic Packaging and Systems (EPEPS), 2018, pp. 233-235.
- [3] J. C. Myers, J. A. Hejase, J. Tang, S. Chun, W. D. Becker and D. M. Dreps, "Signal Integrity Considerations of PCB Wiring in Tightly Pitched Module Pin Fields of High Speed Channels," In IEEE 28th Conference on Electrical Performance of Electronic Packaging and Systems (EPEPS), 2019, pp. 1-3.
- [4] Y. Kuznetsov et al., "Cyclostationary Characterization of the Interference Induced by Crosstalk Between Transmission Lines," In International Symposium on Electromagnetic Compatibility - EMC EUROPE, 2019, pp. 574-579.
- [5] Y. Guo et al., "Robust Extended Unterminated Line (EUL) Crosstalk Characterization Techniques for High-Speed Interconnect," In IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity (EMCSI), 2020, pp. 155-157.
- [6] Z. Xu, B. Ravelo and O. Maurice, "Multiphysics Tensorial Network Analysis Applied to PCB Interconnect Fatigue Under Thermal Cycle Aggression," In IEEE Transactions on Electromagnetic Compatibility, 2019, pp. 1253-1260.
- [7] J. He et al., "An Integer Programming Application for PCB Stack-up Arrangement," In IEEE International Symposium on Electromagnetic Compatibility, Signal & Power Integrity (EMC+SIPI), 2019, pp. 432-436.
- [8] M. Shoji 1992, *Theory of CMOS Digital Circuits and Circuit Failures*, Princeton: Princeton University Press, 1992.

- [9] C. Smartt et al., "Challenges of time domain measurement of field-field correlation for complex PCBs," In IEEE International Symposium on Electromagnetic Compatibility (EMC), 2015, pp. 953-958.
- [10] E. Arriola, A. Ubando, J. Gonzaga, and C.C. Lee, "Wafer-level chip-scale package lead-free solder fatigue: A critical review", *Engineering Failure Analysis*, vol. 144, pp. 106986, Dec., 2022, doi.org/10.1016/j.engfailanal.2022.106986, 2022
- [11] J. Buckwalter, B. Analui and A. Hajimiri, "Data-dependent jitter and crosstalk-induced bounded uncorrelated jitter in copper interconnects," In IEEE MTT-S International Microwave Symposium Digest, 2004, pp. 1627-1630.
- [12] Z. Xu, B. Ravelo, O. Maurice, J. Gantet and N. Marier, "Radiated EMC Kron's Model of 3-D Multilayer PCB Aggressed by Broadband Disturbance", *IEEE Transactions on Electromagnetic Compatibility*, vol. 62, pp. 406-414, Apr., 2020, doi.org/10.1109/TEM.2019.2901670, 2020
- [13] Q. Chen, S. Kato and K. Sawaya, "Estimation of Current Distribution on Multilayer Printed Circuit Board by Near-Field Measurement", *IEEE Transactions on Electromagnetic Compatibility*, vol. 50, pp. 399-405, May., 2008, doi.org/10.1109/TEM.2008.921028, 2008
- [14] D. Brooks 2013, *PCB Currents How They Flow How They React*, New Jersey: Prentice Hall, 2013.
- [15] S. Hall and G. Hall, *High-Speed Digital System Design: A Handbook of Interconnect Theory and Design Practices*. New York: Wiley-IEEE Press, 2000.
- [16] I. Novak, B. Eged and L. Hatvani, "Measurement by vector-network analyzer and simulation of crosstalk reduction on printed circuit boards with additional center traces," In IEEE Instrumentation and Measurement Technology Conference, 1993, pp. 269-274.
- [17] D. Becerra-Pérez and J. E. Rayas-Sánchez, "Optimization of the stub-alternated and serpentine microstrip structures to minimize far-end crosstalk," In IEEE 21st Conference on Electrical Performance of Electronic Packaging and Systems, 2012, pp. 109-112.

- [18] G. H. Shiue, Z. H. Zhang, C. L. Yeh and C. F. Huang, "Analysis and Reduction of Coupling Noise in Coupled Striplines With Inserted Guard Trace With Different Trace Spacings", *IEEE Transactions on Components, Packaging and Manufacturing Technology*, vol. 3, pp. 1372-1383, Aug., 2013, doi.org/10.1109/TCPMT.2012.2231467, 2013
- [19] A. C. Marvin and Y. Cui, "Shielding Measurements of Equipment Enclosures in the Radiating Near Field", *IEEE Transactions on Electromagnetic Compatibility*, vol. 49, pp. 860-867, Nov., 2007, doi.org/10.1109/TEMPC.2007.908268, 2007
- [20] J.V.R. Ravindra and M.B. Srinivas, "Modeling and analysis of crosstalk for distributed RLC interconnects using difference model approach," In Proceedings of the 2007 International Conference on Computer-Aided Design, 2007, pp. 207-211.
- [21] A. Ghosh, "Minimization of crosstalk in PCB." *International Journal for Research in Applied Science & Engineering Technology (IJRASET)*, vol. 6, no. 1, pp. 891-898, 2018.
- [22] W. T. Huang, C. H. Lu, and D. B. Lin, "Design of Suppressing Crosstalk by Vias of Serpentine Guard Trace," *Piers Online*, vol. 6, no.4, pp. 360-364, 2010. [Online]. Available: <https://api.semanticscholar.org/CorpusID:55716491>
- [23] L. Zhang et al., "Far-End Crosstalk Mitigation for Microstrip Lines in High-Speed PCBs," In Cross Strait Quad-Regional Radio Science and Wireless Technology Conference (CSQRWC), 2019, pp. 1-3.
- [24] X. B. Yu, Q. M. Cai, Y. Ren, X. Ye and J. Fan, "Study of Thickening Soldermask Coated Microstrip Lines on High-Speed PCBs for Crosstalk Reduction in DDR5," In IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity (EMCSI), 2020, pp. 575-577.
- [25] Q. M. Cai, Y. Zhu, R. Zhang, Y. Ren, X. Ye and J. Fan, "A Study of Coverlay Coated Microstrip Lines for Crosstalk Reduction in DDR5," In IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity (EMCSI), 2020, pp. 581-585.

- [26] A. Suntives, A. Khajooeizadeh and R. Abhari, "Using via fences for crosstalk reduction in PCB circuits," In IEEE International Symposium on Electromagnetic Compatibility, 2006, pp. 34-37.
- [27] M. Almalkawi, K. Shamaileh, S. Abushamleh, Y. Choukiker and V. Devabhaktuni, "Effect of PCB traces with continuous impedance perturbation on crosstalk immunity," In IEEE MTT-S International Microwave and RF Conference, 2013, pp. 1-4.
- [28] M. S. Sharawi, "Practical issues in high speed PCB design." in *IEEE Potentials*, vol. 23, no. 2, pp. 24-27, 2004.
- [29] D. B. Lin, C. P. Huang, C. H. Lin, H. N. Ke and W. S. Liu, "Using rectangular-patches (RPs) to reduce far-end crosstalk noise and improve eye-diagrams on microstrip helix delay line," In IEEE International Symposium on Electromagnetic Compatibility (EMC), 2015, pp. 612-615.
- [30] Q. M. Cai et al., "Far-End Crosstalk Mitigation in DDR5 Using Graphene-Paraffin Material Coated Signal Lines with Tabs," In Cross Strait Quad-Regional Radio Science and Wireless Technology Conference (CSQRWC), 2019, pp. 1-3.
- [31] I. Y. Park, I. Ahmed, D. Brunner, P. Xie and J. Natarajan, "Effects of Various Via Patterns on Resonance and Crosstalk in High Speed Printed Circuit Boards," In IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity (EMCSI), 2020, pp. 164-169.
- [32] Y. Shim and D. Oh, "Improved PCB via pattern to reduce crosstalk at package BGA region for high speed serial interface," In IEEE 64th Electronic Components and Technology Conference (ECTC), 2014, pp. 1896-1901.
- [33] W. Lindseth, "Effectiveness of PCB perimeter Via fencing: Radially propagating EMC emissions reduction technique," In IEEE International Symposium on Electromagnetic Compatibility (EMC), 2016, pp. 627-632.
- [34] D. Chen, Y. Chen, D. Lai and I. J. Umoh, "A Crosstalk Noise-aware Signal Integrity Simulation Methodology," In 15th International Microsystems, Packaging, Assembly and Circuits Technology Conference (IMPACT), 2020, pp. 239-242.

- [35] F. Ling, K. Cai and B. Sen, "Fast Full Board Crosstalk Scan for Signal Integrity Sign-Off for High Speed PCB Designs," In IEEE Symposium on Electromagnetic Compatibility, Signal Integrity and Power Integrity (EMC, SI & PI), 2018, pp. 122-125.
- [36] J. Syue, H. Tsai, L. Guan, R. Hsu and D. Wu, "How the Type of Glass Fiber Cloth Affects PCB Insertion Loss," In Asia-Pacific International Symposium on Electromagnetic Compatibility (APEMC), 2021, pp. 1-4.
- [37] J. Lee, "A Novel Meander Split Power/Ground Plane Reducing Crosstalk of Traces Crossing Over." *Electronics*, vol. 8, no. 9, pp. 1041, 2019.
- [38] F. Xiao, Y. Nakada, K. Murano, and Y. Kami, "Crosstalk analysis model for trace crossing split ground plane and its reduction by stitching capacitor", *Electronics and Communications in Japan (Part II: Electronics)*, vol. 90, no. 8, pp. 26-34, 2007.
- [39] J. Wang, C. Xu, S. Zhong, S. Bai, J. Lee and D. Kim, "Differential Via Designs for Crosstalk Reduction in High-Speed PCBs," In IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity (EMCSI), 2020, pp. 145-149.
- [40] W. S. Wong and A. Salleo, *Flexible Electronics: Materials and Applications*. New York: Springer, 2009.
- [41] C. Coombs 2007, *Printed Circuits Handbook*, New York: McGraw-Hill Professional, 2007.
- [42] J. Fjelstad 2007, *Flexible Circuit Technology Third Edition*, Oreon: BR Publishing, 2007.
- [43] G. Ouyang, L. V. T. Phan and K. Xiao, "Methods to reduce crosstalk in flex circuit and PCB," In IEEE International Symposium on Electromagnetic Compatibility (EMC), Canada, 2016, pp. 25-28
- [44] H. Bello, O. Oyeleke, A. D. Usman, T. Bello, I. Muhammad and O. S. Zakariyya, "Modelling And Realization of a Compact CPW Transmission Lines Using 3D Mmics Technology in ADS Momentum," In 15th International Conference on Electronics, Computer and Computation (ICECCO), 2019, pp. 1-7.

- [45] J. Browne, "Broadband Amp Drops through Noise Floor." *Microwaves RF*, vol. 31, no. 2, pp. 141-144, 1992.
- [46] M. Swaminathan, D. Chung, S. Grivet-Talocia, K. Bharath, V. Laddha and J. Xie, "Designing and Modeling for Power Integrity", *IEEE Transactions on Electromagnetic Compatibility*, vol. 52, pp. 288-310, May., 2010, doi.org/10.1109/TEMPC.2010.2045382, 2010
- [47] C. Wei, Y. Xiaoning, A. Bruce, W. Doug, L. Min and L. J. Drewniak, "EMI resulting from signal via transitions through the DC power bus," In IEEE International Symposium on Electromagnetic Compatibility, 2000, pp. 821-826.
- [48] C. Wei, Y. Xiaoning, A. Bruce, W. Doug, L. Min and L. J. Drewniak, "EMI resulting from a signal via transition through DC power bus - effectiveness of local SMT decoupling," In Asia-Pacific Conference on Environmental Electromagnetics CEEM 2000, 2000, pp. 91-95.
- [49] B. Wu and L. Tsang, "Signal Integrity Analysis of Package and Printed Circuit Board With Multiple Vias in Substrate of Layered Dielectrics," *IEEE Transactions on Advanced Packaging*, vol. 33, pp. 510-516, May., 2010, doi.org/10.1109/TADVP.2009.2026482, 2010
- [50] E. X. Liu, E. P. Li, Z. Z. Oo, X. C. Wei, Y. J. Zhang, and R. Vahldieck, "Novel methods for modelling of multiple vias in multilayered parallel-plate structures", *IEEE Trans. Microw. Theory Techn.*, vol. 57, pp. 1724-1733, Jul., 2009, doi.org/10.1109/TMTT.2009.2022883, 2009
- [51] J. Kim, Y. Joeng, J. Kim, J. Lee, C. Ryu, J. Shim, M. Shin, and J. Kim, "Modeling and measurement of interlevel electromagnetic coupling and fringing effect in a hierarchical power distribution network using segmentation method with resonant cavity model", *IEEE Transactions Adv. Packag.*, vol. 31, pp. 544-557, Aug., 2008, doi.org/10.1109/TADVP.2008.927837, 2008
- [52] R. Rimolo-Donadio et al., "Physics-based via and trace models for efficient link simulation on multilayer structures up to 40 GHz", *IEEE Trans. Microw. Theory Techn.*, vol. 57, Aug., 2009, doi.org/10.1109/TMTT.2009.2025470, 2009

- [53] E. Bogatin 2009, *Signal and Power Integrity - Simplified*, New Jersey: Prentice Hall PTR, 2009.
- [54] W. Jiang, k. Cai, B. Sen and G. Wang, "Practical High Speed PCB Stackup Tool - Generation and Validation," In IEEE 68th Electronic Components and Technology Conference (ECTC), 2018, pp. 2288-2294.
- [55] Y. Ren, M. Yin, C. Ye and X. Ye, "Application of hybrid PCB stackup," In IEEE Electrical Design of Advanced Packaging and Systems Symposium (EDAPS), 2017, pp. 1-3.
- [56] C. M. Smutzer, M. J. Degerstrom and B. K. Gilbert, "Navigating PCB stackup layer assignments for optimized si and pi performance in high speed, high power designs", *IEEE 20th Workshop on Signal and Power Integrity (SPI)*, vol. 20, pp. 1-4, May., 2016, doi.org/10.1109/SaPIW.2016.7496274, 2016
- [57] B. C. Wadell 1991, *Transmission Line Design Handbook*, Boston: Artech House Publishers, 1991.
- [58] J. Lim et al., "ASIC package design optimization for 10 Gbps and above backplane SerDes links," In Proc. IEEE Int. Symp. Electromagn. Compat., 2012, pp. 199-204.
- [59] J. Wang, C. Xu, S. Zhong, S. Bai, J. Lee and D. Kim, "Differential Via Designs for Crosstalk Reduction in High-Speed PCBs," In IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity (EMCSI), 2020, pp. 145-149.
- [60] K. Lee, H. B. Lee, H. K. Jung, J. Y. Sim and H. J. Park, "A Serpentine Guard Trace to Reduce the Far-End Crosstalk Voltage and the Crosstalk Induced Timing Jitter of Parallel Microstrip Lines", *IEEE Transactions on Advanced Packaging*, vol. 31, pp. 809-817, Nov., 2008, doi.org/10.1109/TADVP.2008.924226, 2008
- [61] K. Lee, H. K. Jung, H. J. Chi, H. J. Kwon, J. Y. Sim and H. J. Park, "Serpentine Microstrip Lines With Zero Far-End Crosstalk for Parallel High-Speed DRAM Interfaces", *IEEE Transactions on Advanced Packaging*, vol. 33, pp. 552-558, May., 2010, doi.org/10.1109/TADVP.2009.2033938, 2010

- [62] F. Xiao, Y. Nakada, K. Murano, ve Y. Kami, "Crosstalk analysis model for traces crossing split ground plane and its reduction by stitching capacitor", *Electronics and Communications in Japan (Part II: Electronics)*, vol. 90, no. 1, pp. 26-34, Aug., 2007, doi.org/10.1002/ecjb.20338, 2007
- [63] R. Mudavath and B. R. Naik, "Estimation of Far End Crosstalk and Near End Crosstalk Noise with Mutually Coupled RLC Interconnect Models," In International Conference on Communication and Signal Processing (ICCSP), 2018, pp. 182-185.
- [64] S. Coskun, M. Yildiz, and T. Sonmezocak, "Reducing Crosstalk in Electronic Circuit Boards", In Proceedings of the International Conference on Engineering Technologies (ICENTE23), 2023 pp. 38.
- [65] J. Kim, H. Lee and J. Kim, "Effects on signal integrity and radiated emission by split reference plane on high-speed multilayer printed circuit boards", *IEEE Transactions on Advanced Packaging*, vol. 28, pp. 724-735, Nov., 2005, doi.org/10.1109/TADVP.2005.850503, 2005
- [66] H. W. Ott 2009, *Electromagnetic Compatibility Engineering*, Hoboken: John Wiley & Sons, Inc., 2009.
- [67] L. W. Ritchey 2003, *Right the First Time: A Practical Handbook on High Speed PCB and System Design*, California: Speeding Edge, 2003.
- [68] H. Johnson and M. Graham, *High-speed Signal Propagation: Advanced Black Magic*. New Jersey: Prentice Hall Press, 2003.
- [69] M. H. Craig, "Inductance Equation for a Single-Layer Circular Coil." *Proceedings of the IEEE*, Vol. 75, no. 2, pp. 256-257, 1987.