

T.C.
FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**MATRİS ÇEVİRİCİDEN BESLENEN BİR ASENKRON MOTOR
SÜRÜCÜSÜNÜN TASARIMI VE KONTROL ALGORİTMALARININ
UYGULAMASINDA YENİ BİR YAKLAŞIM**

Ebubekir ERDEM

Tez Yöneticisi:
Yrd. Doç. Dr. Yetkin TATAR
Prof. Dr. Sedat SÜNTER

DOKTORA TEZİ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

ELAZIĞ, 2007

T.C.
FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**MATRİS ÇEVİRİCİDEN BESLENEN BİR ASENKRON MOTOR
SÜRÜCÜSÜNÜN TASARIMI VE KONTROL ALGORİTMALARININ
UYGULAMASINDA YENİ BİR YAKLAŞIM**

Ebubekir ERDEM

DOKTORA TEZİ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

Bu tez, 26/10/2007 tarihinde aşağıda belirtilen jüri tarafından oybirliği/~~oyçokluğu~~ ile başarılı/~~başarısız~~ olarak değerlendirilmiştir.

Danışman: Yrd. Doç. Dr. Yetkin TATAR

Prof. Dr. Sedat SÜNTER

Üye: Prof. Dr. Erhan AKIN

Üye: Prof. Dr. Hanifi GÜLDEMİR

Üye: Prof. Dr. Hasan KÜRÜM

Üye: Yrd.Doç. Dr. Nedim TUTKUN

Bu tezin kabulü, Fen Bilimleri Enstitüsü Yönetim Kurulu' nun /..... /..... tarih ve sayılı kararıyla onaylanmıştır.

TEŞEKKÜR

Bu tez çalışması süresince yardımlarını esirgemeyen ve değerli fikirleriyle bana yol gösteren danışman hocalarım, Sayın Yrd.Doç.Dr. Yetkin TATAR ve Prof Dr. Sedat SÜNTER'e çok teşekkür eder, şükranlarımı sunarım.

Yine tez çalışması süresince büyük destek gördüğüm ve fikirleriyle çalışmalarına katkıda bulunan Yrd. Doç. Dr. Servet TUNCER ve Yrd.Doç.Dr. Hayrettin CAN'a teşekkürlerimi bir borç bilirim. Tezin yazım aşamasında yardımcı olan kıymetli arkadaşlarım Arş.Gör. Bilal ALATAŞ ve Uzman Taner TUNCER'e teşekkürlerimi sunarım.

Ayrıca teze destek veren Fırat Üniversitesi Bilimsel Araştırmaları Birimine (FÜBAB-1042 ve FÜBAB-819), de çok teşekkür ederim.

Son olarak tez çalışması boyunca gösterdikleri sabır ve desteklerinden dolayı sevgili eşime ve çocuklarıma şükranlarımı sunarım.

İÇİNDEKİLER

	<u>Sayfa</u>
TEŞEKKÜR	
İÇİNDEKİLER	I
ŞEKİLLER LİSTESİ	IV
TABLolar LİSTESİ	XII
EKLER LİSTESİ	XIII
SİMGELER LİSTESİ	XIV
KISALTMALAR LİSTESİ	XVI
ÖZET	XVII
SUMMARY	XIX
1. GİRİŞ	1
1.1. Giriş.....	1
1.2. Tezin Amacı.....	6
1.3. Tezin Organizasyonu.....	7
2. MATRİS ÇEVİRİCİLER	9
2.1. Giriş	9
2.2. IGBT'li Çift Yönlü Anahtarlar	11
2.2.1. Köprü Diyotlu Çift Yönlü Anahtar	11
2.2.2. Ortak Emiterli Çift Yönlü Anahtar	12
2.2.3. Ortak Kollektörlü Çift Yönlü Anahtar	12
2.3. Çift Yönlü Anahtarlarda Akım Komütasyonu Stratejileri	13
2.4. Tümlüşük Güç Modülleri	15
2.5. Matris Çeviricilerde Koruma ve Ek Devreler	17
3. MATRİS ÇEVİRİCİ MODULASYON ALGORİTMALARI	20
3.1. Giriş	20
3.2. Venturini Kontrol Algoritması	21
3.2.1. Çıkış Gerilimlerin Elde Edilmesi	22

3.2.2. Giriş Akımların Elde Edilmesi	24
3.2.3. Giriş Yer Değiştirme Faktörünün Kontrolü	26
3.2.4. Maksimum Çıkış Gerilim Değerinin Elde edilmesi	28
3.2.5. Maksimum Çıkış Gerilimi Elde Etmek İçin Venturini Algoritmasının Basitleştirilmiş Bir Şekli	30
3.3. Uzak Vektör Darbe Genişlik Modülasyon Algoritması (UVDGM)	31
3.3.1. $\alpha - \beta$ dönüşümü (Clarke Dönüşümü).....	32
3.3.2. Matris Çeviricilerde Anahtarlama Durumları ve Uzak Vektör Düzleminde Gösterilimi	33
3.3.3. Yarıiletken Anahtarların İletim Sürelerinin Hesaplanması	43
3.3.4. İletime Girecek Yarıiletken Anahtarların Seçimi ve İletim Sıralamasının Tespiti	49
 4. MATRİS ÇEVİRİCİ TASARIMI	55
4.1. Giriş	55
4.2. Koruma devrelerin Tasarımı	58
4.3. IGBT Sürücü Devresi	63
4.4. Snubber Tipinin Seçimi	64
4.5. Giriş Filtresi ve Gerilim Kenetleme Devresi	65
4.6. Akım ve Gerilim Algılayıcılar	67
4.7. Denetleyici Kart ve Kullanılan Yazılımların Özellikleri	68
4.8. Matris Çevirici Güç Devresinin Test Edilmesi	69
 5. RL YÜKÜNÜ BESLEYEN MATRİS ÇEVİRİCİNİN SİMÜLİNK BENZETİMİ VE GERÇEKLEŞTİRİLMESİ	72
5.1. Giriş.....	72
5.2. Venturini Kontrol Algoritması Kullanan Matris Çeviricinin Modellenmesi ve Gerçekleştirilmesi	72
5.3. UVDGM Algoritması Kullanan Matris Çeviricinin Modellenmesi ve Gerçekleştirilmesi	76
5.4. Benzetim ve Deneysel Sonuçlar	78
 6. MATRİS ÇEVİRİCİDEN BESLENEN 3 FAZLI ASENKRON MOTORUN AÇIK VE KAPALI ÇEVİRİM V/f HIZ KONTROLÜ	95
6.1. Giriş.....	95
6.2. Açık Çevrim V/f Hız Kontrolü	95

6.3. Kayma Regölasyonu Yöntemi ile Kapalı Çevrim V/f Hız Kontrolü	98
6.4. Benzetim ve Deneysel Sonuçlar	105
7. SONUÇLAR	122
KAYNAKLAR	125
ÖZGEÇMİŞ	130
EKLER	

ŞEKİLLER LİSTESİ

Sayfa

Şekil 1.1 a) Klasik matris çevirici, b) İki-aşamalı, enerji biriktirici elemanı olmayan matris çevirici	3
Şekil 1.2 a) 200 A'lık çift yönlü anahtar modülü, b) 9 Çift yönlü anahtarlı Matris çevirici modülü	4
Şekil 2.1. 3x3 fazlı matris çeviricinin prensip şeması	10
Şekil 2.2. Çift yönlü anahtar yapıları a) Ortak emiterli, b) Ortak kollektörlü c) Köprü diyotlu	11
Şekil 2.3. a) İki faz giriş-tek faz çıkış matris çevirici, b) 4 adımlı komütasyon süreci	14
Şekil 2.4. Çift yönlü anahtar modülleri ile 3 faz giriş-3 faz çıkışlı matris çevirici güç devresinin oluşturulması	15
Şekil 2.5. a) Çevircinin her bir bacağında kullanılan modül, b) 3 adet modül kullanılarak 3faz giriş, 3 faz çıkışlı çevirici güç devresi	16
Şekil 2.6. a) 3x3 fazlı matris çevirici modülün resmi, b) Modülün bağlantı şeması	17
Şekil 2.7. Bir matris çevirici yapısının temel birimleri	18
Şekil 3.1. Matris çeviricinin çalışması esnasında kaçınılacak durumlar a) girişin kısa devre olması, b) yükün açık devre olması, c) matris çeviricinin genel yapısı ..	20
Şekil 3.2. Anahtarlama sürelerinin genel formu	21
Şekil 3.3. Akım bileşenleri için anahtarların yerleştirilme biçimi	24
Şekil 3.4. Endüktif çıkış akımı için giriş akımının faz açısının değişik işletme durumlarındaki değişimi	27
Şekil 3.5. Matris çeviricinin üç faz giriş gerilimlerinden elde edilen çıkış gerilimi ($q \leq 0.5$)	27
Şekil 3.6. Matris çeviricinin üç faz giriş gerilimlerinden elde edilen çıkış gerilimi ($q \leq 0.866$).....	29
Şekil 3.7. Matris çevirici için gerilim beslemeli evirici ve doğrultucunun gösterilimi	31
Şekil 3.8. Matris çeviricinin giriş akımlarının uzay vektör düzleminde gösterimi	33
Şekil 3.9. Matris çeviricinin verilen anahtarlama durumuna göre bağlantı şekli (I. grup 1. nolu)	36
Şekil 3.10. Matris çeviricinin verilen anahtarlama durumuna göre bağlantı şekli (I. grup 2. nolu)	37

Şekil 3.11. Matris çeviricinin verilen anahtarlama durumuna göre bağlantı şekli (IIa. grup +1 nolu)	39
Şekil 3.12. Matris çeviricinin yüklü durumda giriş ve çıkışı arasındaki bağlantı şekli (IIa. grup +1 nolu)	40
Şekil 3.13. II. bölgedeki anahtarlama durumlarından oluşan çıkış gerilimlerinin uzay vektör düzleminde gösterilimi	42
Şekil 3.14. II. bölgedeki anahtarlama durumlarından oluşan giriş akımların uzay vektör düzleminde gösterilimi	42
Şekil 3.15. Çıkış hat gerilimlerinin uzay vektörünün anahtarlama kombinasyonlarına göre ilişkisi	43
Şekil 3.16. Matris çevirici çıkış hat gerilimlerinin uzay vektörünün I. bölgedeki bileşenleri	44
Şekil 3.17. Matris çevirici giriş hat akımlarının uzay vektörünün I. bölgedeki bileşenleri	46
Şekil 3.18. Matris çevirici giriş hat akımları uzay vektörünün I. bölgedeki bileşenleri	47
Şekil 3.19. UVDGM algoritmasını kullanan matris çeviricinin 8 anahtarlama durumuna göre benzetim sonuçları a) Çıkış faz-faz gerilimi, b) Harmonik spektrumu, c) Çıkış faz akımı (%THD=3.93)	52
Şekil 3.20. UVDGM algoritmasını kullanan matris çeviricinin 7 anahtarlama durumuna göre benzetim sonuçları a) Çıkış faz-faz gerilimi, b) Harmonik spektrumu, c) Çıkış faz akımı (%THD=3.87)	52
Şekil 4.1. Tasarlanan 3x3 fazlı matris çeviricinin güç, sürme ve kontrol devresinin prensip şeması	55
Şekil 4.2. Tasarlanan 3x3 fazlı matris çeviricinin a) genel görünümünün, b) güç ve sürme devresinin fotoğrafı	56
Şekil 4.3. Matris çevirici modülünün devre şeması	57
Şekil 4.4. Matris çevirici modülünün tasarım şeması	58
Şekil 4.5. Yalıtım ve ölü zaman ekleme devresi	59
Şekil 4.6. IXDP630PI entegresinin giriş işareti ve ölü-zaman eklenmiş çıkış işaretleri	60
Şekil 4.7 Ölü zamanın osiloskop ekranından görünümü	60
Şekil 4.8. Matris çevirici devresinin anahtarlama durumları şeması	61

Şekil 4.9. Aşırı akım ve fazlar arası kısa devre koruma devrelerinin blok diyagramı	62
Şekil 4.10. Aşırı akım ve fazlar arası kısa devre koruma, yalıtım ve ölü zaman ekleme devrelerinin fotoğrafı	62
Şekil 4.11. Matris çevirici modülün bir potansiyel grubu için sürme devresi	63
Şekil 4.12. Matris çevirici modülün bir potansiyel grubu için gerçekleştirilen sürme devresi	64
Şekil 4.13. a) Bir çift yönlü anahtar için önerilen snubber devresi b) Matris çevirici modülünün snubber devre bağlantısının fotoğrafı	65
Şekil 4.14. Giriş faz geriliminin dalga şekilleri a) filtresiz, b) filtreli ($f_i=50$ Hz, $f_o=10$ Hz)	66
Şekil 4.15. Giriş filtre, clamp devresi ve varistor'lu matris çevirici güç devresi	67
Şekil 4.16. Akım algılayıcı devre şeması	67
Şekil 4.17. Gerilim algılayıcı devre şeması	68
Şekil 4.18. Deney setinde kullanılan algılayıcıların devre fotoğrafları a) gerilim, b) akım	68
Şekil 4.19. RL yüklü matris çeviricinin benzetim sonuçları a) Çıkış faz-faz gerilimi, b)Harmonik spektrumu, c) Çıkış faz akımları	70
Şekil 4.20. RL yüklü matris çeviricinin deneysel sonuçları a) Çıkış faz-faz gerilimi, b)Harmonik spektrumu, c) Çıkış faz akımları	70
Şekil 4.21. RL yüklü matris çeviricinin deneysel a) bir faz giriş akımı, b) çıkış faz – faz geriliminin osiloskop görüntüsü	71
Şekil 5.1. Venturini kontrol algoritmasını kullanan matris çeviricinin bir çıkış fazına ilişkin simulink modeli ($0 \leq q \leq 0.5$)	73
Şekil 5.2. Venturini kontrol algoritmasını kullanan matris çeviricinin simulink modeli ($0 \leq q \leq 0.866$)	73
Şekil 5.3. Maksimum gerilim oranı $q = 0.866$ olan üç fazlı matris çeviricinin bir fazına ilişkin görev periyotlarını üreten bloğun simulink modeli	75
Şekil.5.4. Zamana göre anahtarlama sürelerinin değişimi (t_{Aa} , t_{Ab} , t_{Ac}) ($f_i=50$ Hz, $f_o=100$ Hz, $f_s=1500$ Hz, $q=0.866$, $q_m=0.866$)	75
Şekil 5.5. Venturini kontrol algoritmasını kullanan 3 fazlı matris çeviricinin bir çıkış fazına ilişkin anahtarların tetikleme sinyalleri ($f_i=50$ Hz, $f_o=100$ Hz, $f_s=1$ kHz)	75
Şekil 5.6. UVDGM algoritmasını kullanan 3x3 fazlı matris çeviricinin a) Simulink modeli, b) Çıkış ve giriş vektörlerin 1. bölgede olması durumu için anahtarları süren işaretleri oluşturan blok diyagramı	77

Şekil 5.7. UVDGM algoritmasını kullanan 3x3 fazlı matris çeviricinin bir çıkış fazına ilişkin anahtarların tetikleme sinyalleri ($f_i=50\text{Hz}$, $f_o=100\text{Hz}$, $f_s=1\text{kHz}$)	78
Şekil 5.8. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi, çıkış faz-faz gerilimi ve harmonik spektrumu dalga şekilleri ($f_0=10\text{Hz}$) a) Giriş filtresiz, b) Giriş filtreli	81
Şekil 5.9. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtreli, yüksüz) a) Çıkış faz-faz gerilimi, b) Harmonik spektrumu	82
Şekil 5.10. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi ve akımı ($f_0=10\text{Hz}$, giriş filtreli)	82
Şekil 5.11. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=10\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	83
Şekil 5.12. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	83
Şekil 5.13. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=20\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	84
Şekil 5.14. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=20\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	84
Şekil 5.15. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=50\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	85
Şekil 5.16. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=50\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	85
Şekil 5.17. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=100\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	86
Şekil 5.18. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=100\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	86

Şekil 5.19. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi ve akımı (giriş filtreli) a) $f_0=20\text{Hz}$, b) $f_0=50\text{Hz}$, c) $f_0=100\text{Hz}$	87
Şekil 5.20. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtresiz) a) Çıkış faz-faz gerilimi, b) Harmonik spektrumu, c) Çıkış faz akımları	88
Şekil 5.21. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtreli, yüksüz) a) Çıkış faz-faz gerilimi, b) Harmonik spektrumu	89
Şekil 5.22. UVDGM algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi ve akımı ($f_0=10\text{Hz}$, giriş filtreli)	89
Şekil 5.23. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=10\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	90
Şekil 5.24. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	90
Şekil 5.25. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=20\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	91
Şekil 5.26. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=20\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	91
Şekil 5.27. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=50\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	92
Şekil 5.28. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=50\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	92
Şekil 5.29. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=100\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	93
Şekil 5.30. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=100\text{Hz}$, giriş filtreli) a) Çıkış faz-faz gerilimi b) Harmonik spektrumu c) Çıkış faz akımları	93

Şekil 5.31. UVDGM algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi ve akımı (giriş filtreli) a) $f_0=20\text{Hz}$, b) $f_0=50\text{Hz}$, a) $f_0=100\text{Hz}$	94
Şekil 6.1. UVDGM algoritmasını kullanan 3x3 fazlı matris çeviricinin a) Simulink modeli, b) V/f kontrol devresi bloğunun içeriği	96
Şekil 6.2. V/f karakteristik eğrisi	97
Şekil 6.3. Kayma regülasyonu kullanarak asenkron motorun kapalı çevrim hız kontrolü	98
Şekil 6.4. UVDGM algoritmasını kullanan 3x3 fazlı matris çeviricinin a) Simulink Modeli, b) PI denetleyicisi kullanan kayma regülasyon bloğunun içeriği	99
Şekil 6.5. PI denetleyicili hız kontrolörünün tasarımı için Laplace blok diyagramı	101
Şekil 6.6. Şekil 6.4.a'da verilen simulink modelin bulanık mantık denetleyicili kayma regülasyon bloğunun içeriği	101
Şekil 6.7. BMD'li hız kontrolörünün tasarımı için Laplace blok diyagramı	102
Şekil 6.8. Üyelik fonksiyonları a) Hız hatası, b) Hız hatasındaki değişim, c) Çıkış denetleyici değişkeni	103
Şekil 6.9. Gerilim oranının rampa şeklinde artırılması durumunda RL yüklü matris çeviricinin çıkış faz akımı dalga şekli ($f_0=10\text{Hz}$) a) Benzetim, b)Deneysel	107
Şekil 6.10. Çıkış frekansının rampa şeklinde artırılması durumunda RL yüklü matris çeviricinin çıkış faz akımı dalga şekli ($q=0.8$) a) Benzetim, b)Deneysel	108
Şekil 6.11. Açık çevrim V/f kontrolsüz asenkron motorun benzetim sonuçları ($T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	109
Şekil 6.12. Açık çevrim V/f kontrolsüz asenkron motorun deneysel sonuçları ($T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	109
Şekil 6.13. Açık çevrim V/f kontrolsüz asenkron motorun deneysel çalışması durumunda matris çeviricinin giriş faz gerilimi ve akımı dalga şekilleri ($T_y=0$)	110
Şekil 6.14. Açık çevrim V/f kontrolsüz asenkron motorun benzetim moment dalga şekli ($T_y=0$)	110
Şekil 6.15. Açık çevrim V/f kontrollü asenkron motorun benzetim sonuçları ($T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	111
Şekil 6.16. Açık çevrim V/f kontrollü asenkron motorun deneysel sonuçları ($T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	111
Şekil 6.17. Açık çevrim V/f kontrollü asenkron motorun benzetim sonuçları ($T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	112
Şekil 6.18. Açık çevrim V/f kontrollü asenkron motorun deneysel sonuçları ($T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	112

Şekil 6.19. 1200 d/dak ile -1200 d/dak arasında hızı değişen açık çevrim V/f kontrollü asenkron motorun deneysel çalışması durumunda matris çeviricinin giriş faz gerilimi ve akımı dalga şekilleri ($T_y=0$)	113
Şekil 6.20. 1200 d/dak ile -1200 d/dak arasında hızı değişen açık çevrim V/f kontrollü asenkron motorun benzetim moment dalga şekli ($T_y=0$)	113
Şekil 6.21. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (PI denetleyicili, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	114
Şekil 6.22. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (PI denetleyicili, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, b) Fazlar arası gerilim dalga şekilleri	114
Şekil 6.23. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (PI denetleyicili, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	114
Şekil 6.24. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (PI denetleyicili, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	114
Şekil 6.25. 1000 d/dak ile -1000 d/dak arasında hızı değişen kapalı çevrim V/f kontrollü asenkron motorun deneysel çalışması durumunda matris çeviricinin giriş faz gerilimi ve akımı dalga şekilleri (PI denetleyicili, $T_y=0$)	116
Şekil 6.26. 1000 d/dak ile -1000 d/dak arasında hızı değişen kapalı çevrim V/f kontrollü asenkron motorun benzetim moment dalga şekli (PI denetleyicili, $T_y=0$)	116
Şekil 6.27. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (BMD, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	117
Şekil 6.28. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (BMD, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	117
Şekil 6.29. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (BMD, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	118
Şekil 6.30. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (BMD, $T_y=0$) a) Hız, b) Hız ve stator faz akımı, c) Fazlar arası gerilim dalga şekilleri	118

Şekil 6.31. Açık çevrim V/f kontrollü asenkron motorun benzetim sonuçları (0-1 sn arası $T_y=0$ N.m, 1-2.5sn arası $T_y=2$ N.m) a) Hız, b) Hız ve stator faz akımı, c) Moment dalga şekilleri	119
Şekil 6.32. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (0-1 sn arası $T_y=0$ N.m, 1-2.5sn arası $T_y=2$ N.m, PI denetleyicili) a) Hız, b) Hız ve stator faz akımı, c) Moment dalga şekilleri	120
Şekil 6.33. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (0-1 sn arası $T_y=0$ N.m, 1-2.5sn arası $T_y=2$ N.m, BMD) a) Hız, b) Hız ve stator faz akımı, c) Moment dalga şekilleri	120
Şekil 6.34. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (PI denetleyicili, $T_y=0$) a) Hız, b) Hız ve stator faz akımı,	121
Şekil 6.35. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (BMD, $T_y=0$) a) Hız, b) Hız ve stator faz akımı,	121

TABLÖLAR LİSTESİ

Sayfa

Tablo 1.1. Devrede kullanılan anahtarlama eleman sayıları bakımından bir karşılaştırma	2
Tablo 3.1. Matris çeviri de kullanılan anahtarlama durumları ve onların akım ve Gerilimlerinin vektörel gösterimi	35
Tablo 3.2. Bölgelere göre iletme girecek anahtarlama kombinasyonları	50
Tablo 3.3. Casadei'nin önerdiği yönteme göre anahtarların iletim sıralamasının gösterimi ...	50
Tablo 3.4. Geliştirilen yönteme göre anahtarların iletim sıralamasının gösterimi	50
Tablo 6.1. Kural tablosu	104

EKLER LİSTESİ

- EK-1** : Tüm anahtarlama durumları için anahtarların iletim süreleri ve sıraları
- EK-2** : EUPEC firmasının FM35R12KE3 adlı matris çevirici modülünün teknik özellikleri ve bağlantı şekli
- EK-3** : Matris çevirici sürme devresinde kullanılan çevre birimlerin teknik özellikleri
- EK-4** : M57145L sürücü besleme kaynağı teknik bilgileri
- EK-5** : EXB840 IGBT sürücüsü entegresi teknik bilgileri
- EK-6** : dSPACE DS1103 denetleyici kartın özellikleri, mimari yapısı ve blok kütüphaneleri
- EK-7** : Benzetim ve deneysel çalışmalarda kullanılan AC motorun parametreleri
- EK-8** : PI parametrelerinin hesabı
- EK-9** : Asenkron motorun α - β modeli

SİMGELER LİSTESİ

α_i	: Giriş hat gerilimlerinin uzay vektöründeki faz açısı
α_o	: Çıkış hat gerilimlerinin uzay vektöründeki faz açısı
β_i	: Giriş hat akımlarının uzay vektöründeki faz açısı
β_o	: Çıkış faz akımlarının uzay vektöründeki faz açısı
f_i	: Giriş frekansı
f_o	: Çıkış frekansı
f_s	: Anahtarlama frekansı
f_c	: Kesme frekansı
V_a, V_b, V_c	: Matris çeviricinin giriş faz gerilimleri
V_A, V_B, V_C	: Matris çeviricinin çıkış faz gerilimleri
V_{im}	: Giriş geriliminin maksimum değeri
S_{Ab}	: Birinci çıkış fazı ile ikinci giriş fazını birleştiren çift yönlü anahtar
t_{Ab}	: S_{Ab} anahtarının görev periyodu
t_{off}	: IGBT anahtarın düşme zamanı
t_{on}	: IGBT anahtarın yükselme zamanı
T_s	: Anahtarlama periyodu
w_i	: Giriş geriliminin açısal frekansı
w_o	: Çıkış geriliminin açısal frekansı
w_m	: Modülasyon geriliminin açısal frekansı
w_{sl}	: Kayma açısal frekansı
w_{ref}	: Referans açısal frekansı
w_r	: Rotor açısal frekansı
w_{er}	: Hata açısal frekansı
q	: Çıkış geriliminin giriş gerilimine oranı (gerilim oranı)
q_m	: Maksimum gerilim oranı
δ_l^+	: Tablo 3.1’de +1 olarak isimlendirilen anahtarın görev periyodu
$ \vec{v}_i $	: Anlık giriş gerilim vektörlerinin genlikleri
$ \vec{v}_o $	: Anlık çıkış gerilim vektörlerinin genlikleri
i_A	: Matris çeviricinin bir faz çıkış akımı

i_a	: Matris çeviricinin bir faz giriş akımı
p_{off}	: IGBT anahtarların kesime girme güç kaybı
p_{on}	: IGBT anahtarların iletme girme güç kaybı
R_s	: Snubber direncini
C_s	: Snubber kapasitesi
τ	: Ölü zamanı
m	: Modülasyon indeksi
du	: Denetleyicinin çıkış değeri
μ_{wer}	: Hız hatasının üyelik derecesi
μ_{dwer}	: Hız hatasındaki değişimin üyelik derecesi
μ_{du}	: Çıkış denetleyici değişkenin üyelik derecesi

KISALTMALAR LİSTESİ

a.a.	: Alternatif Akım
ADC	: Analog Dijital Çevirici
BMD	: Bulanık Mantık Denetleyici
d.a.	: Doğru Akım
DGM	: Darbe Genişlik Modülasyonu
DSP	: Sayısal İşaret İşlemci
FPGA	: Alan Programlamalı Kapı Dizileri
I/O	: Giriş-Çıkış
IGBT	: Kapıdan Yalıtımlı Bipolar Transistör
PI	: Oransal Integral Denetleyici
THD	: Toplam Harmonik Bozulma
UVDGM	: Uzay Vektör Darbe Genişlik Modülasyonu

ÖZET

Doktora Tezi

MATRİS ÇEVİRİCİDEN BESLENEN BİR ASENKRON MOTOR SÜRÜCÜSÜNÜN TASARIMI VE KONTROL ALGORİTMALARININ UYGULAMASINDA YENİ BİR YAKLAŞIM

Ebubekir ERDEM

Fırat Üniversitesi
Fen Bilimleri Enstitüsü
Elektrik-Elektronik Mühendisliği Anabilim Dalı

2007, Sayfa: 130

Endüstriyel uygulamalarda yaygın şekilde kullanılan asenkron motorların değişik hız gereksinimleri genellikle frekans çeviriciler kullanılarak gerçekleştirilmektedir. Düzgün moment üretmek, harmonikleri azaltmak ve verimi arttırmak için değişik çevirici uygulamaları kullanılabilir. Klasik çeviricilerde alternatif akım doğru akıma, sonra tekrar frekansı ve genliği değişmiş alternatif akıma dönüştürülmektedir. Doğrudan a.a.-a.a. dönüşüm yapabilen matris çeviricilerde ise doğru akım ünitesi bulunmadığından ve iki yönlü enerji geçişi için uygun anahtarlar kullanıldığından hem küçük boyutlarda yapılabilme, hem de çift yönlü çalışma söz konusudur.

Matris çeviriciler, asenkron motorların değişken hız uygulamalarında gittikçe önem kazanmaktadır. Matris çeviriciler, enerji depolayan ara elemanlara ihtiyaç duymaması, yükten bağımsız bir şekilde güç faktörünün ayarlanabilir olması, dört bölgeli çalışmaya olanak sağlaması ve minimum giriş filtre ihtiyacı gibi avantajları nedeniyle endüstride alternatif gerilim ve frekans dönüştürücüsü olarak önemli ölçüde kullanım alanına sahiptirler. Bunun yanı sıra diğer a.a.-a.a. dönüştürücülere oranla kullanılan eleman sayısının fazla olması, matris çeviricinin çıkışında elde edilebilen maksimum çıkış gerilim değerinin, giriş gerilim değerinin en fazla % 86.6 'sı kadar olması, anahtarlama algoritmalarını gerçekleştirme zorluğu gibi dezavantajlara sahiptir.

Bu tez çalışmasında, öncelikle kapalı ve açık çevrim kontrolünün yapılabildiği bir 3x3 fazlı matris çevirici için laboratuvar düzeneği oluşturulmuştur. Bu çeviricinin güç devresini gerçekleştirmek için denetleyici kart olarak DS1103 dSPACE GmbH kartı kullanılmıştır. Güç ve sürme devresinin fiziksel olarak tasarlanıp gerçekleştirilme aşamalarında karşılaşılan problemler ve bu problemlere getirilen uygun çözümler sunulmuştur. Ayrıca UVDGM algoritmasının uygulaması için bir anahtarlama periyodu içinde iletme geçen anahtarlama sayısı düşürülerek algoritmayı gerçekleştirmede daha kolay ve hızlı çalışabilen bir iyileştirme yapılmıştır. Üç fazlı R-L yüklü bir matris çeviricinin UVDGM ve Venturini kontrol algoritmalarına göre çalışması incelenerek Matlab/Simulink benzetimi, tasarımı ve gerçekleştirilmesi yapılmıştır. Bu algoritmalar değişik açılardan karşılaştırılarak yorumlar yapılmıştır. Ayrıca bu çalışmada UVDGM algoritmasını kullanan matris çeviriciden beslenen üç fazlı bir asenkron motorun V/f açık çevrim ve kayma regülasyonu kullanarak kapalı çevrim hız kontrolünün simülasyonu ve deneysel olarak gerçekleştirilmesi yapılmıştır. Kayma regülasyonu kullanarak yapılan kapalı çevrim hız kontrolünde PI ve BMD yöntemleri kullanılmıştır.

Anahtar Kelimeler: Matris çevirici, Uzay Vektör Darbe Genişlik Modülasyon Algoritması (UVDGM), Venturini kontrol algoritması, V/f hız kontrolü, Kayma regülasyonu, PI (Oransal-İntegral), BMD (Bulanık Mantık Denetleyici)

SUMMARY

PhD Thesis

DESIGN OF AN INDUCTION MOTOR DRIVE FED BY A MATRIX CONVERTER AND A NOVEL APPROACH IN APPLICATION OF CONTROL ALGORITHMS

Ebubekir ERDEM

Firat University
Graduate School of Natural and Applied Sciences
Department of Electrical and Electronics Engineering

2007, Page: 130

Variable speed requirements of induction motors, which are widely used in industrial applications, are provided by frequency converters. Various converter applications can be used for having smooth torque, less harmonics, and high efficiency. In conventional converters, ac power at supply frequency is rectified and then filtered in the dc link before being inverted to ac at an adjustable frequency and amplitude. The matrix converter which directly performs ac-ac transformation using bidirectional switches does not require any dc link and it is able to perform the bidirectional power flow. Therefore, they can be fabricated in small sizes.

Matrix converters are becoming very popular in variable speed applications of induction motors as an alternative voltage and frequency converter due to many reasons such as; does not need any storage element, having adjustable power factor independent from the load characteristic, providing inherently four-region operation and no need for extra input filters. However, matrix converters have some disadvantages over the other ac-ac converter topologies such as; requiring more switching elements, limitation on voltage gain, and the difficulties in switching commutation due to absence of any freewheeling paths.

In this thesis, experimental setup for three-phase to three-phase matrix converter induction motor drive which can be also used in open loop and closed loop applications has been realized.

DS1103 dSPACE GmbH controller card has been used to implement the modulation control strategies in real time. The effective solutions to the problems associated with the power circuit have been presented. Matlab/Simulink modeling and simulation of the Space Vector PWM technique and Venturini control algorithm for the matrix converter have been done for various load conditions. Then, these algorithms have been tested on the prototype converter. Special attention was given to the implementation of the switching strategy in Space Vector PWM technique. Furthermore, simulation and implementation of the matrix converter induction motor drive in open loop V/f and slip controls have been performed. The closed loop controller has been designed by using both PI and fuzzy logic controllers. Finally, simulation and experimental results from the prototype have been presented to confirm the correct operation of the drive system.

Keywords: Matrix converter, Space vector PWM (SVPWM) algorithm, Venturini control algorithm, V/f speed control, Slip regulation, PI, Fuzzy logic controller

1. GİRİŞ

1.1. Giriş

Alternatif akım makinelerinin kullanıldığı değişken hızlı sürücü sistemlerde kullanılan statik frekans çeviricileri temelde iki sınıfta incelenebilir. Bunlardan klasik frekans çeviricilerde (inverter, evirici, evirgeç), bir ara devre kullanılarak a.a / d.a / a.a dönüşümü ile çıkışlarında tek veya çok fazlı değişken genlik ve frekanslı alternatif gerilimler oluşturulur.

Doğrudan frekans çeviriciler ise herhangi bir ara devreye ihtiyaç olmadan, sabit genlik ve frekanslı a.a.'den değişken genlik ve frekanslı a.a çıkış elde ederler. Bunlardan saykıl-çeviriciler, çıkış frekansının değişim aralığının, giriş frekansının 1/3'üne kadar ayarlanabilir olmasından dolayı çok fazla kullanılmamaktadırlar.

Doğrudan frekans çevirici sınıfından olan matris çeviricilerde ise; m fazlı bir a.a. kaynaktan; kontrol edilebilir $m \times n$ tane çift yönlü anahtarın uygun bağlantı kombinasyonları kullanılarak n fazlı ($m \geq n$) değişken genlik ve frekanslı a.a. çıkış gerilimi elde edilir.

Elektrik makineleri açısından bakıldığında;

- Doğrudan frekans çeviricilerinin klasik çeviricilere göre en önemli avantajı, çıkış akım ve geriliminin klasik frekans çeviricilere göre daha çok sinüs dalga şekline benzemesidir. Bu durum ise elektrik makinelerinin ek kayıplarının ve darbeleme momentlerinin azalması anlamına gelmektedir.
- Klasik frekans çevirici üzerinden motorun çalıştırılması sırasında açığa çıkan enerji kaynağa gönderilememekte ve doğru akım ünitesinde depo edilmektedir. Enerjinin doğru akım ünitesinde depo edilmesi gerilimde değişimlere sebep olmakta, bu durum hızda ve momentte dalgalanmalara neden olmaktadır [1–3]. Matris çeviricide ise doğru akım ara devre ünitesi bulunmadığı ve iki yönlü enerji geçişine uygun anahtarlar kullanıldığı için motor çalışmada açığa çıkabilen enerji kaynağa geri verilebilmektedir.
- Boyut olarak, klasik çeviricilerde hem a.a / d.a dönüştürücü devreler hem de büyük boyutlu paralel kondansatörler (gerilim ara devreli eviricilerde) veya seri indüktans bobinleri (akım ara devreli eviricilerde) kullanıldığından, sadece çift yönlü anahtarlardan oluşan matris çeviricilere göre daha fazla yer kaplarlar. Boyut olarak az yer kaplayan matris çeviriciler beslediği motorun üzerine bile monte edilebilmektedir.
- Matris çeviriciler, enerji depo edecek hiçbir büyük indüktans veya kapasitöre gerek duymamaları, yükten bağımsız bir şekilde güç faktörünün ayarlanabilir olması, dört bölge çalışmaya olanak sağlaması, minimum giriş filtre ihtiyacı gibi avantajları

nedeniyle endüstride alternatif gerilim ve frekans dönüştürücüsü olarak gerilim ara devreli klasik frekans eviricilere (inverterlere) çok önemli bir alternatif haline gelmiştir [4–7].

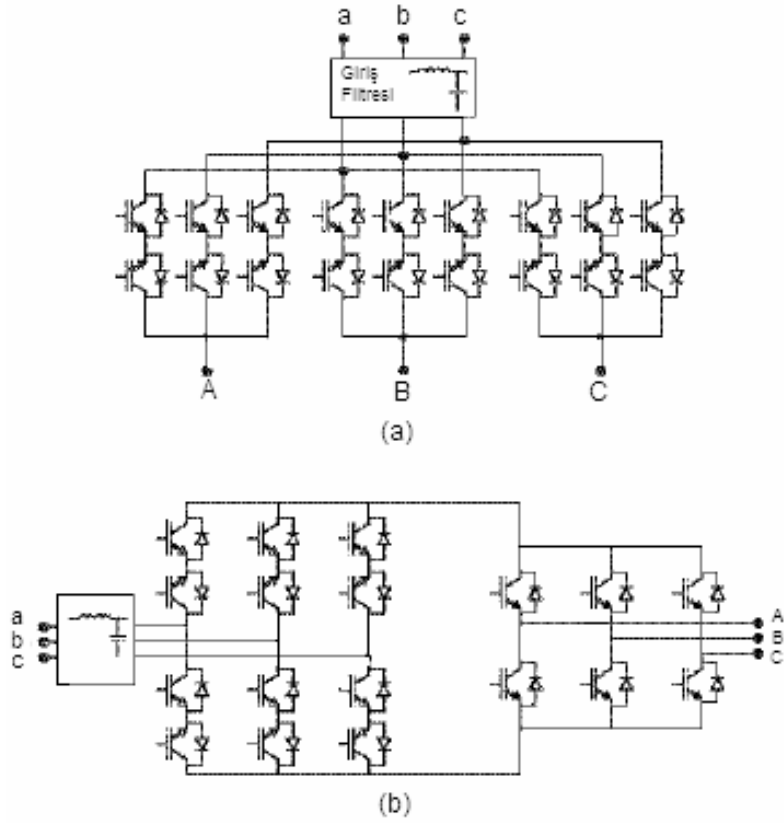
Topolojik yapı açısından bakıldığında;

- Matris çeviriciler diğer a.a / a.a dönüştürücülere oranla kullanılan eleman sayısının fazla olması, matris çeviricinin çıkışında elde edilebilen maksimum çıkış gerilim değerinin, giriş gerilim değerinin en fazla % 86.6 ‘sı kadar olması, anahtarlama algoritmalarını gerçekleştirme zorluğu gibi dezavantajlara sahiptir [8–11]. Matris çeviricilerde özellikle yüksek güç uygulamalarında önem kazanan yarı iletken anahtarlama kayıpları da göz ardı edilemeyecek kadar önemlidir. Anahtarlama kayıpları ve giriş ve çıkış akımlarında oluşan harmonikler, kullanılan kontrol algoritmalarıyla yakından ilişkilidir.
- Devre eleman sayısı bakımından anlamlı bir karşılaştırma matris çeviriciler ile sinüzoidal giriş akımları ve çift yönlü güç akışının aynı fonksiyonel karakteristiğine sahip bir “back to back” eviricili ve bir köprü diyot doğrultmalı klasik bir evirici arasında yapılabilir. Bu karşılaştırma Tablo 1.1’ de kısaca verilmiştir. “Back to back” evirici devresi ile ilişkili giriş indüktörleri ve d.a. hat kapasitörü matris çevirici çözümünde fazladan altı anahtarlama devre elemanının yerine geçtiği görülebilir [12].

Tablo 1.1. Devrede kullanılan anahtarlama eleman sayıları bakımından bir karşılaştırma

Topoloji	Tam kontrollü devre elemanları	Hızlı diyotlar	Doğrultucu diyotlar	Büyük elektrolitik kapasitorler	Büyük indüktörler
Matris çeviriciler	18	18	0	0	0
Back to back eviriciler	12	12	0	1	3
Köprü diyotlu evirici	6	6	6	1	0 veya 1

- Matris Çevirici yapısını ve kontrolünü basitleştirmek için bazı alternatif matris çevirici topolojileri de geliştirilmiştir. Bunlardan, dolaylı matris çevirici olarak ta bilinen iki-aşamalı matris çevirici şeması Şekil.1.b’de verilmiştir [13]. Bu yapının bir avantajı bir d.a-hat’e sahip olmasıdır. d.a-hat açık olabilir ve bundan dolayı gerilimi ek bir alt devre yardımıyla değiştirilebilir. Bir gerilim kaynağı çeviricisi yerleştirmek, özellikle ana ara devre geriliminin yük gereksinimlerini karşılamaya yetmediği durumlarda, giriş faz açısı ve ana ara devredeki girişimler sebebiyle ortaya çıkan düzeltilmiş gerilim değişimlerinin kompanze edilmesini sağlar [13]. Ayrıca bu yapıda çift yönlü anahtar sayısı da azaltılmıştır. Fakat giriş-çıkış gerilim oranı yine %86.6 olup gerilim transfer oranını %86.6’dan %95’e çıkarmak için başka bir iki aşamalı matris çevirici topolojisi önerisi de vardır [13].



Şekil 1.1 a) Klasik matris çevirici, **b)** İki-aşamalı, enerji biriktirici elemanı olmayan matris çevirici [13]

Matris çeviricinin her bir çıkış faz gerilimi, üç faz giriş gerilimlerinin çift yönlü yarıiletken anahtarlar yardımıyla uygun bir şekilde kıyılmasından elde edilir. Bu anahtarların iletimde kalma süreleri ayarlanarak istenilen genlikte ve frekanstaki çıkış gerilimi elde edilir. Çıkış gerilimine ait dalga şeklinin sinüzoidal yapıda olması anahtarlama frekansının büyüklüğü ile doğrudan ilişkilidir [13–18].

Gyugyi ve Pelly tarafından matris çevirici topolojisi üzerine yapılan ilk çalışma, kontrol edilebilir çift yönlü anahtarlama elemanlarını kullanarak sınırsız bir çıkış frekansı elde etmek için tam kontrol edilebilir saykıl çeviricinin prensibini geliştirilmesi üzerinedir. Bu yüzden matris çevirici bazen bir zorlamalı komutasyonlu saykıl çeviri olarak da adlandırılır. Bu çözümde önerilen kontrol algoritması doğal komutasyonlu saykıl çeviricilerden daha iyi bir performans göstermesine rağmen, önemli çıkış gerilim sınırlamasına ve ciddi dalga şekli bozulmalarına sahiptir. Ayrıca güç devresi hantal ve performansı da kötüydü [19].

Matris çeviricinin asıl gelişmesi 1980’de yayınlanan Venturini ve Alesina’nın çalışmaları ile başlar. Bu araştırmacılar, çeviricinin güç devresini çift yönlü güç anahtarlarının bir matrisi olarak sundular ve onu matris çevirici ismiyle takdim ettiler [20, 21]. Bu makalelerin temel katkılarından biri yeni bir DGM kontrol algoritmasını sunmuş olmasıdır. Venturini kontrol algoritması diye adlandırılan bu algoritma kontrol edilebilir giriş yer değiştirme faktörü

ve sınırsız çıkış frekansı ile sinüzoidal giriş akımları ve çıkış gerilimleri sağlar. Bununla birlikte maalesef çıkış gerilimin giriş gerilimine oranı maksimum %50'dir.

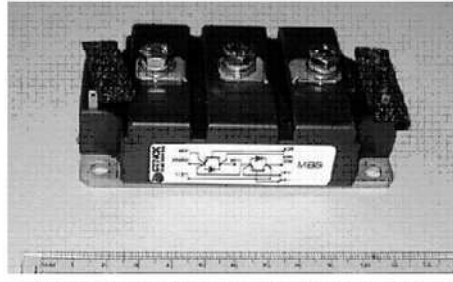
1985' lerde Ziagos, Khan ve Rashid tarafından tamamen farklı bir yaklaşıma dayalı bir kontrol tekniği önerildi [22, 23]. Bu teknikte, sanal bir d.a-hat oluşturmak için giriş gerilimleri ilk önce doğrultuldu ve sonra bir evirici yardımıyla istenilen genlikte ve frekansta çıkış gerilimleri oluşturuldu. Karmaşık hesaplamalara sahip olan bu kontrol tekniği, geliştirilmiş dalga şekilleri ve daha yüksek giriş gerilimlerinden yararlanmayı sağlamıştır. Bu algoritma yardımıyla %100'e yaklaşan bir gerilim oranı üretilebilirken çıkış frekansı sınırlanır ve giriş akımı düşük seviyeli harmonikler içerir. Ayrıca giriş-çıkış harmonik bozulmalarına ve giriş güç faktörü kontrolünde sınırlamalara sahiptir [22, 23].

1988' de Venturini ve Alesina, maksimum giriş-çıkış gerilim transfer oranını %86.7' ye yükselten gelişmiş bir kontrol algoritma önerdiler. Bu algoritmanın temeli, çıkış gerilimine 3. harmonik bileşenlerin eklenmesidir [7]. Ayrıca bu algoritma, tam giriş güç faktör kontrolünü ve giriş gerilimlerindeki dengesizliği ve bozulmaların düzeltilmesini de sağlamıştır.

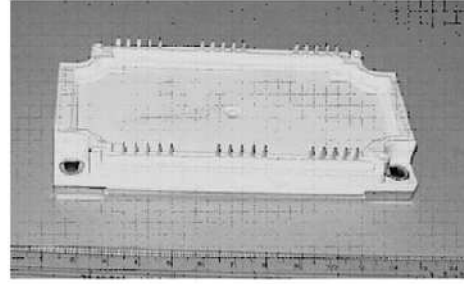
1989'da Roy ve April yeni bir skalar kontrol algoritması önerdiler [24]. Bu algoritma, giriş bozulmalarını telafi etme yeteneği ve hesapsal olarak daha etkili olan özellikleri yanı sıra performans olarak Venturini kontrol algoritmasıyla karşılaştırılabilecek kadar etkilidir.

Diğer bazı yayınlar [25–30] Venturini algoritmasıyla çalışan matris çeviricilerin modülasyonunu ve analizini incelemişlerdir. Birçok araştırmacı bu çalışmalarını referans alarak matris çeviriciler ile ilgilenmeye başladı [31–40].

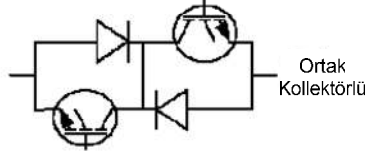
Ancak matris çeviriciye olan endüstriyel ilgi; devre eleman sayısı anahtarlar arasındaki akım komutasyon problemleri ve kontrol algoritmasının karmaşıklığı yüzünden çok sınırlı kalmıştır. Fakat yarı iletken teknolojisindeki hızlı gelişmelere paralel olarak günümüzde, matris çeviriciler için güç ve sürme devrelerinin paket halinde bulunduğu modüler devrelerin üretimi gerçekleştirilmeye başlanmıştır [10,41]. Bunların endüstride kullanılan en önemli örnekleri Şekil 1.2' de görülmektedir. Şekil 1.2. a' da Dynex'in ürettiği 200 A'lık çift yönlü anahtar görülmektedir. Bu anahtar modülünden 9 adet kullanılarak 3x3 fazlı büyük güçlü matris çevirici güç devreleri oluşturulmaktadır. Şekil 1.2.b' de ise EUPEC' in 9 çift yönlü ortak kollektörlü anahtardan oluşmuş matris çevirici modülü verilmiştir. 35 A'lık bu modül küçük güçlü çeviriciler için kullanılmaktadır.



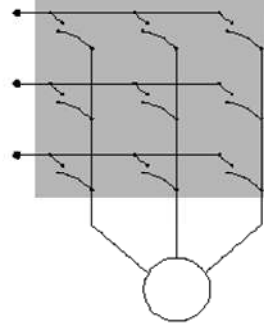
Dynex 200A Çift yönlü Kontrol edilebilir anahtar modülü
DM200MBS12-A



EUPEC 35 Amper Matris Çevirici Modülü



(a)



(b)

Şekil 1.2 a) 200 A'lık çift yönlü anahtar modülü, b) 9 Çift yönlü anahtarlı matris çevirici modülü

Güç devrelerinin gelişimine paralel olarak, matris çeviriciler için değişik kontrol teknikleri üzerinde de önemli çalışmalar vardır. 1989 da Huber ve Borojevic tarafından matris çeviriciler için uzay vektör darbe genişlik modülasyon (UVDGM) algoritmasına dayandırılan ilk kontrol tekniği bunlardan biridir [42]. Giriş ve çıkış akım ve gerilimlerinin bir uzay vektör gösterimi kullanılarak önerilen kontrol tekniğinin yaklaşımı, doğrultucu-evirici yapısına benzetilmiştir [43]. Bu yaklaşım matris çevirici için doğrultma 'rectifier' ve evirme 'inverter' olarak iki aşamalı düşünülebilir. Doğrultma safhasında, sabit bir hayali d.a-hat oluşturulur, evirme safhasında ise istenilen genlik ve frekansta üç faz hedef gerilimler oluşturulur. Giriş akımları ve çıkış gerilimlerinin bu yolla elde edilmesi genellikle dolaylı UVDGM algoritması olarak adlandırılır. 1991 yılında Huber ve Borojevic tarafından, giriş güç faktörü kontrolüne ve giriş gerilim bozulmalarının telafi edilmesine izin veren UVDGM algoritmasının bir geliştirilmiş versiyonu önerilmiştir. Bu kontrol algoritması temel olarak Venturini kontrol algoritması kadar iyi bir performans sağlar. UVDGM algoritması karmaşık olmasına rağmen dengesiz yüklerde çalışabilmesi ve harmoniklerin azaltılmasını sağladığı için yaygın bir şekilde kullanılmaktadır [44].

Matris çeviricilerde, UVDGM algoritması yönteminin kullanımı üzerine bir çok araştırma yapılmıştır. Çalışmalardaki temel amaç anahtarlama yönteminin harmonikleri azaltıcı anahtarlama yapabilmesidir. Aynı zamanda çıkış geriliminin giriş gerilimine oranı 0.866 katı kadardır. Çeviricide giriş katsayısının ayarlanması ve bu değer tüm çalışma boyunca sabit

kalması bu anahtarlama modülasyonunu diğer modülasyon yöntemlerine göre avantajlı kılmaktadır [45-50]. Motor uygulamalarında bu yöntemin seçilmesi daha kolay anahtarlama yapılmasını sağlamaktadır. Yapılan deneysel çalışmalarda harmoniklerin giderilmesi, devre akım ve gerilim koruma, anahtarlar arasındaki akım komutasyon problemleri ve giriş filtrelerinin tasarımına ait analizler anlatılmıştır [51-54]. Motor hızının kontrol edilmesi sırasında kullanılan denetleyici çeşitleri ve tasarımı yapılan sisteme ait deney düzenekleri verilmiştir [55-62].

UVDGM algoritması, matris çeviricinin giriş güç faktörünü kontrol etmek için daha basit bir yöntem kullanır, daha az anahtarlama kayıpları içerir ve gerçekleştirilmesi daha kolaydır. Venturini kontrol algoritması ise dengesiz çalışmalarda giriş gerilimini düzenler ve giriş akım ve çıkış gerilimleri daha az harmonik içerir.

Diğer bazı yayınlar ise anahtarlama kayıplarını en aza indirgeyerek matris çeviricinin verimini artırmakla ilgilidir. Bu durum, iletim anında sıfır akım veya kesim anında sıfır gerilim yada yarı yumuşak (semi-soft) akım komutasyonu kullanılarak başarılabilir.

Son yıllarda çift yönlü anahtarların ve matris çevirici tümleşik güç modülünün ticari üretimine başlanması nedeniyle, matris çeviriciyi gerçekleştirme ve değişik modülasyon tekniklerinin denenmesi ile ilgili çalışmalar başlamıştır.

Güç Elektronikte teknolojisindeki hızlı gelişmeler, 3x3 fazlı matris çevirici güç devresini bir paket haline getirmiş olup, boyut olarak küçültmüş fakat güç olarak büyütülmüştür. Bunun yanı sıra mikro elektronikteki gelişmelerden dolayı da, yeni ve hızlı gerçek zamanlı kontrol algoritmalarının uygulamaları da yapılabilir hale gelmiştir.

1.2. Tezin Amacı

Bu tezin temel amacı, üzerinde her türlü kontrol algoritmasının çalıştırılabileceği, açık ve kapalı çevrim kontrolüne imkan veren, ölçme ve koruma devrelerine sahip 3x3 fazlı küçük güçlü bir matris çevirici prototipini gerçekleştirmek ve yük olarak kullanılan bir asenkron motorun, farklı kontrol algoritmaları kullanılarak açık ve kapalı çevrim kontrol uygulamaları yapmaktır.

Teorik geliştirmelerin uygulanabilir olmasını kanıtlamak, gerçek fiziksel sistemde uygulanabilirliğinin gösterilmesiyle mümkündür. Bunun için öncelikle her türlü kontrol algoritmasının denenebildiği, açık ve kapalı çevrim kontrolünün yapılabilirdiği, akım, gerilim, kontrol işaretlerinin rahatlıkla ölçülebildiği bir 3x3 fazlı matris çevirici prototipi oluşturulmuştur. Çevirici düzeneginin kontrol devresi olarak Sayısal İşaret İşlemci (TMS320F240) temelli DS1103 PPC denetleyici kartı kullanılmıştır. Matris çeviricinin güç

devresi olarak EUPEC firmasının 1200V, 35A değerlerine sahip FM35R12KE3 modülü kullanılmıştır. Çeviricinin bir bütün olarak tasarım ve gerçekleştirme aşamalarında karşılaşılan problemler ve bu problemlere getirilen uygun çözümler tezde sunulmuştur.

Gerçekleştirilen bu platformda Venturini ve UVDGM algoritması kullanılarak açık ve kapalı çevrim kontrolünün gerçekleştirilmesi sürecinde, uygulama yenilikleri üzerinde teorik ve pratik çalışmalar yapılarak elde edilen sonuçların tezde sunulması da amaçlardan bir tanesidir.

Bunun için matris çeviricilerde sıkça kullanılan Venturini ve UVDGM kontrol algoritmaları incelenerek Matlab/Simulink ortamında benzetimler yapılmış, karşılaştırmalı sonuçlar elde edilmiştir. Daha sonra UVDGM algoritmasının uygulaması için bir anahtarlama periyodu içinde iletme geçen anahtarlama sayısı düşürülerek algoritmayı gerçekleştirmede daha kolay ve hızlı çalışabilen bir iyileştirme yapılmıştır.

Bu çalışmada, her iki kontrol algoritmana göre çalışan matris çeviricinin, üç fazlı RL yükünü beslemesi durumu için simülasyon ve deneysel sonuçları karşılaştırılarak gerçekleştirilen matris çevirici prototip devre test edilmiştir. Ayrıca UVDGM algoritması kullanılarak matris çevirici ile beslenen bir asenkron motor için V/f açık ve kapalı çevrim hız kontrol uygulamaları yapıp sonuçları tartışılmıştır. Kayma regülasyonu kullanarak yapılan kapalı çevrim hız kontrolünün simülasyonu ve deneysel çalışmaları aşamasında PI (Oransal-İntegral) ve BMD (Bulanık Mantık Denetleyicileri) ayrı ayrı kullanılarak sonuçlar tartışılmıştır.

1.3. Tezin Organizasyonu

Tezin ikinci bölümünde, matris çeviricinin temel yapısı, çalışma prensibi, komutasyon stratejileri ve kullanılan çift yönlü anahtar yapılarından bahsedilmiştir. Ayrıca EUPEC tarafından modül halinde üretilen matris çevirici güç devresinin özellikleri ve yapısı hakkında bilgiler verilmiştir.

Üçüncü bölümde, matris çeviricilerde kullanılan Venturini ve UVDGM algoritmaları hakkında detaylı olarak bilgiler verilmiştir. Bu algoritmaların avantaj ve dezavantajlarından bahsedilmiştir. Ayrıca matris çeviricinin çıkışında istenilen genlik ve frekansa sahip işaretler üretebilmek için çeviricinin iletme girecek anahtarlarının seçimi, iletme girme sıraları ve iletimde kalma sürelerinin belirlenmesi bu kontrol algoritmaları kullanılarak ayrıntılı bir şekilde incelenmiştir. Ayrıca UVDGM algoritmasında anahtarların iletme girme sıraları değiştirilerek bir anahtarlama periyodu içinde iletme geçen anahtarlama sayısının düşürülmesi de incelenmiştir.

Dördüncü bölümde, 3x3 fazlı bir matris çevirici prototipi oluşturulmasından bahsedilmiştir. Güç devresinin tasarımında karşılaşılan problemler ve bu problemlere getirilen uygun çözümler sunulmaktadır. Tasarlanan ve gerçekleştirilen matris çevirici prototipi; giriş filtresi, akım ve gerilim koruma devresi, yalıtım ünitesi, ölü zaman ekleme devresi, sürme devresi, yarı iletken anahtarlardan oluşan matris çevirici modül, snubber devreleri, analog bilgi giriş kartından oluşmaktadır. Bu prototip devreyi oluşturan her bir birimin tasarlanması, gerçekleştirilmesi ve ilgili teknik bilgilere bu bölümde yer verilmiştir. Ayrıca, denetleyici olarak kullanılan dSPACE DS1103 denetleyici kartı ve bu kartla uyumlu olan yazılımlar kısaca tanıtılmıştır.

Beşinci bölümde, 3x3 fazlı RL yüklü matris çeviricilerde kullanılan Venturini ve UVDGM algoritmalarının benzetim ve deneysel sonuçlarına yer verilmiştir. Bunun için, Matlab/Simulink ortamında algoritmaların uygulanışlarına yönelik benzetim ve deneysel modeller oluşturulmuştur. Farklı çıkış frekanslara göre elde edilen benzetim ve deneysel sonuçlar karşılaştırmalı olarak sunulmuştur.

Altıncı bölümde, UVDGM algoritmasını kullanan matris çeviriciden beslenen üç fazlı bir asenkron motorun V/f açık çevrim ve kayma regülasyonu kullanan kapalı çevrim hız kontrolün gerçekleştirilmesinden bahsedilmiştir. Kayma regülasyonu kullanarak yapılan kapalı çevrim hız kontrolünde PI ve BMD'leri kullanılmıştır. Benzetim ve deneysel modeller Matlab/Simulink ortamında oluşturulmuştur. Değişik durumlar için elde edilen benzetim ve deneysel sonuçlar irdelenmiştir.

Yedinci bölümde, yapılan benzetim ve deneysel çalışmalara ilişkin sonuç ve değerlendirmeler verilmiştir.

Tezin ek kısmında ise UVDGM algoritmasında kullanılan tüm bölgelerin anahtarlama durumu için iletim sırası ve iletim süresini veren denklemler, FM35R12KE3 matris çevirici modülü ve gerçekleştirilen prototipte kullanılan bazı devre elemanlarının teknik özellikleri, dSPACE DS1103 denetleyici kartın teknik özellikleri ve mimarisi ile birlikte MATLAB/Simulink'de gerçek-zamanlı model oluşturulmasında kullanılan dSPACE'in "Real Time Interface" yazılımının Simulink blokları, benzetim ve deneysel çalışmalar için kullanılan AC motorun parametreleri, denklemleri ve kapalı çevrim V/f kontrolünde kullanılan PI parametrelerinin hesabı yer almaktadır.

Bu tez çalışması Fırat Üniversitesi Bilimsel Araştırma Projeleri Birimi tarafından FÜBAB-819 ve FÜBAB-1042 nolu projeler ile desteklenmiştir.

2. MATRİS ÇEVİRİCİLER

2.1. Giriş

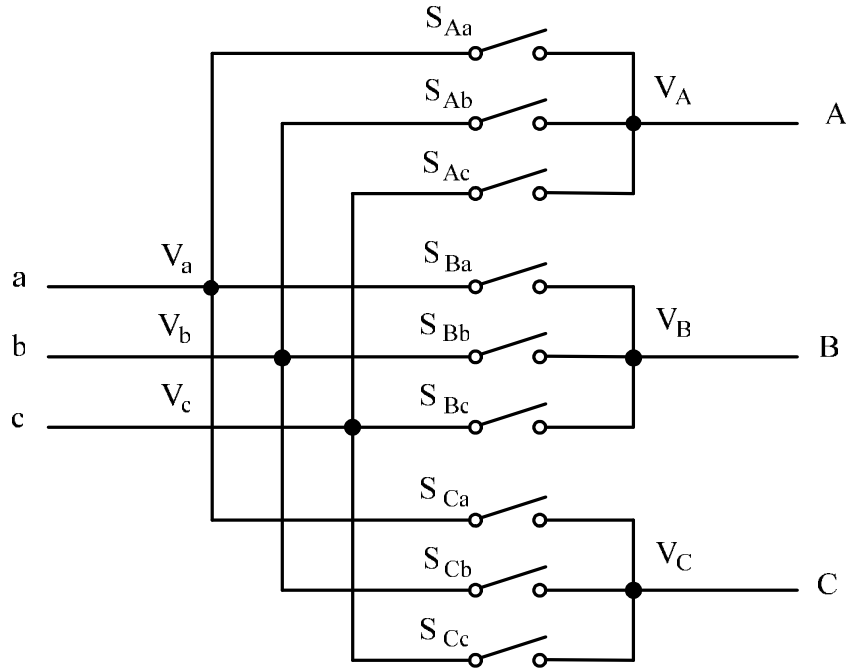
Matris çeviriciler alternatif akımdan alternatif akıma doğrudan dönüşüm yapabilen çevirici tiplerinden biridir. Bu çeviriciler, 3 faz giriş – 3 faz çıkış için matris şeklinde düzenlenmiş çift yönlü 9 adet yarıiletken anahtardan oluşur ve ayrıca çift yönlü anahtarlardan oluştukları için iki yönlü çalışabilme olanağına sahiptirler. Bu çift yönlü anahtarlar giriş gerilimini farklı modülasyon algoritmalar ile anahtarlayarak, genlik ve frekansı sabit giriş geriliminden, değişken genlik ve frekanslı çıkış gerilimi elde edilmesini sağlarlar. Çıkış gerilimin genliği ve frekansı anahtarların iletimde kalma sürelerine bağlıdır. Şekil 2.1’de 9 adet çift yönlü anahtara sahip, üç faz giriş - üç faz çıkışlı tipik bir matris çevirici prensip şeması görülmektedir. Burada V_a , V_b , V_c giriş fazlarını, V_A , V_B , V_C ise çıkış fazlarını göstermektedir. S_{Aa} , S_{Ab} , S_{Ac} , ... S_{Cc} ise çift yönlü anahtarlardır. Şekil 2.1’den görüldüğü gibi çıkışın bir fazını oluşturmak için ilgili anahtarların birer uçları her bir giriş fazına bağlanmakta, diğer uçları ise birbirlerine bağlanarak çıkış bir fazını oluşturmaktadır. Çift yönlü anahtarlar matris çeviricinin kapasitesine göre, Tristör-Diyod, IGBT-Diyod, MCT-Diyod v.b elemanlarla gerçekleştirilebilir.

Giriş fazlarının her biri belirli bir düzen içerisinde, belirlenmiş süreler boyunca anahtarlar vasıtasıyla çıkış fazlarına bağlanarak 3 fazlı çıkış gerilimleri elde edilir.

$$\begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix} = \frac{1}{T_s} \begin{bmatrix} V_a & V_b & V_c \\ V_b & V_c & V_a \\ V_c & V_a & V_b \end{bmatrix} \begin{bmatrix} t_1 \\ t_2 \\ t_3 \end{bmatrix} \quad 2.1$$

Bu durum eşitlik 2.1’deki matris formunda tanımlanabilir. Burada T_s bir anahtarlama periyodudur. t_1 , t_2 , t_3 ilgili anahtarların bir anahtarlama periyodundaki iletimde kalma süreleridir.

Matris çeviriciler, girişin sabit bir d.a. gerilim kaynağı olması yerine bir üç fazlı a.a. kaynak olması haricinde normal bir eviriciye benzerler. Bu da klasik evirici temelli çeviricilerde kullanılan büyük reaktif enerji depolama bileşenlerine gerekliliği ortadan kaldırır. Bu durumda matris çeviricilerde d.a. hat olmadığından güç devresinin boyutu geleneksel teknolojiler ile karşılaştırıldığında oldukça küçüldüğü görülür.



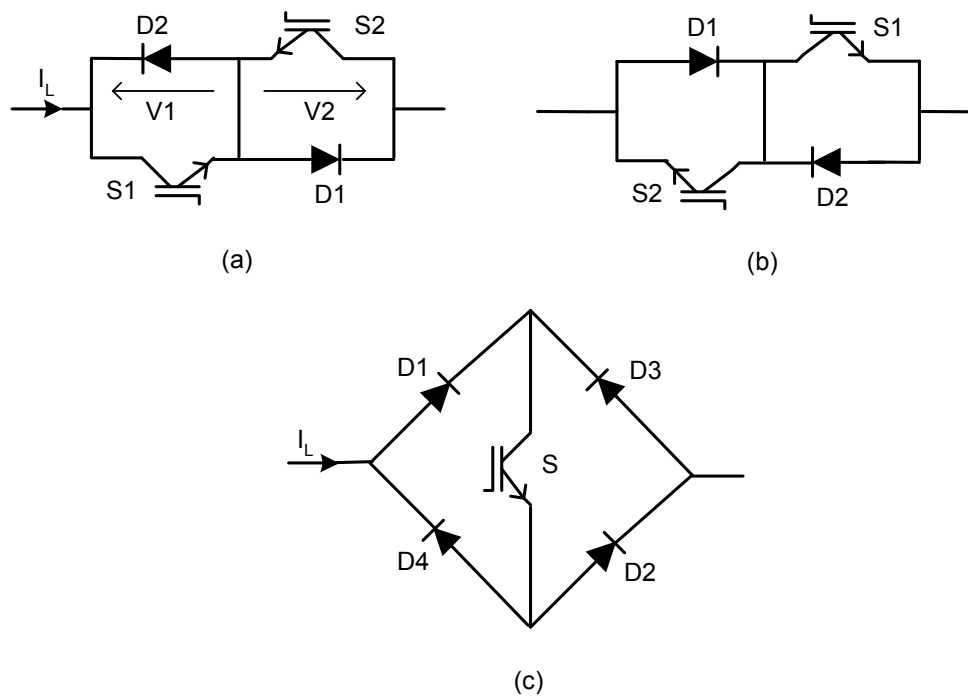
Şekil 2.1. 3x3 fazlı matris çeviricinin prensip şeması.

Matris çeviriciler, enerji depolayan ara elemanlara ihtiyaç duymaması, sinüzoidal giriş ve çıkış akımları, yükten bağımsız bir şekilde güç faktörünün ayarlanabilir olması, dört bölge çalışmaya imkan sağlaması, minimum giriş filtre ihtiyacı gibi avantajları nedeniyle endüstride alternatif gerilim ve frekans dönüştürücüsü olarak önemli ölçüde kullanım alanına sahiptirler. Bunun yanı sıra diğer a.a.-a.a. dönüştürücülere oranla kullanılan eleman sayısının fazla olması hem topolojisinin gerçekleştirmesini zorlaştırır hem de anahtarlama kayıplarının artmasına neden olur. Serbest dolaşım yolları bulunmadığından akımın bir anahtardan diğerine güvenli bir şekilde geçmesini sağlamak zordur ayrıca matris çeviricinin çıkışında elde edilebilen maksimum çıkış gerilim değerinin giriş gerilim değerinin en fazla % 86.6'sı kadar olması, anahtarlama algoritmalarını gerçekleştirme zorluğu gibi dezavantajlara sahiptir. Matris çeviricilerde özellikle yüksek güç uygulamalarında önem kazanan, yarı iletken anahtarlama kayıpları da göz ardı edilemeyecek kadar önemli bir konudur. Anahtarlama kayıpları ve giriş ve çıkış akımlarında oluşan harmonikler, kullanılan kontrol algoritmalarıyla yakından ilişkilidir.

Matris çeviricilerde kullanılan yarıiletkenlerin iletme ve kesime götürülmesi için değişik anahtarlama yöntemleri kullanılmaktadır. Bu yöntemler temel olarak üç başlık altında toplanmaktadır. Ölçeklendirmeli (skalar), Venturini ve UVDGM olarak isimlendirilmektedir [5,10].

2.2. IGBT'li Çift Yönlü Anahtarlar

Matris çeviriciler, her iki yönde akımı ileten ve ters gerilimleri bloke etme özelliğine sahip çift yönlü anahtarlara ihtiyaç duyar. Maalesef şu anda mevcut böyle anahtarlama elemanı yoktur. Bu yüzden uygun anahtar hücrelerini oluşturmak için farklı anahtarlama elemanlarını kullanmaya ihtiyaç duyulur. Şekil 2.2'de bu çeviricilerde çift yönlü yarıiletken anahtar olarak en fazla tercih edilen anahtar yapıları görülmektedir. Şekil 2.2.'de gösterilen çift yönlü anahtarların yapıları IGBT 'ler ile gerçekleştirilmiştir.



Şekil 2.2. Çift yönlü anahtar yapıları a) Ortak emiterli b) Ortak kollektörlü c) Köprü diyotlu

2.2.1. Köprü Diyotlu Çift Yönlü Anahtar

Köprü diyotlu çift yönlü anahtarın konfigürasyonu Şekil 2.2. (c) de gösterilen bir diyot köprüsünün içine yerleştirilmiş kontrol edilebilir bir anahtardan oluşmuştur. Çalışma şekli; I_L akımı pozitif yönde D_1 , S , D_2 yolunu izler. D_3 , S , D_4 yolu ise ters yönlü akım için kullanılır. Temel avantajı, akım her iki yönde aynı anahtar tarafından taşınır bu yüzden tek bir kontrollü anahtardan oluşması ve sadece bir kontrol işaretine ihtiyaç duymasıdır. Dezavantajları ise, her iki alternansta akım yolu boyunca bir anahtar ve iki diyot olmak üzere üç eleman iletimdedir. Burada toplam gerilim düşümü, anahtar ve diyotların gerilim düşümlerinin toplamına eşit olur.

Akım yolu üzerinde daima iletimde üç eleman olduğundan bu yapıda yarı iletken kayıpları fazladır ve anahtar her iki alternansta da akımı taşıdığı için diğer yapılara göre daha büyük akımlı seçilmelidir. Eğer çeviricide yüksek anahtarlama frekansı kullanılıyorsa diyotların hızlı düzelme zamanlarına sahip olmaları gerekir [5,10,12].

2.2.2. Ortak Emiterli Çift Yönlü Anahtar

Ortak emiterli çift yönlü anahtar konfigürasyonu şekil 2.2.(a) da görüldüğü gibi anti paralel bağlı iki diyot ve iki IGBT den oluşur. Diyotlar, anahtarın ters gerilim bloke etme kapasitesini artırmak için eklenmiştir. I_L akımı pozitif yönde S_1 , D_1 üzerinden akar. Bu durumda S_2 ve D_2 ters yönde gerilimlenir. Ters yönlü akım ise S_2 , D_2 üzerinden akar. Bu durumda da S_1 ve D_1 ters yönde gerilimlenir. Bir önceki yapıyla karşılaştırıldığı zaman bu yapıyı kullanmanın birkaç avantajı vardır. Bunlardan ilki akım yönünü bağımsız olarak kontrol etmek mümkündür. Ayrıca yarı iletken kayıpları azalır. Çünkü sadece iki anahtarlama elemanı her hangi bir anda akımı taşır. Bu yapı, çift yönlü anahtarın sürülmesi için tek bir izolasyonlu güç kaynağına ihtiyaç duyar. Çünkü her bir anahtardaki IGBT'ler aynı gerilimli ortak emiter noktasına göre sürülebilir. Bu anahtarlarla oluşturulacak matris çeviricilerde, anahtarları sürmek için 9 adet izolasyonlu güç kaynağı gereklidir.

2.2.3. Ortak Kollektörlü Çift Yönlü Anahtar

Bu yapı, Şekil 2.2. (b) de görüldüğü gibi ortak emiterli yapıya benzerdir. Fakat IGBT ler ortak kollektör konfigürasyonuna göre düzenlenmiştir. İletim kayıpları, ortak emiterli yapının ki ile aynıdır. Bu metodun avantajı, çift yönlü anahtarları sürmek için sadece 6 izolasyonlu güç kaynağına gerek duymasıdır. Çünkü her bir çıkış fazını oluşturan 3 tane çift yönlü anahtarın emiterleri girişin aynı fazına bağlanmaktadır. Bu durum S_{11} , S_{21} , S_{31} anahtarlarının giriş a fazına Şekil 2.1'deki gibi bağlanması durumudur. Anahtarların diğer emiterleri ise üç faz çıkışın ayrı fazlarına bağlanmaktadır [63]. Ancak bu düzenleme pratik sistemlerde sıklıkla uygulanamaz. Çünkü komutasyon hücreleri arasındaki indüktans problemlere sebep olur. Bu yüzden ortak emiter konfigürasyonu, matris çevirici çift yönlü anahtar yapısını oluşturmak için tercih edilir.

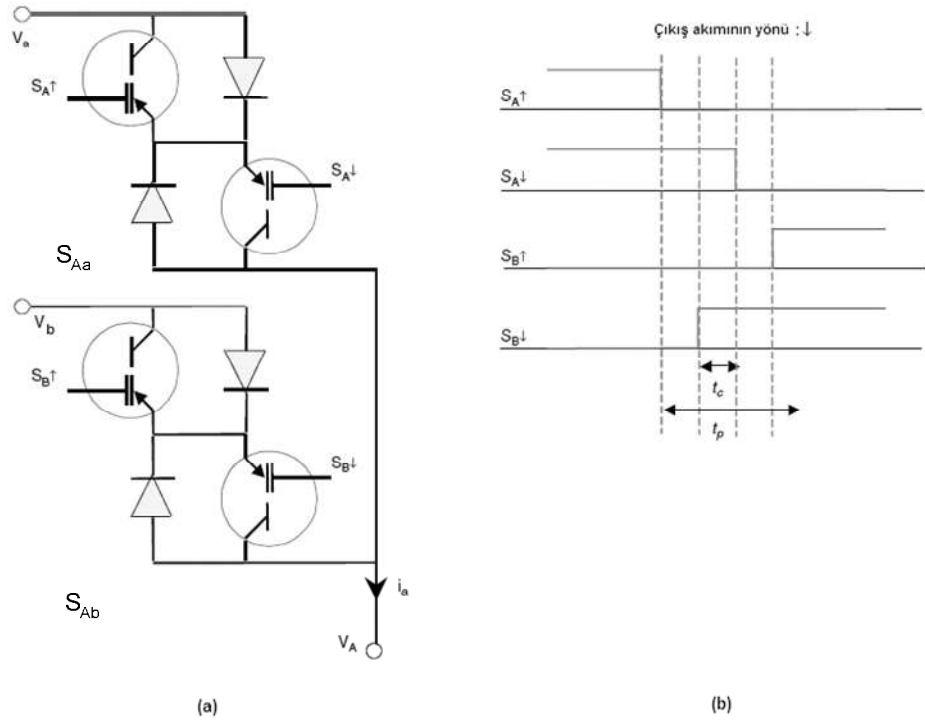
Hem ortak kollektör hem de ortak emiter konfigürasyonu merkezi ortak bağlantısız olarak kullanılabilir. Ama bu bağlantı anahtarlama boyunca bazı geçici faydalar sağlar. Ortak emiter konfigürasyonunda, merkezi bağlantı ayrıca her iki anahtara bir izolasyonlu gate sürme güç kaynağından kontrol edilmesine müsaade eder.

2.3. Çift Yönlü Anahtarlarda Akım Komütasyonu Stratejileri

Matris çeviricilerde, gerilim kaynaklı eviriciler de kullanılan boşluk diyotları yoktur. Bu durumda çeviricinin çıkış kollarından herhangi birisi, herhangi bir zamanda akımı iletmelidir. Akımın bir koldan diğerine devredilmesi sürecinde, ilgili iki anahtar iletimde iken giriş faz-faz kısa devre durumu oluşur ve bu sürede kısa devre akımları akar. Öte yandan, her iki anahtar açık devre olursa; bu süreçte büyük $L \cdot di/dt$ 'lerden dolayı aşırı gerilimler oluşur ve anahtar elemanları tahrip olabilir. Bu durumların önüne geçebilmek ve güvenli bir komütasyon süreci sağlamak için değişik metotlar önerilmiştir. Bunlardan en çok kullanılanları iki adımlı ve dört adımlı komütasyon yöntemleridir. Bu yöntemler ya çıkış akım yön bilgisine, ya da giriş gerilimlerinin bağlı genliklerinin bilinmesine dayanır [63,64]. İki adımlı strateji Şekil 2.2.a yardımıyla açıklanabilir; $I_L > 0$ ise S_1 ve D_1 iletimde olup S_2 ve D_2 ters yönde gerilimlenmiştir. $I_L < 0$ ise S_2 ve D_2 iletimdedir. S_1 ve D_1 ters yönde gerilimlenmiştir. Bu strateji, akım komütasyonu kararını verebilmek için çift yönlü anahtardaki eleman akımlarını kullanır. Dolayısıyla gerçek akım akışının doğrudan ölçümüne ve hücreler (çift yönlü anahtardaki aynı yönlü anahtar diyot çifti) arasında transfer edilen akım yönü bilgisine ihtiyaç duyar. Bu yöntemde iletim yönünde olmayan elemanların hepsine kesim işareti uygulanır. Sadece iletim şartlarını sağlayan anahtarın kapısına iletim işareti uygulanır.

Matris çeviricilerde akım komütasyonunu incelemek için, Şekil 2.3.'de gösterildiği gibi iki faz girişli tek faz çıkışlı çeviriciyi göz önüne almak yeterli olacaktır. Çünkü tüm olası komütasyon durumları bu devrede de oluşacaktır. Bu basit çevirici devresi ele alındığında dört adımlı komütasyon aşağıdaki gibi açıklanabilir.

Farzedelim ki $S_{A\downarrow}$ ve $S_{A\uparrow}$ iletimde, $S_{B\downarrow}$ ve $S_{B\uparrow}$ kesimdedir ve biz bu durumu tersine çevirmek istiyoruz. Yani I_a akımını S_{Aa} anahtarından S_{Bb} anahtarına devretmek istiyoruz. İlave olarak yük akımının da yüke doğru aktığını varsayalım. Bu durumda $S_{A\uparrow}$ anahtarına akım taşımadığı için kesim sinyali ve buna müteakip $S_{A\downarrow}$ anahtarına iletim sinyali uygularız ($S_{A\downarrow}$ ve $S_{B\downarrow}$ anahtarlarının her ikisi birden aynı yönlü akımı ilettiğinden bu durum faz-faz kısa devresine neden olmayacaktır). Bu durumdan sonra; önce $S_{A\downarrow}$ anahtarına kesim sinyali uygulanır ve daha sonra $S_{B\uparrow}$ anahtarına iletim sinyali uygulanır (Akım iletim yolu şimdi $S_{B\downarrow}$ üzerindedir). Eğer akım yönü ters yönde olsaydı o zaman doğru sıra; $S_{A\downarrow}$ kesim, $S_{B\uparrow}$ iletim, $S_{A\uparrow}$ kesim, $S_{B\downarrow}$ iletim durumunda olacaktı. Bu komütasyon sırası Şekil 2.3.b'deki zamanlama diyagramında gösterilmiştir.



Şekil 2.3 a) İki faz giriş-tek faz çıkış matris çevirici, **b)** 4 adımlı komütasyon süreci [64]

Dört adımlı komütasyon stratejisi, her bir çıkış hattı için çıkış akım yön bilgisine ihtiyaç duyar. Bu durum kontrollü elemanları bağımsız olarak kontrolünü sağlamak için sürme devrelerinin karmaşıklığını artırır. Kontrol lojigi karmaşıktır. Buna karşılık anahtarlama komütasyonlarının yarısı yumuşak komütasyon şeklinde olacaktır. Dört adımlı komütasyon stratejisi çıkış akımının yön değiştirmesinde bile herhangi bir ek tedbire (işleme) gerek duymaz.

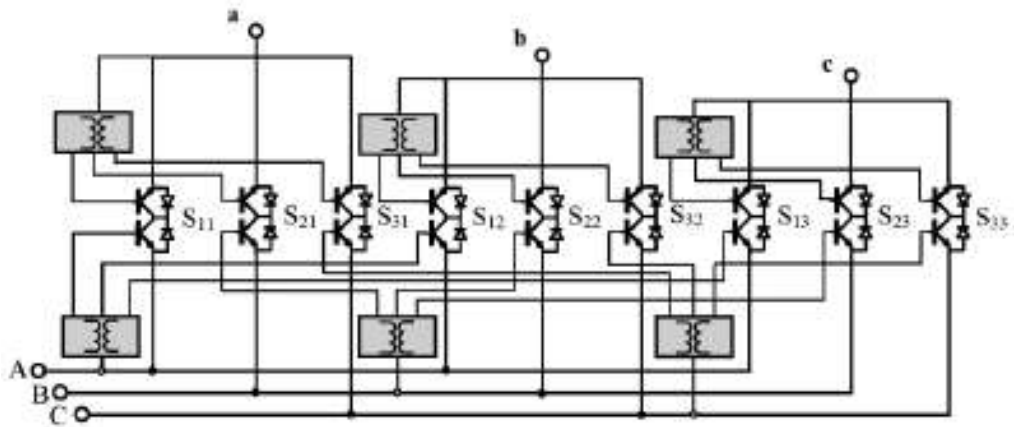
İki adımlı komütasyon metodunda, herhangi bir anda sadece o yöndeki akımı taşıyacak anahtar sürülür ve dört adımlı komütasyon yöntemindeki ilk ve son olaylara ihtiyaç duyulmaz. Eğer bu komütasyon stratejisi uygulanırsa, o zaman çıkış akımı yön değiştirirken çift yönlü anahtardaki iki eleman arasındaki akım geçişini sağlamak için önlem alınmalıdır [64]. Bahsedilen bu yöntemlerde yumuşak hesaplama tekniği kullanıldığından anahtarlama kayıpları da kritik komütasyon zamanının (t_c) minimizasyonu ile azaltılacaktır. Bu yöntemlerde, çift yönlü anahtarlardaki kontrol edilebilir anahtarlar biri birinden bağımsız olarak kontrol edildiğinden ve akım yönünün bilinmesi gerektiğinden devre karmaşıklığının artmasına sebep olmaktadır.

Bu tez çalışmasında kayıpların minimizasyonu temel hedef olmadığından, kontrolün basitliği için ortak kollektörlü bir çift yönlü anahtar yapısı tercih edilmiştir. Bu yapı sert komütasyon olarak isimlendirilebilir. Bu durum ise anahtarlama kayıplarının, yukarıda anlatılan

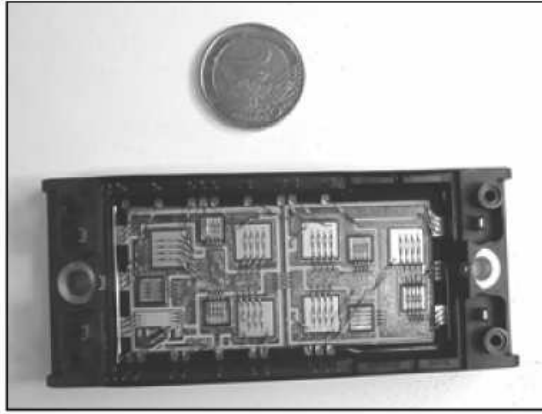
yöntemlere göre biraz daha fazla olmasına neden olacaktır. Fakat sürme devrelerinin basitliği ise önemli bir avantajdır. Bu yapıda her bir çift yönlü anahtardaki kontrol edilebilir anahtarlar, tek bir sürme sinyalinin terslenerek uygulanmasıyla kontrol edilir. Yalnız terslenmiş sürme sinyaline bir ölü zaman süresi eklenmelidir. Yapıyla ilgili daha detaylı bilgiler ilerleyen bölümlerde verilecektir.

2.4. Tümüleşik Güç Modülleri

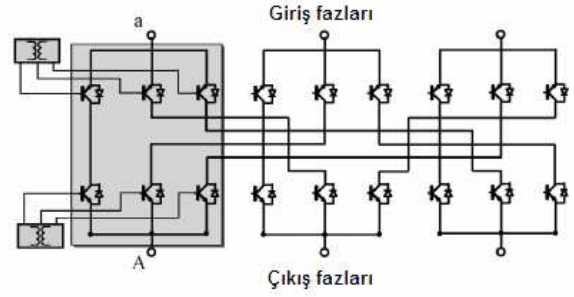
Bir matris çevirici için gerekli olan çift yönlü anahtarların paketlenmesinde muhtemel üç yol vardır. En yüksek güç çeviricileri için çift yönlü anahtarlar, tek bir evirici bacağı için kullanılabilecek bir modülde her biri ayrı ayrı bir şekilde üretilebilir. Bu özellikte bir modül, DYNEX firması tarafından 400A çift yönlü anahtar modülü olarak üretilmiştir [10]. Ortak kolektörlü çift yönlü anahtar modülleri kullanılarak oluşturulan 3 faz giriş 3 faz çıkışlı bir matris çeviricinin güç devresi Şekil 2.4’de gösterilmiştir. Burada a, b, c giriş fazlarını, A, B, C ise çıkış fazlarını göstermektedir. S_{Aa} , S_{Ba} , S_{Ca} modüllerinin birer emiterleri a giriş fazına bağlanmıştır. Bu ortak nokta kendi arasında lokal bir toprak noktası gibidir. Aynı modüllerin diğer emiterleri ise çıkışın A, B, C fazlarına bağlanmıştır. Aynı şekilde, S_{Ab} , S_{Bb} , S_{Cb} modülleri ve S_{Ac} , S_{Bc} , S_{Cc} modülleri de sırasıyla b, c giriş fazlarına aynı şekilde bağlanarak kendi aralarında lokal toprak noktaları oluşturmuştur. Bu modüllerin diğer emiter uçları da uygun şekilde bağlanarak çıkış A,B,C fazlarının tamamlanmasını sağlamışlardır [63]. Bu lokal toprak noktalarının oluşmasından dolayı, 6 adet izoleli sürme devresi yeterli gelmektedir. Orta güç seviyesindeki matris çevirici güç devreleri oluşturmak için, çeviricinin her bir bacağı için güç modülleri de vardır. Bunlardan 50A 1200V’luk bir modüller ile gerçekleştirilmiş bir matris çevirici güç devresi Şekil 2.5.’de gösterilmiştir.



Şekil 2.4. Çift yönlü anahtar modülleri ile 3 faz giriş-3 faz çıkışlı matris çevirici güç devresinin oluşturulması [63]



(a)

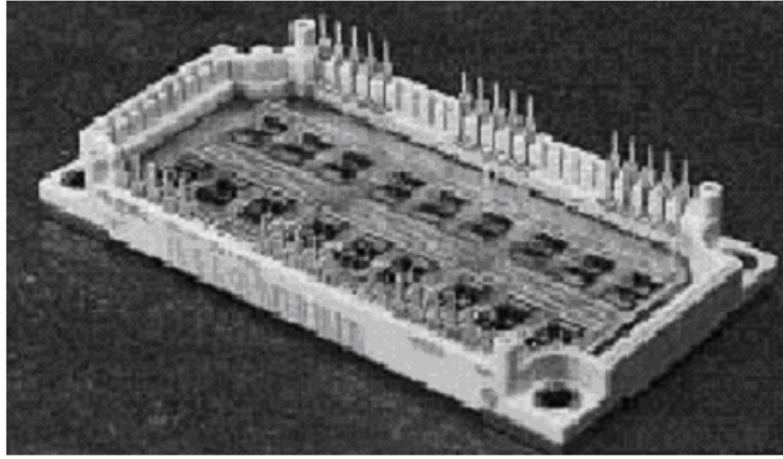


(b)

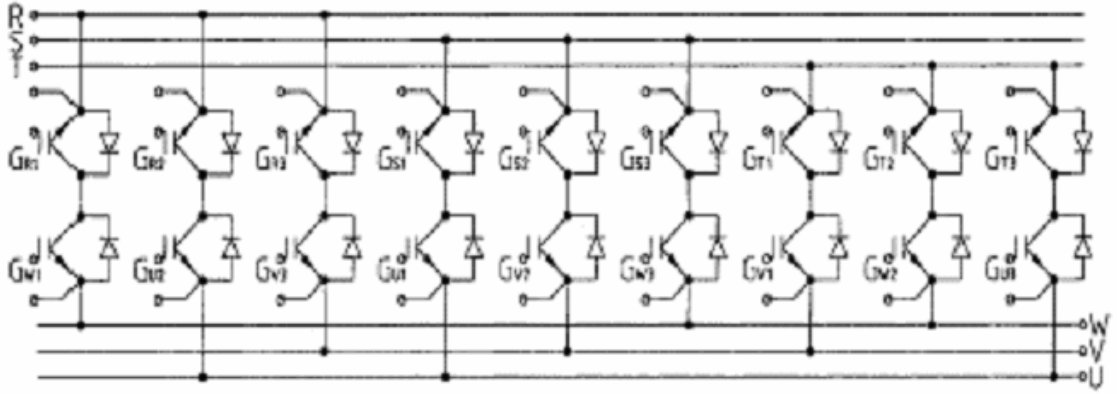
Şekil 2.5. a) Çevircinin her bir bacağında kullanılan modül, **b)** 3 adet modül kullanılarak 3faz giriş, 3 faz çıkışlı çevirici güç devresi [63]

Şekil 2.5.a’da bir modülün resmi, b’de 3 adet modülden oluşturulmuş çevirici yapısı gösterilmiştir. Şekilden de görüldüğü gibi her bir modülde 3 tane ortak kolektörlü çift yönlü anahtar mevcut olup, modülün üst tarafındaki anahtarların emiterleri birleştirilerek giriş bir fazına bağlanmaktadır. Modülün alt tarafındaki anahtarların emiterleri ise birleştirilerek çıkışın bir fazını oluşturmak için kullanılmışlardır. Alt anahtarların kolektörleri ise diğer modüllerle bağlantı yapabilmek için dışarıya çıkartılmıştır. Böylelikle 3 adet modül uygun şekilde bağlanarak bir üç fazlı matris çevirici elde edilmektedir. Ortak kolektörlü bir bağlantı oluşturulduğundan, her bir modül sürme devreleri için iki adet izolasyonlu kaynağa ihtiyaç duyar [63].

Düşük güç seviyeleri için IGBT anahtarlarının kullanıldığı paket stilinde bir komple üç fazlı matris çeviricinin tek modül halinde oluşturulması da mümkündür. Şekil 2.6.’da gösterildiği gibi üç faz giriş üç faz çıkışlı tam bir matris çevirici devresi modül halinde üretilebilir [41]. Bu modül ortak kolektör konfigürasyonu ile bağlanmış anahtarlama elemanlarını kullanarak **Eupec** firması tarafından üretilmekte olup bu modül ayrıca ticari olarak kullanılmaktadır [41]. Bu tip bir modül, akım komutasyon yollarındaki stray indüktansını minimize edebildiği gibi, boyutlarının küçük olmasından dolayı da önemli avantajlara sahiptir. 35A, 600V’luk bu modül bu tezde kullanılmış, bununla ilgili detaylı bilgiler Bölüm 4.’de verilmiştir.



(a)



(b)

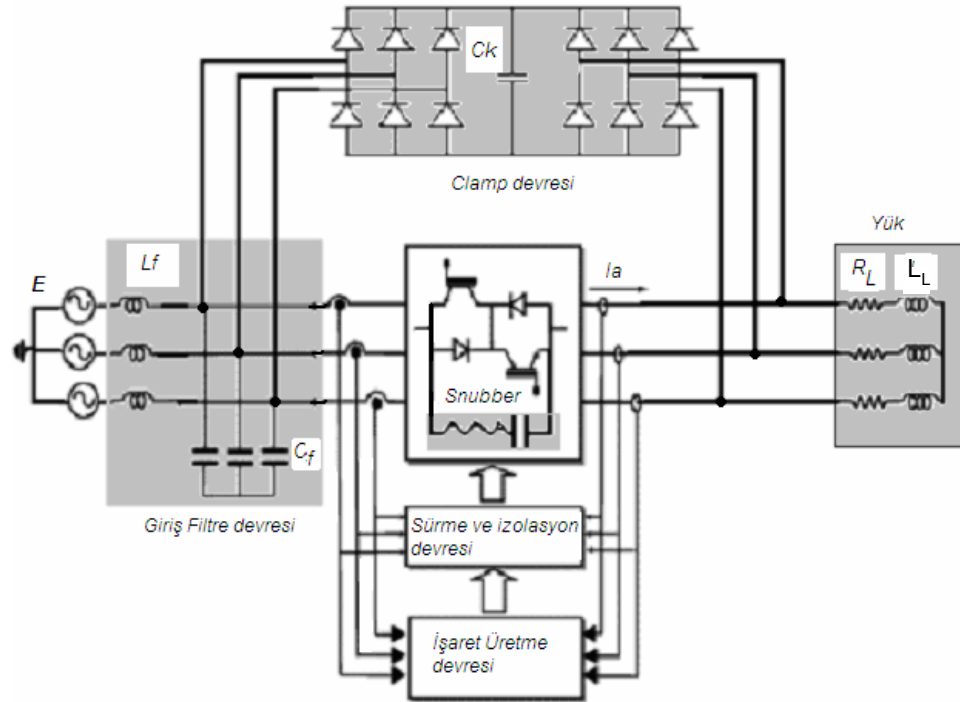
Şekil 2.6. a) 3x3 fazlı matris çevirici modülün resmi, b) Modülün bağlantı şeması [41]

2.5. Matris Çeviricilerde Koruma ve Ek Devreler

Klasik doğrultucu/evirici motor sürücülerinde, doğrultucudaki diyotlar, d.a. hat kondansatörü ve eviricideki diyotlar tarafından sağlanan serbest dolaşım yollarının hepsi özellikle çevirici giriş gücü kesildiğinde devre korumasına doğrudan yardımcı olurlar. Bu elemanların hiçbirinin matris çeviricide bulunmamasından dolayı, değişik arıza modlarının üstesinden gelebilmek için yeni stratejilere ihtiyaç vardır. Matris çeviricilerde basitçe tüm anahtarları kesime sokmak mümkün değildir. Çünkü bu durum indüktif yükü açık devre edeceğinden çok yüksek geçici gerilimlere neden olacaktır. Bunun için iyi bir çözüm snubber devrelerinden ve kenetleme devrelerinden yararlanmaktır. Matris çeviricilerde yük akımı daima bir kontrollü anahtardan diğerine aktarılır. Halbuki gerilim beslemeli eviricilerde komütasyon her zaman bir kontrollü anahtardan diyot elemanına veya tersi şeklinde gerçekleşir. Bu yüzden klasik bir eviricide aynı anda iletimden sakınmak için bir gecikme zamanı (ölü zaman), aktarım yapacak kontrollü anahtarların sürme sinyalleri arasına kolayca eklenir. Bu ölü zaman süresince,

indüktif yük akımı boşluk diyodu üzerinden akar. Böyle bir boşluk yolu matris çeviricide bulunmazken, ayrıca giriş hatlarının kısa devresini engellemek için sürme işaretleri arasına bir gecikme süresi koymakta gereklidir. İşte bu gecikme zamanı süresince indüktif yük akımı bir snubber devresi üzerinden akıtılmalıdır. Matris çeviricide küçük değerli R-C elemanlı kesime girme snubber'ı hem eleman üzerindeki gerilimi uygun bir seviyeye sınırlamak için hem de ölü zaman sürecinde akım yolu oluşturmak amacıyla her bir çift yönlü anahtar uçlarına bağlanmalıdır. Bu elemanların seçimi özellikle sert komütasyonlu uygulamalar için çok önemlidir. Şekil 2.7.'de şeması verilen snubber devre elemanlarının seçimi Bölüm 4.'de verilmiştir.

Matris çeviricilerde, basitçe tüm anahtarları kesime götürmek mümkün değildir. Çünkü bu durum indüktif yükü açık devre edeceğinden çok yüksek gerilim geçici durumlarına sebep olacaktır. Bunun önüne geçmek için iyi bir çözüm, Şekil. 2.7'de gösterildiği gibi bir kenetleme donanımsal devresi oluşturmaktır. Giriş ve çıkış hatlarının uçlarına köprü diyotlu doğrultucular bağlanarak gerçekleştirilen bu kenetleme devresindeki küçük kapasiteli bir kondansatör, indüktif yükte depo edilen enerjiyi almak için kullanılır. Köprülerde hızlı diyotların kullanılması iyi sonuçlar vermektedir.



Şekil 2.7. Bir matris çevirici yapısının temel birimleri

Matris çeviricinin filtre edilmemiş giriş akımı, giriş akımı temel frekansı ve ona ait alt harmonikler, anahtarlama frekansı harmoniklerini içerir. Giriş filtresinin tasarımında göz önünde bulundurulmuş frekanslar, anahtarlama frekansı civarındaki bileşenlerdir. f_s anahtarlama frekansında çalıştırılan matris çevirici için, ilgili frekans bileşenleri f_s , $2f_s$, $3f_s$, $4f_s$ v.b civarında olacaktır. Eğer kaynak gerilimi istenmeyen bileşenlere sahip değilse ve dengeliyse bu durumda matris çevirici ana frekansla ilişkili çok düşük harmonik akımları çekecektir. Bu harmoniklerin izin verilen bileşenleri seviyeleri standartlar ile belirlenir. Matris çeviricide giriş akımının 3. 5. v.b harmonikleri ana harmoniğe oranla düşük kalmaktadır [63]. Bu değerler standartlara göre düşük olduğundan filtre tasarımında göz önünde bulundurulmazlar. Bu durumlar göz önüne alınarak, sıkça kullanılan L-C elemanlı giriş filtre devresi Şekil.2.7.'de görülmektedir. Bu çalışmadaki filtre bileşen değerlerinin seçimi Bölüm 4.'de verilmiştir.

Matris çevirilerin aşırı akım ve gerilimlerden korunması için giriş ve çıkış taraflarındaki akım gerilim ölçü ek devrelerine de ihtiyaç vardır. Bu ölçü devreleri aynı zamanda çeviricinin kontrol edilmesi, büyüklüklerin ölçülmesi için de gereklidir. Ölçü devreleri güç devresinden izole ölçü büyüklükleri vermelidir. Bunun için bu çalışmada LEM modülleri kullanılmıştır. Bu konuyla ilgili detaylı bilgi Bölüm 4.'de verilmiştir.

3. MATRİS ÇEVİRİCİ MODULASYON ALGORİTMALARI

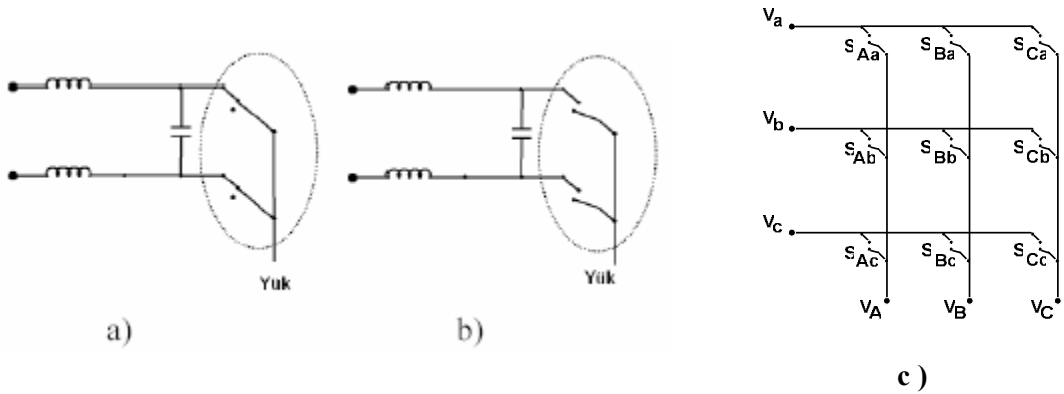
3.1. Giriş

Bu bölümde matris çevirici için en çok kullanılan Venturini ve UVDGM algoritmalarından bahsedilecektir. Modülasyon algoritmaları, arzu edilen genlik ve frekansa sahip çıkış gerilimini elde edebilmek için 9 çift yönlü anahtarın her birine gerekli olan uygun anahtarlama işaretlerini üretmede kullanılan bir prosedürdür. Yani, matris çeviricide modülasyon algoritmasının temel amacı, sabit frekans ve genliğe sahip olan giriş gerilimlerden hiçbir doğrultma işlemi yapmaksızın doğrudan değişken frekans ve genliğe sahip olan çıkış gerilimleri üretmektir.

Değişken hızlı sürücülerde kullanılan matris çeviriciler için kullanılan modülasyon algoritmaları aşağıda verilen özellikleri sağlamalıdır [5, 20, 21].

- Üretilen çıkış gerilimin genlik ve frekansının bağımsız kontrolü
- Maksimum gerilim oranı
- Anahtarlama frekansı civarındaki harmonikler hariç, çıkışta hiçbir giriş harmoniğinin ve girişte de hiçbir çıkış harmoniğinin bulunmaması
- Güç faktörünün yükten bağımsız olarak kontrol edilebilmesi
- Güç faktörü kontrolü esnasında sinüzoidal giriş akımının sağlanması

Matris çeviricilerde herhangi bir çıkış faz gerilimi, üç giriş fazının bir anahtarlama periyodu içerisinde anahtarlama algoritmasında belirlenen stratejiye göre anahtarlansak çıkışa aktarılması ile elde edilir. Bu işlemi gerçekleştirmek üzere çift yönlü anahtarların kontrol edilmesi için kullanılan en önemli kontrol algoritmaları Venturini ve UVDGM algoritmalarıdır.



Şekil 3.1. Matris çeviricinin çalışması esnasında kaçınılacak durumlar a) girişin kısa devre olması, b) yükün açık devre olması, c) matris çeviricinin genel yapısı

Şekil 3.1.a ve b.'de gösterildiği gibi, bu kontrol algoritmaların her ikisinin de güvenli bir anahtarlama yapabilmesi için;

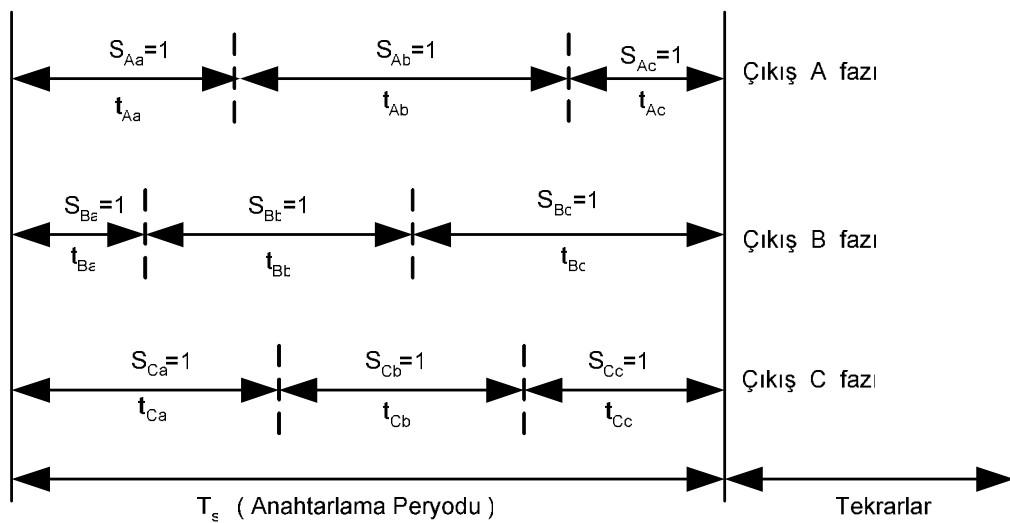
- iki farklı giriş hattı aynı çıkış hattına eşzamanlı bağlanmaması,
- çıkış hatlarından herhangi biri anahtarlama süresince açık bırakılmaması,

şartlarını her anahtarlama süresinde sağlaması gerekir.

3.2. Venturini Kontrol Algoritması

Matris çevirici Şekil 3.1.c'de gösterildiği gibi üç faz giriş ve üç faz çıkışı olan matris şeklinde dizilmiş 9 adet çift yönlü anahtardan oluşmuştur. Matris çeviricinin her hangi bir çıkış fazı, üç giriş fazının anahtarlama periyodu içerisinde sırayla anahtarlanarak çıkışa aktarılması ile elde edilir. Giriş genliğinin ve frekansının kontrolünü anahtarların iletimde kalma sürelerini ayarlayarak yapabiliriz. a, b, c indisleri giriş fazlarını, A, B, C indisleri de çıkış fazlarını gösterir. Modülasyon probleminin çözümü boyunca, anahtarların ideal ve çeviriciye uygulanan gerilimin üç faz dengeli saf sinüzoidal olduğu kabul edilecektir. Matris çeviricinin girişine uygulanan gerilimi şu şekilde ifade edebiliriz.

$$\begin{bmatrix} V_a(t) \\ V_b(t) \\ V_c(t) \end{bmatrix} = V_{im} \begin{bmatrix} \cos(\omega_i t) \\ \cos(\omega_i t + \frac{2\pi}{3}) \\ \cos(\omega_i t + \frac{4\pi}{3}) \end{bmatrix} \quad (3.1)$$



Şekil 3.2. Anahtarlama sürelerinin genel formu

Her fazın S_{Aa} , S_{Ab} , S_{Ac} , ... S_{Cc} anahtarları bir anahtarlama periyodu boyunca t_{Aa} , t_{Ab} , t_{Ac} , ..., t_{Cc} süresince ard arda ve tekrarlı olarak ilettime girerler. Şekil 3.2. de gösterildiği gibi anahtarlama periyodu T_s , anahtarların iletimde kalma sürelerinin toplamına eşittir. Anahtarlama frekansı (f_s) sabittir.

$$T_s = t_{Aa} + t_{Ab} + t_{Ac} = t_{Ba} + t_{Bb} + t_{Bc} = t_{Ca} + t_{Cb} + t_{Cc} = 1/f_s \quad (3.2)$$

3.2.1. Çıkış Gerilimlerin Elde Edilmesi

Bir periyot boyunca $V_A(t)$, $V_B(t)$, $V_C(t)$ çıkış gerilimleri, giriş fazlarının anahtarlama suretiyle elde edilen kısmi parçalardan oluşan ortalama değerinin zamana bağlı değişimi aşağıdaki gibidir.

$$\begin{aligned} V_A(t) &= V_{im} \left(\cos(w_i t) \frac{t_{Aa}}{T_s} + \cos(w_i t + \frac{2\pi}{3}) \frac{t_{Ab}}{T_s} + \cos(w_i t + \frac{4\pi}{3}) \frac{t_{Ac}}{T_s} \right) \\ V_B(t) &= V_{im} \left(\cos(w_i t) \frac{t_{Ba}}{T_s} + \cos(w_i t + \frac{2\pi}{3}) \frac{t_{Bb}}{T_s} + \cos(w_i t + \frac{4\pi}{3}) \frac{t_{Bc}}{T_s} \right) \\ V_C(t) &= V_{im} \left(\cos(w_i t) \frac{t_{Ca}}{T_s} + \cos(w_i t + \frac{2\pi}{3}) \frac{t_{Cb}}{T_s} + \cos(w_i t + \frac{4\pi}{3}) \frac{t_{Cc}}{T_s} \right) \end{aligned} \quad (3.3)$$

w_i , w_o ve w_m sırasıyla giriş geriliminin, çıkış geriliminin ve modülasyon açısal frekanslarını gösterir. Burada oluşan çıkış geriliminin dalga şekli üç fazlı giriş geriliminin anahtarlama ile oluşan sürekli bir fonksiyondur. Genel olarak çıkış gerilimine etki eden unsurlar giriş geriliminin genliği, frekansı ve anahtarlama şeklidir. $2\pi f_s \gg w_i, w_o$ olması kaydıyla çıkışı oluşturan kısmi parçalar temel olarak çıkışın ortalama değerine bağlıdır [5].

Anahtarlama zamanları sinüzoidal olarak w_m frekansında ve T_s periyodunda modüle edilirse, çıkış geriliminin açısal frekansı $w_o = w_i + w_m$ şeklinde değişecektir. Üç faz için anahtarlama süreleri şu şekilde hesaplanır.

$$t_{Aa} = \frac{T_s}{3}(1 + 2q \cos(w_m t + \theta)) = t_{Bb} = t_{Cc}$$

$$t_{Ab} = \frac{T_s}{3}(1 + 2q \cos(w_m t + \theta - \frac{2\pi}{3})) = t_{Bc} = t_{Ca} \quad (3.4)$$

$$t_{Ac} = \frac{T_s}{3}(1 + 2q \cos(w_m t + \theta - \frac{4\pi}{3})) = t_{Ba} = t_{Cb}$$

θ bağıl fazı q 'da çıkış geriliminin giriş gerilimine oranını belirtir. İstenilen koşullarını sağlayan $M(t)$ kontrol matrisi şu şekilde tanımlanır.

$$V_o(t) = M(t).V_i(t) \quad (3.5)$$

$$M(t) = \begin{bmatrix} \frac{1}{3}(1 + 2q \cos(A)) & \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A)) & \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A)) \end{bmatrix} \quad (3.6)$$

Buradaki kontrol matrisinin elemanları 9 anahtarın iletimde kalma süreleri olup $A = w_m t + \theta$ ve $w_m = w_o - w_i$ şeklinde ifade edilebilir. Eşitlik (3.6), eşitlik (3.5) de yerine konulup gerekli işlemler yapılırsa çıkış gerim denklemi, eşitlik (3.7) deki gibi elde edilir. Burada; $0 \leq q \leq 0.5$ dir. Bu eşitlik; matris çeviricinin Venturini algoritması ile çalıştırılması durumunda w_o frekansında, genliği $q.V_{im}$ ve bağıl fazı $t=0$ anında θ olan bir çıkış gerilimi elde edilebileceğini gösterir [5].

$$\begin{bmatrix} V_A(t) \\ V_B(t) \\ V_C(t) \end{bmatrix} = qV_{im} \begin{bmatrix} \cos(w_o t + \theta) \\ \cos(w_o t + \theta - \frac{4\pi}{3}) \\ \cos(w_o t + \theta - \frac{2\pi}{3}) \end{bmatrix} \quad (3.7)$$

Matris çeviricinin çalıştırılmasında özel bir durum w_m 'in negatif ve $|w_m| > w_i$ olması durumunda meydana gelir. Bu şartlar altında çıkış gerilimi ters dönecektir ($w_o < 0$). Bu durum;

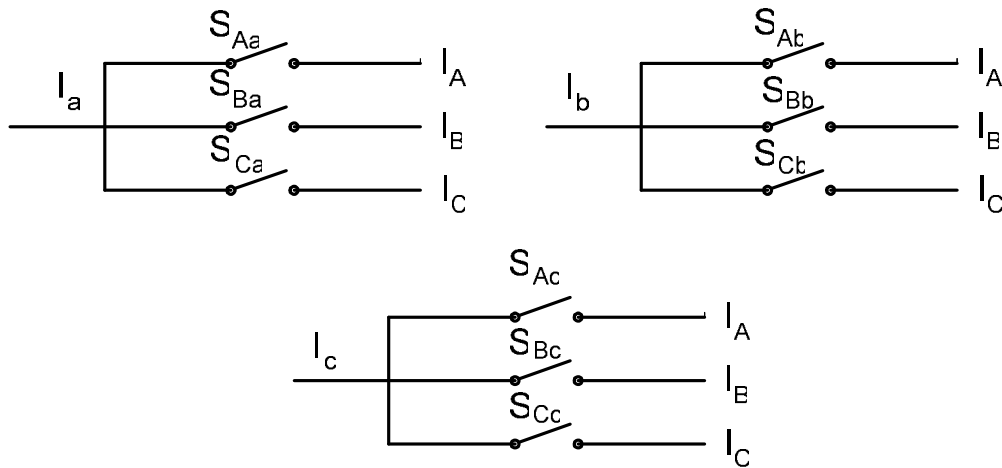
asenكرون motorların matris çeviricilerle beslenmesi durumunda asenkron motorun her iki yönde döndürülmesine olanak vermektedir. Diğer bir özel durum da $w_m=0$ olması halidir. Bu durumda çıkış frekansı giriş frekansına eşit olacaktır. $w_m = -w_i$ olması durumunda da çıkış d.a. olacaktır ($w_o = 0$) ve matris çevirici bir doğrultucu gibi davranacaktır [5].

3.2.2. Giriş Akımların Elde Edilmesi

Çeviricinin üç fazlı ϕ_o faz açısındaki omik endüktif bir yüke bağlanması durumunda çıkış akımları (3.8) eşitliğindeki gibi olur. Bu eşitlikte basitliği sağlamak için $\theta = 0$ alınmıştır.

$$\begin{bmatrix} I_A(t) \\ I_B(t) \\ I_C(t) \end{bmatrix} = I_{om} \begin{bmatrix} \cos(w_o t + \phi_o) \\ \cos(w_o t + \phi_o + \frac{2\pi}{3}) \\ \cos(w_o t + \phi_o + \frac{4\pi}{3}) \end{bmatrix} \quad (3.8)$$

Giriş akımları aynı faz girişine bağlanan üç anahtar akımın toplamından oluşur. Bu durum Şekil 3.3 de gösterilmiştir. Mesela, I_a giriş akımı bir anahtarlama periyodu boyunca I_A , I_B , I_C çıkış akımlarının toplamına eşittir. Buradan da anlaşılacağı gibi giriş akımlarının yapısı çıkış gerilimlerinin yapısına benzer. Dolayısıyla eşitlik (3.9) da gösterildiği gibi, giriş akımları matrisi, kontrol matrisinin transpozesi ile çıkış akımları matrisinin çarpımına eşittir.



Şekil 3.3. Akım bileşenleri için anahtarların yerleştirilme biçimi

$$I_i(t) = M^T I_o(t) \quad (3.9)$$

Burada kontrol matrisinin transpozesi (M^T),

$$M^T(t) = \begin{bmatrix} \frac{1}{3}(1 + 2q \cos(A)) & \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A)) & \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A)) \end{bmatrix} \quad (3.10)$$

dir. (3.10) eşitliğinde $A = w_m t + \theta$ ve $w_m = w_o - w_i$ şeklindedir. (3.10) , (3.9) eşitliğinde yerine yazılırsa giriş akımları aşağıdaki şekilde elde edilebilir;

$$\begin{bmatrix} I_a(t) \\ I_b(t) \\ I_c(t) \end{bmatrix} = q I_{om} \begin{bmatrix} \cos(w_i t + \phi_o) \\ \cos(w_i t + \phi_o - \frac{4\pi}{3}) \\ \cos(w_i t + \phi_o - \frac{2\pi}{3}) \end{bmatrix} \quad (3.11)$$

Eşitlik (3.11) de görüldüğü gibi matris çeviricilerin giriş akımı dengelidir ve w_i frekansında sinüzoidal olarak değişmektedir. Yer değiştirme faktörünün de yükün yer değiştirme faktörüne ($\cos \phi_o$) eşit olduğu görülmektedir. Pozitif faz periyodu modu olarak adlandırılan $w_m = [w_o + w_i]$ yerine, negatif faz periyodu modu olarak adlandırılan $w_m = -[w_o + w_i]$ konulduğunda çıkış gerilimin ifadesi eşitlik (3.7) deki gibi olacaktır. Ancak giriş akımının faz açısı (3.12) eşitliğinde görüldüğü gibi ters dönecektir. Sonuç olarak endüktif yük karakteristiği çeviricinin giriş ucunda kapasitif yük karakteristiğine dönüştürülmüş olur. Bu özellik matris çeviricinin önemli avantajlarından biridir [4, 5].

$$\begin{bmatrix} I_a(t) \\ I_b(t) \\ I_c(t) \end{bmatrix} = q I_{om} \begin{bmatrix} \cos(w_i t - \phi_o) \\ \cos(w_i t - \phi_o - \frac{4\pi}{3}) \\ \cos(w_i t - \phi_o - \frac{2\pi}{3}) \end{bmatrix} \quad (3.12)$$

3.2.3. Giriş Yer Değiştirme Faktörünün Kontrolü

Giriş yer değiştirme faktörünün kontrolü aynı yükü besleyen paralel bağlı iki çeviricinin kullanılmasıyla açıklanabilir. Matris çeviricilerden biri pozitif faz periyodu modunda ($w_m = [w_o + w_i]$), diğeri ise negatif faz periyodu modunda ($w_m = -[w_o + w_i]$) çalıştırılır. Bu çalışmaya ilişkin fazör diyagramı Şekil 3.4 de gösterilmiştir. Bu şekilde çalıştırılan matris çeviricilerin çıkışı ile tek başına çalıştırılan matris çeviricilerin çıkışı aynıdır. Ancak negatif ve pozitif faz periyodu modunda paralel olarak çalıştırılan çeviriciler ile yükün yer değiştirme faktörüne bağlı olmaksızın, omik, endüktif, veya kapasitif yer değiştirme faktörünü çeviricinin giriş uçlarında elde edebilmek mümkün olacaktır [5].

Bu durum için kontrol matrisi $M(t)$ yeniden tanımlanır:

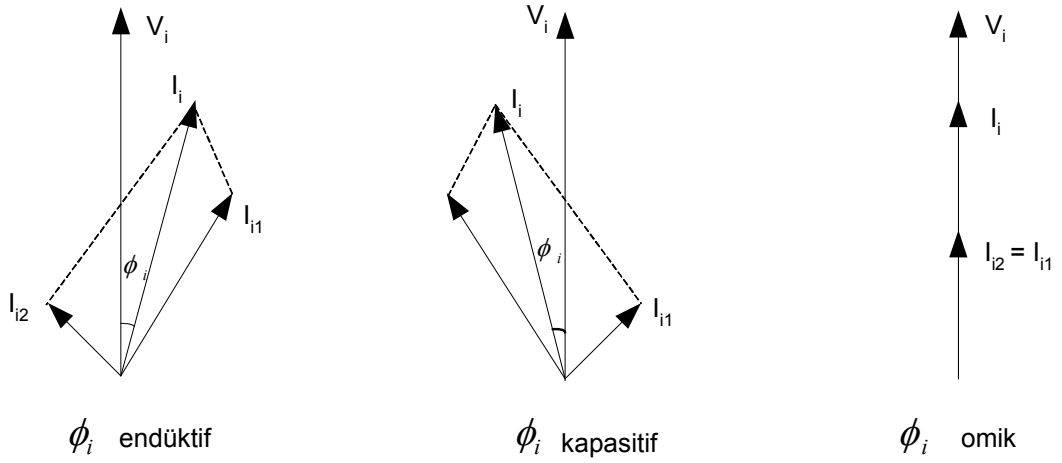
$$M(t) = \frac{1}{3} \alpha_1 \begin{bmatrix} \frac{1}{3}(1 + 2q \cos(A)) & \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A)) & \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(A - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(A)) \end{bmatrix} \\ + \frac{1}{3} \alpha_2 \begin{bmatrix} \frac{1}{3}(1 + 2q \cos(B)) & \frac{1}{3}(1 + 2q \cos(B - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(B - \frac{4\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(B - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(B)) & \frac{1}{3}(1 + 2q \cos(B - \frac{2\pi}{3})) \\ \frac{1}{3}(1 + 2q \cos(B - \frac{2\pi}{3})) & \frac{1}{3}(1 + 2q \cos(B - \frac{4\pi}{3})) & \frac{1}{3}(1 + 2q \cos(B)) \end{bmatrix} \quad (3.13)$$

Burada $A = w_m t$, $B = -(w_m + 2w_i)t$ ($\theta = 0$ için)

$$\alpha_1 = \frac{1}{2} [1 + \tan \varphi_i \cot \varphi_o], \quad \alpha_2 = 1 - \alpha_1 = \frac{1}{2} [1 - \tan \varphi_i \cot \varphi_o]$$

$$\varphi_i = \arctan[(\alpha_1 - \alpha_2) \tan \varphi_o], \quad q = \frac{V_o}{V_i}, \quad 1 > (\alpha_1 - \alpha_2) > -1, \quad 0 \leq q \leq 0.5$$

şeklindedir.



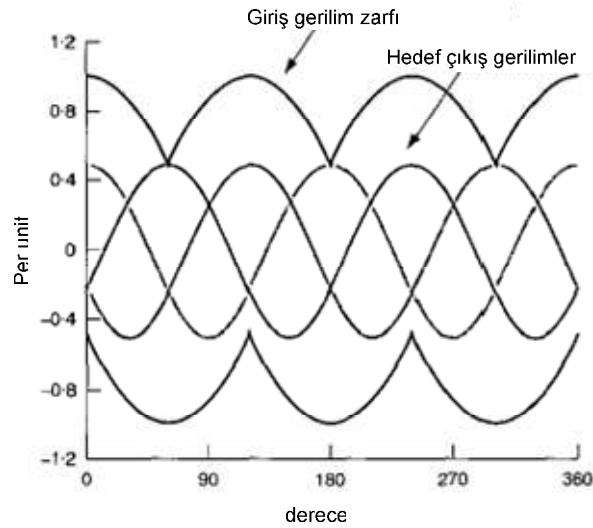
Şekil 3.4. Endüktif çıkış akımı için giriş akımının faz açısının değişik işletme durumlarındaki değişimi

Endüktif karakterde bir yükün beslenmesi örnek olarak alındığında çeviricinin giriş karakteristiği endüktif, kapasitif veya omik yapılabilir. α_1 ve α_2 nin değişimine bağlı olarak elde edilebilecek karakteristikler aşağıda verilmiştir [5].

$\alpha_1 = \alpha_2$: Omik karakteristik (Akım gerilimle aynı fazda)

$\alpha_1 > \alpha_2$: Endüktif karakteristik (Akım gerilimden ϕ_i kadar geride)

$\alpha_1 < \alpha_2$: Kapasitif karakteristik (Akım gerilimden ϕ_i kadar ileride)



Şekil 3.5. Matris çeviricinin üç faz giriş gerilimlerinden elde edilen çıkış gerilimi ($q \leq 0.5$)

Matris çevirinin çıkış gerilimleri ve giriş akımları daha önce verilen eşitliklerde yeni tanımladığımız kontrol matrisi kullanılarak hesaplanabilir.

$$V_o(t) = M(t).V_i(t), \quad I_i(t) = M^T I_o(t) \quad (3.14)$$

(3.14) eşitliği $q \leq 0.5$ koşulu için geçerlidir. Şekil 3.5 de görüleceği üzere çıkış gerilimi giriş geriliminin büyüklüğünün yarısı ile sınırlanmaktadır. Çıkış geriliminin sınırlanması, matris çeviricilerin, d.a. beslemeli darbe genişlik modülasyonlu (DGM) eviricilere göre önemli bir dezavantajını oluşturur.

3.2.4. Maksimum Çıkış Gerilim Değerinin Elde edilmesi

Matris çeviricinin çıkış geriliminin dalga şekli, üç fazlı giriş geriliminin dalga şeklinin zarfı içinde olmak zorundadır. Maksimum çıkış geriliminin genliği, değişken minimum giriş gerilimi değerinden elde edilir. Bu durum (3.15) eşitliğinde görülmektedir.

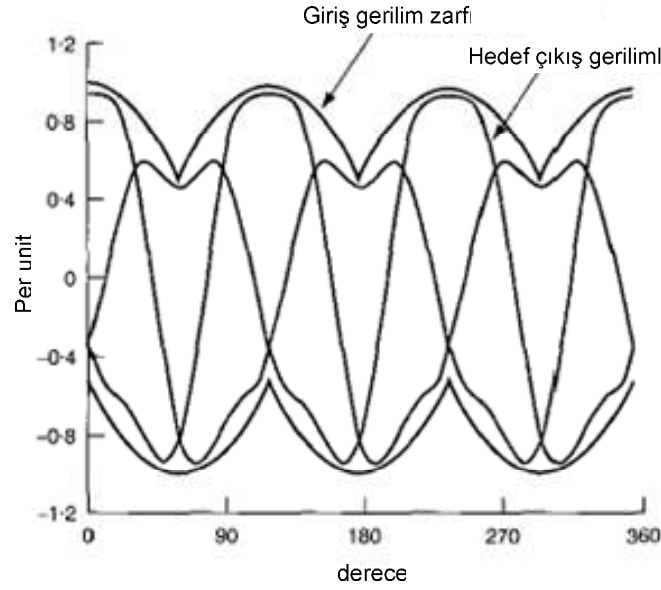
$$\min_{0 \leq \omega t \leq 2\pi} (V_{im} - V_{i \min}) = \max_{0 \leq \omega t \leq 2\pi} (V_{om} - V_{o \min}) \quad (3.15)$$

Eşitlik (3.15) de giriş ve çıkış dalga şekilleri göz önüne alınarak, değerler yerlerine yazıldığında aşağıdaki eşitlik elde edilir.

$$\frac{3}{2} V_i = \sqrt{3} V_o \quad (3.16)$$

$$V_{om} = \frac{\sqrt{3}}{2} V_i = 0.866 V_i \quad (3.17)$$

Böylece mümkün olan maksimum çıkış gerilim değeri eşitlik (3.17) de gösterildiği gibi elde edilebilir. Şekil 3.6 da görüleceği gibi çıkış gerilimi giriş geriliminin büyüklüğünün 0.866 katı ile sınırlıdır. Matris çeviricide maksimum çıkış gerilim değerine ulaşabilmesi için hesaplamalara giriş ve çıkış fazlarının üçüncü harmoniği eklenmelidir. Venturini algoritmasının bu durum için düzenlenmesi ile maksimum gerilim değeri elde edilerek, matris çeviricinin çalıştırılması mümkündür.



Şekil 3. 6. Matris çeviricinin üç faz giriş geriliminden elde edilen çıkış gerilimi ($q \leq 0.866$)

Matris çeviricide, $0.25 V_i$ genlikli giriş geriliminin üçüncü harmoniği, her bir hedef çıkış dalga şekillerine eklenirse, maksimum çıkış gerilimin genliği (3.18) eşitliğinde görüldüğü gibi giriş gerilimin %75' ine yükselir.

$$V_o(t) = \left[V_o \cos(w_o t + (k-1)\frac{2\pi}{3}) + 0.25V_i \cos(3w_i t) \right]_{k=1}^3 \quad (3.18)$$

$$V_o(t) = \left[V_o \cos(w_o t + (k-1)\frac{2\pi}{3}) + 0.25V_i \cos(3w_i t) - \frac{1}{6} V_o \cos(3w_o t) \right]_{k=1}^3 \quad (3.19)$$

Bu durumda $0 \leq q \leq 0.75$ olur. Üçüncü harmonik eklenmesi çıkış gerilimi dalga biçimlerinin nötr noktasının, giriş dalga biçimlerinin nötrüne göre kaymasına neden olur. Ancak bu yükün çalışmasını etkilemez. Çünkü matris dönüştürücüsünün yükü ile besleme arasında hiçbir nötr bağlantısı yoktur ve bu yüzden üçüncü harmonik ekleme yükte bir akım akışına neden olmamaktadır. Maksimum çıkış gerilimini daha da arttırmak için, $(1/6V_o)$ genliğinde istenen çıkış frekansının üçüncü harmoniği her bir hedef çıkış gerilimi dalga şekillerine eklenmelidir. Bu durum, maksimum çıkış gerilimin genliğini (3.19) eşitliğinde görüldüğü gibi giriş gerilimin %86.6 ine yükseltir [5, 20, 21].

3.2.5. Maksimum Çıkış Gerilimi Elde Etmek İçin Venturini Algoritmasının Basitleştirilmiş Bir Şekli

Korti tarafından önerilen Venturini algoritmasının basitleştirilmiş bir şekli gerçek zaman uygulaması için uygundur ve birim giriş yer değiştirme faktörüyle bir kontrol algoritması sağlar. Her zamanlama anını ve giriş gerilim dalga şeklinin sıfır geçiş noktasını bulmak yerine Venturini algoritmasının basitleştirilmiş şekli her ardışıl zamanda üç fazlı giriş gerilimleri bakımından tanımlanır. Birim giriş yer değiştirme faktöründe giriş fazı β ve çıkış fazı γ arasına bağlanan anahtar için görev periyodu (3.20) eşitliğindeki gibi tanımlanabilir [5,63].

$$T_{\beta\gamma} = T_s \left[\frac{1}{3} + \frac{2V_{o\gamma} V_{i\beta}}{3V_{im}^2} + \frac{2q}{9q_m} \sin(w_i t + \Psi_\beta) \sin(3w_i t) \right] \quad (3.20)$$

$$V_{o\gamma} = qV_{im} \cos(w_o t + \Psi_\gamma) - \frac{q}{6} V_{im} \cos(3w_o t) + \frac{q}{4q_m} V_{im} \cos(3w_i t) \quad (3.21)$$

Burada, maksimum gerilim oranı (q_m) 0.866 'dır. q ise istenilen gerilim oranını gösterir.

$\Psi_\beta : 0, \frac{2\pi}{3}, \frac{4\pi}{3}$ sırasıyla a, b, c giriş fazlarına,

$\Psi_\gamma : 0, \frac{2\pi}{3}, \frac{4\pi}{3}$ sırasıyla A, B, C çıkış fazlarına karşılık gelir.

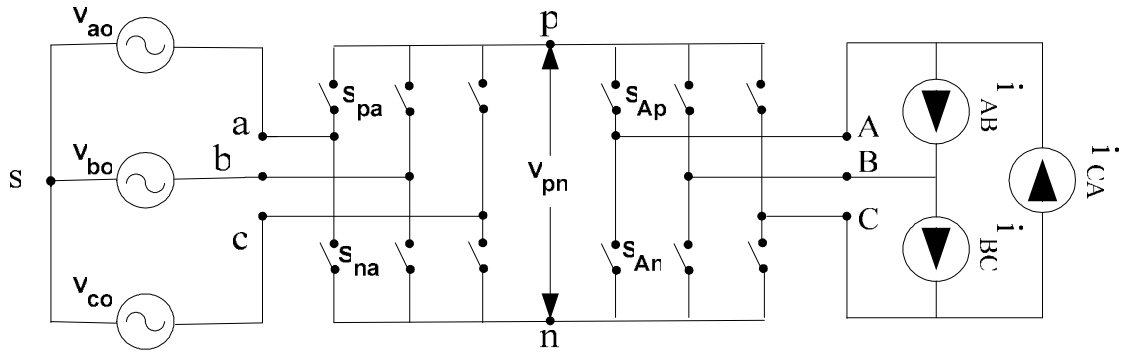
$$V_{im} = \sqrt{\frac{V_a^2 + V_b^2 + V_c^2}{1.5}} \quad (3.22)$$

V_a, V_b, V_c ani giriş gerilimlerini ve V_{im} maksimum giriş gerilimini belirtmektedir. Denklem (3.20 ve (3.21) matris çeviricinin anahtarlarının görev periyodu hesabında kullanılır. Algoritma sadece üç faz ani giriş gerilimlerinin ölçümüne gerek duyar ve daha sonra bu gerilimler kullanılarak giriş vektör pozisyonu hesaplanabilir.

3.3. Uzak Vektör Darbe Genişlik Modülasyon Algoritması (UVDGM)

Matris çeviriciler için UVDGM algoritmasına dayandırılan kontrol algoritması ilk olarak Huber ve Borojevic tarafından önerildi [42]. UVDGM algoritması, üç faz giriş akımlarının ve üç faz çıkış hat gerilimlerinin uzak vektör düzleminde gösterilmesine dayandırılır. UVDGM algoritmasının matris çeviricide uygulaması oldukça karmaşık bir yapıya sahiptir.

Giriş faz akımları ve çıkış faz gerilimlerinin anahtarlama kombinasyonuna göre uzak vektörlerinin oluşturulması gerekmektedir. Giriş ve çıkış akım ve gerilimlerinin bir uzak vektör gösterimi kullanılarak, önerilen kontrol teknik yaklaşımı doğrultucu-evirici yapısına benzetilmiştir. Bunun için, gerilim beslemeli doğrultucu ve bilinen klasik 6 basamaklı gerilim beslemeli evirici için kullanılan UVDGM algoritmasının bilinmesi gerekmektedir. Bu yaklaşım matris çevirici için doğrultma 'rectifier' ve evirme 'inverter' olarak iki aşamalı düşünülebilir. Doğrultma safhasında, sabit bir hayali d.a.-hat oluşur, evirmede ise istenilen genlik ve frekansta üç faz hedef gerilimler oluşturulur. Şekil 3.7 de gösterildiği gibi her iki yöntemin bileşkesi matris çeviriciler için kullanılan UVDGM algoritmasını vermektedir. Giriş akımları ve çıkış gerilimlerinin bu yolla elde edilmesi genellikle dolaylı UVDGM algoritması olarak adlandırılır [44,62].



Şekil 3. 7. Matris çevirici için gerilim beslemeli evirici ve doğrultucunun gösterimi

Son zamanlarda matris çeviricilerde kullanılan en popüler kontrol algoritması, giriş akım ve çıkış gerilim vektörlerinin bağımsız kontrol edilebilmesine müsaade eden UVDGM algoritmasıdır. UVDGM algoritması geleneksel modülasyon tekniklerine göre, üçüncü harmonik eklemeksizin maksimum gerilim oranı ($0 \leq q \leq 0.886$) elde edebilme, komutasyon işleminde gerekli olan anahtarlama sayısını minimize edebilme, kolaylaştırılmış kontrol algoritması sebebiyle daha kolay gerçekleştirebilme, komutasyon işlemini kolayca anlayabilme ve dengesiz şartlar altında çalışabilme gibi birçok avantaja sahiptir.

3.3.1. $\alpha - \beta$ dönüşümü (Clarke Dönüşümü)

UVDGM algoritmasının temeli, çeviricinin üç faz giriş akımlarının ve üç faz çıkış hat gerilimlerinin uzay vektör düzleminde gösterilmesine dayanır. İki faz düzlemi Uzay Vektör düzlemi olarak isimlendirilir. Üç fazlı dengeli sistemler Clarke dönüşümü ($\alpha - \beta$ uzayı) kullanılarak iki faz düzlemine taşınabilir.

Uzay vektöründe faz değişkenlerinden bir tanesi, üç faz değişkenlerinden bir tanesinin eksenine çakıştırılırsa üç fazdan iki faza dönüşüm (3.23), (3.24) ve (3.25)'de verilen eşitlikleri ile ifade edilebilir. Eşitlik (3.25)'de verilen a ve a^2 birim vektörleri ifade etmektedir.

$$\vec{v}^* = v_\alpha + jv_\beta = \frac{2}{3}(v_a + a v_b + a^2 v_c) \quad (3.23)$$

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & -\frac{\sqrt{3}}{2} & \frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (3.24)$$

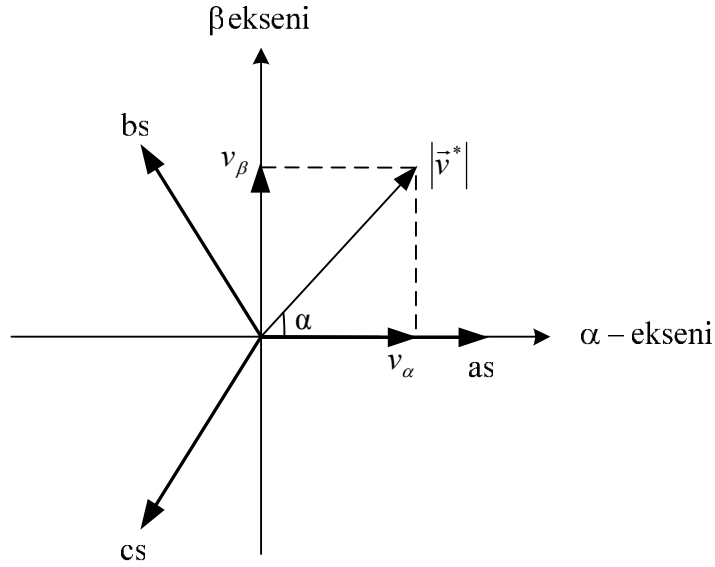
$$a = e^{j\frac{2\pi}{3}} = -\frac{1}{2} + j\frac{\sqrt{3}}{2}, \quad a^2 = e^{-j\frac{2\pi}{3}} = -\frac{1}{2} - j\frac{\sqrt{3}}{2} \quad (3.25)$$

$$|\vec{v}^*| = \sqrt{V_\alpha^2 + V_\beta^2}, \quad \alpha = \tan^{-1}\left(\frac{V_\beta}{V_\alpha}\right)$$

Matris çeviricide kullanılan giriş faz akımlarının ve fazlar arası giriş gerilimlerinin uzay vektöründeki ifadesi sırasıyla (3.26) ve (3.27) eşitliklerinde verilmiştir. Matris çeviricide giriş akımlarının dengeli olduğu kabul edilerek 3 fazlı sistemdeki faz akımları ile uzay vektöründeki faz akımlarının vektörel gösterimi Şekil 3.8' de verilmiştir.

$$\vec{i}_i = \frac{2}{3}(i_{as} + a i_{bs} + a^2 i_{cs}) \quad (3.26)$$

$$\vec{v}_i = \frac{2}{3}(v_{ab} + a v_{bc} + a^2 v_{ca}) \quad (3.27)$$



Şekil 3.8. Matris çeviricinin giriş akımlarının uzay vektör düzleminde gösterimi

3.3.2. Matris Çeviricilerde Anahtarlama Durumları ve Uzay Vektör Düzleminde Gösterilimi

Matris çeviricilerde anahtarlama durumuna bağlı olarak çalışma süresi içerisinde her bir çıkış fazı her bir giriş fazına bağlanmaktadır. Matris çeviricilerin çıkış gerilimleri, giriş gerilimlerin matris şeklinde bağlanmış 9 adet çift yönlü yarıiletken anahtar yardımıyla kısılmasından elde edilir. Bu anahtarların devreye girmesinde $2^9=512$ farklı bağlantı kombinasyonu oluşmaktadır. Çıkış fazlarının giriş fazlarına bağlanması esnasında; Şekil 3.1.a ve b.'de gösterilen iki temel şartı sağlayan 27 adet değişik bağlantı kombinasyonu oluşmaktadır. Bu anahtarlama kombinasyonları 3 grupta incelenebilir.

Birinci gruptaki altı adet anahtarlama kombinasyonunda; her çıkış fazı farklı giriş fazlarına doğrudan bağlanmaktadır. Bu durumda çıkış gerilim vektörünün faz açısı giriş gerilim vektörünün faz açısına bağlıdır. Aynı durum akım vektörlerinde de oluşmaktadır. UVDGM tekniğindeki bu grup anahtarlama; her iki vektörün de faz açılarının bağımsız denetlenememesi nedeniyle matris çeviricilerde kullanılmamaktadır.

İkinci grup anahtarlama kombinasyonlarından 18 tanesinde ise değişik genlikte ve frekansta aktif gerilim vektörü oluşur. Çıkış geriliminin genliği seçilen girişlere ait fazlar arası gerilimin değerine bağlıdır. Bu durumda ise çıkış gerilim uzay vektörünün faz açısı giriş gerilim uzay vektörünün faz açısına bağlı değildir. Aynı durum akım vektörlerinde de oluşmaktadır. Bu duruma göre elde edilen giriş akımı ve çıkış hat gerilimlerinin vektörel ilişkileri Şekil 3.13 ve Şekil 3.14'de gösterilmiştir.

Son grup anahtarlama kombinasyonunun 3 tanesinde ise sıfır vektörleri oluşur. Bütün çıkış fazları aynı giriş fazına bağlanmıştır. Bu gruptaki anahtarlama kombinasyonları da matris çeviricilerde kullanılmak zorundadır [44, 47, 62]. Bu 27 anahtarlama kombinasyonu ile elde edilen gerilim ve akımların vektörel ilişkileri Tablo 3.1 de verilmiştir.

Şekil 3.1.c.'de gösterilen matris çevirici, matris şeklinde bağlanmış 9 adet çift yönlü anahtardan oluşmuştur. Burada, a, b, c indisleri giriş fazlarını, A, B, C indisleri de çıkış fazlarını gösterir. Matris çeviricinin girişine ve çıkışına uygulanan faz gerilimlerini sırasıyla (3.28) ve (3.29) eşitliklerinde gösterildiği gibi ifade edebiliriz.

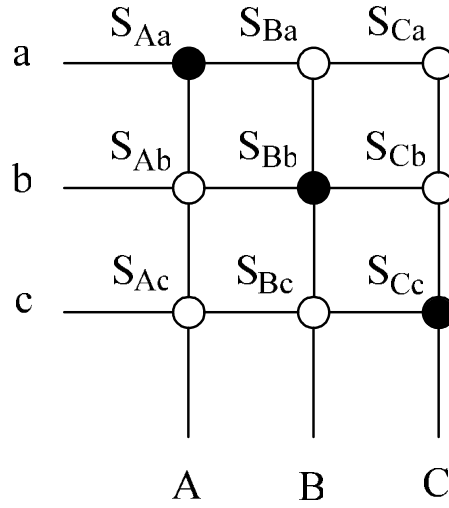
$$\begin{aligned} v_{as} &= V_{im} \cos(w_i t) \\ v_{bs} &= V_{im} \cos\left(w_i t - \frac{2\pi}{3}\right) \\ v_{cs} &= V_{im} \cos\left(w_i t + \frac{2\pi}{3}\right) \end{aligned} \quad (3.28)$$

$$\begin{aligned} v_{An} &= V_{om} \cos(w_o t) \\ v_{Bn} &= V_{om} \cos\left(w_o t - \frac{2\pi}{3}\right) \\ v_{Cn} &= V_{om} \cos\left(w_o t + \frac{2\pi}{3}\right) \end{aligned} \quad (3.29)$$

Tablo 3.1' de verilen, matris çeviricide kullanılan 27 değişik anahtarlama kombinasyonuna ait durumlar 3 grupta incelenmiştir. Bu gruplar sırasıyla incelenerek giriş ve çıkış akım ve gerilimler arasındaki bağlantılar elde edilecektir. Mesela, I. grubun 1. anahtarlama durumu göz önüne alındığında “A,B,C” çıkış fazlarının “a,b,c” giriş fazlarına bağlandığı görülmektedir. Bu durum Şekil 3.9 da verilmiştir. Matris çeviricilerde kullanılan ve çift yönlü akım geçişine imkan sağlayan anahtarlar isimlendirilirken çıkış fazı ile giriş fazının indisleri kullanılır. S_{Ab} ; birinci çıkış fazı ile ikinci giriş fazını birleştiren çift yönlü anahtarı ifade eder. Çıkış fazlarının hangi giriş fazları ile birleştirildiği kendi indisleri kullanılarak isimlendirilir.

Tablo 3.1. Matris çeviri de kullanılan anahtarlama durumları ve onların akım ve gerilimlerinin vektörel gösterimi [44, 62].

Grup	#	Ad	A	B	C	V_{AB}	V_{BC}	V_{CA}	i_a	i_b	i_c	V_o	α_o	I_i	β_i
I	1	-	a	b	c	v_{ab}	v_{bc}	v_{ca}	i_A	i_B	i_C	v_i	α_i	i_o	β_o
	2	-	a	c	b	$-v_{ca}$	$-v_{bc}$	$-v_{ab}$	i_A	i_C	i_B	$-v_i$	$-\alpha_i+4\pi/3$	i_o	$-\beta_o$
	3	-	b	a	c	$-v_{ab}$	$-v_{ca}$	$-v_{bc}$	i_B	i_A	i_C	$-v_i$	$-\alpha_i$	i_o	$-\beta_o+2\pi/3$
	4	-	b	c	a	v_{bc}	v_{ca}	v_{ab}	i_C	i_A	i_B	v_i	$\alpha_i+4\pi/3$	i_o	$\beta_o+2\pi/3$
	5	-	c	a	b	v_{ca}	v_{ab}	v_{bc}	i_B	i_C	i_A	v_i	$\alpha_i+2\pi/3$	i_o	$\beta_o+4\pi/3$
	6	-	c	b	a	$-v_{bc}$	$-v_{ab}$	$-v_{ca}$	i_C	i_B	i_A	$-v_i$	$-\alpha_i+2\pi/3$	i_o	$-\beta_o+4\pi/3$
IIa	7	+1	a	b	b	v_{ab}	0	$-v_{ab}$	i_A	$-i_A$	0	$2/\sqrt{3}v_{ab}$	$\pi/6$	$2/\sqrt{3}i_A$	$-\pi/6$
	8	-1	b	a	a	$-v_{ab}$	0	v_{ab}	$-i_A$	i_A	0	$-2/\sqrt{3}v_{ab}$	$\pi/6$	$-2/\sqrt{3}i_A$	$-\pi/6$
	9	+2	b	c	c	v_{bc}	0	$-v_{bc}$	0	i_A	$-i_A$	$2/\sqrt{3}v_{bc}$	$\pi/6$	$2/\sqrt{3}i_A$	$\pi/2$
	10	-2	c	b	b	$-v_{bc}$	0	v_{bc}	0	$-i_A$	i_A	$-2/\sqrt{3}v_{bc}$	$\pi/6$	$-2/\sqrt{3}i_A$	$\pi/2$
	11	+3	c	a	a	v_{ca}	0	$-v_{ca}$	$-i_A$	0	i_A	$2/\sqrt{3}v_{ca}$	$\pi/6$	$2/\sqrt{3}i_A$	$7\pi/6$
	12	-3	a	c	c	$-v_{ca}$	0	v_{ca}	i_A	0	$-i_A$	$-2/\sqrt{3}v_{ca}$	$\pi/6$	$-2/\sqrt{3}i_A$	$7\pi/6$
IIb	13	+4	b	a	b	$-v_{ab}$	v_{ab}	0	i_B	$-i_B$	0	$2/\sqrt{3}v_{ab}$	$5\pi/6$	$2/\sqrt{3}i_B$	$-\pi/6$
	14	-4	a	b	a	v_{ab}	$-v_{ab}$	0	$-i_B$	i_B	0	$-2/\sqrt{3}v_{ab}$	$5\pi/6$	$-2/\sqrt{3}i_B$	$-\pi/6$
	15	+5	c	b	c	$-v_{bc}$	v_{bc}	0	0	i_B	$-i_B$	$2/\sqrt{3}v_{bc}$	$5\pi/6$	$2/\sqrt{3}i_B$	$\pi/2$
	16	-5	b	c	b	v_{bc}	$-v_{bc}$	0	0	$-i_B$	i_B	$-2/\sqrt{3}v_{bc}$	$5\pi/6$	$-2/\sqrt{3}i_B$	$\pi/2$
	17	+6	a	c	a	$-v_{ca}$	v_{ca}	0	$-i_B$	0	i_B	$2/\sqrt{3}v_{ca}$	$5\pi/6$	$2/\sqrt{3}i_B$	$7\pi/6$
	18	-6	c	a	c	v_{ca}	$-v_{ca}$	0	i_B	0	$-i_B$	$-2/\sqrt{3}v_{ca}$	$5\pi/6$	$-2/\sqrt{3}i_B$	$7\pi/6$
IIc	19	+7	b	b	a	0	$-v_{ab}$	v_{ab}	i_C	$-i_C$	0	$2/\sqrt{3}v_{ab}$	$3\pi/2$	$2/\sqrt{3}i_C$	$-\pi/6$
	20	-7	a	a	b	0	v_{ab}	$-v_{ab}$	$-i_C$	i_C	0	$-2/\sqrt{3}v_{ab}$	$3\pi/2$	$-2/\sqrt{3}i_C$	$-\pi/6$
	21	+8	c	c	b	0	$-v_{bc}$	v_{bc}	0	i_C	$-i_C$	$2/\sqrt{3}v_{bc}$	$3\pi/2$	$2/\sqrt{3}i_C$	$\pi/2$
	22	-8	b	b	c	0	v_{bc}	$-v_{bc}$	0	$-i_C$	i_C	$-2/\sqrt{3}v_{bc}$	$3\pi/2$	$-2/\sqrt{3}i_C$	$\pi/2$
	23	+9	a	a	c	0	$-v_{ca}$	v_{ca}	$-i_C$	0	i_C	$2/\sqrt{3}v_{ca}$	$3\pi/2$	$2/\sqrt{3}i_C$	$7\pi/6$
	24	-9	c	c	a	0	v_{ca}	$-v_{ca}$	i_C	0	$-i_C$	$-2/\sqrt{3}v_{ca}$	$3\pi/2$	$-2/\sqrt{3}i_C$	$7\pi/6$
III	25	0	a	a	a	0	0	0	0	0	0	0	-	0	-
	26	0	b	b	b	0	0	0	0	0	0	0	-	0	-
	27	0	c	c	c	0	0	0	0	0	0	0	-	0	-



Şekil 3.9. Matris çeviricinin verilen anahtarlama durumuna göre bağlantı şekli. (I. grup 1. nolu)

Matris çeviricide, 27 değişik anahtarlama kombinasyonunun her biri esnasında giriş, çıkış hat gerilimlerinin ve hat akımlarının uzay vektöründeki ifadesi ve gerçek eksenle yaptığı açı (3.30), (3.31), (3.32) ve (3.33) eşitliklerinde verilmiştir.

$$\vec{v}_i = \frac{2}{3} (v_{ab} + a v_{bc} + a^2 v_{ca}) = V_i e^{j\alpha_i} \quad (3.30)$$

$$\vec{v}_o = \frac{2}{3} (v_{AB} + a v_{BC} + a^2 v_{CA}) = V_o e^{j\alpha_o} \quad (3.31)$$

$$\vec{i}_i = \frac{2}{3} (i_{as} + a i_{bs} + a^2 i_{cs}) = I_i e^{j\beta_i} \quad (3.32)$$

$$\vec{i}_o = \frac{2}{3} (i_{An} + a i_{Bn} + a^2 i_{Cn}) = I_i e^{j\beta_o} \quad (3.33)$$

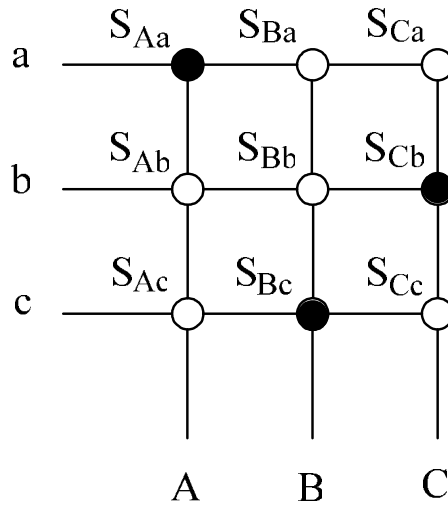
Eşitliklerde verilen α_i ; giriş hat gerilimlerinin uzay vektöründeki faz açısını, α_o ; çıkış hat gerilimlerinin uzay vektöründeki faz açısını, β_i ; giriş hat akımlarının uzay vektöründeki faz açısını, β_o ; çıkış faz akımlarının uzay vektöründeki faz açısını ifade etmektedir. Bu anahtarlama durumunda giriş fazları Şekil 3.9’da görüldüğü gibi aynı isimli çıkış fazlarına bağlanmıştır.

Bu anahtarlama durumunda çıkışın akım ve hat gerilimleri girişin akım ve hat gerilimlerine eşittir. (3.30) eşitliğindeki fazlararası giriş gerilimlerinin uzay vektör düzlemindeki ifadesi eşitlik (3.28) kullanılarak bulunabilir.

$$\begin{aligned} v_{ab} &= v_{as} - v_{bs} = \sqrt{3} V_{im} \cos\left(w_i t + \frac{\pi}{6}\right) \\ v_{bc} &= v_{bs} - v_{cs} = \sqrt{3} V_{im} \cos\left(w_i t - \frac{\pi}{2}\right) \\ v_{ca} &= v_{cs} - v_{as} = \sqrt{3} V_{im} \cos\left(w_i t + \frac{5\pi}{6}\right) \end{aligned} \quad (3.34)$$

$$\vec{v}_i = \sqrt{3} V_{im} e^{j\left(w_i t + \frac{\pi}{6}\right)} \quad (3.35)$$

(3.30) ve (3.35) eşitliklerinden, fazlar arası giriş gerilimlerinin uzay vektörünün faz açısı ve genliklerinin sırasıyla $\alpha_i = \omega_i t + \frac{\pi}{6}$, $V_i = \sqrt{3} V_{im}$ olduğu görülmüştür. Aynı şekilde matris çeviricinin çıkışındaki fazlar arası gerilimlerin uzay vektörü ifadesi de bulunabilir. Çeviricinin çıkış fazları, çeviricinin giriş fazlarına aynı sıralama ile bağlanmış olduğundan, çıkışın ve girişin fazlar arası gerilimlerinin uzay vektörleri birbirine eşittir.



Şekil 3.10. Matris çeviricinin verilen anahtarlama durumuna göre bağlantı şekli. (I. grup 2. nolu)

Bu durum da $\alpha_o = \alpha_i = \omega_i t + \frac{\pi}{6}$ ve $V_o = V_i = \sqrt{3} V_{im}$ olur. Aynı zamanda çıkış gerilim uzay vektörünün faz açısı giriş gerilim uzay vektörünün faz açısına bağlıdır. Aynı durum giriş ve çıkış akımların uzay vektör ifadeleri için de geçerlidir.

Tablo 3.1 de verilen I. grubun 2. anahtarlama durumu göz önüne alındığında “A,B,C” çıkış fazları “a,c,b” giriş fazlarına bağlandığı görülmektedir. Bu durum Şekil 3.10 da verilmiştir. Bu anahtarlama kombinasyonunda, $V_A = V_a$, $V_B = V_c$, $V_C = V_b$ olduğu görülmektedir. Bu durumda çıkışa ait fazlar arası gerilimin uzay vektöründe ifadesini bulmak için çıkış faz gerilimleri yerine onlara eşit olan giriş faz gerilimleri alınabilir.

$$\begin{aligned} v_{AB} &= v_{as} - v_{cs} = \sqrt{3} V_{im} \cos\left(w_i t - \frac{\pi}{6}\right) \\ v_{BC} &= v_{cs} - v_{bs} = \sqrt{3} V_{im} \cos\left(w_i t + \frac{\pi}{2}\right) \\ v_{CA} &= v_{bs} - v_{as} = \sqrt{3} V_{im} \cos\left(w_i t - \frac{5\pi}{6}\right) \end{aligned} \quad (3.36)$$

Bu durumda (3.36) eşitliği (3.31) eşitliğinde yerine yazılarak, fazlar arası çıkış gerilimlerinin uzay vektördeki ifadesi (3.37) eşitliğinde görüldüğü gibi tanımlanabilir.

$$\bar{v}_o = -\sqrt{3} V_{im} e^{-j\left(w_i t - \frac{7\pi}{6}\right)} \quad (3.37)$$

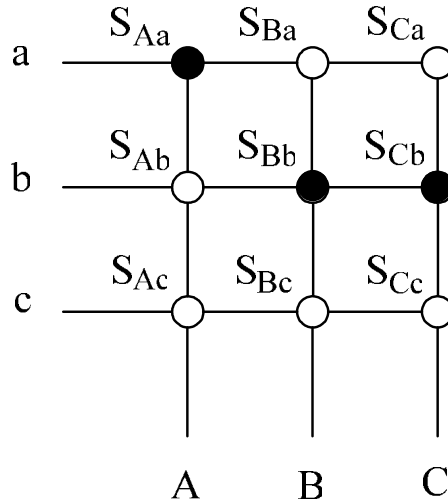
(3.37) ve (3.31) eşitliklerinden fazlar arası çıkış gerilimlerinin uzay vektörünün faz açısı ve genliği sırasıyla $\alpha_o = -\left(\omega_i t - \frac{7\pi}{6}\right)$, $V_o = -\sqrt{3} V_{im}$ olduğu görülmüştür. Bu çıkış gerilimlerinin uzay vektör değerleri ile (3.35) eşitliğinde gösterilen giriş gerilimlerinin uzay vektörünün faz açısı ve genliği arasındaki ilişki $\alpha_o = -\alpha_i + \frac{4\pi}{3}$, $V_o = -V_i$ olduğu görülmektedir. Giriş ve çıkış akımların uzay vektörlerinin faz açısı ve genliği arasındaki ilişki ise $\beta_i = -\beta_o$, $I_i = I_o$ şeklindedir.

I. grubun 1. ve 2. anahtarlama durumları incelendiğinde çıkış gerilim vektörünün faz açısı (α_o), giriş gerilim vektörünün faz açısına (α_o) bağlıdır. Bu durum akım vektörlerinde de oluşmaktadır. I. grubun kalan diğer dört anahtarlama durumları da incelendiğinde benzer ilişki

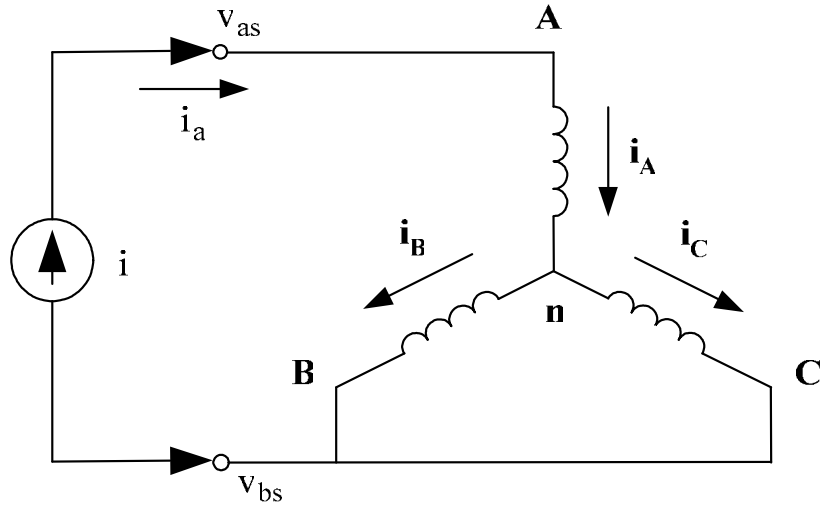
görülmektedir. I. grubun tüm anahtarlama durumları, akım ve gerilimlerin vektörel ilişkileri Tablo 3.1 de verilmiştir. Uzak vektör kontrol algoritmasında I. grubun anahtarlama durumları kullanışlı değildir. Çünkü akım ve gerilim vektörlerinin giriş ve çıkış değerleri birbirlerine bağımlıdır. Bu yüzden I. grupta verilen anahtarlama kombinasyonları matris çevirici uygulamalarında kullanılmamaktadır.

Tablo 3.1’ de II. grupta verilen 18 adet anahtarlama kombinasyonunda ise çıkış gerilim uzak vektörünün faz açısı giriş gerilim uzak vektörünün faz açısına bağılı değildir. Aynı şekilde giriş akım uzak vektörünün faz açısı çıkış akım uzak vektörünün faz açısından bağımsızdır. Bu yüzden II. gruptaki anahtarlama durumları matris çeviricinin uzak vektör kontrol algoritmasını elde etmede kullanılır. Gerilim vektörünün bulunduğu konuma göre II gruptaki anahtarlama kendi arasında IIa, IIb ve IIc olmak üzere tekrar 3 grupta gruplandırılmıştır. Bu grupların her birinin analizi yapılarak incelenmiştir.

Matris çeviricide Tablo 3.1’ de verilen II. bölgedeki her anahtarlama durumu için çıkış geriliminin uzak vektörü elde edilebilir. IIa. grubun +1 ile isimlendirilen anahtarlama durumu göz önüne alındığında “A,B,C” çıkış fazlarının “a,b,b” giriş fazları ile bağılandığı görülmektedir. Bu durum Şekil 3.11 da verilmiştir. Şekil 3.11 ve Şekil 3.7 deki bağlantı durumu göz önüne alınarak çıkış hat gerilimlerinin ve giriş hat akımların uzak vektör ifadelerini elde etmede kullanılabilen Şekil 3.12 deki bağlantı şekli oluşturulabilir.



Şekil 3.11. Matris çeviricinin verilen anahtarlama durumuna göre bağlantı şekli. (IIa. grup +1 nolu)



Şekil 3.12. Matris çeviricinin yüklü durumda giriş ve çıkışı arasındaki bağlantı şekli. (IIa. grup +1 nolu)

Bu anahtarlama durumunda matris çeviricinin çıkışındaki fazlar arası gerilimin uzay vektördeki ifadesini bulmak için önce çeviricinin fazlar arası çıkış gerilimin değeri bulunmalıdır. (3.38) eşitliğinde görüldüğü gibi fazlar arası çıkış gerilimleri yerine onlara eşit olan fazlar arası giriş gerilimler alınabilir.

$$\begin{aligned} V_{AB} &= V_{ab} \\ V_{BC} &= 0 \\ V_{CA} &= -V_{ab} \end{aligned} \quad (3.38)$$

Bu anahtarlama durumunda (3.38) eşitliği (3.31) eşitliğinde yerine yazılarak, fazlar arası çıkış gerilimlerinin uzay vektördeki ifadesi (3.39) eşitliğinde görüldüğü gibi tanımlanabilir.

$$\vec{v}_o = \frac{2}{\sqrt{3}} V_{ab} e^{j\left(\frac{\pi}{6}\right)} \quad (3.39)$$

Bu anahtarlama durumunda matris çeviricinin giriş hat akımlarının uzay vektördeki ifadesini bulmak için (3.32) eşitliğinde görüldüğü gibi çeviricinin giriş akım değerlerinin bulunması gerekmektedir. Şekil 3.12'deki devre bağlantısı dikkate alınarak, (3.40) eşitliğinde görüldüğü gibi giriş akımları yerine onlara denk olan çıkış akımları alınabilir.

$$\begin{aligned}
i_a &= i_A \\
i_b &= -i_A \\
i_c &= 0
\end{aligned}
\tag{3.40}$$

Belirtilen durum matris çeviricide giriş ve çıkış hat akımlarının sürekliliği için önem arz etmektedir. Bu durumda (3.40) eşitliği (3.32) eşitliğinde yerine yazılsa, giriş hat akımlarının uzay vektördeki ifadesi (3.41) eşitliğinde görüldüğü gibi elde edilebilir.

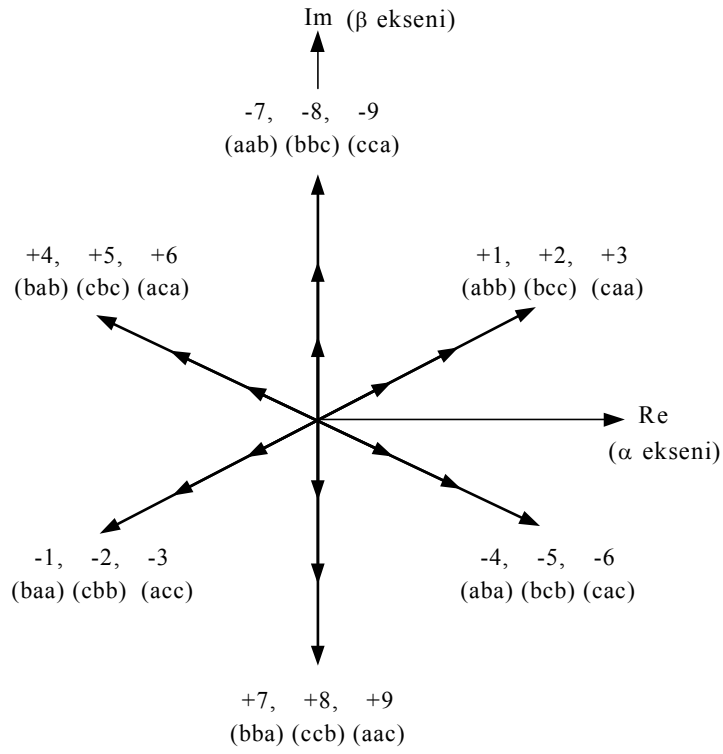
$$\vec{i}_1 = \frac{2}{\sqrt{3}} i_A e^{-j\frac{\pi}{6}}
\tag{3.41}$$

Tablo 3.1’ de II. grupta verilen 18 adet anahtarlama durumunun tümü incelendiğinde, çıkış gerilim uzay vektörünün faz açısı giriş gerilim uzay vektörünün faz açısından ve giriş akım uzay vektörünün faz açısı da çıkış akım uzay vektörünün faz açısından bağımsız olduğu görüldü. Bu yüzden giriş akım ve çıkış gerilim vektörlerinin bağımsız kontrol edilebilmesi mümkün olmaktadır. Bu nedenle matris çeviricinin uzay vektör kontrol algoritmasını elde etmede II. gruptaki anahtarlama durumları kullanılır.

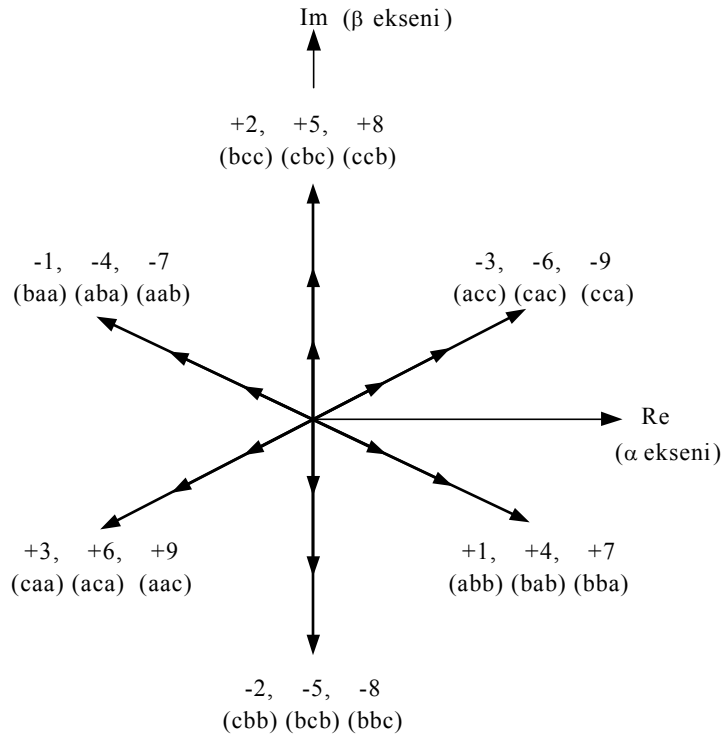
Tablo 3.1’in son grubunda bulunan 3 adet anahtarlama durumunda ise sıfır gerilim ve sıfır akım vektörleri oluşmaktadır. Çıkış fazları aynı giriş fazına bağlanmıştır. Bu grup anahtarlama durumu çıkış geriliminin genlik ve frekansını ayarlayabilmek için mutlaka kullanılmak zorundadır.

II. bölgedeki anahtarlama durumlarından elde edilen çıkış geriliminin uzay vektöründeki gösterilimi Şekil 3.13 verilmiştir. Şekil 3.13’de görüldüğü üzere II gruptaki anahtarlama kombinasyonların gerilimlerinin uzay vektöründeki doğrultuları $\pi / 3$ derecelik faz farkı ile yer almaktadır.

Benzer şekilde II. bölgedeki anahtarlama durumlarından elde edilen giriş akımlarının uzay vektöründeki gösterilimi de Şekil 3.14 verilmiştir. II. bölgedeki tüm anahtarlama durumlarının giriş akımlarının uzay vektörüne aktarılması durumunda faz açısı oluşmaktadır. Uzay vektörüne aktarılmış olan giriş hat akımlarının iki bileşeni bulunmaktadır (+1 ve -1 gibi). Aralarında 120 derece faz farkı bulunan giriş hat akımları 90 derece faz farklı uzay vektör düzlemlerine aktarılmıştır.



Şekil 3.13. II. bölgedeki anahtarlama durumlarından oluşan çıkış gerilimlerinin uzay vektör düzleminde gösterilimi

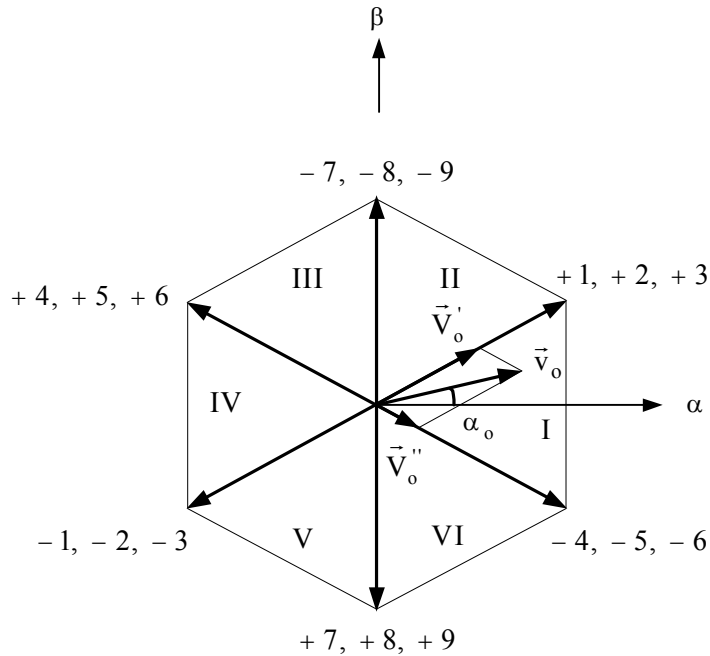


Şekil 3.14. II. bölgedeki anahtarlama durumlarından oluşan giriş akımlarının uzay vektör düzleminde gösterilimi

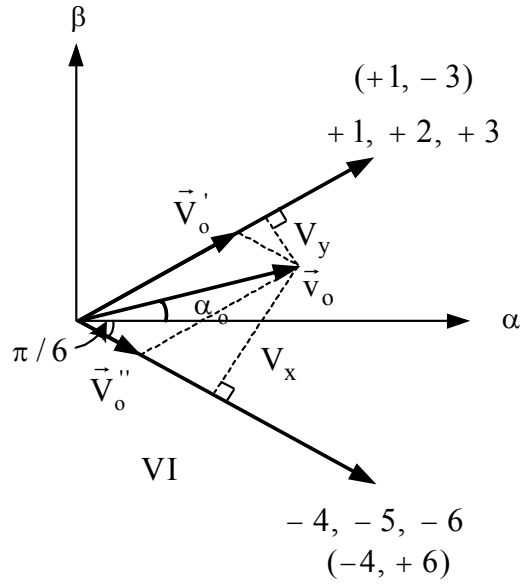
3.3.3 Yariletken Anahtarların İletim Sürelerinin Hesaplanması

UVDGM algoritması ile matris çeviricinin giriş güç katsayısını 1' e yakın değerde tutmak mümkündür. Giriş güç katsayısının 1 olması için giriş hat akımlarının uzay vektörü ile giriş faz gerilimlerinin uzay vektörü aynı doğrultuda olmalıdır ve aralarında faz farkı bulunmamalıdır.

Matris çeviricilerin üç fazlı şebekeden beslendiği referans alındığında girişteki 50 Hz lik sinyal ile çıkışta elde edilmek istenen 10 Hz' lik sinyalin periyot süreleri farklı olacaktır. Giriş akımlarının 50 Hz lik sinyale sahip olduğu kabul edilirse Şekil 3.14' deki hat akımlarının uzay vektörü altıgen vektörün içindeki dönüşünü 20 ms' de bir tamamlayacaktır. Matris çeviricinin çıkışından 10 Hz' lik bir sinüzoidal sinyal elde edilmesi referans alındığında Şekil 3.13' de gösterilen çıkış hat gerilimlerinin uzay vektörü 100 ms' de bir altıgen vektörün içerisindeki turunu tamamlayacaktır. Şekil 3.15' de görüldüğü gibi çıkış hat gerilimlerinin uzay vektörü iki ayrı vektörün ($\vec{V}_o'$ ve $\vec{V}_o''$) bileşkesinden oluşmaktadır. UVDGM yönteminde anahtarların iletme kalma süreleri ve sıraları çıkış hat gerilimleri vektörünün konumuna bağlıdır. Gerilim vektörü I. bölgede iken anahtarlama elemanlarının iletim sürelerini bulmak için Şekil 3.14' den yararlanılabilir.



Şekil 3.15. Çıkış hat gerilimlerinin uzay vektörünün anahtarlama kombinasyonlarına göre ilişkisi



Şekil 3.16. Matris çevirici çıkış hat gerilimlerinin uzay vektörünün I. bölgedeki bileşenleri

Matris çeviricinin üç fazlı dengeli bir kaynaktan beslendiği düşünüldüğünde fazlar arası gerilimleri (3.42) eşitliğinde olduğu gibi verilir.

$$v_{ab} = |\vec{V}_i| \cos(\alpha_i)$$

$$v_{bc} = |\vec{V}_i| \cos\left(\alpha_i - \frac{2\pi}{3}\right) \quad (3.42)$$

$$v_{ca} = |\vec{V}_i| \cos\left(\alpha_i - \frac{4\pi}{3}\right)$$

Şekil 3.16 incelendiğinde anahtarlama kombinasyonlarında oluşan uzay vektörlerinin birinci bölgedeki yerleri gösterilmektedir. Her iki vektör de α eksenine $\pi/6$ değerinde uzaktadır. Bu durumda (3.43) - (3.46) eşitlikleri yazılabilir.

$$\vec{V}_x = |\vec{v}_o| \sin\left(\alpha_o + \frac{\pi}{6}\right) \quad (3.43)$$

$$\vec{V}_o' = \frac{\vec{V}_x}{\sin 60} = \frac{2}{\sqrt{3}} |\vec{v}_o| \sin\left(\alpha_o + \frac{\pi}{6}\right) \quad (3.44)$$

$$\vec{V}_y = |\vec{v}_o| \sin\left(\frac{\pi}{6} - \alpha_o\right) \quad (3.45)$$

$$\vec{V}_o'' = \frac{\vec{V}_y}{\sin 60} = \frac{2}{\sqrt{3}} |\vec{v}_o| \sin\left(\frac{\pi}{6} - \alpha_o\right) \quad (3.46)$$

İletime geçecek yarıiletkenlerin belirlenmesi için anahtarlama modülasyonunda I. bölge kombinasyonları dikkate alınır. Giriş hat akımları vektörü ile çıkış hat gerilimleri vektörleri devreye girecek anahtarlama elemanlarını belirler. Her anahtarlama elemanının ne kadar iletimde olacağı her iki vektörün aldıkları değerler ile belirlenir. Her iki vektörün de ortak anahtarlama kombinasyonları baz alınır. Şekil 3.16' de giriş hat akımları vektörünün de I. bölgede olduğu düşünülerek iletime geçecek anahtarlar verilmiştir. Çıkış hat gerilimlerinin uzay vektörü anahtarlama kombinasyonlarına bağlı olarak iki ayrı gerilim vektörünün bileşkesidir. Her gerilim vektörü iki ayrı ters simetrik anahtarlama kombinasyonundan oluşur. Gerilim vektörlerinden faydalanılarak (3.47) - (3.50) eşitlikleri yazılabilir [44, 62].

$$\delta_1^+ \frac{2}{\sqrt{3}} v_{ab} - \delta_3^- \frac{2}{\sqrt{3}} v_{ca} = V_o' = \frac{2}{\sqrt{3}} |\vec{v}_o| \sin\left(\alpha_o + \frac{\pi}{6}\right) \quad (3.47)$$

$$\delta_1^+ \cos \alpha_i - \delta_3^- \cos\left(\alpha_i - \frac{4\pi}{3}\right) = \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \quad (3.48)$$

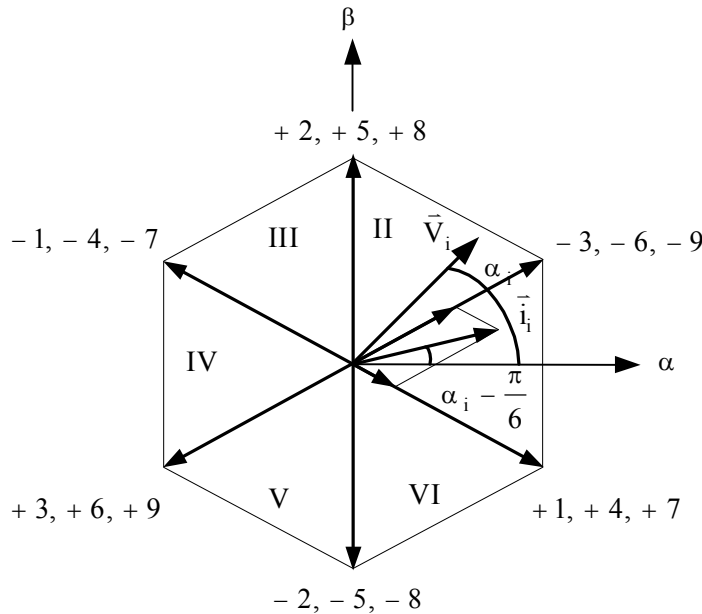
$$\delta_4^- \frac{2}{\sqrt{3}} v_{ab} - \delta_6^+ \frac{2}{\sqrt{3}} v_{ca} = V_o'' = \frac{2}{\sqrt{3}} |\vec{v}_o| \sin\left(\frac{\pi}{6} - \alpha_o\right) \quad (3.49)$$

$$\delta_4^- \cos \alpha_i - \delta_6^+ \cos\left(\alpha_i - \frac{4\pi}{3}\right) = \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \quad (3.50)$$

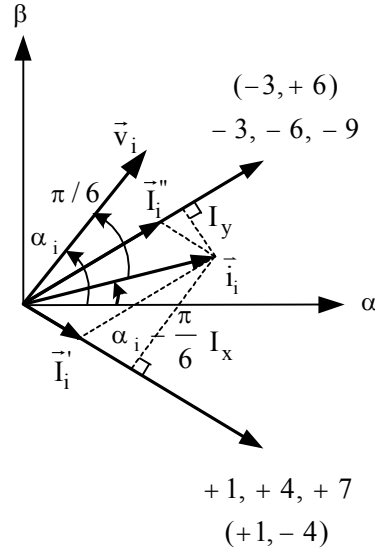
(3.42) ve (3.47) eşitlikleri kullanılarak (3.48) eşitliği, (3.42) ve (3.49) eşitlikleri kullanılarak da (3.50) eşitliği elde edilmiştir. Burada, δ_1^+ , δ_3^- , δ_4^- , δ_6^+ ; Tablo 3.1'de **+1**, **-3**, **-4**, **+6** olarak isimlendirilen anahtarlamanın iletim süresini gösterir.

Yarıiletken elemanların iletim sırası ve süresinin uzay vektör darbe genişlik modülasyon yönteminde bulunması için hem çıkış hat gerilimleri vektöründen hem de giriş akımları uzay vektöründen faydalanılır. Yarıiletkenlerin anahtarlama için giriş hat akımlarının uzay vektöründeki yerinin de bilinmesi gerekir. Tablo 3.1’ deki her anahtarlama kombinasyonu için oluşan giriş hat akımları uzay vektörünün gösterimi Şekil 3.17’ de verilmiştir. Şekil 4.16 incelendiğinde hat gerilimlerinin uzay vektörü ile faz gerilimlerin uzay vektörü arasında dengeli sistem olduğu baz alınması durumunda 30° faz farkı bulunmaktadır. Faz gerilimlerinin uzay vektörü ile hat akımlarının uzay vektörü üst üste gelmektedir. Bu durumda matris çeviricide giriş güç katsayısı 1 olmaktadır. Eğer giriş güç katsayısı değiştirilmek istenir ise bu durumda faz gerilimlerinin uzay vektörü ile hat akımlarının uzay vektörü arasında farklı faz kaymaları oluşturulur. Şekil 3.17’ de giriş güç katsayısı 1 alınmıştır ve giriş hat gerilimleri, uzay vektör faz açısının $0 \leq \alpha_i \leq \pi/3$ olduğu kabul edilerek uzay vektörleri gösterilmiştir.

Akım vektörünün I. bölgede olması durumunda anahtarlama elemanlarının iletim sürelerini bulmak için şekil 3.18’den yararlanılabilir. Şekil 3.18’da anahtarlama kombinasyonlarında oluşan uzay vektörlerinin yerleri gösterilmektedir. Her iki vektör de gerçek eksene $\pi/6$ değerinde uzaktadır. Bu durumda akım vektörü 1. bölgede olduğu durum için (3.51) - (3.54) eşitlikleri yazılabilir.



Şekil 3.17. Matris çevirici giriş hat akımlarının uzay vektörünün I. bölgedeki bileşenleri



Şekil 3.18 Matris çevirici giriş hat akımları uzay vektörünün I. bölgedeki bileşenleri

$$\bar{I}_x = |\bar{i}_i| \sin\left(\frac{\pi}{6} - \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.51)$$

$$\bar{I}_i' = \frac{\bar{I}_x}{\cos 30} = \frac{2}{\sqrt{3}} |\bar{i}_i| \sin\left(\frac{\pi}{6} - \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.52)$$

$$\bar{I}_y = |\bar{i}_i| \sin\left(\frac{\pi}{6} + \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.53)$$

$$\bar{I}_i'' = \frac{\bar{I}_y}{\cos 30} = \frac{2}{\sqrt{3}} |\bar{i}_i| \sin\left(\frac{\pi}{6} + \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.54)$$

Her vektör, iki ters simetrik anahtarlama sonucundan elde edilen akım vektörlerinin bileşkesidir. (3.55) ve (3.56) eşitlikleri kullanılarak (3.57) eşitliği, (3.58) ve (3.59) eşitlikleri kullanılarak da (3.60) eşitliği elde edilmiştir.

$$\delta_1^+ \frac{2}{\sqrt{3}} i_A = \bar{I}_i' = \frac{2}{\sqrt{3}} |\bar{i}_i| \sin\left(\frac{\pi}{6} - \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.55)$$

$$\delta_3^- \frac{2}{\sqrt{3}} i_A = \bar{I}_1'' = \frac{2}{\sqrt{3}} |\bar{i}_1| \sin\left(\frac{\pi}{6} + \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.56)$$

$$\delta_1^+ \sin \alpha_i = \delta_3^- \sin\left(\frac{\pi}{3} - \alpha_i\right) \quad (3.57)$$

$$-\delta_4^- \frac{2}{\sqrt{3}} i_B = \bar{I}_1' = \frac{2}{\sqrt{3}} |\bar{i}_1| \sin\left(\frac{\pi}{6} - \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.58)$$

$$-\delta_6^+ \frac{2}{\sqrt{3}} i_B = \bar{I}_1'' = \frac{2}{\sqrt{3}} |\bar{i}_1| \sin\left(\frac{\pi}{6} + \left(\alpha_i - \frac{\pi}{6}\right)\right) \quad (3.59)$$

$$\delta_4^- \sin \alpha_i = \delta_6^+ \sin\left(\frac{\pi}{3} - \alpha_i\right) \quad (3.60)$$

Matris çeviricinin çıkışında istenen frekans ve gerilimin genliğini elde etmek için her bir anahtarlama kombinasyonuna ait elemanların iletim süresi bulunmalıdır. Tüm anahtarlama durumu için iletim süresini ve sırasını veren tablo Ek 1. de verilmiştir. (3.48), (3.50), (3.57), (3.60) eşitlikleri kullanılarak yarıiletken anahtarlara ait iletim süreleri (3.61) eşitliğinde görüldüğü gibi hesaplanır [44, 62]. Bu süreler, akım ve gerilim altıgen vektörlerinin içerisinde I. bölgede olma durumu içerir. (3.61) eşitliği, T_s anahtarlama periyodunda Tablo 3.1'de ifade edilen **+1**, **-3**, **-4** ve **+6** anahtarlama kombinasyonlarına ait iki yönlü yarıiletken anahtarların iletim sürelerini göstermektedir.

$$\begin{aligned} \delta_1^+ &= \frac{2T_s}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\frac{\pi}{3} - \alpha_i\right) \\ \delta_3^- &= \frac{2T_s}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin \alpha_i \end{aligned} \quad (3.61)$$

$$\delta_4^- = \frac{2T_s}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_6^+ = \frac{2T_s}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin \alpha_i$$

$$\delta_1^+ + \delta_3^- + \delta_4^- + \delta_6^+ \leq T_s \quad (3.62)$$

$$\delta_0 = T_s - (\delta_1^+ + \delta_3^- + \delta_4^- + \delta_6^+) \quad (3.63)$$

3.3.4 İletime Girecek Yariletken Anahtarların Seçimi ve İletim Sıralamasının Tespiti

Matris çevirici kontrolünde kullanılan UVDGM tekniğine göre tetikleme sinyalleri üretebilmek için çıkış hat gerilim ve giriş akımların uzay vektörleri kullanılmaktadır. Giriş akımlarının ve çıkış hat gerilimlerinin uzay vektör gösterimlerinin verildiği Şekil 3.15 ve 3.17’de, $|\vec{v}_i|$ ve $|\vec{v}_o|$ ani giriş ve çıkış gerilim vektörlerinin genliklerini, $\alpha_i = w_i t$ ve $\alpha_0 = w_o t$ ise giriş ve çıkış gerilim faz açılarını sırasıyla göstermektedir. İletime geçecek anahtarların belirlenmesi için, α_i ve α_0 ’ın Şekil 3.15 ve 3.17’de gösterilen giriş akımlarının ve çıkış hat gerilim vektörlerinin hangi bölgesinde oldukları belirlenmelidir. α_i ve α_0 ’ın durumlarına göre 36 farklı bölge oluşmaktadır. Her bir bölgede iletme girecek anahtarlama kombinasyonları Tablo 3.2’de verilmiştir. Tablo 3.2’de, belirlenen bölgeye göre iletme girecek anahtarlama kombinasyonları belirlenir. Her anahtarlama elemanın ne kadar iletimde kalacağı her iki vektörün de ortak anahtarlama kombinasyonları baz alınarak belirlenir. Matris çeviricilerin çıkışında istenen frekans ve gerilimin genliğini elde etmek için her bir anahtarlama kombinasyonuna ait elemanların iletim süresi bulunmalıdır. α_i ve α_0 ’ın 1. bölgede olması durumu için anahtarlara ait iletim süreleri (3.61) eşitliğinden bulunur. Bu eşitlikteki çözümler $0 \leq \alpha_i \leq \frac{\pi}{3}$, $-\frac{\pi}{6} \leq \alpha_0 \leq \frac{\pi}{6}$ olması durumuna aittir.

Bu algoritmaya göre, matris çeviricinin maksimum çıkış gerilimi, giriş geriliminin en fazla 0.886 katı olabilmektedir ($0 \leq q = \frac{|\vec{v}_o|}{|\vec{v}_i|} \leq 0.886$). Eşitlik (3.61) ’de bulunan anahtarlama süreleri toplamı bir anahtarlama periyodu süresini geç memelidir. Aksi takdirde anahtarlar aşma modunda iletme girecektir. İletim sürelerinin toplamı eşitlik (3.62) ’deki şartı sağlamalıdır.

Casadei [44] tarafından önerilen, uzay vektör kontrol algoritmasında anahtarların iletim sıralaması şu kurallara göre yapılabilir.

- 1. ve 4. iletim sırası aynı pozisyonda iki aynı harfe sahip olmalıdır.
- 2. ve 3. iletim sırası da sırasıyla 1. ve 4. iletim sırasına göre sadece bir harf değiştirmelidir.
- Son sıfır gerilim konfigürasyonunda (5. iletim sırası) 1. ve 4. iletim sırasına göre sadece 1 harf değişmelidir.

Giriş akım ($\vec{I}_i$) ve çıkış hat gerilimi ($\vec{V}_o$) uzay vektörlerinin 1. bölgede olması durumu için anahtarların iletime girme sıralaması Tablo 3.3.’in ilk iki sütununda rasgele, son iki sütununda ise yukarıda belirtilen şartlara göre verilmiştir.

Tablo 3.2. Bölgelere göre ilettime girecek anahtarlama kombinasyonları

$\overline{V_0} \backslash \overline{I_i}$	1.	2.	3.	4.	5.	6.
1.	+1-3 -4+6	+2-3 -5+6	-1+2 +4-5	-1+3 +4-6	-2+3 +5-6	+1-2 -4+5
2.	-7+9 +1-3	-8+9 +2-3	+7-8 -1+2	+7-9 -1+3	+8-9 -2+3	-7+8 +1-2
3.	+4-6 -7+9	-8+9 +5-6	-4+5 +7-8	+4-6 +7-9	-5+6 +8-9	+4-5 -7+8
4.	+4-6 -1+3	+5-6 -2+3	-4+5 +1-2	+1-3 -4+6	+2-3 -5+6	+4-5 -1+2
5.	-1+3 +7-9	-2+3 +8-9	+1-2 -7+8	+1-3 -7+9	+2-3 -8+9	-1+2 +7-8
6.	+7-9 -4+6	+8-9 -5+6	-7+8 +4-5	+4-6 -7+9	+5-6 -8+9	+7-8 -4+5

Tablo 3.3. Casadei'nin önerdiği yönetime göre anahtarların iletim sıralamasının gösterimi

Konfig.	ABC	İletim sırası	Konfig.	ABC
+1	abb	1.	-4	aba
-3	acc	2.	+1	abb
-4	aba	3.	-3	acc
+6	aca	4.	+6	aca
0	aaa	5.	0	aaa
0	bbb	1.	-4	aba
0	bbb	...	...	...

Tablo 3.4. Geliştirilen yönetime göre anahtarların iletim sıralamasının gösterimi

İletim sırası	Konfig.	A B C
1.	+1	a b b
2.	-4	a b a
3.	+6	a c a
4.	-3	a c c
5.	0	c c c
1.	+1	a b b
...	...	...

Tablo 3.3.'ün son sütununda görüldüğü gibi, bir anahtarlama periyodu içinde A çıkış fazı sürekli a giriş fazına, B çıkış fazı ($\delta_1^+ + \delta_4^-$) süresince b giriş fazına, ($\delta_3^- + \delta_6^+$) süresince c giriş fazına, (δ_0) süresince a giriş fazına, C çıkış fazı ise (δ_4^-) süresince a giriş fazına, (δ_1^+) süresince b giriş fazına, (δ_3^-) süresince c giriş fazına ve tekrar ($\delta_6^+ + \delta_0$) süresince a giriş fazına bağlanır. Bu durumda, Casadei tarafından önerilen UVDGM algoritmasında anahtarların iletim sıralamasına göre, bir anahtarlama periyodu içinde ilettime geçen anahtarlama sayısı 8 olduğu görülür.

Casadei tarafından önerilen anahtarların iletim sıralaması oluşturulduktan sonra 1. ile 2. ve 3. ile 4. iletim sırasının yeri değiştirilir. Bu durumda A ve B çıkış fazlarının anahtarlarının iletim sıralamasında bir değişme olmaz iken C çıkış fazında 2. ve 3. iletim sırası aynı giriş

fazına bağlanır. Son sıfır gerilim konfigürasyonunda (5. iletim sırası) 4. iletim sırasına göre sadece 1 harf değişmelidir.

Geliştirilen bu algoritmaya göre, giriş akım ve çıkış hat gerilimi uzay vektörlerinin 1. bölgede olması durumu için anahtarların iletime girme sıralaması Tablo 3.4.'de verilmiştir.

Tablo 3.4.'ün son sütununda görüldüğü gibi UVDGM algoritmasında, bir anahtarlama periyodu içinde iletime geçen anahtarlama sayısı 8 den 7 ye düşürülmüştür. Bu durumda matris çevirici, bir anahtarlama periyodu içinde daha az anahtarlama yaptığından dolayı hem daha az anahtarlama kaybı olur hem de daha yüksek anahtarlama frekanslarında çalışmak mümkün olur.

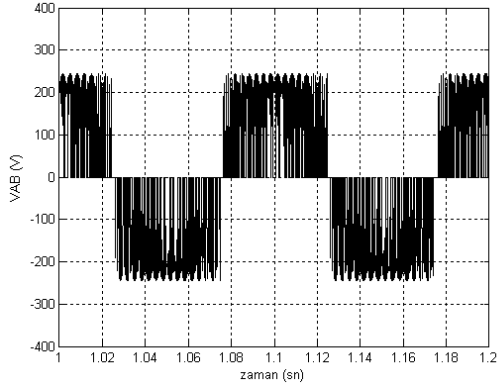
Örneğin; üç fazlı bir R-L (50Ω ve $0.15H$) yüklü matris çeviricinin $10Hz$ 'lik çıkış frekansı için UVDGM algoritmasının bir anahtarlama periyodu içerisinde konum değiştiren anahtar sayısı bakımından yukarıda bahsedilen her iki algoritmaya göre gerilim oranı $q=0.8$ durumu için Matlab/Simulink benzetimi yapılmıştır. Matris çevirici $100V$, $50Hz$ 'lik üç fazlı dengeli gerilimler ile beslenmiş ve anahtarlama frekansı (f_s) $1500 Hz$ olarak alınmıştır. Bu durumda, UVDGM algoritmasında anahtarların iletim sıralaması bakımından sırasıyla Şekil 3.19 ve Şekil 3.20'de Casadei tarafından önerilen ve tezde geliştirilen algoritmalarla göre elde edilen çıkış faz-faz gerilimi, harmonik spektrumu ve çıkış faz akımı dalga şekilleri verilmiştir. Şekil 3.19 ve Şekil 3.20'de verilen dalga şekilleri incelendiğinde her iki algoritmaya göre elde edilen sonuçların bir birine benzediği görülmektedir.

Toplam harmonik bozulma (THD) akım dalga şeklinin kalitesini gösterir. Matematiksel olarak %THD, eşitlik (3.64) ile ifade edilebilir. Burada i_k , akım'ın k 'nıncı harmoniğini gösterir. Eşitlik (3.64) kullanılarak anahtarların iletim sıralaması bakımından Casadei tarafından önerilen ve tezde geliştirilen algoritmalarla göre elde edilen çıkış akımların %THD değerleri sırasıyla 3.93 ve 3.87 olarak hesaplanmıştır. Bu sonuçlardan da görüldüğü gibi tezde geliştirilen algoritmaya göre elde edilen çıkış akımının, Casadei tarafından önerilen algoritmaya göre biraz daha iyi olduğu söylenebilir.

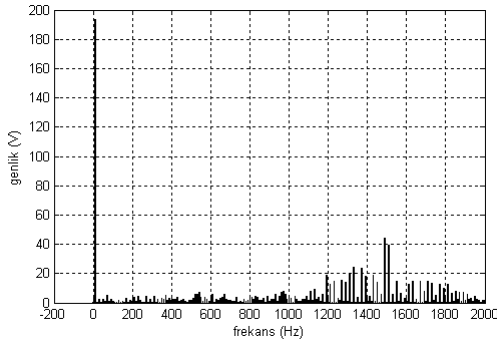
$$\%THD = \frac{\sqrt{\sum_{k=2}^{\infty} i_k^2}}{i_1} * 100 \quad (3.64)$$

Matris çeviricilerde anahtarlama kayıpları, yarı iletken elemanların ideal olmayan anahtarlamasından ve koruma amaçlı snubber devresinden dolayı oluşmaktadır. Anahtarlarda, anahtarlama (iletime ve kesime girme) ve iletim kayıpları oluşur. Matris çeviricide güvenli bir anahtarlama yapılabilmesi için Şekil 3.1.a ve Şekil 3.1.b'de gösterilen şartların her anahtarlama süresinde yerine getirilmesi gerekmektedir. Bu şartlarda aynı anda iki veya daha çok anahtarın

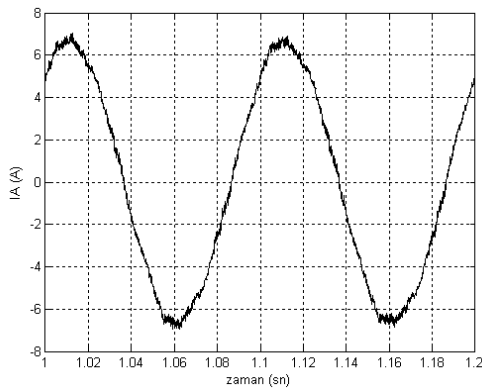
iletimde olmasını engellemek için ilettime sokulacak anahtarların belli bir süre gecikmeli (ölü zaman süresi kadar) olarak ilettime sokulması sağlanmalıdır. Ancak bu gecikme süresi boyunca tüm anahtarlar kesimde olacağından ve matris çevirici devresinde boşluk yolunun olmamasından dolayı anahtarlar üzerinde aşırı gerilimler oluşabilecektir. Bu aşırı gerilimlerin oluşmasını engellemek için her bir çift yönlü anahtara paralel bir RC snubber devresi bağlanabilir. Bölüm 4’te, RC snubber devresi detaylı olarak ele alınmıştır.



(a)



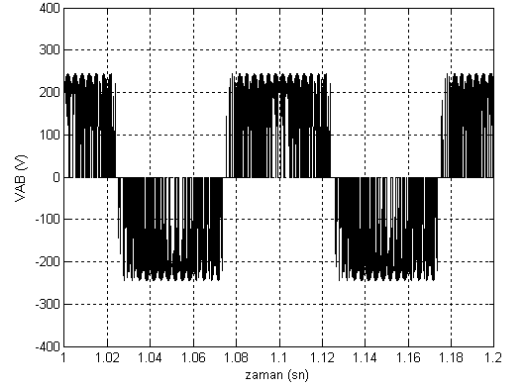
(b)



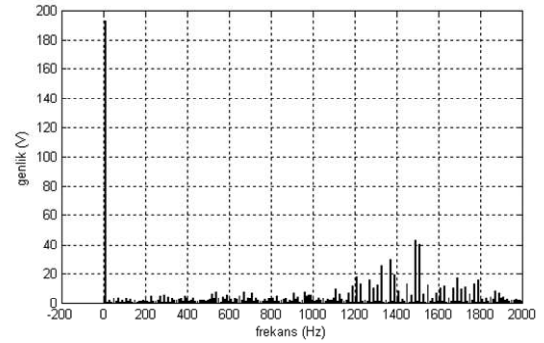
(c)

Şekil 3.19. UVDGM algoritmasını kullanan matris çeviricinin 8 anahtarlmalı duruma göre benzetim sonuçları

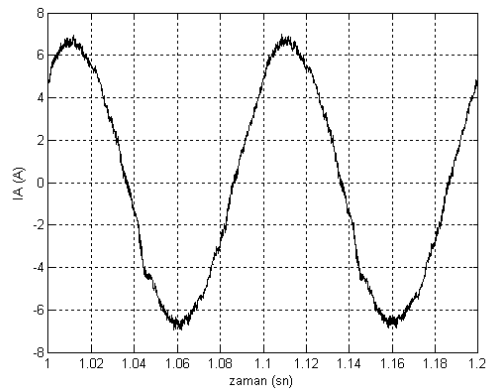
- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımı (%THD=3.93)



(a)



(b)



(c)

Şekil 3.20. UVDGM algoritmasını kullanan matris çeviricinin 7 anahtarlmalı duruma göre benzetim sonuçları

- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımları (%THD=3.87)

Anahtar kesime girerken kesime girme kayıpları oluşur. Matris çeviricide anahtarların kesime girme kayıpları çıkış akımının karesi, anahtarlama frekansı, anahtarın kesime girme süresi ve snubber direnciyle değiştiği eşitlik (3.65)'de gösterilmiştir [5, 32]. Eşitlik (3.65), bir anahtarın kesime girmesi durumunda oluşan anahtarlama kaybını vermektedir. Burada, R_s snubber direncini, t_{off} IGBT anahtarın düşme zamanını, i_A matris çeviricinin bir faz çıkış akımını ve f_s ise anahtarlama frekansını göstermektedir.

$$p_{off} = \frac{R_s t_{off} i_A^2}{18} f_s \quad (3.65)$$

Ölü zaman süresi sonunda ilettime girecek anahtardaki ilettime girme kayıpları Eşitlik (3.66)'da verildiği gibidir [5, 32]. Burada, t_{on} IGBT anahtarın yükselme zamanını, C_s snubber kapasitesini, τ ölü zamanı ve V_L ise hat geriliminin efektif değerini göstermektedir. Anlaşılabacağı üzere, ilettime girme kayıplarında, snubber devresinin de etkisi vardır.

$$p_{on} = \frac{t_{on}}{9} \left[\frac{9V_L^2}{2R_s} + i_A^2 \left(\frac{\tau^2}{2R_s C_s^2} + \frac{R_s}{2} + \frac{\tau}{C_s} \right) \right] f_s \quad (3.66)$$

Matris çevirici güç devresi olarak EUPEC firmasının FM35R12KE3 modülü kullanılmıştır. Bu modülde bulunan IGBT anahtarların $t_{on}=90ns$, $t_{off}=520ns$ dir. Güvenli bir çalışma sağlamak için snubber devresini oluşturan R_s ve C_s elemanları sırasıyla 22Ω ve $22nF$ olarak ve anahtarların ölü zaman değeri (τ) ise $1\mu s$ olarak seçilmiştir.

Yukarıda verilen şartlarda matris çeviricinin anahtarlama kaybı, Venturini, anahtarların iletim sıralaması bakımından Casadei tarafından önerilen ve tezde geliştirilen UVDGM algoritmaları için, bir anahtarlama periyodu içerisinde konum değiştiren anahtar sayısı bakımından incelendi. Matris çeviricinin her üç algoritmaya göre çalıştırılması durumunda çıkış akımları ($i_A = 4.66A$) yaklaşık olarak birbirine eşit çıkmaktadır. Verilen bu değerler için bir anahtarın ilettime girmesi ve kesime girmesi durumunda oluşan toplam anahtarlama kaybı $P_{on} + P_{off} = 0.085W$ 'dir. Buna göre bir anahtarlama periyodu içinde ilettime geçen anahtarlama sayısı, Şekil 3.2.'de görüldüğü gibi Venturini kontrol algoritmasında 9, anahtarların iletim sıralaması bakımından Casadei tarafından önerilen ve tezde geliştirilen UVDGM algoritmalarında ise sırasıyla 8 ve 7'dir. Bu algoritmaların uygulanmasıyla matris çeviricide bir

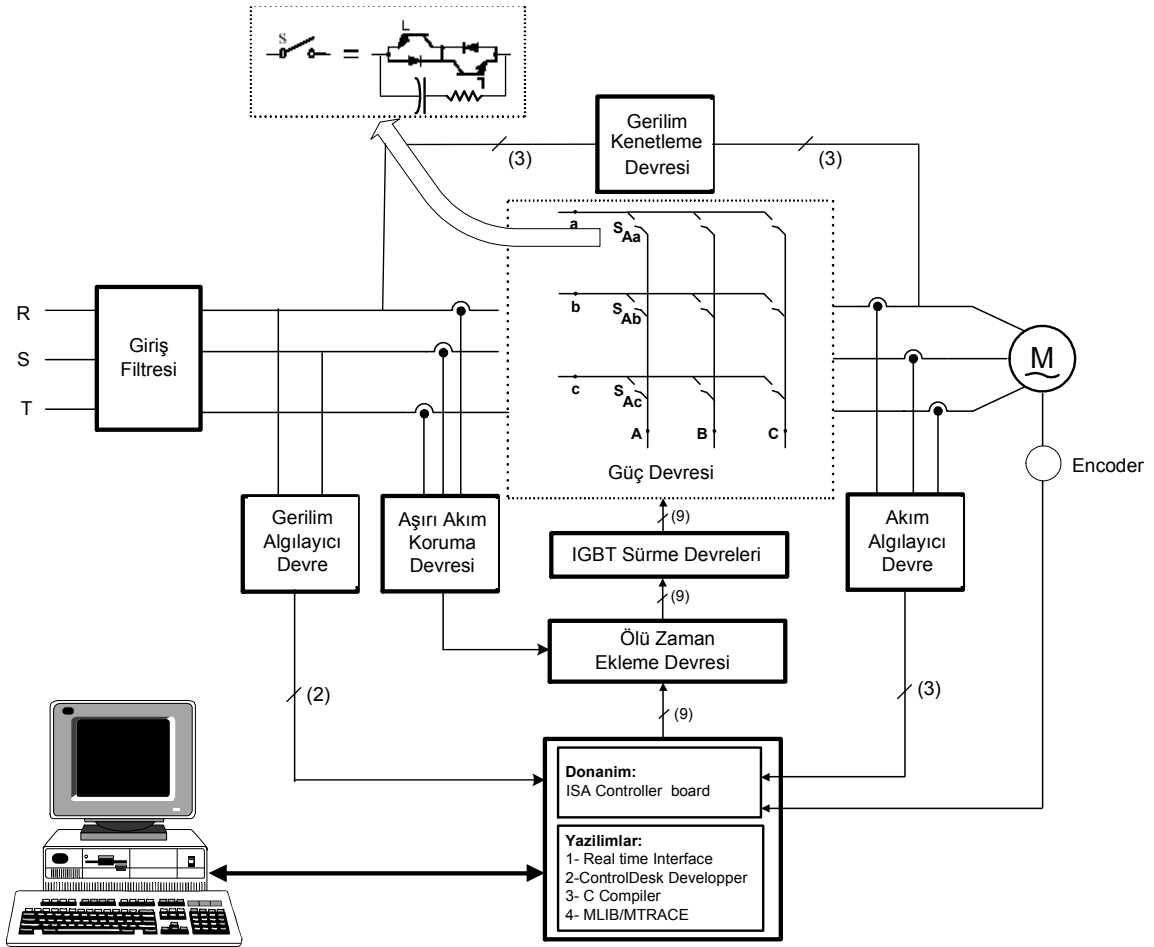
anahtarlama periyodu içinde oluşan toplam anahtarlama güç kaybı sırasıyla 0.765W, 0.680W, 0.595W'dır.

Elde edilen sonuçlardan da anlaşılacağı gibi, anahtarların iletim sıralaması bakımından tezde geliştirilen UVDGM algoritmasının Casadi'nin UVDGM algoritmasına göre, hem çıkış dalga şekilleri, hem de anahtarlama kayıpları açısından uygun olduğu görülmektedir.

4. MATRİS ÇEVİRİCİ TASARIMI

4.1. Giriş

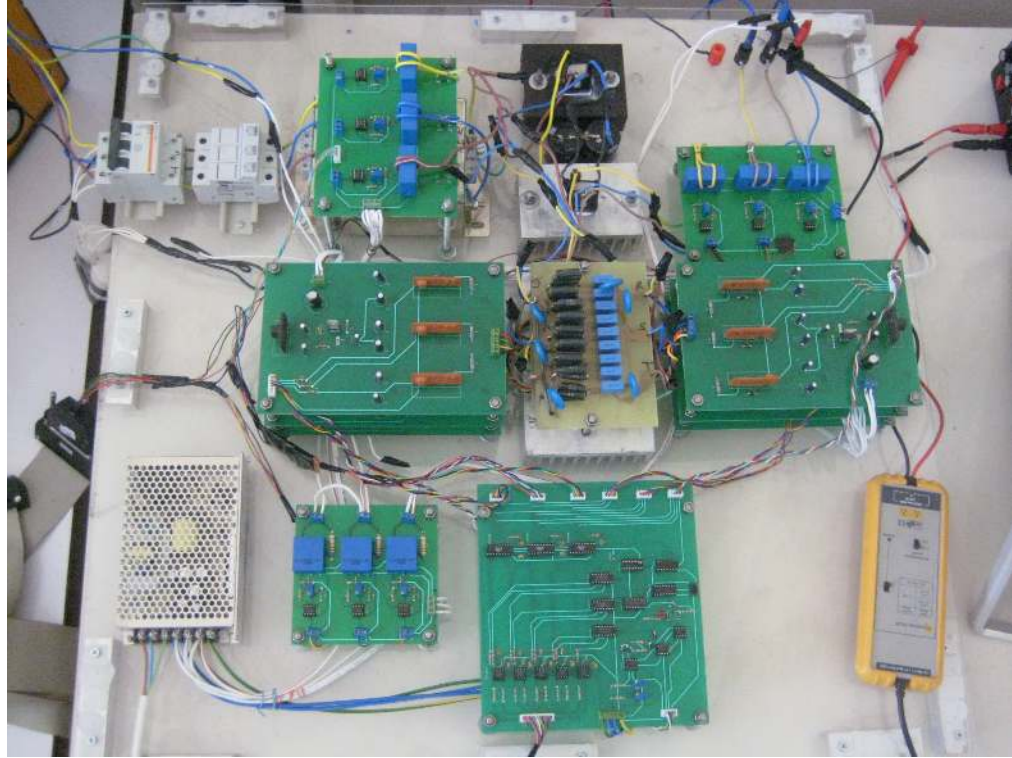
Bu bölümde, kapalı ve açık çevrim kontrolünün yapılabildiği bir 3x3 fazlı matris çevirici için laboratuvar düzeneğinin oluşturulmasından bahsedilecektir. Güç ve sürme devresinin fiziksel olarak tasarlanıp ve gerçekleştirilme aşamalarında karşılaşılan problemler ve bu problemlere getirilen uygun çözümler sunulmaktadır. Ayrıca güç ve sürme devresinin gerçekleştirilmesinde kullanılan devre elemanları, denetleyici kart ve yazılımları kısaca tanıtılmış ve gerçekleştirilen matris çevirici laboratuvar düzeneği, temel Venturini kontrol algoritması kullanılarak test edilmiştir. Şekil 4.1 ve 4.2 de sırasıyla tasarlanan matris çeviricinin güç ve sürme devresinin blok diyagramı ve fotoğrafını göstermektedir.



Şekil 4.1. Tasarlanan 3x3 fazlı matris çeviricinin güç, sürme ve kontrol devresinin prensip şeması



(a)



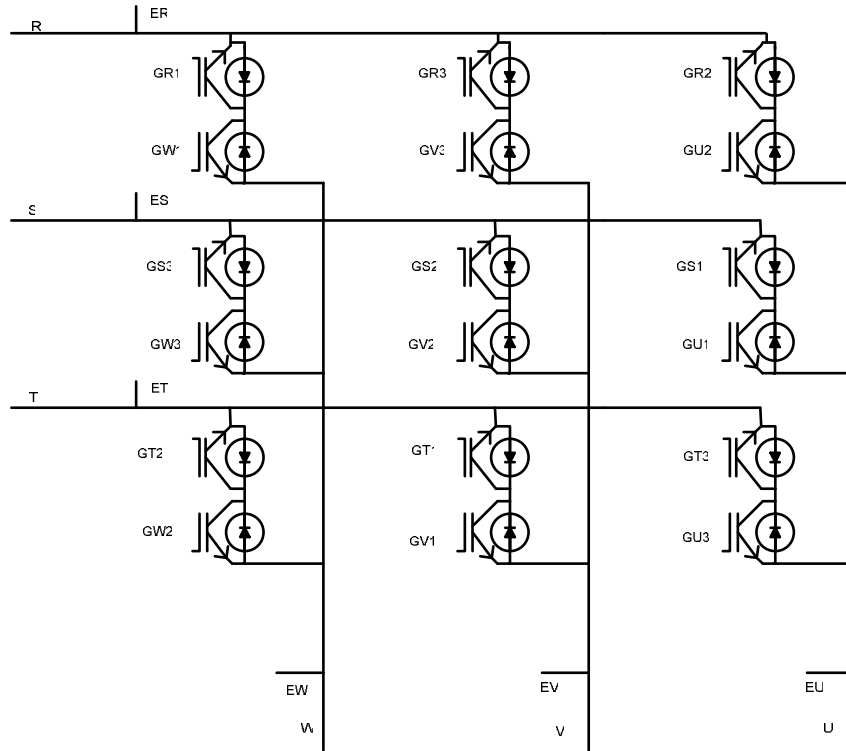
(b)

Şekil 4.2. Tasarlanan 3x3 fazlı matris çeviricinin **a)** genel görünümünün, **b)** güç ve sürme devresinin fotoğrafı

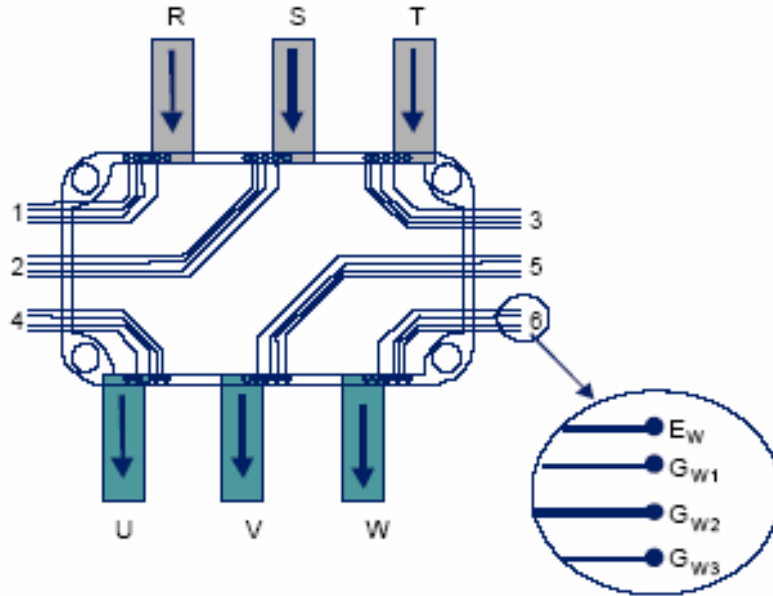
Şekil 4.1 de blok diyagramı verilen matris çevirici deney düzeneği belli kısımlardan oluşmaktadır. Bunlar, giriş filtresi, akım ve gerilim koruma devreleri, yarı iletken anahtarlardan oluşan matris çevirici modül, sürme devreleri, analog bilgi giriş kartı, denetleyici kart ve yüküdür. Denetleyici kart dışındaki her düzenek ayrı ayrı tasarlanıp birleştirilmiştir.

Çeviricilerde genellikle IGBT'lerden oluşturulmuş çift yönlü anahtarlar kullanılmaktadır. EUPEC üretici firması, matris şeklinde düzenlenmiş 9 adet çift yönlü yarıiletken anahtarları bir modül içerisinde gerçekleştirerek kullanıcıya sunmaktadır. Bu modüllerde anahtarların kontrol uçları, giriş/çıkış bağlantı uçları v.b. etkileşim uçları, dışarıya çıkartılarak kullanıcının karmaşık devre yapısından kurtulması sağlanmıştır. Ancak tasarım ve gerçekleştirme aşamasında yapılan küçük bir yanlışlık veya dikkatsizlikten dolayı, modül içindeki herhangi bir elemanın hasar görmesi durumunda paketin bütünü kullanılmaz duruma gelebilmektedir. Buda matris çevirici modülün bir dezavantajı olarak görülebilir.

Matris çevirici güç devresi olarak EK-2 kısmında teknik bilgileri ve bağlantı şekli verilen EUPEC firmasının FM35R12KE3 modülü kullanılmıştır. 1200V, 35A değerlerine sahip bu modülün devre şeması Şekil 4.3 de verilmiştir. Burada, R,S,T modül giriş fazları, U,V,W çıkış fazlarıdır. Ortak kolektörlü çift yönlü IGBT anahtarların dışarıya çıkarılan gate uçları ise G_{xx} notasyonu ile gösterilmiştir.



Şekil 4.3. Matris çevirici modülünün devre şeması



Şekil 4.4. Matris çevirici modülünün tasarım şeması

Modülde kullanılan 18 adet IGBT anahtarın ortak emiterleri göz önüne alındığında 6 potansiyel gruba ayrıştırılabilir. Her bir potansiyel grupta Şekil 4.4 de görüldüğü gibi 3 adet gate uçları bulunmaktadır. Ayrıca her bir potansiyel grup için izoleli bir güç kaynağı gerekir.

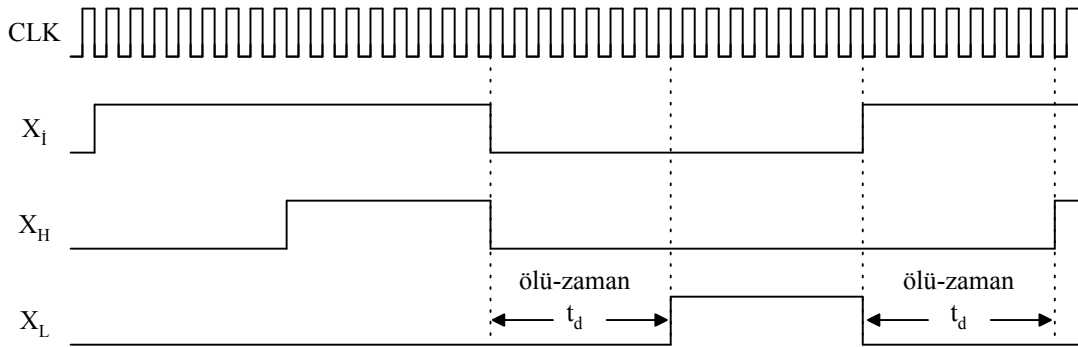
4.2. Koruma Devrelerin Tasarımı

Tasarlanan matris çevirici güç devresinde 9 adet çift yönlü IGBT güç anahtarı bulunmaktadır. Çift yönlü anahtar yapısını oluşturan her iki IGBT ye aynı tetikleme sinyali uygulanır. Bu durumda tasarlanan matris çevirici devresini gerçek zamanda çalıştırmak için 9 adet tetikleme sinyaline ihtiyaç vardır. Denetleyici kart ortamında, matris çevirici kontrol algoritmaları kullanarak tetikleme sinyalleri üretilir. Üretilen bu sinyaller için denetleyici kartın I/O çıkışları kullanılmıştır.

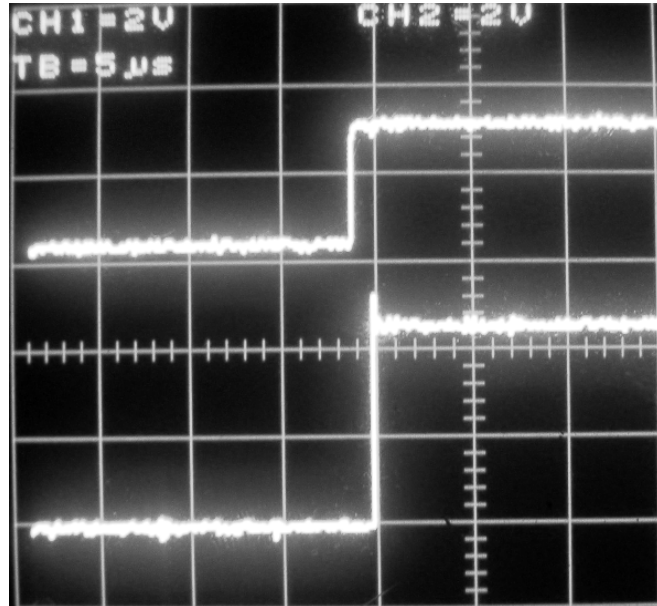
Denetleyici kart ile IGBT sürme devreleri arasında elektriksel yalıtımı sağlamak için teknik özellikleri EK 3.1’da verilen ICPL2631 yüksek hızlı optik izolatör entegresi kullanılmıştır.

Matris çevirici, anahtarlama stratejisi açısından klasik inverterlere göre farklı bir yapıya sahiptir. Bu yüzden bir çıkış fazını elde etmek için şebeke tarafındaki 3 fazdan sadece bir tanesi her anahtarlama periyodunda devrede kalmaktadır. Buda her anahtarlama süresinde 9 çift yönlü anahtardan sadece 3'ünün devrede olması anlamına gelmektedir. Bir anahtarlama periyodunda bir çıkış fazını oluşturan 3 giriş fazı, kullanılan algoritma tarafından belirlenen süre ve sırayla anahtarlanırlar. Bu anahtarlama sırasında iletimde olan anahtarın kesime, kesimde olan

IXDP630PI entegresi 8 clock'luk ölü-zaman süresi oluşturmaktadır ($8 \times 1/f_{osc}$). Bu çalışmada, $R=1.1k\Omega$ ve $C=0.1nF$ değerleri kullanılarak yaklaşık $1\mu s$ 'lık bir ölü-zaman süresi elde edilmiştir. X_I olarak belirtilen giriş işaretine, ölü-zaman eklenmiş X_H ve X_L çıkışları Şekil 4.6'da görülmektedir. Şekilden de görüldüğü gibi ölü-zaman süresi yükselen kenardan itibaren 8 clk'luk süreyi kapsamaktadır. Şekil 4.7'de, osiloskop ekranında ölü zaman entegresine giren bir anahtarlama sinyali ve ölü zaman eklenmesiyle elde edilen çıkış sinyali verilmiştir.

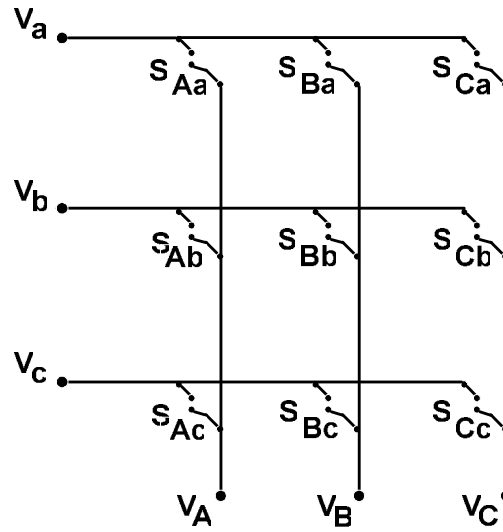


Şekil 4.6. IXDP630PI entegresinin giriş işareti ve ölü-zaman eklenmiş çıkış işaretleri



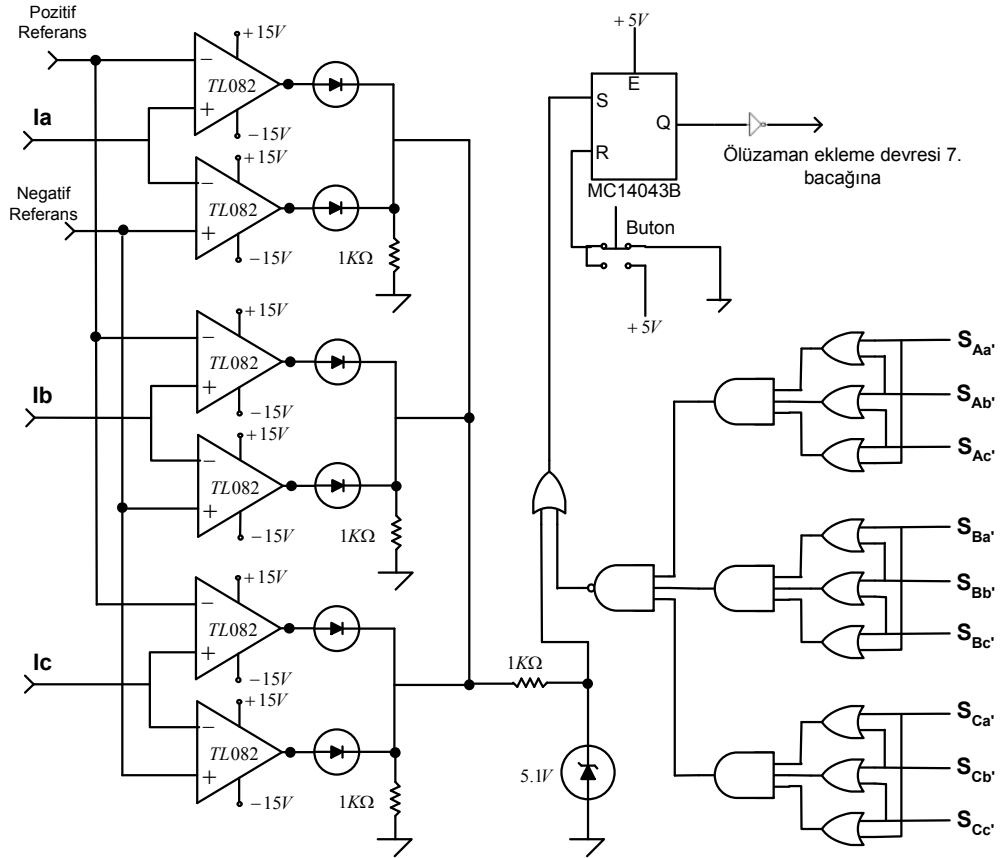
Şekil 4.7 Ölü zamanın osiloskop ekranından görünümü

Algılayıcılar yardımıyla 3 faz çeviricinin giriş akımları ölçülerek, matris çeviricinin aşırı akım koruması yapılabilir. Ölçülen akımlar belirlenen pozitif ve negatif referanslar ile karşılaştırılır. Pozitif ve negatif referans değerleri aşırı akım sınır değerlerini göstermektedir. Eğer ölçülen 3 faz giriş akımlarından herhangi biri belirlenen referans değerlerini aşarsa aşırı akım oluşmuştur. Şekil 4.8 de gösterilen matris çeviricide bir çıkış fazını oluşturan 3 anahtardan (S_{Aa} , S_{Ab} , S_{Ac}) sadece biri bir anahtarlama süresi içinde iletme girebilir. Eğer iki veya üç anahtar aynı anda iletme girerse giriş fazlar arasında kısa devre olur ve bu durumda anahtarlar zarar görebilir.

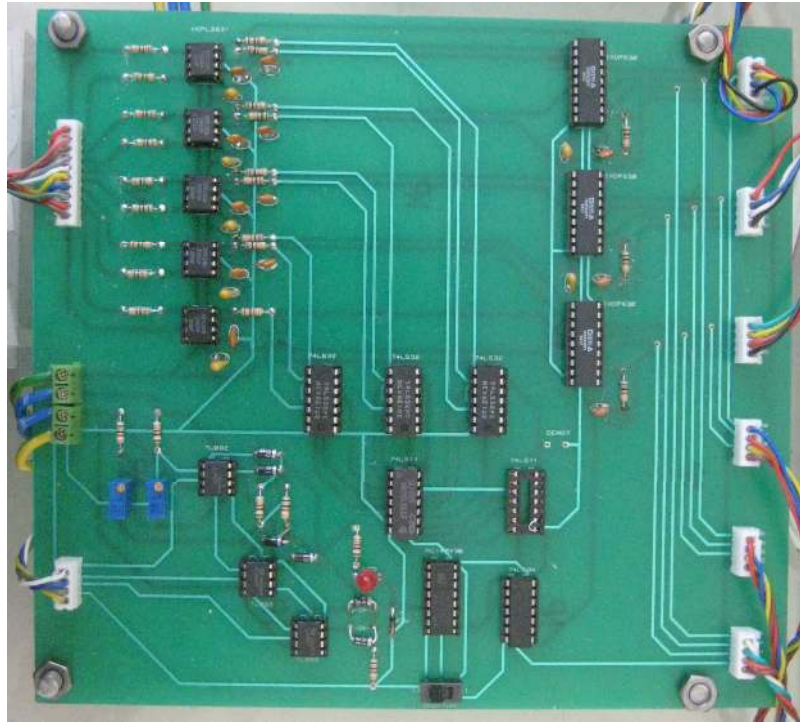


Şekil 4.8. Matris çevirici devresinin anahtarlama durumları şeması

IXDP630PI entegresinin çıkış uçları, entegrenin 7 nolu bacağı tarafından kontrol edilebilir. Eğer bu uca lojik 1 uygulanırsa, entegrenin girişine uygulanan işarete ölü zaman eklenerek çıkışa aktarılır. Fakat lojik 0 uygulandığında ise, entegrenin çıkışlarının kesime götürülmesi sağlanır. Bu yüzden bu bacak hata durumları için kullanılabilir. İki veya üç anahtarın aynı anda iletme girmesi veya aşırı akım oluşması durumunda şekil 4.9 da gösterilen devrede RS flip flop'unun çıkışı lojik 0 konumundan lojik 1 konumuna gelir. Bu işaretin tersi alınarak ölü zaman entegresinin 7 nolu ucuna bağlanır ve anahtarların tetikleme sinyalleri kesilmiş olur. Şekil 4.10 ise gerçekleştirilen aşırı akım ve fazlar arası kısa devre koruma, yalıtım ve ölü zaman ekleme devrelerinin fotoğrafını göstermektedir.



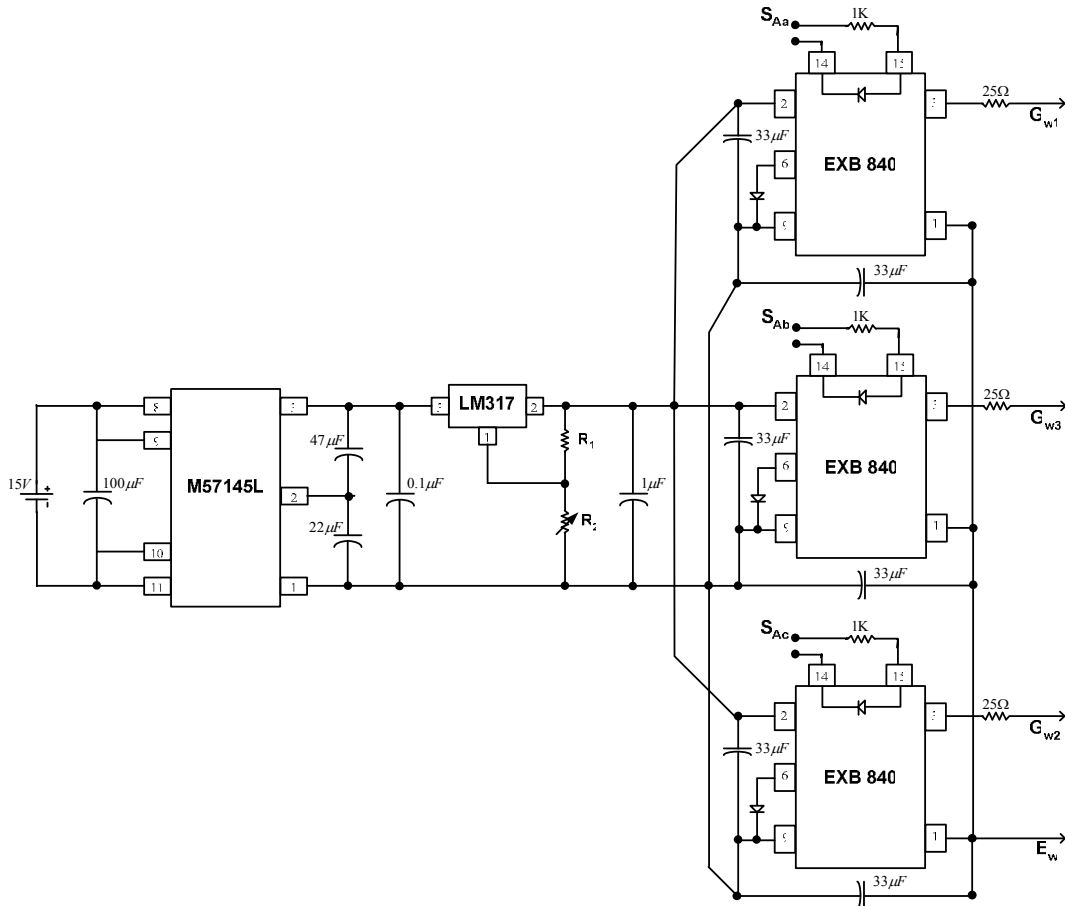
Şekil 4.9. Aşırı akım ve fazlar arası kısa devre koruma devrelerinin blok diyagramı



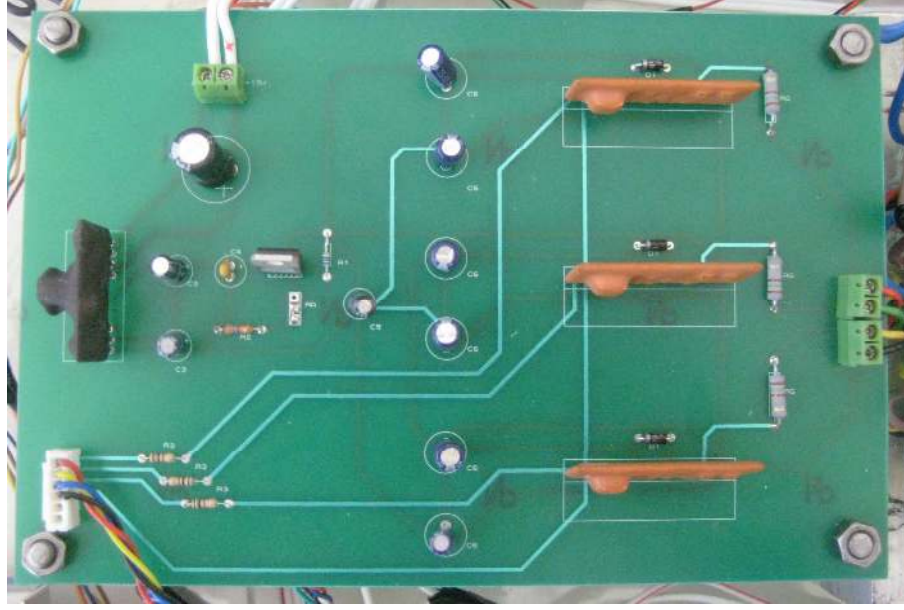
Şekil 4.10. Aşırı akım ve fazlar arası kısa devre koruma, yalıtım ve ölü zaman ekleme devrelerinin fotoğrafı

4.3. IGBT Sürücü Devresi

18 adet IGBT anahtar ve 18 adet diyota sahip olan matris çevirici modül, 9 adet ortak kolektörlü çift yönlü anahtar oluşturacak şekilde tasarlanmıştır. Modülde bulunan her bir çift yönlü anahtara bir anahtarlama sinyali (S_{Aa} gibi) uygulanır. Fakat çift yönlü anahtarlar ortak kolektörlü bağlandığından aynı anahtarlama sinyali nötrü izoleli iki sürme devresi üzerinden anahtarlara uygulanır. Bu yüzden 18 adet IGBT anahtar için 18 adet sürme devresi gerekir. Şekil 4.3. de görüldüğü gibi, IGBT anahtarların emiterleri dikkate alındığında her üç anahtarın emiterlerinin ortak olduğu görülür. Bu nedenle emiterleri ortak olan anahtarların sürme devresi için yalıtılmış bir besleme kaynağı kullanılması yeterlidir. Bu durumda modülde bulunan 9 adet çift yönlü anahtarı sürmek için 6 adet yalıtılmış besleme kaynağı kullanılmalıdır. Her bir yalıtılmış besleme kaynağı yerine, teknik özellikleri EK 4’de verilen Mitsubishi firması tarafından üretilen M57145L isimli güç kaynağı entegresi kullanılabilir. Bu entegre, 12 ile 18 V arası DC gerilimle beslenmekte ve çıkışta IGBT sürücüsünün çalışması için gerekli gerilimi sağlamaktadır. Ayrıca bu entegrenin giriş ve çıkışı birbirinden izolelidir.



Şekil 4.11. Matris çevirici modülün bir potansiyel grubu için sürme devresi



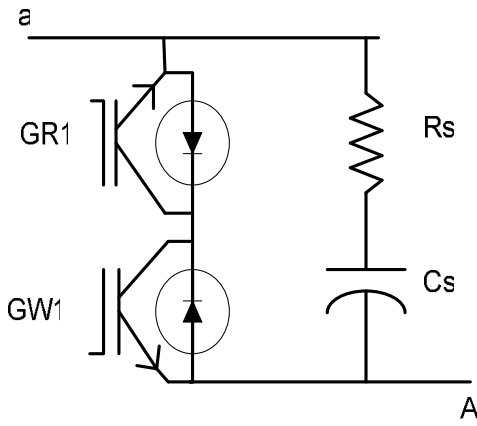
Şekil 4.12. Matris çevirici modülün bir potansiyel grubu için gerçekleştirilen sürme devresi

Bu yüzden 6 adet yalıtılmış besleme kaynağı yerine, 6 adet M57145L güç kaynağı entegresi ve bu entegreleri besleyen bir tane +15 V luk besleme kaynağı yeterli olacaktır. Sürücü olarak da, teknik özellikleri EK 5’de verilen FUJI firmasının, yaklaşık 40 kHz’e kadar anahtarlama frekansına müsaade eden, 75A ve 1200V değerlerine sahip IGBT anahtarları sürebilen düşük gürültülü ve yüksek performanslı EXB840 entegresi kullanılmıştır. Şekil 4.4’de gösterilen modülün bir potansiyel grubu için sürme devresi ve fotoğrafı sırasıyla Şekil 4.11 ve 4.12 de verilmiştir. Matris çevirici modülün tüm anahtarlarını sürmek için Şekil 4.11 da verilen sürme devresinde 6 adet kullanmalıdır.

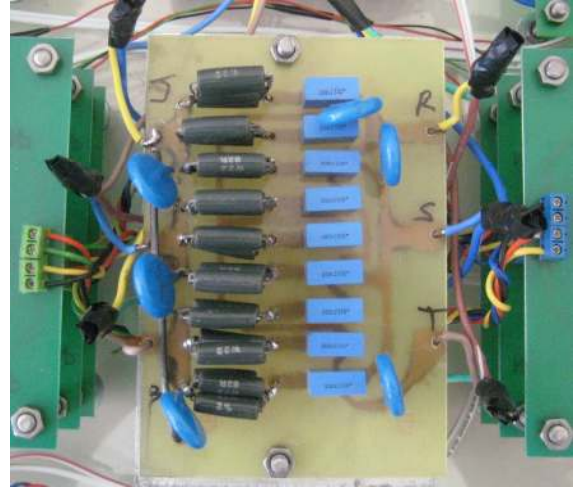
4.4. Snubber Tipinin Seçimi

Snubber devreleri, iletim veya kesim esnasındaki geçici çalışma durumlarında meydana gelen gerilim ve akım genliklerinin yükselme eğrilerinin sınırlandırılması ve anahtar iletime ve kesime götüren anahtarlama yörüngesinin biçimlendirilmesiyle yarı iletken elemanları korurlar.

Matris çeviricide çıkışın bir fazını oluşturan, şebeke tarafındaki üç adet çift yönlü anahtarın aynı anda iletimde olmamasını sağlamak için bunları süren işaretler arasında bir ölü zaman eklenmiştir. Ölü zaman anında, ilgili hiçbir çift yönlü anahtar iletimde olmadığından çıkış devre akımı için bir yol bulunması gerekmektedir. Bu durumda, matris çevirici devresinde boşluk yolunun olmamasından dolayı her bir çift yönlü anahtar için paralel bir snubber devresine ihtiyaç vardır.



(a)



(b)

Şekil 4.13. a) Bir çift yönlü anahtar için önerilen snubber devresi **b)** Matris çevirici modülünün snubber devre bağlantısının fotoğrafı

Snubber devresini oluşturan R_s ve C_s elemanlarının seçimi çok önemlidir. R_s elemanı, ilgili çift yönlü anahtarın iletimde olduğu süre içinde, snubber kondansatörünü uygun değere boşaltabilecek bir zaman sabiti oluşturmalıdır. Bu boşalma süresi, anahtarları süren en küçük darbe süresinden daha küçük olmalıdır. Bundan başka; kondansatörün boşalma akımının tepe değeri de R_s direncine bağlıdır. Bu akım iletimdeki ilgili çift yönlü anahtar için ek bir akımdır. Ayrıca snubber devresinden geçen akımın R_s direncinin ısınmasına sebep olacak bir kayıp güç oluşturacağı göz önüne alınmalıdır. Ölü zaman süresince snubber devresinden geçen akım buradaki kondansatörü dolduracağından, bu süre zarfında kondansatör geriliminin yükseleceği gerilim değerinin ilgili çift yönlü anahtarın ters dayanma geriliminden küçük olmasına dikkat edilmelidir. Bu durumlar göz önüne alınarak, Şekil 4.13.a’da verilen snubber devresini oluşturan R_s ve C_s elemanları sırasıyla $22\ \Omega$ ve 22nF olarak seçilmiştir.

4.5. Giriş Filtresi ve Gerilim Kenetleme Devresi

Filtreler, giriş akımındaki anahtarlama frekansı civarında oluşan harmonikleri azaltmak için matris çeviricinin girişinde kullanılmalıdır. Optimize edilmiş bir giriş filtresi bu çalışmanın asıl amaçlarından biri olmadığı için göz önünde bulundurulmamıştır. Fakat düşük maliyetli, boyutlarının küçük olması ve yaygınca kullanılmasından dolayı giriş filtresi olarak Şekil 4.15’de gösterilen LC filtresi kullanılmıştır. Filtredeki komponentlerin ideal oldukları kabul edilerek 2 kHz ’lik anahtarlama frekansı için eşitlik (4.2) yardımıyla $L=2.93\text{mH}$, $C=12.5\ \mu\text{F}$ değerleri kesme frekansı (f_c) yaklaşık 830Hz olacak şekilde seçilmiştir. Bununla birlikte bu komponentler büyük olduğundan ticari bir matris çevirici için ekonomik

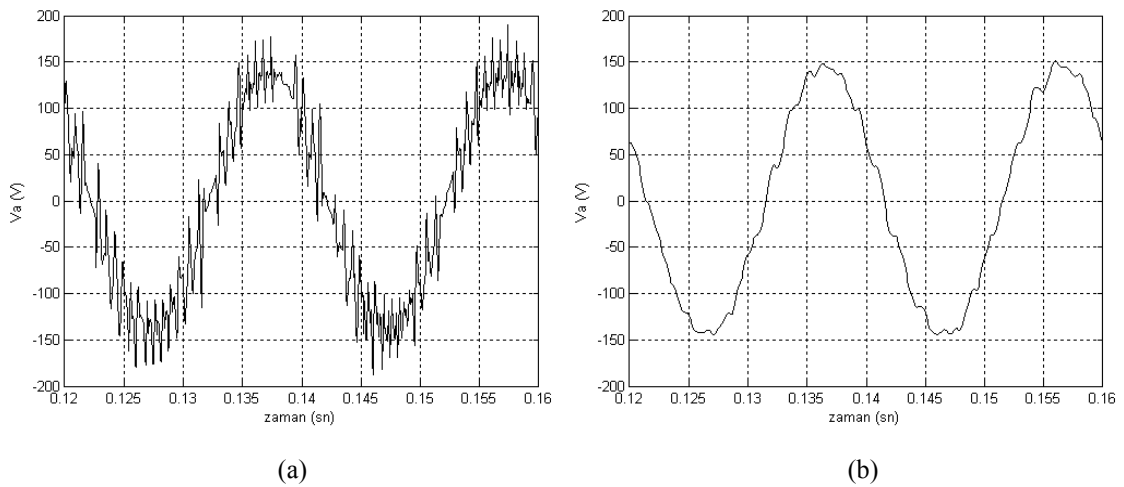
olmayacaktır. Buna bir çözüm olarak çok seviyeli LC filtresi tasarlamaktır. Şekil 4.14’de UVDGM algoritması kullanarak elde edilen matris çeviricinin giriş faz geriliminin filtresiz ve filtreli dalga şekilleri verilmiştir.

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (4.2)$$

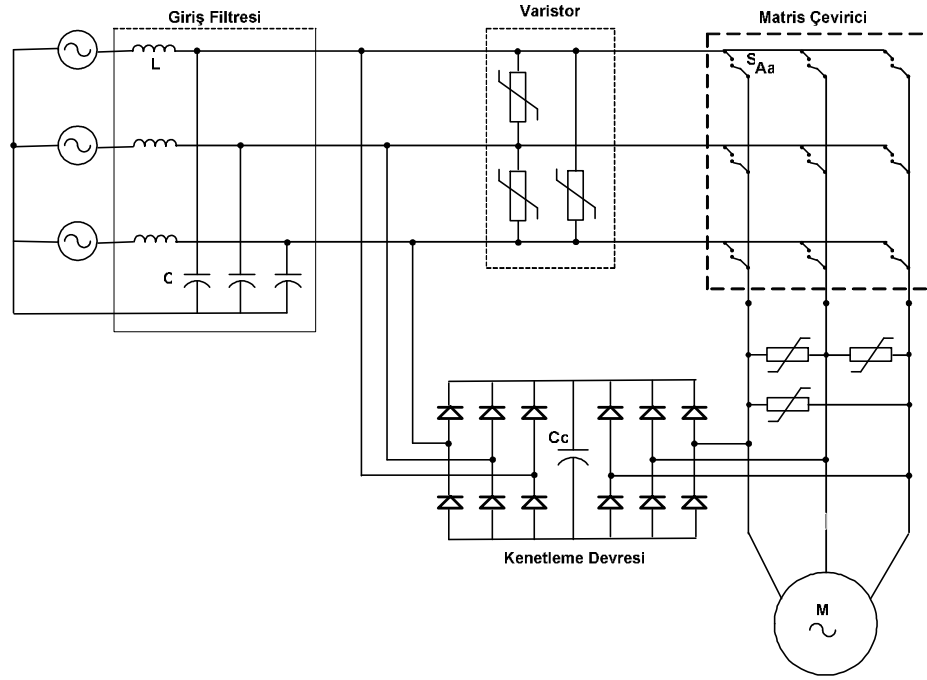
Matris çeviricinin giriş tarafında aşırı gerilimler görülebilir. Ayrıca çeviricide indüktif akımın kesilmesi durumunda, boşluk yolunun olmamasından dolayı çıkışta da tehlikeli aşırı gerilimler görülebilir. Bu durumda, yük indüktansında biriken enerji tehlikeli aşırı gerilimler oluşturmadan boşaltılmak zorundadır. Şekil 4.15. de gösterilen clamp (kenetleme) devresi, yük ve kaynaktan gelen aşırı gerilimden kaçınmak için en yaygın kullanılan bir çözümdür. Bu devre konfigürasyonunda, kapasitörü ($C_c=165\mu F/900V$) matris çeviricinin giriş ve çıkış uçlarına bağlamak için 12 hızlı diyot kullanılmıştır. Eğer bir kenetleme devresi kullanılmayacaksa, çeviricinin kontrollü kapanması önerilir. Bu strateji, aşırı gerilim üretiminde kaçınılarak yük akımını sıfıra düşürmek için kontrollü boşluk yollarını kullanır [54].

Varistorlar, Şekil 4.15’de görüldüğü gibi, matris çevirici devresinin giriş ve çıkış fazları arasına bağlanırlar. Giriş tarafına bağlanan varistor grubu, devrede oluşan geçici gerilim piklerine karşı çeviriciyi korumakta kullanılır.

Yük olarak asenkron motorun kullanıldığı matris çeviricilerde, tüm anahtarların kesime gittiği kısa bir süre içinde motor indüktansında biriken enerjiyi tehlikeli aşırı gerilimler oluşturmadan dağıtabilmek için devrenin çıkışına varistor grubu kenetleme devresine yardımcı olarak kullanılabilir.



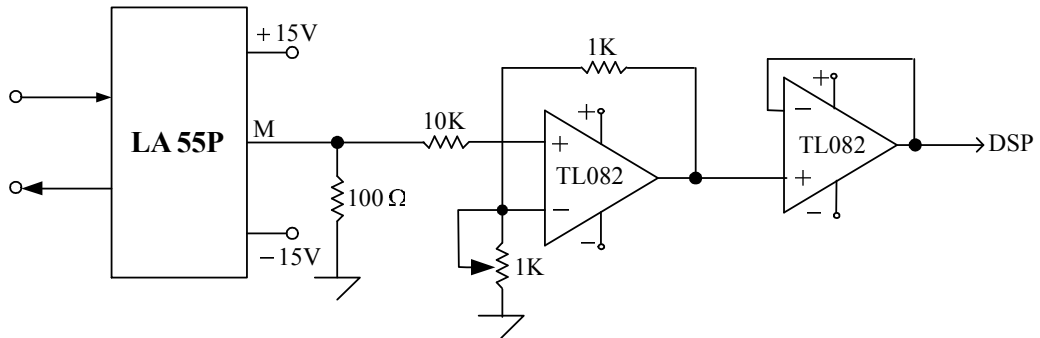
Şekil 4.14. Giriş faz geriliminin dalga şekilleri **a)** filtresiz, **b)** filtreli ($f_i=50$ Hz, $f_o=10$ Hz)



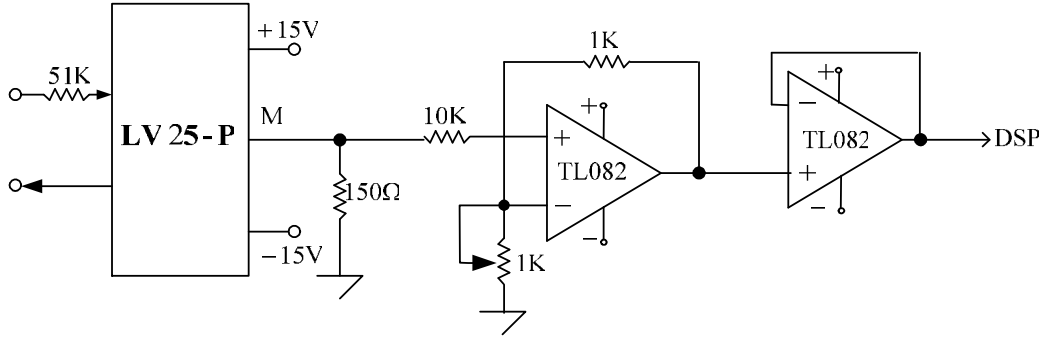
Şekil 4.15. Giriş filtre, kenetleme devresi ve varistor'lu matris çevirici güç devresi

4.6. Akım ve Gerilim Algılayıcıları

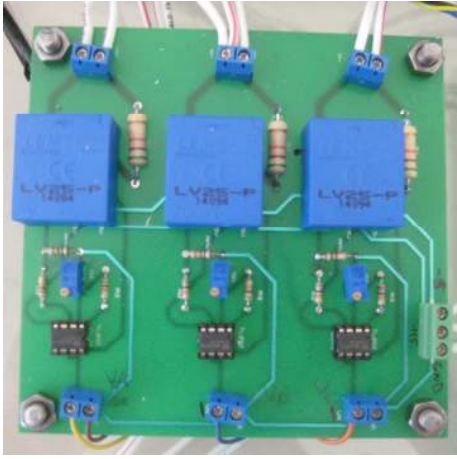
Tasarlanan matris çevirici devresiyle kapalı ve açık çevrim kontrolleri yapmak için şebeke faz gerilimleri, çıkış akımları ve motor hızının doğru bir şekilde ölçülmesi gerekir. Akım ve gerilim algılayıcılarından alınan analog değerler denetleyici kartın analog digital çevirme modülü (ADC) kullanılarak denetleyici karta aktarılabilir. Akım ve gerilim algılayıcıları olarak sırasıyla LEM firması tarafından üretilen LA55-P ve LV25-P modelleri kullanılmıştır. Akım algılayıcısının ölçme aralığı 0-50A, gerilim algılayıcısının ölçme aralığı ise 0-500V tur. Deney setinde kullanılan bu algılayıcılara ilişkin devre şemaları Şekil 4.16 ve Şekil 4.17 'de verilmiştir, fotoğrafları ise Şekil 4.18 da gösterilmiştir.



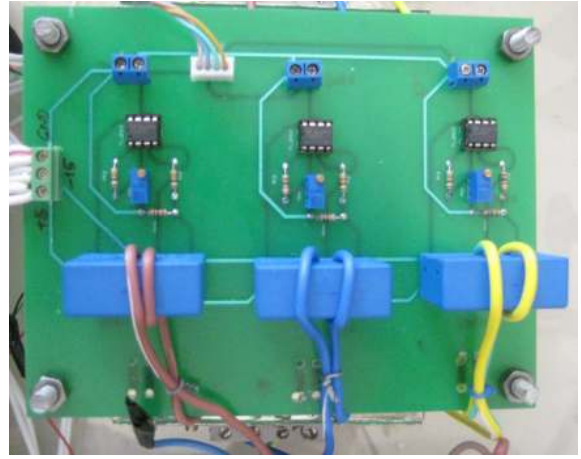
Şekil 4.16. Akım algılayıcı devre şeması



Şekil 4.17. Gerilim algılayıcı devre şeması



(a)



(b)

Şekil 4.18. Deney setinde kullanılan algılayıcıların devre fotoğrafları a) gerilim, b) akım

4.7. Denetleyici Kart ve Kullanılan Yazılımların Özellikleri

Son yıllarda, mikroişlemci teknolojisindeki gelişmelerden dolayı karmaşık kontrol algoritmalarını gerçekleştirmek olanaklı hale gelmiştir. Karmaşık matematiksel işlemleri çok kısa sürede yapabilmelerinden dolayı, sayısal işaret işlemciler (DSP)'in kullanımları hızla yaygınlaşmaktadır. İşlem güçlerinin artması ile komutlar çok kısa zamanda yürütülebilmekte, bunun sonucu olarak da sistemin örnekleme zamanı azalmaktadır.

Bu tez çalışmasında 3x3 fazlı matris çevirici güç devresini gerçekleştirmek için denetleyici olarak DS1103 dSPACE GmbH kartı kullanılmıştır. Bu kart üzerinde, ana PowerPC604e (400MHz) ve uydu Texas Instruments TMS320F240 (20MHz) olmak üzere iki işlemci bulunmaktadır. DS1103 denetleyici kartı IBM uyumlu bir bilgisayarın ISA yuvasına takılmaktadır. Kullanılan DS1103 denetleyici kartın teknik özellikleri, mimari yapısı ve blok kütüphaneleri EK-6'da verilmiştir.

Matris çeviricide kullanılan 9 adet çift yönlü IGBT anahtarı kontrol etmek için 9 adet DGM çıkış kanalına ihtiyaç duyulur. Bu kanalların tümünün bağımsız olarak kontrol edilmesi

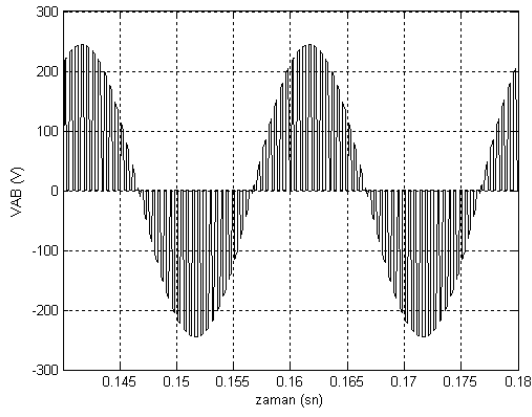
gerekir. Denetleyici kart üzerindeki DGM kanal sayısı yarıiletken anahtarları sürmek için yeterli sayıda değildir. Bu yüzden matris çeviricideki yarıiletkenleri sürmek için denetleyici kartın I/O blokları kullanılmıştır. Şekil 4.1’de görüldüğü gibi deneysel uygulamada, kartın dijital giriş-çıkış portu ve analog dijital çevirici (ADC) modülleri kullanılmıştır. Ayrıca motor miline bağlı olan encoder tarafından ölçülen devir sayısı bilgisi de DSP ortamına aktarılmıştır. Dijital giriş-çıkış portları 32 bit, ADC modülü ise 16 bittir.

Gerçekleştirilmek istenilen matris çevirici kontrol algoritmaları Matlab/Simulink ortamında uygulandıktan sonra “Simulink Real-Time Workshop” yazılımı sayesinde gerçek zamanlı koda dönüştürülür. Gerçek zamanda çalışma için kullanılan “Real-Time Interface” yazılımı ile elde edilen gerçek zamanlı kod denetleyici karta yüklenir. Ayrıca “Control Desk Developer” yazılımı ile, denetleyici kart tarafından hesaplanan ve ölçülen devre parametreleri grafiksel bir platform üzerinden gözlenebilir ve bu veriler sonradan işlenmek üzere *.MAT dosyası olarak kaydedilebilir. Bu tez çalışmasında; matris çeviriciden elde edilen gerçek zamanlı ölçümlerin hepsi “Control Desk Developer” yazılımı ile bilgisayar ortamına alınmış ve çizilmiştir.

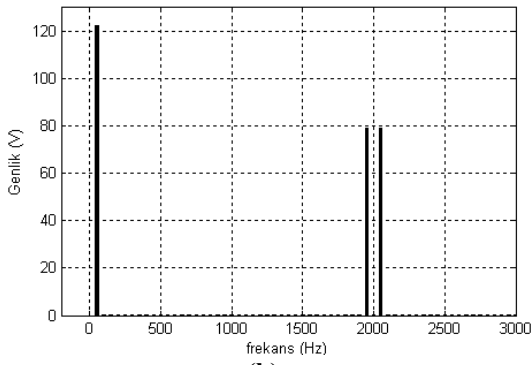
4.8. Matris Çevirici Güç Devresinin Test Edilmesi

Gerçekleştirilen matris çevirici güç ve sürme devrelerini test etmek için, Bölüm 3’de verilen maksimum gerilim oranı $q=0.5$ olan Venturini kontrol algoritması kullanılmıştır. Bu algoritma kullanılarak, pasif bir RL (50Ω , $0.15H$) yükünü besleyen matris çeviricinin Matlab/Simulink benzetimi yapılmış ve DS1103 denetleyici karti kullanarak 50Hz’lik çıkış frekansı için giriş akımı, çıkış faz-faz gerilimi ve çıkış akım dalga şekilleri deneysel olarak gerçek zamanda elde edilmiştir. Deneysel ve benzetim sonuçları karşılaştırılarak devrenin çalışması test edilmiştir. Matris çevirici 100V 50Hz’lik üç fazlı gerilimler ile beslenmiş ve anahtarlama frekansı (f_s) 2kHz alınmıştır.

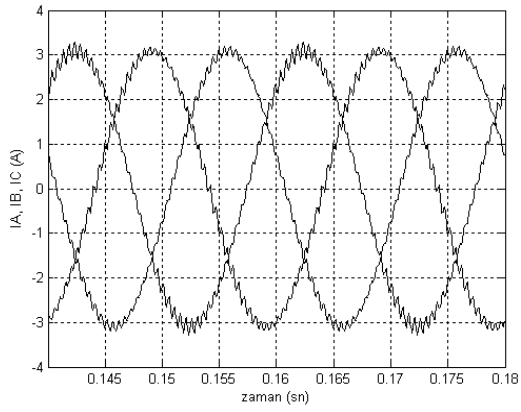
Deneysel ve benzetim sonuçları şekiller 4.19. – 4.21’de sunulmuştur. Venturini kontrol algoritmasını ($q=0.5$) kullanan matris çeviricinin 50Hz’lik çıkış frekansı için Şekil 4.19 ve Şekil 4.20’de benzetim ve deneysel olarak çalışması durumunda elde edilen çıkış faz-faz gerilimi, harmonik spektrumu ve çıkış faz akımları verilmiştir. Şekil 4.21 de ise matris çeviricinin deneysel bir faz giriş akımı ve çıkış faz-faz geriliminin osiloskop görüntüsü verilmiştir. Buna göre, deneysel ve benzetim sonuçları bir birine benzediği görülmüş ve devrenin doğru çalıştığı test edilmiştir.



(a)



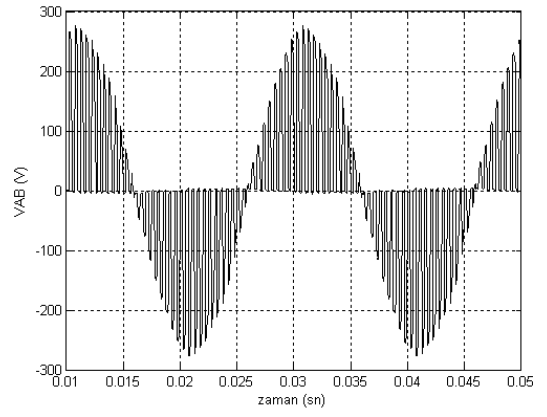
(b)



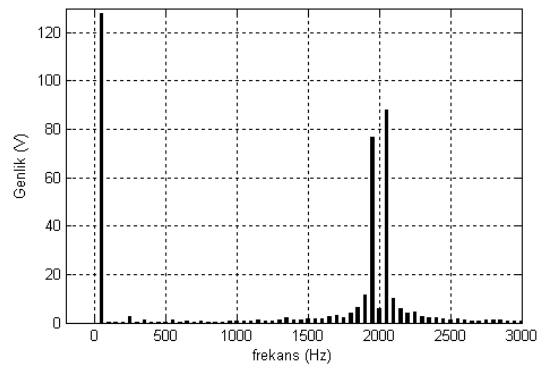
(c)

Şekil 4.19. RL yüklü matris çeviricinin benzetim sonuçları

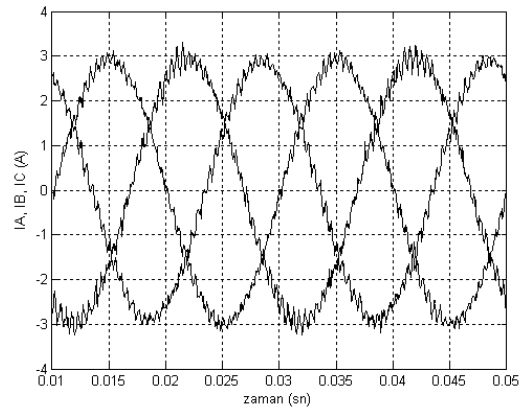
- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımları



(a)



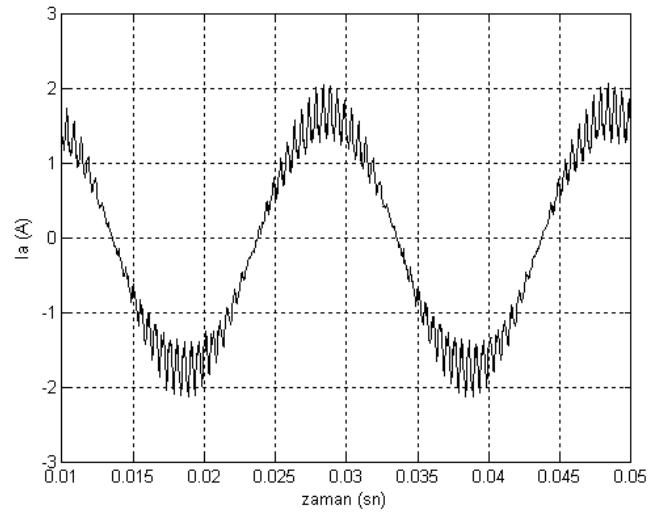
(b)



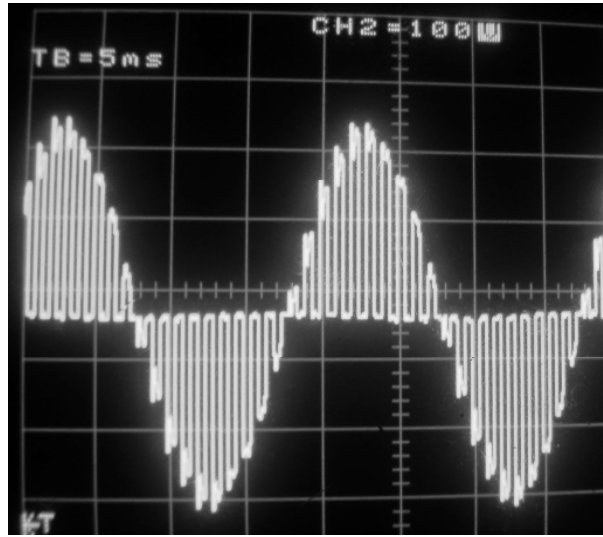
(c)

Şekil 4.20. RL yüklü matris çeviricinin deneysel sonuçları

- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımları



(a)



(b)

Şekil 4.21. RL yüklü matris çeviricinin deneysel **a)** bir faz giriş akımı **b)** çıkış faz-faz geriliminin osiloskop görüntüsü

5. RL YÜKÜNÜ BESLEYEN MATRİS ÇEVİRİCİNİN SIMULINK BENZETİMİ VE GERÇEKLEŞTİRİLMESİ

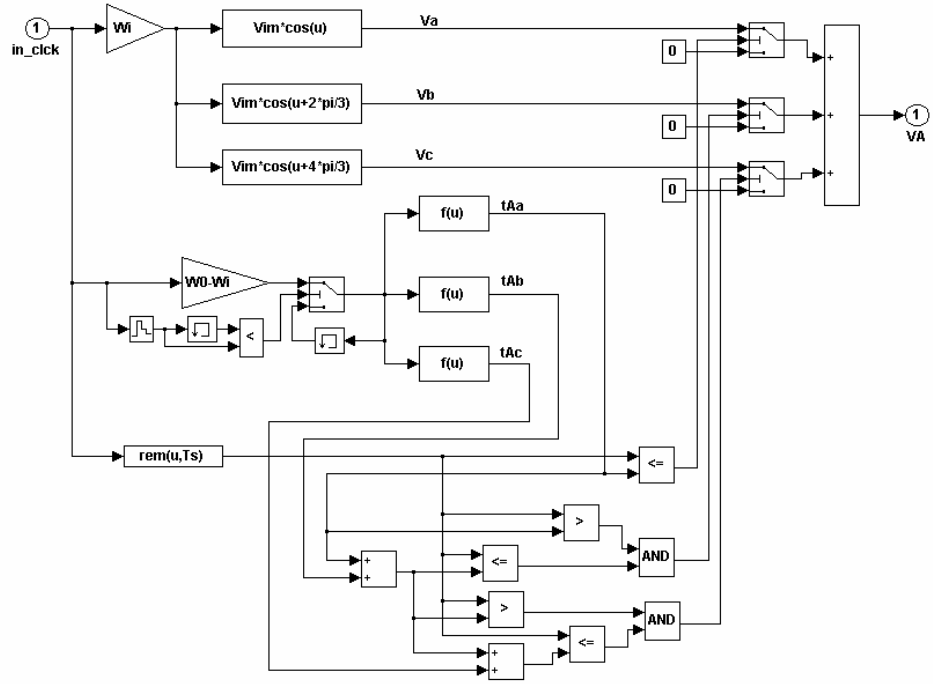
5.1. Giriş

Bu bölümde, Bölüm 3’de detaylı bir şekilde açıklanan Venturini ve UVDGM algoritmaları Matlab/Simulink paket programı kullanılarak benzetimleri yapılmış olup gerçekleştirilen matris çevirici prototipi yardımı ile deneysel olarak elde edilen sonuçlar ile karşılaştırılmıştır. Yük olarak RL yükü kullanılmıştır.

5.2. Venturini Kontrol Algoritması Kullanan Matris Çeviricinin Modellenmesi ve Gerçekleştirilmesi

Matris çeviricinin her 1 faz çıkış gerilimi 3 faz giriş gerilimlerinin yarı iletken anahtarlar yardımıyla bir anahtarlama periyodu boyunca arka arkaya düzenli bir şekilde çıkışa aktarılmasıyla elde edilir. $0 \leq q \leq 0.5$ arasında değişim sağlayabilen Venturini kontrol algoritmasını kullanan 3 fazlı matris çeviricisinin bir çıkış fazına ilişkin simulink modeli Şekil 5.1. de verilmiştir. Şekil 5.1.’de bir çıkış fazı için gösterilen model üç kısımda oluşmaktadır. Birinci kısımda kaynak gerilimlerinin bulunduğu bloklar, ikinci kısımda giriş gerilimlerini çıkışa bağlayan yarı iletken anahtarların iletimde kalma sürelerini hesaplayan bloklar, üçüncü kısımda ise çıkışı oluşturan anahtar blokları bulunmaktadır. Matlab/Simulink ortamında yapılan benzetimlerde matris çevirici devresi için ideal anahtar modeli kullanılmıştır. Modelin tasarımında öncelikle her fazın anahtarlama periyodu içerisinde devrede kalma süreleri (t_{Aa} , t_{Ab} , t_{Ac}) eşitlik 3.4 kullanılarak hesaplanır. Çıkışı oluşturan anahtarlar bu süreler boyunca sırasıyla bulunduğu fazın kaynak gerilimini çıkışa aktarmış olur. Bu anahtarların çıkışında elde edilen işaret, çıkış geriliminin ilgili faza ait parçasını oluşturur. Böylece bütün giriş fazına ait parçaların toplamı hedeflediğimiz bir faz çıkış gerilimini verir. Diğer çıkış fazlarda aynı yöntemle elde edilir.

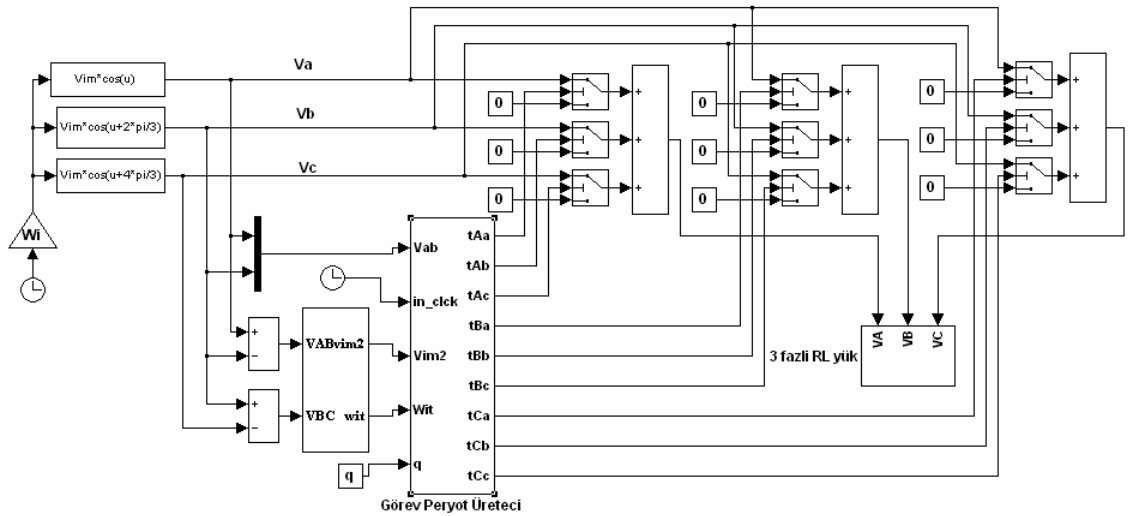
Şekil 5.1.’de gösterilen matris çevirici devresinde bulunan anahtarların iletimde kalma sürelerinin hesabında kullanılan q_m (maksimum gerilim oranı) 0.5 ile sınırlıdır. Bu algoritmanın yerine, matris çevirici devresinde bulunan anahtarların iletimde kalma sürelerinin hesabında maksimum çıkış gerilimi elde edebilmek için modifiye edilmiş Venturini algoritmasının basitleştirilmiş biçimi kullanılmıştır.



Şekil 5.1. Venturini kontrol algoritmasını kullanan matris çeviricinin bir çıkış fazına ilişkin simulink modeli ($0 \leq q \leq 0.5$)

Böylece kullanılan q_m değeri 0.5 den 0.866 değerine yükselmiştir. Şekil 5.2 de modifiye edilmiş Venturini kontrol algoritmasını kullanan matris çeviricinin simulink modeli verilmiştir.

Modifiye edilmiş matris çevirici algoritması görev periyot sürelerini hesaplayabilmek için Şekil 5.2.'de görüldüğü gibi sadece üç faz ani giriş gerilimlerinin ölçümüne gerek duyar ve sonra bu gerilimler kullanılarak faz giriş gerilimlerinin tepe değeri V_{im} ve w_i t açısı eşitlik 5.1 kullanılarak hesaplanır[65].



Şekil 5.2. Venturini kontrol algoritmasını kullanan matris çeviricinin simulink modeli ($0 \leq q \leq 0.866$)

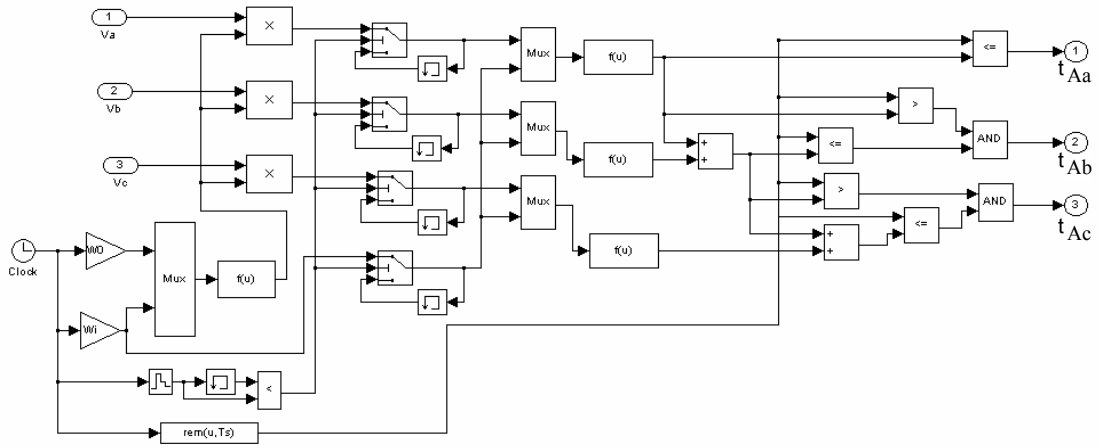
$$V_{im}^2 = \frac{4}{9}(V_{ab}^2 + V_{bc}^2 + V_{ab} V_{bc}) \quad (5.1)$$

$$w_i t = \arctan\left(\frac{-V_{bc}}{\sqrt{3}\left(\frac{2}{3}V_{ab} + \frac{1}{3}V_{bc}\right)}\right)$$

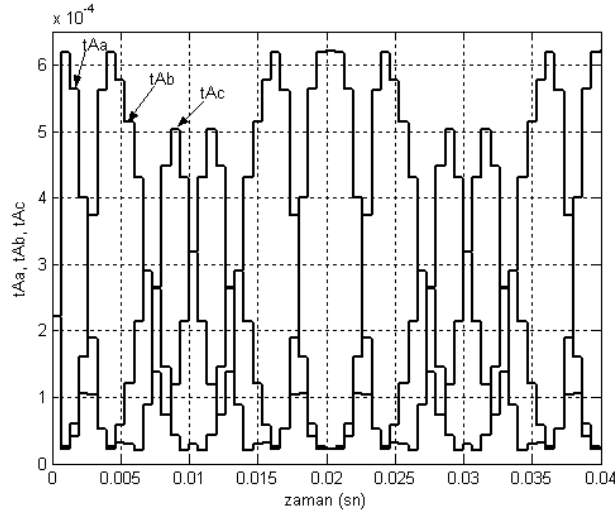
Böylece her fazın anahtarlama periyodu içerisinde devrede kalma süreleri (t_{Aa} , t_{Ab} , t_{Ac}) 3.20 ve 3.21 eşitlikleri kullanılarak hesaplanabilir. Böylece, üç faz çıkışlı matris çeviricinin 9 anahtarının iletimde kalma süreleri belirlenir. Şekil 5.3. de modifiye edilmiş Venturini algoritmasını kullanan matris çeviricinin bir çıkış fazına ilişkin görev periyot üretme ünitesinin simulink modeli verilmiştir ($0 \leq q \leq 0.866$). Çıkış oluşturan anahtarlar, bu süreler kadar sırayla bulunduğu fazın kaynak gerilimini çıkışa aktarmış olur. Bu anahtarların çıkışından elde edilen işaret, çıkış geriliminin ilgili faza ait parçasını oluşturur. Böylece bütün giriş fazına ait parçaların toplamı hedeflenen çıkış gerilimini verir. Şekil 5.4.'de ise A çıkış fazını oluşturmak için giriş fazlarını iletime götüren anahtarların tetikleme sinyallerinin zamana göre değişimi gösterilmiştir.

Venturini kontrol algoritmasının gerçek zamanlı uygulaması için Şekil 5.2. de gösterilen benzetim modelinden giriş gerilimleri ve çıkış gerilimlerini oluşturan anahtar blokları çıkarılarak yerlerine sırasıyla dSPACE'in LV25-P modeli gerilim algılayıcısı ile ölçülen giriş gerilimlerini DSP ortamına aktarmak için MUX-ADC'si ve anahtarlar yerine de digital I/O blokları yerleştirilmiştir. Bu değişimler yapılarak deneysel modeller oluşturulmuştur. Bu modeller Simulink'in "Real-Time Workshop" ve dSPACE'in "Real-Time Interface" yazılımları sayesinde gerçek-zamanlı koda dönüştürülmektedir. "Real-Time Interface" yazılımı Simulink blok kütüphanesine dSPACE'in bloklarını eklemektedir. Bu ek bloklar sayesinde Simulink ile gerçek-zaman donanımı arasında link oluşturulmaktadır.

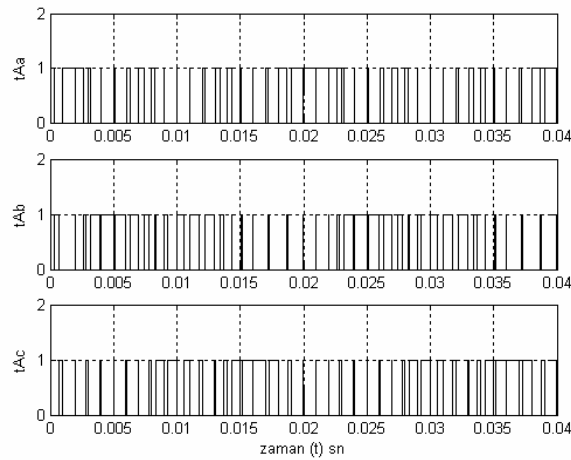
Benzetim ve deneysel çalışmalar için elde edilen modellerde sabit çözüm adımlı Euler integral metodu kullanılmıştır. Benzetim çalışmasında, algoritma tarafından üretilen 9 DGM işareti yardımıyla matris çevirici güç devresindeki ideal anahtarların kontrolü sağlanır. Deneysel çalışmada ise bu 9 DGM işareti DS1103 kontrol kartının I/O çıkışından alındıktan sonra optik izolatörler yardımıyla elektriksel yalıtımı yapıp sonra bir ölü zaman eklenerek matris çevirici anahtarlarının sürme devresine uygulanır. Ayrıca "Control Desk Developer" yazılımı ile, denetleyici kart tarafından üretilen kontrol işaretler ve ADC'ler üzerinden alınan ölçülmüş akım ve gerilim bilgileri grafiksel bir platform üzerinden gözlenebilmekte ve analiz edilebilen *.MAT dosyalar oluşturulabilmektedir.



Şekil 5.3. Maksimum gerilim oranı $q = 0.866$ olan üç fazlı matris çeviricinin bir fazına ilişkin görev periyotlarını üreten bloğun simulink modeli



Şekil.5.4. Zamana göre anahtarlama sürelerinin değişimi (t_{Aa} , t_{Ab} , t_{Ac}) ($f_i=50$ Hz, $f_0=100$ Hz, $f_s=1500$ Hz, $q=0.8$, $q_m=0.866$)



Şekil 5.5. Venturini kontrol algoritmasını kullanan 3 fazlı matris çeviricinin bir çıkış fazına ilişkin anahtarların tetikleme sinyalleri ($f_i=50$ Hz, $f_0=100$ Hz, $f_s=1$ kHz)

5.3.UVDGM Algoritması Kullanan Matris Çeviricinin Modellenmesi ve Gerçekleştirilmesi

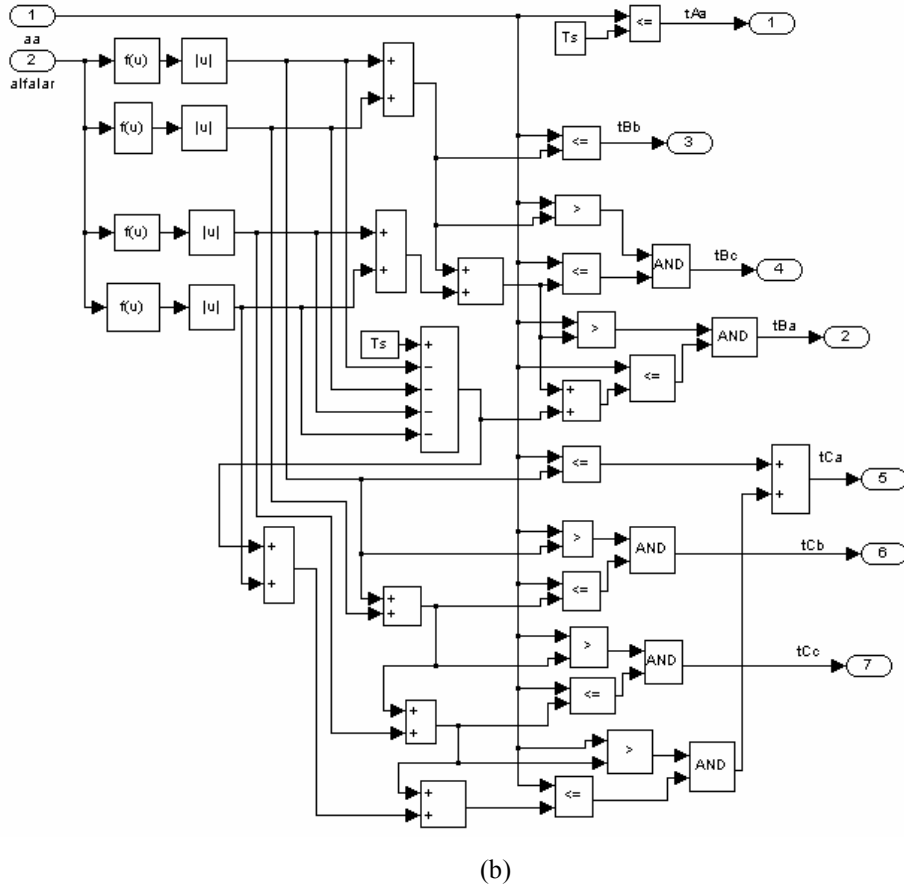
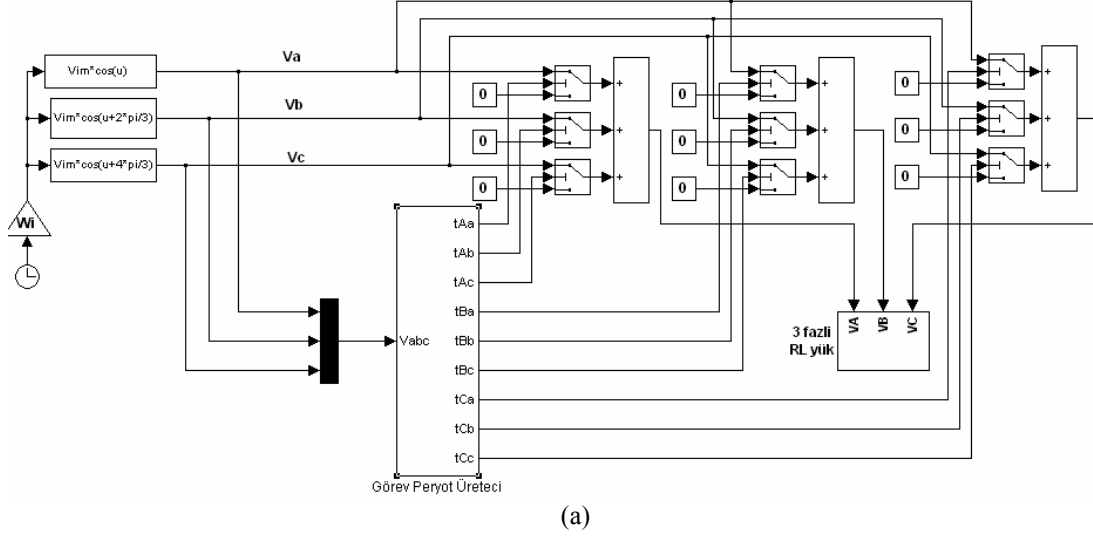
UVDGM algoritmasını kullanan matris çeviricinin modellenmesinde Matlab/Simulink Paket programı kullanılmıştır. Şekil 5.6.'da Bölüm 3'de açıklanan UVDGM algoritmasını kullanan matris çeviricinin üç faz çıkışına ilişkin Simulink model ve çıkış ve giriş vektörlerin 1. bölgede olması durumu için anahtarları süren işaretleri oluşturan blok diyagramı verilmiştir.

Modelin tasarımında çıkış fazlarını elde edebilmek için bir anahtarlama periyodu içerisinde iletme geçecek anahtarların belirlenmesi gerekir. Bu yüzden, Şekil 5.6.a.'da gösterilen görev periyot üretici bloğunda, $\alpha_i = w_i t$ ve $\alpha_o = w_o t$ hesaplanarak sırasıyla Şekil 3.15 ve Şekil 3.17'da gösterilen çıkış hat gerilimleri ve giriş akımları vektörlerinin hangi bölgesinde oldukları belirlenir. Gerçek zamanlı uygulamada ise üç faz ani giriş gerilimleri ölçülür ve sonra bu gerilimler kullanılarak giriş gerilimlerinin faz açısı α_i eşitlik 5.1. kullanılarak hesaplanır. Ayrıca bu blok içinde, 36 bölge için iletme girecek anahtarlama elemanlarının sırasını ve her anahtarlama elemanının ne kadar iletimde kalacağını hesaplayan bloklar mevcuttur. Şekil 5.6.b.'de bu bloklardan bir tanesinin iç yapısı gösterilmiştir. Şekil 5.6.b.'de gösterilen blokta, α_i ve α_o 'in her ikisinin de giriş akımları ve çıkış hat gerilimleri vektörlerinin 1. bölgesinde olması durumu için Tablo 3.4'de gösterilen geliştirilmiş anahtarlama konfigürasyonu göz önüne alınarak iletme girecek anahtarlama elemanlarının sırası ve eşitlik 3.61. yardımıyla anahtarlama süreleri belirlenir. Hesaplanan bu süreler kadar ve belirlenen sırada çıkışı oluşturan anahtarlar sırasıyla bulunduğu fazın kaynak gerilimini çıkışa aktarmış olur. Bu anahtarların çıkışında elde edilen işaret, çıkış geriliminin ilgili faza ait parçasını oluşturur. Böylece bütün giriş fazına ait parçaların toplamı, hedeflenen çıkış gerilimini verir.

Gerçekleştirilmek istenilen matris çevirici kontrol algoritmaları Matlab/Simulink ortamında tasarlandıktan sonra Simulink "Real-Time Workshop" yazılımı sayesinde gerçek zamanlı koda dönüştürülür. Gerçek zamanda çalışma için kullanılan "Real-Time Interface" yazılımı ile elde edilen gerçek zamanlı kod denetleyici karta yüklenir. Ayrıca "Control Desk Developer" yazılımı ile, denetleyici kart tarafından üretilen kontrol işaretleri ve ADC'ler yardımıyla ölçülmüş akım ve gerilim bilgileri grafiksel bir platform üzerinden gözlenebilir ve analiz edilebilen *.MAT dosyalar oluşturulabilir.

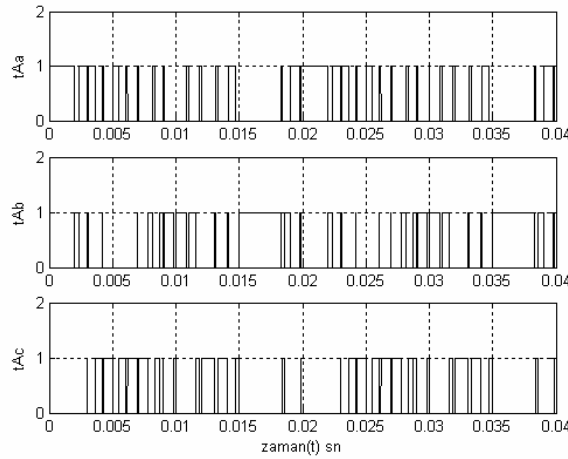
Denetleyici kart ortamında, matris çevirici kontrol algoritmaları kullanarak 9 adet tetikleme sinyalleri üretilir. Matris çeviricide kullanılan 9 adet çift yönlü IGBT anahtarları kontrol etmek için 9 adet DGM çıkış kanalına ihtiyaç vardır. Bu kanalların hepsi bağımsız kontrol edilmesi gerekir. Denetleyici kart üzerindeki DGM kanal sayısı yarıiletken anahtarları sürmek için yeterli sayıda değildir. Bu yüzden matris çeviricideki yarıiletkenleri sürmek için denetleyici kartın I/O blokları kullanılmıştır Denetleyici kartın I/O çıkışlarından alınan

anahtarlama sinyalleri optik izolatör yardımıyla elektriksel yalıtımı yapıldıktan sonra bir ölü zaman devresinden geçirilerek matris çevirici anahtarlarının sürme devresine uygulanmaktadır.



Şekil 5.6. UVDGM algoritmasını kullanan 3x3 fazlı matris çeviricinin **a)** Simulink modeli, **b)** Çıkış ve giriş vektörlerin 1. bölgede olması durumu için anahtarları süren işaretleri oluşturan blok diyagramı

Şekil 5.7’de A çıkış fazını oluşturmak için giriş fazlarını iletme sokan anahtarların tetikleme sinyalleri gösterilmiştir. Şekil 5.7, Şekil 5.5 ile karşılaştırıldığında, UVDGM algoritmasının bir anahtarlama periyodu içinde yaptığı anahtarlama sayısının Venturini kontrol algoritmasına göre daha az olduğu görülmektedir. Çünkü bir anahtarlama periyodu içinde konum değiştiren anahtar sayısı, Şekil 3.2.’de görüldüğü gibi Venturini kontrol algoritmasında 9 olmasına rağmen Tablo 3.4.’de görüldüğü gibi tezde geliştirilen UVDGM algoritmasında ise 7 dir.



Şekil 5.7. UVDGM algoritmasını kullanan 3x3 fazlı matris çeviricinin bir çıkış fazına ilişkin anahtarların tetikleme sinyalleri ($f_i=50\text{Hz}$, $f_o=100\text{Hz}$, $f_s=1\text{kHz}$)

5.4. Benzetim ve Deneysel Sonuçlar

Benzetim ve deneysel sonuçlar matris çeviricinin pasif bir R-L yükünü beslemesi durumu için elde edilmiştir. Matris çevirici üç fazlı bir R-L (50Ω ve 0.15H) yüküyle yüklenerek farklı çıkış frekanslarında, Venturini ve UVDGM algoritmalarının gerilim oranı $q=0.8$ durumu için çalıştırılmış, benzetim ve deneysel sonuçları karşılaştırılmıştır. Matris çevirici 100V, 50Hz’lik üç fazlı dengeli gerilimler ile beslenmiş ve farklı çıkış frekansları için elde edilen benzetim ve deneysel sonuçları Şekiller 5.8 - 5.31’de sunulmuştur. Anahtarlama frekansı (f_s) 1500 Hz olarak alınmıştır.

Venturini kontrol algoritmasını kullanan matris çeviricinin girişinde, Şekil 5.8.a’da filtre olmaması, Şekil 5.8.b’de ise filtre olması durumunda 10 Hz’lik çıkış frekansı için deneysel çalışmada elde edilen giriş faz gerilimleri, çıkış faz-faz gerilimleri ve bunların harmonik spektrumları verilmiştir. Şekil 5.20. ve Şekil 5.24 de ise UVDGM algoritmasını kullanan matris çevirici için aynı çalışma şartlarında elde edilen çıkış faz-faz gerilimleri, harmonik spektrumları ve çıkış faz akımları dalga şekilleri verilmiştir. Eğer, çeviriciyi besleyen kaynağın iç empedansı

büyük ise, giriş geriliminde önemli pikler oluşmaktadır. Bu durumda, giriş geriliminden bilgi alan kontrol algoritmalarında önemli hatalar oluşmaktadır. Bunlardan birincisi giriş geriliminin ansal değerinin yanlış ölçülmesinden dolayı giriş gerilimlerinin faz açısının ($\alpha_i = w_{it}$) yanlış hesap edilmesi, ikincisi ise bu ansal yanlış değer çıkış gerilimine doğrudan etki etmesidir. Bunların etkisi Şekil 5.8 a ve Şekil 5.20.'de görülmektedir. Bu durumun önüne geçmek için giriş tarafına uygun bir filtre konulmuştur.

Matris çevirici ile 10 Hz'lik çıkış frekansı için yapılan deneysel çalışmada yüksüz olarak elde edilen çıkış faz-faz gerilimi ve harmonik spektrumu Şekil 5.9'da Venturini, Şekil 5.21'de ise UVDGM algoritmasının kullanılması durumu için verilmiştir.

Venturini kontrol algoritmasını kullanan matris çevirici için 10Hz, 20Hz, 50Hz ve 100Hz'lik çıkış frekansları ile sırasıyla Şekil 5.11, Şekil 5.13, Şekil 5.15 ve Şekil 5.17'de benzetim olarak, Şekil 5.12, Şekil 5.14, Şekil 5.16 ve Şekil 5.18'de ise deneysel olarak çalışması durumunda elde edilen çıkış faz-faz gerilimi, bunların harmonik spektrumu ve çıkış faz akımları verilmiştir. UVDGM algoritmasını kullanan matris çevirici için 10Hz, 20Hz, 50Hz ve 100Hz'lik çıkış frekansları ile sırasıyla Şekil 5.23, Şekil 5.25, Şekil 5.27 ve Şekil 5.29'da benzetim olarak, sırasıyla Şekil 5.24, Şekil 5.26, Şekil 5.28 ve Şekil 5.30'de ise deneysel olarak çalışması durumunda elde edilen çıkış faz-faz gerilimi, bunların harmonik spektrumu ve çıkış faz akımları verilmiştir.

Matris çevirici ile 10Hz, 20Hz, 50Hz ve 100Hz'lik çıkış frekansı için yapılan deneysel çalışmada elde edilen giriş faz gerilimi ve akımı sırasıyla şekil 5.10, Şekil 5.19.a, 5.19.b, 5.19.c'de Venturini, sırasıyla Şekil 5.22, Şekil 5.31.a, 5.31.b, 5.31.c'de ise UVDGM algoritmasının kullanılması durumu için verilmiştir. Burada her iki kontrol algoritması değişik çıkış frekanslar için çalıştırıldığında, deneysel olarak elde edilen giriş faz gerilimi ve akımın aynı fazda oldukları görülmektedir. Bu durumda her iki algoritmada da tüm çıkış frekansları için birim güç faktörünün 1 olduğu görülmektedir.

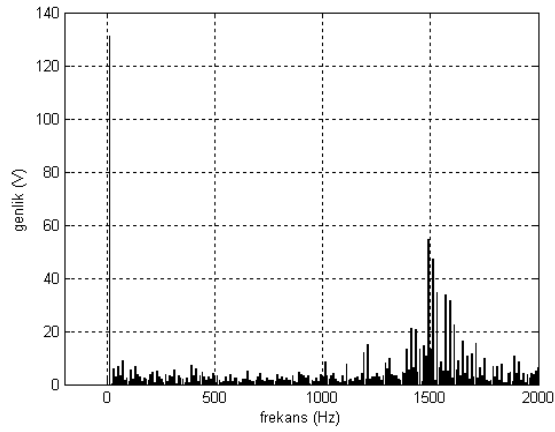
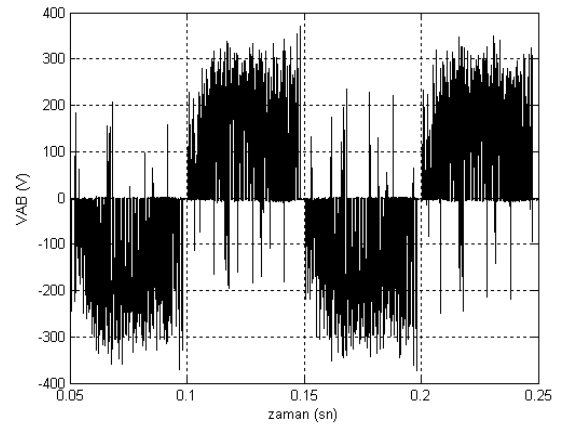
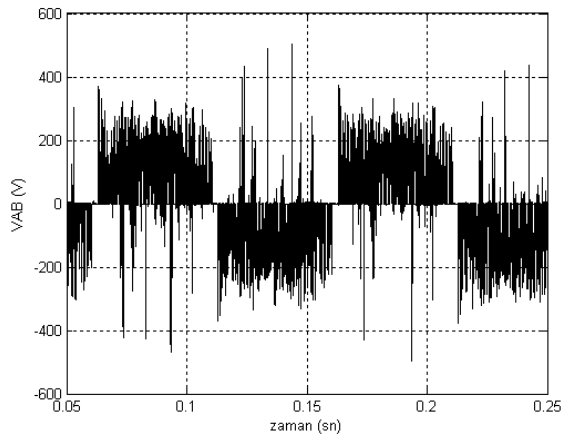
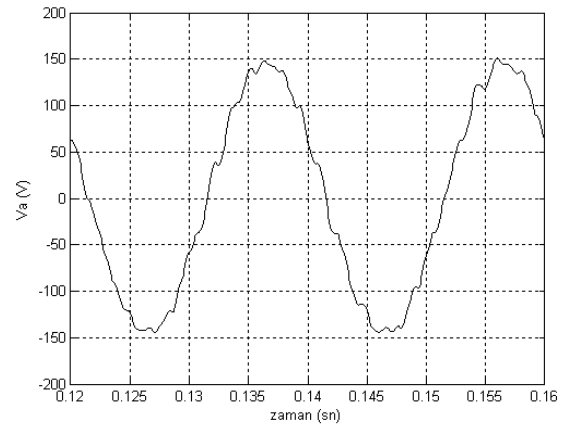
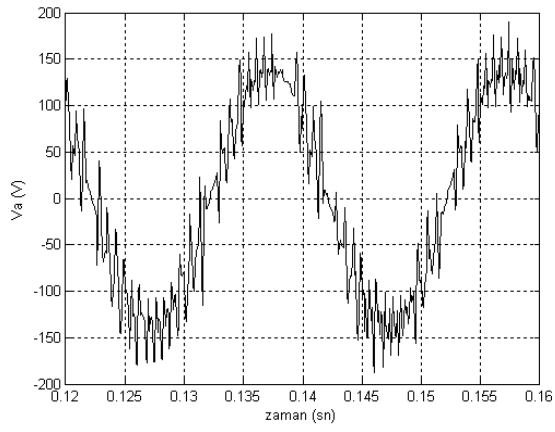
UVDGM ve Venturini kontrol algoritmalarının benzetim ve deneysel çalışmalarından elde edilen çeşitli çıkış frekans değerleri için; çıkış ve girişin akım, gerilim dalga şekilleri ve harmonik spektrumları incelenerek her iki algoritma için aşağıdaki karşılaştırmalar yapılmıştır.

Giriş akım ve çıkış gerilim vektörlerinin bağımsız kontrol edilebilmesine müsaade eden UVDGM algoritması, giriş güç faktörünü kontrol etmek için 3. harmonikler eklenerek elde edilen modifiye edilmiş Venturini kontrol algoritmasına göre daha basit bir metot kullanır, bir anahtarlama periyodu içinde daha az anahtar konum değiştirdiği için hem daha yüksek anahtarlama frekanslarında çalıştırılabilir hem de daha az anahtarlama kayıpları içerir ve anahtarlama sürelerinin elde edilmesi karmaşık olmasına rağmen matematiksel olarak hesaplanması ve gerçekleştirilmesi daha kolaydır.

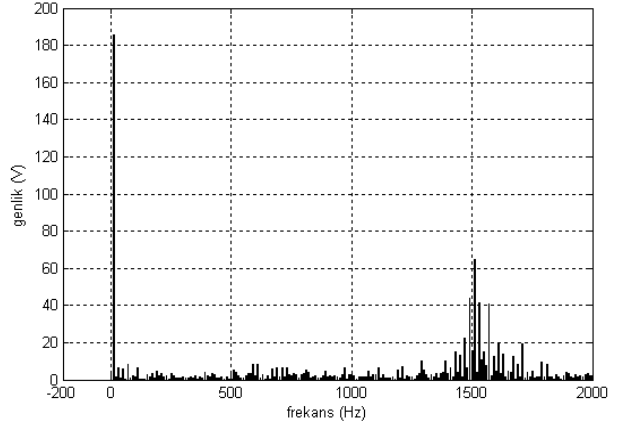
Her iki kontrol algoritmasında da çıkış dalga şekillerinin anahtarlama frekansı civarlarında harmoniklerinin mevcut olduğu fakat Venturini kontrol algoritmasında giriş akım ve çıkış gerilim dalga şekillerinin harmonik bakımından biraz daha iyi performans sergilediği görülmüştür.

Her iki kontrol algoritmasında da giriş akımının faz açısı, giriş filtre değerlerinin seçimine bağlı olarak farklı çıkmaktadır. Filtrenin kesim frekansı büyüdükçe giriş güç katsayısı 1'e yaklaşmakla beraber, giriş akımında harmonik bileşenler fazlalaşmaktadır. Kesim frekansı küçüldükçe giriş akımının harmonikleri giderilmekte fakat giriş güç katsayısı küçülmemekte, filtre elemanlarının değeri büyümektedir.

Anahtarların iletim sıralaması bakımından tezde geliştirilen UVDGM algoritması, Venturini kontrol algoritmasına göre bir anahtarlama periyodu içinde yaklaşık %22 daha az anahtarlama yapar. UVDGM algoritmalarının birçoğunda bir anahtarlama periyodu içerisinde konum değiştiren anahtar sayısı 8 olduğu halde, bu çalışmada anahtarların iletim sıralaması bakımından geliştirilen yöntem ile bu sayı 7'ye düşürülmüştür. Dolayısıyla bu durumda bir anahtarlama periyodunda daha az anahtarlama yapıldığından anahtarlama kayıplarında bir azalma veya daha yüksek frekanslı anahtarlama mümkün olmaktadır.



(a)

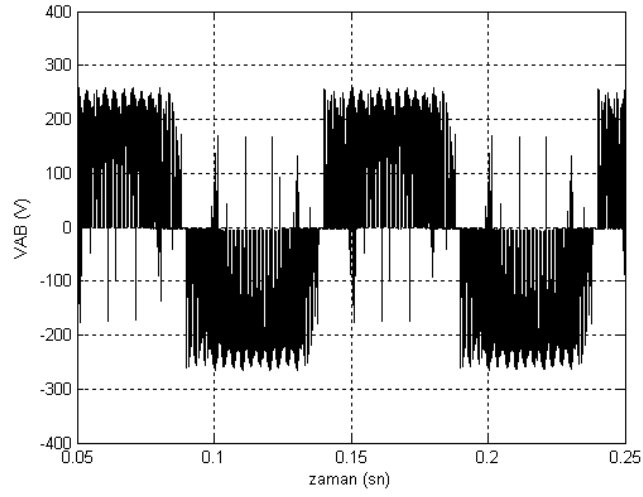


(b)

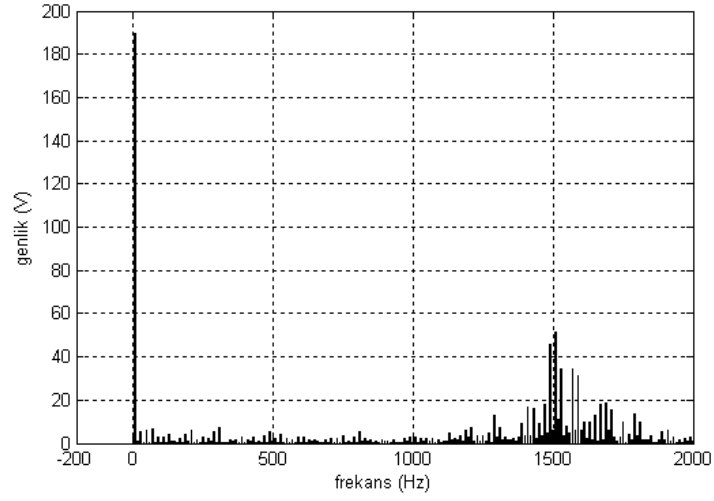
Şekil 5.8. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi, çıkış faz-faz gerilimi ve harmonik spektrumu dalga şekilleri ($f_0=10\text{Hz}$)

a) Giriş filtresiz

b) Giriş filtreli

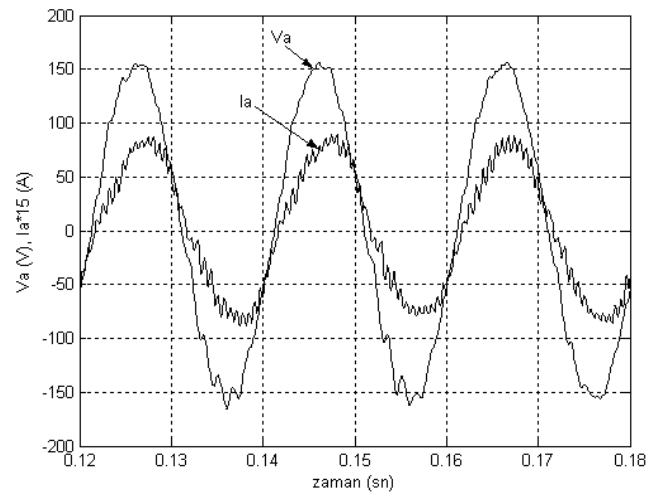


(a)

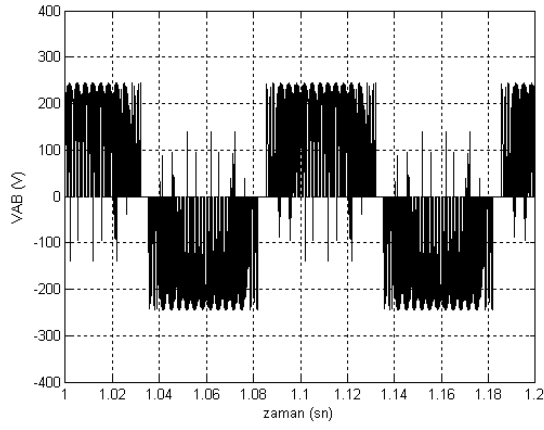


(b)

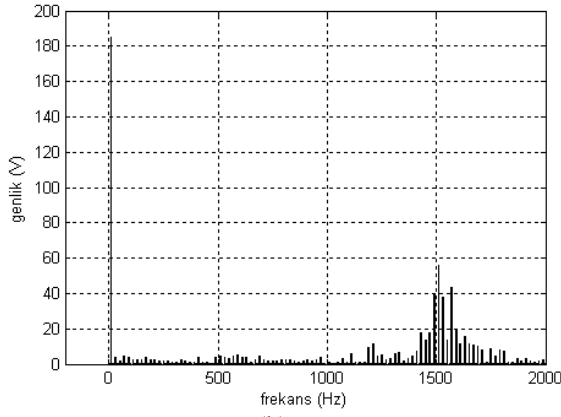
Şekil 5.9. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtreli, yüksüz) **a)** Çıkış faz-faz gerilimi, **b)** Harmonik spektrumu



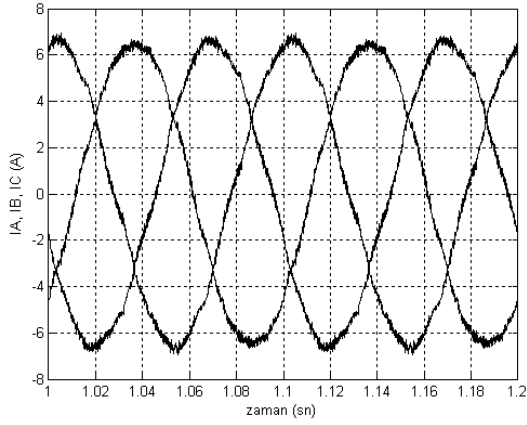
Şekil 5.10. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi ve akımı ($f_0=10\text{Hz}$, giriş filtreli)



(a)

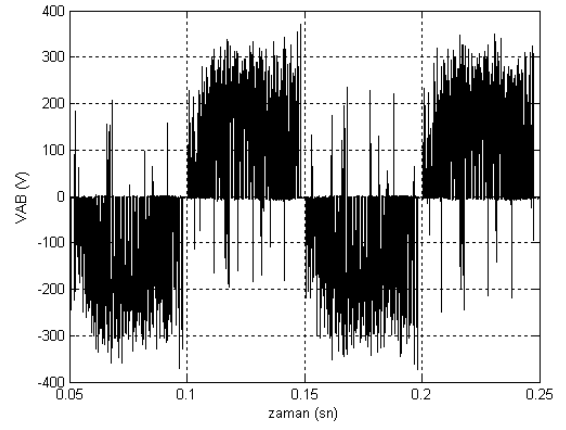


(b)

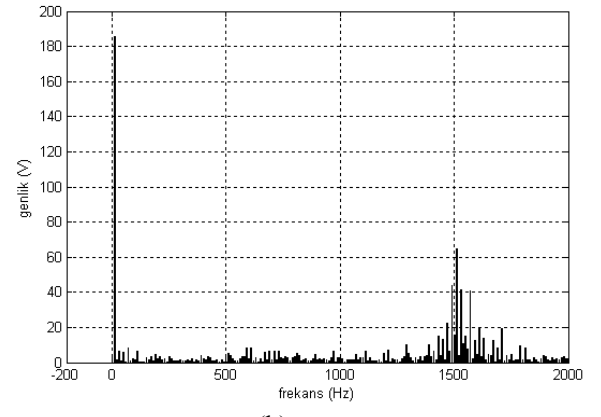


(c)

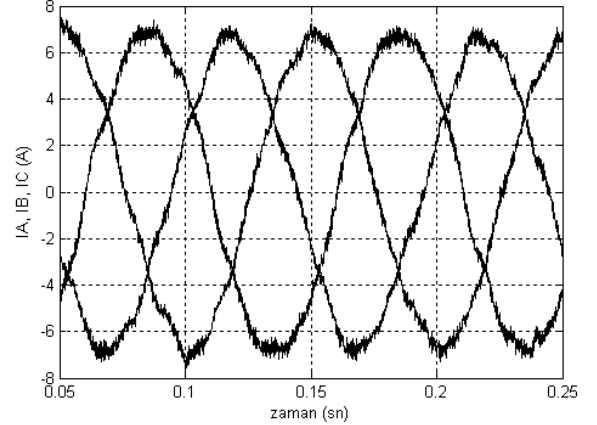
Şekil 5.11. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=10\text{Hz}$, giriş filtrelili)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



(a)

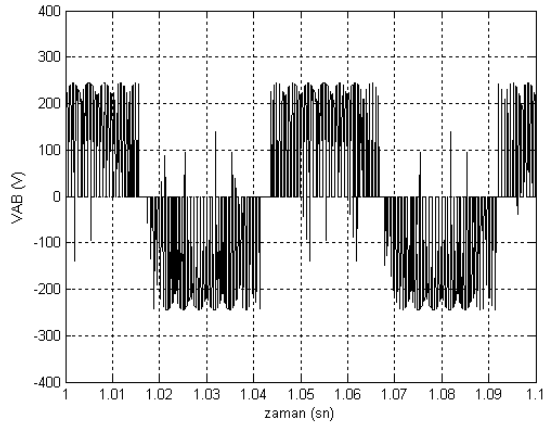


(b)

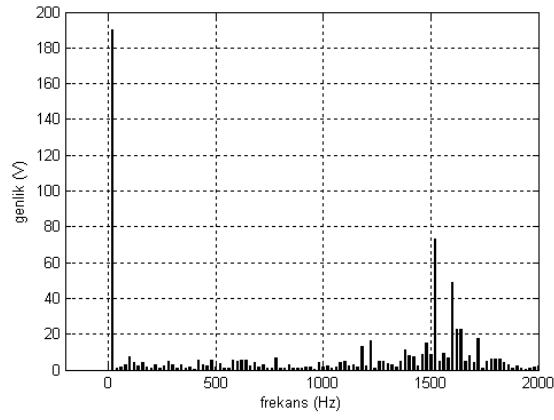


(c)

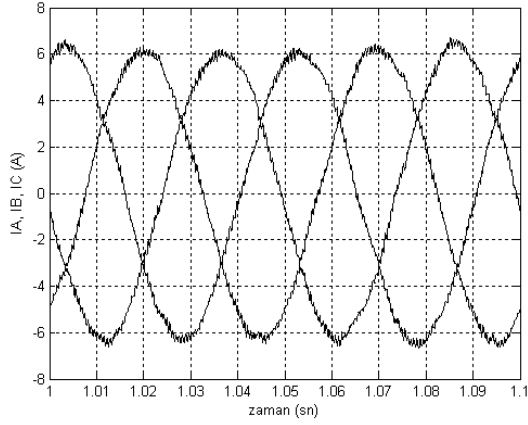
Şekil 5.12. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtrelili)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



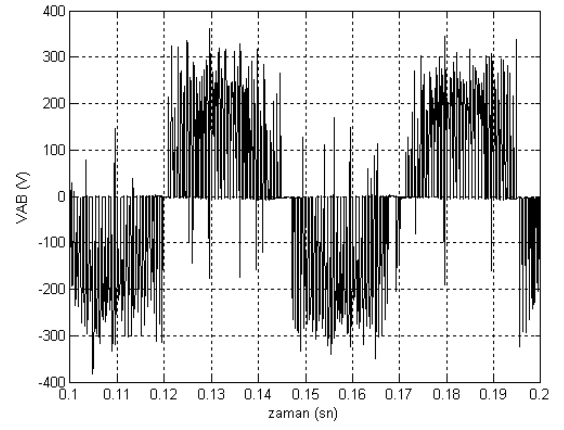
(a)



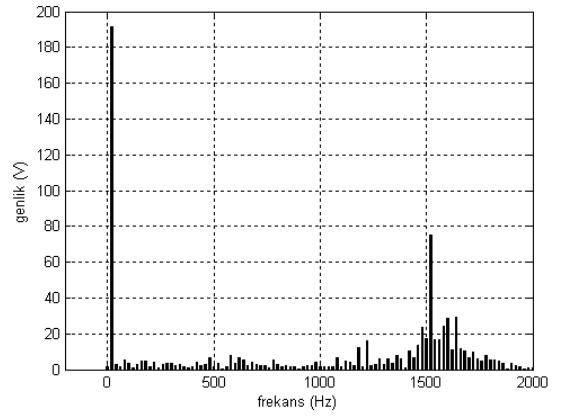
(b)



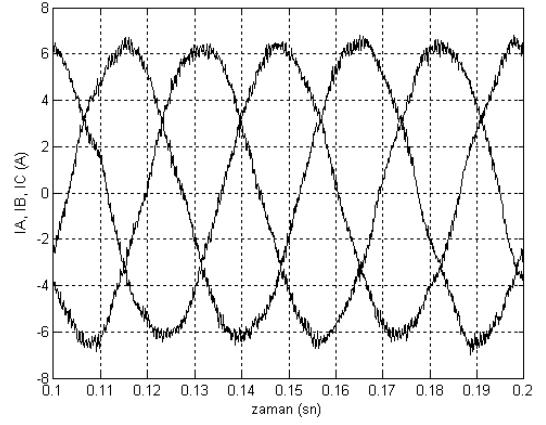
(c)



(a)



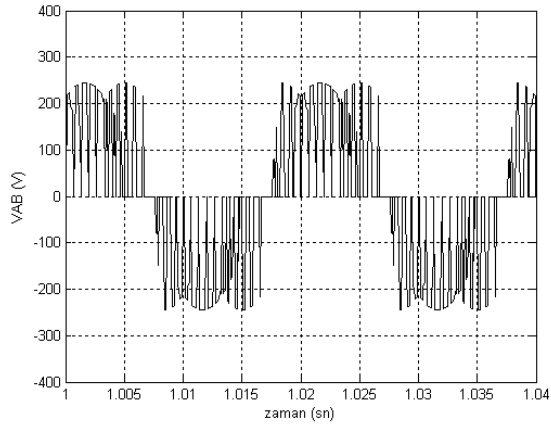
(b)



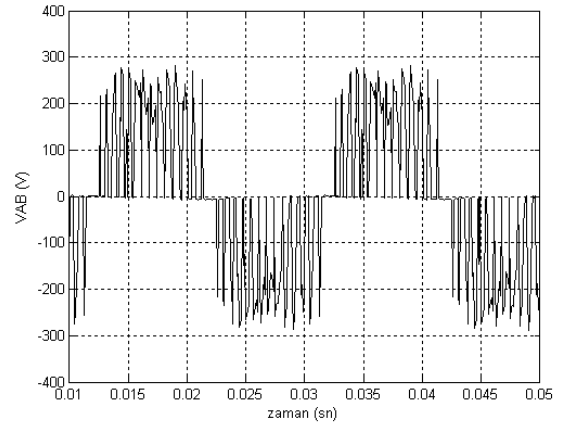
(c)

Şekil 5.13. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=20\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları

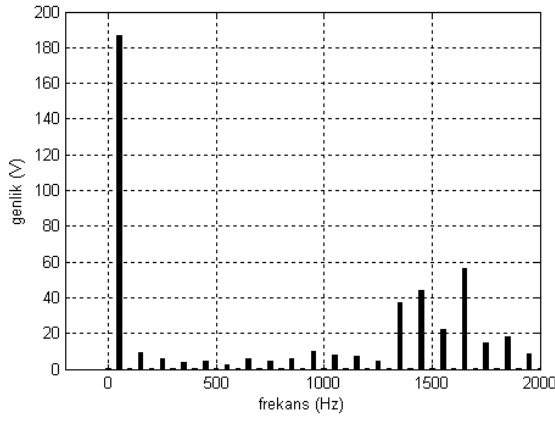
Şekil 5.14. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=20\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



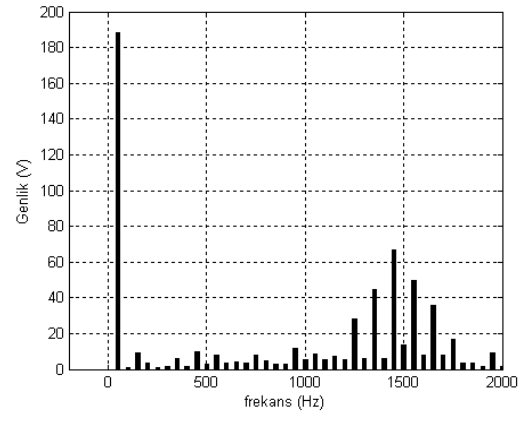
(a)



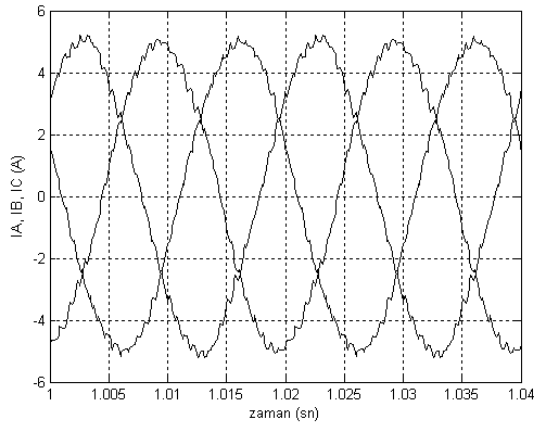
(a)



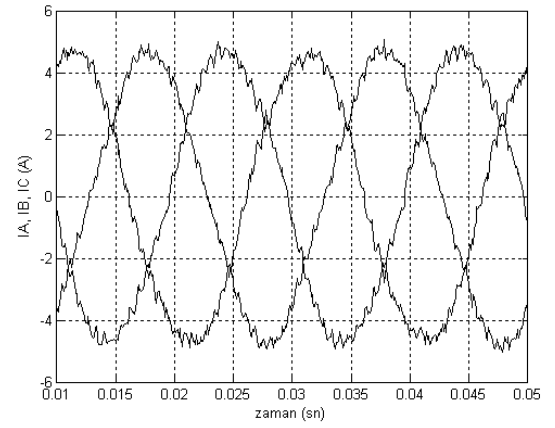
(b)



(b)



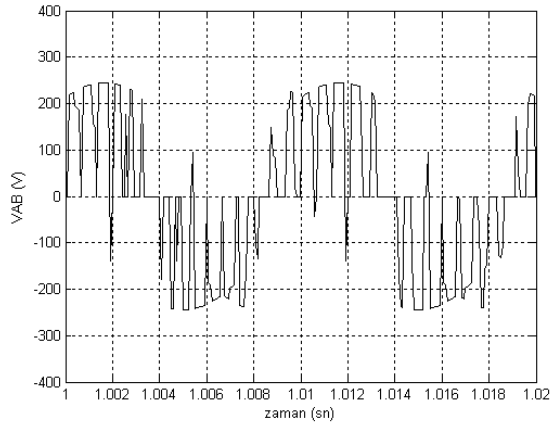
(c)



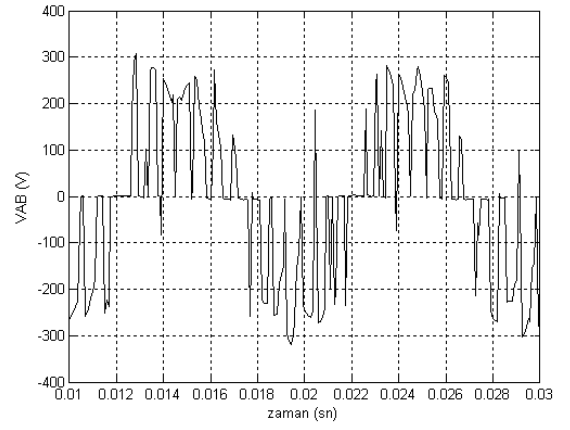
(c)

Şekil 5.15. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=50\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları

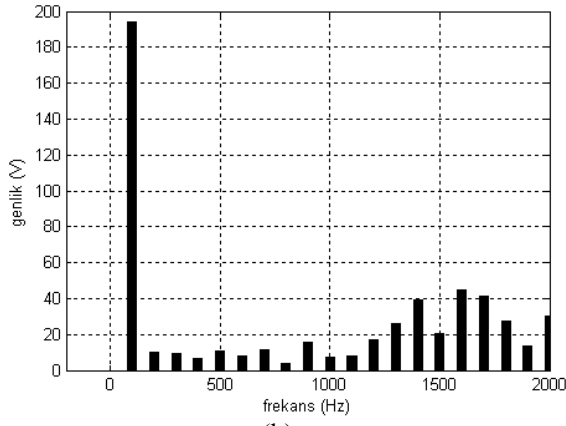
Şekil 5.16. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=50\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



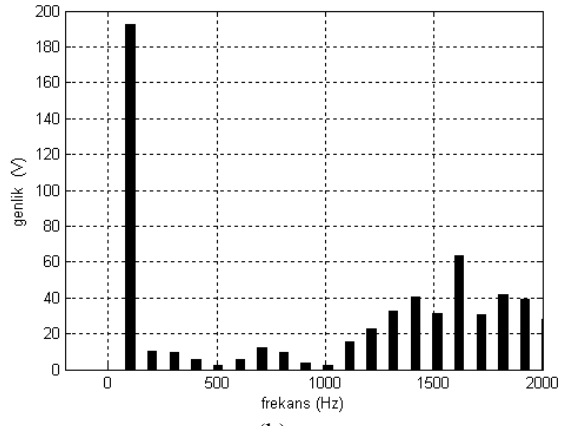
(a)



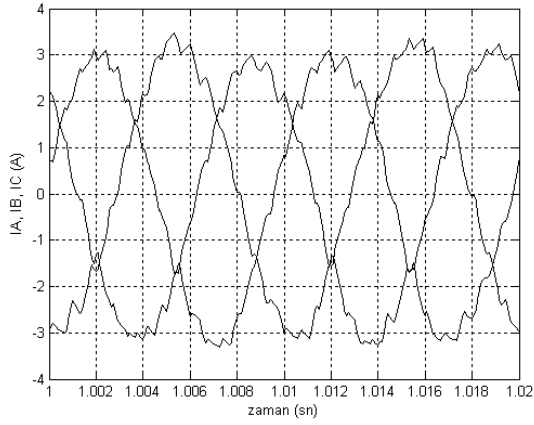
(a)



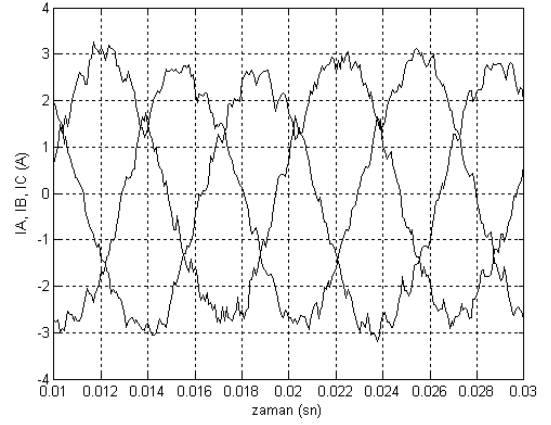
(b)



(b)



(c)



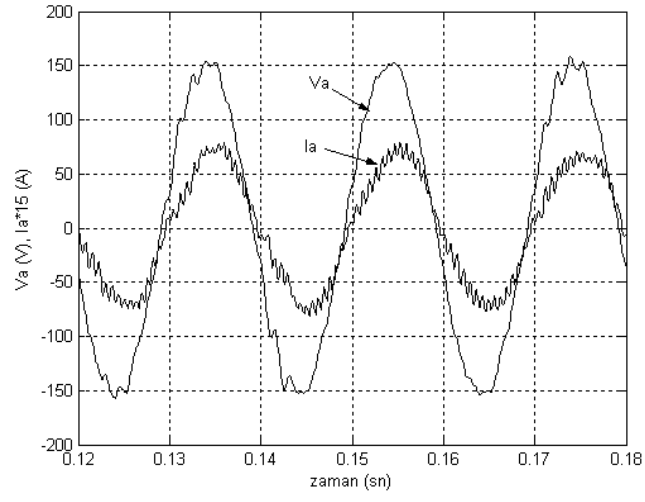
(c)

Şekil 5.17. Venturini kontrol algoritmasını kullanan matris çeviricinin benzetim ($f_0=100\text{Hz}$, giriş filtreli)

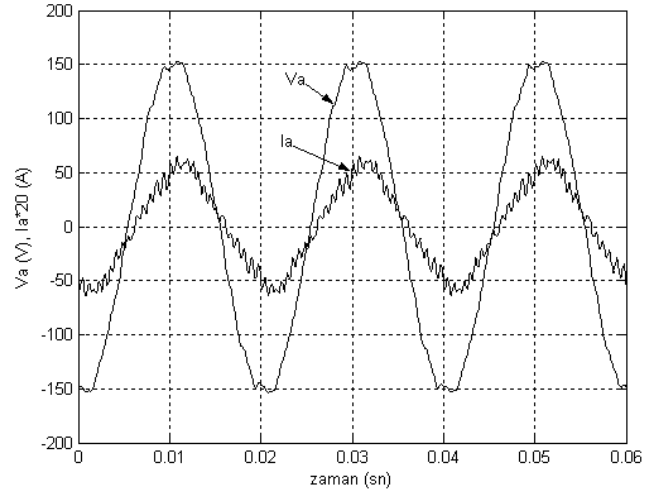
- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımları

Şekil 5.18. Venturini kontrol algoritmasını kullanan matris çeviricinin deneysel ($f_0=100\text{Hz}$, giriş filtreli)

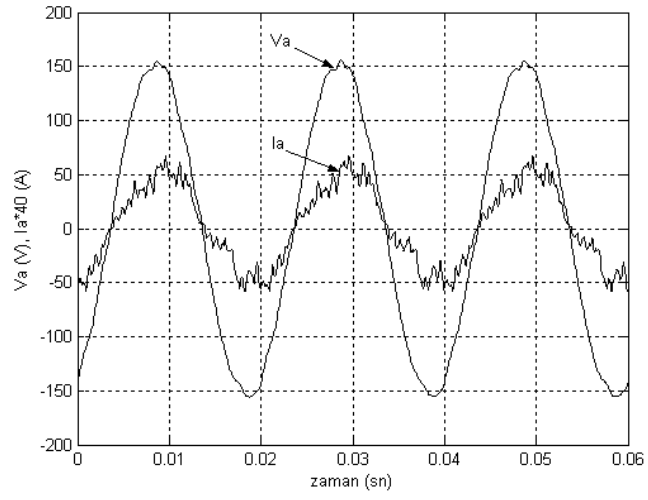
- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımları



(a)

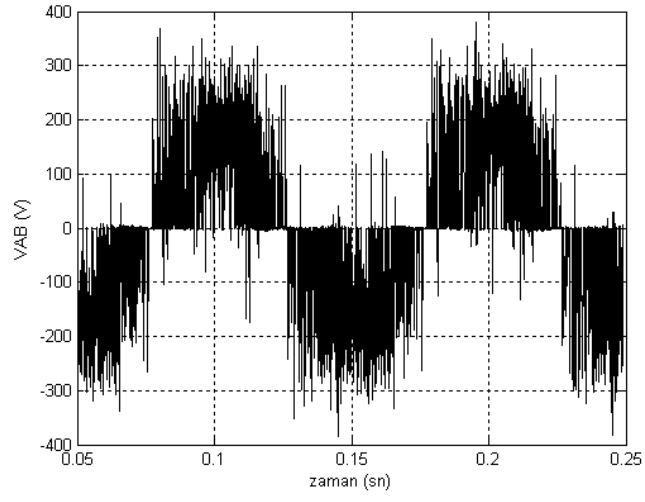


(b)

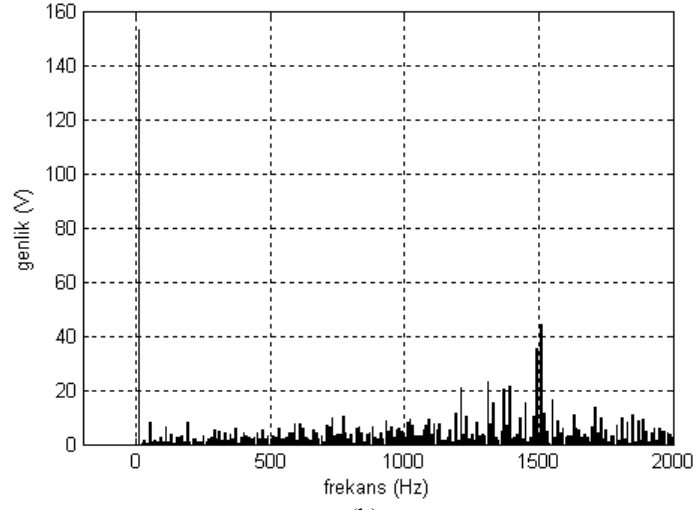


(c)

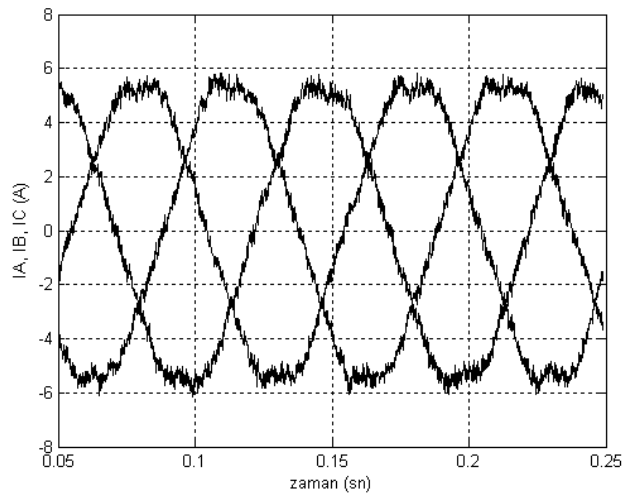
Şekil 5.19. Venturini kontrol algoritmasını kullanan matris çevircinin deneysel giriş faz gerilimi ve akımı (giriş filtreli) **a)** $f_0=20\text{Hz}$, **b)** $f_0=50\text{Hz}$, **c)** $f_0=100\text{Hz}$



(a)

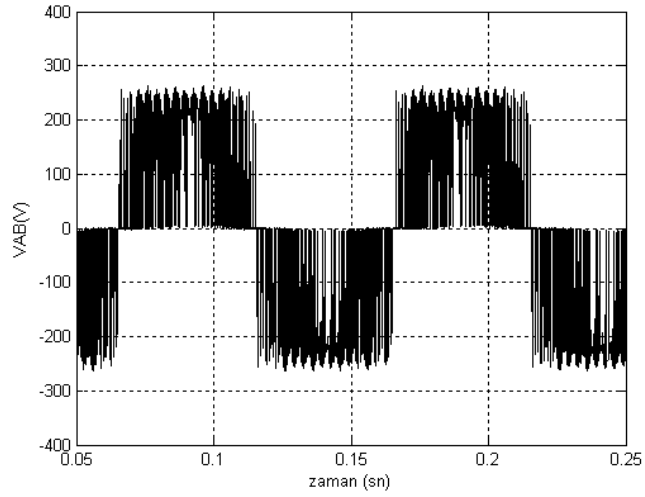


(b)

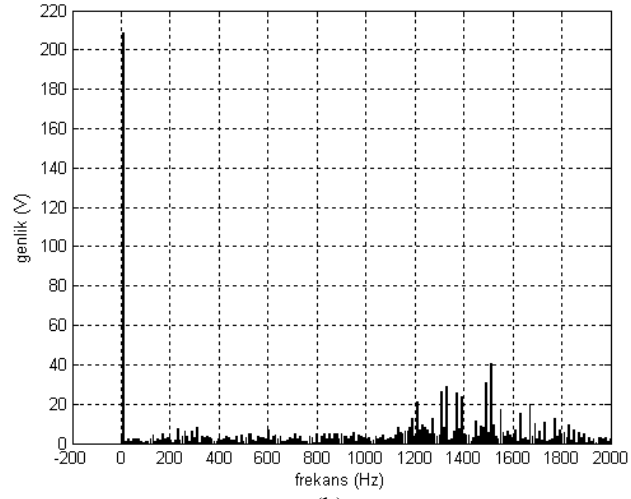


(c)

Şekil 5.20. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtresiz)
a) Çıkış faz-faz gerilimi, **b)** Harmonik spektrumu, **c)** Çıkış faz akımları

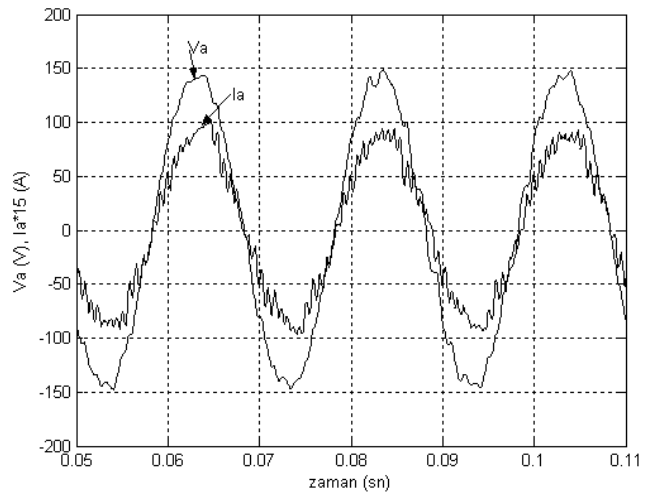


(a)

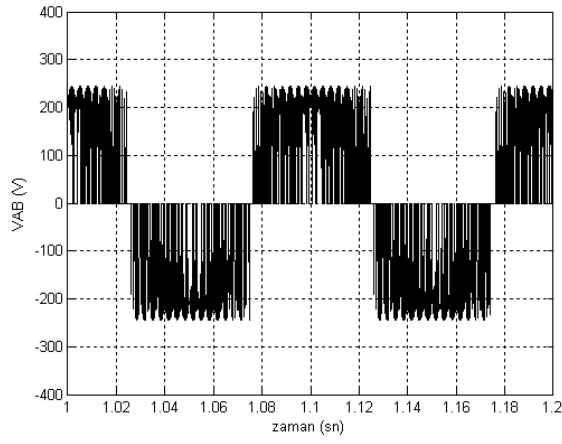


(b)

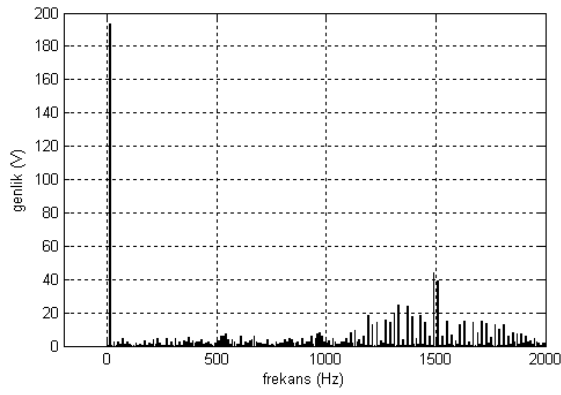
Şekil 5.21. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtreli, yüksüz)
a) Çıkış faz-faz gerilimi, **b)** Harmonik spektrumu



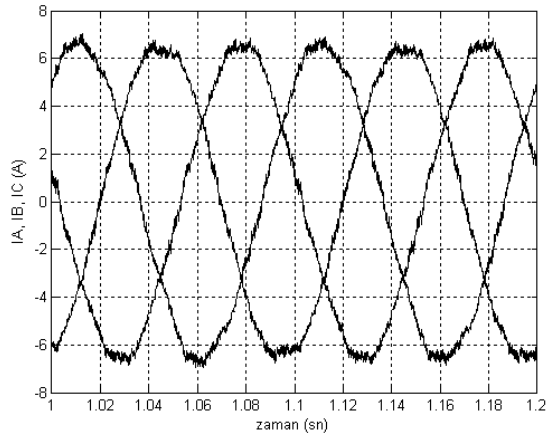
Şekil 5.22. UVDGM algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi ve akımı
($f_0=10\text{Hz}$, giriş filtreli)



(a)

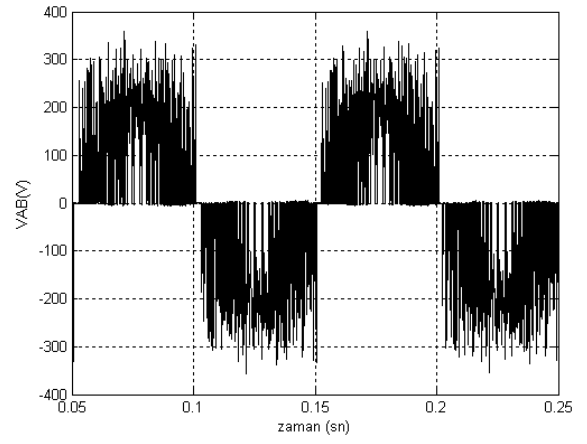


(b)

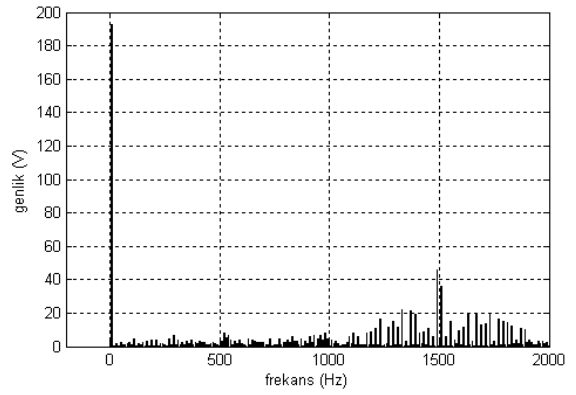


(c)

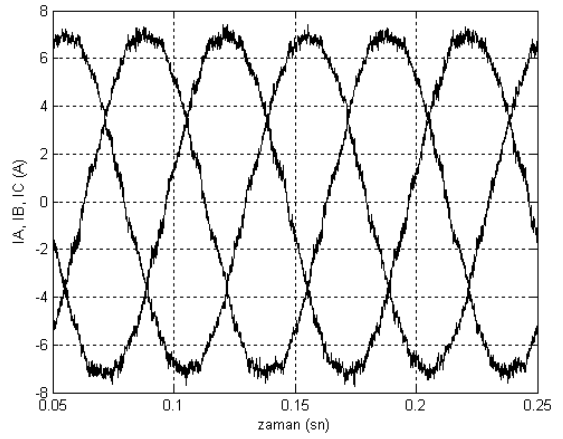
Şekil 5.23. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=10\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



(a)

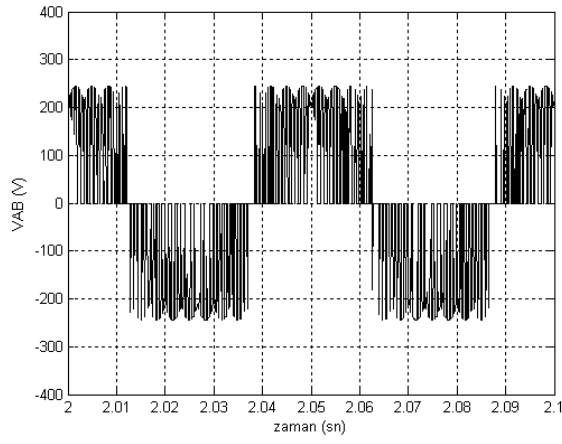


(b)

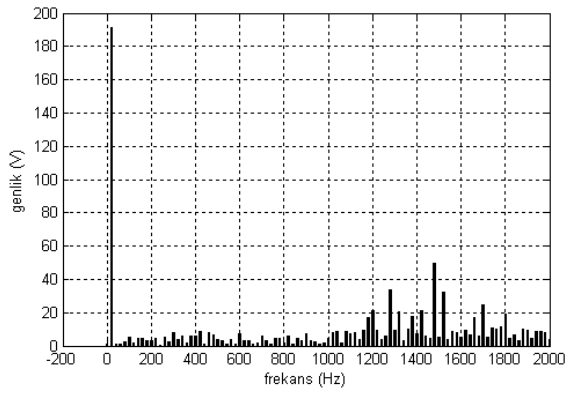


(c)

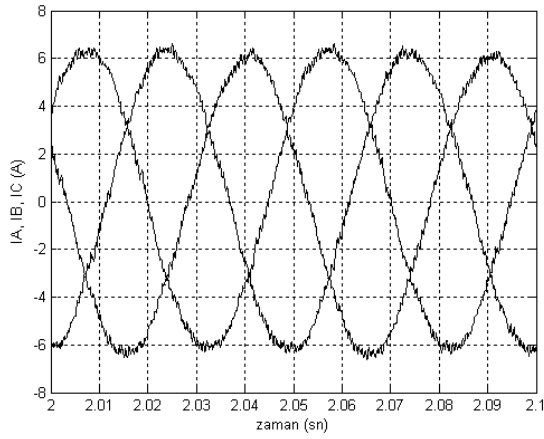
Şekil 5.24. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=10\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



(a)

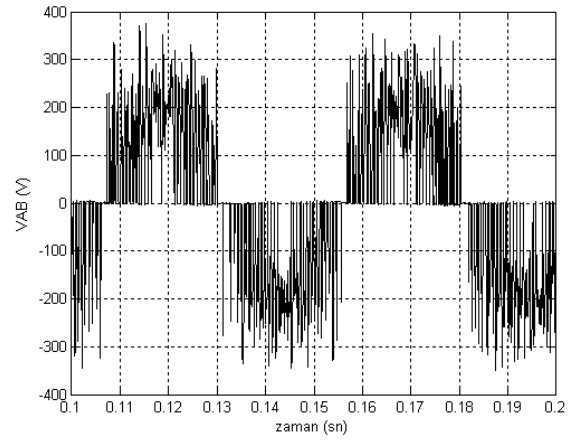


(b)

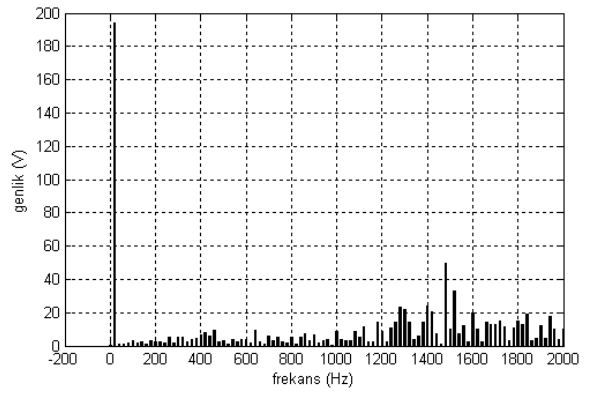


(c)

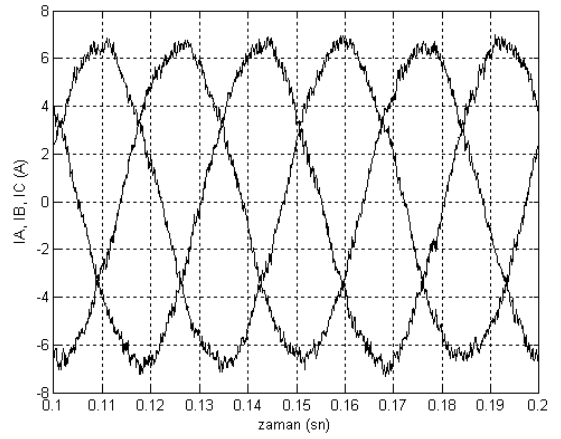
Şekil 5.25. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=20\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



(a)

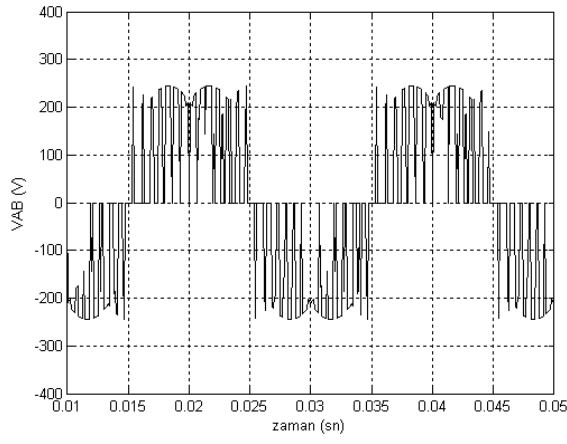


(b)

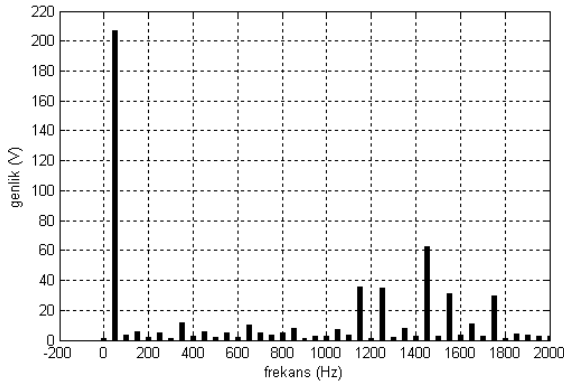


(c)

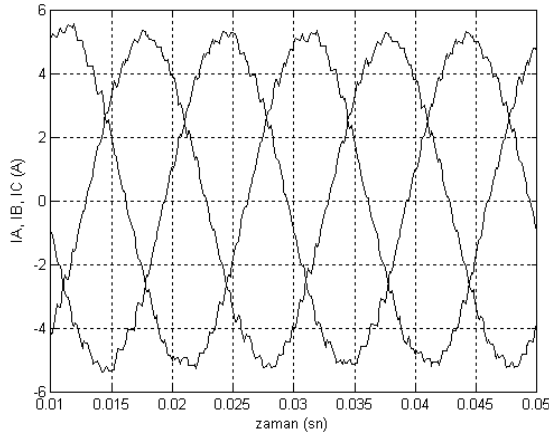
Şekil 5.26. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=20\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



(a)



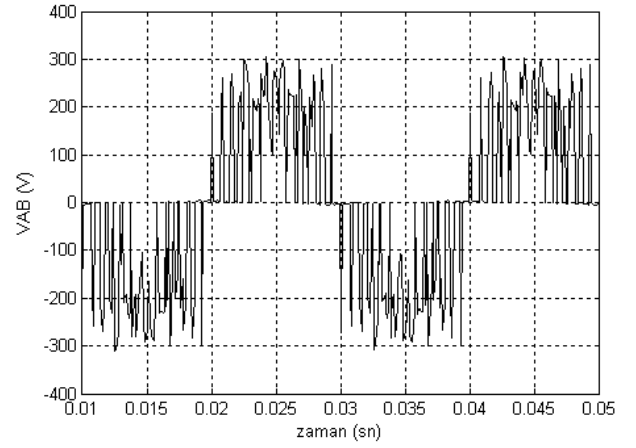
(b)



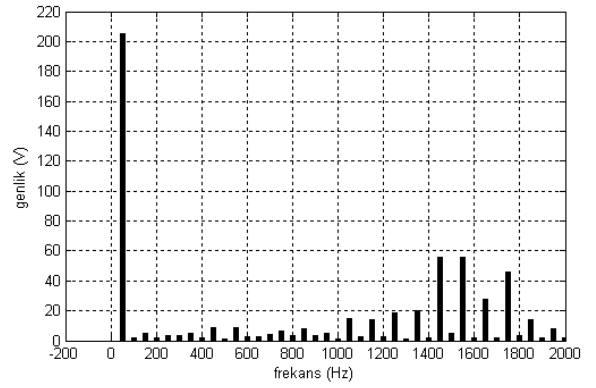
(c)

Şekil 5.27. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=50\text{Hz}$, giriş filtreli)

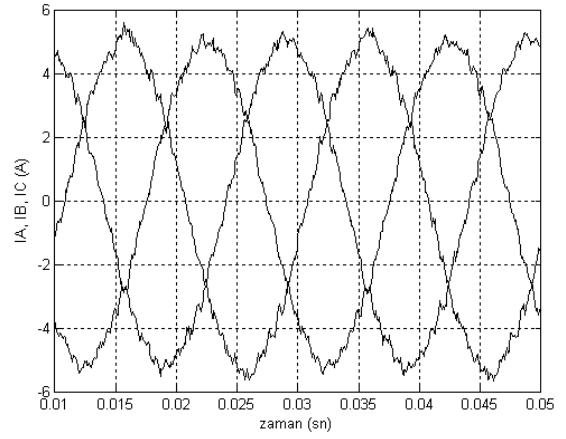
- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımları



(a)



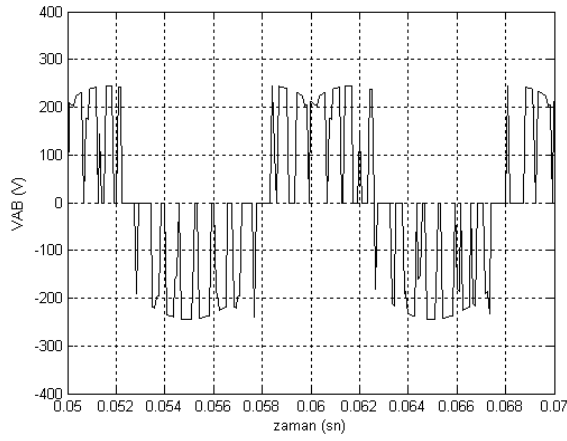
(b)



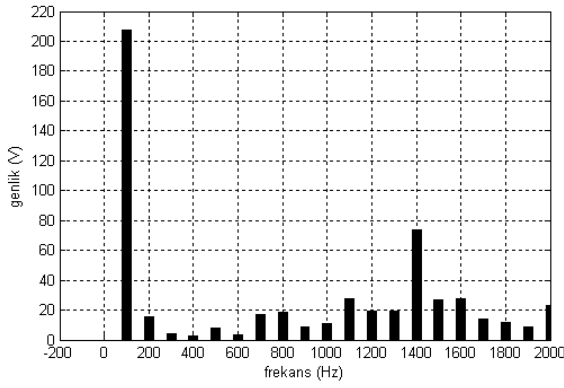
(c)

Şekil 5.28. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=50\text{Hz}$, giriş filtreli)

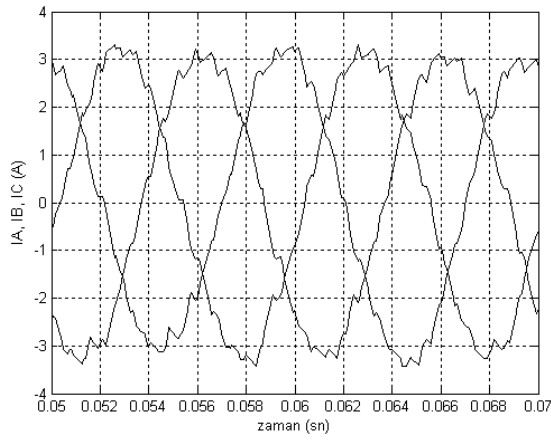
- a) Çıkış faz-faz gerilimi
- b) Harmonik spektrumu
- c) Çıkış faz akımları



(a)

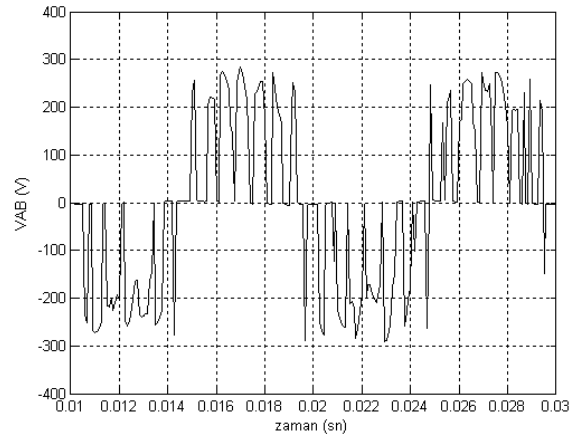


(b)

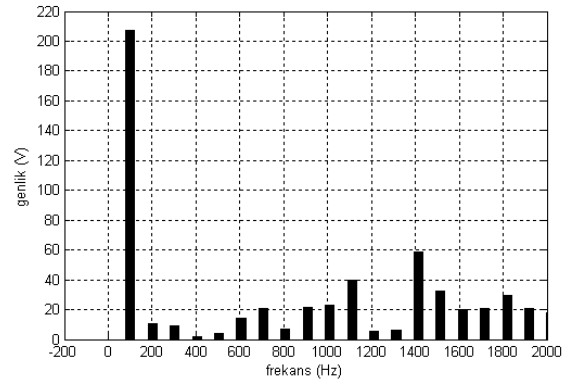


(c)

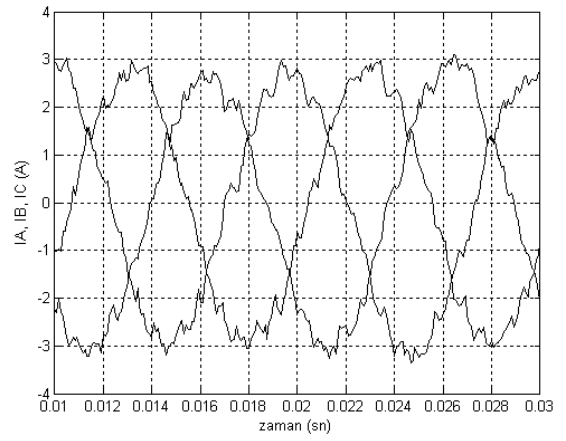
Şekil 5.29. UVDGM algoritmasını kullanan matris çeviricinin benzetim ($f_0=100\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



(a)

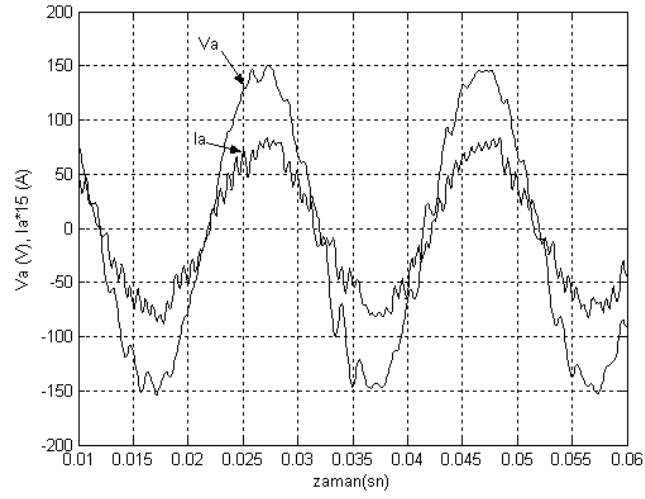


(b)

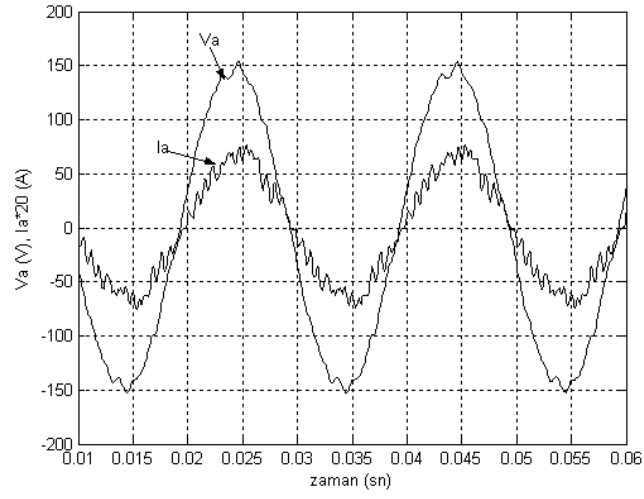


(c)

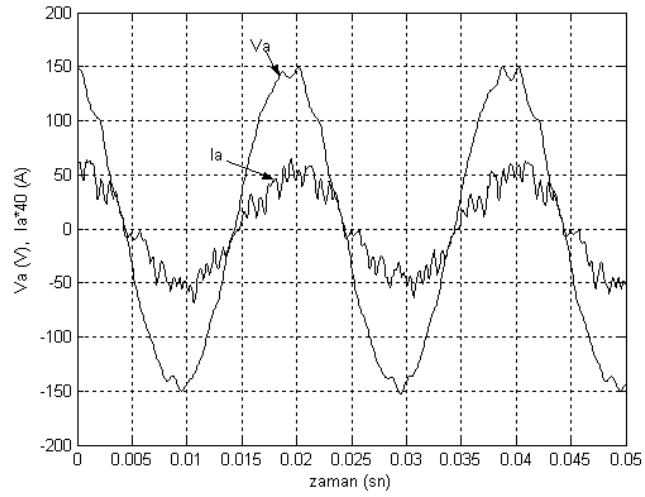
Şekil 5.30. UVDGM algoritmasını kullanan matris çeviricinin deneysel ($f_0=100\text{Hz}$, giriş filtreli)
a) Çıkış faz-faz gerilimi
b) Harmonik spektrumu
c) Çıkış faz akımları



(a)



(b)



(c)

Şekil 5.31. UVDGM algoritmasını kullanan matris çeviricinin deneysel giriş faz gerilimi ve akımı (giriş filtrelili) **a)** $f_0=20\text{Hz}$, **b)** $f_0=50\text{Hz}$, **c)** $f_0=100\text{Hz}$

6. MATRİS ÇEVİRİCİDEN BESLENEN 3 FAZLI ASENKRON MOTORUN AÇIK VE KAPALI ÇEVİRİM V/f HIZ KONTROLÜ

6.1. Giriş

Asenkron motorların değişken hızlı sürücü sistemlerinin kontrolünde stator geriliminin genlik ve frekansının değişimine dayalı sakalar (V/f) yöntem basit ve gerçekleştirilmesi kolay olduğundan birçok uygulamada rahatlıkla kullanılabilir.

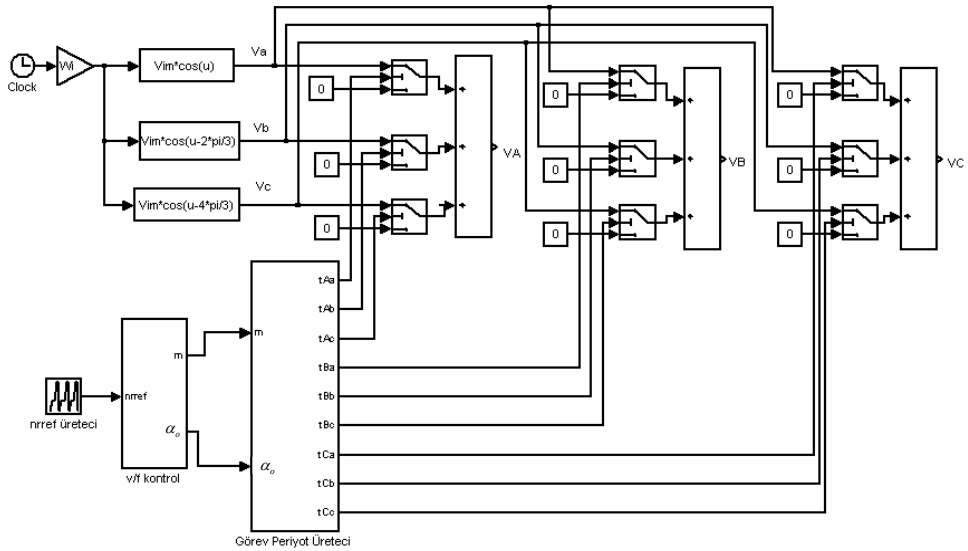
Bu bölümde, UVDGM algoritmasını kullanan matris çeviriciden beslenen üç fazlı bir asenkron motorun V/f açık çevrim ve kayma regülasyonu kullanarak kapalı çevrim hız kontrolünün simülasyonu ve deneysel olarak gerçekleştirilmesi yapılmıştır. Kapalı çevrim V/f kontrolünde BMD ve PI denetleyicileri kullanılmıştır. Matlab/Simulink paket programı kullanılarak yapılan benzetimler, matris çevirici prototipi kullanarak elde edilen deneysel sonuçlarla karşılaştırılmıştır.

6.2. Açık Çevrim V/f Hız Kontrolü

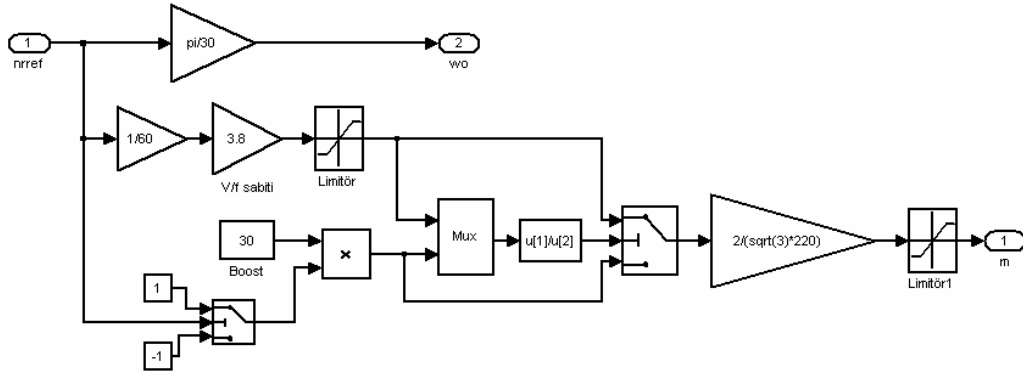
UVDGM algoritmasını kullanan matris çeviriciden beslenen üç fazlı bir asenkron motorun açık çevrim V/f kontrolünün simülasyonu, Matlab/Simulink paket programı kullanılarak gerçekleştirilmiştir. Şekil 6.1.a da bu sisteme ilişkin simulink modeli verilmiştir. Şekil 6.1.a.'da matris çeviricinin üç çıkış fazı için gösterilen model üç kısımdan oluşmaktadır. Birinci kısımda kaynak gerilimlerinin bulunduğu bloklar, ikinci kısımda V/f kontrol bloğu ve her çıkış fazı için anahtarlama periyodu içerisinde anahtarların iletimde kalma sürelerini hesaplayan ve tetikleme sinyallerini üreten görev periyot üretici bloğu, üçüncü kısımda ise çıkışı oluşturan anahtar blokları bulunmaktadır. Matris çeviricinin V_A , V_B , V_C çıkışları asenkron motora bağlanmıştır. Benzetim ve deneysel çalışmalarda kullanılan asenkron motora ait parametreler EK-7 de verilmiştir.

Şekil 6.1.a 'da "V/f kontrol" ile gösterilen alt bloğun içeriği Şekil 6.1.b' de gösterilmiştir. Bu blok yardımıyla asenkron motorun açık çevrim V/f kontrolü yapılabilir. Bu bloğa giriş olarak verilen hız (n_{ref}) değeri, açısal hız değerine dönüştürülüp integrali alınarak $\alpha_o = \omega_o t$ değeri bulunur. Ayrıca motora uygulanacak çıkış gerilim değeri açısal hızın V/f sabiti ile çarpılmasıyla elde edilir. Kontrolör çıkışına çıkış geriliminin, matris çeviricinin maksimum çıkış gerilimini aşmaması için kontrol sistemine bir gerilim sınırlayıcısı eklenir. Şekil 6.2'de

karakteristik eğrisi verilen açık çevrim V/f kontrol yönteminde, stator geriliminin genliğinin az olduğu düşük hız bölgelerinde stator direnci önemli hale gelir. Motora nominal yükün uygulanması durumunda, bu çalışma bölgesinde gerekli moment değerinin sağlanması için motora uygulanan gerilime oranla ihmal edilemeyecek bir değerde olan $R_s I_s$ gerilim düşümünün kompanze edilmesi gerekmektedir. Bu değer yol alma sırasında önemli olup motorun başlangıçta üretmesi gereken yol alma momentinin değerini etkilemektedir. Bu nedenle özellikle düşük hız bölgelerinde gerilimin genliği, bahsedilen gerilim düşümünü kompanze edebilecek şekilde V/f oranının belirlediği değerden daha yüksek seçilmelidir. Bu gerilim boost gerilimi olarak adlandırılır. Elde edilen çıkış gerilim değeri boost değerinden büyükse kontrol bloğu yardımıyla çıkış gerilimi değiştirilmez fakat küçükse çıkış gerilimi boost geriliminin değerini alır. Bu çıkış gerilim değeri ($|\vec{V}_o|$), bir sonraki blokla çarpılarak eşitlik 6.1’de ifadesi bulunan modülasyon indeksi (m) elde edilir.

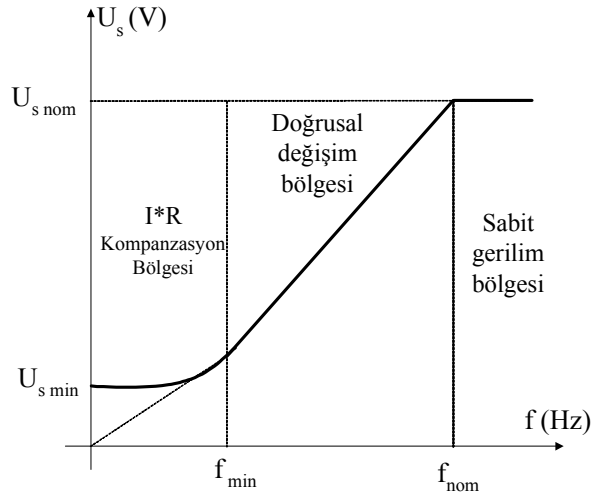


(a)



(b)

Şekil 6.1. UVDGM algoritmasını kullanan 3x3 fazlı matris çevircinin a) Simulink modeli, b) V/f kontrol devresi bloğunun içeriği



Şekil 6.2. V/f karakteristik eğrisi

$$m = \frac{2}{\sqrt{3}} \quad q = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \quad (6.1)$$

“V/f kontrol” bloğu yardımıyla elde edilen m ve $\alpha_o = \omega_o t$ değerleri görev periyot üretici bloğuna girerek matris çeviricideki anahtarların anahtarlama süreleri ve sıraları belirlenir. Bir önceki blokta hesaplanan α_o ve kaynak geriliminden elde edilebilen α_i , sırasıyla çıkış hat gerilimleri ve giriş akımları vektörlerinin hangi bölgesinde oldukları belirlenir. Ayrıca bu blok içinde, 36 bölge için iletme girecek anahtarlama elemanlarının sırası ve her anahtarlama elemanının ne kadar iletimde kalacağını hesaplayan bloklar mevcuttur. Şekil 5.6.b.’de bu bloklardan bir tanesinin içyapısı gösterilmiştir. Gerçekleştirilen bu bloklar, Bölüm 3’de detaylı olarak açıklanan algoritmayı kullanarak DGM sürelerini elde eder.

Belirlenen sırada hesaplanan bu süreler boyunca çıkışı oluşturan anahtarlar sırasıyla bulunduğu fazın kaynak gerilimini çıkışa aktarmış olur. Bu anahtarların çıkışından elde edilen işaret, çıkış geriliminin ilgili faza ait parçasını oluşturur. Böylece bütün giriş fazlarına ait parçaların toplamı, hedeflenen çıkış gerilimini verir. Bu 3-faz çıkış gerilimleri asenkron motora uygulanır.

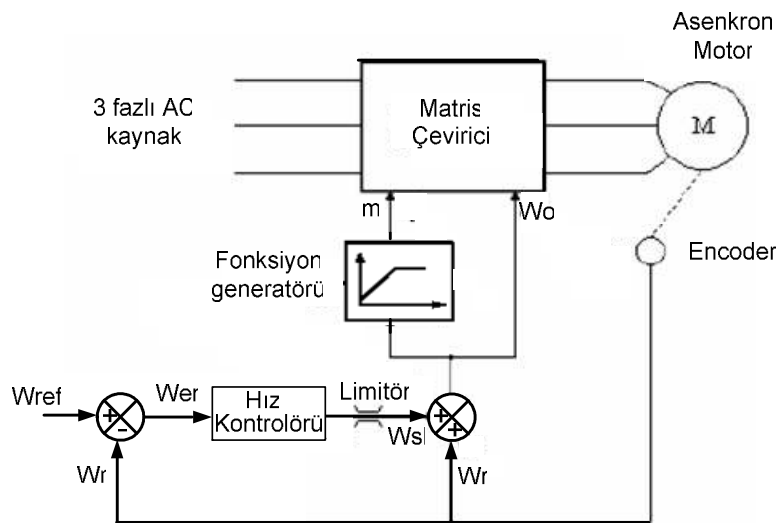
Şekil 6.1.a’da verilen açık çevrim V/f kontrolünün gerçek zamanlı uygulaması için bu benzetim modelden giriş gerilimleri ve çıkış gerilimlerini oluşturan anahtar blokları çıkarılarak yerlerine ölçülen giriş gerilimleri ve digital I/O blokları yerleştirilmiştir. Bu değişimler yapılarak deneysel modeller oluşturulmuştur. Sonra bu modeller Simulink “Real-Time Workshop” yazılımı sayesinde gerçek zamanlı koda dönüştürülmüştür.

Deneysel çalışmada, DS1103 kontrol kartının I/O çıkışından alınan 9 DGM işaret, optik izolatörler yardımıyla elektriksel yalıtımları yapıldıktan sonra bir ölü zaman eklenerek matris

çevirici anahtarlarının sürme devresine uygulanır. Ayrıca asenkron motorun miline akupleli her turda 4096 darbe üreten encoder'ı denetleyici kartın "Encoder Master Setup" bloğuna bağlayarak motor hızı ölçülür. "Control Desk Developer" yazılımı sayesinde, ölçülen hız ile referans hız aynı platform üzerinden gözlenebilir ve analiz edilebilen *.MAT dosyalar oluşturulabilir.

6.3. Kayma Regülasyonu Yöntemi ile Kapalı Çevrim V/f Hız Kontrolü

Açık çevrim hız kontrolünün dezavantajı asenkron motora yük momenti uygulandığında motorun hızının düşmesidir. Bununla birlikte motorun dinamik hız kontrolünün çok hızlı ve tam yapılması istendiği yerlerde bu kontrol yeterli kalmamaktadır. Bu yüzden kapalı çevrim hız kontrolü, hızlı dinamik cevabın istendiği ve kaynak gerilimin sabit kalmadığı, yükün değiştiği yerlerde hızı sabit tutmak için kullanılır [66]. Kayma regülasyonu kullanan V/f kontrolü, basit kontrol sistem konfigürasyonu avantajından dolayı değişken hızlı asenkron motor sürücülerinde yaygın bir şekilde kullanılmaktadır. Bu teknik, hızlı cevap verme, basit tasarım ve gerçekleştirilme kolaylığı, sistem parametreleri ve yükteki değişmelere daha az duyarlı olması gibi avantajlara sahiptir. Şekil 6.3.'de kayma regülasyonu tekniğini kullanan asenkron motorun kapalı çevrim hız kontrolünün blok şeması verilmiştir. Bu yöntem düşük performanslı değişken hız sürücülerinde kullanılır. Bu kontrol yönteminde PI denetleyici girişine hız hatası uygulanır (w_{er}). Denetleyicinin çıkışı ise kayma açısai hızını (w_{sl}) verir. Bu hız ölçülen rotor açısai hızı (w_r) ile toplanarak stator frekansı yani matris çeviricinin çıkış frekansı elde edilir.

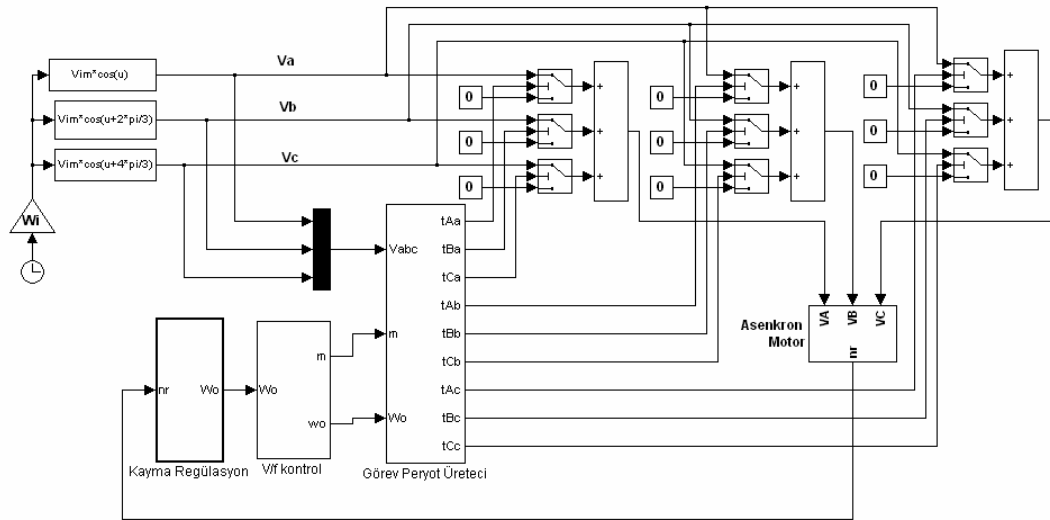


Şekil 6.3. Kayma regülasyonu kullanarak asenkron motorun kapalı çevrim hız kontrolü

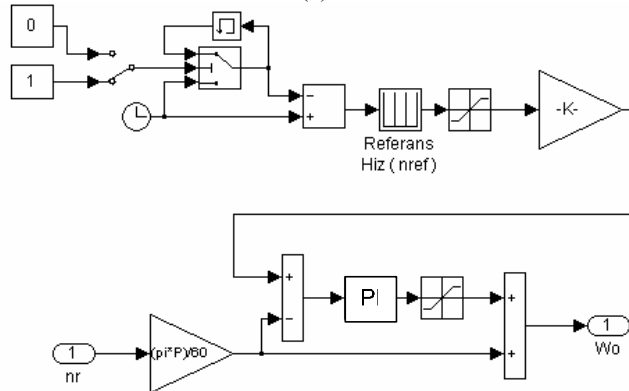
Modülasyon indeksi (m), nominal motor akısını sabit tutacak şekilde Bölüm 6.2’de bahsedildiği gibi elde edilir. Kayma frekansı maksimum momenti ve akımı sınırlamak için sınırlandırılmaktadır. Daha sonra gerilim ve frekans değerleri matris çeviricinin girişine uygulanır. Stator frekansı ve rotor kayma frekansı hız kontrolörü ile otomatik olarak ayarlandığından motor çalışma noktası elde edilir (Hız ve çıkış gücü sabit tutulur.)

Bu bölümde, UVDGM algoritmasını kullanan matris çeviriciden beslenen üç fazlı bir asenkron motorun kayma regülasyonu kullanarak kapalı çevrim V/f kontrolünün simülasyonu ve deneysel olarak gerçekleştirilmesi anlatılmıştır.

UVDGM algoritmasını kullanarak kayma regülasyonlu V/f kapalı çevrim hız kontrolünün gerçekleştirildiği 3x3 fazlı matris çeviricinin simulink modeli Şekil 6.4.a.’da verilmiştir. Kayma regülasyonu için PI denetleyicisi kullanıldığında Şekil 6.4.a ‘da “kayma regülasyonu” ile gösterilen bloğun içeriği Şekil 6.4.b’ de ki gibi detaylandırılabilir. Bu blok yardımıyla asenkron motorun kayma regülasyonu kullanarak PI denetleyicili kapalı çevrim V/f kontrolü yapılabilir.



(a)



(b)

Şekil 6.4. UVDGM algoritmasını kullanan 3x3 fazlı matris çeviricinin a) Simulink modeli, b) PI denetleyicisi kullanan kayma regülasyon bloğunun içeriği

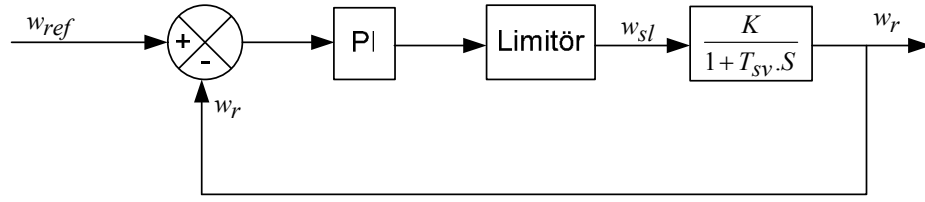
Şekil 6.4.b’de elde edilen hata hız, çeviricinin çıkış gerilim ve frekansını belirleyen hız kontrolüne girer. Hız kontrolörü olarak Oransal-Integral (PI) kontrolörü kullanılmıştır. Arzu edilen kayma frekansının motor yada generatör bölgedeki devrilme değerini aşmaması için kontrol sistemine bir hız limitörü eklenmiştir. Böylelikle istenen hızda ani değişimlere iyi dinamik cevap vererek ve yüksek moment sağlayarak devrilme noktasına yakın kararlı çalışma mümkün olmaktadır [5,66]. Hız limitörünün çıkışından alınan w_{sl} hız hatası kayma frekansını üretmek için kullanılır. Bu hız hatası, motorun gerçek hızı w_r ile toplanarak matris çeviricinin çıkış frekansı w_o belirlenir. Bundan sonraki aşamalar V/f açık çevrimde yapılan adımlar izlenerek gerçekleştirilir.

Geçici ve sürekli rejim performansının iyi olması için, hız kontrolörü, sürücü sistemin kapalı çevrim transfer fonksiyonunun istenen yapıya sahip olmasını sağlamak için uygun bir şekilde tasarlanmalıdır. Hız kontrolörü w_r ile w_{ref} frekansları karşılaştırılarak elde edilen hata hızından (w_{er}) kayma frekansı w_{sl} değerini üretir. Şekil 6.5.’de kontrolörün Laplace blok diyagramı gösterilmiştir. Kontrolörün tasarımı Ek-8’de verilmiştir. Asenkron motorun moment denklemi kayma regülasyonu için eşitlik 6.2 deki gibi düzenlenebilir [3]. Burada hava aralığı akısı $\psi_m = \frac{V_s}{w_e}$ sabittir. Asenkron motor hareket denklemi eşitlik 6.3 de verilmiştir. Eşitlik 6.2 ve eşitlik 6.3 birbiriyle eşitlenip laplace alınması durumunda w_r ile w_{sl} arasındaki oran eşitlik 6.4 deki ifade ile elde edilebilir. Bu eşitlikte $T_{sv} = \frac{J}{B}$ ve $K = 3\left(\frac{p}{2}\right)^2 \frac{\psi_m^2}{R_r} \frac{1}{B}$ dir. Burada R_r , p , J ve B sırasıyla asenkron motorun rotor direnci, kutup sayısı, atalet momentini ve sürtünme katsayısını gösterir.

$$T_e = 3\left(\frac{p}{2}\right) \frac{1}{R_r} \psi_m^2 w_{sl} \quad (6.2)$$

$$T_e = J\left(\frac{2}{p}\right) \frac{dw_r}{dt} + B\left(\frac{2}{p}\right) w_r \quad (6.3)$$

$$\frac{W_r}{W_{sl}} = \frac{K}{1 + T_{sv} \cdot S} \quad (6.4)$$



Şekil 6.5. PI denetleyicili hız kontrolörünün tasarımı için Laplace blok diyagramı

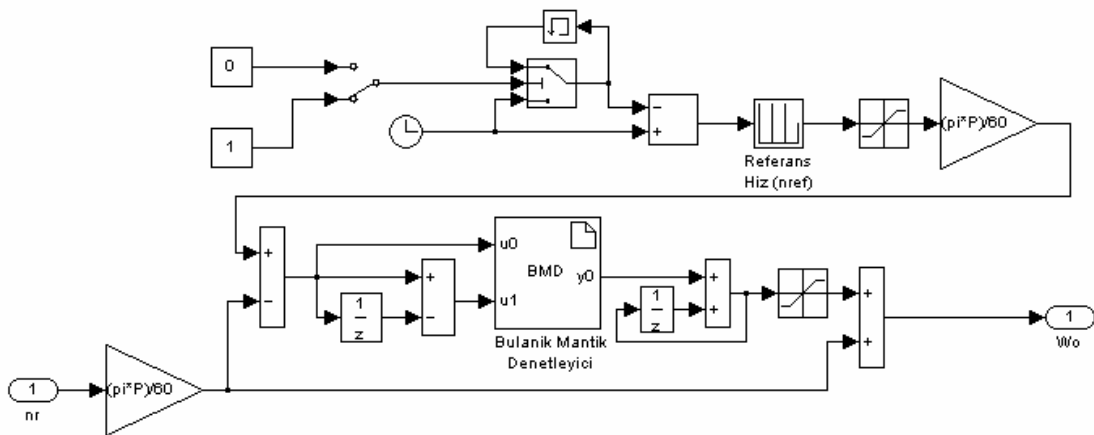
Bulanık Mantık Denetleyici (BMD):

Kayma regülasyonu için Bulanık Mantık Denetleyici (BMD) kullanıldığında Şekil 6.4.a 'da "kayma regülasyonu" ile gösterilen bloğun içeriği Şekil 6.6'da ki gibi gösterilebilir. Bu blok yardımıyla asenkron motorun kayma regülasyonu kullanarak BMD'li kapalı çevrim V/f kontrolü yapılabilir. Bu bloğa giriş olarak verilen referans hız (w_{ref}) değeri, motor miline bağlı bir enkoder vasıtasıyla ölçülen motor hızı (w_r) ile karşılaştırılarak hız hatası (w_{er}) elde edilir.

Asenkron motorun hızının BMD ile kontrol edilmesi için hız hatası ve hız hatasındaki değişim (dw_{er}) in bilinmesi gerekir. Eşitlik 6.5'de verilen hız hatası ve hız hatasındaki değişim değerlerinin pu (per unit) cinsindeki değerleri denetleyicinin giriş değişkenleri olarak kullanılır. BMD'de hız hatasındaki değişim değerlerinin giriş değişkeni olarak kullanılmasıyla denetleyici çıkışında daha düzgün hız kontrolü sağlanmaktadır.

$$w_{er}(k) = w_{ref}(k) - w_r(k)$$

$$dw_{er}(k) = w_{er}(k) - w_{er}(k-1)$$
(6.5)

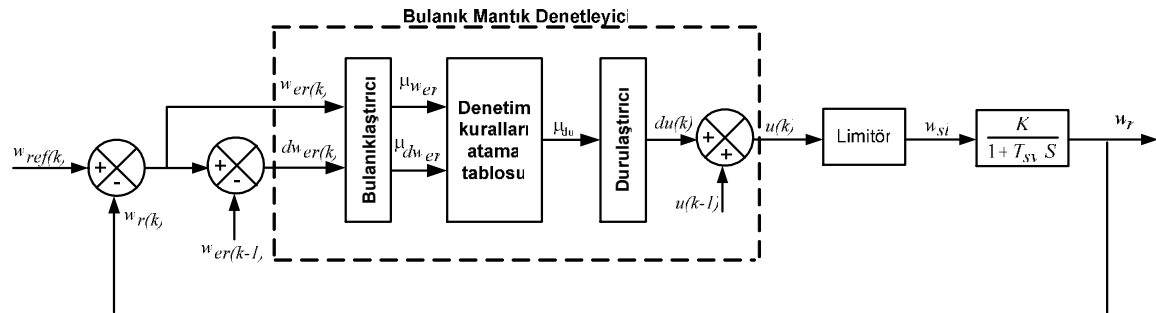


Şekil 6.6. Şekil 6.4.a'da verilen simulink modelin bulanık mantık denetleyicili kayma regülasyon bloğunun içeriği

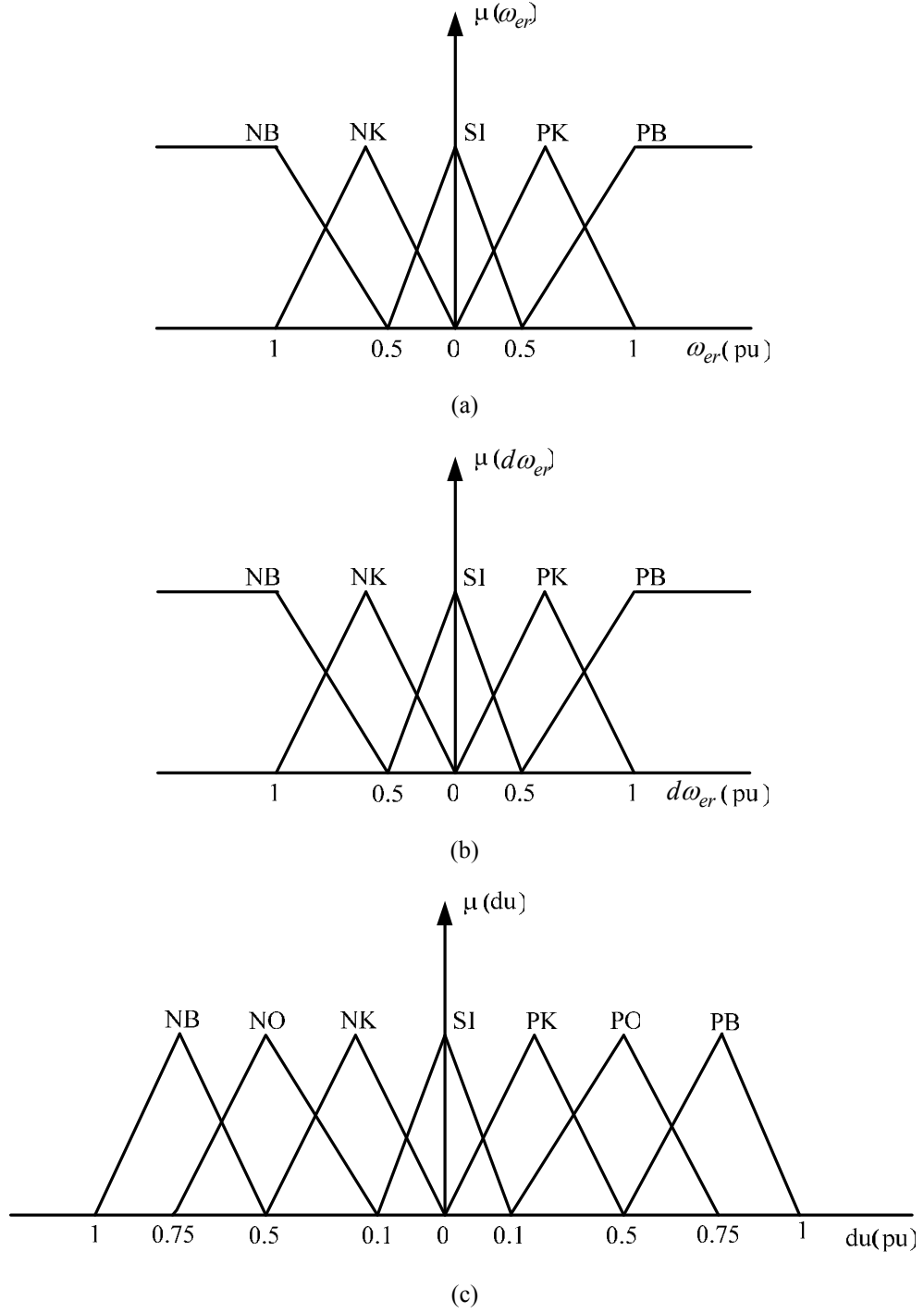
Burada; $w_{ref}(k)$; k ' ıncı örnekleme anında istenilen referans açısal hızı, $w_r(k)$; k ' ıncı örnekleme anındaki gerçek açısal hızı, $w_{er}(k)$; k ' ıncı örnekleme anındaki hız hatasını, $w_{er}(k-1)$; $(k-1)$ ' ıncı örnekleme anındaki hız hatasını, $dw_{er}(k)$; k ' ıncı örnekleme anındaki hız hatası değişimini, ifade etmektedir.

BMD genel olarak üç kısımdan oluşur. Şekil 6.7'den görüleceği gibi, bunlar sırasıyla bulanıklaştırıcı, kural atama tablosu ve durulaştırıcıdır. BMD ye gönderilen ve pu değerlere sahip olan iki giriş işareti (w_{er} ve dw_{er}) ilk aşamada bulanıklaştırıcı tarafından bulanık sayılara dönüştürülür. Daha sonra bu bulanık sayılar kural atama tablosu tarafından denetim işaretindeki değişimi temsil eden bulanık sayıyı belirlemek amacıyla kullanılır. Son aşamada ise, denetim işaretindeki değişimi temsil eden bulanık sayı, durulaştırıcı tarafından gerçek sayıya (du) dönüştürülür ve denetim işaretinin bir önceki değerine eklenerek yeni denetim işareti (u) elde edilir [68, 69]. Elde edilen denetim işareti hız limitörüne gönderilir ve hız limitörünün çıkışından alınan w_{sl} hız hatası kayma frekansını üretmek için kullanılır. Bundan sonraki aşamalar PI denetleyicili kapalı çevrim V/f kontrolünde yapılan adımlar izlenerek gerçekleştirilir.

Hız hatası (w_{er}) ve hız hatasındaki değişim (dw_{er}) değişkeni üyelik fonksiyonu değerleri denetleyicide 5 dilsel etiket ile ifade edilmiştir. Bunlar; NB(Negatif Büyük), NK(Negatif Küçük), SI(Sıfır), PK(Pozitif Küçük) ve PB (Pozitif Büyük) dür. Çıkış denetleyici değişkeni (u) üyelik fonksiyonu değerleri ise, denetleyicide 7 dilsel etiket ile ifade edilmiştir. Bunlar; NB(Negatif Büyük), NO(Negatif Orta), NK(Negatif Küçük), SI(Sıfır), PK(Pozitif Küçük), PO (Pozitif Orta) ve PB (Pozitif Büyük)'tür. Bu uygulamada gerçek zamanlı uygulaması daha kolay olduğu için üyelik derecelerinin belirlenmesinde üçgen üyelik fonksiyonu kullanılmıştır. Hız hatası, hız hatasındaki değişim ve çıkış kontrol değişkenlerine ait üyelik fonksiyonları Şekil 6.8'de verilmiştir.



Şekil 6.7. BMD'li hız kontrolörünün tasarımı için Laplace blok diyagramı



Şekil 6.8. Üyelik fonksiyonları **a)** Hız hatası, **b)** Hız hatasındaki değişim, **c)** Çıkış denetleyici değişkeni

Bir BMD'nin kural tabanı, genellikle kontrol edilecek sistem hakkında bilgi sahibi uzman kişilerin dilsel ifadelerinden elde edilen bir grup IF-THEN kurallarından oluşur. Kural tabanı bir BMD'nin kalbi olarak nitelendirilebilir. Çünkü diğer bütün birimler ve bileşenler bu kuralların makul ve verimli bir şekilde gerçekleşmesi için kullanılır. Tablo 6.1.' de verildiği gibi 5x5'lik toplam 25 adet kural tanımlanmıştır.

Tablo 6.1. Kural tablosu

	NB _{ω_{er}}	NK _{ω_{er}}	SI _{ω_{er}}	PK _{ω_{er}}	PB _{ω_{er}}
NB _{$d\omega_{er}$}	NB _{du}	NB _{du}	NO _{du}	NK _{du}	SI _{du}
NK _{$d\omega_{er}$}	NB _{du}	NO _{du}	NK _{du}	SI _{du}	PK _{du}
SI _{$d\omega_{er}$}	NO _{du}	NK _{du}	SI _{du}	PK _{du}	PO _{du}
PK _{$d\omega_{er}$}	NK _{du}	SI _{du}	PK _{du}	PO _{du}	PB _{du}
PB _{$d\omega_{er}$}	SI _{du}	PK _{du}	PO _{du}	PB _{du}	PB _{du}

Girilen değişkene ait üyelik derecesi üyelik fonksiyonları kullanılarak belirlenir. Üyelik derecesi ile giriş değişkenleri sözel değişkenlere aktarılır. Bulanık çıkarım yapabilmek için üyelik dereceleri kullanılır. Her bir giriş değeri için ait olduğu üyelik işlevindeki üyelik derecesine bağlı olarak ilgili bulanık kümenin üyelik değerinin üstündeki kısmı kesilir. Bu işlem için uygulamada Min- Max çıkarım metodu kullanılmıştır. Bulanık çıkarımın sonucu bulanık bir kümedir. Elde edilen sonucun sitemde tekrar kullanılabilmesi için sayısal değere dönüştürülmesi gerekmektedir. Bu işlem ise BMD'nin durulaştırma biriminde gerçekleşir. BMD algoritmasının son aşaması olan durulaştırıcıda ise kural tablosunda elde edilen çıkış fonksiyonlarının merkezlerin ağırlıklı ortalaması metodunda kullanılmasıyla çıkış değeri (μ_{du}) eşitlik 6.6.'da verildiği gibi elde edilir. μ_{wer} , μ_{dwer} ve μ_{du} sırasıyla hız hatası, hız hatasındaki değişim ve çıkış denetleyici değişkenin üyelik derecesini göstermektedir.

$$\mu_{du} = \frac{\sum_{i=1}^n \mu_{du}(i) \times du(i)}{\sum_{i=1}^n \mu_{du}(i)} \quad (6.6)$$

6.4. Benzetim ve Deneysel Sonuçlar

Bu çalışmada, asenkron motorun V/f açık çevrim, BMD ve PI denetleyicili kayma regülasyonu kullanarak kapalı çevrim hız kontrolünün simülasyonu ve deneysel olarak gerçekleştirilmesi yapılmıştır. Motora uygulanan değişken frekans ve gerilim, UVDGM algoritmasını kullanan matris çevirici tarafından sağlanmaktadır. Matris çevirici fazlar arası gerilimi 220V, 50Hz'lik üç fazlı gerilim ile beslenmiştir. Anahtarlama frekansı (f_s) 1250Hz olarak alınmıştır. Kullanılan asenkron motorun parametreleri EK-7'de verilmiştir. Kayma regülasyonu kullanarak kapalı çevrim V/f kontrolü yapılan asenkron motorun PI parametreleri EK-8'de verilen yöntemle elde edilmiştir.

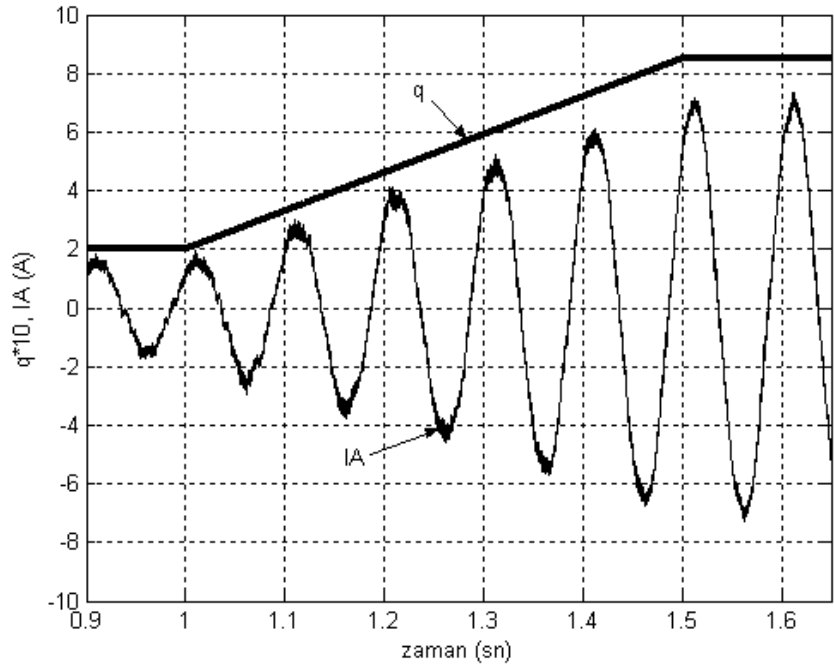
V/f kontrollü uygulamada hız geçişlerinde de V/f oranı sabit tutularak gerilimle frekans zamana bağlı olarak son değere ulaşmakta, kontrolsüz de ise hız geçişi ani olarak yapılmaktadır. Hem açık hemde kapalı çevrim kontrol için elde edilen simulasyon ve deneysel sonuçlar karşılaştırmalı olarak irdelenmiştir. Benzetim ve deneysel sonuçlar Şekiller 6.9 - 6.35'de verilmiştir.

Şekil 6.9'da gerilim oranı (q) 0.2-0.8 arasında, Şekil 6.10'da ise çıkış frekans (f_o) 10-60 Hz arasında rampa şeklinde atılarak akım'ın değişimi hem benzetim hem de deneysel olarak gözlenmiş ve çevirici de V/f kontrolünün yapılabileceği görülmüştür. Şekil 6.11 ve Şekil 6.12'da motoru ilk önce 200 d/dak da ve sonra 1000 d/dak da V/f kontrolsüz olarak sırasıyla benzetim ve deneysel olarak çalıştırmak suretiyle motorun hız, hız ve stator faz akımı, fazlar arası gerilim, Şekil 6.13'de matris çeviricinin giriş faz gerilimi ve akımı dalga şekilleri Şekil 6.14'de ise moment gösterilmiştir. Şekil 6.15 ve Şekil 6.16'da motor 200 d/dak dan 1000 d/dak ya 1 sn de V/f kontrollü olarak çıkarılarak sırasıyla benzetim ve deneysel olarak çalıştırmak suretiyle motorun hız, hız ve stator faz akımı ve fazlar arası gerilim dalga şekilleri gösterilmiştir. Burada motora, belli bir eğimde artan referans hız uygulayarak V/f olayı gözlenmiştir yani hızı ani olarak değil de gerilimle orantılı olarak değiştirilerek motorun büyük akım çekmesinin engellenmesi amaçlanmıştır. Nitekim Şekiller 6.11.b. - 6.12.b ve Şekiller 6.15.b. - 6.16.b'de benzetim ve deneysel sonuçlarda görüldüğü gibi motor, açık çevrim V/f kontrolsüz olarak hızlandığında, hızlanma süresince akımın tepe değeri V/f kontrollüye göre yaklaşık 4 kat fazladır. Şekil 6.15 ve Şekil 6.16'da açık çevrim için yapılan çalışma, Şekil 6.21 ve Şekil 6.22'de PI denetleyicili, Şekil 6.27 ve Şekil 6.28'de ise BMD'li kayma regülasyonu kullanan kapalı çevrim asenkron motor için yapılmıştır. Burada motor hızının referans hızını belli bir hız farkıyla geride takip etmesi V/f açık çevrim hız kontrolünün kapalı çevrim hız kontrolüne göre dezavantajı olarak görülür.

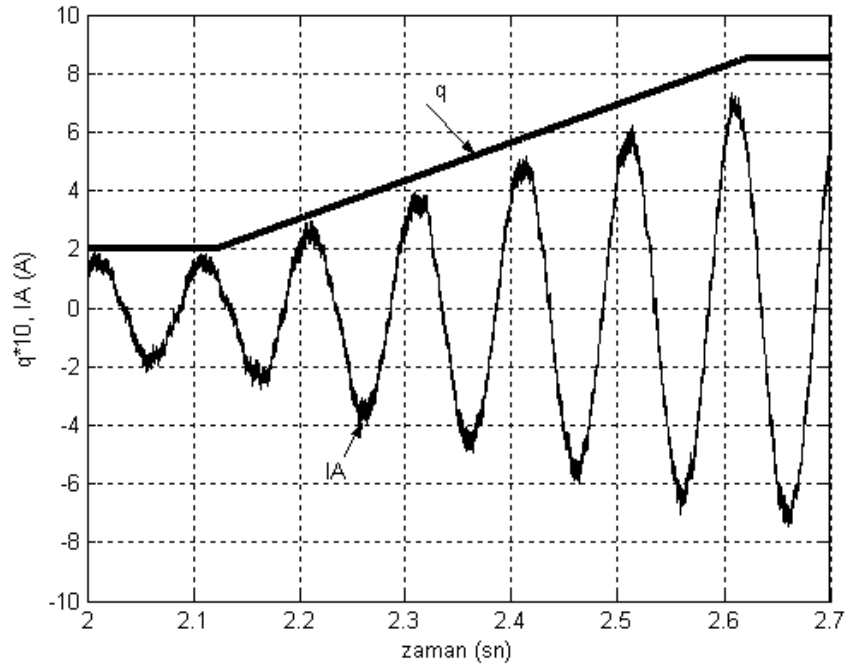
Şekil 6.17 ve Şekil 6.18’de motor 1200 d/dak dan -1200 d/dak ya 2sn sürede V/f kontrollü olarak ters yönde döndürülerek sırasıyla benzetim ve deneysel olarak çalıştırmak suretiyle motorun hız, hız ve stator faz akımı, fazlar arası gerilim, Şekil 6.19’da matris çeviricinin giriş faz gerilimi ve akımı, Şekil 6.20’de ise moment dalga şekilleri elde edilmiştir. Aynı çalışma 1000 d/dak dan -1000 d/dak ya 1sn sürede ters yönde döndürmek koşuluyla Şekil 6.23 - 6.26 arasında PI denetleyicili, Şekil 6.29 - 6.30 arasında ise BMD’li kayma regülasyonu kullanan kapalı çevrim asenkron motor için yapılmıştır. Bu durumda motor hızının negatife geçtiği noktada motor akımının yönünün değiştiği açıkça görülmektedir.

Şekil 6.31- 6.33 ‘de motorun açık ve kapalı çevrim V/f kontrolü benzetim olarak hız, hız ve stator faz akımı, fazlar arası gerilim, Şekil 6.34 - 6.35’de ise motorun PI ve BMD’li kapalı çevrim V/f kontrolü deneysel olarak hız, hız ve stator faz akımı dalga şekilleri incelenmiştir. Açık çevrim çalışmada, motora yük momenti uygulandığında, motor hızının azda olsa düşmesi V/f açık çevrim kontrolünün bir dezavantajı olarak görülebilir. Fakat bu dezavantajın kapalı çevrim çalışmayla giderilebildiği Şekil 6.32 - 6.35 de benzetim ve deneysel olarak gösterilmiştir.

Kapalı çevrim V/f kontrolünde, BMD ve PI denetleyici kullanarak alınan deneysel ve benzetim sonuçlara bakıldığında sonuçların birbirine yakınlığı görülmektedir. Fakat yerleşme zamanı bakımından azda olsa BMD’nin daha iyi cevap verdiği sonuçlardan görülmektedir. Burada BMD’nin bir dezavantajı, yöntemin uygulamasında PI denetleyiciye göre daha fazla zamana ihtiyaç duymasıdır. Fakat günümüzdeki mikroişlemcilerin hızları göz önüne alınınca artık bu sorun da ortadan kalkmaya başlamıştır. Çalışmada ayrıca PI denetleyiciye göre BMD yapısının oldukça sağlam olduğu ve basit bir dizayna sahip olduğu da görülmüştür. BMD, PI denetleyiciden daha iyi tepki vermekte ve çalışma şartlarının değişikliğine bağlılığı daha az olmaktadır.

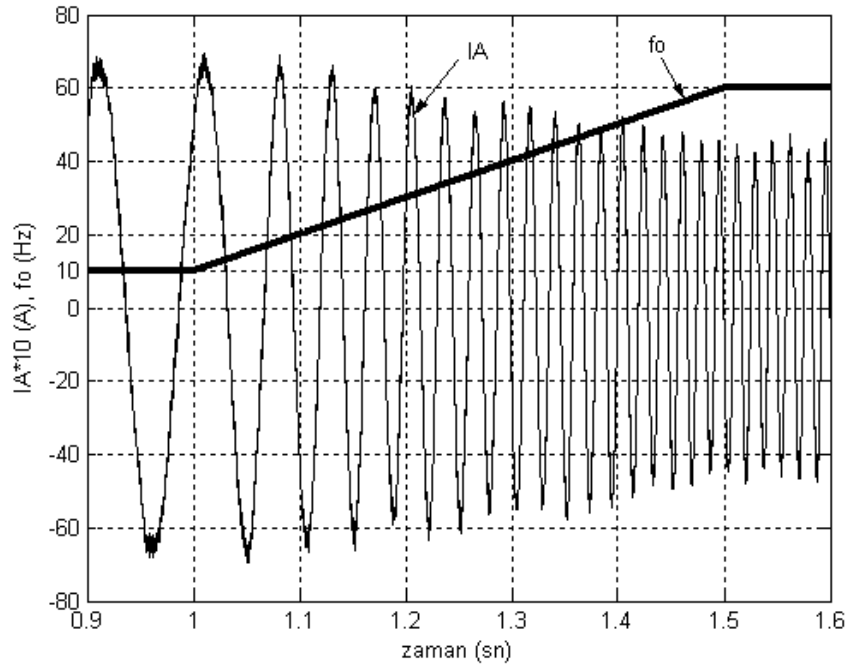


(a)

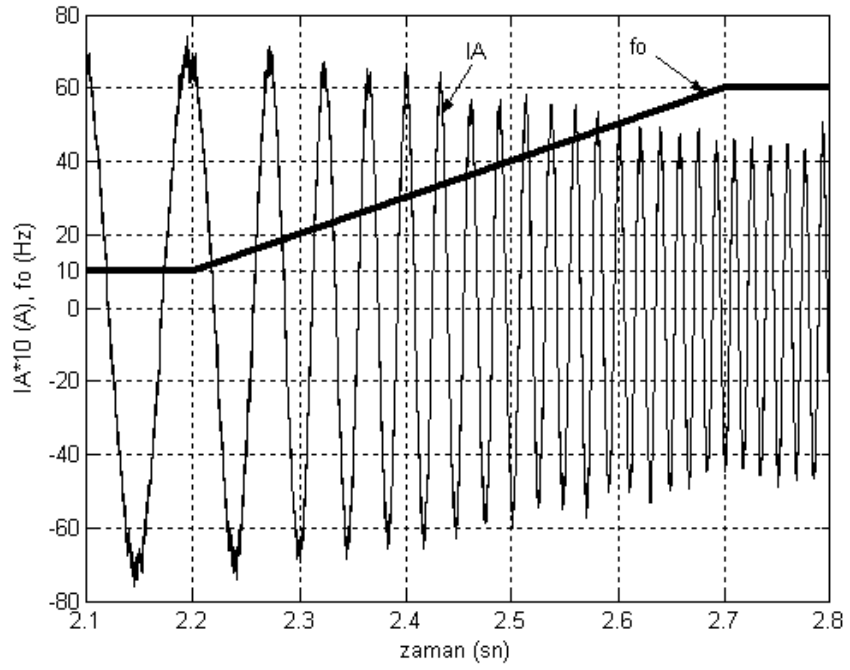


(b)

Şekil 6.9. Gerilim oranının rampa şeklinde artırılması durumunda RL yüklü matris çeviricinin çıkış faz akımı dalga şekli ($f_0=10\text{Hz}$) **a)** Benzetim, **b)** Deneysel

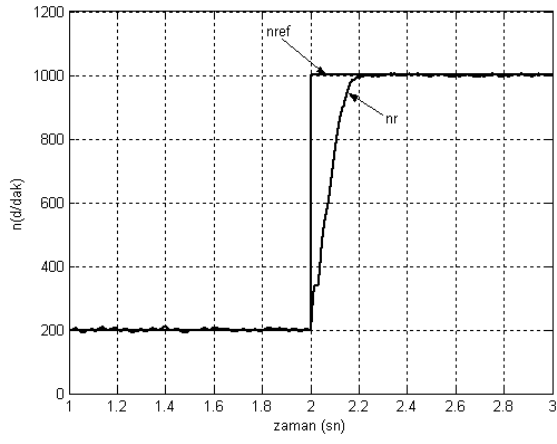


(a)

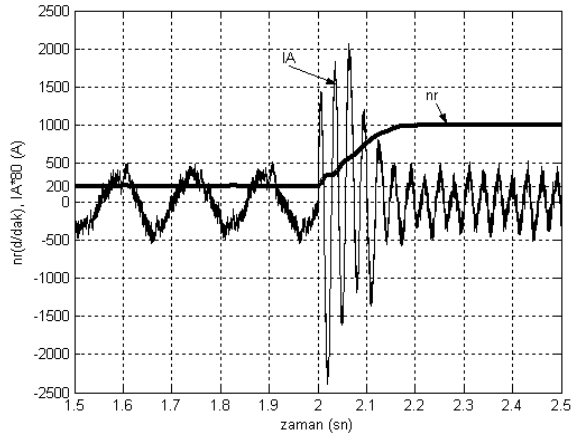


(b)

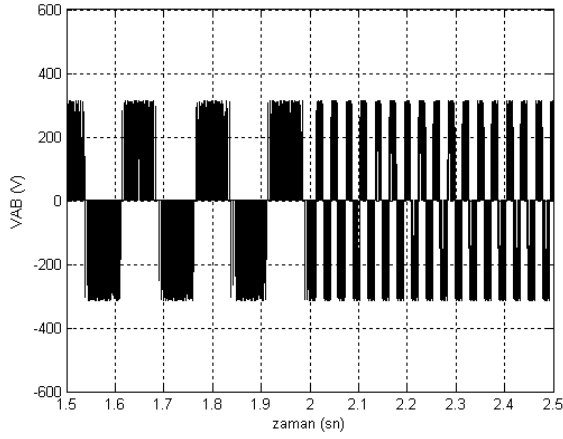
Şekil 6.10. Çıkış frekansının rampa şeklinde arttırılması durumunda RL yüklü matris çeviricinin çıkış faz akımı dalga şekli ($q=0.8$) **a)** Benzetim, **b)** Deneysel



(a)



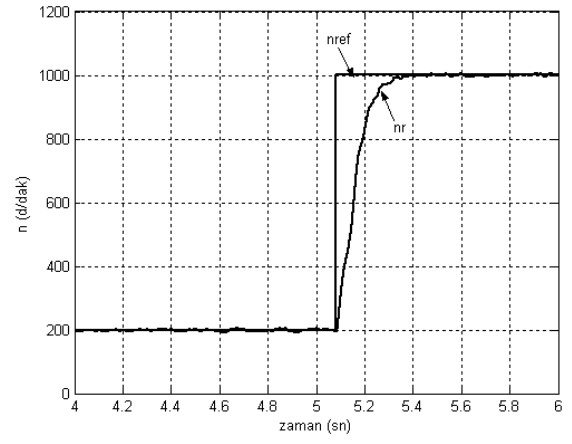
(b)



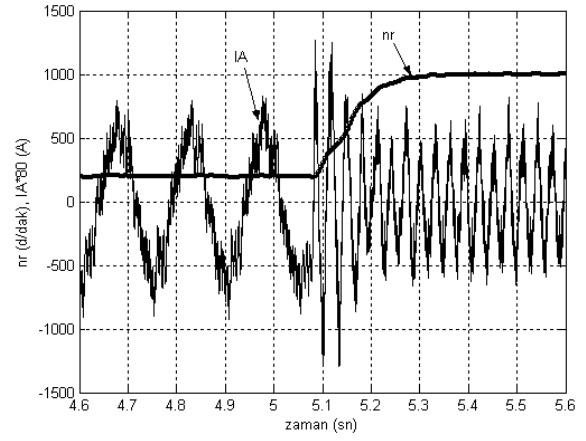
(c)

Şekil 6.11. Açık çevrim V/f kontrolsüz asenkron motorun benzetim sonuçları ($T_y=0$)

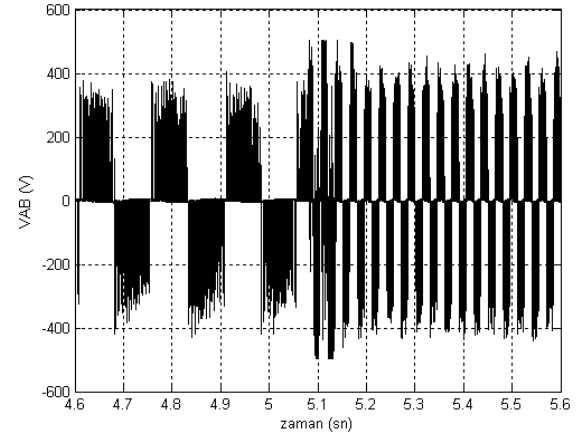
- a) Hız
- b) Hız ve stator faz akımı
- c) Fazlar arası gerilim dalga şekilleri



(a)



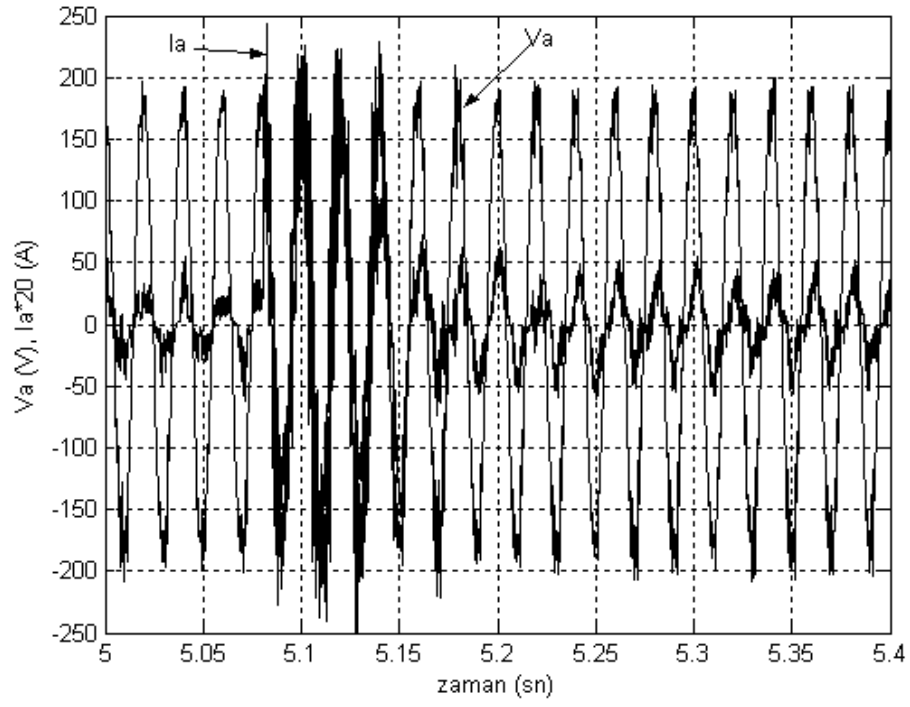
(b)



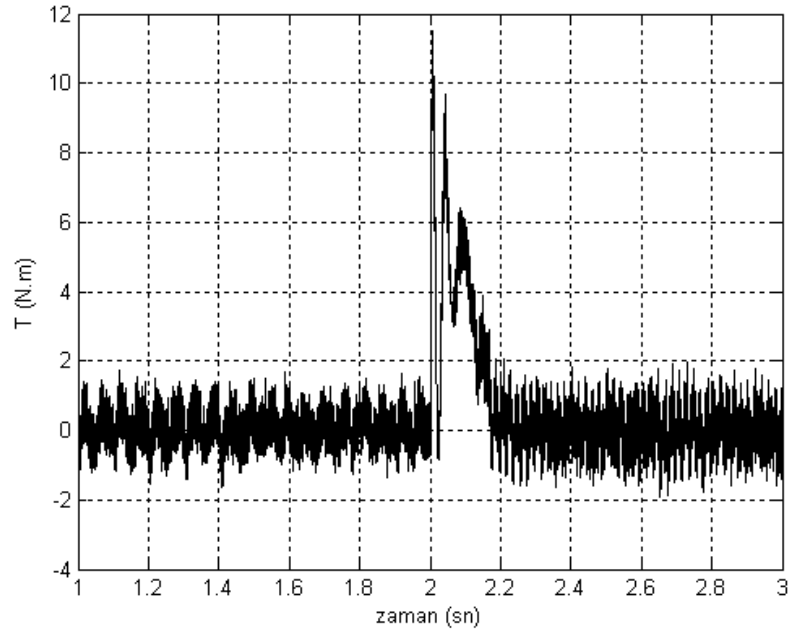
(c)

Şekil 6.12. Açık çevrim V/f kontrolsüz asenkron motorun deneysel sonuçları ($T_y=0$)

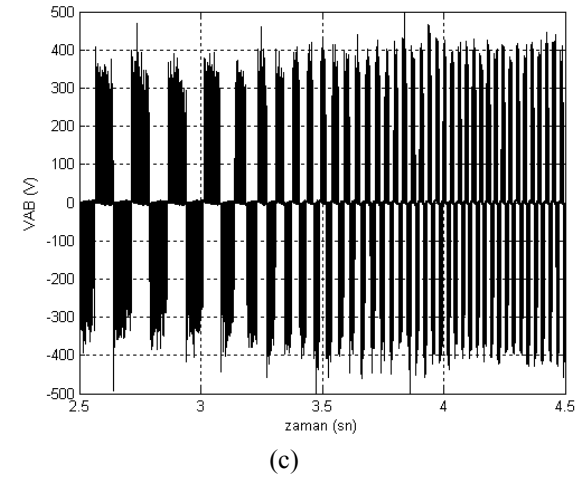
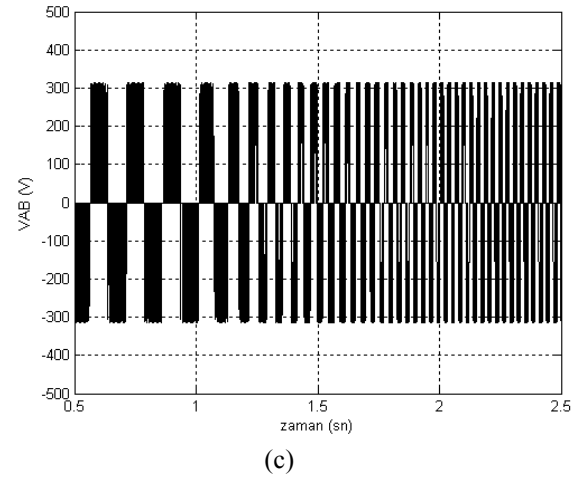
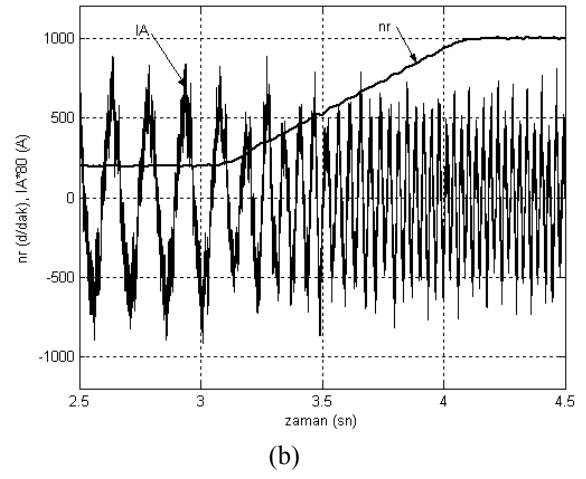
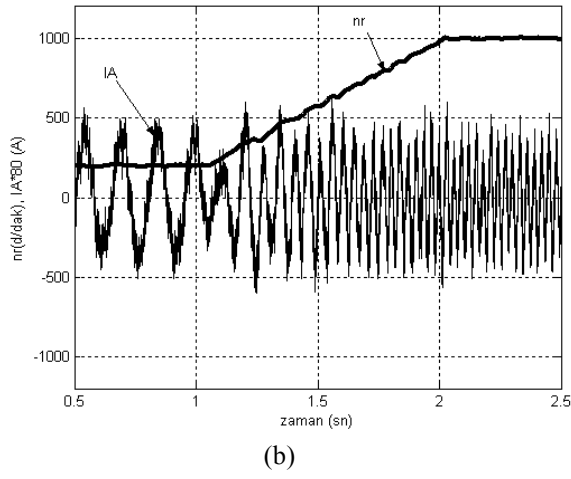
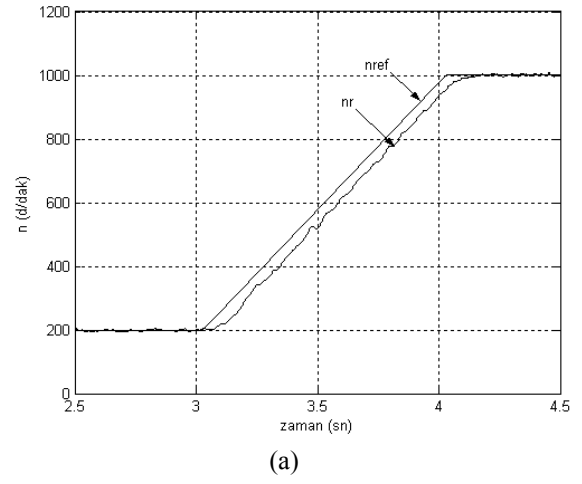
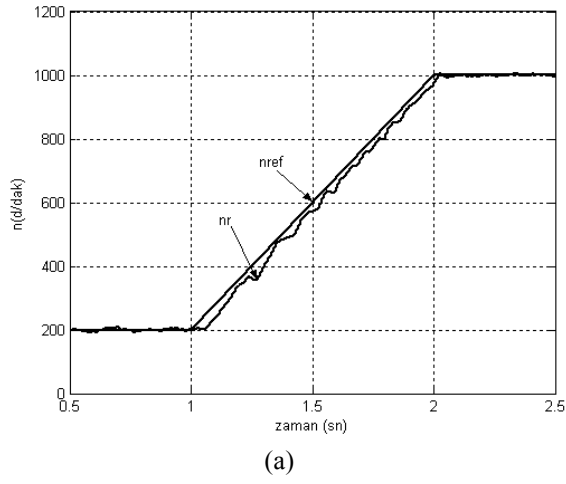
- a) Hız
- b) Hız ve stator faz akımı
- c) Fazlar arası gerilim dalga şekilleri



Şekil 6.13. Açık çevrim V/f kontrolsüz asenkron motorun deneysel çalışması durumunda matris çeviricinin giriş faz gerilimi ve akımı dalga şekilleri ($T_y=0$)



Şekil 6.14. Açık çevrim V/f kontrolsüz asenkron motorun benzetim moment dalga şekli ($T_y=0$)

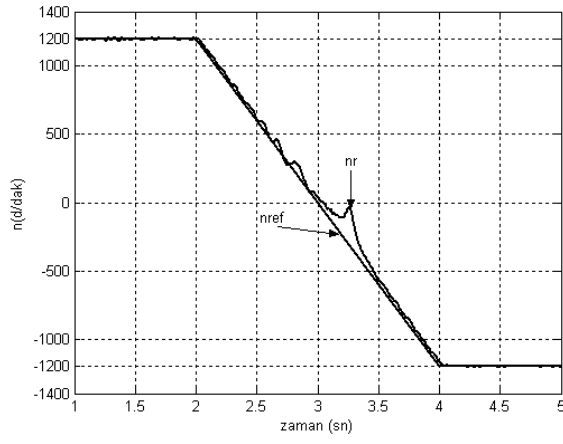


Şekil 6.15. Açık çevrim V/f kontrollü asenkron motorun benzetim sonuçları ($T_y=0$)

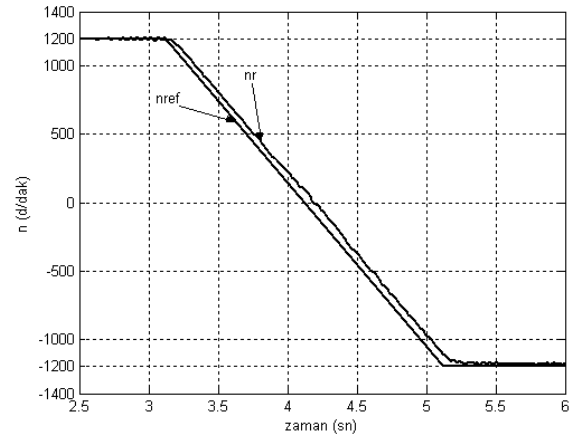
- a) Hız
- b) Hız ve stator faz akımı
- c) Fazlar arası gerilim dalga şekilleri

Şekil 6.16. Açık çevrim V/f kontrollü asenkron motorun deneysel sonuçları ($T_y=0$)

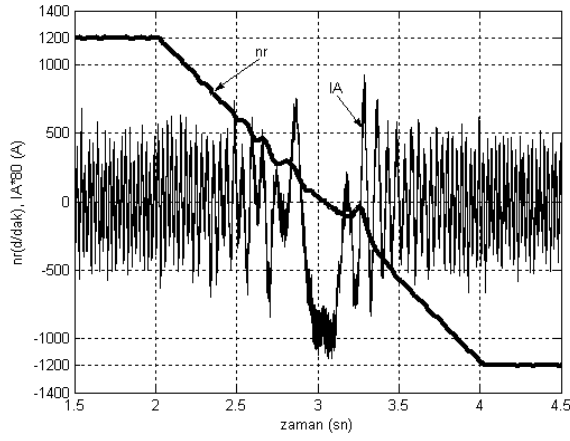
- a) Hız
- b) Hız ve stator faz akımı
- c) Fazlar arası gerilim dalga şekilleri



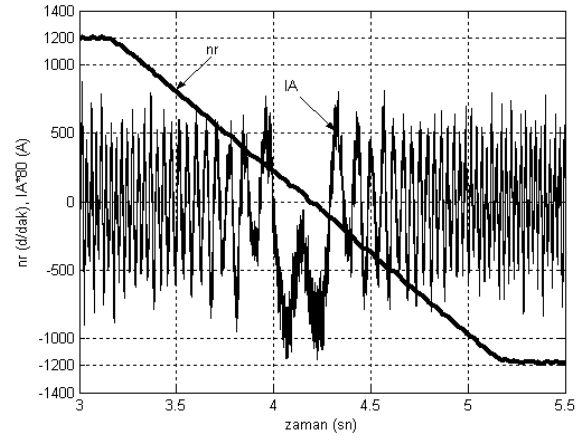
(a)



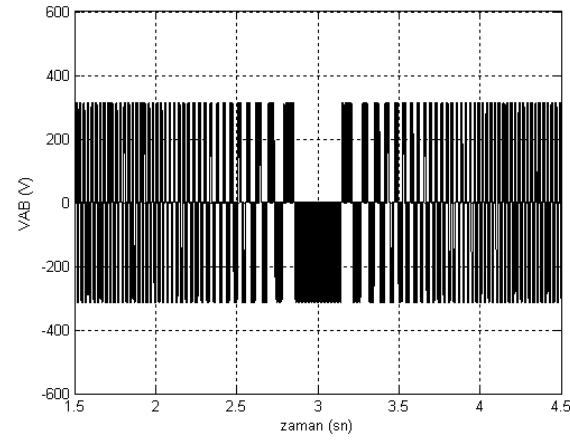
(a)



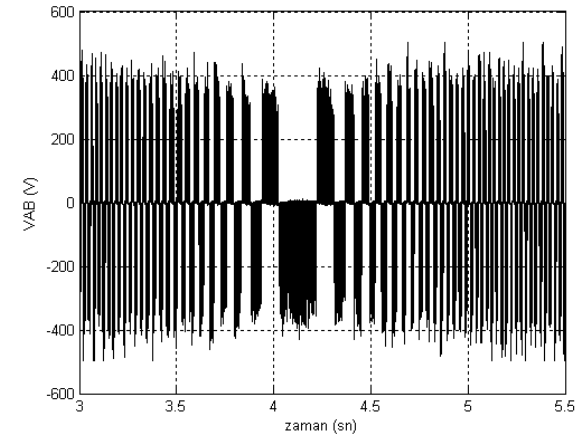
(b)



(b)



(c)



(c)

Şekil 6.17. Açık çevrim V/f kontrollü asenkron motorun benzetim sonuçları ($T_y=0$)

a) Hız

b) Hız ve stator faz akımı

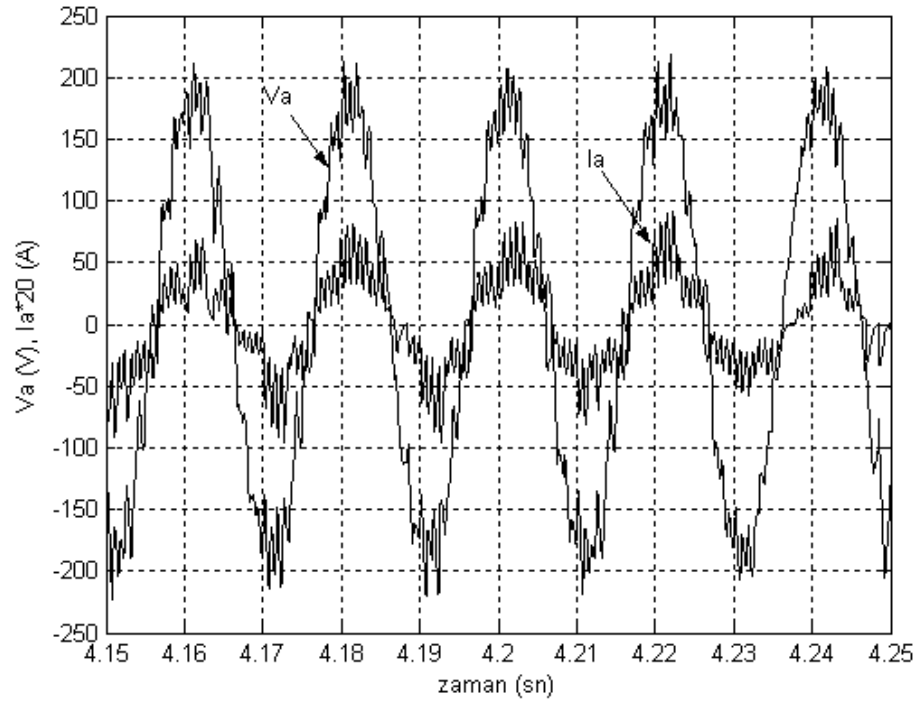
c) Fazlar arası gerilim dalga şekilleri

Şekil 6.18. Açık çevrim V/f kontrollü asenkron motorun deneysel sonuçları ($T_y=0$)

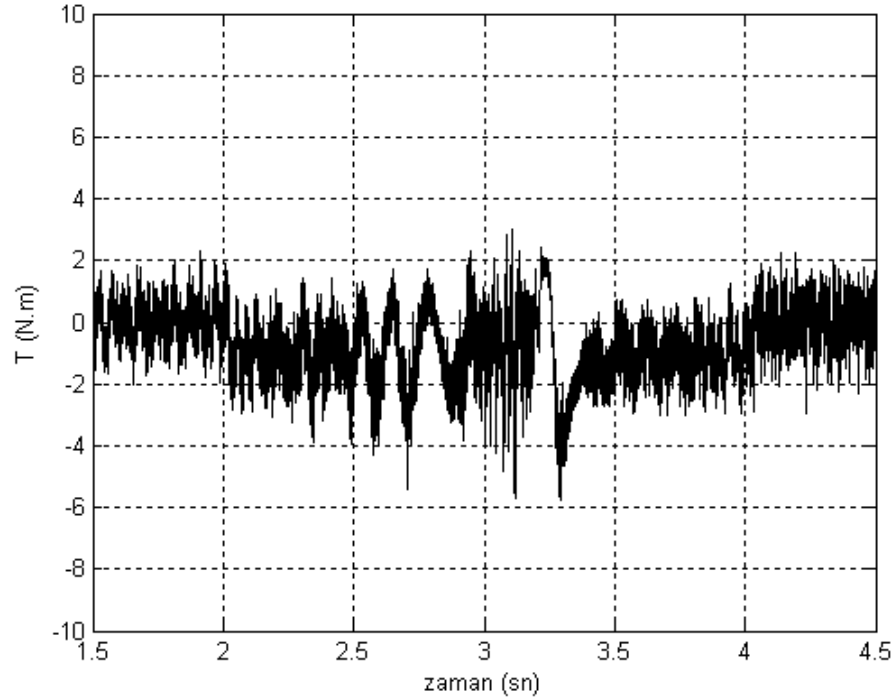
a) Hız

b) Hız ve stator faz akımı

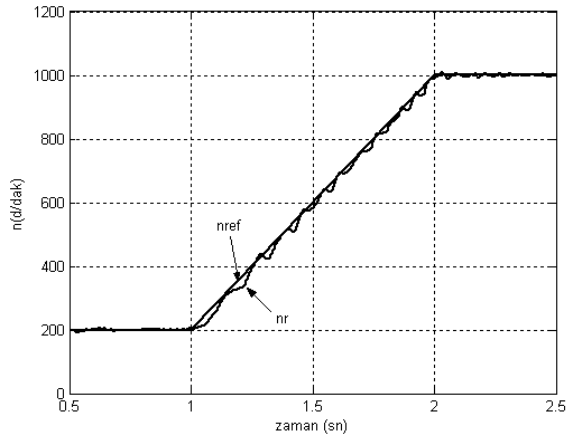
c) Fazlar arası gerilim dalga şekilleri



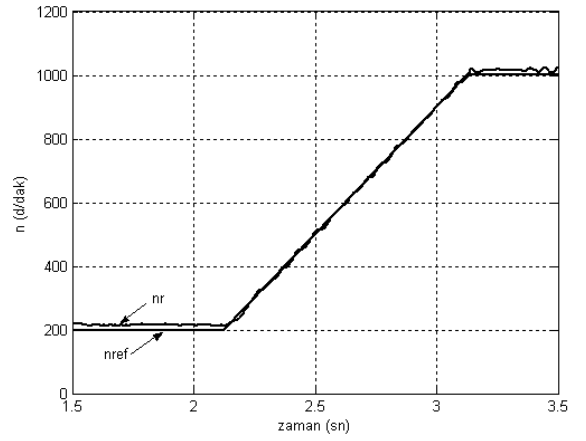
Şekil 6.19. 1200 d/dak ile -1200 d/dak arasında hızı değişen açık çevrim V/f kontrollü asenkron motorun deneysel çalışması durumunda matris çeviricinin giriş faz gerilimi ve akımı dalga şekilleri ($T_y=0$)



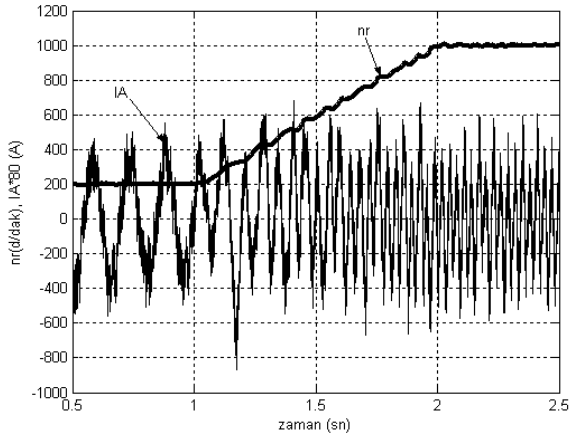
Şekil 6.20. 1200 d/dak ile -1200 d/dak arasında hızı değişen açık çevrim V/f kontrollü asenkron motorun benzetim moment dalga şekli ($T_y=0$)



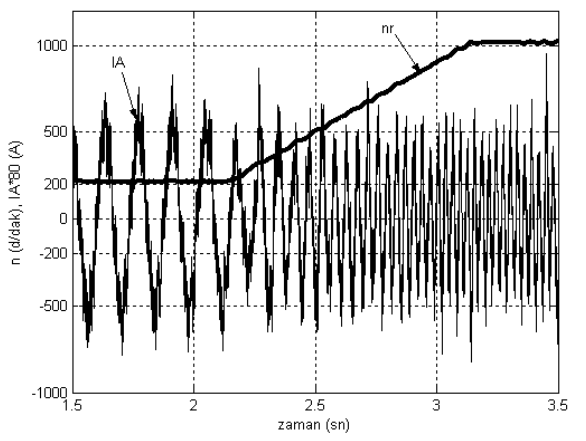
(a)



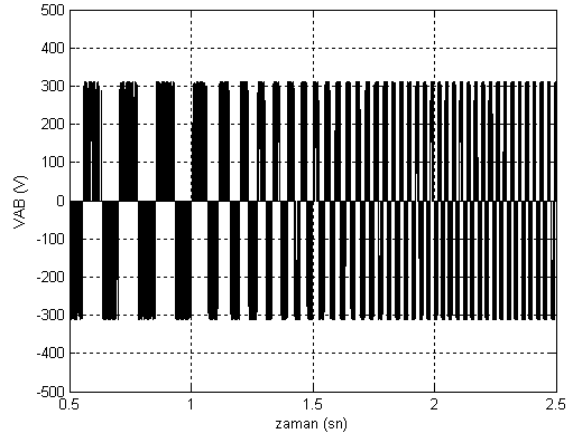
(a)



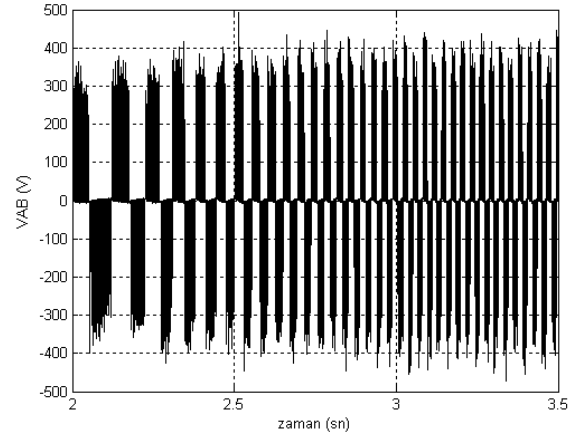
(b)



(b)



(c)



(c)

Şekil 6.21. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (PI denetleyicili, $T_y=0$)

a) Hız

b) Hız ve stator faz akımı

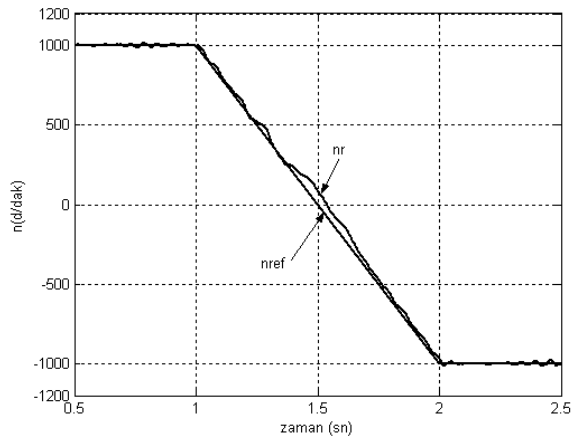
c) Fazlar arası gerilim dalga şekilleri

Şekil 6.22. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (PI denetleyicili, $T_y=0$)

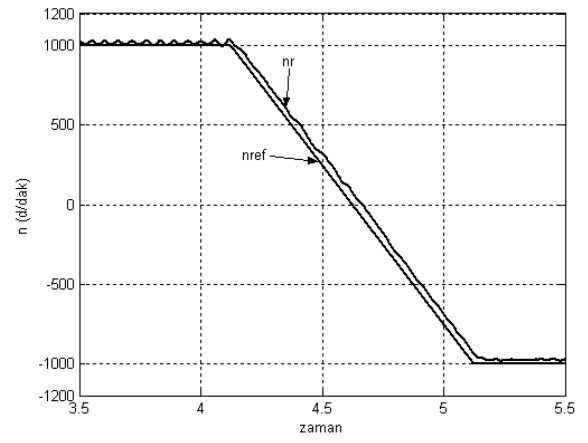
a) Hız

b) Hız ve stator faz akımı

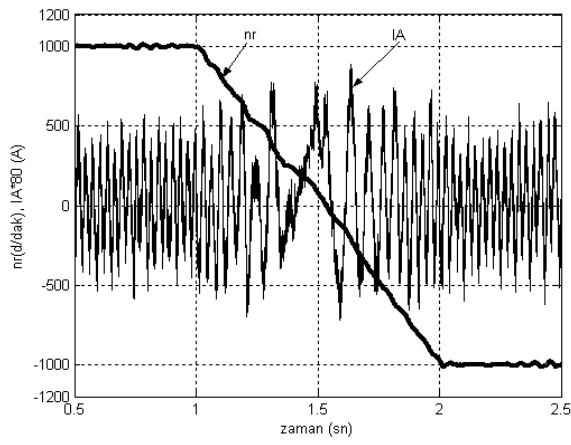
c) Fazlar arası gerilim dalga şekilleri



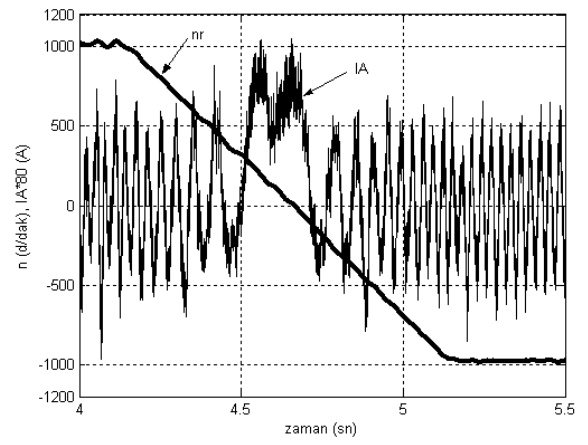
(a)



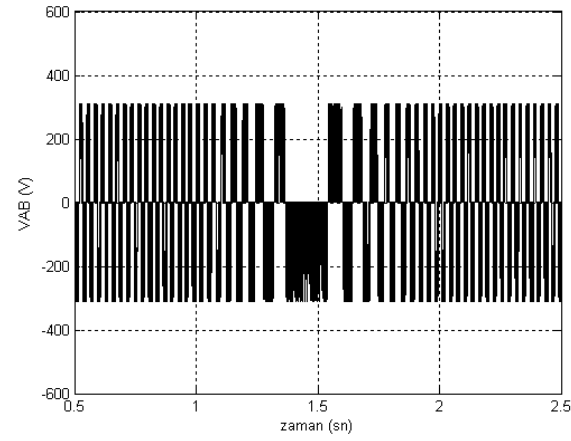
(a)



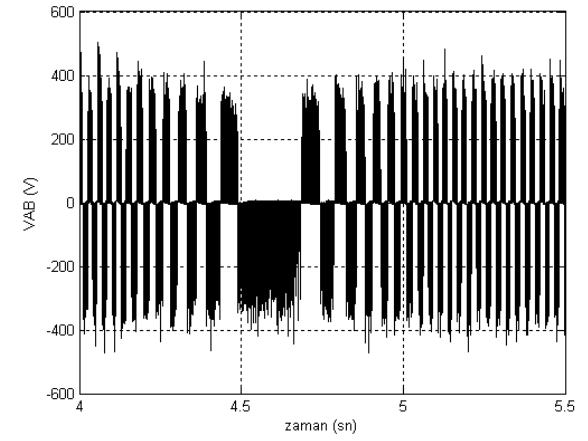
(b)



(b)



(c)



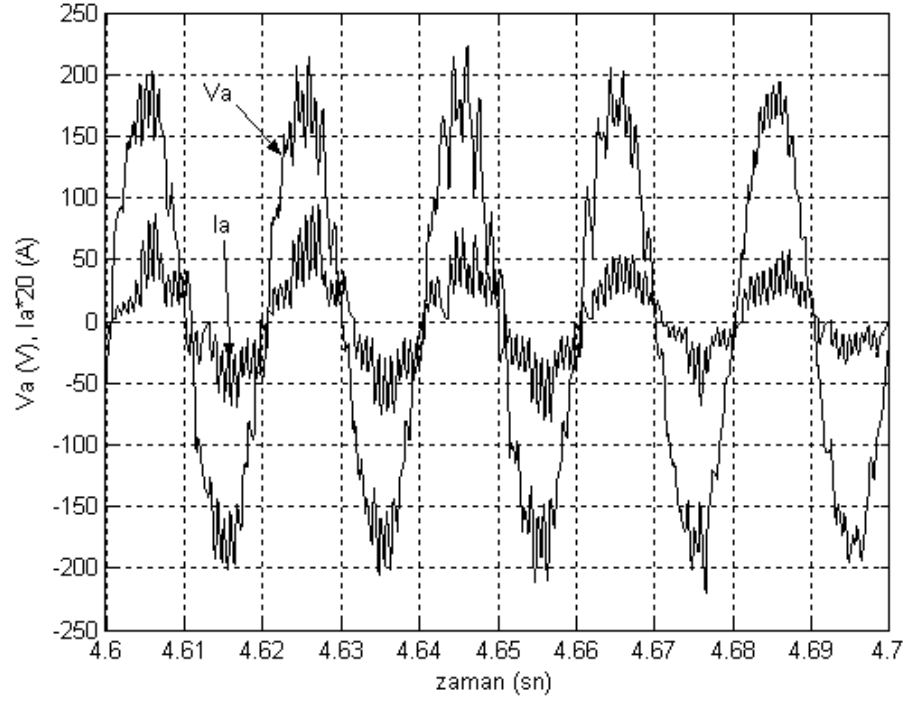
(c)

Şekil 6.23. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (PI denetleyicili, $T_y=0$)

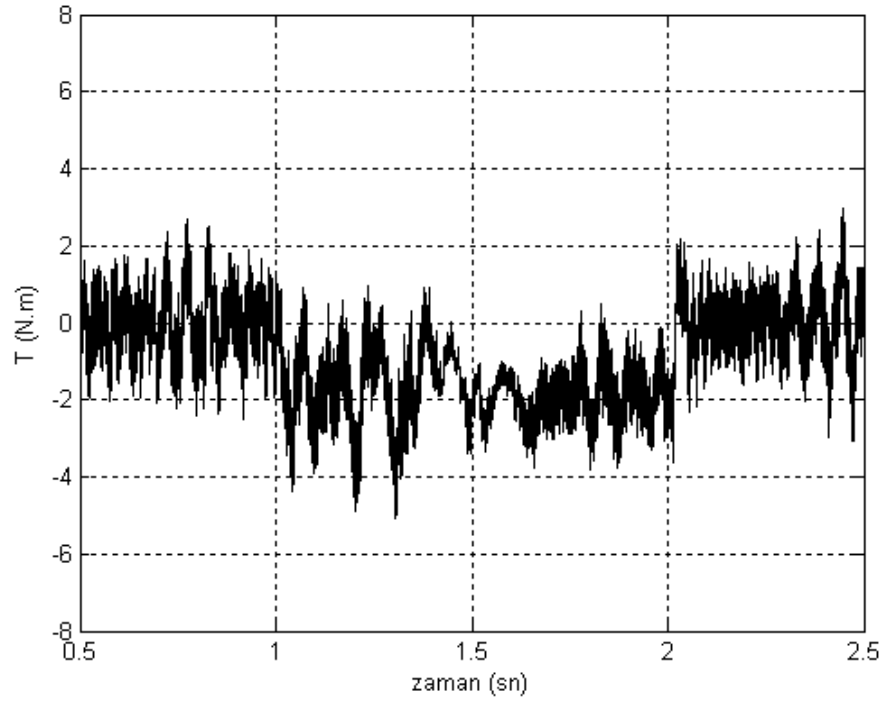
- a) Hız
- b) Hız ve stator faz akımı
- c) Fazlar arası gerilim dalga şekilleri

Şekil 6.24. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (PI denetleyicili, $T_y=0$)

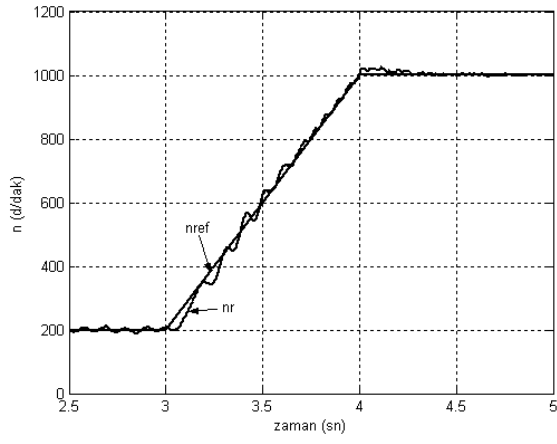
- a) Hız
- b) Hız ve stator faz akımı
- c) Fazlar arası gerilim dalga şekilleri



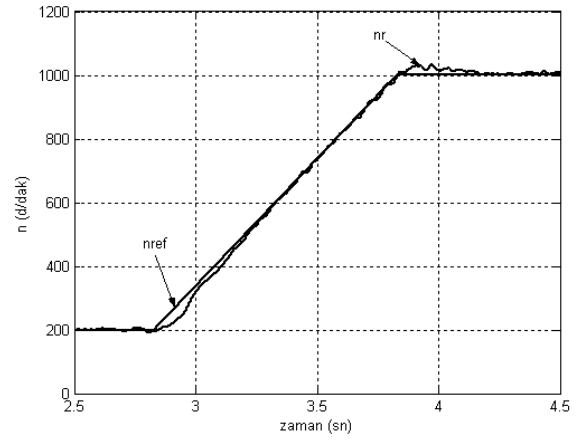
Şekil 6.25. 1000 d/dak ile -1000 d/dak arasında hızı değişen kapalı çevrim V/f kontrollü asenkron motorun deneysel çalışması durumunda matris çeviricinin giriş faz gerilimi ve akımı dalga şekilleri (PI denetleyicili, $T_y=0$)



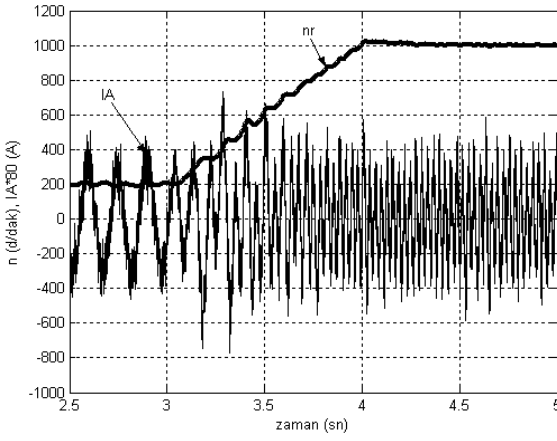
Şekil 6.26. 1000 d/dak ile -1000 d/dak arasında hızı değişen kapalı çevrim V/f kontrollü asenkron motorun benzetim moment dalga şekli (PI denetleyicili, $T_y=0$)



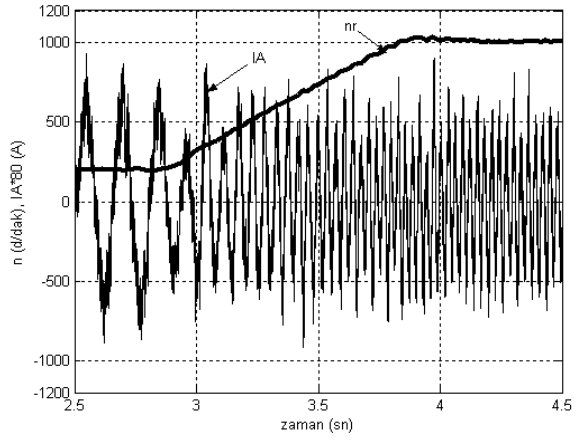
(a)



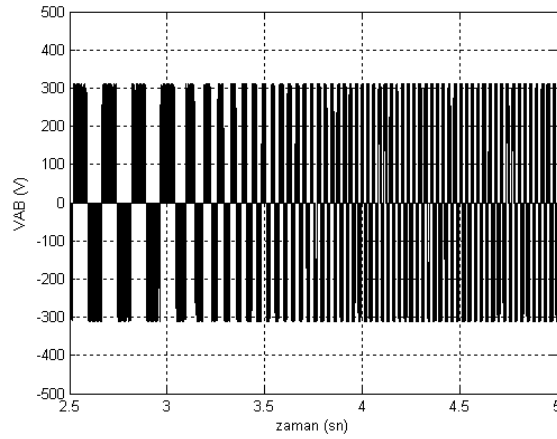
(a)



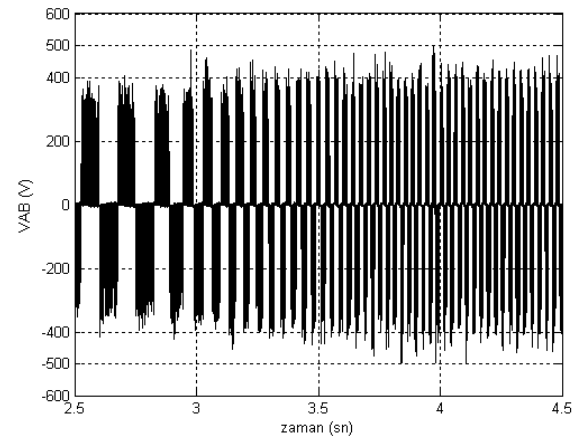
(b)



(b)



(c)



(c)

Şekil 6.27. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (BMD, $T_y=0$)

a) Hız

b) Hız ve stator faz akımı

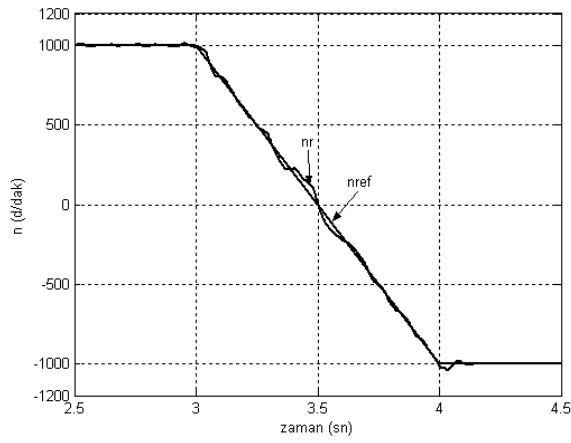
c) Fazlar arası gerilim dalga şekilleri

Şekil 6.28. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (BMD, $T_y=0$)

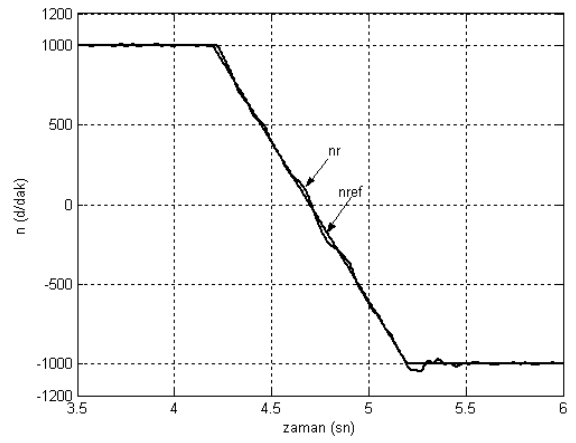
a) Hız

b) Hız ve stator faz akımı

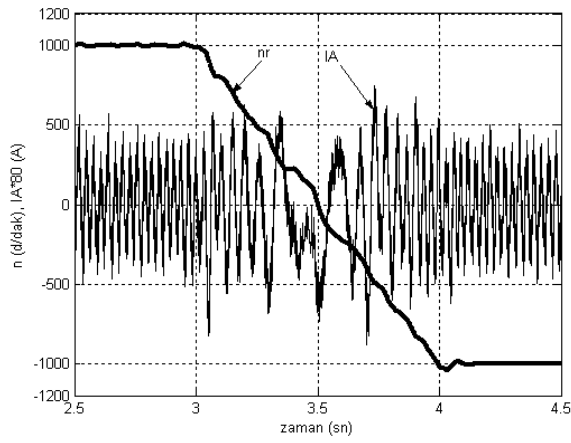
c) Fazlar arası gerilim dalga şekilleri



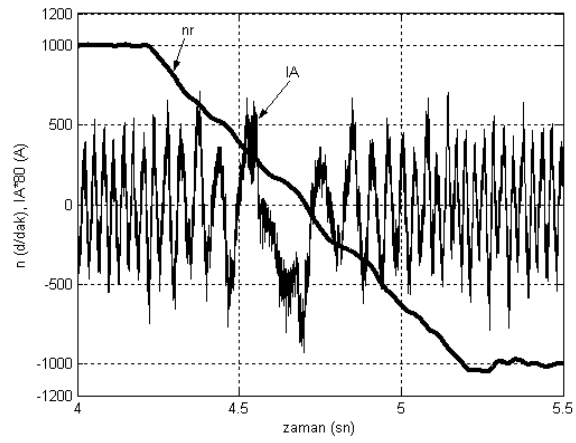
(a)



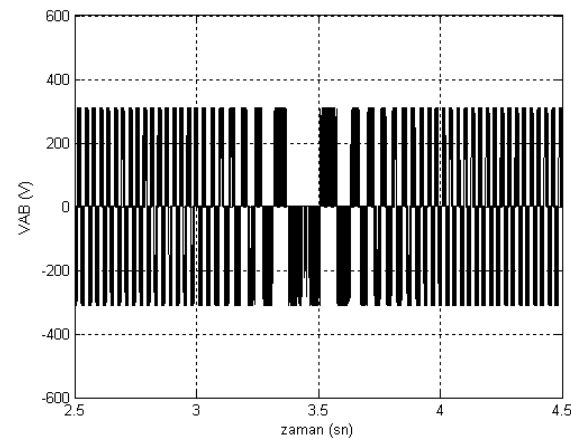
(a)



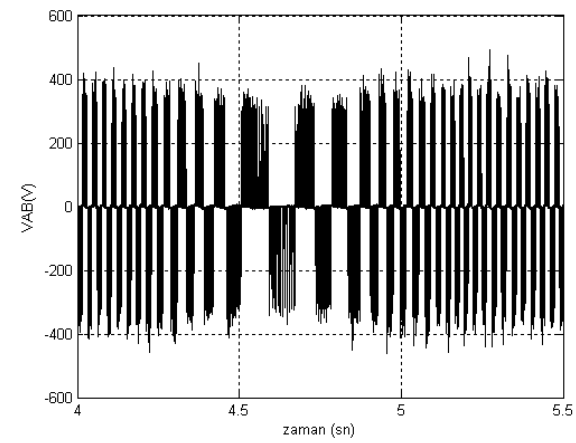
(b)



(b)



(c)



(c)

Şekil 6.29. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (BMD, $T_y=0$)

a) Hız

b) Hız ve stator faz akımı

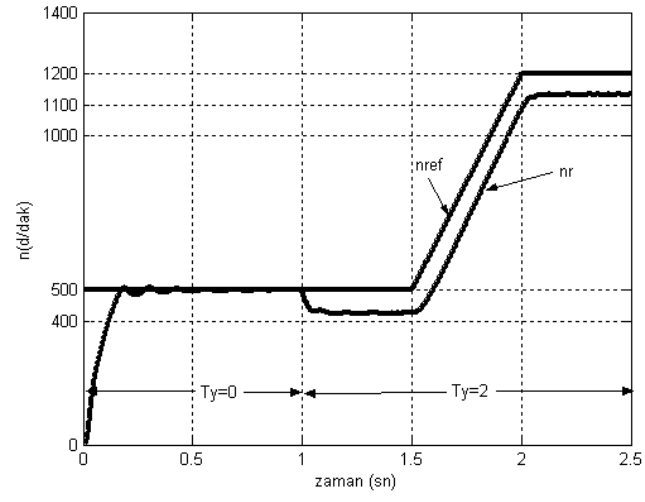
c) Fazlar arası gerilim dalga şekilleri

Şekil 6.29. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (BMD, $T_y=0$)

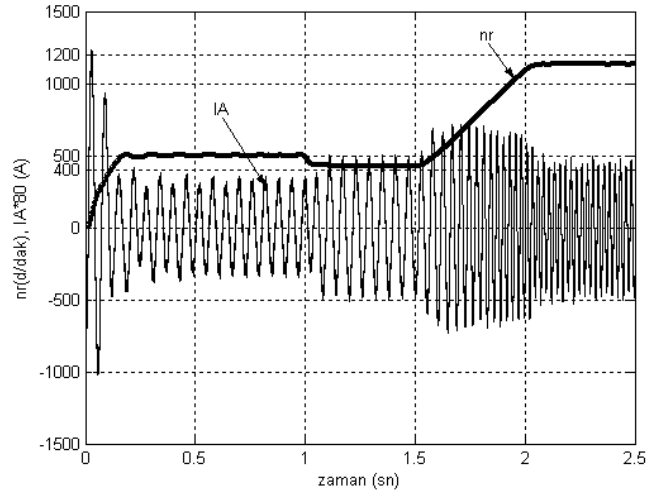
a) Hız

b) Hız ve stator faz akımı

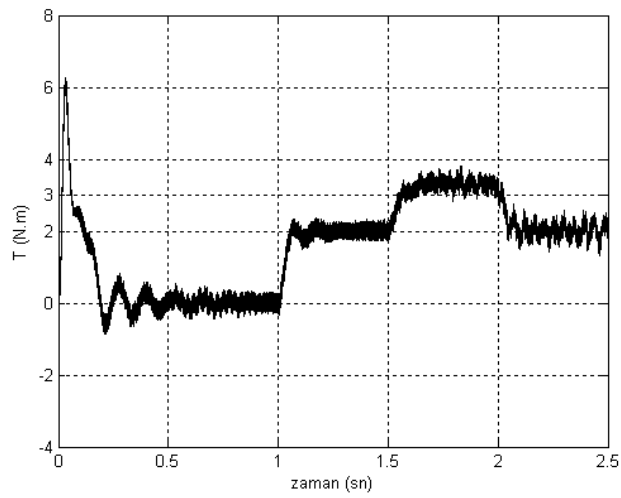
c) Fazlar arası gerilim dalga şekilleri



(a)

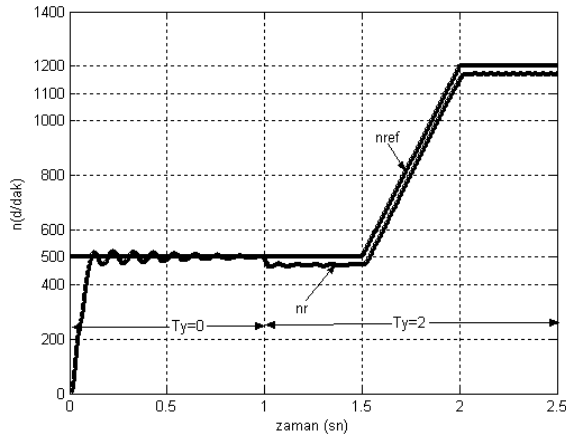


(b)

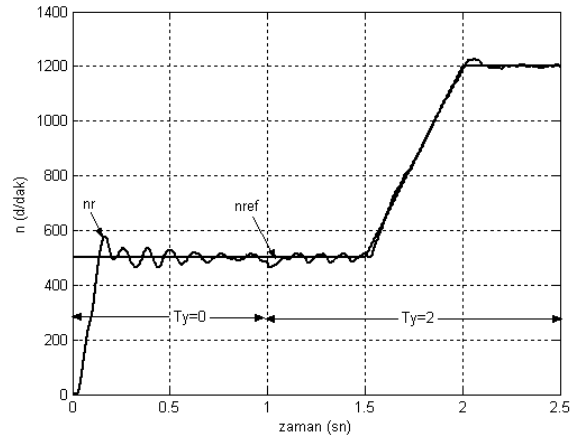


(c)

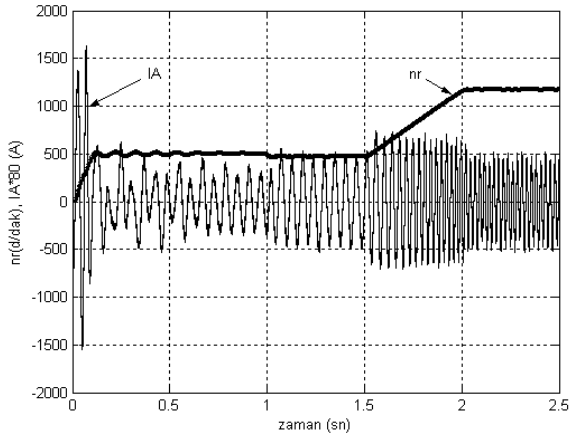
Şekil 6.31. Açık çevrim V/f kontrollü asenkron motorun benzetim sonuçları (0-1 sn arası $T_y=0$ N.m, 1-2.5sn arası $T_y=2$ N.m) **a)** Hız, **b)** Hız ve stator faz akımı, **c)** Moment dalga şekilleri



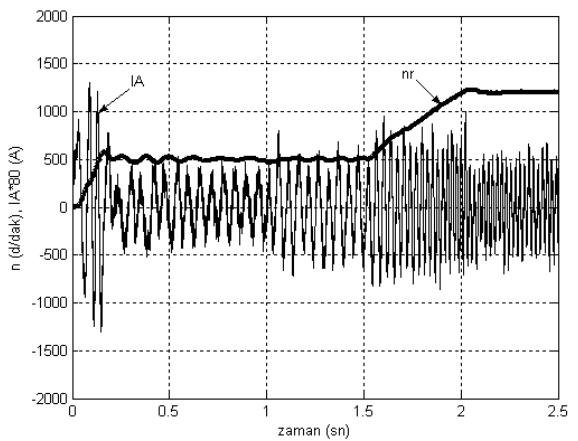
(a)



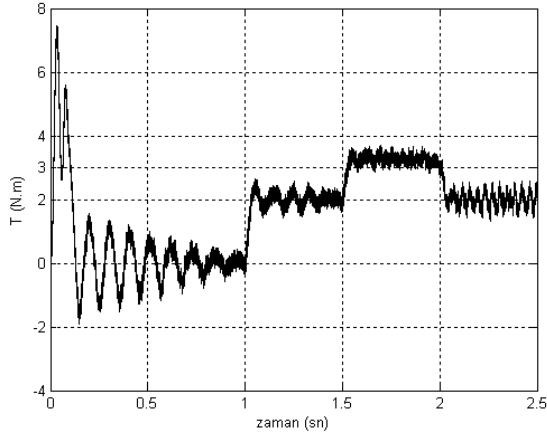
(a)



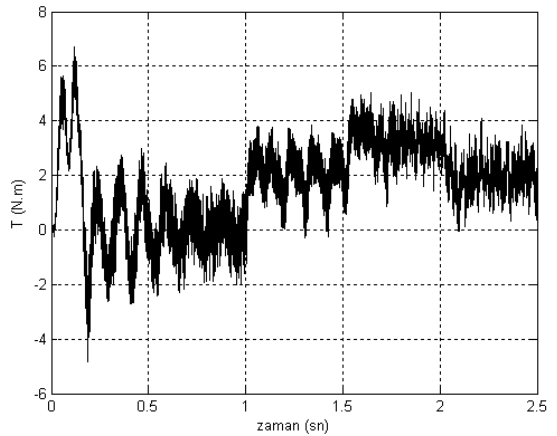
(b)



(b)



(c)



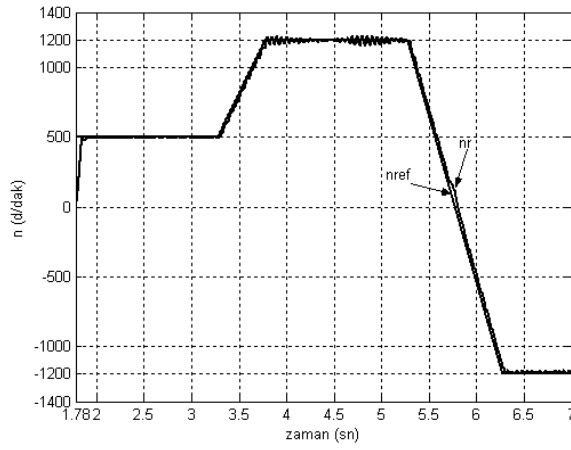
(c)

Şekil 6.32. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (0-1 sn arası $T_y=0$ N.m, 1-2.5sn arası $T_y=2$ N.m, PI denetleyicili)

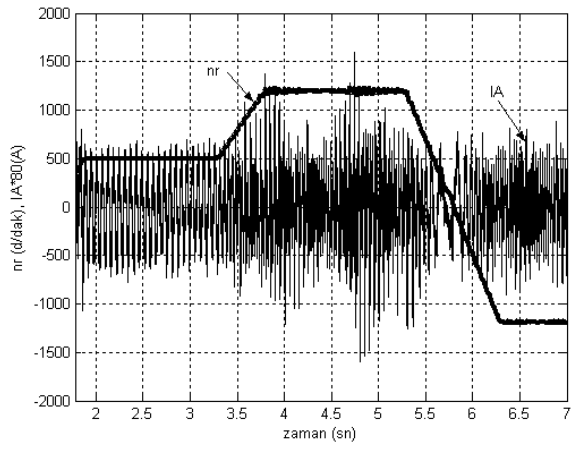
- a) Hız
- b) Hız ve stator faz akımı
- c) Moment dalga şekilleri

Şekil 6.33. Kapalı çevrim V/f kontrollü asenkron motorun benzetim sonuçları (0-1 sn arası $T_y=0$ N.m, 1-2.5sn arası $T_y=2$ N.m, BMD)

- a) Hız
- b) Hız ve stator faz akımı
- c) Moment dalga şekilleri

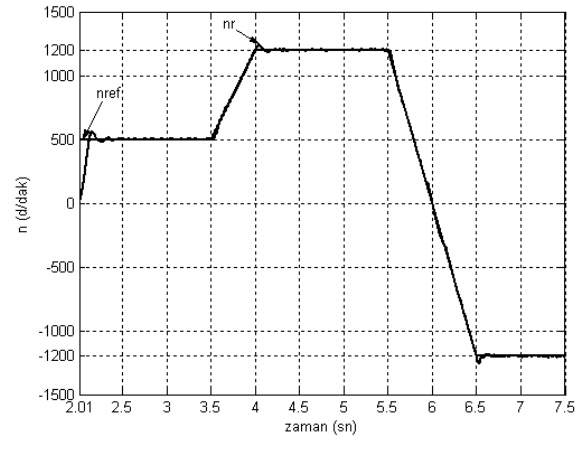


(a)

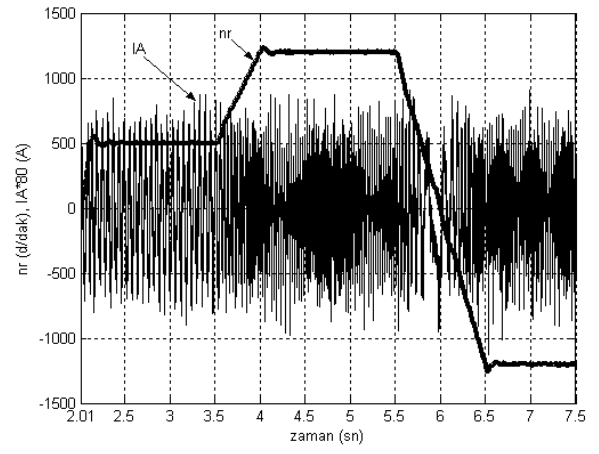


(b)

Şekil 6.34. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (PI denetleyicili, $T_y=0$)
a) Hız
b) Hız ve stator faz akımı



(a)



(b)

Şekil 6.35. Kapalı çevrim V/f kontrollü asenkron motorun deneysel sonuçları (BMD, $T_y=0$)
a) Hız
b) Hız ve stator faz akımı

7. SONUÇLAR

Bu tez çalışmasında, 3x3 fazlı bir matris çevirici deneysel düzeneği gerçekleştirilerek bunun çıkışından beslenen bir asenkron motorun açık ve kapalı çevrim kontrollü hız denetimi deneysel olarak incelenmiştir. Matris çeviricinin kontrolü için Venturini ve UVDGM modülasyon algoritmaları kullanılmıştır. Gerçekleştirilen bu matris çeviricide her türlü açık ve kapalı çevrim kontrol işleminin başarılabilmesi ve güvenli bir çalışma platformu oluşturulması gözetilmiştir. Bunun için akım ve gerilim koruma devreleri, giriş, çıkış akım ve gerilim ölçme devreleriyle donatılmış çeviricide güç devresi olarak EUPEC firmasının FM35R12KE3 modülü kullanılmıştır.

Çeviricinin çift yönlü IGBT anahtarlarını sürmek için gerekli olan işaretler, TMS320F240 Sayısal İşaret İşlemcili DS1103 dSPACE GmbH denetleyici kart kullanılarak elde edilmiştir. Bilgisayarla iletişim halinde olan bu kart sayesinde yazılım destekli olarak, istenilen matris çevirici modülasyon algoritmaları veya açık ve kapalı çevrim kontrol algoritmaları kolaylıkla çeviriciye uygulanabilir durumdadır.

Güç ve sürme devresinin fiziksel olarak tasarlanıp gerçekleştirilme aşamalarında karşılaşılan problemlerden en önemlileri aşağıda verilmiştir.

- Özellikle iç empedansı nispeten büyük kaynaktan beslenen matris çeviricinin, yüksek frekanslı anahtarlama durumlarında kaynakta önemli sayılabilecek gerilim düşümleri olmaktadır. Bu durum hem çıkış geriliminin genliğini azaltmakta hem de giriş gerilimi ölçümüne ihtiyaç duyan algoritmalarda önemli hatalara sebep olmaktadır. Bu problem, parametre değerleri uygun seçilmiş bir L-C giriş filtresi ile giderilmelidir. Bu filtre aynı zamanda giriş akımındaki harmonikleri de süzmektedir. Bu çalışmadaki L-C filtre değerleri yukarıdaki özellikleri karşılayacak şekilde seçilmiştir.
- Matris çeviricilerin çift yönlü anahtarlarında boşluk diyotu kullanılmadığından, hiçbir anahtarın iletimde olmadığı durumlarda (ölü zamanlarda) indüktif yük akımlarının akacağı bir yol olmalıdır. Bunun için bilinen bir çözüm R-C elemanlı Snubber devreleridir. Ölü zaman süresince yük akımının bir kısmı Snubber devresindeki R direnci üzerinden Snubber kondansatörünü şarj eder. Bu süredeki şarj geriliminin en büyük değeri anahtarların dayanabileceği tepe gerilim değerini aşmamalıdır. Ayrıca, ilgili anahtar iletime girdiği andan itibaren, şarj olmuş kondansatör R direnci üzerinden boşalarak anahtara ek bir akım yükü getirir. Bu durumda da R direncinde de ısınmaya sebep olan bir kayıp güç oluşturur. Bu durumlar göz önüne alınarak, RC zaman sabitesinin, ölü zamanda şarj geriliminin anahtar ters dayanma gerilimini aşmayacak

şekilde seçilmesi ve şarj ve deşarj akımlarının R direncinde oluşturacağı kayıp gücün R direncini tahrip etmeyecek boyutta olmasına dikkat edilmelidir. Bu durumlar için ölü zaman süresinin ve anahtarların minimum iletimde kalma süresinin de göz önüne alınması gerekir. Bu çalışmada seçilen R-C snubber elemanları yukarıdaki durumlar gözeticilerle seçilmiştir.

Matris çeviricinin kontrolü için kullanılan Venturini ve UVDGM algoritmalarının Matlab/Simulink paket programı kullanılarak benzetimleri yapılmıştır. R-L yükü kullanılarak çeşitli çıkış frekans değerleri için giriş ve çıkışın akım, gerilim dalga şekilleri ve harmonik spektrumları incelenmiştir. Elde edilen simülasyon sonuçlarının doğruluğunu test etmek için gerçekleştirilen matris çevirici prototipi yardımı ile deneysel olarak elde edilen sonuçlar karşılaştırılmıştır. Benzetim ve gerçekleştirme sürecinden çıkarılan sonuçlar aşağıda verilmiştir.

- Her iki kontrol algoritmasında da çıkış dalga şekillerinin anahtarlama frekansı civarlarında harmoniklerinin mevcut olduğu fakat Venturini kontrol algoritmasında giriş akım ve çıkış gerilim dalga şekillerinin harmonik bakımından biraz daha iyi performans sergilediği görülmüştür. Özellikle, ana harmoniğe daha yakın harmonik bileşenlerinin Venturini yönteminde daha küçük çıktığı belirlenmiştir.
- Her iki kontrol algoritmasında da giriş akımının faz açısı, giriş filtre değerlerinin seçimine bağlı olarak farklı çıkmaktadır. Filtrenin kesim frekansı büyüdükçe giriş güç katsayısı 1'e yaklaşmakla beraber, giriş akımında harmonik bileşenler fazlaşmaktadır. Kesim frekansı küçüldükçe giriş akımının harmonikleri giderilmekte fakat giriş güç katsayısı küçülmekte, filtre elemanlarının değeri büyümektedir.
- UVDGM algoritmasında, Venturini kontrol algoritmasına göre bir periyot içinde daha az anahtarlama oluşmaktadır. Dolayısıyla anahtarlama kayıpları Venturini algoritmasına göre daha azdır. Bundan dolayı gerçek zamanlı uygulamalarda UVDGM algoritmasını kullanan matris çeviriciyi daha yüksek anahtarlama frekanslarında çalıştırmak mümkün olabilir.
- Giriş akım ve çıkış gerilim vektörlerinin bağımsız kontrol edilebilmesine müsaade eden UVDGM algoritması, giriş güç faktörünü kontrol etmek için Venturini kontrol algoritmasına göre daha basit bir metot kullanır ve anahtarlama sürelerinin elde edilmesi karmaşık olmasına rağmen matematiksel olarak hesaplanması ve gerçekleştirilmesi daha kolaydır.
- Bu çalışmada ortaya çıkan en önemli sonuç, UVDGM algoritmalarının birçoğunda bir anahtarlama periyot içerisinde konum değiştiren anahtar sayısı 8 olduğu halde, bu çalışmada geliştirilen yöntem ile bu sayı 7'ye düşürülmüştür. Dolayısıyla bu durumda

bir anahtarlama periyodunda daha az anahtarlama yapıldığından anahtarlama kayıplarında bir azalma veya daha yüksek frekanslı anahtarlama mümkün olmaktadır.

Bu çalışmada UVDGM algoritmasını kullanan matris çeviriciden beslenen bir asenkron motorun V/f açık çevrim ve PI ve BMD denetleyicili kayma regülasyonu yöntemi kullanarak kapalı çevrim hız kontrolünün benzetimi ve gerçekleştirilmesi yapılmıştır. Benzetim ve deneysel sonuçlardan elde edilen hız, moment ve stator akım ve gerilim dalga şekilleri incelenerek aşağıdaki sonuçlar elde edilmiştir.

- Açık çevrim V/f kontrolünde asenkron motora yük momenti uygulandığında motor hızının referans hızını belli bir hız farkıyla geride takip ettiği görülmektedir. Bu dezavantaj kayma regülasyonu kullanarak V/f kapalı çevrim kontrolü ile giderilebilir. Avantajı ise ani hız değişimlerinde motorun büyük akım çekmesini önlenmesidir.
- Kapalı çevrim V/f kontrolünde, motor hızının referans hıza yerleşmesi açısından, BMD'nin PI denetleyiciye göre daha iyi cevap verdiği görülmektedir. Ayrıca BMD'nin PI denetleyiciye göre hız değişimlerine daha iyi tepki vermekte ve çalışma şartlarının değişikliğine bağımlılığı daha az olmaktadır. Burada BMD'nin bir dezavantajı, gerçekleştirme sürecinde daha fazla zamana ihtiyaç duymasıdır.

Gelecek çalışmalar için bir öneri olarak, eğer bu algoritmalar C dilinde veya MATLAB ortamında bir C-MEX dosyası olarak gerçekleştirilirse çevrim zamanları çok daha kısa olur. Ayrıca Darbe Genişlik Modülasyonlu işaretleri üretmek için ek bir FPGA kartı kullanılırsa yüksek anahtarlama frekanslarına çıkılabilir. Böylelikle kontrolörlerde Bulanık Mantık yöntemi kullanılarak, matris çeviriciden beslenen asenkron motorun algılayıcısız olarak vektör kontrolü yapılabilir. Bu sayede yüksek performanslı bir sürücü düzeneği oluşturulabilir. Doğal olarak matris çevirici vasıtasıyla dört bölgeli çalışma gerçekleştirilebilir.

KAYNAKLAR

1. Kazerani, M., Ooi, B.T., 1993, Direct AC-AC matrix converter based on three-phase voltage-source converter modules, Industrial Electronics, Control, and Instrumentation, Proceedings of the IECON '93., International Conference, 812-817
2. Nielsen P., Blaabjerg F., Pedersen J., 1997, Novel solutions for protection of matrix converter to three phase induction machine, in Conf. Rec. IEEE-IAS Annu. Meeting, 1447–1454.
3. Bose, B. K., 2002, Modern Power Electronics and AC Drives”, Prentice Hall, New Jersey
4. Sunter, S., Clare, J.C., 1996, A true four quadrant matrix converter induction motor drive with servo performance, Power Electronics Specialists Conference, PESC '96 Record., 27th Annual IEEE, 146–151
5. Sunter S., 1995, A vector controlled matrix converter induction motor drive, PhD Thesis, University of Nottingham, U.K
6. Sunter, S., Clare, J.C., 1994, Development of a matrix converter induction motor drive, Electrotechnical Conference, Proceedings., 7th Mediterranean, 833-836
7. Alesina, A. Venturini, M., 1988, Intrinsic amplitude limits and optimum design of 9-switches direct PWM ac-ac converter, Proceedings of IEEE/PESC, vol. 2, 1284-1291
8. Holmes, D.G., Lipo, T.A., 1989, Implementation of a controlled rectifier using AC-AC matrix converter theory, Power Electronics Specialists Conference, PESC '89 Record., 20th Annual IEEE, 353-359
9. Holmes, D.G., Lipo, T.A., 1992, Implementation of a controlled rectifier using AC-AC matrix converter theory, Power Electronics, IEEE Transactions on , Vol. 7 (1), 240–250
10. Wheeler, P., Rodriguez, J., Clare, J, Empringham L., Weinstein A., 2002, Matrix converter: A technology review , in IEEE Transactions on industrial electronics, Vol. 49, No. 2, 276-288
11. Shuster A., 1998 A matrix converter without reactive clamp elements for an induction motor drive system, in Proc., IEEE PESC'98, 714–720
12. Wheeler P., Clare J, Empringham L., Apap M., Bland M., 2002, Matrix converters, in Power Engineering journal, December, 273-282
13. Mariethoz, S., Wijekoon, T., Wheeler, P., 2007, Analysis, control and comparison of hybrid two-stage matrix converters for increased voltage transfer ratio and unity power factor, IEEJ PCC Power Conversion Conference, 43-50
14. Y. Tatar, S. Sünter, 2002, PSpice modelling and simulation of a matrix-converter-fed induction motor drive, Electrical Engineering, 84/5, 295-301,
15. Sobczyk, T.J., 1993, Control strategy of matrix converters, Power Electronics and Applications, Fifth European Conference on, 4: 93-97

16. Klumpner C., Blaabjerg F., 2000, The matrix converter: over voltages caused by the input filter, bidirectional power flow, and control for artificial loading of induction motors, *Elect. Mach. Power System*, vol. 28, 129–242
17. Rodriguez, J., 1983, A new control technique for AC-AC converters, in *Proc. IFAC Control in Power Electronics and Electrical Drives Conf. Lausanne, Switzerland*, 203-208
18. Zuckerberger, A., Weinstock, D., Alexandrovitz, A., Simulation of three-phase loaded matrix converter, *Electric Power Applications*, IEE Proceedings, 143(4): 294–300
19. Gyugi L., Pelly B., 1976, *Static power frequency changers: Theory, performance and applications.*, ISBN 0-471-678000-7, 442 pages, John Wiley, Sons, USA
20. Venturini M., 1980, A new sine wave in sine wave out, conversion technique which eliminates reactive elements, in *Proceedings of Powercon 7, San Diego, CA*, E3-1-E3-15
21. Venturini, M., Alesina, A., 1980, The generalized transformer: A new bidirectional sinusoidal waveform frequency converter with continuously adjustable input power factor, in *Proc. IEEE PESC'80*, 242–252.
22. Ziagos, P.D., Khan, S. I., Rashid, M. H., 1985, Some improved forced commutated cycloconverters structure, *IEEE Transactions on Industry Applications*, vol. IA-21, No 5, 1242-1253
23. Ziagos, P.D., Khan, S. I., Rashid, M. H., 1986, Analysis and design of forced commutated cycloconverter structure with improved transfer characteristics, *IEEE Transactions on Industry Applications*, vol. IE-33, No 3, 271-280
24. Roy, G., April, G. E., 1989, Cycloconverter operation under a new scalar control algorithm, *Conference Records of IEEE PESC, Milwaukee*, 368-375
25. Erdem, E., Tatar, Y., Sünter, S., 2004, Darbe düşürülmesinin matris çeviricinin çıkış gerilimi üzerindeki etkisinin incelenmesi, *ELECO 2004, BURSA*, 220-224
26. Erdem, E., Tatar, Y., 2004, Simulation and implementation of matrix converter using venturini modulation algorithm, *International Aegean Conference on Electrical Machines and Power Electronics (ACEMP)*, İstanbul, Mayıs, 214-219
27. Maytum, M. J., Colman, D., 1983, The Implementation and future potential of the Venturini converter, *Proc. of Drives, Motors and Controls*, 108-117
28. Oyama J., Diğ., 1989, New control strategy for matrix converter, *Conference Record. PESC*, 360-367
29. Roy, G., Duguay L., Manias S., April G. E., 1987, Asynchronous operation of cycloconverter with improved voltage gain by employing a scalar control algorithm, in *Conference Record IEEE-IAS Annual Meeting*, 889-898
30. Wheeler, P., Zhang, H., Grant, D., 1994, A theoretical and practical consideration of optimized input filter design for a low loss matrix converter, in *Proc. IEE PEVD Conference, Sept.*, 363–367

31. Sünter S., Tatar Y., 2000, PSPICE modeling and design of A snubber circuit for the matrix converter, *International Journal For Engineering Modelling* , vol. 13/1-2, 41-46
32. Sünter S., Altun H., 1997, Matris konverterlerde anahtarlama ve iletim kayıplarının hesaplanması için bir yöntem, IV. Elektromekanik Sempozyumu, Bursa, 66-70
33. Klumpner C., Nielsen P., Boldea I., Blaabjerg F., 2000, A new matrix converter - motor (MCM) for industry applications, in *Conf. Rec. IEEE-IAS Annual Meeting*,
34. Alesina A.; Venturini M., 1981, Solid-state power conversion: A Fourier analysis approach to generalized transformer synthesis, *IEEE Trans. Circuits System*, vol. CAS-28, 319-330
35. Alesina A.; Venturini M., 1989, Analysis and design of optimum amplitude nine switch direct AC-AC converters, *IEEE Trans. Power Electron*, Vol. 4, 101-112
36. Nielsen P., Blaabjerg F., Pedersen J., 1997, Novel solutions for protection of matrix converter to three phase induction machine, in *Conf. Rec. IEEE-IAS Annu. Meeting*, 1447–1454.
37. Klumpner C., Nielsen P., Boldea I., Blaabjerg F., 2000, New steps toward a low-cost power electronic building block for matrix converters, in *Conf. Rec. IEEE-IAS Annu. Meeting*.
38. Oyama, J., Higuchi, T., Tsukamoto, R., Yamada, E. Koga, T., 1993, Power factor improvement of PWM matrix converter using intermediate voltage” *Power Conversion Conference, Yokohama, Conference Record of the*, 284–289
39. Schuster, A., A, 1996, Drive-system with a digitally controlled matrix-converter, *Feeding An Ac Induction Machine Power Electronics and Variable Speed Drives*, 6. *International Conference on*, 378–382
40. Kwon, B.H., Min, B.D., Kim, J.H., 1998, Novel commutation technique of AC-AC converters, *Electric Power Applications, IEE Proceedings* , 145(4), 295 –300
41. Munzer M., 2001, EconoMac—The first all in one IGBT module for matrix converters, in *Proc. Drives and Control Conf.*, sec. 3, London, U.K., CD-ROM
42. Huber L., Borojevic D., 1989, Space vector modulator for forced commutated cycloconverters, *Proceedings of IEEE, PESC’89*, 871-876
43. Huber L., Borojevic D., 1991, Space vector modulation with unity input power factor for forced commutated cycloconverters, in *Conference Records of IEEE Industry Applications Society Annual Meeting*, 1032-1041
44. Casadei, D., Grandi, G., Serra, G. and Tani, A., 1993, Space vector control of matrix converters with unity input power factor and sinusoidal input/output waveforms, *Power Electronics and Applications, Fifth European Conference on*, 7: 170-175.
45. Casadei D., Serra G., Tani A., Nielsen P., 1995, Performance of swm controlled matrix converter with input and output unbalanced conditions, *EPE '95, Sevilla, Spain*, Vol. II, 628-633

46. Erdem E., Tatar Y., Sunter S., 2005, Modeling and simulation of matrix converter using space vector control algorithm, EUROCON2005 - IEEE International Conference on "Computer as a tool", November 21-24, Belgrade, Serbia & Montenegro, 1228-1231, ISBN: 1-4244-0050-3
47. Huber, L. Borojevic, D., 1995, Space vector modulated three-phase to three-phase matrix converter with input power factor correction, Industry Applications, IEEE Transactions on, 31(6), 1234–1246
48. Erdem E., Tatar Y., Sunter S., 2006, Matris çeviricilerde kullanılan Venturini ve Uzay Vektör kontrol algoritmalarının karşılaştırılması, Fırat üniversitesi Fen ve Mühendislik Bilimleri Dergisi, Cilt 18(2), 205-216
49. Holmes, D.G., 1992, The general relationship between regular-sampled pulse-width-modulation and space vector modulation for hard switched converters, Industry Applications Society Annual Meeting, Conference Record of the 1992 IEEE, 1: 1002-1009
50. Casadei, D., Serra, G., Tani, A., 1995, Reduction of the input current harmonic content in matrix converters under input/output unbalance, Industrial Electronics, Control, and Instrumentation, Proceedings of the 1995 IEEE IECON 21st International Conference on, 1: 457–462
51. Nielsen, P., Blaabjerg, F., Pedersen J.K., 1997, Novel solutions for protection of matrix converter to three phase induction machine, Industry Applications Conference, Thirty-Second IAS Annual Meeting, IAS '97, IEEE, 2: 1447-1454
52. Casadei, D., Serra, G. Tani A., 1998, Reduction of the input current harmonic content in matrix converters under input/output unbalance, Industrial Electronics, IEEE Transactions on, 45 (3): 401–411
53. Casadei, D., Serra, G., Tani, A., 1998, A general approach for the analysis of the input power quality in matrix converters, Power Electronics, IEEE Transactions on, 13 (5): 882–891
54. Nielsen, P., Blaabjerg, F., Pedersen, J.K., 1999, New protection issues of a matrix converter: design considerations for adjustable-speed drives, Industry Applications, IEEE Transactions on, 35 (5): 1150–1161
55. Blaabjerg, F., Casadei, D., Matteini, M., Klumpner, C., 2000, Comparison of two current modulation strategies for matrix converters under unbalanced input voltage conditions, Industrial Electronics, ISIE 2000, 2: 465-470
56. Klumpner, C., Blaabjerg F., Nielsen, P., 2001, Speeding-up the maturation process of the matrix converter technology, PESC'01, IEEE 32nd Annual, 2: 1083 –1088
57. Erdem E., Tatar Y., Sünter S., 2006, Uzay Vektör kontrol algoritması kullanan matris çeviriciden beslenen asenkron motorun V/f kontrolü, ELECO'06, BURSA, 156-160
58. Huber L. Borojevic D., Zhuang X. F., Lee F. C., 1993, Design and implementation of three phase to three phase matrix converter with input power factor correction, APEC'93, 860-865

59. Klumpner, C., Nielsen, P., Boldea I, Blaabjerg, 2000, A new matrix converter motor (MCM) for industry applications, Proc. of IAS, vol. 3, 1394-1402
60. Klumpner, C., Boldea, I., Blaabjerg, F., 2000, Artificial loading of the induction motors using a matrix converter, Power Electronics and Variable Speed Drives, 40–45
61. Erdem E., Tatar Y., Sünter S., 2007, Implementation of DSP-based matrix converter using Space Vector modulation algorithm, International Aegean Conference on Electrical Machines and Power Electronics (ACEMP'07), 474-479
62. Çoşkun İ., Saygın A., 2004, Speed control of induction motor by matrix converter, Gazi Ü. Fen Bilimleri Dergisi, 17/(2):63-67
63. Casadei D., Serra G., Tani A., Zari Luca, 2005, Experimental behavior of a matrix converter prototype based on new power modules, Automatika, 46(1-2), 83-91
64. Wheeler P. W., Clare J. C., Empringham L., 2002, A vector Controlled MCT matrix converter induction motor drive with minimized commutation times and enhanced waveform quality, Industry Applications Conference, vol:1,466-472
65. Altun, H., Sünter S., 2003, Matrix converter induction motor drive: modeling, simulation and control, Electrical Engineering 86: 25-33
66. Sünter, S., 2000, AC-AC çeviriciden beslenen 3 fazlı asenkron motorun kayma regülasyonu kullanarak hız kontrolü, TOK 2000, 107-11
67. Sarıoğlu, M., K., Gökaşan, M., Boğosyan, O., S., 2003, Asenkron makinalar ve kontrolü, Birsan Yayınevi
68. Fonseca, J., Afonso, J., Martins, J., Couto, C., 1997, Induction motor slip control with efficiency optimization using fuzzy logic techniques, ASCC., Asian control conference, Seoul, 283-286
69. Eminoğlu, İ., Atlas, İ. H., 1998, The effects of number of rules on the output of a fuzzy logic controller employed to a PM d.c. motor, Computer and Electrical Engineering, 24:245-261
70. Altun, H., 2000, “Lineer asenkron motorun vektör kontrolü”, Doktora Tezi, F.Ü. Fen Bilimleri Enstitüsü, Elazığ
71. Krause, P.C., 1986, “Analysis of Electric Machinery”, McGraw Company, New York

ÖZGEÇMİŞ

Ebubekir ERDEM

Fırat Üniversitesi
Mühendislik Fakültesi
Bilgisayar Mühendisliği Bölümü
23119, Elazığ

aberdem@firat.edu.tr

- 1974** Elazığ 'da doğdu.
- 1992-1996** Fırat Üniversitesi Mühendislik Fakültesi Elektrik-Elektronik Mühendisliği Bölümünden mezun oldu.
- 1996-2000** Trabzon, Akçaabat Teknik Lisede Elektrik öğretmenliği yaptı.
- 1998-2001** KTÜ, Fen Bilimleri Enstitüsü, Elektrik-Elektronik Mühendisliği Anabilim Dalında “ Halka yerine sargı kullanılan gölge kutuplu asenkron motorun mikro denetleyici ile denetimi ” konusunda yaptığı çalışma ile Yüksek Mühendis derecesini aldı.
- 2000-** Fırat Üniversitesi, Mühendislik Fakültesi, Bilgisayar Mühendisliği Bölümünde araştırma görevlisi olarak çalışmaktadır.

EKLER

EK-1. Tüm anahtarlama durumları için anahtarların iletim süreleri ve sıraları

Giriş akım ($\bar{I}_i$) 1. bölge ve çıkış hat gerilimi ($\bar{V}_0$) 1. bölgede olması durumunda;

$$\delta_1^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_3^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin \alpha_i$$

$$\delta_4^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_6^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin \alpha_i$$

$\bar{I}_i$ 1. bölge ve $\bar{V}_0$ 2. bölgede olması durumunda;

$$\delta_7^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_1^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)_i$$

$$\delta_3^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin(\alpha_i)$$

$$\delta_9^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin \alpha_i$$

$\bar{I}_i$ 1. bölge ve $\bar{V}_0$ 3. bölgede olması durumunda;

$$\delta_7^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_4^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_4^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin \alpha_i$$

$$\delta_6^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin \alpha_i$$

$\bar{I}_i$ 1. bölge ve $\bar{V}_0$ 4. bölgede olması durumunda;

$$\delta_1^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_4^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_6^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin(\alpha_i)$$

$$\delta_3^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin \alpha_i$$

$\bar{I}_i$ 1. bölge ve $\bar{V}_0$ 5. bölgede olması durumunda;

$$\delta_1^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_7^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)_i$$

$$\delta_9^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin(\alpha_i)$$

$$\delta_3^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin \alpha_i$$

$\bar{I}_i$ 1. bölge ve $\bar{V}_0$ 6. bölgede olması durumunda;

$$\delta_4^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_7^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\frac{\pi}{3} - \alpha_i\right)$$

$$\delta_9^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin(\alpha_i)$$

$$\delta_6^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin \alpha_i$$

$\bar{I}_i$ 2. bölge ve $\bar{V}_0$ 1. bölgede olması durumunda;

$$\delta_2^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_5^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_6^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$$\delta_3^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$\bar{I}_i$ 2. bölge ve $\bar{V}_0$ 4. bölgede olması durumunda;

$$\delta_5^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_2^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_3^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$$\delta_6^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$\bar{I}_i$ 2. bölge ve $\bar{V}_0$ 2. bölgede olması durumunda;

$$\delta_2^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_8^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_9^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$$\delta_3^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$\bar{I}_i$ 2. bölge ve $\bar{V}_0$ 5. bölgede olması durumunda;

$$\delta_8^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_2^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_3^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$$\delta_9^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$\bar{I}_i$ 2. bölge ve $\bar{V}_0$ 3. bölgede olması durumunda;

$$\delta_5^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_8^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_9^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$$\delta_6^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$\bar{I}_i$ 2. bölge ve $\bar{V}_0$ 6. bölgede olması durumunda;

$$\delta_8^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_5^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\alpha_i - \frac{\pi}{3}\right)$$

$$\delta_6^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$$\delta_9^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\frac{2\pi}{3} - \alpha_i\right)$$

$\bar{I}_i$ 3. bölge ve $\bar{V}_0$ 1. bölgede olması durumunda;

$$\delta_4^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_1^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} + \alpha_o\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_2^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} + \alpha_o\right) \sin(\pi - \alpha_i)$$

$$\delta_5^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin(\pi - \alpha_i)$$

$\bar{I}_i$ 3. bölge ve $\bar{V}_0$ 2. bölgede olması durumunda;

$$\delta_7^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_1^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_2^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin(\pi - \alpha_i)$$

$$\delta_8^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin(\pi - \alpha_i)$$

$\bar{I}_i$ 3. bölge ve $\bar{V}_0$ 3. bölgede olması durumunda;

$$\delta_7^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_4^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_5^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin(\pi - \alpha_i)$$

$$\delta_8^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin(\pi - \alpha_i)$$

$\bar{I}_i$ 3. bölge ve $\bar{V}_0$ 4. bölgede olması durumunda;

$$\delta_1^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_4^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_5^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin(\pi - \alpha_i)$$

$$\delta_2^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin(\pi - \alpha_i)$$

$\bar{I}_i$ 3. bölge ve $\bar{V}_0$ 5. bölgede olması durumunda;

$$\delta_1^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_7^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_8^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin(\pi - \alpha_i)$$

$$\delta_2^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin(\pi - \alpha_i)$$

$\bar{I}_i$ 3. bölge ve $\bar{V}_0$ 6. bölgede olması durumunda;

$$\delta_4^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_7^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{2\pi}{3}\right)$$

$$\delta_8^+ = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin(\pi - \alpha_i)$$

$$\delta_5^- = \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin(\pi - \alpha_i)$$

$\bar{I}_i$ 4. bölge ve $\bar{V}_0$ 1. bölgede olması durumunda;

$$\delta_1^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_4^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_6^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin(\alpha_i - \pi)$$

$$\delta_3^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin(\alpha_i - \pi)$$

$\bar{I}_i$ 4. bölge ve $\bar{V}_0$ 2. bölgede olması durumunda;

$$\delta_1^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_7^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_9^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin(\alpha_i - \pi)$$

$$\delta_3^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin(\alpha_i - \pi)$$

$\bar{I}_i$ 4. bölge ve $\bar{V}_0$ 3. bölgede olması durumunda;

$$\delta_4^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_7^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_9^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin(\alpha_i - \pi)$$

$$\delta_6^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin(\alpha_i - \pi)$$

$\bar{I}_i$ 4. bölge ve $\bar{V}_0$ 4. bölgede olması durumunda;

$$\delta_4^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_1^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_3^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin(\alpha_i - \pi)$$

$$\delta_6^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin(\alpha_i - \pi)$$

$\bar{I}_i$ 4. bölge ve $\bar{V}_0$ 5. bölgede olması durumunda;

$$\delta_7^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_1^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_3^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin(\alpha_i - \pi)$$

$$\delta_9^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin(\alpha_i - \pi)$$

$\bar{I}_i$ 4. bölge ve $\bar{V}_0$ 6. bölgede olması durumunda;

$$\delta_7^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_4^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\frac{4\pi}{3} - \alpha_i\right)$$

$$\delta_6^- = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin(\alpha_i - \pi)$$

$$\delta_9^+ = \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin(\alpha_i - \pi)$$

$\bar{I}_i$ 5. bölge ve $\bar{V}_0$ 1. bölgede olması durumunda;

$$\begin{aligned}\delta_5^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_2^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_3^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right) \\ \delta_6^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right)\end{aligned}$$

$\bar{I}_i$ 5. bölge ve $\bar{V}_0$ 2. bölgede olması durumunda;

$$\begin{aligned}\delta_8^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_2^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_3^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right) \\ \delta_9^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right)\end{aligned}$$

$\bar{I}_i$ 5. bölge ve $\bar{V}_0$ 3. bölgede olması durumunda;

$$\begin{aligned}\delta_8^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_5^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_6^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right) \\ \delta_9^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right)\end{aligned}$$

$\bar{I}_i$ 5. bölge ve $\bar{V}_0$ 4. bölgede olması durumunda;

$$\begin{aligned}\delta_2^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_5^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_6^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right) \\ \delta_3^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right)\end{aligned}$$

$\bar{I}_i$ 5. bölge ve $\bar{V}_0$ 5. bölgede olması durumunda;

$$\begin{aligned}\delta_2^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_8^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_9^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right) \\ \delta_3^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right)\end{aligned}$$

$\bar{I}_i$ 5. bölge ve $\bar{V}_0$ 6. bölgede olması durumunda;

$$\begin{aligned}\delta_5^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_8^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{4\pi}{3}\right) \\ \delta_9^+ &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right) \\ \delta_6^- &= \frac{2}{\sqrt{3}} \frac{|\vec{v}_o|}{|\vec{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\frac{5\pi}{3} - \alpha_i\right)\end{aligned}$$

$\bar{I}_i$ 6. bölge ve $\bar{V}_0$ 1. bölgede olması durumunda;

$$\begin{aligned}\delta_1^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_4^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_5^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{6} - \alpha_o\right) \sin(2\pi - \alpha_i) \\ \delta_2^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o + \frac{\pi}{6}\right) \sin(2\pi - \alpha_i)\end{aligned}$$

$\bar{I}_i$ 6. bölge ve $\bar{V}_0$ 2. bölgede olması durumunda;

$$\begin{aligned}\delta_1^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_7^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_8^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{6}\right) \sin(2\pi - \alpha_i) \\ \delta_2^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{\pi}{2} - \alpha_o\right) \sin(2\pi - \alpha_i)\end{aligned}$$

$\bar{I}_i$ 6. bölge ve $\bar{V}_0$ 3. bölgede olması durumunda;

$$\begin{aligned}\delta_4^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_7^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_8^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{5\pi}{6} - \alpha_o\right) \sin(2\pi - \alpha_i) \\ \delta_5^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{\pi}{2}\right) \sin(2\pi - \alpha_i)\end{aligned}$$

$\bar{I}_i$ 6. bölge ve $\bar{V}_0$ 4. bölgede olması durumunda;

$$\begin{aligned}\delta_4^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_1^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_2^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{5\pi}{6}\right) \sin(2\pi - \alpha_i) \\ \delta_5^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{7\pi}{6} - \alpha_o\right) \sin(2\pi - \alpha_i)\end{aligned}$$

$\bar{I}_i$ 6. bölge ve $\bar{V}_0$ 5. bölgede olması durumunda;

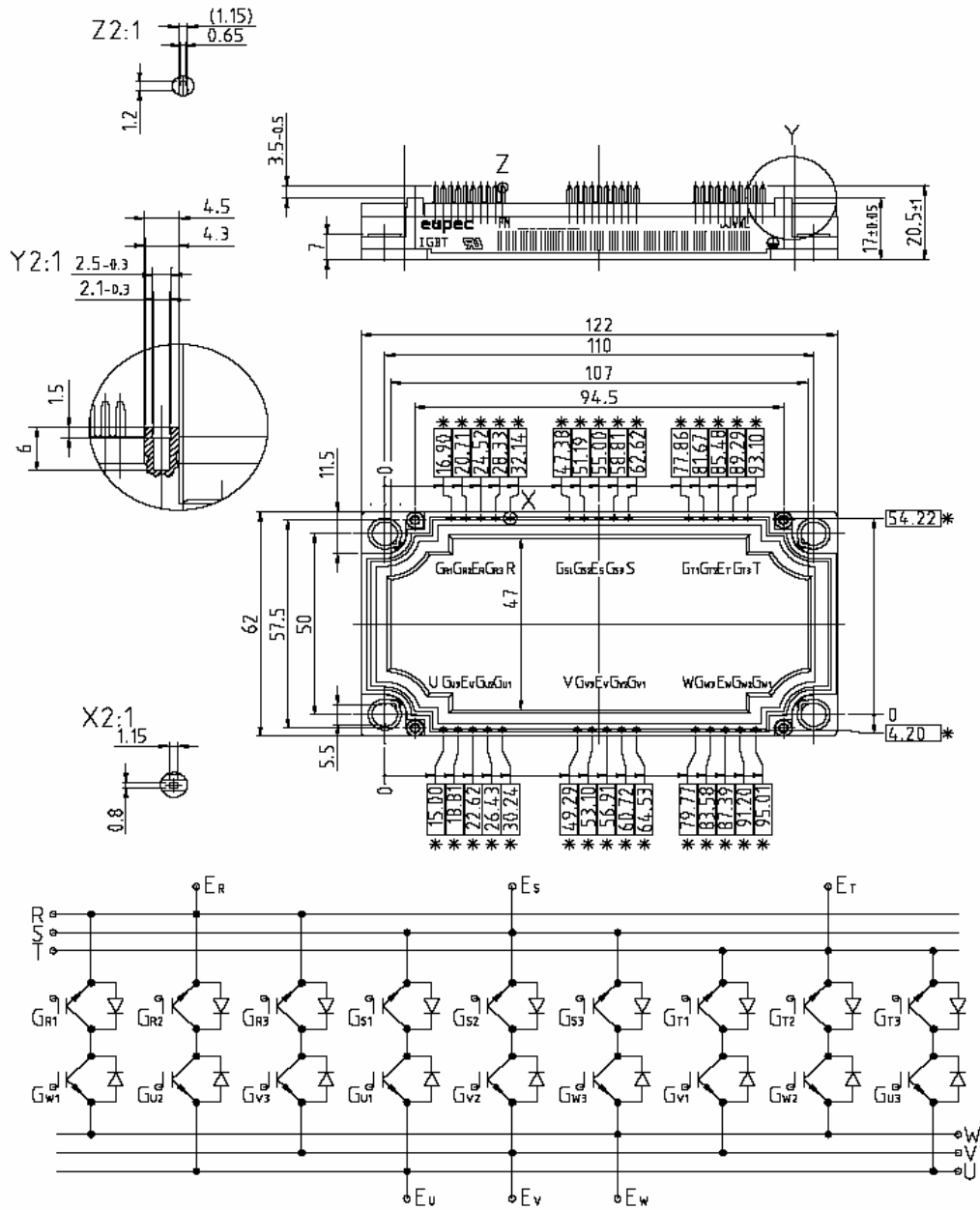
$$\begin{aligned}\delta_7^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_1^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_2^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{3\pi}{2} - \alpha_o\right) \sin(2\pi - \alpha_i) \\ \delta_8^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{7\pi}{6}\right) \sin(2\pi - \alpha_i)\end{aligned}$$

$\bar{I}_i$ 6. bölge ve $\bar{V}_0$ 6. bölgede olması durumunda;

$$\begin{aligned}\delta_7^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_4^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin\left(\alpha_i - \frac{5\pi}{3}\right) \\ \delta_5^+ &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\alpha_o - \frac{3\pi}{2}\right) \sin(2\pi - \alpha_i) \\ \delta_8^- &= \frac{2}{\sqrt{3}} \frac{|\bar{v}_o|}{|\bar{v}_i|} \sin\left(\frac{11\pi}{6} - \alpha_o\right) \sin(2\pi - \alpha_i)\end{aligned}$$



Gehäusemaße / Schaltbild Package outline / Circuit diagram



EK-3. Matris çevirici sürme devresinde kullanılan çevre birimlerin teknik özellikleri

EK-3.1. ICPL2631 yüksek hızlı optik izolatör

ICPL2631
ICPL2630



DUAL CHANNEL, HIGH CMR, VERY HIGH SPEED OPTICALLY COUPLED ISOLATOR LOGIC GATE OUTPUT

APPROVALS

- UL recognised, File No. E91231

DESCRIPTION

The ICPL2630 / ICPL2631 are dual channel optocouplers consisting of GaAsP light emitting diodes and high gain integrated photo detectors to provide 3500Volts_{RMS} electrical isolation between input and output. The output of the detector I.C.'s are open collector Schottky clamped transistors. The ICPL2631 has an internal shield which provides a guaranteed common mode transient immunity specification of 1000V/ μ s minimum. This unique design provides maximum ac and dc circuit isolation while achieving TTL compatibility. The coupled parameters are guaranteed over the temperature range of 0°C to 70°C, such that a maximum input signal of 5mA will provide a minimum output sink current of 13mA (equivalent to fan-out of eight gates)

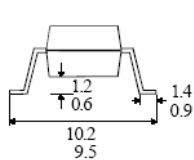
FEATURES

- High speed - 10MBit/s
- High Common Mode Transient Immunity 10kV/ μ s typical
- Logic gate output
- ICPL2631 has improved noise shield for superior common mode rejection
- Options :-
10mm lead spread - add G after part no.
Surface mount - add SM after part no.
Tape&reel - add SMT&R after part no.

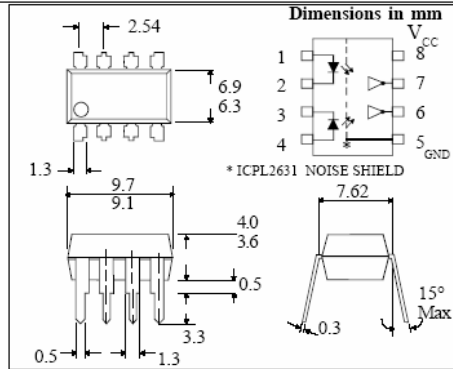
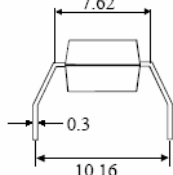
APPLICATIONS

- Line receiver, data transmission
- Computer-peripheral interface
- Data multiplexing
- Pulse transformer replacement

OPTION SM SURFACE MOUNT



OPTION G



ABSOLUTE MAXIMUM RATINGS (25°C unless otherwise specified)

Storage Temperature _____ -55°C to + 125°C
Operating Temperature _____ 0°C to + 70°C
Lead Soldering Temperature
(1/16 inch (1.6mm) from case for 10 secs) 260°C

INPUT DIODE

Average Forward Current _____ 15mA
(note 5)
Peak Forward Current _____ 30mA
(less than 1msec duration)(note 5)
Reverse Voltage _____ 5V
(note 5)

DETECTOR

Supply Voltage(V_{CC}) _____ 7V
(1 minute maximum)
Output Current (I_O) _____ 16mA
(note 5)
Output Voltage (V_O) _____ 7V
(note 5)
Collector Output Power Dissipation _____ 60mW

ISOCOM COMPONENTS LTD

Unit 25B, Park View Road West,
Park View Industrial Estate, Brenda Road
Hartlepool, Cleveland, TS25 1YD
Tel: (01429) 863609 Fax : (01429) 863581

ISOCOM INC

1024 S. Greenville Ave, Suite 240,
Allen, TX 75002 USA
Tel: (214) 495-0755 Fax: (214) 495-0901
e-mail info@isocom.com
http://www.isocom.com

EK-3.2. IXDP630PI sayısal ölü zaman entegresi



Inverter Interface and Digital Deadtime Generator for 3-Phase PWM Controls

Type	Package	Configuration	Temp. Range
IXDP630 PI	18-Pin Plastic DIP	RC Oscillator	-40°C to +85°C
IXDP631 PI	18-Pin Plastic DIP	Crystal Oscillator	-40°C to +85°C

This 5 V HCMOS integrated circuit is intended primarily for application in three-phase, sinusoidally commutated brushless motor, induction motor, AC servomotor or UPS PWM modulator control systems. It injects the required deadtime to convert a single phase leg PWM command into the two separate logic signals required to drive the upper and lower semiconductor switches in a PWM inverter. It also provides facilities for output disable and fast overcurrent and fault condition shutdown.

In the IXDP630, deadtime programming is achieved by an internal RC oscillator. In the IXDP631, programming is achieved by use of a crystal oscillator. An alternative for both the IXDP630/631 is with an external clock signal. Because of its flexibility, the IXDP630/631 is easily utilized in a variety of brushed DC, trapezoidally commutated brushless DC, hybrid and variable reluctance step and other more exotic PWM motor drive power and control circuit designs.

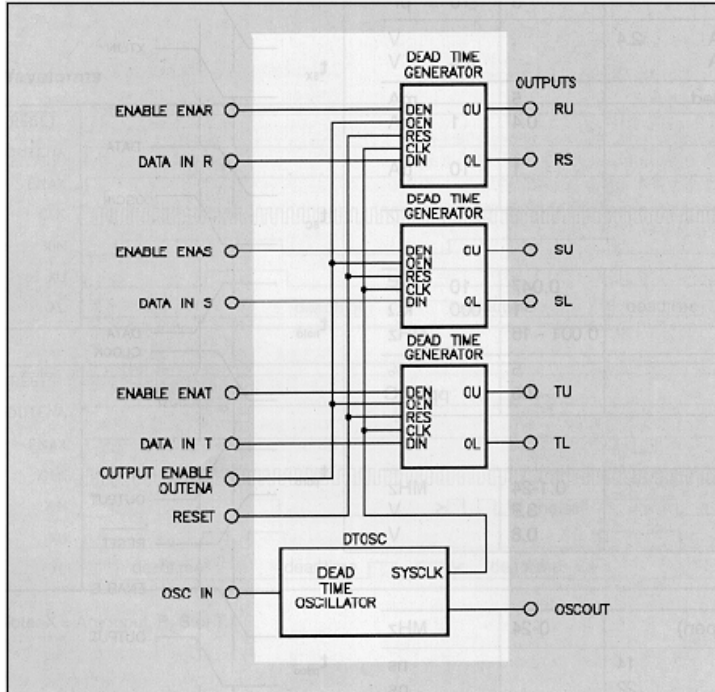
Features

- 5 V HCMOS logic implementation maintains low power at high speed
- Schmitt trigger inputs and CMOS logic levels improve noise immunity
- Simultaneously injects equal deadtime in up to three output phases
- Replaces 10-12 standard SS/MSI logic devices
- Allows a wide range of PWM modulation strategies
- Directly drives high speed optocouplers

Applications

- 1- and 3- Phase Motion Controls
- 1- and 3- Phase UPS Systems
- General Power Conversion Circuits
- Pulse Timing and Waveform Generation
- General Purpose Delay and Filter
- General Purpose Three Channel "One Shot"

Block Diagram IXDP 630/IXDP 631



IXYS reserves the right to change limits, test conditions and dimensions.

EK-4. M57145L sürücü besleme kaynağı teknik bilgileri

MITSUBISHI HYBRID IC M57145L-01

HYBRID IC FOR ON-BOARD POWER SUPPLY

DESCRIPTION

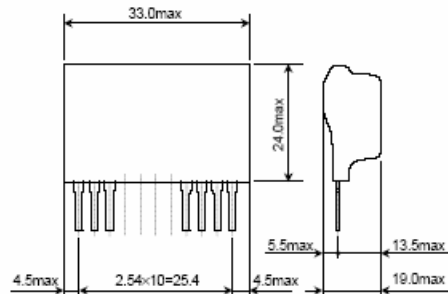
M57145L-01 is an insulated type DC-DC converter which can supply 2 outputs from 12 ~ 18VDC single input. The insulation can endure to 2500Vrms and a pair of output voltages is +15.8V, -8.2V which can suitable for power supply to IGBT driver.

FEATURES

- Input voltage DC12 ~ 18V
- Output voltage +24V, 100mA
+8.2V
- Insulation endurance between input and output 2500Vrms 1minute
- Small SIP structure

OUTLINE DRAWING

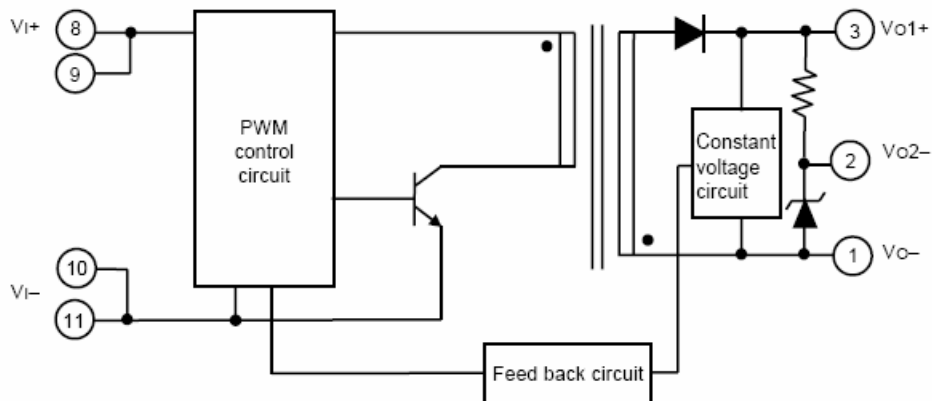
Dimensions: mm



APPLICATION

Power supply for IGBT driver, etc.

BLOCK DIAGRAM



Mar. 2002

EK-5. EXB840 IGBT sürücüsü entegresi teknik bilgileri



IGBT-Driving Hybrid ICs (EXB8...-Series) Application Manual

1. Introduction

The insulated gate bipolar transistor (IGBT) is increasingly being used in small, low-noise, high-performance power supplies, inverters, uninterruptable power supplies (UPS), and motor speed controls.

Fuji's Hybrid IC driver for IGBTs was developed to take full advantage of the IGBT.

2. Features

- Various series
 - Standard series: For up to 10 kHz operation
 - High-speed series: For up to 40 kHz operation
 - These series cover the full range of IGBT products.
- Built-in photocoupler for high isolation voltage: 250 AC for one minute
- Single supply operation
- Built-in overcurrent protection circuit
- Overcurrent detection output
- SIL package for high-density mounting

3. Applications

- General-purpose inverter and motor control
- Servo control
- Uninterruptable power supplies (UPS)
- Welding machines

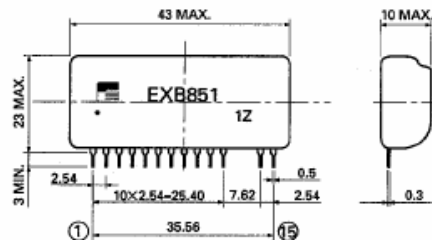
4. Comprehensive Chart

IGBT	600 V IGBT drive		1200 V IGBT drive	
	Up to 150A	Up to 400A	Up to 75A	Up to 300A
Standard type	EXB850	EXB851	EXB850	EXB851
High-speed type	EXB840	EXB841	EXB840	EXB841

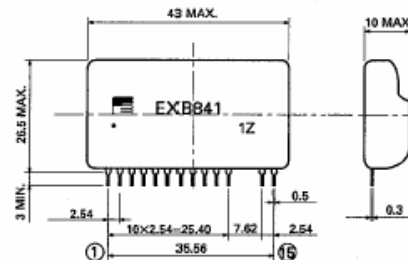
Notes: 1. Standard type: Signal delay in drive circuit; Up to 4 μ s (max.)
2. High-speed type: Signal delay in drive circuit; Up to 1.5 μ s (max.)

5. Dimensions, mm

- EXB850
- EXB840

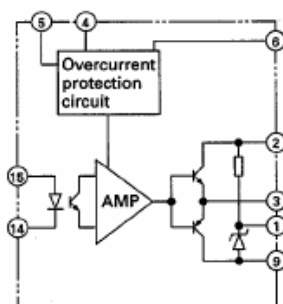


- EXB851
- EXB841

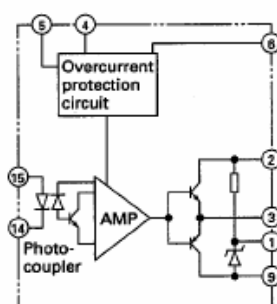


6. Functional Block Diagrams

EXB850, 851



EXB840, 841


Notation common to all EXB series

Pin number	Description
①	Connected to smoothing capacitor for reverse bias power supply
②	Power supply (+20 V)
③	Drive output
④	For connecting an external capacitor to protect against malfunction of the overcurrent protection circuit. (The capacitor is not needed in most cases.)
⑤	Overcurrent detection output
⑥	Collector voltage monitoring
⑦ ⑧	Not connected
⑨	Power supply (0 V)
⑩ ⑪	Not connected
⑭	Drive signal input (-)
⑮	Drive signal input (+)

7. Ratings and Characteristics

■ Absolute maximum ratings

(Ta = 25°C)

Item	Symbol	Condition	Rating		Unit
			EXB850, EXB840 (Medium capacity)	EXB851, EXB841 (Large capacity)	
Supply voltage	V _{cc}		25		V
Photocoupler input current	I _{in}		25		mA
Forward bias output current	I _{g1}	PW = 2 μs, duty at 0.05 or less	1.5	4.0	A
Reverse bias output current	I _{g2}	PW = 2 μs, duty at 0.05 or less	1.5	4.0	A
Input/Output isolation voltage	V _{ISO}	AC 50/60 Hz, 1 minute	2500		V
Operating surface temperature	T _c		-25 to +85		°C
Storage temperature	T _{stg}		-25 to +125		°C

■ Recommended operating conditions

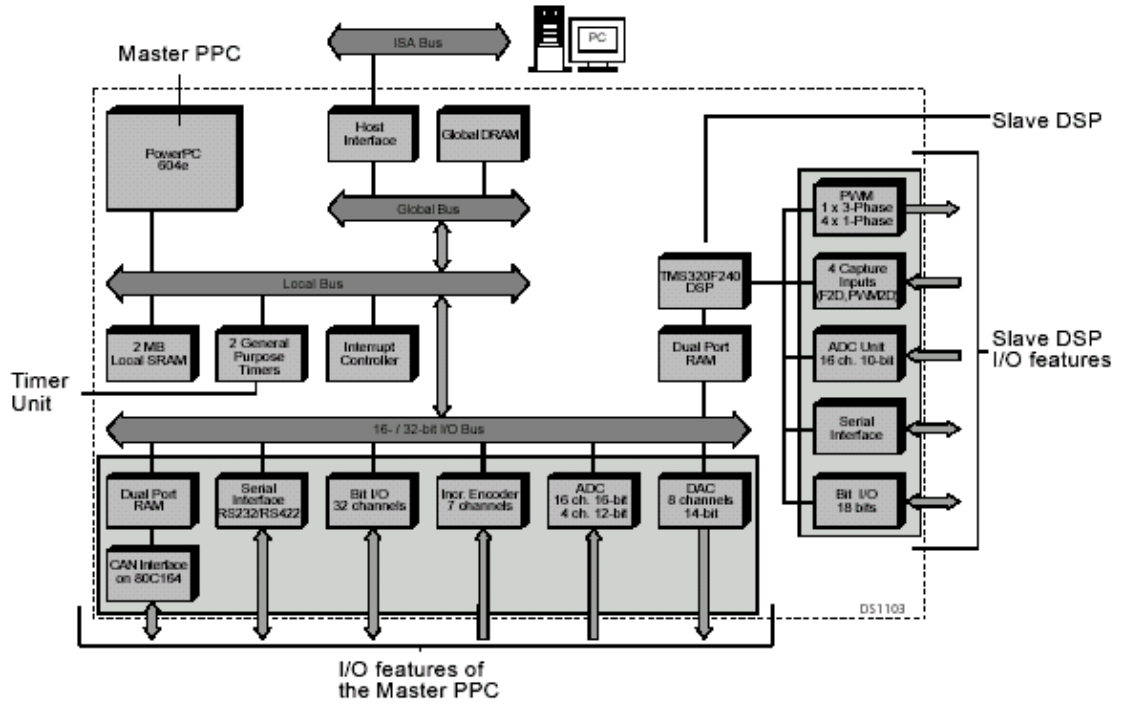
Item	Symbol	Recommended operating conditions				Unit
		Standard type		High-speed type		
		EXB850	EXB851	EXB840	EXB841	
Supply voltage	V _{cc}	20 ⁺² ₋₀				V
Photocoupler input current	I _{in}	5		10		mA

EK-6. dSPACE DS1103 Denetleyici Kartın Özellikleri, mimari yapısı ve blok kütüphaneleri

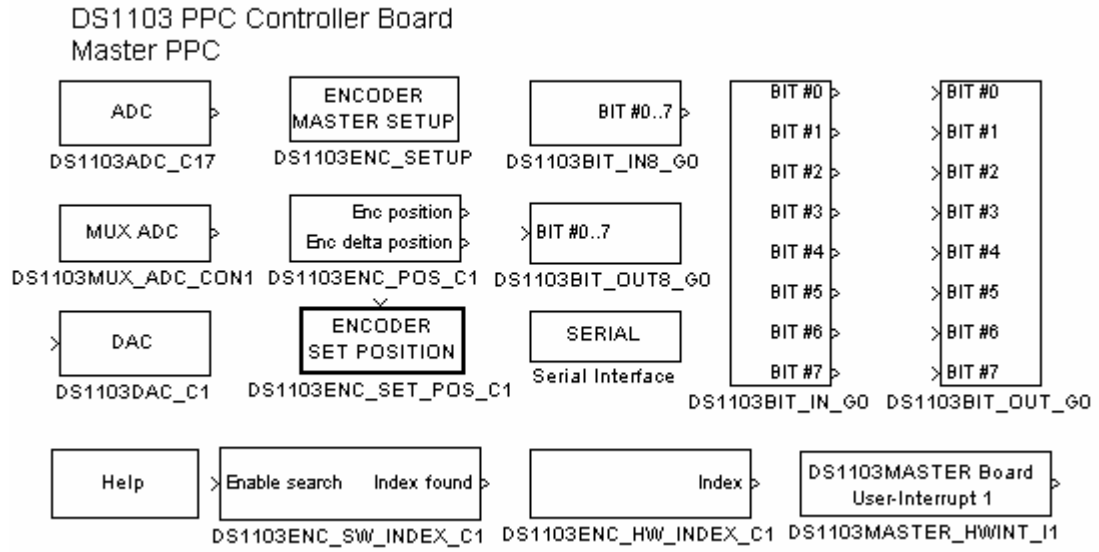
EK-6.1. DS1103 PPC denetleyici kartın teknik özellikleri

- Motorola PowerPC 604e / 333 MHz
- Slave DSP Texas Instruments TMS320F240 Subsystem
- 2 general purpose timers
- 2 MB local SRAM
- 32 MB global DRAM
- 4 ADC units 16 bit, multiplexed (4 channels each), 4 μ s sampling time *
- 4 ADC channels 12 bit, 800 ns sampling time *
- 8 DA channels, 14 bit, 5 μ s settling time
- Incremental encoder interface (6 digital inputs and 1 analog input)
- 4 channels with 8 bits of digital I/O
- Serial interface
- CAN interface
- Three-phase PWM outputs plus 4 single PWM outputs

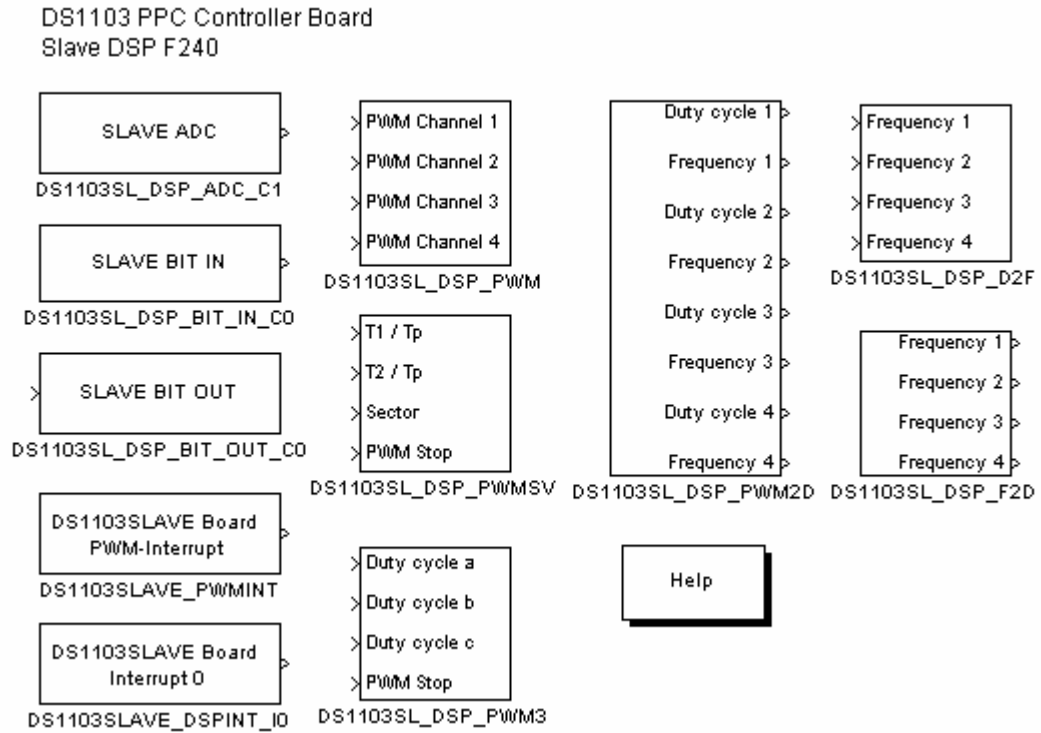
EK-6.2. DS1103 mimarisi ve fonksiyonel birimleri



Ek-6.3. DS1103'ün Master PPC'si için RTI blokları



Ek-6.4. DS1103'ün Slave DSP'si için RTI blokları

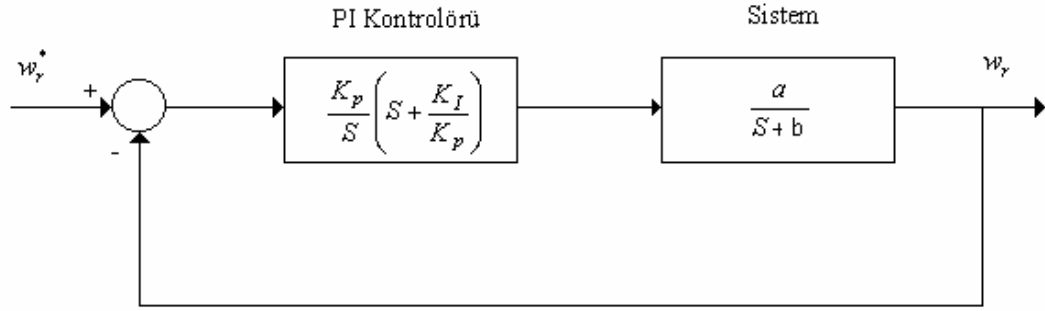


EK-7. Benzetim ve deneysel çalışmalarda kullanılan AC motorun parametreleri

Nominal Güç	:1.1 kw
Faz-faz gerilimi	:380V
Frekans, f	:50Hz
Stator direnci, R_s	:7 Ω
Rotor direnci, R_r	:6 Ω
Stator indüktansı, L_s	:0.52H
Rotor indüktansı, L_r	:0.52H
Ortak inductance, L_m	:0.5H
Atalet momenti, j	:0.0085 kgm ²
Kutup sayısı, p	:4

EK-8. PI Parametrelerinin Hesabı

PI kontrolörü parametrelerinin bulunmasında, aşağıda verilen sistem göz önünde bulundurulacak olursa, K_p oransal ve K_I integral parametre değerlerinin bulunması için ilgili ifadeler üretilebilir [70].



Şekil EK.8.1. Kontrol döngüsü

Şekil EK.8.1'deki kontrol döngüsünün transfer ifadesi;

$$\frac{w_r}{w_r^*} = \frac{1}{Z} \frac{w_n^2 (S + Z)}{S^2 + 2\xi w_n S + w_n^2} \quad (\text{EK8.1})$$

şeklindedir. Burada w_n doğal frekansı, ξ sönüm faktörü ve Z sıfırının ifadeleri Denklem (EK8.2) gibi verilebilir.

$$w_n^2 = aK_I; \quad \xi = \frac{b + aK_p}{2w_n}; \quad Z = \frac{K_I}{K_p} \quad (\text{EK8.2})$$

Oluşan sistemin kutup ve sıfırlarının kompleks düzlemindeki yerleşim biçimi Şekil EK.8.2'deki gibi ise, ve doğal frekans ile sönüm faktörü bilinen değerler olmak üzere, K_I ve K_p parametreleri kolaylıkla hesaplanabilmektedir.

$$\theta_{p1} = 180^\circ - \theta; \quad \theta_{p2} = 180^\circ - \tan^{-1} \left(\frac{w_n \sin \theta}{w_n \cos \theta - b} \right); \quad \theta_{z1} = \theta_{p1} + \theta_{p2} - 180^\circ \quad (\text{EK8.3})$$

Kutup ve sıfırların açılarını Denklem EK8.3'ten bulunduktan sonra, Denklem EK8.4'de verilen ifade ile K_I / K_p oranı bulunabilir.

$$\tan \theta_{z1} = \frac{w_n \sin \theta}{\frac{K_I}{K_p} - w_n \cos \theta} \quad (\text{EK8.4})$$

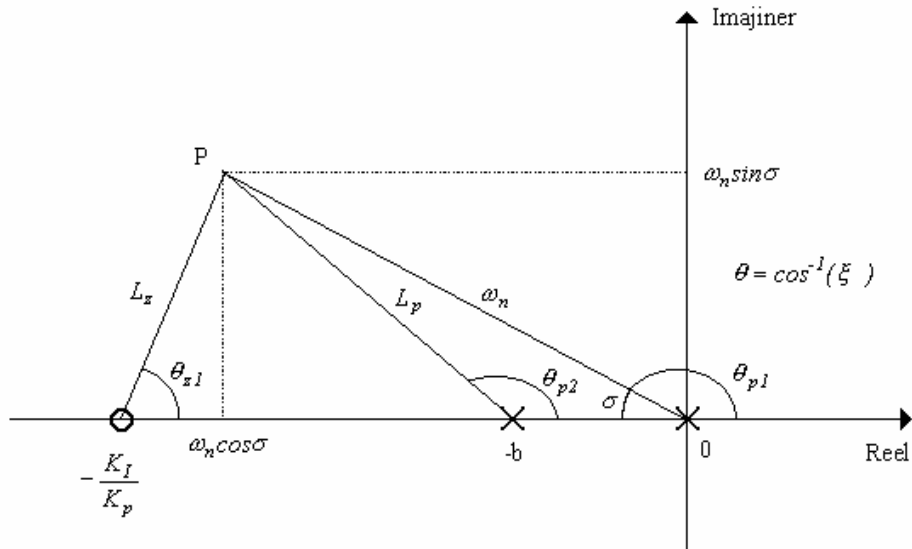
L_p ve L_z uzunlukları ise, şu şekilde bulunur.

$$L_p = \frac{w_n \sin \theta}{\sin \theta_{p2}}; \quad L_z = \frac{L_p \sin(180^\circ - \theta_{p2})}{\sin \theta_{z1}} \quad (\text{EK8.5})$$

bulunan bu uzunluklar yardımı ile sistemin K kazancı ve buradan da K_p tespit edilir.

$$K = aK_p = \frac{L_p w_n}{L_z} \Rightarrow K_p = \frac{L_p w_n}{aL_z} \quad (\text{EK8.6})$$

K_p bulunduktan sonra, Denklem EK8.4'de yerine konularak K_I bulunabilir.



Şekil EK-8.2. Kutup ve Sıfırların kompleks düzlemde yerleşimi

EK-9. Asenkron Motorun α - β Modeli

Asenkron motorun gerilim denklemleri α - β referans çatı ekseninde aşağıdaki gibi yazılabilir [71].

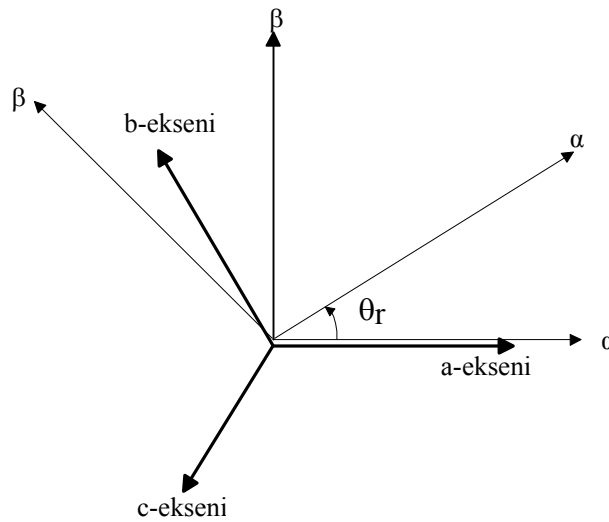
$$\begin{aligned} U_{s\alpha\beta} &= R_s I_{s\alpha\beta} + \frac{d\Psi_{s\alpha\beta}}{dt} \\ U_{r(\alpha\beta)} &= R_r I_{r(\alpha\beta)} + \frac{d\Psi_{r(\alpha\beta)}}{dt} \end{aligned} \quad (\text{EK9.1})$$

Burada $U_{s\alpha\beta}$, $U_{r(\alpha\beta)}$, $I_{s\alpha\beta}$, $I_{r(\alpha\beta)}$ ve $\Psi_{s\alpha\beta}$, $\Psi_{r(\alpha\beta)}$ sırasıyla stator ve rotorun gerilim, akım ve akı vektörleridir. R_s ve R_r ise stator ve rotorun direnç katsayı matrisleridir. Stator ve rotorun akı vektörleri, yine stator ve rotorun akım vektörleri cinsinden ifadesi:

$$\begin{aligned} \Psi_{s\alpha\beta} &= L_s I_{s\alpha\beta} + L_m I_{r(\alpha\beta)} e^{j\theta_r} \\ \Psi_{r(\alpha\beta)} &= L_r I_{r(\alpha\beta)} + L_m I_{s\alpha\beta} e^{-j\theta_r} \end{aligned} \quad (\text{EK9.2})$$

şeklindedir. Burada L_s ve L_r sırasıyla stator ve rotorun öz endüktansları, L_m ise stator ve rotor arasındaki ortak endüktanstır. θ_r motorun elektriksel açısı konumu durumundadır. Denklem (EK9.1) ve Denklem (EK9.2)'de rotora ait bulunan gerilim ve akı denklemleri rotor referans çatısında ifade etmek için aşağıdaki dönüşüm denklemleri kullanılabilir.

$$\begin{aligned} U_{r\alpha\beta} &= U_{r(\alpha\beta)} e^{j\theta_r} \\ I_{r\alpha\beta} &= I_{r(\alpha\beta)} e^{j\theta_r} \\ \Psi_{r\alpha\beta} &= \Psi_{r(\alpha\beta)} e^{j\theta_r} \end{aligned} \quad (\text{EK9.3})$$



Şekil EK-9.1 Stator ve rotor α - β eksenleri.

Bu dönüşüm denklemleri kullanıldıktan sonra artık $U_{\alpha\beta}$, $I_{\alpha\beta}$, $\Psi_{\alpha\beta}$ gerilim, akım ve akı vektörleri artık stator referans çatısındadır. Bu aradaki dönüşümleri yapmak için Şekil EK-9.1’de motorun stator α - β ve rotor α - β eksen takımları verilmiştir. Görüldüğü gibi rotor α - β eksenini ω_r elektriksel hızla dönmekte olup iki eksen arasındaki açı farkı θ_r kadardır.

Bu dönüşümler kullanılacak olursa stator referans çatısında hem stator hem de rotor gerilim ve akı denklemleri aşağıdaki gibi ifade edilebilir.

$$U_{s\alpha\beta} = R_s I_{s\alpha\beta} + \frac{d\Psi_{s\alpha\beta}}{dt} \quad (\text{EK9.4})$$

$$U_{r\alpha\beta} = R_r I_{r\alpha\beta} + \frac{d\Psi_{r\alpha\beta}}{dt} - j\omega_r \Psi_{r\alpha\beta}$$

$$\begin{aligned} \Psi_{s\alpha\beta} &= L_s I_{s\alpha\beta} + L_m I_{r\alpha\beta} \\ \Psi_{r\alpha\beta} &= L_r I_{r\alpha\beta} + L_m I_{s\alpha\beta} \end{aligned} \quad (\text{EK9.5})$$

Bilindiği gibi burada gerilim, akım ve akı vektörleri ikişer bileşenden oluşmaktadır. Denklem (EK9.4) ve Denklem (EK9.5)’den gerilim ve akım denklemleri bileşenlerine ayırarak aşağıdaki gibi yazmak mümkündür.

$$U_{s\alpha} = R_s I_{s\alpha} + \frac{d\Psi_{s\alpha}}{dt} \quad (\text{EK9.6})$$

$$U_{s\beta} = R_s I_{s\beta} + \frac{d\Psi_{s\beta}}{dt}$$

$$U_{r\alpha} = R_r I_{r\alpha} + \frac{d\Psi_{r\alpha}}{dt} + \omega_r \Psi_{r\beta} \quad (\text{EK9.7})$$

$$U_{r\beta} = R_r I_{r\beta} + \frac{d\Psi_{r\beta}}{dt} - \omega_r \Psi_{r\alpha}$$

$$\begin{aligned} \Psi_{s\alpha} &= L_s I_{s\alpha} + L_m I_{r\alpha} \\ \Psi_{s\beta} &= L_s I_{s\beta} + L_m I_{r\beta} \end{aligned} \quad (\text{EK9.8})$$

$$\begin{aligned} \Psi_{r\alpha} &= L_r I_{r\alpha} + L_m I_{s\alpha} \\ \Psi_{r\beta} &= L_r I_{r\beta} + L_m I_{s\beta} \end{aligned} \quad (\text{EK9.9})$$

Denklem (EK9.5)’den stator ve rotor akımları, stator ve rotor akıları cinsinden ifade edilecek olursa;

$$\begin{aligned}
I_{s\alpha\beta} &= \frac{1}{\sigma L_s L_r} (L_r \Psi_{s\alpha\beta} - L_m \Psi_{r\alpha\beta}) \\
I_{r\alpha\beta} &= \frac{1}{\sigma L_s L_r} (L_s \Psi_{r\alpha\beta} - L_m \Psi_{s\alpha\beta}) \\
\sigma &= \frac{L_s L_r - L_m^2}{L_s L_r}
\end{aligned} \tag{EK9.10}$$

Burada σ 'ya kaçak akı katsayısı denilmektedir. Benzer şekilde Denklem (EK9.10)'dan stator ve rotor akımları da α ve β bileşenlerine ayrıştırılacak olursa aşağıdaki iki denklem türetilmiş olur.

$$\begin{aligned}
I_{s\alpha} &= \frac{1}{\sigma L_s L_r} (L_r \Psi_{s\alpha} - L_m \Psi_{r\alpha}) \\
I_{s\beta} &= \frac{1}{\sigma L_s L_r} (L_r \Psi_{s\beta} - L_m \Psi_{r\beta})
\end{aligned} \tag{EK9.11}$$

$$\begin{aligned}
I_{r\alpha} &= \frac{1}{\sigma L_s L_r} (L_s \Psi_{r\alpha} - L_m \Psi_{s\alpha}) \\
I_{r\beta} &= \frac{1}{\sigma L_s L_r} (L_s \Psi_{r\beta} - L_m \Psi_{s\beta})
\end{aligned} \tag{EK9.12}$$

Motorun stator ve rotor akımları cinsinden ürettiği elektromanyetik moment Denklem (EK9.13)'de gibi ifade edilebilir.

$$T_e = 3 \frac{P}{2} L_m \operatorname{Im} \left\{ I_{s\alpha\beta} \left(I_{r(\alpha\beta)} e^{j\theta_r} \right)^* \right\} \tag{EK9.13}$$

Burada T_e motorun ürettiği elektromanyetik moment, P motorun kutup sayısıdır. $\operatorname{Im}\{\}$ imajiner ve $*$ kompleks eşlenik anlamındadır. Rotor akımı stator referans çatısında yazılacak olursa Denklem (EK9.13) aşağıdaki gibi de ifade edilebilir.

$$T_e = 3 \frac{P}{2} L_m \operatorname{Im} \left\{ I_{s\alpha\beta} I_{r\alpha\beta}^* \right\} \tag{EK9.14}$$

Motorun mekaniksel dinamiği üretilen moment cinsinden şu şekilde ifade edilir.

$$J \frac{2}{P} \frac{d\omega_r}{dt} = T_e - T_L - B \frac{2}{P} \omega_r \tag{EK9.15}$$

$$\omega_r = \frac{d\theta_r}{dt} \tag{EK9.16}$$

Burada J motorun ataleti, T_L yük momenti ve B sürtünme katsayısıdır. Denklemler (EK9.6)-(EK9.9), Denklemler (EK9.11) - (EK9.16)'dan motora ait matematiksel model şu özet ifadelerle verilebilir.

$$\begin{aligned}\Psi_{s\alpha} &= \int (U_{s\alpha} - R_s I_{s\alpha}) dt \\ \Psi_{s\beta} &= \int (U_{s\beta} - R_s I_{s\beta}) dt\end{aligned}\tag{EK9.17}$$

$$\Psi_{r\alpha} = \int (U_{r\alpha} - R_r I_{r\alpha} - \omega_r \Psi_{r\beta}) dt$$

$$\Psi_{r\beta} = \int (U_{r\alpha} - R_r I_{r\beta} + \omega_r \Psi_{r\alpha}) dt$$

$$\begin{bmatrix} I_{s\alpha} \\ I_{s\beta} \\ I_{r\alpha} \\ I_{r\beta} \end{bmatrix} = \frac{1}{\sigma L_s L_r} \begin{bmatrix} L_r & 0 & -L_m & 0 \\ 0 & L_r & 0 & -L_m \\ -L_m & 0 & L_s & 0 \\ 0 & -L_m & 0 & L_s \end{bmatrix} \begin{bmatrix} \Psi_{s\alpha} \\ \Psi_{s\beta} \\ \Psi_{r\alpha} \\ \Psi_{r\beta} \end{bmatrix}\tag{EK9.18}$$

$$T_e = 3 \frac{P}{2} L_m (I_{s\beta} I_{r\alpha} - I_{s\alpha} I_{r\beta})\tag{EK9.19}$$

$$\omega_r = \frac{P}{2J} \int \left(T_e - T_L - B \frac{2}{P} \omega_r \right) dt\tag{EK9.20}$$

$$\theta_r = \theta_{r0} + \int \omega_r dt\tag{EK9.21}$$

Burada θ_{r0} motorun başlangıç konumudur. Denklemler (EK9.17) - (EK9.21) çözülecek olursa motora ait hem geçici durum hem de sürekli durum sonuçları elde edilir. Bunun için önce denklem (EK9.17)'den motorun akı değerleri, sonra denklem (EK9.18)'den motorun akımları ve daha sonra Denklemler (EK9.19) - (EK9.21)'den motorun ürettiği elektromanyetik moment, motorun elektriksel hızı ve konumu hesaplanabilir. Bu hesaplamalar çok zahmetli olacağından ve uzun süre alacağından motorun matematiksel modeli kullanılarak bilgisayar ortamında Matlab/Simulink paket programı ile benzetimi yapılmıştır.

Burada, EK-7'de parametreleri verilen yıldız bağlı asenkron motor 220V 50Hz'lik üç fazlı şebeke gerilimi ile beslenmiştir. Elde edilen benzetim ve deneysel sonuçlar sırasıyla Şekiller EK-9.2 ve Şekiller EK-9.3'de verilmiştir.

EK-9.1. Üç Faz ve $\alpha - \beta$ Arası Dönüşümler

Şekil EK-9.1'de gösterildiği gibi, α ekseni üç faz çatısının a ekseni ile çakıştırılacak olursa, stator gerilimini $\alpha - \beta$ terimleri cinsinden Denklem (EK9.22)'de verilen matrisle ifade edilir.

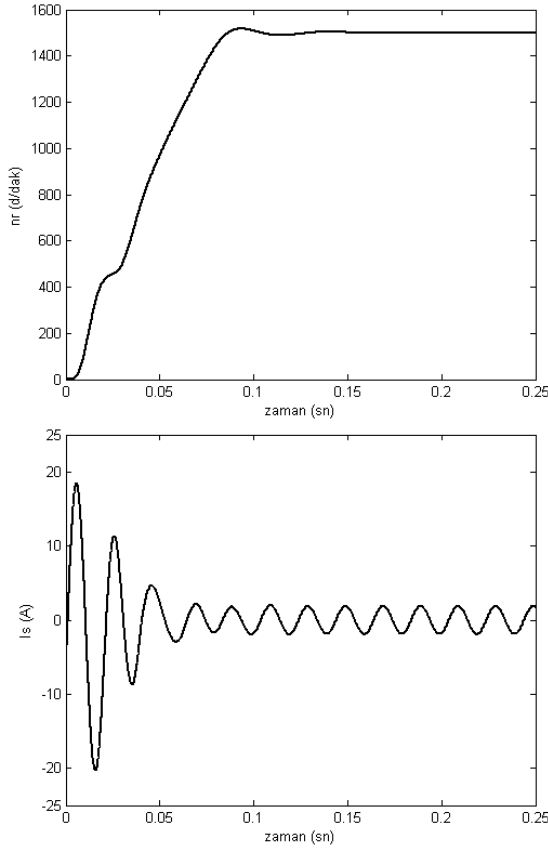
$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & -\frac{\sqrt{3}}{2} & \frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix}\tag{EK9.22}$$

$\alpha - \beta$ 'dan 3 faz değerlerine dönüşüm için denklem (EK9.23) kullanılır.

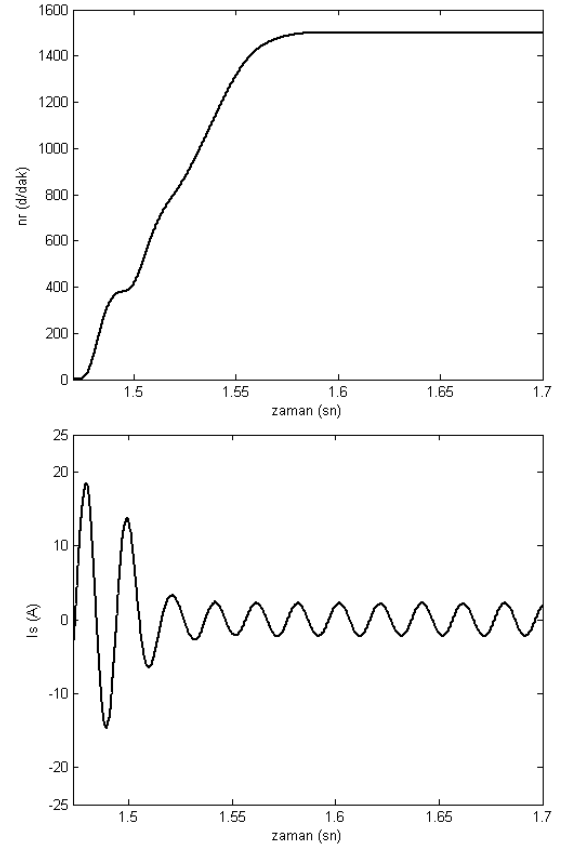
$$V_a = V_b$$

$$V_b = -\frac{1}{2}V_\alpha - \frac{\sqrt{9}}{2}V_\beta \quad (\text{EK9.23})$$

$$V_c = -\frac{1}{2}V_\alpha + \frac{\sqrt{3}}{2}V_\beta$$



Şekil EK-9.2. Asenkron motorun benzetim ($T_y=0$)
a) Hız, b) Stator faz akım dalga şekilleri



Şekil EK-9.3. Asenkron motorun deneysel ($T_y=0$)
a) Hız, b) Stator faz akımı dalga şekilleri

