

T.C.
BANDIRMA ONYEDİ EYLÜL ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

DOKTORA TEZİ

MEMKAPASİTÖR VE MEMİNDÜKTÖR TASARIMLARI VE UYGULAMALARI

Muhammet Oğuz KORKMAZ

Elektrik Elektronik Mühendisliği Anabilim Dalı

Elektrik Elektronik Mühendisliği Programı

HAZİRAN 2024

T.C.
BANDIRMA ONYEDİ EYLÜL ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

DOKTORA TEZİ

MEMKAPASİTÖR VE MEMİNDÜKTÖR TASARIMLARI VE UYGULAMALARI

Muhammet Oğuz KORKMAZ

DANIŞMAN
Doç. Dr. Abdullah YEŞİL

Elektrik Elektronik Mühendisliği Anabilim Dalı

Elektrik Elektronik Mühendisliği Programı

HAZİRAN 2024

ONAY

Muhammet Oğuz KORKMAZ tarafından hazırlanan “**Memkapasitör ve Memindüktör Tasarımları ve Uygulamaları**” adlı tez çalışması 03/06/2024 tarihinde yapılan sınavla aşağıdaki jüri tarafından oybirliği ile Bandırma Onyedli Eylül Üniversitesi Fen Bilimleri Enstitüsü Elektrik Elektronik Mühendisliği Anabilim Dalı’nda DOKTORA TEZİ olarak kabul edilmiştir.

Jüri Üyeleri

İmza

Doç. Dr. Abdullah YEŞİL

(Danışman)

Prof. Dr. Fırat KAÇAR

(Üye)

Doç. Dr. Yunus BABACAN

(Üye)

Doç. Dr. Abdullah GÖKYILDIRIM

(Üye)

Dr. Öğr. Üyesi Onursal ÇETİN

(Üye)

Bu tezin kabulü, Fen Bilimleri Enstitüsü Yönetim Kurulu’nun .../.../...gün ve .../... sayılı kararı ile onaylanmıştır.

Doç. Dr. Abdullah YEŞİL

Enstitü Müdürü

BANDIRMA ONYEDİ EYLÜL ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ
DOKTORA TEZ ÇALIŞMASI
ETİK BEYANI

Bandırma Onyedi Eylül Üniversitesi Fen Bilimleri Enstitüsü tez yazım kılavuzuna göre hazırlamış olduğum “**Memkapasitör ve Memindüktör Tasarımları ve Uygulamaları**” adlı tezimin özgün bir çalışma olduğunu, tez hazırlanırken tüm aşamalarda bilimsel etik ilkelerine uygun davrandığımı, tez kapsamında sunulan tüm verileri bilimsel etik ilkelerine uygun elde ettiğimi, tezde faydalandığım tüm eserlere atıf yaptığımı ve kaynaklar kısmında bu eserleri gösterdiğimi beyan ederim. 03/06/2024

Muhammet Oğuz KORKMAZ

İmza

ÖNSÖZ

Doktora sürecimin başlangıcından itibaren her konuda bilgi ve deneyimleriyle bana yol gösteren danışman hocam Sayın Doç. Dr. Abdullah YEŞİL'e en derin şükranlarımı sunarım. Tez izleme komitelerinde yer alarak tezimin şekillenmesine, değerli yorumları ve yönlendirmeleriyle önemli katkılar sağlayan Sayın Doç. Dr. Yunus BABACAN ve Sayın Doç. Dr. Abdullah GÖKYILDIRIM hocalarıma minnettarım. Ayrıca, yazdığımız makalelere sunduğu değerli katkılardan dolayı Sayın Prof. Dr. M. Nuri SEYMAN, Prof. Dr. Mehmet SAĞBAŞ ve Dr. Öğr. Üyesi Onursal ÇETİN hocalarıma teşekkür ederim.

Bu tez çalışmasında, 119E458 numaralı proje kapsamında verdikleri desteklerden dolayı Türkiye Bilimsel ve Teknik Araştırma Kurumuna ve BAP-23-1013-001 numaralı proje kapsamında verdikleri desteklerden dolayı Bandırma Onyedli Eylül Üniversitesi Bilimsel Araştırma Projeleri Koordinasyon Birimine teşekkür ederim.

Bana her zaman sevgi dolu desteğini sunarak bu günlere ulaşmamı sağlayan canım annem Canan KORKMAZ'a; bilime ve eğitime olan sonsuz katkılarıyla geçmişten gelen eğitim ışığını bize aktaran ve ışığa karışmamızı sağlayan babam Ramazan KORKMAZ'a; varlıklarıyla bana her zaman güç veren kardeşlerim İlteriş KORKMAZ'a ve Batuhan KORKMAZ'a; hayat yolculuğunda beraber yürüdüğüm canım eşim Ece Sema KORKMAZ'a sonsuz teşekkürlerimi sunarım. Henüz aramızda olmasa da varlığıyla verdiği tarifsiz destek için canım oğlum Alp KORKMAZ'a kalpten teşekkür ederim.

ÖZET

DOKTORA TEZİ

MEMKAPASİTÖR VE MEMİNDÜKTÖR TASARIMLARI VE UYGULAMALARI

Muhammet Oğuz KORKMAZ

**Bandırma Onyediy Eylül Üniversitesi
Fen Bilimleri Enstitüsü
Elektrik Elektronik Mühendisliği Anabilim Dalı**

Danışman: Doç. Dr. Abdullah YEŞİL

Haziran 2024, 110 sayfa

Gerçek dünya uygulamalarındaki sistemlerin büyük çoğunluğunun lineer olmaması, elektronik tasarımlarda lineer olmayan elemanların kullanımının önemini arttırmaktadır. Bu sistemlerin, daha sade ve daha verimli olacak şekilde tasarlanabilmesi için lineer olmayan elemanların kullanım alanlarının araştırılması önemlidir. Lineer olmayan devre elemanlarından biri olan memristörün 1971 yılında Chua tarafından önerilmiş olmasıyla birlikte bu alandaki çalışmalar başlamıştır. 2008 yılında HP laboratuvarlarında memristör elemanının fiziksel olarak üretilmesi, çalışmaları hızlandırarak memkapasitör ve memindüktör elemanları üzerine yapılan çalışmaların sayısını artırmıştır. Memkapasitör ve memindüktör elemanları henüz fiziksel olarak üretilmemiş olsa da elemanların davranışlarını taklit eden emülatör devreleri geliştirilerek elemanların uygulama alanları araştırılmaktadır.

Bu bağlamda, bu tez kapsamında bir adet memindüktör emülatör devresi ve beş adet yeni memkapasitör emülatör devresi önerilmiştir. Emülatör devrelerin matematiksel modelleri oluşturularak devrelerin ispatları yapılmıştır. Devrelerin çalışma karakteristikleri simülasyon ortamında incelenmiştir. Devrelerin gerçek dünyada da test edilebilmesi için devreler PCB üzerinde oluşturularak testleri gerçekleştirilmiştir. Devrelerin çalışma karakteristiklerini daha iyi

gösterebilmek adına, amipin sıcaklığa olan tepkisini taklit eden bir adaptif öğrenme uygulaması üzerinde testler gerçekleştirilmiştir. Elde edilen sonuçlar, test ettiğimiz emülatör devrelerinin uygulamalarda istenilen sonuçları verdiğini ve öğrenme mekanizmalarında beklendiği gibi çalıştığı gözlemlenmiştir.

Anahtar kelimeler: Memkapasitör, Memindüktör, Emülatör Tasarımı, Adaptif Öğrenme



ABSTRACT

Ph.D. THESIS

MEMCAPACITOR AND MEMINDUCTOR DESIGNS AND APPLICATIONS

Muhammet Oğuz KORKMAZ

**Bandırma Onyedi Eylül University
Graduate School of Natural and Applied Sciences
Department of Electrical and Electronics Engineering**

Supervisor: Assoc. Dr. Abdullah YEŞİL

June 2024, 110 pages

The fact that the majority of systems in real world applications are nonlinear increases the importance of using nonlinear elements in electronic designs. In order to design these systems to be simpler and more efficient, it is important to investigate the usage areas of non-linear elements. Studies in this field began when the memristor, a non-linear circuit element, was proposed by Chua in 1971. The physical production of the memristor element in HP laboratories in 2008 accelerated the work and increased the number of studies on memristor and memristor elements. Although memcapacitor and meminductor elements have not yet been physically produced, emulator circuits that imitate the behavior of the elements are being developed and the application areas of the elements are being investigated.

In this context, one meminductor emulator circuit and five new memcapacitor emulator circuits are proposed within the scope of this thesis. Mathematical models of emulator circuits were created and proofs of the circuits were made. The operating characteristics of the circuits were examined in a simulation environment. In order to test the circuits in the real world, the circuits were created on the PCB and tested. In order to better demonstrate the operating characteristics of the circuits, tests were carried out on an adaptive learning application that mimics

the amoeba's response to temperature. The results obtained show that the emulator circuits we tested gave the desired results in applications and the learning mechanisms worked as expected.

Keywords: Memcapacitor, Meminductor, Emulator Design, Adaptive Learning



İÇİNDEKİLER

	Sayfa
ÖZET	I
ABSTRACT	III
İÇİNDEKİLER.....	V
ŞEKİL LİSTESİ	VII
TABLO LİSTESİ.....	XII
SİMGE VE KISALTMA LİSTESİ	XIII
1. GİRİŞ.....	1
2. MATERYAL VE YÖNTEM	13
2.1 Memristör	14
2.1.1 Lineer Sürüklenme Modeli	15
2.1.2 Lineer Olmayan Sürüklenme Modeli	18
2.2 Memindüktör.....	19
2.3 Memkapasitör.....	21
2.4 Pasif Elemanların Transistörler Kullanılarak Tasarlanması	22
2.5 Adaptif Öğrenme ve Bir Amipin Lokomotif Hareketi	26
3. BULGULAR.....	30
3.1 CCII TABANLI MEMİNDÜKTÖR EMÜLATÖR DEVRESİ	30
3.1.1 Memindüktör Emülatörünün Simülasyon Sonuçları.....	32
3.1.2 Memindüktör Emülatörünün Deneysel Sonuçlar	36
3.1.3 Memindüktör Emülatörünün Sonuçlarının Değerlendirilmesi	39
3.2 FDCCII TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ	40
3.2.1 FDCCII Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları	43

3.2.2 FDCCII Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi

46

3.3 PASİF ELEMAN VE ANALOG ÇARPMA DEVRESİ KULLANMADAN VDCC TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ.....46

3.3.1 VDCC Tabanlı Memkapasitör Emülatörünün Matematiksel İfadesi 47

3.3.2 VDCC Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları.....50

3.3.3 VDCC Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi57

3.4 YÜZER YAPIDA TASARLANAN CCII TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ.....57

3.4.1 CCII Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları 60

3.4.2 Adaptif Öğrenme Devresi Üzerinden Memkapasitörün Test Edilmesi.....64

3.4.3 CCII Tabanlı Memkapasitör Emülatörünün Deneysel Sonuçları 65

3.4.4 CCII Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi ..70

3.5 OTA TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ 70

3.5.1 OTA Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları.....72

3.5.2 Devrenin Adaptif Öğrenme Uygulaması Üzerinde Test Edilmesi 76

3.5.3 OTA Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi ..77

3.6 MOSFET TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ 78

3.6.1 MOSFET Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları 80

3.6.2 Devrenin Adaptif Öğrenme Uygulaması Üzerinde Test Edilmesi 84

3.6.3 MOSFET Tabanlı Memkapasitör Emülatörünün Deneysel Sonuçları 85

3.6.4 MOSFET Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi

89

4. TARTIŞMA VE SONUÇ 91

5. KAYNAKLAR 94

6. EKLER 107

EK 1. Birinci Mertebeden Homojen Olmayan Diferansiyel Denklemin Çözümü 107

ÖZGEÇMİŞ 109

ŞEKİL LİSTESİ

<u>Sekil</u>	<u>Sayfa</u>
Şekil 1-1: Hafızalı ve hafızalı olmayan elemanların tanımları.....	2
Şekil 2-1. HP memristör modeli [2].....	16
Şekil 2-2. Memindüktörün elektromekanik modeli [123].....	20
Şekil 2-3. Yüke bağlı konsept memkapasitör [124]	22
Şekil 2-4. İki PMOS kullanılarak oluşturulmuş elektronik direnç.....	23
Şekil 2-5. V_{RC} kontrol gerilimine göre değişen direnç değeri	24
Şekil 2-6. MOS kapasitör	24
Şekil 2-7. V_{GS} ve V_{Bulk} gerilimlerinin değişimlerinin MOS kapasitans üzerindeki etkileri...	25
Şekil 2-8. V_{GS} gerilimi 0 V olarak seçildiğinde, V_{Bulk} gerilimine göre kapasitans değişimi...	25
Şekil 2-9. Blob canlısının (a) labirentteki ilk durumu, (b) labirent giriş ve çıkışına yiyecek konulması, (c) canlının labirentteki en kısa yolu oluşturması (d) labirentteki en kısa yolun çözümü [126]	26
Şekil 2-10. Blobun lokomotif hareketinin dışsal periyodik uyarılarla değişimi [129]	27
Şekil 2-11. Tek hücreli canlıların adaptasyon davranışının, elektrik devresi olarak modellenmesi [130]	28
Şekil 2-12. (a) Üç uyarı sonucu memristanstaki değişim (b) uyarılar sonucunda elde edilen tepkiler [130]	28
Şekil 2-13. Memindüktör kullanılarak tasarlanmış adaptif öğrenme devresi [132]	29
Şekil 2-14. Memindüktör ile tasarlanmış adaptif öğrenme devresinin uyarılara verdiği yanıtlar [132]	29
Şekil 3-1. Önerilen CCII tabanlı memindüktör emülatör devresi	30
Şekil 3-2. Üç adet AD844 kullanılarak oluşturulan DO-CCII elemanı	33
Şekil 3-3. Sabit giriş akımında a) zamana göre giriş gerilimi ve akımı ve b) giriş akımına göre giriş gerilimi	33
Şekil 3-4. Manyetik akının ölçülebilmesi için kullanılan devre.....	34
Şekil 3-5. Zamana göre manyetik akı ve akım grafiği	34
Şekil 3-6.(a) Farklı frekanslarda elde edilen ve (b) tek-paralel bağlantı durumlarında elde edilen histerezis eğrileri.....	35
Şekil 3-7. (a) -25°C , 27°C , ve 80°C sıcaklıklarında elde edilen ve (b) Monte Carlo analizi sonucunda elde edilen histerezis eğrileri	35

Şekil 3-8. Ayrık elemanlar kullanılarak oluşturulan memindüktör emülatör devresinin şeması.....	36
Şekil 3-9. (a) PCB üzerinde oluşturulmuş memindüktör emülatör devresi ve akım kaynağı (b) PCB çalıştırılarak kapalı histerezis eğrilerinin elde edilmesi.....	37
Şekil 3-10. (a) Giriş gerilimi ve giriş akımının zamana göre grafiği (b) giriş geriliminin giriş akımına göre grafiği	37
Şekil 3-11. (a) 300 Hz, (b) 500 Hz ve (c) 700 Hz frekanslarında zamana göre giriş gerilimi ve giriş akımının grafikleri	38
Şekil 3-12. Manyetik akının akıma göre (a) 300 Hz, (b) 500 Hz ve (c) 700 Hz frekanslarında histerezis eğrileri.....	38
Şekil 3-13. L_1 bobini (a) 50 mH, (b) 100 mH ve (c) 150 mH olarak seçildiğinde elde edilen histerezis eğrileri.....	39
Şekil 3-14. R_1 direnci (a) 100 Ω , (b) 150 Ω ve (c) 200 Ω olarak seçildiğinde elde edilen histerezis eğrileri.....	39
Şekil 3-15. C_1 kapasitörü (a) 22 nF, (b) 47 nF ve (c) 69 nF olarak seçildiğinde elde edilen histerezis eğrileri.....	39
Şekil 3-16: Önerilen FDCCII tabanlı memkapasitör emülatör devresi	40
Şekil 3-17: (a) Azalan ve (b) artan yapının zamana göre giriş gerilimi ve yük grafiklerinin değişimi.....	44
Şekil 3-18: (a) 200 kHz, 300 kHz ve 1 MHz giriş frekanslarında elde edilen (b) farklı direnç değerlerinde elde edilen (c) önerilen memkapasitör emülatör devresinin tek ve paralel bağlanmasıyla elde edilen histerezis eğrileri	45
Şekil 3-19: (a) -25°C, 27°C ve 80°C'de elde edilen (b) %5 toleransla 50 iterasyon Monte Carlo analizi sonucunda elde edilen histerezis eğrileri.....	45
Şekil 3-20: Önerilen VDCC tabanlı memkapasitör emülatör devresi	47
Şekil 3-21. VDCC elemanının iç yapısı	51
Şekil 3-22. Zamana göre (a) azalan ve (b) artan yapılarda gerilim ve yük grafikleri.....	52
Şekil 3-23. (a) Frekans analizi sonucu ve (b) giriş geriliminin genliğinin değiştirilmesi sonucu elde edilen histerezis eğrileri.....	53
Şekil 3-24. (a) V_{GS} gerilimindeki değişimin kapasitans üzerindeki etkisi (b) V_{bulk} gerilimindeki değişimin kapasitans üzerindeki etkisi (c) C_1 ve (d) C_2 kapasitörlerinin değişiminin histerezis eğrileri üzerindeki etkileri.....	54

Şekil 3-25. (a) Direnç değişiminin ve (b) V_{S1} gerilimindeki değişikliklerin histerezis eğrilerindeki etkileri.....	55
Şekil 3-26. (a) Sıcaklık ve (b) Monte Carlo analizlerinden elde edilen histerezis eğrileri	56
Şekil 3-27. Memkapasitörün hafıza etkisinin (a) artan ve (b) azalan yapılarda gösterilmesi	56
Şekil 3-28. CCII tabanlı yüzer yapıdaki memkapasitör emülatör devresi.....	58
Şekil 3-29. CCII elemanının iç yapısı.....	60
Şekil 3-30. (a) Artan ve (b) azalan yapılarda zamana göre gerilim ve yük grafikleri.....	61
Şekil 3-31. (a) Farklı frekans ve (b) farklı direnç değerlerinde elde edilen histerezis eğrileri	62
Şekil 3-32. (a) V_{BULK} ve V_{GS} gerilimlerine göre kapasitans değerleri (b) V_{BULK} gerilimindeki değişimin kapasitans üzerindeki etkisi (c) MOS kapasitansı C_2 'nin bulk gerilimindeki değişime göre histerezis eğrileri	62
Şekil 3-33. (a) Sıcaklık analizi ve (b) Monte Carlo analizi sonucunda elde edilen histerezis eğrileri.....	63
Şekil 3-34. CCII tabanlı emülatör devresinin (a) artan ve (b) azalan yapılarında hafıza özelliği	64
Şekil 3-35. Memkapasitör emülatörünün test edildiği adaptif öğrenme devresi [132]	65
Şekil 3-36. CCII tabanlı memkapasitör emülatörünün adaptif öğrenme devresi üzerinden (a) tek sinyal ve (b) üç sinyal sonucunda elde edilen sonuçları.....	65
Şekil 3-37. Önerilen devrenin (a) makro modeli (b) PCB'ye basılmış hali (c) bir osiloskop kullanılarak elde edilmiş histerezis eğrisi.....	67
Şekil 3-38. Zamana göre (a) artan ve (b) azalan yapılarda elde edilen gerilim-yük grafikleri	67
Şekil 3-39. (a) 500 Hz, (b) 700 Hz, (c) 1 kHz ve (d) 4 kHz frekanslarında elde edilen histerezis eğrileri.....	68
Şekil 3-40. R_{eq} direnci (a) 6.8 k Ω , (b) 10 k Ω ve (c) 15k Ω olarak ayarlandığında elde edilen osiloskop sonuçları.....	69
Şekil 3-41. C_2 kapasitansı (a) 330 pF, (b) 470 pF ve (c) 680 pF olarak seçildiğinde elde edilen osiloskop görüntüleri.....	69
Şekil 3-42. (a) Artan ve (b) azalan yapılar için hafıza özelliği	69
Şekil 3-43. OTA tabanlı memkapasitör emülatör devresi	70
Şekil 3-44. OTA elemanının iç yapısı	73

Şekil 3-45. OTA tabanlı devrenin (a) azalan ve (b) artan yapıdaki yük-gerilim grafiği.....	74
Şekil 3-46. (a) Frekans analizi sonucunda, (b) OTA elemanının V_{REF} geriliminin g_m değerini değiştirmesi sonucunda ve (c) V_{Bulk2} geriliminin C_2 kapasitansını değiştirmesi sonucunda elde edilen histerezis eğrileri.....	75
Şekil 3-47. (a) Sıcaklık ve (b) Monte Carlo analizi sonucunda elde edilen histerezis eğrileri	75
Şekil 3-48. OTA tabanlı emülatör devresinin (a) azalan ve (b) artan yapısının hafıza özelliği	76
Şekil 3-49. OTA tabanlı memkapasitör emülatörünün adaptif öğrenme devresi üzerinden (a) tek sinyal ve (b) üç sinyal sonucunda elde edilen sonuçları.....	77
Şekil 3-50. MOSFET tabanlı memkapasitör emülatör devresi	78
Şekil 3-51. (a) Artan ve (b) azalan yapıda elde edilen zamana bağlı gerilim ve yük eğrileri.....	81
Şekil 3-52. 20 MHz, 30 MHz ve 100 MHz frekanslarında elde edilen histerezis eğrileri.....	81
Şekil 3-53. (a) MOS kapasitörlerin farklı bulk gerilimlerinde V_{GS} gerilimine göre kapasitans değişimi.....	82
Şekil 3-54. Geçiş iletkenliği katının besleme gerilimlerine göre g_m değiştirilerek elde edilen histerezis eğrileri.....	83
Şekil 3-55. (a) Farklı sıcaklıklarda elde edilen ve (b) %10 tolerans değerinde 50 iterasyon Monte Carlo analizi sonucunda elde edilen histerezis eğrileri	83
Şekil 3-56. (a) Artan ve (b) azalan yapıdaki hafıza etkilerini gösteren grafikler	84
Şekil 3-57. Amipin lokomotif hareketinin simüle edilebilmesi için kurulan seri RM_{CL} devresi	84
Şekil 3-58. (a) Tek girişli ve (b) üç girişli sinyal uygulandığında elde edilen giriş-çıkış grafikleri.....	85
Şekil 3-59. (a) Devrenin şeması ve (b) devrenin deneysel kurulumu	86
Şekil 3-60. (a) Artan ve (b) azalan yapılarda devrelerdeki yük ve giriş gerilimlerinin zamana bağlı değişimi	87
Şekil 3-61. (a) 1 kHz, (b) 2 kHz ve (c) 3 kHz frekanslarında elde edilen osiloskop görüntüleri	87
Şekil 3-62. C_2 kapasitörü (a) $1\mu F$, (b) $3.3\mu F$ ve (c) $4.7\mu F$ olarak ayarlandığında elde edilen osiloskop görüntüleri.....	88
Şekil 3-63. Transkondüktans aşamasının DC besleme gerilimleri (a) 8V, (b) 10V ve (c) 12V olarak ayarlandığında g_m değeri ile histerezis eğrisindeki değişim	88

Şekil 3-64. (a) 0°C, (b) 40°C ve (c) 80°C sıcaklıklarında elde edilen histerezis eğrileri.....	89
Şekil 3-65. Oluşturulan peltier soğutucunun (a) ön ve (b) arka yüzü.....	89



TABLO LİSTESİ

<u>Tablo</u>	<u>Sayfa</u>
Tablo 2-1. Hafızalı elemanların tanımları [5]	13
Tablo 3-1. VDCC elemanının iç yapısında kullanılan transistörlerin boyutları	51
Tablo 3-2. CCII elemanının iç yapısında kullanılan transistörlerin boyutları.....	60
Tablo 3-3. OTA elemanının iç yapısında kullanılan transistörlerin boyutları	73
Tablo 3-4. Devrede kullanılan MOSFETlerin boyutları.....	80

SİMGE VE KISALTMA LİSTESİ

Simgeler

Açıklama

V	: Gerilim
I	: Akım
q	: Yük
ϕ	: Manyetik akı
σ	: Sigma
ρ	: Rho
R	: Direnç
C	: Kapasitör
L	: Bobin
Ω	: Ohm
F	: Farad
H	: Henry
Wb	: Weber
C	: Coulomb
R_M	: Memristans
G_M	: Memdüktans
C_M	: Memkapasitans
D_M	: Ters memkapasitans
L_M	: Memindüktans
Λ_M	: Ters memindüktans

Kısaltmalar

Açıklama

CBTA	: Akım Geriyönlü Geçiş-iletkenliği Kuvvetlendiricisi
CCCII	: Akım Kontrollü İkinci Kuşak Akım Taşıyıcı
CCII	: İkinci Kuşak Akım Taşıyıcı
CDBA	: Akım Farkı Alan Tamponlu Kuvvetlendirici
CFOA	: Akım Geri Beslemeli İşlemsel Kuvvetlendirici
DDCC	: Diferansiyel Fark Akım Taşıyıcı
DO-CCII	: Çift Çıkışlı İkinci Kuşak Akım Taşıyıcı
DVCCTA	: Gerilim Farkı Alan Akım Taşıyıcı Geçiş İletkenliği Kuvvetlendiricisi

DXCCDITA	: İkili X Uçlu Akım Taşıyıcılı Diferansiyel Giriş Geçiş İletkenliği Kuvvetlendirici
FDCCII	: Tam Farksal Akım Taşıyıcı
LDR	: Işığa Duyarlı Direnç
LED	: Işık Yayan Diyot
MO-OTA	: Çok Çıkışlı İşlemsel Geçiş İletkenliği Kuvvetlendirici
MOSFET	: Metal Oksit Yarıiletken Alan Etkili Transistör
MO-VDTA	: Çok Çıkışlı Gerilim Farkı Alan Geçiş İletkenliği Kuvvetlendirici
MVDCC	: Modifiye Edilmiş Gerilim Farkı Alan Akım Taşıyıcı
OPAMP	: İşlemsel Kuvvetlendirici
OTA	: İşlemsel Geçiş İletkenliği Kuvvetlendirici
PCB	: Baskı Devre Kartı
TiO ₂	: Titanyum Dioksit
UGA	: Birim Kazanç Kuvvetlendirici
VDCC	: Gerilim Farkı Alan Akım Taşıyıcı
VDIBA	: Gerilim Farkı Alan Ters Tamponlu Kuvvetlendirici
VDTA	: Gerilim Farkı Alan Geçiş İletkenliği Kuvvetlendirici

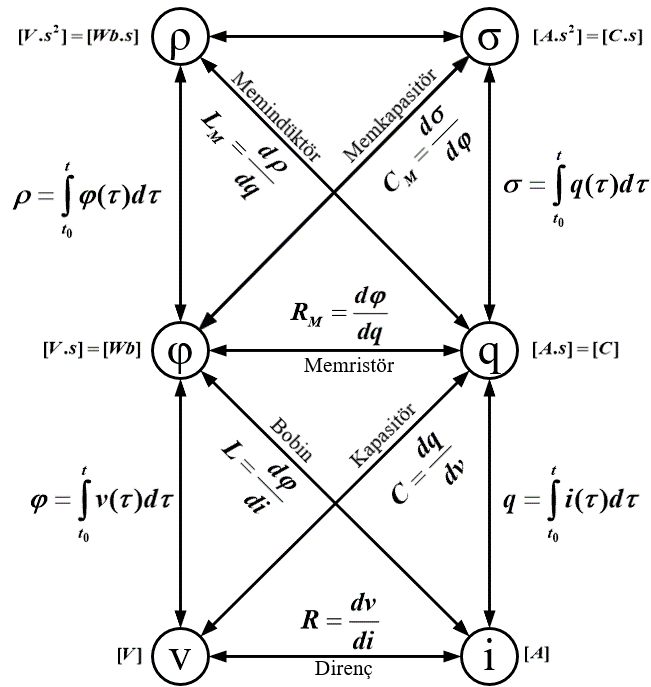
1. GİRİŞ

Sinyaller, bir veya daha fazla bağımsız değişkenden oluşun ve bir sistemin nasıl davrandığı hakkında bilgi veren fonksiyonlar olarak adlandırılmaktadır. Sistemler ise, aldıkları giriş sinyallerini işleyip çıkış sinyali üreten yapılardır. Örneğin elektrik devreleri, zamanla değişen gerilim ve akım sinyallerini işleyen sistemlerdir [1]. Lineer sistemler, girişine uygulanan işaretleri toplamsallık ve çarpımsallık ilkelerine göre (süperpozisyon) işleyerek çıkış işareti üretmektedir. Devre elemanları incelendiğinde, direnç elemanı gerilim ve akıma göre, kapasitör elemanı yük ve gerilime göre, bobin elemanı ise manyetik akı ve akıma göre lineer elemanlardır [2], [3]. Lineer olmayan sistemler ise, toplamsallık ve çarpımsallık ilkesini sağlamamaktadır. Bu tür sistemler; cebirsel, fonksiyonel, adi diferansiyel, kısmi diferansiyel, integral veya bunların bir kombinasyonu olan doğrusal olmayan denklem kümeleridir [4]. Gerçek hayattaki sistemlerin çoğu lineer değildir. Nöromorfik uygulamalar, kaotik sistemler ve filtre uygulamaları, lineer olmayan sistemlerin önemli örneklerindendir. Bu tür sistemlerin tasarımında genellikle direnç, bobin ve kapasitör gibi geleneksel lineer devre elemanları kullanılmaktadır. Ancak, memristör, memkapasitör ve memindüktör gibi lineer olmayan devre elemanlarının kullanılması, hem devre yapısını daha basit hale getirebilir hem de güç tüketimini azaltabilmektedir. Bu nedenle, lineer olmayan sistemlerin tasarımında bu tür elemanların kullanım alanlarının araştırılması büyük önem taşımaktadır.

Şekil 1-1’de gerilim (V), akım (I), elektrik yükü (q) ve manyetik akı (ϕ) arasındaki ilişkiler kullanılarak temel pasif devre elemanları olan direnç (R), kapasitör (C) ve bobin (L) tanımlanmıştır [5]. Buradaki dört değişken arasındaki ikili ilişkiler kullanılarak, dördün ikili kombinasyonundan altı farklı tanım elde edilebilmektedir. Bu tanımlardan ikisi, manyetik akı ve elektrik yükü olup sırasıyla gerilimin zamana göre integrali ile akımın zamana göre integrali olacak şekilde tanımlanmaktadır. Diğer üç tanımın ilki bir iletken üzerinden geçen akımın, uygulanan potansiyel fark ile doğru orantılı olduğunu belirten Ohm kanununa dayanmaktadır ve direnci tanımlamaktadır. İkincisi Coulomb kanununu kullanarak biriken yük ile gerilim arasındaki ilişki yardımıyla kapasitörü tanımlamaktadır. Üçüncüsü Faraday’ın Elektromanyetik İndüksiyon kanunu üzerinden manyetik akı ve akım arasındaki ilişkiyi kullanarak bobin elemanını tanımlamaktadır.

Altıncı ilişki, manyetik akı ile elektrik yükü arasındaki ilişkidir. Bu ilişki, memristör olarak adlandırılan 'kayıp devre elemanı' olarak ilk kez 1971 yılında Chua tarafından ortaya konmuştur [6]. Memristör adı, hafızalı eleman “memory resistor” ifadesinin kısaltılmasından türetilmiştir.

Memristör elemanı, uzun bir süre fiziksel olarak gerçekleştirilememiş olsa da bu elemanın matematiksel modelleri, emülatörleri ve çeşitli uygulamaları üzerinde çalışmalar gerçekleştirilmiştir [7]–[13]. Memristör elemanı ilk kez 2008 yılında Dmitri B. Strukov ve arkadaşları [2] tarafından HP laboratuvarlarında Titanyum Dioksit (TiO₂) kullanılarak elde edilmiştir. Bu buluş sonrasında memristör elemanına olan ilgi artmıştır ve diğer hafızalı elemanlar üzerine de araştırmalar yapılmaya başlanmıştır. 2009 yılında Di Ventra ve arkadaşları [14] tarafından memkapasitör ve memindüktör elemanları teorik olarak önerilmiştir. Memkapasitör elemanı sigma (σ) ve manyetik akı arasındaki ilişkiyle tanımlanırken, memindüktör elemanı rho (ρ) ve yük arasındaki ilişki kullanılarak tanımlanmaktadır. Rho ifadesi manyetik akının zamana göre integralini gösterirken, sigma ifadesi yükün zamana göre integralini göstermektedir.



Şekil 1-1: Hafızalı ve hafızalı olmayan elemanların tanımları

Memristör elemanı fiziksel olarak bulunmuş olsa da üretim yöntemlerinin geleneksel silisyum tabanlı mikroelektronik üretiminden farklı olması nedeniyle büyük miktarlarda, yüksek hassasiyet ve kalitede üretilmesi zor ve pahalıdır. Memristör hafızalı bir eleman olduğu için stabilitesi ve tekrarlanabilirliği; uzun süreli veri saklanabilmesi için önemlidir. Memkapasitör ve memindüktör elemanları ise henüz fiziksel olarak üretilmemektedir. Tüm bu nedenden dolayı literatürde hafızalı elemanların emülatörleri üzerine yapılan çalışmalar önemli bir yer tutmaktadır. Emülatör devreleri sayesinde, hafızalı elemanların kullanım alanları araştırılabilmektedir. Farklı

karakteristiklere sahip emülatör yapılarının geliştirilmesi, uygulamalar için daha esnek bir tasarım imkânı sunmaktadır.

Literatür incelendiğinde, memristör, memkapasitör ve memindüktör elemanlarının matematiksel modelleri, emülatör devreleri ve uygulamaları üzerinde durulduğu görülmektedir. Tasarlanan emülatör devrelerinde, bağlantı tipinin yüzer veya topraklı olması, farklı uygulamalar için daha uygun kullanım alanları sağlamaktadır. Ayrıca elektronik olarak ayarlanabilirlik, yüksek çalışma frekans aralığı, sert-yumuşak anahtarlama yapabilme, mutator olmama gibi özellikler de devrenin karakteristiğini gösteren önemli özelliklerdir.

Literatürde aktif ve pasif devre elemanları kullanılarak tasarlanmış veya matematiksel model olarak önerilmiş pek çok memristör emülatörü [15]–[47] mevcut olduğu gibi memristörün fiziksel üretimine yönelik [48]–[52] çalışmalar da mevcuttur. Memkapasitör ve memindüktör elemanları ise fiziksel olarak üretilmediği için emülatör devreleri üzerinde çalışmalar yapılmaktadır. Memkapasitör ve memindüktör emülatörlerinin, memristör elemanı kullanılarak mutator yapıda tasarlandığı çalışmalar mevcuttur [53]–[63].

Memindüktör elemanları topraklı [59], [60], [64]–[78] ve yüzer [79]–[86] olarak iki ana grupta incelenebilmektedir. Sah ve arkadaşları [60] tarafından tasarlanan mutator yapıdaki topraklı memindüktör emülatör devresi bir CCII, üç OPAMP (İşlemsel Kuvvetlendirici), bir memristör, üç direnç ve bir kapasitörden oluşmaktadır. Devrenin deneysel çalışmaları yapılmış olsa da mutator yapıda olması nedeniyle bir memristör emülatörünün de tasarlanmak zorunda olması eleman sayısını arttırmaktadır. Sah ve arkadaşları [64] tarafından memristör gerektirmeyen topraklı yapıda bir memindüktör emülatör devresi tasarlanmıştır. Yapıda üç OPAMP, bir analog çarpma devresi, on iki MOSFET (Metal Oksit Yarıiletken Alan Etkili Transistör), iki kapasitör, iki direnç ve bir bobinden oluşmaktadır. Devre, mutator yapıda olmayan ilk memindüktör emülatörü devresi olsa da devrenin hem eleman sayısı fazladır hem de deneysel çalışmaları yapılmamıştır. Fouda ve Radwan [65] tarafından tasarlanan akım kontrollü topraklı yapıdaki memindüktör emülatör devresi üç adet CCII, bir çarpma devresi, bir toplama devresi üç direnç ve iki kapasitörden oluşmaktadır. Devre, bağlantılarında değişiklikler yapılarak hem akım hem de gerilim kontrollü çalışacak şekilde ayarlanabilse de devrenin sadece simülasyon çalışmaları yapılmıştır. Sah ve arkadaşları [59] tarafından tasarlanan topraklı memindüktör devresi mutator yapıdadır. Devrede iki CCII, bir tampon devresi, bir memristör, bir direnç ve bir kapasitör elemanı kullanılmıştır. Devre mutator

yapıda olması nedeniyle devrede kullanılan eleman sayısı fazladır ve devrenin deneysel çalışmaları yapılmamıştır. Yuan ve arkadaşları [66] tarafından tasarlanan topraklı yapıdaki memindüktör emülatör devresinde dört OPAMP, iki çarpma devresi, sekiz direnç ve iki kapasitör kullanılmıştır. Aynı çalışmada yeni bir kaotik osilatör devresi de önerilmiştir. Tasarlanan devrenin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Devrede iki adet çarpma elemanının kullanılmış olması ve en önemli dezavantajıdır. Wang [67] tarafından tasarlanan topraklı memindüktör emülatör devresi mutator yapıdadır. Devre iki OPAMP, bir memristör, dört direnç ve bir kapasitörden oluşmaktadır. Devrenin deneysel çalışmaları yapılmamıştır ve yapısı gereği memristör içermektedir. Wang ve arkadaşları [68] tarafından tasarlanan topraklı yapıdaki memindüktör emülatör devresi beş adet OPAMP, bir çarpma devresi, on direnç ve iki kapasitörden oluşmaktadır. Devrenin simülasyon ve deneysel çalışmaları, aynı çalışmada önerilen bir kaotik osilatör devresi üzerinden yapılmıştır. Devre, referans [66]'de verilen yapıya benzerlikler gösterse de bu çalışmada sadece bir adet çarpma elemanı bulunmaktadır. Buna rağmen devrede fazladan bir OPAMP daha bulunduğu için devrede kullanılan aktif eleman sayısı değişmemiştir. Xu ve arkadaşları [69] tarafından tasarlanan memindüktör emülatör devresi yedi OPAMP, üç çarpma devresi, on beş direnç ve iki kapasitörden oluşmaktadır. Devre simülasyon ve deneysel ortamda bir kaotik osilatör üzerinde test edilmiştir. Devrede kullanılan eleman sayısı yüksektir ve üç adet çarpma devresi içermektedir. Xu ve arkadaşları [70] tarafından tasarlanan topraklı yapıdaki memindüktör emülatör devresi altı OPAMP, bir çarpma devresi, on üç direnç ve iki kapasitörden oluşmaktadır. Devrenin simülasyon ve deneysel çalışmaları, bir memristör elemanı ve bir kapasitör ile birlikte kullanılarak kaotik bir devre üzerinde test edilmiştir. Devrenin en önemli dezavantajı, devrede kullanılan eleman sayısının yüksek olmasıdır. Konal ve Kaçar [71] tarafından tasarlanan topraklı yapıdaki memindüktör emülatör devresi simülasyon ortamında bir MO-OTA (Çok Çıkışlı Geçiş İletkenliği Kuvvetlendiricisi), bir OTA (Geçiş İletkenliği Kuvvetlendiricisi), bir çarpma devresi, iki direnç ve iki kapasitör kullanılarak oluşturulmuştur. Yapı deneysel çalışmalar için oluşturulurken altı OTA, bir analog çarpma devresi, dört direnç ve iki kapasitör kullanılmıştır. Yapılan simülasyon ve deneysel çalışmalardan elde edilen verilerin uyum içerisinde olduğu görülse de devrenin deneysel olarak oluşturulmasının yedi adet aktif devre elemanı gerektirdiği görülmektedir. Zhai ve Wang [72] tarafından önerilen topraklı yapıdaki bir memindüktör emülatör devresi altı OPAMP, üç çarpma devresi, on dört direnç ve iki kapasitörden oluşmaktadır. Devrenin etkinliği çift kaydırmalı bir kaotik osilatöründe hem simülasyon hem de deneysel olarak test edilmiş olsa da devrede kullanılan eleman sayısının fazla olması en büyük dezavantajıdır. Qi ve arkadaşları [73] tarafından tasarlanan topraklı yapıdaki memindüktör

emülatör devresinde dört OPAMP, iki çarpma devresi, dokuz direnç ve iki kapasitör bulunmaktadır. Devrenin etkinliği kaotik bir devre üzerinde hem simülasyon hem de deneysel ortamda test edilmiş olsa da kullanılan eleman sayısının yüksek olduğu görülmektedir. Raj ve arkadaşları [74] tarafından tasarlanan topraklı yapıdaki memindüktör emülatör devresi üç OTA ve iki kapasitör kullanılmıştır. Devrede kullanılan OTA yapıları, devrenin elektronik olarak ayarlanabilir yapısına katkı sağlasa da devrenin deneysel çalışmaları yapılmamıştır. Benzer şekilde Singh ve arkadaşları [75] tarafından tasarlanan topraklı memindüktör emülatör devresinde üç OTA ve iki kapasitör kullanılmış olsa da devrenin sadece simülasyon çalışmaları verilmiştir. Kumar ve Nagar [76] tarafından tasarlanan topraklı yapıdaki memindüktör emülatör devresi bir VDTA (Gerilim Farkı Alan Geçiş İletkenliği Kuvvetlendirici), bir OTA, bir anahtar ve iki kapasitörden oluşmaktadır. Devredeki anahtar sayesinde devre hem artan ve azalan olarak ayarlanabilse de devrenin deneysel çalışmaları yapılmamıştır. Singh ve Rai [77] tarafından tasarlanan topraklı yapıdaki memindüktör emülatör devresi mutator yapıdadır. Devrenin yapısında bir OPAMP ve altı pasif eleman bulunmaktadır. Pasif elemanlar iki kapasitör, üç direnç ve bir memristör olarak seçilebilirken aynı zamanda iki kapasitör, iki direnç ve iki memristör olacak şekilde de oluşturulabilmektedir. Devrenin deneysel çalışmaları yapılmamıştır. Korkmaz [78] ve arkadaşları tarafından önerilen topraklı yapıdaki memindüktör emülatör devresi bir DO-CCII, bir CCII, bir çarpma devresi, iki direnç, iki kapasitör ve bir bobinden oluşmaktadır. Yapının simülasyon ve deneysel çalışmaları yapılmış olsa da devre elektronik olarak ayarlanabilir değildir. Topraklı memindüktör emülatör devreleri incelendiğinde, mutator yapıda olan [59], [60], [67], [77], yapısında üçten fazla aktif eleman bulunan [59], [60], [64]–[66], [68]–[70], [72], [73], elektronik olarak ayarlanamayan [59], [60], [64]–[70], [72], [73], [77], [78], ve deneysel çalışmaları yapılmayan [59], [64], [65], [67], [74]–[77] çalışmaların olduğu görülmektedir.

Liang ve arkadaşları [79] tarafından tasarlanan yüzer yapıdaki memindüktör emülatör devresi dört CCII, iki OPAMP, bir analog çarpma devresi, bir tampon devresi, sekiz direnç ve iki kapasitörden oluşmaktadır. Devrenin deneysel çalışmaları da yapılmıştır fakat kullanılan devre elemanlarının sayısı fazladır. Vista ve Ranjan [80] tarafından yapılan bir çalışmada hem topraklı hem de yüzer yapıda iki memindüktör emülatör devresi önerilmiştir. Devrelerde iki VDTA ve iki kapasitör kullanılırken yüzer yapıdaki devrede fazladan bir direnç daha kullanılmıştır. Devreler hem simülasyon ortamında hem de deneysel ortamda test edilmiştir. Devrenin yüzer yapıdaki emülatör devresinin etkinliğinin test edilebilmesi için amip elemanının davranışını taklit eden bir RLC devresi kullanılmıştır. Sözen ve Çam [81] tarafından tasarlanan emülatör devresi hem topraklı hem

de yüzer yapıda çalışabilmektedir. Devre, bir OTA, bir CFOA, iki CCII ve bir çarpma devresi, yedi direnç ve iki kapasitör kullanılarak oluşturulmuştur. Devre elektronik olarak kontrol edilebilir yapıda olup simülasyon ve deneysel çalışmaları yapılmıştır. Romero ve arkadaşları [82] tarafından tasarlanan yüzer yapıdaki memindüktör emülatör devresi Riordan Gyrator tabanlıdır. Devrede, giriş geriliminin iki kez integrali alınarak manyetik akı elde edilmiştir. Devrede toplamda üç OPAMP, sekiz direnç ve bir kapasitör kullanılmıştır. Devrenin deneysel çalışmaları yapılırken gerilim kontrollü direnç elde edilebilmesi için LDR (Işığa Duyarlı Direnç) ile LED (Işık Yayan Diyot) kullanılmıştır. Alçak geçiren bir filtre uygulaması üzerinden devrenin etkinliği test edilmiştir. Devrede kullanılan eleman sayısı fazladır. Yadav ve arkadaşları [83] tarafından tasarlanan memindüktör emülatör devresi hem yüzer hem de topraklı yapıda kullanılabilmektedir. Devre iki OTA, bir CDBA (Akım Farkı Alan Tamponlu Kuvvetlendirici) ve iki kapasitörden oluşmaktadır. Devrenin etkinliği, yüzer yapı olarak kullanıldığı bir adaptif öğrenme devresi üzerinde gösterilmiştir. Devre elektronik olarak ayarlanabilir yapıdadır fakat devrenin deneysel çalışmaları eksiktir. Bhardwaj ve Srivastava [84] tarafından tasarlanan yüzer yapıdaki emülatör devresi hem memindüktör hem de memristör olarak ayarlanabilmektedir. Devre bir VDIBA (Gerilim Farkı Alan Ters Tamponlu Kuvvetlendirici), bir OTA, iki MOSFET, bir kapasitör ve bir ucu topraklı bir pasif eleman kullanılarak oluşturulmuştur. Pasif elemanın kapasitör seçilmesi, devrenin memindüktör olarak çalışmasını sağlarken, direnç olarak seçilmesi devrenin memristör olarak çalışmasını sağlamaktadır. Devrenin sadece simülasyon çalışmaları verilmiştir. Petrović [85] tarafından tasarlanan memindüktör emülatör devresi bir MO-VDTA (Çok Çıkışlı Gerilim Farkı Alan Geçiş İletkenliği Kuvvetlendirici) ve iki kapasitör kullanılarak tasarlanmıştır. Devre hem topraklı hem de yüzer yapıda çalışabilse de sadece simülasyon ortamında oluşturulmuştur. Bhardwaj ve Srivastava [86] tarafından tasarlanan yüzer yapıdaki memindüktör emülatör devresi bir MVDCC (Modifiye Edilmiş Gerilim Farkı Alan Akım Taşıyıcı), bir OTA, bir direnç, bir kapasitör ve topraklı yapıdaki bir empedanstan oluşmaktadır. Empedans, kapasitör olarak seçildiğinde devre memindüktör, direnç olarak seçildiğinde ise memristör olarak çalışmaktadır. Devrenin hem simülasyon hem de deneysel çalışmaları verilmiştir. Yüzer yapıdaki memindüktör emülatör devreleri incelendiğinde, yapısında üçten fazla aktif eleman bulunan [79], [81], [82], elektronik olarak ayarlanamayan [79] ve deneysel çalışmaları yapılmayan [83]–[85] çalışmaların olduğu görülmektedir.

Memkapasitör emülatör devreleri incelendiğinde, devrelerin kullanım alanlarına göre en ayırt edici özelliği topraklı [61], [87]–[101] veya yüzer [56], [102]–[109] yapıda olmalarıdır.

Romero ve arkadaşları [61] tarafından tasarlanan topraklı yapıdaki memkapasitör emülatör devresi mutator yapıdadır. Devrede bir OPAMP, bir memristör, bir tampon devresi, bir direnç ve bir kapasitör bulunmaktadır. Devrede memristör bulunması ve deneysel çalışmalarının yapılmamış olması en büyük dezavantajlarıdır. Wang ve arkadaşları [87] tarafından önerilen topraklı yapıdaki memkapasitör emülatör devresi, yapısında kullandığı LDR tabanlı memristör emülatörü nedeniyle mutator olarak tanımlanmıştır. Devrede beş OPAMP, bir diyot, bir memristör emülatörü ve çok sayıda pasif eleman kullanılmıştır. Devre, deneysel olarak kurularak test edilmiş olsa da hem mutator bir yapıya sahiptir hem de çok sayıda devre elemanı içermektedir. Fouda ve Radwan [88] tarafından önerilen topraklı yapıdaki memristörsüz memkapasitör emülatör devresi; iki OPAMP, iki tampon devresi, bir akım kaynağı, bir çarpma devresi, üç kapasitör ve iki dirençten oluşmaktadır. Devrenin sadece simülasyon sonuçları verilmiştir. Yuan ve arkadaşları [89] tarafından tasarlanan topraklı yapıdaki memkapasitör emülatör devresinde beş OPAMP, iki çarpma elemanı, on direnç ve iki kapasitör kullanılmıştır. Aynı çalışmada, yeni bir kaotik osilatör devresi de önerilmiştir. Bu emülatör devresi, önerilen devrede hem simülasyon yoluyla hem de deneysel olarak test edilmiştir. Devrede kullanılan aktif eleman sayısının fazla olmasının yanında iki adet de çarpma devresi kullanılmıştır. Vista ve Ranjan [90] tarafından tasarlanan topraklı yapıdaki bir memkapasitör emülatör devresi sadece bir DVCCTA (Gerilim Farkı Alan Akım Taşıyıcı Geçiş İletkenliği Kuvvetlendiricisi), bir direnç ve iki kapasitörden oluşmaktadır. Devrenin eleman sayısı az olsa da sadece simülasyon çalışmaları yapılmıştır. Yuan ve arkadaşları [91] tarafından tasarlanan topraklı memkapasitör emülatör devresinde beş OPAMP, bir çarpma devresi, bir diyot, on bir direnç ve iki kapasitör kullanılmıştır. Devre hem simülasyon ortamında hem de deneysel olarak bir kaotik osilatör devresinde test edilmiştir. Devrede kullanılan eleman sayısının yüksek olmasının yanında devre elektronik olarak ayarlanabilir değildir. Konal ve Kaçar [92] tarafından tasarlanan topraklı memkapasitör emülatör devresi elektronik olarak ayarlanabilir yapıdadır. Devre bir MO-OTA, bir OTA, bir çarpma devresi, iki direnç ve iki kapasitör kullanılarak oluşturulmuştur. Devrenin sadece simülasyon sonuçları verilmiştir. Demir ve arkadaşları [93] tarafından önerilen topraklı memkapasitör emülatör devresinde bir MO-OTA, bir çarpma devresi, bir transistör, iki direnç ve bir kapasitör kullanılmıştır. Devrede kullanılan transistör, gerilim kontrollü bir MOS kapasitör oluşturmak için kullanılmıştır. Aynı çalışmada topraklı yapıda tasarlanmış elektronik olarak kontrol edilebilen bir memindüktör emülatör devresi de verilmiştir. Bu devre iki MO-OTA, bir çarpma elemanı, iki direnç ve bir kapasitörden oluşmaktadır. Her iki yapının da sadece simülasyon çalışması yapılmıştır. Konal ve arkadaşları [94] tarafından tasarlanan topraklı yapıdaki memkapasitör emülatör devresi iki VDCC, iki direnç

ve iki kapasitörden oluşmaktadır. Devre, adaptif öğrenme devresi üzerinden simülasyon ortamında test edilmiştir. Deneysel çalışmaların yapılabilmesi için, memkapasitör emülatör devresi ayrıık elemanlar ile oluşturularak test edilmiştir. Devre, sadece iki adet aktif eleman kullanılarak tasarlanmış olsa da ikinci VDCC katının memristör olarak kullanılması nedeniyle devre mutator yapıdadır. Yeşil ve Babacan [95] tarafından iki farklı topraklı memkapasitör emülatör devresi tasarlanmıştır. Tasarlanan devrelerden biri iki adet CCII, bir çarpma elemanı, bir direnç ve üç kapasitörden oluşmaktadır. Diğer devre, bir adet CCII, bir adet OTA, bir çarpma elemanı ve üç kapasitörden oluşmaktadır. İki devre de elektronik olarak ayarlanabilir yapıdadır ve çarpma elemanlarının çıkışları pozitif-negatif olarak ayarlanarak devreler artan ve azalan yapılarda çalıştırılabilmektedir. İlk önerilen CCII tabanlı memkapasitör emülatör devresi, deneysel olarak oluşturularak test edilmiştir. Deneysel çalışmalarda devrenin artan-azalan yapısı, farklı frekanslardaki tepkileri ve direnç değerinin devre üzerindeki etkileri gösterilmiştir. Devrenin dezavantajı ikiden fazla aktif eleman kullanılmış olmasıdır. Raj ve arkadaşları [96] tarafından tasarlanan memkapasitör emülatörü topraklı yapıdadır. Devrede iki CCII, bir OTA, iki direnç ve iki kapasitör kullanılmıştır. Yine aynı çalışmada aynı elemanlar kullanılarak topraklı yapıda bir memindüktör emülatörü de tasarlanmıştır. Devreler artan azalan yapılarda çalıştırılabilmektedir. Devrelerin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Çalışmada devrelerin üç adet aktif eleman kullanılarak tasarlandığı görülmektedir. Sinha ve arkadaşları [97] tarafından tasarlanan topraklı yapıdaki memkapasitör emülatör devresi bir CCTA, bir memristör ve bir kapasitörden oluşmaktadır. Devre hem mutator yapıdadır hem de deneysel çalışmaları yapılmamıştır. Raj ve arkadaşları [98] tarafından iki adet OTA tabanlı topraklı yapıda memkapasitör emülatör devresi önerilmiştir. Devrelerden biri üç OTA, bir anahtar, bir direnç ve iki kapasitörden oluşmaktadır. Devrelerden ikincisi ise iki MO-OTA, bir anahtar, bir direnç ve iki kapasitörden oluşmaktadır. Devreler artan ve azalan yapılarda ayarlanabilmektedir. Simülasyon ve deneysel çalışmaları yapılmıştır. Petroviç [99] tarafından tasarlanan topraklı memkapasitör emülatörü sadece bir VDTA, iki anahtar ve iki topraklı kapasitörden oluşmaktadır. Benzer şekilde Hoşbaş ve arkadaşları [100] tarafından tasarlanan topraklı memkapasitör devresi iki VDTA ve iki kapasitörden oluşmaktadır. Devrelerin ikisi de elektronik olarak ayarlanabilir yapıdadır ve devrelerin simülasyon ve deneysel çalışmaları yapılmıştır. Fitch ve arkadaşları [101] tarafından tasarlanan topraklı yapıdaki bir memkapasitör emülatör devresinde iki analog çarpma elemanı, üç OPAMP, yedi direnç ve iki kapasitör kullanılmıştır. Elde edilen devre hem simülasyon hem de deneysel ortamda kaotik bir devre kullanılarak test edilmiş olsa da yapısında iki analog çarpan içermesi ve aktif-pasif eleman sayılarının yüksek olması dezavantajıdır. Topraklı yapıdaki

memkapasitör emülatör devreleri incelendiğinde, mutator yapıda olan [61], [87], [94], [97], [100] yapısında ikiden fazla aktif eleman bulunan [61], [87]–[89], [91], [92], [95], [96], [98], [101] , elektronik olarak ayarlanamayan [61], [87]–[91], [96] ve deneysel çalışmaları yapılmayan [61], [88], [90], [92], [93], [97] çalışmaların olduğu görülmektedir.

Yu ve arkadaşları [56] tarafından önerilen yüzer ve mutator yapıdaki memkapasitör emülatör devresi dört OPAMP, bir memristör emülatörü, bir kapasitör ve iki direnç içermektedir. Devre mutator yapıdadır ve elektronik olarak ayarlanabilir değildir. Sah ve arkadaşları [102] tarafından önerilen yüzer yapıdaki memkapasitör emülatör devresinde iki OPAMP, bir çarpma devresi, bir diyot, iki kapasitör ve bir direnç elemanı bulunmaktadır. Devrenin simülasyon ve deneysel çalışmaları yapılmış olsa da devre elektronik olarak ayarlanabilir değildir ve ikiden fazla aktif eleman içermektedir. Vista ve Ranjan [103] tarafından tasarlanan yüzer yapıdaki memkapasitör emülatör devresi bir DXCCDITA (İkili X Uçlu Akım Taşıyıcılı Diferansiyel Giriş Geçiş İletkenliği Kuvvetlendirici), bir direnç ve iki kapasitör kullanılarak oluşturulmuştur. Devre adaptif öğrenme uygulaması üzerinden test edilmiştir fakat devrenin deneysel çalışmaları yapılmamıştır. Kaya ve arkadaşları [104] tarafından tasarlanan yüzer yapıdaki memkapasitör emülatör devresi bir CCCII, bir DDCC (Diferansiyel Fark Akım Taşıyıcı), bir çarpma devresi, bir direnç ve üç kapasitör içermektedir. Devre elektronik olarak kontrol edilebilir olsa da devrenin deneysel çalışmaları yapılmamıştır. Wang ve Wang [105] tarafından tasarlanan yüzer yapıdaki memkapasitör emülatör devresi üç OPAMP, bir memristör, iki direnç ve bir kapasitör elemanından oluşmaktadır. Devrenin hem simülasyon hem de deneysel sonuçları verilmiştir. Devre mutator yapıdadır. Ananda ve arkadaşları [106] tarafından yüzer yapıdaki memkapasitör emülatör devresi iki OTA, bir UGA (Birim Kazanç Kuvvetlendirici), iki MOS kapasitör ve bir dirençten oluşmaktadır. Devrede toplamda yirmi beş transistör kullanılmıştır. Devrenin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Devrede kullanılan aktif eleman sayısının ikiden fazla olduğu görülmektedir. Tatović ve Petrović [107] tarafından tasarlanan yüzer yapıdaki memkapasitör emülatör devresinde bir VDCC, dört MOSFET ve iki kapasitör kullanılmıştır. Devre elektronik olarak ayarlanabilir yapıdadır. Devrenin deneysel çalışmaları yapılmamıştır. Gür ve arkadaşları [108] tarafından tasarlanan yüzer yapıdaki memkapasitör emülatör devresi iki MO-OTA, iki çarpma devresi, dört MOSFET, bir direnç ve bir kapasitörden oluşmaktadır. Devre elektronik olarak ayarlanabilir yapıda olsa da devrenin deneysel çalışmaları verilmemiştir. Ananda ve arkadaşları [109] tarafından tasarlanan yüzer yapıdaki memkapasitör emülatör devresi bir VDTA, bir OTA, bir tampon devresi, bir direnç ve iki kapasitör kullanılarak oluşturulmuştur.

Önerilen devrenin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Yüzer yapıdaki memkapasitör emülatör devreleri incelendiğinde, mutator yapıda olan [56], [105] yapısında ikiden fazla aktif eleman bulunan [56], [102], [104]–[106], [108], [109] , elektronik olarak ayarlanamayan [56], [102], [105] ve deneysel çalışmaları yapılmayan [103], [104], [107], [108] çalışmaların olduğu görülmektedir.

Küçük değişikliklerle hem memkapasitör hem de memindüktör olarak ayarlanabilen emülatör devreleri de mevcuttur [54], [55], [57], [63], [110]–[116]. Pershin ve Di Ventra tarafından yapılan bir çalışmada [54] topraklı yapıda mutator bir devre önerilmiştir. Devre bir OPAMP, bir memristör, bir direnç ve bir kapasitörden oluşmaktadır. Devredeki kapasitör, topraklı olarak bağlandığında yapı memkapasitör olurken, kapasitörün yüzer yapıda bağlanması durumunda devre memindüktör olmaktadır. Yine Pershin ve Di Ventra [55] tarafından yapılan diğer bir çalışmada iki adet yüzer yapıda mutator emülatör devresi tasarlanmıştır. İlk devre dört adet CCII, bir memristör, bir direnç ve bir empedanstan oluşmaktadır. Devrede belirtilen empedans kapasitör olarak seçildiğinde devre memindüktör olarak çalışırken bobin olarak seçildiğinde memkapasitör olarak çalışmaktadır. İkinci devre ise iki adet çift çıkışlı CCII, bir memristör, bir direnç ve bir empedanstan oluşmaktadır. Devre, bir önceki yapıda da olduğu gibi empedans yerine kapasitör bağlandığında memindüktör, bobin bağlandığında memkapasitör olarak çalışmaktadır. Yu ve arkadaşları [57] tarafından tasarlanan yüzer yapıdaki devre, iki CCII, bir memristör, bir direnç ve bir kapasitörden oluşmaktadır. Devredeki memristör ile memkapasitör elemanının yerleri değiştirildiğinde, devre memkapasitör veya memindüktör olarak çalışmaktadır. Yu ve arkadaşları [117] tarafından önerilen devrede üç CCII, üç tampon devresi ve emülatör devresinin türünü belirleyen beş farklı eleman kullanılmıştır. Bu beş eleman değiştirilerek devre memristör, memkapasitör ve memindüktör devresi olarak ayarlanabilmektedir. Devrenin deneysel çalışmaları yapılarak bu yapıların farklı frekanslardaki tepkileri analiz edilmiştir. Zhao ve arkadaşları [118] yüzer ve topraklı olmak üzere iki yapı önermişlerdir. Topraklı olan yapı üç adet CCII, bir çarpma devresi iki direnç, bir kapasitör ve iki empedanstan oluşmaktadır. Yüzer yapıda olan devre ise beş adet CCII, bir çarpma devresi, bir OPAMP, iki direnç, bir kapasitör ve üç empedanstan oluşmaktadır. Her iki yapıda bulunan empedanslar, farklı kombinasyonlarda ayarlanarak devreler memristör, memkapasitör ve memindüktör olarak çalışabilmektedir. Zheng ve arkadaşları [119] tarafından tasarlanan emülatör devresi yüzer yapıdadır ve hem memristör hem memkapasitör hem de memindüktör olarak kullanılabilir. Devrede dört adet CCII, bir varaktör diyot, iki direnç ve bir kapasitör kullanılmaktadır. Devreye sonradan eklenen direnç,

kapasitör ve OPAMP gibi elemanlarla yapının türü değiştirilebilmektedir. Yu ve arkadaşları [110] tarafından tasarlanan bir emülatör devresinde dört CCII, bir OPAMP, beş direnç ve iki kapasitör kullanılmıştır. Devrede ayrıca ikisi de topraklı iki empedans bulunmaktadır. Bu empedansların değiştirilmesiyle devre memristör, memkapasitör ve memindüktör olarak ayarlanabilmektedir. Devrenin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Khalil ve arkadaşları [111] tarafından tasarlanan emülatör devresinde üç adet CCII, bir çarpma devresi, iki toplama devresi, bir bölme devresi ve iki anahtar kullanılmıştır. Ayrıca farklı hafızalı elemanların oluşturulabilmesi için beş adet bir ucu topraklı empedanslar kullanılmıştır. Bu empedanslar kullanılarak yapı memristör, memkapasitör ve memindüktör olarak ayarlanabilmektedir. Devrenin çalışma modu, devredeki *S1* anahtarı kullanılarak ayarlanabilmektedir. Devre, kaotik osilatörler kullanılarak hem simülasyon hem de deneysel olarak test edilmiştir. Taşkiran ve arkadaşları [62] tarafından önerilen topraklı emülatör devresi mutator yapıdadır. Devrede bir CBTA, bir memristör ve bir kapasitör kullanılmıştır. Devrede kullanılan memristör elemanı oluşturulurken de bir CBTA, bir çarpma elemanı, iki direnç ve bir kapasitör kullanılmıştır. Devrelerin etkinliği, filtre devreleri kullanılarak simülasyon ortamında test edilmiştir. Sharma ve arkadaşları [112] tarafından topraklı ve yüzer olarak iki emülatör devresi tasarlanmıştır. Topraklı yapıdaki emülatör devresi iki adet CCII, bir çarpma devresi, üç anahtar, üç direnç ve üç kapasitör kullanılarak tasarlanmıştır. Yüzer yapıdaki emülatör devresi ise iki adet CCII, bir çarpma devresi, iki anahtar, iki direnç ve iki kapasitörden oluşmaktadır. Emülatör devreleri, yapılarında bulunan anahtarlar sayesinde memristör, memkapasitör ve memindüktör olarak ayarlanabilmektedir. Singh ve Rai [63] tarafından tasarlanan yüzer yapıdaki emülatör devresi hem memkapasitör hem de memindüktör olarak çalışabilmektedir. Devre bir VDCC, bir memristör ve bir kapasitörden oluşmaktadır. Devrede kullanılan memristör, Yeşil ve arkadaşları [42] tarafından tasarlanan VDCC tabanlı memristör emülatör devresidir. Tasarlanan devre mutator yapıdadır ve sadece simülasyon sonuçları verilmiştir. Liu ve arkadaşları [113] tarafından tasarlanan emülatör devresi memristör, memkapasitör ve memindüktör olarak çalışabilmektedir. Devre dört CCII, iki OPAMP, iki çarpma devresi, üç anahtar ve çok sayıda pasif eleman kullanılarak oluşturulmuştur. Devredeki belirli devre elemanları ve devredeki anahtarların konumları değiştirilerek hem devrenin türü değiştirilebilmekte hem de devre yüzer veya topraklı olarak ayarlanabilmektedir. Devrenin hem simülasyon hem de deneysel sonuçları verilmiştir. Bhardwaj ve Srivastava [114] tarafından tasarlanan emülatör devresi, tam yüzer yapıdadır. Devre hem memristör hem de memindüktör olarak ayarlanabilme özelliğine sahiptir. Devrede iki adet VDTA, bir kapasitör ve topraklı bir empedans kullanılmıştır. Empedans, direnç olarak seçildiğinde devre memristör olarak çalışırken,

kapasitör olarak seçildiğinde devre memindüktör olarak çalışmaktadır. Devre iki adet LM13700 elemanı kullanılarak deneysel olarak test edilmiştir. Petroviç [115] tarafından tasarlanan emülatör devresi 2 VDCC, iki MOSFET ve yapısına göre değişkenlik gösteren bir veya iki adet topraklı empedans içermektedir. Devrelerin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Memristör, memkapasitör ve memindüktör yapılarının elde edilebildiği devrelerin tamamı topraklı olarak çalışabilirken ayarlandığı üç durumda yüzer yapı olarak da çalışabilmektedir. Bhardwaj ve Srivastava [116] tarafından biri akı diğeri yük kontrollü olmak üzere iki farklı emülatör devresi tasarlanmıştır. Akı kontrollü olan emülatör devresi bir CCII, bir OTA, bir direnç, bir kapasitör ve bir ucu topraklı bir empedanstan oluşmaktadır. Bu empedans direnç ile gerçekleştirildiğinde devre memristöre, bobin ile gerçekleştirildiğinde memindüktöre ve kapasitör ile gerçekleştirildiğinde memkapasitöre dönüşmektedir. Yük kontrollü devre ise bir CCII, iki OTA, bir direnç, bir kapasitör ve bir ucu topraklı bir empedanstan oluşmaktadır. Empedans bir önceki devrede de seçildiği gibi direnç, bobin ve kapasitör olarak seçildiğinde sırasıyla memristör, memindüktör ve memkapasitör olarak çalışmaktadır. Devrenin deneysel çalışmaları verilmemiştir. Hem memkapasitör hem de memindüktör olarak ayarlanabilen emülatör devreleri incelendiğinde, mutator yapıda olan [54], [55], [57], [62], [63], yapısında ikiden fazla aktif eleman bulunan [55], [110]–[113], [116]–[119], elektronik olarak ayarlanamayan [54], [55], [57], [111]–[113], [117]–[119] ve deneysel çalışmaları yapılmayan [54], [55], [62], [63], [116] çalışmaların olduğu görülmektedir.

Bu tez kapsamında bir adet memindüktör emülatör ve beş adet yeni memkapasitör devresi önerilmiştir. Bu devreler hem LTspice üzerinden simülasyonlarla hem de PCB (Baskı Devre Kartı) üzerinde kurularak deneysel olarak analiz edilmiştir.

2. MATERYAL VE YÖNTEM

Hafızalı ve hafızalı olmayan pasif devre elemanları arasındaki ilişki Şekil 1-1’de verilmiştir. Elemanlar tanımlanırken, akım ve gerilim ifadelerinin farklı derecelerdeki integralleri kullanılmaktadır. Biolek ve arkadaşları [5], akımın birinci ve ikinci dereceden integrallerini yük ve sigma olarak gösterirken, gerilimin birinci ve ikinci dereceden integrallerini manyetik akı ve rho olarak göstermiştir. Çalışmada bahsedilen terimler, hafızalı elemanların zamana bağlı davranışlarının matematiksel olarak tanımlanabilmesi ve analiz edilebilmesi için kullanılmıştır. Yükün ve manyetik akının integralleri olan sigma ve rho ifadeleri teorik kavramlar olarak ele alınmaktadır.

Hafızalı elemanlar, akım kontrollü, gerilim kontrollü, yük kontrollü ve manyetik akı kontrollü olmak üzere tanımlanabilmektedir. Akım kontrollü memristör elemanının direnç değeri, üzerinden geçen akımın bir fonksiyonu olarak tanımlanırken gerilim kontrollü memristör elemanının direnç değeri, üzerine uygulanan gerilim üzerinden tanımlanmaktadır. Matematiksel olarak akım kontrollü olarak tanımlanan eleman memristans ifadesini verirken gerilim kontrollü olan eleman memdüksans (ters memristans) ifadesini vermektedir. R_M , G_M , C_M , D_M , L_M ve Λ_M ifadeleri sırasıyla memristans, memdüksans, memkapasitans, ters memkapasitans, memindüksans ve ters memindüksans olmak üzere, Tablo 2-1’de, hafızalı elemanların port ve durum denklemleri verilmektedir.

Tablo 2-1. Hafızalı elemanların tanımları [5]

Hafızalı Eleman	Port Denklemi	Durum Denklemi
Akım Kontrollü Memristör	$v = R_M(x, i, t)i$	$\dot{x} = f(x, i, t)$
Gerilim Kontrollü Memristör	$i = G_M(x, v, t)v$	$\dot{x} = f(x, v, t)$
Gerilim Kontrollü Memkapasitör	$q = C_M(x, v, t)v$	$\dot{x} = f(x, v, t)$
Yük Kontrollü Memkapasitör	$v = D_M(x, q, t)q$	$\dot{x} = f(x, q, t)$
Akım Kontrollü Memindüksans	$\varphi = L_M(x, i, t)i$	$\dot{x} = f(x, i, t)$
Manyetik Akı Kontrollü Memindüksans	$i = \Lambda_M(x, \varphi, t)\varphi$	$\dot{x} = f(x, \varphi, t)$

Port denklemleri, hafızalı elemanın giriş çıkış terminalleri arasındaki ilişkiyi matematiksel olarak vermektedir. Akım kontrollü memristör elemanının port denkleminde bakıldığında, giriş

olarak akım, çıkış olarak gerilimin belirlendiği görülmektedir. Denklemden kullanılan x ifadesi, n boyutlu bir vektörü ifade etmektedir ve sistemin iç durumunu tanımlayan değişkenleri vermektedir. Durum denklemi ise, iç durum değişkenlerinin zamana göre nasıl değiştiğini göstermektedir. Yani hafızalı elemanın geçmişteki girdilere bağlı olan değişimini matematiksel olarak göstermektedir. Port denklemlerinin, farklı durum değişkenlerine bağlı olması, farklı uygulama alanlarında avantaj sağlayabilmektedir.

2.1 Memristör

Memristör elemanın ilk tanımı 1971 yılında Chua tarafından [6] yapılmıştır. Bu tanımda, Denklem (2.1)'de gösterildiği gibi manyetik akı ve elektrik yükü arasındaki ilişki temel alınmıştır. Elemanın direncinin, geçmişte uygulanan akım veya gerilime bağlı olarak değiştiği ve bu durumun hafıza özelliğine yol açtığı belirtilmiştir.

$$R_M(q) = \frac{d\phi(q)}{dq} \quad (2.1)$$

Manyetik akının ve yükün zamana göre türevinin gerilim ve akım ifadesini verdiği bilinmektedir. Buna göre, Denklem (2.1) yeniden düzenlendiğinde yük kontrollü ve manyetik akı kontrollü memristör elemanları sırasıyla Denklem (2.2) ve (2.3)'teki gibi olmaktadır [14].

$$v(t) = R_M \left(\int_{t_0}^t i(\tau) d\tau \right) i(t) \quad (2.2)$$

$$i(t) = G_M \left(\int_{t_0}^t v(\tau) d\tau \right) v(t) \quad (2.3)$$

Chua [6], memristör elemanın dahili güç kaynakları olmadan bir cihaz formunda ele alınabilmesi için beş teoremden bahsetmektedir. Birinci teoreme göre, memristör elemanın pasif bir devre elemanı olabilmesi için enerji üretmemesi ve enerji tüketmesi gerekmektedir. Yüke bağlı değişen artan yapıdaki bir memristör elemanı üzerinden verilen örnekte, güç ifadesi gerilim ve akımın çarpımına eşit olduğuna göre, memristörün gerilim ifadesi $M(q(t))i(t)$ yerine yazıldığında

Denklem (2.4) elde edilmektedir. Buna göre, $M(q(t))$ ifadesi daima pozitif olacağı için elemanın gücü de pozitif olacaktır ve daima enerji tüketecektir. Bu durum elemanın pasif olduğunu göstermektedir.

$$p(t) = v(t)i(t) = M(q(t))[i(t)]^2 \quad (2.4)$$

İkinci teorem Kirchoff yasalarına dayanmaktadır. Kirchoff akım yasasına göre, bir düğüme giren akımların toplamı sıfıra eşitken, Kirchoff gerilim yasasına göre ise bir gözdeki gerilimlerin toplamı sıfıra eşittir. Teorem incelenirken, yük kontrollü memristörlerden oluşan bir devre düşünülmüştür. Kirchoff denklemlerinin zamana göre integralleri alındığında, yük ve manyetik akıya bağlı ifadeler elde edilmiştir. Teoreme göre bu ifadelerin toplamı sıfırdır ve $f(q, \varphi) = 0$ denklemi ile ifade edilmiştir. Ayrıca, memristörlerden oluşan bir devrenin genel davranışının, bir memristör ile eşdeğer olarak modellenebileceğini söylemektedir. Üçüncü teorem varlık ve benzersizlik teoremidir. Teoriye göre yalnızca pozitif artımlı hafızalara sahip memristörleri içeren herhangi bir ağın sadece bir çözümü vardır. Yapılan çalışmada da yüke bağlı değişen ve artan yapıdaki memristörlerin kullanıldığı bir devre üzerinden anlatılmıştır. Belirli başlangıç koşulları verilen devrenin yük ve akım arasındaki ilişkiler incelendiğinde sadece tek çözümünün olduğu ispatlanmıştır. Oluşturulan devrelerin yanıtının tahmin edilebilir olduğu gösterilmiştir. Dördüncü teoremden, durağan eylem (eş eylem) ilkesinden bahsedilmiştir. Bu teoremden devrenin tamamı ya yük kontrollü ya da manyetik akı kontrollü olmalıdır. Memristörlerden oluşan ağların enerji seviyelerinin minimum olduğu durumları analiz etmek için kullanılmaktadır. Beşinci teorem direnç, kapasitör, bobin ve memristör içeren kompleks yapıların analizinde kullanılmaktadır. Bu teoreme göre devredeki bağımsız gerilim ve akım kaynaklarının sayısı karmaşıklık derecesini vermektedir. Karmaşıklık derecesi ise devrede belirlenebilecek maksimum bağımsız başlangıç koşullarının sayısını göstermektedir.

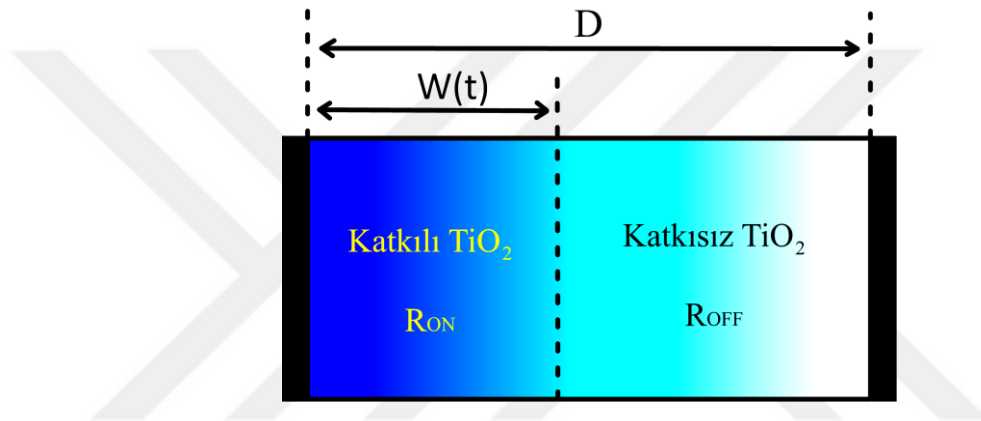
2.1.1 Lineer Sürüklenme Modeli

Fiziksel olarak ilk memristör elemanı, 2008 yılında Strukov ve arkadaşları tarafından [2] HP laboratuvarlarında tasarlanmıştır. Tasarlanan yapı, platin elektrotlar arasına yerleştirilmiş ince bir titanyum dioksit filminden oluşmaktadır. Oksijen ile katkılanmış olan bölge yarıiletken gibi davranırken, katkısız olan bölge yalıtkandır. Şekil 2-1’de gösterilen HP memristör modelinde, toplam genişliği D olan TiO_2 elemanın katkılı bölgesinin genişliği w olarak verilmiştir. Katkılı

bölgenin genişliği, akımın aktığı yönle aynı olacak şekilde değişmektedir. Bu değişim, Denklem (2.5)'de de gösterildiği gibi w/D oranından x değerini değiştirmektedir. Yapısı gereği x değeri sıfır ile bir arası bir değer almaktadır. Denklem (2.6)'da görüldüğü gibi, x değeri bire yaklaştıkça memristörün direnci artarken, sıfıra yaklaştıkça direnci azalmaktadır.

$$x(t) = \frac{w}{D} \quad (2.5)$$

$$R_M(x) = R_{ON}x(t) + R_{OFF}(1 - x(t)) \quad (2.6)$$



Şekil 2-1. HP memristör modeli [2]

Memristör elemanının değerinin, katkılı bölgenin genişliğine bağlı olması nedeniyle doğrusal sürüklenme modeli olarak adlandırılmaktadır. Wang tarafından [120] yapılan çalışmaya göre, Denklem (2.5)'de tanımlanan x parametresinin zamana göre türevi Denklem (2.7)'deki gibi olmaktadır. Buradaki β , memristörün bir parametresidir ve Weber cinsinden ifade edilmektedir.

$$\frac{dx(t)}{dt} = \frac{R_{ON}}{\beta} i(t) \quad (2.7)$$

Memristörün uçları arasındaki gerilim Denklem (2.8)'deki gibi yazılırsa ve Denklem (2.7) kullanılarak $i(t)$ ifadesi denklemde yerine yazıldığında, hafızalı sistem, Denklem (2.9)'de görüldüğü gibi birinci dereceden diferansiyel denklem olarak elde edilmektedir. Denklemde R_{OFF}/R_{ON} ifadesi r olarak kısaltılmıştır.

$$v(t) = (R_{ON}x(t) + R_{OFF}(1 - x(t)))i(t) \quad (2.8)$$

$$v(t) = \beta \left(x(t) + r(1 - x(t)) \right) \frac{dx(t)}{dt} \quad (2.9)$$

Gerilimin integralinin manyetik akıyı verdiği düşünülduğünde, denklemin iki tarafının da zamana göre integralinin alınması durumunda, Denklem (2.10) elde edilmektedir.

$$\varphi = \beta \left(-\frac{r-1}{2} x^2(t) + rx(t) + c \right) \quad (2.10)$$

Buradaki denklemde c ifadesi, integral işlemi nedeniyle gelmiştir ve sabit bir sayıdır. $x(0)=0$ iken $\varphi=0$ olarak kabul edildiğinde c ifadesi de sıfır olmaktadır. Bu varsayıma göre Denklem (2.7) yeniden yazıldığında Denklem (2.11) elde edilmektedir. Bu denklemin her iki tarafının da integralinin alınması durumunda ve akımın integralinin yük ifadesini vermesi sayesinde Denklem (2.12) elde edilmektedir.

$$\frac{1}{D} \frac{dw(t)}{dt} = \mu_v \frac{R_{ON}}{D^2} i(t) \quad (2.11)$$

$$\frac{w(t)}{D} = \mu_v \frac{R_{ON}}{D^2} q(t) \quad (2.12)$$

$x = w/D$ ve $\beta = D^2/\mu_v$ olduğu göz önüne alındığında Denklem (2.7) ve (2.11) kullanılarak Denklem (2.13) elde edilmektedir.

$$\varphi = -\frac{R_{ON}\mu_v}{2D^2} \left(\frac{R_{OFF}}{R_{ON}} - 1 \right) q^2 + R_{OFF} q \quad (2.13)$$

R_{OFF} direncinin R_{ON} direncinden çok büyük olduğu durularda, memristör ifadesi Denklem (2.14)'de gösterildiği gibi elde edilmektedir [2].

$$M(q) = \frac{d\varphi}{dq} = R_{OFF} \left(1 - \frac{\mu_v R_{ON}}{D^2} q \right) \quad (2.14)$$

Memristör ifadesi basitleştirilerek Denklem (2.15)'deki gibi yazıldığında, denklemin sabit ve değişken kısımları görülebilmektedir.

$$M(q) = \frac{d\varphi}{dq} = M_0 - K_q q(t) \quad (2.15)$$

2.1.2 Lineer Olmayan Sürüklenme Modeli

Memristör elemanının memristans değeri, sadece uygulanan gerilimin bir fonksiyonu değil aynı zamanda geçmişte uygulanan elektrik yüküne de bağlıdır. Bu durum, lineer olmayan bir davranışa neden olduğu için Lineer Olmayan Sürüklenme Modeli “Nonlinear Dopant Drift” modeli memristörün iç yapısındaki iyon hareketliliğini ve bu hareketin nasıl değiştiğini daha net açıklayabilmektedir. Bu modelin matematiksel olarak modellenebilmesi için pencere fonksiyonu kullanılmaktadır. Bu fonksiyonda memristör elemanı uç değerlere yaklaştıkça değişen iç dirence göre doyma bölgesinin hızı da azalmaktadır. Memristör elemanının davranışını modellemek için Joglekar ve Wolf tarafından [121] Denklem (2.16)'da verilen pencere fonksiyonu verilmiştir. Bu pencere fonksiyonunda p değişkeni, pencere fonksiyonunun şeklini belirtmektedir ve sınır etkilerinin ne kadar güçlü olduğunu göstermektedir. X değeri uç değerlere yaklaştıkça değişim hızı sıfıra yaklaşırken 0.5 değerini aldığı anda en yüksek değere ulaşmaktadır. Biolek ve arkadaşları tarafından [13] oluşturulan memristör elemanının SPICE modelinde, sınır etkileri nedeniyle karşılaşılan sorunların çözülmesi amaçlanmıştır. Sınır etkisi, memristörün R_{ON} ve R_{OFF} direncine ulaştığı durumda kilitlenmesi ve herhangi bir dış etkiyle bu direnç değerlerinden başka değer alamaması durumudur. Bu durumdan kurtulmak ve memristörün sınır etkilerini daha gerçekçi bir şekilde modellemek için Denklem (2.17)'de verilen modifiye edilmiş bir pencere fonksiyonunda adım fonksiyonu kullanılmıştır. Prodromakis ve arkadaşları [122] tarafından önerilen başka bir pencere fonksiyonu ise Denklem (2.18)'de verildiği gibidir. Bu pencere fonksiyonu da sınır değer sorunlarını çözerken aynı zamanda anahtarlama mekanizmaları üzerinde durulmuştur.

$$f(x) = 1 - (2x - 1)^{2p} \quad (2.16)$$

$$f(x, i) = 1 - (x - stp(-i))^{2p} \quad (2.17)$$

$$f(x) = 1 - \left[(x - 0.5)^2 + 0.75 \right]^p \quad (2.18)$$

2.2 Memindüktör

Memindüktör elemanı, Şekil 1-1’de gösterildiği gibi rho ile yük arasındaki ilişki kullanılarak Denklem (2.19)’daki gibi tanımlanmaktadır. Denkleme göre memindüktans, rhodaki değişiminin, yükün değişimine oranı olarak tanımlanmaktadır. Memindüktans ifadesinin yüke bağlı olması ve yükün de belirli bir zamandaki akımın integrali olması, akımın geçmişine bağlı olarak memindüktör elemanının indüktans değerinin değişmesi anlamında gelmektedir. Bu durum, memindüktör elemanının hafızalı bir yapıda olduğunu göstermektedir.

$$L_M(q) = \frac{d\rho}{dq} \quad (2.19)$$

Denklem (2.19)’da kullanılan rho ve yük ifadelerinin zamana göre türevi alındığında sırasıyla manyetik akı ve akım elde edildiği için akım kontrollü memindüktör elemanı Denklem (2.20)’deki gibi yazılabilmektedir [5], [14].

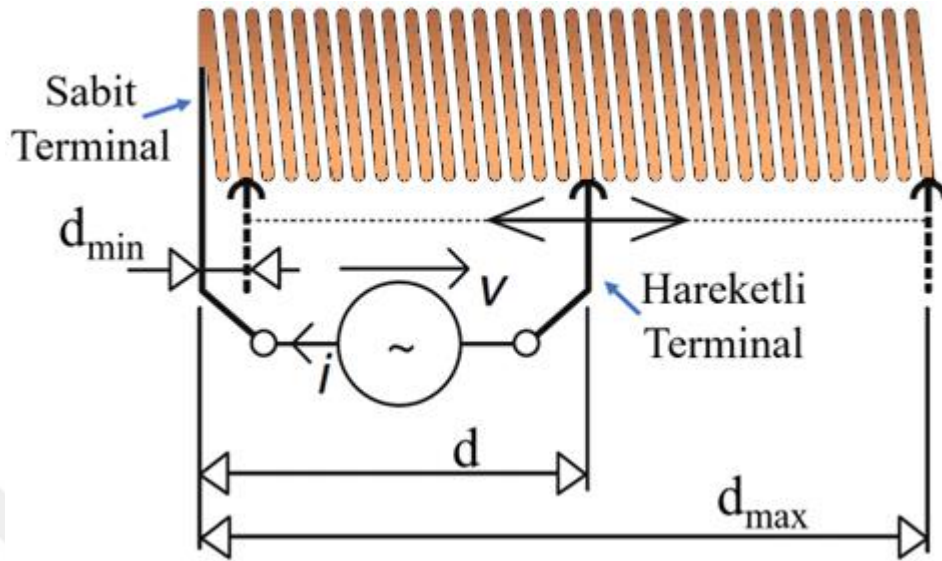
$$\varphi(t) = L_M \left(\int_{t_0}^t i(\tau) d\tau \right) i(t) \quad (2.20)$$

Ters memindüktans ifadesinin ise Denklem (2.21)’de verildiği gibi manyetik akının integrali cinsinden ifade edildiği görülmektedir. Ters memindüktansın bu şekilde tanımlanması, biriken manyetik akının geçmiş değerlerine bağlı olduğunu ortaya koymaktadır. Bu da memindüktörün manyetik akı kontrollü olduğunu ve geçmiş manyetik akı değerlerine bağlı olarak hafıza özelliği gösterdiğini ortaya koymaktadır.

$$i(t) = \Lambda_M \left(\int_{t_0}^t \varphi(\tau) d\tau \right) \varphi(t) \quad (2.21)$$

Memindüktörün elektromekanik modeli Şekil 2-2’de verilmiştir [123]. Model, potansiyometrede olduğu gibi sabit ve hareketli iki terminal üzerinden çalışmaktadır. Sabit

terminal, modelin sol ucuna sabitlenmişken, kayan terminal bobin üzerinde hareket ettirilerek iki uç arasında gözüken indüktans değerinin değişmesini sağlamaktadır.



Şekil 2-2. Memindüktörün elektromekanik modeli [123]

Memindüktör modelinin durum değişkeni, sıfırla bir arasında değişmektedir ve Denklem (2.22)'de tanımlanmıştır. Denklemde d_{min} ve d_{max} uzunlukları, sabit ve kayan terminalin arasındaki minimum ve maksimum uzunlukları belirtmektedir. d uzunluğu ise, sabit terminalle hareketli terminal arasındaki uzaklığı vermektedir.

$$x = \frac{d - d_{min}}{d_{max} - d_{min}} \quad (2.22)$$

Modelde kullanılan bobinin indüktans değeri, Denklem (2.23)'de verildiği gibi sipir sayısının karesinin, bobinin manyetik direncine oranıdır.

$$L \approx \frac{N^2}{R_M} \quad (2.23)$$

İndüktans değerinin, sipir sayısının karesine bağlı olarak değişmesi, memindüktans formülünün de karesel olmasına neden olmaktadır. X durum değişkenine göre memindüktör elemanının formülü yaklaşık Denklem (2.24)'deki gibi olmaktadır.

$$L(t) \approx \left[\sqrt{L_{\min}} + x(t) \left(\sqrt{L_{\max}} - \sqrt{L_{\min}} \right) \right]^2 \quad (2.24)$$

2.3 Memkapasitör

Memkapasitör elemanı, Denklem (2.25)'de belirtildiği gibi sigmadaki değişimin manyetik akıdaki değişime oranı olarak tanımlamaktadır. Sigma, manyetik akının bir fonksiyonu olarak kabul edildiğinde Denklem (2.26)'da belirtildiği gibi yazılabilmektedir. Sigmanın ve manyetik akının türevlerinin sırasıyla yüke ve gerilime eşit olduğu bilindiğinden, gerilim kontrollü memkapasitör ifadesi, Denklem (2.27)'deki gibi elde edilmektedir. Memkapasitansın, gerilimin geçmiş değerlerine bağlı olması, memkapasitörün hafızalı bir eleman olduğunu göstermektedir [102].

$$C_M = \frac{d\sigma}{d\varphi} \quad (2.25)$$

$$\frac{d\sigma}{dt} = \frac{d\sigma}{d\varphi} \frac{d\varphi}{dt} \quad (2.26)$$

$$q(t) = C_M \left(\int_{t_0}^t v(\tau) d\tau \right) v(t) \quad (2.27)$$

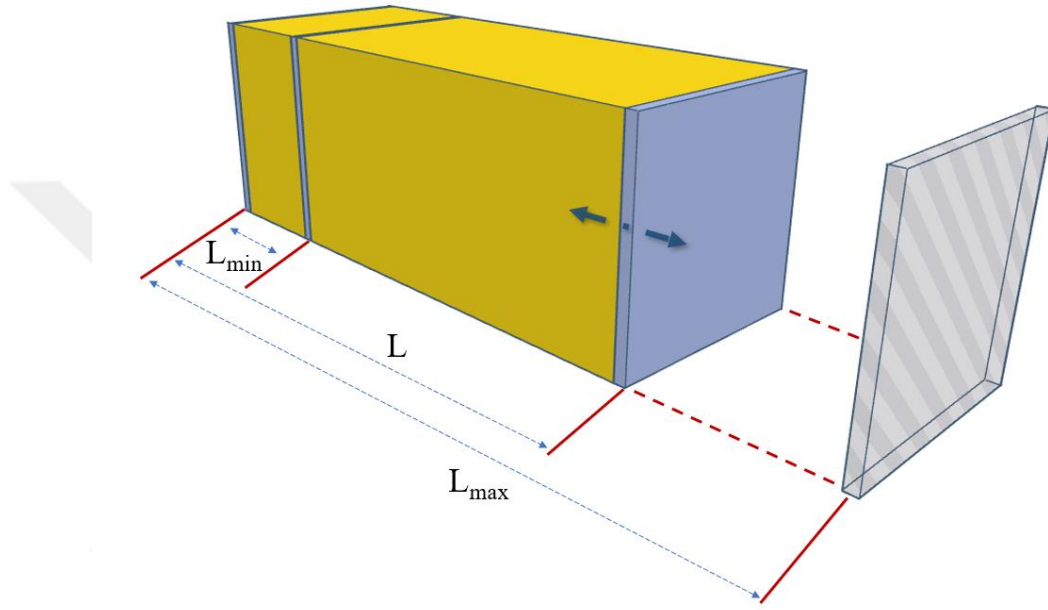
Ters memkapasitans ifadesi Denklem (2.28)'de verildiği gibi yazılabilmektedir. Denklemdaki türevler sadeleştirildiğinde Denklem (2.29)'de verildiği gibi yükün geçmişteki verilerine bağlı olan, yük kontrollü memkapasitör ifadesi elde edilmektedir.

$$\frac{d\varphi}{dt} = \frac{d\varphi}{d\sigma} \frac{d\sigma}{dt} \quad (2.28)$$

$$v(t) = D_M \left(\int_{t_0}^t q(\tau) d\tau \right) q(t) \quad (2.29)$$

Şekil 2-3’de verilen memkapasitör modelinde, dielektrik yapının genişliği ile kapasitansı değişen bir yapı önerilmiştir [124]. Durum değişkeni sıfır ile bir arasında bir değer alacak şekilde Denklem (2.30)’da tanımlanmıştır.

$$x = \frac{L - L_{\min}}{L_{\max} - L_{\min}} \quad (2.30)$$



Şekil 2-3. Yüke bağlı konsept memkapasitör [124]

Dielektrik malzemenin genişliğinin artması, kapasitör plakaları arasındaki mesafenin artmasına neden olacağından kapasitans değerini azaltmaktadır. Bu ters ilişki nedeniyle memkapasitans ifadesi Denklem (2.31)’de verildiği gibi ters memkapasitans olarak tanımlanmıştır. Denklemde kullanılan $D_{M,\min}$ ve $D_{M,\max}$ ifadeleri sırasıyla L değerinin minimum ve maksimum olduğu noktalardaki ters memkapasitans değerleridir.

$$D_M(t) = D_{M,\min} + (D_{M,\max} - D_{M,\min})x(t) \quad (2.31)$$

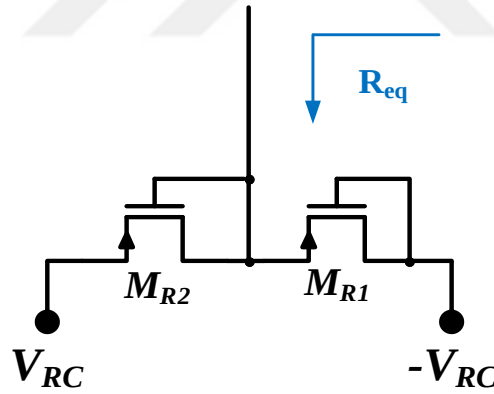
2.4 Pasif Elemanların Transistörler Kullanılarak Tasarlanması

Emülatör devreleri tasarlanırken kullanılan aktif ve pasif eleman sayısı, devrenin boyutunu, maliyetini ve performansını etkileyen en önemli faktörlerden biridir. Literatürde yapılan

alışmalar incelendiğinde emülatör devrelerinin daha az devre elemanı kullanarak oluşturulmasının amaçlandığı görülmektedir. Tümdevre yapılarında, aktif devre elemanları entegre devre tasarım sürecinde doğrudan tasarlanıp uygulanabilirken, pasif elemanlar genellikle ayrıık olarak kullanılmaktadır. Bu durum, daha kolay tasarım ve elemanların daha hassas değerklerde seçilebilmesine olanak sağlasa da elemanların fiziksel olarak kapladığı alan ve bu elemanların entegrasyonu sırasında karşılaşılan performans değışiklikleri dezavantaj oluşturmaktadır. Bu dezavantajların ortadan kaldırılabilmesi için, pasif devre elemanları transistörler kullanılarak oluşturulabilmektedir.

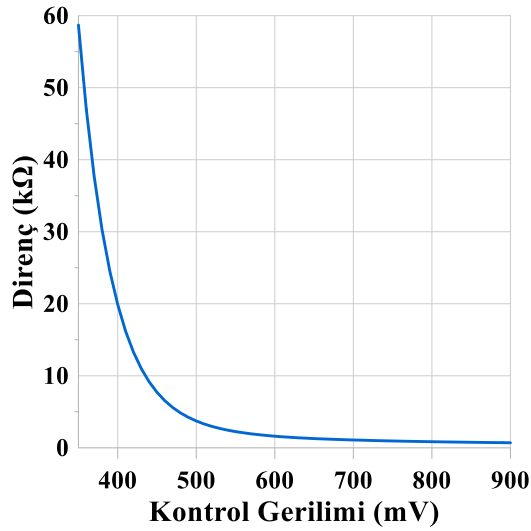
Elektronik diren elemanı iki adet PMOS kullanılarak Şekil 2-4’de gösterildiğı gibi oluşturulmuştur. Kullanılan elektronik diren yapısı Wang tarafından [125] tasarlanan yapıda NMOS-PMOS değışimi ile elde edilmiştir. Oluşturulan yapı $\pm V_{RC}$ gerilimi kullanılarak elektronik olarak ayarlanabilir yapıdadır. R_{eq} direncinin değeri Denklem (2.32)’da verildiğı gibi olmaktadır.

$$R_{eq} = \frac{1}{2\mu_p C_{OX} (V_{RC} - V_{TH})(W/L)_{M_{R1}, M_{R2}}} \quad (2.32)$$



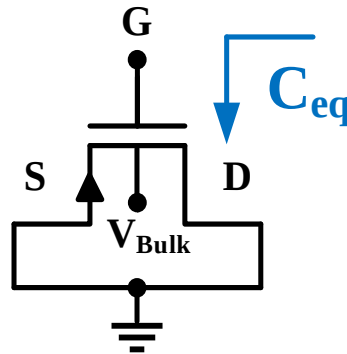
Şekil 2-4. İki PMOS kullanılarak oluşturulmuş elektronik diren

Elektronik diren yapısında kullanılan MOSFETlerin kanal genişliğı ve uzunluğı sırasıyla 60 μm ve 2 μm olarak ayarlanmıştır. V_{RC} kontrol gerilimi 350 mV ile 900 mV arasında değıştirilmiştir. Kontrol gerilimine göre değışen diren grafiğı Şekil 2-5’de verilmiştir. Verilen grafiğıe göre diren değeri 58.7 k Ω ile 0.7 k Ω arasında değışmektedir.

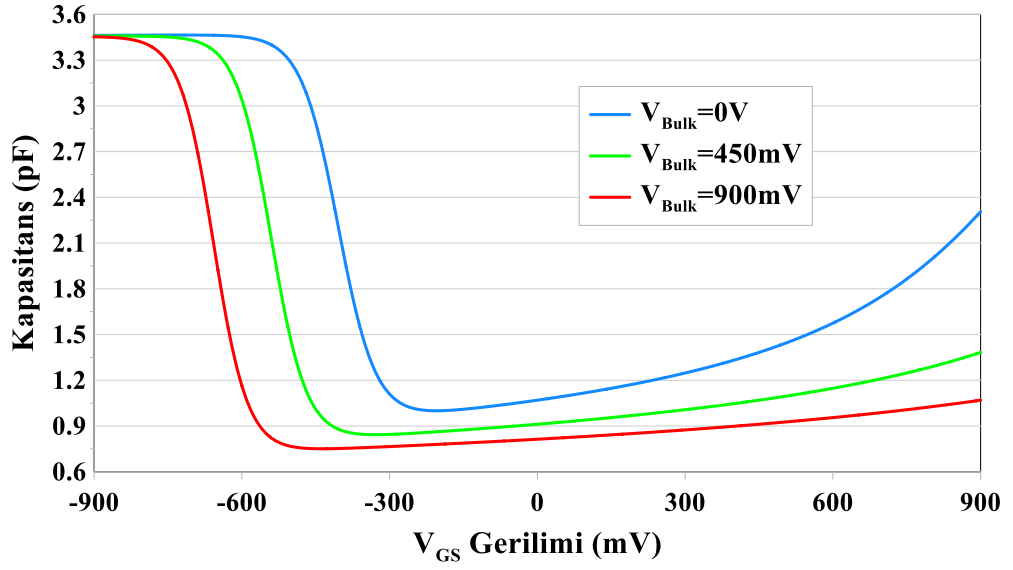


Şekil 2-5. V_{RC} kontrol gerilimine göre değişen direnç değeri

MOSFET elemanının gate terminali ile source-drain terminalleri arasında yalıtkan silisyum dioksit (SiO_2) tabakası bulunmaktadır. Bu yapı, Şekil 2-6'da gösterildiği gibi bir PMOS transistörünün source ve drain terminallerinin toprağa bağlanması durumunda gate ucundan kapasitans değerinin görünmesini sağlamaktadır. Elde edilen kapasitans değeri (C_{eq}), bulk gerilimi sayesinde elektronik olarak ayarlanabilmektedir. Yapının çalışma karakteristiğinin gösterilebilmesi için MOS kapasitörün kanal genişliği ve uzunluğu sırasıyla $100\ \mu\text{m}$ ve $4\ \mu\text{m}$ olarak seçilmiştir. V_{GS} gerilimi $-900\ \text{mV}$ ile $900\ \text{mV}$ arasında değiştirildiğinde, üç farklı bulk geriliminden elde edilen kapasitans değerleri Şekil 2-7'de verilmiştir. Grafik incelendiğinde bulk geriliminin değeri arttıkça kapasitans değerinin düştüğü fakat V_{GS} geriliminin sıfır olduğu noktanın çevresinde daha lineer bir kapasitans değerinin elde edildiği görülmektedir.

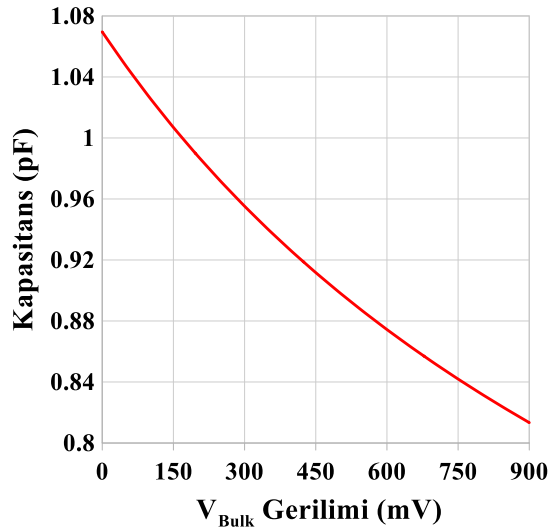


Şekil 2-6. MOS kapasitör



Şekil 2-7. V_{GS} ve V_{Bulk} gerilimlerinin değişimlerinin MOS kapasitans üzerindeki etkileri

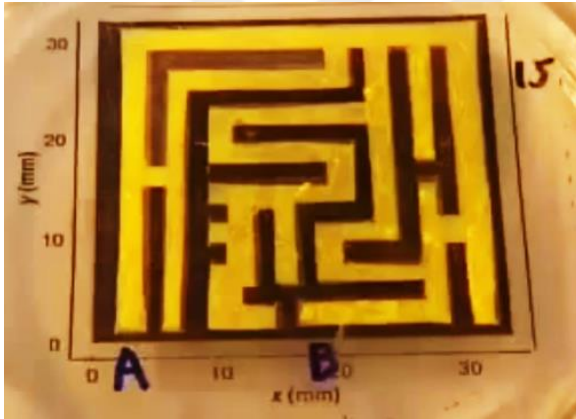
Tez kapsamında yaptığımız çalışmalarda, kapasitans değerinin V_{GS} değeri ile değişmesini istemediğimiz için, bulk değeri 900 mV seçilerek kapasitans değerinin olabildiğince lineer olması sağlanmıştır. Bulk gerilimi üzerinden kapasitans değerinin elektronik olarak ayarlanabilir olduğunun daha iyi gösterilebilmesi için, Şekil 2-8’de gösterildiği gibi V_{GS} gerilimi 0 V seçilerek bulk gerilimi 0 V ile 900 mV arasında değiştirilmiştir. Elde edilen grafiğe göre, bulk gerilimi arttıkça kapasitans değerinin düşmesi MOS kapasitör yapısının elektronik olarak ayarlanabilir olduğunu göstermektedir.



Şekil 2-8. V_{GS} gerilimi 0 V olarak seçildiğinde, V_{Bulk} gerilimine göre kapasitans değişimi

2.5 Adaptif Öğrenme ve Bir Amipin Lokomotif Hareketi

Tek hücreli canlılar, gerekli tüm yaşamsal işlevleri tek bir hücrede gerçekleştiren, en basit organizmalardır. Tek hücreliler, basit organizmalar olsa da periyodik olarak gerçekleşen çevresel değişikliklerle karşılaştıklarında bu değişiklikleri öğrenebilmekte ve bir sonraki uyarana karşı davranışını değiştirebilmektedir. Tek hücreli canlıların davranışlarına örnek olarak labirent çözebilen *Physarum Polycephalum* (blob) verilebilir. Blob, yüzlerce çekirdeğe sahip olan tek hücreli bir canlıdır. Bonifaci ve arkadaşları [126] tarafından yapılan bir çalışmada, Şekil 2-9(a)'da görüldüğü gibi içinde blob olan bir labirentin girişine ve çıkışına yiyecek konulduğu Şekil 2-9(b)'de gösterilmiştir. Labirentin giriş ve çıkışındaki yiyeceklere yönelen blobun, labirentteki en kısa yolu seçtiği Şekil 2-9(c)'de görülmektedir. Blob, labirentte yanlış yerde bulunan çekirdeklerini çekerek sadece en kısa yol üzerinde toplanmıştır. Labirentin en kısa hali Şekil 2-9(d)'de verilmiştir.



(a)



(b)



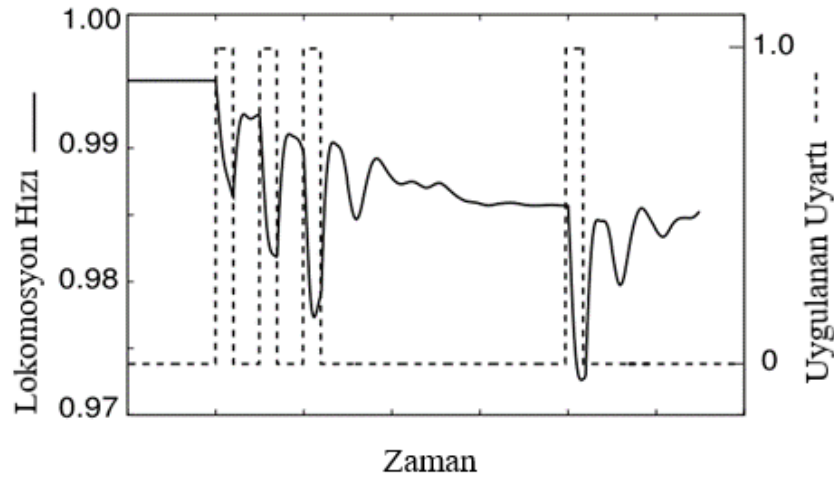
(c)



(d)

Şekil 2-9. Blob canlısının (a) labirentteki ilk durumu, (b) labirent giriş ve çıkışına yiyecek konulması, (c) canlının labirentteki en kısa yolu oluşturması (d) labirentteki en kısa yolun çözümü [126]

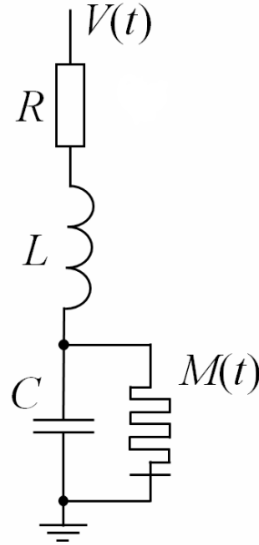
Blobun bu davranışı, Vogel ve Dussutour tarafından [127] incelenmiştir. Çalışmaya göre, bir blob çevresinden öğrendiği bilgileri kimyasal sinyaller ve sitoplazmik akış yoluyla kendi içinde ileterek labirentte optimal yolları bulmaktadır. Bu çalışma, nöron içermeyen tek hücreli organizmalarda bile öğrenme kabiliyeti olduğunu ve bilgilerin hücre içi kimyasal yollarla iletişim kurularak aktarılabilceğini göstermektedir. Amip gibi tek hücreli canlıların çevresel değişikliklere uyum sağlama yetenekleri, Schwitalla [128] tarafından yapılan bir çalışmada incelenmiştir. Çalışmada amiplerin hareket hızı (lokomosyon hızı) ile sıcaklık arasında doğrusal bir ilişki olduğundan bahsedilmektedir. Amiplerde adaptasyon sonucu öğrenme ve hafıza özelliklerinin test edilebilmesi için, Saigusa ve arkadaşları [129] tarafından, amip benzeri tek hücreli canlı olan bloblar kullanılarak deneyler yapılmıştır. Bloblar, belirli aralıklarla elverişsiz çevresel koşullara üçer kez maruz bırakılmış ve her uyarının ardından blobların lokomosyon hızının nasıl değiştiği gözlemlenmiştir. Daha sonra, bloblar elverişli koşullara geri döndürülmüş ve normalde bir sonraki elverişsiz koşulun başlaması gereken zamanlarda amiplerin hareket hızının kendi kendine yavaşladığı Şekil 2-10'daki grafikte gösterilmiştir. Bu durum, tek hücreli canlıların çevresel değişiklikleri öngörebildiğini ortaya koymaktadır.



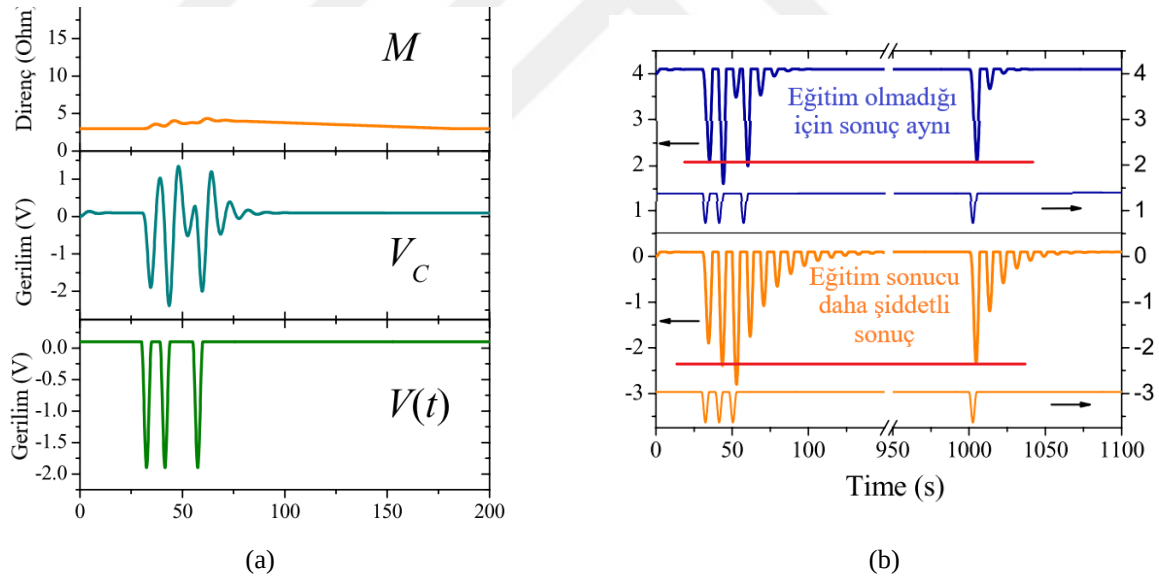
Şekil 2-10. Blobun lokomotif hareketinin dışsal periyodik uyarılarla değişimi [129]

Tek hücreli canlılarda görülen bu adaptif öğrenme davranışı, elektrik devreleri kullanılarak modellenenilmektedir [84], [103], [130]–[132]. Pershin ve arkadaşları [130] tarafından yapılan çalışmada, tek hücreli canlıların adaptasyon davranışının elektrik devreleri kullanılarak nasıl modellenilebileceğinden bahsedilmiştir. Önerilen devre, Şekil 2-11'da gösterildiği gibi topraklı yapıdadır ve seri bağlı RLC devresindeki kapasitöre paralel olarak memristör elemanının bağlanmasıyla oluşturulmuştur. Elde edilen devreye üç adet uyarı gönderilmiştir ve bu uyarıların memristansı arttırdığı Şekil 2-12(a)'da görülmektedir. Memristansın artması hafıza etkisi

gösterdiği için Şekil 2-12(b)'de gösterildiği gibi belirli bir zaman sonra uygulanan uyarıya, devrenin daha şiddetli tepki vermesini sağlamıştır.

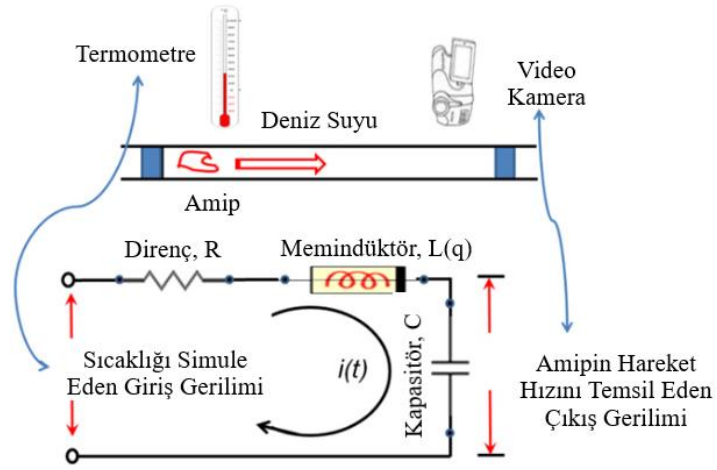


Şekil 2-11. Tek hücreli canlıların adaptasyon davranışının, elektrik devresi olarak modellenmesi [130]

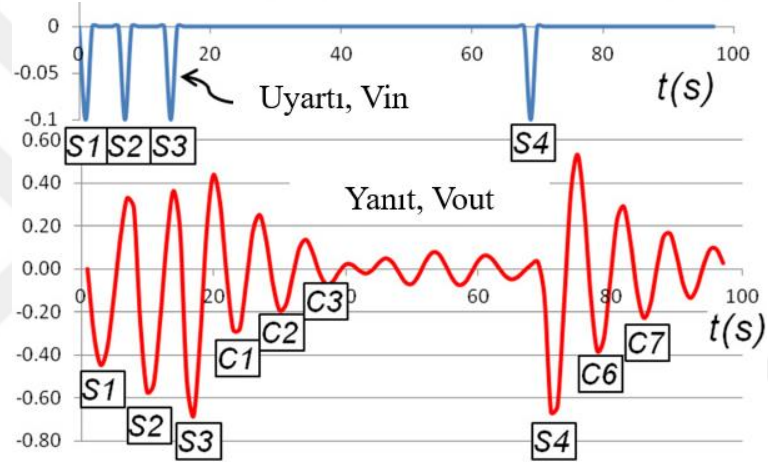


Şekil 2-12. (a) Üç uyarı sonucu memristanstaki değişim (b) uyarılar sonucunda elde edilen tepkiler [130]

Memindüktör kullanılarak amipin hızının sıcaklığa bağlı olarak değişimini taklit eden bir RLC devresi [132] Şekil 2-13'de gösterildiği gibi kurulmuştur. Devredeki direnç ve kapasitör değerleri sırasıyla 1Ω ve $1 F$ olarak seçilmiştir. Memindüktörün başlangıç değeri $2 H$ iken, her uyarı sonrasında değeri %20 oranında azalmıştır. Uyarılar sonrasında elde edilen çıkış değerleri Şekil 2-14'de verilmiştir.



Şekil 2-13. Memindüktör kullanılarak tasarlanmış adaptif öğrenme devresi [132]



Şekil 2-14. Memindüktör ile tasarlanmış adaptif öğrenme devresinin uyartılara verdiği yanıtlar [132]

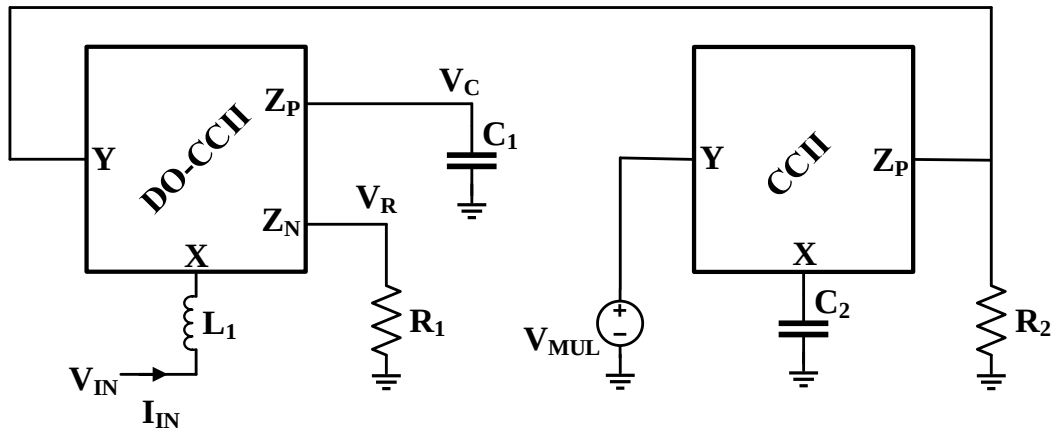
3. BULGULAR

Bu tezde, bir memindüktör ve beş memkapasitörden oluşan altı farklı emülatör devresi sunulmaktadır. Memindüktör emülatör devresi, CCII kullanılarak topraklı yapıda tasarlanmıştır. Memkapasitör emülatör devrelerinin ikisi, FDCCII (Tam Farksal Akım Taşıyıcı) ve VDCC (Gerilim Farkı Alan Akım Taşıyıcı) kullanılarak topraklı yapıda tasarlanırken, diğer üçü CCII, OTA ve yalnızca MOSFET kullanılarak yüzer yapıda tasarlanmıştır.

3.1 CCII TABANLI MEMİNDÜKTÖR EMÜLATÖR DEVRESİ

Önerilen memindüktör emülatör devresi [78], Şekil 3-1’de gösterildiği gibi bir DO-CCII (Çift Çıkışlı İkinci Kuşak Akım Taşıyıcı), bir CCII, bir analog çarpma devresi, iki direnç, iki kapasitör ve bir bobinden oluşmaktadır. DO-CCII elemanı, CCII elemanına terslenmiş bir çıkış daha eklenerek oluşturulmuştur. Bu haliyle CCII ve DO-CCII elemanlarının terminalleri arasındaki ilişki Denklem (3.1)’de verilmektedir.

$$\begin{bmatrix} I_Y \\ V_X \\ I_{ZP} \\ I_{ZN} \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -1 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \end{bmatrix} \quad (3.1)$$



Şekil 3-1. Önerilen CCII tabanlı memindüktör emülatör devresi

Devrede giriş akımı $I_{IN}(t)$, L_1 bobini üzerinden DO-CCII elemanının X terminaline uygulanmaktadır. Aynı değerdeki akım, DO-CCII elemanının yapısı gereği Z_P ve Z_N terminalleri

üzerinden akarak Denklem (3.2) ve (3.3)'de gösterildiği gibi sırasıyla $V_C(t)$ ve $V_R(t)$ gerilimlerini oluşturmaktadır.

$$V_C(t) = -\frac{1}{C_1} \int I_{IN}(t) dt \Rightarrow V_C(t) = -\frac{q(t)}{C_1} \quad (3.2)$$

$$V_R(t) = R_1 \cdot I_{IN}(t) \quad (3.3)$$

$V_C(t)$ ve $V_R(t)$ gerilimleri, analog çarpma elemanında çarpılarak CCII elemanının Y terminaline uygulanmaktadır. Çarpma elemanının oluşturduğu gerilim $V_{MUL}(t)$, Denklem (3.4)'de verilmiştir. Denklemdeki α , çarpma elemanının sabit çarpanını ifade etmektedir.

$$V_Y(t) = V_{MUL}(t) = -\alpha \cdot V_R(t) \cdot V_C(t) \Rightarrow V_Y(t) = \frac{\alpha \cdot R_1 \cdot I_{IN}(t) \cdot q(t)}{C_1} \quad (3.4)$$

Denklem (3.1)'de belirtildiği üzere, CCII elemanının X terminali gerilimi, Y terminali gerilimine eşittir. Bu durumda X terminaline bağlı C_2 kapasitörü üzerinden akan akım (3.5)'de gösterilmektedir.

$$I_{C2}(t) = \frac{\alpha \cdot R_1 \cdot C_2}{C_1} \cdot \frac{d(I_{IN}(t) \cdot q(t))}{dt} \quad (3.5)$$

CCII elemanının X terminalinden akan akım, Z_P terminalinden akan akımı belirlediği için, Z_P terminaline bağlı R_2 direnci üzerinde oluşan gerilim Denklem (3.6)'daki gibi olmaktadır.

$$V_{R2}(t) = \frac{\alpha \cdot R_1 \cdot R_2 \cdot C_2}{C_1} \cdot \frac{d(I_{IN}(t) \cdot q(t))}{dt} \quad (3.6)$$

Z_P terminalinde oluşan $V_{R2}(t)$ gerilimi, Şekil 3-1'de gösterildiği gibi DO-CCII elemanının Y terminaline bağlanmıştır. DO-CCII elemanının X terminalinin gerilimini, Y terminalindeki gerilim belirlediği için X terminalinin gerilimi de $V_{R2}(t)$ gerilimine eşit olmaktadır. Bu durumda, X terminaline bağlı olan bobinin bir terminalinde $V_{R2}(t)$ gerilimi diğer terminalinde ise $V_{IN}(t)$

gerilimi uygulanmaktadır. Giriş akımı ile bobin üzerinden akan akım aynıdır ve Denklem (3.7)'deki gibi ifade edilmektedir.

$$I_{IN}(t) = \frac{1}{L_1} \int (V_{IN}(t) - V_{R2}(t)) dt$$

$$\Rightarrow I_{IN}(t) = \frac{1}{L_1} \left(\int V_{IN}(t) dt - \frac{\alpha \cdot R_1 \cdot R_2 \cdot C_2}{C_1} \cdot \int \frac{d(I_{IN}(t) \cdot q(t))}{dt} dt \right) \quad (3.7)$$

Denklem (3.7)'deki integral işlemleri yapıldığında, Denklem (3.8)'deki ifade elde edilmektedir.

$$I_{IN}(t) \cdot L_1 = \varphi(t) - \frac{\alpha \cdot R_1 \cdot R_2 \cdot C_2 \cdot I_{IN}(t) \cdot q(t)}{C_1} \Rightarrow \varphi(t) = I_{IN}(t) \cdot L_1 + \frac{\alpha \cdot R_1 \cdot R_2 \cdot C_2 \cdot I_{IN}(t) \cdot q(t)}{C_1} \quad (3.8)$$

$I_{IN}(t)$ ifadesi, ortak parantez içine alınıp $\varphi(t)$ ifadesinin paydasına Denklem (3.9)'da gösterildiği gibi alınmaktadır.

$$\varphi(t) = I_{IN}(t) \cdot \left(L_1 + \frac{\alpha \cdot R_1 \cdot R_2 \cdot C_2 \cdot q(t)}{C_1} \right) \Rightarrow \frac{\varphi(t)}{I_{IN}(t)} = L_1 + \frac{\alpha \cdot R_1 \cdot R_2 \cdot C_2 \cdot q(t)}{C_1} \quad (3.9)$$

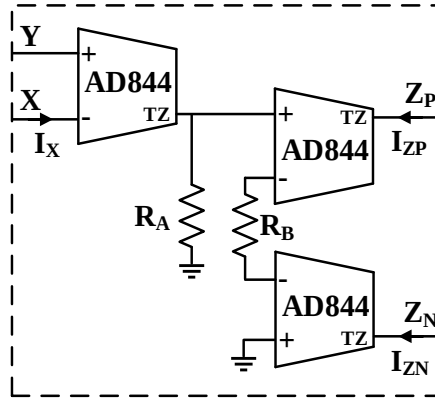
Bu ifade, akım kontrollü memindüktör elemanının denklemini sağlamaktadır ve Denklem (3.10)'da gösterildiği gibi ifade edilmektedir. Denklem incelendiğinde, önerilen devrenin birbirinden bağımsız sabit ve değişken kısımlara sahip olduğu görülmektedir.

$$L_M[q(t)] = \frac{\varphi(t)}{I_{IN}(t)} = \underbrace{L_1}_{\text{Sabit Kısım}} + \underbrace{\frac{\alpha \cdot R_1 \cdot R_2 \cdot C_2}{C_1} \cdot q(t)}_{\text{Değişken Kısım}} \quad (3.10)$$

3.1.1 Memindüktör Emülatörünün Simülasyon Sonuçları

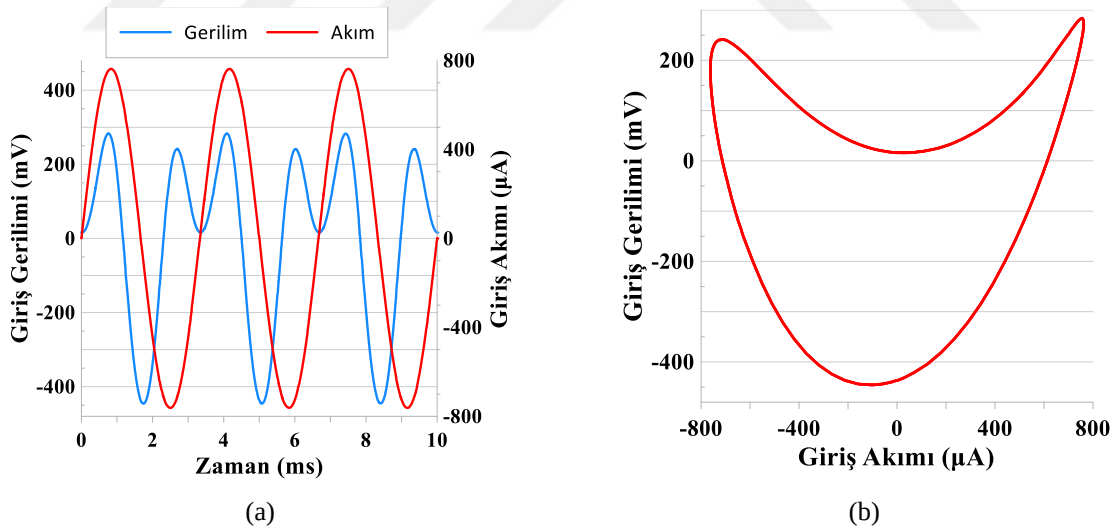
Önerilen devre, LTspice programında kurularak test edilmiştir. Devredeki CCII elemanı, AD844 kullanılarak oluşturulmuştur. DO-CCII elemanının çift çıkışlı yapısının simülasyon ortamında oluşturulabilmesi için Şekil 3-2'de gösterildiği gibi üç AD844 elemanı ve iki direnç

kullanılmıştır [133]. Simülasyon çalışmalarında AD844 elemanın makro modeli kullanılarak gerçeğe en yakın sonuçların elde edilmesi amaçlanmıştır.



Şekil 3-2. Üç adet AD844 kullanılarak oluşturulan DO-CCII elemanı

Besleme gerilimleri, $\pm 12V$ olarak uygulanmıştır. Direnç, kapasite ve bobin değerleri $R_A=R_B=100 \Omega$, $R_I=150 \Omega$, $R_2=22 \text{ k}\Omega$, $C_1=50 \text{ nF}$, $C_2=300 \text{ nF}$ ve $L_1=100 \text{ mH}$ olarak seçilmiştir. Simülasyon çalışmalarında giriş işareti, sabit akım kaynağı üzerinden 300 Hz ve 800 μA olarak uygulanmıştır. Elde edilen akım ve gerilim grafikleri Şekil 3-3’de verilmiştir.

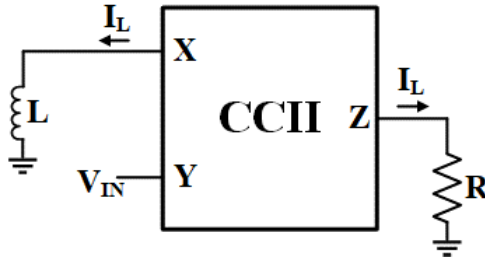


Şekil 3-3. Sabit giriş akımında a) zamana göre giriş gerilimi ve akımı ve b) giriş akımına göre giriş gerilimi

Memindüktör ifadesinin ölçülebilmesi için manyetik akının da ölçülmesi gerekmektedir. Manyetik akı ölçülürken, Denklem (3.11)’de belirtildiği gibi giriş geriliminin integrali alınmıştır.

$$I_L(t) = \frac{1}{L} \int V_{IN}(t) dt \Rightarrow I_L(t) = \frac{\varphi(t)}{L} \quad (3.11)$$

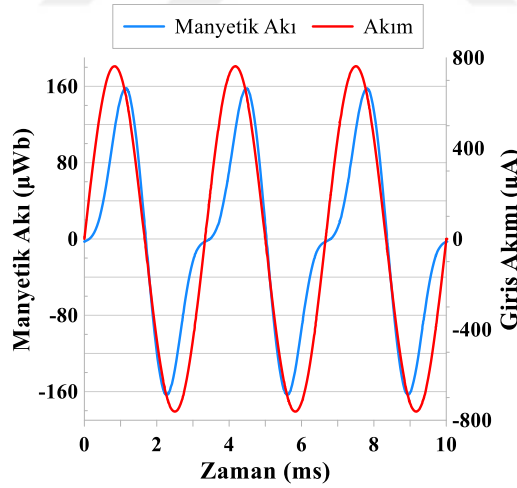
Giriş geriliminin integrali, Şekil 3-4'deki devre kullanılarak alınabilmektedir. Bobin üzerinden akan akımın eşdeğeri, Z_P terminalinde de oluşturulduğu için Denklem (3.12)'de gösterildiği gibi direnç üzerindeki gerilim kullanılarak manyetik akı ölçülebilmektedir.



Şekil 3-4. Manyetik akımın ölçülebilmesi için kullanılan devre

$$V_Z(t) = I_L(t)R \Rightarrow V_Z(t) = \frac{R}{L} \phi(t) \quad (3.12)$$

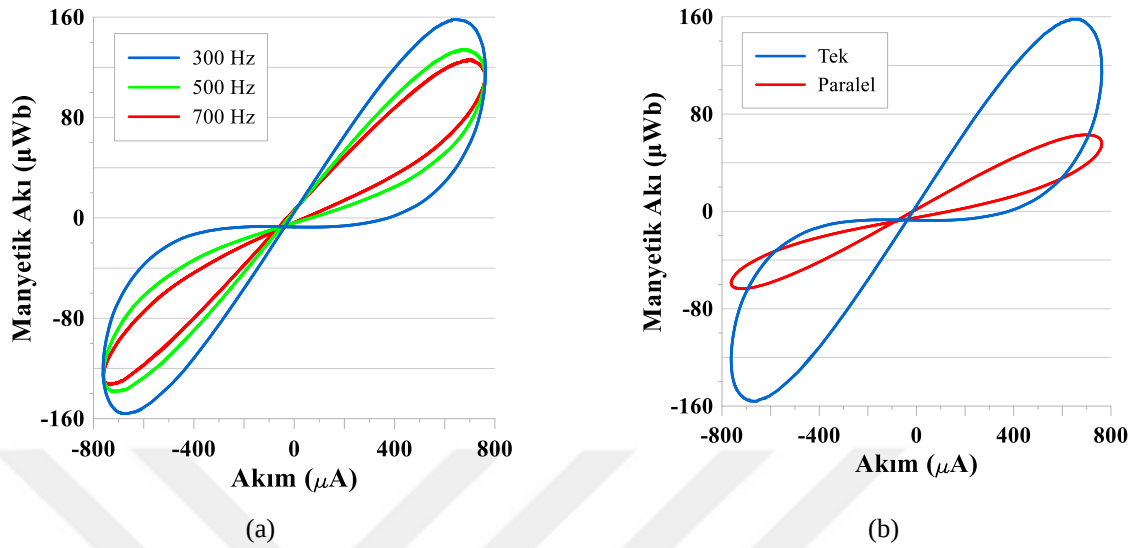
Manyetik akı hem simülasyon ortamında hem de deneysel çalışmalarda bu şekilde ölçülmüştür. Simülasyon ortamında bobin değeri 200 mH ve direnç değeri 1 k Ω olarak seçilmiştir. Yapılan ölçümlerde zamana göre manyetik akı ve akım grafiği Şekil 3-5'deki gibi elde edilmiştir.



Şekil 3-5. Zamana göre manyetik akı ve akım grafiği

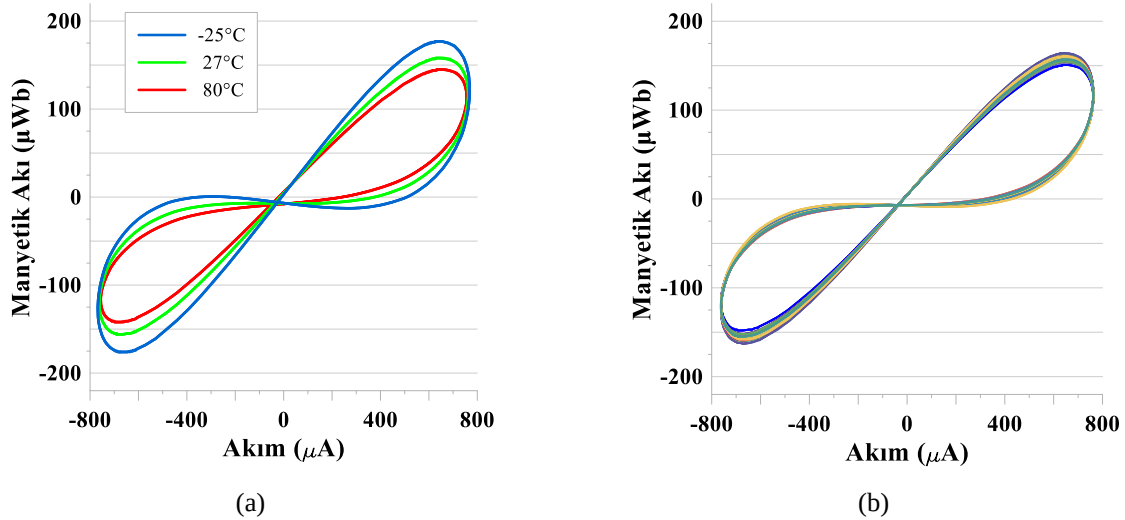
Frekans analizi yapılırken, devreye 300 Hz, 500 Hz ve 700 Hz frekanslarında giriş işareti uygulanmıştır ve kapalı histerezis eğrileri Şekil 3-6(a)'da gösterildiği gibi elde edilmiştir. Elde edilen histerezis eğrileri incelendiğinde, frekans arttıkça histerezis eğrilerinin beklendiği gibi lineerleştiği görülmektedir. Memindüktör emülatör devrelerinin tek ve paralel bağlantı durumları Şekil 3-6(b)'de gösterilmiştir. Histerezis eğrileri incelendiğinde, memindüktör elemanından

beklendiği gibi devreler paralel bağlandığında manyetik akı değerinin yarıya düştüğü görülmektedir.



Şekil 3-6.(a) Farklı frekanslarda elde edilen ve (b) tek-paralel bağlantı durumlarında elde edilen histerezis eğrileri

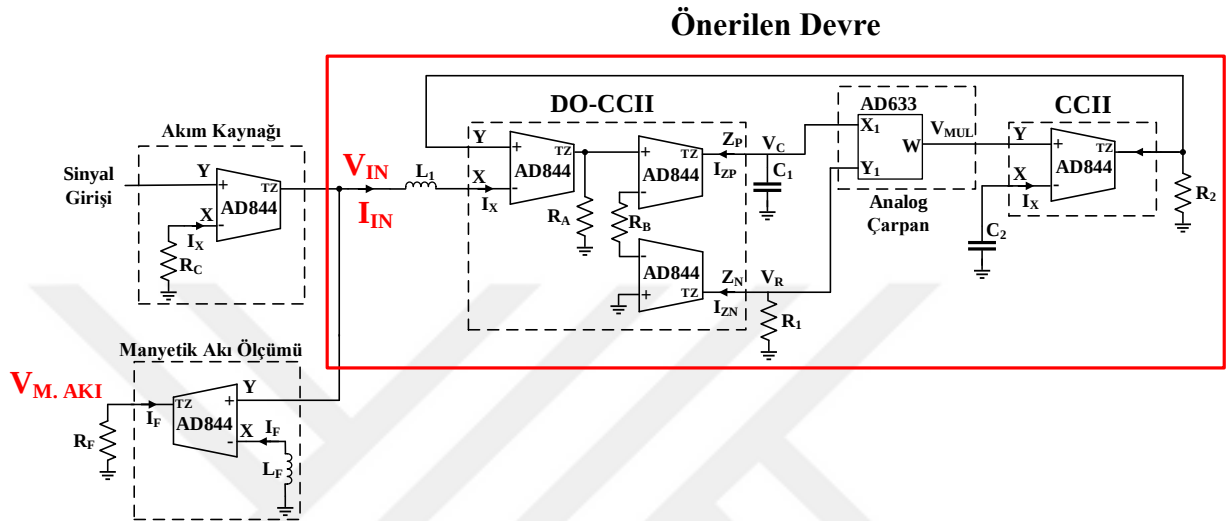
Devrenin sıcaklık kararlılığı -25°C , 27°C ve 80°C sıcaklıklarında test edilerek elde edilen histerezis eğrileri Şekil 3-7(a)'da verilmiştir. Sıcaklık değişiminin histerezis eğrilerinde değişikliğe neden olduğu ama genel karakteristik özelliklerini değiştirmedeği görülmektedir. Monte Carlo analizi, tüm pasif elemanların %5 tolerans değerine göre 50 iterasyon üzerinden gerçekleştirilmiştir. Şekil 3-7(b)'de verilen 50 farklı histerezis eğrisi incelendiğinde %5 tolerans değerinde devre stabil bir şekilde çalışmaya devam etmiştir.



Şekil 3-7. (a) -25°C , 27°C , ve 80°C sıcaklıklarında elde edilen ve (b) Monte Carlo analizi sonucunda elde edilen histerezis eğrileri

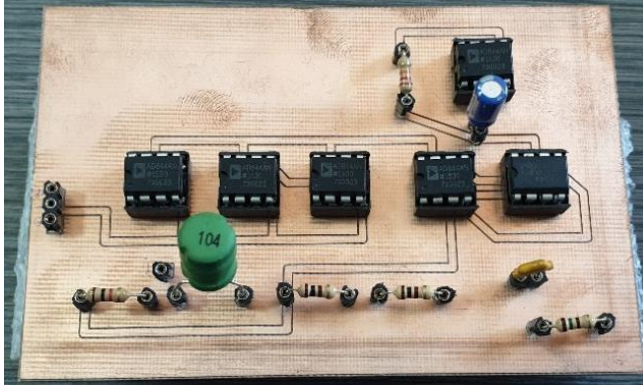
3.1.2 Memindüktör Emülatörünün Deneysel Sonuçlar

Deneysel çalışmaların gerçekleştirilebilmesi için Şekil 3-8’de gösterildiği gibi emülatör devresine ek olarak bir akım kaynağı ve manyetik akı ölçme devresi kullanılmıştır. Önerilen devre dört AD844, bir analog çarpma devresi ve yedi adet pasif devre elemanından oluşmaktadır.

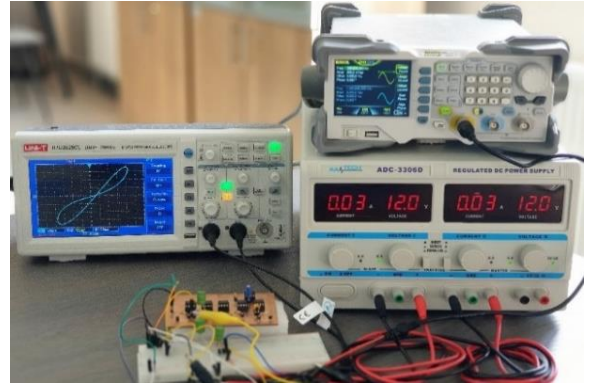


Şekil 3-8. Ayırık elemanlar kullanılarak oluşturulan memindüktör emülatör devresinin şeması

Devre, PCB üzerine kurulurken akım kaynağı devresi de dahil edilerek, Şekil 3-9(a)’da gösterildiği gibi beş adet AD844, bir analog çarpma devresi ve sekiz pasif devre elemanı kullanılarak oluşturulmuştur. Şekil 3-9(b)’de PCB haricinde görülen ikinci devre tahtasında ise manyetik akı ölçümü için bir AD844 ve iki pasif devre elemanından oluşan bir devre kurulmuştur. Devreye besleme gerilimi olarak $\pm 12V$ uygulanmıştır. Devredeki pasif elemanların değerleri $R_A=R_B=100 \Omega$, $R_1=150 \Omega$, $R_2=22 \text{ k}\Omega$, $R_C=R_F=1 \text{ k}\Omega$, $C_1=50 \text{ nF}$, $C_2=300 \text{ nF}$ ve $L_1=L_F=100 \text{ mH}$ olarak seçilmiştir. Giriş sinyali, tüm deneyler sırasında 300 Hz, 800 mV olarak uygulanmıştır. Uygulanan bu gerilim, 800 μA akıma dönüştürülerek memindüktör devresine uygulanmaktadır.



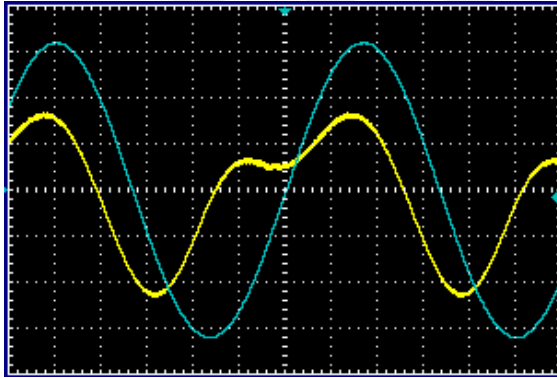
(a)



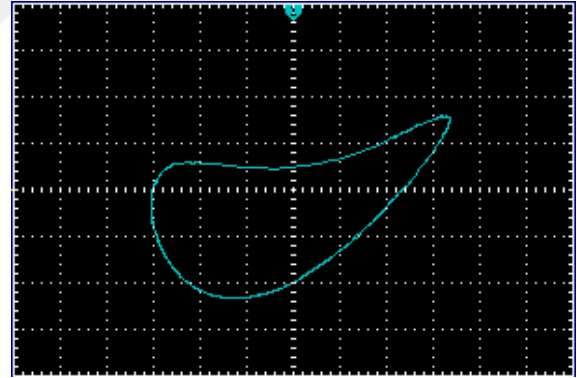
(b)

Şekil 3-9. (a) PCB üzerinde oluşturulmuş memindüktör emülatör devresi ve akım kaynağı (b) PCB çalıştırılarak kapalı histerezis eğrilerinin elde edilmesi

PCB üzerinden giriş gerilimi ve giriş akımı osiloskop üzerinden ölçüldüğünde, zamana göre giriş akımının ve geriliminin grafiği Şekil 3-10(a)'da verilmiştir. Grafikte giriş gerilimi mavi renkte gösterilirken, giriş akımı sarı renkte gösterilmiştir. Giriş akımına göre giriş geriliminin grafiği Şekil 3-10(b)'de verilmiştir. Elde edilen osiloskop görüntüleri incelendiğinde grafiklerin, simülasyon çalışmalarından elde edilen grafiklerle uyumlu olduğu görülmektedir.



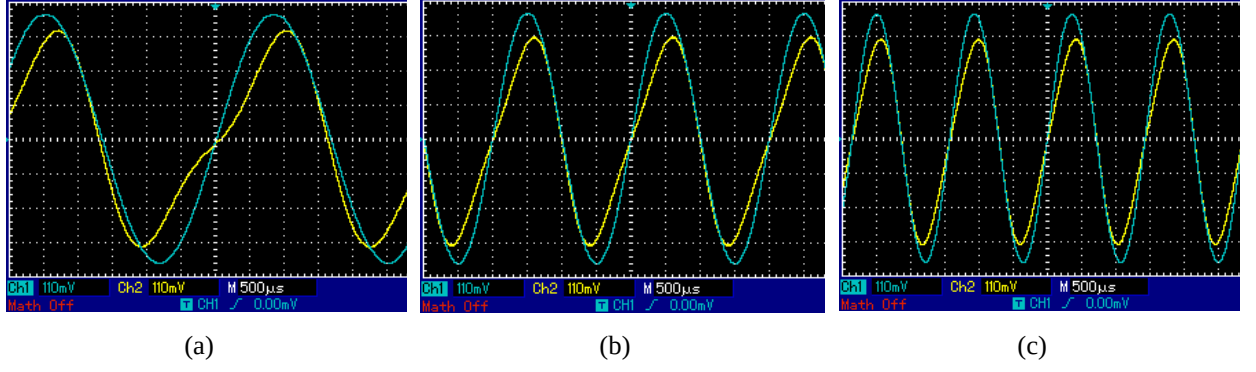
(a)



(b)

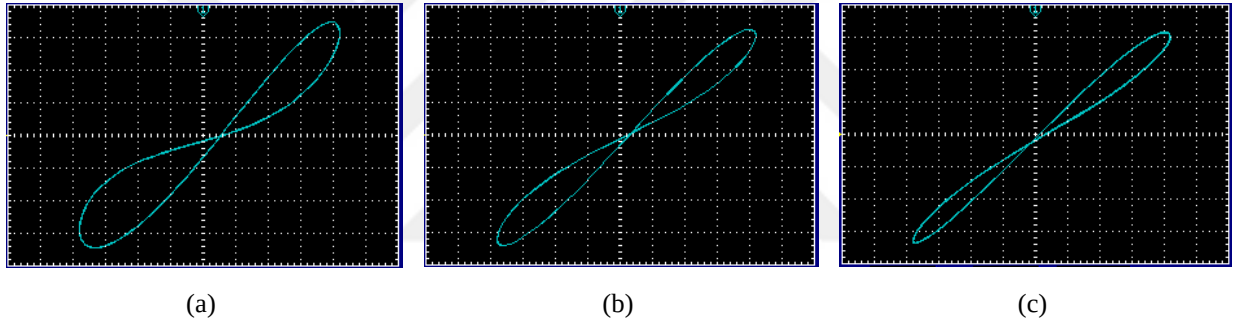
Şekil 3-10. (a) Giriş gerilimi ve giriş akımının zamana göre grafiği (b) giriş geriliminin giriş akımına göre grafiği

Farklı frekanslarda zamana göre giriş akımı ve manyetik akı arasındaki ilişki Şekil 3-11'de verilmiştir. Grafikleri incelendiğinde, iki değişken arasındaki ilişkinin, artan yapıdaki bir memindüktör emülatör devresine uygun olduğu görülmektedir. Ayrıca frekans arttıkça grafiğin bozulmadığı ve değişken kısmın azaldığı görülmektedir.



Şekil 3-11. (a) 300 Hz, (b) 500 Hz ve (c) 700 Hz frekanslarında zamana göre giriş gerilimi ve giriş akımının grafikleri

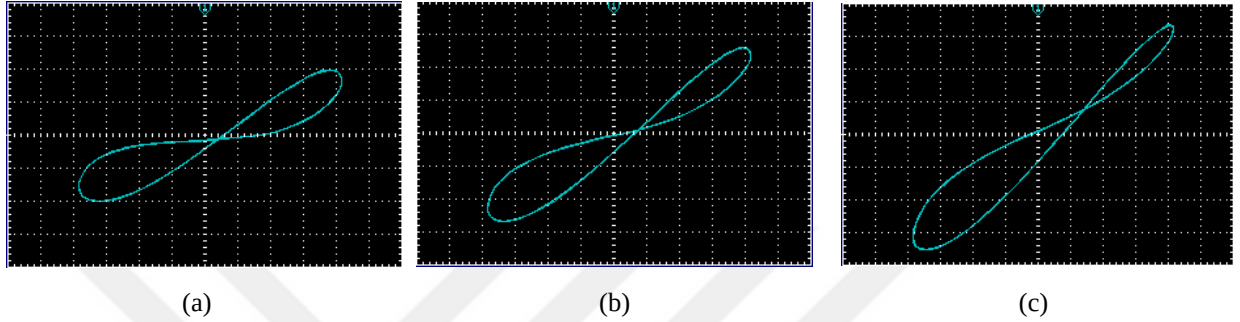
Bu grafikler manyetik akının akıma göre histerezis eğrilerine dönüştürüldüğünde elde edilen osiloskop görüntüleri Şekil 3-12’de verilmiştir. Beklendiği gibi frekans arttıkça devrenin değişken kısmının azaldığı ve histerezis eğrilerinin lineerleştiği görülmektedir.



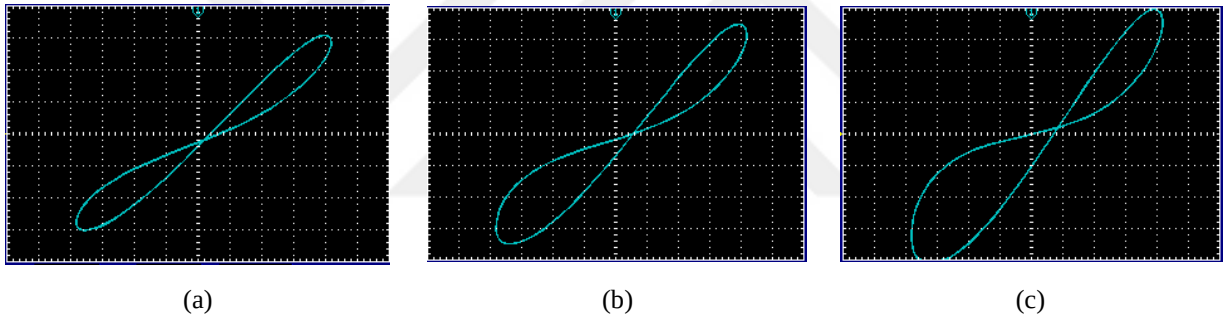
Şekil 3-12. Manyetik akının akıma göre (a) 300 Hz, (b) 500 Hz ve (c) 700 Hz frekanslarında histerezis eğrileri

Memindüktör emülatörünün pasif devre elemanlarının devre üzerindeki etkilerinin incelenebilmesi amacıyla devrenin matematiksel ifadesinin sabit ve değişken kısımları değiştirilmiştir. Tüm ölçümlerde giriş akımı 300 Hz ve 800 μ A olarak seçilmiştir. Emülatör devresinin matematiksel ifadesindeki sabit kısım sadece L_1 bobinine bağlıdır. L_1 bobini 50 mH, 100 mH ve 150 mH olarak değiştirildiğinde edilen histerezis eğrileri Şekil 3-13’de verilmiştir. Sonuçlar incelendiğinde L_1 değeri arttıkça Denklem (3.10)’dan görülebileceği gibi denklemin sabit kısmı artmaktadır. Bu durum, Şekil 3-13’de de görüldüğü üzere histerezis eğrilerinin eğiminin artmasına neden olmaktadır. Devrenin matematiksel ifadesinde de belirtildiği gibi R_1 ve C_1 elemanlarının değiştirilmesi, devrenin değişken kısmını değiştirmektedir. R_1 direnci 100 Ω , 150 Ω ve 200 Ω değerlerinde seçilerek elde edilen osiloskop görüntüleri Şekil 3-14’de verilmiştir. Osiloskop sonuçları incelendiğinde R_1 direnci arttıkça memindüktansın değişken kısmının da arttığı görülmektedir. Bu çalışmada uygulanmamış olsa da devredeki R_1 direnci yerine, iki

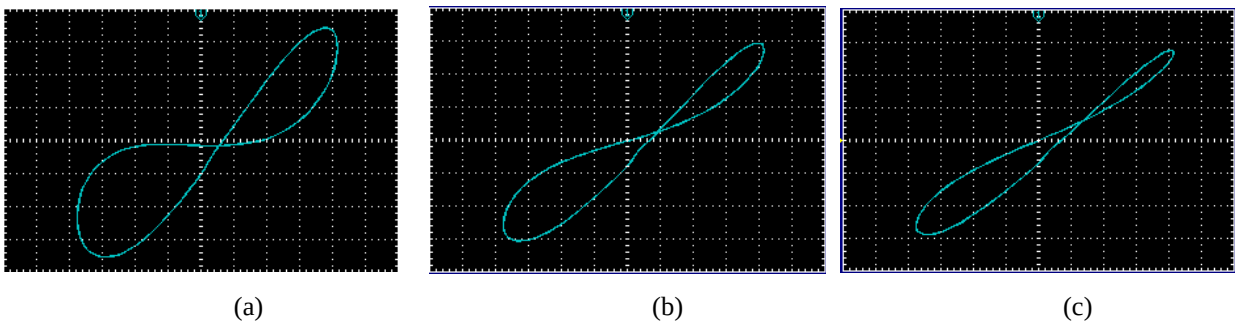
transistörlü direnç yapısı [125] kullanılarak elektronik olarak ayarlanabilir bir yapı elde edilebilir. C_1 kapasitörünün 22 nF, 47 nF ve 69 nF olarak seçilmesi durumunda Şekil 3-15'de gösterilen osiloskop görüntüleri elde edilmektedir. C_1 kapasitörü arttıkça memindüktansın değişken kısmının azaldığı görülmektedir. Pasif elemanların değerleri değiştirilerek elde edilen osiloskop görüntüleri incelendiğinde pasif elemanlardaki değişikliklerin Denklem (3.10)'da verilen memindüktans ifadesini doğrulamaktadır.



Şekil 3-13. L_1 bobini (a) 50 mH, (b) 100 mH ve (c) 150 mH olarak seçildiğinde elde edilen histerezis eğrileri



Şekil 3-14. R_1 direnci (a) 100 Ω , (b) 150 Ω ve (c) 200 Ω olarak seçildiğinde elde edilen histerezis eğrileri



Şekil 3-15. C_1 kapasitörü (a) 22 nF, (b) 47 nF ve (c) 69 nF olarak seçildiğinde elde edilen histerezis eğrileri

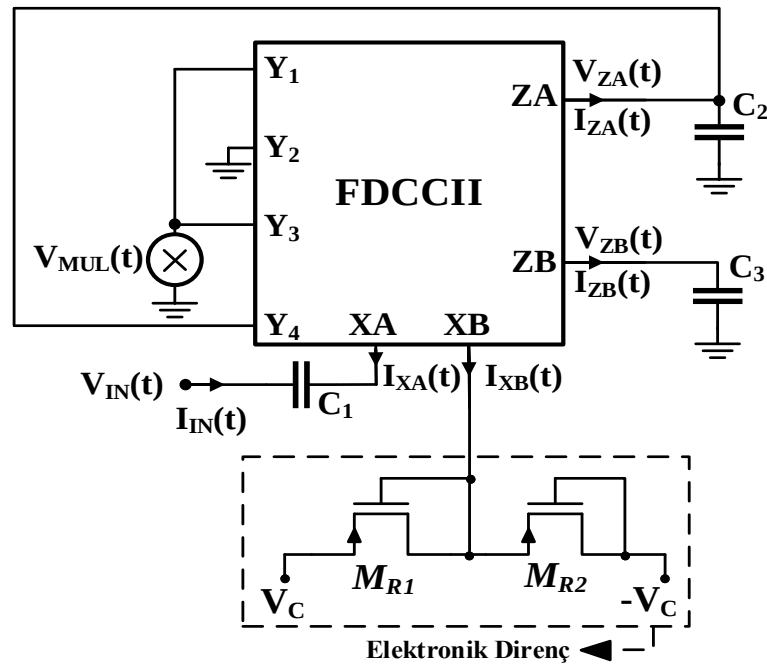
3.1.3 Memindüktör Emülatörünün Sonuçlarının Değerlendirilmesi

CCII tabanlı topraklanmış memindüktör emülatör devresi iki CCII, tek bir analog çarpma devresi, dört topraklanmış pasif eleman ve bir yüzen pasif elemandan oluşmaktadır. Öncelikle

önerilen devre, ayırık bir devre elemanının makro modeli kullanılarak LTspice programında test edilmiştir. Simülasyon sonuçlarının incelenmesi, histerezis eğrilerinin sıfır noktasına yakın bir yerden geçtiğini ve bu sayede neredeyse tam simetrik bir yapının sağlandığını göstermektedir. Önerilen memindüktörün histerezis eğrileri farklı frekanslarda, farklı sıcaklıklarda ve tek/paralel bağlantıda elde edilmiştir. Pasif elemanlarda %5 dağılım için önerilen memindüktörün histerezis eğrileri Monte Carlo analizleri yardımıyla analiz edilmiştir. Ayrıca memindüktör emülatör devresinin deneysel olarak gerçekleştirilmesindeki zorluklara rağmen, devre PCB üzerinde oluşturularak deneysel sonuçları elde edilmiştir. Deneysel sonuçlarda pasif elemanların memindüktörün performansı üzerindeki etkileri araştırılmıştır. Tüm sonuçlar karşılaştırıldığında, matematiksel ifadeler, simülasyon sonuçları ve deneysel sonuçların uyum içinde olduğu görülmektedir.

3.2 FDCCII TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ

Önerilen topraklı memkapasitör emülatör devresi [134], Şekil 3-16’de de gösterildiği gibi bir adet FDCCII, bir adet çarpma devresi, üç adet kapasitör ve elektronik direnç olarak tasarlanmış iki adet PMOS transistörden oluşmaktadır. FDCCII elemanının uçları arasındaki akım-gerilim ilişkileri Denklem (3.13)’de gösterilmektedir. Elemanın Y giriş terminallerinden hiçbir akım akmamaktadır.



Şekil 3-16: Önerilen FDCCII tabanlı memkapasitör emülatör devresi

$$\begin{bmatrix} V_{XA} \\ V_{XB} \\ I_{ZA} \\ I_{ZB} \end{bmatrix} = \begin{bmatrix} 1 & -1 & 1 & 0 & 0 & 0 \\ -1 & 1 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ V_{Y4} \\ I_{XA} \\ I_{XB} \end{bmatrix} \quad (3.13)$$

Devrenin giriş gerilimi, Şekil 3-16'da da gösterildiği gibi C_1 kapasitörü üzerinden FDCCII elemanının XA terminaline uygulanmaktadır. XA terminalindeki C_1 kapasitöründen akan giriş akımı Denklem (3.14) ile verilmektedir. Denklem (3.15)'de görüldüğü gibi $I_{XA}(t)$ akımı, $I_{IN}(t)$ akımına ters yönde akarken, $I_{ZA}(t)$ akımı ile aynı yönde akmaktadır.

$$I_{IN}(t) = C_1 \frac{d(V_{IN}(t) - V_{XA}(t))}{dt} \quad (3.14)$$

$$I_{ZA}(t) = I_{XA}(t) = -I_{IN}(t) \quad (3.15)$$

C_2 kapasitöründen akan $I_{ZA}(t)$ akımı $V_{ZA}(t)$ gerilimini oluşturmaktadır. $I_{ZA}(t)$, $I_{IN}(t)$ akımının tersine eşit olduğundan, $I_{ZA}(t)$ akımının integrali, yük ifadesini vermektedir. Y_4 terminali devredeki ZA terminaline bağlandığında Denklem (3.16) elde edilmektedir.

$$V_{Y4}(t) = V_{ZA}(t) = \frac{1}{C_2} \int I_{ZA}(t) dt = -\frac{1}{C_2} \int I_{IN}(t) dt = -\frac{q(t)}{C_2} \quad (3.16)$$

Çarpma elemanı Denklem (3.17)'deki gibi pozitif çarpan olarak ayarlanıp, $V_{ZA}(t)$ ve $V_{ZB}(t)$ gerilimlerinin çarpımı, FDCCII elemanının Y_1 ve Y_3 terminallerine uygulandığında $I_{ZB}(t)$ akımı Denklem (3.18)'de gösterildiği gibi $I_{XB}(t)$ 'ye eşit olmaktadır.

$$V_{MUL}(t) = V_{ZA}(t)V_{ZB}(t) \quad (3.17)$$

$$I_{ZB}(t) = I_{XB}(t) = \frac{V_{XB}(t)}{R_{eq}} = \frac{-V_{Y1}(t) + V_{Y2}(t) + V_{Y4}(t)}{R_{eq}} = \frac{-V_{ZA}(t)V_{ZB}(t) + V_{ZA}(t)}{R_{eq}} \quad (3.18)$$

Denklemden $V_{ZA}(t)$ gerilimi yerine konulduğunda $I_{ZB}(t)$ akımı Denklem (3.19)'daki gibi elde edilmektedir. C_3 kapasitöründen akan $I_{ZB}(t)$ akımı Denklem (3.20)'deki gibi $V_{ZB}(t)$ gerilimini oluşturmaktadır.

$$I_{ZB}(t) = \frac{q(t)V_{ZB}(t) - q(t)}{R_{eq}C_2} \quad (3.19)$$

$$V_{ZB}(t) = \frac{1}{C_3} \int I_{ZB}(t) dt = -\frac{1}{R_{eq}C_2C_3} \int (q(t)V_{ZB}(t) - q(t)) dt \quad (3.20)$$

Denklem (3.20)'de $\lambda = (R_{eq}C_2C_3)^{-1}$ olarak tanımlanırsa ve her iki tarafın da türevi alınırsa Denklem (3.21) elde edilmektedir.

$$V_{ZB}'(t) + \lambda q(t)V_{ZB}(t) = \lambda q(t) \quad (3.21)$$

Denklem (3.21)'deki birinci mertebeden homojen olmayan diferansiyel denklemi çözüldüğünde, $V_{ZB}(t)$ gerilimi Denklem (3.22)'deki gibi elde edilmektedir. Denklemin çözümü, altıncı bölümdeki ekler kısmında Ek 1 olarak verilmiştir.

$$V_{ZB}(t) = 1 - e^{-\frac{1}{R_{eq}C_2C_3} \int q(t) dt} \quad (3.22)$$

Çarpan üzerindeki gerilim (V_{MUL}) Denklem (3.23)'deki gibidir ve $V_{XA}(t)$ gerilimi Denklem (3.24)'deki gibi elde edilmektedir.

$$V_{MUL}(t) = V_{ZA}(t)V_{ZB}(t) = \left(-\frac{q(t)}{C_2} \right) \left(1 - e^{-\frac{1}{R_{eq}C_2C_3} \int q(t) dt} \right) \quad (3.23)$$

$$V_{XA}(t) = Y_1 - Y_2 + Y_3 = V_{MUL}(t) - 0 + V_{MUL}(t) \Rightarrow V_{XA}(t) = \left(-\frac{2q(t)}{C_2} \right) \left(1 - e^{-\frac{1}{R_{eq}C_2C_3} \int q(t) dt} \right) \quad (3.24)$$

Denklem (3.14)'de $V_{XA}(t)$ yerine konulduğunda Denklem (3.25) elde edilmektedir.

$$I_{IN}(t) = C_1 \frac{d \left(V_{IN}(t) + \left(\frac{2q(t)}{C_2} \right) \left(1 - e^{-\frac{1}{R_{eq}C_2C_3} \int q(t)dt} \right) \right)}{dt} \quad (3.25)$$

Denklem (3.25)'de her iki tarafın da integralinin alınmasıyla Denklem (3.26)'daki gibi yük elde edilmiştir ve Denklem (3.27)'deki gibi azalan yük kontrollü memkapasitör yapısı elde edilmiştir. Çarpan negatif olarak ayarlandığında denklem (3.28)'de görüldüğü gibi artımlı yük kontrollü bir memkapasitör yapısı elde edilmektedir.

$$\begin{aligned} \int I_{IN}(t)dt &= C_1 \int \frac{d \left(V_{IN}(t) + \left(\frac{2q(t)}{C_2} \right) \left(1 - e^{-\frac{1}{R_{eq}C_2C_3} \int q(t)dt} \right) \right)}{dt} dt \\ \Rightarrow q(t) &= C_1 V_{IN}(t) + \left(\frac{2C_1 q(t)}{C_2} \right) \left(1 - e^{-\frac{1}{R_{eq}C_2C_3} \int q(t)dt} \right) \end{aligned} \quad (3.26)$$

$$C_M^{-1} \left[\int q(\tau) d\tau \right] = \frac{V_{IN}(t)}{q(t)} \Rightarrow C_M^{-1} \left[\int q(\tau) d\tau \right] = \frac{V_{in}(t)}{q(t)} = \underbrace{\frac{1}{C_1} - \frac{2}{C_2}}_{\text{Fix Part}} + \underbrace{\frac{2}{C_2} e^{-\frac{1}{R_{eq}C_2C_3} \int q(t)dt}}_{\text{Variable Part}} \quad (3.27)$$

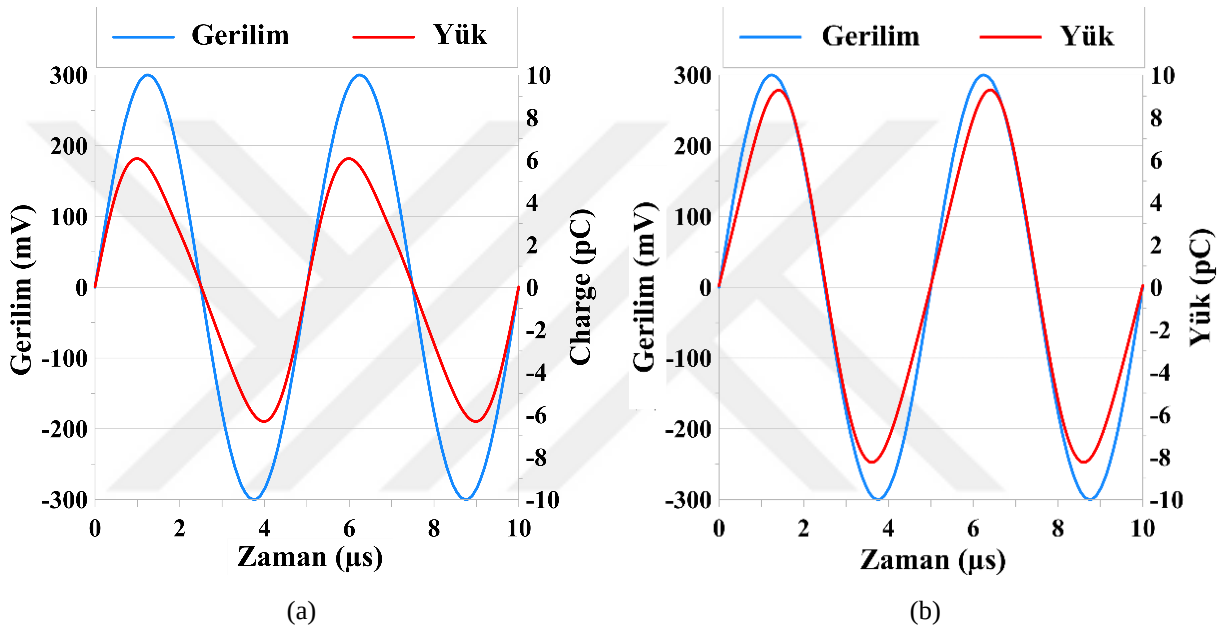
$$C_M^{-1} \left[\int q(\tau) d\tau \right] = \frac{V_{IN}(t)}{q(t)} \Rightarrow C_M^{-1} \left[\int q(\tau) d\tau \right] = \frac{V_{in}(t)}{q(t)} = \underbrace{\frac{1}{C_1} + \frac{2}{C_2}}_{\text{Fix Part}} - \underbrace{\frac{2}{C_2} e^{-\frac{1}{R_{eq}C_2C_3} \int q(t)dt}}_{\text{Variable Part}} \quad (3.28)$$

Denklem (3.27) ve (3.28)'de görüldüğü gibi önerilen emülatör devresinin değişken kısmı kontrol gerilimi (V_C) ile ayarlanabilen R_{eq} direnci ile, sabit kısmı ise C_1 kapasitörü ile ayarlanabilmektedir. Bu durum devrenin değişken kısmının elektronik olarak ayarlanabilmesini sağlamaktadır.

3.2.1 FDCCII Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları

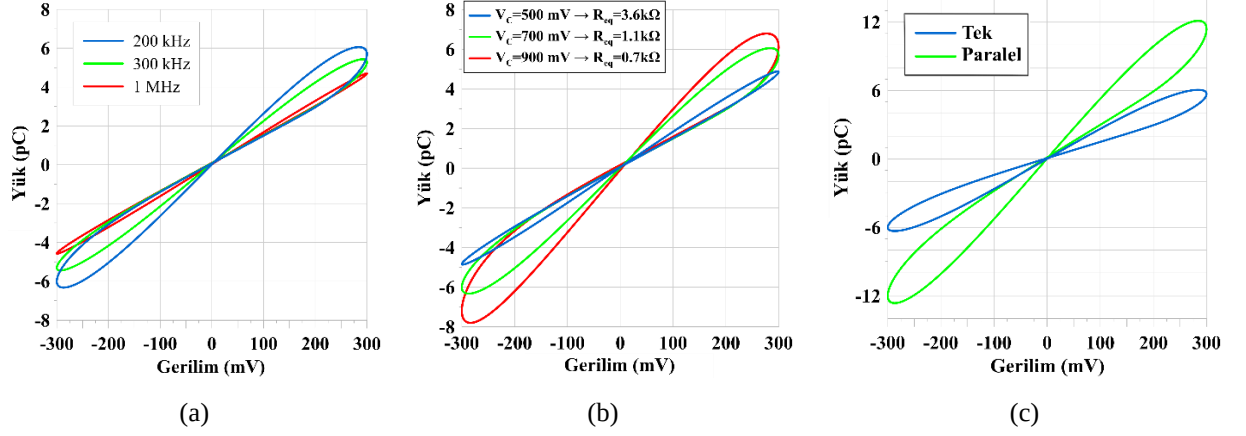
Önerilen devrede kullanılan FDCCII elemanı, LTspice programında 180 nm CMOS tasarım parametresi kullanılarak tasarlanmıştır. FDCCII elemanının iç yapısı referans [135]'daki

CMOS gerçeeklemesi kullanılmıřtır. CMOS gerçeeklemesine ait transistor boyutları referans [136]'daki gibidir. Kutuplama akımı ve gerilimi sırasıyla 20 μA ve 0 V seřilmiřtir. Besleme gerilimleri ise ± 1 V olarak ayarlanmıřtır. řekil 3-16'a gsterilen nerilen devrede elektronik diren elemanının transistor boyutları 60 μm / 2 μm seřildiėinde ve kontrol gerilimi (V_C) 700 mV olarak ayarlandıėından eřdeėer diren deėeri (R_{eq}) 1.1 k Ω olmaktadır. C_1 , C_2 ve C_3 kapasitrleri sırasıyla 20 pF, 100 pF ve 50 pF'dir. Emlatr devresinin azalan ve artan yapısına ait giriř gerilimi ve yk grafikleri sırasıyla řekil 3-17(a) ve řekil 3-17(b)'de gsterilmektedir. Tm simlasyon alıřmalarında giriř geriliminin genliėi 300 mV, frekansı ise 200 kHz olarak ayarlanmıřtır.



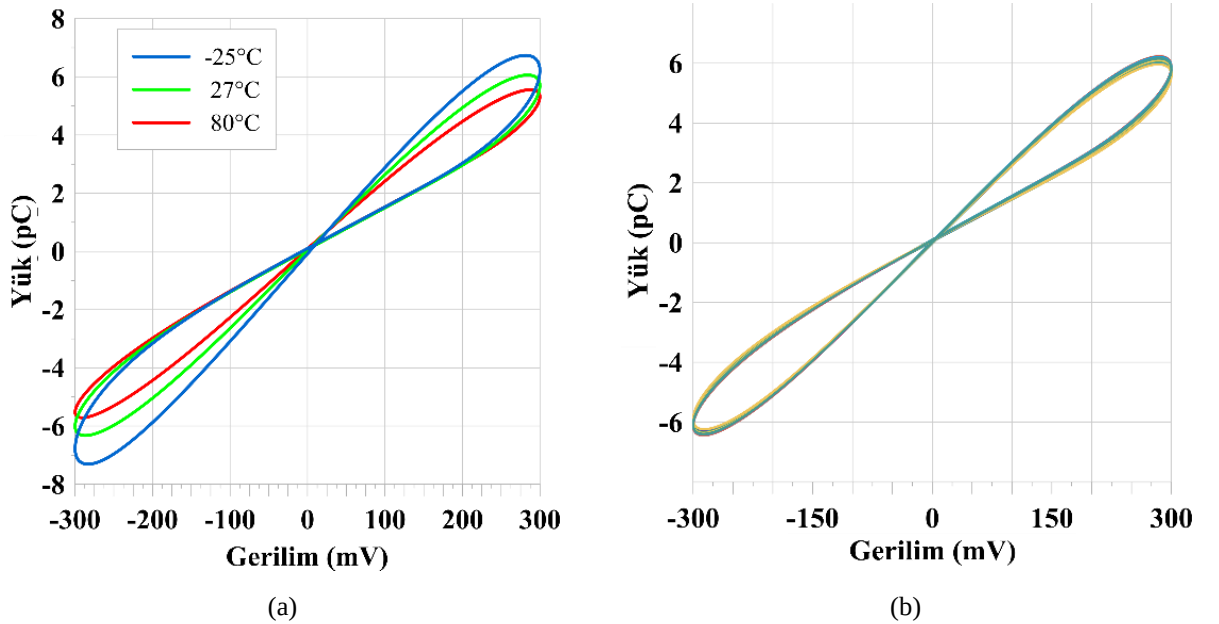
řekil 3-17: (a) Azalan ve (b) artan yapının zamana gre giriř gerilimi ve yk grafiklerinin deėiřimi

řekil 3-18(a)'da verilen histerezis eėrileri 200 kHz, 300 kHz ve 1 MHz giriř sinyali frekansıyla elde edilmiřtir. Dngler incelendiėinde, giriř sinyalinin frekansı arttıėa histerezis eėrileri daha doėrusal hale geldiėi grlmektedir. řekil 3-18(b)'deki histerezis eėrileri devrenin elektronik olarak ayarlanabildiėini gstermektedir. Elektronik direncin gerilimi 500 mV, 700 mV veya 900 mV olarak ayarlandıėında direncin deėeri sırasıyla 3.6 k Ω , 1.1 k Ω ve 0.7 k Ω olmaktadır. Denklem (3.27) ve (3.28)'e gre diren deėeri kldke deėiřken kısım bymektedir řekil 3-18(c)'deki histerezis eėrileri, memkapasitr emlatr devresi hem tek hem de paralel konfigrasyonlarda baėlandıėında elde edilmiřtir. Histerezis eėrileri incelendiėinde, memkapasitr emlatr devresi paralel baėlandıėında C_M deėerinin arttıėı ve dolayısıyla histerezis eėrisinin geniřlediėi grlmektedir.



Şekil 3-18: (a) 200 kHz, 300 kHz ve 1 MHz giriş frekanslarında elde edilen (b) farklı direnç değerlerinde elde edilen (c) önerilen memkapasitör emülatör devresinin tek ve paralel bağlanmasıyla elde edilen histerezis eğrileri

Önerilen devrenin sıcaklık analizi -25°C , 27°C ve 80°C sıcaklıklarda yapılmıştır. Şekil 3-19(a) incelendiğinde sıcaklık arttıkça histerezis eğrisinin doğrusal hale geldiği ancak karakteristik özelliklerini koruduğu görülmektedir. Önerilen emülatör devresinin Monte Carlo analizi yapılırken elektronik direnç devresinde kullanılan M_{R1} , M_{R2} MOSFETlerin W ve L değerleri ile C_1 , C_2 , C_3 kapasitörlerin kapasitans değerlerinin tolerans değerleri %5 olarak belirlenmiştir. Şekil 3-19(b)'de gösterildiği gibi 50 tekrardan sonra elde edilen histerezis eğrileri incelendiğinde devrenin %5 tolerans değerinde önemli ölçüde değişmediği görülmektedir.



Şekil 3-19: (a) -25°C , 27°C ve 80°C 'de elde edilen (b) %5 toleransla 50 iterasyon Monte Carlo analizi sonucunda elde edilen histerezis eğrileri

3.2.2 FDCCII Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi

FDCCII tabanlı yük kontrollü bir memkapasitör emülatör devresi LTspice programında simüle edilerek önerilen devrenin karakteristik özellikleri test edilmiştir. Giriş gerilimi ile yük arasındaki ilişki incelendiğinde kapalı histerezis eğrisinin orijine yakın ve simetrik bir yapıya sahip olduğu görülmektedir. Farklı giriş frekanslarında elde edilen histerezis eğrilerindeyse, frekans arttıkça histerezis eğrilerinin doğrusal hale geldiği gözlenmiştir. Simülasyonda emülatör devresinin giriş gerilimi ve frekansı sabit tutularak tek ve paralel konfigürasyonda bağlanmıştır. Elde edilen histerezis eğrileri incelendiğinde memkapasitör emülatör devreleri paralel bağlandığında histerezis eğrisi genişliğinin beklenildiği gibi yaklaşık iki kat arttığı gözlenmiştir. Sıcaklığın devre üzerindeki etkisini analiz etmek amacıyla devre -25°C , 27°C ve 80°C sıcaklıklarda test edilmiştir. Elde edilen veriler incelendiğinde devrenin sıcaklık arttıkça doğrusallaştığı ancak genel karakteristik yapısını koruduğu görülmüştür. %5 tolerans değerine sahip 50 iterasyonlu Monte Carlo analizi yapıldığında histerezis eğrilerinin genliğinin bir miktar değiştiğini ama genel karakteristik özelliklerin aynı kaldığı gözlemlenmiştir.

3.3 PASİF ELEMAN VE ANALOG ÇARPMA DEVRESİ KULLANMADAN VDCC TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ

Önerilen topraklı VDCC tabanlı memkapasitör emülatör devresi [137], Şekil 3-20’de verilmiştir. Devre bir adet VDCC ve dört adet MOSFET’ten oluşmaktadır. Devredeki M_{R1} ve M_{R2} transistörleri topraklı elektronik bir direnç yapısı oluşturmak için kullanılırken M_{C1} ve M_{C2} transistörleri topraklanmış kapasitör olarak kullanılmıştır. M_{R1} ve M_{R2} transistörlerinin oluşturduğu elektronik olarak ayarlanabilir direnç (R_{eq}) yapısı Denklem (3.29)’da verilmiştir [125]. Denklemden de görülebileceği gibi direncin değeri V_{RC} gerilimi kullanılarak elektronik olarak ayarlanabilmektedir. Ayrıca devrede bulunan anahtar sayesinde devre artan ve azalan yapılarda çalıştırılabilmektedir.

$$R_{eq} = \frac{1}{2\mu_p C_{OX} (V_{RC} - V_{TH})(W/L)_{M_{R1}, M_{R2}}} \quad (3.29)$$

yönü aynı olduğu için W_P terminalinin akımı Denklem (3.30)'da gösterildiği gibi $-I_{IN}$ akımına eşit olmaktadır.

$$I_{WP} = I_X = -I_{IN} \quad (3.30)$$

W_P terminali, N terminaline ve M_{C1} MOS kapasitörüne bağlıdır. VDCC elemanının yapısı gereği N terminalinden akım akmadığı için, W_P terminalinden akan akımın tamamı M_{C1} kapasitörü üzerinden akmaktadır. Bu akım aynı zamanda giriş akımına eşittir ve M_{C1} kapasitörü üzerinde oluşturduğu gerilim Denklem (3.31)'de gösterildiği gibi yük ifadesine denk gelmektedir. M_{C1} ve N terminalleri, birbirine bağlı olduğu için bu gerilim aynı zamanda N terminalinin de gerilimidir.

$$V_{WP} = V_N = \frac{1}{C_1} \int -I_{IN} dt = -\frac{q}{C_1} \quad (3.31)$$

Devrede, Z terminalinden akan akım, $I_Z = g_m(V_P - V_N)$ olduğu için, Z terminaline bağlı R_{eq} üzerinden akan akım Denklem (3.32)'den de görülebileceği gibi V_Z gerilimini oluşturmaktadır.

$$V_Z = R_{eq} I_Z = R_{eq} g_m (V_P - V_N) = R_{eq} g_m \frac{q}{C_1} \Rightarrow V_Z = \frac{R_{eq} g_m q}{C_1} \quad (3.32)$$

X terminaline uygulanan giriş gerilimi, aynı zamanda Z terminalinin gerilimine de eşit olduğu için $V_{IN} = V_Z$ denkleminde, V_{IN} gerilimi Denklem (3.33)'de gösterildiği gibi yazılabilmektedir.

$$V_{IN} = \frac{R_{eq} g_m q}{C_1} \quad (3.33)$$

VDCC elemanının iç yapısında bulunan M_{B1} transistörünün source terminalinin gerilimi, Şekil 3-21'de gösterildiği gibi V_{S1} olarak tanımlanmıştır. VDCC elemanının iletkenlik kazancının (g_m), V_{S1} gerilimi kullanılarak elektronik olarak ayarlanabildiği Denklem (3.35)'de gösterilmektedir [42]. Denklemdaki K ifadesi Denklem (3.34)'deki gibi tanımlanmaktadır.

$$K = \mu_n C_{OX} \sqrt{\frac{1}{2} \left(\frac{W}{L} \right)_{B1} \left(\frac{W}{L} \right)_{13,14}} \quad (3.34)$$

$$g_m = K(V_{B1} - V_{S1} - V_{TH}) \quad (3.35)$$

M_{B1} transistörünün gate terminalinin gerilimi (V_{B1}), VDCC elemanının Z terminalinden geçen akımının, C_2 kapasitörü üzerinde oluşturduğu gerilime eşittir. Bu gerilim oluşurken, Z terminalindeki yüke bağlı akımın yeniden integrali alınmaktadır. Yükün integrali sigma (σ) ifadesi olarak gösterildiği için V_{B1} gerilimi Denklem (3.36)'da gösterildiği gibi elde edilmektedir.

$$V_{B1} = \frac{1}{C_2} \int I_Z dt \Rightarrow V_{B1} = \frac{1}{C_2} \int \left(\frac{g_m q}{C_1} \right) dt \Rightarrow V_{B1} = \frac{g_m \sigma}{C_1 C_2} \quad (3.36)$$

Denklem (3.35) ve (3.36) yeniden düzenlendiğinde, g_m ifadesi Denklem (3.37)'deki gibi elde edilmektedir.

$$g_m = \frac{K(-V_{S1} - V_{TH})C_1 C_2}{C_1 C_2 - K\sigma} \quad (3.37)$$

Denklem (3.37)'deki g_m ifadesi, Denklem (3.33)'de yerine konulursa, Denklem (3.38)'deki memkapasitans ifadesi elde edilmektedir.

$$\begin{aligned} V_{IN} &= \frac{K(-V_{S1} - V_{TH})C_1 C_2}{C_1 C_2 - K\sigma} \frac{R_{eq} q}{C_1} \\ \Rightarrow C_M &= \frac{q}{V_{IN}} = \frac{C_1 C_2 - K\sigma}{(-V_{S1} - V_{TH}) K R_{eq} C_2} \end{aligned} \quad (3.38)$$

Elde edilen memkapasitans ifadesi sadeleştirilerek, Denklem (3.39)'da gösterildiği gibi yük kontrollü ters memkapasitans ifadesi elde edilmektedir. Bu sayede devrenin sabit ve değişken kısımları daha net gösterilebilmektedir.

$$C_M^{-1} = \frac{V_{IN}}{q} = \frac{1}{\underbrace{\frac{C_1}{(-V_{S1} - V_{TH})K R_{eq}}}_{\text{Sabit Kısım}} - \underbrace{\frac{\sigma}{(-V_{S1} - V_{TH})R_{eq} C_2}}_{\text{Değişken Kısım}}} \quad (3.39)$$

Devredeki anahtarın ikinci konuma getirilmesi, devrenin artan yapıda çalıştırılmasını sağlamaktadır. Artan yapıda elde edilen ters memkapasitans ifadesi Denklem (3.40)'da verilmiştir. Denklem incelendiğinde, denklemin paydasındaki değişken kısmın önündeki işaretin değiştiği görülmektedir.

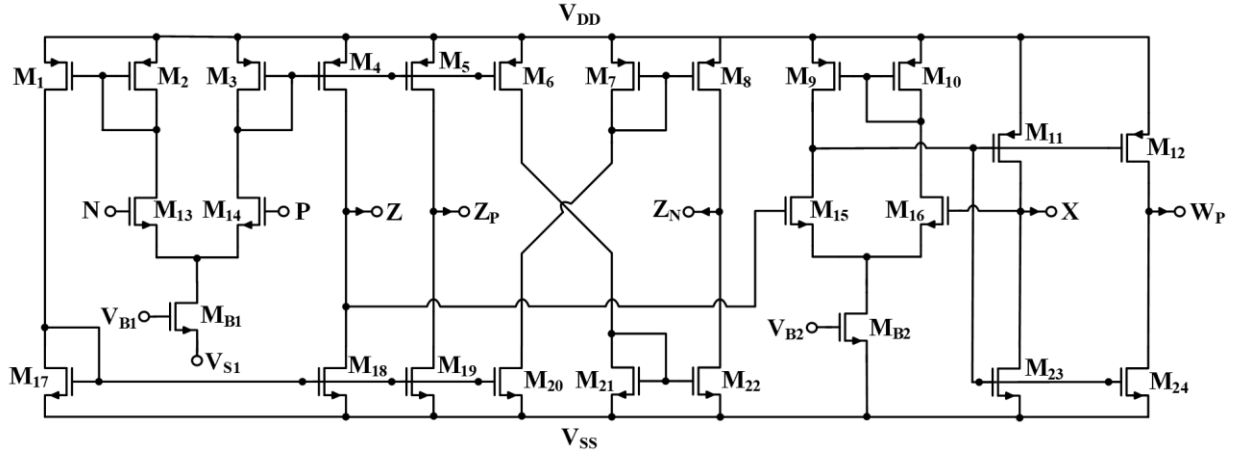
$$C_M^{-1} = \frac{V_{IN}}{q} = \frac{1}{\underbrace{\frac{C_1}{(-V_{S1} - V_{TH})K R_{eq}}}_{\text{Sabit Kısım}} + \underbrace{\frac{\sigma}{(-V_{S1} - V_{TH})R_{eq} C_2}}_{\text{Değişken Kısım}}} \quad (3.40)$$

M_{B1} transistörünün source geriliminin daima negatif olması (simülasyonlarda -660 mV olarak alındı), $(-V_{S1} - V_{TH})$ ifadesinin daima pozitif olmasını sağlamaktadır. Ters memkapasitans denklemleri incelendiğinde, denklemlerin sabit ve değişken kısımlarının sırasıyla C_1 ve C_2 kapasitörlerine bağlı olduğu görülmektedir. C_1 ve C_2 kapasitörleri, birbirinden bağımsız olarak V_{Bulk1} ve V_{Bulk2} gerilimleriyle ayarlanabildiği için devrenin hem elektronik hem de ortogonal olarak kontrol edilebildiği görülmektedir. Ayrıca hem sabit hem de değişken kısımlar, V_{RC} gerilime bağlı R_{eq} direnci sayesinde aynı anda elektronik olarak ayarlanabilmektedir.

3.3.2 VDCC Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları

Devrenin simülasyon çalışmaları, TSMC 180 nm işlem parametreleri kullanılarak LTspice programında yapılmıştır. Devre oluşturulurken, Şekil 3-20'de de gösterildiği gibi, bir adet VDCC ve dört adet MOSFET kullanılmıştır. Elektronik direnci oluşturan M_{R1} ve M_{R2} transistörlerinin boyutları $W/L = 60\mu m/2\mu m$ olarak seçilirken, MOS kapasitörleri oluşturan M_{C1} ve M_{C2} transistörlerinin boyutları $W/L = 350\mu m/5\mu m$ olarak seçilmiştir. C_1 ve C_2 kapasitörleri oluşturulurken, transistör boyutlarının aşırı büyük seçilmesinin önüne geçmek için M_{C1} ve M_{C2} transistörleri beşer adet paralel bağlanarak oluşturulmuştur. Devrede kullanılan VDCC elemanının iç yapısı Tablo 3-1'de verilen boyutlar kullanılarak Şekil 3-21'de gösterildiği gibi oluşturulmuştur. VDCC elemanının iç yapısında kullanılan transistörlerden, PMOS olanların bulk terminalleri ile

source terminalleri birleştirirken, NMOS transistörlerin bulk terminalleri en düşük gerilim olan -0.9 V gerilimine bağlanmıştır.



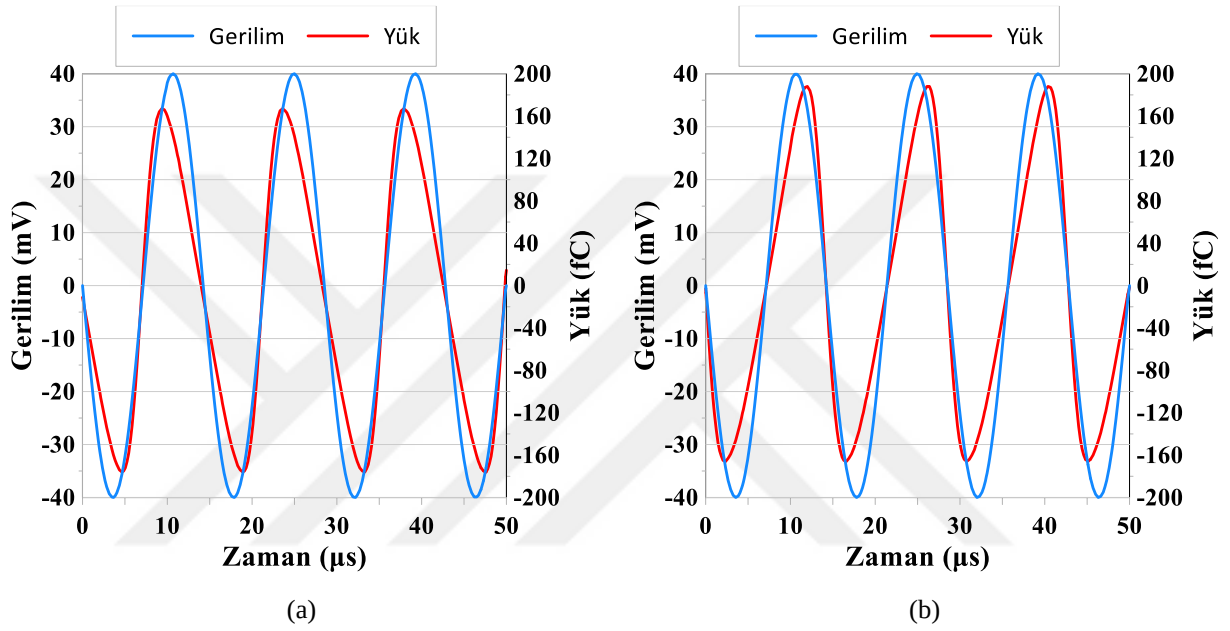
Şekil 3-21. VDCC elemanın iç yapısı

Tablo 3-1. VDCC elemanın iç yapısında kullanılan transistörlerin boyutları

Transistör	W/L
M ₁ , M ₄ -M ₈	7.2 μm / 1.8 μm
M ₂ , M ₃	3.6 μm / 1.8 μm
M ₉ , M ₁₀	9.0 μm / 0.72 μm
M ₁₁ , M ₁₂	14.4 μm / 0.72 μm
M ₁₃ , M ₁₄	3.6 μm / 1.8 μm
M ₁₅ , M ₁₆	3.06 μm / 0.72 μm
M ₁₇ -M ₂₂	2.4 μm / 1.8 μm
M ₂₃ , M ₂₄	0.72 μm / 0.72 μm

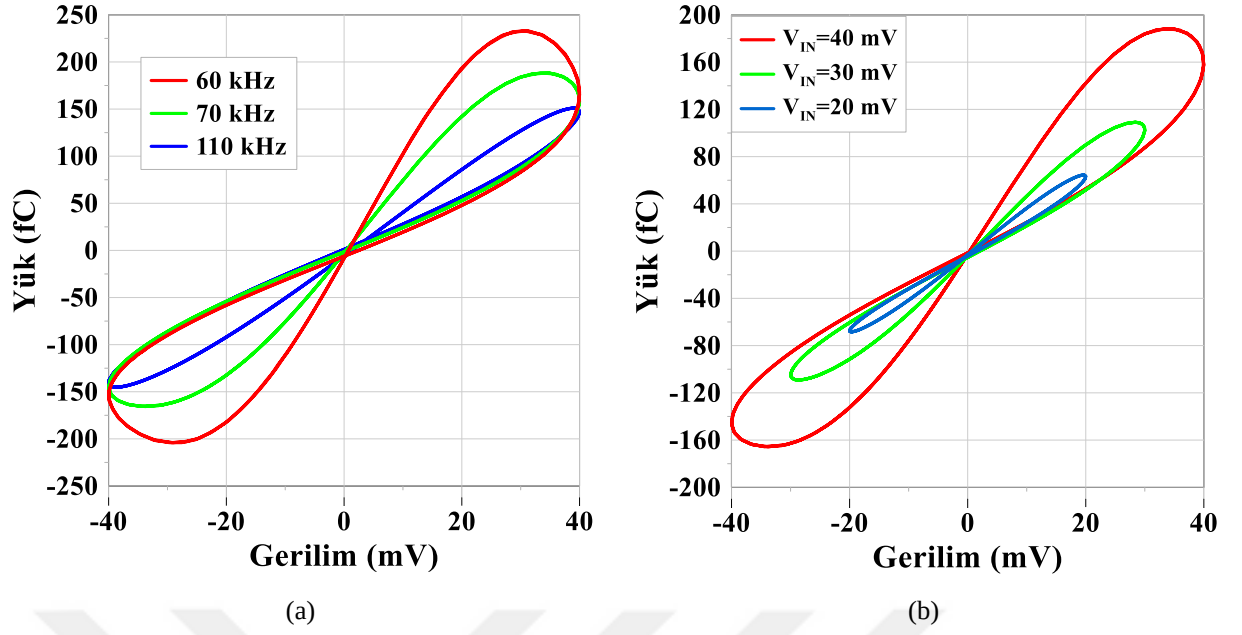
Devrenin çalışma karakteristikleri değerlendirilirken, frekans, sıcaklık ve Monte Carlo analizleri kullanılmıştır. Devrenin elektronik olarak ayarlanabilirliğinin değerlendirilmesi için M_{C1} ve M_{C2} MOS kapasitörleri ile elektronik direnç R_{eq} bağımsız olarak değiştirilerek bu değişimlerin sistem üzerindeki etkileri histerezis eğrileriyle gösterilmiştir. Ayrıca, devredeki yükün değişimlerini gözlemlemek amacıyla artan ve azalan yapılar kare dalgalar uygulanarak devrenin hafıza etkisi araştırılmıştır. Aksi belirtilmediği sürece burada açıklanan değerler tüm simülasyonlarda kullanılmıştır. Devre ± 900 mV DC güç kaynağı gerilimleri ile çalışmakta olup V_{B2} ve V_{S1} gerilimleri sırasıyla 0V ve -660mV olarak seçilmiştir. Simülasyonlar sırasında kullanılan giriş sinyali, 70 kHz frekanslı ve 40 mV genlikli sinüs dalgasıdır. Devredeki MOS

kapasitörlerinin bulk gerilimleri maksimum doğrusallığın sağlanabilmesi için 900 mV olarak seçilmiştir. Bu gerilim değerinde, kapasitörlerde yaklaşık 17 pF kapasitans değeri ölçülmektedir. Devredeki elektronik direncin (V_{RC}) kontrol gerilimi 340 mV seçilerek yaklaşık 74 k Ω direnç değeri elde edilmiştir. Giriş gerilimi ve yük grafiklerinin zamana göre değişiminin grafiksel gösterimi Şekil 3-22’de verilmiştir. Şekil 3-22(a), devredeki anahtarın birinci konumda olduğu azalan yapıdaki gerilim yük grafiğini gösterirken Şekil 3-22(b), anahtarın ikinci konumda olduğu artan yapıdaki gerilim yük grafiklerini göstermektedir.



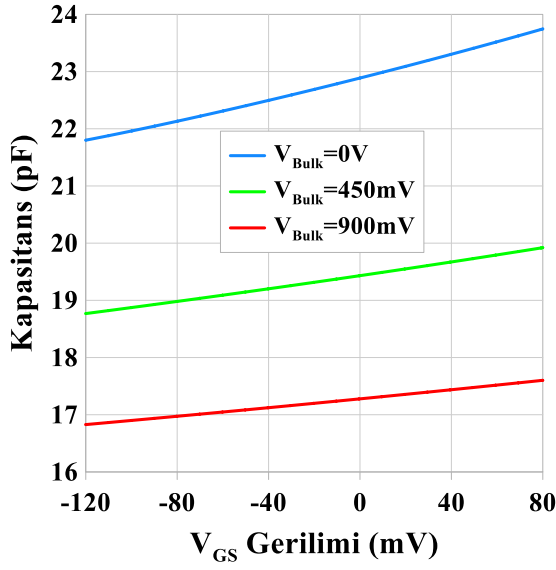
Şekil 3-22. Zamana göre (a) azalan ve (b) artan yapılarda gerilim ve yük grafikleri

Devrenin frekans analizi yapılırken, giriş sinyali 40 mV geriliminde sabit tutularak frekans 60 kHz, 70 kHz ve 110 kHz olarak değiştirilmiştir. Beklendiği gibi, frekans arttıkça histerezis eğrilerinin lineerleştiği Şekil 3-23(a)’da görülmektedir. Giriş geriliminin genliği ile histerezis eğrileri arasındaki ilişki Şekil 3-23(b)’de gösterilmiştir. Giriş geriliminin genliğinin azalması, beklendiği gibi histerezis eğrisinin küçülmesini sağlamıştır. Eğrilerin genlikleri küçülse de eğrilerinin şeklinde ve eğimindeki değişikliğin çok sınırlı olması, eğrilerin karakteristik yapısının genel olarak korunduğunu göstermektedir.

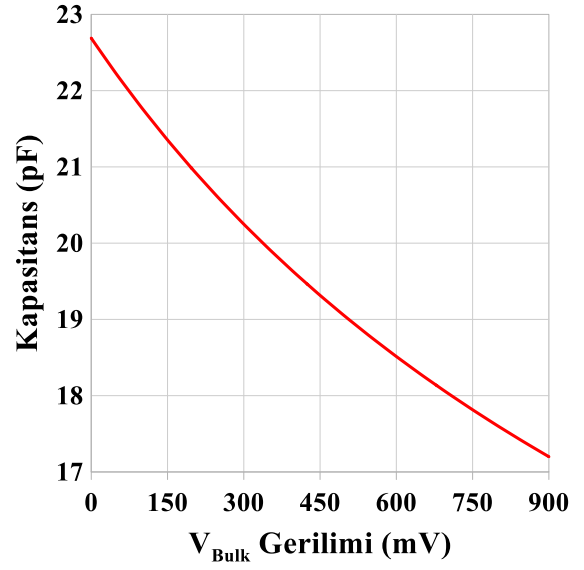


Şekil 3-23. (a) Frekans analizi sonucu ve (b) giriş geriliminin genliğinin değiştirilmesi sonucu elde edilen histerezis eğrileri

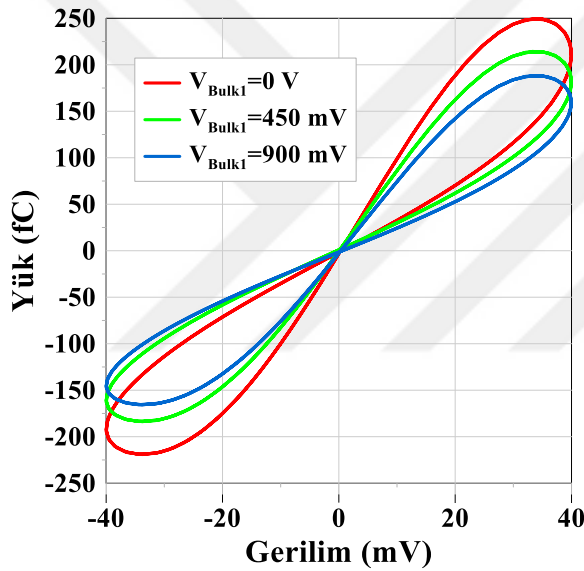
C_1 ve C_2 kapasitörlerini oluşturan MOSFETlerin V_{GS} gerilimleri -120 mV ile 80 mV arasında değişmektedir. Şekil 3-24(a)'da verilen MOS kapasitörlerin grafiği incelendiğinde bu gerilim aralığında kapasitans değerlerinin neredeyse doğrusal olduğu görülmektedir. MOSFETler üzerinde oluşan V_{GS} gerilimi, yaklaşık ortalama değeri olan -20 mV değerinde sabit tutularak, bulk terminalinin geriliminin 0 V ile 900 mV arasında değiştirilmesi sonucunda elde edilen kapasitans grafiği Şekil 3-24(b)'de verilmiştir. Bu grafik incelendiğinde, gate terminallerinden toprağa doğru görülen M_{C1} ve M_{C2} transistörlerinin toplam kapasitansının, bulk terminal gerilimi değiştirilerek ayarlanabileceği kolaylıkla görülebilmektedir. MOS kapasitörlerinin bulk gerilimi 900 mV olarak ayarlandığında ortalama kapasitans değeri 17.2 pF olarak ölçülmektedir. Benzer şekilde, bulk gerilimi 450 mV olduğunda kapasitans 19.31 pF olurken, 0 V olduğunda kapasite değeri 22.69 pF değerine yükselmektedir. Önerilen devrenin Denklem (3.39) ve (3.40)'da verilen matematiksel ifadelerine bakıldığında, C_1 kapasitörünün, denklemin sabit kısmın payında, C_2 kapasitörünün ise değişken kısmın paydasında olduğu görülmektedir. C_2 kapasitörünün bulk terminali 900 mV geriliminde sabit tutularak C_1 kapasitörünün bulk gerilimi arttırılırsa C_1 kapasitörünün kapasitans değerinin ve devrenin sabit kısmının azalmasına neden olmaktadır. Bu azalma, Şekil 3-24(c)'de gösterildiği gibi histerezis eğrilerinin eğimini azaltmaktadır. C_1 kapasitörünün bulk gerilimi 900 mV olarak sabit tutularak C_2 kapasitörünün bulk gerilimi azaltılırsa, değişken kısım da azalmaktadır. Bu durum, Şekil 3-24(d)'de görüldüğü gibi histerezis eğrilerini doğrusallaştırmaktadır.



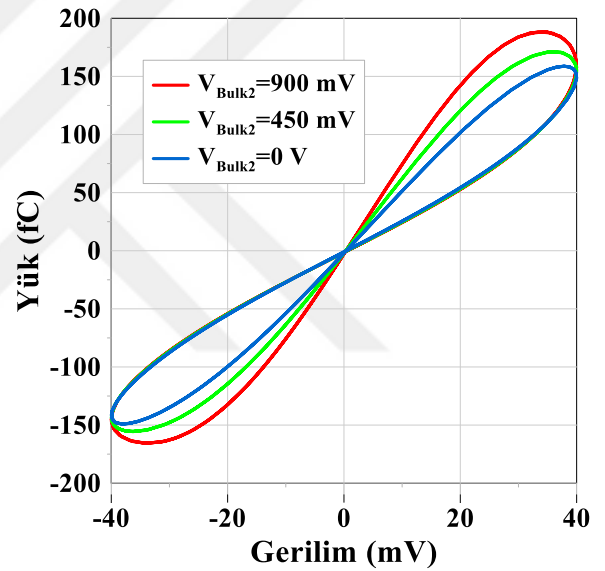
(a)



(b)



(c)

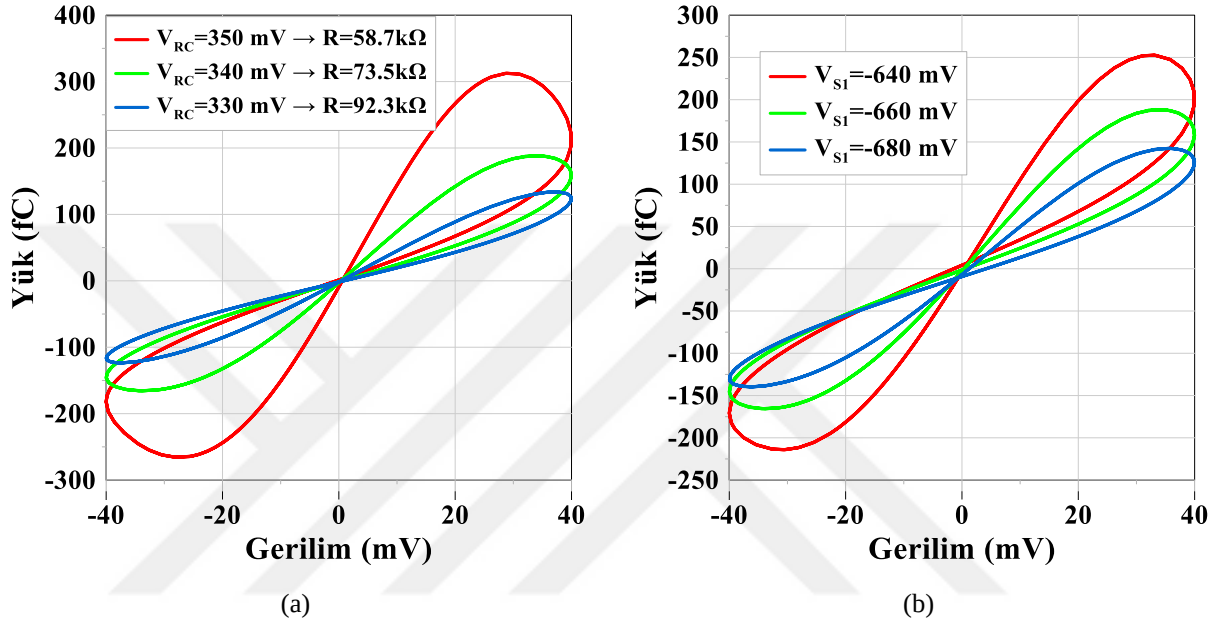


(d)

Şekil 3-24. (a) V_{GS} gerilimindeki değişimin kapasitans üzerindeki etkisi (b) V_{bulk} gerilimindeki değişimin kapasitans üzerindeki etkisi (c) C_1 ve (d) C_2 kapasitörlerinin değişiminin histerezis eğrileri üzerindeki etkileri

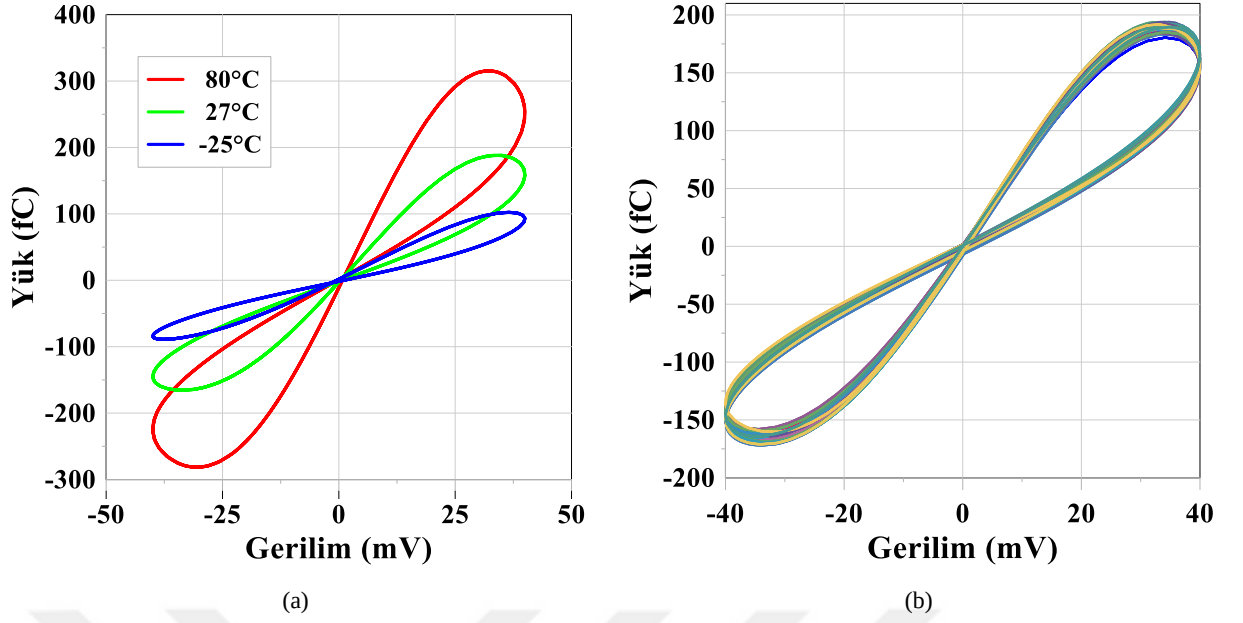
Elektronik direncin ayarlanabilmesi için Şekil 3-20'de gösterilen V_{RC} gerilimleri 330 mV, 340 mV ve 350 mV olarak ayarlanmıştır. Bu gerilim değerlerinde sırasıyla 92.25 k Ω , 73.54 k Ω ve 58.73 k Ω direnç değerleri elde edilmiştir. Denklem (3.39) ve (3.40) incelendiğinde direnç elemanı hem sabit kısmın hem de değişken kısmın paydasında olduğu görülmektedir. Dolayısıyla, V_{RC} geriliminin düşürülmesi, direnç değerini arttırdığı ve denklemdeki paydanın büyümesine neden olduğu için devrenin hem sabit hem de değişken kısmının azalmasına neden olmaktadır. Direnç değerindeki yükselişin, histerezis eğrisinin eğimini ve genliğini azalttığı Şekil 3-25(a)'da görülmektedir. VDCC elemanının iletkenlik kazancının V_{S1} gerilimi kullanılarak elektronik olarak

ayarlanabildiği Denklem (3.35)'da gösterilmektedir. Bu ifade, Denklem (3.37)'de yerine konulduğunda, elde edilen ters memkapasitans ifadesini V_{S1} gerilimine bağlı bir ifade haline getirmektedir. Bu ifade hem sabit hem de değişken kısmın paydasında olduğu için, V_{S1} gerilimindeki artış, aynı direnç grafiklerinde olduğu gibi hem histerezis eğrisinin hem genliğinin hem de eğiminin azalmasına neden olmaktadır. Bu değişimin histerezis eğrileri üzerindeki etkisi Şekil 3-25(b)'de gösterilmektedir.



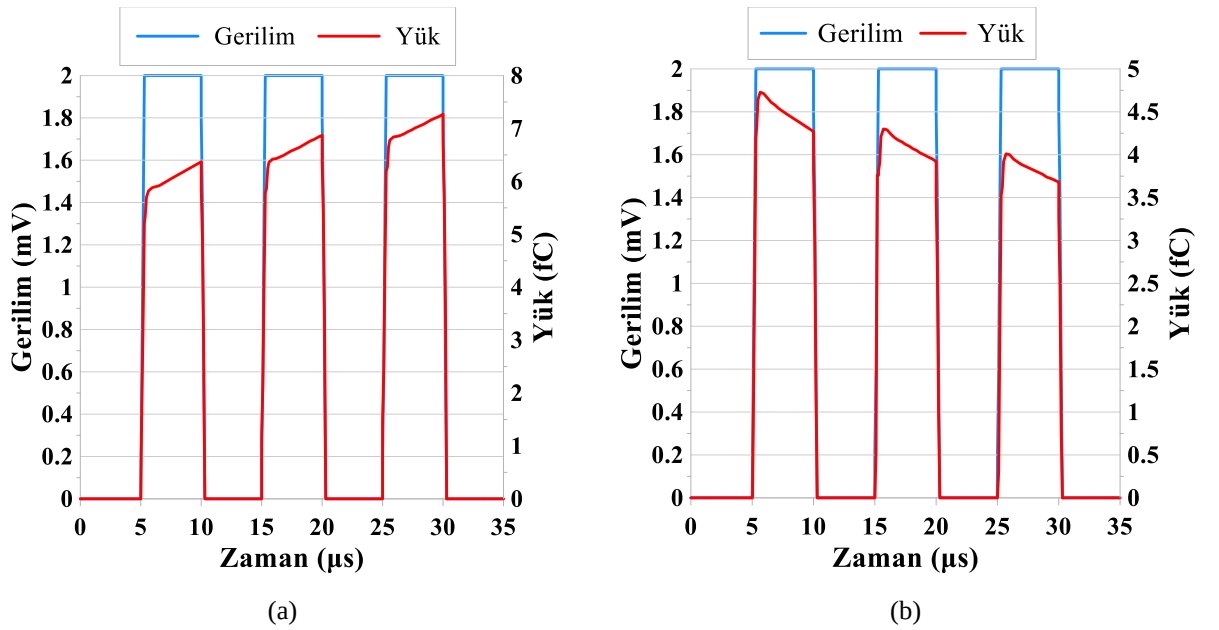
Şekil 3-25. (a) Direnç değişiminin ve (b) V_{S1} gerilimindeki değişikliklerin histerezis eğrilerindeki etkileri

Devrenin sıcaklık analizi -25°C , 27°C ve 80°C sıcaklıklarında yapılmıştır. Devre pasif elemanlar yerine MOSFETler kullanılarak tasarlandığı için devrenin çalışma karakteristiği sıcaklığa oldukça bağlıdır. Şekil 3-26(a)'da görüldüğü gibi sıcaklık değişimi, histerezis eğrilerinin genliğinde ve eğiminde önemli değişikliklere neden olmaktadır. Elektronik dirençleri ve MOS kapasitörleri oluşturan MOSFETlerin kanal genişlikleriyle kanal uzunlukları %5 toleransla 100 iterasyon üzerinden Monte Carlo analiziyle değerlendirilmiştir. Değerlendirmeye devrenin besleme gerilimleri de yine %5 tolerans olacak şekilde dahil edilmiştir. Şekil 3-26'da verilen Monte Carlo sonuçlarına göre, %5'lik bir toleransın devrenin genel karakteristik yapısını pek değiştirmedeği görülmektedir.



Şekil 3-26. (a) Sıcaklık ve (b) Monte Carlo analizlerinden elde edilen histerezis eğrileri

Devrenin hafıza etkisi analiz edilirken Şekil 3-27’de görüldüğü gibi devreye 5 μ s aralıklarla 2 mV genliğinde üç sinyal verilmiştir. Her sinyal 5 μ s süreyle uygulanmıştır. Hem artan hem de azalan yapılarda elde edilen sonuçlar incelendiğinde devrenin kapasitans değerinin beklendiği gibi artıp azaldığı, devreye herhangi bir sinyal uygulanmadığında devrenin kapasitans değerini koruduğu görülmektedir. Bellek grafikleri görüntülenirken yük eğrisinin yükselen kenarında oluşan iki dalgalanmanın filtre devresi ile düzeltilerek sonucun daha net görülmesi sağlanmıştır.



Şekil 3-27. Memkapasitörün hafıza etkisinin (a) artan ve (b) azalan yapılarda gösterilmesi

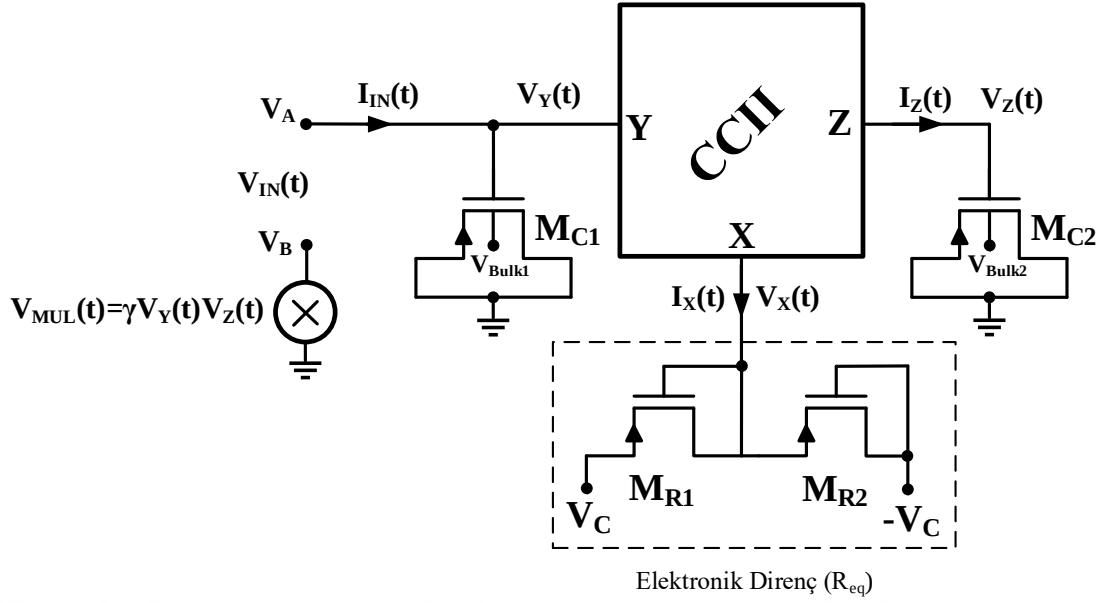
3.3.3 VDCC Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi

Topraklı yapıda ve matematiksel olarak yük kontrollü olarak tanımlanan devre, pasif elemanların kullanımından kaçınarak dört MOSFET ve bir VDCC elemanından oluşmaktadır. Devre, matematiksel olarak ve simülasyon çalışmalarında da gösterildiği gibi hem artan hem de azalan olarak ayarlanabilmektedir. Devre, mutator yapı olmaması sayesinde, ek bir memristör gerektirmeden elde edilmiştir. Ayrıca önerilen devrede herhangi bir analog çarpma devresi kullanılmamıştır. Devrenin matematiksel ifadesinden ve simülasyon sonuçlarından da görülebildiği gibi, devrenin hem sabit hem de değişken kısımları birbirinden bağımsız ve elektronik olarak ayarlanabilmektedir. Devrenin elektronik olarak ayarlanabilen yapısı, sıcaklık kararlılığı, Monte Carlo analizi ve hafıza etkisi LTspice ile yapılan simülasyon çalışmaları ile gösterilmiştir. Elde edilen sonuçlar, devrenin matematiksel ifadesi ile karşılaştırıldığında, sonuçların iyi bir uyum içerisinde olduğu görülmektedir.

3.4 YÜZER YAPIDA TASARLANAN CCII TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ

Yüzer yapıda tasarlanan memkapasitör emülatör devresi [141], Şekil 3-28’de gösterildiği gibi bir CCII, bir analog çarpma ve dört MOSFET’ten oluşmaktadır. Devrede kullanılan M_{R1} ve M_{R2} MOSFETleri elektronik olarak ayarlanabilen elektronik direnç (R_{eq}) oluşturmak için kullanılmaktadır. M_{C1} ve M_{C2} transistörleri elektronik olarak ayarlanabilen MOS kapasitör oluşturmak için kullanılmıştır ve denklemlerde sırasıyla C_1 ve C_2 kapasitörleri olarak gösterilmektedir. CCII elemanının terminalleri arasındaki akım ve gerilim ilişkileri Denklem (3.41)’de verilmiştir.

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ \beta & 0 \\ 0 & \alpha \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \end{bmatrix} \quad (3.41)$$



Şekil 3-28. CCII tabanlı yüzer yapıdaki memkapasitör emülatör devresi

Yüzer yapıda olan devreye giriş sinyali, Şekil 3-28'de görüldüğü gibi devrenin A ve B terminalleri üzerinden uygulanmaktadır. Giriş kaynağının A terminali, devredeki CCII elemanın Y terminaline bağlıyken, B terminali, analog çarpma devresinin çıkışına bağlıdır. A terminalinden akan giriş akımı, CCII elemanın Y terminalinden akım akmadığı için tamamı M_{C1} kapasitörü üzerinden akarak Denklem (3.42)'de ifade edildiği gibi C_1 kapasitörüne bağlı yük ifadesini oluşturmaktadır. X terminalinden akan akım $I_X(t) = V_X(t)/R_{eq}$ şekilde ifade edilmektedir. Denklem (3.41)'de gösterildiği gibi, X terminalindeki gerilim, Y terminalindeki gerilimin β katı olduğu ve X terminalinden geçen akım, Z terminalinden akan akımın α katı olduğu için I_Z ve V_Z değişkenleri sırasıyla Denklem (3.43) ve (3.44)'daki gibi elde edilmektedir.

$$V_A(t) = V_Y(t) = \frac{1}{C_1} \int I_{IN}(t) dt = \frac{q(t)}{C_1} \quad (3.42)$$

$$I_Z(t) = \alpha I_X(t) = \frac{\alpha V_X(t)}{R_{eq}} = \frac{\alpha \beta V_Y(t)}{R_{eq}} = \frac{\alpha \beta q(t)}{C_1 R_{eq}} \quad (3.43)$$

$$V_Z(t) = \frac{1}{C_2} \int I_Z(t) dt = \frac{\alpha \beta}{C_1 C_2 R_{eq}} \int q(t) dt \quad (3.44)$$

Çarpma elemanının çıkışı pozitif olarak ayarlandığında, $V_{MUL}(t)$ ifadesi Denklem (3.45)'de gösterildiği gibidir. A ve B terminallerindeki giriş gerilimleri arasındaki ilişki Denklem (3.46)'de verilmektedir. Denklemdaki γ ifadesi, çarpma devresinin sabit katsayısını ifade etmektedir.

$$V_B(t) = V_{MUL}(t) = \gamma V_Y(t) V_Z(t) = \frac{\gamma \alpha \beta q(t)}{C_1^2 C_2 R_{eq}} \int q(t) dt \quad (3.45)$$

$$V_{IN}(t) = V_A(t) - V_B(t) = \frac{q(t)}{C_1} - \frac{\gamma \alpha \beta q(t)}{C_1^2 C_2 R_{eq}} \int q(t) dt \quad (3.46)$$

Denklem (3.46) yeniden düzenlendiğinde Denklem (3.47)'de gösterildiği gibi artan yapıda ters memkapasitans ifadesi elde edilmektedir. Bununla birlikte, çarpma elemanının çıkışı, negatif olarak ayarlandığında, Denklem (3.48)'de gösterildiği gibi azalan yapıdaki ters memkapasitans ifadesi elde edilmektedir.

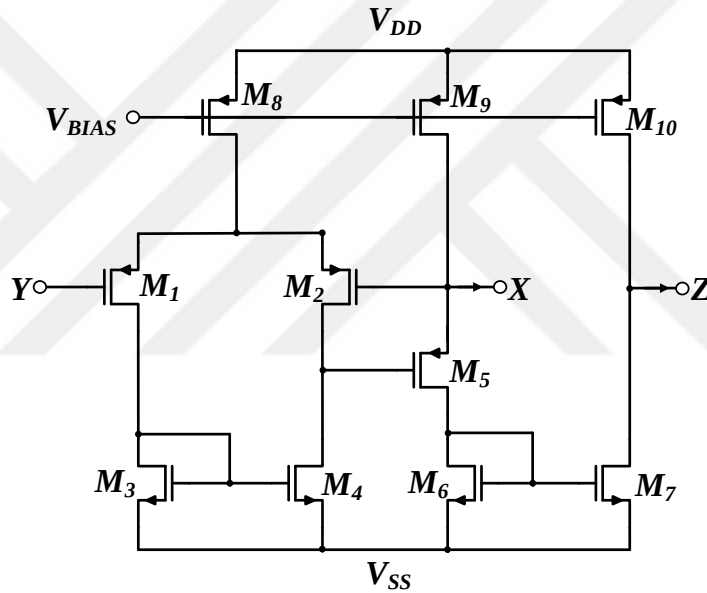
$$C_M^{-1}(t) = D_M(t) = \frac{V_{IN}(t)}{q(t)} = \underbrace{\frac{1}{C_1}}_{\text{Sabit Kısım}} - \underbrace{\frac{\gamma \alpha \beta}{C_1^2 C_2 R_{eq}} \int q(t) dt}_{\text{Değişken Kısım}} \quad (3.47)$$

$$C_M^{-1}(t) = D_M(t) = \frac{V_{IN}(t)}{q(t)} = \underbrace{\frac{1}{C_1}}_{\text{Sabit Kısım}} + \underbrace{\frac{\gamma \alpha \beta}{C_1^2 C_2 R_{eq}} \int q(t) dt}_{\text{Değişken Kısım}} \quad (3.48)$$

Elde edilen ters memkapasitans denklemleri incelendiğinde, sabit ve değişken kısımların bağlı olduğu değişkenler görülebilmektedir. Sabit kısımda bulunan C_1 kapasitörü, denklemin değişken kısmında da bulunmasından dolayı, sabit kısım bağımsız olarak ayarlanamamaktadır. Değişken kısımdaki C_2 ve R_{eq} ifadeleri ise, sabit kısımda bulunmadığı için, devrenin değişken kısmı, sabit kısımdan bağımsız şekilde ayarlanabilmektedir. Buradaki C_1 ve C_2 kapasitörleri sırasıyla V_{bulk1} ve V_{bulk2} gerilimleriyle elektronik olarak ayarlanabilirken, elektronik direnç elemanı, V_C gerilimi değiştirilerek ayarlanabilmektedir. Devrenin doğrudan pasif elemanlar yerine MOSFETleri kullanarak tasarlanmasının diğer bir avantajı ise devrede harici bileşenler bulunmadığından devreyi doğrudan entegre devre içinde tasarlanabilmesidir.

3.4.1 CCII Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları

Devrede kullanılan CCII elemanının iç yapısı TSMC 180 nm işlem parametreleri kullanarak LTspice programında Şekil 3-29’da verildiği gibi oluşturulmuştur. İç yapıda kullanılan transistörlerin boyutları Tablo 3-2’de verilmiştir. CCII elemanının besleme gerilimi $V_{DD} = -V_{SS} = 0.9$ V olarak verilmiştir. Bias gerilimi (V_{BIAS}) simülasyonlarda 350 mV olarak sabit tutulmuştur. Yapıda kullanılan p tipi MOSFETlerin bulk terminalleri source terminallerine bağlıken, n tipi MOSFETlerin bulk terminalleri, minimum gerilim olan -0.9 V’a bağlanmıştır. MOS kapasitör olarak kullanılan MOSFETlerin boyutları $W/L = 100\mu m/4\mu m$ olarak seçilmiştir. Elektronik direnç yapısını oluşturan MOSFETlerin boyutları $W/L = 60\mu m/2\mu m$ olarak seçilmiştir.



Şekil 3-29. CCII elemanının iç yapısı

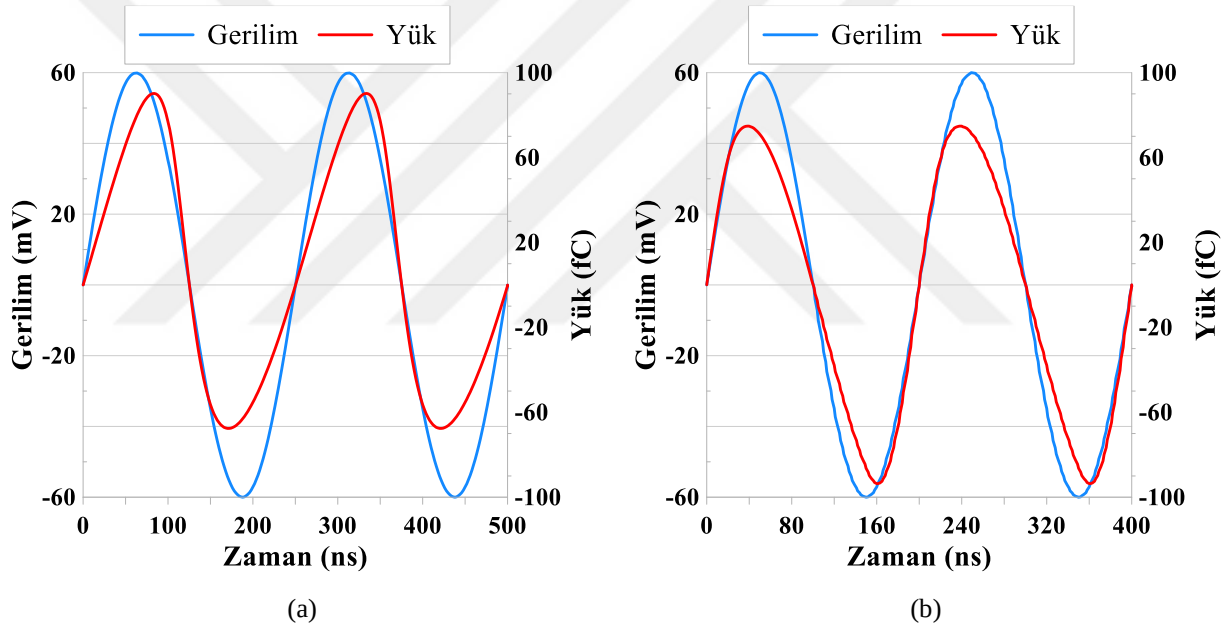
Tablo 3-2. CCII elemanının iç yapısında kullanılan transistörlerin boyutları

Transistör	W/L
M ₁ , M ₂ , M ₅	30 μm / 0.18 μm
M ₃ , M ₄ , M ₆ , M ₇	10 μm / 0.54 μm
M ₈ , M ₉ , M ₁₀	30 μm / 0.54 μm

CCII tabanlı devre üzerinde yapılan tüm simülasyon çalışmalarında, aksi belirtilmedikçe giriş sinyali 5 MHz frekansında ve 60 mV genliğinde sinüzoidal sinyal olarak seçilmiştir.

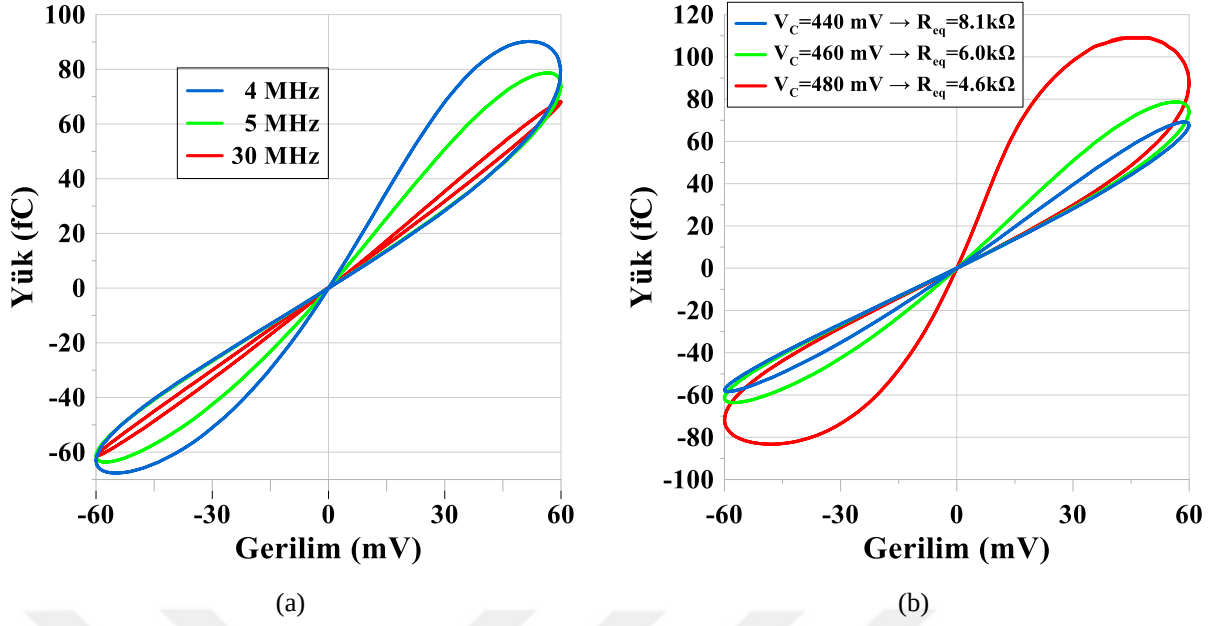
Elektronik direnç V_C 'nin gerilimi 460 mV'ye ayarlandığından devredeki eşdeğer direnç 6 k Ω olmaktadır. Devredeki kapasitörlerin bulk gerilimleri 0 V'ta sabit olduğunda, MOS kapasitörlerin kapasitans değerleri 1 pF ile 1.3 pF arasında değişmektedir.

CCII tabanlı emülatör devresinin artan veya azalan şekilde çalışması, çarpma devresinin sırasıyla pozitif veya negatif çıkış olacak şekilde ayarlanmasıyla belirlenmektedir. Çarpma devresi pozitif olarak ayarlandığında emülatör devresi, Şekil 3-30(a)'da gösterildiği gibi artımlı yapıda çalışmaktadır. Çarpma devresi negatif olarak ayarlandığıdaysa emülatör devresi Şekil 3-30(b)'de gösterildiği gibi azalan yapıda çalışmaktadır. CCII tabanlı devreler üzerinde yapılan tüm simülasyon çalışmalarında, hafıza özelliği testi hariç, çarpma devresi pozitif olarak alınmakta ve simülasyon sonuçları, artan yapı kullanılarak elde edilmektedir.



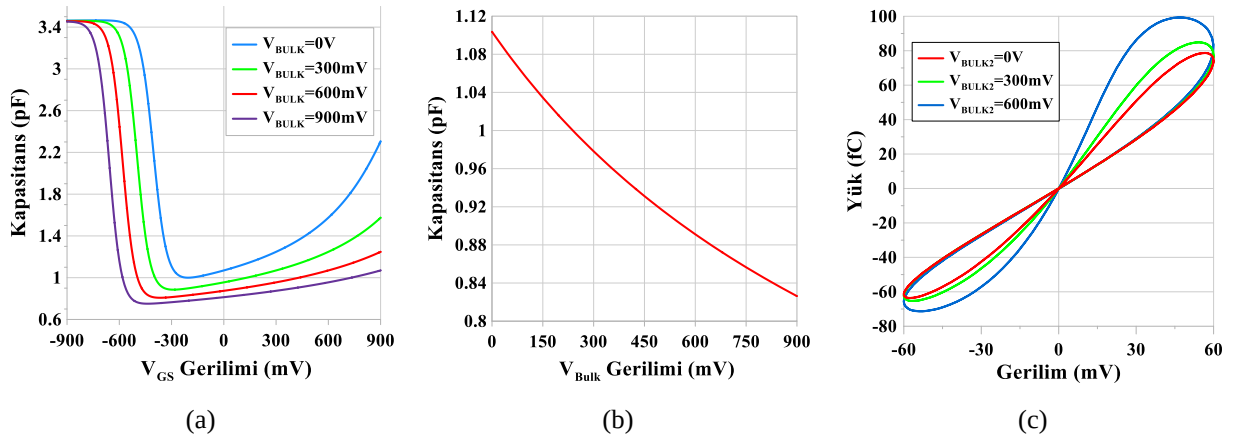
Şekil 3-30. (a) Artan ve (b) azalan yapılarda zamana göre gerilim ve yük grafikleri

Devrenin frekans analizi yapılırken devreye 4 MHz, 5 MHz ve 30 MHz giriş sinyalleri uygulanmıştır ve elde edilen histerezis eğrileri Şekil 3-31(a)'da verilmiştir. Histerezis eğrileri incelendiğinde frekans arttıkça histerezis eğrilerinin beklendiği gibi lineerleştiği görülmektedir. Devrenin dirence göre değişiminin incelenebilmesi için V_C gerilimi 440 mV, 460 mV ve 480 mV değerlerinde ayarlanarak sırasıyla 8.1 k Ω , 6.0 k Ω ve 4.6 k Ω direnç değerleri elde edilmiştir. Bu direnç değerlerinde elde edilen histerezis eğrileri Şekil 3-31(b)'de verilmiştir. Döngüler incelendiğinde, V_C geriliminin artması, direnç değerini azaltıp, Denklem (3.47)'de de görülebildiği gibi değişken kısmı azaltarak histerezis eğrilerini lineerleştirdiği görülmektedir.



Şekil 3-31. (a) Farklı frekans ve (b) farklı direnç değerlerinde elde edilen histerezis eğrileri

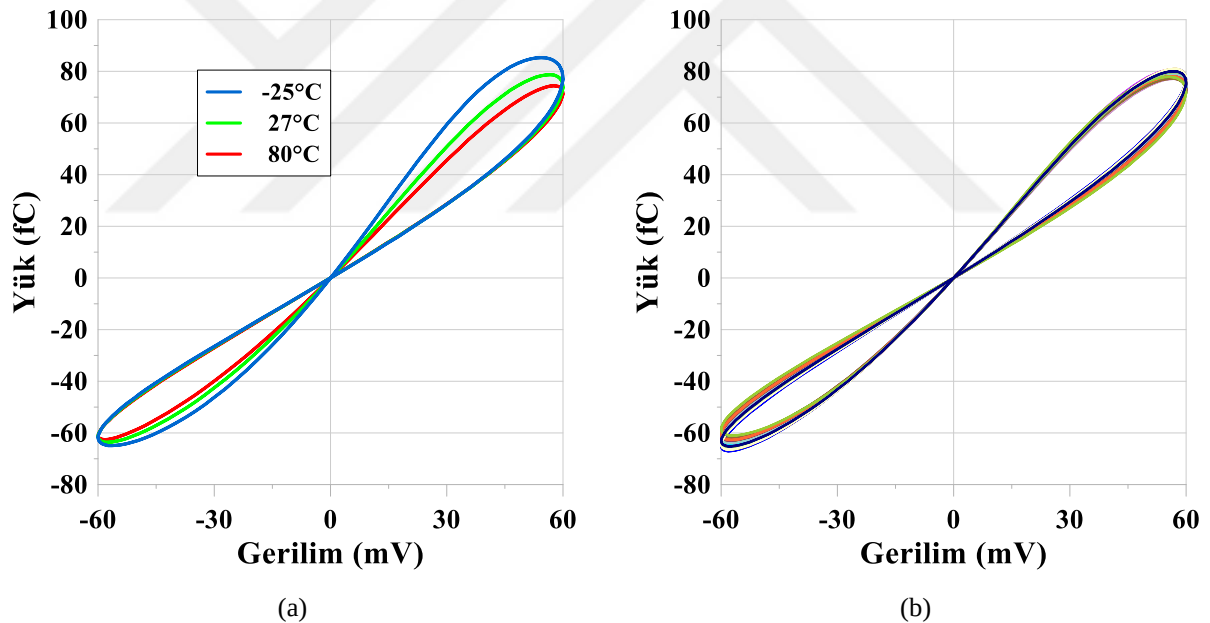
MOS kapasitörlerinin kapasitansı hem bulk gerilimi ile hem de gate source arasındaki gerilimden etkilenmektedir. Kapasitans ile V_{GS} arasındaki ilişki, Şekil 3-32(a)'da gösterildiği gibi bulk gerilime göre değişmektedir. CCII tabanlı emülatör devresi 5 MHz frekansında çalıştırıldığında ve MOS kapasitörünün bulk gerilimi 0 V olarak ayarlandığında, MOS kapasitörlerindeki V_{GS} gerilimi -223 mV ile 360 mV arasında değişmektedir. Buna uygun olarak Şekil 3-32(a)'da gösterildiği gibi kapasitans değeri 1 pF ile 1.3 pF arasında değişmektedir. V_{GS} geriliminin ortalama gerilimi 70 mV olarak alındığında bu değerde bulk geriliminin 0 ila 900 mV arasında değiştirilmesiyle elde edilen kapasitans grafiği, Şekil 3-32(b)'de gösterildiği gibidir.



Şekil 3-32. (a) V_{BULK} ve V_{GS} gerilimlerine göre kapasitans değerleri (b) V_{BULK} gerilimindeki değişimin kapasitans üzerindeki etkisi (c) MOS kapasitansı C_2 'nin bulk gerilimindeki değişime göre histerezis eğrileri

MOS kapasitörünün bulk gerilimi arttıkça, C_2 kapasitörünün kapasitansında buna karşılık gelen bir azalma olmaktadır. Bu azalma, Denklem (3.47)'ye göre C_2 kapasitörünün denklemin değişken kısmının paydasında olması nedeniyle bir artışa yol açmaktadır. V_{BULK} gerilimindeki bu artışın, histerezis eğrisinin genliğini arttırdığı Şekil 3-32(c)'de gösterilen histerezis eğrilerinde de görülebilmektedir.

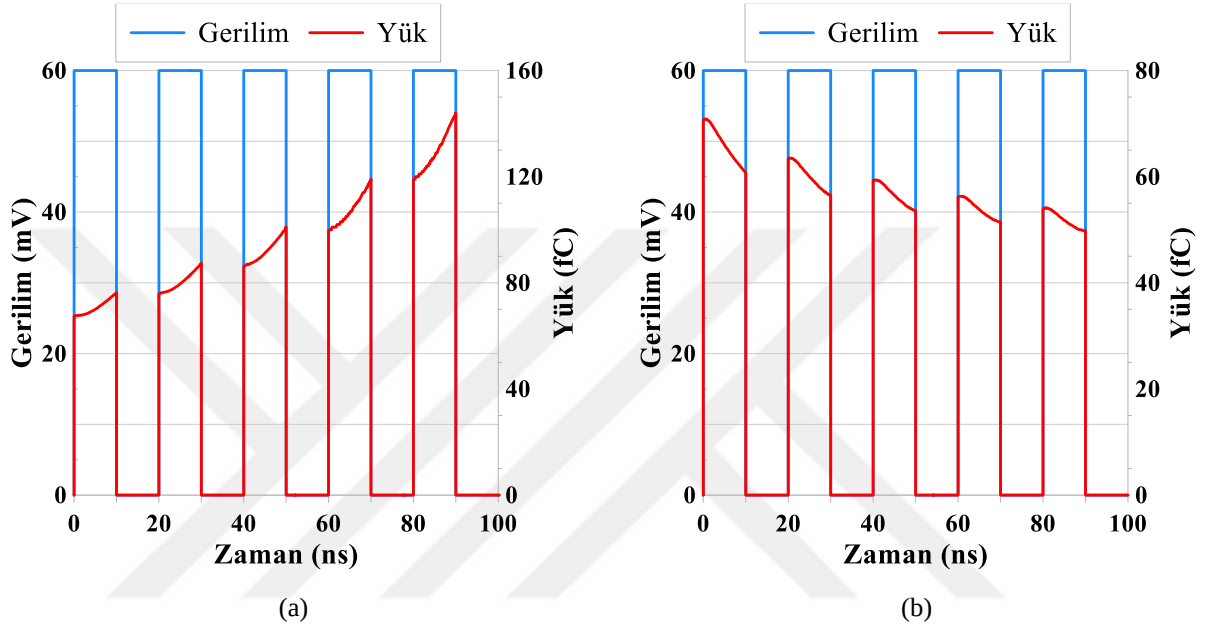
Şekil 3-33(a)'da -25°C , 27°C ve 80°C sıcaklıklarında elde edilen histerezis eğrileri verilmektedir. Histerezis eğrileri incelendiğinde, devrenin MOSFETlerden oluşan yapısına rağmen sıcaklık değişimlerinden çok fazla etkilenmediği görülmektedir. Devrede Monte Carlo analizi yapılırken hem MOS kapasitörleri hem de elektronik direnci oluşturan transistörlerin kanal uzunlukları ve kanal genişlikleri %5 tolerans değeriyle 100 iterasyon taranmıştır. Şekil 3-33(b)'de verilen sonuçlar incelendiğinde, %5 tolerans değerinin yapı üzerinde çok fazla değişikliğe neden olmadığı görülmektedir.



Şekil 3-33. (a) Sıcaklık analizi ve (b) Monte Carlo analizi sonucunda elde edilen histerezis eğrileri

Devrenin hafıza özelliğinin incelenebilmesi için 60 mV genlikli ve 10 ns süren pozitif sinyaller, 10 ns aralıklarla devreye uygulanmıştır. Şekil 3-34(a) ve (b)'de sırasıyla artan ve azalan yapıların zamana göre gerilim ve yük grafikleri verilmiştir. Grafikler incelendiğinde, devreye uygulanan gerilimlerin sabit kaldığı ama ölçülen yük değerlerinin değiştiği gözlemlenmiştir. $C = q/V$ denkleminde göre, gerilimin sabit kaldığı ama yükün değiştiği durumlarda kapasitansın da doğru oranda değiştiği sonucuna ulaşılmaktadır. Bu durum, memkapasitans emülatörünün,

artan ve azalan yapıya uygun bir şekilde davrandığını göstermektedir. Gerilimin uygulanmadığı zamanlarda, yük grafiğinin sıfıra indiği görülmektedir. Denklem (3.42)'de belirtildiği gibi yük ifadesi, C_1 kapasitörünün gerilimi üzerinden ölçülmektedir. C_1 kapasitörünün geriliminin sıfıra düşmesi, yük miktarının ölçülememesine neden olduğu için bu şekilde gözükmemektedir. Buna rağmen, devreye yeniden gerilim uygulandığında, yük durumunun artan ve azalan yapıya uygun bir biçimde değiştiği görülmektedir.

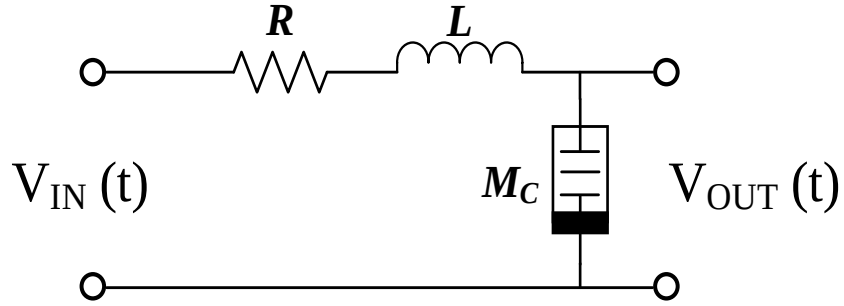


Şekil 3-34. CCII tabanlı emülatör devresinin (a) artan ve (b) azalan yapılarında hafıza özelliği

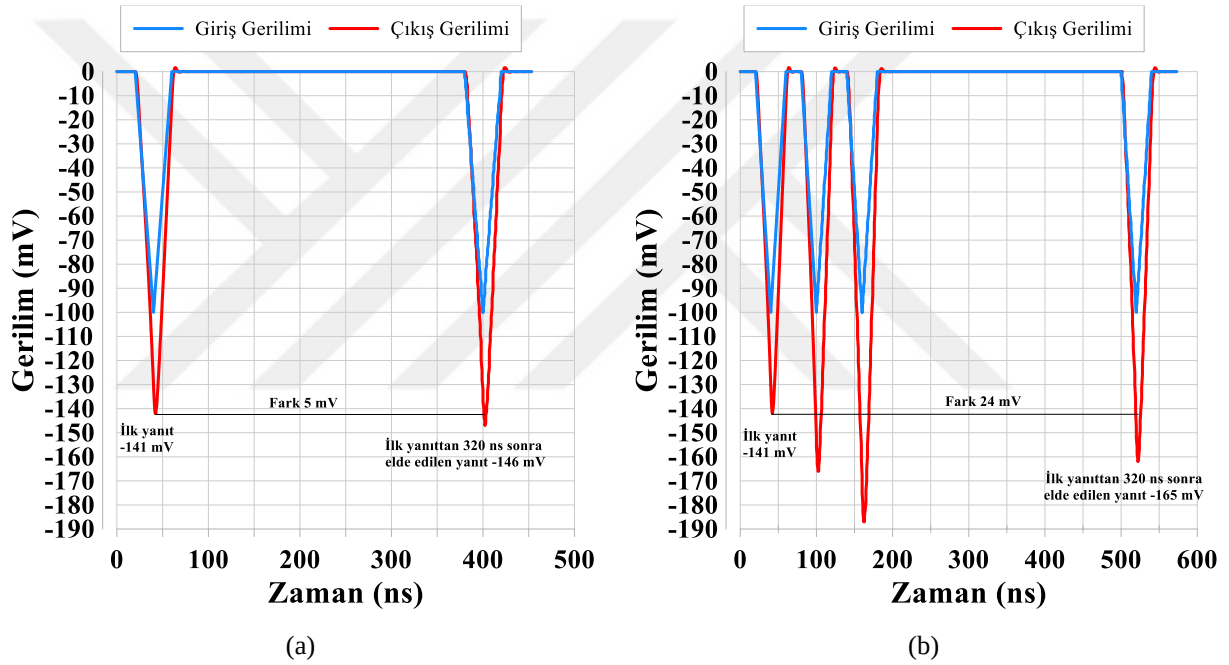
3.4.2 Adaptif Öğrenme Devresi Üzerinden Memkapasitörün Test Edilmesi

Emülatör devresinin bir adaptif öğrenme devresi üzerinden test edilebilmesi için Şekil 3-35'deki RLC devresi kurulmuştur. Devrede kullanılan direncin değeri 1 k Ω olarak seçilirken bobinin değeri 1 μ H olarak seçilmiştir. İlk deneyde devreye giriş sinyali olarak -100 mV genlikli üçgen sinyal, 40 ns boyunca uygulanmıştır ve elde edilen çıkış gerilimi -141 mV olmuştur. Şekil 3-36(a)'da gösterildiği gibi ikinci sinyal 320 ns sonra uygulanmıştır ve edilen çıkış geriliminin -146 mV olduğu görülmüştür. Deneyde 320 ns beklendikten sonra son sinyal ile ilk sinyal arasındaki çıkış farkının 5 mV olduğu görülmektedir. İkinci testte ise, eğitimin gerçekleşebilmesi için 100 mV genlikli 40 ns boyunca uygulanan üçgen sinyaller üç defa uygulanmıştır. İlk deneyde olduğu gibi yine son sinyal ile bir önceki sinyal arasında 320 ns süre bırakılmıştır. Çıkış gerilimleri incelendiğinde, son sinyalin çıkış geriliminin -165 mV olduğu ve ilk sinyal ile arasındaki gerilim farkının 24 mV'a yükseldiği Şekil 3-36(b)'de gösterilmiştir. Bu

durum, uygulanan ilk üç sinyalin memkapasitörün kapasitansını değiştirdiğini ve 320 ns sonrasında da bu kapasitans değerinin korunduğunu göstermektedir.



Şekil 3-35. Memkapasitör emülatörünün test edildiği adaptif öğrenme devresi [132]



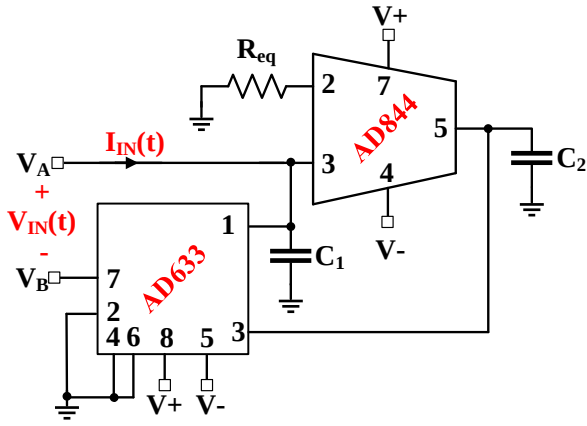
Şekil 3-36. CCII tabanlı memkapasitör emülatörünün adaptif öğrenme devresi üzerinden (a) tek sinyal ve (b) üç sinyal sonucunda elde edilen sonuçları

3.4.3 CCII Tabanlı Memkapasitör Emülatörünün Deneysel Sonuçları

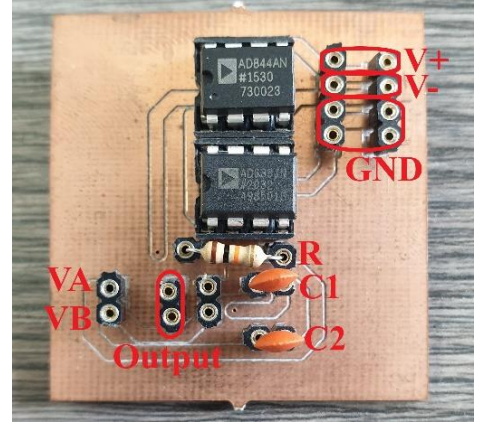
Önerilen CCII tabanlı memkapasitör emülatör devresinde, pasif elemanların MOSFETler kullanılarak oluşturulması, devrenin elektronik olarak ayarlanabilir özelliğini arttırmaktadır. Simülasyon ortamında yapılan çalışmalarında pasif elemanlar MOSFETler kullanılarak oluşturularak performans analizleri yapılmıştır. Bu durum, önerilen devrenin deneysel olarak test edilebilmesi için devrenin entegre devre olarak üretilmesini gerektirmektedir. Bir devrenin entegre olarak üretiminin yüksek zorluk ve maliyet içermesi nedeniyle, devre ayırık bileşenler kullanılarak

PCB üzerinde oluşturulmuştur. Entegre devreler için uygun olan MOS kapasitör yapıları, PCB üzerinde istenilen kapasitans değerlerinin elde edilmesinde yetersiz kalmaktadır. Bu bağlamda, yapılan deneysel çalışmalar sırasında, MOS kapasitörlerin yerine seramik kapasitörler tercih edilmiştir. PCB üzerinde ayırık bileşen kullanımı, devrenin çalışma frekansını AD633 ve AD844 gibi bileşenlerin performans sınırlarına indirgemekle kalmaz, aynı zamanda parazitik etkilerin minimize edilmesi için çalışma frekansının düşürülmesini de zorunlu kılmaktadır. Frekanstaki bu düşüş, simülasyona kıyasla daha yüksek kapasitans değerlerine sahip kapasitörlerin kullanılmasını gerektirmektedir. Bu nedenle, deneysel çalışmalar sırasında daha büyük kapasitans değerleri tercih edilmiştir.

Önerilen devre bir adet AD844, bir adet AD633, bir adet $10\text{ k}\Omega$ direnç ve iki adet 470 pF kapasitörden oluşmaktadır. Denklem (3.47)'de gösterildiği gibi ters kapasitans ifadesi, giriş gerilimi ve yük cinsinden tanımlanmaktadır. Giriş gerilimi doğrudan değişken olarak ölçülürken, Denklem (3.42)'de gösterildiği gibi Y terminalindeki gerilimin C_1 kapasitansı ile çarpılmasıyla yük elde edilmektedir. Şekil 3-37(a), deneysel çalışmada kullanılan makro modeli göstermektedir. Şekil 3-37(b) ve (c), sırasıyla bu makro modelin PCB üzerindeki yapısını ve devrenin çalışması sırasında elde edilen sonuçları göstermektedir. Yapılan tüm deneysel çalışmalarda, devrenin besleme gerilimi $\pm 12\text{ V}$ olarak seçilmiş ve 100 mV genlikte, 700 Hz frekansında sinüzoidal bir giriş sinyali uygulanmıştır. Denklem (3.47) ve (3.48)'de de gösterildiği gibi devre, sırasıyla artan ve azalan yapıda çalıştırılabilmektedir. Devredeki çarpma devresi pozitif olarak ayarlandığında, Şekil 3-38(a)'da gösterildiği gibi artan bir yapı elde edilmektedir. Çarpma devresinin negatif olarak ayarlanması durumunda, Şekil 3-38(b)'de gösterildiği gibi azalan bir yapı elde edilmektedir. Osiloskop ekranındaki mavi ve sarı çizgiler sırasıyla uygulanan gerilime ve yüke karşılık gelmektedir. Devrenin frekans tepkisinin değerlendirilebilmesi için devreye 500 Hz , 700 Hz , 1 kHz ve 4 kHz frekanslarında giriş sinyalleri verilmiştir ve elde edilen histerezis eğrileri Şekil 3-39'da verilmiştir. Sonuçlar incelendiğinde, beklendiği gibi devrenin histerezis eğrileri artan frekansla birlikte daha doğrusal hale gelmiştir.



(a)

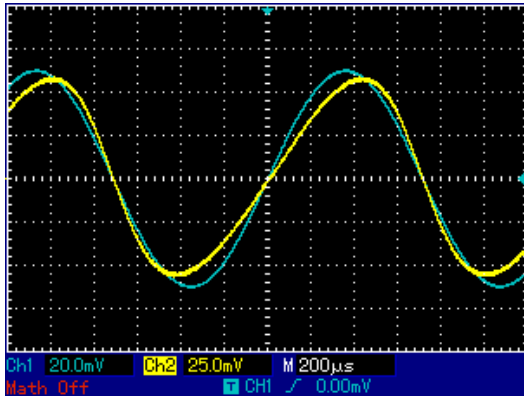


(b)

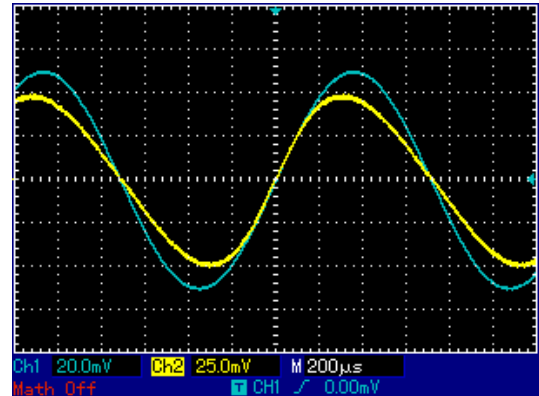


(c)

Şekil 3-37. Önerilen devrenin (a) makro modeli (b) PCB'ye basılmış hali (c) bir osiloskop kullanılarak elde edilmiş histerezis eğrisi

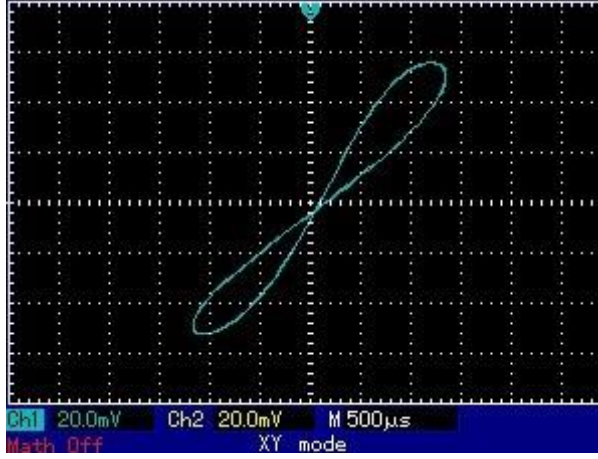


(a)

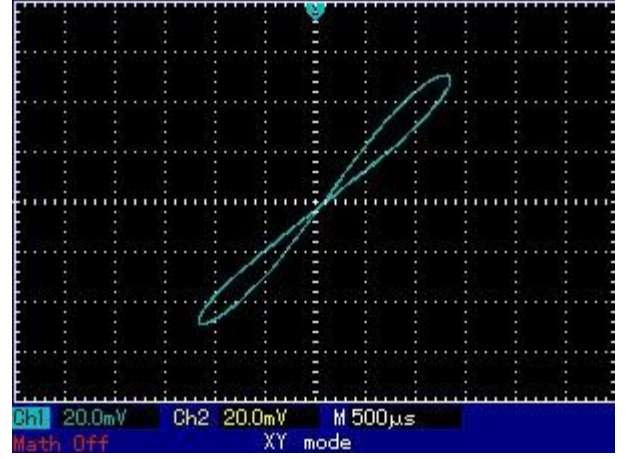


(b)

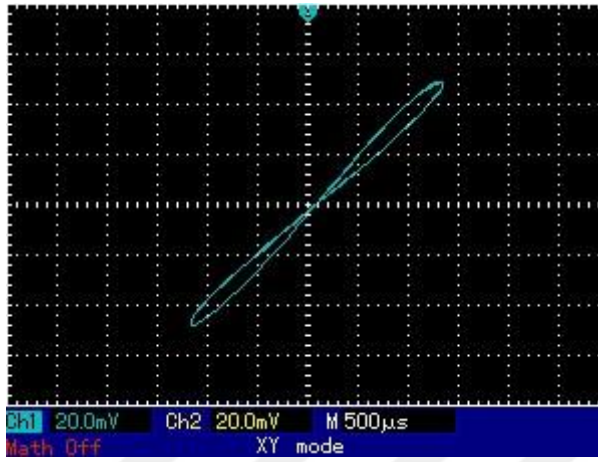
Şekil 3-38. Zamana göre (a) artan ve (b) azalan yapılarında elde edilen gerilim-yük grafikleri



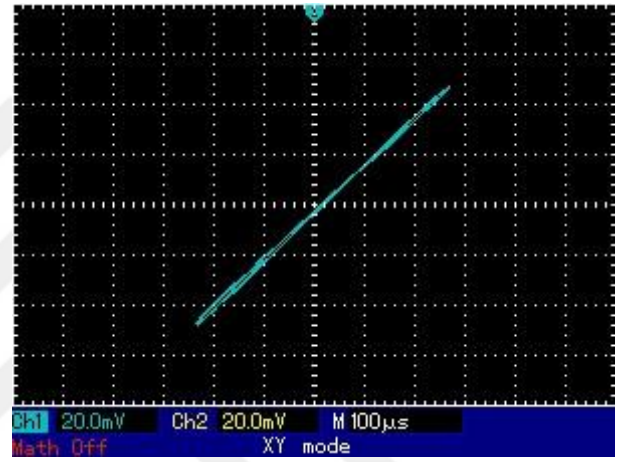
(a)



(b)



(c)



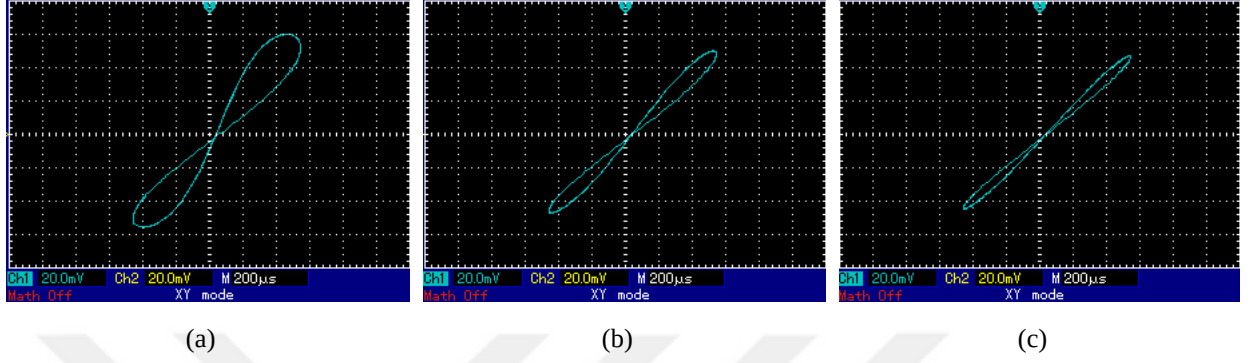
(d)

Şekil 3-39. (a) 500 Hz, (b) 700 Hz, (c) 1 kHz ve (d) 4 kHz frekanslarında elde edilen histerezis eğrileri

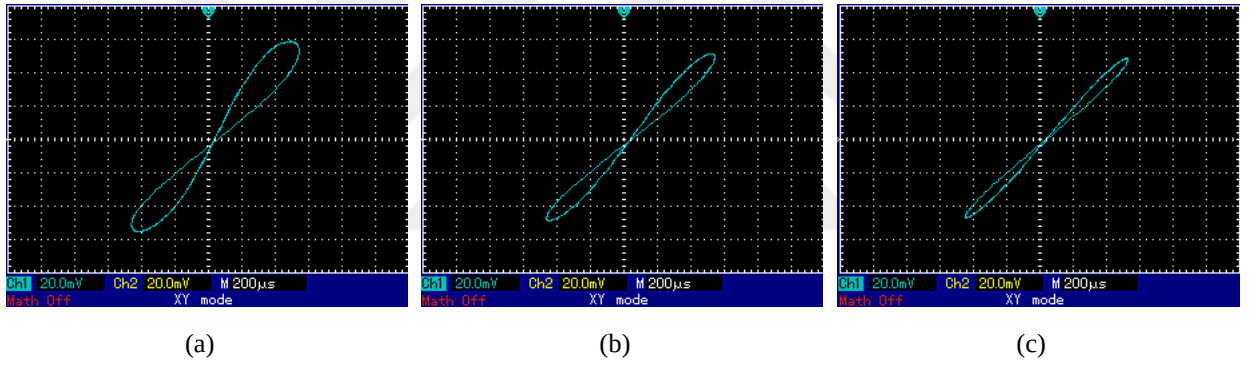
Devrede kullanılan pasif bileşenlerin etkisinin analiz edilebilmesi için R_{eq} direncinin ve C_2 kapasitörünün değerleri değiştirilmiştir. R_{eq} direnci 6.8 k Ω , 10 k Ω ve 15 k Ω olmak üzere üç farklı değerde seçilerek Şekil 3-40'daki osiloskop görüntüleri elde edilmiştir. C_2 kapasitörünün kapasitans değişiminin devre üzerindeki etkisinin incelenebilmesi için kapasitans 330 pF, 470 pF ve 680 pF olmak üzere üç farklı değerde ayarlanmıştır. Bu değerlerde elde edilen osiloskop görüntüleri Şekil 3-41'de sunulmaktadır. Ters memkapasitans denkleminde de görülebildiği gibi, R_{eq} ve C_2 değerlerindeki artış, memkapasitörün sabit kısmında bir azalmaya neden olmaktadır.

Devrenin hafıza özelliğinin incelenmesi için, 2 kHz frekansında ve 100 mV genlikte bir kare dalga sinyali devreye uygulanmıştır. Şekil 3-42'de gösterilen osiloskop ekran görüntüsünde giriş gerilimi mavi renkte ve yükü temsil eden C_1 kapasitörü üzerindeki gerilim sarı renkte gösterilmektedir. Memkapasitör ifadesi doğrudan gösterilemediğinden yük, Denklem (3.42)'ye göre C_1 kapasitörünün üzerindeki gerilim ölçülerek elde edilmektedir. C_1 'in kapasitansı sabit

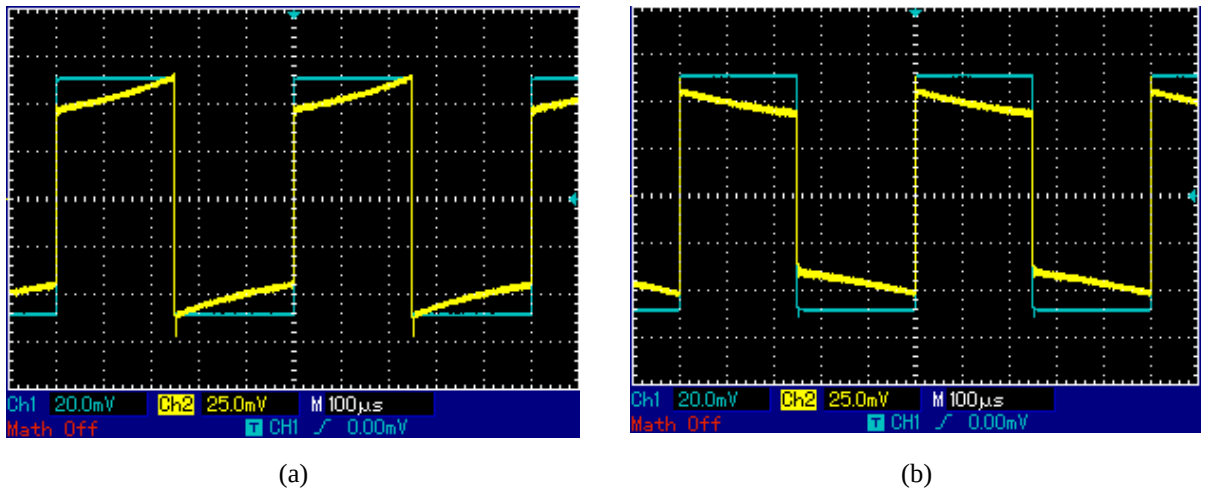
olduğundan, bu gerilimin $q=CV$ formülüne göre C_1 'in kapasitans değerine bölünmesiyle elde edilmektedir. Şekil 3-42(a) ve (b), sırasıyla artan ve azalan yapılarda devrenin kalıcı davranışını göstermektedir. Sonuçlar, giriş geriliminin yönünde bir değişiklik olduğunda yük ifadesinin önceki konumundan devam ettiğini ve x eksenine göre simetri gösterdiğini ortaya koymaktadır.



Şekil 3-40. R_{eq} direnci (a) 6.8 kΩ, (b) 10 kΩ ve (c) 15kΩ olarak ayarlandığında elde edilen osiloskop sonuçları



Şekil 3-41. C_2 kapasitansı (a) 330 pF, (b) 470 pF ve (c) 680 pF olarak seçildiğinde elde edilen osiloskop görüntüleri



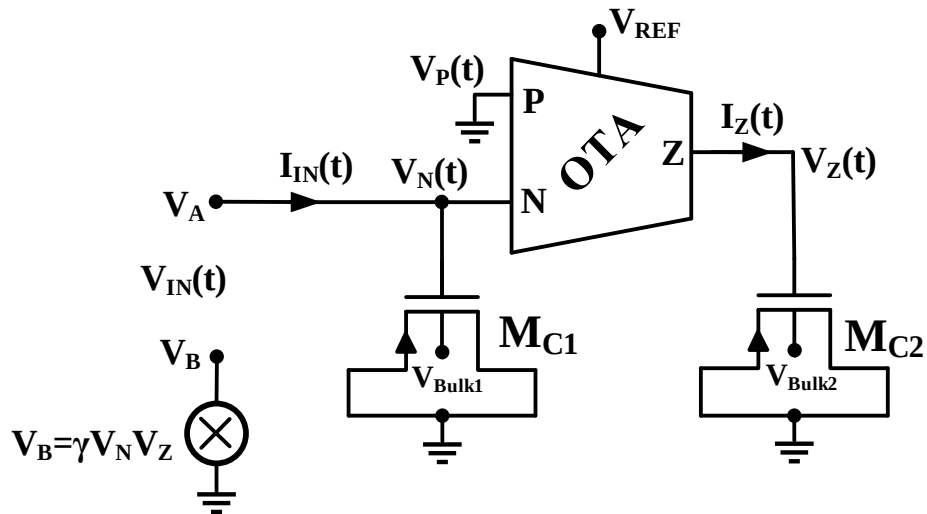
Şekil 3-42. (a) Artan ve (b) azalan yapılar için hafıza özelliği

3.4.4 CCII Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi

Önerilen devre bir CCII, bir analog çarpma devresi ve dört MOSFET içermektedir. Devrede pasif elemanlar yerine MOSFETler kullanılarak elektronik olarak ayarlanabilir ve entegre devre olarak üretilmesi mümkün bir yapı elde edilmiştir. Simülasyon çalışmalarında, devrenin frekans, sıcaklık ve Monte Carlo analizleri yapılmıştır. Devrenin elektronik olarak ayarlanabilir yapısını göstermek için devredeki MOS kapasitörlerin bulk gerilimleri ve elektronik direncin V_C gerilimi değiştirilerek elde edilen histerezis eğrileri verilmiştir. Devrenin hafıza özelliği kare sinyaller verilerek test edilmiştir. Ayrıca devrenin hafıza özelliklerinin bir uygulama üzerinden amipin lokomotif hareketini taklit eden adaptif bir RLC öğrenme devresi oluşturulmuştur. Devrenin deneysel çalışmalarının yapılabilmesi için devre ayrıık elemanlar kullanılarak bir PCB üzerine kurulmuştur. Elde edilen deneysel ve simülasyon sonuçları karşılaştırıldığında, verilerin birbirleriyle uyumlu olduğu ve devrenin ters memkapasitansının matematiksel ifadesini sağladıkları görülmektedir.

3.5 OTA TABANLI MEMKAPASİTÖR EMÜLATÖR DEVRESİ

Önerilen yüzer yapıda tasarlanan memkapasitör emülatör devresi [141], Şekil 3-43’de verildiği gibi bir OTA, bir çarpma devresi ve iki adet MOSFET elemanından oluşmaktadır. Devrede kullanılan M_{C1} ve M_{C2} transistörleri, denklemlerde sırasıyla C_1 ve C_2 kapasitörleri olarak gösterilmektedir.



Şekil 3-43. OTA tabanlı memkapasitör emülatör devresi

OTA elemanın terminalleri arasındaki ilişki $I_z(t) = g_m(V_p(t) - V_N(t))$ ve $I_p(t) = I_N(t) = 0$ denklemleriyle tanımlanmaktadır. Elemanın geçiş iletkenliği $g_m = K(V_{REF} - V_{SS} - V_{TH})$ olarak tanımlanmaktadır. Denklemdaki K değişkeni Şekil 3-44'deki OTA'nın CMOS gerçeğemesi göz önünde bulundurulduğunda $K = B\mu_n C_{ox} \sqrt{\frac{1}{2} \left(\frac{W}{L}\right)_{M_1} \left(\frac{W}{L}\right)_{M_2}}$ olarak tanımlanmaktadır. μ_n , C_{ox} ve V_{TH} parametreleri sırasıyla taşıyıcı hareketliliği (carrier mobility), birim alan başına gate oksit kapasitansı (gate oxide capacitance per unit area) ve eşik gerilimi (threshold voltage) olarak tanımlanmaktadır. B değişkeni ise, transistörler arasındaki akım aynasının kazancı olarak tanımlanmaktadır ve devrede kullanılan OTA yapısında, B değeri 2 olarak alınmıştır. Şekil 3-43'de gösterildiği üzere, giriş gerilimi, emülatör devresinin A ve B terminalleri arasına uygulanmaktadır. OTA elemanın N terminalinden akım akmadığı için, giriş akımının tamamı C_1 kapasitörü üzerinden akarak Denklem (3.49)'daki yük ifadesini ortaya çıkarmaktadır.

$$V_A(t) = V_N(t) = \frac{1}{C_1} \int I_{IN}(t) dt = \frac{q(t)}{C_1} \quad (3.49)$$

OTA elemanın P terminali toprağa bağlı olduğu için, Z terminalinden akan akım $I_z(t) = -g_m V_N(t)$ olmaktadır. C_2 kapasitörü üzerinden akan $I_z(t)$ akımı, Denklem (3.50)'de gösterildiği gibi $V_Z(t)$ gerilimini oluşturmaktadır.

$$V_Z(t) = \frac{1}{C_2} \int I_z(t) dt = -\frac{1}{C_2} \int g_m V_N(t) dt = -\frac{g_m}{C_1 C_2} \int q(t) dt \quad (3.50)$$

Çarpma devresi pozitif çarpan olarak ayarlandığında, $V_B(t)$ gerilimi Denklem (3.51)'de gösterildiği gibi olmaktadır. A ve B terminalleri arasına bir giriş gerilimi uygulandığında Denklem (3.52) elde edilmektedir. Denklemlerde γ , çarpma elemanın sabit katsayısıdır.

$$V_B(t) = \gamma V_N(t) V_Z(t) = -\frac{\gamma g_m q(t)}{C_1^2 C_2} \int q(t) dt \quad (3.51)$$

$$V_{IN}(t) = V_A(t) - V_B(t) = \frac{q(t)}{C_1} + \frac{\gamma g_m q(t)}{C_1^2 C_2} \int q(t) dt \quad (3.52)$$

Denklem (3.52) yeniden düzenlendiğinde, azalan yapının ters memkapasitans ifadesi Denklem (3.53)'de verildiği gibi elde edilmektedir. Eğer giriş gerilimi, OTA elemanının N terminali yerine P terminaline uygulanırsa veya çarpma devresinin çıkışı negatif olarak ayarlanırsa, ters memkapasitans ifadesi, Denklem (3.54)'da olduğu gibi artan yapıda elde edilmektedir.

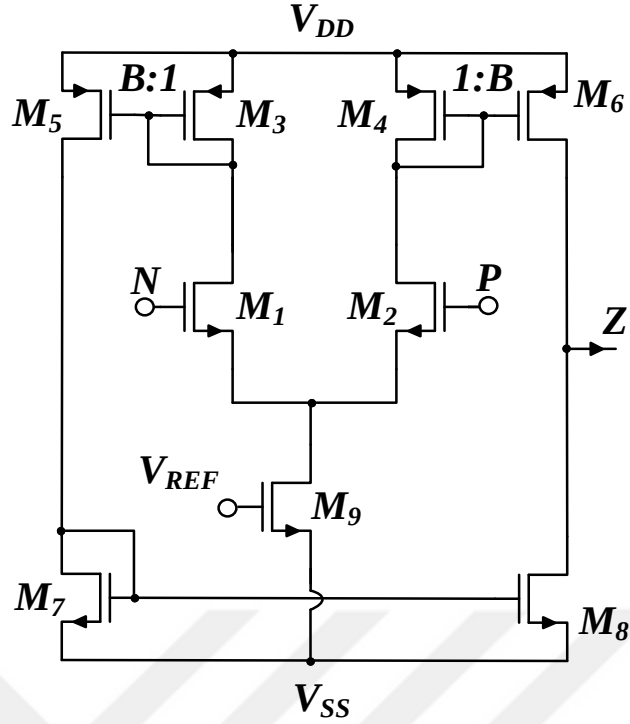
$$C_M^{-1}(t) = D_M(t) = \frac{V_{IN}(t)}{q(t)} = \underbrace{\frac{1}{C_1}}_{\text{Sabit Kısım}} + \underbrace{\frac{\gamma g_m}{C_1^2 C_2} \int q(t) dt}_{\text{Değişken Kısım}} \quad (3.53)$$

$$C_M^{-1}(t) = D_M(t) = \frac{V_{IN}(t)}{q(t)} = \underbrace{\frac{1}{C_1}}_{\text{Sabit Kısım}} - \underbrace{\frac{\gamma g_m}{C_1^2 C_2} \int q(t) dt}_{\text{Değişken Kısım}} \quad (3.54)$$

Önerilen emülatör devresinde, C_1 ve C_2 kapasitörlerinin M_{C1} ve M_{C2} MOSFETleri tarafından oluşturulması sayesinde, MOSFETlerin bulk gerilimleri değiştirilerek kapasitans değerlerinin ayarlanması sağlanmaktadır. Devredeki OTA elemanının ön gerilimi (V_{REF}) değiştirilerek, g_m değerinin ayarlanabilmesi, devrenin elektronik olarak ayarlanabilmesini sağlamaktadır.

3.5.1 OTA Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları

Önerilen devrenin simülasyon çalışmaları, TSMC 180 nm işlem parametreleri kullanılarak LTspice programında yapılmıştır. Devrede kullanılan OTA elemanının iç yapısı Şekil 3-44'de verildiği gibidir. OTA elemanının iç yapısında kullanılan transistörlerin boyutları Tablo 3-3'de verilmiştir. OTA elemanının Z terminalindeki parazitik direnci artırmak amacıyla, transistörlerin uzunlukları büyük olarak seçilmiştir ($r_{o6} // r_{o8}$). MOSFET'in çıkış direnci, MOSFET'in kanal uzunluğu ile doğru orantılı olduğu için, transistörlerin kanal uzunlukları arttıkça, kapasitans üzerindeki gerilim, Z terminalindeki parazitik dirençten daha az etkilenmektedir. Simülasyon ortamında yapılan çalışmalarda, Z terminalinden görülen parazitik direnç 767 k Ω olarak ölçülmüştür.



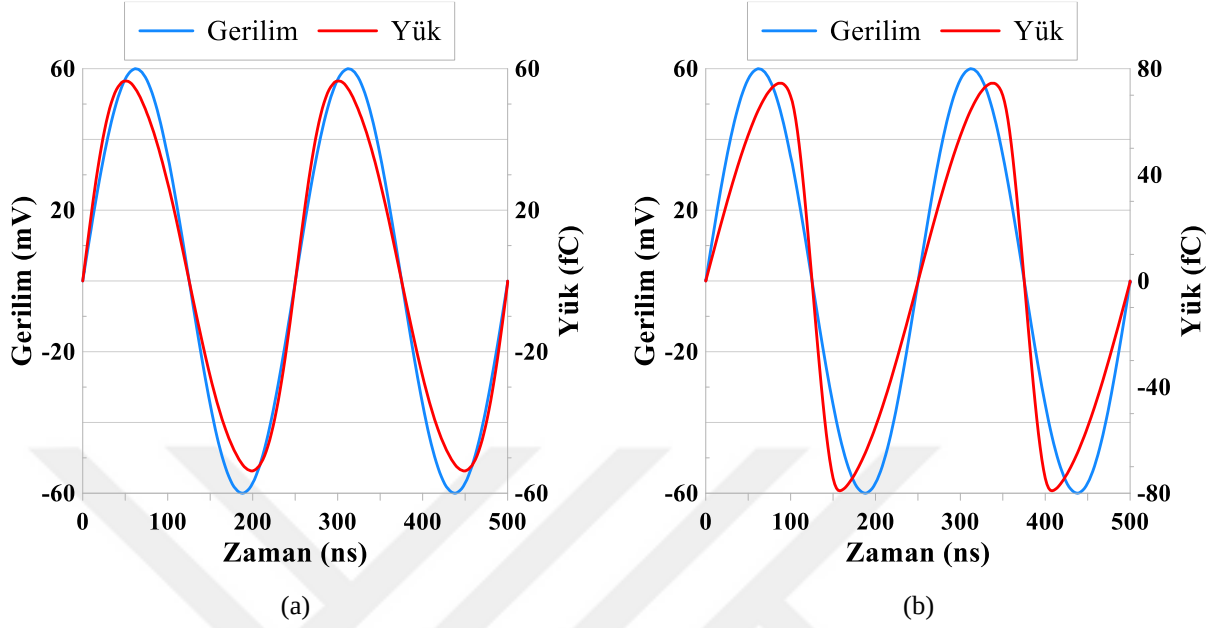
Şekil 3-44. OTA elemanın iç yapısı

Tablo 3-3. OTA elemanın iç yapısında kullanılan transistörlerin boyutları

Transistör	W/L
M ₁ , M ₂ , M ₃ , M ₄ , M ₉	3.6 μm / 1.8 μm
M ₅ , M ₆	7.2 μm / 1.8 μm
M ₇ , M ₈	2.4 μm / 1.8 μm

OTA elemanın besleme gerilimi $V_{DD} = -V_{SS} = 0.9$ V olarak ayarlanmıştır. OTA elemanı oluşturan p tipi MOSFETlerin bulk terminalleri, transistörlerin source terminallerine bağlanmıştır. N tipi MOSFETlerde ise bulk terminalleri en düşük potansiyel olan -0.9 V'ye bağlanmıştır. Devrede kullanılan MOS kapasitörlerin boyutları $W/L = 100\mu\text{m}/4\mu\text{m}$ olarak seçilmiştir. OTA tabanlı devrenin tüm analizlerinde aksi belirtilmedikçe, giriş sinyali 60 mV genliğinde ve 4 MHz frekansında sinüzoidal bir sinyaldir. V_{REF} gerilimi -200 mV olarak sabit tutulmuş ve devrenin g_m değeri $39.73 \mu\text{A/V}$ olarak sabitlenmiştir. Ayrıca, devredeki MOS kapasitörlerin topraklama terminallerindeki gerilim 0 V'dir. Devredeki çarpma devresinin çıkışı pozitif veya negatif çıkışlı olduğunda, sırasıyla devre azalan veya artan yapıya dönüşmektedir. Çalışmalar sırasında çarpma devresi pozitif olarak ayarlanmıştır ve devre azalan yapıda kullanılmıştır. Devre azalan yapıdayken

zamana göre gerilim-yük grafiği Şekil 3-45(a)'da verilirken, artan yapıdaki grafik Şekil 3-45(b)'de verilmiştir.



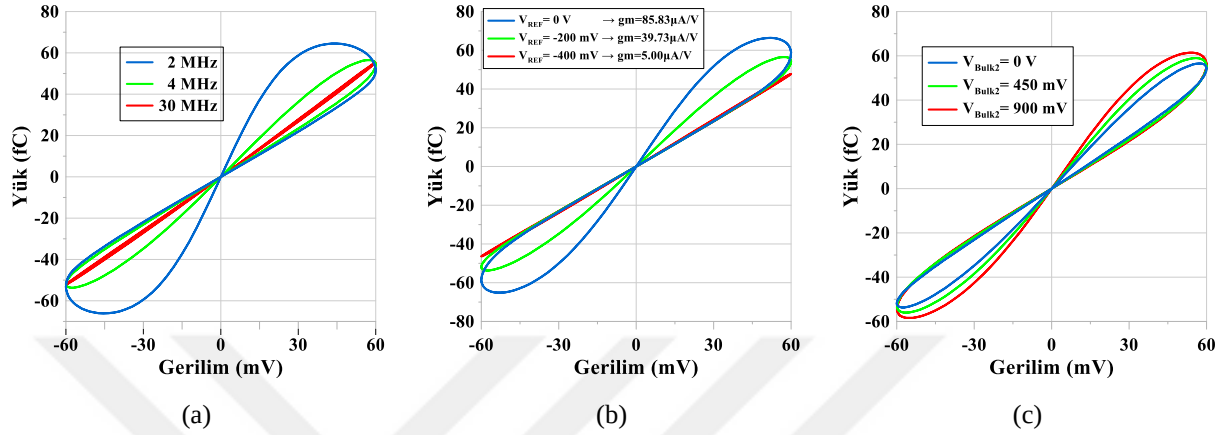
Şekil 3-45. OTA tabanlı devrenin (a) azalan ve (b) artan yapıdaki yük-gerilim grafiği

Devrenin farklı frekanslardaki tepkisini incelemek için giriş sinyali frekansı 2 MHz, 4 MHz ve 30 MHz olarak ayarlanmıştır. Bu frekanslarda elde edilen histerezis eğrileri Şekil 3-46(a)'da verilmiş olup, frekans arttıkça, histerezis eğrilerinin daha lineer bir davranış sergilediği gözlemlenmiştir.

Devredeki, OTA elemanının g_m değeri ve C_2 MOS kapasitörünün kapasitans değeri değiştirilerek elektronik olarak ayarlanabilmektedir. OTA elemanının g_m değerini değiştirmek için, V_{REF} gerilimi -400 mV ($g_m = 5 \mu A/V$), -200 mV ($g_m = 39.73 \mu A/V$) ve 0 V ($g_m = 85.83 \mu A/V$) olarak ayarlanmıştır. $g_m = K(V_{REF} - V_{SS} - V_{TH})$ denkleminde de görüldüğü üzere, V_{REF} gerilimi arttıkça OTA elemanının g_m değeri doğru oranda artmaktadır. Şekil 3-46(b)'de, g_m değerindeki artışın, memkapasitansın değişken kısmında bir artışa neden olduğu görülmektedir.

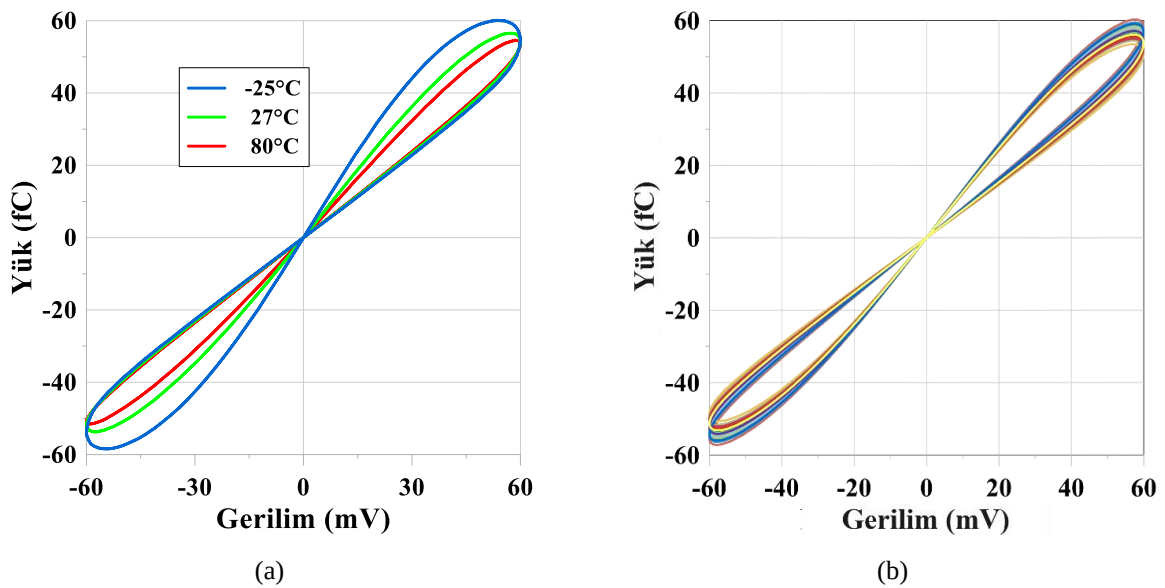
OTA tabanlı memkapasitör emülatöründe kullanılan MOS kapasitörler, CCII tabanlı memkapasitör emülatöründe kullanılanlarla aynıdır. Bu nedenle C_2 MOS kapasitörünün bulk gerilimi ile kapasitansı arasındaki ilişki Şekil 3-32(a)'da gösterildiği gibidir. Bulk gerilimi 0 V, 450 mV ve 900 mV olarak ayarlandığında elde edilen histerezis eğrileri Şekil 3-46(c)'de verilmiştir. Bulk gerilimi arttıkça, C_2 'nin kapasitansında bir azalma gözlemlenmekte ve bu da

memkapasitansın sabit kısmındaki bir artışa yol açmaktadır. Devre, 4 MHz frekansında ayarlandığında ve MOS kapasitörünün bulk gerilimi 0 V'de tutulduğunda, MOS kapasitörlerin V_{GS} gerilimleri -444 mV ile 121 mV arasında değişmekte ve bu da 1.13 pF ile 2.76 pF arasında bir kapasitans aralığını oluşturmaktadır.



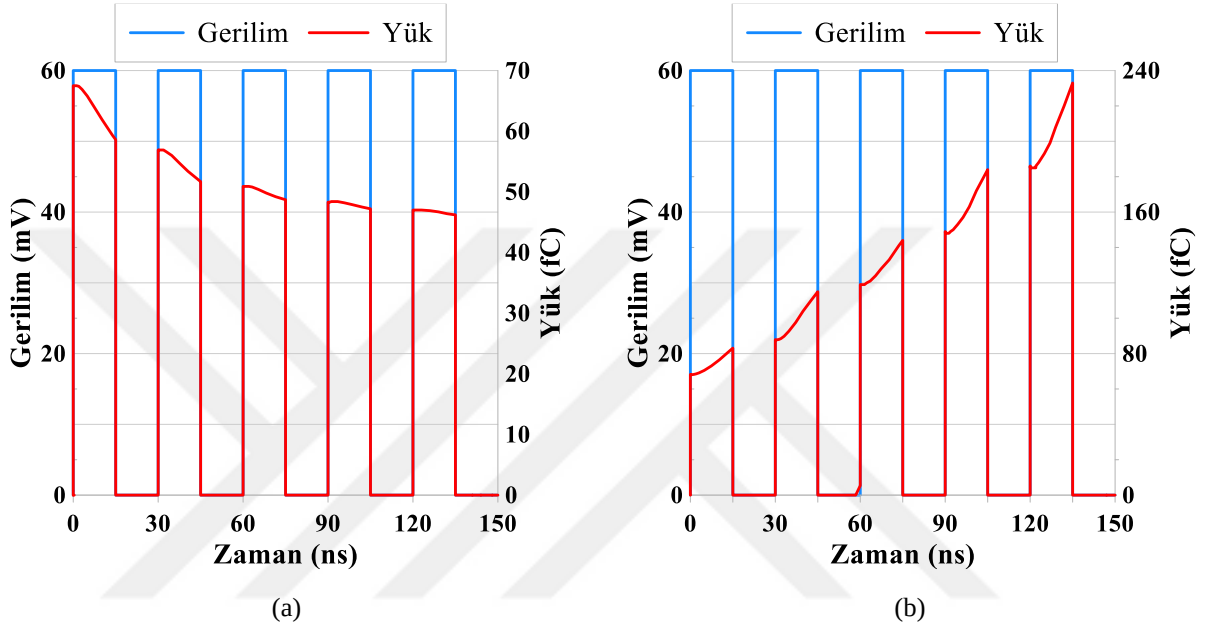
Şekil 3-46. (a) Frekans analizi sonucunda, (b) OTA elemanının V_{REF} geriliminin g_m değerini değiştirmesi sonucunda ve (c) V_{Bulk2} geriliminin C_2 kapasitansını değiştirmesi sonucunda elde edilen histerezis eğrileri

Devrenin sıcaklık kararlılığı -25 °C, 27 °C ve 80 °C sıcaklıklarında yapılmış ve sonuçlar Şekil 3-47(a)'da gösterilmiştir. Monte Carlo analizi için, devrede kullanılan MOS kapasitörlerin kanal genişlik ve kanal uzunluk tolerans değerleri %5 olarak belirlenmiştir. Analiz sonucunda elde edilen 100 histerezis eğrisi, Şekil 3-47(b)'de verilmiştir ve devrenin davranışında %5 tolerans seviyesinde az bir değişiklik olduğu gösterilmiştir.



Şekil 3-47. (a) Sıcaklık ve (b) Monte Carlo analizi sonucunda elde edilen histerezis eğrileri

Devrenin hafıza özelliğini değerlendirmek için, 60 mV genlik ve 20 ns genişliğinde pozitif darbeler 20 ns aralıklarla uygulanmıştır. Bu sinyaller, memkapasitör devresinin azalan yapısına uygulandığında, her darbe ile birlikte yükte bir azalma olduğu Şekil 3-48(a)'da gösterilmiştir. Tersine, sinyal artan yapıya uygulandığında, her darbe ile yük artmıştır ve bu durum Şekil 3-48(b)'de gösterilmiştir. Grafikler incelendiğinde, devrenin son yük değerini koruduğu ve iki ardışık pozitif darbe arasında boşluk olduğunda bile kaldığı yerden devam ettiği gözlemlenmiştir.

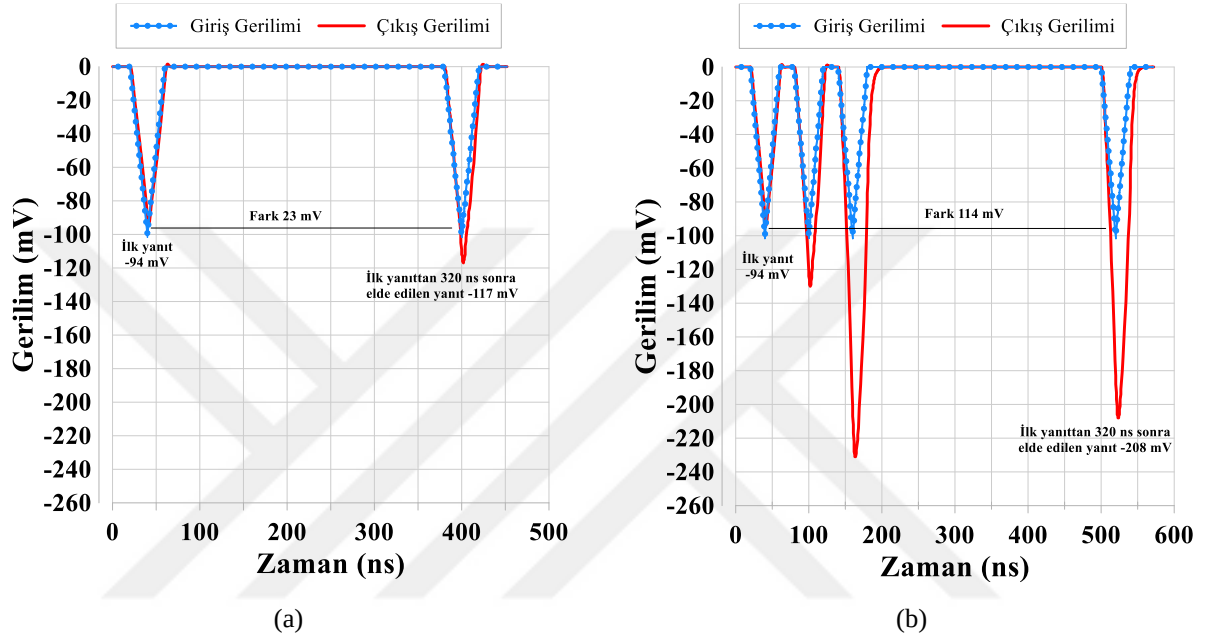


Şekil 3-48. OTA tabanlı emülatör devresinin (a) azalan ve (b) artan yapısının hafıza özelliği

3.5.2 Devrenin Adaptif Öğrenme Uygulaması Üzerinde Test Edilmesi

OTA tabanlı memkapasitör emülatör devresinin etkinliğini göstermek için, CCII tabanlı memkapasitör devresinde kurulan Şekil 3-35'deki seri RLC devresinin aynısı kurulmuştur. RLC devresindeki kapasitör yerine OTA tabanlı memkapasitör bağlanarak amipin adaptif öğrenme davranışı modellenmiştir. Şekil 3-49(a)'da gösterildiği üzere, devreye başlangıçta aralarında 320 ns aralık olan 100 mV genliğinde iki sinyal uygulanmıştır. İlk sinyal uygulandığında, devrenin çıkış sinyalinin -94 mV olduğu ve ikinci çıkış sinyalinin -117 mV olduğu görülmektedir. İkinci simülasyonda, Şekil 3-49(b)'de gösterildiği üzere, sistemin tepkisini ölçmek için başlangıçta her biri 40ns süren üç sinyal uygulanmış ve ardından 320 ns süren bir gecikme sonrasında ek bir sinyal uygulanmıştır. Simülasyonda üç sinyal uygulandığında, üçüncü sinyalin çıkışının -230 mV genliğine ulaştığı görülmektedir. Daha sonra, 320 ns süren bir gecikme ve tüm sistemin sönümlenmesi sonrasında başka bir sinyal uygulandığında çıkış sinyalinin -208 mV olduğu

görülmektedir. Tek sinyal uygulanıp 320 ns bekleterek yapılan simülasyon çalışmalarında, devrenin uyarıcıyı tam olarak öğrenemediği ve zamanla uyarıcıyı unutmaya meyilli olduğu görülmektedir. Buna karşılık, ilk önce üç sinyal uygulanan ve 320 ns beklenip sinyalin tekrar uygulandığı ikinci deneyde, devrenin ilk üç uyarıcıdan sonra uyarıcıya daha şiddetli yanıt vermektedir. Sonuç olarak, aynı gecikme sonrasında aynı sinyal tekrar uygulandığında, devre ilk deney ile kıyaslandığında daha belirgin bir tepki verdiği görülmektedir.



Şekil 3-49.OTA tabanlı memkapasitör emülatörünün adaptif öğrenme devresi üzerinden (a) tek sinyal ve (b) üç sinyal sonucunda elde edilen sonuçları

3.5.3 OTA Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi

Önerilen OTA tabanlı memkapasitör emülatör devresi bir OTA, bir analog çarpma devresi ve iki MOSFET'ten oluşmaktadır. Devrede kullanılan MOSFETlerin ikisi de elektronik olarak ayarlanabilir topraklanmış MOS kapasitör görevi görmektedir. Ayrıca, OTA elemanının V_{REF} gerilimi ile geçiş iletkenlik kazancı ayarlanarak devre elektronik olarak ayarlanabilmektedir. Devrenin simülasyon çalışmalarında frekans, sıcaklık ve Monte Carlo analizi yapılmıştır. Devrelerin hafıza özelliği hem artan hem de azalan yapılarla analiz edilmiş ve devrenin hafıza etkisi gösterilmiştir. Bellek özellikleri göz önüne alındığında hafızalı elemanların nöromorfik devreler ve biyolojik sistem taklitleri gibi uygulamalarda önemli bir potansiyele sahip olduğu görülmektedir. Önerilen memkapasitör devresinde uygulama örneği olarak, amip benzeri bir hücreyi taklit etmek için, normal kapasitör yerine memkapasitör kullanan bir RLC devresi

$$V_A = V_{C1} = \frac{1}{C_1} \int I_{IN} dt = \frac{q(t)}{C_1} \quad (3.55)$$

M_3 ve M_4 MOSFETleri tarafından oluşturulan geçiş iletkenliği katından akan akım, Denklem (3.56)'da olduğu gibi tanımlanmıştır. Burada, geçiş iletkenliği kazancı $g_m = g_{m3} + g_{m4}$ olmaktadır. Bu akım, C_2 kapasitörü üzerinden akmakta ve kapasitör üzerinde Denklem (3.57)'de tanımlanan gerilimi üretmektedir.

$$I_{C2} = -g_m V_A = -\frac{g_m q(t)}{C_1} \quad (3.56)$$

$$V_{C2} = \frac{1}{C_2} \int I_{C2} dt = -\frac{g_m}{C_1 C_2} \int q(t) dt \quad (3.57)$$

B terminaline bağlı çarpma devresinin yapısı negatif olarak alınırsa, V_B gerilimi Denklem (3.58)'de olduğu gibi olmaktadır. Giriş gerilimi A ve B terminalleri arasına bağlandığında ve Denklem (3.55) ve (3.58) yerine konulduğunda Denklem (3.59)'daki eşitlik elde edilmektedir.

$$V_B = -V_{C1} \times V_{C2} = \frac{g_m q(t)}{C_1^2 C_2} \int q(t) dt \quad (3.58)$$

$$V_{IN} = V_A - V_B = \frac{q(t)}{C_1} - \frac{g_m q(t)}{C_1^2 C_2} \int q(t) dt \quad (3.59)$$

Denklem (3.59) yeniden düzenlendiğinde, artan yapıdaki ters memkapasitans ifadesi Denklem (3.60)'daki gibi elde edilmektedir. Çarpma devresinin çarpanı pozitif olarak ayarlandığında ise, azalan yapıdaki ters memkapasitans ifadesi elde edilir ve Denklem (3.61)'deki gibi tanımlanmaktadır.

$$C_M^{-1} = D_M = \frac{V_{IN}}{q(t)} = \underbrace{\frac{1}{C_1}}_{\text{Sabit Kısım}} - \underbrace{\frac{g_m}{C_1^2 C_2} \int q(t) dt}_{\text{Değişken Kısım}} \quad (3.60)$$

$$C_M^{-1} = D_M = \frac{V_{IN}}{q(t)} = \underbrace{\frac{1}{C_1}}_{\text{Sabit Kısım}} + \underbrace{\frac{g_m}{C_1^2 C_2} \int q(t) dt}_{\text{Değişken Kısım}} \quad (3.61)$$

Devredeki C_1 ve C_2 kapasitörleri, MOSFETler kullanılarak oluşturulduğu için elektronik olarak ayarlanabilmektedir. Ters memkapasitans denklemleri incelendiğinde, C_1 kapasitörü, denklemdeki sabit kısmı elektronik olarak ayarlarken, C_2 kapasitörü, denklemdeki değişken kısmı elektronik olarak ayarlamaktadır. Ayrıca, M_3 ve M_4 transistörlerinin geçiş iletkenliği kazancı (g_m), DC güç kaynağı ile elektronik olarak ayarlanabilmektedir.

3.6.1 MOSFET Tabanlı Memkapasitör Emülatörünün Simülasyon Sonuçları

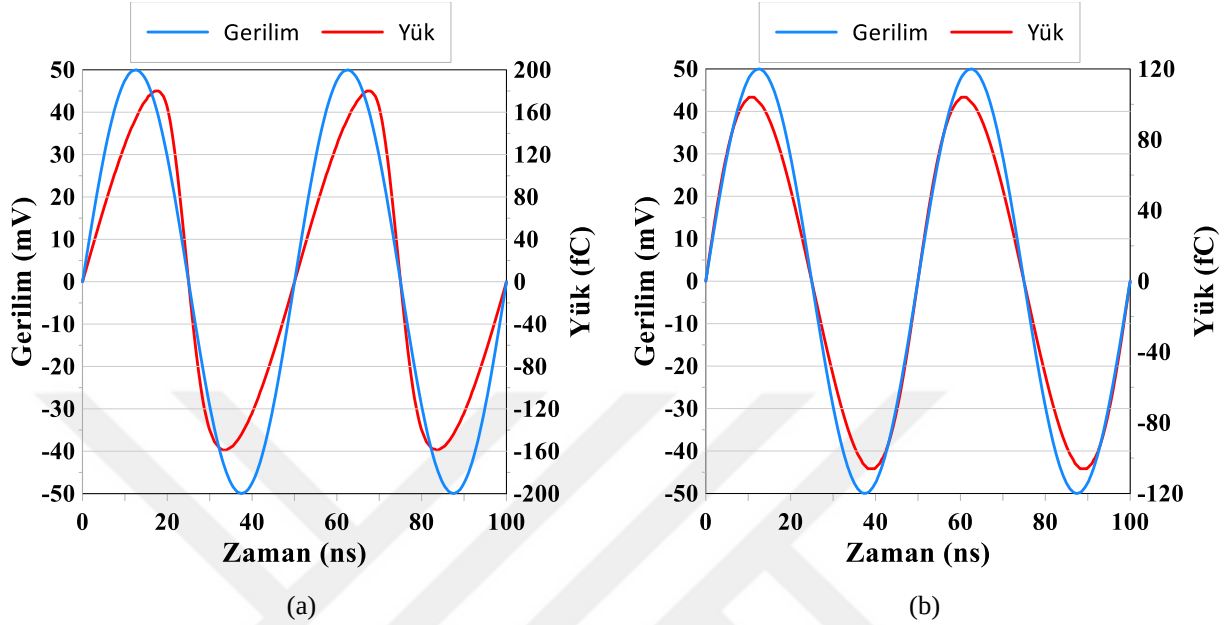
Simülasyon çalışmaları LTSpice programında, TSMC 180 nm işlem model parametreleri kullanılarak yapılmıştır. Devrede kullanılan MOSFETlerin boyutları Tablo 3-4'de verilmiştir. Devrenin besleme gerilimleri $V_{DD} = -V_{SS} = 0.8$ V'dir. Simülasyon aracılığıyla, devrenin artan ve azalan yapıda ayarlanabileceği ve elektronik olarak ayarlanabildiği gösterilmiştir. Ayrıca devrenin frekans, sıcaklık ve Monte Carlo analizleri yapılmıştır.

Tablo 3-4. Devrede kullanılan MOSFETlerin boyutları

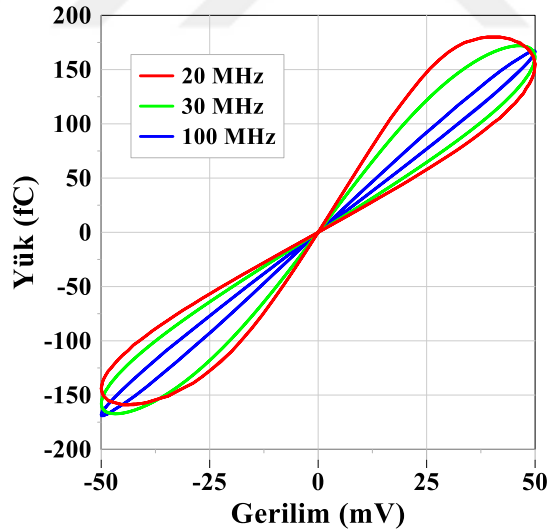
Transistör	W/L
M_1, M_2	200 μm / 5 μm
M_3	35 μm / 1 μm
M_4	10 μm / 1 μm

Simülasyon çalışmalarında, giriş sinyali olarak 50 mV gerilim ve 20 MHz frekans değerine sahip sinüzoidal bir sinyal kullanılmıştır. Devre analizleri sırasında, MOSFETlerin kapasitans değerlerinin V_{GS} gerilimi tarafından minimum düzeyde etkilenmesi amacıyla, bu MOSFETlerin bulk gerilimleri 900 mV olarak belirlenmiştir. Devrenin çarpma devresi, pozitif veya negatif olarak ayarlanarak devre sırasıyla artan veya azalan yapıda çalıştırılabilmektedir. Artan ve azalan yapılarda elde edilen zamana göre yük ve gerilim grafikleri sırasıyla Şekil 3-51(a) ve (b)'de verilmiştir.

Devrenin frekans analizi 20 MHz, 30 MHz ve 100 MHz'de yapılmıştır. Şekil 3-52'de gösterilen histerezis eğrilerini incelendiğinde, frekans arttıkça histerezis eğrilerinin daha lineer hale geldiği görülmektedir.



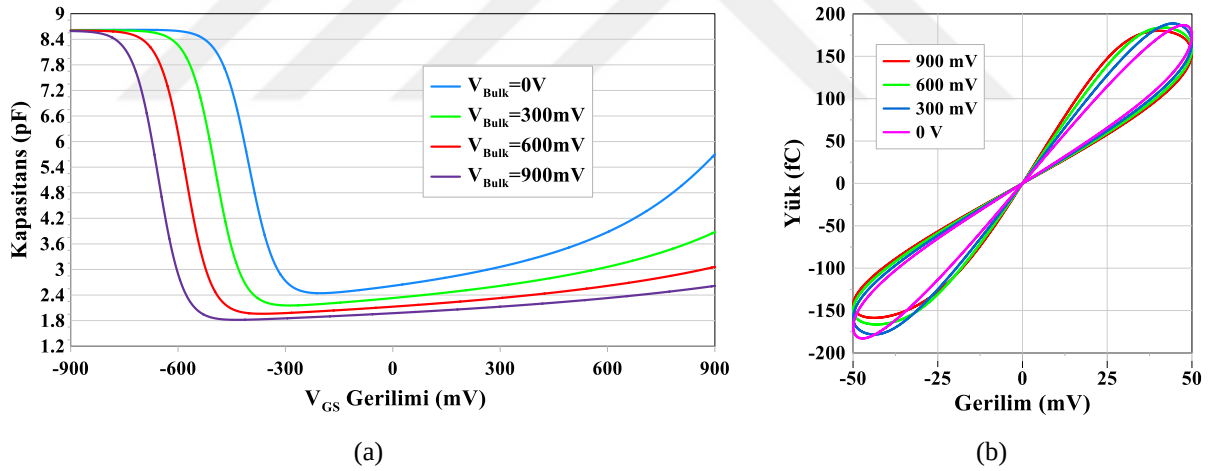
Şekil 3-51. (a) Artan ve (b) azalan yapıda elde edilen zamana bağlı gerilim ve yük eğrileri



Şekil 3-52. 20 MHz, 30 MHz ve 100 MHz frekanslarında elde edilen histerezis eğrileri

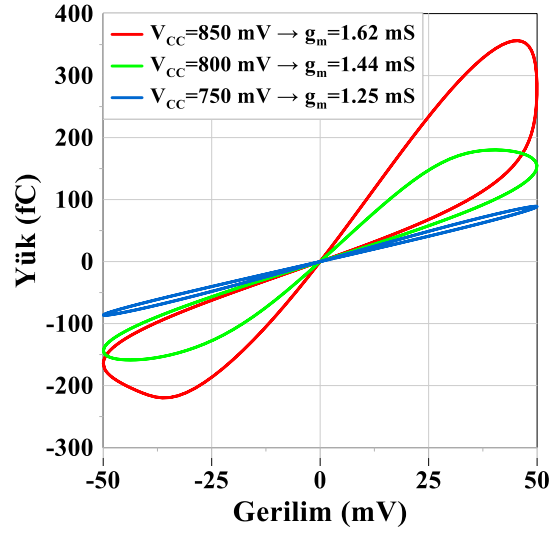
Devrede kullanılan MOS kapasitörlerin kapasitansı, Şekil 3-53(a)'da gösterildiği gibi bulk gerilimi değiştirerek ayarlanabilmektedir. M_1 ve M_2 transistörleri PMOS olduğu için, bu transistörlerin bulk gerilimleri VLSI düzlemde ayrı bir N-kuyu oluşturularak MOS kapasitörlerin birbirinden bağımsız elektronik olarak ayarlanabilmesini sağlamaktadır. C_1 ve C_2 MOS

kapasitörlerinin bulk gerilimleri sırasıyla 0 V, 300 mV, 600 mV ve 900 mV olarak ayarlanmıştır. M_1 ve M_2 transistörlerinin bulk gerilimleri source gerilimlerinden daha az olmamasına dikkat edilmiştir. Devrenin ters memkapasitans denkleminde de görülebileceği gibi, C_1 kapasitörü devrenin hem sabit kısmını hem de değişken kısmını değiştirirken, C_2 kapasitörü sadece değişken kısmı değiştirmektedir. C_1 kapasitörü üzerindeki V_{GS} gerilimi, 900 mV bulk geriliminde -64 mV ile 72 mV arasındadır. Bu değerlere göre Şekil 3-53(a)'da verilen kapasitans grafiği incelendiğinde, kapasitans değeri yaklaşık olarak 2 pF civarında lineer olarak elde edilmiştir. Transkondüktans katının giriş kapasitansı yaklaşık olarak 0.5 pF olarak hesaplanmıştır. Bu nedenle, C_1 'in toplam kapasitansı 2.5 pF olarak elde edilmiştir. Bu kapasitans, $Q=C.V$ denkleminde uygun olarak simülasyon ortamında kanıtlanmıştır. C_2 kapasitörünün bulk gerilimini 0 V, 300 mV, 600 mV ve 900 mV olarak değiştirilerek kapasitans değeri elektronik olarak ayarlanmaktadır. Şekil 3-53(b)'de verilen histerezis eğrileri incelendiğinde, bulk gerilimi azaldıkça kapasitansın arttığı görülmektedir. Ters memkapasitans ifadesinden görülebileceği üzere, C_2 kapasitansı ile memkapasitansın değişken kısmı ters orantılı olduğundan, histerezis eğrisinin genliğinin lineerleştiği görülmektedir.



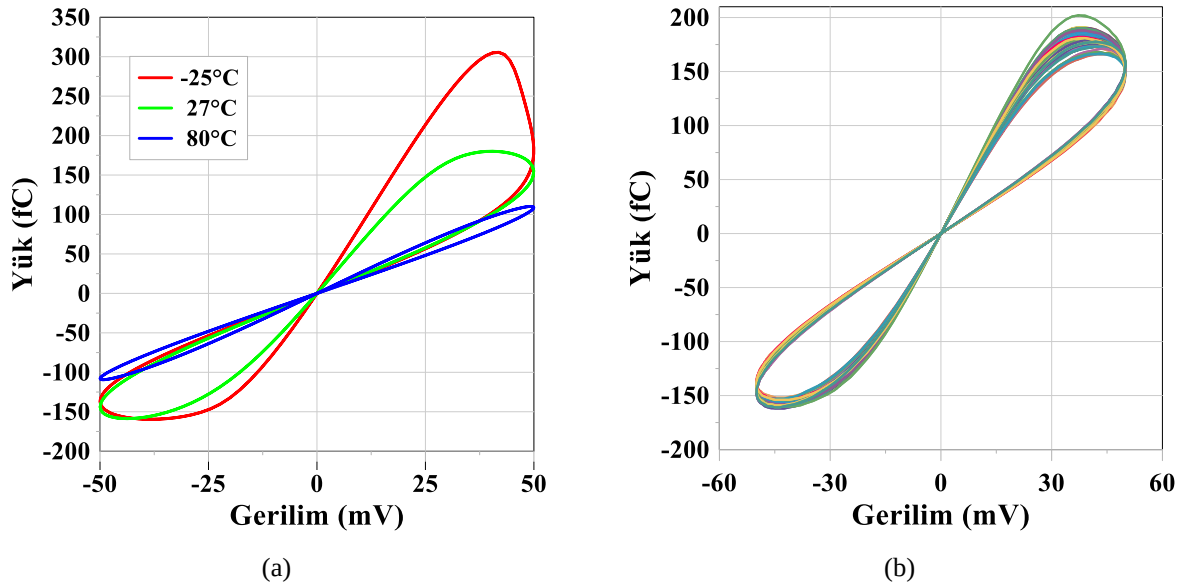
Şekil 3-53. (a) MOS kapasitörlerin farklı bulk gerilimlerinde V_{GS} gerilimine göre kapasitans değişimi
(b) C_2 MOS kapasitörünün farklı bulk gerilimlerinde elde edilen histerezis eğrileri

Ters memkapasitansın değişken kısmının doğrudan geçiş iletkenliğinin kazancına bağlı olduğu görülmektedir. Bilindiği üzere, geçiş iletkenliği kazancı DC besleme gerilimleriyle kolayca kontrol edilebilmektedir. Tek uçlu geçiş iletkenliği katının DC besleme gerilimi arttıkça, g_m değeri de artmaktadır. 750 mV, 800 mV ve 850 mV besleme gerilimleri için g_m değerleri sırasıyla 1.25 mS, 1.44 mS ve 1.62 mS olmaktadır. Şekil 3-54'deki histerezis eğrileri incelendiğinde, g_m değeri arttıkça, Denklem (3.60)'de de gösterildiği gibi değişken kısmın arttığı görülmektedir.



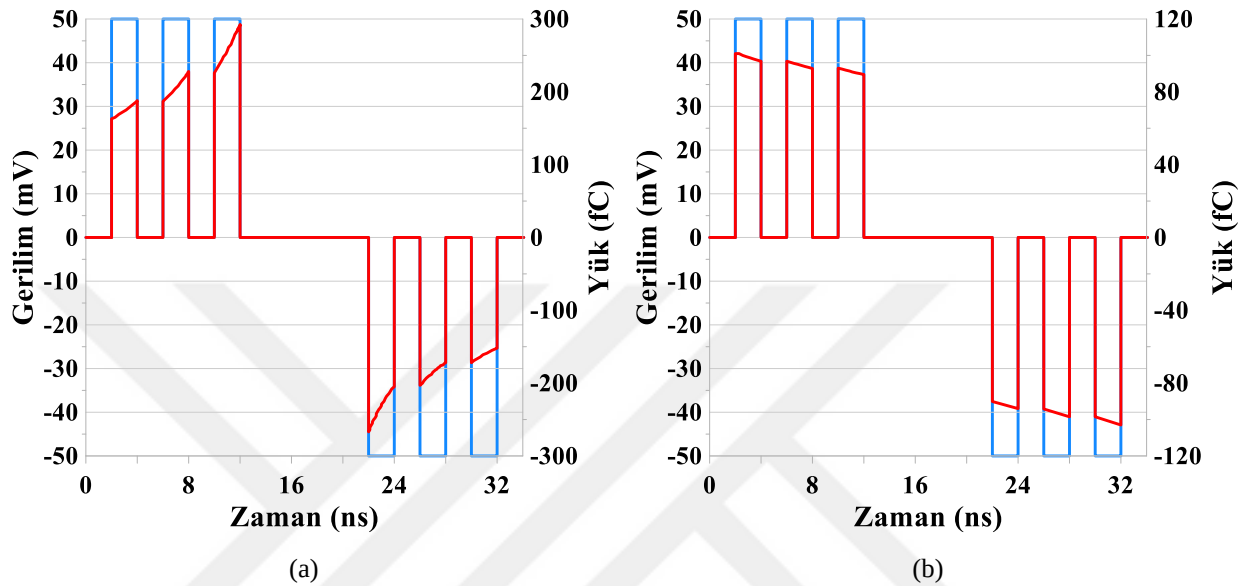
Şekil 3-54. Geçiş iletkenliği katının besleme gerilimlerine göre g_m değiştirilerek elde edilen histerezis eğrileri

Önerilen emülatörün farklı sıcaklıklardaki performansını incelemek için, devre -25°C , 27°C ve 80°C sıcaklıklarında test edilmiştir ve elde edilen histerezis eğrileri Şekil 3-55(a)'da verilmiştir. Sıcaklık arttıkça elde edilen grafiklerin eğiminin ve genliğinin azaldığı görülmektedir. Devrenin Monte Carlo analizi, tüm transistörlerin kanal genişliği ve kanal uzunluğunun %10 gauss dağılımı ile 100 iterasyon üzerinden gerçekleştirilmiştir. Şekil 3-55(b)'de verilen sonuçlarına göre, devrenin histerezis eğrileri çok az değişirken, yük-gerilim eğrilerinin tamamı orijinden geçmektedir.



Şekil 3-55. (a) Farklı sıcaklıklarda elde edilen ve (b) %10 tolerans değerinde 50 iterasyon Monte Carlo analizi sonucunda elde edilen histerezis eğrileri

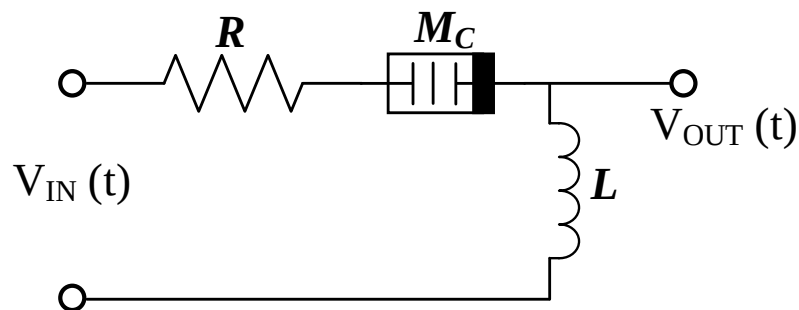
Devrenin hafıza etkisi hem artan hem de azalan yapılar üzerinde test edilmiştir. Devreye 50 mV genlik ve 2 ns süreli üç pozitif sinyal uygulandıktan ve 10 ns bekledikten sonra, üç negatif sinyal uygulanmıştır. Elde edilen grafikler incelendiğinde, devrenin yük grafiklerinin, Şekil 3-56'da gösterildiği gibi artan veya azalan bir yapıya uygun olarak değiştiği ve devrenin iki sinyal arasındaki yük miktarını koruyarak hafıza özelliği gösterdiği görülmektedir.



Şekil 3-56. (a) Artan ve (b) azalan yapıdaki hafıza etkilerini gösteren grafikler

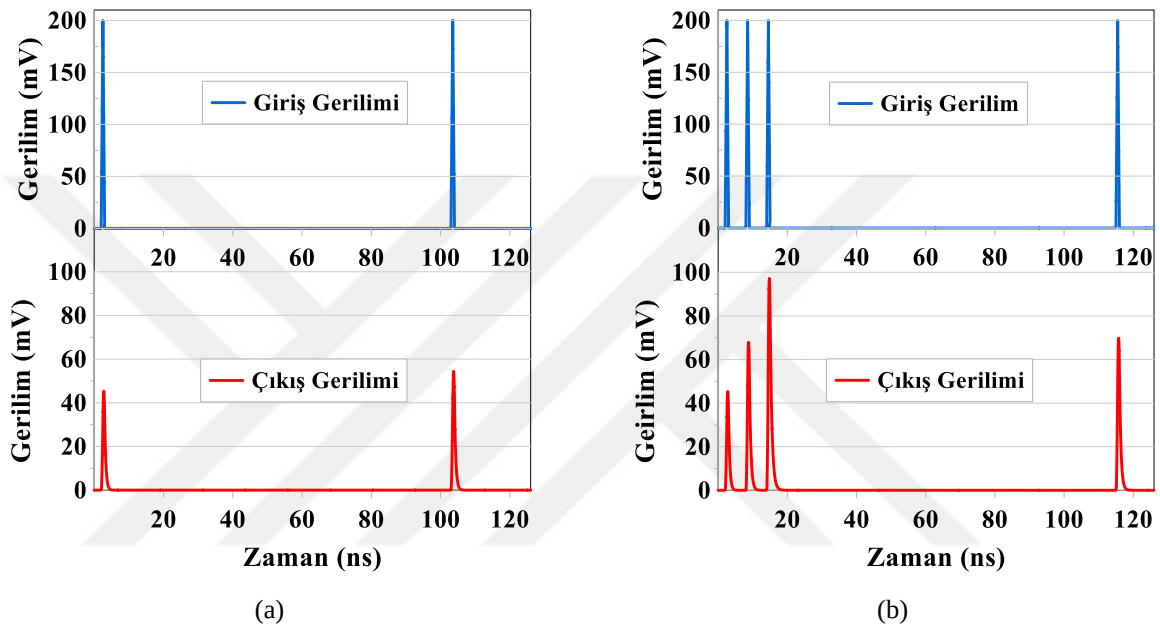
3.6.2 Devrenin Adaptif Öğrenme Uygulaması Üzerinde Test Edilmesi

Önerilen memkapasitör emülatörünün bellek özelliklerini göstermek için, amipin lokomotif hızı ile sıcaklık arasındaki ilişkiyi simüle eden bir RCL devresi Şekil 3-57'deki gibi kurulmuştur. Devrenin direnç değeri 100Ω ve bobin değeri 1 nH seçilmiştir.



Şekil 3-57. Amipin lokomotif hareketinin simüle edilebilmesi için kurulan seri RML devresi

RM_CL devresine 200 mV genlikli üçgen sinyal 1 ns süreyle uygulanıp aynı sinyal 100 ns sonra tekrar uygulandığında, elde edilen giriş-çıkış grafiği Şekil 3-58(a)'da gösterilmiştir. Ancak, devreye 5 ns aralıklarla üç kez sinyal uygulandığında ve 100 ns sonra başka bir sinyal uygulandığında, elde edilen giriş-çıkış grafiği Şekil 3-58(b)'deki gibi olmaktadır. Bu sonuçlar, devrenin bir sinyal birden fazla kez uygulandığında öğrenebileceğini ve hatırlayabileceğini göstermektedir. RM_CL devresinde gösterildiği gibi, öğrenme ve veri depolama özellikleri memkapasitör devre elemanı tarafından sağlanmaktadır.



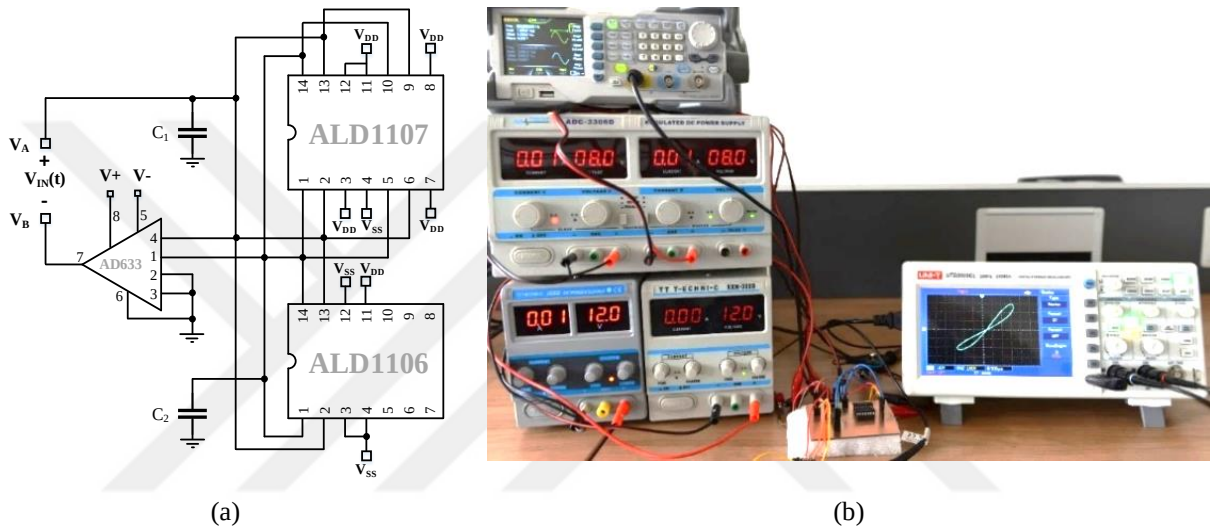
Şekil 3-58. (a) Tek girişli ve (b) üç girişli sinyal uygulandığında elde edilen giriş-çıkış grafikleri

3.6.3 MOSFET Tabanlı Memkapasitör Emülatörünün Deneysel Sonuçları

Önerilen devrenin deneysel çalışmalarının yapılabilmesi için, devre bir PCB üzerinde kurularak deneysel testleri gerçekleştirilmiştir. Devre şeması, Şekil 3-59(a)'da gösterilmiştir. Devrede, N kanal MOSFETler için ALD1106, P kanal MOSFETler için ALD1107, çarpma devresi olarak AD633 ve MOS kapasitörler için iki adet topraklanmış kapasitör kullanılmıştır. Şekil 3-59(b)'de gösterildiği gibi devrede dört adet DC güç kaynağı kullanılmıştır. Bunlardan ikisi, çarpma devresini ± 12 V ile beslemektedir. Diğer iki DC güç kaynağı ise, transkondüktans katı ± 8 V ile beslemektedir. Bu iki beslemenin birbirinden ayrı tutulmasının nedeni, transkondüktans katının g_m değerinin besleme gerilimi kullanarak ayarlanabilir olmasıdır. Bu ayarlamalar sırasında, çarpma devresinin besleme gerilimi, sonuca etkisi bulunmasın diye ayrı beslenmiştir. Tüm

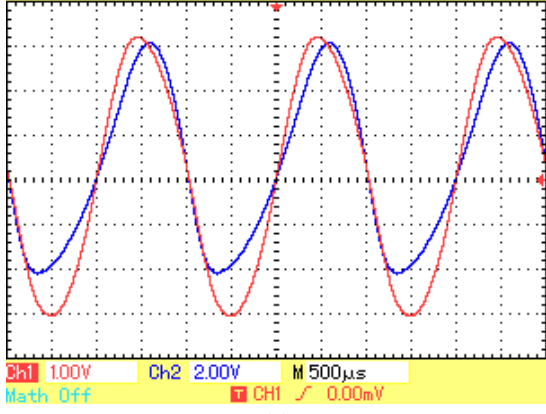
besleme kaynaklarının toprak terminalleri birbirine bağlanarak ortak bir toprak elde edilmiştir. Ters memkapasitans ifadesinin elde edilebilmesi için giriş gerilimi ve yük ifadesine ihtiyaç vardır.

Ölçümler yapılırken giriş gerilimi direkt ölçülebilmektedir fakat yük ifadesi hesaplanmalıdır. Denklem (3.55)'de gösterildiği gibi C_1 kapasitörü üzerindeki gerilim ile C_1 kapasitörünün kapasitans değerinin çarpımı yüke eşittir. Bu nedenle, ölçümler sırasında, C_1 kapasitörü üzerindeki gerilim, yük ifadesini göstermek için kullanılmıştır.

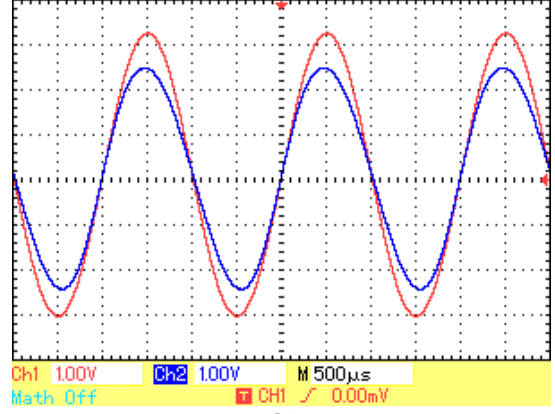


Şekil 3-59. (a) Devrenin şeması ve (b) devrenin deneysel kurulumu

Deneylerde, C_1 ve C_2 kapasitörleri sırasıyla 100 pF ve 3.3 μ F olarak sabit tutulmuştur. Giriş sinyali, 500 Hz frekansında ve 7 V genliğinde sinüzoidal bir sinyal olarak uygulanmıştır. Şekil 3-60, giriş sinyalinin zaman ekseninde artan ve azalan yapılar için yük üzerindeki etkisini göstermektedir. Elde edilen sonuçlar simülasyon sonuçlarıyla uyumludur. Grafiklerdeki, mavi eğriler yükü, kırmızı eğriler giriş gerilimlerini göstermektedir. Grafiklerden de görüldüğü gibi iki grafik de sıfır noktasından aynı anda geçmektedir. Başka bir deyişle, beklenildiği gibi faz kayması yaklaşık olarak sıfırdır. Devrenin frekans analizi 1 kHz, 2 kHz ve 3 kHz frekanslarında yapılmıştır ve osiloskoptan elde edilen sonuçlar Şekil 3-61'de gösterilmiştir. Elde edilen histeresis eğrileri incelendiğinde, beklendiği gibi frekans arttıkça histeresis eğrilerinin lineerleştiği görülmektedir.

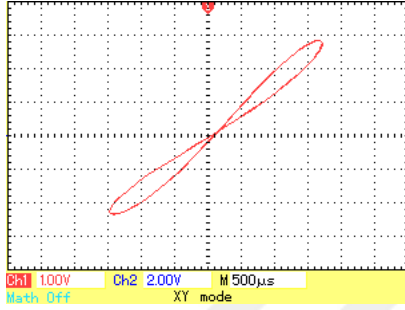


(a)

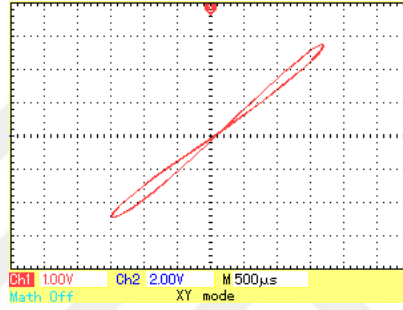


(b)

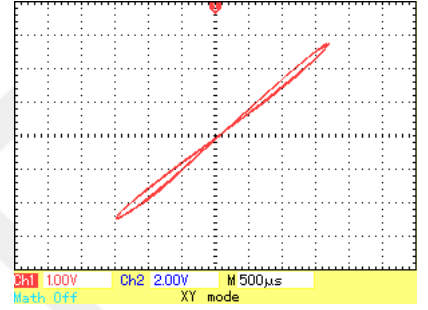
Şekil 3-60.(a) Artan ve (b) azalan yapılar da devrelerdeki yük ve giriş gerilimlerinin zamana bağlı değişimi



(a)



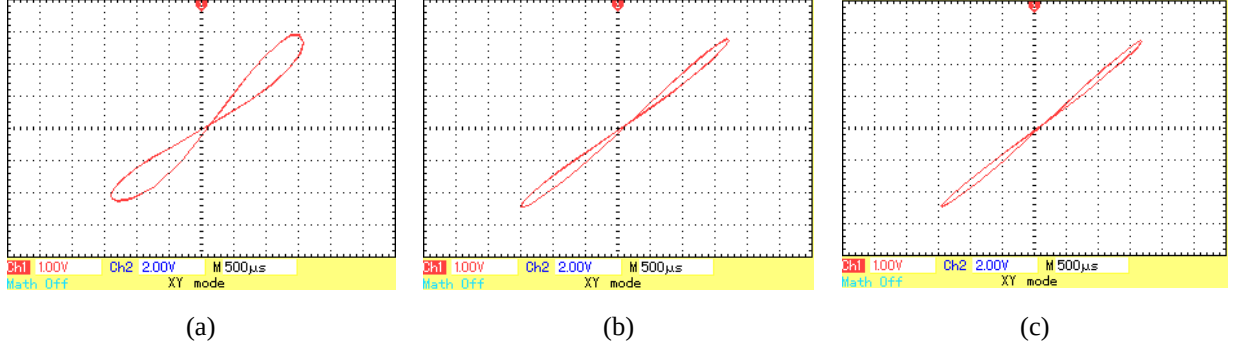
(b)



(c)

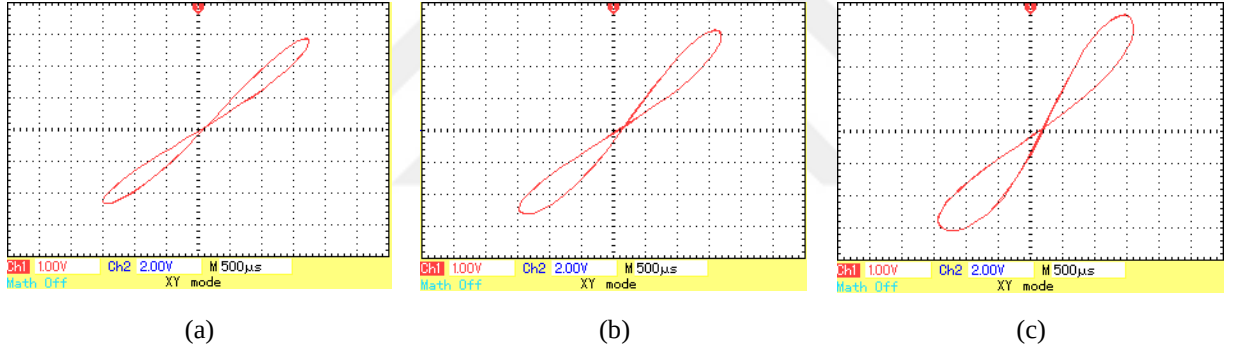
Şekil 3-61. (a) 1 kHz, (b) 2 kHz ve (c) 3 kHz frekanslarında elde edilen osiloskop görüntüleri

Ters memkapasitans denklemi incelendiğinde, kapasitörlerin denklemin paydasında olduğu görülmektedir. Bu durum, kapasitörlerin kapasitansları ile ters memkapasitans arasında ters bir ilişki olduğunu ortaya koymaktadır. Giriş sinyali olarak, 7 V gerilimde 2 kHz frekansında bir sinüzoidal sinyal uygulanmıştır. C_2 kapasitörünün değişimi test edilirken, C_1 kapasitörü 100 nF'de sabit tutularak C_2 kapasitörünün değeri Şekil 3-62'de gösterildiği gibi 1 μ F, 3.3 μ F ve 4.7 μ F olarak seçilmiştir. Elde edilen histerezis eğrileri incelendiğinde, öngörüldüğü gibi kapasitör değeri arttıkça devrenin değişken kısmının küçüldüğü görülmektedir. C_1 'deki değişimler osiloskop üzerinde gösterilememektedir çünkü devredeki yük ifadesi, C_1 kapasitörü üzerindeki gerilim kullanılarak ölçülmektedir.



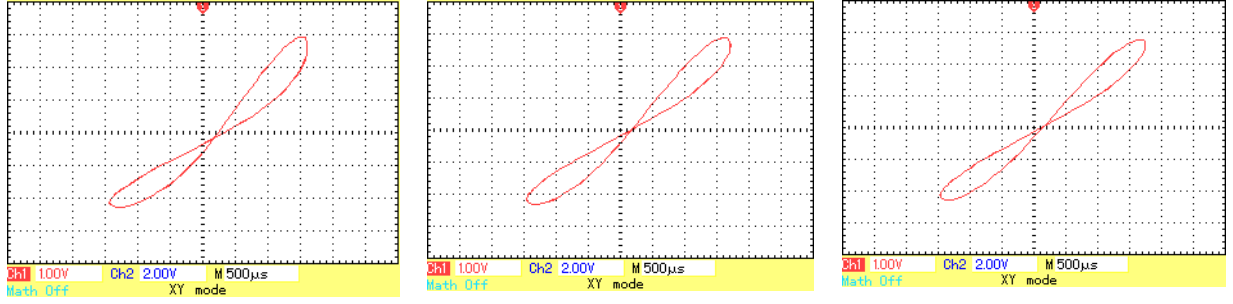
Şekil 3-62. C_2 kapasitörü (a) $1\mu\text{F}$, (b) $3.3\mu\text{F}$ ve (c) $4.7\mu\text{F}$ olarak ayarlandığında elde edilen osiloskop görüntüleri

Devrenin transkondüktans yapısı, g_m değeri değiştirilerek elektronik olarak ayarlanabilmektedir. Devrenin transkondüktans yapısına uygulanan DC besleme gerilimi artırıldıkça, g_m değeri de artmaktadır. Bu durum, Şekil 3-63'de görüldüğü gibi memkapasitörün değişken kısmında bir artışa yol açmaktadır. Ters memkapasitans ifadesi göz önüne alındığında, deneysel sonuçlar teorik sonuçlarla uyumludur.



Şekil 3-63. Transkondüktans aşamasının DC besleme gerilimleri (a) 8V, (b) 10V ve (c) 12V olarak ayarlandığında g_m değeri ile histerezis eğrisindeki değişim

Devrenin sıcaklık analizi, 500 Hz frekansında ve 7 V genlikte bir sinüzoidal sinyal kullanılarak $0\text{ }^{\circ}\text{C}$, $40\text{ }^{\circ}\text{C}$ ve $80\text{ }^{\circ}\text{C}$ sıcaklıklarında gerçekleştirilmiştir. Elde edilen histerezis eğrileri, Şekil 3-64'de verilmiştir. Döngüler incelendiğinde, sıcaklık arttıkça histerezisin lineer hale geldiği görülmektedir. Bu durum, simülasyon sonuçlarıyla tutarlıdır. Deneyde sıcaklığın düşürülebilmesi için Şekil 3-65'de gösterilen yalıtım malzemesiyle kaplanmış strafor kutunun üzerine iki adet 70 watt gücünde peltier soğutucu ve alüminyum bloklar yerleştirilmiştir. Elde edilen yapı, devrenin sıfır derecenin altına kadar soğutulabilmesine olanak tanımaktadır. Devrenin ısıtılabilmesi için mini fırın kullanılmıştır. Ölçüm yapılırken, devrenin homojen şekilde ölçüm sıcaklığına eriştiğinden emin olmak amacıyla kızılötesi termometreyle devredeki komponentler ve PCB kontrol edilmiştir.



(a) (b) (c)
Şekil 3-64. (a) 0°C, (b) 40°C ve (c) 80°C sıcaklıklarında elde edilen histerezis eğrileri



(a)



(b)

Şekil 3-65. Oluşturulan peltier soğutucunun (a) ön ve (b) arka yüzü

3.6.4 MOSFET Tabanlı Memkapasitör Emülatörünün Sonuçlarının Değerlendirilmesi

Bu çalışmada hem sabit hem de değişken kısımları elektronik olarak kontrol edilebilen yüzey yapıda bir memkapasitör emülatör devresi tasarlanmıştır. Devre, bir analog çarpma devresine yalnızca dört transistör içermektedir. Bu transistörlerden iki tanesi, elektronik olarak ayarlanabilen topraklanmış kapasitörler olarak işlev görürken, diğer ikisi basit bir transkondüktans yapısı gerçekleştirmektedir. Ayrıca, geçiş iletkenliği kazancı, DC besleme gerilimleri ile

elektronik olarak ayarlanabilmektedir. Devrenin simülasyon analizleri LTspice programında yapılmış, memkapasitör tabanlı bir uygulama aracılığıyla diğer devre elemanları ile uyumlu çalıştığı gösterilmiştir. Devre, deneysel incelemeler için ayırık devre elemanları kullanılarak kurulmuş ve deneysel sonuçlar elde edilmiştir. Hem simülasyon hem de deneysel sonuçlar, devrenin performansını ortaya koymaktadır. Transistörlerin kapasitör olarak kullanılması, devrenin yüksek işlem bölgesine sahip olmasını ve daha az çip alanı gerektirmesini sağlamıştır. Devrenin, sıcaklık ve Monte-Carlo analizleri dahil olmak üzere, çeşitli koşullar altındaki performansını göstermek üzere yük-gerilim ve yük-zaman eğrileri gibi genel simülasyon ve deneysel sonuçlar sunulmuştur. Sonuç olarak, tüm simülasyon ve deneysel sonuçlar, teorik sonuçlar ve gerçek memkapasitör davranışları ile uyum içindedir.

Önerilen devre hem sabit hem de değişken kısımları kontrol edilebilen yüzer yapıda bir memkapasitör emülatör devresi olarak tasarlanmıştır. Devre bir analog çarpma devresi ve yalnızca dört transistörden oluşmaktadır. İki transistör, elektronik olarak ayarlanabilir topraklanmış kapasitörler olarak çalışırken, diğer iki transistör basit bir transkondüktans yapısını oluşturmaktadır. Ayrıca, transkondüktans yapısının kazancı DC besleme gerilimleri ile elektronik olarak ayarlanabilmektedir. Devrenin simülasyon çalışmaları LTspice programında yapılmıştır ve diğer devre elemanlarıyla doğru bir şekilde çalıştığını göstermek amacıyla memkapasitör tabanlı bir uygulama sunulmuştur. Devrenin deneysel çalışmalarının yapılabilmesi için devre ayırık devre elemanları kullanılarak inşa edilmiş ve deneysel sonuçlar verilmiştir. Hem simülasyon hem de deneysel sonuçlar, devrenin performansını göstermek için sunulmuştur. Devrenin güçlü bir bellek etkisine sahip olduğu görülmektedir. Yapılan tasarımda, transistörlerin kapasitör olarak kullanılması sayesinde, devrenin entegre devre üzerinde oluşturulması oldukça kolaylaşmıştır. Genel simülasyon ve deneysel sonuçların yanı sıra, sıcaklık ve Monte-Carlo analizleri gibi çeşitli koşullar altında devrenin performansını göstermek için yük-gerilim, yük-zaman eğrileri verilmiştir. Sonuç olarak, tüm simülasyon ve deneysel sonuçlar teorik sonuçlar ve gerçek memkapasitör davranışları ile uyumludur.

4. TARTIŞMA VE SONUÇ

Özellikle kaotik ve nöromorfik gibi alanlarda lineer olmayan devre elemanlarının kullanımı, daha basit ve verimli tasarımların gerçekleştirilebilmesi için önemlidir. Bu tür elemanlar, tasarım çeşitliliğini artırarak sistemlerin daha esnek bir şekilde tasarlanabilmesine olanak sağlamaktadır. Memristör elemanının üretimi günümüzde mümkün olsa da henüz memkapasitör ve memindüktör elemanlarının fiziksel olarak üretimi mümkün değildir. Bu durum, hafızalı elemanların kullanım alanlarının araştırılmasında emülatör devrelerinin kullanımını elzem hale getirmektedir. Bu bağlamda, bu tez çalışmasında, bir adet memindüktör ve beş adet memkapasitör emülatör devresi önerilmiştir.

Tezin birinci bölümünde, literatürdeki hafızalı elemanlar üzerine yapılan çalışmalardan bahsedilmiştir. Bu alandaki ilk çalışma 1971 yılında memristör elemanının matematiksel modelini öneren L. Chua tarafından yapılmıştır. 2008 yılında HP laboratuvarlarında memristörün fiziksel olarak üretmesiyle birlikte bu alandaki çalışmalar hızlandığı ve memkapasitör ile memindüktör elemanları üzerine yapılan çalışmaların başladığı görülmektedir. Bu alanda yapılan çalışmalar incelendiğinde, emülatör devrelerinin bağlantı tipinin yüzey veya topraklı olması, elektronik olarak ayarlanabilir olması, çalışma frekansı aralığı, sert veya yumuşak anahtarlama yapabilme yeteneği, mutator olmama gibi özellikleri üzerinde durulmuştur. Memristör üzerine yapılan çalışmalarda, memristörün emülatör devresi olarak tasarlanmasının yanında, fiziksel üretimi üzerine yapılan çalışmalar da mevcuttur. Memkapasitör ve memindüktör çalışmalarında memristör kullanılarak tasarlanan mutator yapılar mevcuttur. Bunun yanında genel olarak memkapasitör ve memindüktör emülatörleri yapılarına göre topraklı ve yüzey olmak üzere iki ana gruba ayrılmaktadır. Ayrıca küçük değişikliklerle memristör, memkapasitör ve memindüktör olarak çalışabilen çok işlevli mutator yapılar da mevcuttur.

Tezin ikinci bölümünde, yüksek dereceli lineer olmayan elemanların matematiksel modelleri üzerine durulmuştur. Memristör elemanının lineer ve lineer olmayan sürüklenme modellerine göre nasıl modellenebileceğinden bahsedilmiştir. Memindüktör elemanının akım ve manyetik akı kontrollü ifadelerinin denklemleri verilmiştir. Ayrıca bobin üzerinde kayan bir terminal kullanılarak tasarlanmış elektromekanik modeli üzerinden nasıl tasarlandığı gösterilmiştir. Memkapasitör elemanının yük ve gerilim kontrollü iki farklı ifadesinin olduğundan bahsedilmiştir. Memkapasitör elemanının fiziksel olarak gösterildiği bir konseptte, iki iletken plaka

arasında genişliği değiştirilebilen bir dielektrik malzemeden oluştuğu gösterilmiştir. Bu konseptte göre dielektrik malzemenin genişliğinin artması, plakalar arasındaki mesafeyi arttırarak kapasitansı azaltmaktadır. Bu durum, değişken kapasiteli hafızalı bir yapının elde edilmesini sağlamaktadır. Çalışmalar sırasında hem pasif eleman kullanımından kaçınmak hem de elektronik olarak ayarlanabilirliği arttırmak için pasif elemanlar yerine MOSFETler kullanılarak oluşturulmuş yapılar kullanılmıştır. Direnç yerine kullanılan yapı, iki adet PMOS'dan oluşmaktadır ve kontrol gerilimi üzerinden direnci ayarlanmaktadır. Kapasitör yerine kullanılan yapı ise, bir adet PMOS kullanılarak oluşturulmuştur. Transistörün source ve drain terminalleri toprağa bağlandığında, yapısı gereği gate ucundan bir kapasitans gözükmemektedir. Bu kapasitansın, bulk terminalindeki gerilim kullanılarak değiştirilebileceği simülasyon ortamında gösterilmiştir. Hafızalı elemanların en önemli uygulama alanlarından birisi de adaptif öğrenmedir. Bu bölümde, tek hücreli canlıların adaptif öğrenme yetenekleri hakkında bilgiler verilirken, bir elektrik devresinde hafızalı elemanlar kullanılarak bu yapının nasıl simüle edilebileceği anlatılmıştır.

Tezin üçüncü bölümünde, biri memindüktör ve beşi memkapasitör olmak üzere altı adet emülatör devresi anlatılmıştır. Önerilen memindüktör emülatörü, bir adet DO-CCII, bir CCII, bir çarpma devresi, bir bobin, iki kapasitör ve iki dirençten oluşmaktadır. Önerilen devrenin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Önerilen memkapasitörlere gelindiğinde ilk önerilen memkapasitör devresi, FDCCII tabanlı memkapasitör emülatörü bir adet FDCCII, bir çarpma devresi, üç kapasitör ve iki MOSFET'ten oluşmaktadır. Devredeki transistörler, elektronik direnç yapısının oluşturmak için kullanılmıştır. Devrenin sadece simülasyon çalışmaları verilmiştir. Önerilen ikinci memkapasitör VDCC tabanlı olup bu memkapasitör emülatörünün en önemli özelliklerinden biri, yapısında çarpma devresinin bulunmamasıdır. Devre bir adet VDCC ve dört adet MOSFET'ten oluşmaktadır. Transistörlerin ikisi elektronik direnç oluşturmak için kullanılırken diğer iki transistör, ayarlanabilir MOS kapasitör oluşturmak için kullanılmıştır. Çalışmada devrenin simülasyon sonuçları verilmiştir. Önerilen üçüncü memkapasitör CCII tabanlı olup memkapasitör emülatör devresi yüzer yapıdadır. Devre bir adet CCII, bir çarpma devresi ve dört MOSFET'ten oluşmaktadır. Devrenin hem simülasyon hem de deneysel çalışmaları yapılmıştır. Devre ayrıca bir adaptif öğrenme uygulaması üzerinden test edilmiştir. Önerilen dördüncü memkapasitör OTA tabanlı olup memkapasitör emülatör devresi, bir adet OTA, bir çarpma devresi ve iki MOS kapasitör kullanılarak yüzer yapıda tasarlanmıştır. Devrenin simülasyon çalışmalarının yanında adaptif öğrenme uygulaması üzerinden elde edilen sonuçları da verilmiştir. Son olarak önerilen beşinci memkapasitör MOSFET tabanlı olup memkapasitör

emülatör devresi sadece dört adet MOSFET'ten ve bir çarpma devresinden oluşmaktadır. Devredeki transistörlerden ikisi MOS kapasitörleri oluştururken diğer iki transistör ise geçiş iletkenliği katı olarak kullanılmıştır. Devrenin simülasyon ve deneysel çalışmalarının yanında adaptif öğrenme devresi üzerinden elde edilen sonuçları da verilmiştir.

Üçüncü bölümde verilen matematiksel modellerin, simülasyon sonuçlarının ve deneysel sonuçların uyum içinde olduğu görülmektedir. Elde edilen sonuçlar, literatürdeki diğer sonuçlarla da desteklenmektedir. Önerilen CCII, OTA ve MOSFET tabanlı memkapasitör emülatör devrelerinin, adaptif öğrenme uygulamalarına uyumluluğunun gösterilebilmesi için, devreler amipin lokomotif hareketini taklit eden bir RLC devreleri kullanılarak test edilmiştir. Yapılan çalışmalarda, devreye uygulanan üç farklı uyartının, devrenin öğrenme yeteneğini tetiklediği ve belirli bir süre sonrasında devrenin aynı uyartılara daha şiddetli tepki gösterdiği gözlemlenmiştir. Önerilen devrelerin, çeşitli uygulama alanlarında kullanılması ve bu alanlarda etkinliklerinin değerlendirilmesi mümkündür. Bu nedenle, bu devrelerin potansiyellerinin tam olarak keşfedilebilmesi için daha fazla araştırmaya ihtiyaç duyulmaktadır. Özellikle kaotik ve nöromorfik gibi alanlarda lineer olmayan devre elemanlarının kullanımı, daha sade, daha verimli ve özellikle de adaptif tasarımların gerçekleştirilebilmesi için önemlidir.

5. KAYNAKLAR

- [1] A. Oppenheim, A. Willsky, and S. Nawab, *Signals and Systems*, 2nd ed., vol. 2. Pearson, 1996.
- [2] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, “The missing memristor found,” *Nature*, vol. 453, no. 7191, pp. 80–83, May 2008, doi: 10.1038/nature06932.
- [3] U. Kumar, “A Detailed Analytical Study of Non-Linear Semiconductor Device Modelling,” *Active and Passive Electronic Components*, vol. 18, no. 4, pp. 211–245, 1995, doi: 10.1155/1995/59312.
- [4] L. Chua, “Device modeling via nonlinear circuit elements,” *IEEE Trans Circuits Syst*, vol. 27, no. 11, pp. 1014–1044, Nov. 1980, doi: 10.1109/TCS.1980.1084742.
- [5] D. Biolek, Z. Biolek, and V. Biolkova, “SPICE modeling of memristive, memcapacitive and meminductive systems,” in *2009 European Conference on Circuit Theory and Design*, Aug. 2009, no. Vc, pp. 249–252. doi: 10.1109/ECCTD.2009.5274934.
- [6] L. Chua, “Memristor-The missing circuit element,” *IEEE Transactions on Circuit Theory*, vol. 18, no. 5, pp. 507–519, 1971, doi: 10.1109/TCT.1971.1083337.
- [7] L. O. Chua and Sung Mo Kang, “Memristive devices and systems,” *Proceedings of the IEEE*, vol. 64, no. 2, pp. 209–223, 1976, doi: 10.1109/PROC.1976.10092.
- [8] Ying-Fai Lam, “Formulation of normal form equations of nonlinear networks containing memristors and coupled elements,” *IEEE Transactions on Circuit Theory*, vol. 19, no. 6, pp. 585–594, 1972, doi: 10.1109/TCT.1972.1083551.
- [9] L. O. Chua, “State space theory of nonlinear two- terminal higher-order elements,” *J Franklin Inst*, vol. 316, no. 1, pp. 1–50, Jul. 1983, doi: 10.1016/0016-0032(83)90028-5.
- [10] L. O. Chua and C. Tseng, “A memristive circuit model for p-n junction diodes,” *International Journal of Circuit Theory and Applications*, vol. 2, no. 4, pp. 367–389, Dec. 1974, doi: 10.1002/cta.4490020406.
- [11] L. Chua and Ying-Fai Lam, “A theory of algebraic n-ports,” *IEEE Transactions on Circuit Theory*, vol. 20, no. 4, pp. 370–382, 1973, doi: 10.1109/TCT.1973.1083715.
- [12] T. Felderhoff, “A new wave description for nonlinear elements,” in *1996 IEEE International Symposium on Circuits and Systems. Circuits and Systems Connecting the World. ISCAS 96*, 1996, vol. 3, pp. 221–224. doi: 10.1109/ISCAS.1996.541520.
- [13] Z. Biolek, D. Biolek, and V. Biolková, “SPICE model of memristor with nonlinear dopant drift,” *Radioengineering*, vol. 18, no. 2, pp. 210–214, 2009.

- [14] M. Di Ventra, Y. V. Pershin, and L. O. Chua, "Circuit Elements With Memory: Memristors, Memcapacitors, and Meminductors," *Proceedings of the IEEE*, vol. 97, no. 10, pp. 1717–1724, Oct. 2009, doi: 10.1109/JPROC.2009.2021077.
- [15] Y. Babacan and F. Kaçar, "Floating memristor emulator with subthreshold region," *Analog Integr Circuits Signal Process*, vol. 90, no. 2, pp. 471–475, Feb. 2017, doi: 10.1007/s10470-016-0888-9.
- [16] Q. Li, A. Serb, T. Prodromakis, and H. Xu, "A Memristor SPICE Model Accounting for Synaptic Activity Dependence," *PLoS One*, vol. 10, no. 3, p. e0120506, Mar. 2015, doi: 10.1371/journal.pone.0120506.
- [17] H. Kim, M. P. Sah, C. Yang, S. Cho, and L. O. Chua, "Memristor emulator for memristor circuit applications," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 59, no. 10, pp. 2422–2431, 2012, doi: 10.1109/TCSI.2012.2188957.
- [18] Z. G. Cam and H. Sedef, "A New Floating Memristance Simulator Circuit Based on Second Generation Current Conveyor," *Journal of Circuits, Systems and Computers*, vol. 26, no. 02, p. 1750029, Feb. 2017, doi: 10.1142/S0218126617500293.
- [19] P. B. Petrović, "Floating incremental/decremental flux-controlled memristor emulator circuit based on single VDTA," *Analog Integr Circuits Signal Process*, vol. 96, no. 3, pp. 417–433, Sep. 2018, doi: 10.1007/s10470-018-1177-6.
- [20] U. E. Ayten, S. Minaei, and M. Sağbaş, "Memristor emulator circuits using single CBTA," *AEU - International Journal of Electronics and Communications*, vol. 82, pp. 109–118, Dec. 2017, doi: 10.1016/j.aeue.2017.08.008.
- [21] C. Sánchez-López, M. A. Carrasco-Aguilar, and C. Muñoz-Montero, "A 16Hz–160kHz memristor emulator circuit," *AEU - International Journal of Electronics and Communications*, vol. 69, no. 9, pp. 1208–1219, Sep. 2015, doi: 10.1016/j.aeue.2015.05.003.
- [22] S. Minaei, I. C. Göknaar, M. Yıldız, and E. Yuce, "Memstor, memstance simulations via a versatile 4-port built with new adder and subtractor circuits," *International Journal of Electronics*, vol. 102, no. 6, pp. 911–931, Jun. 2015, doi: 10.1080/00207217.2014.942890.
- [23] Y. Babacan, A. Yesil, and F. Kacar, "Memristor emulator with tunable characteristic and its experimental results," *AEU - International Journal of Electronics and Communications*, vol. 81, pp. 99–104, 2017, doi: 10.1016/j.aeue.2017.07.012.
- [24] C. Sanchez-Lopez, J. Mendoza-Lopez, M. A. Carrasco-Aguilar, and C. Muniz-Montero, "A Floating Analog Memristor Emulator Circuit," *IEEE Transactions on Circuits and Systems*

- II: Express Briefs*, vol. 61, no. 5, pp. 309–313, May 2014, doi: 10.1109/TCSII.2014.2312806.
- [25] A. Yesil, Y. Babacan, and F. Kacar, “Design and Experimental Evolution of Memristor With Only One VDTA and One Capacitor,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 38, no. 6, pp. 1123–1132, Jun. 2019, doi: 10.1109/TCAD.2018.2834399.
- [26] M. T. Abuelma’atti and Z. J. Khalifa, “A new memristor emulator and its application in digital modulation,” *Analog Integr Circuits Signal Process*, vol. 80, no. 3, pp. 577–584, Sep. 2014, doi: 10.1007/s10470-014-0364-3.
- [27] D. Yu, H. H.-C. Iu, A. L. Fitch, and Y. Liang, “A Floating Memristor Emulator Based Relaxation Oscillator,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 61, no. 10, pp. 2888–2896, Oct. 2014, doi: 10.1109/TCSI.2014.2333687.
- [28] Y. Zhang, X. Wang, and E. G. Friedman, “Memristor-Based Circuit Design for Multilayer Neural Networks,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 65, no. 2, pp. 677–686, Feb. 2018, doi: 10.1109/TCSI.2017.2729787.
- [29] E. K. Resat Mutlu, “Analog Çarpıcı Kullanarak Yapılmış ü Lineer Sürüklenme Hızlı TiO₂ Memristör (Hafızalı Direnç) Taklit Devresi Emulator Circuit of TiO₂ Memristor with Linear Dopant Drift Made Using Analog Multiplier,” *National Conference on Electrical, Electronics and Computer Engineering*, no. January, pp. 380–384, 2010.
- [30] Á. Rak and G. Csereny, “Macromodeling of the Memristor in SPICE,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 29, no. 4, pp. 632–636, Apr. 2010, doi: 10.1109/TCAD.2010.2042900.
- [31] A. S. Elwakil, M. E. Fouda, and A. G. Radwan, “A Simple Model of Double-Loop Hysteresis Behavior in Memristive Elements,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 60, no. 8, pp. 487–491, Aug. 2013, doi: 10.1109/TCSII.2013.2268376.
- [32] A. Yeşil, Y. Babacan, and F. Kaçar, “A new DDCC based memristor emulator circuit and its applications,” *Microelectronics J*, vol. 45, no. 3, pp. 282–287, Mar. 2014, doi: 10.1016/j.mejo.2014.01.011.
- [33] Ş. Ç. Yener and H. H. Kuntman, “Fully CMOS memristor based chaotic circuit,” *Radioengineering*, vol. 23, no. 4, pp. 1140–1149, 2014.
- [34] M. Kumngern, “A floating memristor emulator circuit using operational transconductance amplifiers,” *Proceedings of the 2015 IEEE International Conference on Electron Devices*

- and *Solid-State Circuits, EDSSC 2015*, pp. 679–682, 2015, doi: 10.1109/EDSSC.2015.7285207.
- [35] F. Corinto, P. P. Civalleri, and L. O. Chua, “A Theoretical Approach to Memristor Devices,” *IEEE J Emerg Sel Top Circuits Syst*, vol. 5, no. 2, pp. 123–132, Jun. 2015, doi: 10.1109/JETCAS.2015.2426494.
- [36] H. Sözen and U. Çam, “Electronically tunable memristor emulator circuit,” *Analog Integr Circuits Signal Process*, vol. 89, no. 3, pp. 655–663, Dec. 2016, doi: 10.1007/s10470-016-0785-2.
- [37] Y. Babacan, F. Kaçar, and K. Gürkan, “A spiking and bursting neuron circuit based on memristor,” *Neurocomputing*, vol. 203, pp. 86–91, Aug. 2016, doi: 10.1016/j.neucom.2016.03.060.
- [38] Y. Babacan and F. Kaçar, “Memristor emulator with spike-timing-dependent-plasticity,” *AEU - International Journal of Electronics and Communications*, vol. 73, pp. 16–22, Mar. 2017, doi: 10.1016/j.aeue.2016.12.025.
- [39] R. K. Ranjan, N. Rani, R. Pal, S. K. Paul, and G. Kanyal, “Single CCTA based high frequency floating and grounded type of incremental/decremental memristor emulator and its application,” *Microelectronics J*, vol. 60, pp. 119–128, Feb. 2017, doi: 10.1016/j.mejo.2016.12.004.
- [40] Z. Li, Y. Zeng, and M. Ma, “A Novel Floating Memristor Emulator with Minimal Components,” *Active and Passive Electronic Components*, vol. 2017, pp. 1–12, 2017, doi: 10.1155/2017/1609787.
- [41] A. Yesil, “A new grounded memristor emulator based on MOSFET-C,” *AEU - International Journal of Electronics and Communications*, vol. 91, no. xxxx, pp. 143–149, Jul. 2018, doi: 10.1016/j.aeue.2018.05.004.
- [42] A. Yesil, Y. Babacan, and F. Kacar, “Electronically tunable memristor based on VDCC,” *AEU - International Journal of Electronics and Communications*, vol. 107, pp. 282–290, Jul. 2019, doi: 10.1016/j.aeue.2019.05.038.
- [43] A. Yesil, Y. Babacan, and F. Kacar, “A New Floating Memristor Based on CBTA with Grounded Capacitors,” *Journal of Circuits, Systems and Computers*, vol. 28, no. 13, p. 1950217, Dec. 2019, doi: 10.1142/S0218126619502177.
- [44] A. Yesil, “Floating Memristor Employing Single MO-OTA with Hard-Switching Behavior,” *Journal of Circuits, Systems and Computers*, vol. 28, no. 02, p. 1950026, Feb. 2019, doi: 10.1142/S0218126619500269.

- [45] A. Yesil, Y. Babacan, and F. Kacar, "An electronically controllable, fully floating memristor based on active elements: DO-OTA and DVCC," *AEU - International Journal of Electronics and Communications*, vol. 123, p. 153315, 2020, doi: 10.1016/j.aeue.2020.153315.
- [46] P. Srivastava, R. K. Gupta, R. K. Sharma, and R. K. Ranjan, "MOS-Only Memristor Emulator," *Circuits Syst Signal Process*, vol. 39, no. 11, pp. 5848–5861, Nov. 2020, doi: 10.1007/s00034-020-01421-x.
- [47] N. Yadav, S. K. Rai, and R. Pandey, "High Frequency Electronically Tunable Floating Memristor Emulators employing VDGA and Grounded Capacitor," *Wirel Pers Commun*, vol. 121, no. 4, pp. 3185–3211, Dec. 2021, doi: 10.1007/s11277-021-08869-3.
- [48] Y. Babacan, A. Yesil, and F. Gul, "The Fabrication and MOSFET-Only Circuit Implementation of Semiconductor Memristor," *IEEE Trans Electron Devices*, vol. 65, no. 4, pp. 1625–1632, Apr. 2018, doi: 10.1109/TED.2018.2808530.
- [49] H. Efeoglu, S. Güllülü, and T. Karacali, "Resistive switching of reactive sputtered TiO₂ based memristor in crossbar geometry," *Appl Surf Sci*, vol. 350, pp. 10–13, Sep. 2015, doi: 10.1016/j.apsusc.2015.03.088.
- [50] A. Sawa, "Resistive switching in transition metal oxides," *Materials Today*, vol. 11, no. 6, pp. 28–36, Jun. 2008, doi: 10.1016/S1369-7021(08)70119-6.
- [51] M. Laurenti, S. Porro, C. F. Pirri, C. Ricciardi, and A. Chiolerio, "Zinc Oxide Thin Films for Memristive Devices: A Review," *Critical Reviews in Solid State and Materials Sciences*, vol. 42, no. 2, pp. 153–172, Mar. 2017, doi: 10.1080/10408436.2016.1192988.
- [52] A. Chanthbouala *et al.*, "A ferroelectric memristor," *Nature Materials* 2012 11:10, vol. 11, no. 10, pp. 860–864, Sep. 2012, doi: 10.1038/nmat3415.
- [53] D. Biolek and V. Biolkova, "Mutator for transforming memristor into memcapacitor," *Electron Lett*, vol. 46, no. 21, p. 1428, 2010, doi: 10.1049/el.2010.2309.
- [54] Y. V. Pershin and M. Di Ventra, "Memristive circuits simulate memcapacitors and meminductors," *Electron Lett*, vol. 46, no. 7, p. 517, 2010, doi: 10.1049/el.2010.2830.
- [55] Yu. V. Pershin and M. Di Ventra, "Emulation of floating memcapacitors and meminductors using current conveyors," *Electron Lett*, vol. 47, no. 4, p. 243, Nov. 2011, doi: 10.1049/el.2010.7328.
- [56] D. S. Yu, Y. Liang, H. Chen, and H. H. C. Iu, "Design of a Practical Memcapacitor Emulator Without Grounded Restriction," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 60, no. 4, pp. 207–211, Apr. 2013, doi: 10.1109/TCSII.2013.2240879.

- [57] D.-S. Yu, Y. Liang, H. H. C. Iu, and Y.-H. Hu, "Mutator for transferring a memristor emulator into meminductive and memcapacitive circuits," *Chinese Physics B*, vol. 23, no. 7, p. 070702, Jul. 2014, doi: 10.1088/1674-1056/23/7/070702.
- [58] M. E. Fouda and A. G. Radwan, "Meminductor response under periodic current excitations," *Circuits Syst Signal Process*, vol. 33, no. 5, pp. 1573–1583, May 2014, doi: 10.1007/s00034-013-9708-y.
- [59] M. Pd. Sah, R. K. Budhathoki, C. Yang, and H. Kim, "A mutator-based meminductor emulator circuit," in *2014 IEEE International Symposium on Circuits and Systems (ISCAS)*, Jun. 2014, no. 3, pp. 2249–2252. doi: 10.1109/ISCAS.2014.6865618.
- [60] M. P. Sah, R. K. Budhathoki, C. Yang, and H. Kim, "Mutator-based meminductor emulator for circuit applications," *Circuits Syst Signal Process*, vol. 33, no. 8, pp. 2363–2383, Aug. 2014, doi: 10.1007/s00034-014-9758-9.
- [61] F. J. Romero *et al.*, "Memcapacitor emulator based on the Miller effect," *International Journal of Circuit Theory and Applications*, vol. 47, no. 4, pp. 572–579, Apr. 2019, doi: 10.1002/cta.2604.
- [62] Z. G. Çam Taşkıran, M. Sağbaş, U. E. Ayten, and H. Sedef, "A new universal mutator circuit for memcapacitor and meminductor elements," *AEU - International Journal of Electronics and Communications*, vol. 119, 2020, doi: 10.1016/j.aeue.2020.153180.
- [63] A. Singh and S. K. Rai, "VDCC-Based Memcapacitor/Meminductor Emulator and Its Application in Adaptive Learning Circuit," *Iranian Journal of Science and Technology - Transactions of Electrical Engineering*, vol. 45, no. 4, pp. 1151–1163, 2021, doi: 10.1007/s40998-021-00440-x.
- [64] M. P. Sah, R. K. Budhathoki, C. Yang, and H. Kim, "Charge controlled meminductor emulator," *Journal of Semiconductor Technology and Science*, vol. 14, no. 6, pp. 750–754, Dec. 2014, doi: 10.5573/JSTS.2014.14.6.750.
- [65] M. E. Fouda and A. G. Radwan, "Memristor-less current- and voltage-controlled meminductor emulators," in *2014 21st IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, Dec. 2014, pp. 279–282. doi: 10.1109/ICECS.2014.7049976.
- [66] F. Yuan, G. Wang, P. Jin, X. Wang, and G. Ma, "Chaos in a Meminductor-Based Circuit," *International Journal of Bifurcation and Chaos*, vol. 26, no. 08, p. 1650130, Jul. 2016, doi: 10.1142/S0218127416501303.

- [67] S. F. Wang, "The gyrator for transforming nano memristor into meminductor," *Circuit World*, vol. 42, no. 4, pp. 197–200, 2016, doi: 10.1108/CW-01-2016-0002.
- [68] G.-Y. Wang, P.-P. Jin, X.-W. Wang, Y.-R. Shen, F. Yuan, and X.-Y. Wang, "A flux-controlled model of meminductor and its application in chaotic oscillator," *Chinese Physics B*, vol. 25, no. 9, p. 090502, Sep. 2016, doi: 10.1088/1674-1056/25/9/090502.
- [69] B. Xu, G. Wang, and Y. Shen, "A simple meminductor-based chaotic system with complicated dynamics," *Nonlinear Dyn*, vol. 88, no. 3, pp. 2071–2089, May 2017, doi: 10.1007/s11071-017-3363-y.
- [70] B. Xu, G. Wang, H. H.-C. Iu, S. Yu, and F. Yuan, "A memristor–meminductor-based chaotic system with abundant dynamical behaviors," *Nonlinear Dyn*, vol. 96, no. 1, pp. 765–788, Apr. 2019, doi: 10.1007/s11071-019-04820-1.
- [71] M. Konal and F. Kacar, "Electronically tunable meminductor based on OTA," *AEU - International Journal of Electronics and Communications*, vol. 126, no. July, p. 153391, Nov. 2020, doi: 10.1016/j.aeue.2020.153391.
- [72] D. D. Zhai and F. Q. Wang, "Simple Double-Scroll Chaotic Circuit Based on Meminductor," *Journal of Circuits, Systems and Computers*, vol. 29, no. 3, pp. 1–21, 2020, doi: 10.1142/S0218126620500486.
- [73] A. Qi, L. Ding, and W. Liu, "A meminductor-based chaotic system," *Information Technology and Control*, vol. 49, no. 2, pp. 317–332, 2020, doi: 10.5755/j01.itc.49.2.24072.
- [74] A. Raj, K. Kumar, and P. Kumar, "CMOS realization of OTA based tunable grounded meminductor," *Analog Integr Circuits Signal Process*, vol. 107, no. 2, pp. 475–482, 2021, doi: 10.1007/s10470-021-01808-z.
- [75] A. Singh, S. S. Borah, and M. Ghosh, "Simple Grounded Meminductor Emulator using Transconductance Amplifier," *Midwest Symposium on Circuits and Systems*, vol. 2021-Augus, pp. 1108–1111, 2021, doi: 10.1109/MWSCAS47672.2021.9531754.
- [76] K. Kumar and B. C. Nagar, "New tunable resistorless grounded meminductor emulator," *J Comput Electron*, vol. 20, no. 3, pp. 1452–1460, Jun. 2021, doi: 10.1007/s10825-021-01697-5.
- [77] A. Singh and S. K. Rai, "New Meminductor Emulators Using Single Operational Amplifier and Their Application," *Circuits Syst Signal Process*, vol. 41, no. 4, pp. 2322–2337, 2022, doi: 10.1007/s00034-021-01886-4.

- [78] M. O. Korkmaz, Y. Babacan, and A. Yesil, "A new CCII based meminductor emulator circuit and its experimental results," *AEU - International Journal of Electronics and Communications*, vol. 158, Jan. 2023, doi: 10.1016/j.aeue.2022.154450.
- [79] Y. Liang, H. Chen, and D. S. Yu, "A Practical Implementation of a Floating Memristor-Less Meminductor Emulator," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 61, no. 5, pp. 299–303, May 2014, doi: 10.1109/TCSII.2014.2312807.
- [80] J. Vista and A. Ranjan, "High Frequency Meminductor Emulator Employing VDTA and its Application," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 39, no. 10, pp. 2020–2028, 2020, doi: 10.1109/TCAD.2019.2950376.
- [81] H. Sozen and U. Cam, "A Novel Floating/Grounded Meminductor Emulator," *Journal of Circuits, Systems and Computers*, vol. 29, no. 15, p. 2050247, Dec. 2020, doi: 10.1142/S0218126620502473.
- [82] F. J. Romero, A. Medina-Garcia, M. Escudero, D. P. Morales, and N. Rodriguez, "Design and implementation of a floating meminductor emulator upon Riordan gyrator," *AEU - International Journal of Electronics and Communications*, vol. 133, no. February, p. 153671, 2021, doi: 10.1016/j.aeue.2021.153671.
- [83] N. Yadav, S. K. Rai, and R. Pandey, "New high frequency memristorless and resistorless meminductor emulators using OTA and CDBA," *Sādhanā*, vol. 47, no. 1, p. 8, Mar. 2022, doi: 10.1007/s12046-021-01785-z.
- [84] K. Bhardwaj and M. Srivastava, "Compact Floating Dual Memelement Emulator Employing VDIBA and OTA: A Novel Realization," *Circuits Syst Signal Process*, vol. 41, no. 11, pp. 5933–5967, Nov. 2022, doi: 10.1007/s00034-022-02067-7.
- [85] P. B. Petrović, "A new electronically controlled floating/grounded meminductor emulator based on single MO-VDTA," *Analog Integr Circuits Signal Process*, vol. 110, no. 1, pp. 185–195, Jan. 2022, doi: 10.1007/s10470-021-01946-4.
- [86] K. Bhardwaj and M. Srivastava, "New grounded passive elements-based external multiplier-less memelement emulator to realize the floating meminductor and memristor," *Analog Integr Circuits Signal Process*, vol. 110, no. 3, pp. 409–429, 2022, doi: 10.1007/s10470-021-01976-y.
- [87] X. Y. Wang, A. L. Fitch, H. H. C. Iu, and W. G. Qi, "Design of a memcapacitor emulator based on a memristor," *Phys Lett A*, vol. 376, no. 4, pp. 394–399, Jan. 2012, doi: 10.1016/j.physleta.2011.11.012.

- [88] M. E. Fouda and A. G. Radwan, "Charge controlled memristor-less memcapacitor emulator," *Electron Lett*, vol. 48, no. 23, p. 1454, 2012, doi: 10.1049/el.2012.3151.
- [89] F. Yuan, G. Wang, Y. Shen, and X. Wang, "Coexisting attractors in a memcapacitor-based chaotic oscillator," *Nonlinear Dyn*, vol. 86, no. 1, pp. 37–50, Oct. 2016, doi: 10.1007/s11071-016-2870-6.
- [90] J. Vista and A. Ranjan, "Design of Memcapacitor Emulator using DVCCTA," *J Phys Conf Ser*, vol. 1172, no. 1, p. 012104, Mar. 2019, doi: 10.1088/1742-6596/1172/1/012104.
- [91] F. Yuan, Y. Li, G. Wang, G. Dou, and G. Chen, "Complex Dynamics in a Memcapacitor-Based Circuit," *Entropy*, vol. 21, no. 2, p. 188, Feb. 2019, doi: 10.3390/e21020188.
- [92] M. Konal and F. Kacar, "Electronically Tunable Memcapacitor Emulator Based on Operational Transconductance Amplifiers," *Journal of Circuits, Systems and Computers*, vol. 30, no. 05, p. 2150082, Apr. 2021, doi: 10.1142/S0218126621500821.
- [93] E. Demir, A. Yesil, Y. Babacan, and T. Karacali, "Operational Transconductance Amplifier-Based Electronically Controllable Memcapacitor and Meminductor Emulators," *Journal of Circuits, Systems and Computers*, vol. 30, no. 12, Sep. 2021, doi: 10.1142/S0218126621502224.
- [94] M. Konal, F. Kacar, and Y. Babacan, "Electronically controllable memcapacitor emulator employing VDCCs," *AEU - International Journal of Electronics and Communications*, vol. 140, p. 153932, Oct. 2021, doi: 10.1016/j.aeue.2021.153932.
- [95] A. Yesil and Y. Babacan, "Electronically Controllable Memcapacitor Circuit with Experimental Results," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 68, no. 4, pp. 1443–1447, 2021, doi: 10.1109/TCSII.2020.3030114.
- [96] N. Raj, R. K. Ranjan, F. Khateb, and M. Kumngern, "Mem-Elements Emulator Design with Experimental Validation and Its Application," *IEEE Access*, vol. 9, pp. 69860–69875, 2021, doi: 10.1109/ACCESS.2021.3078189.
- [97] A. Sinha, B. Aggarwal, S. K. Rai, and S. Gautam, "Current Conveyor Transconductance Amplifier (CCTA) based Grounded Memcapacitor Emulator," *International Journal of Electrical and Electronics Research*, vol. 10, no. 3, pp. 442–446, 2022, doi: 10.37391/ijeer.100306.
- [98] N. Raj, R. K. Ranjan, and A. James, "Chua's Oscillator With OTA Based Memcapacitor Emulator," *IEEE Trans Nanotechnol*, vol. 21, pp. 213–218, 2022, doi: 10.1109/TNANO.2022.3168154.

- [99] P. B. Petrović, “Electronically Adjustable Grounded Memcapacitor Emulator Based on Single Active Component with Variable Switching Mechanism,” *Electronics (Basel)*, vol. 11, no. 1, p. 161, Jan. 2022, doi: 10.3390/electronics11010161.
- [100] M. Z. Hosbas, F. Kaçar, and A. Yesil, “Memcapacitor emulator using VDTA-memristor,” *Analog Integr Circuits Signal Process*, vol. 110, no. 2, pp. 361–370, Feb. 2022, doi: 10.1007/s10470-021-01974-0.
- [101] A. L. Fitch, H. H. C. Iu, and D. S. Yu, “Chaos in a memcapacitor based circuit,” *Proceedings - IEEE International Symposium on Circuits and Systems*, no. 3, pp. 482–485, 2014, doi: 10.1109/ISCAS.2014.6865177.
- [102] M. P. Sah, C. Yang, R. K. Budhathoki, H. Kim, and H. J. Yoo, “Implementation of a memcapacitor emulator with off-the-shelf devices,” *Elektronika ir Elektrotechnika*, vol. 19, no. 8, pp. 54–58, 2013, doi: 10.5755/j01.eee.19.8.2673.
- [103] J. Vista and A. Ranjan, “Simple charge controlled floating memcapacitor emulator using DXCCDITA,” *Analog Integr Circuits Signal Process*, vol. 104, no. 1, pp. 37–46, Jul. 2020, doi: 10.1007/s10470-020-01650-9.
- [104] A. H. Kaya, A. Yesil, and Y. Babacan, “A floating CCCII and DDCC based memcapacitor circuit with electronically controllable behavior,” *Erzincan Üniversitesi Fen Bilimleri Enstitüsü Dergisi*, vol. 15, no. 1, pp. 93–105, Mar. 2022, doi: 10.18185/erzifbed.989494.
- [105] F. Wang and F. Wang, “Floating Memcapacitor Based on Known Memristor and Its Dynamic Behaviors,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 69, no. 12, pp. 5134–5138, Dec. 2022, doi: 10.1109/TCSII.2022.3201225.
- [106] A. Y. R., G. S. Satyanarayan, and G. Trivedi, “An Optimized MOS-Based High Frequency Charge-Controlled Memcapacitor Emulator,” *IEEE J Emerg Sel Top Circuits Syst*, vol. 12, no. 4, pp. 793–803, Dec. 2022, doi: 10.1109/JETCAS.2022.3221314.
- [107] M. Tatović and P. B. Petrović, “Realization of a memcapacitance emulator utilizing a singular current-mode active block,” *Journal of Electrical Engineering*, vol. 74, no. 5, pp. 390–402, Oct. 2023, doi: 10.2478/jee-2023-0047.
- [108] M. Gur, F. Akar, K. Orman, Y. Babacan, A. Yesil, and F. Gul, “Electronically Controllable Fully Floating Memcapacitor Circuit,” *Circuits Syst Signal Process*, vol. 42, no. 11, pp. 6481–6493, Nov. 2023, doi: 10.1007/s00034-023-02448-6.
- [109] A. Y. R., G. S. Satyanarayan, and G. Trivedi, “A High Frequency MOS-Based Floating Charge-Controlled Memcapacitor Emulator,” *IEEE Transactions on Circuits and Systems*

- II: Express Briefs*, vol. 70, no. 3, pp. 1189–1193, Mar. 2023, doi: 10.1109/TCSII.2022.3221334.
- [110] D. Yu, X. Zhao, T. Sun, H. H. C. Iu, and T. Fernando, “A simple floating mutator for emulating memristor, memcapacitor, and meminductor,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 67, no. 7, pp. 1334–1338, 2020, doi: 10.1109/TCSII.2019.2936453.
- [111] N. A. Khalil, M. E. Fouda, L. A. Said, A. G. Radwan, and A. M. Soliman, “A general emulator for fractional-order memristive elements with multiple pinched points and application,” *AEU - International Journal of Electronics and Communications*, vol. 124, p. 153338, 2020, doi: 10.1016/j.aeue.2020.153338.
- [112] P. K. Sharma, R. K. Ranjan, F. Khateb, and M. Kumngern, “Charged controlled MEM-element emulator and its application in a chaotic system,” *IEEE Access*, vol. 8, pp. 171397–171407, 2020, doi: 10.1109/ACCESS.2020.3024769.
- [113] Y. Liu, H. H. C. Iu, Z. Guo, and G. Si, “The Simple Charge-Controlled Grounded/Floating Mem-Element Emulator,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 68, no. 6, pp. 2177–2181, 2021, doi: 10.1109/TCSII.2020.3041862.
- [114] K. Bhardwaj and M. Srivastava, “New electronically adjustable memelement emulator for realizing the behaviour of fully-floating meminductor and memristor,” *Microelectronics J*, vol. 114, no. May, p. 105126, 2021, doi: 10.1016/j.mejo.2021.105126.
- [115] P. B. Petrović, “A Universal Electronically Controllable Memelement Emulator Based on VDCC with Variable Configuration,” *Electronics (Basel)*, vol. 11, no. 23, p. 3957, Nov. 2022, doi: 10.3390/electronics11233957.
- [116] K. Bhardwaj and M. Srivastava, “On the Boundaries of the Realization of Single Input Single Element-Controlled Universal Memelement Emulator,” *Circuits Syst Signal Process*, vol. 42, no. 10, pp. 6355–6366, Oct. 2023, doi: 10.1007/s00034-023-02420-4.
- [117] D. Yu, Y. Liang, H. H. C. Iu, and L. O. Chua, “A universal mutator for transformations among memristor, memcapacitor, and meminductor,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 61, no. 10, pp. 758–762, Oct. 2014, doi: 10.1109/TCSII.2014.2345305.
- [118] Q. Zhao, C. Wang, and X. Zhang, “A universal emulator for memristor, memcapacitor, and meminductor and its chaotic circuit,” *Chaos*, vol. 29, no. 1, p. 013141, Jan. 2019, doi: 10.1063/1.5081076.

- [119] C. Zheng *et al.*, “A Novel Universal Interface for Constructing Memory Elements for Circuit Applications,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 66, no. 12, pp. 4793–4806, Dec. 2019, doi: 10.1109/TCSI.2019.2938094.
- [120] F. Y. Wang, “Memristor for Introductory Physics,” Aug. 2008, [Online]. Available: <http://arxiv.org/abs/0808.0286>
- [121] Y. N. Joglekar and S. J. Wolf, “The elusive memristor: properties of basic electrical circuits,” *Eur J Phys*, vol. 30, no. 4, pp. 661–675, Jul. 2009, doi: 10.1088/0143-0807/30/4/001.
- [122] T. Prodromakis, B. P. Peh, C. Papavassiliou, and C. Toumazou, “A Versatile Memristor Model With Nonlinear Dopant Kinetics,” *IEEE Trans Electron Devices*, vol. 58, no. 9, pp. 3099–3105, Sep. 2011, doi: 10.1109/TED.2011.2158004.
- [123] D. Biolek, Z. Biolek, and V. Biolková, “PSpice modeling of meminductor,” *Analog Integr Circuits Signal Process*, vol. 66, no. 1, pp. 129–137, Jan. 2011, doi: 10.1007/s10470-010-9505-5.
- [124] D. Biolek, Z. Biolek, and V. Biolkova, “SPICE modelling of memcapacitor,” *Electron Lett*, vol. 46, no. 7, p. 520, Apr. 2010, doi: 10.1049/el.2010.0358.
- [125] Z. Wang, “2-MOSFET transresistor with extremely low distortion for output reaching supply voltages,” *Electron Lett*, vol. 26, no. 13, p. 951, 1990, doi: 10.1049/el:19900620.
- [126] V. Bonifaci, K. Mehlhorn, and G. Varma, “Physarum can compute shortest paths,” *J Theor Biol*, vol. 309, pp. 121–133, Sep. 2012, doi: 10.1016/j.jtbi.2012.06.017.
- [127] D. Vogel and A. Dussutour, “Direct transfer of learned behaviour via cell fusion in non-neural organisms,” *Proceedings of the Royal Society B: Biological Sciences*, vol. 283, no. 1845, p. 20162382, Dec. 2016, doi: 10.1098/rspb.2016.2382.
- [128] A. M. Schwitalla, “The influence of temperature on the rate of locomotion in Amoeba II. The rate of locomotion in Amoeba at different temperatures,” *J Morphol*, vol. 41, no. 1, pp. 45–60, Dec. 1925, doi: 10.1002/jmor.1050410104.
- [129] T. Saigusa, A. Tero, T. Nakagaki, and Y. Kuramoto, “Amoebae Anticipate Periodic Events,” *Phys Rev Lett*, vol. 100, no. 1, p. 018101, Jan. 2008, doi: 10.1103/PhysRevLett.100.018101.
- [130] Y. V. Pershin, S. La Fontaine, and M. Di Ventra, “Memristive model of amoeba learning,” *Phys Rev E*, vol. 80, no. 2, p. 021926, Aug. 2009, doi: 10.1103/PhysRevE.80.021926.

- [131] K. Bhardwaj and M. Srivastava, "New Multiplier-Less Compact Tunable Charge-Controlled Memelement Emulator Using Grounded Passive Elements," *Circuits Syst Signal Process*, vol. 41, no. 5, pp. 2429–2465, May 2022, doi: 10.1007/s00034-021-01895-3.
- [132] F. Z. Wang *et al.*, "Adaptive Neuromorphic Architecture (ANA)," *Neural Networks*, vol. 45, pp. 111–116, Sep. 2013, doi: 10.1016/j.neunet.2013.02.009.
- [133] E. Yuce and S. Minaei, "Realising of various active devices using commercially available AD844s and external resistors," *Electronics World and Wireless World*, vol. 113, no. 113, pp. 46–49, 2007.
- [134] M. O. Korkmaz and A. Yesil, "FDCCII Based New Memcapacitor Emulator Circuit with Electronically Tunable," *Mühendislik Bilimleri ve Araştırmaları Dergisi*, vol. 5, no. 1, pp. 127–134, Apr. 2023, doi: 10.46387/bjesr.1259980.
- [135] A. A. El-Adawy, A. M. Soliman, and H. O. Elwan, "A novel fully differential current conveyor and applications for analog VLSI," *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 47, no. 4, pp. 306–313, Apr. 2000, doi: 10.1109/82.839666.
- [136] F. Kaçar and A. Yeşil, "FDCCII-based electronically tunable voltage-mode biquad filter," *International Journal of Circuit Theory and Applications*, vol. 40, no. 4, pp. 377–383, Apr. 2012, doi: 10.1002/cta.731.
- [137] M. O. Korkmaz, M. Sagbas, Y. Babacan, and A. Yesil, "Single VDCC Based Memcapacitor Emulator Circuit without Using Passive Elements and Analog Multiplier," *Indian Journal of Pure & Applied Physics*, vol. 62, pp. 310–319, 2024, doi: 10.56042/ijpap.v62i4.6573.
- [138] P. E. Allen and D. R. Holberg, "CMOS Analog Circuit Design," *Oxford Press*, 2016.
- [139] M. Tiebout, "Voltage-Controlled Capacitor," US-6646499-B2, Nov. 11, 2003
- [140] F. Kaçar, A. Yeşil, S. Minaei, and H. Kuntman, "Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements," *AEU - International Journal of Electronics and Communications*, vol. 68, no. 1, pp. 73–78, Jan. 2014, doi: 10.1016/j.aeue.2013.08.020.
- [141] M. O. Korkmaz, Y. Babacan, and A. Yesil, "CCII- and OTA-Based Tunable Memcapacitor Emulator Circuits Without Using Passive Elements," *Circuits Syst Signal Process*, Apr. 2024, doi: 10.1007/s00034-024-02681-7.
- [142] M. O. Korkmaz, Y. Babacan, and A. Yesil, "A new floating memcapacitor emulator circuit without using passive elements," *International Journal of Circuit Theory and Applications*, Jan. 2024, doi: 10.1002/cta.3902.

6. EKLER

EK 1. Birinci Mertebeden Homojen Olmayan Diferansiyel Denklemin Çözümü

Denklem (3.22), Denklem (3.21)'daki birinci mertebeden homojen olmayan diferansiyel denklem çözülerek elde edilmiştir. Denklem (3.21)'u yeniden düzenleyerek Denklem (6.1)'deki gibi yazılabilmektedir.

$$V_{ZB}'(t) = -\lambda (q(t)V_{ZB}(t) - q(t)) \quad (6.1)$$

Denklem düzenlenerek $V_{ZB}(t)$ ifadesi bir tarafta toplandığında Denklem (6.2) elde edilmektedir.

$$V_{ZB}'(t) + \underbrace{\lambda q(t)}_{f(x)} V_{ZB}(t) = \underbrace{\lambda q(t)}_{g(x)} \quad (6.2)$$

Denklem (6.2)'de elde edilen homojen olmayan diferansiyel denklemin genel çözüm ifadesi Denklem (6.3)'daki gibidir.

$$V_{ZB}(t) = e^{-\int f(x)dx} \left[\int e^{\int f(x)dx} g(x)dx + C \right] \quad (6.3)$$

Denklem (6.2)'de tanımlanan $f(x)$ ve $g(x)$ ifadeleri Denklem (6.3)'de değiştirilip yeniden düzenlendiğinde Denklem (6.4)'teki gibi $V_{ZB}(t)$ ifadesi elde edilmektedir.

$$V_{ZB}(t) = \frac{\lambda}{\lambda} + Ce^{-\lambda \int q(t)dt} \quad (6.4)$$

C 'nin sabit değerini bulmak için başlangıç değerleri sıfır kabul edilip Denklem (6.4)'de yerine konulursa Denklem (6.5)'deki gibi C ifadesi elde edilmektedir.

$$C = -\frac{\lambda}{\lambda} e^{\lambda \int q(0) dt} \Rightarrow C = -1 \quad (6.5)$$

C sabiti ve λ ifadesi Denklem (6.4)'de yerine konulursa $V_{ZB}(t)$ ifadesi Denklem (6.6)'deki gibi olmaktadır.

$$V_{ZB}(t) = 1 - e^{-\frac{1}{R_{eq}C_2C_3} \int q(t) dt} \quad (6.6)$$



ÖZGEÇMİŞ

Kişisel Bilgiler		
Adı Soyadı		
Doğum Yeri		
Doğum Tarihi		
Uyruğu		
Telefon		
E-Posta Adresi		
Web Adresi		

Eğitim Bilgileri	
Lisans	
Üniversite	
Fakülte	
Bölümü	
Mezuniyet Yılı	

Yüksek Lisans	
Üniversite	
Enstitü Adı	
Anabilim Dalı	
Programı	
Mezuniyet Yılı	

Makaleler
SCI/ SCI-E Makaleler:
1. M. O. Korkmaz, Y. Babacan, and A. Yesil, “A new floating memcapacitor emulator circuit without using passive elements,” <i>International Journal of Circuit Theory and Applications</i> , Jan. 2024, doi: 10.1002/cta.3902.
2. M. O. Korkmaz, Y. Babacan, and A. Yesil, “CCII- and OTA-Based Tunable Memcapacitor Emulator Circuits Without Using Passive Elements,” <i>Circuits Syst Signal Process</i> , Apr. 2024, doi: 10.1007/s00034-024-02681-7.
3. M. O. Korkmaz, M. Sagbas, Y. Babacan, and A. Yesil, “Single VDCC Based Memcapacitor Emulator Circuit without Using Passive Elements and Analog Multiplier,” <i>Indian Journal of Pure & Applied Physics</i> , vol. 62, pp. 310–319, 2024, doi: 10.56042/ijpap.v62i4.6573.
4. M. O. Korkmaz, Y. Babacan, and A. Yesil, “A new CCII based meminductor emulator circuit and its experimental results,” <i>AEU - International Journal of Electronics and Communications</i> , vol. 158, Jan. 2023, doi: 10.1016/j.aeue.2022.154450.

TR dizin indeksli makaleler:

1. M. O. Korkmaz and A. Yesil, “FDCCII Based New Memcapacitor Emulator Circuit with Electronically Tunable,” *Mühendislik Bilimleri ve Araştırmaları Dergisi*, vol. 5, no. 1, pp. 127–134, Apr. 2023, doi: 10.46387/bjesr.1259980.
2. M. O. Korkmaz, A. Yesil, M. N. Seyman, and O. Cetin, “CMOS Transistörler ile Gerçekleştirilen İkinci Kuşak Akım Taşıyıcısına Ait Performans Parametrelerinin Elman Yapay Sinir Ağı ile İncelenmesi,” *Mühendislik Bilimleri ve Araştırmaları Dergisi*, vol. 2, no. 2, pp. 11–17, 2020.
3. A. Küçüker and M. O. Korkmaz, “Traveling Wave and Wavelet Based Fault Location Detection in Microgrids,” *Sakarya University Journal of Science*, vol. 23, no. 3, pp. 413–424, Jun. 2019, doi: 10.16984/aufenbilder.445761.