

T.C.
MANİSA CELAL BAYAR ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ



YÜKSEK LİSANS TEZİ
ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI
ELEKTRİK ELEKTRONİK PROGRAMI

MOS-C TABANLI ANALOG DEVRE TASARIMI

Tuğba KISMETLİ

Danışman
Dr. Öğr. Üyesi Hasan SÖZEN

MANİSA-2024

Tuğba
KISMETLİ

MOS-C TABANLI ANALOG DEVRE TASARIMI

2024

TAAHHÜTNAME

Bu tezin Manisa Celal Bayar Üniversitesi Lisansüstü Eğitim Enstitüsü Elektrik Elektronik Mühendisliği Ana Bilim Dalında akademik ve etik kurallara uygun olarak yazıldığını ve kullanılan tüm literatür bilgilerinin referans gösterilerek tezde yer aldığını, tamamen kendi çalışmam olduğunu, her alıntıya kaynak gösterdiğimi, tezin yazımında akademik ve etik kurallara aykırı herhangi bir yapay zeka ve program kullanmadığımı beyan ederim.

Tuğba KISMETLİ

ÖZET

Yüksek Lisans

Tuğba KISMETLİ

Manisa Celal Bayar Üniversitesi

Lisansüstü Eğitim Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman: Dr. Öğr. Üyesi Hasan SÖZEN

Analog filtreler, analog sinyallerin filtrelenmesi ve haberleşme alanında yoğunlukla kullanılırlar. Pasif filtre devreleri direnç, kondansatör ve bobin elemanları ile gerçekleştirilir. Aktif filtre devreleri ise başta OPAMP, OTA, OTRA, CCII ve DVCC gibi aktif devre blokları ile gerçekleştirilebilmektedir. Pasif devre elemanlarından olan direnç; ısı, güç tüketimi, kontrol edilebilirlik ve boyut gibi daha birçok sınırlayıcı dezavantaja sahip olmaktadır. Düşük frekanslarda çalışılmak istendiğinde ise yüksek değerlikli elemanlar kullanılır. Bu daha karmaşık devrelerde boyutsal olarak daha fazla alan kaplamasına neden olur. Bu durum aynı zamanda daha fazla güç tüketimine de neden olmaktadır. Bu dezavantajlar istenmeyen bir durumdur.

Günümüzde aktif filtre devrelerinde kullanılan direnç ve kapasitör devre elemanları MOSFET ile tasarlanabilmektedir. Analog devrelerde direnç ve kapasitör elemanları yerine MOSFET yapılı direnç elemanı kullanılarak devre üzerindeki eleman çeşitliliği azaltılmış, daha düşük güç tüketimine sahip ve boyutsal anlamda daha verimli devreler tasarlanmış olmaktadır.

Bu çalışmada, yukarıda bahsedildiği gibi direnç elemanının devrelerde sebep olduğu dezavantajların yok edilmesi amaçlanmaktadır. Direnç yerine MOSFET elemanın kullanılabilmesi için literatürde bulunan doğrusal olmayan terimlerin yok edilmesi için gerçekleştirilen devrelerden bahsedilmiştir. MOSFET kullanılarak elde edilen

yapılara ait doğrusal olmayan terimlerin yok edilmesi teknikleri teorik olarak ifade edilmiş ve benzetim programı ile gözlemlenmiştir. Doğrusal olmayan terimlerin yok edilmesine ilişkin yöntemler için benzetim programı kullanılarak elde edilen çıktılar kıyaslanmıştır. Bu tekniklerin direnç elemanına daha eş değer olması için gerekli olan çalışma aralığı tespit edilmiştir. Farklı analog devreler üzerinde bu değerler kullanılmıştır. Bu devrelerde hem normal direnç elemanı hem de MOSFET temelli direnç elemanı aynı anda benzetim programı ile incelenmiştir. Benzetim sonuçlarına göre kıyaslamalar yapılmıştır.

Anahtar Kelimeler: MOSFET, Transistör, Direnç, CMOS, Doğrusal Olmayan Terimler

2024, 127 sayfa

ABSTRACT

M.Sc. Thesis

Tuğba KISMETLİ

Manisa Celal Bayar University

Graduate School Of Education

Department of Electrical and Electronics Engineering

Supervisor: Asst. Dr. Hasan SÖZEN

Analog filters are used extensively in the field of filtering analog signals and communication. Passive filter circuits are realized with resistor, capacitor and coil elements. Active filter circuits can be implemented with active circuit blocks such as OPAMP, OTA, OTRA, CCII and DVCC. Resistance, one of the passive circuit elements has many limiting disadvantages such as heat, power consumption, controllability and size. When it is desired to work at low frequencies, high value elements are used. This causes it to take up more dimensionally space in more complex circuits. This also causes more power consumption. These disadvantages are undesirable. Today, resistor and capacitor circuit elements used in active filter circuits can be designed with MOSFET. By using MOSFET resistor elements instead of resistors and capacitors in analog circuits, the element diversity on the circuit is reduced, circuits with lower power consumption and more efficient dimensions are designed.

In this study, it is aimed to eliminate the disadvantages caused by the resistor element in the circuits, as mentioned above. In order to use MOSFET elements instead of resistors, circuits implemented to eliminate the non-linear terms found in the literature are mentioned. Techniques for eliminating nonlinear terms of the structures obtained using MOSFET are theoretically expressed and observed with a simulation program.

The outputs obtained using the simulation program for the methods of eliminating nonlinear terms were compared. The working range required for these techniques to be more equivalent to the resistor element has been determined. These values have been used on different analog circuits. In these circuits, both the normal resistor element and the MOSFET-based resistor element were examined simultaneously with the Pspice simulation program. Comparisons were made based on simulation results.

Keywords: MOSFET, Transistör, Resistor, CMOS, Nonlinear Terms

2024, 127 pages

ÖNSÖZ VE TEŞEKKÜR

Çalışmamın her aşamasında bana destek olan, bilgi ve deneyimleri ile yol gösteren danışman hocam Sayın Dr. Öğr. Üyesi Hasan SÖZEN'e, yüksek lisans eğitimim boyunca yardımlarını esirgemeyen bölüm hocalarıma, bu süreçte her anlamda bana destek olan eşim Şevket KISMETLİ ve kızım Defne Su KISMETLİ' ye teşekkür ederim.

Tuğba KISMETLİ

Manisa, 2024

SİMGELER VE KISALTMALAR DİZİNİ

AGC	Otomatik Kazanç Kontrolü (Automatic Gain Control)
C_{ox}	MOSFETin Birim Alandaki Oksit Kapasitansı
f_o	Kesim Frekansı
G	İletkenlik
I_D	MOSFETin DC Akaç Akımı
I_{IN}	DC Giriş Akımı
i_L	Doğrusal Akım
i_N	Doğrusal Olmayan Ters Yönlü Akım
I_S	MOSFETin DC Kaynak Akımı
i_{in}	Küçük Sinyal Giriş Akımı
L	MOSFET Kanal Uzunluğu
Q	Kalite Faktörü
r_o	MOSFETin Çıkış Direnci
Si	Silisyum
SiO_2	Silisyum Dioksit
V_B	Alt Katman Voltajı
V_{bs}	Küçük Sinyal Alt Katman-Kaynak Voltajı
V_{BS}	MOSFETin DC Alt Katman-Kaynak Voltajı
V_C	Kapı Gerilimi
V_D	MOSFETin DC Akaç Voltajı
V_{DS}	MOSFETin DC Akaç-Kaynak Voltajı
V_G	MOSFETin DC Kapı Voltajı
V_{gs}	Küçük Sinyal Kapı-Kaynak Voltajı
V_{GS}	MOSFETin DC Kapı-Kaynak Voltajı
V_{in}	Küçük Sinyal Giriş Voltajı

V_S	MOSFETin Kaynak Voltajı
V_{TB}	MOSFETin Eşik Voltajı
V_M	Voltaj Modu
V_T	Termal Voltaj
W	MOSFET Kanal Genişliği
μ	Etkili Hareketlilik
ω_0	Merkez Açısal Frekans
AP(F)	Tüm Geçiren Filtre (Allpass Filter)
HP(F)	Yüksek Geçiren Filtre (Highpass Filter)
IC	Entegre Devre
LP(F)	Açık Geçiren Filtre (Lowpass Filter)
MOS	Metal Oksit Yarı İletken
MOSFET	Metal Oksit Yarı İletken Alan Etkili Transistor
NMOS	N Tipi Metal Oksit Yarı İletken
OPAMP	İşlemsel Yükselteç (Operational Amplifier)
OTRA	İşlemsel Trans Direnç Yükselteci (Operational Transresistance Amplifier)
PMOS	P Tipi Metal Oksit Yarı İletken
VCCS	Voltaj Kontrollü Akım Kaynağı
DVCC	Diferansiyel Gerilim Akım Taşıyıcı (Differential Voltage Current Conveyor)
CCII	İkinci Nesil Akım Taşıyıcı (Second Generation Current Conveyor)
DO- CCII	Çift Çıkışlı İkinci Nesil Akım Taşıyıcı
RMSE	Kök Ortalama Kare Hatası - Root Mean Squared Error

ŞEKİLLER DİZİNİ

	Sayfa
Şekil 1.1. N-MOSFET Sembolü	8
Şekil 1.2. MOSFET'in Doğrusal Çalışma Gerilim Aralığı	9
Şekil 1.3. MOS Transistörün Küçük Sinyal Modeli	9
Şekil 1.4. MOSFET'in İç Yapısı	11
Şekil 1.5. Birinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	13
Şekil 1.6. İkinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	15
Şekil 1.7. Üçüncü Doğrusal Olmayan Terimleri Yok Etme Tekniği	18
Şekil 1.8. Dördüncü Doğrusal Olmayan Terimleri Yok Etme Tekniği	20
Şekil 1.9. Beşinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	22
Şekil 1.10. Altıncı Doğrusal Olmayan Terimleri Yok Etme Tekniği	25
Şekil 1.11. Yedinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	26
Şekil 1.12. Sekizinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	29
Şekil 1.13. Dokuzuncu Doğrusal Olmayan Terimleri Yok Etme Tekniği	31
Şekil 2.1. Üçüncü Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği	34
Şekil 2.2. Altıncı Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği	36
Şekil 2.3. Yedinci Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği	38
Şekil 2.4. Sekizinci Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği	40
Şekil 2.5. Dokuzuncu Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği	42
Şekil 3.1. Direnç Kontrollü Türev Alıcı OPAMP Devresi	44
Şekil 3.2. MOSFET Kontrollü Türev Alıcı OPAMP	45
Şekil 3.3. MOSFET Devresinin Direnç Değişimi	45
Şekil 3.4. Direnç ve MOSFET Kullanılan Devrelerin Çıkış İşaretleri ($R=1K\Omega$, $C=10nF$, $f=1kHz$)	46
Şekil 3.5. Giriş ve Çıkış Gerilimleri ($R=1K\Omega$, $C=10nF$, $f=1kHz$ olarak alınmıştır.)	46
Şekil 3.6. OPAMP Entegratör Devresi	47
Şekil 3.7. MOSFET'li OPAMP Entegratör Devresi	48
Şekil 3.8. Giriş ve Çıkış Gerilimleri ($R1=1K\Omega$, $R2=100\Omega$, $C=1.5\mu F$ olarak alınmıştır.)	48
Şekil 3.9. Giriş ve Çıkış Gerilimleri ($R1=1K\Omega$, $C=15nF$, $R2=100K\Omega$ olarak alınmıştır.)	49

Şekil 3.10. Giriş ve Çıkış Gerilimleri ($R_1=1K\Omega$, $C=150$ nF, $R_2= 10K\Omega$ olarak alınmıştır.)	49
Şekil 3.11. Giriş ve Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=150$ nF, $R_2= 10K\Omega$ olarak alınmıştır.)	50
Şekil 3.12. Entegratör Devrelerine ait Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=150$ nF, $R_2= 10K\Omega$ olarak alınmıştır.)	51
Şekil 3.13. Entegratör Devresi Giriş ve Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=15$ nF, $R_2= 100K\Omega$ olarak alınmıştır.)	51
Şekil 3.14. Entegratör Devrelerine ait Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=15$ nF, $R_2= 100K\Omega$ olarak alınmıştır.)	52
Şekil 3.15. Entegratör Devresi Giriş ve Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=1.5$ uF, $R_2= 100 \Omega$)	53
Şekil 3.16. Entegratör Devrelerine Ait Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=1.5$ uF, $R_2= 100 \Omega$)	53
Şekil 3.17. Entegratör Devrelerine Ait Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=1.5$ uF, $R_2= 100 \Omega$)	54
Şekil 3.18. Entegratör Devrelerine Ait Çıkış Gerilimleri ($W=20$ um, $L=15.5$ um, $C=1.5$ uF, $R_2= 100 \Omega$)	55
Şekil 3.19. OTRA (Operational Transresistance Amplifier)	56
Şekil 3.20. AD844 Entegresi ile Otra Tasarımı	57
Şekil 3.21. OTRA' nın Giriş Terminallerine Bağlanan Direncin MOSFET ile Gerçeklenmesi	57
Şekil 3.22. OTRA Tabanlı Alçak Geçiren Filtre	58
Şekil 3.23. MOSFET Kontrollü OTRA Tabanlı Alçak Geçiren Filtre	59
Şekil 3.24. Dirençli ve MOSFET' li alçak geçiren filtre için çıkış gerilimleri benzetim sonuçları gösterilmiştir.	60
Şekil 3.25. Dirençli ve MOSFET' li alçak geçiren filtre için kazanç benzetim sonuçları gösterilmiştir.	61
Şekil 3.26. OTRA Tabanlı Yüksek Geçiren Filtre	62
Şekil 3.27. MOSFET Kontrollü OTRA Tabanlı Yüksek Geçiren Filtre	63
Şekil 3.28. Dirençli ve MOSFET'li yüksek geçiren filtre için çıkış gerilimleri benzetim sonuçları gösterilmiştir.	64
Şekil 3.29. Dirençli ve MOSFET'li yüksek geçiren filtre için kazanç benzetim sonuçları gösterilmiştir	64
Şekil 3.30. OTRA Tabanlı Tüm Geçişli Filtre	65
Şekil 3.31. MOSFET Kontrollü OTRA Tabanlı Tüm Geçişli Filtre	66

Şekil 3.32. Dirençli ve MOSFET’li Tüm Geçiren Filtre için Çıkış Gerilimleri Benzetim Sonuçları Gösterilmiştir.....	67
Şekil 3.33. Dirençli ve MOSFET’ li Tüm Geçiren filtre için kazanç benzetim sonuçları gösterilmiştir.	68
Şekil 3.34. DVCC Elektrik Devresi.....	69
Şekil 3.35. DVCC ile Voltaj Modlu Analog Filtre Tasarımı	70
Şekil 3.36. Direnç Yerine MOSFET Kullanılarak DVCC ile Voltaj Modlu Analog Filtre Tasarımı	71
Şekil 3.37. Sunulan Dirençli Alçak Geçiren, Highpass, Band Geçiren 1-2 Devrenin Kazanç Grafiği.....	73
Şekil 3.38. Sunulan Dirençli Devre ile MOSFET’li Devrenin Alçak Geçiren Çıkış Kazanç Grafiği.....	74
Şekil 3.39. Sunulan Dirençli Devre ile MOSFET’li Devrenin Highpass Çıkış Kazanç Grafiği.....	75
Şekil 3.40. Sunulan Dirençli Devre ile MOSFET’ li Devrenin Band Geçiren 1 Çıkış Kazanç Grafiği.....	75
Şekil 3.41. Sunulan Dirençli Devre ile MOSFET’ li Devrenin Band Geçiren 2 Çıkış Kazanç Grafiği	76
Şekil 3.42. DO-CCII Sembolik Gösterim.....	77
Şekil 3.43. CCII Sembolik Gösterim.....	77
Şekil 3.44. MCCII Sembolik Gösterim.....	77
Şekil 3.45. Birinci Dereceden Voltaj Modlu Evirici Olmayan Tüm Geçişli Filtre.....	78
Şekil 3.46. Birinci Dereceden Voltaj Modlu Evirici Tüm Geçişli Filtre.....	78
Şekil 3.47. Birinci Dereceden Voltaj Modlu Evirici Olmayan MOSFET’li Tüm Geçişli Filtre	79
Şekil 3.48. Birinci Dereceden Voltaj Modlu Evirici MOSFET’ li Tüm Geçişli Filtre.....	80
Şekil 3.49. Evirici Olmayan Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Kazanç Grafiği	81
Şekil 3.50. Evirici Olmayan Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Faz Cevap Grafiği	81
Şekil 3.51. Evirici Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Kazanç Grafiği.....	82
Şekil 3.52. Evirici Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Faz Cevap Grafiği	82
Şekil 3.53. DO-CCII Temelli Direnç Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Devresi	83

Şekil 3.54. DO-CCII Temelli MOSFET Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Devresi	84
Şekil 3.55. DO-CCII Temelli Direnç ve Mosfet Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Kazanç Grafiği.....	85
Şekil 3.56. DO-CCII Temelli Direnç ve Mosfet Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Faz Grafiği.....	86

TABLO DİZİNİ

	Sayfa
Tablo 1.1. Doğrusal Olmayan Terimleri Yok Etme Teknikler.....	12

İÇİNDEKİLER

ÖZET	I
ABSTRACT	III
ÖNSÖZ VE TEŞEKKÜR	V
SİMGELER VE KISALTMALAR DİZİNİ	VI
ŞEKİLLER DİZİNİ	VIII
TABLO DİZİNİ	XI
İÇİNDEKİLER	XII
GİRİŞ	1

1. MOSFET TABANLI DİRENÇ GERÇEKLEMELERİNDE DOĞRUSAL OLMAYAN TERİMLERİ YOK ETME TEKNİKLERİ

1.1 Voltaj Kontrollü Direnç Olarak MOSFET.....	8
1.2 Doğrusal Olmayan Terimleri Yok Etme Teknikleri	11
1.2.1 Birinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	13
1.2.2 İkinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	15
1.2.3 Üçüncü Doğrusal Olmayan Terimleri Yok Etme Tekniği	18
1.2.4 Dördüncü Doğrusal Olmayan Terimleri Yok Etme Tekniği.....	20
1.2.5 Beşinci Doğrusal Olmayan Terimleri Yok Etme Tekniği.....	22
1.2.6 Altıncı Doğrusal Olmayan Terimleri Yok Etme Tekniği	25
1.2.7 Yedinci Doğrusal Olmayan Terimleri Yok Etme Tekniği	26
1.2.8 Sekizinci Doğrusal Olmayan Terimleri Yok Etme Tekniği.....	28
1.2.9 Dokuzuncu Doğrusal Olmayan Terimleri Yok Etme Tekniği	31

2. DOĞRUSAL OLMAYAN TERİMLERİN YOK ETME TEKNİKLERİNİN TEORİK ANALİZİ VE BENZETİM SONUÇLARI

2.1 Üçüncü Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları	33
2.2 Altıncı Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları	35
2.3 Yedinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları	37
2.4 Sekizinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları	39
2.5 Dokuzuncu Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları	41

3. ANALOG DEVRE TASARIMLARI

3.1 OPAMP.....	44
3.1.1 Türev Alıcı OPAMP Devresi.....	44
3.1.2 OPAMP Entegratör Devresi.....	47
3.2 OTRA	55
3.2.1 OTRA Tabanlı Alçak Geçiren Filtre Devresi	58
3.2.2 OTRA Tabanlı Yüksek Geçiren Filtre Devresi.....	62
3.2.3 OTRA Tabanlı Tüm Geçişli Filtre Devresi.....	65
3.3 DVCC	69
3.3.1 DVCC Temelli Voltaj Modlu Analog Filtre	69
3.4 CCII	77

3.4.1 Birinci Dereceden Voltaj Modlu Evirici ve Evirici Olmayan Tüm Geçişli Filtre	78
3.4.2 DO-CCII Temelli Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre	83

4. SONUÇ VE ÖNERİLER

4. Sonuçlar ve Öneriler	87
REFERANSLAR	88
EK A: 1.2um AMI MOS SPICE MODEL PARAMETRELERİ.....	91
EK B: AD844 SPICE MODEL PARAMETRELERİ.....	92
EK C: Üçüncü Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları	95
EK D: Altıncı Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları	98
EK E: Yedinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları	102
EK F: Sekizinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları	105
EK G: Dokuzuncu Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları	107

GİRİŞ

Analog devrelerdeki parametrelerin ayarlanması çoğu zaman devrede kullanılan pasif devre elemanlarının değerinin değiştirilmesi ile mümkün olmaktadır. Pasif devre elemanlarının değerinin devredeki akım veya gerilim değeri ile değiştirilebilmesi ise elektronik olarak ayarlanabilirlik şeklinde tanımlanır.

Elektronik olarak değeri değiştirilebilen pasif devre elemanı sayesinde devre parametrelerinin elektronik olarak kontrolü mümkün olmaktadır. Elektronik olarak kontrol edilebilirlik analog tasarım için geniş olanaklar sunar.

Direnç elemanı, analog tasarım ve tüm devre gerçekleştirme açısından bazı olumsuz özellikleri; yüksek güç tüketimi, büyük alan kaplama, ısınma barındırır. Direnç elemanının MOSFET kullanılarak gerçekleştirilmesi hem elektronik ayarlanabilirliği hem de bahsedilen olumsuz özelliklerin ortadan kalkmasını sağlar. MOSFET elemanının kapı potansiyelinin değiştirilerek voltaj kontrollü bir direnç olarak davranması, AGC yükselteci, analog çoğaltıcılar, voltaj kontrollü osilatörler gibi çok sayıda sinyal işleme uygulamalarında kullanılabilir sağlar. Bu nedenle direnç elemanının MOSFET gerçekleştirilmesi üzerine literatürde birçok çalışma sunulmuştur. [1.23] Bu çalışmalarda, MOS transistörün direnç gibi davranabilmesi için gerekli koşullar açıklanmıştır. Ayrıca MOS transistörün direnç olarak kullanıldığı takdirde meydana getirdiği doğrusal olmayan terimler ve bu doğrusal olmayan terimlere ilişkin iyileştirmeler açıklanmıştır.

Salaman ve diğerleri çalışmalarında, diferansiyel akım gerilim konveyörünün (DCVC) yeni bir CMOS gerçekleştirilmesini tanıtmışlardır. DCVC' nin yapısının, omik bölgede çalışan metal oksit yarı iletken transistörlerin kullanıldığı geniş ölçekli uygulamalar için uygun olduğunu göstermişlerdir. DCVC' nin giriş uçlarındaki akım işleme kabiliyetinden yararlanan gerilim modlu sürekli zaman filtrelerini sunmuşlardır. Önerilen devrede giriş terminalinde bulunan direnç yerine doğrusal olmayan terimleri

yok etme tekniklerinden biri olan paralel iki MOSFET kullanmışlardır. DCVC' nin kazançtan bağımsız bir şekilde sabit bir bant aralığını sağladığını göstermişlerdir.[1]

Yannis ve diğerleri çalışmalarında, son zamanlarda önerilen entegre sürekli zamanlı filtreleme tekniğini incelemişlerdir. Bu filtreleme tekniğinde dirençlerin yerine MOS transistörler kullanılmıştır. Doğrusal olmayan terimler yok edilerek devre üzerinde otomatik ayarlamaların yapıldığından bahsedilmiştir. Bu teknik kullanılarak elde edilen filtreler, farklı teknikler kullanılarak anahtarlamalı kapasitör filtreleri, dijital filtreler ve sürekli zamanlı filtrelerle kıyaslanmıştır. Bu çalışmada, doğrusal olmayan terimleri yok etme tekniklerinin sekiz tanesinden bahsedilmiştir. Sunulan tekniklerin filtreler dışında da osilatörler, voltaj kontrollü yükselteçler, otomatik kazanç kontrol devreleri, modülatörler gibi daha birçok devrede kullanılabileceği belirtilmiştir. [2]

Joseph ve diğerleri çalışmalarında, omik bölgede çalıştırılan NMOS tükenme transistörlerini kullanarak doğrusal bir direnç elemanını gerçekleştirmiştir. Doğrusal evirmeyen yükselteç, kapalı çevrim kazancını kontrol etmek için yüksek açık çevrim kazançlı(90dB) bir işlemsel yükselteç ve benzetim değerleri elde edilmiş dirençlerin boyutlandırılmasıyla gerçekleştirilmiştir. [3]

A. Gökçen bu çalışmada, doğrusal olmayan terimleri yok etme tekniklerinden on tanesini açıklamıştır. Bu tekniklerin kullanılabileceği uygun aktif komponentlerden işlemsel yükselteç, akım konveyörü, Diferansiyel Gerilim Akım Konveyörü (DVCC), Diferansiyel Fark Akım Konveyörü (DDCC) ve İşlemsel Trans direnç Yükselticisi (OTRA) açıklanmıştır. MOS-C ile birinci dereceden tüm geçişli filtre, tek yükselteç biquad, Fleischer Tow biquad, Kerwin- Huelsman-Newcomb Biquad, elektronik değişken frekanslı osilatör, ICCII ile Tow-Thomas Biquad ve karesel osilatör uygulama örnekleri gerçekleştirilmiştir. [4]

Mihai ve diğerleri, CMOS teknolojisi kullanarak tam entegre sürekli zamanlı alçak geçişli filtre çalışması yapmıştır. Voltaj kontrollü dirençler yani doymamış bölgede çalıştırılan MOS transistörler ve entegre kapasitörler kullanılarak aktif bir RC devresi kullanmıştır. Bu devrenin proses ve sıcaklık değişimlerinin kompanzasyonuna

izin veren ve kesim frekansı 3kHz civarında voltaj ile ayarlanabilir olduğu belirtilmiştir. $\pm 5V$ güç kaynaklarıyla 94 dB' nin üzerinde bir dinamik aralığa ulaşılmıştır. [5]

Mohammed ve diğerleri çalışmalarında, yeni bir sürekli zamanlı MOS evrensel filtre yapısı önermiştir. Bu yapıda MOSFET-C tasarım yaklaşımı esas alınmıştır. Bu yapıda doğrusal olmayan terimleri yok tekniği kullanılmıştır. OPAMP dinamikleri, MOSFET' in parazit kapasitans etkileri ve ideal olmayan etkileri azaltmak için dengeleme teknikleri ve tasarım yöntemleri anlatılmıştır. [6]

Khaled ve diğerleri, İşlemsel Trans direnç Yükselticisinin (OTRA) yeni bir CMOS gerçekleştirilmesini tanıtmıştır. OTRA' nın özelliklerinin, omik bölgede çalışan MOS transistörlerini kullanan VLSI uygulamaları için uygun olduğunu açıklamıştır. OTRA' nın voltaj yükselteçlerinde, çarpıcılarda, entegratörlerde, sürekli zaman filtrelerinde ve kareleme osilatöründeki uygulamaları sunulmuştur. OTRA' nın giriş terminallerindeki akım işleme kabiliyetinden yararlanan gerilim modu filtreleri sunulmuştur. Önerilen devrelerin hem pasif kompanzasyonu hem de kendi kendinin kompanzasyonu açıklanmıştır. Önerilen devrelerde direnç yerine MOS teknolojisi kullanılmıştır. OTRA kazançtan bağımsız bir şekilde sabit bir bant genişliği sağlamıştır. [7]

Khushi ve diğerleri çalışmalarında, işlemsel trans direnç amplifikatörü olan yalnızca bir OTRA bloğundan ve birkaç pasif bileşenden oluşan, birinci dereceden farklı tipte bir voltaj modlu alçak geçiren, yüksek geçiren ve tamamen geçiren filtre önermiştir. OTRA' nın CMOS gerçekleştirilmesi ile bu filtreyi uygulamıştır. [8]

Ahmet ve diğerleri çalışmalarında, yeni bir 5. dereceden video bandı eliptik filtre topolojisi sunmuştur. Video uygulamalarında yüksek dereceli eliptik filtrelerin kullanıldığı belirtilmiştir. Eliptik filtre konfigürasyonu, iki kademeli bağlantılı alçak geçişli çentik filtreden ve İşlemsel Trans direnç Yükselticisi (OTRA) tabanlı Fleischer Tow biquad kullanılarak elde edilen bir alçak geçişli filtreden oluşturulmuştur. [9]

Nabil ve diğerleri çalışmalarında, İşlemsel Trans direnç Yükselteçleri (OTRA) kullanılarak dördüncü dereceden filtre yapılarının tasarımını sunmuştur. OTRA tabanlı ikinci dereceden alçak geçiş ve yüksek geçiş filtresi doğrulanmış ve dördüncü dereceden

bant geçiren ve çentik filtre topolojileri de elde edilmiştir. Önerilen işlemsel trans direnç yükselteç tabanlı devrelerde direnç yerine doğrusal olmayan terimleri yok etme tekniği kullanılmıştır.[10]

Shyan ve diğerleri çalışmalarında, işlemsel trans direnç yükselteçleri (OTRA'lar) kullanan yüksek dereceli doğrusal dönüşüm MOSFET-C filtrelerini sunmuştur. Bu filtrelerde direnç yerine MOSFET' in farklı bir yok etme tekniği kullanılmıştır. Üçüncü dereceden bir Chebychev alçak geçiren filtre gösterilmiştir. [11]

Ahmet ve diğerleri çalışmalarında, tek bir işlemsel geçiş-direnç kuvvetlendirici ile gerilim modlu ikinci dereceden süzgeç tasarımını gerçekleştirmiştir. Bu topoloji ile alçak geçiren, yüksek geçiren, bant geçiren, bant söndüren ve tüm dayanıklı süzgeç kapasitesini sentezlemiştir. Çalışmada kullanılan bu filtreler OTRA ile gerçekleştirilmiştir. Gerçeklenen filtre devrelerinde direnç yerine MOSFET kullanmıştır. [12]

Rajeshwari ve diğerleri çalışmalarında, tek işlemsel trans direnç amplifikatörü (OTRA) tabanlı bikuadratik filtre konfigürasyonu önermiştir. Topolojiin, uygun giriş seçenekleriyle alçak geçiren, yüksek geçiren ve bant geçiren filtre fonksiyonlarını sentezlemek için kullanılabilir olduğu belirtilmiştir. Bu konfigürasyon, açısal frekanstan bağımsız olarak kontrol edilebilen, yüksek kalite faktörlü filtrelere uygulayabilir olduğu açıklanmıştır. OTRA' nın CMOS gerçekleştirilmesi yapılmıştır. [13]

Qian ve diğerleri çalışmalarında, son kırk yılda yayınlanan eşik altı MOSFET kısa kanal etkilerinin (SCE'ler) analitik modellerini araştırmış, gözden geçirmiş ve eleştirmiştir. Kısa kanallı bir MOSFET' de iki boyutlu Poisson denkleminin analitik çözümü için basitleştirilmiş geometri sunulmuştur. Poisson'ın denklemleri açıklanmıştır. [14]

Nariman ve diğerleri çalışmalarında, işlemsel trans direnç yükselteçleri (OTRA) bloğunu kullanan kesirli dereceli bir ters filtrenin (FOIF) genelleştirilmiş bir topolojisini önermiştir. Genelleştirilmiş kabuller kullanılarak tanıtılan topolojiden yedi farklı

konfigürasyon çıkarmıştır. OTRA' nın PSPICE ile gerçeklemesi iki adet AD844 entegresi ile yapılmıştır. [15]

Uğur ve diğerleri çalışmalarında, üç yeni işlemsel trans direnç yükseltici (OTRA)- topraklanmış paralel emmitans simülatör tabanlı topolojisini sunmuştur. Önerilen immitans simülatörlerinin performansı dördüncü dereceden bant geçiren filtre üzerinde gösterilmiştir. OTRA' nın PSPICE gerçeklemesinde iki adet AD844 entegresi kullanılmıştır. [16]

Tayfun ve diğerleri çalışmalarında, yeni bir diferansiyel voltaj akım taşıyıcısı (DVCC) tabanlı karma modlu (MM) analog filtre önermiştir. Önerilen devre aynı anda voltaj modu (VM), alçak geçişli (LP), yüksek geçişli (HP) ve bant geçişli (BP) yanıtları sağlayabildiği belirtilmiştir. Ayrıca eş zamanlı olarak hem evirici olmayan hem de evirici akım modulu LP, HP ve BP yanıtlarını üretebilir olduğu belirtilmiştir. İlgili çıkış akımlarının evirici ve evirici olmayan çentik ve tüm geçiren filtre akımlarının bağlantısının kolayca yapılabilir olduğu belirtilmiştir. Önerilen topoloji aynı anda trans giriş modu HP ve BP yanıtlarını gerçekleştirirken aynı anda trans empedans modu LP, HP ve BP yanıtlarını da gerçekleştirilebilir olduğu bilgisi verilmiştir. [17]

Tolga ve diğerleri çalışmalarında, iki yeni voltaj modlu (VM) birinci dereceden tüm geçiş filtreleri (APF'ler) önermiştir. Önerilen APF' lerden biri evirmeyen tepki sağlayabilir, diğeri ise evirici tepki gerçekleştirebilmiştir. Önerilen devreler iki adet ikinci nesil akım konveyörü ile tasarlanmıştır. Bir uygulama olarak ters çeviren birinci dereceden voltaj modlu tüm geçiren filtre kullanılarak bir karesel osilatör tasarlanmıştır. [18]

Metin ve diğerleri çalışmalarında, tek bir çift çıkışlı akım konveyörü kullanan, topraklanmış kapasitöre sahip, kademeli gerilim modlu bir tüm geçişli filtre sunmuştur. Bu filtre iki adet dirence ve bir adet kapasitöre sahiptir. DO-CCII' nın CMOS gerçeklemesi açıklanmıştır. Yüksek giriş empedansı ile standart tek çıkışlı bir konveyör kullanarak birçok özelliği bir araya getirmiştir. [19]

Yucel ve diğerleri çalışmalarında, ikinci nesil akım taşıyıcı (CCII) ve bir topraklama kondansatörü olmak üzere tek aktif eleman kullanan iki yeni gerilim modlu

(VM) birinci dereceden tüm geişli filtreler önermiştir. Önerilen ilk filtrede çift çıkışlı bir CCII (DO-CCII) kullanmış, diğesinde ise değıştirilmiş eksi tipi CCII (MCCII–) kullanmıştır. Önerilen devrelerde idealsizlik analizi yapılmıştır. Önerilen filtrelerin iki karesel osilatör uygulaması verilmiştir. Önerilen ikinci konfigürasyon için ticari olarak temin edilebilen IC'ler (AD844'ler) kullanılarak deneysel testler gerçekleştirilmiştir. Eksi çıkışlı ikinci nesil akım taşıyıcının(M-CCII) iki adet AD844 entegresi ile gereklemesi gösterilmiştir.[20]

Korkmaz ve diğeri çalışmalarında, CCII tabanlı yeni bir memindüktör emülatör devresini sunmuştur. Devre birkaç aktif ve pasif devre elemanından oluşturulmuştur. Önerilen devrenin performansını ortaya koymak amacıyla farklı çalışma frekanslarında, sıcaklıklarda, Monte Carlo, en kötü durum analizi ve uçuculuk testi gibi farklı analiz türlerine başvurulmuştur. Sunulan devrede iki adet DO-CCII kullanılmıştır. Benzetim programında DO-CCII' nın gereklemesi için üç adet AD844 entegresi ve iki adet diren kullanılmıştır.[21]

Anwar ve diğeri çalışmalarında, geniş bir dinamik aralıkta çalışan yeni bir ikinci nesil akım konveyörlü, direnli, kapasitanslı sinüzoidal osilatör açıklamıştır. Salınım durumu ve salınım frekansı iki kontrol direnci ile bağımsız olarak ayarlanabilir olduğı belirtilmiştir. Önerilen devre topraklanmış kapasitör ve bir adet CCII+ kullanmış ve ticari olarak temin edilebilen AD844 entegresi ile gereklenmiştir. [22]

Metin ve diğeri çalışmalarında, yarı akım kazancına sahip bir akım konveyörü kullanılarak yeni bir tüm geişli filtre kullanmıştır. Sunulan devre ile daha az eleman kullanılarak yüksek giriş empedansı ve topraklanmış kapasitör özelliklerini bir arada sağlayan çalışma gereklenmiştir. Önerilen devrede değıştirilmiş eksi tipi CCII (MCCII–) kullanılmıştır. MCCII'nin CMOS gereklemesi yapılmıştır. MCCII'nin benzetim programında gereklemesi için iki adet AD844 entegresi ve iki adet diren kullanılmıştır.[23]

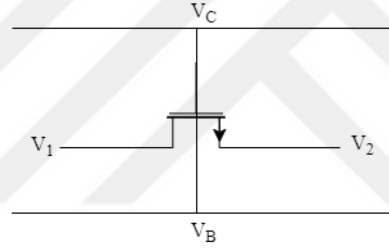
Bu tezde yer alan analog devreler için ticari olarak temin edilebilen AD844 entegresi kullanılmıştır. [24]

Bu çalışmada, yukarıda belirtilen çalışmalardan farklı olarak MOSFET elemanının direnç olarak nasıl davrandığı ve dirence en yakın çalıştığı aralıklar tespit edilmeye çalışılmıştır. Teorik olarak MOSFET yapılı direnç elemanlarının denklemleri [4] numaralı çalışmada yer almaktadır. Yukarıda bahsedilen çalışmalarda MOSFET yapılı direnç elemanının doğrusal çalıştığı bölgede normal direnç ile aynı olup olmadığı konusunda inceleme ve kıyaslama yapılmamıştır. Bu çalışmada MOSFET yapılı direnç elemanlarının hem teorik olarak hangi direnç değerini aldığı hem de aynı W, L ve kapı değerleri ile PSPICE benzetim programında hangi değeri aldığı ile ilgili çalışmalar yapılmıştır. Bu çalışma ile ilgili tablolar detaylı olarak EK kısmında yer almaktadır. Bu değerler sayesinde MOSFET yapılı direnç elemanının normal dirence en yakın hangi aralıkta çalıştığı tespit edilmiştir. Yani MOSFET yapılı direnç elemanının kapı gerilimi değiştirilerek farklı direnç değerleri elde edilebilir. Böylece aynı devre farklı çalışma frekansı, kalite faktörü gibi değerlere sahip olabilir. Böylece devre üzerinde fiziksel bir değişim olmadan elektronik olarak kontrollük sağlanabilir. Birinci bölümde MOSFET elemanının direnç olarak kullanımından ve meydana getirdiği doğrusal olmayan terimlerin yok edilmesinden bahsedilmiştir. İkinci bölümde MOSFET elemanının direnç elemanı olarak kullanımına ilişkin tekniklerin teorik analizi ve benzetim sonuçları elde edilmiştir. Üçüncü bölümde ile normal direnç elemanının analog devrelerde kullanılması ile MOSFET elemanının direnç olarak analog devrelerde kullanılmasının gerçekleştirilmesi ve kıyaslaması yapılmıştır. Bu devrelere ilişkin teorik analizler sunulmuştur. Üçüncü bölümde sunulan devrelere ait PSPICE benzetim sonuçları verilmiştir. Dördüncü bölümde çalışma ile ilgili sonuçlar ve öneriler açıklanmıştır.

1. MOSFET TABANLI DİRENÇ GERÇEKLEMELERİNDE DOĞRUSAL OLMAYAN TERİMLERİ YOK ETME TEKNİKLERİ

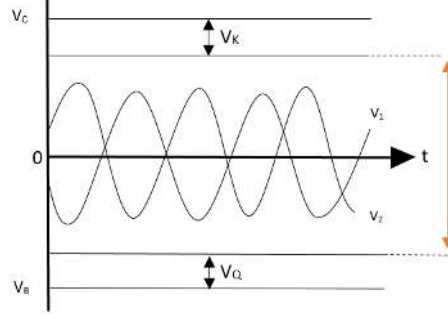
1.1 Voltaj Kontrollü Direnç Olarak MOSFET

Bilindiği üzere MOSFET elemanı gerilim kontrollü bir elemandır. MOSFET elemanın elektriksel bağlantısı Şekil 1.1.'de verilen şekildeki gibi akaç ucuna V_1 , kaynak ucuna V_2 , kapı ucuna V_c ve taban ucuna V_B gerilimleri uygulanarak yapılmaktadır. Akaç ve kaynak uçları arasındaki gerilimin büyüklüğü MOSFET elemanının çalışma bölgesini belirler. MOSFET elemanı direnç olarak kullanılacağı zaman triod(omic) bölgesinde çalıştırılır.[6]

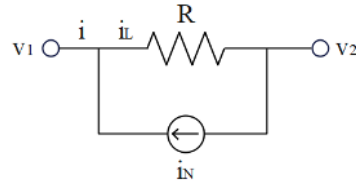


Şekil 1.1. N-MOSFET Sembolü

MOSFET' in bu bölgede çalıştırılması için akaç ve kaynak uçlarına uygulanacak olan gerilim, Şekil 1.2.' de gösterildiği gibi olmalıdır. Şekilden de anlaşılacağı üzere akaç ve kaynak uçları arasına uygulanacak gerilimin, kapı ucuna uygulanan V_c geriliminin V_K kadar altında ve taban ucuna uygulanan V_b geriliminin V_Q kadar üstünde bir gerilim aralığında olması gerekmektedir. [2]



Şekil 1.2. MOSFET' in Doğrusal Çalışma Gerilim Aralığı



Şekil 1.3. MOS Transistörün Küçük Sinyal Modeli

Şekil 1.3 de Mos transistöre ait küçük sinyal modeli gösterilmiştir. Bu modelde i_N , transistörün v_1 ve v_2 gerilimleri arasındaki doğrusal olmayan ters yönlü bir akımı ifade etmektedir. Buna göre toplam akımı Denklem (1.1)'deki gibi yazılabilir.[6]

$$i = i_L - i_N \quad (1.1)$$

i_L ise v_1 ve v_2 gerilimlerinin iletkenlik ile çarpımı ile elde edilmiştir. Denklem (1.2) de gösterildiği gibi ifade edilebilmektedir.

$$i_L = G(v_1 - v_2) \quad (1.2)$$

İletkenlik G ise Denklem (1.3) teki gibidir.[1]

$$G = \mu C_{ox} \frac{W}{L} (V_C - V_{TB}) \quad (1.3)$$

Bu denklemde W MOSFET' in kanal genişliği, L kanal uzunluğu, μ etkili hareketlilik, C_{ox} birim alan başına oksit kapasitansı (örneğin $0.5 \text{ fF}/\mu\text{m}^2$) ve V_{TB}

transistörün eşik voltajıdır. V_{TB} ve μ sıcaklıkla düşer. Denklem (1.1)'de i_N nin etkisi sıfırlanırsa transistör iletkenliği Denklem (1.3) ile verilen doğrusal bir direnç gibi davranır; burada direnç $R=1/G$ den Denklem (1.3) kullanıldığında R direnç değeri Denklem (1.4) deki gibi yazılabilir. [4]

$$R = \left(\frac{L}{W}\right) R_s \quad (1.4)$$

R_s değeri ise Denklem (1.5)'deki gibidir. [6]

$$R_s = \frac{1}{\mu C_{OX}(V_C - V_{TB})} \quad (1.5)$$

Denklem (1.5) kullanılarak R direnç değeri Denklem 1.6'daki gibi yazılabilir.

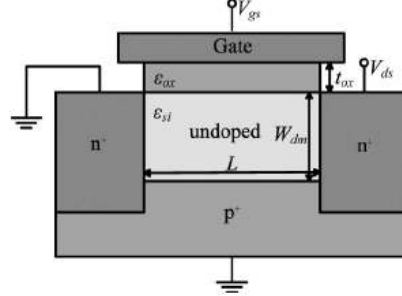
$$R = \frac{L}{W} \cdot \frac{1}{\mu C_{ox}(V_C - V_{TB})} \quad (1.6)$$

Denklem (1.6)'dan anlaşılacağı üzere R 'nin değeri MOSFET'in L değeri ile doğru, W değeri ile ters orantılıdır. Çünkü L arttıkça MOSFET'in akaç ve kaynak uçlarından akan akımın akacağı yol uzayacaktır. Bu da MOSFET'in iç direncini arttıracaktır. W değeri arttığında ise akaç ve kaynak uçları arasındaki elektron akışı daha geniş bir yüzeyden akacaktır. Bu nedenle MOSFET'in iç direnci azalacaktır.

Denklemlerde yer alan threshold voltajının açılımı ise Denklem (1.7)' deki gibidir.

$$V_{TB} = V_{fb} + 2\phi_B + \frac{\sqrt{qN_a 2\epsilon_s 2\phi_B}}{C_{ox}} \quad (1.7)$$

V_{FB} düz bant voltajıdır. Yani alt tabakanın enerji bandının Si-SiO₂ arayüzünde düz olması için uygulanan gerilimdir. ϕ_B ise transistörün yüzey gerilimidir. N_A toplu katkı konsantrasyonudur (bulk doping concentration). [25]



Şekil 1.4. MOSFET'in İç Yapısı

Şekil 1.4. [14] makalesinden alınmıştır. Bu şekil MOSFET'in iletkenlik denkleminde yer alan C_{ox} terimini ifade etmek amacıyla sunulmuştur. C_{ox} , bu şekilde taban alt tabakasının üstündeki yüklenilmemiş bölge ile kapı tabakası arasında bulunan alandaki oksit kapasitansını ifade etmektedir. C_{ox} oksit kapasitansı Denklem (1.8)' de sunulmuştur. Geçit dielektriğinin SiO₂ ve dielektrik sabiti $\epsilon_{ox} = 3,9$ olduğu varsayılmıştır. Şekil 1.4.' de gösterildiği gibi t_{ox} elektriksel oksit kalınlığını ifade etmektedir. [25]

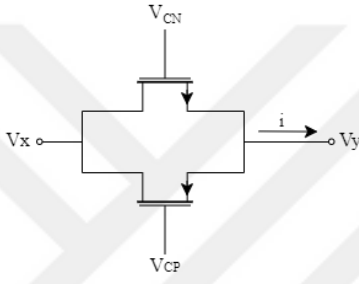
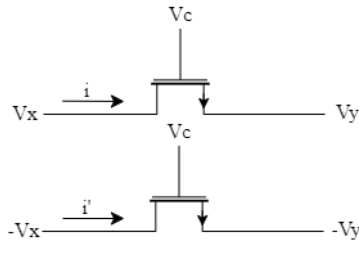
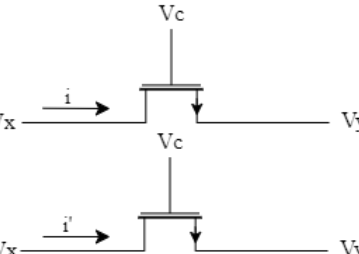
$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (1.8)$$

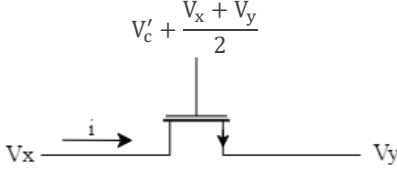
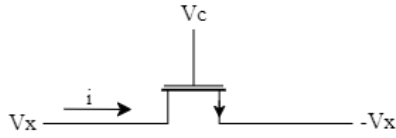
1.2 Doğrusal Olmayan Terimleri Yok Etme Teknikleri

Transistör akımının doğrusal olmayan etkilerini yok etmek için birçok farklı teknik sunulmuştur. Bazı doğrusal olmayan terimleri yok etme tekniklerinde birden fazla transistör kullanılmıştır ve bu tekniklerde akımların toplandığı veya farkının alındığı gözlemlenmiştir. Yannis Tsividis' in makalesinde belirtilen toplamda sekiz adet yok etme tekniği Tablo 1.1.' de gösterilmektedir [2]. Alt tabaka basit olması için gösterilmemiştir; Tabloda doğrusal olmayan terimleri yok etme tekniklerinden (a) dışındaki tüm tekniklerde alt tabakanın V_B ye bağlı olduğu varsayılır. Doğrusal olmayan

terimleri yok etme tekniği (a)’ da p-kanal MOSFET kullanılır ve p-kanal MOSFET’in alt tabakası V_B ‘nin tam tersine bir değere bağlanır. Bu tezde kullanılan yok etme teknikleri 1.2.1 numaralı başlık altında açıklanmıştır. [2]

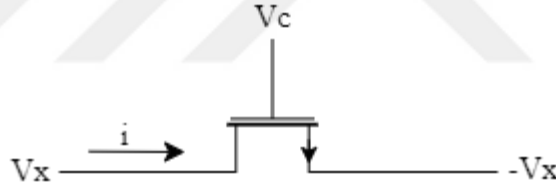
Tablo 1.1. Doğrusal Olmayan Terimleri Yok Etme Teknikleri

a	$i = (V_x - V_y) \left(\frac{1}{R_N} + \frac{1}{R_P} \right)$ 	b
c	$i - i' = \frac{2(V_x - V_y)}{R}$ 	d
e	$i - i' = \frac{2V_x}{R}$ 	f

g	$i = \frac{V_x - V_y}{R}$ 	$i = \frac{2V_x}{R}$ 
----------	---	---

1.2.1 Birinci Doğrusal Olmayan Terimleri İptal Etme Tekniği

Bu teknikte saturasyon bölgesinde olmayan bir NMOS kullanılır. NMOS transistörün akaç ve kaynak uçları eşit ancak zıt voltaj değerinde bir gerilime bağlanır. Şekil 1.5.'de bu bağlantı gözükmektedir. Alt tabakanın kaynak ucuna bağlı olduğu varsayılır, böylece yüzey etkisi (body effect) ihmal edilir. [4]



Şekil 1.5. Birinci Doğrusal Olmayan Terimleri Yok Etme Tekniği

Şekil 1.5.'de belirtilen transistör akımı i Denklem (1.9)'daki gibi yazılabilir;

$$i = i_L - i_N \quad (1.9)$$

Birinci yok etme tekniği için i_L ve i_N akımlarının denklemleri Denklem (1.10) ve (1.11)'deki gibi tanımlanmıştır;

$$i_N = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R - V_x)^{3/2} - \gamma V_R^{1/2} 2V_x \right] \quad (1.10)$$

$$i_L = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) 2V_x \quad (1.11)$$

Transistörün V_T eşik gerilim voltajı Denklem (1.12)'deki gibi sunulmuştur.

$$V_T = V_{FB} + \phi_B + \gamma V_R^{1/2} \quad (1.12)$$

Denklem (1.12)' de, V_{FB} düz bant (flat band) voltajıdır, ϕ_B ise transistörün yüzey gerilimidir. Transistör akımı i Denklem (1.13)'deki gibidir;

$$i = \left(\frac{W}{L}\right) \mu C_{ox} \left\{ (V_C - V_{FB} - \phi_B) 2V_x \right. \\ \left. - \frac{2}{3} \gamma \left[(V_R + V_x)^{3/2} - (V_R - V_x)^{3/2} - V_R^{1/2} 2V_x \right] \right\} \quad (1.13)$$

Alt tabaka kaynağa bağlandığı durumda yüzey etkisi γ sıfır olduğu için doğrusal olmayan terimler ihmal edilerek Denklem (1.14)'deki gibi olmaktadır.

$$i = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_{FB} - \phi_B) 2V_x \quad (1.14)$$

Denklem (1.14) düzenlendiğinde transistörün direnç değeri Denklem (1.15)'deki gibi hesaplanabilir;

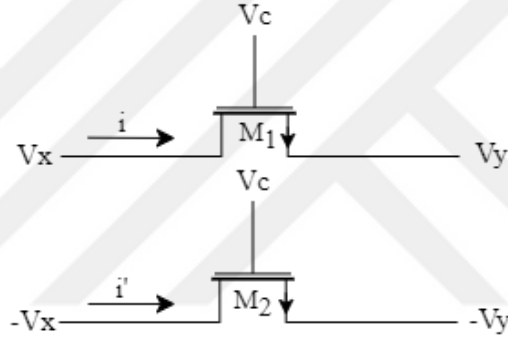
$$R = \frac{2V_x}{i} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_{FB} - \phi_B)} \quad (1.15)$$

$$R = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T)} \quad (1.16)$$

Birinci doğrusal olmayan terimleri yok etme tekniği kullanılarak, doğrusal olmayan terimler ortadan kaldırılabilir. Bunun için yüzey etkisi (body effect) etkisinin sıfır olması gerekmektedir.

1.2.2 İkinci Doğrusal Olmayan Terimleri İptal Etme Tekniği

Bu teknikte, iki adet NMOS transistör kullanılmıştır. Bu transistörlerin akaç ve kaynak uçlarına eşit ve zıt voltaj uygulanmıştır. Akaç ve kaynak uçlarına uygulanan gerilimler Şekil 1.6.'daki resimde gösterilmiştir.



Şekil 1.6. İkinci Doğrusal Olmayan Terimleri Yok Etme Tekniği

Transistörlerin akımı Denklem (1.17) ile ifade edilmektedir.

$$i_1 - i_2 = [i_{L1} - i_{L2}] - [i_{N1} - i_{N2}] \quad (1.17)$$

Denklem (1.18) ve (1.19)'da bulunan terimler Denklem (1.17)'de bulunan doğrusal ve doğrusal olmayan terimleri ifade etmektedir.

$$i_{N1} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x^2 - V_y^2)^{3/2} + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.18)$$

$$i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} \left((-V_x)^2 - (-V_y)^2 \right) + \frac{2}{3} \gamma (V_R - V_x)^{3/2} - \frac{2}{3} \gamma (V_R - V_y)^{3/2} - \gamma V_R^{1/2} ((-V_x + V_y)) \right] \quad (1.19)$$

$$i_{L1} = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) (V_x - V_y) \quad (1.20)$$

$$i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) ((-V_x) - (-V_y)) \quad (1.21)$$

Denklem (1.18) ve (1.19)'a göre akımın doğrusal olmayan terimi i_1 - i_2 Denklem (1.22)'deki gibi gösterilmiştir.

$$i_{N1} - i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \frac{2}{3} \gamma (V_R - V_x)^{3/2} + \frac{2}{3} \gamma (V_R - V_y)^{3/2} - 2 \gamma V_R^{1/2} ((V_x - V_y)) \right] \quad (1.22)$$

Akımın doğrusal terimi i_1 - i_2 ise Denklem (1.23) ile ifade edilmektedir.

$$i_{L1} - i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) 2(V_x - V_y) \quad (1.23)$$

Böylece doğrusal ve doğrusal olmayan terimleri içeren akım, Denklem (1.24)'deki gibi ifade edilir.

$$i_1 - i_2 = \left[\left(\frac{W}{L} \right) \mu C_{ox} (V_C - V_T) 2(V_x - V_y) - \left(\frac{W}{L} \right) \mu C_{ox} \left[\frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \frac{2}{3} \gamma (V_R - V_x)^{3/2} + \frac{2}{3} \gamma (V_R - V_y)^{3/2} - 2\gamma V_R^{1/2} ((V_x - V_y)) \right] \right] \quad (1.24)$$

Yüzey etki(body effect) katsayısı sıfır olduğu durumda doğrusal olmayan terimler ihmal edilebilir. Böylece transistör akımı Denklem (1.25)'deki gibi olmaktadır.

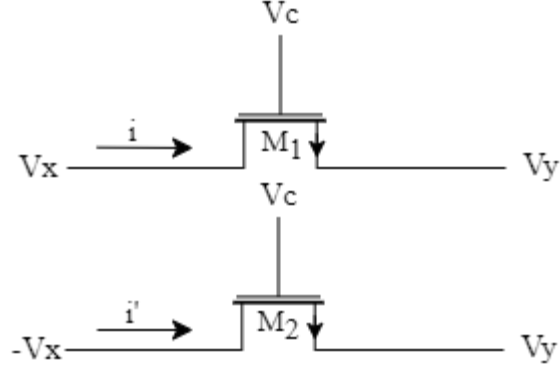
$$i = \left(\frac{W}{L} \right) \mu C_{ox} (V_C - V_T) 2(V_x - V_y) \quad (1.25)$$

NMOS transistörün direnç değeri ise Denklem (1.26)'daki gibi olmaktadır.

$$R = \frac{2(V_x - V_y)}{i} = \frac{1}{\left(\frac{W}{L} \right) \mu C_{ox} (V_C - V_{FB} - \phi_B)} = \frac{1}{\left(\frac{W}{L} \right) \mu C_{ox} (V_C - V_T)} \quad (1.26)$$

1.2.3 Üçüncü Doğrusal Olmayan Terimleri İptal Etme Tekniği

Bu teknik ikinci doğrusal olmayan terimleri yok etme tekniğine benzerdir. Yalnızca kaynak voltajları aynı değerdedir. Yine benzer şekilde iki adet NMOS transistör kullanılmıştır. Bu teknik Şekil 1.7.'deki resimde açıkça görülmektedir.



Şekil 1.7. Üçüncü Doğrusal Olmayan Terimleri Yok Etme Tekniği

Doğrusal ve doğrusal olmayan terimler Denklem (1.27), (1.28), (1.29) ve (1.30)'daki gibi ifade edilmektedir.

$$i_{N1} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x^2 - V_y^2) + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.27)$$

$$i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} ((-V_x)^2 - (-V_y)^2) + \frac{2}{3} \gamma (V_R - V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (-V_x - V_y) \right] \quad (1.28)$$

$$i_{L1} = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) (V_x - V_y) \quad (1.29)$$

$$i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) ((-V_x) - (V_y)) \quad (1.30)$$

Akımın doğrusal olmayan terimi $i_{N1} - i_{N2}$ Denklem (1.31)'deki gibidir.

$$i_{N1} - i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R - V_x)^{3/2} - 2\gamma V_R^{1/2} (V_x) \right] \quad (1.31)$$

Akımın doğrusal olan terimi $i_{L1} - i_{L2}$ Denklem (1.32)'deki gibi hesaplanmaktadır.

$$i_{L1} - i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_{TB}) 2(V_x) \quad (1.32)$$

Böylece doğrusal ve doğrusal olmayan terimleri içeren akım, Denklem (1.33)'deki gibi ifade edilir.

$$i_1 - i_2 = \left(\frac{W}{L}\right) \mu C_{ox} \left[(V_C - V_T) 2(V_x) - \left[\frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R - V_x)^{3/2} - 2\gamma V_R^{1/2} (V_x) \right] \right] \quad (1.33)$$

Yüzey etki(body effect) katsayısı sıfır olduğu durumda doğrusal olmayan terimler ihmal edilerek transistor akımı Denklem (1.34)'deki gibi olmaktadır.

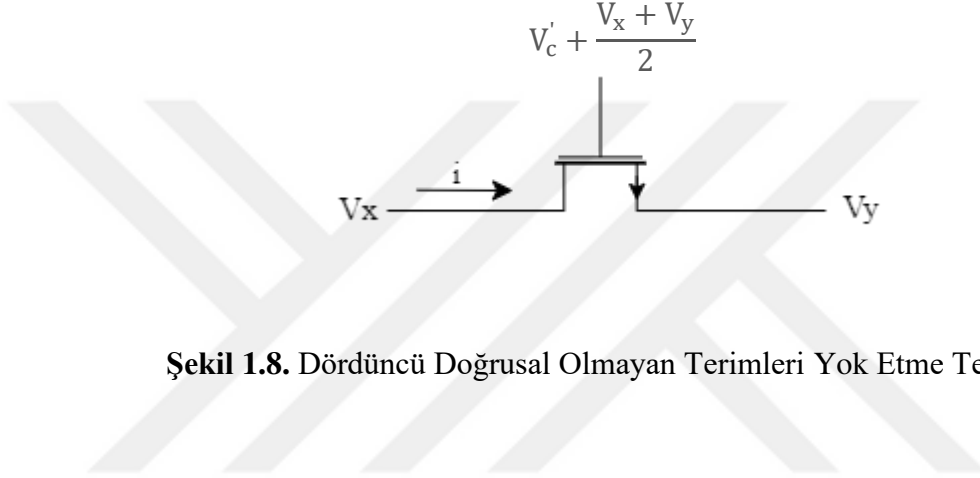
$$i = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) 2(V_x) \quad (1.34)$$

NMOS transistörün direnç değeri ise Denklem (1.35)'deki gibi olmaktadır.

$$R = \frac{2(V_x)}{i} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T)} \quad (1.35)$$

1.2.4 Dördüncü Doğrusal Olmayan Terimleri İptal Etme Tekniği

Şekil 1.8.'de bir adet NMOS transistör kullanılarak elde edilmiş doğrusal olmayan terimleri yok etme tekniği yer almaktadır. Bu teknikte akaç ve kaynak uçları arasına farklı voltaj uygulanmıştır. Kapı gerilimi ise önceki tekniklerdeki gibi direkt olarak bir gerilim kaynağına bağlı değildir. Akaç ve kaynak uçlarına bağlı voltajlar ile birlikte kapı gerilimi bir kontrol bileşenleri ile kontrol edilmektedir.



Şekil 1.8. Dördüncü Doğrusal Olmayan Terimleri Yok Etme Tekniği

Şekil 1.8. de yer alan transistörün akımı Denklem (1.36)'daki gibi ifade edilmektedir.

$$i = i_L - i_N \quad (1.36)$$

Bu yok etme tekniğinin doğrusal ve doğrusal olmayan terimleri Denklem (1.37) ve (1.38)'deki gibi ifade edilmektedir.

$$i_N = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x^2 - V_y^2) + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.37)$$

$$i_L = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) (V_x - V_y) \quad (1.38)$$

Transistörün kontrol bileşeni $V_C = V'_C + \frac{V_x + V_y}{2}$ şeklinde ifade edildiği durumda doğrusal akım Denklem (1.39)'daki gibi ifade edilmektedir.

$$i_L = \left(\frac{W}{L}\right) \mu C_{ox} \left(V'_C + \frac{V_x + V_y}{2} - V_T\right) (V_x - V_y) \quad (1.39)$$

Bu denklem düzenlendiği durumda i_L Denklem (1.40)'daki gibi olmaktadır.

$$i_L = \left(\frac{W}{L}\right) \mu C_{ox} (V'_C - V_T) (V_x - V_y) + \left(\frac{V_x^2 - V_y^2}{2}\right) \quad (1.40)$$

Transistör akımında i_L ve i_N konulduğunda i akımı Denklem (1.41)'deki gibi olmaktadır.

$$i = \left(\frac{W}{L}\right) \mu C_{ox} \left\{ (V'_C - V_T) (V_x - V_y) - \left[\frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} + \gamma V_R^{1/2} ((V_x - V_y)) \right] \right\} \quad (1.41)$$

Yüzey etkisi katsayısı sıfır olduğu durumda doğrusal olmayan terimler yok edilirse transistor akımı i Denklem (1.42)'deki gibi olmaktadır.

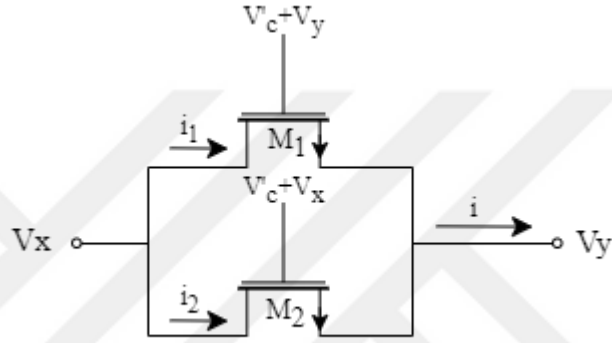
$$i = \left(\frac{W}{L}\right) \mu C_{ox} (V'_C - V_T) (V_x - V_y) \quad (1.42)$$

NMOS transistörün direnç değeri ise Denklem (1.43)'deki gibi olmaktadır.

$$R = \frac{(V_x - V_y)}{i} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V'_C - V_T)} \quad (1.43)$$

1.2.5 Beşinci Doğrusal Olmayan Terimleri İptal Etme Tekniği

Bu teknikte iki adet NMOS transistör kullanılmaktadır. Kapı gerilimi bir önceki teknikte olduğu gibi direkt gerilim kaynağına bağlı değildir. Kapı gerilimlerinden biri akaç gerilimi ile diğeri ise kaynak gerilimi ile kontrol edilmektedir. Bu kontrol bileşenleri Şekil 1.9.'da bulunan devrede daha açık bir şekilde gösterilmektedir.



Şekil 1.9. Beşinci Doğrusal Olmayan Terimleri Yok Etme Tekniği

Transistörlerin akımı Denklem (1.44) ile ifade edilmektedir.

$$i_1 + i_2 = [i_{L1} + i_{L2}] - [i_{N1} + i_{N2}] \quad (1.44)$$

Denklem (1.45) ve (1.46)'da Denklem (1.44)'de bulunan denkleme ait doğrusal olmayan terimler yer almaktadır.

$$i_{N1} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x^2 - V_y^2) + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.45)$$

$$i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x^2 - V_y^2) + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.46)$$

$$i_N = \left(\frac{W}{L}\right) \mu C_{ox} \left[(V_x^2 - V_y^2) + \frac{4}{3} \gamma (V_R + V_x)^{3/2} - \frac{4}{3} \gamma (V_R + V_y)^{3/2} - 2\gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.47)$$

Transistörün doğrusal terimleri ise Denklem (1.48)'deki gibi ifade edilmektedir.

$$i_{L1} = i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_C - V_T) (V_x - V_y) \quad (1.48)$$

Kontrol gerilimi ve eşik gerilimi doğrusal terimlerle değiştirilerek Denklem (1.49) ve (1.50)'deki terimler elde edilmektedir. Eşik gerilimi V_T , Denklem (1.12)'de açılımı verilen denkleme göre yerleştirilmiştir.

$$i_{L1} = \left(\frac{W}{L}\right) \mu C_{ox} \left[(V'_C + V_y - V_{FB} - \phi_B - \gamma V_R^{1/2}) (V_x - V_y) \right] \quad (1.49)$$

$$i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[(V'_C + V_y - V_{FB} - \phi_B - \gamma V_R^{1/2}) (V_x - V_y) \right] \quad (1.50)$$

$$i_L = \left(\frac{W}{L}\right) \mu C_{ox} \left[2 (V'_C - V_{FB} - \phi_B) (V_x - V_y) + [(V_x + V_y)(V_x - V_y)] - 2\gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.51)$$

$$i = \left(\frac{W}{L}\right) \mu C_{ox} \left[2(V'_C - V_{FB} - \phi_B)(V_x - V_y) + \frac{4}{3} \gamma(V_R + V_x)^{3/2} - \frac{4}{3} \gamma V_R^{1/2}(V_R + V_y)^{3/2} \right] \quad (1.52)$$

Doğrusal olmayan terimler iptal edildiği durumda transistör akımı i Denklem (1.53)'deki gibi ifade edilmektedir.

$$i = \left(\frac{W}{L}\right) \mu C_{ox} (V'_C - V_{FB} - \phi_B) 2(V_x - V_y) \quad (1.53)$$

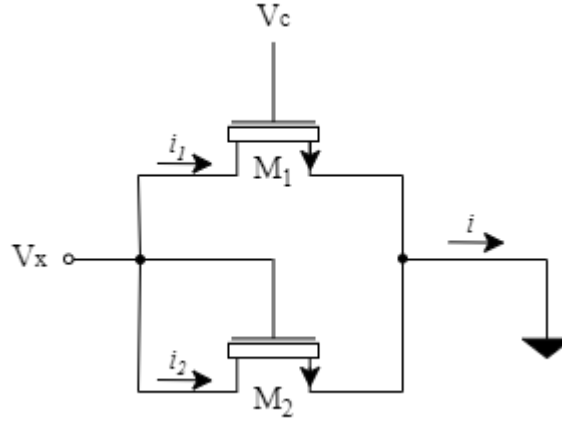
Böylece bu tekniğin direnci Denklem (1.54)'deki gibi hesaplanmaktadır.

$$R = \frac{2(V_x - V_y)}{i} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V'_C - V_T)} \quad (1.54)$$

1.2.6 Altıncı Doğrusal Olmayan Terimleri İptal Etme Tekniği

Şekil 1.10.'da bulunan devrenin çalışabilir olması için kullanılan transistörlerin tükenme modu (depletion mode) tipinde ürünler olması gerekmektedir. V_T eşik geriliminin de sıfırın altında bir değerde olması gerekmektedir. Aşağıdaki denklemlerde daha iyi ifade edilmektedir. Transistörler, üretim süreci parametrelerine bağlı bir miktarda doğrusallığın kalitesini artırmak için kasıtlı olarak yanlış eşlenebilir.

Bu devre diğer yok etme tekniklerine göre sınırlı bir direnç aralığında olmaktadır. Bunun nedeni ise transistörlerden biri V_C tarafından kontrol edilememektedir. V_x tarafından gelen bir gerilime paralel olduğundan sabit bir direnç değerinde olmaktadır. Bu durum pratik durumlarda çevresel ve fabrika toleransları göz önüne alındığında V_C 'nin kontrolünü zorlaştırmaktadır. Bu devrede direnç R 'nin denklemi önceki yok etme tekniğinden farklı olmaktadır. Eşik gerilimi V_T yerine $2V_T$ olmalıdır. [4]



Şekil 1.10. Altıncı Doğrusal Olmayan Terimleri Yok Etme Tekniği

Bu tekniğin akımı Denklem (1.55)'deki gibi tanımlanmaktadır.

$$i_1 + i_2 = [i_{L1} + i_{L2}] - [i_{N1} + i_{N2}] \quad (1.55)$$

Doğrusal olmayan terimler Denklem (1.56)'da verilen denklemdeki gibidir.

$$i_{N1} = i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left\{ \left[\frac{1}{2} V_x^2 + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R)^{3/2} - \gamma V_R^{1/2} V_x \right] \right\} \quad (1.56)$$

Doğrusal terimlerin ise Denklem (1.57)'deki gibidir.

$$i_{L1} = i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} [(V_C + V_x - 2V_T)(V_x)] \quad (1.57)$$

Transistör akımı i , doğrusal ve doğrusal olmayan akımlar kullanılarak Denklem (1.58)'deki gibi yazılmaktadır.

$$i = \left(\frac{W}{L}\right) \mu C_{ox} \left\{ (V_C - 2V_T)(V_x) - \left[\frac{4}{3} \gamma (V_R + V_x)^{3/2} - \frac{4}{3} \gamma (V_R)^{3/2} + 2\gamma V_R^{1/2} (V_x) \right] \right\} \quad (1.58)$$

Doğrusal olmayan terimler yok edildiğinde ise transistör akımı i Denklem (1.59)'daki gibi yazılmaktadır.

$$i = \left(\frac{W}{L}\right) \mu C_{ox} [(V_C - 2V_T)(V_x)] \quad (1.59)$$

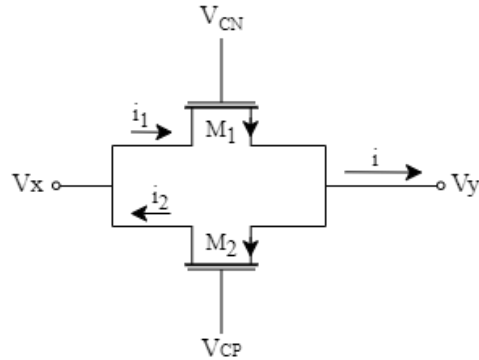
Bu şemalar doğrusal olmama durumlarını tamamen ortadan kaldırmaz. Direnç değeri ise Denklem (1.60)'daki gibidir.

$$R = \frac{V_x}{i} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V_C - 2V_T)} \quad (1.60)$$

Yüzey etkisi (body effect) sıfır olduğu durumda geri kalan doğrusal olmama durumlarında tamamen ortadan kaldırılır.

1.2.7 Yedinci Doğrusal Olmayan Terimleri İptal Etme Tekniği

Bu teknikte birer adet NMOS ve PMOS transistör kullanılmaktadır. Bu transistörlerin kapı gerilimleri direkt olarak kontrol edilmektedir. Bu iptal tekniğine ait devre Şekil 1.11. 'de verilmiştir.



Şekil 1.11. Yedinci Doğrusal Olmayan Terimleri Yok Etme Tekniği

Bu tekniğin akımı Denklem (1.61)'deki gibi ifade edilmektedir.

$$i_1 - i_2 = [i_{L1} - i_{L2}] - [i_{N1} - i_{N2}] \quad (1.61)$$

Bu transistörün doğrusal olmayan terimleri ise Denklem (1.62) ve (1.63)'deki gibi tanımlanmaktadır.

$$i_{N1} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x^2 - V_y^2) + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.62)$$

$$i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_y^2 - V_x^2) - \frac{2}{3} \gamma (V_R + V_x)^{3/2} + \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_y - V_x) \right] \quad (1.63)$$

$$i_N = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{4}{3} \gamma (V_R + V_x)^{3/2} - \frac{4}{3} \gamma (V_R + V_y)^{3/2} \right] \quad (1.64)$$

Transistörün doğrusal terimleri ise Denklem (1.65) ve (1.66)'daki gibi ifade edilmektedir.

$$i_{L1} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{CN} - V_T) (V_x - V_y) \quad (1.65)$$

$$i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{CP} - (-V_T)) (V_y - V_x) \quad (1.66)$$

$$i_L = \left(\frac{W}{L}\right) \mu C_{ox} (V_{CN} - V_{CP})(V_x - V_y) \quad (1.67)$$

Doğrusal ve doğrusal olmayan terimler dikkate alındığında transistör akımı i Denklem (1.68)'deki gibi olmaktadır.

$$i = \left(\frac{W}{L}\right) \mu C_{ox} \left\{ (V_{CN} - V_{CP})(V_x - V_y) - \left[\frac{4}{3} \gamma (V_R + V_x)^{3/2} - \frac{4}{3} \gamma (V_R + V_y)^{3/2} \right] \right\} \quad (1.68)$$

Doğrusal olmayan terimler yok edildiği durumda ise transistör akımı Denklem (1.69)'daki gibi olmaktadır.

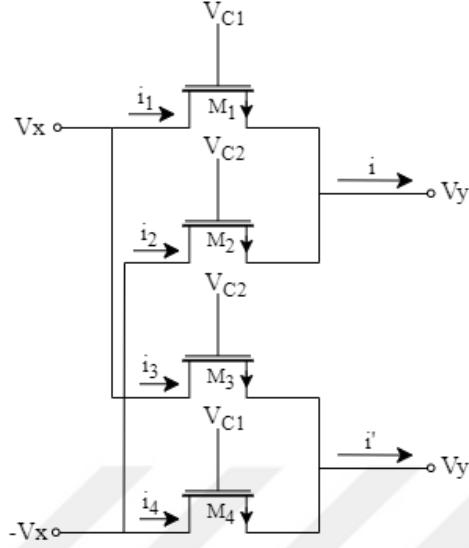
$$i = \left(\frac{W}{L}\right) \mu C_{ox} (V_{CN} - V_{CP})(V_x - V_y) \quad (1.69)$$

Direnç ise Denklem (1.70)'deki gibi hesaplanmaktadır.

$$\frac{1}{R_N} + \frac{1}{R_P} = \frac{(V_x - V_y)}{i} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V_{CN} - V_{CP})} \quad (1.70)$$

1.2.8 Sekizinci Doğrusal Olmayan Terimleri İptal Etme Tekniği

Doğrusal olmayan terimleri yok etmede kullanılan diğer teknik ise Şekil 1.12.'deki gibidir. Bu teknikte dört adet NMOS kullanılmaktadır. Kapı gerilimleri ise direkt olarak uygulanmaktadır. Ancak iki farklı kapı gerilimi uygulanmaktadır. Şekil 1.12.'deki şemada bu durum daha açık bir şekilde gösterilmektedir.



Şekil 1.12. Sekizinci Doğrusal Olmayan Terimleri Yok Etme Tekniği

Bu tekniğin doğrusal olmayan terimleri Denklem (1.71) ve (1.72)'deki gibidir.

$$i_{N1} = i_{N3} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x^2 - V_y^2) + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.71)$$

$$i_{N2} = i_{N4} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} ((-V_x)^2 - V_y^2) + \frac{2}{3} \gamma (V_R - V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} ((-V_x) - V_y) \right] \quad (1.72)$$

Doğrusal terimler ise Denklem (1.73), (1.74), (1.75) ve (1.76)'daki gibi ifade edilmektedir.

$$i_{L1} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C1} - V_T) (V_x - V_y) \quad (1.73)$$

$$i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C2} - V_T) (-V_x - V_y) \quad (1.74)$$

$$i_{L3} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C2} - V_T) (V_x - V_y) \quad (1.75)$$

$$i_{L4} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C1} - V_T) (-V_x - V_y) \quad (1.76)$$

Doğrusal ve doğrusal olmayan terimler dikkate alındığında transistör akımı $i - i'$ Denklem (1.77)'deki tanımlanmaktadır.

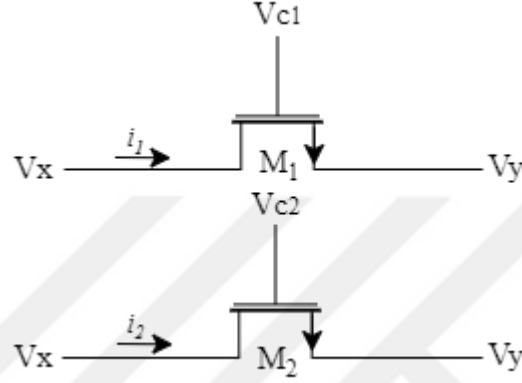
$$i - i' = \left(\frac{W}{L}\right) \mu C_{ox} (2(V_{C1} - V_{C2})(V_x)) \quad (1.77)$$

Direnç değeri ise Denklem (1.78)'deki tanımlanmaktadır.

$$\frac{1}{R_1} + \frac{1}{R_2} = \frac{2V_x}{(i - i')} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V_1 - V_2)} \quad (1.78)$$

1.2.9 Dokuzuncu Doğrusal Olmayan Terimleri İptal Etme Tekniği

Bu teknikte iki adet NMOS bulunmaktadır. Bu transistörlerin akaç uçlarında aynı voltaj V_x , kaynak uçlarında da aynı voltaj V_y gerilimi bulunmaktadır. Şekil 1.13.'de bu tekniğin elektrik bağlantısı gösterilmektedir. [4]



Şekil 1.13. Dokuzuncu Doğrusal Olmayan Terimleri Yok Etme Tekniği

Doğrusal olmayan akımların terimleri Denklem (1.79) ve (1.80)'deki gibi tanımlanmaktadır;

$$i_{N1} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} (V_x - V_y)^2 + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.79)$$

$$i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{1}{2} ((V_x)^2 - (V_y)^2) + \frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R + V_y)^{3/2} - \gamma V_R^{1/2} (V_x - V_y) \right] \quad (1.80)$$

Doğrusal akımların terimleri ise Denklem (1.81) ve (1.82)'deki gibi tanımlanmaktadır

$$i_{L1} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C1} - V_T)(V_x - V_y) \quad (1.81)$$

$$i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C2} - V_T)(V_x - V_y) \quad (1.82)$$

Bu teknikte doğrusal olmayan denklemler Denklem (1.83)'deki gibi hesaplanmaktadır;

$$i_{N1} - i_{N2} = \left(\frac{W}{L}\right) \mu C_{ox} \left[\frac{2}{3} \gamma (V_R + V_x)^{3/2} - \frac{2}{3} \gamma (V_R - V_x)^{3/2} - 2\gamma V_R^{1/2} (V_x) - \frac{2}{3} \gamma (V_R + V_x)^{3/2} + \frac{2}{3} \gamma (V_R - V_x)^{3/2} + 2\gamma V_R^{1/2} (V_y) \right] \quad (1.83)$$

Doğrusal terimler i_{L1} - i_{L2} ise Denklem (1.84)'deki gibi hesaplanmaktadır;

$$i_{L1} - i_{L2} = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C1} - V_{C2})(V_x - V_y) \quad (1.84)$$

Şekil 1.13.'de verilen devrede transistörün akımı i_1 - i_2 denkleminin açılımı [i_{L1} - i_{L2}]- [i_{N1} - i_{N2}] şeklindedir. Yüzey etkisi (body effect) sıfır olduğu durumda doğrusal olmayan terimler yok olduğu durumda devre Denklem (1.85)'deki gibi hesaplanmaktadır;

$$i_1 - i_2 = \left(\frac{W}{L}\right) \mu C_{ox} (V_{C1} - V_{C2})(V_x - V_y) \quad (1.85)$$

Direnç değeri ise Denklem (1.86)'daki gibi hesaplanmaktadır;

$$R = \frac{(V_x - V_y)}{i} = \frac{1}{\left(\frac{W}{L}\right) \mu C_{ox} (V_{C1} - V_{C2})} \quad (1.86)$$

Bu teknik kullanılarak hem çift hem de tek doğrusal olmayan durumlar ortadan kaldırılır. [7]

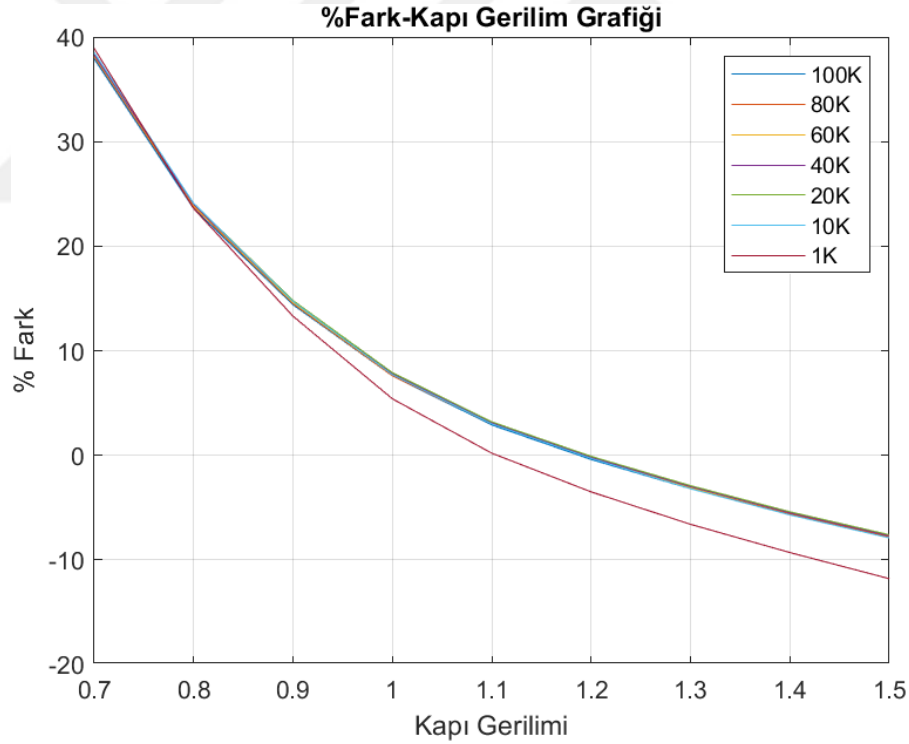
2. DOĞRUSAL OLMAYAN TERİMLERİN YOK ETME TEKNİKLERİNİN TEORİK ANALİZİ VE BENZETİM SONUÇLARI

EK-C, EK-D, EK-E, EK-F ve EK-G’de yer alan tablolar birinci bölümde açıklanan doğrusal olmayan terimleri yok etme tekniklerinden elde edilmiştir. Birinci bölümde her bir tekniğin altında ilgili yapının direnç denklemi yer almaktadır. Bu tablolarda R(Teorik) sütununda yer alan değerler bu denklemlerle elde edilmiştir. R(Benzetim) sütunlarının altında olan değerler ise PSPICE benzetim uygulaması kullanılarak elde edilmiştir. Rteo-Rben ifadesi R(Teorik) ve R(Benzetim) arasındaki farkı ifade etmektedir. % Fark sütunu ise R(Teorik) ve R(Benzetim) arasındaki farkın R(Teorik) değerine göre yüzde kaç oranda değiştiğini ifade etmektedir. Diğer sütunlarda yer alan ifadeler ise birinci bölümde yer alan direnç denklemlerinde ifade edilmektedir.

2.1 Üçüncü Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları

Üçüncü doğrusal olmayan terimleri yok etme tekniğinde direnç değerinin hesaplanması formülünde gösterildiği gibi W, L, eşik gerilim ve kapı gerilim değerleri yerine konularak EK-C’ de yer alan tablo elde edilmiştir. Bu tabloda 100K, 80K, 60K, 40K, 20K, 10K ve 1K direnç elemanları için değerler hesaplanmıştır. 100K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 2,9 olmaktadır. 1,3V olduğu durumda ise %Fark -3,2 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 80K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,0 olmaktadır. 1,3V olduğu durumda ise %Fark -3,1 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 60K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,1 olmaktadır. 1,3V olduğu durumda ise %Fark -3,1 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 40K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,1 olmaktadır. 1,3V olduğu durumda ise %Fark -3,0 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 20K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V

olduğu durumda %Fark 3,2 olmaktadır. 1,3V olduğu durumda ise %Fark -2,9 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 10K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,0 olmaktadır. 1,3V olduğu durumda ise %Fark -3,2 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 1K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 0,2 olmaktadır. 1,2V olduğu durumda ise %Fark -3,5 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. Bu tablo ile ilgili grafik Şekil 2.1.'de yer almaktadır. Grafikten de anlaşılacağı üzere 1,1V ve 1,3V aralığı sıfıra yakın çıkmıştır.



Şekil 2.1. Üçüncü Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği

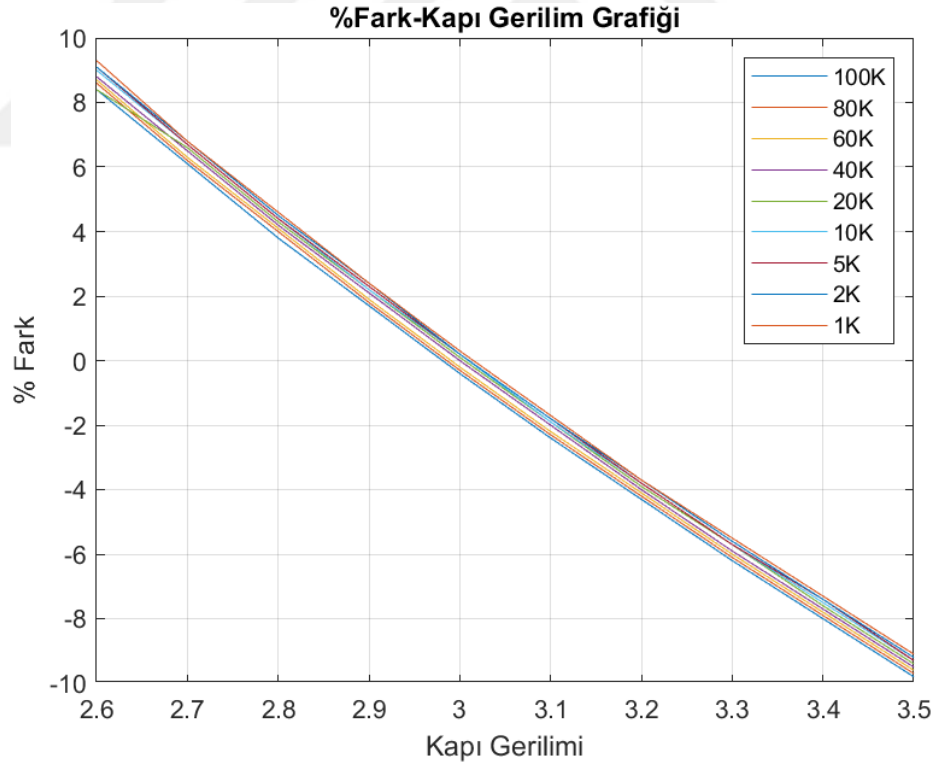
Bu değerlere bakıldığında bu teknikte MOSFET yapılı direnç elemanının normal direnç elemanına en yakın değerlerde olabilmesi için 1,1V ile 1,3V kapı gerilimleri

aralığında kontrol edilmesi gerektiği anlaşılmaktadır. Aynı zamanda %Fark değerinin %5 altındaki değerleri kabul edilebilen aralıkta olduğu düşünülürse bu aralıkta üç farklı kapı gerilimi olduğu görülür. Böylece kapı gerilimi üç farklı değere değiştirilerek üç farklı direnç değeri elde edilebilir. 10K direnç değerinin olduğu tablo incelendiğinde 11K, 9,6K ve 8,6 gibi üç farklı değer elde edilebilir. Böylece devre üzerinde fiziksel değişim olmadan farklı direnç değerleri elde edilebilir.

2.2 Altıncı Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları

Altıncı doğrusal olmayan terimleri yok etme tekniğinde direnç değerinin hesaplanması formülünde gösterildiği gibi W, L, eşik gerilim ve kapı gerilim değerleri yerine konularak EK-D' de yer alan tablo elde edilmiştir. Bu tabloda 100K, 80K, 60K, 40K, 20K, 10K, 5K, 2K ve 1K direnç elemanları için değerler hesaplanmıştır. 100K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 3,8 olmaktadır. 3,2V olduğu durumda ise %Fark -4,3 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 80K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,0 olmaktadır. 3,2V olduğu durumda ise %Fark -4,2 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 60K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,1 olmaktadır. 3,2V olduğu durumda ise %Fark -4,1 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 40K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,2 olmaktadır. 3,2V olduğu durumda ise %Fark -4,0 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 20K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,3 olmaktadır. 3,2V olduğu durumda ise %Fark -3,9 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 10K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,4 olmaktadır. 3,2V olduğu durumda ise %Fark -3,8 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul

edilebilir aralıktadır. 5K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,4 olmaktadır. 3,2V olduğu durumda ise %Fark -3,8 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 2K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,5 olmaktadır. 3,2V olduğu durumda ise %Fark -3,7 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 1K için hesaplanan değerler incelendiğinde kapı gerilimi 2,8V olduğu durumda %Fark 4,6 olmaktadır. 3,2V olduğu durumda ise %Fark -3,7 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. Bu tablo ile ilgili grafik Şekil 2.2.'de yer almaktadır. Grafikten de anlaşılacağı üzere 2,8V ve 3,2V aralığı sıfıra yakın çıkmıştır.



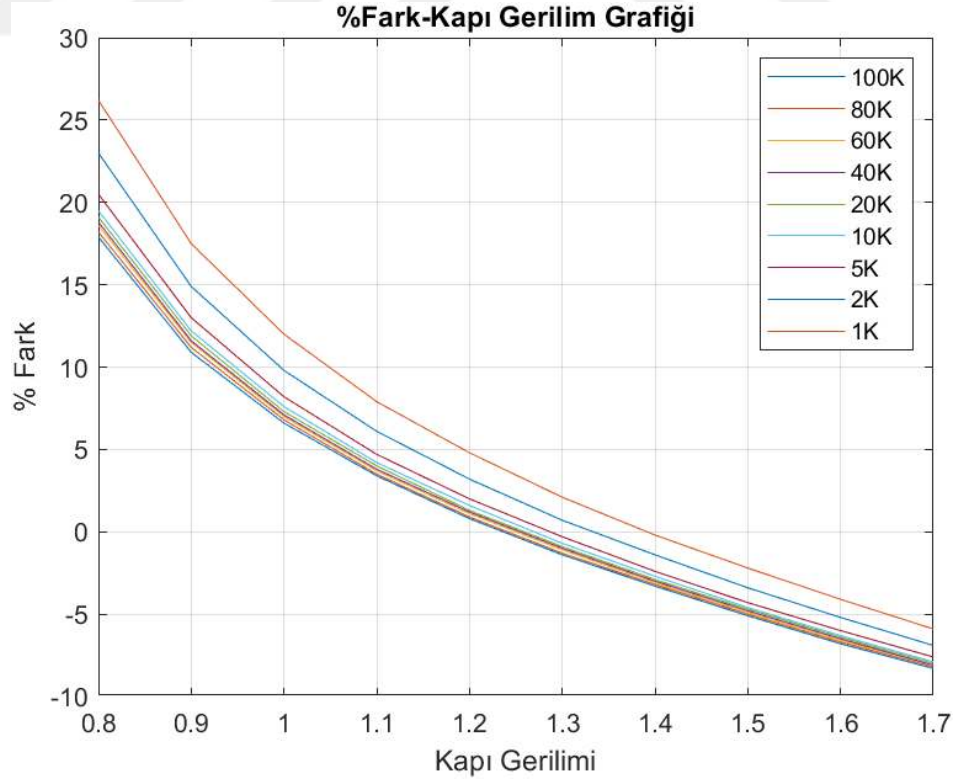
Şekil 2.2. Altıncı Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği

Bu değerlere bakıldığında bu teknikte MOSFET yapılı direnç elemanının normal direnç elemanına en yakın değerlerde olabilmesi için 2,8V ile 3,2V kapı gerilimleri aralığında kontrol edilmesi gerektiği anlaşılmaktadır. Aynı zamanda %Fark değerinin %5 altındaki değerleri kabul edilebilen aralıkta olduğu düşünülürse bu aralıkta beş farklı kapı gerilimi olduğu görülür. Böylece kapı gerilimi beş farklı değere değiştirilerek beş farklı direnç değeri elde edilebilir. 10K direnç değerinin olduğu tablo incelendiğinde 10,7K, 10,3K, 10K, 9,7K ve 9,4K gibi üç farklı değer elde edilebilir. Böylece devre üzerinde fiziksel değişim olmadan farklı direnç değerleri elde edilebilir.

2.3 Yedinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik ve Benzetim Sonuçları

Yedinci doğrusal olmayan terimleri yok etme tekniğinde direnç değerinin hesaplanması formülünde gösterildiği gibi W, L ve iki farklı kapı gerilim değerleri yerine konularak EK-E' de yer alan tablo elde edilmiştir. Bu tabloda 100K, 80K, 60K, 40K, 20K, 10K, 5K, 2K ve 1K direnç elemanları için değerler hesaplanmıştır. 100K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,4 olmaktadır. 1,5V olduğu durumda ise %Fark -5,1 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 80K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,5 olmaktadır. 1,5V olduğu durumda ise %Fark -5,0 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 60K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,7 olmaktadır. 1,5V olduğu durumda ise %Fark -4,9 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 40K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 3,8 olmaktadır. 1,5V olduğu durumda ise %Fark -4,8 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 20K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 4,0 olmaktadır. 1,5V olduğu durumda ise %Fark -4,7 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 10K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V

olduğu durumda %Fark 4,2 olmaktadır. 1,5V olduğu durumda ise %Fark -4,6 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 5K için hesaplanan değerler incelendiğinde kapı gerilimi 1,1V olduğu durumda %Fark 4,7 olmaktadır. 1,5V olduğu durumda ise %Fark -4,3 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 2K için hesaplanan değerler incelendiğinde kapı gerilimi 1,2V olduğu durumda %Fark 3,2 olmaktadır. 1,5V olduğu durumda ise %Fark -3,4 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 1K için hesaplanan değerler incelendiğinde kapı gerilimi 1,2V olduğu durumda %Fark 4,8 olmaktadır. 1,6V olduğu durumda ise %Fark -4,1 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. Bu tablo ile ilgili grafik Şekil 2.3.'de yer almaktadır. Grafikten de anlaşılacağı üzere 1,1V ve 1,5V aralığı sıfıra yakın çıkmıştır.



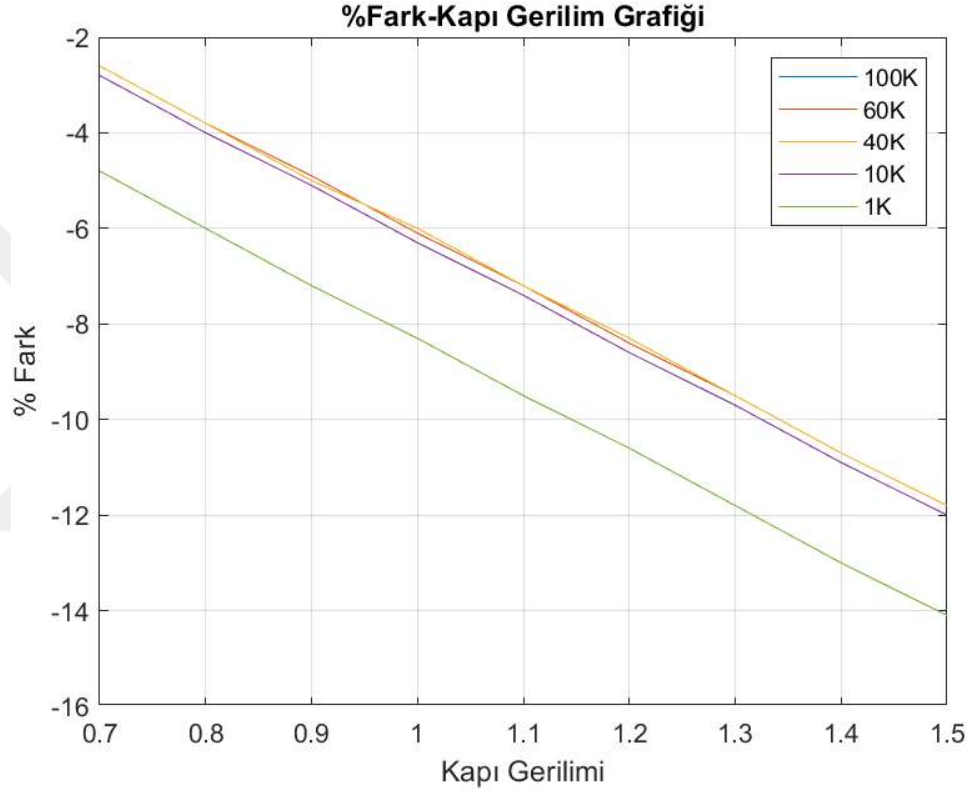
Şekil 2.3. Yedinci Doğrusal Olmayı İptal Etme Tekniğinin Benzetim Sonuç Grafiği

Bu değerlere bakıldığında bu teknikte MOSFET yapılı direnç elemanının normal direnç elemanına en yakın değerlerde olabilmesi için 1,1V ile 1,5V kapı gerilimleri aralığında kontrol edilmesi gerektiği anlaşılmaktadır. Aynı zamanda %Fark değerinin %5 altındaki değerleri kabul edilebilen aralıkta olduğu düşünülürse bu aralıkta beş farklı kapı gerilimi olduğu görülür. Böylece kapı gerilimi beş farklı değere değiştirilerek beş farklı direnç değeri elde edilebilir. 10K direnç değerinin olduğu tablo incelendiğinde 13,5K, 11,6K, 10,2K, 9,1K ve 8,2K gibi beş farklı değer elde edilebilir. Böylece devre üzerinde fiziksel değişim olmadan farklı direnç değerleri elde edilebilir.

2.4 Sekizinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları

Sekizinci doğrusal olmayan terimleri yok etme tekniğinde direnç değerinin hesaplanması formülünde gösterildiği gibi W, L ve iki adet kapı gerilim değerleri yerine konularak EK-F' de yer alan tablo elde edilmiştir. Bu tabloda 100K, 80K, 60K, 40K, 10K ve 1K direnç elemanları için değerler hesaplanmıştır. 100K için hesaplanan değerler incelendiğinde kapı gerilimi 0,7V olduğu durumda %Fark -2,6 olmaktadır. 0,9V olduğu durumda ise %Fark -4,9 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 60K için hesaplanan değerler incelendiğinde kapı gerilimi 0,7V olduğu durumda %Fark -2,6 olmaktadır. 0,9V olduğu durumda ise %Fark -4,9 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 40K için hesaplanan değerler incelendiğinde kapı gerilimi 0,7V olduğu durumda %Fark -2,6 olmaktadır. 0,9V olduğu durumda ise %Fark -5,0 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 10K için hesaplanan değerler incelendiğinde kapı gerilimi 0,7V olduğu durumda %Fark -2,8 olmaktadır. 0,9V olduğu durumda ise %Fark -5,1 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 1K için hesaplanan değerler incelendiğinde kapı gerilimi 0,7V olduğu durumda %Fark -4,8 olmaktadır. 0,9V olduğu durumda ise %Fark -6,0 olmaktadır. Sekizinci teknikte direnç değeri 1K civarında bir adet kabul edilebilir değer

elde edilmiştir. Bu teknikte tek MOSFET yapılı direncin kapı kontrolü ile fazla sayıda kabul edilebilir aralıkta direnç elde edilememektedir. Bu teknik ile ilgili grafik Şekil 2.4.'de yer almaktadır. Grafikten de anlaşılabacağı üzere 0,7V ve 0,9V aralığı sifıra yakın çıkmıştır.



Şekil 2.4. Sekizinci Doğrusal Olmayan İptal Etme Tekniğinin Benzetim Sonuç Grafiği

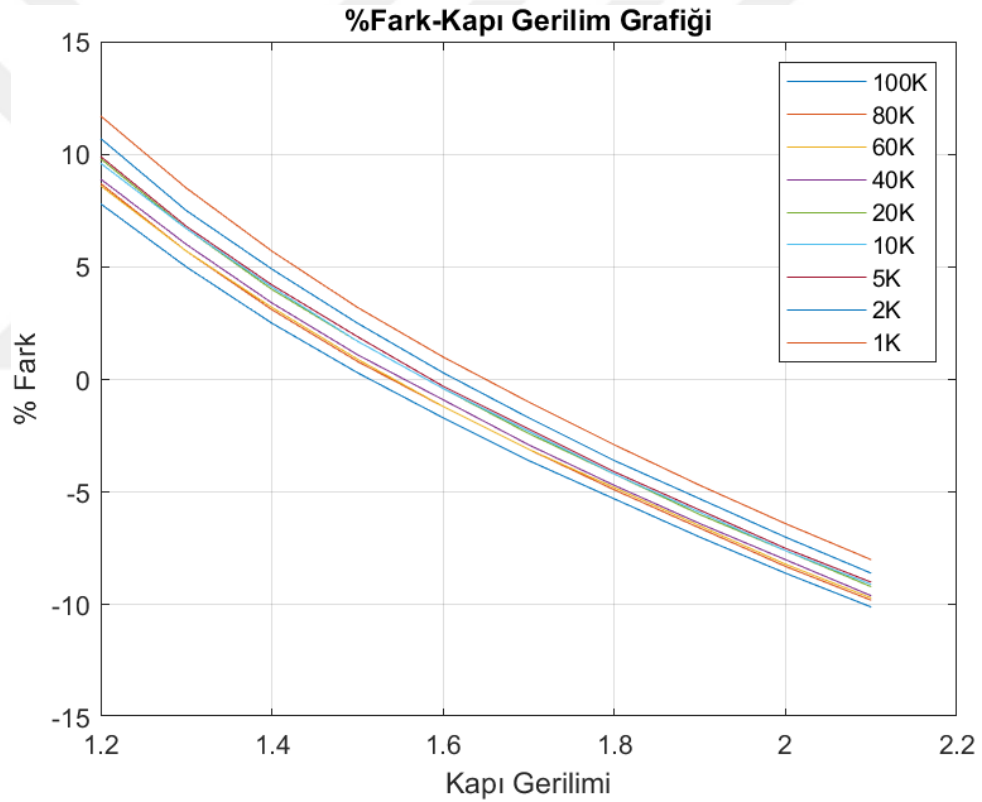
Bu değerlere bakıldığında bu teknikte MOSFET yapılı direnç elemanının normal direnç elemanına en yakın değerlerde olabilmesi için 0,7V ile 0,9V kapı gerilimleri aralığında kontrol edilmesi gerektiği anlaşılmaktadır. Aynı zamanda %Fark değerinin %5 altındaki değerleri kabul edilebilen aralıkta olduğu düşünülürse bu aralıkta en fazla üç farklı kapı gerilimi olduğu görülür. 1K civarına yaklaştıkça kabul edilebilen direnç değeri de azalmaktadır. 10K direnç değerinin olduğu tablo incelendiğinde 10,4K, 5,2K

ve 3,5K gibi üç farklı değer elde edilebilir. Kapı gerilimi kontrolü ile devre üzerinde fiziksel değişim olmadan farklı direnç değerleri elde edilebilir.

2.5 Dokuzuncu Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Teorik Analizi ve Benzetim Sonuçları

Dokuzuncu doğrusal olmayan terimleri yok etme tekniğinde direnç değerinin hesaplanması formülünde gösterildiği gibi W, L ve iki farklı kapı gerilim değerleri yerine konularak EK-G' de yer alan tablo elde edilmiştir. Bu tabloda 100K, 80K, 60K, 40K, 20K, 10K, 5K, 2K ve 1K direnç elemanları için değerler hesaplanmıştır. 100K için hesaplanan değerler incelendiğinde kapı gerilimi 1,3V olduğu durumda %Fark 5,0 olmaktadır. 1,7V olduğu durumda ise %Fark -3,6 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 80K için hesaplanan değerler incelendiğinde kapı gerilimi 1,4V olduğu durumda %Fark 3,1 olmaktadır. 1,8V olduğu durumda ise %Fark -4,9 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 60K için hesaplanan değerler incelendiğinde kapı gerilimi 1,4V olduğu durumda %Fark 3,2 olmaktadır. 1,8V olduğu durumda ise %Fark -4,8 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 40K için hesaplanan değerler incelendiğinde kapı gerilimi 1,4V olduğu durumda %Fark 3,4 olmaktadır. 1,8V olduğu durumda ise %Fark -4,7 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 20K için hesaplanan değerler incelendiğinde kapı gerilimi 1,4V olduğu durumda %Fark 4,0 olmaktadır. 1,8V olduğu durumda ise %Fark -4,2 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 10K için hesaplanan değerler incelendiğinde kapı gerilimi 1,4V olduğu durumda %Fark 4,1 olmaktadır. 1,8V olduğu durumda ise %Fark -4,2 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 5K için hesaplanan değerler incelendiğinde kapı gerilimi 1,4V olduğu durumda %Fark 4,2 olmaktadır. 1,8V olduğu durumda ise %Fark -4,1 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 2K için hesaplanan değerler incelendiğinde kapı gerilimi 1,4V

olduğu durumda %Fark 4,9 olmaktadır. 1,8V olduğu durumda ise %Fark -3,6 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. 1K için hesaplanan değerler incelendiğinde kapı gerilimi 1,5V olduğu durumda %Fark 3,2 olmaktadır. 1,9V olduğu durumda ise %Fark -4,7 olmaktadır. Bu aralıkta elde edilen direnç değerleri %5 altında olduğu için kabul edilebilir aralıktadır. Bu tablo ile ilgili grafik Şekil 2.5.'de yer almaktadır. Grafikten de anlaşılacağı üzere 1,4V ve 1,8V aralığı sıfıra yakın çıkmıştır.



Şekil 2.5. Dokuzuncu Doğrusal Olmayanı İptal Etme Tekniğinin Benzetim Sonuç Grafiği

Bu değerlere bakıldığında bu teknikte MOSFET yapılı direnç elemanının normal direnç elemanına en yakın değerlerde olabilmesi için 1,4V ile 1,9V kapı gerilimleri aralığında kontrol edilmesi gerektiği anlaşılmaktadır. Aynı zamanda %Fark değerinin %5 altındaki değerleri kabul edilebilen aralıkta olduğu düşünülürse bu aralıkta beş farklı

kapı gerilimi olduğu görülür. Böylece kapı gerilimi beş farklı değere değiştirilerek beş farklı direnç değeri elde edilebilir. 10K direnç değerinin olduğu tablo incelendiğinde 11,99K, 10,9K, 10,04K, 9,3K ve 8,6K gibi beş farklı değer elde edilebilir. Böylece devre üzerinde fiziksel değişim olmadan farklı direnç değerleri elde edilebilir.



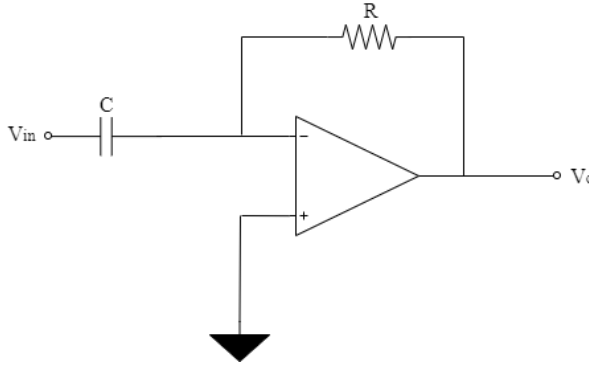
3. ANALOG DEVRE TASARIMLARI

3.1 OPAMP

3.1.1 Türev Alıcı OPAMP Devresi

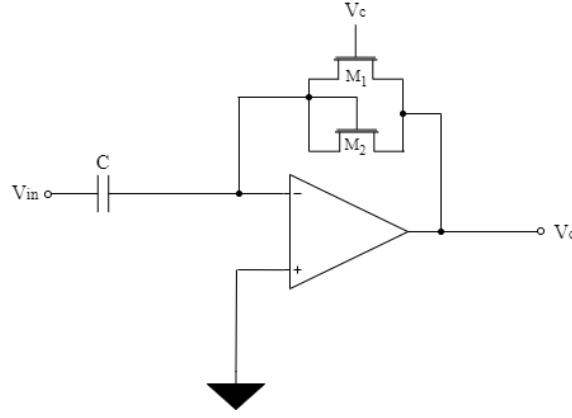
Bir türev alıcı devre, giriş işaretinin değişim hızıyla orantılı çıkış işareti üreten bir devredir. Giriş işaretinin genliği değişmiyorsa çıkış işareti üretilmeyecektir. Türev alıcı OPAMP elektrik devresi Şekil 3.1.' de gösterildiği gibidir. Devre üzerinde pasif devre elemanı olan direnç ve kondansatör yer almaktadır. Türev alıcıların tipik endüstriyel uygulamalarına örnek olarak işaret seviyesinde hızlı değişimlerle aynı anda kontrol işaretinin üretilmesi ve değişim hızlarının ölçülmesi gösterilebilir. Türev alıcılar aynı zamanda işaret üretici olarak devrelerde de kullanılmaktadır. Matematiksel ifadesi ise denklem de gösterilmiştir. [4]

$$V_{out} = -RC \frac{dV_{in}}{dt} \quad (3.1)$$



Şekil 3.1. Direnç Kontrollü Türev Alıcı OPAMP Devresi

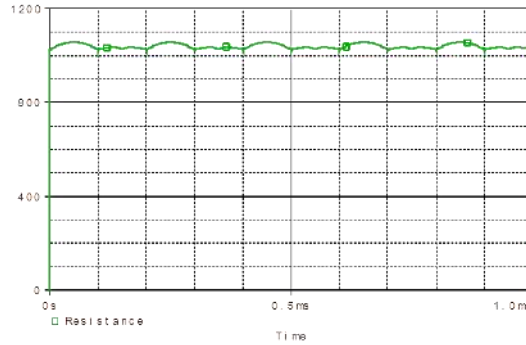
Şekil 3.1. Türev Alıcı OPAMP devresinde yer alan R direnci yerine iki adet NMOS ile tasarlanan altıncı doğrusal olmayan terimleri yok etme tekniği kullanılmıştır. Elde edilen türev alıcı OPAMP devresi Şekil 3.2.'de gösterilmektedir.



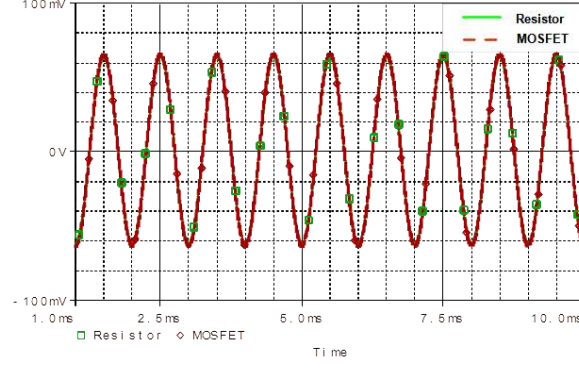
Şekil 3.2. MOSFET Kontrollü Türev Alıcı OPAMP

Aşağıdaki şekillerde R direnci ile kontrol edilen türev alıcı OPAMP devresinin giriş ve çıkış işaretlerinin zamana göre değişimi, R direncinin ise frekansa göre değişimi gösterilmektedir.

Şekil 3.3.' de türev alıcı OPAMP devresine doğrusal olmayan terimleri yok etme tekniği uygulanarak elde edilen MOSFET yapılı direncin 1K ve 1.1K arasında salınım yaptığı gözlemlenmiştir.

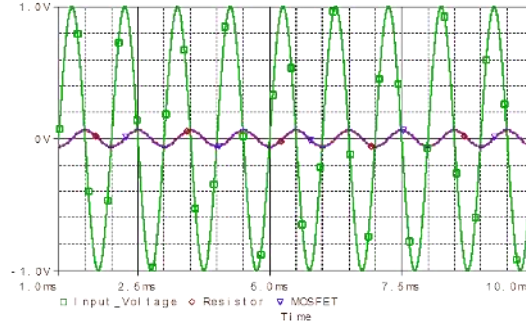


Şekil 3.3. MOSFET Devresinin Direnç Değişimi



Şekil 3.4. Direnç ve MOSFET Kullanılan Devrelerin Çıkış İşaretleri ($R=1K\Omega$, $C=10nF$, $f=1kHz$)

Şekil 3.4.' den açıkça görüldüğü gibi direnç kullanılan devre ve direnç yerine MOSFET yapısının kullanıldığı devrenin çıkışları neredeyse tam örtüşmektedir. Bu örtüşme direncin yerine kullanılan MOSFET' li yapıdaki doğrusal olmayan terimlerin neredeyse yok olması ve uygun kapı, akaç ve kaynak gerilimi kullanılmasıdır.



Şekil 3.5. Giriş ve Çıkış Gerilimleri ($R=1K\Omega$, $C=10nF$, $f=1kHz$ olarak alınmıştır.)

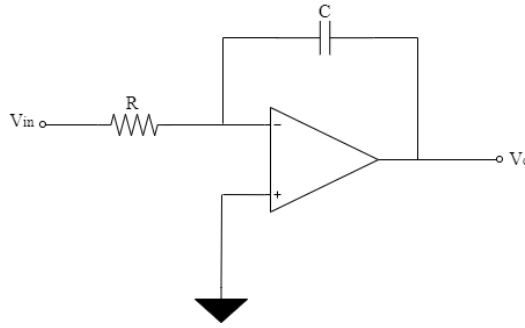
Şekil 3.5.'de yeşil ile gösterilen işaret giriş gerilimini, kırmızı işaret dirençli devrenin çıkış gerilimini, mavi işaret ise MOSFET' li devrenin çıkış gerilimini göstermektedir.

Türev alıcı devrede benzetim sonuçlarının elde edilmesinde PSPICE benzetim programı kullanılmıştır. LM741 SPICE alt devresi kullanılmıştır. Devredeki direnç elemanı 1 k Ω , kapasite değeri ise 10 nF olarak alınmıştır. Devrenin girişine 1V genlikli, 1 kHz frekansına sahip sinüs işareti uygulanmıştır. Direnç yerine MOSFET elemanı direnç konfigürasyonu olarak Şekil 1.10.'da verilen devre kullanılmıştır. Bu devredeki MOSFET' lere ait W ve L değerleri sırasıyla 25 μm ve 20 μm olarak alınmıştır. Bu konfigürasyona ait direnç değeri yaklaşık 1 k Ω olarak bulunmuştur. Bu MOSFET yapısına ait direnç değeri Şekil 3.3.' de gösterilmiştir.

3.1.2 OPAMP Entegratör Devresi

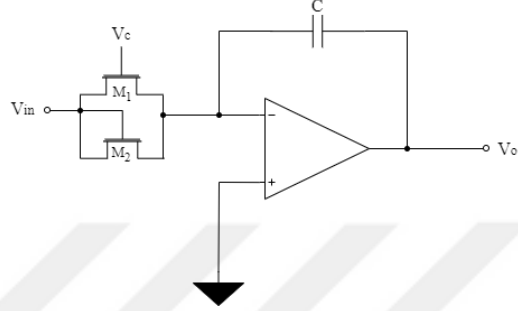
İntegratör devresi, girişe uygulanan voltajın integralini alarak çıkışa uygular. Şekil 3.6.'da OPAMP entegratör devresi gösterilmiştir. Denklem (3.2)'de entegratör devresinin matematiksel olarak gösterimi mevcuttur.

$$V_o = \frac{-1}{RC} \int_0^t V_{in} dt \quad (3.2)$$



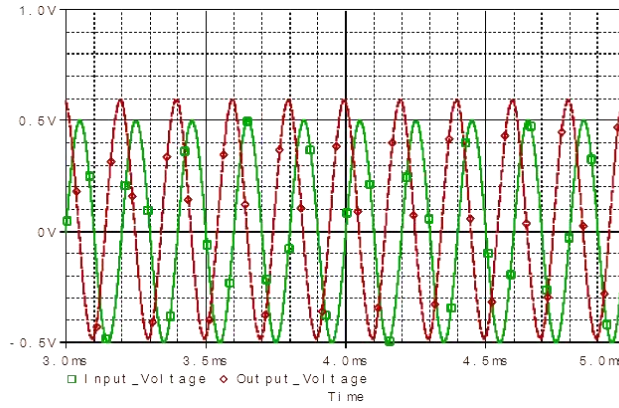
Şekil 3.6. OPAMP Entegratör Devresi

Şekil 3.6.' da entegratör devresinde direnç yerine doğrusal olmayan terimleri yok etme tekniklerinden altıncısı uygulanmıştır. Bu teknik uygulanarak Şekil 3.7.'de belirtilen entegratör devresi elde edilmiştir.



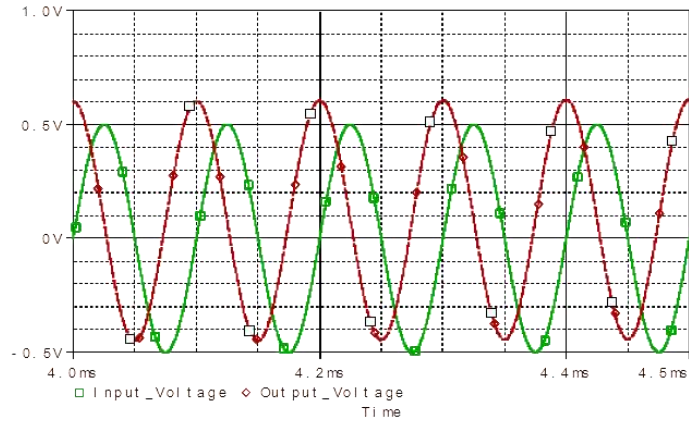
Şekil 3.7. MOSFET' li OPAMP Entegratör Devresi

Şekil 3.7. devresine ait giriş ve çıkış işaretleri Şekil 3.8.' de verilmiştir.



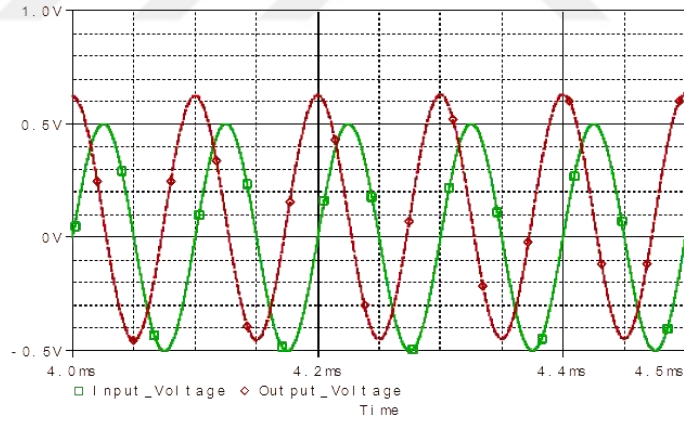
Şekil 3.8. Giriş ve Çıkış Gerilimleri ($R_1=1K\Omega$, $R_2=100\Omega$, $C=1.5\mu F$ olarak alınmıştır.)

Şekil 3.8. de yeşil renk girişi gerilimini, kırmızı renk çıkışı gerilimini gösterir. Çıkış geriliminin genliği 50 ile çarpılarak çıkış gerilimi elde edilmiştir. Giriş gerilimi olarak 0.5 V genlikli $f=5$ kHz frekanslı sinüs işareti uygulanmıştır.



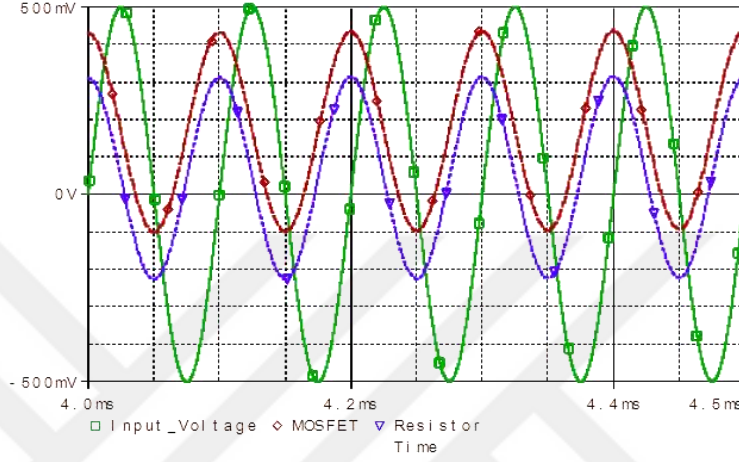
Şekil 3.9. Giriş ve Çıkış Gerilimleri ($R_1=1K\Omega$, $C=15nF$, $R_2= 100K\Omega$ olarak alınmıştır.)

Şekil 3.9.'da yeşil renk girişi, kırmızı renk çıkışı gösterir. Giriş gerilimi olarak 0.5 V genlikli $f= 10$ kHz frekanslı sinüs işareti uygulanmıştır.



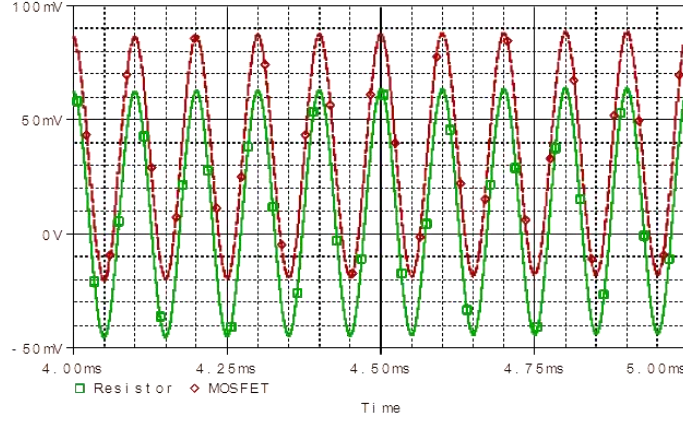
Şekil 3.10. Giriş ve Çıkış Gerilimleri ($R_1=1K\Omega$, $C=150$ nF, $R_2= 10K\Omega$ olarak alınmıştır.)

Şekil 3.10.'da yeşil renk girişi, kırmızı renk çıkışı gösterir. Çıkış geriliminin genliği 10 ile çarpılarak çıkış gerilimi elde edilmiştir. Giriş gerilimi olarak 1 V genlikli $f=10$ kHz frekanslı sinüs işareti uygulanmıştır.



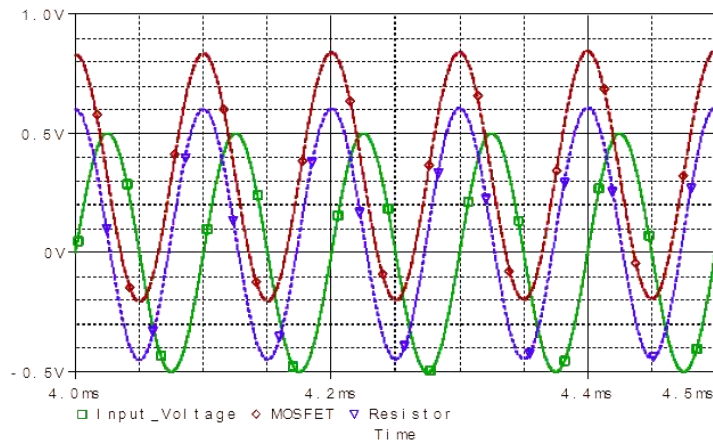
Şekil 3.11. Giriş ve Çıkış Gerilimleri ($W=20$ μm , $L=15.5$ μm , $C=150$ nF, $R_2=10\text{K}\Omega$ olarak alınmıştır.)

Şekil 3.11.'de $R_1=1$ $\text{K}\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20$ μm , $L=15.5$ μm seçilerek 1 $\text{K}\Omega$ elde edildi. $C=150$ nF, $R_2=10$ $\text{K}\Omega$ her iki devre için kullanıldı. Yeşil renk giriş gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini, mavi renk ise direnç tabanlı entegratör devresinin çıkışını gösterir. Her iki devre için çıkış geriliminin genliği 5 ile çarpılarak çıkış gerilimleri elde edilmiştir. Giriş gerilimi olarak 0.5 V genlikli $f=10$ KHz frekanslı sinüs işareti uygulanmıştır.



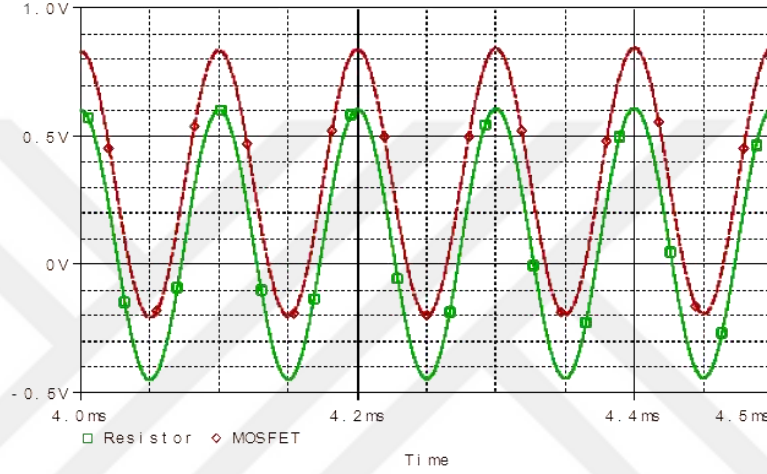
Şekil 3.12. Entegratör Devrelerine ait Çıkış Gerilimleri ($W=20 \mu\text{m}$, $L=15.5 \mu\text{m}$, $C=150 \text{ nF}$, $R_2=10 \text{ K}\Omega$ olarak alınmıştır.)

Şekil 3.12.'de $R_1=1 \text{ K}\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20 \mu\text{m}$, $L=15.5 \mu\text{m}$ seçilerek $1 \text{ K}\Omega$ elde edildi. $C=150 \text{ nF}$, $R_2=10 \text{ K}\Omega$ her iki devre için kullanıldı. Yeşil renk direnç tabanlı entegratör devresinin çıkış gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini gösterir. MOSFET li devrenin çıkış gerilimi dirençli devrenin çıkış gerilimine göre 22.5 mV civarında bir offset değerine sahiptir. Giriş gerilimi olarak 0.5 V genlikli $f=10 \text{ kHz}$ frekanslı sinüs işareti uygulanmıştır.



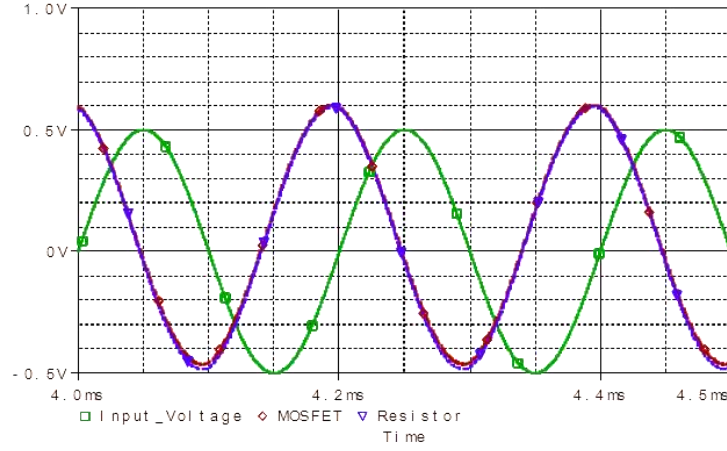
Şekil 3.13. Entegratör Devresi Giriş ve Çıkış Gerilimleri ($W=20 \mu\text{m}$, $L=15.5 \mu\text{m}$, $C=15 \text{ nF}$, $R_2=100 \text{ K}\Omega$ olarak alınmıştır.)

Şekil 3.13.'de $R_1=1K\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20\text{ }\mu\text{m}$, $L=15.5\text{ }\mu\text{m}$ seçilerek $1K\Omega$ elde edildi. $C=15\text{ nF}$, $R_2=100K\Omega$ her iki devre için kullanıldı. Yeşil renk giriş gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini, mavi renk ise direnç tabanlı entegratör devresinin çıkışını gösterir. Giriş gerilimi olarak 0.5 V genlikli $f=10\text{ kHz}$ frekanslı sinüs işareti uygulanmıştır.



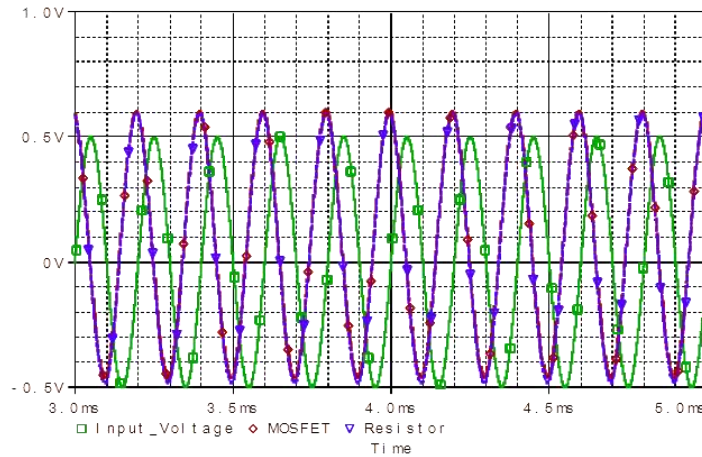
Şekil 3.14. Entegratör Devrelerine ait Çıkış Gerilimleri ($W=20\text{ }\mu\text{m}$, $L=15.5\text{ }\mu\text{m}$, $C=15\text{ nF}$, $R_2=100K\Omega$ olarak alınmıştır.)

Şekil 3.14.'de $R_1=1\text{ K}\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20\text{ }\mu\text{m}$, $L=15.5\text{ }\mu\text{m}$ seçilerek $1\text{ K}\Omega$ elde edildi. $C=15\text{ nF}$, $R_2=100\text{ K}\Omega$ her iki devre için kullanıldı. Yeşil renk direnç tabanlı entegratör devresinin çıkış gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini gösterir. MOSFET li devrenin çıkış gerilimi dirençli devrenin çıkış gerilimine göre 233 mV civarında bir değerine sahiptir. Giriş gerilimi olarak 0.5 V genlikli $f=10\text{ kHz}$ frekanslı sinüs işareti uygulanmıştır.



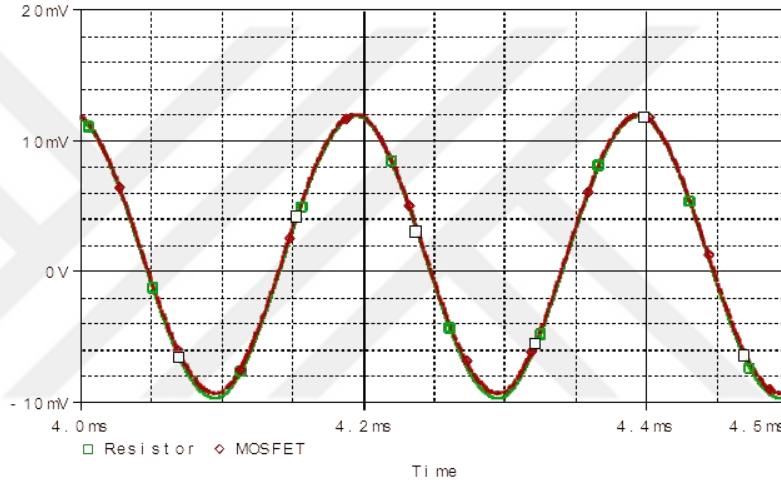
Şekil 3.15. Entegratör Devresi Giriş ve Çıkış Gerilimleri ($W=20 \text{ } \mu\text{m}$, $L=15.5 \text{ } \mu\text{m}$, $C=1.5 \text{ } \mu\text{F}$, $R_2=100 \text{ } \Omega$)

Şekil 3.15.'de $R_1=1 \text{ k}\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20 \text{ } \mu\text{m}$, $L=15.5 \text{ } \mu\text{m}$ seçilerek $1 \text{ k}\Omega$ elde edildi. $C=1.5 \text{ } \mu\text{F}$, $R_2=100 \text{ } \Omega$ her iki devre için kullanıldı. Yeşil renk giriş gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini, mavi renk ise direnç tabanlı entegratör devresinin çıkışını gösterir. Her iki devre için çıkış geriliminin genliği 50 ile çarpılarak çıkış gerilimleri elde edilmiştir. Giriş gerilimi olarak 0.5 V genlikli $f=5 \text{ kHz}$ frekanslı sinüs işareti uygulanmıştır.



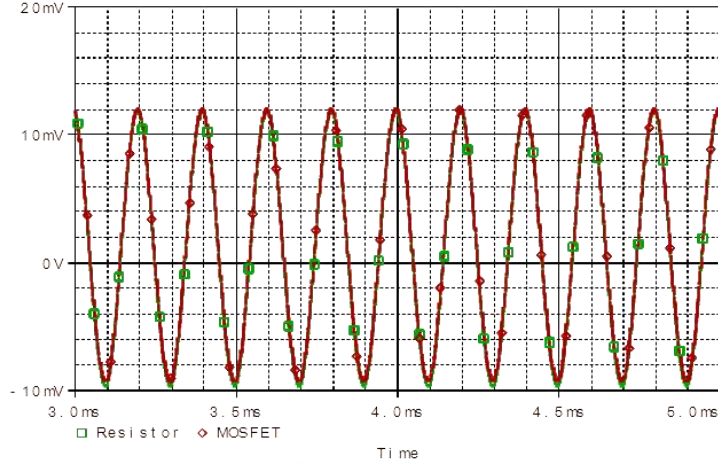
Şekil 3.16. Entegratör Devrelerine Ait Çıkış Gerilimleri ($W=20 \text{ } \mu\text{m}$, $L=15.5 \text{ } \mu\text{m}$, $C=1.5 \text{ } \mu\text{F}$, $R_2=100 \text{ } \Omega$)

Şekil 3.16.'da $R_1=1\text{ k}\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20\text{ }\mu\text{m}$, $L=15.5\text{ }\mu\text{m}$ seçilerek $1\text{ k}\Omega$ elde edildi. $C=1.5\text{ }\mu\text{F}$, $R_2=100\text{ }\Omega$ her iki devre için kullanıldı. Yeşil renk giriş gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini, mavi renk ise direnç tabanlı entegratör devresinin çıkışını gösterir. Her iki devre için çıkış geriliminin genliği 50 ile çarpılarak çıkış gerilimleri elde edilmiştir. Giriş gerilimi olarak 0.5 V genlikli $f=5\text{ kHz}$ frekanslı sinüs işareti uygulanmıştır.



Şekil 3.17. Entegratör Devrelerine Ait Çıkış Gerilimleri ($W=20\text{ }\mu\text{m}$, $L=15.5\text{ }\mu\text{m}$, $C=1.5\text{ }\mu\text{F}$, $R_2=100\text{ }\Omega$)

Şekil 3.17.'de $R_1=1\text{ k}\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20\text{ }\mu\text{m}$, $L=15.5\text{ }\mu\text{m}$ seçilerek $1\text{ k}\Omega$ elde edildi. $C=1.5\text{ }\mu\text{F}$, $R_2=100\text{ }\Omega$ her iki devre için kullanıldı. Yeşil renk direnç tabanlı entegratör devresinin çıkış gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini gösterir. Giriş gerilimi olarak 0.5 V genlikli $f=5\text{ kHz}$ frekanslı sinüs işareti uygulanmıştır.



Şekil 3.18. Entegratör Devrelerine Ait Çıkış Gerilimleri ($W=20 \text{ } \mu\text{m}$, $L=15.5 \text{ } \mu\text{m}$, $C=1.5 \text{ } \mu\text{F}$, $R_2=100 \text{ } \Omega$)

Şekil 3.18.'de $R_1=1 \text{ k}\Omega$ olacak şekilde MOSFET devresi kullanıldı. Bu devrede $W=20 \text{ } \mu\text{m}$, $L=15.5 \text{ } \mu\text{m}$ seçilerek $1 \text{ k}\Omega$ elde edildi. $C=1.5 \text{ } \mu\text{F}$, $R_2=100 \text{ } \Omega$ her iki devre için kullanıldı. Yeşil renk direnç tabanlı entegratör devresinin çıkış gerilimini, kırmızı renk R_1 yerine MOS devresini kullanan entegratörün çıkış gerilimini gösterir. Giriş gerilimi olarak 0.5 V genlikli $f=5 \text{ kHz}$ frekanslı sinüs işareti uygulanmıştır.

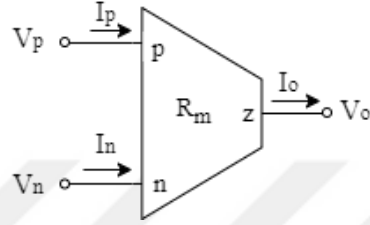
3.2 OTRA

Akım fark yükselticisi veya Norton yükselticisi olarak bilinmektedir. OTRA' nın hem giriş hem de çıkış terminaleri düşük empedans ile karakterize edilmiştir. Bu nedenle zaman sabitlerinin neden olduğu yanıt sınırlamalarını ortadan kaldırır.

OTRA' nın giriş terminaleri toprak potansiyelinde olduğundan, parazitik kapasitansların ve dirençlerin çoğu etkisini ortadan kaldırır. İdeal çalışma için, trans direnç R sonsuza yaklaşır ve giriş akımlarını eşit olmaya zorlar. Bu nedenle, OTRA bir geri besleme konfigürasyonunda kullanılmalıdır. [7]

Giriş terminalleri dahili olarak topraklanmıştır ve devrelerin başıboş kapasitanslara karşı duyarsız olmasını sağlar. İdeal çalışma için, geçiş direnci R_m sonsuza yaklaşarak giriş akımlarını eşit olmaya zorlar.

OTRA' nın devre modeli Şekil 3.19.'da sunulmuştur.



Şekil 3.19. OTRA (Operational Transresistance Amplifier)

Bir OTRA' nın bağlantı ilişkileri Denklem (3.3)'de bulunan matris ile ifade edilebilmektedir. [7]

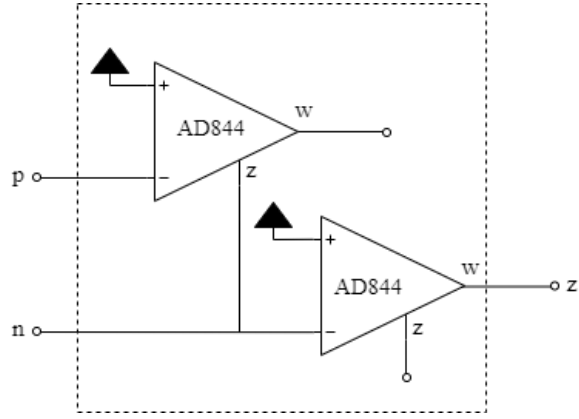
$$\begin{bmatrix} V_p \\ V_n \\ V_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ R_m & -R_m & 0 \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ I_z \end{bmatrix} \quad (3.3)$$

$$V_o = R_m(I_p - I_n) \quad (3.4)$$

$$V_p = V_n = 0 \quad (3.5)$$

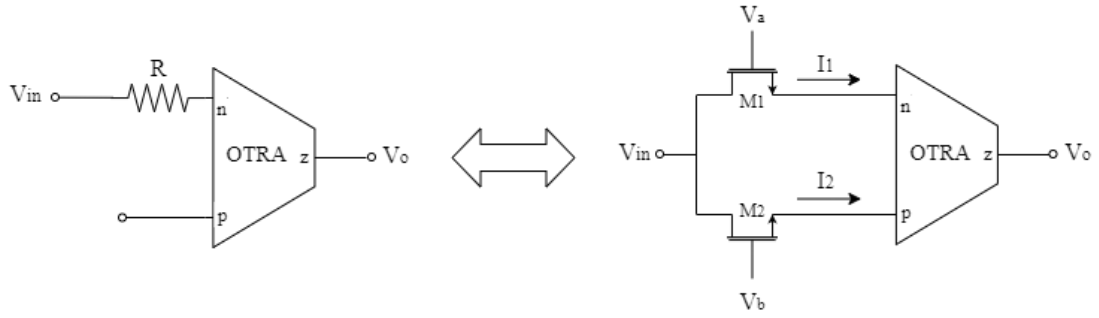
OTRA için hem giriş terminalleri hem de çıkış terminali düşük empedansa sahiptir, dolayısıyla kapasitif zamanın neden olduğu yanıt sınırlamalarını ortadan kaldırır. [16]

Şekil 3.20.'de verilen devrede iki adet AD844 kullanılarak OTRA gerçekleştirilmiştir. Bu devrede R_m direnci sağdaki AD844 elemanın z ucu ile toprak arasına bağlanmaktadır. [15]



Şekil 3.20. AD844 Entegresi ile OTRA Tasarımı

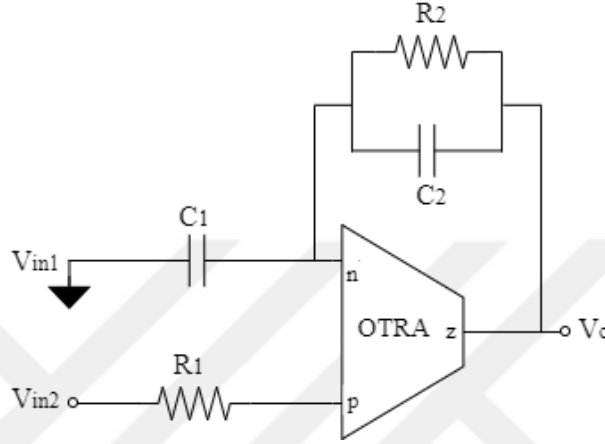
OTRA'nın giriş terminaline bağlı olan direnç yerine MOSFET'in kullanımı Şekil 3.21.'de gösterimi yapılmıştır.



Şekil 3.21. OTRA'nın Giriş Terminallerine Bağlanan Direncin MOSFET ile Gerçeklenmesi

3.2.1 OTRA Tabanlı Alçak Geçiren Filtre Devresi

OTRA tabanlı alçak geçiren filtre devresi Şekil 3.22.'de gösterilmiştir. [8]



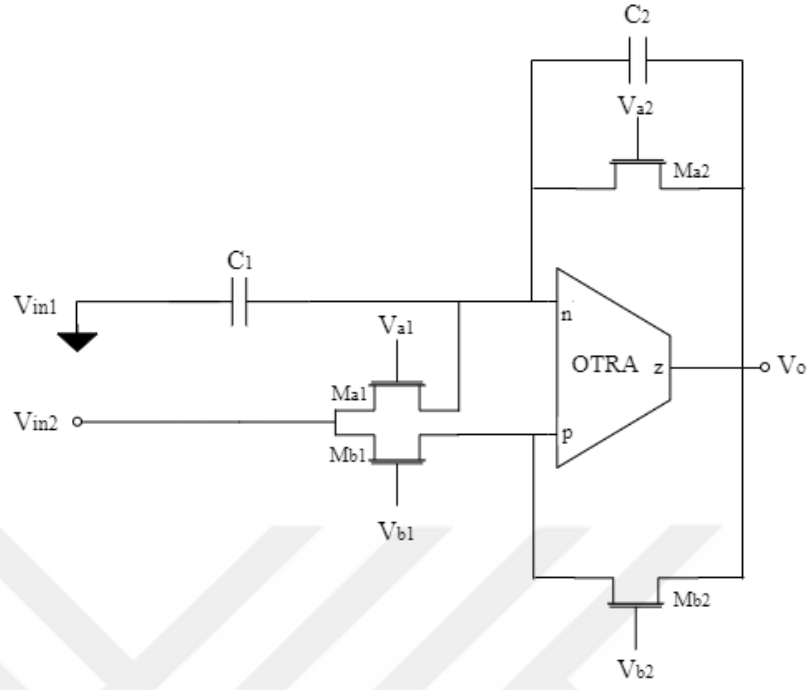
Şekil 3.22. OTRA Tabanlı Alçak Geçiren Filtre

Alçak geçiren filtre devresinin transfer fonksiyonu Denklem (3.6)'da gösterilmiştir;

$$V_o = \frac{R_1 v_{in2}}{R_2(1 + sC_1R_1)} \quad (3.6)$$

$$\frac{V_o}{v_{in2}} = \frac{R_1}{R_2(1 + sC_1R_1)} \quad (3.7)$$

Şekil 3.22.'de verilen filtre devresine doğrusal olmayan terimleri yok etme tekniklerinden üçüncüsü uygulanarak Şekil 3.23.'de belirtilen MOSFET' li OTRA alçak geçiren filtre devresi elde edilmiştir. M_1 ve M_2 transistörlerinin kapı gerilimleri değiştirilerek OTRA elemanının giriş direnç değerleri değiştirilebilir ve yeni filtre parametreleri elde edilir.



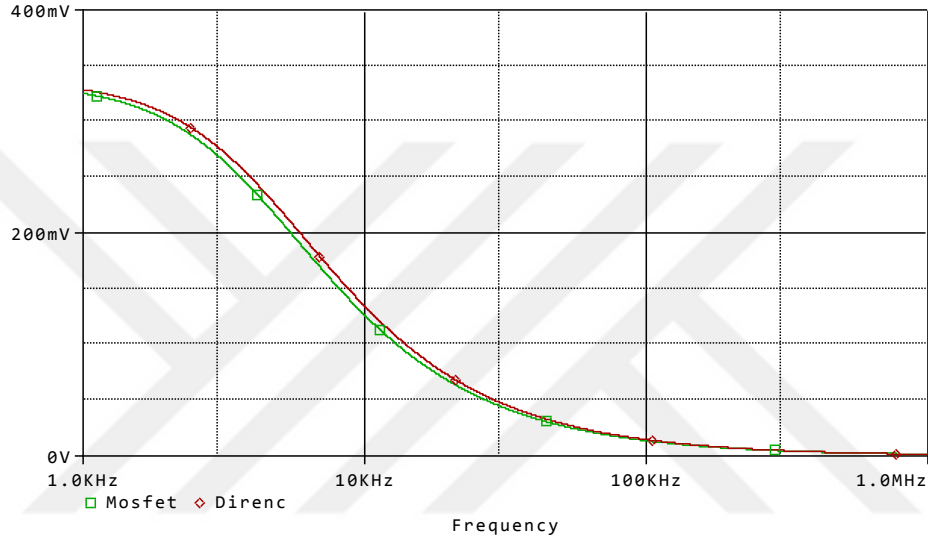
Şekil 3.23. MOSFET Kontrollü OTRA Tabanlı Alçak Geçiren Filtre

Denklem (3.7)'de yer alan transfer fonksiyonuna Denklem (1.70) teriminde yer alan MOSFET' in direnç değeri eklenerek Denklem (3.8)'de verilen terim elde edilir.

$$\frac{V_o}{v_{in2}} = \frac{\frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})}}{\frac{1}{\left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})} (1 + sC_1 \frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})})} \quad (3.8)$$

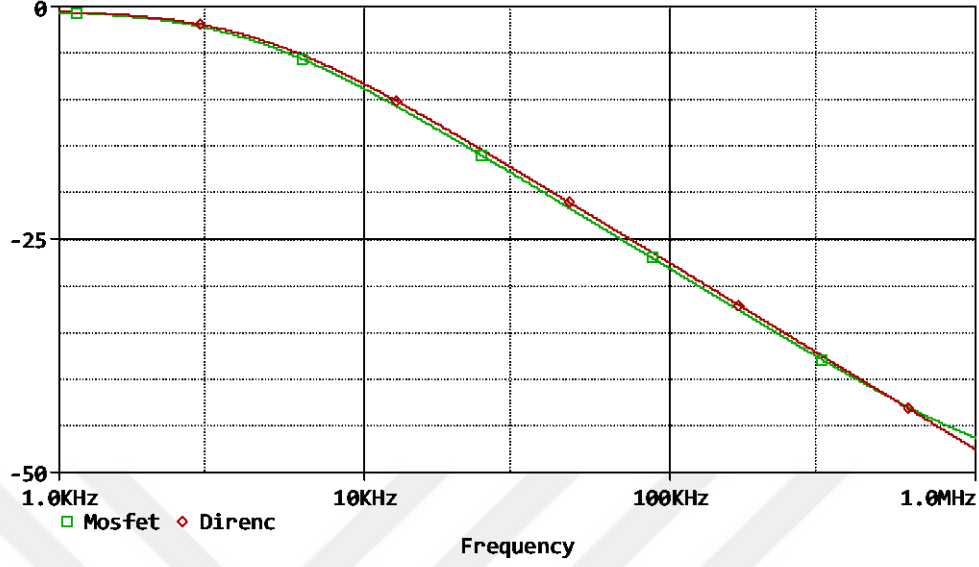
$$\frac{V_o}{v_{in2}} = \frac{\frac{\left(\frac{W_{R2}}{L_{R2}}\right) (V_{R2C1} - V_{R2C2})}{\left(\frac{W_{R1}}{L_{R1}}\right) (V_{R1C1} - V_{R1C2})}}{(1 + sC_1 \frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})})} \quad (3.9)$$

$$\frac{V_o}{v_{in2}} = \frac{\left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) + sC_1} \quad (3.10)$$



Şekil 3.24. Dirençli ve MOSFET’li Alçak Geçiren filtre için çıkış gerilimleri benzetim sonuçları gösterilmiştir.

OTRA tabanlı filtre devrelerinin hem dirençli hem de MOSFET’li durumları için benzetim sonuçları elde edilmiştir. Şekil 3.24.’de verilen grafikte OTRA tabanlı alçak geçiren filtre devresinin çıkış gerilimleri yer almaktadır. Bu devrede kırmızı işaret dirençli devrenin çıkış gerilimini, yeşil işaret ise MOSFET’li devrenin çıkış gerilimini göstermektedir. İşaretler incelendiğinde bu iki işaretin birbirine çok yakın olduğu gözükmemektedir.



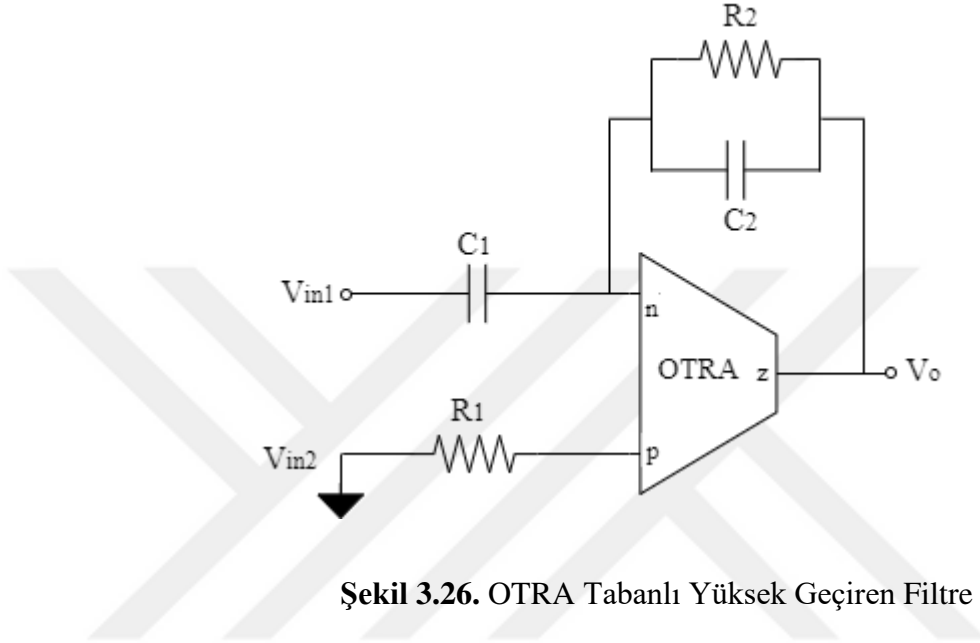
Şekil 3.25. Dirençli ve MOSFET’li alçak geçiren filtre için kazanç benzetim sonuçları gösterilmiştir.

Şekil 3.25.’de verilen grafik ile Şekil 3.23.’de verilen OTRA tabanlı alçak geçiren filtre devresinin çıkış kazanç grafiği gösterilmektedir. Bu grafikte kırmızı ile gösterilen işaret dirençli devrenin çıkış kazancını, yeşil işaret ise MOSFET’li devrenin çıkış kazancını göstermektedir. Grafikten anlaşıldığı üzere bu iki işaretin birbirine oldukça yakın çıktığı gözükmemektedir. Bu kazanç grafiğinin RMSE değeri 0,09 çıkmıştır.

OTRA tabanlı alçak geçiren filtre devresinin benzetim sonuçlarının elde edilmesinde PSPICE benzetim programı kullanılmıştır. AD844 SPICE alt devresi kullanılmıştır. Devredeki R_1 direnç elemanı 75.208 k Ω , C_1 kapasite değeri ise 100 pF, R_2 direnç elemanı 80.222 k Ω , C_2 kapasite elemanı 500 pF olarak alınmıştır. Devrenin girişine 350 mV genlikli AC gerilim uygulanmıştır. Direnç yerine MOSFET elemanı direnç konfigürasyonu olarak Şekil 3.23.’deki gibi bağlantısı yapılmıştır. Bu devredeki MOSFET’lere ait W ve L değerleri sırasıyla R_1 için 32 μm ve 95 μm , R_2 için 30 μm ve 95 μm olarak alınmıştır. V_{a1} , V_{a2} ‘nin gerilim değeri olarak 1.1 V, V_{b1} , V_{b2} ‘nin gerilim değeri olarak 0.6 V kullanılmıştır.

3.2.2 OTRA Tabanlı Yüksek Geçiren Filtre Devresi

OTRA tabanlı yüksek geçiren filtre devresi Şekil 3.26.'da gösterilmiştir. Bu devrede V_{in2} gerilimi toprağa bağlanmıştır [8]



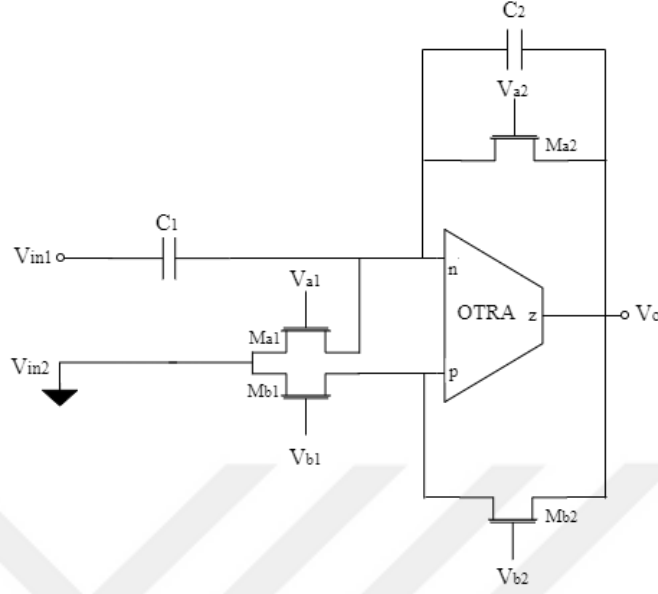
Şekil 3.26. OTRA Tabanlı Yüksek Geçiren Filtre

Yüksek Geçiren filtre devresinin transfer fonksiyonu Denklem (3.12)'de gösterilmiştir.

$$V_o = \frac{R_1 s C_2 v_{in1}}{(1 + s C_1 R_1)} \quad (3.11)$$

$$\frac{V_o}{v_{in1}} = \frac{R_1 s C_2}{(1 + s C_1 R_1)} \quad (3.12)$$

OTRA tabanlı yüksek geçiren filtre devresinde direnç yerine MOSFET kullanılarak Şekil 3.27.'de verilen devre elde edilmiştir. Bu devrede üçüncü doğrusal olmayan terimleri yok etme tekniği kullanılmıştır.



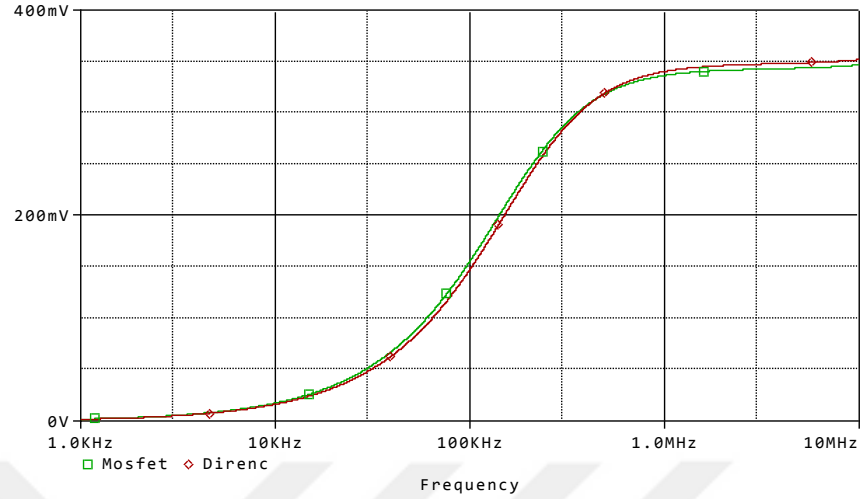
Şekil 3.27. MOSFET Kontrollü OTRA Tabanlı Yüksek Geçiren Filtre

Denklem 3.13’ de yer alan transfer fonksiyonuna Denklem 1.70’ da yer alan MOSFET’ in direnç değeri eklenerek Denklem 3.14’ deki terim elde edilir.

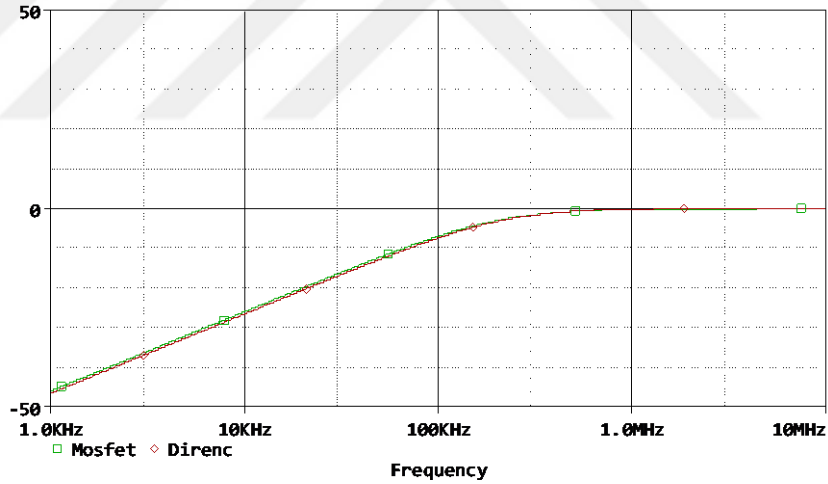
$$\frac{V_o}{v_{in1}} = \frac{\frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} s C_2}{\left(1 + s C_1 \frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})}\right)} \quad (3.13)$$

$$\frac{V_o}{v_{in1}} = \frac{\frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} s C_2}{\frac{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) + s C_1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})}} \quad (3.14)$$

$$\frac{V_o}{v_{in1}} = \frac{s C_2}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) + s C_1} \quad (3.15)$$



Şekil 3.28. Dirençli ve MOSFET’li yüksek geçiren filtre için çıkış gerilimleri benzetim sonuçları gösterilmiştir.



Şekil 3.29. Dirençli ve MOSFET’li yüksek geçiren filtre için kazanç benzetim sonuçları gösterilmiştir.

Şekil 3.28.’de verilen grafik OTRA tabanlı yüksek geçiren filtre devresinin çıkış gerilimini gösterilmektedir. Bu grafikte kırmızı ile gösterilen işaret dirençli devrenin çıkış gerilimini, yeşil işaret ise MOSFET’li devrenin çıkış gerilimini göstermektedir.

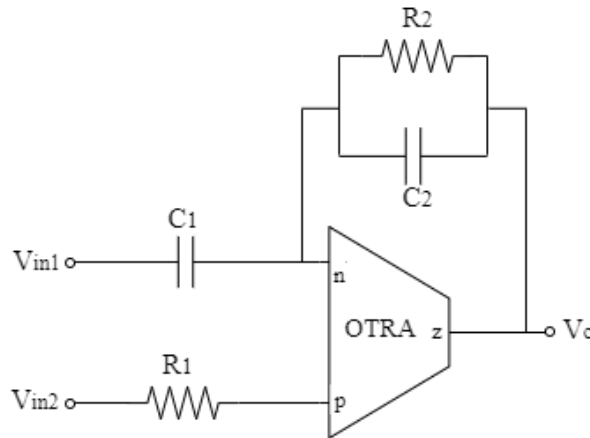
Şekil 3.29.’da verilen grafik OTRA tabanlı yüksek geçiren filtre devresinin çıkış kazancını gösterilmektedir. Bu grafikte kırmızı ile gösterilen işaret dirençli devrenin

çıkış kazancını, yeşil işaret ise MOSFET’li devrenin çıkış kazancını göstermektedir. Grafiklerden anlaşıldığı üzere bu iki işaretin birbirine oldukça yakın çıktığı gözükmemektedir. Bu kazanç grafiğinin RMSE değeri 0,598 çıkmıştır. Yani MOSFET yapılı direnç elemanı normal direnç elemanı gibi davranmaktadır.

OTRA tabanlı yüksek geçiren filtre devresinin benzetim sonuçlarının elde edilmesinde PSPICE benzetim programı kullanılmıştır. AD844 SPICE alt devresi kullanılmıştır. Devredeki R_1 direnç elemanı 100.066 k Ω , C_1 kapasite değeri ise 75 pF, R_2 direnç elemanı 10 k Ω , C_2 kapasite elemanı 70 pF olarak alınmıştır. Devrenin girişine 350 mV genlikli AC gerilim uygulanmıştır. Direnç yerine MOSFET elemanı direnç konfigürasyonu olarak Şekil 3.27.’deki gibi bağlantısı yapılmıştır. Bu devredeki MOSFET’lere ait W ve L değerleri sırasıyla R_1 için 20 μm ve 79 μm , R_2 için 76 μm ve 30 μm olarak alınmıştır. V_{a1} , V_{a2} ‘nin gerilim değeri olarak 1.1 V, V_{b1} , V_{b2} ‘nin gerilim değeri olarak 0.6 V kullanılmıştır.

3.2.3 OTRA Tabanlı Tüm Geçiş Filtre Devresi

OTRA tabanlı tüm geçiş filtre devresi Şekil 3.30.’da gösterilmiştir. Devre üzerinde iki adet direnç ve iki adet kapasitör bulunmaktadır. Bu devrede V_{in1} ve V_{in2} gerilimleri eşittir. [8]



Şekil 3.30. OTRA Tabanlı Tüm Geçiş Filtre

Tüm geçiren filtre devresinin transfer fonksiyonu Denklem (3.18)'de gösterilmiştir;

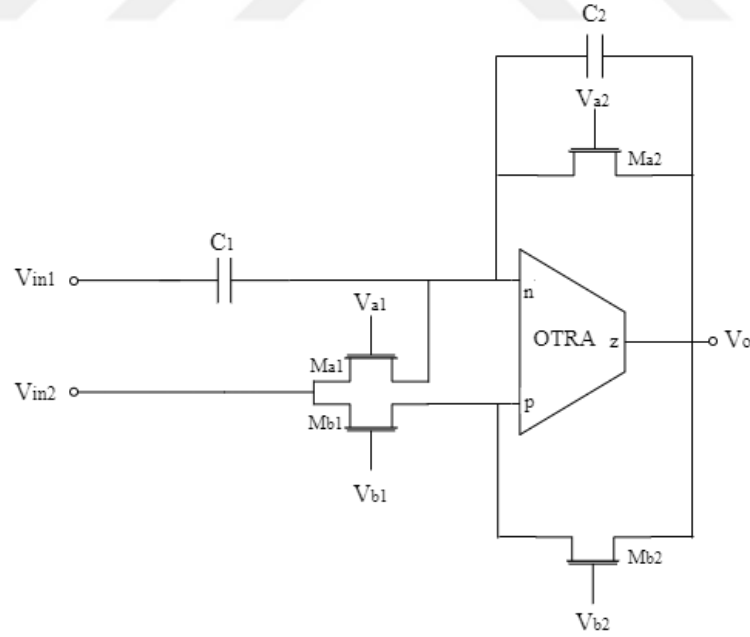
(3.16)

$$v_{in1} = v_{in2} = v_{in}$$

$$V_o = \frac{R_1 v_{in} (1 - sC_2 R_2)}{R_2 (1 + sC_1 R_1)} \quad (3.17)$$

$$\frac{V_o}{V_{in}} = \frac{R_1 (1 - sC_2 R_2)}{R_2 (1 + sC_1 R_1)} \quad (3.18)$$

OTRA tabanlı tüm geçiren filtre devresinde direnç yerine MOSFET kullanılarak Şekil 3.31.'de yer alan devre elde edilmiştir. Bu devrede üçüncü doğrusal olmayan terimleri yok etme tekniği kullanılmıştır.

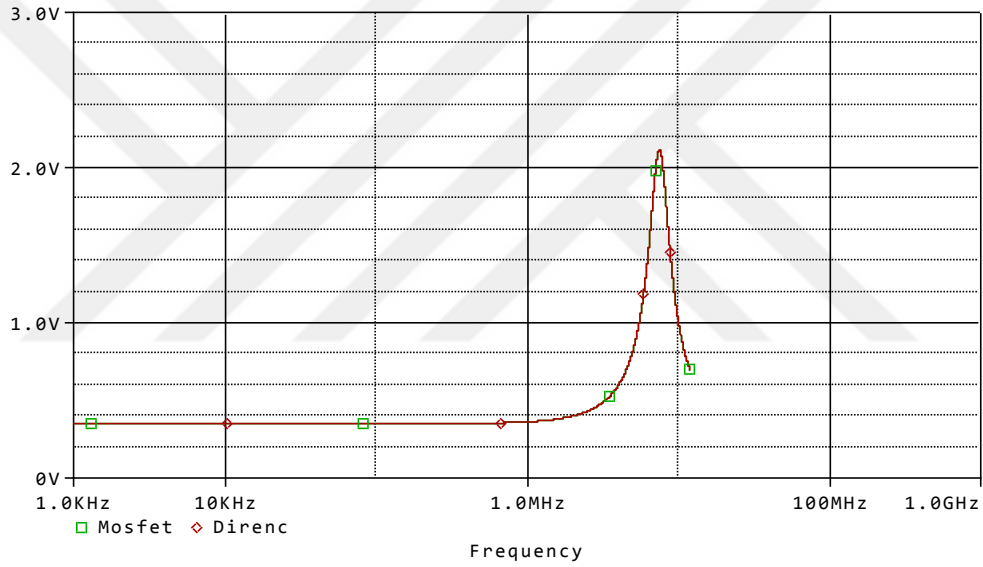


Şekil 3.31. MOSFET Kontrollü OTRA Tabanlı Tüm Geçişli Filtre

Denklem 3.18' de yer alan transfer fonksiyonuna Denklem 1.70' de yer alan MOSFET' in direnç değeri eklenerek Denklem 3.19 elde edilir.

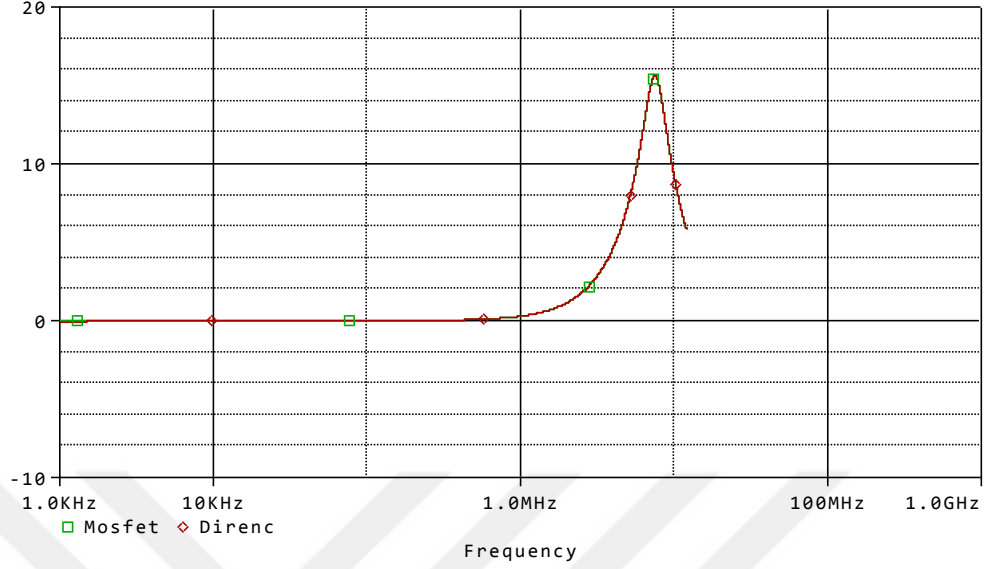
$$\frac{V_o}{v_{in}} = \frac{\frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} (1 - sC_2 \frac{1}{\left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})})}{\frac{1}{\left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})} (1 + sC_1 \frac{1}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})})} \quad (3.19)$$

$$\frac{V_o}{v_{in}} = \frac{\left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2}) - sC_2}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) + sC_1} \quad (3.20)$$



Şekil 3.32. Dirençli ve MOSFET’li Tüm Geçiren Filtre için Çıkış Gerilimleri Benzetim Sonuçları Gösterilmiştir.

Şekil 3.32.’ de bulunan grafik Şekil 3.31.’ de bulunan OTRA tabanlı tüm geçiren filtre devresinin çıkış gerilimi hem MOSFET yapıli direnç hem de normal direnç kullanılarak elde edilmiştir. Grafik üzerindende anlaşılaçağı üzere MOSFET yapıli direnç ve normal direnç işretleri birbirine oldukça yakın gözükmeaktadır.



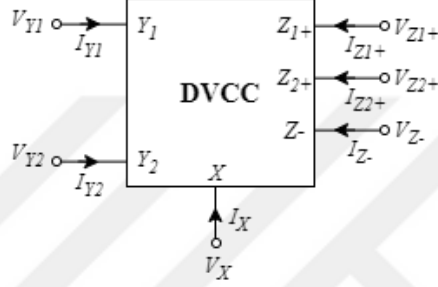
Şekil 3.33. Dirençli ve MOSFET’li Tüm Geçiren filtre için kazanç benzetim sonuçları gösterilmiştir.

Şekil 3.33.’ de bulunan işaretler Şekil 3.31.’ de bulunan OTRA tabanlı tüm geçiren filtre devresinin çıkış kazancını göstermektedir. Bu işaretler hem MOSFET yapılı direnç hem de normal direnç kullanılarak elde edilmiştir. Görüldüğü üzere bu iki işaret de birbirine oldukça yakın gözükmemektedir. Bu kazanç grafiğinin RMSE değeri 2,64 çıkmıştır.

OTRA tabanlı tüm geçiren filtre devresinin benzetim sonuçlarının elde edilmesinde PSPICE benzetim programı kullanılmıştır. İki adet AD844 SPICE alt devresi kullanılmıştır. Devredeki R_1 direnç elemanı $10\text{ k}\Omega$, C_1 kapasite değeri ise 100 nF , R_2 direnç elemanı $10\text{ k}\Omega$, C_2 kapasite elemanı 100 nF olarak alınmıştır. Devrenin V_{in1} ve V_{in2} girişine 350 mV genlikli AC gerilim uygulanmıştır. Direnç yerine MOSFET elemanı direnç konfigürasyonu olarak Şekil 3.31.’deki gibi bağlantısı yapılmıştır. Bu devredeki MOSFET’ lere ait W ve L değerleri sırasıyla R_1 için $76\text{ }\mu\text{m}$ ve $30\text{ }\mu\text{m}$, R_2 için $76\text{ }\mu\text{m}$ ve $30\text{ }\mu\text{m}$ olarak alınmıştır. V_{a1} , V_{a2} ‘nin gerilim değeri olarak 1.1 V , V_{b1} , V_{b2} ‘nin gerilim değeri olarak 0.6 V kullanılmıştır.

3.3 DVCC

İki pozitif bir negatif Z terminaline sahip DVCC' nin sembolü Şekil 3.34.'de gösterilmektedir. Ayrıca DVCC, Denklem 3.21'de bulunan matris denklemi ile ideal olarak tanımlanabilmektedir. [17]

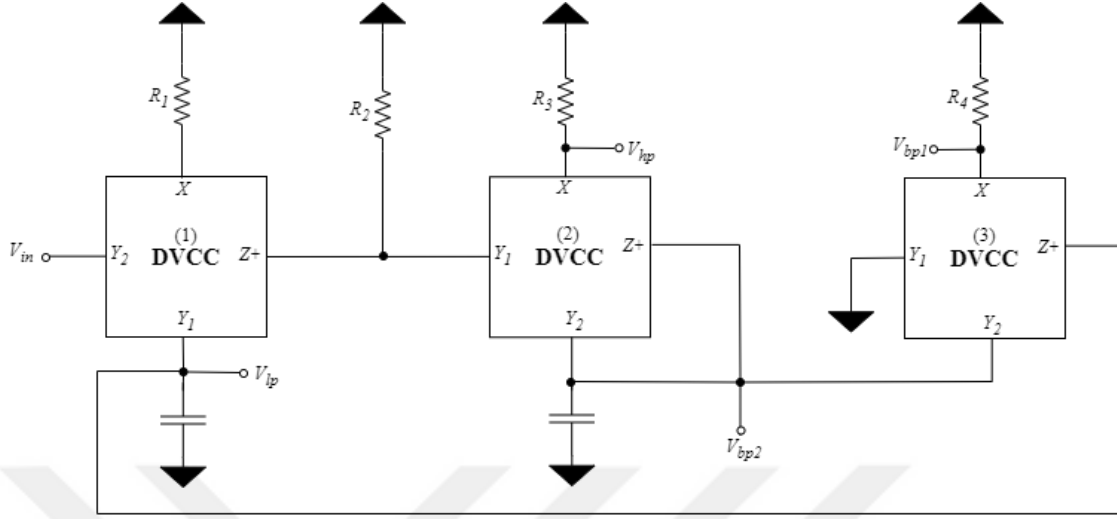


Şekil 3.34. DVCC Elektrik Devresi

$$\begin{bmatrix} I_{Y1} \\ I_{Y2} \\ I_{Z1+} \\ I_{Z2+} \\ I_{Z-} \\ V_X \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 1 \\ 0 & 0 & -1 \\ 1 & -1 & 0 \end{bmatrix} \cdot \begin{bmatrix} V_{Y1} \\ V_{Y2} \\ I_X \end{bmatrix} \quad (3.21)$$

3.3.1 DVCC Temelli Voltaj Modlu Analog Filtre

Şekil 3.35.'de voltaj modlu artı tip DVCCs (DVCC+s) ile elde edilmiş filtre devresi gösterilmektedir. Bu devre üzerinde görüldüğü üzere alçak geçiren, yüksek geçiren, band geçiren 1 ve band geçiren 2 filtreleri aynı devre üzerinde yer almaktadır.



Şekil 3.35. DVCC ile Voltaj Modlu Analog Filtre Tasarımı

Şekil 3.35.'te voltaj modlu devrenin, alçak geçiren, yüksek geçiren, band geçiren 1 ve band geçiren 2 filtre transfer fonksiyonları Denklem 3.23, 3.24 ve 3.25'de verilmektedir. Bu denklemde $D(s)$ fonksiyonu tüm filtre transfer fonksiyonlarında paydada yer aldığı için tüm filtrelerin kesim frekansı ve kalite faktörü aynıdır.[17]

$$D(s) = s^2 + s \frac{1}{C_2 R_3} + \frac{R_2}{C_1 C_2 R_1 R_3 R_4} \quad (3.22)$$

$$\frac{V_{lp}}{V_{in}} = \frac{\frac{R_2}{C_1 C_2 R_1 R_3 R_4}}{D(s)} \quad (3.23)$$

$$\frac{V_{hp}}{V_{in}} = -\frac{R_2}{R_1} \times \frac{s^2}{D(s)} \quad (3.24)$$

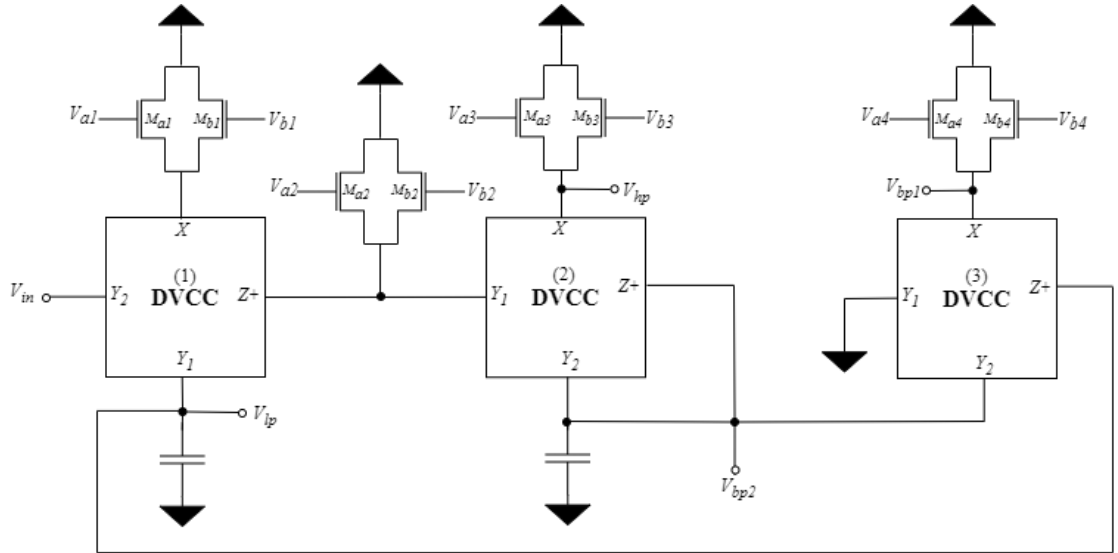
$$\frac{V_{bp1}}{V_{in}} = -\frac{V_{bp2}}{V_{in}} = \frac{R_2}{R_1} \times \frac{s^2 \frac{1}{C_2 R_3}}{D(s)} \quad (3.25)$$

Buradan $D(s)$ fonksiyonuna göre kesim frekansı Denklem (3.26)'da, kalite faktörü ise Denklem (3.27)'deki gibi hesaplanmıştır;

$$f_o = \frac{1}{2\pi} \sqrt{\frac{R_2}{C_1 C_2 R_1 R_3 R_4}} \quad (3.26)$$

$$Q = \sqrt{\frac{C_2 R_2 R_3}{C_1 R_1 R_4}} \quad (3.27)$$

Şekil 3.35.'de DVCC ile tasarlanmış olan filtre devresinin normal direnç yerine MOSFET yapılı direnç elemanı kullanılarak elde edilen filtre devresi Şekil 3.36.'da gösterilmektedir. Bu devrede direnç yerine yedinci doğrusal olmayan terimleri yok etme tekniği kullanılmıştır.



Şekil 3.36. Direnç Yerine MOSFET Kullanılarak DVCC ile Voltaj Modlu Analog Filtre Tasarımı

Direnç yerine MOSFET kullandığımızda ise transfer fonksiyonları Denklem 3.28, 3.29 ve 3.30'daki gibi olmaktadır.

$$D(s) = s^2 + s \frac{1}{C_2 \left(\frac{W_{R3}}{L_{R3}} \right) \mu C_{ox} (V_{R3C1} - V_{R3C2})} \quad (3.28)$$

$$+ \frac{\left(\frac{W_{R2}}{L_{R2}} \right) \mu C_{ox} (V_{R2C1} - V_{R2C2})}{C_1 C_2 \left(\frac{W_{R1}}{L_{R1}} \right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) \left(\frac{W_{R3}}{L_{R3}} \right) \mu C_{ox} (V_{R3C1} - V_{R3C2}) \left(\frac{W_{R4}}{L_{R4}} \right) \mu C_{ox} (V_{R4C1} - V_{R4C2})}$$

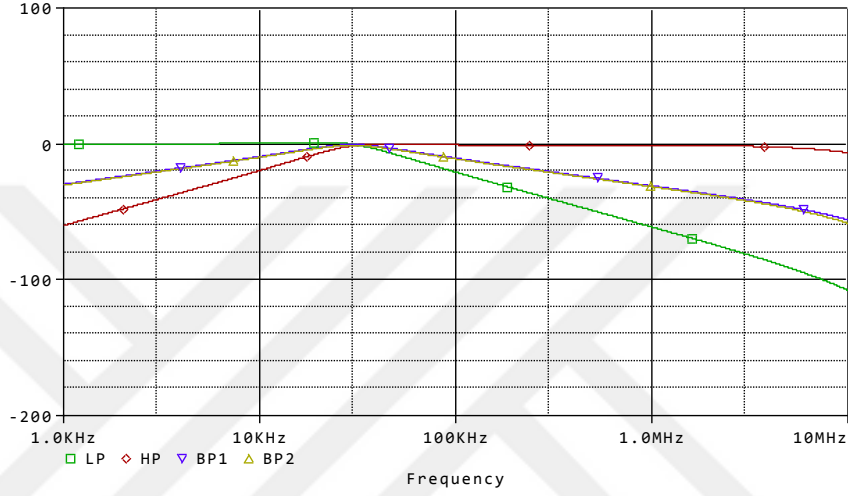
$$\begin{aligned} & \frac{V_{lp}}{V_{in}} \\ & \frac{\left(\frac{W_{R2}}{L_{R2}} \right) \mu C_{ox} (V_{R2C1} - V_{R2C2})}{C_1 C_2 \left(\frac{W_{R1}}{L_{R1}} \right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) \left(\frac{W_{R3}}{L_{R3}} \right) \mu C_{ox} (V_{R3C1} - V_{R3C2}) \left(\frac{W_{R4}}{L_{R4}} \right) \mu C_{ox} (V_{R4C1} - V_{R4C2})} \\ & = \frac{D(s)}{D(s)} \end{aligned} \quad (3.29)$$

$$\frac{V_{hp}}{V_{in}} = - \frac{\left(\frac{W_{R2}}{L_{R2}} \right) \mu C_{ox} (V_{R2C1} - V_{R2C2})}{\left(\frac{W_{R1}}{L_{R1}} \right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} \times \frac{s^2}{D(s)} \quad (3.30)$$

$$\begin{aligned} \frac{V_{bp1}}{V_{in}} &= - \frac{V_{bp2}}{V_{in}} \\ &= \frac{\left(\frac{W_{R2}}{L_{R2}} \right) \mu C_{ox} (V_{R2C1} - V_{R2C2})}{\left(\frac{W_{R1}}{L_{R1}} \right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} \times \frac{s^2 \frac{1}{C_2 \left(\frac{W_{R3}}{L_{R3}} \right) \mu C_{ox} (V_{R3C1} - V_{R3C2})}}{D(s)} \end{aligned} \quad (3.31)$$

Buradan da D(s) fonksiyonuna göre kesim frekansı ve kalite faktörü Denklem 3.32'deki gibi olmaktadır.

$$f_o = \frac{1}{2\pi} \sqrt{\frac{\left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})}{C_1 C_2 \left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) \left(\frac{W_{R3}}{L_{R3}}\right) \mu C_{ox} (V_{R3C1} - V_{R3C2}) \left(\frac{W_{R4}}{L_{R4}}\right) \mu C_{ox} (V_{R4C1} - V_{R4C2})}} \quad (3.32)$$

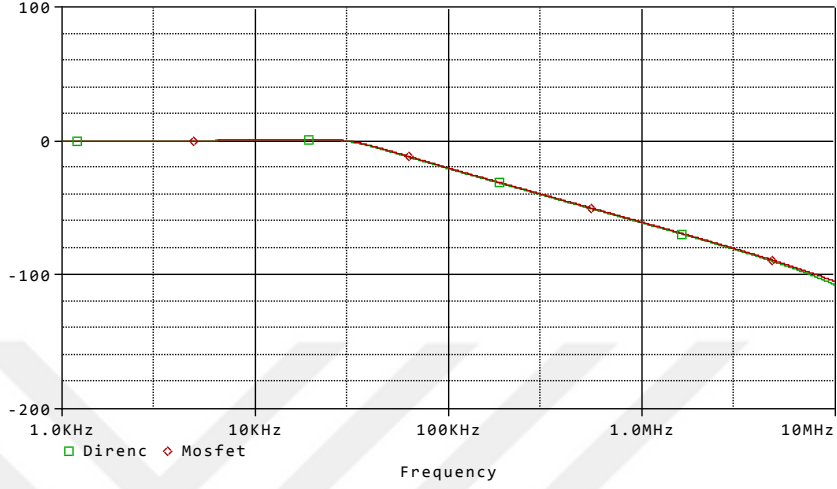


Şekil 3.37. Sunulan Dirençli Alçak Geçiren, Yüksek Geçiren, Band Geçiren 1.2 Devrenin Kazanç Grafiği

Şekil 3.37.'de bulunan grafik Şekil, 3.36.'da bulunan devrenin alçak geçiren, yüksek geçiren ve band geçiren 1 – 2 çıkışlarının kazançlarını göstermektedir. Bu çıkış kazançları hem MOSFET yapıli direnç elemanı hem de normal direnç elemanı kullanılarak elde edilmiştir.

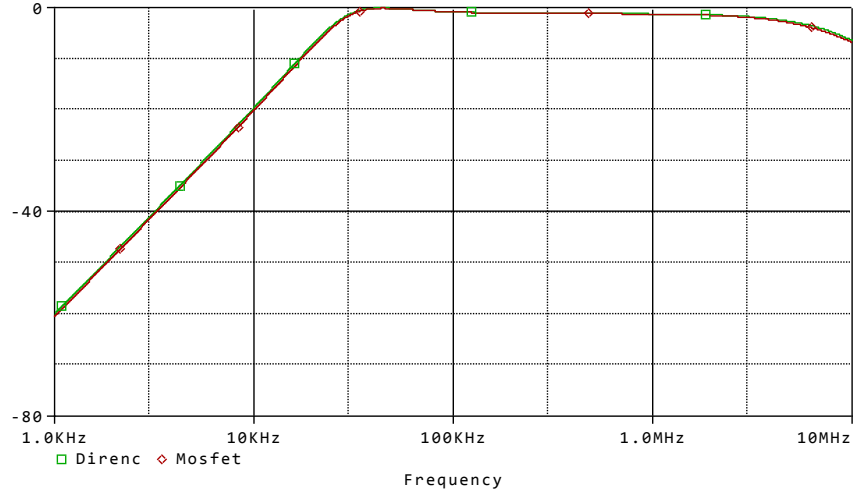
DVCC tabanlı alçak geçiren, yüksek geçiren ve iki adet band geçiren filtre devresinin benzetim sonuçlarının elde edilmesinde PSPICE benzetim programı kullanılmıştır. Her bir DVCC için üç adet AD844 SPICE alt devresi kullanılmıştır. Bu alt devrede bulunan iç direnç değerleri için 2.2 k Ω kullanılmıştır. Devredeki R₁, R₂, R₃ ve R₄ direnç elemanları için 2.196 k Ω , C₁ ve C₂ kapasite elemanları için ise 2.2 nF değer olarak alınmıştır. Devrenin girişine 500 mV genlikli AC gerilim uygulanmıştır. Direnç yerine MOSFET elemanı direnç konfigürasyonu olarak Şekil 3.36.'daki gibi bağlantısı yapılmıştır. Bu devredeki MOSFET' lere ait W ve L değerleri sırasıyla 100 μ m ve 15.6

μm olarak alınmıştır. V_{a1} , V_{a2} , V_{a3} , V_{a4} 'nin gerilim değeri olarak 1.5 V, V_{b1} , V_{b2} , V_{b3} , V_{b4} 'nin gerilim değeri olarak 0.6 V kullanılmıştır.



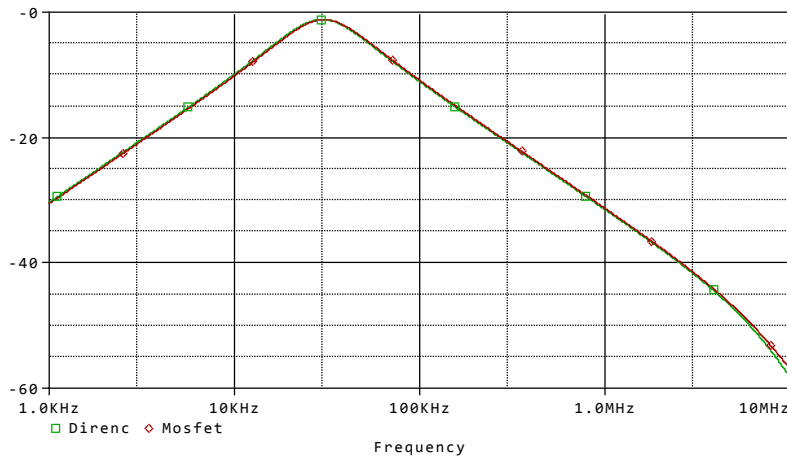
Şekil 3.38. Sunulan Dirençli Devre ile MOSFET' li Devrenin Alçak Geçiren Çıkış Kazanç Grafiği

Şekil 3.38.'de alçak geçiren filtre devresinin çıkış kazancı benzetim sonucu yer almaktadır. Bu grafik üzerinde yeşil renk ile gösterilen işaret normal direnç ile tasarlanan devrenin alçak geçiren filtre çıkış kazancını göstermektedir. Kırmızı renk ile gösterilen işaret ise MOSFET yapılı direnç kullanılarak elde edilen devrenin alçak geçiren filtre çıkış kazancını göstermektedir. Görüldüğü gibi iki işaretin neredeyse birbiri ile tam örtüştüğü gözükmemektedir. Bu kazanç grafiğinin RMSE değeri 0,00066 çıkmıştır. Bu sonuca göre MOSFET yapılı direnç elemanının normal direnç gibi davrandığı görülmektedir.



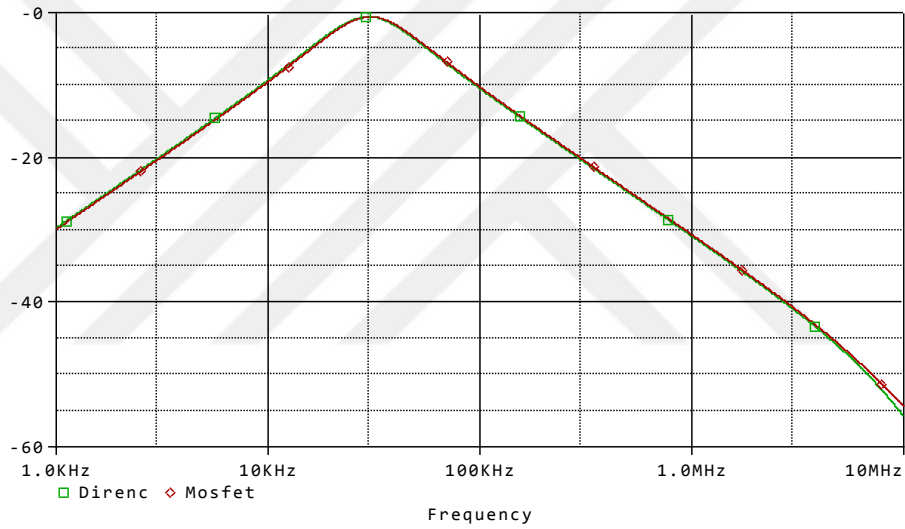
Şekil 3.39. Sunulan Dirençli Devre ile MOSFET’ li Devrenin Yüksek Geçiren Çıkış Kazanç Grafiği

Şekil 3.39.’da yüksek geçiren filtre devresinin çıkış kazancı benzetim sonucu yer almaktadır. Bu grafik üzerinde yeşil renk ile gösterilen işaret normal direnç ile tasarlanan devrenin yüksek geçiren filtre çıkış kazancını göstermektedir. Kırmızı renk ile gösterilen işaret ise MOSFET yapılı direnç kullanılarak elde edilen devrenin yüksek geçiren filtre çıkış kazancını göstermektedir. Bu kazanç grafiğinin RMSE değeri 0,44 çıkmıştır. Mosfet yapılı direnç elemanının normal direnç elemanı gibi davrandığı gözükmemektedir.



Şekil 3.40. Sunulan Dirençli Devre ile MOSFET’ li Devrenin Band Geçiren 1 Çıkış Kazanç Grafiği

Şekil 3.40.'da band geçiren 1 filtre devresinin çıkış kazancı benzetim sonucu yer almaktadır. Bu grafik üzerinde yeşil renk ile gösterilen işaret normal direnç ile tasarlanan devrenin band geçiren 1 filtre çıkış kazancını göstermektedir. Kırmızı renk ile gösterilen işaret ise MOSFET yapılı direnç kullanılarak elde edilen devrenin band geçiren 1 filtre çıkış kazancını göstermektedir. Bu kazanç grafiğinin RMSE değeri 0,22 çıkmıştır. Mosfet yapılı direnç elemanının normal direnç elemanı gibi davrandığı anlaşılmaktadır.

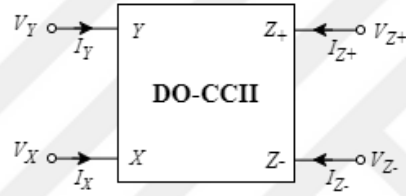


Şekil 3.41. Sunulan Dirençli Devre ile MOSFET' li Devrenin Band Geçiren 2 Çıkış Kazanç Grafiği

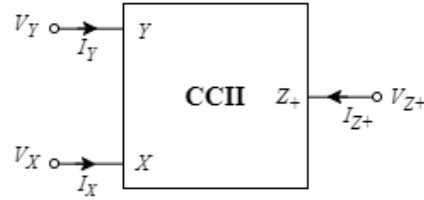
Şekil 3.41.'da band geçiren 2 filtre devresinin çıkış kazancı benzetim sonucu yer almaktadır. Bu grafik üzerinde yeşil renk ile gösterilen işaret normal direnç ile tasarlanan devrenin band geçiren 2 filtre çıkış kazancını göstermektedir. Kırmızı renk ile gösterilen işaret ise MOSFET yapılı direnç kullanılarak elde edilen devrenin band geçiren 2 filtre çıkış kazancını göstermektedir. Bu kazanç grafiğinin RMSE değeri 0,21 çıkmıştır. Mosfet yapılı direnç elemanının normal direnç elemanı gibi davrandığı anlaşılmaktadır.

3.4 CCII

Şekil 3.42., 3.43. ve 3.44.'de DO-CCII, CCII ve MCCII' nın aktif bir bileşen olarak sembolik gösterimi verilmiştir. DO-CCII, çift çıkışlı ve toplamda dört bacağına sahip ikinci nesil akım taşıyıcıdır. CCII+, pozitif tek çıkışlı ve toplamda üç bacağına sahip ikinci nesil akım taşıyıcıdır. MCCII ise negatif tek çıkışlı ve toplamda üç bacağına sahip ikinci nesil akım taşıyıcıdır. Şekil 3.42. 'de CCII+'nın DO-CCII'nin Z- terminalinin topraklanmasıyla kolaylıkla gerçekleştirilebileceği açıkça görülmektedir [18].

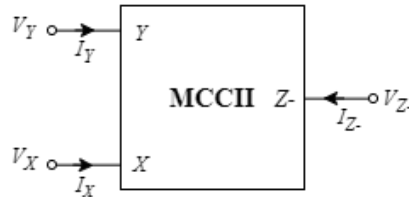


Şekil 3.42. DO-CCII Sembolik Gösterim



Şekil 3.43. CCII Sembolik Gösterim

MCCII, değiştirilmiş eksi tipi CCII'dır. Sembolik gösterimi ise Şekil 3.44.'deki gibidir.[21]



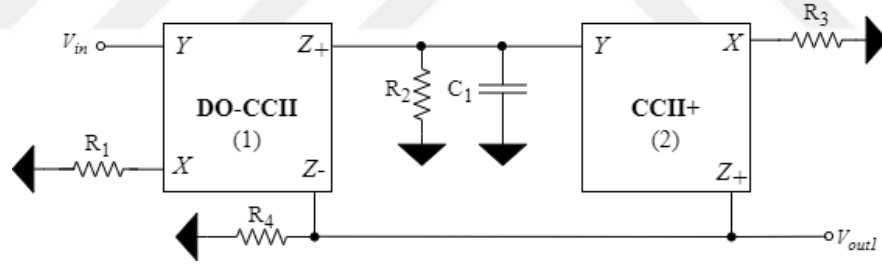
Şekil 3.44. MCCII Sembolik Gösterim

Ayrıca CCII, Denklem 3.33' de bulunan matris denklemi ile ideal olarak tanımlanabilmektedir. Frekansa bağlı kazançlar β , α ve γ ' dır. α ve γ akım kazancı, β ise gerilim kazancıdır.

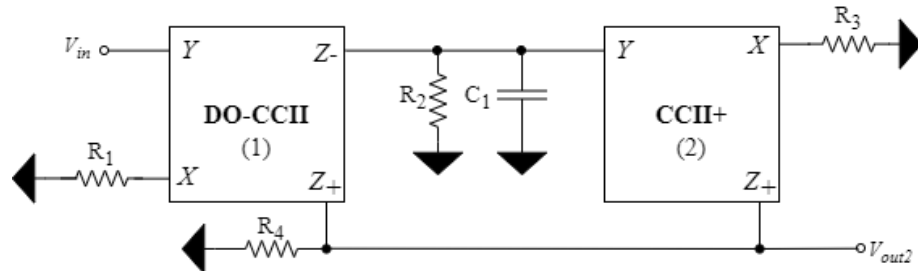
$$\begin{bmatrix} V_X \\ I_Y \\ I_{Z+} \\ I_{Z-} \end{bmatrix} = \begin{bmatrix} \beta & 0 \\ 0 & 0 \\ 0 & \alpha \\ 0 & -\gamma \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \end{bmatrix} \quad (3.33)$$

3.4.1 Birinci Dereceden Voltaj Modlu Evirici ve Evirici Olmayan Tüm Geçişli Filtre

Şekil 3.45.'de sunulan birinci dereceden tüm geçiş filtre devrelerinde bir adet DO-CCII ve bir adet CCII+ kullanılmıştır. Bu devrelerde DO-CCII' nın çıkış bağlantı değiştirilerek eviren ve evirmeyen devreler edilmiştir. [18]



Şekil 3.45. Birinci Dereceden Voltaj Modlu Evirici Olmayan Tüm Geçişli Filtre



Şekil 3.46. Birinci Dereceden Voltaj Modlu Evirici Tüm Geçişli Filtre

Şekil 3.45. ve Şekil 3.46.'da bulunan devrelerde DO-CCII' nın β , α ve γ ' sı ve CCII+' nın β , α ' sı dahil edilirse APF' lerin transfer fonksiyonları Denklem (3.34) ve (3.35)'deki gibi hesaplanmaktadır. [18]

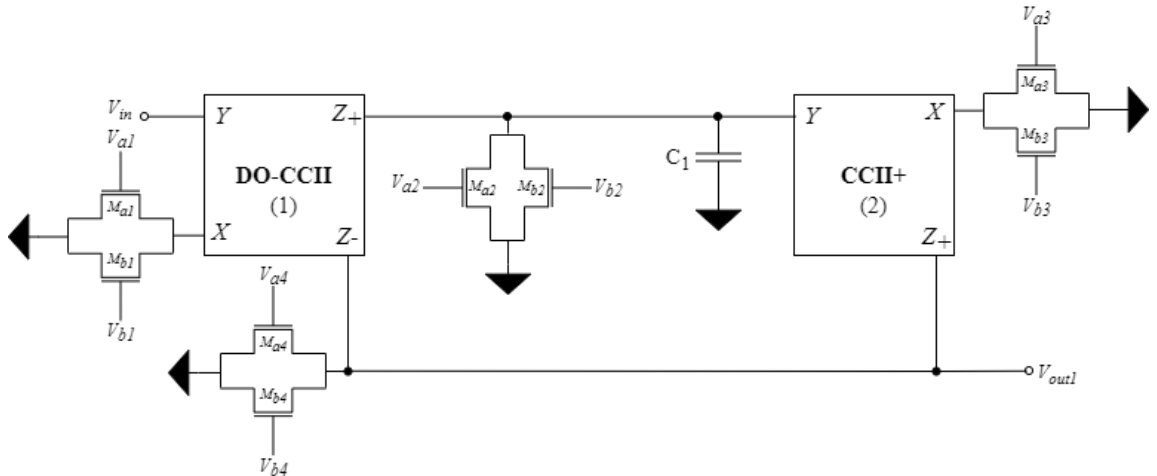
$$\frac{V_{out1}}{V_{in}} = \beta_1 \frac{R_4}{R_1} \left[\frac{\alpha_1 \alpha_2 \beta_2 R_2 - \gamma_1 R_3 (1 + s C_1 R_2)}{R_3 (1 + s C_1 R_2)} \right] \quad (3.34)$$

$$\frac{V_{out2}}{V_{in}} = -\beta_1 \frac{R_4}{R_1} \left[\frac{\alpha_2 \beta_2 \gamma_1 R_2 - \alpha_1 R_3 (1 + s C_1 R_2)}{R_3 (1 + s C_1 R_2)} \right] \quad (3.35)$$

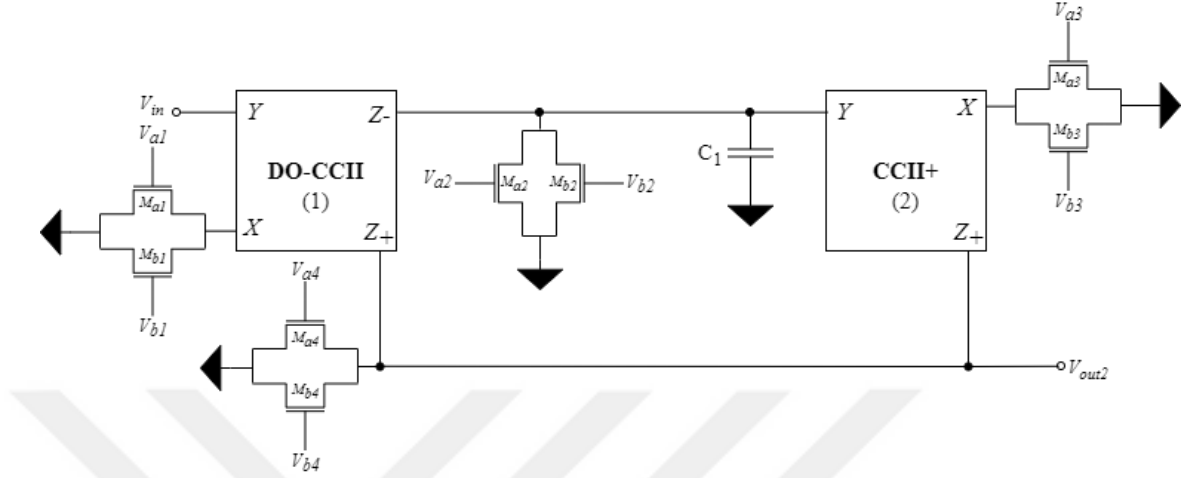
$$\frac{V_{out2}}{V_{in}} = -\frac{V_{out2}}{V_{in}} = \frac{R_4 (1 - s C_1 R_2)}{R_1 (1 + s C_1 R_2)} \quad (3.36)$$

Bu devreye ait kesim frekansı ise Denklem (3.37)'deki gibi sunulmuştur.

$$f_o = \frac{1}{2\pi C_1 R_2} \quad (3.37)$$



Şekil 3.47. Birinci Dereceden Voltaj Modlu Evirici Olmayan MOSFET' li Tüm Geçişli Filtre



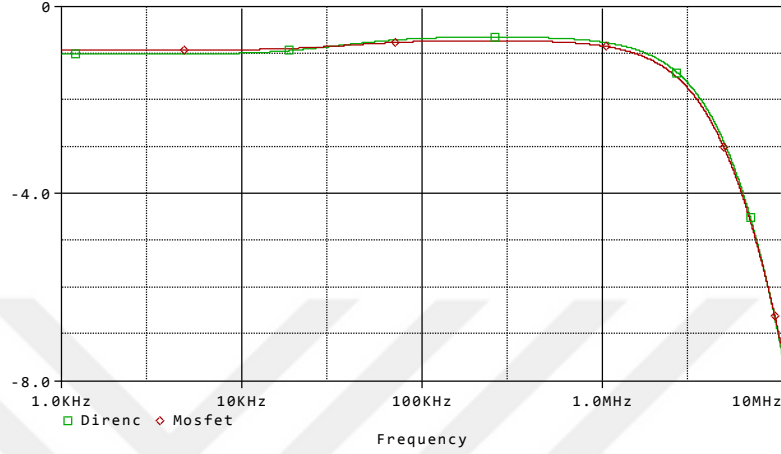
Şekil 3.48. Birinci Dereceden Voltaj Modlu Evirici MOSFET' li Tüm Geçişli Filtre

$$\frac{V_{out1}}{V_{in}} = \beta_1 \frac{\left(\frac{W_{R4}}{L_{R4}}\right) \mu C_{ox} (V_{R4C1} - V_{R4C2})}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} \cdot \left[\frac{\alpha_1 \alpha_2 \beta_2 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2}) - \gamma_1 \left(\frac{W_{R3}}{L_{R3}}\right) \mu C_{ox} (V_{R3C1} - V_{R3C2}) \left(1 + s C_1 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})\right)}{R_3 (1 + s C_1 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2}))} \right] \quad (3.38)$$

$$\frac{V_{out2}}{V_{in}} = -\beta_1 \frac{\left(\frac{W_{R4}}{L_{R4}}\right) \mu C_{ox} (V_{R4C1} - V_{R4C2})}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} \cdot \left[\frac{\alpha_2 \beta_2 \gamma_1 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2}) - \alpha_1 \left(\frac{W_{R3}}{L_{R3}}\right) \mu C_{ox} (V_{R3C1} - V_{R3C2}) \left(1 + s C_1 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})\right)}{\left(\frac{W_{R3}}{L_{R3}}\right) \mu C_{ox} (V_{R3C1} - V_{R3C2}) (1 + s C_1 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2}))} \right] \quad (3.39)$$

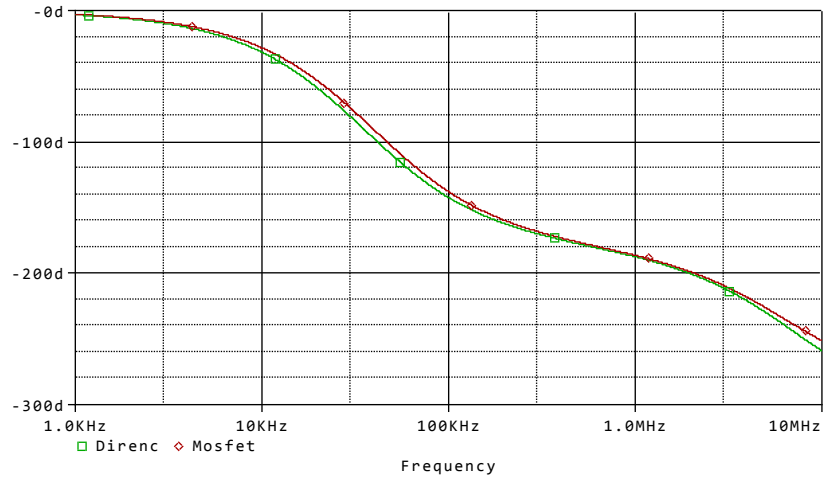
$$\frac{V_{out2}}{V_{in}} = -\frac{V_{out2}}{V_{in}} = \frac{\left(\frac{W_{R4}}{L_{R4}}\right) \mu C_{ox} (V_{R4C1} - V_{R4C2}) \left(1 - s C_1 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2})\right)}{\left(\frac{W_{R1}}{L_{R1}}\right) \mu C_{ox} (V_{R1C1} - V_{R1C2}) (1 + s C_1 \left(\frac{W_{R2}}{L_{R2}}\right) \mu C_{ox} (V_{R2C1} - V_{R2C2}))} \quad (3.40)$$

$$f_o = \frac{1}{2\pi C_1 \left(\frac{W_{R2}}{L_{R2}} \right) \mu C_{ox} (V_{R2C1} - V_{R2C2})} \quad (3.41)$$

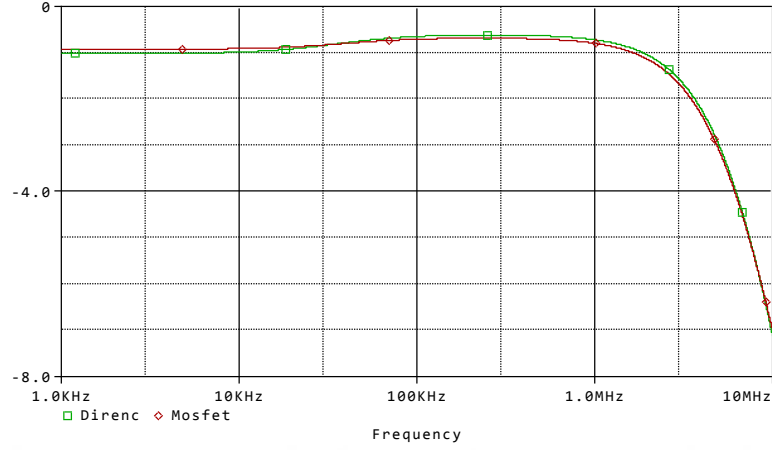


Şekil 3.49. Evirici Olmayan Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Kazanç Grafiği

Şekil 3.49.'da Evirici olmayan birinci dereceden filtre devresinin çıkış kazancı benzetim sonucu yer almaktadır. Bu kazanç grafiğinin RMSE değeri 0,088 çıkmıştır. MOSFET yapılı direnç elemanı normal direnç elemanı gibi davrandığı gözlenmektedir.

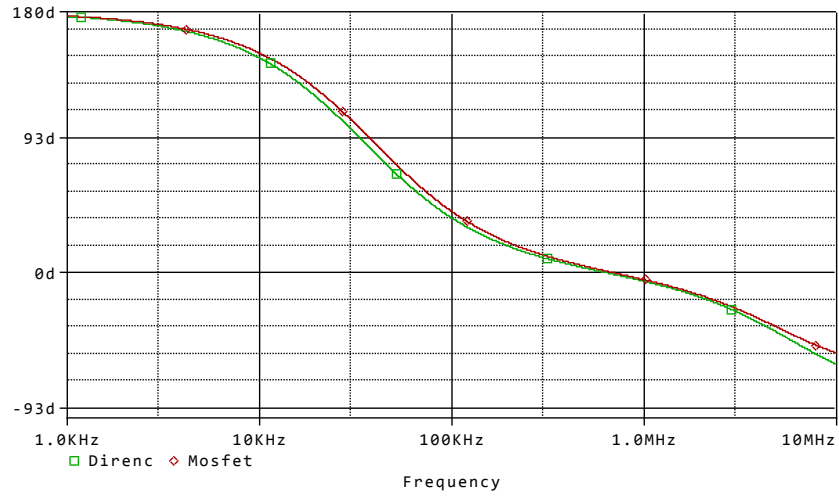


Şekil 3.50. Evirici Olmayan Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Faz Cevap Grafiği



Şekil 3.51. Evirici Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Kazanç Grafiği

Şekil 3.51.'de Evirici birinci dereceden filtre devresinin çıkış kazancı benzetim sonucu yer almaktadır. Bu kazanç grafiğinin RMSE değeri 0,092 çıkmıştır. MOSFET yapılı direnç elemanı normal direnç elemanı gibi davrandığı gözlenmektedir.

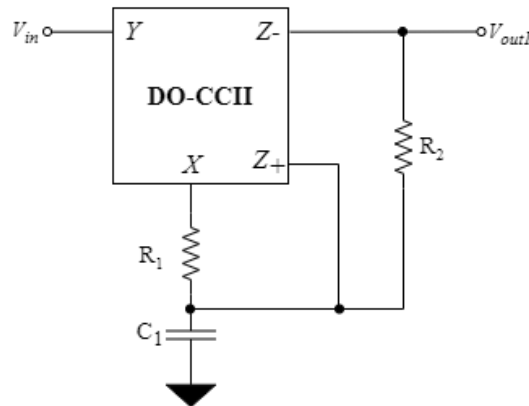


Şekil 3.52. Evirici Direnç ve MOSFET Kıyaslamalı Birinci Dereceden Voltaj Modlu Tüm Geçişli Filtre Faz Cevap Grafiği

CCII tabanlı evirici ve evirici olmayan birinci dereceden voltaj modlu tüm geçiren filtre devresinin benzetim sonuçlarının elde edilmesinde PSPICE benzetim programı kullanılmıştır. Her bir DO-CCII için üç adet, CCII için bir adet AD844 SPICE alt devresi kullanılmıştır. Bu alt devrede bulunan iç direnç değerleri için $2.2 \text{ k}\Omega$ kullanılmıştır. Devredeki R_1 , R_3 ve R_4 direnç elemanları için $2.2 \text{ k}\Omega$, R_2 direnç elemanı için $4.4 \text{ k}\Omega$, C_1 kapasite elemanı için ise 1 nF değer olarak alınmıştır. Devrenin girişine 500 mV genlikli AC gerilim uygulanmıştır. Direnç yerine MOSFET elemanı direnç konfigürasyonu olarak Şekil 3.47. ve Şekil 3.48.’deki gibi bağlantısı yapılmıştır. Bu devredeki MOSFET’ lere ait W ve L değerleri R_1 , R_3 ve R_4 direnç elemanları için sırasıyla $100 \text{ }\mu\text{m}$ ve $10.4 \text{ }\mu\text{m}$, R_2 direnç elemanı için sırasıyla $100 \text{ }\mu\text{m}$ ve $20.8 \text{ }\mu\text{m}$ olarak alınmıştır. V_{a1} , V_{a2} , V_{a3} , V_{a4} ‘nin gerilim değeri olarak 1.2 V , V_{b1} , V_{b2} , V_{b3} , V_{b4} ‘nin gerilim değeri olarak 0.6 V kullanılmıştır.

3.4.2 DO-CCII Temelli Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre

Şekil 3.53.’de sunulan voltaj modlu birinci dereceden tüm geçişli filtre devresinde bir adet DO-CCII kullanılmıştır. [20]



Şekil 3.53. DO-CCII Temelli Direnç Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Devresi

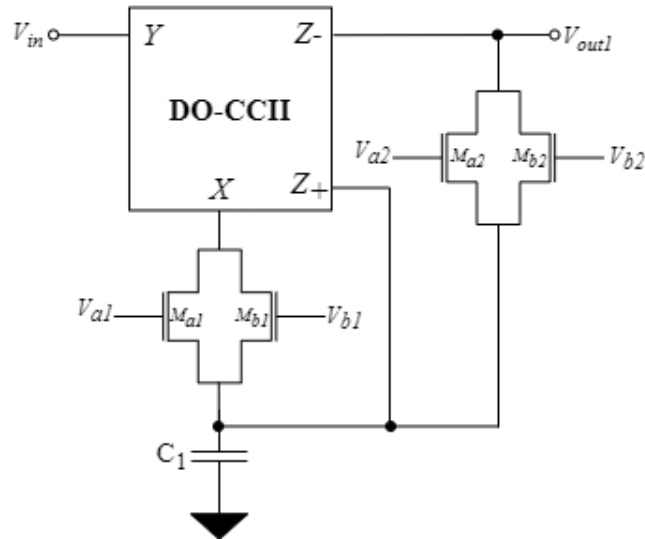
Bu devrede $R=R_1=R_2$ 'dir. Transfer fonksiyonu ise Denklem (3.46)'daki gibi sunulmuştur. [20]

$$\frac{V_{out1}}{V_{in}} = \frac{1 - sC_1R}{1 + sC_1R} \quad (3.46)$$

İdeal olmayan kazançlar dahil edilirse transfer fonksiyonu Denklem (3.47)'deki gibi olmaktadır.

$$\frac{V_{out1}}{V_{in}} = \beta \frac{1 + \alpha - \gamma - s\gamma C_1 R_2}{1 + \alpha - \gamma + sC_1 R_1} \quad (3.47)$$

Şekil 3.53.'de DO-CCII ile tasarlanmış olan birinci dereceden filtre devresinin MOSFET yapılı direnç elemanı kullanılarak elde edilen devre Şekil 3.54.'de gösterilmektedir. Burada direnç yerine yedinci doğrusal olmayan terimleri yok etme tekniği kullanılmıştır.



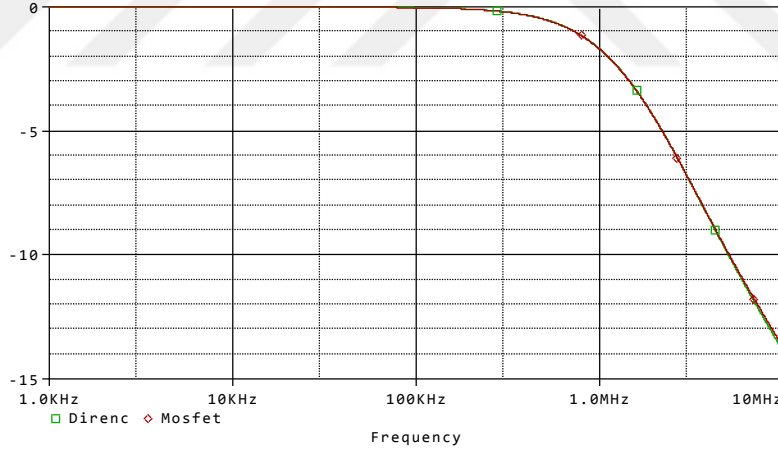
Şekil 3.54. DO-CCII Temelli MOSFET Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Devresi

Bu devrede $R=R_1=R_2$ eşitliği sağlanarak dirençler yerine MOSFET kullanılırsa transfer fonksiyonu Denklem 3.48'deki gibi olmaktadır.

$$\frac{V_{out1}}{V_{in}} = \frac{1 - sC_1 \left(\frac{W_R}{L_R} \right) \mu C_{ox} (V_{RC1} - V_{RC2})}{1 + sC_1 \left(\frac{W_R}{L_R} \right) \mu C_{ox} (V_{RC1} - V_{RC2})} \quad (3.48)$$

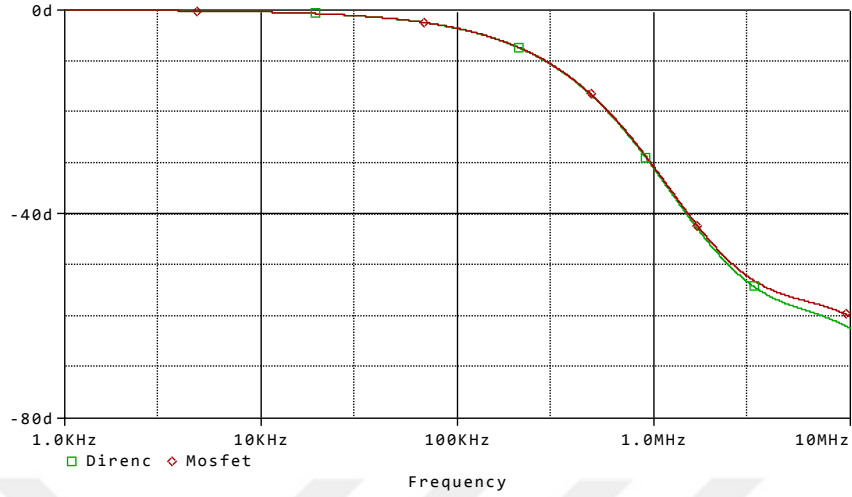
İdeal olmayan kazançlar dahil edilirse transfer fonksiyonu Denklem 3.49'daki gibi olmaktadır.

$$\frac{V_{out1}}{V_{in}} = \beta \frac{1 + \alpha - \gamma - s\gamma C_1 \left(\frac{W_{R2}}{L_{R2}} \right) \mu C_{ox} (V_{R2C1} - V_{R2C2})}{1 + \alpha - \gamma + sC_1 \left(\frac{W_{R1}}{L_{R1}} \right) \mu C_{ox} (V_{R1C1} - V_{R1C2})} \quad (3.49)$$



Şekil 3.55. DO-CCII Temelli Direnç ve Mosfet Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Kazanç Grafiği

Şekil 3.51.'de Evirici birinci dereceden filtre devresinin çıkış kazancı benzetim sonucu yer almaktadır. Bu kazanç grafiğinin RMSE değeri 0,008 çıkmıştır. MOSFET yapılı direnç elemanı normal direnç elemanı gibi davrandığı gözlenmektedir



Şekil 3.56. DO-CCII Temelli Direnç ve Mosfet Kontrollü Voltaj Modlu Birinci Dereceden Tüm Geçişli Filtre Faz Grafiği

Şekil 3.54.' deki devrede kapasitör 30pF olarak kullanılmıştır. MOSFET için kullanılan değerler Tablo 2.3' den alınmıştır. $V_{a1}=V_{a2}=1.3V$, $V_{b1}=V_{b2}=0.6V$, $W=50$, $L=3$ olarak alınmıştır. Bu durumda teorik değer 1.086K'dır. Şekil 3.53.'da kullanılan devrede direnç değeride 1.086K olarak kullanılmıştır.

CCII tabanlı birinci dereceden voltaj modlu tüm geçiren filtre devresinin benzetim sonuçlarının elde edilmesinde PSPICE benzetim programı kullanılmıştır. Her bir DO-CCII için üç adet AD844 SPICE alt devresi kullanılmıştır. Bu alt devrede bulunan iç direnç değerleri için 2.2 k Ω kullanılmıştır. Devredeki R_1 ve R_2 direnç elemanları için 1.086 k Ω , C_1 kapasite elemanı için ise 30 pF değer olarak alınmıştır. Devrenin girişine 500 mV genlikli AC gerilim uygulanmıştır. Direnç yerine MOSFET elemanı direnç konfigürasyonu olarak Şekil 3.54 'deki gibi bağlantısı yapılmıştır. Bu devredeki MOSFET' lere ait W ve L değerleri R_1 ve R_2 direnç elemanları için sırasıyla 50 μm ve 3 μm olarak alınmıştır. V_{a1} , V_{a2} 'nin gerilim değeri olarak 1.3 V, V_{b1} , V_{b2} , 'nin gerilim değeri olarak 0.6 V kullanılmıştır.

4. SONUÇ VE ÖNERİLER

Bu çalışmada OPAMP devreleri, OTRA tabanlı entegratör devresi, DVCC tabanlı birinci dereceden tüm geçişli filtre, CCII tabanlı birinci dereceden tüm geçişli filtre, DO-CCII tabanlı birinci dereceden tüm geçişli filtrelerin benzetim sonuçları PSPICE programı kullanılarak incelenmiştir. OPAMP devreleri için LM741, OTRA için iki adet AD844, DVCC için üç adet AD844, +CCII için bir adet AD844, DO-CCII için üç adet AD844 kullanılmıştır.

İkinci bölümde doğrusal olmayan terimleri yok etme tekniklerinin teorik ve benzetim sonuçları tablo olarak gösterilmiştir. Bu tablolarda yer alan teorik değerler MOSFET yapılı direnç elemanlarının yok etme tekniklerinde yer alan direnç denklemlerine göre elde edilmiştir. Benzetim sonuçları ise birinci bölümde doğrusal olmayan terimleri yok etme tekniklerinde yer alan MOSFET yapılı bağlantıların PSPICE programı üzerinde çalıştırılması ile elde edilmiştir. Bu MOSFET yapıları için EK-A' da yer alan MOSFET parametreleri kullanılmıştır. İkinci bölümde tablolarda % fark bölümünde yer alan değerler incelendiğinde MOSFET yapılı direnç elemanının teorik değerine en yakın değerde olduğu çalışma gerilimleri tespit edilmiştir. Bu çalışma gerilimleri incelendiğinde MOSFET yapılı direnç elemanlarının neredeyse normal dirence yakın değerlerde olduğu gözlemlenmiştir. Bu tablolarda normal direnç değerine en yakın olan çalışma gerilimleri, W ve L değerleri üçüncü bölümde yer alan analog devreler üzerinde uygulanmıştır. Bu analog devreler hem direnç ile hem de MOSFET yapılı direnç elemanları ile çalıştırılarak çıkış gerilimleri ve kazançları incelenmiştir. Gözlemlenen bu değerlere göre MOSFET yapılı direnç elemanlarının analog devrelerde normal direnç elemanına neredeyse yakın değerler verdiği gözlemlenmiştir. Aynı zamanda ikinci bölümde yer alan tablolara göre % fark sütunu incelendiğinde kabul edilebilen değer aralığı olduğu gözlemlenmiştir. Kapı voltajı kontrol edilerek MOSFET yapılı direnç elemanının değerinin elektronik olarak değiştirildiği çalışma aralığının olduğu görülmüştür. Bu özellik sayesinde aynı devre farklı çalışma frekanslarında olabilmektedir.

REFERANSLAR

1. Chen I., Tsao H., Liu S and Chui W, "Parasitic Capacitance Insensitive Current-Mode Filters Using Operational Transresistance Amplifier", IEE Proc. Circuit Devices and Systems, vol. 142(3):186-192, 1995
2. Y. Tsividis et.al., "Continuous-Time MOSFET-C Filters in VLSI", IEEE Circuits Syst., pp. 125-139, Feb. 1986.
3. J. N. Babanezhad and G. C. Temes, "A Linear NMOS Depletion Resistor and its Application in an Integrated Amplifier," IEEE J. Solid-State Circuits, vol. SC-19, pp. 932-938, 1984
4. A.Gökçen , "New Possibilities in The Design of Analog Integrated Circuit with MOS-C Realization",Dokuz Eylül University, 2010
5. M. Banu and Y. Tsividis, "Fully Integrated Active RC Filters in MOS Technology," IEEE J. Solid-State Circuits, vol. SC-1& pp. 664-651, 1983.
6. M. Ismail, S. V. Smith, and R. G. Beale, "A New MOSFET-C Universal Filter Structure for VLSI", IEEE J. Solid-State Circuits, vol. 23, no. 1, pp. 183–194, 1988.
7. K. N. Salama, A.M. Soliman, "CMOS Operational Transresistance Amplifier for Analog Signal Processing", Microelectronics Journal,Volume 30, Issue 3Pages 235-2458, 1999
8. K. Banerjee, P.K. Bnadopadhyaya, A. Biswas, B. Sarkar, "Multi Input Single Output Using Operational Transresistance Amplifier as First Order Filter" 2020 IEEE VLSI Device, Circuit and System Conference (VLSI-DCS), 2020
9. A.Gökçen , U Çam, "A 5th Order Video Band Elliptic Filter Topology Using OTRA Based Fleischer Tow Biquad", Volume 1, No. 2, 44-52, 2016
10. N.I. Khachab, S.M. Naeim, "Fourth Order Filter Structures Using Operational Trans-Resistance Amplifiers", ICM Proceeding, 2011
11. Y.S. Hwang, J.J. Chen, W.T. Lee, "High-Order Linear Transformation MOSFET-C Filters Using Operational Transresistance Amplifiers", IEEE International Symposium on Circuits and Systems (ISCAS), 2005
12. A. Gökçen, S. Kılınç, U. Çam, "Second Order Analog Filter Design Using a Single OTRA Suitable for Integration", IEEE 15th Signal Processing and Communications Applications, 2007
13. R.Pandey, N. Pandey, S. K. Paul, M. Singh, M. Jain, "Voltage Mode Single OTRA Based Biquadratic Filters", Third International Conference on Computer and Communication Technology, 2012

14. Q. Xie, J. Xu, Y. Taur, "Review and Critique of Analytic Models of MOSFET Short-Channel Effects in Subthreshold", IEEE J. Solid-State Circuits, vol. 59, no., 2012
15. Nariman A. Khalil, Lobna A. Said, Ahmed G. Radwan, Ahmed M. Soliman, "Multifunction Fractional Inverse Filter Based on OTRA", Novel Intelligent and Leading Emerging Sciences Conference, 2019
16. U. Çam, F. Kaçar, O. Çiçekoğlu, H. Kuntman ve A. Kuntman "Novel Two OTRA-Based Grounded Immittance Simulator Topologies", Analog Integrated Circuits and Signal Processing, 39, 169–175, 2004_c, 2004
17. T. Unuk, E. Yuce "A Mixed-Mode Filter with DVCCs and Grounded Passive Components Only", International Journal of Electronics and Communications, 144-154063, 2022
18. T. Yucehan, T. Unuk, E. Yuce, "CCII-Based Voltage-Mode First-Order All-Pass Filters with Grounded Passive Components", 46th International Conference on Telecommunications and Signal Processing, 979-8-3503-0396-4, 2023
19. B. Metin, K. Pal, "Cascadable Allpass Filter with a Single DO-CCII and a Grounded Capacitor", Analog Integr Circ Sig Process, 61:259–263, 2009
20. F. Yucel, E. Yuce, "CCII Based More Tunable Voltage-Mode Allpass Filters and Their Quadrature Oscillator Applications", International Journal of Electronics and Communications (AEÜ)
21. M. O. Korkmaz, Y. Babacan, A. Yesil, "A New CCII Based Meminductor Emulator Circuit and its Experimental Results", International Journal of Electronics and Communications (AEÜ), 158-154450, 2023
22. A. A. Khan, S. Bimal, K.K. Dey, S.S. Roy, "Novel RC Sinusoidal Oscillator Using Second-Generation Current Conveyor", IEEE Transactions on Instrumentation and Measurement, Vol. 54, NO. 6, 2005
23. B. Metin, O. Cicekcioglu, "Component Reduced Allpass Filter with a Grounded Capacitor and High Impedance Input", International Journal of Electronics Vol. 96, No. 5, 445–455, 2009

24. Analog Devices, AD844 Datasheet, http://www.analog.com/media/en/technical_documentation/data-sheets/AD844.pdf, 2017

25. University of California, Berkeley, MOS Capacitor, Page 157, 2009



EKLER

EK-A: 1.2um AMI MOS PARAMETRELERİ

.MODEL NT NMOS LEVEL=3 PHI=0.700000
+TOX=2.9600E-08 XJ=0.200000U TPG=1
+ VTO=0.5444 DELTA=1.1810E+00 LD=9.0910E-10 KP=7.8792E-05
+ UO=675.4 THETA=1.1400E-01 RSH=9.0910E-02 GAMMA=0.5594
+ NSUB=1.2830E+16 NFS=6.5000E+11 VMAX=1.8380E+05 ETA=9.8850E-02
+ KAPPA=2.2990E-01 CGDO=5.0000E-11 CGSO=5.0000E-11
+ CGBO=3.4989E-10 CJ=2.7735E-04 MJ=5.4186E-01 CJSW=1.3413E-10
+ MJSW=1.0000E-01 PB=9.6971E-01
* Weff = Wdrawn - Delta_W
* The suggested Delta_W is 9.2760E-07

.MODEL PT PMOS LEVEL=3 PHI=0.700000
+TOX=2.9600E-08 XJ=0.200000U TPG=-1
+ VTO=-0.8325 DELTA=2.3680E+00 LD=1.0020E-09 KP=1.8934E-05
+ UO=162.3 THETA=9.8330E-02 RSH=1.1900E+01 GAMMA=0.3195
+ NSUB=4.1860E+15 NFS=5.9070E+11 VMAX=1.3790E+05 ETA=1.3480E-01
+ KAPPA=5.8700E+00 CGDO=5.0000E-11 CGSO=5.0000E-11
+ CGBO=3.5843E-10 CJ=2.9806E-04 MJ=4.6657E-01 CJSW=2.0016E-10
+ MJSW=1.0000E-01 PB=8.0989E-01
* Weff = Wdrawn - Delta_W

EK-B: AD844 SPICE Model Parametreleri

1. non-inverting input, 2. inverting input, 99. positive supply, 50. negative supply, 28. Output, 12. compensation node

```
.SUBCKT AD844 1 2 99 50 28 12
```

```
* INPUT STAGE
```

```
R1 99 8 1E3
```

```
R2 10 50 1E3
```

```
V1 99 9 11
```

```
D1 9 8 DX
```

```
V2 11 50 11
```

```
D2 10 11 DX
```

```
I1 99 5 258E-6
```

```
I2 4 50 258E-6
```

```
Q1 50 3 5 QP
```

```
Q2 99 3 4 QN
```

```
Q3 8 6 30 QN
```

```
Q4 10 7 30 QP
```

```
R3 5 6 300E3
```

```
R4 4 7 300E3
```

```
*C1 99 6 8.8E-15
```

```
*C2 50 7 8.8E-15
```

```
* INPUT ERROR SOURCES
```

```
GB1 99 1 POLY(1) 1 22 150E-9 90E-9
```

```
GB2 99 30 POLY(1) 1 22 200E-9 90E-9
```

```
VOS 3 1 50E-6
```

```
LS1 30 2 1E-8
```

```
CS1 99 2 1E-12
```

```
CS2 50 2 1E-12
```

```
EREF 97 0 22 0 1
```

* GAIN STAGE & DOMINANT POLE

R5 12 97 3E6

C3 12 97 5.5E-12

G1 97 12 99 8 1E-3

G2 12 97 10 50 1E-3

V3 99 13 4.3

V4 14 50 4.3

D3 12 13 DX

D4 14 12 DX

* POLE AT 70 MHZ

R8 17 97 1E6

C4 17 97 3.18E-15

G4 97 17 12 22 1E-6

* POLE AT 300 MHZ

R12 21 97 1E6

C8 21 97 0.318E-15

G8 97 21 17 22 1E-6

* OUTPUT STAGE

ISY 99 50 5.1E-3

R13 22 99 16.7E3

R14 22 50 16.7E3

R15 27 99 30

R16 27 50 30

L2 27 28 6E-8

G9 25 50 21 27 33.33E-3

G10 26 50 27 21 33.33E-3

G11 27 99 99 21 33.33E-3

G12 50 27 21 50 33.33E-3

V5 23 27 0.5

V6 27 24 0.5

D5 21 23 DX

D6 24 21 DX

D7 99 25 DX

D8 99 26 DX

D9 50 25 DY

D10 50 26 DY

* MODELS USED

MODEL QN NPN(BF=1E9 IS=1E-15)

MODEL QP PNP(BF=1E9 IS=1E-15)

MODEL DX D(IS=1E-15)

MODEL DY D(IS=1E-15 BV=50)

ENDS

EK-C: Üçüncü Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları

	V _C	V _T	V _C -V _T	W	L	W/L	R(Teorik)	R(Benzetim)	R _{teo} -R _{ben}	%Fark
100K	0,7	0,5444	0,1556	19	100	0,19	428448	265895	162553	37,9
	0,8	0,5444	0,2556	19	100	0,19	260824	199147	61677	23,6
	0,9	0,5444	0,3556	19	100	0,19	187476	160486	26990	14,4
	1	0,5444	0,4556	19	100	0,19	146327	135279	11048	7,6
	1,1	0,5444	0,5556	19	100	0,19	119990	116539	3451	2,9
	1,2	0,5444	0,6556	19	100	0,19	101688	102115	-427	-0,4
	1,3	0,5444	0,7556	19	100	0,19	88230	91066	-2836	-3,2
	1,4	0,5444	0,8556	19	100	0,19	77918	82330	-4412	-5,7
	1,5	0,5444	0,9556	19	100	0,19	69764	75248	-5484	-7,9
80K	0,7	0,5444	0,1556	24	100	0,24	339188	210031	129157	38,1
	0,8	0,5444	0,2556	24	100	0,24	206485	157413	49072	23,8
	0,9	0,5444	0,3556	24	100	0,24	148419	126905	21514	14,5
	1	0,5444	0,4556	24	100	0,24	115842	107002	8840	7,6
	1,1	0,5444	0,5556	24	100	0,24	94992	92174	2818	3,0
	1,2	0,5444	0,6556	24	100	0,24	80503	80776	-273	-0,3
	1,3	0,5444	0,7556	24	100	0,24	69849	72043	-2194	-3,1
	1,4	0,5444	0,8556	24	100	0,24	61685	65137	-3452	-5,6
	1,5	0,5444	0,9556	24	100	0,24	55230	59538	-4308	-7,8
60K	0,7	0,5444	0,1556	32	100	0,32	254391	157190	97201	38,2
	0,8	0,5444	0,2556	32	100	0,32	154864	117886	36978	23,9
	0,9	0,5444	0,3556	32	100	0,32	111314	95075	16239	14,6
	1	0,5444	0,4556	32	100	0,32	86882	80184	6698	7,7
	1,1	0,5444	0,5556	32	100	0,32	71244	69069	2175	3,1
	1,2	0,5444	0,6556	32	100	0,32	60377	60536	-159	-0,3
	1,3	0,5444	0,7556	32	100	0,32	52387	53996	-1609	-3,1
	1,4	0,5444	0,8556	32	100	0,32	46264	48824	-2560	-5,5
	1,5	0,5444	0,9556	32	100	0,32	41422	44630	-3208	-7,7

40K	0,7	0,5444	0,1556	48	100	0,48	169594	104573	65021	38,3
	0,8	0,5444	0,2556	48	100	0,48	103243	78476	24767	24,0
	0,9	0,5444	0,3556	48	100	0,48	74209	63314	10895	14,7
	1	0,5444	0,4556	48	100	0,48	57921	53412	4509	7,8
	1,1	0,5444	0,5556	48	100	0,48	47496	46005	1491	3,1
	1,2	0,5444	0,6556	48	100	0,48	40251	40326	-75	-0,2
	1,3	0,5444	0,7556	48	100	0,48	34924	35973	-1049	-3,0
	1,4	0,5444	0,8556	48	100	0,48	30843	32530	-1687	-5,5
	1,5	0,5444	0,9556	48	100	0,48	27615	29737	-2122	-7,7
20K	0,7	0,5444	0,1556	94	100	0,94	86601	53289	33312	38,5
	0,8	0,5444	0,2556	94	100	0,94	52720	40015	12705	24,1
	0,9	0,5444	0,3556	94	100	0,94	37894	32296	5598	14,8
	1	0,5444	0,4556	94	100	0,94	29577	27252	2325	7,9
	1,1	0,5444	0,5556	94	100	0,94	24253	23471	782	3,2
	1,2	0,5444	0,6556	94	100	0,94	20554	20577	-23	-0,1
	1,3	0,5444	0,7556	94	100	0,94	17834	18357	-523	-2,9
	1,4	0,5444	0,8556	94	100	0,94	15749	16601	-852	-5,4
	1,5	0,5444	0,9556	94	100	0,94	14101	15177	-1076	-7,6
10K	0,7	0,5444	0,1556	100	50	2	40703	25033	15670	38,5
	0,8	0,5444	0,2556	100	50	2	24778	18815	5963	24,1
	0,9	0,5444	0,3556	100	50	2	17810	15196	2614	14,7
	1	0,5444	0,4556	100	50	2	13901	12830	1071	7,7
	1,1	0,5444	0,5556	100	50	2	11399	11055	344	3,0
	1,2	0,5444	0,6556	100	50	2	9660	9693	-33	-0,3
	1,3	0,5444	0,7556	100	50	2	8382	8648	-266	-3,2
	1,4	0,5444	0,8556	100	50	2	7402	7821	-419	-5,7
	1,5	0,5444	0,9556	100	50	2	6628	7150	-522	-7,9

1K	0,7	0,5444	0,1556	100	6	16,667	4884	2986	1898	38,9
	0,8	0,5444	0,2556	100	6	16,667	2973	2273	700	23,6
	0,9	0,5444	0,3556	100	6	16,667	2137	1853	284	13,3
	1	0,5444	0,4556	100	6	16,667	1668	1578	90	5,4
	1,1	0,5444	0,5556	100	6	16,667	1368	1365	3	0,2
	1,2	0,5444	0,6556	100	6	16,667	1159	1200	-41	-3,5
	1,3	0,5444	0,7556	100	6	16,667	1006	1072	-66	-6,6
	1,4	0,5444	0,8556	100	6	16,667	888	971	-83	-9,3
	1,5	0,5444	0,9556	100	6	16,667	795	889	-94	-11,8

EK-D: Altıncı Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları

	V _C	V _T	V _C -2V _T	W	L	W/L	R(Teorik)	R(Benzetim)	R _{teo} -R _{ben}	%Fark
100K	2,6	0,5444	1,5112	6	91	0,066	127125	116424	10701	8,4
	2,7	0,5444	1,6112	6	91	0,066	119235	112003	7232	6,1
	2,8	0,5444	1,7112	6	91	0,066	112267	107978	4289	3,8
	2,9	0,5444	1,8112	6	91	0,066	106068	104297	1771	1,7
	3	0,5444	1,9112	6	91	0,066	100518	100918	-400	-0,4
	3,1	0,5444	2,0112	6	91	0,066	95520	97805	-2285	-2,4
	3,2	0,5444	2,1112	6	91	0,066	90996	94929	-3933	-4,3
	3,3	0,5444	2,2112	6	91	0,066	86881	92263	-5382	-6,2
	3,4	0,5444	2,3112	6	91	0,066	83122	89784	-6662	-8,0
	3,5	0,5444	2,4112	6	91	0,066	79674	87475	-7801	-9,8
80K	2,6	0,5444	1,5112	7,5	91	0,082	101700	92997	8703	8,6
	2,7	0,5444	1,6112	7,5	91	0,082	95388	89473	5915	6,2
	2,8	0,5444	1,7112	7,5	91	0,082	89813	86264	3549	4,0
	2,9	0,5444	1,8112	7,5	91	0,082	84855	83329	1526	1,8
	3	0,5444	1,9112	7,5	91	0,082	80415	80635	-220	-0,3
	3,1	0,5444	2,0112	7,5	91	0,082	76416	78153	-1737	-2,3
	3,2	0,5444	2,1112	7,5	91	0,082	72797	75858	-3061	-4,2
	3,3	0,5444	2,2112	7,5	91	0,082	69505	73731	-4226	-6,1
	3,4	0,5444	2,3112	7,5	91	0,082	66497	71754	-5257	-7,9
	3,5	0,5444	2,4112	7,5	91	0,082	63739	69911	-6172	-9,7
60K	2,6	0,5444	1,5112	10	91	0,11	76275	69641	6634	8,7
	2,7	0,5444	1,6112	10	91	0,11	71541	67008	4533	6,3
	2,8	0,5444	1,7112	10	91	0,11	67360	64610	2750	4,1
	2,9	0,5444	1,8112	10	91	0,11	63641	62416	1225	1,9
	3	0,5444	1,9112	10	91	0,11	60311	60402	-91	-0,2
	3,1	0,5444	2,0112	10	91	0,11	57312	58546	-1234	-2,2
	3,2	0,5444	2,1112	10	91	0,11	54598	56830	-2232	-4,1

	3,3	0,5444	2,2112	10	91	0,11	52128	55239	-3111	-6,0
	3,4	0,5444	2,3112	10	91	0,11	49873	53761	-3888	-7,8
	3,5	0,5444	2,4112	10	91	0,11	47805	52382	-4577	-9,6
40K	2,6	0,5444	1,5112	15	91	0,165	50850	46357	4493	8,8
	2,7	0,5444	1,6112	15	91	0,165	47694	44608	3086	6,5
	2,8	0,5444	1,7112	15	91	0,165	44907	43015	1892	4,2
	2,9	0,5444	1,8112	15	91	0,165	42427	41557	870	2,1
	3	0,5444	1,9112	15	91	0,165	40207	40218	-11	0,0
	3,1	0,5444	2,0112	15	91	0,165	38208	38985	-777	-2,0
	3,2	0,5444	2,1112	15	91	0,165	36398	37845	-1447	-4,0
	3,3	0,5444	2,2112	15	91	0,165	34752	36787	-2035	-5,9
	3,4	0,5444	2,3112	15	91	0,165	33249	35804	-2555	-7,7
	3,5	0,5444	2,4112	15	91	0,165	31870	34887	-3017	-9,5
20K	2,6	0,5444	1,5112	30	91	0,33	25425	23284	2141	8,4
	2,7	0,5444	1,6112	30	91	0,33	23847	22272	1575	6,6
	2,8	0,5444	1,7112	30	91	0,33	22453	21478	975	4,3
	2,9	0,5444	1,8112	30	91	0,33	21214	20752	462	2,2
	3	0,5444	1,9112	30	91	0,33	20104	20085	19	0,1
	3,1	0,5444	2,0112	30	91	0,33	19104	19470	-366	-1,9
	3,2	0,5444	2,1112	30	91	0,33	18199	18901	-702	-3,9
	3,3	0,5444	2,2112	30	91	0,33	17376	18374	-998	-5,7
	3,4	0,5444	2,3112	30	91	0,33	16624	17884	-1260	-7,6
	3,5	0,5444	2,4112	30	91	0,33	15935	17427	-1492	-9,4
10K	2,6	0,5444	1,5112	60	91	0,659	12712	11563	1149	9,0
	2,7	0,5444	1,6112	60	91	0,659	11923	11128	795	6,7
	2,8	0,5444	1,7112	60	91	0,659	11227	10732	495	4,4
	2,9	0,5444	1,8112	60	91	0,659	10607	10369	238	2,2
	3	0,5444	1,9112	60	91	0,659	10052	10036	16	0,2
	3,1	0,5444	2,0112	60	91	0,659	9552	9729	-177	-1,9
	3,2	0,5444	2,1112	60	91	0,659	9100	9445	-345	-3,8

	3,3	0,5444	2,2112	60	91	0,659	8688	9182	-494	-5,7
	3,4	0,5444	2,3112	60	91	0,659	8312	8937	-625	-7,5
	3,5	0,5444	2,4112	60	91	0,659	7967	8709	-742	-9,3
5K	2,6	0,5444	1,5112	100	76	1,316	6370	5792	578	9,1
	2,7	0,5444	1,6112	100	76	1,316	5975	5574	401	6,7
	2,8	0,5444	1,7112	100	76	1,316	5626	5376	250	4,4
	2,9	0,5444	1,8112	100	76	1,316	5315	5194	121	2,3
	3	0,5444	1,9112	100	76	1,316	5037	5028	9	0,2
	3,1	0,5444	2,0112	100	76	1,316	4787	4874	-87	-1,8
	3,2	0,5444	2,1112	100	76	1,316	4560	4732	-172	-3,8
	3,3	0,5444	2,2112	100	76	1,316	4354	4600	-246	-5,7
	3,4	0,5444	2,3112	100	76	1,316	4165	4777	-612	-14,7
	3,5	0,5444	2,4112	100	76	1,316	3992	4363	-371	-9,3
2K	2,6	0,5444	1,5112	100	31	3,226	2598	2361	237	9,1
	2,7	0,5444	1,6112	100	31	3,226	2437	2272	165	6,8
	2,8	0,5444	1,7112	100	31	3,226	2295	2191	104	4,5
	2,9	0,5444	1,8112	100	31	3,226	2168	2117	51	2,4
	3	0,5444	1,9112	100	31	3,226	2055	2050	5	0,2
	3,1	0,5444	2,0112	100	31	3,226	1952	1987	-35	-1,8
	3,2	0,5444	2,1112	100	31	3,226	1860	1929	-69	-3,7
	3,3	0,5444	2,2112	100	31	3,226	1776	1875	-99	-5,6
	3,4	0,5444	2,3112	100	31	3,226	1699	1825	-126	-7,4
	3,5	0,5444	2,4112	100	31	3,226	1629	1779	-150	-9,2
1K	2,6	0,5444	1,5112	100	16	6,25	1341	1217	124	9,3
	2,7	0,5444	1,6112	100	16	6,25	1258	1172	86	6,8
	2,8	0,5444	1,7112	100	16	6,25	1184	1130	54	4,6
	2,9	0,5444	1,8112	100	16	6,25	1119	1092	27	2,4
	3	0,5444	1,9112	100	16	6,25	1060	1057	3	0,3
	3,1	0,5444	2,0112	100	16	6,25	1008	1025	-17	-1,7
	3,2	0,5444	2,1112	100	16	6,25	960	995	-35	-3,7

	3,3	0,5444	2,2112	100	16	6,25	917	967	-50	-5,5
	3,4	0,5444	2,3112	100	16	6,25	877	941	-64	-7,3
	3,5	0,5444	2,4112	100	16	6,25	841	917	-76	-9,1



EK-E: Yedinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları

	V _{CN}	V _{CP}	V _{CN} -V _{CP}	W	L	W/L	R(Teorik)	R(Benzetim)	R _{teo} -R _{ben}	%Fark
100K	0,8	0,6	0,2	21	100	0,21	301587	247706	53881	17,9
	0,9	0,6	0,3	21	100	0,21	201058	179090	21968	10,9
	1	0,6	0,4	21	100	0,21	150793	140904	9889	6,6
	1,1	0,6	0,5	21	100	0,21	120635	116581	4054	3,4
	1,2	0,6	0,6	21	100	0,21	100529	99730	799	0,8
	1,3	0,6	0,7	21	100	0,21	86168	87367	-1199	-1,4
	1,4	0,6	0,8	21	100	0,21	75397	77910	-2513	-3,3
	1,5	0,6	0,9	21	100	0,21	67019	70442	-3423	-5,1
	1,6	0,6	1	21	100	0,21	60317	64395	-4078	-6,8
	1,7	0,6	1,1	21	100	0,21	54834	59398	-4564	-8,3
80K	0,8	0,6	0,2	26,2	100	0,26	241730	197709	44021	18,2
	0,9	0,6	0,3	26,2	100	0,26	161153	143118	18035	11,2
	1	0,6	0,4	26,2	100	0,26	120865	112680	8185	6,8
	1,1	0,6	0,5	26,2	100	0,26	96692	93269	3423	3,5
	1,2	0,6	0,6	26,2	100	0,26	80577	79812	765	0,9
	1,3	0,6	0,7	26,2	100	0,26	69066	69934	-868	-1,3
	1,4	0,6	0,8	26,2	100	0,26	60432	62374	-1942	-3,2
	1,5	0,6	0,9	26,2	100	0,26	53718	56402	-2684	-5,0
	1,6	0,6	1	26,2	100	0,26	48346	51566	-3220	-6,7
	1,7	0,6	1,1	26,2	100	0,26	43951	47570	-3619	-8,2
60K	0,8	0,6	0,2	35	100	0,35	180952	147370	33582	18,6
	0,9	0,6	0,3	35	100	0,35	120635	106811	13824	11,5
	1	0,6	0,4	35	100	0,35	90476	84153	6323	7,0
	1,1	0,6	0,5	35	100	0,35	72381	69687	2694	3,7
	1,2	0,6	0,6	35	100	0,35	60317	59651	666	1,1
	1,3	0,6	0,7	35	100	0,35	51701	52279	-578	-1,1
	1,4	0,6	0,8	35	100	0,35	45238	46636	-1398	-3,1
	1,5	0,6	0,9	35	100	0,35	40212	42177	-1965	-4,9
	1,6	0,6	1	35	100	0,35	36190	38565	-2375	-6,6
	1,7	0,6	1,1	35	100	0,35	32900	35579	-2679	-8,1
40K	0,8	0,6	0,2	45	100	0,45	140741	114285	26456	18,8
	0,9	0,6	0,3	45	100	0,45	93827	82904	10923	11,6
	1	0,6	0,4	45	100	0,45	70370	65349	5021	7,1
	1,1	0,6	0,5	45	100	0,45	56296	54132	2164	3,8
	1,2	0,6	0,6	45	100	0,45	46914	46346	568	1,2
	1,3	0,6	0,7	45	100	0,45	40212	40625	-413	-1,0

	1,4	0,6	0,8	45	100	0,45	35185	36244	-1059	-3,0
	1,5	0,6	0,9	45	100	0,45	31276	32781	-1505	-4,8
	1,6	0,6	1	45	100	0,45	28148	29976	-1828	-6,5
	1,7	0,6	1,1	45	100	0,45	25589	27657	-2068	-8,1
20K	0,8	0,6	0,2	50	56	0,89	70933	57402	13531	19,1
	0,9	0,6	0,3	50	56	0,89	47289	41681	5608	11,9
	1	0,6	0,4	50	56	0,89	35467	32873	2594	7,3
	1,1	0,6	0,5	50	56	0,89	28373	27240	1133	4,0
	1,2	0,6	0,6	50	56	0,89	23644	23328	316	1,3
	1,3	0,6	0,7	50	56	0,89	20267	20452	-185	-0,9
	1,4	0,6	0,8	50	56	0,89	17733	18249	-516	-2,9
	1,5	0,6	0,9	50	56	0,89	15763	16507	-744	-4,7
	1,6	0,6	1	50	56	0,89	14187	15096	-909	-6,4
	1,7	0,6	1,1	50	56	0,89	12897	13929	-1032	-8,0
10K	0,8	0,6	0,2	50	28	1,79	35467	28535	6932	19,5
	0,9	0,6	0,3	50	28	1,79	23644	20755	2889	12,2
	1	0,6	0,4	50	28	1,79	17733	16384	1349	7,6
	1,1	0,6	0,5	50	28	1,79	14187	13585	602	4,2
	1,2	0,6	0,6	50	28	1,79	11822	11638	184	1,6
	1,3	0,6	0,7	50	28	1,79	10133	10207	-74	-0,7
	1,4	0,6	0,8	50	28	1,79	8867	9109	-242	-2,7
	1,5	0,6	0,9	50	28	1,79	7881	8242	-361	-4,6
	1,6	0,6	1	50	28	1,79	7093	7538	-445	-6,3
	1,7	0,6	1,1	50	28	1,79	6448	6956	-508	-7,9
5K	0,8	0,6	0,2	50	14	3,57	17733	14100	3633	20,5
	0,9	0,6	0,3	50	14	3,57	11822	10290	1532	13,0
	1	0,6	0,4	50	14	3,57	8867	8140	727	8,2
	1,1	0,6	0,5	50	14	3,57	7093	6757	336	4,7
	1,2	0,6	0,6	50	14	3,57	5911	5794	117	2,0
	1,3	0,6	0,7	50	14	3,57	5067	5084	-17	-0,3
	1,4	0,6	0,8	50	14	3,57	4433	4540	-107	-2,4
	1,5	0,6	0,9	50	14	3,57	3941	4109	-168	-4,3
	1,6	0,6	1	50	14	3,57	3547	3759	-212	-6,0
	1,7	0,6	1,1	50	14	3,57	3224	3470	-246	-7,6
2K	0,8	0,6	0,2	50	5,8	8,62	7347	5660	1687	23,0
	0,9	0,6	0,3	50	5,8	8,62	4898	4167	731	14,9
	1	0,6	0,4	50	5,8	8,62	3673	3312	361	9,8
	1,1	0,6	0,5	50	5,8	8,62	2939	2759	180	6,1
	1,2	0,6	0,6	50	5,8	8,62	2449	2371	78	3,2

	1,3	0,6	0,7	50	5,8	8,62	2099	2084	15	0,7
	1,4	0,6	0,8	50	5,8	8,62	1837	1863	-26	-1,4
	1,5	0,6	0,9	50	5,8	8,62	1633	1688	-55	-3,4
	1,6	0,6	1	50	5,8	8,62	1469	1546	-77	-5,2
	1,7	0,6	1,1	50	5,8	8,62	1336	1428	-92	-6,9
1K	0,8	0,6	0,2	50	3,2	15,63	4053	2992,9	1060	26,2
	0,9	0,6	0,3	50	3,2	15,63	2702	2229,4	473	17,5
	1	0,6	0,4	50	3,2	15,63	2027	1784,2	242	12,0
	1,1	0,6	0,5	50	3,2	15,63	1621	1492,5	129	7,9
	1,2	0,6	0,6	50	3,2	15,63	1351	1286,6	65	4,8
	1,3	0,6	0,7	50	3,2	15,63	1158	1133,5	25	2,1
	1,4	0,6	0,8	50	3,2	15,63	1013	1015,2	-2	-0,2
	1,5	0,6	0,9	50	3,2	15,63	901	921,001	-20	-2,2
	1,6	0,6	1	50	3,2	15,63	811	844,285	-34	-4,1
	1,7	0,6	1,1	50	3,2	15,63	737	780,573	-44	-5,9

EK-F: Sekizinci Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları

	V _{C1}	V _{C2}	V _{C1} -V _{C2}	W	L	W/L	R(Teorik)	R(Benzetim)	R _{teo} -R _{ben}	%Fark
100K	0,7	0,6	0,1	100	79	1,265823	100066	102705	-2639	-2,6
	0,8	0,6	0,2	100	79	1,265823	50033	51924	-1891	-3,8
	0,9	0,6	0,3	100	79	1,265823	33355	34998	-1643	-4,9
	1	0,6	0,4	100	79	1,265823	25017	26536	-1519	-6,1
	1,1	0,6	0,5	100	79	1,265823	20013	21458	-1445	-7,2
	1,2	0,6	0,6	100	79	1,265823	16678	18074	-1396	-8,4
	1,3	0,6	0,7	100	79	1,265823	14295	15656	-1361	-9,5
	1,4	0,6	0,8	100	79	1,265823	12508	13843	-1335	-10,7
	1,5	0,6	0,9	100	79	1,265823	11118	12432	-1314	-11,8
60K	0,7	0,6	0,1	100	48	2,083333	60800	62404	-1604	-2,6
	0,8	0,6	0,2	100	48	2,083333	30400	31551	-1151	-3,8
	0,9	0,6	0,3	100	48	2,083333	20267	21266	-999	-4,9
	1	0,6	0,4	100	48	2,083333	15200	16125	-925	-6,1
	1,1	0,6	0,5	100	48	2,083333	12160	13039	-879	-7,2
	1,2	0,6	0,6	100	48	2,083333	10133	10983	-850	-8,4
	1,3	0,6	0,7	100	48	2,083333	8686	9513	-827	-9,5
	1,4	0,6	0,8	100	48	2,083333	7600	8411,6	-812	-10,7
	1,5	0,6	0,9	100	48	2,083333	6756	7554,6	-799	-11,8
40K	0,7	0,6	0,1	100	32	3,125	40533	41607	-1074	-2,6
	0,8	0,6	0,2	100	32	3,125	20267	21032	-765	-3,8
	0,9	0,6	0,3	100	32	3,125	13511	14180	-669	-5,0
	1	0,6	0,4	100	32	3,125	10133	10741	-608	-6,0
	1,1	0,6	0,5	100	32	3,125	8107	8689	-582	-7,2
	1,2	0,6	0,6	100	32	3,125	6756	7319	-563	-8,3
	1,3	0,6	0,7	100	32	3,125	5790	6341	-551	-9,5
	1,4	0,6	0,8	100	32	3,125	5067	5607	-540	-10,7
	1,5	0,6	0,9	100	32	3,125	4504	5036	-532	-11,8
10K	0,7	0,6	0,1	100	8	12,5	10133	10419	-286	-2,8
	0,8	0,6	0,2	100	8	12,5	5067	5267,7	-201	-4,0
	0,9	0,6	0,3	100	8	12,5	3378	3550,7	-173	-5,1
	1	0,6	0,4	100	8	12,5	2533	2692,1	-159	-6,3
	1,1	0,6	0,5	100	8	12,5	2027	2177	-150	-7,4
	1,2	0,6	0,6	100	8	12,5	1689	1833,6	-145	-8,6
	1,3	0,6	0,7	100	8	12,5	1448	1588,3	-141	-9,7
	1,4	0,6	0,8	100	8	12,5	1267	1404,4	-138	-10,9
	1,5	0,6	0,9	100	8	12,5	1126	1261,3	-135	-12,0

1K	0,7	0,6	0,1	100	0,8	125	1013	1062,3	-49	-4,8
	0,8	0,6	0,2	100	0,8	125	507	537,042	-30	-6,0
	0,9	0,6	0,3	100	0,8	125	338	361,948	-24	-7,2
	1	0,6	0,4	100	0,8	125	253	274,401	-21	-8,3
	1,1	0,6	0,5	100	0,8	125	203	221,873	-19	-9,5
	1,2	0,6	0,6	100	0,8	125	169	186,855	-18	-10,6
	1,3	0,6	0,7	100	0,8	125	145	161,841	-17	-11,8
	1,4	0,6	0,8	100	0,8	125	127	143,081	-16	-13,0
	1,5	0,6	0,9	100	0,8	125	113	128,49	-16	-14,1



EK-G: Dokuzuncu Doğrusal Olmayan Terimleri Yok Etme Tekniğinin Benzetim Sonuçları

	V _{C1}	V _{C2}	V _{C1} -V _{C2}	W	L	W/L	R(Teorik)	R(Benzetim)	R _{teo} -R _{ben}	%Fark
100K	1,2	0,6	0,6	14	100	0,14	150793	138979	11814	7,8
	1,3	0,6	0,7	14	100	0,14	129251	122824	6427	5,0
	1,4	0,6	0,8	14	100	0,14	113095	110272	2823	2,5
	1,5	0,6	0,9	14	100	0,14	100529	100238	291	0,3
	1,6	0,6	1	14	100	0,14	90476	92035	-1559	-1,7
	1,7	0,6	1,1	14	100	0,14	82251	85203	-2952	-3,6
	1,8	0,6	1,2	14	100	0,14	75397	79424	-4027	-5,3
	1,9	0,6	1,3	14	100	0,14	69597	74473	-4876	-7,0
	2	0,6	1,4	14	100	0,14	64626	70184	-5558	-8,6
	2,1	0,6	1,5	14	100	0,14	60317	66432	-6115	-10,1
80K	1,2	0,6	0,6	17,5	100	0,175	120635	110198	10437	8,7
	1,3	0,6	0,7	17,5	100	0,175	103401	97538	5863	5,7
	1,4	0,6	0,8	17,5	100	0,175	90476	87667	2809	3,1
	1,5	0,6	0,9	17,5	100	0,175	80423	79757	666	0,8
	1,6	0,6	1	17,5	100	0,175	72381	73278	-897	-1,2
	1,7	0,6	1,1	17,5	100	0,175	65801	67873	-2072	-3,1
	1,8	0,6	1,2	17,5	100	0,175	60317	63296	-2979	-4,9
	1,9	0,6	1,3	17,5	100	0,175	55678	59371	-3693	-6,6
	2	0,6	1,4	17,5	100	0,175	51701	55968	-4267	-8,3
	2,1	0,6	1,5	17,5	100	0,175	48254	52989	-4735	-9,8
60K	1,2	0,6	0,6	23,4	100	0,234	90218	82415	7803	8,6
	1,3	0,6	0,7	23,4	100	0,234	77330	72917	4413	5,7
	1,4	0,6	0,8	23,4	100	0,234	67664	65522	2142	3,2
	1,5	0,6	0,9	23,4	100	0,234	60146	59602	544	0,9
	1,6	0,6	1	23,4	100	0,234	54131	54755	-624	-1,2
	1,7	0,6	1,1	23,4	100	0,234	49210	50714	-1504	-3,1
	1,8	0,6	1,2	23,4	100	0,234	45109	47293	-2184	-4,8
	1,9	0,6	1,3	23,4	100	0,234	41639	44360	-2721	-6,5
	2	0,6	1,4	23,4	100	0,234	38665	41817	-3152	-8,2
	2,1	0,6	1,5	23,4	100	0,234	36087	39592	-3505	-9,7
40K	1,2	0,6	0,6	31	100	0,31	68100	62009	6091	8,9
	1,3	0,6	0,7	31	100	0,31	58372	54884	3488	6,0
	1,4	0,6	0,8	31	100	0,31	51075	49334	1741	3,4
	1,5	0,6	0,9	31	100	0,31	45400	44887	513	1,1
	1,6	0,6	1	31	100	0,31	40860	41246	-386	-0,9
	1,7	0,6	1,1	31	100	0,31	37146	38208	-1062	-2,9

	1,8	0,6	1,2	31	100	0,31	34050	35636	-1586	-4,7
	1,9	0,6	1,3	31	100	0,31	31431	33430	-1999	-6,4
	2	0,6	1,4	31	100	0,31	29186	31517	-2331	-8,0
	2,1	0,6	1,5	31	100	0,31	27240	29843	-2603	-9,6
20K	1,2	0,6	0,6	63	100	0,63	33510	30234	3276	9,8
	1,3	0,6	0,7	63	100	0,63	28723	26800	1923	6,7
	1,4	0,6	0,8	63	100	0,63	25132	24116	1016	4,0
	1,5	0,6	0,9	63	100	0,63	22340	21961	379	1,7
	1,6	0,6	1	63	100	0,63	20106	20193	-87	-0,4
	1,7	0,6	1,1	63	100	0,63	18278	18715	-437	-2,4
	1,8	0,6	1,2	63	100	0,63	16755	17463	-708	-4,2
	1,9	0,6	1,3	63	100	0,63	15466	16388	-922	-6,0
	2	0,6	1,4	63	100	0,63	14361	15455	-1094	-7,6
	2,1	0,6	1,5	63	100	0,63	13404	14637	-1233	-9,2
10K	1,2	0,6	0,6	100	79	1,265823	16678	15074	1604	9,6
	1,3	0,6	0,7	100	79	1,265823	14295	13337	958	6,7
	1,4	0,6	0,8	100	79	1,265823	12508	11999	509	4,1
	1,5	0,6	0,9	100	79	1,265823	11118	10926	192	1,7
	1,6	0,6	1	100	79	1,265823	10007	10045	-38	-0,4
	1,7	0,6	1,1	100	79	1,265823	9097	9310	-213	-2,3
	1,8	0,6	1,2	100	79	1,265823	8339	8687	-348	-4,2
	1,9	0,6	1,3	100	79	1,265823	7697	8152	-455	-5,9
	2	0,6	1,4	100	79	1,265823	7148	7688	-540	-7,6
	2,1	0,6	1,5	100	79	1,265823	6671	7281	-610	-9,1
5K	1,2	0,6	0,6	100	40	2,5	8444	7609	835	9,9
	1,3	0,6	0,7	100	40	2,5	7238	6744	494	6,8
	1,4	0,6	0,8	100	40	2,5	6333	6068	265	4,2
	1,5	0,6	0,9	100	40	2,5	5630	5525	105	1,9
	1,6	0,6	1	100	40	2,5	5067	5080	-13	-0,3
	1,7	0,6	1,1	100	40	2,5	4606	4709	-103	-2,2
	1,8	0,6	1,2	100	40	2,5	4222	4394	-172	-4,1
	1,9	0,6	1,3	100	40	2,5	3897	4123	-226	-5,8
	2	0,6	1,4	100	40	2,5	3619	3889	-270	-7,5
	2,1	0,6	1,5	100	40	2,5	3378	3683	-305	-9,0
2K	1,2	0,6	0,6	100	16	6,25	3378	3017	361	10,7
	1,3	0,6	0,7	100	16	6,25	2895	2677	218	7,5
	1,4	0,6	0,8	100	16	6,25	2533	2410	123	4,9
	1,5	0,6	0,9	100	16	6,25	2252	2196	56	2,5
	1,6	0,6	1	100	16	6,25	2027	2020	7	0,3

	1,7	0,6	1,1	100	16	6,25	1842	1874	-32	-1,7
	1,8	0,6	1,2	100	16	6,25	1689	1749	-60	-3,6
	1,9	0,6	1,3	100	16	6,25	1559	1642	-83	-5,3
	2	0,6	1,4	100	16	6,25	1448	1549	-101	-7,0
	2,1	0,6	1,5	100	16	6,25	1351	1467	-116	-8,6
1K	1,2	0,6	0,6	100	9	11,11111	1900	1677,9	222	11,7
	1,3	0,6	0,7	100	9	11,11111	1629	1490,6	138	8,5
	1,4	0,6	0,8	100	9	11,11111	1425	1343,7	81	5,7
	1,5	0,6	0,9	100	9	11,11111	1267	1225,5	41	3,2
	1,6	0,6	1	100	9	11,11111	1140	1128,2	12	1,0
	1,7	0,6	1,1	100	9	11,11111	1036	1046,8	-10	-1,0
	1,8	0,6	1,2	100	9	11,11111	950	977,612	-28	-2,9
	1,9	0,6	1,3	100	9	11,11111	877	918,157	-41	-4,7
	2	0,6	1,4	100	9	11,11111	814	866,49	-52	-6,4
	2,1	0,6	1,5	100	9	11,11111	760	821,174	-61	-8,0