

**T.C.
SAKARYA ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**SAYISAL HABERLEŞME SİSTEMLERİNDE ESNEK KARAR
VERME DEMODÜLASYON YÖNTEMLERİNİN FPGA
ÜZERİNDE ETKİN BİR ŞEKİLDE GERÇEKLEŞTİRİLMESİ**

YÜKSEK LİSANS TEZİ

Emre KIRKAYA

**Enstitü Anabilim Dalı : ELEKTRİK-ELEKTRONİK
MÜHENDİSLİĞİ**
Enstitü Bilim Dalı : ELEKTRONİK
Tez Danışmanı : Doç. Dr. İhsan PEHLİVAN
Ortak Danışman : Yrd. Doç. Dr. Enver ÇAVUŞ

Mayıs 2016

T.C.
SAKARYA ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

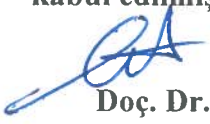
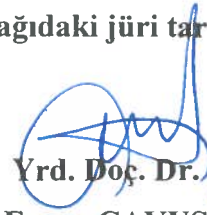
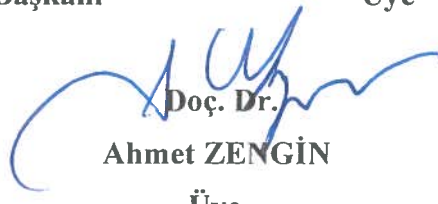
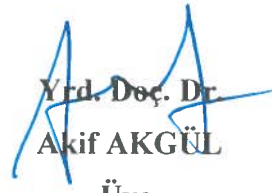
**SAYISAL HABERLEŞME SİSTEMLERİNDE ESNEK KARAR
VERME DEMODÜLASYON YÖNTEMLERİNİN FPGA
ÜZERİNDE ETKİN BİR ŞEKİLDE GERÇEKLEŞTİRİLMESİ**

YÜKSEK LİSANS TEZİ

Emre KIRKAYA

Enstitü Anabilim Dalı : ELEKTRİK-ELEKTRONİK
MÜHENDİSLİĞİ
Enstitü Bilim Dalı : ELEKTRONİK

Bu tez 31.05.2016 tarihinde aşağıdaki jüri tarafından oybirliği / oyçokluğu ile kabul edilmiştir.

 Doç. Dr. İhsan PEHLİVAN Jüri Başkanı	 Yrd. Doç. Dr. Enver ÇAVUŞ Üye	 Yrd. Doç. Dr. Mehmet Efe ÖZBEK Üye
 Doç. Dr. Ahmet ZENGİN Üye	 Yrd. Doç. Dr. Akif AKGÜL Üye	

BEYAN

Tez içindeki tüm verilerin akademik kurallar çerçevesinde tarafımdan elde edildiğini, görsel ve yazılı tüm bilgi ve sonuçların akademik ve etik kurallara uygun şekilde sunulduğunu, kullanılan verilerde herhangi bir tahrifat yapılmadığını, başkalarının eserlerinden yararlanılması durumunda bilimsel normlara uygun olarak atıfta bulunulduğunu, tezde yer alan verilerin bu üniversite veya başka bir üniversitede herhangi bir tez çalışmasında kullanılmadığını beyan ederim.

Emre KIRKAYA

17.05.2016

TEŞEKKÜR

Yüksek lisans eğitimim boyunca değerli bilgi ve tecrübelerini aktaran, değerli zamanını sorunlarımın çözümüne ayıran ve her konuda yardımlarını esirgemeyen tez danışmanım Sayın Doç. Dr. İhsan PEHLİVAN'a teşekkür ederim.

Tez çalışmasının her aşamasında yanımda olan, bilgi ve tecrübeleri ile beni yönlendiren, sıkıntılı zamanlarda teşvikleri ile çalışmanın devamlılığını sağlayan ortak danışmanım Sayın Yrd. Doç. Dr. Enver ÇAVUŞ'a çok teşekkür ederim.

Ayrıca tez çalışmasında tavsiyeleri ile büyük emeği geçen Sayın Yrd. Doç. Dr. Mehmet Efe Özbek'e ve araştırma ve uygulama aşamalarında sağladıkları imkanlardan dolayı Tera Mikroelektronik çalışanlarına teşekkür ederim.

Yüksek lisans eğitimim boyunca tecrübelerini, dostluklarını, maddi ve manevi desteklerini eksik etmeyen değerli arkadaşlarım Ahmet OKATAN ve Mustafa Resul PEKTAŞ'a çok teşekkür ederim.

Son olarak bütün eğitim hayatımda yanımda olan ve sabır ve tahammül ile desteklerini esirgemeyen aileme hürmet ve teşekkürlerimi sunarım.

İÇİNDEKİLER

TEŞEKKÜR.....	i
İÇİNDEKİLER	ii
SİMGELER VE KISALTMALAR LİSTESİ.....	iv
ŞEKİLLER LİSTESİ	vi
TABLolar LİSTESİ.....	viii
ÖZET.....	ix
SUMMARY.....	x
BÖLÜM 1.	
GİRİŞ.....	1
BÖLÜM 2.	
SAYISAL HABERLEŞME SİSTEMLERİ.....	4
2.1. Sayısal Haberleşme Sistemlerine Genel Bakış	4
2.2. Sayısal Modülasyon ve Çeşitleri.....	6
2.2.1. I/Q bileşenleri.....	7
2.2.2. Frekans kaydırmalı anahtarlama (FSK).....	8
2.2.3. Genlik kaydırmalı anahtarlama (ASK).....	10
2.2.4. Faz kaydırmalı anahtarlama (PSK).....	10
2.2.4.1. İkili PSK (BPSK).....	11
2.2.4.2. Karesel PSK (QPSK)	13
2.2.4.3. Sekizli PSK (8PSK).....	16
2.2.5. Genlik faz kaydırmalı anahtarlama (APSK).....	16
2.2.6. Karesel genlik modülasyonu (QAM).....	17
2.3. Sayısal Demodülasyon ve Çeşitleri.....	18
2.3.1. Katı-karar verme demodülasyon (hard-decision demapper)...	19

2.3.2. Esnek-karar verme demodülasyon (soft-decision demapper)..<	20
2.4. Toplanır Beyaz Gauss Gürültü (AWGN) Kanalı.....	21
2.5. Hata Düzeltme Teknikleri ve LDPC (Low Density Parity Check)..<	21
BÖLÜM 3.	
ESNEK-KARAR DEMODÜLASYON YÖNTEMLERİ VE YENİ BİR	
ESNEK-KARAR DEMODÜLASYON YÖNTEMİ.....	23
3.1. Logaritmik Olabilirlik Oranı (LLR).....	24
3.2. Düşük Karmaşıklıkta Olabilirlik Yaklaşımları.....	26
3.3. Yeni Bir Esnek-Karar Verme Demodülasyon Yöntemi.....	36
BÖLÜM 4.	
SİMÜLASYON SONUÇLARI VE PERFORMANS	
KARŞILAŞTIRMALARI.....	44
BÖLÜM 5.	
ESNEK KARAR VERME DEMODÜLASYON YÖNTEMLERİNİN	
DONANIMSAL GERÇEKLEMELERİ.....	48
5.1. Kullanılan Donanımın Özellikleri.....	48
5.2. Esnek Karar Verme Demodülasyon Yöntemlerinin FPGA Üzerinde	
Gerçekleştirilmesi.....	50
BÖLÜM 6.	
SONUÇLAR VE ÖNERİLER.....	53
KAYNAKLAR.....	55
ÖZGEÇMİŞ.....	57

SİMGELER VE KISALTMALAR LİSTESİ

A	: Sinyal genliği
APSK	: Genlik ve faz kaydırmalı anahtarlama
ASK	: Genlik kaydırmalı anahtarlama
AWGN	: Toplanır beyaz Gauss gürültüsü
BER	: Bit hata oranı
D_i	: Öklid uzaklığı
d	: Doğru denklemi
DVB-S2	: İkinci nesil sayısal video yayını - uydu
E_s	: Sembol enerjisi
FPGA	: Field Programmable Gate Array
FSK	: Frekans kaydırmalı anahtarlama
f_c	: Taşıyıcı frekansı
I	: Fazdaki sinyal
IEEE	: Elektrik ve elektronik mühendisleri enstitüsü
LDPC	: Düşük yoğunluklu eşlik denetimi
L_i	: i . bit için olabilirlik oranı
LLR	: Logaritmik olabilirlik oranı
M	: Sembol sayısı
m	: bit sayısı
$m(t)$	: Modüle edilen işaret
n	: AWGN gürültü sinyali
$P(n)$	: Olasılık yoğunluk fonksiyonu
P_i	: i . Sembolün olabilirliği
Q	: Doksan derece faz farkı olan sinyal
QAM	: Karesel genlik modülasyonu
QPSK	: Karesel faz kaydırmalı anahtarlama

r	: Kanaldan gelen sembol
r_I	: Gelen sembolün I bileşeni
r_Q	: Gelen sembolün Q bileşeni
$S(t)$	: Taşıyıcı sinyal
s_i	: i. yıldız diyagramı noktası
S_i	: Modüle edilmiş sinyal
T_s	: Sinalin periyodu
t	: Zaman
WER	: Kelime hata oranı
Y_i	: Alıcıya gelen sinyal
8PSK	: Sekizli faz kaydırmalı anahtarlama
ϕ	: Faz açısı
σ^2	: Varyans
Δf	: Faz farkı

ŞEKİLLER LİSTESİ

Şekil 2.1.	Sayısal haberleşme sistemlerine genel bakış.....	4
Şekil 2.2.	Donanım karmaşıklığı ve kanal kullanımı karşılaştırması.....	7
Şekil 2.3.	I/Q düzlemi.....	8
Şekil 2.4.	İkili FSK dalga şekli.....	9
Şekil 2.5.	Genlik kaydırmalı anahtarlama dalga şekli.....	10
Şekil 2.6.	16PSK yıldız diyagramı.....	11
Şekil 2.7.	BPSK yıldız diyagramı.....	13
Şekil 2.8.	BPSK örnek bilgi aktarımı.....	13
Şekil 2.9.	QPSK yıldız diyagramı.....	14
Şekil 2.10.	QPSK sinyal üretimi.....	15
Şekil 2.11.	Gray kodlanmış 8PSK yıldız diyagramı.....	16
Şekil 2.12.	16APSK yıldız diyagramı.....	17
Şekil 2.13.	16QAM yıldız diyagramı.....	18
Şekil 2.14.	I/Q demodülasyonu diyagramı.....	19
Şekil 2.15.	Katı-karar demodülasyon örnek dalga şekilleri.....	20
Şekil 3.1.	8PSK modülasyonu yıldız diyagramı ve alınan sembol temsili.....	25
Şekil 3.2.	8PSK yıldız diyagramı öklid uzaklıkları.....	29
Şekil 3.3.	8PSK diyagram bölgeleri.....	30
Şekil 3.4.	QPSK yıldız diyagramı bölgeleri.....	32
Şekil 3.5.	$\pi/8$ radyan döndürülmüş 8PSK yıldız diyagramı bölgeleri.....	34
Şekil 3.6.	Yakınsama2 için 8PSK yıldız diyagramı bölgeleri.....	35
Şekil 3.7.	Sayı doğrusu karar çizgisi.....	37
Şekil 3.8.	8PSK karar çizgileri	37
Şekil 3.9.	8PSK $-\pi/8$ radyan döndürme işlemi.....	38
Şekil 3.10.	$-\pi/8$ radyan döndürülmüş 8PSK yıldız diyagram.....	39
Şekil 3.11.	$-\pi/8$ döndürülmüş 8PSK karar çizgileri	39

Şekil 3.12.	Noktanın doğruya uzaklığı.....	41
Şekil 3.13.	Karar çizgilerine uzaklık yöntemi.....	42
Şekil 4.1.	Esnek-karar demodülasyon yöntemleri performans karşılaştırmaları.....	44
Şekil 4.2.	Bit hata oranı (BER) eğrileri.....	45
Şekil 4.3.	Kelime hata oranı (WER) eğrileri)	46
Şekil 4.4.	BER ve WER eğrileri yakından gösterim	46
Şekil 5.1.	Spartan-3AN FPGA geliştirme kartının görüntüsü.....	49
Şekil 5.2.	ISE donanım geliştirme aracının ekran görüntüsü.....	49
Şekil 5.3.	Önerilen yöntem için donanımsal blok diyagramı	50
Şekil 5.4.	Önerilen yöntem için davranışsal simülasyon sonuçları.....	51
Şekil 5.5.	MAX yöntemi için davranışsal simülasyon sonuçları.....	51

TABLolar LİSTESİ

Tablo 2.1.	BPSK matematiksel ifadesi ve dalga şekilleri.....	12
Tablo 2.2.	QPSK matematiksel ifadesi dalga şekilleri.....	15
Tablo 3.1.	8PSK bölgeleri için katsayılar.....	34
Tablo 4.1.	Esnek karar demodülasyon yöntemlerinin işlem karmaşıklıkları..	47
Tablo 5.1.	MAX yöntemi için FPGA kaynak kullanımları.....	52
Tablo 5.2.	Önerilen yöntem için FPGA kaynak kullanımları.....	52

ÖZET

Anahtar Kelimeler: Sayısal demodülasyon, esnek-karar verme demodülasyon, Logaritmik Olabilirlik Oranı, 8PSK, FPGA

Sayısal haberleşme sistemlerinde esnek karar verme demodülasyon, yumuşak giriş yumuşak çıkış kod çözücü için esnek bit değerleri üreten bir demodülasyon tekniğidir. Esnek bit değerleri, kod çözücü için geniş bir aralıkta karar verme imkanı sağladığı için, katı bit değerlerine göre daha yüksek hata düzeltme performansı sağlamaktadır. Toplanır Beyaz Gauss Gürültüsü (AWGN) kanalı modelinde en iyi sonuç üreten esnek karar verme demodülasyon yöntemi Logaritmik Olabilirlik Oranı (LLR) yöntemidir. LLR yöntemi için, sahip olduğu karmaşık işlemler ve karmaşık işlemlerin gerektirdiği yüksek donanım karmaşıklığından dolayı, literatürde alternatif birçok yöntem önerilmiştir.

Bu tezin amacı; sayısal haberleşme sistemlerinde kullanılan esnek karar verme demodülasyon yöntemlerini incelemek, bu yöntemlere alternatif olarak işlem karmaşıklığı ve performans açısından daha uygun bir yöntem önermek ve önerilen bu yöntemi FPGA üzerinde etkin bir şekilde gerçekleştirmektir.

Bu amaçla, öncelikle literatürde yer alan ve LLR yöntemine alternatif olarak sunulmuş olan yöntemler, işlem karmaşıklığı ve performans açısından incelenmiştir. Daha sonra 8PSK demodülasyonu için karar çizgilerine olan uzaklığı esas alan yeni bir yöntem önerilmiştir. Önerilen bu yöntemin simülasyonları IEEE 802.11n LDPC kodları kullanılarak yapılmış ve geleneksel yöntemler ile karşılaştırılmıştır. Önerilen yöntem MAX yöntemine göre yaklaşık %85 işlem tasarrufu sağlamasına karşın performansta ciddi bir kayıp görülmemiştir.

Son olarak önerilen yöntem FPGA üzerinde gerçekleştirilmiş ve MAX yöntemine göre yaklaşık %85 donanım tasarrufu sağlanmıştır. Sonuç olarak önerilen esnek karar verme demodülasyon yönteminin 8PSK esnek karar verme demodülasyon uygulamaları için daha uygun bir yöntem olduğu gösterilmiştir.

EFFICIENT FPGA IMPLEMENTATION OF SOFT DECISION DEMAPPER FOR DIGITAL COMMUNICATION SYSTEMS

Keywords: Digital demodulation, soft decision demapper, Log-Likelihood Ratio, 8PSK, FPGA

In digital communication systems, soft decision demapper is a digital demodulation technique which provides soft-bit values for iterative soft-in-soft-output (SISO) channel decoder. Soft-bit values provide higher decoding performance compared to hard-bit values, because of its wide decision range. In Additive White Gaussian Noise (AWGN) channel model, optimal soft-decision technique is Log-Likelihood Ratio. Although LLR provides optimal result for soft decision, it requires complex operations that increase hardware complexity. Therefore, many estimation methods have been proposed in literature as alternative to LLR.

The aim of this thesis; finding and introducing the most appropriate method for soft decision demapper applications in terms of performance and computation complexity, and its efficient FPGA implementation.

Towards this aim, the soft decision demapping estimation methods which proposed in literature as alternative to LLR were investigated, in terms of performance and computation complexity. Afterwards, a new soft decision demapping estimation method, which based on distance to decision boundary, was proposed for 8PSK demodulation. The proposed method was simulated using LDPC codes of IEEE 802.11n standard and negligible performance loss has been observed compared to MAX demapping technique.

Finally, the proposed method was implemented on FPGA and % 85 hardware savings has been observed compared to MAX method. Consequently, the proposed soft-decision demapping method is the most suitable method for 8PSK demodulations.

BÖLÜM 1. GİRİŞ

Haberleşme sistemleri teknolojik gelişmelerden en fazla etkilenen alanlardan birisidir. Bu nedenle haberleşme teknolojileri her geçen gün yenilenmekte ve mevcut sistemler ihtiyaçlar doğrultusunda sürekli geliştirilmektedir. Geliştirilen her sistem bir sonraki ihtiyacı göstermekte ve bu şekilde insanlığın hizmetine sunulan teknolojilerin devamlılığı sürdürülmektedir. Cep telefonları, kablosuz ağlar ve internet teknolojileri gibi ticari sistemlerin yanı sıra uydu haberleşme sistemleri ve uzay araştırmaları gelişen bu teknolojinin başını çekmektedirler. Geline bu noktada güvenilir haberleşmenin önemi hızla artmaktadır. Bu nedenle haberleşme sistemlerinin güvenilirliğini artırmak için kullanılan yöntemlerden biri de hata düzeltme teknikleridir.

İleri hata düzeltme (Forward Error Correction, FEC) teknikleri, güvenli haberleşme sağlamak için kullanılan hata düzeltme tekniklerinden biridir. Bu teknikle gönderilmek istenen bilgi kanalın bozucu etkisinden en az etkilenmesi için kodlanarak gönderilir. İleri hata düzeltme tekniklerinden olan Düşük Yoğunluklu Eşlik Denetimi (Low Density Parity Check, LDPC) kodları yüksek hata düzeltme performansından dolayı son yıllarda fazlaca kabul görmüş bir tekniktir. DVB-S2, WLAN ve WiMAX gibi birçok haberleşme standardında yaygın olarak kullanılmaktadır [1]. LDPC kodlarının istenilen performansa ulaşabilmesi için giriş değerleri katı (hard) değerler yerine esnek (soft) değerler olmalıdır.

Esnek-karar demodülasyon (soft-decision demapper), çıkışında esnek (soft) değerler üreten bir sayısal demodülasyon yöntemidir. Bu yöntem, haberleşme kanalından gelen ve sayısal olarak modüle edilmiş sinyal hakkında kesin (0 ve 1 gibi) olmayan olabilirlik değerleri üretir. Esnek-karar verme demodülasyon yöntemleri, kesin

değerler üreten katı-karar demodülasyon yöntemi ile karşılaştırıldığında kod çözümler için daha anlamlı sonuçlar ürettikleri görülmektedir.

Yüksek performanslarının yanında, esnek-karar demodülasyon yöntemleri yüksek işlem karmaşıklığı gerektirirler. Bunun sonucunda ise donanımda kapladıkları alan ve işlem sırasında harcadıkları enerji artar. Pil ile çalışan mobil cihazlarda bu karmaşıklık ciddi enerji sorunlarına yol açmaktadır. Modülasyon seviyesi arttıkça daha da büyüyen bu sorunun çözümü için literatürde çeşitli indirgeme yöntemleri önerilmiştir [2, 7]. Önerilen yöntemlerin bir kısmında karmaşıklık oldukça azaltılmasına karşılık performansta ciddi kayıplar görülmektedir. Diğer bir kısım çalışmalarda ise performans kaybı çok az olmasına rağmen, işlem karmaşıklığı yüksek seviyelerde kalmıştır.

Toplanır Beyaz Gauss Gürültü (Additive White Gaussian Noise, AWGN) kanalında en iyi sonuç üreten esnek-karar demodülasyon tekniği, logaritmik olabilirlik oranı (Log-Likelihood Ratio, LLR) yöntemidir [1]. Fakat LLR yönteminin, içerdiği logaritma ve üstel işlemlerinden dolayı, işlem karmaşıklığı oldukça yüksektir. Bu sorunlardan dolayı LLR'a alternatif ve daha az karmaşık yöntemler geliştirilmiştir. Bu alternatif tekniklerden olan MAX metodu [2] ile LLR metodunda, logaritmik ve üstel işlemler sadeleştirilerek işlem karmaşıklığı oldukça azaltılmıştır. EUCLIDEAN metodunda [3] ise uzaklık hesabı kullanılarak sadeleştirme yapılmıştır. Fakat bu yöntem, içerdiği kare alma ve karekök alma gibi işlemlerden dolayı yine de karmaşık bir yöntemdir. Barre ve arkadaşlarının önerdiği yöntemde [4] ise diğerlerinden farklı olarak kartezyen koordinatlar yerine kutupsal koordinatlar kullanılmıştır. Ryu ve arkadaşlarının kullandığı yaklaşımda ise [5] tablo yöntemi kullanılarak MAX yönteminin işlem karmaşıklığı oldukça azaltılmıştır. Li ve Shi'nin önerdikleri yöntemde [6] Sekizli Faz Kaydırmalı Anahtarlama (8 Phase Shift Keying, 8PSK) modülasyonunda yıldız diyagramı bölgelere ayrılarak MAX metodunun işlem sayısı azaltılmıştır. Cheng ve ark. yaklaşımında [7] ise karar eşiği yöntemi kullanılarak esnek-karar demodülasyon işlem karmaşıklığı oldukça azaltılmıştır.

Bu tez çalışmasının amacı, yüksek seviyeli modülasyon teknikleri için, performans kaybı olmadan veya en az kayıp ile düşük işlem karmaşıklığına sahip, bir esnek-karar verme demodülasyon yöntemi geliştirmek ve donanımsal olarak gerçeklemek olarak belirlenmiştir.

Bu amaçlar doğrultusunda, tezin İkinci Bölümü'nde genel olarak sayısal haberleşme sistemlerinden ve demodülasyon işleminin sayısal haberleşme sistemlerindeki yerinden bahsedilmiştir.

Üçüncü Bölüm'de, LLR, MAX ve EUCLIDEAN gibi geleneksel esnek-karar verme demodülasyon yöntemleri hakkında ayrıntılı bilgi verilmiştir. Bu bölümde ayrıca, karar çizgilerine olan uzaklığı esas alan yeni bir yöntem önerilmiştir.

Dördüncü Bölüm' de, Üçüncü Bölümde bahsi geçen yöntemlerin simülasyon sonuçları paylaşılmış ve performans karşılaştırmaları yapılmıştır.

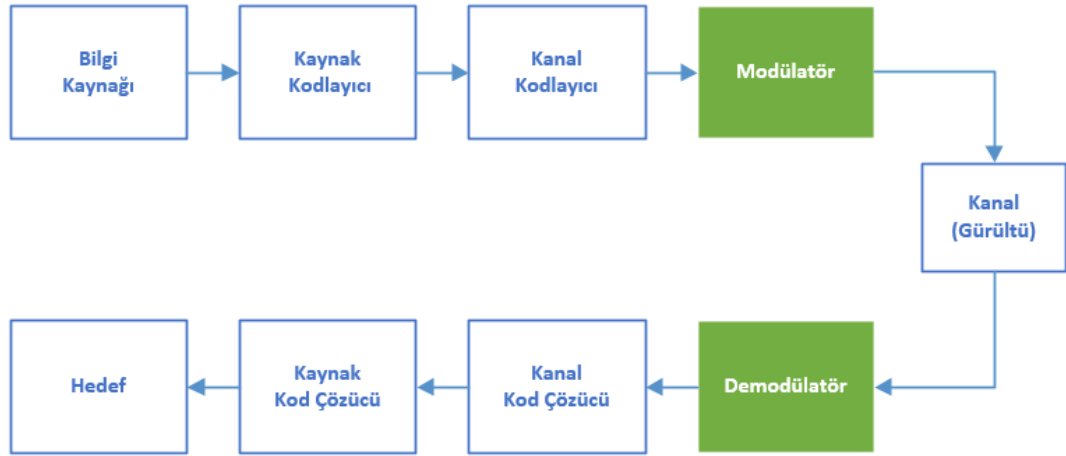
Beşinci Bölüm' de, esnek karar verme demodülasyonu için önerilen yöntem FPGA üzerinde donanımsal olarak gerçekleştirilmiş ve test edilmiştir. Ayrıca bu bölümde MAX yöntemi ile önerilen yöntemin donanımsal karşılaştırmaları yapılmıştır.

Tezin Altıncı Bölümü ise Sonuçlar ve Önerileri içermektedir.

BÖLÜM 2. SAYISAL HABERLEŞME SİSTEMLERİ

2.1. Sayısal Haberleşme Sistemlerine Genel Bakış

Sayısal haberleşme, sayısal olarak kodlanmış bilginin aktarıldığı haberleşme sistemidir. Şekil 2.1.'de bir sayısal haberleşme sisteminin genel görünümü verilmiştir. Şekilde görüldüğü gibi sayısal haberleşme sistemleri temel olarak 7 ana kısımdan oluşmaktadır. Bunlar; kaynak kodlayıcı, kaynak kod çözücü, kanal kodlayıcı, kanal kod çözücü, modülatör, demodülatör ve kanaldır.



Şekil 2.1. Sayısal haberleşme sistemlerine genel bakış

Bilgi kaynağı, hatta iletilmek istenen mesajın kaynağını temsil eder. Kaynak taşınabilir bellek ve klavye gibi sayısal kaynak olabildiği gibi, sensör ve mikrofon gibi analog kaynak da olabilir. Fakat kaynak kodlayıcıya aktarılmadan önce mutlaka sayısallaştırılmalıdır.

Kaynak kodlayıcı, kaynaktan gelen mesaj üzerindeki fazlalıkları silerek kanalın verimli kullanılmasını sağlar. Kaynak kodlayıcının çıkışındaki bit dizisi kaynak kod kelimesi (source code word) olarak adlandırılır [8].

Kanal kodlayıcının amacı, mesajın kanalın gürültüsünden en az etkilenecek şekilde kodlanmasıdır. Kodlama kaynak kod kelimesi üzerine bir takım bit dizilerinin eklenmesi ile gerçekleştirilir. Alıcı tarafında bu bit dizileri kullanılarak orijinal mesaj elde edilmeye çalışılır. Kanal kodlayıcı haberleşmenin doğruluğunu ve güvenilirliğini artırır. Kanal kodlayıcının çıkışına kanal kod kelimesi (channel code word) denir [9].

Modülatör, sayısal olarak kodlanmış bilgi ile kanal arasında bir ara yüz oluşturur. Bilgi işaretine göre taşıyıcı işaretin belli özelliklerinin değiştirilmesi işlemine modülasyon adı verilir. Modülasyon işlemi genelde yüksek frekanslı taşıyıcının genlik, faz veya frekansının bilgi işaretine göre değiştirilmesiyle yapılır. Bilgi işareti modüle edilerek daha hızlı bir şekilde uzak mesafelere gönderilir ve anten boyutlarından kazanç sağlanır.

Kanal, alıcı ile verici arasındaki fiziksel ortamdır. Ortam bakır veya fiber optik kablo olabildiği gibi kablosuz haberleşme için hava ortamı da olabilir. Bilgi işareti bakır kabloda elektriksel olarak, fiber optik kabloda ışık yardımı ile ve havada elektromanyetik dalgalar ile taşınır. İletim ortamları genelde gürültülü ortamlardır ve bilgi işareti bu gürültülerden olumsuz yönde etkilenir. Bu nedenle vericinin gönderdiği modüle edilmiş işaret ile alıcının aldığı işaret aynı işaret değildir.

Demodülatör, verici tarafında kullanılan modülasyon işleminin tam tersi işlem uygulayarak taşıyıcı sinyalden gönderilen bilgiyi elde etme işlemini yapar. Sayısal sistemlerde demodülatörün çıkışı ikili bit dizileridir.

Kanal kod çözücü, kanalda bozulmuş olan bilgiden orijinal bilgiyi elde etme işlemini yapar. Bu kısımda bilgi üzerine eklenmiş fazlalıklar atılır. Bu kısımda elde edilen bilgi ile orijinal bilgi karşılaştırılarak kanal kod çözücünün performansı elde edilir.

Gelen bilgi ile orijinal bilgi ne kadar birbirine yakın ise kod çözücünün performansı o kadar yüksektir.

Son olarak kaynak kod çözücü ile, kaynak kodlayıcıda çıkarılan fazlalıklar mesaja tekrar eklenerek gönderilmek istenen mesaj alıcı tarafında elde edilir. Alınan mesaj ile gönderilen mesaj aslında aynı olmamasına rağmen, birbirine ne kadar benzer ise kullanılan sistemin performansı o kadar yüksektir. Örneğin bir cep telefonu görüşmesinde gelen ses ile gönderilen ses birbirine ne kadar benziyor ise iletişimin başarısı o oranda yüksektir. Gönderilen ses ile alınan ses ne kadar az benzeşiyor ise iletişim sistemi başarılı bir iletişime müsait değildir.

2.2. Sayısal Modülasyon ve Çeşitleri

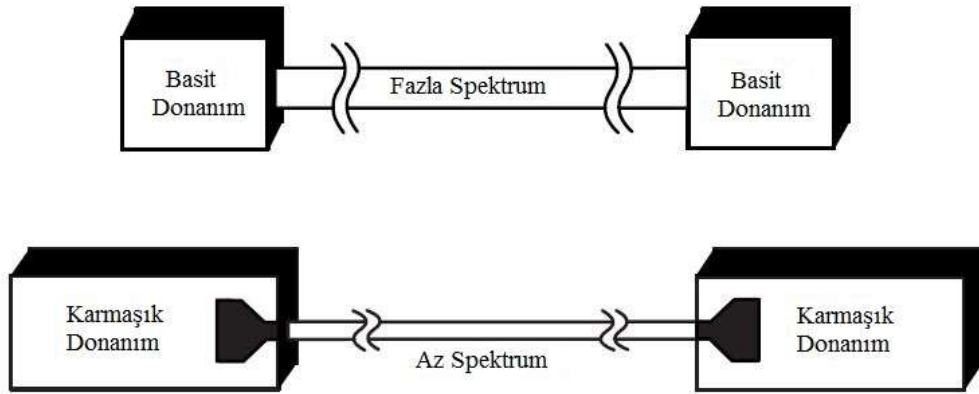
Sayısal modülasyon teknikleri analog modülasyona göre olan üstünlüklerinden dolayı haberleşme sistemlerinde çoklukla tercih edilmektedirler. Bu avantajlardan bazıları aşağıda sıralanmıştır.

- a. Daha fazla bilgi kapasitesi
- b. Sayısal bilgi servisleri ile uyumluluk
- c. Yüksek bilgi güvenliği
- d. Daha iyi iletişim kalitesi

Sayısal modülasyon yöntemleri genlik, faz ve frekansın kullanımına göre çeşitlilik gösterir. İletim kanalının durumuna göre bu yöntemlerden en uygun olanı seçilir. Haberleşmede iki önemli etken vardır, karmaşıklık ve kanal genişliği kullanımı. Eğer alıcı ve vericide kullanılan donanım karmaşıklığı düşük ise aktarılmak istenen mesajın kullandığı kanal genişliği artacaktır. Bu durum istenen bir durum değildir çünkü kanalda başka kullanıcılarda bulunduğu için fazla meşgul edilmiş olur. Diğer durumda karmaşık donanımlar kanal kullanımını azaltmakla beraber tasarım maliyetini ve süresini uzatmaktadır. Bu durum Şekil 2.2.'de temsil edilmiştir.

Sayısal modülasyon yöntemleri genel olarak aşağıdaki gibi sıralanabilir.

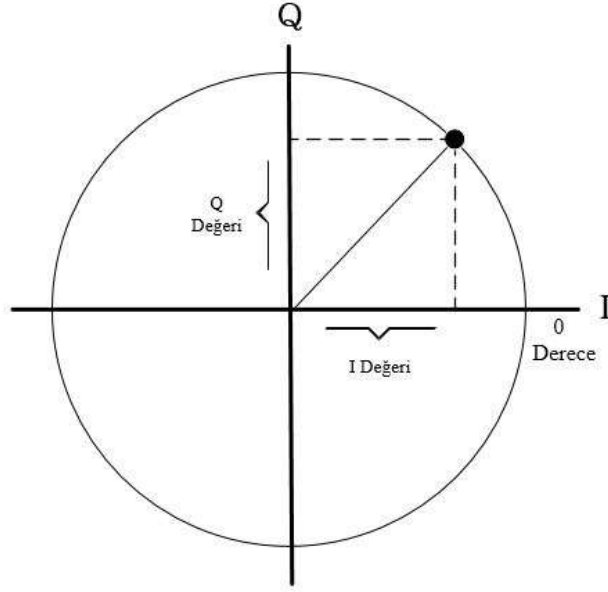
- Frekans kaydırmalı anahtarlama (FSK)
- Genlik kaydırmalı anahtarlama (ASK)
- Faz kaydırmalı anahtarlama (PSK)
- Genlik ve faz kaydırmalı anahtarlama (APSK)
- Karesel genlik modülasyonu (QAM)



Şekil 2.2. Donanım karmaşıklığı ve kanal kullanımı karşılaştırması [10]

2.2.1. I/Q bileşenleri

Sayısal haberleşmede modülasyon işlemi genellikle I ve Q sinyalleri ile yapılır. I ve Q sinyalleri aralarında 90° faz farkı bulunan ortogonal sinyallerdir. Bu yüzden toplanarak bir haberleşme sinyalini ifade ettiklerinde birbirlerini etkilemezler. Bu sinyallerin en önemli avantajı birleşerek tek sinyal olarak ifade edilmeleri ve daha sonra tekrar ayrışabilmeleridir. Şekil 2.3.'te I/Q düzlemi gösterilmiştir.

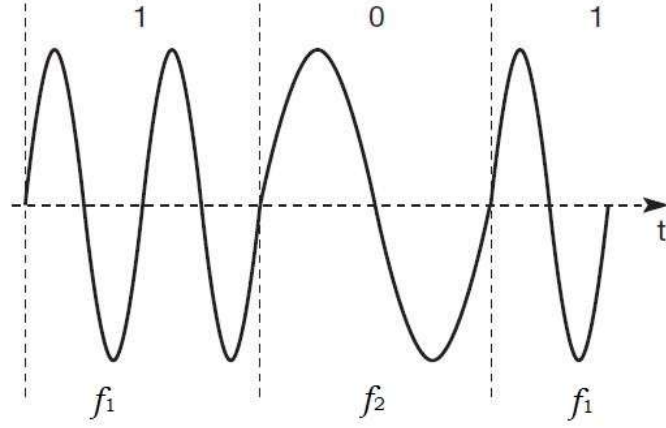


Şekil 2.3. I/Q düzlemi [10]

I/Q modülasyonunda I sinyali kosinüs sinyalini ve Q sinyali de kosinüs ile arasında 90 derece faz farkı olan sinüs sinüs temsil eder. Gönderilmek istenen bilgi I/Q düzleminde bir nokta ile ilişkilendirilir, örneğin 00 bilgisi Şekil 2.3.'teki çember üzerindeki nokta ile ilişkilendirildiğini varsayalım. 00 bilgisi sinüs ve kosinüs sinyallerinin birleşimi olarak gönderilir ve alıcı tarafı da düzlemde ilişkilendirilen noktaya göre bilgiyi geri elde eder. Düzlem üzerindeki bu noktaya yıldız diyagramı noktası ve üzerinde noktaların olduğu bu düzleme de yıldız diyagramı denir.

2.2.2. Frekans kaydırmalı anahtarlama (FSK)

Genlik ve faz sabit olmak şartıyla taşıyıcı sinyalin frekansı değiştirilerek yapılan sayısal modülasyona frekans kaydırmalı anahtarlama (frequency shift keying, FSK) denir. Her bir sembol bir frekans ile ifade edilir. Örneğin ikili FSK de 1 bilgisi f_1 frekansı ile ve 0 bilgisi f_2 frekansı ile ifade edilirse modüle edilmiş dalga formu Şekil 2.4.'teki gibi olacaktır.



Şekil 2.4. İkili FSK dalga şekli [11]

Frekans kaydırmalı anahtarlamanın matematiksel ifadesi;

$$S(t) = \sqrt{\frac{2E_s}{T_s}} \cos(2\pi fct + 2\pi m\Delta ft) \quad m = 1, 2, \dots, M \quad (2.1)$$

Burada m değeri her bir bit ya da sembole göre taşıyıcının frekansının farklı olmasına yani farklı frekanslarla modülasyon yapılmasına olanak sağlar. E , kullanılan sinüzoidal taşıyıcının enerjisidir. Δf ise her bir bitişik taşıyıcı arasındaki frekans farkını göstermektedir.

Frekans kaydırmalı anahtarlamanın avantajları;

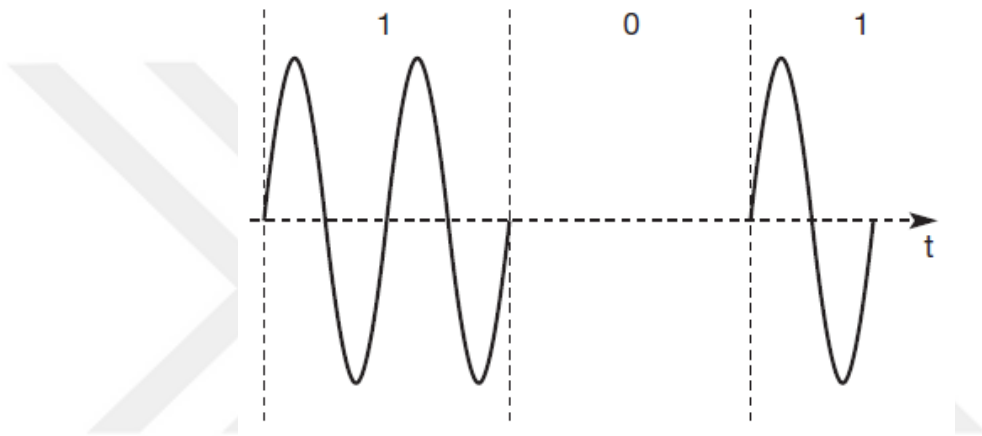
- Sinyal üzerine binen gürültü seviyesi kesilebildiği için ses kalitesi yüksektir.
- Gürültü bağışıklığı genlik modülasyonundan daha iyidir.
- Yakalama etkisinden dolayı istenmeyen sinyalleri kolaylıkla yok edebilir.

Dezavantajları;

- Çok fazla bant genişliği kullanır.
- Devre maliyetleri daha fazladır.

2.2.3. Genlik kaydırmalı anahtarlama (ASK)

En basit sayısal modülasyon yöntemidir. 1 ve 0 değerleri iki farklı genlik değeri ile temsil edilir. Örnek dalga şekli Şekil 2.5.'te verilmiştir. Bu yöntem düşük bant genişliği gerektirmesine karşın girişime fazla duyarlıdır. Genlik değeri çok yollu yayılım ve gürültü gibi etkilerden çok fazla etkilenir. Bu yüzden kablosuz haberleşme için uygun değildir. Bu yüzden kablolu haberleşmede daha çok tercih edilir [11].



Şekil 2.5. Genlik kaydırmalı anahtarlama dalga şekli [11]

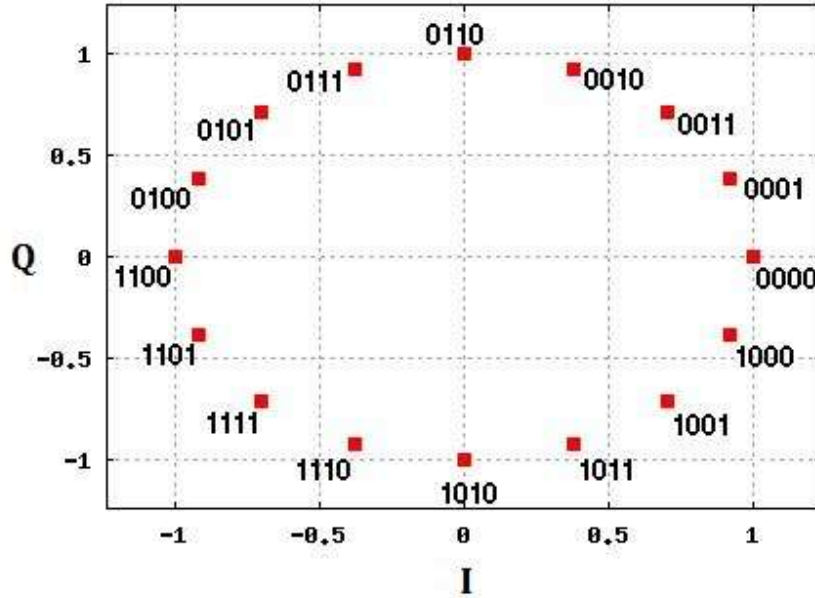
$$S(t) = Am(t) \cos(2\pi fct) \quad (2.2)$$

(Denklem 2.2) ASK matematiksel ifadesidir. A sinyalin genliği, f taşıyıcının frekansı ve $m(t)$ modüle edilen işarettir.

2.2.4. Faz kaydırmalı anahtarlama (PSK)

Faz kaydırmalı anahtarlama bilgi sinüzoidal taşıyıcının fazı değiştirilerek taşınır. Faz sinüzoidin başladığı açıyı temsil eder. Bu durumda fazın değişmesi taşınan bilginin değişmesi anlamına gelir. PSK, yıldız diyagramında bir çemberin üzerindeki noktalar şeklinde gösterilir. Diyagramda her nokta farklı fazı ve sembolü belirtir.

Şekil 2.6.'da 16PSK yıldız diyagramı gösterilmiştir. Şekilde her nokta farklı dörtlü bit dizisini ifade eder.



Şekil 2.6. 16PSK yıldız diyagramı

PSK modülasyonunun kullanım alanlarına derin uzay telemetrisi, kablolu modem, IEEE 802.11 b/g, RFID, Bluetooth 2, DVB-S2 örnek olarak verilebilir. Her sembolde taşıdığı bit sayısına göre PSK modülasyonları şu şekilde sıralanabilir; ikili PSK(BPSK), QPSK, 8PSK, 16PSK, 32PSK.

2.2.4.1. İkili PSK (BPSK)

İkili faz kaydırmalı anahtarlama her sembolde 1 bitin taşındığı PSK modülasyon yöntemidir. 0 ve 1 değerleri aralarında π radyan faz farkı bulunan iki taşıyıcı ile taşınır. İki taşıyıcı arasında faz farkı yüksek olduğu için gürültüye karşı dayanıklıdır ve bit hata oranı performansı yüksektir. Bu yüzden derin uzay telemetrisi gibi sistemlerde tercih edilir.

$$s_1(t) = A \cos(2\pi f_c t) \quad (2.3)$$

$$\begin{aligned} s_2(t) &= A \cos(2\pi f_c t + \pi) \\ &= -A \cos(2\pi f_c t) \end{aligned} \quad (2.4)$$

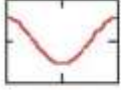
$s_1(t)$ modülasyon sinyali 0 bilgisini, $s_2(t)$ ise 1 bilgisini temsil eder. Denklemlerdeki A taşıyıcının genliği, f_c taşıyıcı frekansı, E_s sinyalin enerjisi ve T periyottur.

$$s_1(t) = \sqrt{\frac{2E_s}{T}} \cos(2\pi f_c t) \quad (2.5)$$

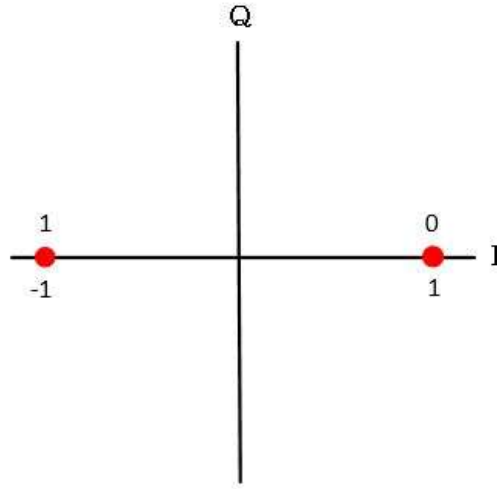
$$\begin{aligned} s_2(t) &= \sqrt{\frac{2E_s}{T}} \cos(2\pi f_c t + \pi) \\ &= -\sqrt{\frac{2E_s}{T}} \cos(2\pi f_c t) \end{aligned} \quad (2.6)$$

Tablo 2.1. BPSK modülasyonunun dalga şekilleri ve I/Q değerleri verilmektedir.

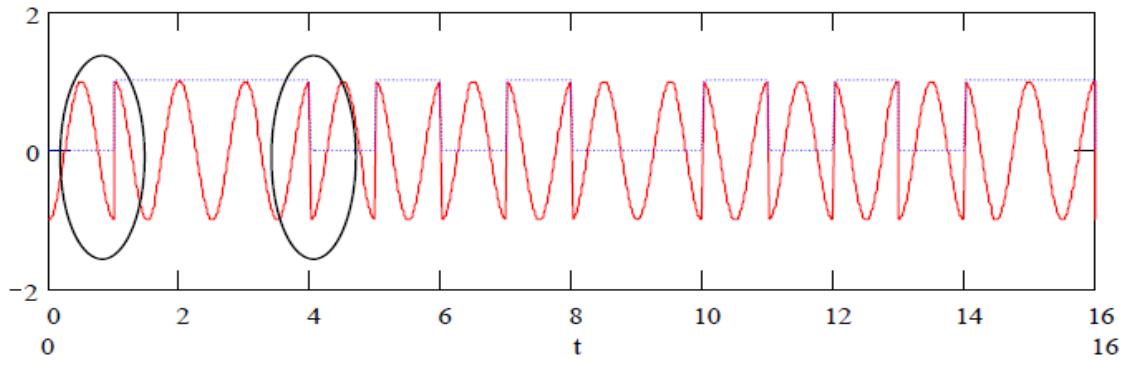
Tablo 2.1. BPSK matematiksel ifadesi ve dalga şekilleri [12]

Sembol	Bit	Matematiksel İfade	Taşıyıcı Sinyal	I	Q
S1	0	$\sqrt{\frac{2E_s}{T}} \cos(\omega t)$		1	0
S2	1	$\sqrt{\frac{2E_s}{T}} \cos(\omega t + \pi)$		-1	0

Tabloda görüldüğü gibi BPSK modülasyonunun sinüs bileşeni yoktur ve Q değerleri sıfırdır. Kosinüs bileşenleri zıt işaretli olduğu için I değerleri 0 için 1 ve 1 için -1 olmaktadır. Bu yüzden yıldız diyagramında ifade edildiğinde zıt işaretli iki nokta olarak gösterilir. BPSK yıldız diyagramı Şekil 2.7.'de ve örnek bir dalga şekli Şekil 2.8.'de gösterilmiştir.



Şekil 2.7. BPSK yıldız diyagramı



Şekil 2.8. BPSK örnek bilgi aktarımı

2.2.4.2. Karesel PSK (QPSK)

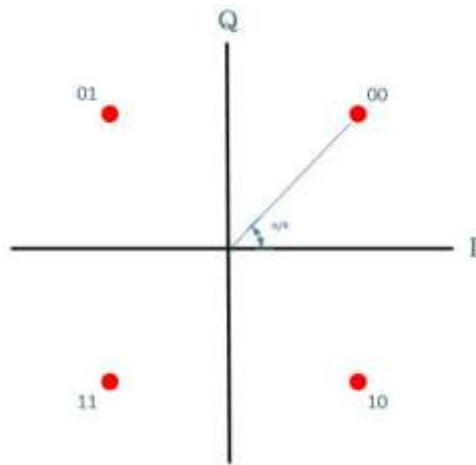
Karesel PSK (Quadrature PSK) her sembolde iki bitin taşındığı faz kaydırmalı anahtarlama yöntemidir. Sırayla 00, 01, 11 ve 10 bit dizilerini ifade eden dört farklı sembol içerir. Her sembolde iki bit taşıdığı için BPSK e göre daha az kanal genişliği kullanır. QPSK sinyalinin matematiksel ifadesi;

$$\begin{aligned}
 s(t) &= \sqrt{\frac{2E_s}{T_s}} \cos(2\pi f_c t + \phi) \\
 &= \sqrt{\frac{E_s}{T_s}} \cos(2\pi f_c t + \phi_I) + \sqrt{\frac{E_s}{T_s}} \sin(2\pi f_c t + \phi_Q)
 \end{aligned}
 \tag{2.7}$$

$$\cos(x + y) = \cos x \cos y - \sin x \sin y \tag{2.8}$$

(Denklem 2.7), (Denklem 2.8) kullanılarak sinüs ve kosinüs bileşenleri şeklinde ifade edilir. Örneğin $\pi/4$ fazlı sinyalin sinüs ve kosinüs bileşenleri şeklinde yazımı aşağıda gösterilmiştir. Denklemde ϕ , ϕ_I , ϕ_Q faz açısını temsil etmektedir.

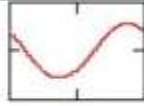
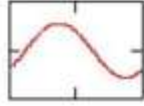
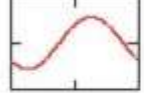
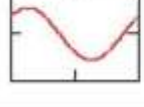
$$\begin{aligned}
 \sqrt{\frac{2E_s}{T_s}} \cos\left(2\pi f_c t + \frac{\pi}{4}\right) &= \sqrt{\frac{2E_s}{T_s}} (\cos(2\pi f_c t) \cos\pi/4 - \sin(2\pi f_c t) \sin\pi/4) \\
 &= \sqrt{\frac{E_s}{T_s}} (\cos(2\pi f_c t) - \sin(2\pi f_c t))
 \end{aligned}
 \tag{2.9}$$

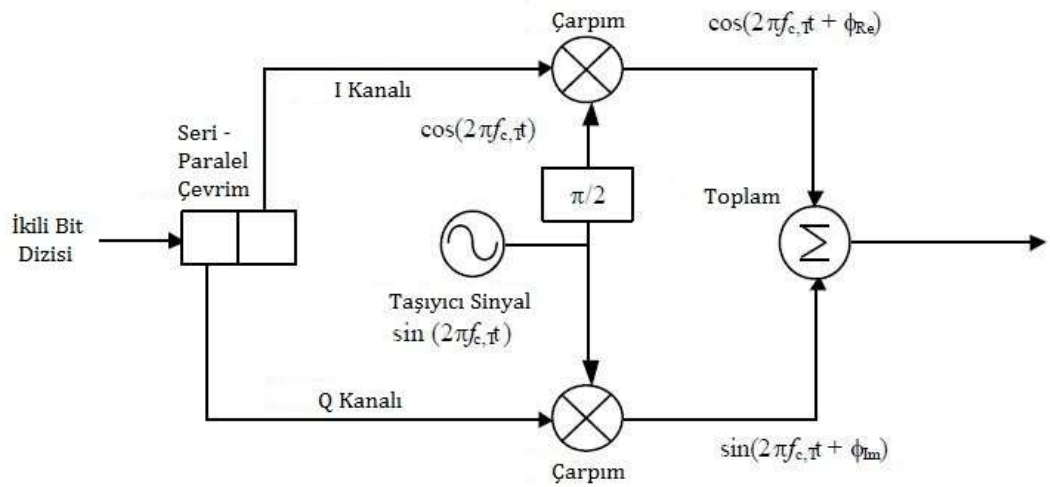


Şekil 2.9. QPSK yıldız diyagramı

Şekil 2.9.'da QPSK sembolleri yıldız diyagramı noktaları olarak temsil edilmiştir. Tablo 2.2.'de ise her sembolün dalga şekli, matematiksel ifadesi ve I ve Q değerleri görülmektedir.

Tablo 2.2. QPSK matematiksel ifadesi dalga şekilleri [12]

Sembol	Bitler	Matematiksel İfade	Faz	Taşıyıcı Sinyal	I	Q
S1	00	$\sqrt{\frac{2E_s}{T}} \cos(\omega t + \pi/4)$	45		$\frac{1}{\sqrt{2}}$	$\frac{1}{\sqrt{2}}$
S2	01	$\sqrt{\frac{2E_s}{T}} \sin(\omega t + 3\pi/4)$	135		$-\frac{1}{\sqrt{2}}$	$\frac{1}{\sqrt{2}}$
S3	11	$\sqrt{\frac{2E_s}{T}} \cos(\omega t + 3\pi/4)$	225		$-\frac{1}{\sqrt{2}}$	$-\frac{1}{\sqrt{2}}$
S4	10	$\sqrt{\frac{2E_s}{T}} \sin(\omega t + \pi/4)$	315		$\frac{1}{\sqrt{2}}$	$-\frac{1}{\sqrt{2}}$

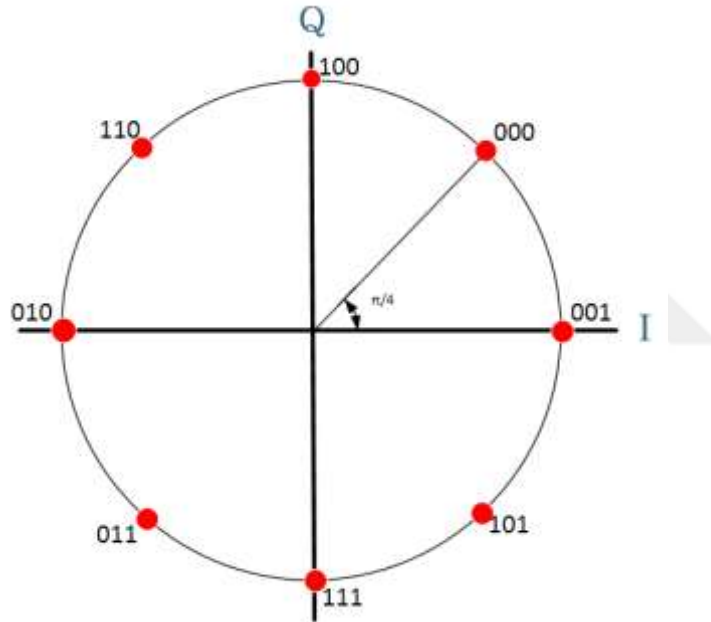


Şekil 2.10. QPSK sinyal üretimi [13]

Gönderici tarafında sinyal üretimi Şekil 2.10.'da tasvir edilmiştir. Modülatöre gelen seri bilgi önce paralel hale getirilir. Bu paralel bilgi sinüs ve kosinüs sinyalleri ile modüle edilerek toplanır ve QPSK sinyali elde edilir.

2.2.4.3. Sekizli PSK (8PSK)

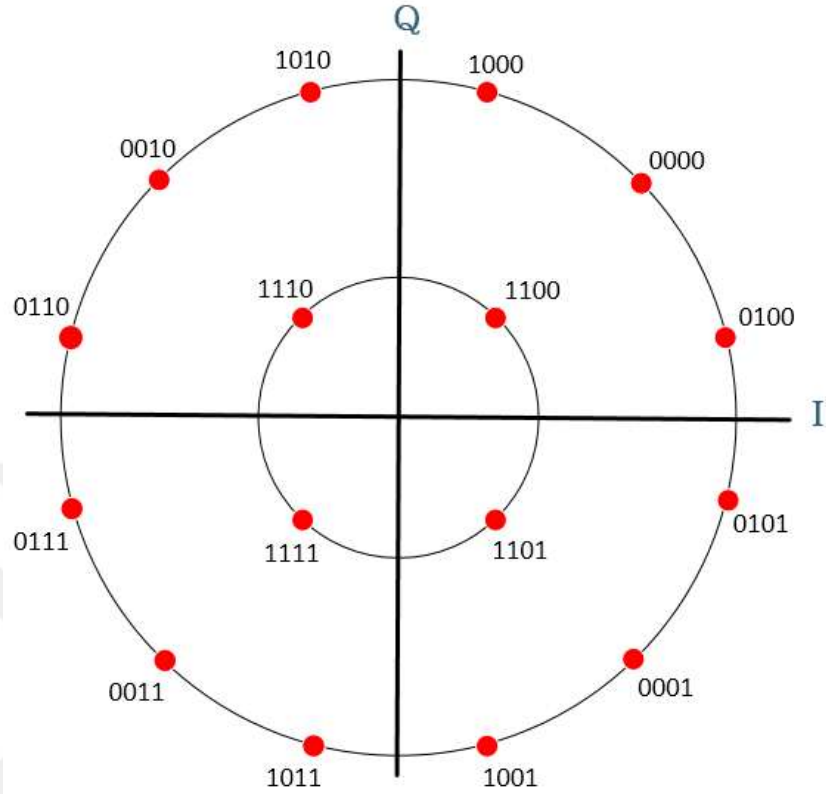
8 faz kaydırmalı anahtarlama 8 adet faz açısı ile 3 bit temsil edilir. Her faz arasında 45° fark vardır. Şekil 2.11.'de gray kodlanmış bir 8PSK yıldız diyagramı verilmiştir.



Şekil 2.11. Gray kodlanmış 8PSK yıldız diyagramı

2.2.5. Genlik faz kaydırmalı anahtarlama (APSK)

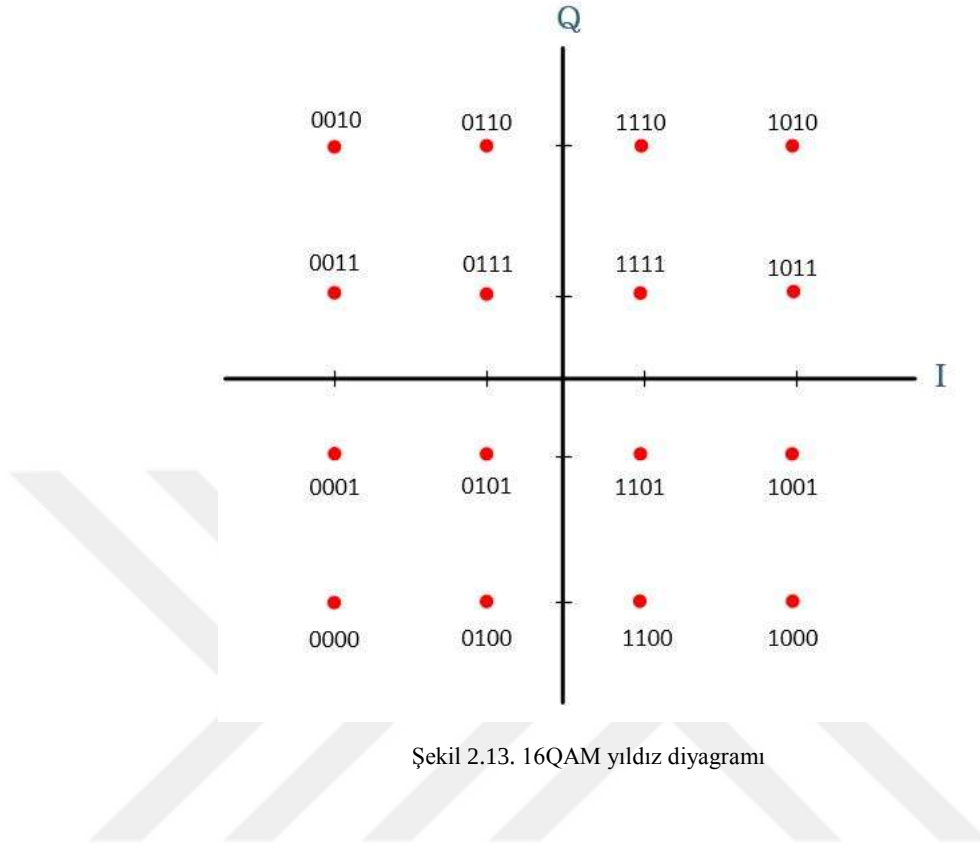
Genlik faz kaydırmalı anahtarlama modülasyon yönteminde taşıyıcı sinyalin fazı ile beraber genliği de modüle edilmektedir. Bu şekilde bir sinyal üzerinde daha fazla sembol taşınabilmektedir. Yüksek seviyeli modülasyon yöntemlerinden olan 16 APSK yıldız diyagramı Şekil 2.12.'de örnek olarak verilmiştir. Şekildeki içi içe çemberlerde semboller arası genlik farkı görülmektedir.



Şekil 2.12. 16APSK yıldız diyagramı

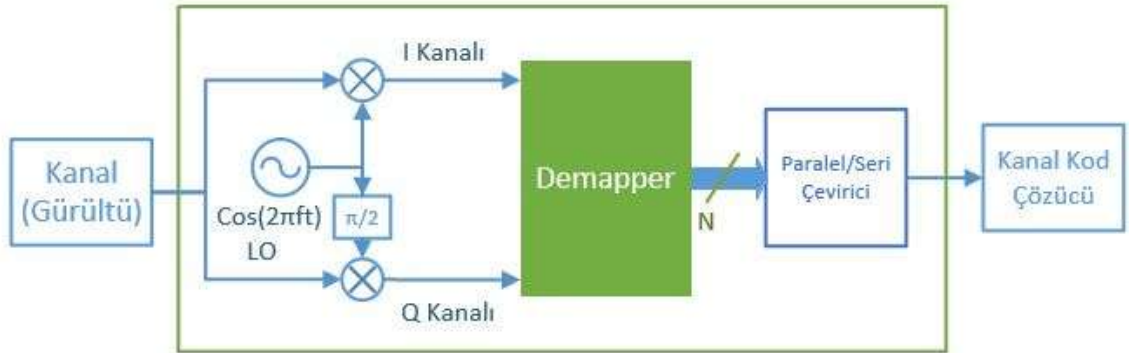
2.2.6. Karesel genlik modülasyonu (QAM)

Karesel genlik modülasyonu (QAM), geniş bantlı kablosuz ağ (wireless) haberleşmelerinde büyük bant genişliği sağlamak amacı ile tasarlanmıştır. Ancak, zarf dalgalanması nedeniyle, yayılım güç yükseltici doyuma yakın, lineer olmayan bölgede çalıştığında büyük dalgalanma artışı ve performans düşüklüğü gösterir. M’li Karesel Genlik Modülasyonu (M-QAM) türleri yaygın olarak kablosuz iletişimlerde hatta kablolu modemlerde bant genişliği verimini sağlamak için kullanılır. Çok düzeyli Karesel Genlik Modülasyonu (M-QAM), yüksek spektral verimlilik içermesi nedeniyle kablosuz iletişimlerde etkili bir modülasyon şeklidir. Çeşitlenmeli alış, kablosuz iletişimde sönümlenme etkilerini hafifletmekte iyi bilinen bir tekniktir [14]. Şekil 2.13.’de 16-QAM yıldız diyagramı verilmiştir.



2.3. Sayısal Demodülasyon ve Çeşitleri

Gelen sinyal incelenerek taşıdığı bit dizilerini alıcı tarafında tekrar elde etme işlemine sayısal demodülasyon denir. Demodülasyon işlemi de modülasyon işlemine göre değişim gösterir. Örneğin gönderici tarafında faz modülasyonu yapıldıysa alıcı tarafında sinyalin fazı incelenerek çıkarım yapılır. IQ modülasyonunda bit dizileri gruplar haline getirilerek yıldız diyagramında bir nokta ile eşleştirilir. Her noktanın kendine özel genlik ve faz değeri vardır ve modülasyon bu değerlere göre yapılır. Alıcı tarafında ise sinyalin tekrar I ve Q fazları ayrılarak genlik ve faz bilgisi elde edilir. Daha sonra yıldız diyagramına göre hangi bit dizilerini taşıdığına karar verilir. Şekil 2.14.'de örnek IQ demodülasyonu diyagramı verilmiştir.

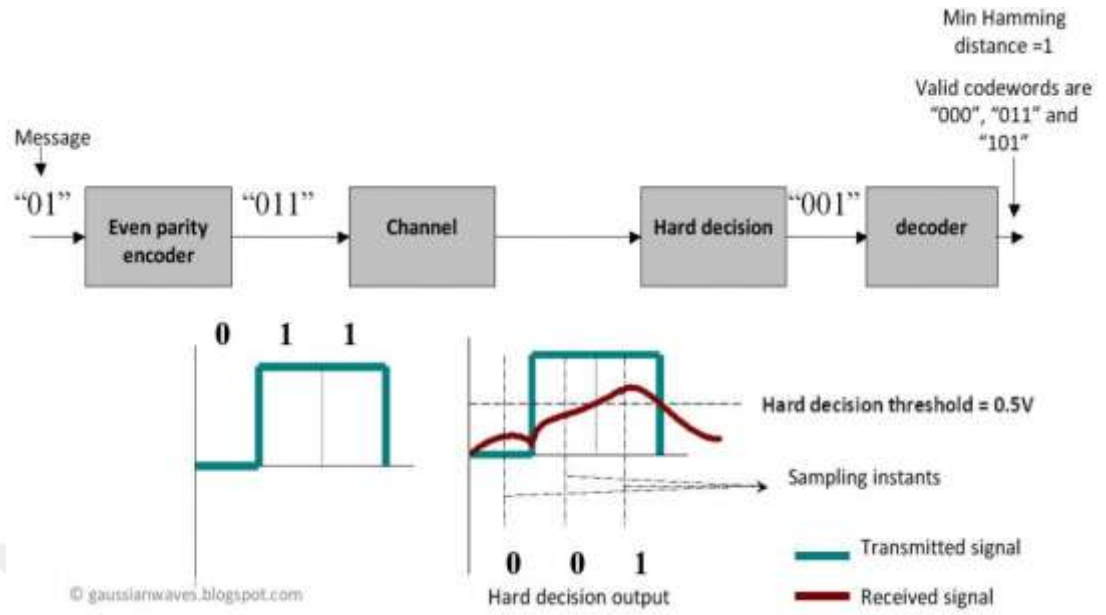


Şekil 2.14. I/Q demodülasyonu diyagramı

Katı-karar verme (hard-decision demapper) ve esnek-karar verme (soft-decision demapper) olmak üzere iki çeşit demodülasyon yöntemi vardır.

2.3.1. Katı-karar verme demodülasyonu (hard-decision demapper)

Katı-karar verme demodülasyonu sonuç olarak 1 ve 0 gibi kesin sonuçlar üretir. Örnek olarak basit bir haberleşme kanalını ele alalım. Bu kanalda iletmek istediğimiz bilgi 011 olsun ve gönderici tarafında fiziksel olarak 0, 0 volt ile 1 de 1 volt ile temsil edilsin. Fakat kanalın bozucu etkisinden dolayı bu seviyeler bozulmaya uğrayacak ve alıcı tarafında Şekil 2.15.'deki kırmızı ile gösterilen dalga şekli elde edilecektir. Katı-karar verme demodülasyon karar işleminde eşik seviyelerini kullanır. Bu örnekte eşik seviyemiz 0,5 V dur. Alıcı tarafında 0,5 V un altındaki değerler 0 ve üstündeki değerler 1 olarak algılanır. Sonuç olarak alıcıda algılanan bilgi gürültüden dolayı 011 olacaktır. Bu şekilde karar eşiği (threshold) kullanarak yapılan demodülasyon işlemine katı-karar verme demodülasyon denir. Katı-karar verme demodülasyon görüldüğü gibi basit bir yöntemdir ve işlem karmaşıklığı azdır. Fakat bunun yanında esnek karar verme demodülasyon ile karşılaştırıldığında bit hata oranı (BER) performansı oldukça düşüktür.



Şekil 2.15. Katı-karar demodülasyon örnek dalga şekilleri [15]

2.3.2. Esnek-karar verme demodülasyon (soft-decision demapper)

Esnek-karar verme demodülasyon gelen sembolün bitleri için, yumuşak giriş-yumuşak çıkış kanal kod çözücünde kullanılmak üzere esnek bit değerleri üretir. Burada esnek bit değerleri her bir bit için 0 ve 1 olma ihtimali anlamına gelir. Katı-karardan farklı olarak esnek-karar verme demodülasyon bitler için 0 ve 1 gibi kesin değerler yerine 0,85 ve -2,3 gibi esnek değerler üretir. Bu esnek değerler kanal kod çözücünün en iyi performansa ulaşmasını sağlar. Fakat bu yüksek performansın yanında esnek-karar verme demodülasyon yüksek işlem karmaşıklığı gerektirmektedir. Toplanır Beyaz Gauss Gürültüsü (AWGN) kanalında en iyi sonuç üreten Logaritmik Olabilirlik Oranı (LLR) pratik uygulamalar için fazla karmaşık bir metot olduğu için çeşitli indirgeme yöntemleri önerilmiştir. Bu yöntemlerden biri olan MAX yöntemi [2] logaritma ve üstel işlemlerde indirgeme yapmıştır. Diğer önemli indirgeme yöntemi ise noktalar arası uzaklık yöntemini kullanan EUCLIDEAN yöntemidir [3]. Fakat EUCLIDEAN yöntemi de MAX yöntemi gibi bütün olası noktalar ile işlem yaptığı için karmaşıklığı yeterince indirgenmiş değildir. Literatürde önerilen diğer bazı yöntemler ise yıldız diyagramını bölgelere ayırarak işlem sayısını azaltmayı amaçlamıştır [6, 7]. Bunun yanında modülasyon yöntemine

özel yapılan indirgeme çalışmaları daha etkin sonuçlar vermektedir. Bu yöntemler Üçüncü Bölümde detaylı olarak incelenmiştir.

2.4. Toplanır Beyaz Gauss Gürültü (AWGN) Kanalı

Toplanır Beyaz Gauss Gürültülü (AWGN) kanal modeli, radyo kanalının klasik bir modelidir. Bu model, alınan işareti bozma yönünde eklenmiş istatistiksel olarak bağımsız gürültü örneklerinden oluşur. Gürültü örneklerinin genliği bir Gauss olasılık yoğunluk işlevine sahiptir. Bu gürültü örnekleri, birbirlerinden bağımsız oldukları için, kendi öz ilinti fonksiyonları ideal olarak bir darbedir. Buna göre, AWGN kanalın güç spektral yoğunluğu tüm frekanslar için düzdür. Bu yüzden bütün işaret frekansları, AWGN kanalı vasıtasıyla özdeş olarak küçültülmüştür. Aynı zamanda, AWGN kanalın genellikle durağan olduğu ve davranışının zamanla değişmediği kabul edilir [16].

$$Y_i = S_i + n \quad (2.10)$$

Yukarıdaki denklemde S_i modüle edilmiş sinyali, Y_i alıcıya gelen sinyali, n AWGN gürültü sinyalini temsil etmektedir.

AWGN kanalının olasılık yoğunluk fonksiyonu aşağıda verilmiştir.

$$P(n) = \frac{1}{\sqrt{2\pi\sigma^2}} e^{-\left(\frac{n^2}{2\sigma^2}\right)} \quad (2.11)$$

2.5. Hata Düzeltme Teknikleri ve LDPC (Low Density Parity Check)

İleri hata düzeltme teknikleri (FEC, Forward Error Correction) ya da kanal kodlaması, haberleşme sistemlerinde güvenilir veri iletimi için kullanılan çok önemli bir yöntemdir. Gönderilen verinin korunması amacıyla mesaj bitlerine belirli bir kurala göre eklenen artıklık, alıcıda hatanın tespitini ve düzeltilmesini sağlamaktadır [17].

İleri hata düzeltme tekniklerinden olan düşük yoğunluklu eşlik denetim (LDPC, Low Density Parity Check) kodları doğrusal blok kodların bir alt sınıfıdır. Bu kodların eşlik denetim matrislerinde sıfırdan farklı olan elemanların sayısı tüm elemanların sayısına oranla daha küçüktür. Bu özellik sayesinde düşük yoğunluklu eşlik denetim kodları için karmaşık olmayan kod çözme algoritmalarının kullanılabilmesi mümkün olmaktadır. Düşük yoğunluklu eşlik denetim kodları, kod kelimeleri arasında istenen uzaklık özelliklerini sağlamakta ve Shannon limitine yaklaşan hata düzeltme yeteneği göstermektedirler [18].



BÖLÜM 3. ESNEK KARAR VERME DEMODÜLASYON YÖNTEMLERİ VE YENİ BİR ESNEK KARAR VERME DEMODÜLASYON YÖNTEMİ

Gönderici tarafından modüle edilen sinyal, haberleşme kanalının gürültüsünden dolayı, alıcı tarafında göndericinin gönderdiği formdan uzak bir formda elde edilmektedir. Bu yüzden alıcı tarafında yapılan bir takım işlemler ile göndericinin gönderdiği bilgi tahmin edilmelidir. Bu tahmin yöntemlerinden biri olan esnek-karar demodülasyon, alıcı tarafında gönderilen bilginin bitleri hakkında olabirlik değerleri üretmektedir. Daha sonra yumuşak giriş-yumuşak çıkış kanal kod çözücünde (SISO channel decoder) kullanılacak olan bu esnek değerler, kod çözücünün performansı için önemli bir etken oluşturmaktadır. Katı-karardan farklı olarak esnek-karar demodülasyon her bit için 1 ve 0 yerine 1 veya 0 olma ihtimalini üretmektedir. Bu şekilde kanal kod çözücünün karar vermesi için daha geniş bir aralık sunulmakta ve daha iyi haberleşme performansı elde edilmektedir. Literatürde yapılan çalışmalarda karmaşıklık ve performans göz önüne alınarak çeşitli esnek-karar demodülasyon yöntemleri önerilmiştir [1 - 7]. Bu yöntemlerin bir kısmı yüksek bit hata oranı (BER) performansı sunmakta fakat bunun yanında yüksek işlem karmaşıklığı gerektirmektedir [1 - 3]. Diğer bir kısım yöntemler ise bu yüksek performans sağlayan yöntemlere alternatif daha düşük karmaşıklıkta yaklaşımlar önermektedir [4 - 7]. Fakat bu yaklaşımlar performanstan da kayıp verdikleri için kullanılacak uygulamaya göre karmaşıklık ve performans kıyaslaması yapılarak uygun yöntem tercih edilmelidir.

3.1. Logaritmik Olabilirlik Oranı (LLR)

Esnek–karar demodülasyon yöntemlerinden en optimal olanı olan logaritmik olabilirlik oranı (Log Likelihood Ratio, LLR) toplanır beyaz gauss gürültüsü (AWGN) kanalında en iyi sonuç üreten yöntemdir. Olabilirlik (likelihood) hesabı için AWGN kanalının olasılık yoğunluk fonksiyonunu kullanan LLR içerdiği logaritma işlemi ile de geniş bir aralıkta esnek sonuçlar üretmektedir. Bu şekilde 1 ve 0 bitleri arasında daha düzgün bir ayırım görülmekte ve daha esnek sonuçlar elde edilmektedir.

Aşağıda LLR işlemi için düzenlenmiş AWGN kanalı olasılık yoğunluk fonksiyonu verilmiştir.

$$P_i = \frac{1}{\sqrt{2\pi}\sigma} e^{-\frac{|r-s_i|^2}{2\sigma^2}} \quad (3.1)$$

Bu formülde P_i i. sembolün olabilirliğini, σ^2 varyansı ve $|r - s_i|$ alınan sembol ile i. yıldız diyagramı noktası arasındaki uzaklığı göstermektedir. Bu formülde alınan sembol gönderilebilecek bütün semboller ile karşılaştırılarak olabilirlik değerleri hesaplanmaktadır.

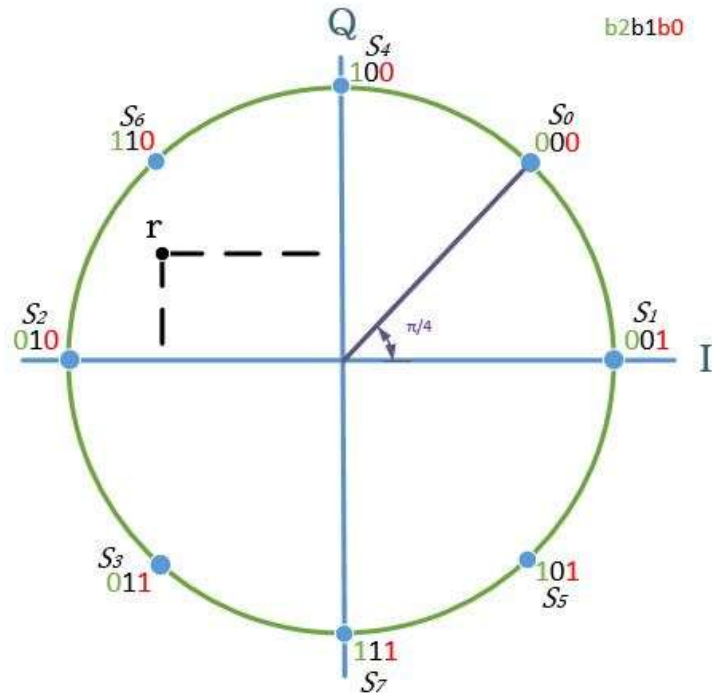
Daha sonra bu olabilirlik değerleri her bit için logaritma işlemine tabi tutularak, logaritmik olabilirlik oranları hesaplanmaktadır.

$$L_j(r) = \log \frac{P_i(r=0)}{P_i(r=1)} \quad (3.2)$$

Yukarıdaki formülde $L_i(r)$, alınan sembolün i. bitinin logaritmik olabilirlik oranını göstermektedir. $P_i(r = 0)$ ve $P_i(r = 1)$ de sırayla i. bitin 0 olma ihtimallerinin toplamını ve 1 olma ihtimallerinin toplamını göstermektedir. Görüldüğü gibi formülde eğer i. bitin 0 olma ihtimallerinin toplamı 1 olma ihtimallerinin toplamından büyük ise bölme işleminin sonucu 1 den büyük bir değer, eğer tam tersi

bir durum söz konusu ise bölme işleminin sonucu 1 ile 0 arasında rasyonel bir değer çıkacaktır. Bilindiği üzere 1 den büyük bir sayının logaritması pozitif ve 0 ile 1 arasındaki bir sayının logaritması negatif olduğu için LLR işleminin sonucu, 0 için pozitif, 1 için ise negatif bir değer olacaktır. LLR işleminin işareti ilgili bitin 1 veya 0 olma ihtimalini, büyüklüğü ise ihtimalin yüksekliğini göstermektedir.

LLR işlemini bir örnek ile açıklayacak olursak, 8PSK modülasyonunda 45° lik faz açısı ile 8 adet sembol temsil edilmektedir. Şekil 3.1.'de 8PSK modülasyonunun yıldız diyagramı ve diyagram üzerindeki r noktası ile kanaldan gelen rasgele sinyal gösterilmektedir. Diyagramda her nokta farklı bir sembolü temsil etmekte ve her sembol 3 bit içermektedir.



Şekil 3.1. 8PSK modülasyonu yıldız diyagramı ve alınan sembol temsili

Alınan sembol r için diyagramda görülen 8 adet nokta ile, (Denklem 3.1) e göre olabilirlik hesabı yapılır. Daha sonra elde edilen olabilirlik değerleri aşağıdaki gibi logaritma işlemine tabi tutularak her bit için LLR değeri hesaplanır.

$$L_2(r) = \log \left(\frac{P_0 + P_1 + P_2 + P_3}{P_4 + P_5 + P_6 + P_7} \right) \quad (3.3)$$

$$L_1(r) = \log \left(\frac{P_0 + P_1 + P_4 + P_5}{P_2 + P_3 + P_6 + P_7} \right) \quad (3.4)$$

$$L_0(r) = \log \left(\frac{P_0 + P_2 + P_4 + P_6}{P_1 + P_3 + P_5 + P_7} \right) \quad (3.5)$$

Yukarıdaki denklemde $P_0 + P_1 + P_2 + P_3$ 2. bit için 0 olma ihtimallerinin toplamını ve $P_4 + P_5 + P_6 + P_7$ toplamı da 1 olma ihtimallerinin toplamını göstermektedir. Şekilde görüleceği gibi S_0, S_1, S_2, S_3 noktaları 2. bitin 0 olduğu noktalar ve S_4, S_5, S_6, S_7 noktaları da 2. bitin 1 olduğu noktalardır. Bu şekilde sırasıyla 1 ve 0 bitleri için de aynı işlemler yapılarak 8PSK demodülasyonu için LLR işlemi yapılmış olur.

3.2. Düşük Karmaşıklıkta Olabilirlik Yaklaşımları

Logaritmik olabilirlik oranı yüksek doğruluğunun yanında aynı zamanda karmaşık matematiksel işlemler de içerdiği için pratik uygulamalar için uygun bir yöntem değildir. Logaritma, üstel işlemler ve bölme gibi işlemler donanımsal maliyeti ve karmaşıklığı arttırdıkları için gerçek donanımlar üzerinde fazla tercih edilmezler. Bu yüzden LLR yöntemi için çeşitli indirgeme yöntemleri üzerinde çalışılmış ve çeşitli yaklaşımlar önerilmiştir. Şimdi sırayla bu yöntemler incelenecek ve işlem karmaşıklıkları karşılaştırılacaktır.

Lee ve ark. önerdikleri MAX [2] yönteminde LLR yönteminin logaritma ve üstel işlemlerinin üzerinde indirgeme yapmışlardır.

$$\text{Eğer } a > b \text{ ve } a > c \text{ ise } e^{b-a} \cong 0, e^{c-a} \cong 0 \quad (3.6)$$

$$\log(e^a + e^b + e^c) = \log(e^a(1 + e^{b-a} + e^{c-a})) \quad (3.7)$$

$$\cong \log(e^a) \cong a$$

$$\log(e^a + e^b + e^c) \cong \max(a, b, c) \quad (3.8)$$

(Denklem 3.7) de verilen yaklaşım ile logaritma ve üstel işlemler (Denklem 3.8) de görüldüğü gibi maksimum bulma işlemine indirgenmiştir. Bu yaklaşım LLR yöntemine uygulandığında,

$$\text{Eğer } P_0 > P_1, P_0 > P_2 \text{ ve } P_0 > P_3 \text{ ise} \quad (3.8)$$

$$e^{P_0-P_1} \cong 0, e^{P_0-P_2} \cong 0, e^{P_0-P_3} \cong 0 \quad (3.9)$$

$$\log(e^{P_0} + e^{P_1} + e^{P_2} + e^{P_3}) \cong \max(P_0, P_1, P_2, P_3) \quad (3.10)$$

(Denklem 3.10) indirgemesi ile LLR hesabı aşağıdaki şekli alır.

$$L_j(r) = \max(P_i(r=0)) - \max(P_i(r=1)) \quad (3.11)$$

Max yöntemi (Denklem 3.11) de olduğu gibi 8PSK modülasyonuna uygulandığında,

$$L_2(r) = \max(P_0, P_1, P_2, P_3) - \max(P_4, P_5, P_6, P_7) \quad (3.12)$$

$$L_1(r) = \max(P_0, P_1, P_4, P_5) - \max(P_2, P_3, P_6, P_7) \quad (3.13)$$

$$L_0(r) = \max(P_0, P_2, P_4, P_6) - \max(P_1, P_3, P_5, P_7) \quad (3.14)$$

$$P_i = -\frac{|r-s_i|^2}{2\sigma^2} \quad (3.15)$$

(Denklem 3.12), (Denklem 3.13) ve (Denklem 3.14) deki işlemler elde edilmektedir. Görüldüğü gibi MAX yöntemi LLR'ın karmaşıklığını oldukça indirgemiş fakat hala karmaşık sayabileceğimiz çarpma ve bölme işlemlerini içermektedir. Ayrıca yıldız diyagramının bütün noktaları ile işlem yaptığı için işlem sayısı fazladır.

LLR a alternatif olarak kullanılan bir diğer yöntem EUCLIDEAN [3] yöntemidir. Olabilirlik hesabı için iki nokta arası Öklid uzaklığı hesabını kullanan EUCLIDEAN yöntemi, alınan sembol ile bütün yıldız diyagramı noktaları arasında uzaklık hesabı yapar. Daha sonra bu uzaklıkları karşılaştırarak alınan sembole en yakın 1 ve 0 noktalarını bulur.

$$L_j(r) = \min(D_i(r = 1)) - \min(D_i(r = 0)) \quad (3.16)$$

$$D_i = \sqrt{(r - S_i)^2} \quad (3.17)$$

Yukarıdaki denklemde D_i i' inci yıldız noktası ile alınan sembol arasındaki Öklid uzaklığını temsil etmektedir. Uzaklık hesabından sonra ilgili bit için en yakın 1 ve en yakın 0 noktaları bulunarak aradaki fark hesaplanır. Eğer alınan sembolün en yakın 1 noktasına uzaklığı, en yakın 0 noktasına olan uzaklığından büyük ise (yani 0 noktasına daha yakın ise) olabilirlik hesabının sonucu pozitif, tersi durumda ise negatif çıkacaktır.

EUCLIDEAN yöntemi 8PSK modülasyonu üzerinde gösterilir ise,

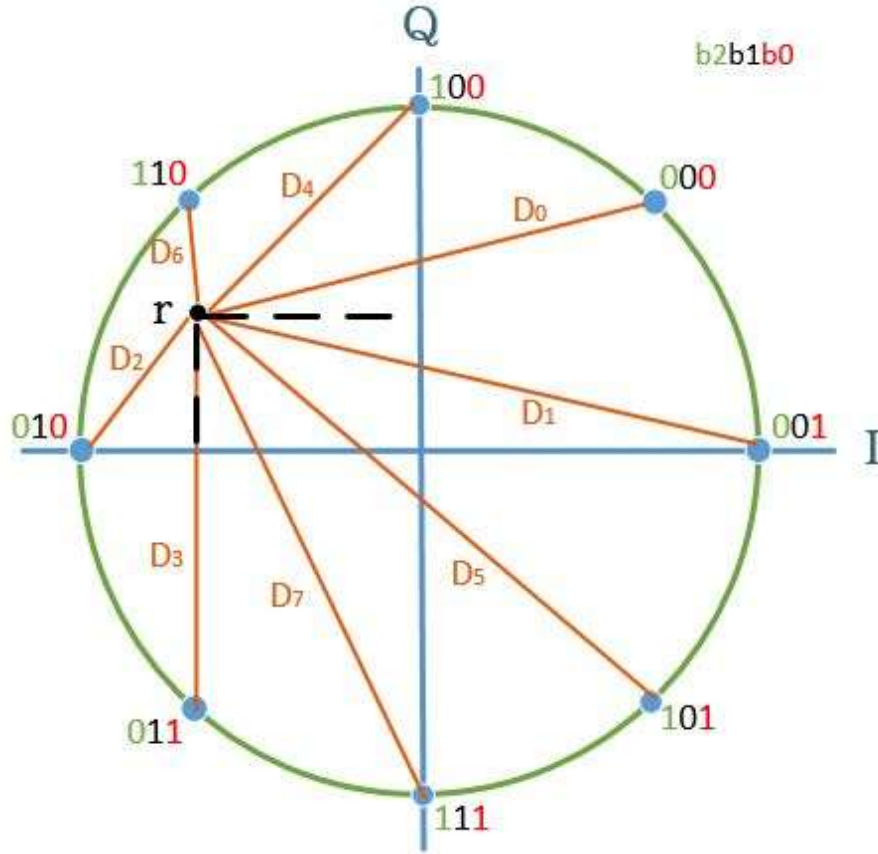
$$L_2(r) = \min(D_4, D_5, D_6, D_7) - \min(D_0, D_1, D_2, D_3) \quad (3.18)$$

$$L_1(r) = \min(D_2, D_3, D_6, D_7) - \min(D_0, D_1, D_4, D_5) \quad (3.19)$$

$$L_0(r) = \min(D_1, D_3, D_5, D_7) - \min(D_0, D_2, D_4, D_6) \quad (3.20)$$

$$D_i = \sqrt{(r - S_i)^2}, \quad i = 0, 1, 2, \dots, 7 \quad (3.21)$$

öncelikle Şekil 3.2.'de görüldüğü gibi alınan sembol r ile 8 adet yıldız diyagramı noktaları arasındaki Öklid uzaklıkları hesaplanır. Daha sonra 2. bitin 1 olduğu noktaların en yakını temsil eden $\min(D_4, D_5, D_6, D_7)$ ifadesi ile 0 olduğu noktaların en yakını temsil eden $\min(D_0, D_1, D_2, D_3)$ ifadesi arasındaki fark olabilirlik değeri olarak kullanılır. Aynı işlem 1. ve 0. İçin de tekrarlanarak esnek-bit değerleri hesaplanır.

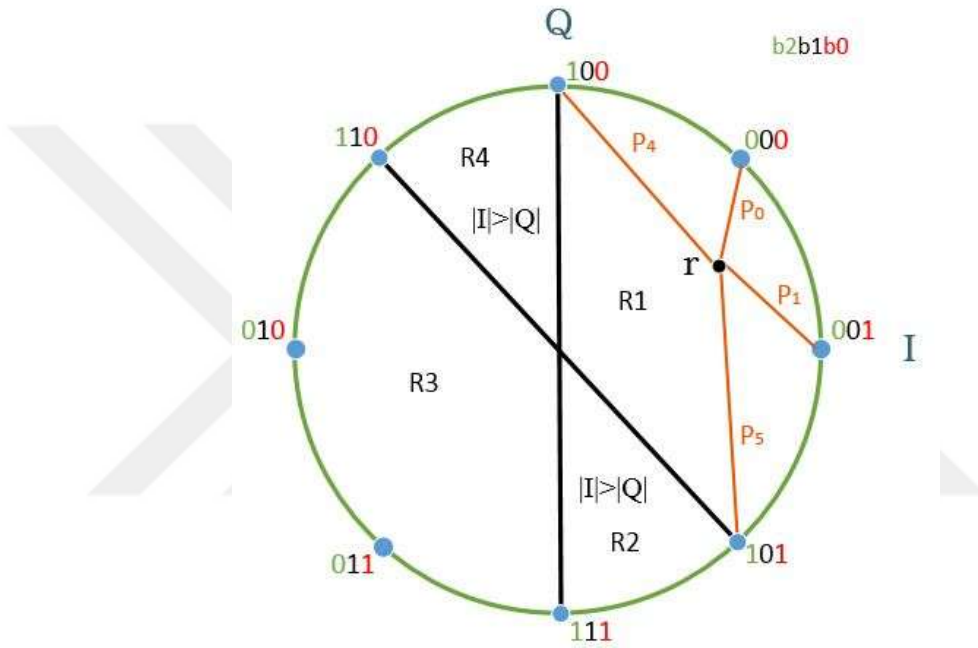


Şekil 3.2. 8PSK yıldız diyagramı Öklid uzaklıkları

EUCLIDEAN yöntemi de LLR a göre karmaşıklığı oldukça azaltmıştır fakat bütün noktalar için tekrarlanan çarpma ve karekök alma işlemlerinden dolayı işlem yoğunluğu hala fazladır. Bununla beraber daha önceki çalışmalarda bahsedildiği gibi ve simülasyonlarda da elde edilen sonuçlara göre EUCLIDEAN yöntemi performansta ciddi kayıplar verdiği için pratik uygulamalar için uygun bir yöntem değildir.

Buraya kadar bahsedilen yöntemlerde, LLR yönteminin üstel ve logaritma gibi matematiksel işlemleri basitleştirilerek indirgeme yapılmıştır. Fakat bunun yanında bütün noktalar ile işlem yapıldığı için işlem sayısı yine de yüksek ve karmaşıklık istenilen seviyelerde değildir. Alınan sembolü, her nokta ile işleme almak çok da mantıklı değildir. Çünkü (Denklem 3.1) de verilen P_i değeri alınan sembole en yakın noktalar için yüksek, diğer noktalar için daha düşük çıkacağı için, uzak noktalarda P_i değeri ihmal edilebilir. Alınan sembole en yakın noktaları bulmak için yıldız

diyagramı modülasyon türüne göre bölgelere ayrılır. Bu şekilde basit karşılaştırma işlemleri ile LLR hesabının işlem sayısı oldukça azaltılmış olur. Örneğin, Prahalada 8PSK için önerdiği yöntemde [1], yıldız diyagramını bölgelere ayırarak LLR yönteminin işlem sayısını azaltmayı amaçlamıştır. Klasik LLR yönteminde 8PSK için 8 adet olan P_i hesabı, bu yöntemde karar bölgeleri ile 4'e indirilmiştir. Şekil 3.3.'te 0. bit için karar bölgeleri ve alınan sembol için en yakın noktalar gösterilmiştir.



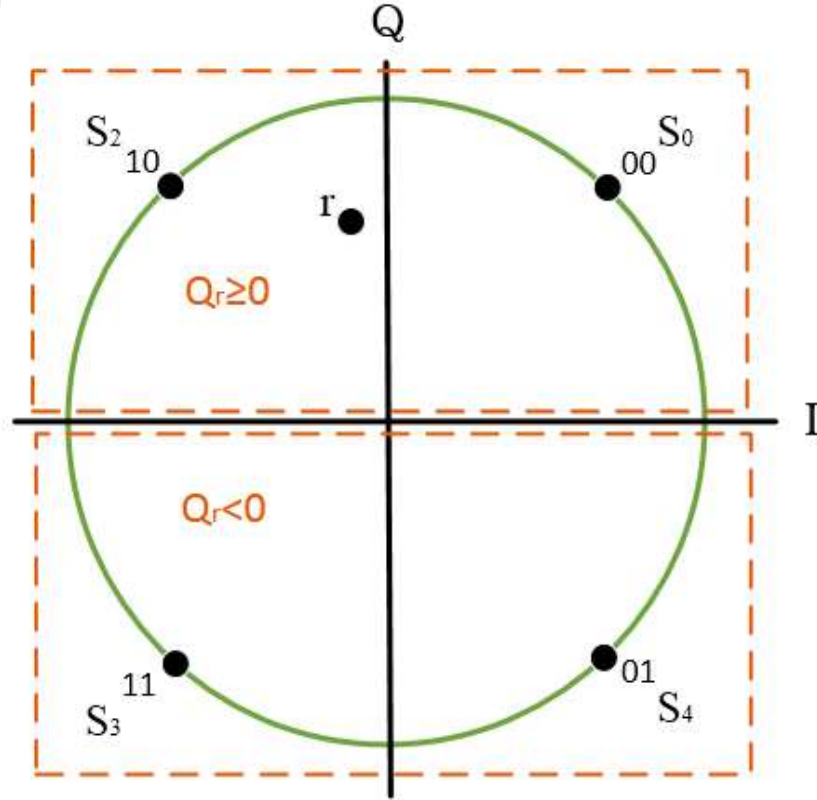
Şekil 3.3. 8PSK diyagram bölgeleri [1]

Şekilde görüldüğü gibi alınan sembol r , R1 bölgesine gelmiştir. R1 bölgesi için en yakın 0 noktaları S_0 ve S_4 ve en yakın 1 noktaları ise S_1 ve S_5 'tir. Buna göre R1 bölgesi için indirgenmiş LLR işlemi,

$$L_0(r) = \log \left(\frac{P_0 + P_4}{P_1 + P_5} \right) \quad (3.22)$$

şeklinde olur. Çalışmanın simülasyon sonuçlarına göre, yöntemin BER performansında LLR'a göre çok az kayıp görülürken, MAX ile karşılaştırıldığında daha iyi olduğu görülmüştür. Her ne kadar bu yöntem ile işlem yapılan nokta sayısı azaltılmış olsa da LLR işlemlerinden dolayı karmaşıklık yüksektir.

Bir başka işlem sayısı indirgeme yöntemi Ryu ve ark. tarafından önerilmiştir [5]. Geleneksel esnek-karar verme demodülasyon yöntemlerini inceleyen Ryu ve ark., performans olarak LLR yöntemine yakın sonuç veren MAX yönteminin işlem sayısını azaltmayı amaçlamışlardır. Bu çalışmada, 8PSK yıldız diyagramı eş bölgelere ayrılarak işlem sayısı oldukça azaltılmıştır. MAX yönteminde, $\max(P_i(r=0))$ işleminin amacı alınan sembolün i . bitinin 0 olduğu noktalar arasındaki en büyük $P_i(r=0)$ değerini, $\max(P_i(r=1))$ işleminin amacı ise sinyalin i . bitinin 1 olduğu noktalar arasındaki en büyük $P_i(r=1)$ değerini bulmaktır. Yıldız diyagramı, bu yöntemde önerilen şekilde bölgelere ayrıldığı zaman, alınan sembolün bulunduğu bölgeye göre, $\max(P_i)$ işlemine gereksiz en büyük $P_i(r=0)$ ve en büyük $P_i(r=1)$ değeri bulunmaktadır. Her bölge de bu şekilde en büyük $P_i(r=0)$ ve en büyük $P_i(r=1)$ bilindiği için, (Denklem 3.7) her bölge için ayrı ayrı çözülerek L_i işlemi sadece alınan sembolün I ve Q bileşenlerine bağlı bir denklem haline gelmektedir. Bu yöntem QPSK modülasyonuna şu şekilde uygulanmıştır.



Şekil 3.4. QPSK yıldız diyagramı bölgeleri [5]

QPSK yıldız diyagramı, Şekil 3.4.'te görüldüğü gibi alınan sembolün Q bileşeninin işaretine göre iki bölgeye ayrılmıştır. Eğer alınan sembol $Q_r \geq 0$, yani IQ diyagramının üst yarı düzleminde ise, 1. bit için (Denklemler 3.23) de verilen $\max(P_0, P_1)$ işleminin sonucu P_0 ve $\max(P_2, P_3)$ işleminin sonucu P_2 olduğu görülmektedir. Bilinen bu değerlere göre L_1 işlemi yapıldığında,

$$\begin{aligned} L_1 &= \max(P_0, P_1) - \max(P_2, P_3) \\ &= P_0 - P_2, \quad Q_r \geq 0 \end{aligned} \quad (3.23)$$

$$\begin{aligned} P_0 - P_2 &= -\frac{|r-s_0|^2}{2\sigma^2} - \left(-\frac{|r-s_2|^2}{2\sigma^2}\right) \\ &= -\frac{(I_r-I_0)^2+(Q_r-Q_0)^2}{2\sigma^2} + \frac{(I_r-I_2)^2+(Q_r-Q_2)^2}{2\sigma^2} \\ &= \frac{\sqrt{2}I_r}{\sigma^2} \end{aligned} \quad (3.24)$$

$Q_r \geq 0$ bölgesi için, sadece alınan sembolün I değerine bağlı bir sonuç çıkmaktadır. Aynı işlem diğer bölge içinde uygulandığında sonuç olarak QPSK için MAX işlemi aşağıdaki şekli almaktadır.

$$L_1 = \max(P_0, P_1) - \max(P_2, P_3) \quad (3.25)$$

$$= \begin{cases} P_0 - P_2 = \frac{\sqrt{2}I_r}{\sigma^2}, & Q_r \geq 0 \\ P_1 - P_3 = \frac{\sqrt{2}I_r}{\sigma^2}, & Q_r < 0 \end{cases} \quad (3.26)$$

$$L_0 = \max(P_0, P_2) - \max(P_1, P_3) \quad (3.27)$$

$$= \begin{cases} P_0 - P_1 = \frac{\sqrt{2}Q_r}{\sigma^2}, & Q_r \geq 0 \\ P_2 - P_3 = \frac{\sqrt{2}Q_r}{\sigma^2}, & Q_r < 0 \end{cases} \quad (3.28)$$

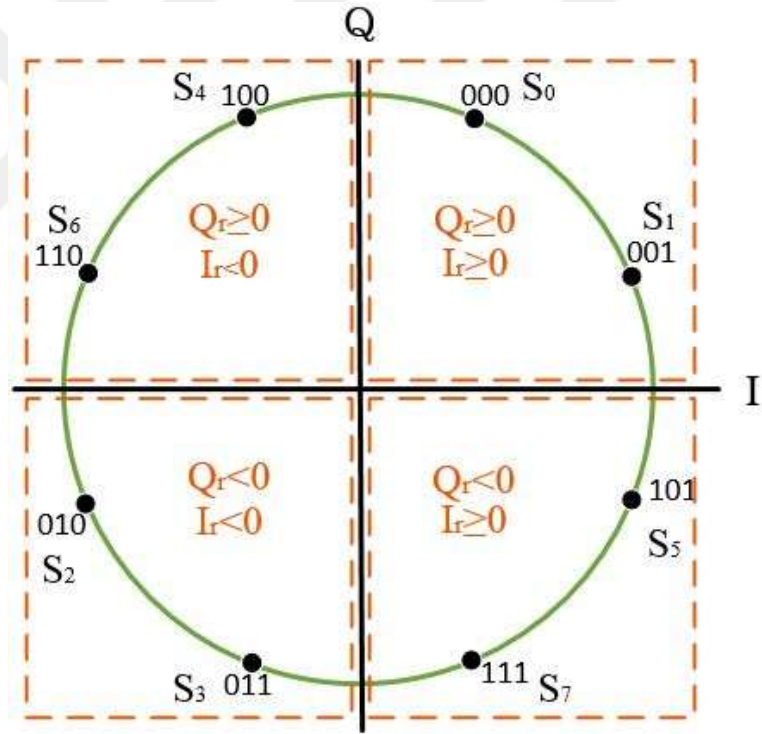
$$L_1 = \frac{\sqrt{2}I_r}{\sigma^2} \quad (3.29)$$

$$L_0 = \frac{\sqrt{2}Q_r}{\sigma^2} \quad (3.30)$$

Görüldüğü gibi indirgemeler sonucunda MAX yönteminin karmaşık işlemleri, sadece alınan sembolün I ve Q değerlerine bağlı bir ifade haline gelmiştir.

Bu yöntemi 8PSK modülasyonuna uygulayabilmek için yıldız diyagramı saat yönünün tersinde $\pi/8$ döndürülmelidir. Döndürme işleminden sonra noktalar, Şekil 3.5.'te görüldüğü gibi, her bölgede iki nokta olacak şekilde dağılmaktadır. Daha sonra QPSK'de olduğu gibi MAX işlemleri her bölge için önceden yapılarak 8PSK için olabilirlik işlemi tek bir işleme (Denklem 3.31) indirgenmiştir. Bu işlemde bulunan katsayılar, önceden hesaplanarak, her bölge için bir Tablo 3.1. yardımı ile kullanılmıştır. Denklemde K_1 ve K_2 katsayılarıdır.

$$L_j = K_1 \frac{I_r}{\sigma^2} + K_2 \frac{Q_r}{\sigma^2} \quad (3.31)$$

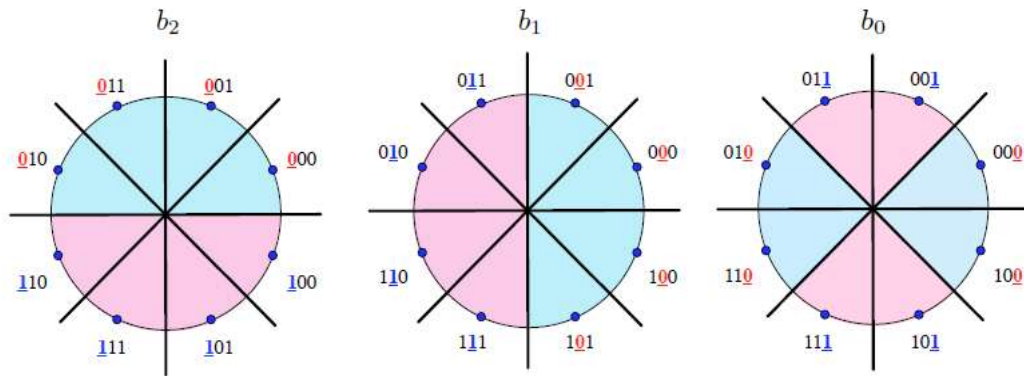


Şekil 3.5. $\pi/8$ radyan döndürülmüş 8PSK yıldız diyagramı bölgeleri [5]

Tablo 3.1. 8PSK bölgeleri için katsayılar [5]

	L_2		L_1		L_0	
	K_1	K_2	K_1	K_2	K_1	K_2
$I \geq 0, Q \geq 0$	0,707	-0,293	0,707	0,293	-0,293	0,707
$I < 0, Q \geq 0$	-0,293	-0,707	0,707	0,293	-0,293	0,707
$I < 0, Q < 0$	-0,707	0,293	0,707	0,293	-0,293	0,707
$I \geq 0, Q < 0$	0,293	0,707	0,707	0,293	-0,293	0,707

Sonuç olarak, Ryu ve ark. DVB-S2 LDPC kodlarını kullanarak yaptıkları simülasyon sonuçlarına göre, önerdikleri yöntem MAX yöntemi ile yakın BER performansı sağlamaktadır. Bunun yanında MAX yöntemine göre %81 işlem tasarrufu göz önüne alındığında, önerilen yöntemin esnek-karar demodülasyonu pratik uygulamaları için uygun bir yöntem olabileceği görülmektedir. Bu yöntem karşılaştırma yapılırken “Yakınsama 1” olarak bahsedilecektir.



Şekil 3.6. Yakınsama2 için 8PSK yıldız diyagramı bölgeleri [7]

Cheng ve ark., Şekil 3.6.’daki 8PSK yıldız diyagramı dağılımı için, herhangi logaritma ve en büyük bulma (max) işlemine gerek duymayan, çok basit bir yöntem önermişlerdir [7]. Şekil dikkatlice incelendiğinde 2. bitin 1 ve 0 olduğu noktalar dikey eksenle ikiye ayrılmıştır. Eğer alınan sembolün Q bileşeni sıfırdan büyükse, sembolün üst yarı düzlemdeki 2. biti 0 olan dört noktadan biri olma ihtimali yüksektir ve aynı zamanda LLR pozitifdir. Eğer Q sıfırdan küçük ise, aşağıdaki 2. biti 1 olan dört noktadan biri olma ihtimali daha yüksektir ve LLR negatifdir. Aynı şekilde 1. bit de incelendiğinde yatay eksenle ikiye ayrıldığı görülecektir. Eğer alınan sembolün I bileşeni sıfırdan büyükse, sembolün sağ yarı düzlemdeki 1. biti 0 olan dört noktadan biri olma ihtimali yüksektir ve aynı zamanda LLR pozitifdir. Eğer

I sıfırdan küçük ise, aşağıdaki 1. biti 1 olan dört noktadan biri olma ihtimali daha yüksektir ve LLR negatiftir. 0. bit diğer iki bitten farklı olarak, eğer I bileşeni Q bileşeninden mutlak değer olarak büyük ise 0. bitin 0 olma ihtimali yüksektir ve LLR pozitifdir. Eğer I bileşeni Q bileşeninden mutlak değer olarak küçük ise 0. bitin 1 olma ihtimali yüksektir ve LLR negatiftir.

$$L_2 = \alpha \frac{A}{\sigma^2} Q \quad (3.32)$$

$$L_1 = \alpha \frac{A}{\sigma^2} I \quad (3.33)$$

$$L_0 = \beta \frac{A}{\sigma^2} (|I| - |Q|) \quad (3.34)$$

$$A = \sqrt{I^2 + Q^2} \quad (3.35)$$

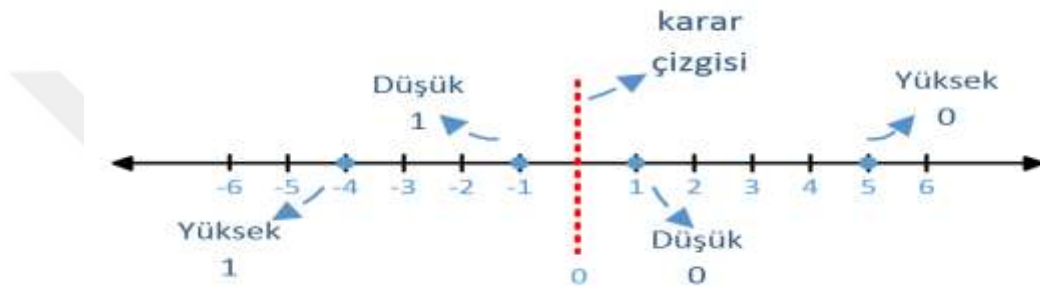
Denklemde A, sembolün genliğini ve σ^2 varyansı göstermektedir. α ve β katsayıları ise sabitlerdir ve simülasyon çalışmalarında belirlenmiştir. $\alpha = \beta = 1/\sqrt{2}$ için en iyi performans elde edilmiştir. Çalışmanın simülasyon sonuçları incelendiğinde önerilen yöntemin MAX yöntemine yakın performansa sahip olduğu görülmektedir. Önerilen yöntemin işlemlerinin basitliği göz önüne alındığında, MAX' a göre olan performans kaybı göz ardı edilebilir. Bu yöntem karşılaştırma yapılırken “Yakınsama 2” olarak bahsedilecektir.

3.3. Yeni Bir Esnek-Karar Verme Demodülasyon Yöntemi

Bölüm 3.1’de klasik esnek-karar verme demodülasyon yöntemi olan LLR’ dan ve Bölüm 3.2’de LLR’a alternatif olarak geliştirilen yöntemlerden bahsedilmiştir. LLR yönteminin amacı, bitler hakkında ne kadar 1 ve ne kadar 0 olduklarını belirten, olabilirlik değerleri üretmektir. Olabilirlik değerleri, LLR yönteminde olduğu gibi, olasılık hesapları kullanılarak üretilebileceği gibi Bölüm 3.2’de bahsedilen alternatif yöntemlerin ürettikleri gibi; noktalar arası uzaklık yöntemi ve doğrudan alınan sembolün I ve Q değerleri kullanılarak da üretilebilmektedir.

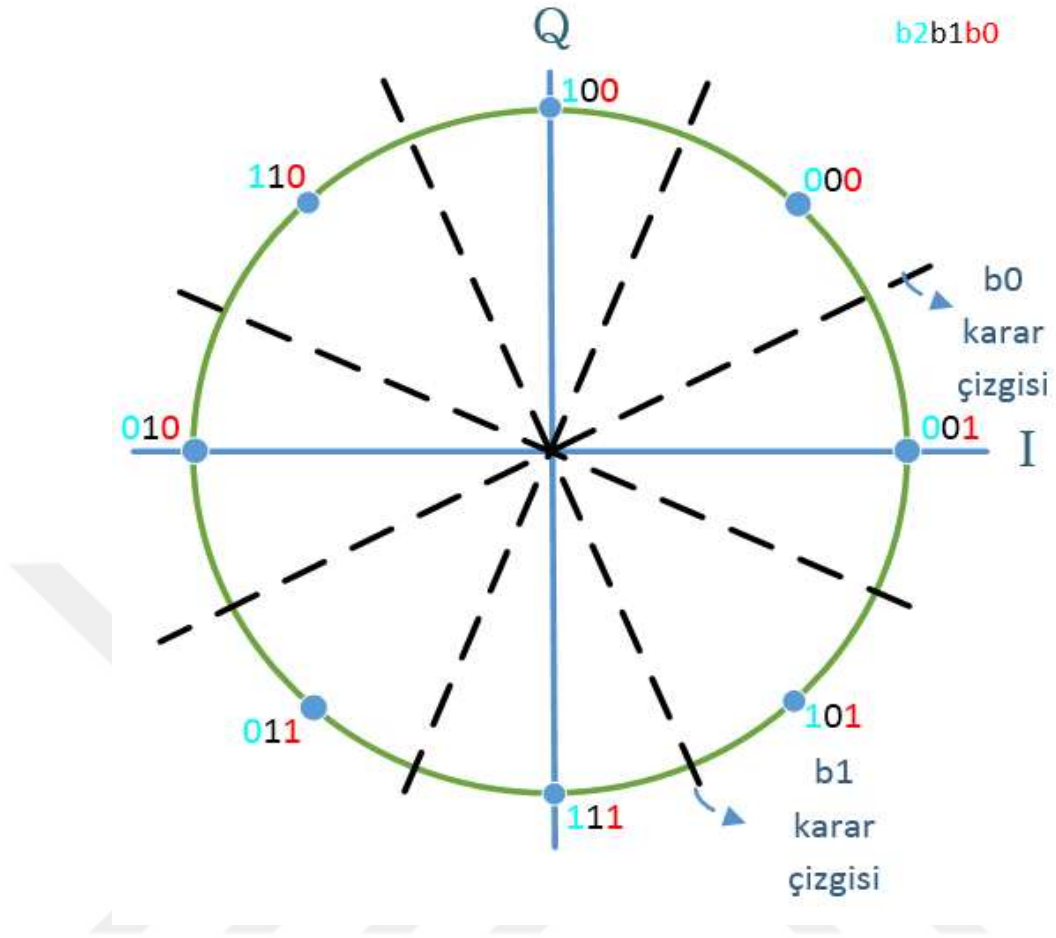
Esnek-karar verme demodülasyon yöntemlerinde asıl önemli olan kullanılan yöntemin bitler hakkında uygun aralıkta ve yüksek doğrulukta olabilirlik değerleri

üretmesi olduğundan bu çalışmada esnek-bit değerleri üretimi için alınan sembollerin karar çizgilerine olan uzaklıklarını esas alan bir yöntem önerilmiştir. Bu yöntemde, alınan sembolün, ilgili bit için kullanılan karar çizgisinin hangi tarafında kaldığı bitin 1 veya 0 olduğunu, karar çizgisine olan uzaklığı ise ihtimalin yüksekliğini göstermektedir. Örneğin, Şekil 3.7.'deki sayı doğrusunda, 0 karar çizgisinin sağ tarafını bit için 0 ve sol tarafını 1 kabul edersek. Alınan değerin pozitif veya negatif olması bitin 0 veya 1 olmasını, 0 karar çizgisine olan uzaklığı ise ihtimalin yüksekliğini gösterir.



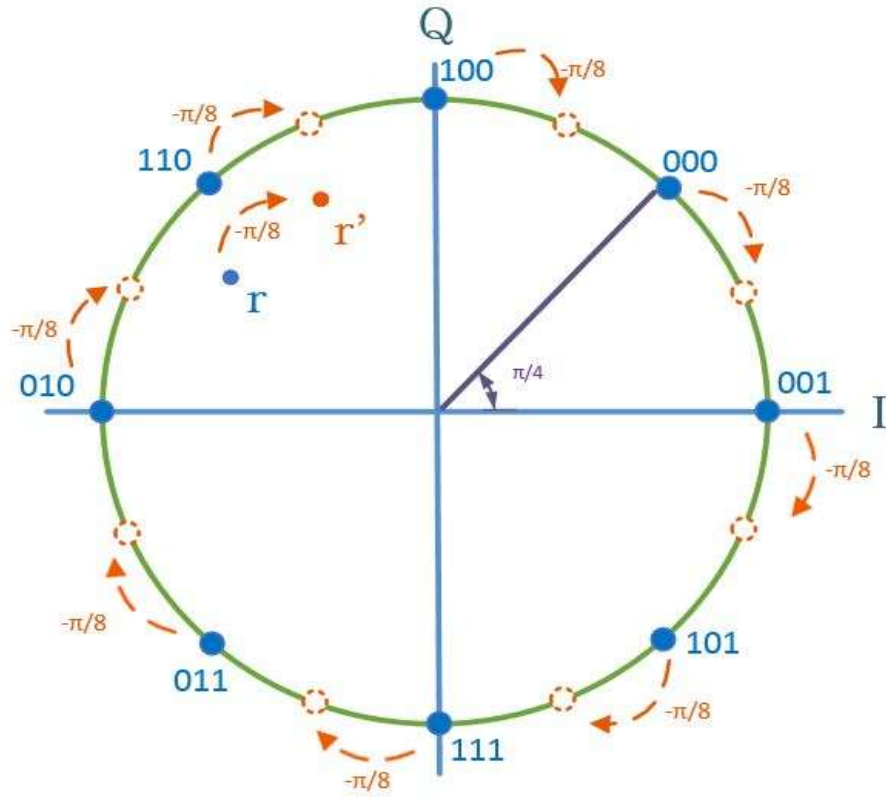
Şekil 3.7. Sayı doğrusu karar çizgisi

Bu özellik kullanılarak 8PSK demodülasyonu için karar çizgileri belirlenmiştir. Şekil 3.8.'de 3 bit için karar çizgileri görülmektedir. Şekle göre eğer alınan sembol bit0 karar çizgisinin sağ tarafında ise bit0 1, sol tarafında ise 0'dır. Karar çizgisine olan uzaklığı ise ihtimalin yüksekliğini gösterir. Fakat 3 bit için toplam 4 adet doğru denklemi kullanılacağı için, bu şekilde karar çizgilerinin kullanımı işlem sayısını arttıracaktır.

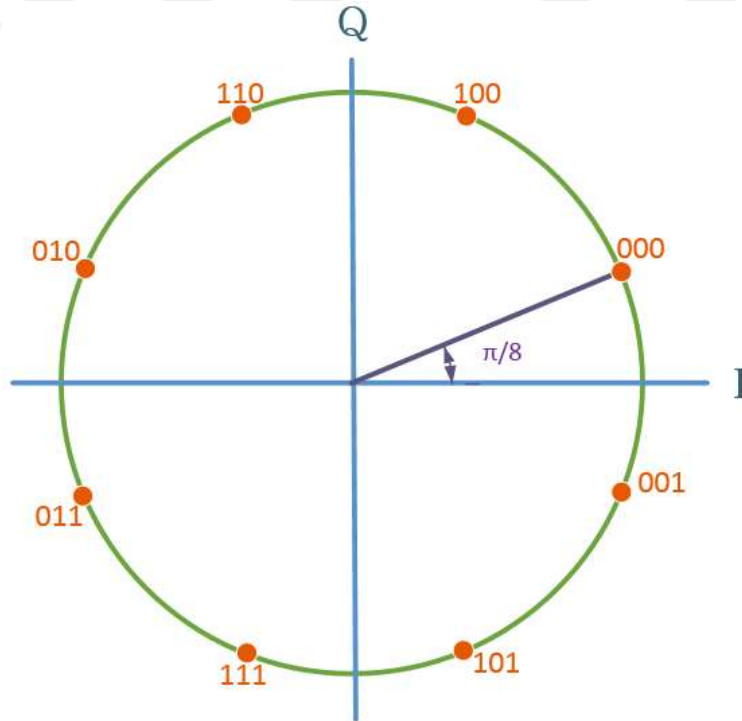


Şekil 3.8. 8PSK Karar Çizgileri

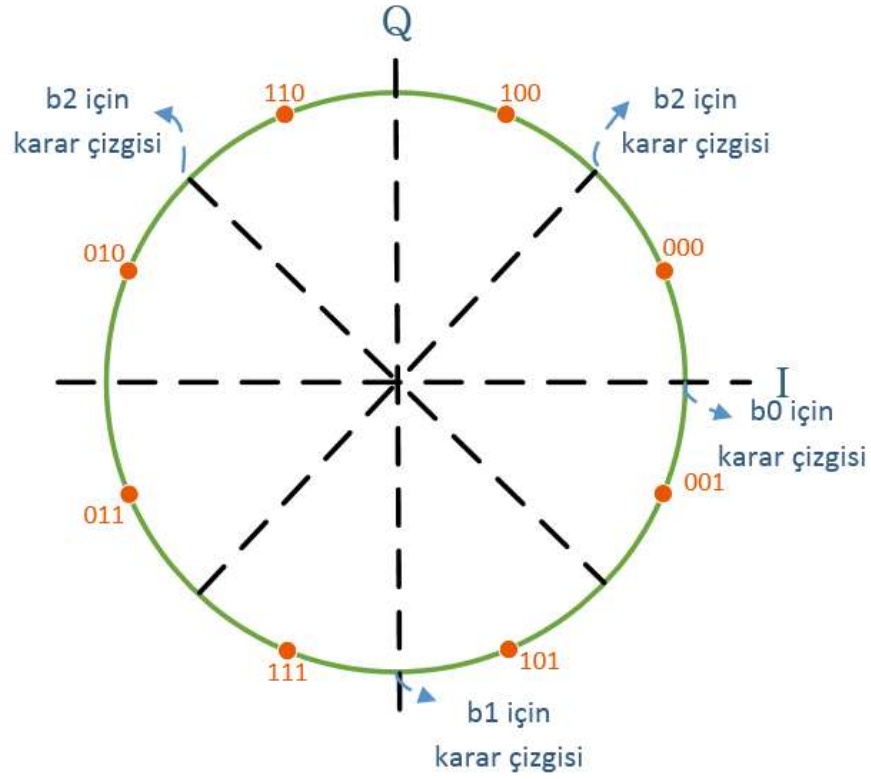
İşlem kolaylığı için, 8PSK yıldız diyagramı Şekil 3.9.'daki gibi $\pi/8$ radyan döndürüldüğünde fazlardan doğru denklemine gerek kalmadan I ve Q eksenleri karar çizgisi olarak kullanılabilir. Şekil 3.10.'da görüldüğü gibi Q eksenini 0. bitin 0 ve 1 olduğu noktaları iki parçaya bölmüştür. Aynı şekilde I eksenini de 1. biti iki parçaya bölmüştür. 2. bit için ise 0 ve 1 olduğu bölgeleri ayırmak için fazlardan 2 adet doğru kullanılmıştır. Şekil 3.11.'de $\pi/8$ radyan döndürülmüş 8PSK yıldız diyagramının karar çizgileri verilmiştir.



Şekil 3.9. 8PSK $-\pi/8$ radyan döndürme işlemi



Şekil 3.10. $-\pi/8$ radyan Döndürülmüş 8PSK yıldız diyagramı



Şekil 3.11. $-\pi/8$ radyan döndürülmüş 8PSK karar çizgileri

İkinci Nesil Sayısal Video Yayını (DVB-S2) [19,20] gibi standart olarak Şekil 3.10.'daki gibi yıldız diyagramı kullanan sistemlerde verici tarafında haberleşme standardını değiştirmeden döndürülmüş yıldız diyagramını kullanabilmek için alıcı tarafında alınan sembol $\pi/8$ rad. döndürülmelidir. Alınan sembolü, kartezyen koordinatlarda saat yönünde $\pi/8$ rad. döndürme işlemi (Denklem 3.36) ve (Denklem 3.37) de verilmiştir.

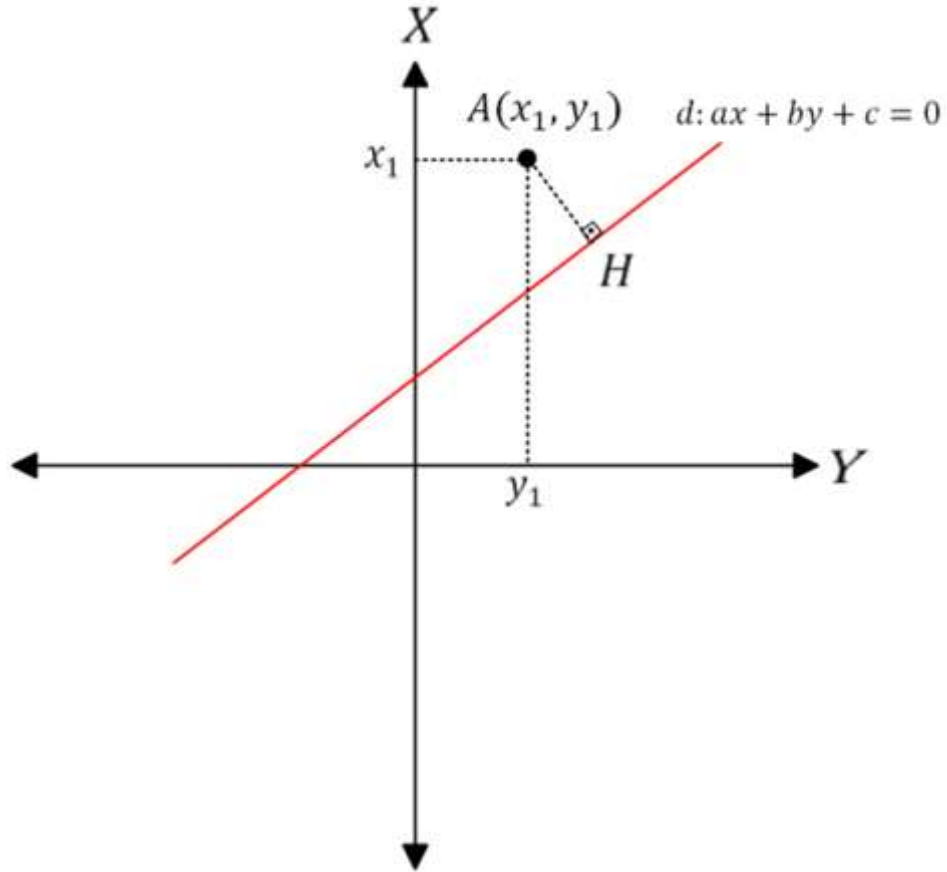
$$r'_I = r_I \cdot \cos\left(\frac{\pi}{8}\right) + r_Q \cdot \sin\left(\frac{\pi}{8}\right) \quad (3.36)$$

$$r'_Q = r_Q \cdot \cos\left(\frac{\pi}{8}\right) - r_I \cdot \sin\left(\frac{\pi}{8}\right) \quad (3.37)$$

Yukarıdaki denklemde r_I ve r_Q alınan sembolün I ve Q bileşenlerini r'_I ve r'_Q ise döndürülen sembolün I ve Q bileşenlerini göstermektedir.

Şekil 3.11.'deki karar çizgilerini esnek-bit değerleri üretimi için kullanabilmek için, noktanın doğruya olan uzaklığı formülünden yararlanılmıştır. Şekil 3.12.'de A noktasının d doğrusuna dik uzaklığı;

$$|AH| = \frac{ax_1 + by_1 + c}{\sqrt{a^2 + b^2}} \quad (3.38)$$



Şekil 3.12. Noktanın doğruya uzaklığı

Alınan sembolün, karar çizgilerine uzaklığı Şekil 3.13.'de gösterilmiştir. Buna göre alınan sembolün $I=0$ doğrusuna dik uzaklığı ve 0. bitin olabilirlik değeri L_0 ;

$$\begin{aligned} L_0 &= \frac{0 + r'_Q + 0}{\sqrt{0+1}} \\ &= r'_Q \end{aligned} \quad (3.39)$$

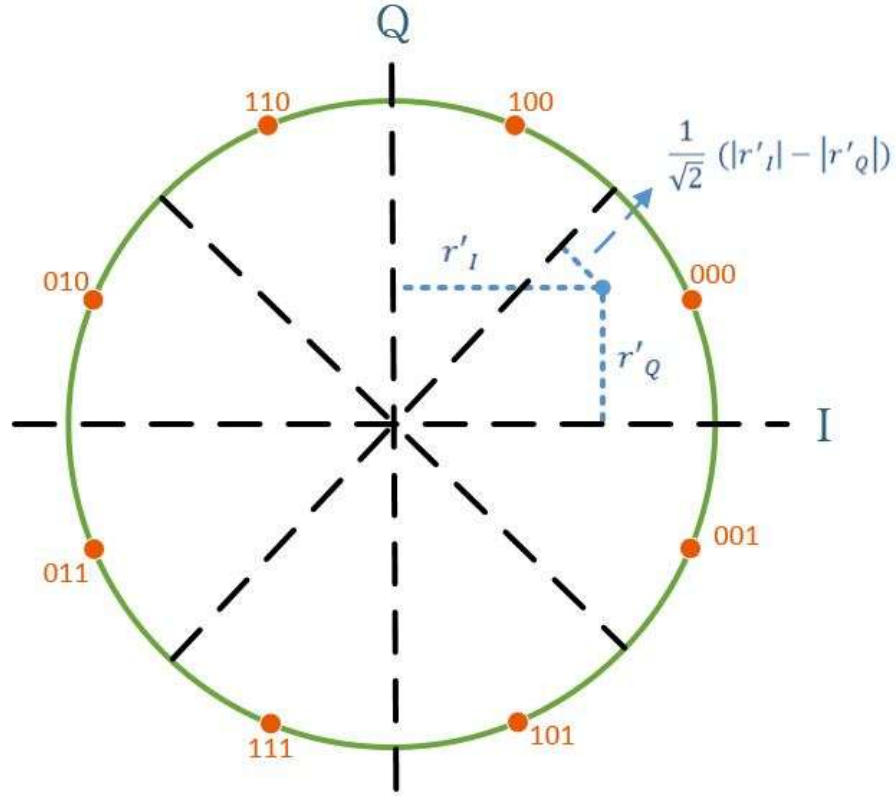
alınan sembolün $Q=0$ doğrusuna dik uzaklığı ve 1. bitin olabilirlik değeri L_1 ;

$$\begin{aligned} L_1 &= \frac{r'_{I+0+0}}{\sqrt{1+0}} \\ &= r'_I \end{aligned} \quad (3.40)$$

Alınan sembolün $I=Q$ ve $I=-Q$ doğrularına uzaklığı ve 2. Bitin olabilirlik değeri L_2 ;

d: $I - Q = 0$ için

$$\begin{aligned} L_2 &= \frac{|r'_I| - |r'_Q|}{\sqrt{1^2 + (-1)^2}} \\ &= \frac{|r'_I| - |r'_Q|}{\sqrt{2}} \end{aligned} \quad (3.41)$$



Şekil 3.13. Karar çizgilerine uzaklık yöntemi

Sonuç olarak 8PSK demodülasyonu için, karar çizgilerine uzaklık yöntemi kullanılarak, üretilen esnek-bit değerleri aşağıda verilmiştir.

$$L_0 = r'_Q \quad (3.42)$$

$$L_1 = r'_I \quad (3.43)$$

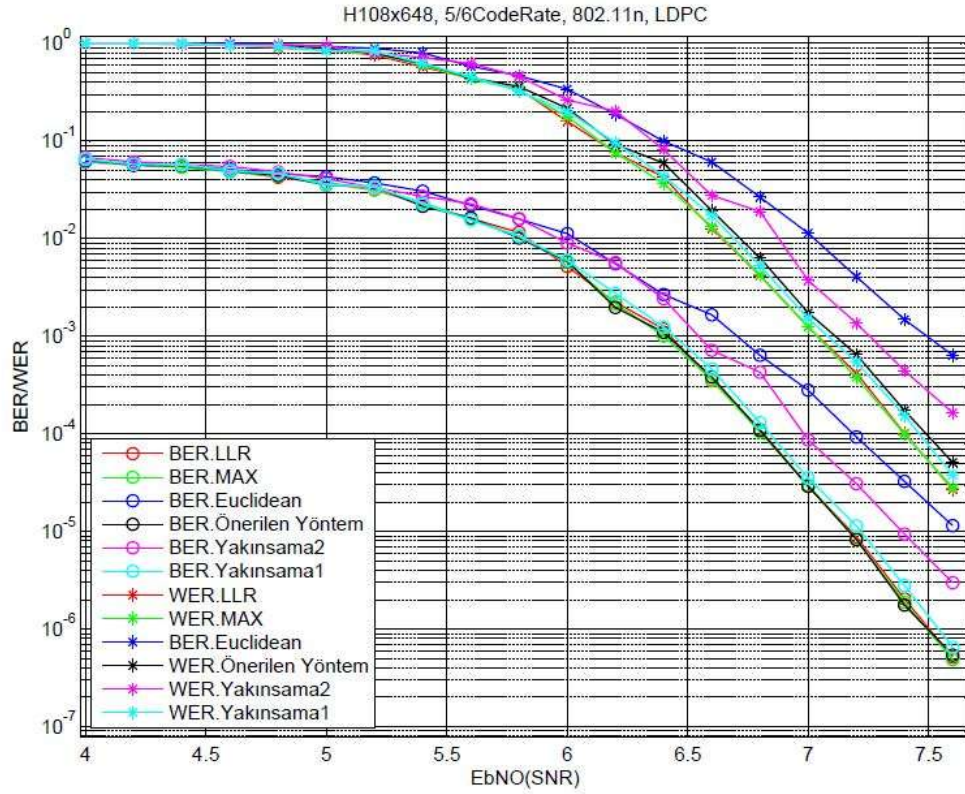
$$L_2 = \frac{1}{\sqrt{2}} (|r'_I| - |r'_Q|) \quad (3.44)$$

Görüldüğü gibi önerilen yöntem, döndürme işlemleri hariç, sadece 1 adet çarpma ve 1 adet çıkarma işlemi içermektedir ve klasik yöntemler ile karşılaştırıldığında işlem karmaşıklığı açısından oldukça basit bir yaklaşım sunmaktadır.



BÖLÜM 4. SİMÜLASYON SONUÇLARI VE PERFORMANS KARŞILAŞTIRMALARI

Üçüncü Bölümde ayrıntılı olarak bahsedilen esnek-karar verme demodülasyon yöntemleri, bilgisayar ortamında simüle edilmiş ve performans sonuçları bu bölümde paylaşılmıştır. Bilgisayar simülasyonları için c++ programlama dili ve Visual Studio geliştirme ortamı kullanılmıştır. IEEE 802.11n standardı için LDPC kodları kullanılarak yapılan simülasyonlarda 648 kod kelimesi uzunluğuna sahip bir matris kullanılmıştır.



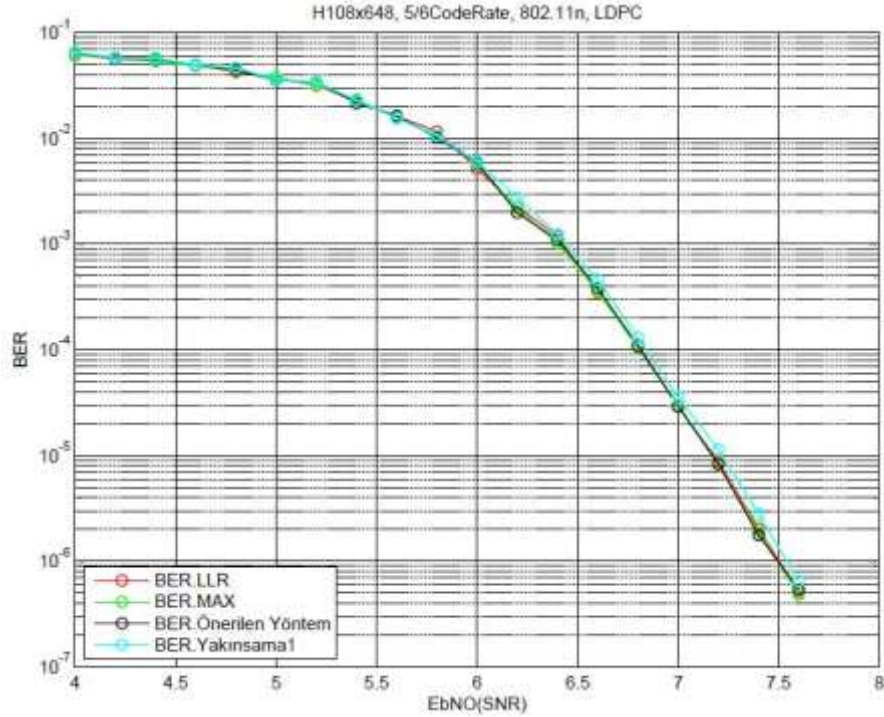
Şekil 4.1. Esnek-karar demodülasyon yöntemleri performans karşılaştırmaları

Öncelikle Üçüncü Bölümde bahsedilen yöntemlerden, performans karşılaştırması için LLR, MAX, EUCLIDEAN, Yakinsama 1, Yakinsama 2 ve bu çalışmada

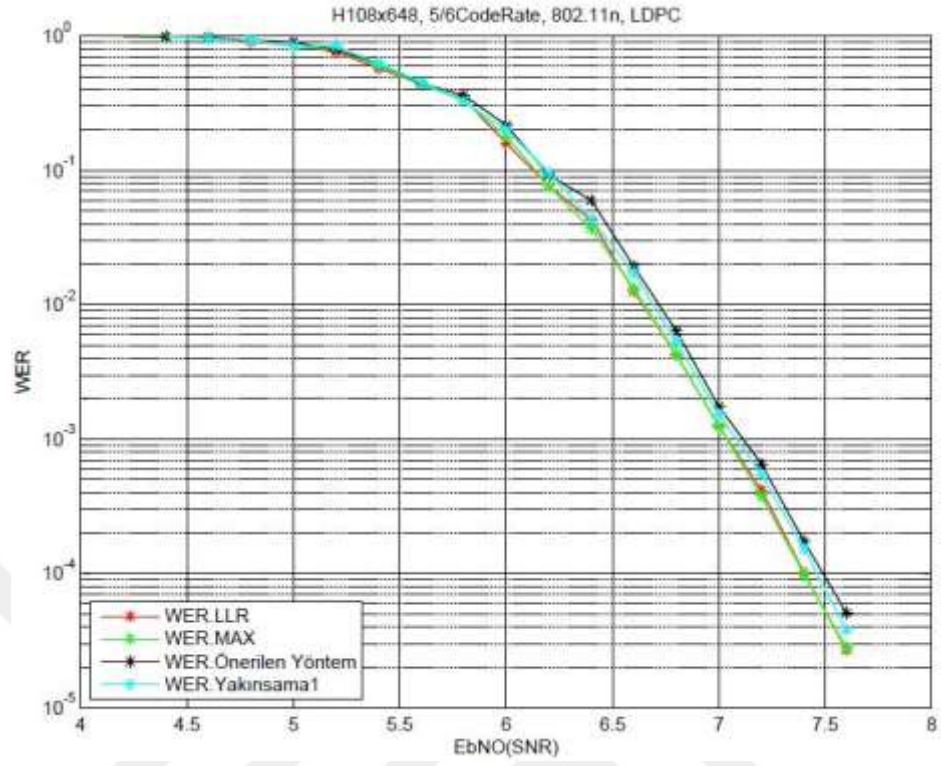
önerilen yöntem seçilmiştir. Daha önceki çalışmalarda görüldüğü gibi MAX yöntemi LLR yöntemine en yakın sonuç üreten indirgeme yöntemi olduğu için diğer yöntemlerin performansları ve karmaşıklıkları MAX yöntemine göre karşılaştırılacaktır.

Şekil 4.1.'de, seçilen yöntemlerin BER (Bit Error Rate, Bit Hata Oranı) ve WER (Word Error Rate, Kelim Hata Oranı) simülasyon eğrileri verilmiştir. EUCLIDEAN yönteminin, önceki bölümde de bahsedildiği gibi, LLR ve MAX'a göre karmaşıklığı daha az olsa da şekilde görüldüğü gibi hata oranları LLR ve MAX'a göre yüksektir. Yakınsama2 olarak bahsedilen yöntemin hata oranı performansı EUCLIDEAN'dan daha iyi olmasına rağmen MAX'a göre daha düşüktür, bunun yanında Yakınsama2 MAX'a göre daha basit işlem karmaşıklığına sahiptir.

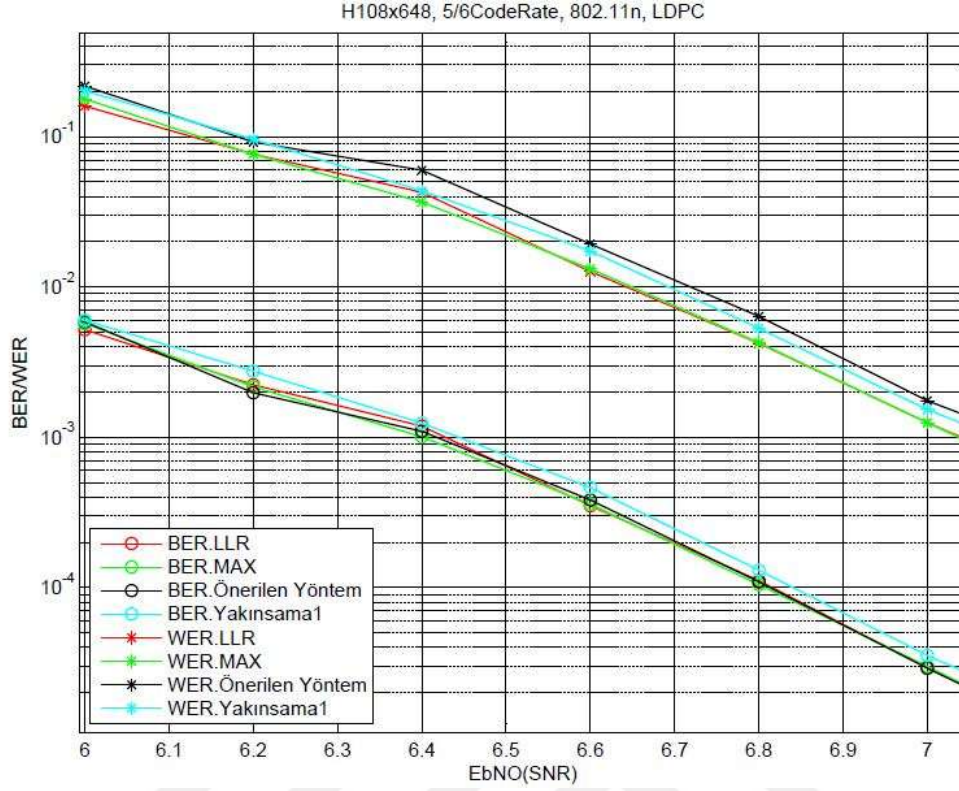
BER ve WER eğrileri Şekil 4.2. ve Şekil 4.3.'de incelendiğinde LLR, MAX, Yakınsama1 ve önerilen yöntemin performanslarının nerede ise aynı olduğu görülmektedir.



Şekil 4.2. Bit hata oranı (BER) eğrileri



Şekil 4.3. Kelime hata oranı (WER) eğrileri



Şekil 4.4. BER ve WER eğrileri yakından gösterim

Önerilen yöntem ile MAX yönteminin WER performansları arasında Şekil 4.4.'de gösterildiği gibi yaklaşık 0.1 dB fark vardır. MAX yönteminin işlem karmaşıklığı önerilen yöntemden çok yüksek olduğu göz önüne alındığında 0.1 dB'lık farkın göz ardı edilebilir olduğu görülmektedir.

Tablo 4.1. Esnek karar demodülasyon yöntemlerinin işlem karmaşıklıkları

Yöntemler / İşlem Karmaşıklığı	Çarpma/Bölme	Toplama/Çıkarma
MAX	32	42
Yakınsama1 [5]	6	3
Yakınsama2 [7]	3	1
Önerilen Yöntem	1	1

Simülasyon sonuçlarına göre LLR yöntemine yakın sonuç veren indirgeme yöntemlerinin işlem karmaşıklıkları Tablo 4.1.'de verilmiştir. Tablo incelendiğinde işlem karmaşıklığı en düşük olan yöntemin önerilen yöntem (döndürme işlemleri hariç) olduğu görülmektedir. LLR ve MAX yöntemlerine göre çok yakın hata oranı

performansı ve düşük işlem karmaşıklığı göz önüne alındığında, önerilen yöntemin 8PSK esnek-karar verme demodülasyonu için uygun bir yöntem olduğu görülmektedir. Ayrıca önerilen yöntem, esnek-karar verme demodülasyonu işlem karmaşıklığı indirgeme çalışmalarında referans alınan MAX yöntemine göre yaklaşık %85 işlem tasarrufu sağlamaktadır.



BÖLÜM 5. ESNEK KARAR VERME DEMODÜLASYON YÖNTEMLERİNİN DONANIMSAL GERÇEKLEMELERİ

Simülasyon Sonuçları ve Performans Karşılaştırmaları Bölümü'nde bu tezde bahsedilen esnek-karar verme demodülasyon yöntemleri performans ve işlem karmaşıklığı yönünden karşılaştırılmıştır. Karşılaştırmalar sonucundan bu çalışmada önerilen yöntemin, esnek-karar verme demodülasyon uygulamaları için uygun bir yöntem olduğu görülmüştür. Bu bölümde ise, karşılaştırmalar için referans alınan, MAX yöntemi ile önerilen yöntem FPGA üzerinde gerçekleştirilecek ve donanımsal karmaşıklıkları karşılaştırılacaktır.

5.1. Kullanılan Donanımın Özellikleri

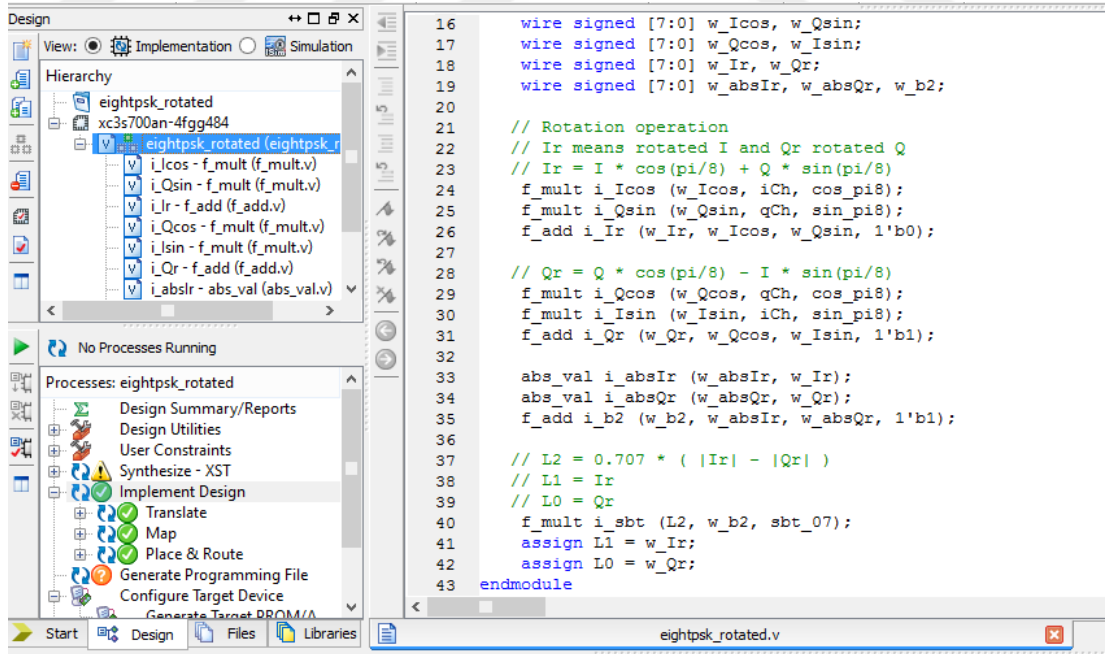
Donanımsal gerçeklemeler için Xilinx firmasının, üzerinde XC3S700AN FPGA'ı bulunan, Spartan-3AN geliştirme kartı kullanılmıştır. Şekil 5.1.'de kullanılan geliştirme kartının görüntüsü verilmiştir. Kartın üzerinde bulunan FPGA'in özellikleri şu şekildedir;

- a. 13248 adet mantıksal blok
- b. 368640 bit RAM kapasitesi
- c. 250 Mhz maksimum çalışma frekansı

FPGA üzerinde tasarım, Xilinx firmasının ISE Design Suite geliştirme aracı üzerinde Verilog donanım tanımlama dili kullanılarak yapılmıştır. Şekil 5.2.' de donanım geliştirme aracının görüntüsü verilmiştir.



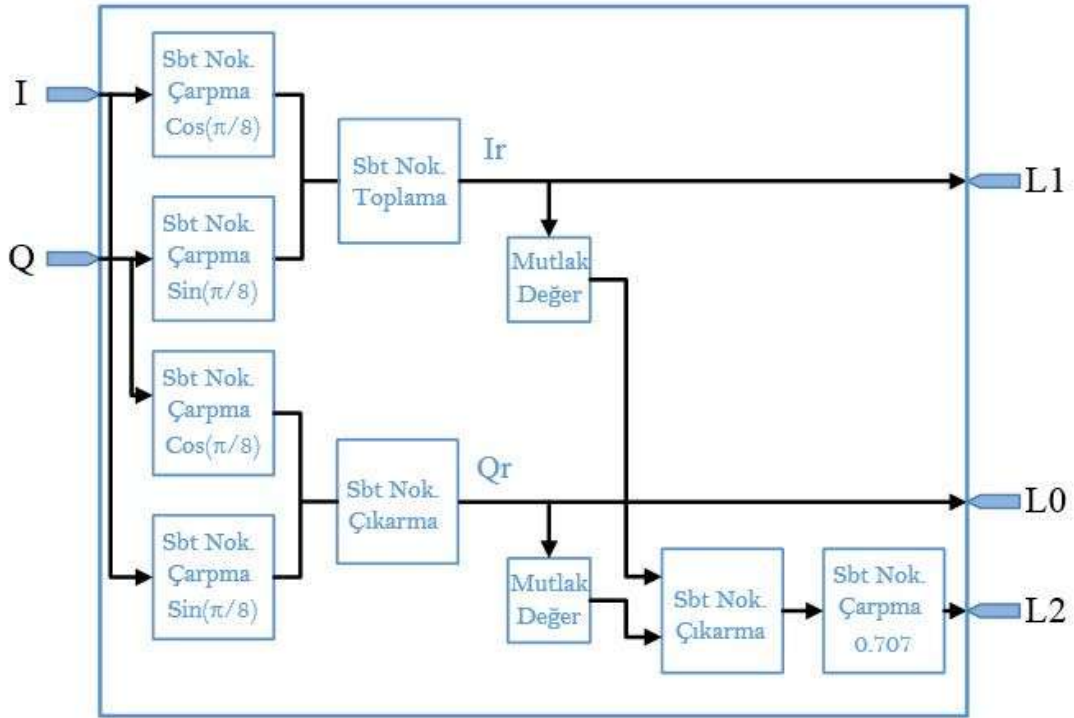
Şekil 5.1. Spartan-3AN FPGA geliştirme kartının görüntüsü



Şekil 5.2. ISE donanım geliştirme aracının ekran görüntüsü

5.2. Esnek Karar Verme Demodülasyon Yöntemlerinin FPGA Üzerinde Gerçekleştirilmesi

Bu kısımda, esnek karar verme demodülasyonu için önerilen yöntem, DVB-S2 alıcısı için FPGA üzerinde gerçekleştirilmiştir. Bunun için öncelikle (Denklem 3.36) ve (Denklem 3.37) de verilen döndürme işlemleri gerçekleştirilmiş, daha sonra (Denklem 3.42), (Denklem 3.43) ve (Denklem 3.44) e göre esnek bit değerleri hesapları gerçekleştirilmiştir. Verilen denklemlerde kullanılan ondalıklı sayıların donanım üzerinde gerçekleştirilmesi için sabit noktalı sayı formatı kullanılmıştır. Şekil 5.3.'te önerilen yöntemin donanımsal gerçekleştirilmesi için blok diyagramı verilmiştir.



Şekil 5.3. Önerilen yöntem için donanımsal blok diyagramı

Yapılan tasarımın, öncelikle Vivado programı yardımı ile davranışsal simülasyonları yapılarak, çalışması doğrulanmıştır. Daha sonra tasarım FPGA üzerine aktarılarak çalışması test edilmiştir. Yapılan testler sonucunda çalışması doğrulanmış tasarım DVB-S2 standardı esnek karar verme demodülasyon uygulamaları için kullanıma hazır hale gelmiştir. Şekil 5.4.'te yapılan tasarımın davranışsal simülasyonu görüntüleri verilmiştir.

Name	Value	0 ns	100 ns	200 ns	300 ns	400 ns
ICH[7:0]	-0.703125	0.703125	-0.703125	0.703125	-0.703125	0.703125
QCH[7:0]	0.703125	-0.703125	0.703125	-0.703125	0.703125	-0.703125
L0[7:0]	0.90625	0.390625	0.90625	-0.390625	-0.90625	0.390625
L1[7:0]	-0.40625	0.890625	-0.40625	-0.921875	0.375	-0.890625
L2[7:0]	-0.359375	0.34375	-0.359375	0.359375	-0.375	0.34375

Şekil 5.4. Önerilen yöntem için davranışsal simülasyon sonuçları

Simülasyon çalışmalarında olduğu gibi, referans olması açısından, Üçüncü Bölüm 'de bahsedilen MAX yöntemi de donanımsal olarak tasarlanmış ve FPGA üzerinde gerçekleştirilmiştir. Şekil 5.5.'te MAX yöntemi için yapılan donanımsal tasarımın davranışsal simülasyon sonuçları gösterilmiştir.

Name	Value	50 ns	100 ns	150 ns	200 ns	250 ns	300 ns	350 ns
ICH[7:0]	0.703125	0.703125	-0.703125	0.703125	-0.703125	0.703125	-0.703125	0.703125
QCH[7:0]	-0.703125	-0.703125	0.703125	-0.703125	0.703125	-0.703125	0.703125	-0.703125
sigma_square[7:0]	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0
L0[7:0]	-0.984375	0.28125	0.984375	-0.28125	-0.984375	0.28125	0.984375	-0.28125
L1[7:0]	0.28125	0.984375	-0.28125	-0.984375	0.28125	0.984375	-0.28125	-0.984375
L2[7:0]	-0.28125	0.28125	-0.28125	0.28125	-0.28125	0.28125	-0.28125	0.28125

Şekil 5.5. MAX yöntemi için davranışsal simülasyon sonuçları

Sentezleme ve FPGA üzerinde gerçekleştirme aşamalarından sonra ISE programının ürettiği kaynak kullanımları, MAX yöntemi için Tablo 5.1.'de, önerilen yöntem için ise Tablo 5.2.'de listelenmiştir. Buna göre kaynak kullanımları karşılaştırıldığında önerilen yöntem, MAX yöntemine göre yaklaşık %85 donanımsal tasarruf sağlamaktadır. Donanımsal tasarrufun getirdiği düşük güç tüketimi, yüksek performans ile birlikte göz önünde bulundurulduğunda, önerilen yöntemin 8PSK esnek karar verme demodülasyonu uygulamaları için ideal bir yöntem olduğu görülmektedir.

Tablo 5.1. MAX yöntemi için FPGA kaynak kullanımları

Device Utilization Summary				
Logic Utilization	Used	Available	Utilization	Note(s)
Number of 4 input LUTs	1,221	11,776	10%	
Number of occupied Slices	634	5,888	10%	
Number of Slices containing only related logic	634	634	100%	
Number of Slices containing unrelated logic	0	634	0%	
Total Number of 4 input LUTs	1,230	11,776	10%	
Number used as logic	1,221			
Number used as a route-thru	9			
Number of bonded IOBs	48	372	12%	
Number of MULT18X18SIOs	20	20	100%	
Average Fanout of Non-Clock Nets	3.22			

Tablo 5.2. Önerilen yöntem için FPGA kaynak kullanımları

Device Utilization Summary				
Logic Utilization	Used	Available	Utilization	Note(s)
Number of 4 input LUTs	146	11,776	1%	
Number of occupied Slices	76	5,888	1%	
Number of Slices containing only related logic	76	76	100%	
Number of Slices containing unrelated logic	0	76	0%	
Total Number of 4 input LUTs	146	11,776	1%	
Number of bonded IOBs	11	372	2%	
Number of MULT18X18SIOs	5	20	25%	
Average Fanout of Non-Clock Nets	2.82			

BÖLÜM 6. SONUÇLAR VE ÖNERİLER

Esnek-karar verme demodülasyon yöntemlerinin karmaşıklıklarının azaltılması ile ilgili literatürde birçok çalışma yapılmıştır. Bu tezde öncelikle daha önce yapılmış çalışmalar incelenmiştir. Daha sonra 8PSK demodülasyonu için düşük karmaşıklığa sahip yeni bir esnek-karar verme demodülasyon yöntemi önerilmiştir.

Bu çalışmada önerilen yöntemde, esnek-bit değerleri üretimi için, karar çizgilerine uzaklık yöntemi kullanılmaktadır. Karar çizgilerine uzaklık yönteminde, her bit için yıldız diyagramını bölgelere ayıran çizgiler belirlenmiştir. (Şekil 3.8., Şekil 3.11.). Bu çizgiler sayesinde alınan sembolün hangi bölgede olduğuna ve karar çizgisine uzaklığına göre olabilirlik değerleri üretilmiştir. (Şekil 3.13.)

Önerilen 8PSK demodülasyon yönteminin DVB-S2 standardına uygulanabilmesi için DVB-S2 8PSK yıldız diyagramının saat yönünde $\pi/8$ radyan döndürülmesi gerekmektedir. Bu sayede I ve Q eksenleri karar çizgisi olarak kullanılarak işlem kolaylığı sağlanmaktadır. Döndürme işlemi alıcı tarafında uygulandığında, haberleşme standardını değiştirmeden, karar çizgilerine uzaklık yöntemi DVB-S2 için kolaylıkla uygulanabilmektedir.

IEEE 802.11n LDPC kodları kullanılarak yapılan simülasyon sonuçlarına göre önerilen karar çizgilerine uzaklık yöntemi, LLR ve MAX yöntemine oldukça yakın hata oranı performansı sağlamaktadır. (Şekil 4.2., Şekil 4.3., Şekil 4.4.). Önerilen yöntemin MAX yöntemine göre %85 işlem tasarrufu sağladığı göz önüne alındığında (Tablo 4.1.), 8PSK esnek-karar verme demodülasyonu için uygun bir yöntem olduğu görülmektedir.

Tez çalışmasının son aşamasında, simülasyon sonuçları ve işlemsel karşılaştırmalar ile, pratik uygulamalar için uygunluğu görülen önerilen yöntem, DVB-S2 alıcısı için FPGA üzerinde donanımsal olarak gerçekleştirilerek test edilmiştir. Daha sonra, çalışması doğrulanan donanımın kaynak kullanımları, MAX yönteminin donanımsal kaynak kullanımları ile karşılaştırılmış ve önerilen yöntemin donanımsal olarak da yaklaşık % 85 tasarruf sağladığı doğrulanmıştır.

Bu çalışmada önerilen karar çizgilerine uzaklık yöntemi, uygun değişiklikler ile, diğer modülasyon türlerine ve modülasyon seviyelerine uygulanabilir olduğu öngörülmektedir. Ayrıca araştırmalar sırasında, modülasyon türüne özel geliştirilen esnek-karar verme demodülasyon yöntemlerinin daha etkin sonuçlar sağladığı görülmüştür.

KAYNAKLAR

- [1] Prahalada, S. Low Complexity Demapping For Ldpc Receivers Using High Order Modulation Schemes. University of Victoria, Department of Electrical and Computer Engineerin, Master Thesis, 2014.
- [2] Lee, I., Chang, D., Oh, DG, Jung JW, Choi DG, Multi-Level Modulation LDPC Decoding Algorithm for New Generation DVB-S2 System. 24th AIAA International Communications Satellite Systems Conference (ICSSC), San Diego, 2006.
- [3] Park, JW., Sunwoo, MH., KIM, PS.,Chang, DI. Multi-Level Modulation Soft-Decision Demapper For DVB-S2. IEEE SIPS, 2009.
- [4] Barre, A., Boutillon, E., Blas N., Diaz, D. A Polar-Based Demapper Of 8PSK Demodulation For DVB-S2 Systems. International workshop on Signal Processing Systems (SISP'2013), Sep 2013, Taipei, Taiwan. pp.1-5, 2013.
- [5] Ryu, CD., Park, JW., Sunwoo, MH. Simplified soft-decision demapping algorithm for digital video broadcasting system, Electronics Letters, vol. 46, p. 840, 2010.
- [6] Li, J., Shi, Y. Simplified Soft-output Demapper Based on a Linear Transformation Technique for M-ary PSK, Sensors & Transducers, Vol. 181, Issue 10, pp. 182-188, October 2014 .
- [7] Dianat, SA., Cheng, MK., Divsalar, D., Duy, S., Zoltowski MD. Structured Low-Density Parity-Check Codes With Bandwidth Efficient Modulation, vol. 7349, pp. 73490C-73490C-11, 2009.
- [8] Haykin, S., Communication Systems , 4th edition, 1-23, 2001.
- [9] Proakis, JG., Digital Communications, 1-11, 1995.
- [10] Agilent, Digital Modulation in Communications Systems -An Introduction, Application Note 1298, 5965-7160E, 2001.
- [11] Schiller, J. Mobile Communications, 2nd edition, 46-54, 2003.
- [12] Langton, C. All about modulation- Part 1. 2002.

- [13] Santoso, TB. Final Report of Telecommunication Engineering Training Suzuki Laboratory, Mobile Communication Group Tokyo Institute of Technology, Japan, 2002.
- [14] Türkyılmaz, AH., Burakçın, AB., Eroğlu, U., Kaplan, E. Sayısal Modülasyon Tekniklerinin Simülasyonu, Karadeniz Teknik Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, Bitirme tezi, 2012.
- [15] <http://www.gaussianwaves.com/2009/12/hard-and-soft-decision-decoding-2/>, Erişim Tarihi: 24.04.2016.
- [16] Hekim, Y. Rasgele Süreçler. İstanbul Üniversitesi, Elektrik Elektronik Mühendisliği, Ders Notları, 2007.
- [17] Kalaycıoğlu, A. Düşük Yoğunluklu Eşlik Denetim Kodları İçin Döngülü Kod Çözme Yöntemlerinin Sönümlü Kanallardaki Başarımı, Ankara Üniversitesi, Fen Bilimleri Enstitüsü, Elektronik Mühendisliği Anabilim Dalı, Doktora Tezi, 2011.
- [18] Kolaylı, M. Comparison Of Decoding Algorithms For Low-Density Parity-Check Codes. Orta Doğu Üniversitesi, Fen Bilimleri Enstitüsü, Elektrik Elektronik Mühendisliği, Yüksek Lisans Tezi, 2006.
- [19] Balta, Ş. İkinci Nesil Sayısal Video Yayını (Dvb-S2) İleri Hata Kodlama Birimi Tasarımı Ve Gerçeklemesi. İstanbul Teknik Üniversitesi, Fen Bilimleri Enstitüsü, Telekomünikasyon Mühendisliği, Yüksek Lisans Tezi, 2013.
- [20] <https://en.wikipedia.org/wiki/DVB-S2>, Erişim Tarihi: 24.04.2016.

ÖZGEÇMİŞ

Emre KIRKAYA, 08.03.1991’de Manisa’nın Demirci ilçesinde doğdu. İlk, orta ve lise eğitimini Demirci’de tamamladı. 2009 yılında Demirci Anadolu Lisesinden mezun oldu. 2009-2013 yılları arasında Sakarya Üniversitesi Müh. Fak. Elektrik-Elektronik Müh. Bölümü’nde lisans eğitimini aldı. 2013 yılından beri, Sakarya Üniversitesi, Fen Bilimleri Enstitüsü, Elektrik-Elektronik Müh., Elektronik Bilim Dalı’nda Yüksek Lisans Eğitimi’ne devam etmektedir.