

165968

**SİNİRSEL BULANIK MANTIK DENETLEYİCİLİ
KESİNTİSİZ GÜÇ KAYNAĞININ TASARIMI VE
GERÇEKLEŞTİRİLMESİ**

İsmail ATACAK

**DOKTORA TEZİ
ELEKTRONİK VE BİLGİSAYAR EĞİTİMİ**

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

Nisan 2005

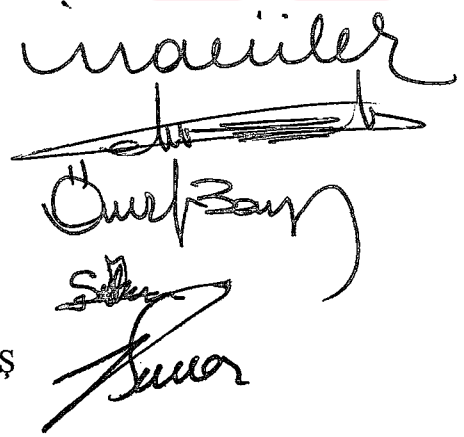
ANKARA

İsmail ATACAK tarafından hazırlanan SİNİRSEL BULANIK MANTIK DENETLEYİCİLİ KESİNTİSİZ GÜÇ KAYNAĞININ TASARIMI VE GERÇEKLEŞTİRİLMESİ adlı bu tezin Doktora tezi olarak uygun olduğunu onaylarım.


Prof. Dr. Ömer Faruk BAY
Tez Yöneticisi

Bu çalışma, Jurimiz tarafından Elektronik ve Bilgisayar Eğitimi Anabilim Dalı' nda Doktora tezi olarak kabul edilmiştir.

Başkan : Prof. Dr. İnan GÜLER
Üye : Prof. Dr. Çetin ELMAS
Üye : Prof. Dr. Ömer Faruk BAY
Üye : Yrd. Doç. Dr. Şaban ÖZER
Üye : Yrd. Doç. Dr. Yılmaz SAVAŞ



Bu tez, Gazi Üniversitesi Fen Bilimleri Enstitüsü tez yazım kurallarına uygundur.



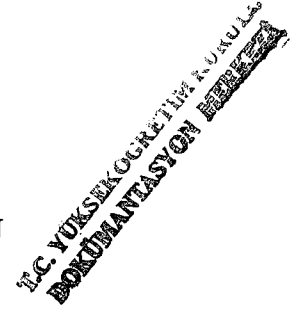
SİNİRSEL BULANIK MANTIK DENETLEYİCİLİ KESİNTİSİZ GÜÇ KAYNAĞININ TASARIMI VE GERÇEKLEŞTİRİLMESİ

(Doktora Tezi)

İsmail ATACAK

GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

Nisan 2005



ÖZET

Bu tezde, bir fazlı beklemesiz kesintisiz güç kaynağının (KGK) tasarımı yapılmakta ve gerçekleştirilmektedir. Tasarlanan KGK; güç faktör düzeltme (GFD), gerilim düşüren/gerilim yükselten dönüştürücü ve evirici katmanlarından oluşmaktadır. KGK' da kullanılan denetim teknikleri üzerinde benzetim çalışmaları yapılarak her bir katman için uygun denetim tekniği seçilmiştir. Denetim tekniklerinin seçimi üzerine yapılan benzetim çalışmaları sonucunda; GFD katmanında ortalama akım denetim tekniğinin, gerilim düşüren dönüştürücü, gerilim yükselten dönüştürücü ve evirici katmanlarında da akım mod denetim tekniğinin daha iyi bir başarımla elde ettiği gözlenmiştir. Bu teknikler içerisinde denetleyici olarak geleneksel oransal – integral (PI) denetleyici, bulanık mantık (BM) denetleyici ve sinirsel bulanık mantık (SBM) denetleyicileri kullanılarak, bu denetleyicilerin sistem başarımına etkileri incelenmiştir. Uygulama çalışması, TMS320F2812 sayısal sinyal işlemcisi kullanılarak gerçekleştirilmiştir. KGK' nın benzetim çalışmaları ve uygulama çalışmalarının sonuçları; SBM denetleyicinin PI denetleyiciden daha iyi bir başarımla sahip olduğunu göstermiştir.

Bilim Kodu : 626.07.01

Anahtar Kelimeler : Kesintisiz güç kaynağı, güç faktörü düzeltimi, sinirsel bulanık mantık denetleyicisi

Sayfa Adeti : 175

Tez Yöneticisi : Prof. Dr. Ömer Faruk BAY

**DESIGN AND IMPLEMENTATION OF A NEURO-FUZZY CONTROLLED
UNINTERRUPTIBLE POWER SUPPLY**

(Ph. D. Thesis)

İsmail ATACAK

**GAZİ UNIVERSITY
INSTITUTE OF SCIENCE AND TECNOLOGY**

April 2005

ABSTRACT

In this thesis, a single phase on-line uninterruptable power supply (UPS) has been designed and realized. Designed UPS consists of power factor correction (PFC), buck/boost converter, and inverter stages. Simulation studies of control techniques used in the UPS have been made and appropriate control technique for each stage has been selected. According to the results of the selection process of the control technique by using simulations, average current control technique has been found more successful for PFC stage, current mode control technique has been found more appropriate for buck converter, boost converter and inverter stages of the UPS. Proportional _integral (PI) controller, fuzzy logic (FL) controller, and neuro fuzzy (NF) controller has been used as a controller and their effects on the performance of the system has been investigated. The application of the system has been realized based on a TMS320F2812 digital signal processor. The results of the simulation and application studies of the UPS showed that the NF controller are relatively more successful than the PI controller.

Science Code : 626.07.01

Keywords : Uninterruptible power supply, power factor correction, neuro-fuzzy controller.

Page Number: 175

Adviser : Prof. Dr. Ömer Faruk BAY

TEŞEKKÜR

Çalışmalarım boyunca değerli yardım ve katkıları ile beni yönlendiren hocam Prof. Dr. Ömer Faruk BAY' a, yine katkılarından yaralandığım hocam Prof. Dr. İnan GÜLER ve Yrd. Doç. Dr. Şaban ÖZER' e, tecrübelerinden yararlandığım Yrd. Doç. Dr. İbrahim SEFA' ya, manevi desteğini hiçbir zaman esirgemeyen eşim Derya ATACAK' a, değerli arkadaşlarım Fecir DURAN, Raif BAYIR' a, Elektronik ve Bilgisayar Eğitimi Bölümündeki tüm hocalarım ve arkadaşlarıma teşekkürü bir borç bilirim.



İÇİNDEKİLER

	Sayfa
ÖZET	iii
ABSTRACT	iv
TEŞEKKÜR	v
İÇİNDEKİLER	vi
ÇİZELGELERİN LİSTESİ	ix
ŞEKİLLERİN LİSTESİ	xi
SİMGELER VE KISALTMALAR	xxi
1. GİRİŞ	1
2. KESİNTİSİZ GÜÇ KAYNAKLARI	4
2.1. Giriş	4
2.2. Kesintisiz Güç Kaynaklarının Yapısı	4
2.3. Kesintisiz Güç Kaynaklarının Sınıflandırılması	5
2.3.1. Statik kesintisiz güç kaynakları	6
2.3.2. Dönel kesintisiz güç kaynakları	10
2.3.3. Melez statik/dönel kesintisiz güç kaynakları	11
2.4. Kesintisiz Güç Kaynaklarında Paralel İşlem	12
2.5. Kesintisiz Güç Kaynaklarının Güç Katmanlarında Kullanılan Anahtarlama Dönüştürücüler	13
2.5.1. AA/DA dönüştürücüler	14
2.5.2. DA/DA dönüştürücüler	25
2.5.3. DA/AA dönüştürücüler	30

	Sayfa
3. SİNİRSEL BULANIK MANTIK DENETLEYİCİLERİ	37
3.1. Giriş	37
3.2. Bulanık Mantık	38
3.3. Bulanık Mantık Denetleyicileri	42
3.3.1. Bulanıklaştırma işlemleri	43
3.3.2. Kural tabanının oluşturulması	46
3.3.3. Çıkarım işlemleri	48
3.3.4. Durulaştırma işlemleri	53
3.4. Yapay Sinir Ağları	56
3.5. Yapay Sinir Ağlarında Öğrenme ve Eğitim	59
3.6. Yapay Sinir Ağı Yapıları	61
3.7. Sinirsel Bulanık Mantık Denetleyicileri	65
3.8. Uyarlamalı Ağ Tabanlı Bulanık Çıkarım Sistemi	68
3.8.1. Uyarlamalı ağlar	68
3.8.2. ANFIS' in yapısı	71
3.8.3. ANFIS için öğrenme algoritması	73
4. SİNİRSEL BULANIK MANTIK DENETLEYİCİLİ KESİNTİSİZ GÜÇ KAYNAĞININ TASARIMI VE GERÇEKLEŞTİRİLMESİ	77
4.1. Giriş	77
4.2. Kesintisiz Güç Kaynağının Yapısı	77
4.3. Kesintisiz Güç Kaynağında Yapılan Benzetim Çalışmaları	79

Sayfa

4.3.1. Denetim tekniklerinin seçimi ve PI denetleyici ile yapılan benzetim çalışmaları.....	82
4.3.2. Bulanık mantık denetleyicisi denetim basamağı ve benzetim çalışmaları	104
4.3.3. Sinirsel bulanık mantık denetleyicisi denetim basamağı ve benzetim çalışmaları.....	118
4.4. Kesintisiz Güç Kaynağının Tasarımı ve Uygulama Çalışmaları	135
4.4. 1. Kesintisiz güç kaynağının tasarımı.....	136
4.4.2. TMS320F2812 tabanlı uygulama çalışmaları	149
5. SONUÇ VE ÖNERİLER	163
KAYNAKLAR.....	166
EKLER	173
EK-1 Kesintisiz güç kaynağının TMS320F2812 sayısal sinyal işlemci modülü ile bağlantısı	174
ÖZGEÇMİŞ.....	175

ÇİZELGELERİN LİSTESİ

Çizelge	Sayfa
Çizelge 3.1. Bulanık önerme kuralları.....	49
Çizelge 4.1. Çalışma modlarına göre IGBT' lerin durumları.....	79
Çizelge 4.2. KGK' da kullanılan PI denetleyicilere ait katsayılar	88
Çizelge 4.3. BM denetleyicilere ait kural tablosu	107
Çizelge 4.4. GFD katmanındaki gerilim denetleyicisine ait kural tablosu.....	107
Çizelge 4.5. GFD katmanındaki akım denetleyicisine ait kural tablosu	107
Çizelge 4.6. Gerilim düşüren dönüştürücü katmanındaki gerilim denetleyicisine ait kural tablosu.....	108
Çizelge 4.7. Gerilim düşüren dönüştürücü katmanındaki akım denetleyicisine ait kural tablosu.....	108
Çizelge 4.8. Evirici katmanındaki gerilim denetleyicisine ait kural tablosu.....	108
Çizelge 4.9. Evirici katmanındaki akım denetleyicisine ait kural tablosu	108
Çizelge 4.10. Eğitimden sonraki durum için GFD katmanındaki gerilim denetleyicisine ait kural tablosu	126
Çizelge 4.11. Eğitimden sonraki durum için GFD katmanındaki akım denetleyicisine ait kural tablosu.....	126
Çizelge 4.12. Eğitimden sonraki durum için gerilim düşüren dönüştürücü katmanındaki gerilim denetleyicisine ait kural tablosu.....	126
Çizelge 4.13. Eğitimden sonraki durum için gerilim düşüren dönüştürücü katmanındaki akım denetleyicisine ait kural tablosu	126
Çizelge 4.14. Eğitimden sonraki durum için gerilim yükselten dönüştürücü katmanındaki gerilim denetleyicisine ait kural tablosu.....	127
Çizelge 4.15. Eğitimden sonraki durum için gerilim yükselten dönüştürücü katmanındaki akım denetleyicisine ait kural tablosu	127
Çizelge 4.16. Eğitimden sonraki durum için evirici katmanındaki gerilim denetleyicisine ait kural tablosu	127

Çizelge	Sayfa
Çizelge 4.17. Eğitimden sonraki durum için evirici katmanındaki akım denetleyicisine ait kural tablosu.....	127
Çizelge 4.18. 2MBI75N-120 yarım köprü tipi IGBT modüle ait özellikler	137
Çizelge 4.19. Gerilim düşüren dönüştürücü, gerilim yükselten dönüştürücü ve GFD katmanlarına ait filtre elemanlarının hesaplanmasında kullanılan değerler.....	141
Çizelge 4.20. Evirirci devresi filtre bobin ve kondansatörünün hesaplanmasında kullanılan değerler.....	143



ŞEKİLLERİN LİSTESİ

Şekil	Sayfa
Şekil 2.1. KGK' nın blok şeması.....	5
Şekil 2.2. Beklemesiz KGK' nın blok şeması	7
Şekil 2.3. Beklemeli KGK' nın blok şeması	8
Şekil 2.4. Melez beklemeli/beklemesiz KGK' nın blok şeması.....	9
Şekil 2.5. Hat etkileşimli KGK' nın blok şeması	10
Şekil 2.6. Dönel KGK' nın blok şeması	11
Şekil 2.7. Melez statik/dönel KGK' nın blok şeması	11
Şekil 2.8. Paralel bağlı çoklu doğrultucu ve eviricilerin bulunduğu KGK' nın blok şeması	12
Şekil 2.9. DA hat çemberi çatısında bileştirilmiş paralel bağlı KGK' nın blok şeması	13
Şekil 2.10. Beklemesiz KGK' nın temel üniteleri.....	14
Şekil 2.11. Tek faz denetimli yarım dalga doğrultma devresi ve dalga şekilleri	15
Şekil 2.12. Tek faz denetimli tam dalga doğrultma devresi ve dalga şekilleri.....	16
Şekil 2.13. Tek faz denetimli köprü tipi doğrultma devresi ve dalga şekilleri.....	17
Şekil.2.14. Gerilim yükselten topoloji	19
Şekil 2.15. Denetim devresinin blok şeması	22
Şekil 2.16. Darbe genişlik modülasyonlu gerilim çiftleyicili doğrultucu devresi.....	23
Şekil 2.17. Darbe genişlik modülasyonlu köprü tipi doğrultma devresi	24
Şekil 2.18. Gerilim düşüren dönüştürücünün güç devresi.....	26
Şekil 2.19. Gerilim düşüren dönüştürücü için devre eşdeğerleri	26
Şekil 2.20. Gerilim düşüren dönüştürücünün bobin üzerinde düşen akım ve gerilim dalga şekilleri	28

Şekil	Sayfa
Şekil 2.21. Gerilim yükselten dönüştürücünün güç devresi.....	29
Şekil 2.22. Gerilim yükselten dönüştürücünün devre eşdeğerleri.....	29
Şekil 2.23. Gerilim yükselten dönüştürücünün bobin üzerinde düşen akım ve gerilim dalga şekilleri	30
Şekil 2.24. Yarım Köprü GBE devresi.....	32
Şekil 2.25. Yarım köprü GBE' ye ait dalga şekilleri.....	33
Şekil 2.26. Tam köprü GBE devresi.....	34
Şekil 2.27. Tam köprü GBE' ye ait dalga şekilleri	35
Şekil 3.1. A ve B klasik kümelerine ait üyelik fonksiyonları.....	38
Şekil 3.2. Tanımlanan boy bulanık kümelerine ait üyelik fonksiyonları	39
Şekil 3.3. BM denetleyicinin temel yapısı	42
Şekil 3.4. Bulanık kümelerin fonksiyonel tip tanımlanmasına bir örnek.....	45
Şekil 3.5. Mamdani bulanık çıkarımının iki kural için grafiksel gösterimi	51
Şekil 3.6. Larsen bulanık çıkarımının iki kural için grafiksel gösterimi.....	52
Şekil 3.7. Maksimum durulaştırıcısı	54
Şekil 3.8. Maksimumların ortalaması durulaştırıcısı	54
Şekil 3.9. Merkez durulaştırıcısı	55
Şekil 3.10. Yükselti durulaştırıcısı	55
Şekil 3.11. Basit bir sinir hücresinin yapısı.....	57
Şekil 3.12. Yapay bir sinirin yapısı	58
Şekil 3.13. Yapay sinir ağlarında sıkça kullanılan etkinlik fonksiyonları.....	58
Şekil 3.14. İleri beslemeli ağ yapısına temsili bir örnek	62
Şekil 3.15. Geri beslemeli ağlara temsili bir örnek	64

Şekil	Sayfa
Şekil 3.16. Wang tarafından önerilen iki girişli tek çıkışlı SBM denetleyicisi	65
Şekil 3.17. İki giriş tek çıkış NEFCON model ağ yapısı	66
Şekil 3.18. Birinci tip SBM yapısı	67
Şekil 3.19. İkinci tip SBM yapısı	68
Şekil 3.20. Uyarlamalı ağın yapısı	69
Şekil 3.21. İki giriş, tek çıkış Sugeno bulanık modeli için ANFIS yapısı	71
Şekil 4.1. Tasarlanan KGK' nın blok şeması	78
Şekil 4.2. Güç katmanına ait devre şeması.....	78
Şekil 4.3. Tasarlanan KGK' nın eşdeğer devresi	80
Şekil 4.4. PI denetleyiciye ait blok şema.....	83
Şekil 4.5. Ortalama akım denetim tekniğine ait blok şema.....	85
Şekil 4.6. Histerisiz denetim tekniğine ait blok şema	86
Şekil 4.7. Akım mod denetim tekniğine ait blok şema	87
Şekil 4.8. Gerilim mod denetim tekniğine ait blok şema	87
Şekil 4.9. 311 V giriş gerilimi, 50 ms' lik zaman diliminde histerisiz denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri.....	88
Şekil 4.10. 311 V giriş gerilimi, 6 ms' lik zaman diliminde histerisiz denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri	89
Şekil 4.11. 100 V giriş gerilimi, 50 ms' lik zaman diliminde histerisiz denetim tekniği için akım hatasındaki değişime ait dalga şekilleri.....	89
Şekil 4.12. 100 V giriş gerilimi, 6 ms' lik zaman diliminde histerisiz denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri	90
Şekil 4.13. 311 V giriş gerilimi, 50 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri	90
Şekil 4.14. 311 V giriş gerilimi, 6 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri	91

Şekil	Sayfa
Şekil 4.15. 100 V giriş gerilimi, 50 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri	91
Şekil 4.16. 100 V giriş gerilimi, 6 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri	92
Şekil 4.17. 900 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli.....	92
Şekil 4.18. 360 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli.....	93
Şekil 4.19. 900 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	93
Şekil 4.20. 360 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	94
Şekil 4.21. 900V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli.....	94
Şekil 4.22. 360 V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli.....	95
Şekil 4.23. 900 V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	95
Şekil 4.24. 360 V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	96
Şekil 4.25. 270 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli.....	96
Şekil 4.26. 90 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli.....	97
Şekil 4.27. 270 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	97

Şekil	Sayfa
Şekil 4.28. 90 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	98
Şekil 4.29. 270 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli	98
Şekil 4.30. 90 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli	99
Şekil 4.31. 270 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	99
Şekil 4.32. 90 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	100
Şekil 4.33. 900V DA hat geriliminde gerilim mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri	101
Şekil 4.34. 360 V DA hat geriliminde gerilim mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri	101
Şekil 4.35. Gerilim mod denetim tekniği kullanılan evirici katmanı çıkış gerilimine ait harmonik spektrumu.....	102
Şekil 4.36. 900 V DA hat geriliminde akım mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri	102
Şekil 4.38. 360 V DA hat geriliminde akım mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri	103
Şekil 4.39. Akım mod denetim tekniği kullanılan evirici katmanı çıkışına ait harmonik spektrumu.....	103
Şekil 4.40. KGK için BM denetleyicinin kapalı çevrim blok şeması	104
Şekil 4.41. GFD katmanında kullanılan BM denetleyicilere ait giriş üyelik fonksiyonları.....	105
Şekil 4.42. Gerilim düşüren dönüştürücü katmanında kullanılan BM denetleyicilere ait giriş üyelik fonksiyonları.....	105

Şekil	Sayfa
Şekil 4.43. Gerilim yükselten dönüştürücü katmanında kullanılan BM denetleyicilere ait giriş üyelik fonksiyonları.....	106
Şekil 4.44. Evirici katmanında kullanılan BM denetleyicilere ait giriş üyelik fonksiyonları.....	106
Şekil 4.45. 311 V giriş gerilimi, 50 ms'lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	110
Şekil 4.46. 311 V giriş gerilimi, 6ms' lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	110
Şekil 4.47. 100 V giriş gerilimi, 50 ms' lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	111
Şekil 4.48. 100 V giriş gerilimi, 6 ms' lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	111
Şekil 4.49. 900 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli	112
Şekil 4.50. 360 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli	112
Şekil 4.51. 900 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli.....	113
Şekil 4.52. 360 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli.....	113
Şekil 4.53. 270 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli.....	114
Şekil 4.54. 90 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli.....	114
Şekil 4.55. 270 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli.....	115
Şekil 4.56. 90 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli	116
Şekil 4.57. 900 V DA hat geriliminde BM denetleyicili evirici katmanı çıkışına ait dalga şekilleri	116

Şekil	Sayfa
Şekil 4.58. 360 V DA hat geriliminde BM denetleyicili evirici katmanı çıkışına ait dalga şekilleri	117
Şekil 4.59. BM denetleyicili evirici devresi çıkışına ait harmonik spektrumu	117
Şekil 4.60. KGK için SBM denetleyicinin kapalı çevrim blok şeması	119
Şekil 4.61. BSE' ye ait ağ yapısı	120
Şekil 4.62. Eğitimden sonraki durum için GFD katmanındaki denetleyicilerin giriş üyelik fonksiyonları.....	124
Şekil 4.63. Eğitimden sonraki durum için gerilim düşüren dönüştürücüye ait denetleyicilerin giriş üyelik fonksiyonları.....	124
Şekil 4.64. Eğitimden sonraki durum için gerilim yükselten dönüştürücüye ait denetleyicilerin giriş üyelik fonksiyonları.....	125
Şekil 4.65. Eğitimden sonraki durum için evirici katmanındaki denetleyicilere ait üyelik fonksiyonları.....	125
Şekil 4.66. 311 V giriş gerilimi, 50ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	128
Şekil 4.67. 311 V giriş gerilimi, 6ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	128
Şekil 4.68. 100 V giriş gerilimi, 50ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	129
Şekil 4.69. 100 V giriş gerilimi, 6ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri	129
Şekil 4.70. 900 V DA hat geriliminde SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli	130
Şekil 4.71. 360 V DA hat geriliminde SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli	130
Şekil 4.72. 900 V DA hat geriliminde SBM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli.....	131
Şekil 4.73. 360 V DA geriliminde SBM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli.....	131

Şekil	Sayfa
Şekil 4.74. 270 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli	132
Şekil 4.75. 90 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli.....	132
Şekil 4.76. 270 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli.....	133
Şekil 4.77. 90 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekilleri .	133
Şekil 4.78. 900 V DA hat geriliminde SBM denetleyicili evirici katmanı çıkışına ait dalga şekilleri	134
Şekil 4.79. 360 V DA hat geriliminde SBM denetleyicili evirici katmanı çıkışına ait dalga şekilleri	134
Şekil 4.80. SBM denetleyicili evirici devresi çıkışına ait harmonik spektrumu	135
Şekil 4.81. Tasarlanan KGK' nın devre şemasına ait ait resim.....	136
Şekil 4.82. Anahtarın açık-kapalı olma durumuna göre bobin üzerinde oluşan enerjinin durumu	138
Şekil 4.82. Anahtarın açık-kapalı olma durumuna göre bobin üzerinde oluşan enerjinin durumu	139
Şekil 4.84. Anahtarın R-C-D söndürme devresi ile bağlantısı ve elemanlara ait dalga şekilleri	144
Şekil 4.85. Gerilim algılayıcılarına ait devre şeması.....	146
Şekil 4.86. Akım algılayıcılarına ait devre şeması.....	147
Şekil 4.87. Yarım köprü tipi IGBT sürücü devresi	149
Şekil 4.88. Evirici devresi ve TMS320F2812 sayısal sinyal işlemcisi ile bağlantısı	150
Şekil 4.89. Gerilim düşüren –gerilim yükselten dönüştürücü katmanının devresi ve TMS320F2812 sayısal sinyal işlemcisi ile bağlantısı	151
Şekil 4.90. GFD katmanının devresi ve TMS320F2812 sayısal sinyal işlemcisi ile bağlantısı	152

Şekil	Sayfa
Şekil 4.91. 50 Ω ' luk yükte PI denetleyicili KGK' nın giriş gerilimi ve akımı dalga şekilleri	153
Şekil 4.92. 25 Ω ' luk yükte PI denetleyicili KGK' nın giriş gerilimi ve giriş akımı dalga şekilleri	154
Şekil 4.93. 100 Ω ' luk yükte PI denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli.....	154
Şekil 4.94. 50 Ω ' luk yükte PI denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli.....	155
Şekil 4.95. 50 Ω ' luk yükte PI denetleyicili KGK' nın DA hat gerilimine ait dalga şekli	155
Şekil 4.96. 25 Ω ' luk yükte PI denetleyicili KGK' nın DA hat gerilimine ait dalga şekli	156
Şekil 4.97. 50 Ω ' luk yükte PI denetleyicili eviriciye ait çıkış gerilim ve akım dalga şekilleri	156
Şekil 4.98. 25 Ω ' luk yükte PI denetleyicili eviriciye ait çıkış gerilim ve akım dalga şekilleri	157
Şekil 4.99. 50 Ω ' luk yükte PI denetleyicili KGK' nın çıkışı gerilimine ait harmonik spektrumu	157
Şekil 4.100. 25 Ω ' luk yükte PI denetleyicili KGK' nın çıkışı gerilimine ait harmonik spektrumu	157
Şekil 4.101. 50 Ω ' luk yükte SBM denetleyicili KGK' nın giriş akım ve gerilim dalga şekilleri	158
Şekil 4.102. 25 Ω ' luk yükte SBM denetleyicili KGK' nın giriş akım ve gerilim dalga şekilleri	158
Şekil 4.103. 50 Ω ' luk yükte SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli	159
Şekil 4.104. 25 Ω ' luk yükte SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli	159
Şekil 4.105. 50 Ω ' luk yükte SBM denetleyicili KGK' nın DA hat gerilimine ait dalga şekilleri	160

Şekil	Sayfa
Şekil 4.106. 25 Ω ' luk yükte SBM denetleyicili KGK' nın da hat gerilimine ait dalga şekilleri	160
Şekil 4.107. 50 Ω ' luk yükte SBM denetleyicili KGK' nın çıkış gerilimi ve akımı dalga şekilleri	161
Şekil 4.108. 25 Ω ' luk yükte SBM denetleyicili KGK' nın çıkış gerilimi ve akımı dalga şekilleri	161
Şekil 4.109. 50 Ω ' luk yükte SBM denetleyicili KGK' nın çıkış gerilimine ait harmonik spektrumu.....	162
Şekil 4.110. 25 Ω ' luk yükte SBM denetleyicili KGK' nın çıkış gerilimine ait harmonik spektrumu.....	162



SİMGELER VE KISALTMALAR

Bu çalışmada kullanılmış bazı simgeler ve kısaltmalar, açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler	Açıklama
V_T	Tristör gerilimi
i_G	Tristör kapı akımı
α	Tetikleme gecikmesi
N_1/N_2	Transformatör sarım oranı
V_d	Yük gerilimi
i_d	Yük akımı
P_d	Yük gücü
Q	Transistör
R	Direnç
C	Kondansatör
D	Diyot
L	Bobin
I_{min}	En küçük akım değeri
I_{max}	En yüksek akım değeri
Δi	Akımdaki değişim
ω	Açısal hız
t	Zaman değişkeni
ωt	Açısal zaman değişkeni
t_{on}	Anahtarlama elemanının iletimde kaldığı süre
t_{off}	Anahtarlama elemanının kesimde kaldığı süre
T	Anahtarlama periyodu
d	Görev süresi oranı
$\mu(x)$	Üyelik derecesi

Simgeler**Açıklama** $\{a_i, b_i, c_i\}$

Üçgen üyelik fonksiyonları için parametreler kümesi

 R_i

Bulanık kural indeksi

 α_i

Bulanık çıkarım sonucu

 z^*

Durulaştırma sonucu

 net_i

Toplama işlevi çıkışı

 y_i

Etkinlik işlevi çıkışı

 θ_j

Eşik açısı

 f

Etkinlik fonksiyonu

 w_{ij}

Bağlantı ağırlığı

 Δw_{ij}

Bağlantı ağırlığındaki değişim

 E

Hata ölçütü

 O_{ij}

Katmanlardaki sinir hücresi çıkışları

 I_i

Giriş akımı

 I_b

Akü akımı

 I_o

Evirici çıkış akımı

 V_i

Giriş gerilimi

 V_b

Akü gerilimi

 V_o

Evirici çıkış gerilimi

 V_C

DA hat gerilimi

 K_{xy_p}

Oransal sabit

 K_{xy_i}

İntegral sabiti

 e_{xy}

Akım ya da gerilim hatası

 de_{xy}

Akım ya da gerilim hatasındaki değişim

 u

Denetleyici çıkışı

 du

Bulanık mantık denetleyicisi çıkışı

Kısaltmalar	Açıklama
AA	Alternatif akım
DA	Doğru akım
AA/DA	Alternatif akımdan doğru akıma
DA/DA	Doğru akımdan doğru akıma
DA/AA	Doğru akımdan alternatif akıma
ADC	Analog sayısal dönüştürücü
KGK	Kesintisiz güç kaynağı
GFD	Güç faktör düzeltme
PI	Oransal integral
BM	Bulanık mantık
SBM	Sinirsel bulanık mantık
ANFIS	Uyarlamalı sinirsel bulanık çıkarım sistemi
SSİ	Sayısal sinyal işlemci
DGM	Darbe genişlik modülatörü
GBE	Gerilim beslemeli evirici
GMP	İleri zincirleme yöntemi
BSE	Bulanık sinirsel eniyileştirici
ESR	Eşdeğer seri direnç
THD	Toplam harmonik bozulması

1. GİRİŞ

KGK' lar; bilgisayarlar, tıbbi sistemler, iletişim sistemleri, endüstriyel denetim sistemleri gibi kritik yüklere kesintisiz ve temiz bir kaynak gücü aktarma amaçlı kullanılan sistemlerdir (1). Kritik yükler, kaynaktan gelen gücün dalga şeklinin bozulması, gerilim değerinin düşmesi, ani gerilim değişimleri ya da kaynak gücünün kesilmesi gibi durumlardan olumsuz bir şekilde etkilenmektedir. Hatta bu tür problemler yükün arızalanmasına sebep olabilmektedir (2, 3). Kritik yüklerin sağlıklı bir şekilde çalışmasına olanak sağlamak için, birkaçı yukarıda verilen problemleri ortadan kaldıran KGK' ların tasarım ve üretimine ihtiyaç duyulmaktadır.

Literatürde, KGK' ların başarımını artırmak için denetim teknikleri üzerine yapılmış çok sayıda çalışma vardır. Bu çalışmalarda KGK' nın katmanlarının denetlenmesi iki kategoride ele alınmaktadır. GFD katmanı için tepe akım denetim tekniği, ortalama akım denetim tekniği, histerisiz denetim tekniği ve sınır çizgisi denetim tekniği gibi temel GFD teknikleri kullanılırken, gerilim düşüren/gerilim yükselten dönüştürücü ve evirici katmanlarında gerilim mod denetim ya da akım mod denetim teknikleri kullanılmaktadır (4-11).

Günümüzde Sayısal Sinyal İşlemci (SSİ) adı verilen mikrodenetleyicilerin üretilmeye başlaması ile KGK' ların yukarıda bahsedilen teknikler ile sayısal tabanlı denetimi gerçekleştirilebilmektedir. Bu işlemciler; belirtilen teknikler içerisinde PI, BM, SBM gibi farklı denetleyicilerin kullanılmasını olanak sağlayarak KGK' nın başarımını arttırmada önemli katkı sağlamaktadır. SSİ' lerin güç sistemlerine sağladığı bu üstünlüklerle birlikte bu alanda yapılan uygulama çalışmaları da artmıştır. 1995' te Qin ve Du, hat etkileşimli KGK için sayısal sinyal işlemci tabanlı bir aktif güç filtresi tasarlamıştır (12). 1996' da Yu ve Yeh, düşük harmonikli bir KGK için TMS 320C14 sayısal sinyal işlemcisini kullanarak SSİ tabanlı uyarlamalı denetim kullanan bir eviriciyi gerçekleştirmişlerdir (13). 1997' de Jung, Huang, Chang ve Tzou, SSİ tabanlı çoklu denetim stratejisini kullanarak tek faz bir evirici geliştirmişlerdir (14). 1997' de Tzou, Ou, Jung ve Chang tarafından DSP tabanlı tekrarlamalı denetim tekniği kullanılarak düşük harmonikli ve yüksek başarımlı bir

AA güç kaynağı yapılmıştır (15). 1998' de Jiang, Quin, Du ve Chouthury, KGK için tam sayısal denetimli bir evirici uygulaması yapmışlardır (16). 1999' da düşme (drop) yöntemi kullanılarak aşırı akım korumalı bir KGK eviricisinin SSİ ile denetimi gerçekleştirilmiştir (17). 2001' de Pei, Lin, Duan, Kang ve Chain tarafından TMS320F240 sayısal sinyal işlemcisi ile SSİ tabanlı tam sayısal denetimli bir KGK tasarlanmış ve analiz edilmiştir (18). 2002' de Lai ve Tzou yüksek başarılı beklemesiz bir KGK için SSİ tabanlı gelişmiş denetleyici tasarımı gerçekleştirmişlerdir (19). Aynı yıl Mihaelache, KGK uygulamaları için tek faz bir eviricinin SSİ tabanlı uygulamasını yapmıştır (20). 2004' te Guerrero, Vicuna, Matas, Miret ve Castilla tarafından TMS320LF2407A sayısal sinyal işlemcisi kullanılarak iki beklemesiz KGK sisteminin evirici katmanlarında paralel işlem uygulaması yapılmıştır. Aynı yıl Gopinath, Kim, Hahn ve Enjeti tarafından düşük maliyetli ve SSİ tabanlı bir yakıt hücresi eviricisi gerçekleştirilmiştir (21).

Son yıllarda güç dönüştürücülerinde yapay zeka teknikleri yaygın bir şekilde kullanılmasına rağmen, KGK' nın tüm katmanlarının denetlenmesinde yapılmış bir uygulama çalışması oldukça azdır. 1993' te Lin ve Hua, BM yaklaşımlı bir KGK adlı benzetim çalışmasında evirici denetimini BM denetleyici kullanarak yapmışlardır (22). Qin ve Du, transformatörlü bir KGK' da BM denetleyicinin başarımını test etmişlerdir (23). 1994' te Quin ve arkadaşı, KGK' lar için düşük maliyetli BM denetleyicili akü doldurucu tasarlamış ve gerçekleştirmiştir (24). Aynı yazarlar 1996' da, beklemesiz bir KGK' daki tek faz GFD' yi BM denetleyiciyi kullanarak denetlemiştir (25). 2002' de Sun, Chow ve Leung tarafından evirici uygulamaları için bir yapay sinir ağı denetleyicisinin analog uygulaması gerçekleştirilmiştir (26). 2002' de Abdel-Rahim ve Latif Elshafei, KGK uygulamaları için tek faz bir gerilim kaynaklı eviricinin denetiminin hiyerarşik yapıda bir BM denetleyici kullanılarak yapılabileceğini benzetim çalışmaları ile göstermiştir (27). 2003' te Deng, Oruganti ve Srinivasan, tek faz bir eviricinin çok katmanlı bir yapay sinir ağı ile denetlenebileceğini benzetim çalışmaları ile göstermiştir (28). Deng ve arkadaşları, yaptıkları başka bir çalışmada kritik uygulamalar için kullanılan tek faz eviriciye uyarlamalı tip bir yapay sinir ağı denetleyicisi uygulamıştır (29).

KGK' ların başarımını artırmada iki temel faktör vardır. Bunlardan ilki KGK' da kullanılan güç elemanlarının tasarımı ve seçimi, ikincisi ise sistemin denetlendiği denetim teknikleri ve bu teknikler içerisinde kullanılan denetleyicilerdir. Belirtilen unsurlar denetim işleminde istenilen başarımı sağlayamaz ise KGK' nın çıkışında kullanılan yükün çalışması için gerekli olan şartlar da elde edilememektedir. Güç elemanlarının ideal bir yapıya sahip olmaması bu elemanlar üzerinde kayıpların oluşmasına sebep olmaktadır. Bunun sonucunda eleman seçimi ve tasarım işlemi arzu edilen şartlarda gerçekleştirilememektedir. En uygun tasarım ve seçim yapıldıktan sonra, KGK' nın yüksek başarımli bir denetleyici tarafından denetlenme gereksinimi ortaya çıkmaktadır. Güç sistemlerinde kullanılan yapay zeka tabanlı algoritmaların geleneksel algoritmalara göre daha iyi bir sonuç vermesi ve KGK' nın bugüne kadar yapılan çalışmalarında tüm katmanlarının denetimine ait yapay zeka tabanlı uygulama çalışmalarının sınırlı sayıda olması, çalışmamızın bu alanda yoğunlaşmasındaki temel etkenlerdir.

Bu tez çalışmasının amacı; yapay zeka tabanlı algoritmalarından SBM denetleyicisini kullanarak iyi bir güç faktör düzeltmesi yapan, düşük toplam harmonik bozulması (THD) oranlı çıkış gerilimi dalga şekline sahip ve yük değişimlerine karşı hızlı dinamik cevap veren bir KGK sistemi elde etmektir.

Bu çalışmada, tek fazlı beklemesiz bir KGK' nın tasarımı ve uygulaması gerçekleştirilmektedir. KGK' da kullanılan denetim teknikleri ve bu teknikler içerisinde PI, BM ve SBM denetleyicilerini kullanarak benzetim ve uygulama çalışmaları yapılmaktadır. Bölüm 2' de tasarlanan KGK yapıları ve KGK' larda kullanılan dönüştürücü topolojileri anlatılmaktadır. Bölüm 3' te BM kavramı, BM denetleyicileri, yapay sinir ağları, SBM denetleyicileri ve bu denetleyicilerde kullanılan öğrenme algoritmaları verilmektedir. Bölüm 4' de KGK' nın tasarımı, KGK' da kullanılacak denetim tekniklerinin seçimi, seçilen denetim teknikleri içerisinde PI, BM ve SBM denetleyicileri kullanılarak benzetim ve uygulama çalışmaları sunulmaktadır. Son bölümde ise bu çalışmaların sonuçları değerlendirilmektedir.

2. KESİNTİSİZ GÜÇ KAYNAKLARI

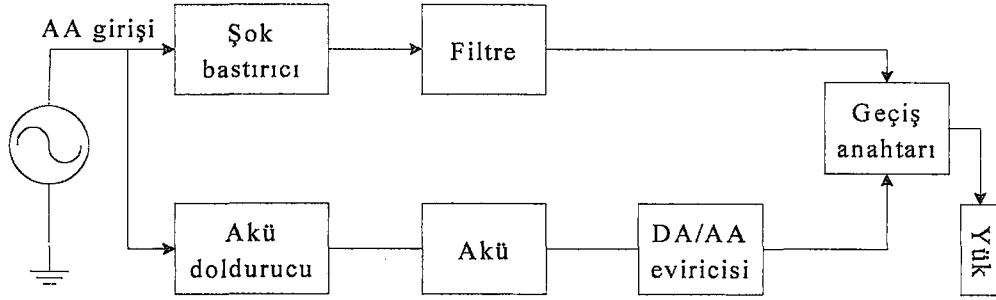
2.1. Giriş

KGK' lar, alternatif akım (AA) ile beslenen cihazların sürekli çalışmasını sağlamak ve güç kalitesini geliştirmek için tasarlanmaktadır. KGK bu işlevleri başarmak için şebeke gerilimini kullanmaktadır ve güç işlemi aracılığı ile güç kalitesini geliştirmektedir. Bu sistemler aynı zamanda alt sistemde herhangi bir problem oluşması durumunda yükü doğrudan kaynağa bağlayabilmek için ek bir güç kaynağına olanak sağlamaktadır.

1970' li yıllarda marketlerde görünmeye başlayan KGK' lar, ülkemizin enerji sorunları göz önüne alındığında endüstrinin önemli bir unsuru olarak ortaya çıkmaktadır. 7-8 yıl öncesine kadar 200 KVA' lık bir KGK yüksek güçlü bir sistem olarak kabul edilirken günümüzde 800 KVA' e kadar çalışan KGK' lar sürekli yapıpıp satılır hale gelmiştir.

2.2. Kesintisiz Güç Kaynaklarının Yapısı

KGK, çok kısa süreli elektrik enerjisi kesilmelerinden bile zarar görebilecek ve başarımları tamamen besleme gerilimlerin sürekliliğine bağlı olan yüklere; yüksek güvenilirlikli, emniyetli, kesintisiz istenen gerilimi ve frekansı bu yüklerin müsaade ettiği toleranslar dahilinde sağlayan güç elektroniği devrelerinden oluşmuş temel bir yapıyı teşkil etmektedir. Şekil 2.1' de temel bir KGK' ya ait blok şema verilmektedir. Şok bastırıcı, filtre, geçiş anahtarı, akü doldurucu ve evirici olmak üzere 5 katmandan oluşmaktadır. Güç akışı yolunu ya şok bastırıcı -filtre - yük ya da akü – evirici - yük üzerinden tamamlamaktadır. Bu iki yol arasındaki seçim, geçiş anahtarı vasıtası ile sağlanmaktadır. Şok bastırıcı şebekeden kaynaklanan ani akım ve gerilim yükselmelerini ortadan kaldırmaktadır. Filtre şok bastırıcı çıkışındaki akım ve gerilim harmoniklerini en aza indirmektedir. Evirici katmanı ise aküden aldığı doğru akım (DA) gerilimini yük için gerekli olan AA gerilimine dönüştürmektedir.



Şekil 2.1. KKG' nın blok şeması

Günümüzde gelişen teknoloji ile birlikte KKG' ların çoğu; yüksek frekans anahtarlama, yeni yarı iletken güç elemanları, mikroişlemciler ve sayısal sinyal işlemciler kullanarak tasarlanıp gerçekleştirilebilmektedir. Bu gelişme KKG' larda aşağıda belirtilen bazı üstünlükleri beraberinde getirmiştir.

1. Şebekeden çekilen akım dalga şekli düzeltilmiş ve gerilimle aynı faza getirilmiştir.
2. KKG' nın giriş gerilimi ve yükteki değişimlerden bağımsız, düşük toplam harmonik bozulmasına sahip olması sağlanmıştır.
3. KKG' nın yüke tam bir sinüsoidal dalga şekli aktarması sağlanmıştır.
4. KKG' nın maliyet ve kapladığı alan azaltılmıştır.
5. KKG' nın yüksek verim ve güvenilirliği sağlanarak düşük güç harcamasına sahip katmanlardan oluşan bir sistem olması sağlanmıştır.

Güç kaynaklarında kullanılan tek bir topoloji, tüm yükler için bu gereklerin tamamını karşılayamamaktadır. Her topoloji farklı özellikleri yansıtmakta olup bunun seçimi yapılan uygulama ve yükün tipine göre değişmektedir (30, 31).

2.3. Kesintisiz Güç Kaynaklarının Sınıflandırılması

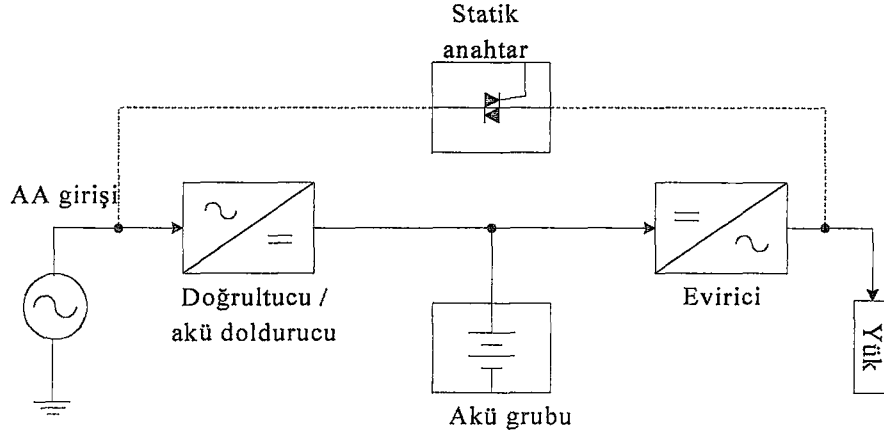
KKG' lar güç akışının izlediği yol ve yapısına göre yapılan sınıflamada üç kategoride ele alınmaktadır. Bu kategoriler; durağan (static), dönel (rotary) ve melez (hybrid) statik/dönel sistemler şeklinde verilmektedir. Herbir kategorinin birbirine göre üstünlük ve sakıncaları kullanıldıkları uygulamaya göre değişmektedir.

2.3.1. Statik kesintisiz güç kaynakları

Statik KGK' lar günümüzde yaygın olarak kullanılan KGK sınıfını temsil etmektedir. Statik KGK' lar; düşük güçlü kişisel bilgisayarlar ve iletişim sistemleri, orta güçlü tıbbi sistemler ile yüksek güçlü sistemler dahil birçok alanda kullanılmaktadır. Bu sistemlerin temel üstünlükleri; yüksek verim, yüksek güvenilirlik ve düşük toplam harmonik bozulması olarak sıralanmaktadır. Statik KGK' ların doğasında olan temel problemler ise; doğrusal olmayan yüklerle dengesiz yüklerdeki düşük başarımlı ve yüksek güvenilirlik için yüksek maliyet gerektirmesidir. Bu sistemler beklemesiz (on-line) KGK' lar, beklemeli (stand-by) KGK' lar ve hat etkileşimli (line-interactive) KGK' lar olmak üzere üç kategoride ele alınmaktadır.

Beklemesiz kesintisiz güç kaynakları

Beklemesiz KGK' lar, normal işlem modu ve yedek (backup) mod süresince yüke enerjiyi evirici üzerinden sağladığı için evirici-tercihli (inverter-preferred) KGK' lar olarak da bilinmektedir. Temel bir beklemesiz KGK sistemi; doğrultma/akü doldurma katmanı, akü grubu, evirici katmanı ve statik anahtardan oluşmaktadır. Şekil 2.2' de bu yapıyı temsil eden beklemesiz KGK' nın blok şeması gösterilmektedir. Normal işlem modunda doğrultma/akü doldurma katmanı, bir taraftan aküyü doldururken diğer taraftan eviriciyi beslemektedir. Evirici, girişine gelen DA gerilimini yük için gerekli olan AA gerilimine dönüştürmektedir. Doğrultma/akü doldurma katmanının gücü %100 yük gereksinimini ve akü grubunun çektiği gücü karşılayacak düzeyde olmalıdır. Yedek modda akü grubu ve evirici, yükü besleyebilmek için eş zamanlı olarak çalışmaktadır. Aküler yedek mod süresince yük gücünü karşılayabilecek biçimde seçilmelidir. Bu süre farklı uygulamalar için değişebilmektedir. Evirici gücünün ise normal işlem modu ve yedek mod için %100 yük gücünü karşılayabilmesi gerekmektedir. Yedek mod, elektrik kesintisinde ya da giriş geriliminin tolerans sınırları dışına çıkması durumunda devreye girmektedir. Beklemesiz KGK' lar şebeke ile yüke seri bağlı oldukları için normal işlem modundan yedek moduna geçişte ek bir süreye ihtiyaç duymamaktadır. Bu, beklemesiz KGK' ların en önemli üstünlüklerinden biridir.

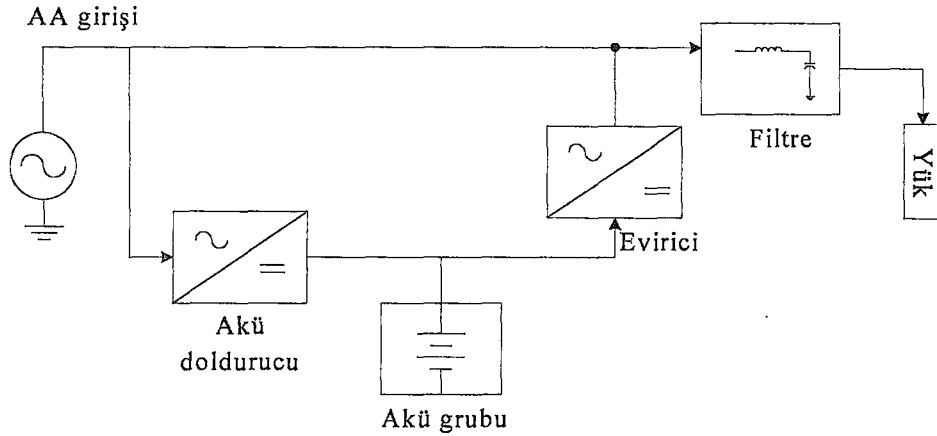


Şekil 2.2. Beklemesiz KKG' nın blok şeması

Statik anahtar, kesintisiz güç KKG' nın işlevsiz kalması ya da aşırı yüklenmesi durumunda yükün şebekeye bağlanmasına olanak sağlamaktadır. Geçiş işlemi şebeke gerilimi ile yük gerilimi aynı faza geldiği zaman yapılmaktadır. Bu faz kilitleme döngüsü kullanılarak gerçekleştirilmektedir (30, 32-34). Beklemesiz KKG' lardaki en büyük problem, girişinde GFD devresi kullanılmadığı durumlarda giriş akımındaki harmonik oranının oldukça yüksek olmasıdır. GFD devresinin kullanılması ise sistemi karmaşık bir yapıya dönüştürmekte ve sistemin maliyetini artırmaktadır (35).

Beklemeli kesintisiz güç kaynakları

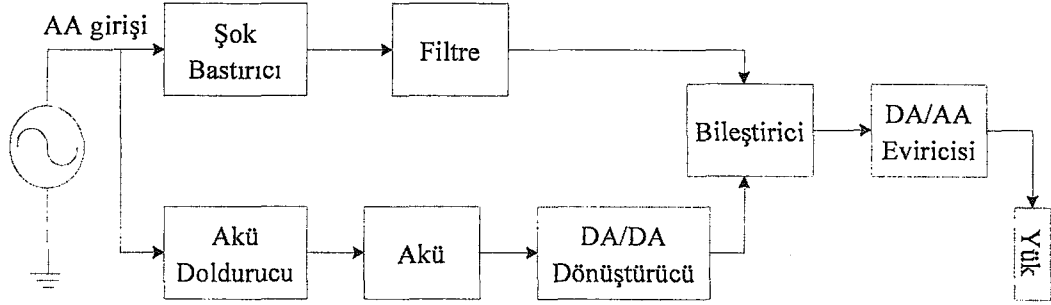
Bu sistemlerde evirici beklemesiz KKG' ların aksine uzun süre AA akım hattına bağlı kalmamaktadır. Beklemeli KKG' lar, şebeke gerilimi istenilen tolerans değerleri arasında iken AA hat gerilimini doğrudan yüke aktaran sistemlerdir. Şebeke gerilimi tolerans sınırı dışına çıktığında ya da AA hat gerilimi kesildiğinde akü-evirici katmanları, anahtar üzerinden hızlı bir şekilde devreye girerek yükün beslenmesi sağlamaktadır. Evirici çıkışında, çıkış gerilimindeki harmonikleri azaltmak için bir filtre devresi kullanılabilir. Şekil 2.3' te beklemeli KKG' ya ait blok şema verilmektedir.



Şekil 2.3. Beklemeli KGK' nın blok şeması

Beklemeli KGK' lar statik anahtar içermezler. Bu yüzden, bazı uygulamalarda yüke geçiş anındaki anahtarlama zamanı oldukça uzun olabilmektedir. Bu yapıdaki KGK' ların bazılarının çıkışı sinüsoidal bir dalga şeklinden ziyade kare dalga şekline benzemektedir. Bununla birlikte bilgisayar gibi yükler bu şartlarda çalışabilmektedir (34, 36).

Beklemeli ve beklemesiz KGK' lara ait yapısal özellikleri birleştirilerek melez beklemeli/beklemesiz KGK yapısı oluşturulabilmektedir. Şekil 2.4' te bu yapı gösterilmektedir. Güç normalde yük filtre/evirici bileşimi tarafından beslenmektedir. Bunun sonucunda akü doldurma katmanının maliyeti ve kapladığı alan küçülmektedir. Bu sebepten bu yapı, beklemeli KGK' ların sahip olduğu temel üstünlükleri taşımaktadır. AA hattında istenilen toleransın dışında bir değişme olduğu zaman yük akü tarafından beslenmektedir. Bu süre içinde DA/DA dönüştürücü, denetim devresinin ürettiği darbe genişlik sinyalleri ile anahtarlama yapılmaktadır. DA/DA dönüştürücü akü gerilimini ölçmek için kullanılmaktadır. Bu yapı AA akım hat gerilimi tolerans sınırları dışında olduğu süre içerisinde belli bir geçiş süresi gerektirmemektedir. Bu sebepten melez beklemeli/beklemesiz KGK' lar, beklemesiz KGK' nın üstünlüklerine de sahiptir. Bu sistemler KGK' nın işlevsiz kalması durumunda devreye giren statik anahtara sahip değildir (30).

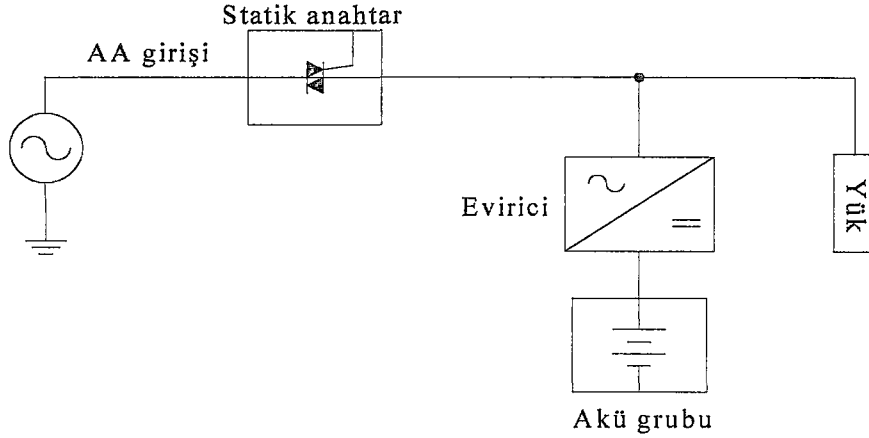


řekil 2.4. Melez beklemeli/beklemesiz KGK' nın blok řeması

Hat etkileřimli kesintisiz gũc kaynakları

Hat etkileřimli KGK' lar, yapısal olarak beklemeli ve beklemesiz KGK' ların arasındaki bir yapıyı temsil etmektedir (1). řekil 2.5' de hat etkileřimli KGK' ya ait blok řema verilmektedir. Evirici, bir taraftan kullanılan gũcũ yedeklerken diğerk taraftan geri gũnderme iřlemi aracılıđı ile kullanılan gũcũle etkileřim iinde bulunmaktadır. Evirici, bu iřlemi paralel olarak gerekleřtirmektedir. Bu nite aynı zamanda akũyũ de doldurmaktadır. Bu sebepten evirici, gerilim yũkseltme/gerilim dũřũrme katmanı olarak da adlandırılmaktadır. Hat etkileřimli KGK' lar otomatik gerilim dũzeltme ve delta evrim topolojilerini kullanmaktadır. Bu sistemler; normal, yedek ve bypass olmak zere  iřlem modunda alıřmaktadır.

Normal iřlem modunda enerji, KGK' ya ait eviricinin ana hatta paralel bađlanması sonucu oluřan gũcũn yũke yũnlendirilmesi ile sađlanmaktadır. Evirici ıkıř gerilimini elde etmek ya da akũyũ doldurmak iin bir yũnlendirici gibi alıřmaktadır. KGK' nın ıkıř frekansı giriř AA hattının frekansına bađlıdır. Yedek mod, AA giriř gerilimi tolerans sınırları dıřına ıktıđı ya da bu gerilim kesildiđi durumda devreye girmektedir. Bu mod sũresince yũke enerji akũ-evirici katmanları tarafından sađlanmaktadır ve statik anahtar, AA giriř kaynađını evirici geri beslemesinden korumak iin devre dıřı bırakılmaktadır. KGK hat gerilimi iin belirtilen řartlar gerekleřene kadar bu modda alıřmaktadır. Bypass modu, KGK' nın evirici katmanının iřlevsiz kalması durumunda devreye girmektedir.



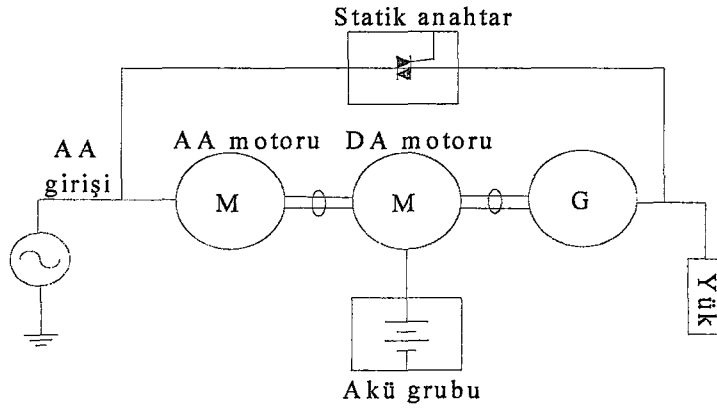
Şekil 2.5. Hat etkileşimli KGK' nın blok şeması

Hat etkileşimli KGK' lar, beklemesiz KGK' lara denk bir güç oranı ve daha düşük bir maliyet önermektedir. Bu sistemlerin sakıncaları; yalıtım eksikliği, gerilim sıçramaları ve yükselmelerine karşı zayıf koruma, doğrusal olmayan yüklerde düşük verim ve çıkış gerilim frekansındaki düzenleme eksikliği şeklinde verilmektedir (34).

2.3.2. Dönel kesintisiz güç kaynakları

Dönel KGK' lar; AA motoru, DA makinesi, AA jeneratörü ve akü grubundan oluşmaktadır. Şekil 2.6' da bu yapıyı temsil eden blok şema verilmektedir. AA hat gerilimi tolerans sınırları içerisinde iken DA makinesini süren motor AA hattından beslenmektedir. DA makinesi, jeneratör milini döndürerek yük için gerekli AA gücünü elde etmektedir. AA hat gerilimi, tolerans sınırları dışına çıktığında ya da kesildiğinde; DA makinesi için gerekli güç akü tarafından sağlanmaktadır.

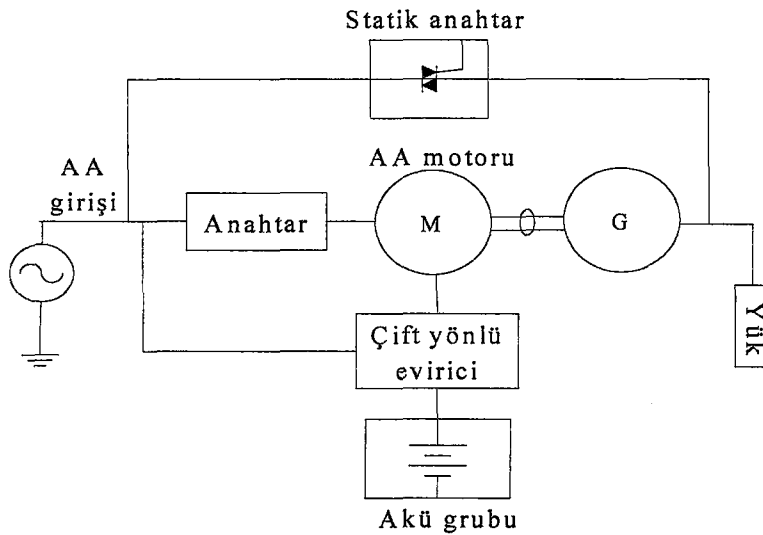
Bu sistemler elektriksel ve mekaniksel bir yapının ürünü olup statik KGK' lara göre oldukça güvenilirdir. Bununla birlikte bakım gereksinimleri, zayıf geçiş frekans cevapları, ağırlıkları ve büyük ebata sahip olmaları sakıncaları arasında gösterilmektedir.



Şekil 2.6. Dönel KGK' nın blok şeması

2.3.3. Melez statik/dönel kesintisiz güç kaynakları

Melez statik/dönel KGK' lar, dönel KGK' ların motor-jeneratör kümesi ile beklemez KGK' ların evirici yapısını en iyi şekilde bileştiren bir yapıyı göstermektedir. Motor-jeneratör kümesinin evirici tarafından güçlendirilmesi ile çıkış akım bozulması düşük, çıkış empedansı düşük, yüksek güvenilirlik ve geçiş frekansına sahip bir sistem elde edilmektedir. Şekil 2.7' de melez KGK' ya ait blok şema gösterilmektedir. Bu yapı; motor-jeneratör grubu, akü grubu, çift yönlü evirici ve statik anahtardan oluşmaktadır (32, 37).

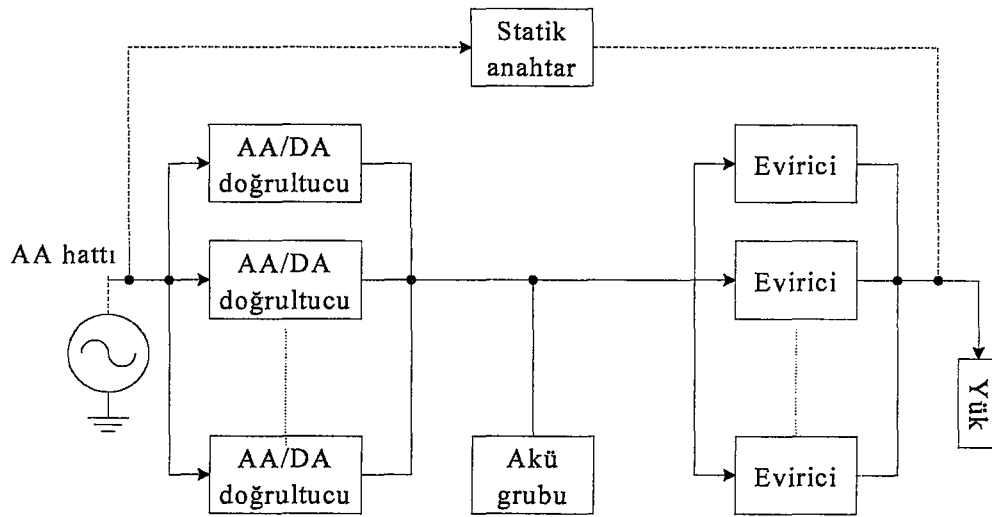


Şekil 2.7. Melez statik/dönel KGK' nın blok şeması

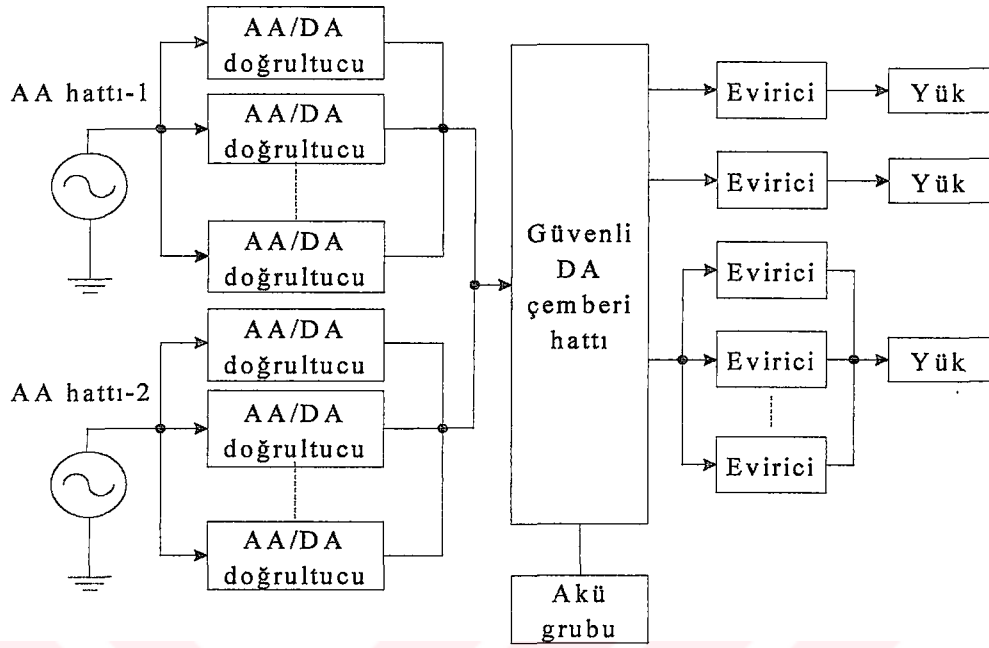
2.4. Kesintisiz Güç Kaynaklarında Paralel İşlem

KGK' larda paralel işlem kavramı her bir katmana ayrı ayrı uygulanabilmektedir. Şekil 2.8' de paralel bağlı çoklu doğrultucu ve eviricilerin bulunduğu bir KGK' nın blok şeması gösterilmektedir. AA/DA doğrultucu, DA hattına doğrultulmuş doğru gerilimi aktarmaktadır. Çoklu evirici katmanı ise DA hattından aldığı DA gerilimini AA gerilimine dönüştürerek yükü beslemektedir.

KGK' larda paralellik, Şekil 2.9' da gösterildiği gibi ayrı AA hatlarından beslenen bir DA hat etrafında birleştirilmiş ayrı doğrultucu ve eviricilerden oluşabilmektedir. Yük paylaşımı gerilim düşümü esnasında gerçekleştirilmektedir. Bu, DA hat gerilimindeki değişimlerin iletişim sinyalleri olarak kullanılabilceği anlamına gelmektedir. Yükteki herhangi bir değişim, benzer şekilde DA hattı geriliminde de bir değişime sebep olmaktadır. Doğrultucu, yükselen akım değerlerini istenilen gerilim seviyesine getirmek için gerilim denetim modunda çalışmaktadır. Akımdaki toplam yükselme ayrı doğrultucular arasında paylaşılmaktadır. Gerilimin basamak basamak düşmesi, doğrultucunun daha az yüklenmesini sağlamaktadır. Bu yapı farklı kritik yüklere sahip endüstriyel uygulamalarda yaygın bir şekilde kullanılmaktadır (32, 38, 39).



Şekil 2.8. Paralel bağlı çoklu doğrultucu ve eviricilerin bulunduğu KGK' nın blok şeması

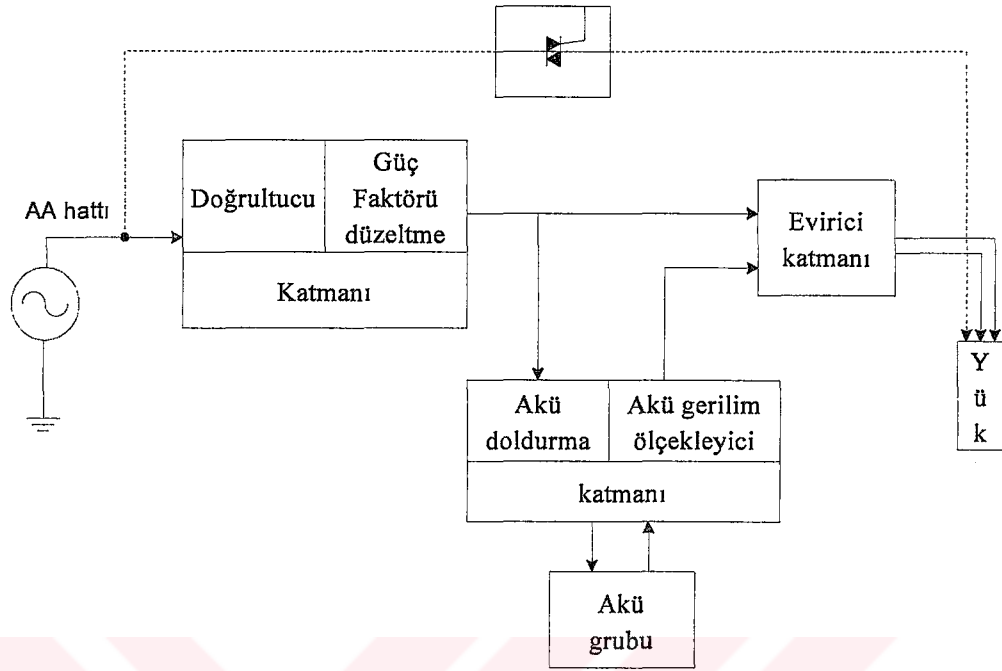


Şekil 2.9. DA hat çemberi çatısında bileştirilmiş paralel bağlı KKK' nın blok şeması

2.5. Kesintisiz Güç Kaynaklarının Güç Katmanlarında Kullanılan Anahtarlama Dönüştürücüler

Günümüzde tek faz olarak kullanılan modern KKK' ların çoğu beklemesiz yapıdadır. Bu yapı genel olarak GFD/doğrultma, akü grubu, akü doldurma/akü gerilim yükseltme ve evirici katmanlarından oluşmaktadır. Ayrıca KKK' nın işlevsiz kalması durumunda şebekeyi yüke bağlayan bir statik anahtar bulunmaktadır. Şekil 2.10' da bu yapıyı temsil eden bir KKK' ya ait blok şema gösterilmektedir.

Güç katmanları anahtarlama dönüştürücülerden oluşmakta olup, KKK' nın tasarım şekli katmanlarda kullanılacak anahtarlama dönüştürücünün tipini belirlemektedir. Tek faz bir KKK' nın GFD/doğrultma katmanı, AA/DA-DA/DA ya da AA/DA dönüştürücüden oluşabilmektedir. Genellikle tasarım bileşenlerini en aza indirmek için bu katmanda AA/DA dönüştürücüler kullanılmaktadır. Akü şarj ve akü gerilim yükseltme katmanı bir DA/DA dönüştürücüyü temsil etmektedir. Evirici katmanı ise tek faz DA/AA dönüştürücüdür. Bu yapıda yaygın olarak kullanılanlar; yarım köprü tipi eviriciler ve tam köprü tipi eviricilerdir.



Şekil 2.10. Beklemesiz KKG' nın temel üniteleri

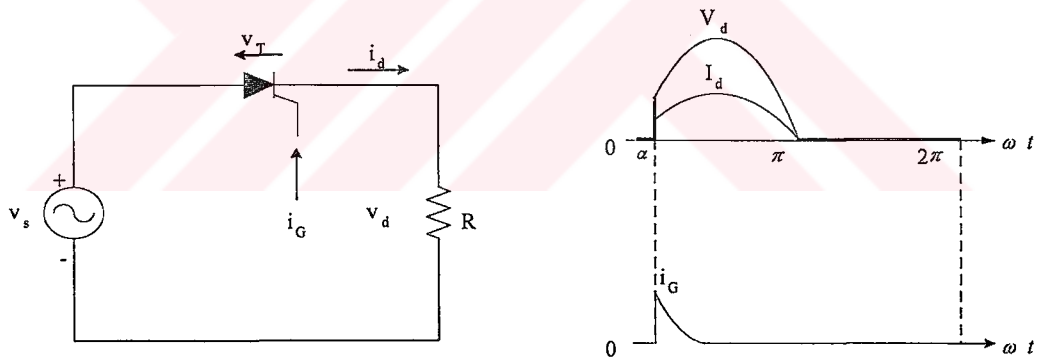
Sonuç olarak KKG' ların güç katmanlarında kullanılan anahtarlama dönüştürücü topolojileri; AA/DA dönüştürücüler, DA/DA dönüştürücüler ve DA/AA dönüştürücüler olmak üzere üç kategoride incelenmektedir.

2.5.1. AA/DA dönüştürücüler

AA/DA dönüştürücüler, AA gerilimini DA gerilimine dönüştüren elektronik devre düzenekleridir. Doğrultucular olarak da adlandırılmaktadır. Bu dönüştürücüler denetimsiz ve denetimli doğrultucular olmak üzere iki kategoride ele alınmaktadır. Modern tek faz beklemesiz KKG' ların giriş katmanında kullanılan doğrultucular denetimli doğrultucular olduğu için bu bölümde tek faz denetimli doğrultuculara değinilmektedir. Tek faz denetimli doğrultucular; tek faz hat komitasyonlu denetimli doğrultucular ve tek faz birim güç faktörlü doğrultucular olmak üzere iki kategoride incelenmektedir.

Tek faz hat komütasyonlu denetimli doğrultucular

Hat komütasyonlu denetimli doğrultucuların en basiti, Şekil 2.11’ de gösterilen tek faz denetimli yarım dalga doğrultuculardır. Bu devrede yük gerilimini denetlemek için tek bir tristör kullanılmaktadır. Tristörün üzerine düşen gerilim (v_T) pozitif ve kapısına (gate) kısa süreli bir (i_G) akım darbesi uygulanmış ise iletme geçmektedir. Tristörün kapısına uygulanan bu ateşleme darbesindeki gecikme (α) yük gerilimini denetlemek için kullanılmaktadır. Ateşleme açısı α , kaynak gerilimi (v_s)’ nin sıfır kesim noktasından tristörün iletme geçtiği nokta arasındaki fark bulunarak elde edilmektedir. Tristörün α miktarında gecikme ile iletme geçmesi, aynı gecikme miktarında kaynak geriliminin yük üzerine düşmesini sebep olmaktadır. Tristörün üzerinde düşen gerilimin negatif olması, tristörü kesime götürerek yük üzerindeki gerilimin sıfıra inmesini sağlamaktadır.



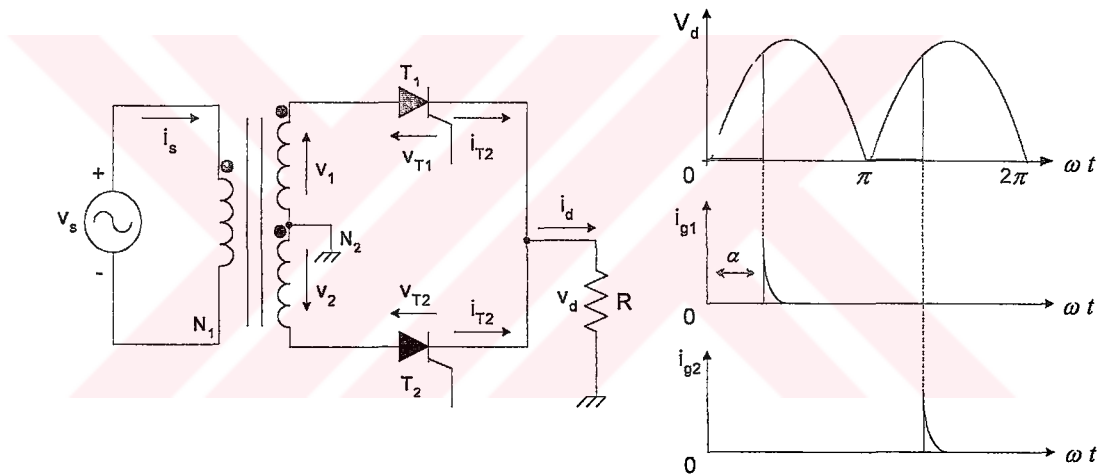
Şekil 2.11. Tek faz denetimli yarım dalga doğrultma devresi ve dalga şekilleri

Bu durumda yük üzerinde düşen ortalama gerilim Eş. 2.1 kullanılarak elde edilebilmektedir.

$$v_{da} = \frac{1}{2\pi} \cdot \int_{\alpha}^{2\pi} v_{\max} \cdot \sin \omega t \cdot d(\omega t) = \frac{v_{\max}}{2\pi} (1 + \cos \alpha) \quad [2.1]$$

Burada $v_{\max}$ kaynak geriliminin en yüksek değerini göstermektedir ve sabittir. Bu yüzden çıkış gerilimindeki değişimi sağlayan tek parametre α ateşleme açısıdır.

Şekil 2.12' de tek faz denetimli tam dalga doğrultma devresi gösterilmektedir. Herbir faza ait gerilimi (v_1 , v_2) elde etmek için orta uçlu transformatör kullanılmaktadır. Yük v_1 ve v_2 gerilimlerinin herbirinin pozitif alternanslarında tristörlerin iletme geçirilmesi ile beslenmektedir. T_1 tristörü v_{T1} ' in 0' dan büyük olduğu herhangi bir anda ateşlenerek iletme sürülmektedir. Ateşleme gecikmesi α ile simgelenen ateşleme açısı ile sağlanmaktadır. T_1 tristörü, akım negatif bir değer alana kadar iletim konumunu değiştirmezken, v_{T2} değeri sıfırdan büyük olduğu anda T_2 tristörü uygun bir ateşleme açısı ile iletme sürülmektedir. T_2 ' nin iletim süresi v_{T1} ' in sıfırdan büyük değer alana kadar devam etmektedir.



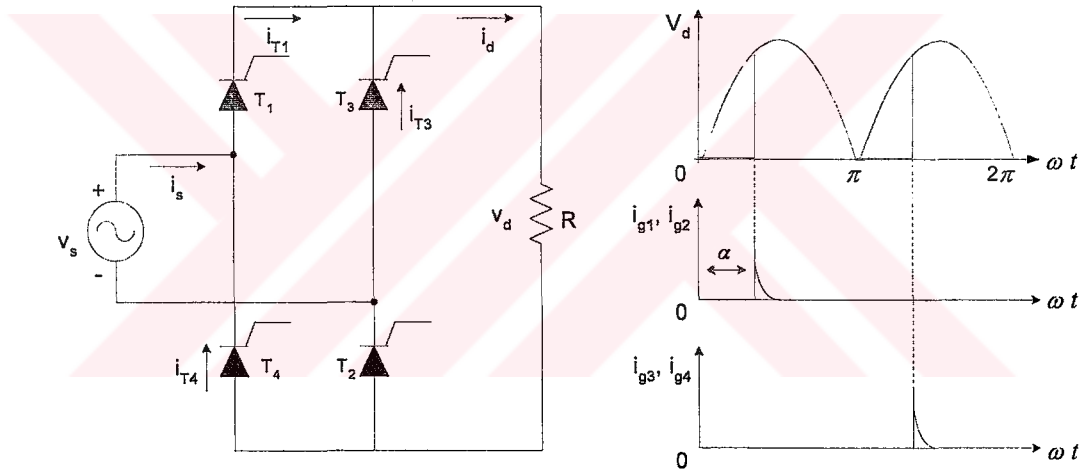
Şekil 2.12. Tek faz denetimli tam dalga doğrultma devresi ve dalga şekilleri

Çalışma durumuna göre yük üzerinde oluşan gerilimin ortalama değeri Eş. 2.2 kullanılarak elde edilmektedir.

$$v_{da} = \frac{1}{\pi} \cdot \int_{\alpha}^{\pi} v_{\max} \cdot \sin \omega t \cdot d(\omega t) = \frac{v_{\max}}{\pi} (1 + \cos \alpha) \quad [2.2]$$

T_1 iletim geçtiğinde AA kaynak akımı, $i_{T1} \cdot (N_2 / N_1)$ T_2 iletime geçtiğinde ise bu değer $-i_{T2} \cdot (N_2 / N_1)$ olmaktadır. Burada (N_2 / N_1) transformatör sarım oranını göstermektedir.

Hat komütasyonlu doğrultucuların sonuncusu, Şekil 2.13' te gösterilen tek faz denetimli köprü tipi doğrultucudur. Bu doğrultucuda ortalama yük gerilimini denetlemek için 4 tristör kullanılmaktadır. Aynı şekilde, doğrultucunun çıkış gerilimi dalga şekli ve ateşleme sinyalleri de verilmektedir. Akım sürekliliğinin sağlanabilmesi için v_s gerilim kaynağının pozitif yarım dalgası süresince T_1 ve T_2 eş zamanlı olarak ilettime geçerken, gerilim kaynağının negatif yarım dalgası süresince ise T_3 ve T_4 eş zamanlı olarak ilettime geçmektedir. Ateşleme sinyallerinin eş zamanlı olarak verilmesi her bir tristör çiftinde aynı ateşleme sinyalinin kullanılması ile sağlanmaktadır. Yük üzerinde düşen gerilimin ortalama değeri iki faz yarım doğrultucudaki formül kullanılarak elde edilmektedir (40).



Şekil 2.13. Tek faz denetimli köprü tipi doğrultma devresi ve dalga şekilleri

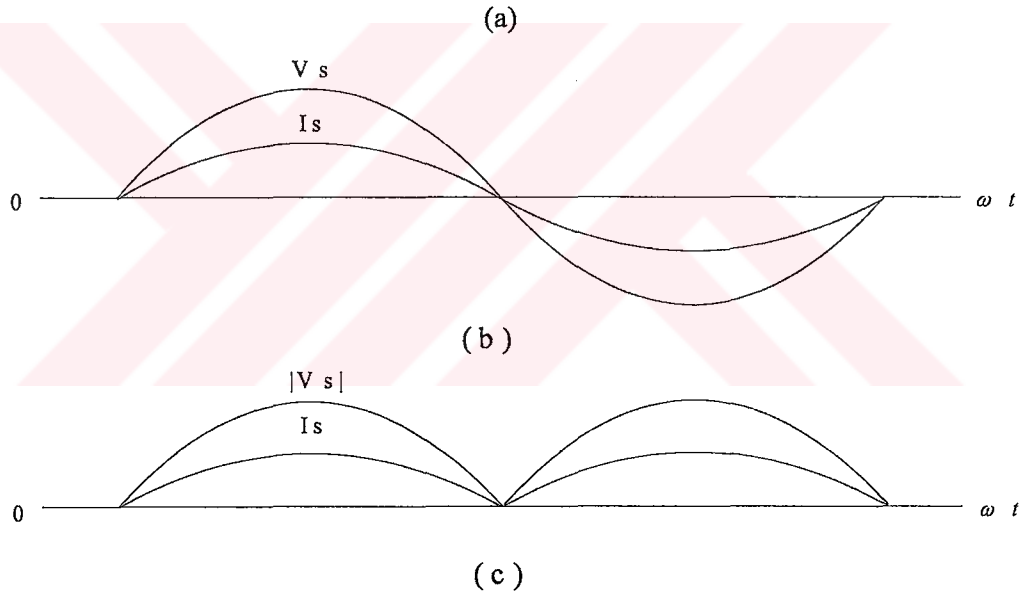
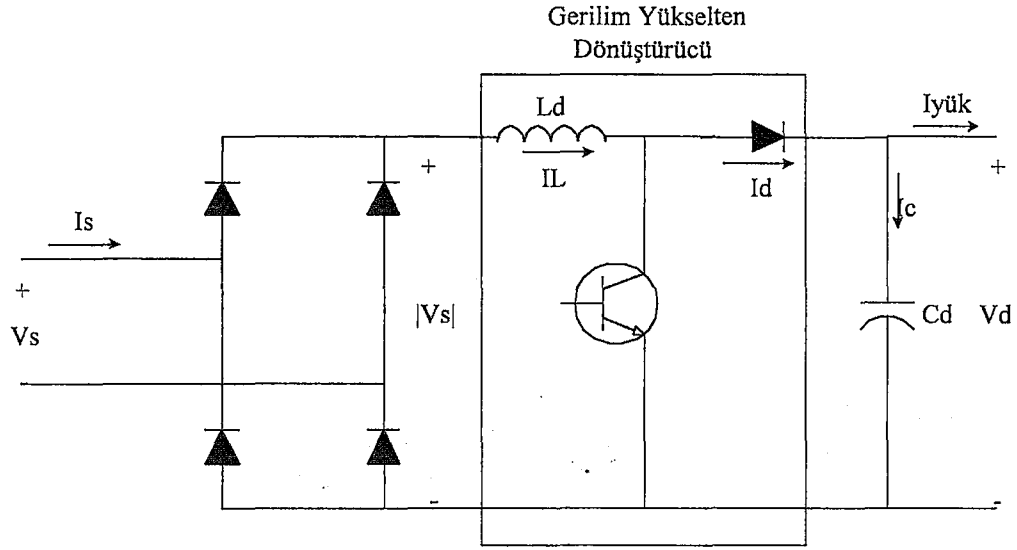
Tek faz birim güç faktörlü doğrultucular

Günümüzde kullanılan elektronik sistemlerin çoğu, bir veya daha çok anahtarlama gücü dönüştürücüsüne sahiptir. Bu dönüştürücüler, AA hattından sinüsoidal olmayan dalga şekline sahip bir akım çekmektedir. Giriş akımının ideal olmayan bu karakteristiği, AA hattı üzerinde çok sayıda problemlerin oluşmasına sebep olmaktadır. Faz kayması, güç kayıpları, düşük verim, giriş gerilim ve akımı üzerinde oluşan harmonikler, reaktif güç bileşenindeki yükseklik bu problemlerin birkaçını temsil etmektedir. Güç hattına bağlı sistemlerin temiz bir şebeke gerilimi ile

beslenebilmesi için sistemin şebekeden çektiği akımın şeklinin ideal sinüsoidal dalga şekline dönüştürülmesi gerekmektedir (41). Uygulamada giriş güç faktörünü düzeltmek ve giriş akımındaki harmonikleri en aza indirmek için birkaç çözüm yöntemi önerilmektedir. Genel olarak bu yöntemler pasif filtreler ve aktif filtreler şeklinde verilmektedir.

İlk yöntem; geleneksel köprü dönüştürücülerinin istenmeyen etkilerini bastırmak için kullanılırken, ikinci yöntem anahtarlamalı güç dönüştürücüler tarafından oluşturulan istenmeyen etkileri en aza indirmek ve güç faktörünü düzeltmek için kullanılmaktadır. Burada, günümüzde kullanılan KGK' lar ve onların beslediği yüklerin çoğu anahtarlamalı dönüştürücülerden oluştuğu için aktif filtre yöntemlerinde kullanılan birim güç faktörlü doğrultuculara ait topolojilere değinilmektedir. Bu topolojilerden yaygın olarak kullanılanları; tek faz gerilim yükselten doğrultucu, darbe genişlik modülasyonlu gerilim çiftleyicili doğrultucu ve darbe genişlik modülasyonlu köprü doğrultuculardır.

Gerilim yükselten dönüştürücü, GFD topolojileri arasında önemli bir yere sahiptir. Bu topoloji oldukça basit olup farklı denetim tekniklerini kullanarak düşük harmonikli giriş akımı ve 1'e oldukça yakın bir güç faktörü düzeltmesi sağlamaktadır. Buna ek olarak çıkış kondansatörünün etkili bir enerji depolama elemanı olması ve anahtarın toprakla bağlantılı olması sürücü devre tasarımını kolaylaştırmaktadır. Bu topolojinin temel sakıncaları; yüksek değerli çıkış kondansatöründen dolayı başlangıç akımının yüksek olması, aşırı yüklenme ve kısa devre şartları durumunda akım sınırlaması eksikliği, giriş ve çıkış katmanlarını birbirinden ayırmak için kullanılan yüksek frekans transformatörü araya sokulmasının zor olması ve çıkış geriliminin giriş geriliminden büyük olmasıdır. Şekil.2.14.a' da gerilim yükselten dönüştürücü topolojisine ait temel devre şeması gösterilmektedir. C_d kondansatörü hem güç elektroniği devresinin reaktif enerji depolama gereksinimini karşılamakta, hem de V_d üzerindeki dalgalanmayı en aza indirmektedir. Çıkış akımındaki dalgalanma büyük ölçüde yok edildiği için yüke verilen doğru akım, aktarılan gücün akım bileşenini oluşturmaktadır.



Şekil.2.14. Gerilim yükselten topoloji

- Gerilim yükselten dönüştürücü devresi
- Giriş akım ve gerilim dalga şekli
- Doğrultucu çıkışı akım ve gerilim dalga şekli

Devrenin çalışma prensibi oldukça basit olup Şekil 2.14.b' de gösterildiği gibi şebekeden çekilen akımın sinüsoidal ve gerilimle aynı fazda olması istenmektedir. Bu nedenle Şekil 2.14.a' daki tam köprü doğrultucunun çıkışındaki I_L ve V_s ' nin dalga şekilleri Şekil 2.14.c' de görüldüğü gibi birbirinin aynısıdır. Uygulamada

köprü doğrultucunun ve yükselten dönüştürücünün güç kayıpları oldukça azdır. Bu sebepten aşağıdaki analizlerde bu kayıplar ihmal edilmektedir.

Şekil 2.14.b' deki dalga şekillerinden $\hat{V}_s = \sqrt{2} \cdot V_s$ ve $\hat{I}_s = \sqrt{2} \cdot I_s$ iken giriş gücü;

$$p_{in}(t) = \hat{V}_s \left| \sin \omega t \right| \cdot \hat{I}_s \left| \sin \omega t \right| = V_s \cdot I_s - V_s \cdot I_s \cdot \cos 2\omega t \quad [2.3]$$

olarak elde edilmiştir. C_d kondansatörünün değeri oldukça büyük olduğu için V_d başlangıçta saf DA olarak kabul edilmektedir. Bunun sonucunda $V_d(t) = V_d$ olmakta olup çıkış gücünü veren formül Eş. 2.4' te gösterilmektedir.

$$p_d(t) = V_d \cdot I_d(t) \quad [2.4]$$

Şekil 2.14' teki akımın değeri ise;

$$I_d(t) = I_{yük} + I_c(t) \quad [2.5]$$

olarak elde edilmiştir. Eğer Şekil 2.14.a' daki yükselten dönüştürücü ideal kabul edilir ve anahtarlama frekansı sonsuz olarak düşünülürse, gerekli L_d empedansı ihmal edilecek kadar küçük olmaktadır. Bu durumda $p_{in}(t) = p_d(t)$ varsayımının kabul edilmesi de mümkündür. Buradan I_d ;

$$I_d(t) = I_{yük} + I_c(t) = \frac{V_s \cdot I_s}{V_d} - \frac{V_s \cdot I_s}{V_d} \cdot \cos 2\omega t \quad [2.6]$$

olarak elde edilir. Burada I_d ' nin ortalama değeri;

$$I_d = I_{yük} = \frac{V_s I_s}{V_d} \quad [2.7]$$

Kondansatör akımı ise;

$$I_c(t) = -\frac{V_s \cdot I_s}{V_d} \cos 2\omega t = -I_d \cdot \cos 2\omega t \quad [2.8]$$

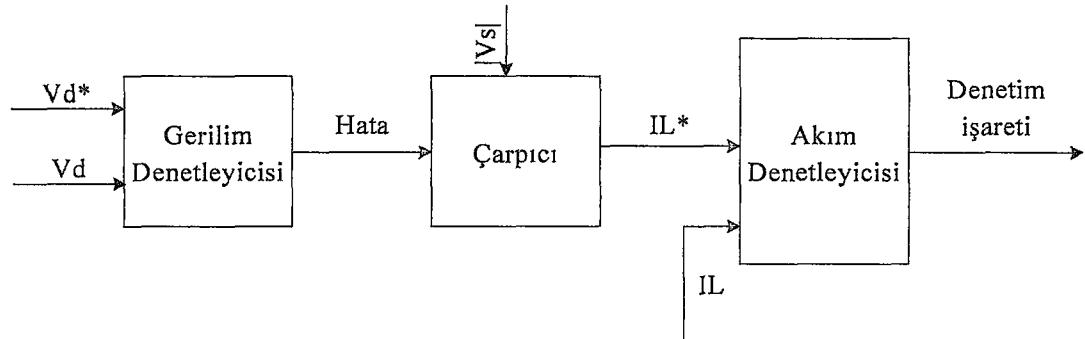
Yukarıdaki analizde kondansatör uçlarında dalgasız bir gerilim olduğu varsayılmış olsa da, istenirse salınım değeri aşağıdaki denklem kullanılarak bulunabilmektedir.

$$v_{d, salinalı}(t) = \frac{1}{C_d} \int I_c \cdot dt = -\frac{I_d}{2\omega C_d} \cdot \sin 2\omega t \quad [2.9]$$

Salınım değeri uygun büyüklükte bir kondansatör kapasitesi seçilerek sınırlandırılabilir. Doğru gerilimdeki dalgalanmayı azaltmak için Eş. 2.6' daki denkleme uygun ayar frekansına sahip ve şebeke frekansının iki katı olan bir seri LC rezonans devresi, C_d kondansatörüne paralel bağlanmaktadır. Burada unutulmaması gereken en önemli husus; I_d akımı içerisinde bulunan anahtarlama frekanslı bileşenleri ile yük akımındaki yüksek frekanslı bileşenlerin C_d kondansatörü üzerinden akmasıdır.

Yükselten tip dönüştürücünün girişindeki akımın dalga şeklinin biçimlendirilebilmesi için, dönüştürücünün akım denetimli konumda çalıştırılması gerekmektedir. Şekil 2.15' te güç faktörü düzeltimi için gerekli güç katmanının denetiminde kullanılan geri besleme denetim devresi gösterilmektedir. Burada, I_L akımı istenen referans değeri $I_L^*(t)$ ile gösterilmekte olup dalga şekli $|V_s|$ 'nin ki ile aynıdır. $I_L^*(t)$ 'nin en büyük değeri; yükün ve giriş geriliminin değişmesine karşı, güç dönüştürücüsünün çıkış gerilimini V_d^* referans gerilim değerine eşit tutacak düzeyde olmalıdır. $I_L^*(t)$ 'nin dalga şekli; algılayıcıdan alınan giriş akımının ölçeklendirilmiş değeri ile V_d^* ile ölçülen V_d arasındaki farka göre çalışan gerilim denetleyicisinin çıkış değerinin bir çarpıcıdan geçirilmesi sonucunda elde edilmektedir. Güç katmanındaki anahtarın

konumunu, akım algılayıcısından alınan akım değeri ile referans akım arasındaki hatayı değerlendirerek akım denetleyicinin çıkış değeri belirlemektedir.



Şekil 2.15. Denetim devresinin blok şeması

Şekil 2.16' da C_1 ve C_2 ile simgelenmiş iki filtre kondansatörü ve iki transistör kullanan gerilim çiftleyicili darbe genişlik modülasyonlu doğrultucu devresi verilmektedir. Bu yapı, doğrultma ve güç faktörü düzeltmesini aynı anda yerine getirmesi ve yapısında az elemanın kullanılmasından dolayı KKG' larda yaygın bir şekilde kullanılmaktadır. T_1 ve T_2 transistörleri i_s giriş akım dalga şeklini ve v_o çıkış DA gerilimini denetlemek için kullanılan tamamlayıcı anahtarlardır. v_{C1} ve v_{C2} kondansatör gerilimleri giriş akım denetimini sağlamak için v_s giriş gerilimin tepe değerinden daha yüksek seçilmektedir.

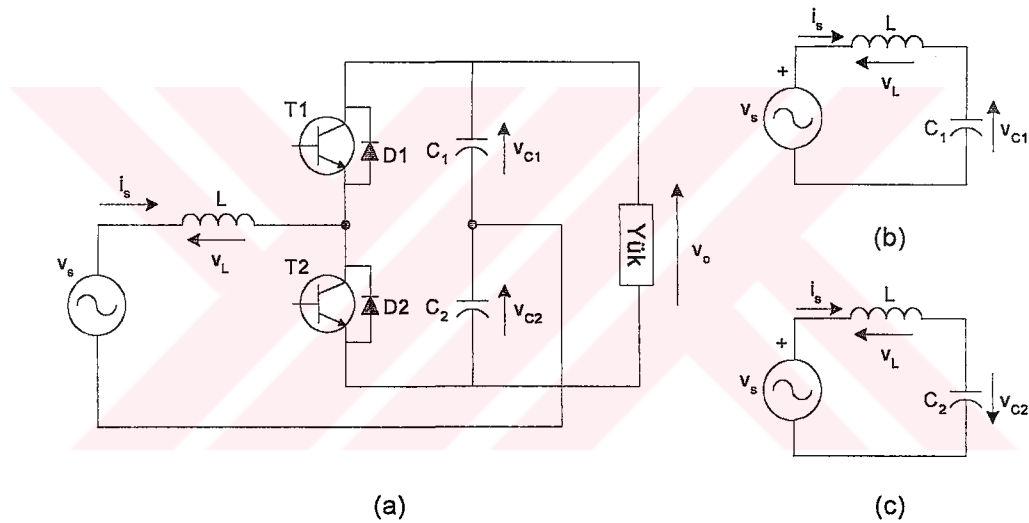
T_1 iletimde iken doğrultucunun eşdeğeri Şekil 2.16.b' de gösterilmektedir. Göz denkleminde elde edilen bobin geriliminin dinamik cevabı Eş. 2.10' da verilmektedir.

$$v_L = L \frac{di_s}{dt} = v_s(t) - v_{C1}(t) < 0 \quad [2.10]$$

Denklemden giriş akımının düştüğü anlaşılmaktadır. Şekil 2.16.c' de ise T_2 iletime geçtiği durum için doğrultucunun eşdeğer devresi gösterilmektedir. Eş değer devreden elde edilen bobin üzerindeki gerilimin değeri Eş. 2.11' de verilmektedir.

$$v_L = L \frac{di_s}{dt} = v_s(t) + v_{C1}(t) > 0 \quad [2.11]$$

Bu durumda ise giriş akımı yükselmektedir. Bu sebepten giriş akımı dalga şekli T_1 ve T_2 transistörleri uygun bir şekilde ilettime geçirilerek denetlenmektedir. Burada bu dalga şeklinin istenilen şekle getirilmesi; kullanılan denetim yöntemi, bobin ve kondansatör değerlerine bağlıdır. Kondansatör ve bobinin akımın şekillendirilmesi ile ilgili problemleri ortadan kaldırmak için, gerçek akım üzerine kondansatör üzerinde düşen gerilim farkıyla orantılı bir ofset sinyali eklenmesi gerekmektedir.



Şekil 2.16. Darbe genişlik modülasyonlu gerilim çiftleyicili doğrultma devresi

- Doğrultucuya ait güç devresi
- T_1 iletimde iken oluşan eşdeğer devre
- T_2 iletimde iken oluşan eşdeğer devre

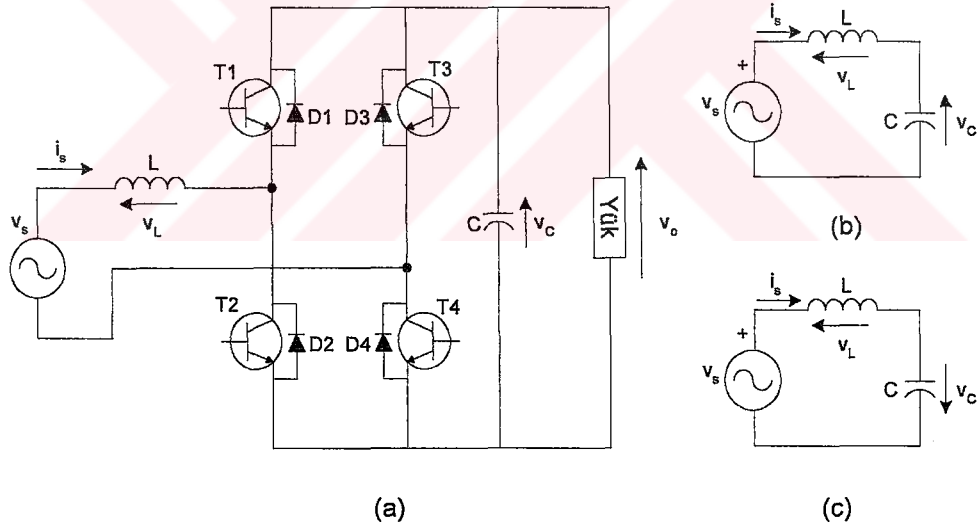
Şekil 2.17.a' da güç faktörü düzeltiminde kullanılan, darbe genişlik modülasyonlu tam köprü tipi doğrultma devresi gösterilmektedir. Bu doğrultucuda, v_o DA gerilimini denetlemek için paralel bağlı diyotlardan oluşan 4 transistör kullanılmaktadır. Darbe genişlik modülasyonlu anahtarlama stratejisi ile; T_1 - T_4 iletimde iken T_2 - T_3 yalıtımda ve T_2 - T_3 iletimde iken T_1 - T_4 yalıtımda olmak üzere iki iletim modu oluşmaktadır. Bu topolojide, çıkış gerilimi v_o ' nun giriş akımını şekillendirebilmesi için AA kaynağı v_s ' nin tepe değerinden daha yüksek olması

gerekmektedir. Şekil 2.17.b' de T_1 - T_4 iletimde ve T_2 - T_3 yalıtımda iken oluşan eşdeğer devre gösterilmektedir. Bu durumda, bobin üzerinde düşen gerilimin değeri Eş. 2.12' deki gibi bulunmaktadır.

$$v_L = L \cdot \frac{di_s}{dt} = v_s(t) - v_o < 0 \quad [2.12]$$

T_2 - T_3 iletimde iken T_1 - T_4 yalıtımda oldu durum için devrenin eşdeğeri Şekil 2.17.c' de verilmektedir. Bu eşdeğerden bobin üzerinde düşen gerilimin değeri Eş. 2.13 kullanılarak elde edilmektedir.

$$v_L = L \cdot \frac{di_s}{dt} = v_s(t) + v_o > 0 \quad [2.13]$$



Şekil 2.17. Darbe genişlik modülasyonlu köprü tipi doğrultma devresi

- Doğrultucuya ait güç devresi
- T_1 - T_4 iletim modu için devre eşdeğeri
- T_2 - T_3 iletim modu için devre eşdeğeri

Eş.213'te verilen denklemden ikinci modda giriş akımının ani değerinin yükseldiği anlaşılmaktadır. Akım dalga şekli, gerilim yükselten dönüştürücüde kullanılan denetim tekniğine benzer bir şekilde denetlenebilmektedir (40,42).

2.5.2. DA/DA dönüştürücüler

DA/DA dönüştürücüler, DA gerilimini DA gerilimine dönüştüren ve yüksek frekansta çalışan güç elektroniği devreleridir. Bu dönüştürücülerin yüksek frekansta çalışmaları daha hafif ve düşük ebatlı transformatör, filtre bobin ve kondansatör kullanımına olanak sağlamaktadır. Buna ek olarak çalışma frekansının yükseltilmesi ile dönüştürücünün dinamik cevabı artırılmaktadır.

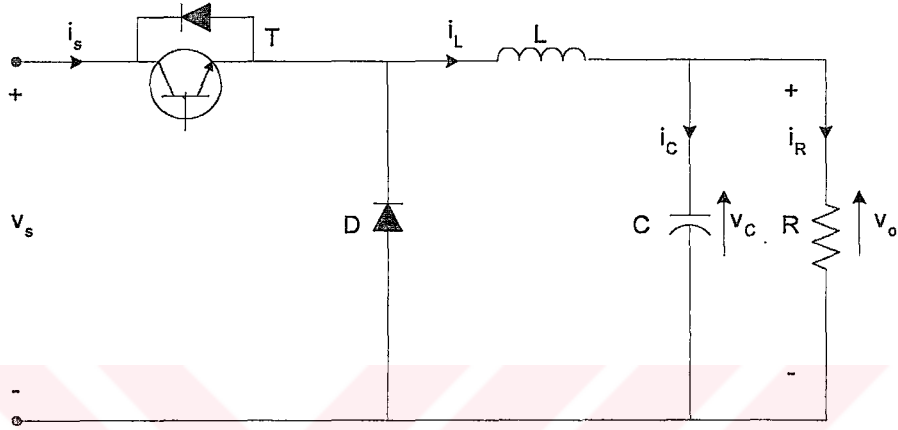
DA/DA dönüştürücüler; katı anahtarlamalı (hard-switching) darbe genişlik modülasyonlu dönüştürücüler ve yumuşak anahtarlamalı (soft-switching) dönüştürücüler olmak üzere iki kategoride incelenmektedir. Burada tasarımı yapılan KKG' da kullanılan dönüştürücüler ele alınmaktadır.

Gerilim düşüren DA/DA dönüştürücüler

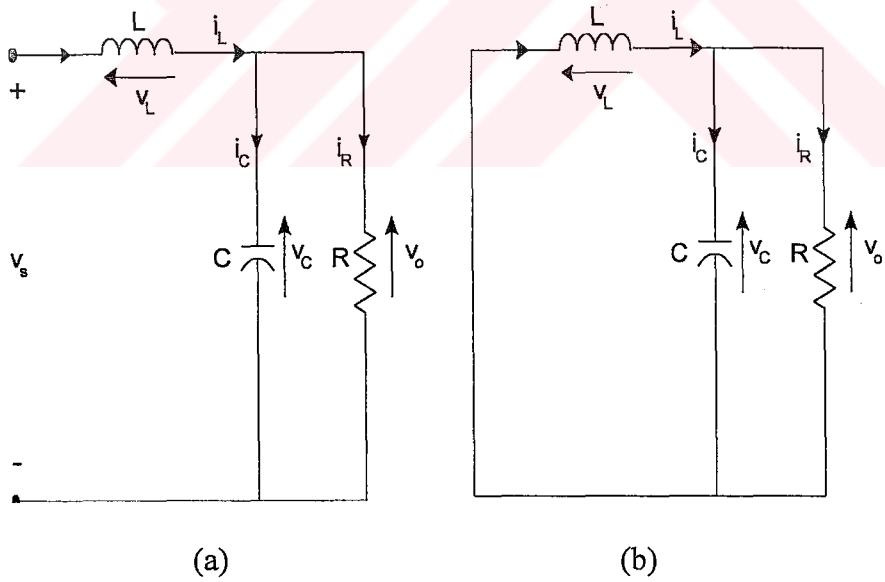
Gerilim düşüren DA/DA dönüştürücüler, girişine uygulanan DA gerilimini istenilen referansta düşürerek çıkışına aktarmaktadır. Yaygın olarak kullanıldığı yerler; regüleli DA güç kaynakları, DA motor hız denetim devreleridir. Şekil 2.18, saf bir direnç besleyen gerilim düşüren dönüştürücünün güç devresini göstermektedir. Bu yapısal olarak DA gerilim kaynağı, güç anahtarı, hızlı diyot, filtre bobini ve kondansatöründen oluşmaktadır. Bobin ve kondansatör çıkış gerilimi üzerindeki dalgalanma miktarını belirleyen parametrelerdir. Bu parametrelerin değeri dönüştürücünün hangi modda çalışacağına karar vermektedir. Şayet bobinin değeri yeterince büyük ise akım hiçbir zaman sıfır olmayacağı için dönüştürücü sürekli iletim modunda çalışmaktadır. Tersisi durumunda ise dönüştürücü süresiz akım modunda işlem görmektedir.

Güç anahtarı beyzine bir tetikleme sinyali geldiği zaman iletime geçmektedir. Akım devresini DA gerilim kaynağının (+) noktasından çıkıp bobin, kondansatör ve direnç üzerinden kaynağın (-) noktasına gelerek tamamlamaktadır. Bu durumda oluşan devre eşdeğeri Şekil 2.19.a' da gösterilmektedir. Güç anahtarının beyzine gelen tetikleme sinyali kesildiğinde ise transistör yalıtıma geçmektedir ve bobin üzerinde

indüklenen ters enerji ile D diyotu ilettime geçmektedir. Diyotun kısa devre olması ile kondansatör üzerindeki gerilim L bobini ve R yükü tarafından çekilen akımlardan dolayı boşalmaya başlamaktadır. Bu durumda oluşan eşdeğer devre ise Şekil 19.b' de gösterilmektedir.



Şekil 2.18. Gerilim düşüren dönüştürücünün güç devresi



Şekil 2.19. Gerilim düşüren dönüştürücü için devre eşdeğerleri

- a. Güç anahtarı iletimde iken devre eşdeğeri
- b. Güç anahtarı kesimde iken devre eşdeğeri

Şekil 2.20' de sürekli iletim modunda çalışan gerilim düşüren dönüştürücü için bobin üzerinde düşen gerilim ve akıma ait dalga şekilleri görülmektedir. Bu modda bobin

akımı kesintisiz olarak akmaktadır. t_{on} süresince anahtar bobin akımı iletmekte olup diyot ters polarize edilmektedir. Bu, Şekil 2.20 'de görüldüğü gibi bobin üzerinde $v_L = v_s - v_o$ gibi pozitif gerilim oluşturmaktadır. Anahtar kesim durumuna geçtiği durumda, bobinde depolanan enerjiden dolayı bobin akımı akmaya devam etmekte olup, akım devresini diyot üzerinden tamamlayarak $v_L = v_o$ negatif bir gerilim oluşmasına sebep olmaktadır. Sürekli iletim modunda dalga şekli bir periyottan diğerine tekrar etmek durumunda olduğu için bobin geriliminin bir periyottaki integrali sıfır olmak durumundadır. $T_s = t_{on} + t_{off}$ olduğundan;

$$\int_0^{T_s} v_L . dt = \int_0^{t_{on}} v_L . dt + \int_{t_{on}}^{T_s} v_L . dt = 0 \quad [2.14]$$

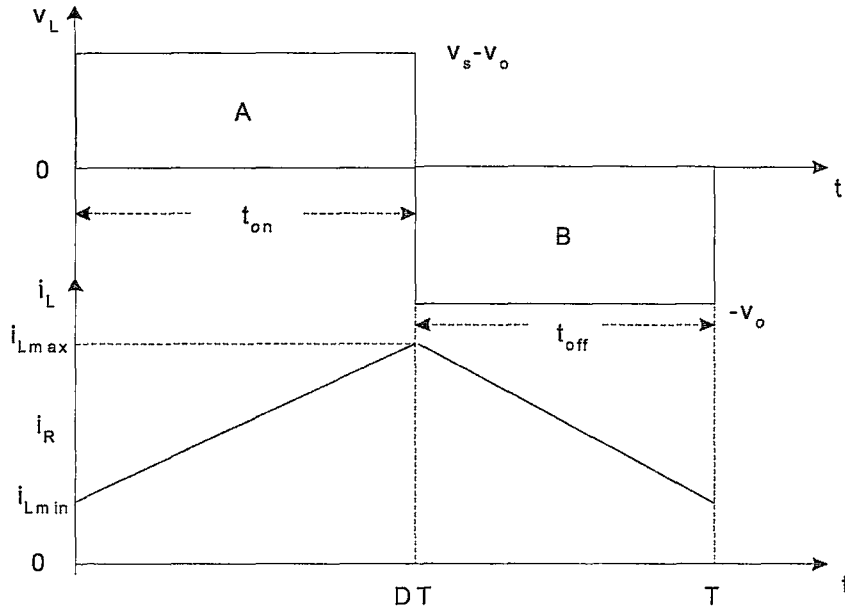
Eş.214' ten, Şekil 2.20 'de gösterilen A ve B alanlarının birbirlerine eşit olduğu görülmektedir.

$$(v_s - v_o) t_{on} = v_o . (T_s - t_{on}) \Rightarrow \frac{v_o}{v_s} = \frac{t_{on}}{T_s} = d \quad [2.15]$$

Eş. 2.15' ten çıkış geriliminin anahtarın tetiklenme oranını ile doğrusal olarak değiştiği görülmektedir.

Devre elemanları üzerindeki kayıplar ihmal edildiği durumda giriş gücü P_s çıkış gücü P_o ' ya eşit olmaktadır. Bu eşitlikten yararlanarak elde edilen görev saykılı oranı d ' nin giriş ve çıkış akımları ile bağıntısını veren eşitlik aşağıda gösterilmektedir.

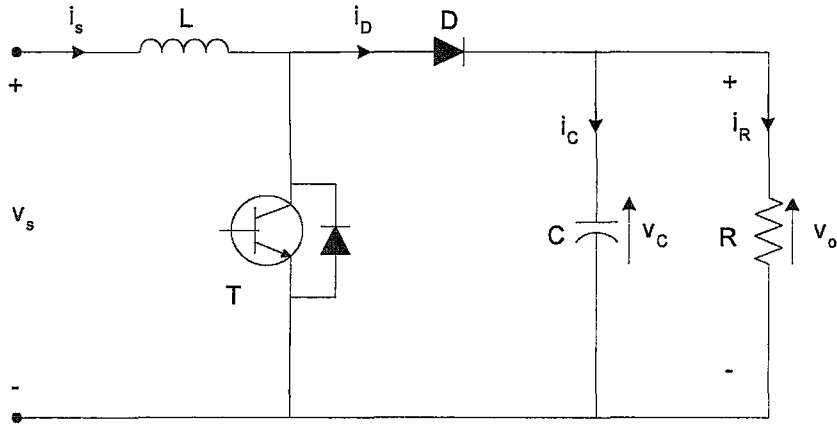
$$P_o = P_s \Rightarrow V_s . I_o = v_o . i_o \Rightarrow \frac{i_o}{i_s} = \frac{v_s}{v_o} = \frac{1}{d} \quad [2.16]$$



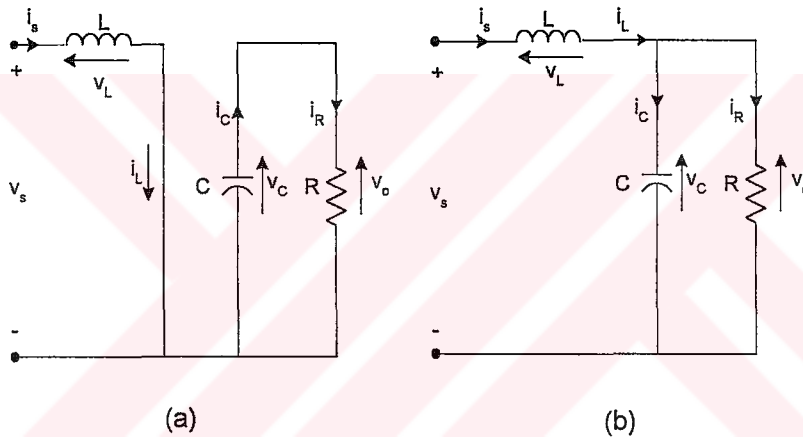
Şekil 2.20. Gerilim düşüren dönüştürücünün bobin üzerinde düşen akım ve gerilim dalga şekilleri

Gerilim yükselten DA/DA dönüştürücüler

Şekil 2.21' de darbe genişlik modülasyonlu gerilim yükselten dönüştürücüye ait güç devresi gösterilmektedir. Gerilim yükselten dönüştürücünün yapısı; DA gerilim kaynağı v_s , yükselme bobini, güç anahtarı, diyot, filtre kondansatörü ve saf dirençten oluşmaktadır. Bu dönüştürücüler genel olarak çıkış gerilimi ayarlı DA güç kaynakları ile DA motorlarının enerji geri kazanımı frenlemesinde kullanılmaktadırlar. Gerilim yükselten dönüştürücüde çıkış gerilimi her zaman giriş geriliminden daha büyüktür. Transistörün beyzine herhangi bir tetikleme geldiği durumda transistör iletme geçmekte ve diyot ters kutuplanmaktadır. Bu durumda giriş devresi çıkış devresinden ayrılarak ve kaynak akımının tamamını bobin üzerinden geçirmektedir. Bu durumu temsil eden eşdeğer devre şeması Şekil 2.22.a' da görülmektedir. Transistörün beyzine gelen tetikleme sinyali kesildiğinde ise transistör kesime gitmektedir. Bu durumda, çıkış hem kaynak hem de bobin üzerinde biriken enerji ile beslenmeye başlamaktadır. Burada devrenin sürekli iletim modunda çalıştığı ve kaynaktan gelen enerji kesildiğinde çıkış filtre kondansatörünün değerinin yükü beleyecek düzeyde olduğu kabul edilmektedir.



Şekil 2.21. Gerilim yükselten dönüştürücünün güç devresi



Şekil 2.22. Gerilim yükselten dönüştürücünün devre eşdeğerleri
 a. Güç anahtarı iletimde iken devre eşdeğeri
 b. Güç anahtarı kesimde iken devre eşdeğeri

Şekil 2.23, sürekli iletim modunda bobin akımına ait dalga şekillerini göstermektedir. Kararlı durumda, bir zaman periyodunda bobin üzerindeki geriliminin zamana göre integrali sıfırdır (41, 43).

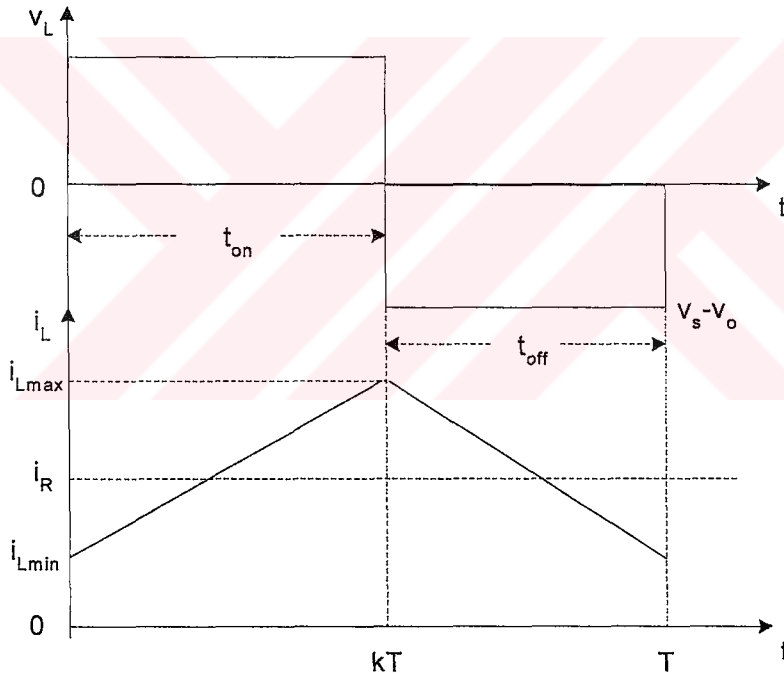
$$v_s \cdot t_{on} + (v_s - v_o) t_{off} = 0 \quad [2.17]$$

Her iki tarafı T_s ile bölüp terimler tekrar düzenlenerek çıkış ile görev süresi oranı arasındaki bağıntı elde edilmektedir.

$$\frac{v_o}{v_s} = \frac{T_s}{t_{off}} = \frac{1}{1-d} \quad [2.18]$$

Kayıplar ihmal edildiğinde $P_s = P_o$ olmaktadır.

$$v_s \cdot i_s = v_o \cdot i_o \Rightarrow \frac{i_o}{i_s} = (1-d) \quad [2.19]$$



Şekil 2.23. Gerilim yükselten dönüştürücünün bobin üzerinde düşen akım ve gerilim dalga şekilleri

2.5.3. DA/AA dönüştürücüler

DA/AA dönüştürücüler, DA gerilimini istenilen gerilim ve frekansta AA gerilimine çeviren güç elektroniği devreleridir. Bu devreler aynı zamanda evirici olarak ta

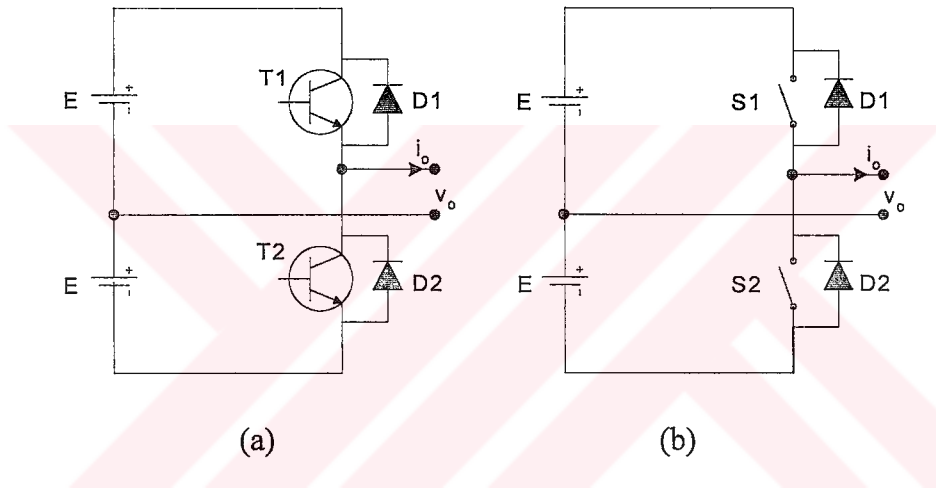
adlandırılmaktadır. Eviriciden elde edilecek dalga'nın şekli ve frekansı, eviricide kullanılan yarı iletken devre elemanların karakteristiğine, iletim-kesim sürelerine ve çıkış filtresinde kullanılan elemanlarının değerlerine bağlıdır. İdeal eviricilerde çıkışın tam sinüsoidal dalga şekline sahip olması beklenirken, uygulamada bu, belirli harmoniklere sahip bir dalga şeklini temsil etmektedir. Düşük ve orta güç uygulamaları için bu dalga şekli kare dalga, yüksek güç uygulamaları için ise düşük bozulmasına sahip sinüsoidal dalga biçimindedir. Tipik olarak tek faz eviricilerin çıkış gerilim ve frekansları; 120 V/60 Hz, 220 V/50Hz ve 115 V/400 Hz şeklinde temsil edilmektedir.

Eviriciler besleme tipine göre gerilim beslemeli ve akım beslemeli olmak üzere iki kategoride incelenmektedir. Gerilim beslemeli eviricilerde; DA giriş gerilimi sabit ve yük üzerinden geçen akımdan bağımsızdır. Geçen akımın dalga şekli yük tarafından biçimlendirilirken, bu evirici çıkış gerilimini oluşturmaktadır. Düşük DA kaynak empedansı için zorlamalı tip komütasyon devreleri kullanılmaktadır. Akım beslemeli eviricilerde ise kaynak akımı hızlı bir şekilde değişmemektedir. Bu işlem DA güç kaynağını akımdaki değişimlere karşı koruyan bir bobin ile sağlanmaktadır. Yük akımının genliği, giriş DA geriliminin büyük yük endüktansına oranının ayarlanması ile belirlenmektedir. Bu sebepten eviricinin yükteki değişimlere karşı verdiği tepki yavaştır. Bu tipteki eviricilerde kaynak empedansı düşük olmadığı için zorlamalı tip komütasyon teknikleri ihtiyaç duyulmaktadır. Tek fazlı uygulamalarda yarım köprü gerilim beslemeli eviriciler (GBE) ve tam köprü GBE' ler yaygın olarak kullanılmaktadır (43).

Yarım köprü gerilim beslemeli eviriciler

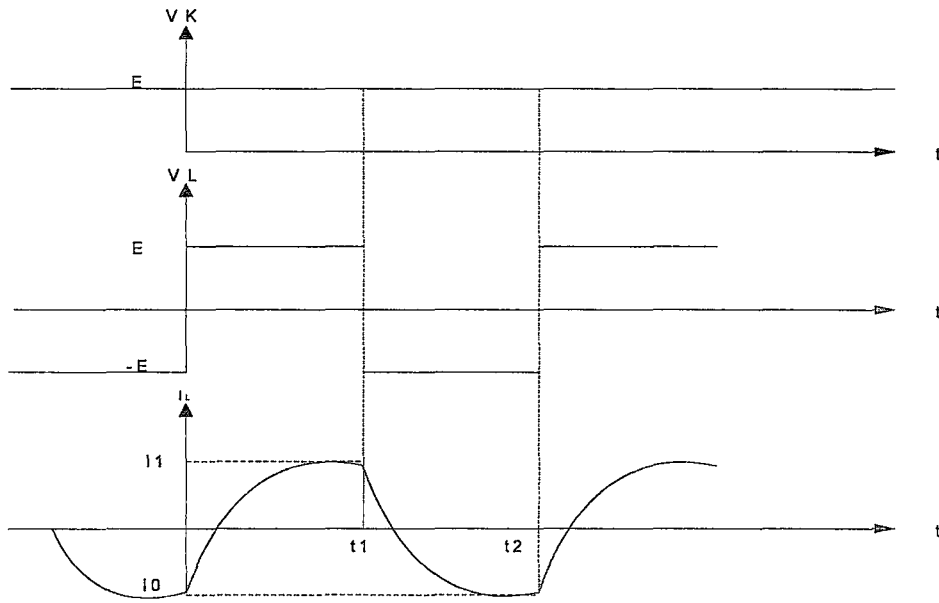
Şekil 2.24' te yarım köprü GBE devresinin güç devresi ve eşdeğeri verilmektedir. Evirici iki ayrı kaynaktan beslendiği için aynı zamanda parçalı kaynak evirici olarak da adlandırılmaktadır. Yarım köprü GBE' de, bir nötr noktasına olanak sağlamak için iki yüksek kapasiteli kondansatöre ihtiyaç duyulmaktadır. Bu yapı, aynı zamanda DA hattında oluşan akım harmoniklerinin yok edilebilmesi için de gereklidir.

Şekil 2.24.b' deki devrede zamanın % 50' lik bölümünde bir anahtar kapalı iken diğer anahtar açıktır. Zamanın diğer bölümünde ise aynı işlemin tersi tekrarlanmaktadır. İlk % 50' lik periyotta T_1 transistörü iletimde iken T_2 transistörü yalıtımda kalır. Bu zaman zarfında yük üzerinde oluşan gerilimin değeri $v_L = E$ şeklindedir. İkinci % 50' lik periyotta ise T_1 yalıtımda iken T_2 iletimde tutulmaktadır. Bu durumda yük üzerinde oluşan gerilim ise $v_L = -E$ olarak elde edilmektedir. Şekil 2.25' te verilen yarım köprü bağlantılı eviriciye ait dalga şekillerinden bu durum açık bir şekilde görülmektedir.



Şekil 2.24. Yarım köprü GBE devresi
 a. GBE' ye ait güç devresi
 b. GBE' ye ait eşdeğer devre

Yarım köprü bağlantılı eviricilerde kullanılan D_1 ve D_2 diyotlarının görevi şu şekilde açıklanmaktadır. Şekil 2.25' ten anlaşılacağı üzere t_1 zamanında S_1 anahtarı açılmadan önce I_L akımı pozitifdir. T_1 anahtarının açılıp T_2 anahtarının kapanması üzerine V_L ' nin işaretinin değişmesine rağmen I_L belli bir zaman pozitif kalması beklenmektedir. Bu periyotta akım yönünün değişmesi I_L ' nin işaretini etkilememektedir. Bu problemi ortadan kaldırmak için her bir anahtarlama elemanına ters yönde paralel bir diyot bağlanmaktadır. Bu şekilde bir önceki periyotta yük üzerinde oluşan ters akım diyot üzerinden devresini tamamladıktan sonra anahtarlama elemanının tam olarak iletme geçmesini sağlamaktadır.



Şekil 2.25. Yarım köprü GBE' ye ait dalga şekilleri

Tam köprü gerilim beslemeli evirici

Şekil 2.26' da tam köprü GBE' nin güç devresi ve onun anahtarlama eşdeğeri gösterilmektedir. Bu yapı yarım köprü GBE yapısına benzemekle birlikte kullanılan ikinci kol nötr noktasını doğrudan yüke bağlamaktadır. Bunun sonucunda ikinci bir kaynak kullanımı gereksinimi ortadan kaldırılmıştır. Anahtarların açılma durumunda empedans üzerinde depolanmış enerji, herbir anahtara paralel bağlanarak D_1 , D_2 , D_3 ve D_4 diyotları aracılığı ile kaynağa gönderilmektedir.

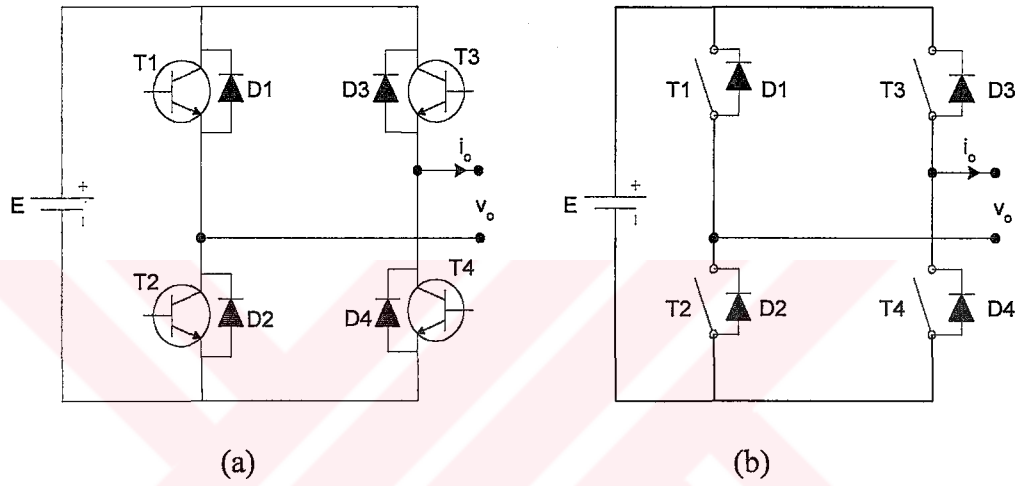
Şekil 2.27' de ise herbir yarım peryotta anahtarların açılıp kapanması sonucunda oluşan çıkış dalga şekilleri verilmektedir. İlk yarım peryotta T_1 ve T_4 transistörleri iletimde iken T_2 ve T_3 transistörleri yalıtımda kalmaktadır. Bu duruma ait çıkış Eş. 2.20' de verilmektedir.

$$E = L \cdot \frac{di}{dt} + I_L \cdot R$$

[2.20]

İkinci yarım peryotta T_1 ve T_4 yalıtımda iken T_2 ve T_3 iletimde kalmaktadır. İndüktif yükün doğasından dolayı depolanan enerji D_2 ve D_3 diyotları ile kaynağa gönderildikten sonra T_2 ve T_3 iletime geçmektedir.

$$-E = L \cdot \frac{di}{dt} + I_L \cdot R \quad [2.21]$$



Şekil 2.26. Tam köprü GBE devresi

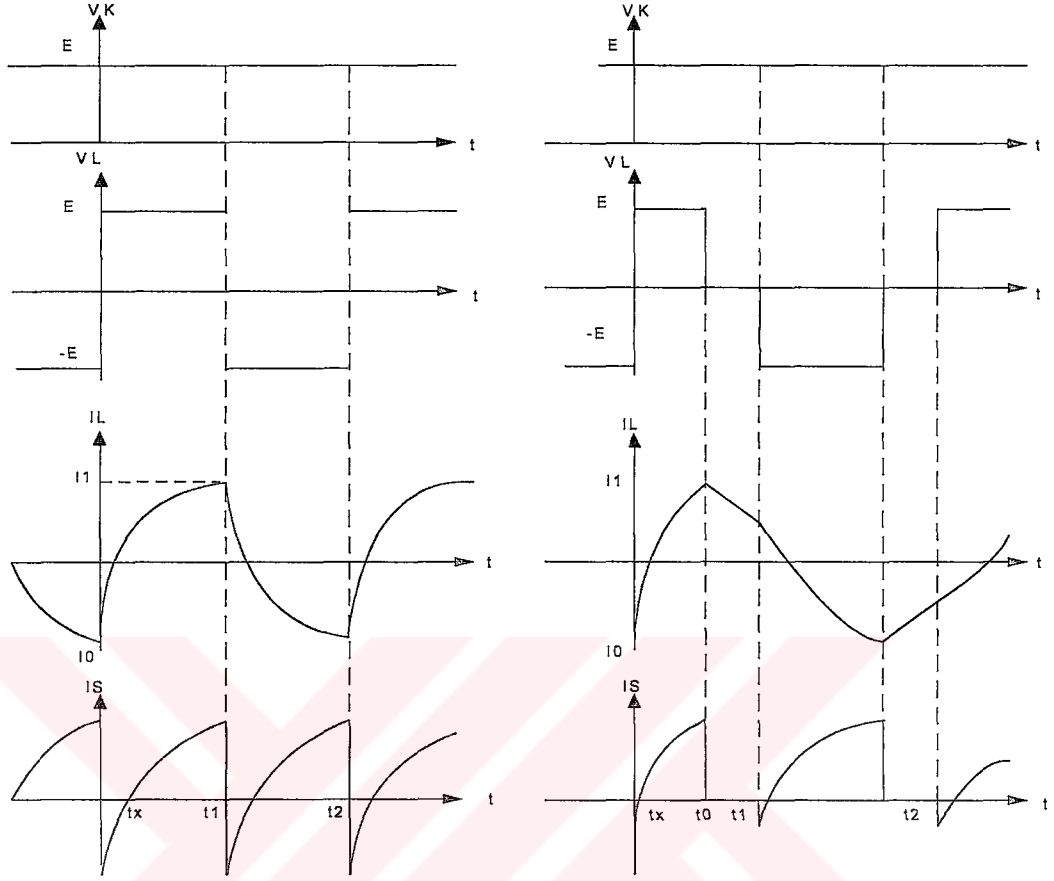
- a. Güç devresi
- b. Eşdeğer devre

Çıkış gerilimi kare dalga olup E kaynak gerilimi değerine eşittir. R-L yükü için başlangıçta yük akımı yokken yük akımına ait değer Eş. 2.22 kullanılarak elde edilmektedir.

$$I_L = \frac{E}{R} \cdot (1 - e^{-Rt/L}) \quad [2.22]$$

Sürekli durum analizinde başlangıç akımı I_0 iken yük akımı eşitliği aşağıda verilen formül kullanılarak bulunmaktadır.

$$I_L = \frac{E}{R} - \left(\frac{E}{R} - I_0 \right) \cdot e^{-Rt/L} \quad [2.23]$$



Şekil 2.27. Tam köprü GBE' ye ait dalga şekilleri

İkinci yarım saykıl için akım;

$$I_L = -\frac{E}{R} + \left(\frac{E}{R} + I_1\right) \cdot e^{-Rt/L} \quad [2.24]$$

$t = t_1$ anında Eş. 2.23 ve Eş. 2.24' den $I_1 = -I_0$ eşitliği kullanılarak I_1 sürekli durum başlangıç akımının değeri bulunmaktadır.

$$I_1 = \frac{E}{R} \cdot \left(\frac{1 - e^{-Rt_1/L}}{1 + e^{-Rt_1/L}}\right) \quad [2.25]$$

Yük akımının sıfıra indiği anı gösteren t_x zamanı, Eş. 2.23 sıfıra eşitlenerek elde edilmektedir.

$$t_x = \frac{L}{R} \cdot \ln\left(1 - \frac{I_0 \cdot R}{E}\right) \quad [2.26]$$

Transistör üzerinden geçen akım $t_x - t_1$ aralığında oluşurken, diyot üzerinden geçen akım $0 - t_x$ aralığında oluşmaktadır.

$$I_C = \frac{1}{T} \cdot \int_{t_x}^{t_1} I_L \cdot dt \quad [2.27]$$

$$I_D = \frac{1}{T} \cdot \int_{t_0}^{t_x} I_L \cdot dt \quad [2.28]$$

Çıkış geriliminin rms değeri Şekil 2.28' de gösterildiği gibi yalancı kare dalga (quasi-square) çıkış voltajı kullanılarak değiştirilebilmektedir. t_0 anına gelene kadar T_1 ve T_4 transistörlerinin her ikisinde iletimde iken, tam t_0 anında T_1 açılmaktadır. Bu durumda yük akımı T_4 ve D_2 elemanları üzerinden devresini tamamlamaktadır. Bu durumda bu aralıktaki gerilim eşitliği aşağıdaki gibi elde edilmektedir.

$$0 = L \cdot \frac{di}{dt} + I_L \cdot R \quad [2.29]$$

T_4 yalıtıma gittiği ve $T_2 - T_3$ iletime geçtiği anda, sabit olan yük akımı hızlı bir şekilde azalarak $D_2 - D_3$ diyotları üzerinden sıfıra inmektedir. Yük akımı sıfır olduğu zaman akım $T_2 - T_3$ üzerinden ters yönde akmaya başlamaktadır. Çıkış gerilimi Şekil 2.28' de gösterildiği gibi sıfır olmayan gerilimlerle sıfırların oluşturduğu tümleşik bir dalga şeklini temsil etmektedir. Sıfır çıkış periyodu süresince bir diyotla bir yarı iletken iletimde kalmaktadır. İlk sıfır periyodunda, $T_1 - D_3$, ikinci sıfır periyodunda ise $T_3 - D_1$ yarı iletkenleri iletimde olmaktadır (40, 44).

3. SİNİRSEL BULANIK MANTIK DENETLEYİCİLERİ

3.1.Giriş

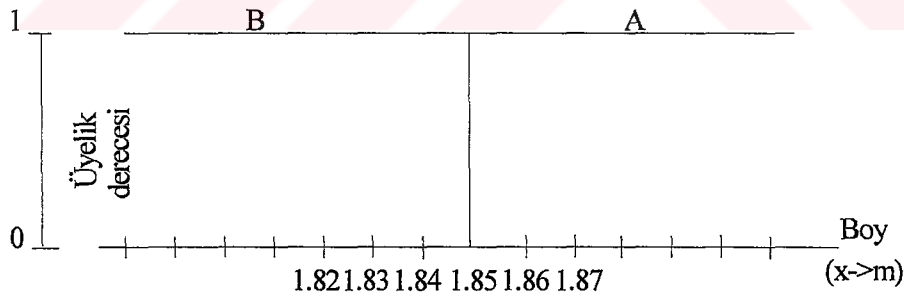
Hesapsal işlevi gerçekleştiren zeki sistemlerin bir sınıfını SBM sistemleri temsil etmektedir. Bu yapı; sinir ağlarını, bulanık sistemlerini ve hesapsal değerlendirmeyi birleştiren bir sistemdir. Günümüzde bulanık çıkarım sistemleri, sinir ağları ve SBM sistemleri; sistem tasarımı, denetlemesi ve tanınması gibi birçok alanda yüksek başarılı bir uzmanının yapacağı işlevleri yerine getiren sistemler olarak karşımıza çıkmaktadır (45, 46).

Bir sistemin belirsizliklerini tam anlamı ile ortadan kaldırabilmek için sisteme ait belirsizlikleri öğrenebilen ve öğrenilen belirsizliklere çözüm üretebilen bir yapıyı oluşturmak gerekmektedir. BM tabanlı sistemlerde bazı parametrelerin sistemi tanıyan bir uzman kişi tarafından belirlenmesi denetlenen sistemin başarımı açısından önemlidir. Aksi taktirde sistemin başarımı geleneksel denetleyicilere göre daha kötü bir duruma gidebilmektedir. Bu durum BM denetleyicilerin en önemli sakıncasını teşkil etmektedir. BM denetleyicilerin bu sakıncasını ortadan kaldırmak için denetleyicide uzman kişi tarafından belirlenen parametreleri ayarlayan yapay sinir ağları gibi algoritmalar kullanılmaktadır. Bu alandaki ilk tasarımlar sinirsel bulanık sistemler (neuro-fuzzy systems veya fuzzy-neural systems) olarak adlandırılmıştır (47).

Günümüzde bu yaklaşımlar oldukça genel olup veri analizi, kararı destekleme gibi birçok alana uygulanabilmektedir. Sinirsel bulanık ağların yapılarındaki bağlantı ağırlıkları, yayınimleri ve işlevsel fonksiyonları klasik sinir ağlarınınkinden farklıdır. Bu tip bulanık denetim sistemlerinde, parametreleri ayarlayabilmek için genellikle en dik iniş uyarlama algoritması kullanılmaktadır. Bunun için bu bölümde yapay sinir ağlarının temel özellikleri ve kavramları anlatılmaktadır.

3.2. Bulanık Mantık

BM, klasik mantığın genişletilmiş bir durumunu göstermektedir. Klasik mantıkta kullanılan ifadeler kesin iken verilen herhangi bir önerme yanlış ya da doğru gibi temel terimlerle temsil edilmektedir (48). Bu mantık, klasik kümeleri kullanmakta olup, küme elemanları belirgin ve tam anlamı ile seçilmiş nesneler topluluğundan oluşmaktadır. Kümeye ait elemanların bir kısmının oluşturduğu her küme o kümenin bir alt kümesini temsil etmektedir. Klasik küme teorisinde bir eleman ya o kümeye aittir ya da değildir. Bu özellik o elemanın kümeye ait olma derecesini vermekte olup, buna üyelik derecesi adı verilmektedir (49-51). A kümesi uzunluğu 1,85 m' den büyük olan insanları temsil eden klasik küme ve B kümesi uzunluğu 1,85' ten küçük olan insanları temsil eden klasik küme olarak düşünülürse uzunluğu 1,85 m' den büyük olan insanlar bu kümeye ait olup üyelik derecesi 1 ile gösterilmektedir. 1,85' ten küçük olanlar ise A kümesine ait olmayıp 0 değeri ile temsil edilmektedir. Aynı ifade B kümesi elemanları için de geçerlidir. Kümelerin üyelik dereceleri ile küme elemanları arasındaki bağıntı üyelik fonksiyonları ile verilmektedir. Şekil 3.1' de A ve B klasik kümelerine ait üyelik fonksiyonları gösterilmektedir.



Şekil 3.1. A ve B klasik kümelerine ait üyelik fonksiyonları

$$\mu_A(x) = \begin{cases} 1 & x \in A \\ 0 & x \notin A \end{cases} \quad [3.1]$$

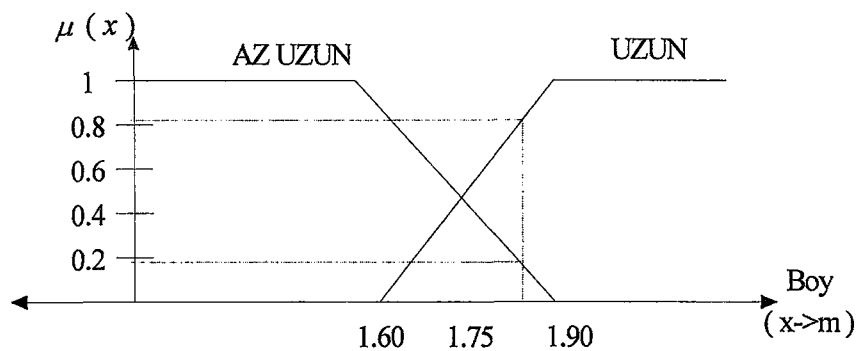
$$\mu_B(x) = \begin{cases} 1 & x \in B \\ 0 & x \notin B \end{cases} \quad [3.2]$$

BM klasik mantığın aksine belirsiz ve kesin olmayan kavramlarla ilgilenmektedir. Temel olarak insanın düşünce tarzını taklit eden bir yapıyı temsil etmektedir. BM insanın kullandığı dilsel kavramların matematiksel olarak modellenmesini sağlayan bulanık kümeleri kullanmaktadır. Bulanık kümeler farklı üyelik dereceli nesnelerin oluşturduğu bir sınıfı temsil etmektedir. Bu kümelerde her bir eleman, 0–1 aralığında derecelendirilmiş bir üyelik fonksiyonu ile tanımlanmaktadır (52). Yazarların çoğu bulanık kümeleri farklı yollarla ifade etmişlerdir. Zimmermann A ile sembolize edilen bir bulanık kümeyi; ilk elemanı x ve ikinci elemanı x' in üyelik derecesi $(\mu_A(x))$ ' ni temsil eden derecelenmiş bir küme çifti olarak tanımlamıştır (53).

$$A = \{ \langle x, \mu_A(x) \rangle | x \in X \} \quad [3.3]$$

Burada μ_A , 0-1 aralığındaki bir değeri göstermektedir.

Bulanık kümelerle klasik kümeler arasındaki en önemli fark; klasik kümeler her zaman 0 ya da 1 ile ifade edilen bir üyelik derecesine sahipken, bulanık kümeler 0-1 aralığında verilen sonsuz sayıda üyelik derecesi değerleri ile temsil edilmesidir[54]. Klasik kümelerde verilen örnekteki A ve B kümeleri BM' de tanımlanacak olursa bu kümeler UZUN, ÇOK UZUN, AZ UZUN,... gibi sözel kavramlarla ifade edilebilmektedir. Belirtilen klasik kümeler sırası ile AZ UZUN ve UZUN bulanık kümeleri ile simgelenmiş olup; Şekil 3.2' de gösterilmektedir.



Şekil 3.2. Tanımlanan boy bulanık kümelerine ait üyelik fonksiyonları

BM' de üyelik fonksiyonları yamuk, çan eğrisi, üçgen gibi fonksiyonlar kullanılarak oluşturulabilmektedir. Verilen boy örneğinde 1.80 boyundaki bir kişi klasik küme kavramında bütünüyle B kümesine ait bir eleman iken, bulanık küme kavramında %82 ($\mu_A(x) = 0.82$) UZUN kümesine ve %18 ($\mu_B(x) = 0.18$) AZ UZUN kümesine ait bir elemanı temsil etmektedir.

Klasik kümelerdeki bileşme, kesişme, tümleme, alt küme gibi birçok kavram bulanık kümelerde de mevcuttur. Bu kavramlar ilk olarak Zadeh' in yayınladığı bir makalede ele alınmıştır (55).

Alt küme: U evrensel kümesinde tanımlanan A ve B bulanık kümelerinin üyelik fonksiyonları sırasıyla $\mu_A(x)$, $\mu_B(x)$ olarak verilmektedir. Tüm x' ler için $\mu_A(x) \leq \mu_B(x)$ şartı gerçekleşiyor ise A kümesi B kümesin alt kümesidir denir ve bu durum Eş. 3.4' teki gibi temsil edilmektedir.

$$A \subseteq B \Leftrightarrow \mu_A(x) \leq \mu_B(x) \quad [3.4]$$

Bileşme: U evrensel kümesinde tanımlanan A ve B bulanık kümelerinin bileşimi C bulanık kümesine denk düşmektedir. C kümesi A U B ya da A VEYA B ile sembolize edilip üyelik fonksiyonu olarak C bileşim kümesi Eş. 3.5' teki gibi ifade edilmektedir.

$$\mu_C(x) = \mu_A(x) \vee \mu_B(x) = \text{Max}[\mu_A(x), \mu_B(x)] \quad [3.5]$$

Kesişim: U evrensel kümesinde tanımlanan A ve B bulanık kümelerinin kesişimini veren C gibi bir bulanık kümenin kesişimi; $A \cap B$ ya da A VE B ile sembolize edilmektedir. Bunun üyelik fonksiyonu olarak temsili Eş. 3.6' da verilmektedir.

$$\mu_C(x) = \mu_A(x) \wedge \mu_B(x) = \text{Min}[\mu_A(x), \mu_B(x)] \quad [3.6]$$

Bileşme işlemindekine benzer şekilde; A ve B bulanık kümelerinin kesişimi, hem A hem de B kümelerinin ortak elemanlarının oluşturduğu en büyük kümeyi göstermektedir.

Burada VE ve VEYA işlemlerinin yerine “min” ve “max” ın dışında, başka T-norm ve T-conorm operatörleri de kullanılabilmektedir. Fakat bu operatörlerin dışındaki diğer operatörler dağılma özelliği kuralını sağlamamaktadır.

Tümleme: U evrensel kümesinde tanımlanan A bulanık kümenin tümleyeni $\bar{A}$ ile gösterilmekte olup üyelik fonksiyonu olarak temsili Eş. 3.7’ de verilmektedir.

$$\mu_{\bar{A}}(x) = 1 - \mu_A(x) \quad [3.7]$$

Cebirsel toplam: U evrensel kümesinde tanımlanan A ve B bulanık kümelerinin cebirsel toplamı; $A \oplus B$ sembolü ile gösterilmektedir. Bu işlemin üyelik fonksiyonu olarak temsili aşağıda verilmektedir.

$$\mu_{A \oplus B}(x) = \mu_A(x) + \mu_B(x) - \mu_A(x) \times \mu_B(x) \quad [3.8]$$

Cebirsel çarpım: U evrensel kümesinde tanımlanan A ve B bulanık kümelerinin cebirsel çarpımı, $A.B$ ile verilmekte olup üyelik fonksiyonu olarak temsili Eş. 3.9’ da gösterilmektedir.

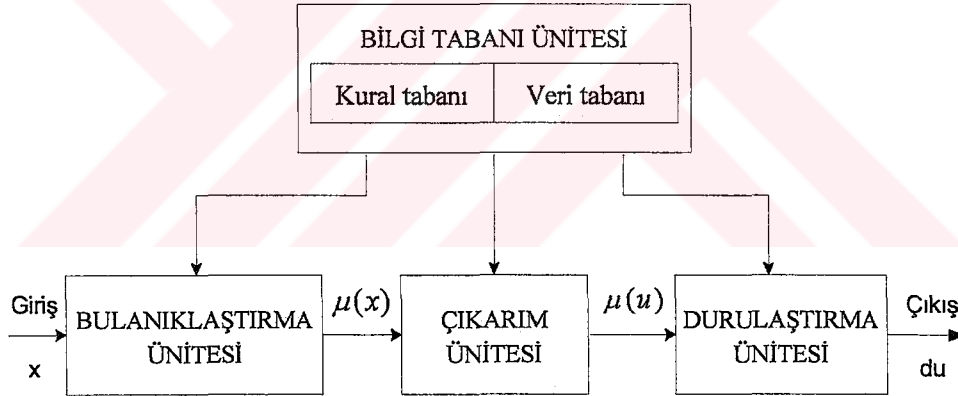
$$\mu_{A.B}(x) = \mu_A(x) \times \mu_B(x) \quad [3.9]$$

Üssel kuvvet: A kümesi U evrensel kümesinde tanımlanan bir bulanık kümeyi, b ise herhangi bir pozitif tam sayıyı göstermek koşulu ile. A bulanık kümesinin b’ ninci kuvveti A^b ile temsil edilmektedir. Bu tanımın üyelik fonksiyonu olarak gösterimi Eş. 3.10’ da verilmektedir (56-58).

$$\mu_{A^b}(x) = [\mu_A(x)]^b \quad [3.10]$$

3.3. Bulanık Mantık Denetleyicileri

BM denetleyicileri, bulanık küme teorisi ile insanın çıkarım yapma yeteneğini başarılı bir şekilde bileştiren kural tabanlı sistemlerdir. Denetleyicide kural olarak doğal yaşamda kullanılan dilsel terimleri kullanılmaktadır. Denetleyici, belirsizlikleri uzman bir kişinin kavrayışının benzetimini temsil eden üyelik fonksiyonları aracılığı ile modellemektedir. Üyelik fonksiyonları, sözel etiketlerle tanımlanan kesin sayı değerlerinin ölçeklenmiş değerini vermektedir. Kurallar IF (şartlar) THEN (sonuçlar) biçiminde tanımlanmaktadır. Şartlar ve sonuçlar giriş ve çıkış değişkenlerini temsil eden dilsel terimlerdir. BM denetleyicisinin bulanık kural tabanı çok sayıda kuraldan oluşmaktadır. Bu ünite, gerçek giriş değerine göre kesin çıkış değerini elde etmek için kullanılmaktadır. Anlatılan denetleme işlemi Şekil 3.3' de gösterildiği gibi dört işlem bloğu halinde temsil edilmektedir.



Şekil 3.3. BM denetleyicinin temel yapısı

Denetleyicide kullanılan x BM denetleyicisinin giriş değerini, $\mu(x)$ bulanıklaştırılmış çıkış değerini, $\mu(u)$ çıkarım işlemi sonucunu ve du çıkış değerini göstermektedir. Bulanıklaştırma ünitesi (fuzzifier), denetleyici girişine gelen kesin verileri sözel değişkenler biçimine dönüştürmektedir. Bulanık bilgi tabanı; veri tabanı (data base) ve kural tabanı (rule base) olmak üzere iki temel üniteden oluşmaktadır. Veri tabanı, bulanık kümeleri kullanarak her bir sistem değişkeninin tanımlanmasını içerirken, kural tabanı gerçek çıkışı elde edebilmek için gerekli olan denetim kurallarını kapsamaktadır. Çıkarım ünitesi (inference engine), bulanık

kurallar üzerinde bulanık çıkarım işlemini gerçekleştiren ünedir. Bu ünite bu işlemi, insanın düşünüş şekline benzer bir mantığı kullanarak gerçekleştirmektedir. Durulaştırma ünitesi (defuzifier) ise çıkarım ünitesi çıkışından elde edilen bulanık değerleri sayısal değerler haline dönüştürmektedir.

BM tabanlı denetimde; girişler çıkışlar ve sistemin tepkisi uzman bir kişni deneyimlerinden yararlanarak oluşturulduğu için sistemin matematiksel modeline ihtiyaç duyulmamaktadır. Denetleyicinin tasarımı aşamasında dikkat edilecek en önemli husus; giriş ve çıkış parametrelerini temsil eden üyelik fonksiyonları ile sistemin dinamik davranışını belirleyen bulanık kuralların, denetlenen sistemi tam olarak tanımlayabilecek bir biçimde seçilmesidir (52, 59-62).

3.3.1. Bulanıklaştırma işlemleri

Bulanıklaştırma, U evreninde $x = \{x_1, x_2, \dots, x_n\}$ şeklinde verilen kesin değerleri U evrenindeki çeşitli A_x bulanık kümelerine haritalama işlemidir (63). Bir başka ifade ile bu işlem sayısal verileri sözel değişkenler biçiminde temsil etme işlevini yerine getirmektedir. Bu işlem sembolik olarak Eş. 3.12' de gösterilmektedir.

$$x = \text{bulanıklaştırıcı}(x_0) \quad [3.12]$$

Burada x_0 bir işlemde elde edilen girişe ait kesin küme değerini, x bulanık kümeyi ve bulanıklaştırma operatörünü göstermektedir.

BM denetleyici kullanılarak yapılan denetim uygulamalarında, giriş verisi genellikle sayısal verilerden oluşmaktadır. Bu denetleyicilerinde veri işleme bulanık küme teorisine bağlı olduğu için bulanıklaştırma ilk işlem basamağında yapılması gereken bir işlemdir. BM denetleyicinin tasarımındaki deneyimler, bulanıklaştırma işleminde aşağıdaki verilen temel prensipleri önermektedir.

1. Bulanıklaştırma operatörü kavramsal olarak bir sayısal değeri belirli bir evrensel kümeye ait bir bulanık teklik şekline dönüştürmektedir. Bu strateji uygulanması doğal ve kolay olduğu için denetim sistemlerinin uygulamalarında yaygın bir şekilde kullanılmaktadır. Bulanık teklik stratejisi üyelik kümesi A, üyelik fonksiyonu $\mu_A(x)$ olarak sembolize edilen bir x_0 girişini, bu giriş değerinin dışındaki noktalarda 0, x_0 değerinde 1 olarak yorumlamaktadır.
2. Gözlemlenmiş bir veri belirli bir sınır aralığında rasgele bir biçimde dağıtılabilmektedir. Bu durumda bulanıklaştırma operatörü olasılık sınırı içerisindeki veriyi olası bir sınır içerisinde yer alan bulanık sayılar biçimine dönüştürmektedir. Bu yolla, rasgele bir biçimde verilmiş değişkenler bulanık sayılara dönüştürülerek daha kolay değerlendirilebilmekte ve hesapsal verimde artırılabilir. Bu yolla, rasgele bir biçimde verilmiş değişkenler bulanık sayılara dönüştürülerek daha kolay değerlendirilebilmekte ve hesapsal verimde artırılabilir.
3. Geniş ölçekli sistemler ve onların uygulamalarında, sistem davranışı üzerindeki bazı gözlemler kesin iken diğer sistemlerde bu istatistiksel, olası ve ihtimali bir karakteri temsil etmektedir. Bu durumda bulanıklaştırma stratejisi hem bulanık sayıları hem de random sayıları içeren melez sayı aritmetiğini kullanmayı gerektirmektedir.

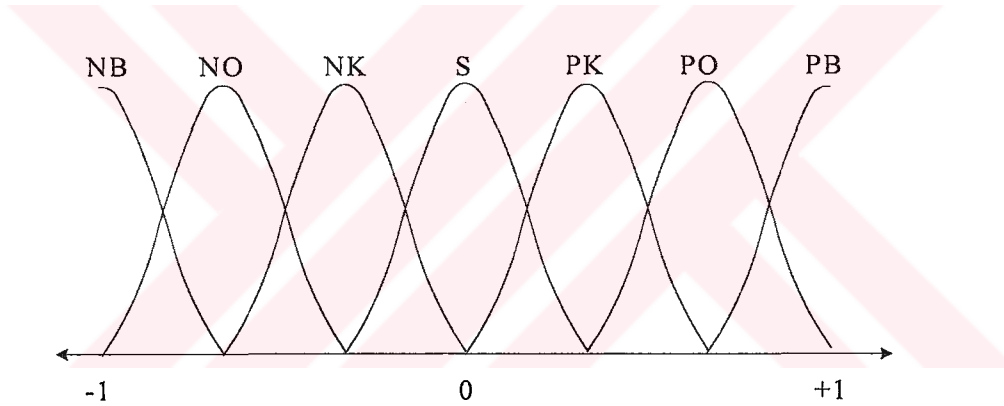
BM' de dilsel ifade kolaylığını sağlayan bölgelerin sınırlarını belirlenmesinde ve algılayıcı bilgilerine ait üyelik ağırlıklarının tespit edilmesinde uygun üyelik fonksiyonlarının tespit edilmesi gerekmektedir. Üyelik fonksiyonları; sayısal tanımlama ve fonksiyonel tanımlama olmak üzere iki ayrı şekilde tanımlanmaktadır.

Sayısal tanımlamada; herhangi bir bulanık kümeyi temsil eden üyelik fonksiyonlarının derecesi, ayrıştırma derecesine bağlı bir boyuta sahip sayı vektörü olarak gösterilmektedir.

$$\mu_f(u) = \sum_{i=1}^n a_i / u_i \quad [3.13]$$

Burada $\mu_f(u)$ üyelik fonksiyonunu, a_i : i' ninci elemanın üyelik derecesini ve u_i :u kümesine ait i' ninci elemanın sayısal sırasını göstermektedir.

Fonksiyonel tanımlamada ise üyelik fonksiyonları; üçgen, çan eğrisi, yamuk gibi fonksiyonları temsil etmektedir. BM aritmetiğine daha uygun olduğu için BM denetleyicilerin tasarlanmasında genel olarak fonksiyonel tanımlama kullanılmaktadır. Şekil 3.4.' de fonksiyonel tanımlamaya bir örnek gösterilmektedir. Bu örnekte gaussian tipi üyelik fonksiyonları kullanılmış olup, gerçek dünyadan gelen sayısal veriler Negatif Büyük (NB), Negatif Orta (NO), Negatif Küçük(NK), Sıfır (S), Pozitif Küçük (PK), Pozitif Orta (PO) ve Pozitif Büyük (PB) olmak üzere 7 bulanık küme ile temsil edilmektedir.



Şekil 3.4. Bulanık kümelerin fonksiyonel tip tanımlanmasına bir örnek

Şekil 3.4' te gösterilen örneğin fonksiyonel olarak tanımı Eş. 3.14' te verilmektedir.

$$\mu_f(x) = \exp\left\{\frac{-(x - u_f)^2}{2 \cdot \sigma_f^2}\right\} \quad [3.14]$$

Burada $\mu_f(x)$ üyelik fonksiyonunu, u_f üyelik fonksiyonunun orta noktasını ve σ_f ise bu fonksiyonun standart sapmasını göstermektedir. Eğer normalize edilmiş evren değiştirilirse, sırası ile u_f ve σ_f parametreleri de değiştirilmesi gerekmektedir. Bu tanımlamalardan hangisinin kullanılacağı tasarımcı tarafından belirlenmektedir.

Bulanık denetim kurallarının kaynağı ve çıkarılması: BM denetleyicinin kurallarının çıkarılmasında 4 yöntem vardır. Kuralların çıkarılması ile ilgili bu 4 yöntemin birlikte kullanılması etkili bir yapıyı ortaya çıkarabilmektedir.

1. Uzman deneyimi ve denetim mühendisliği bilgisi: Bulanık denetim kuralları ilk kısmı durum değişkenleri ve ikinci kısmı sonuç değişkenlerini içeren bulanık şart deyimlerinden oluşmaktadır. Günlük yaşamda kullanılan sözel değişkenlere dayalı kararları içeren bilgilerin çoğunun bu şart deyimleri şeklinde olduğu düşünüldüğü zaman, bulanık denetim kurallarının insanın davranış ve kararlarına ait analizlerin sonucu ortaya çıkan bir yapının ürünü olduğu anlaşılabilmektedir. Uzmanların çoğu denetim kurallarının oluşturulmasındaki en uygun yöntemin alan bilgisine dayandığına işaret etmektedir. Bu durum bize BM denetleyicide kullanılan EĞER-O HALDE kurallarının niçin bilgi ve deneyime dayandığının en açık delilini göstermektedir.
2. Operatörün denetleme hareketleri: Endüstriyel denetim sistemlerinin çoğunda, giriş ve çıkış ilişkileri tam olarak bilinmediği için bu sistemlerin klasik denetim teorisi ile modellenmesi ve benzetiminin elde edilmesi olası olmamaktadır. Bununla birlikte konu üzerinde uzmanlaşmış operatörler herhangi bir sayısal modele ihtiyaç duymadan başarılı bir şekilde sistemi denetleyebilmektedir. Aslında bu işlem operatörün sistemin çalışmasını denetlemek için bilincinde ya da bilinç altında bulunan bulanık kümelerden oluşan EĞER- O HALDE kurallarından oluşan bir bütünün temsidir. Sugeno' nun da belirttiği gibi, bu işlemleri otomatikleştirmek için operatöre ait denetim kurallarını dilsel değişkenlerden oluşan EĞER-O HALDE biçimine dönüştürülmesi gerekmektedir. Uygulamada bu kurallar operatörün sistemi işletmesi sırasında oluşan giriş çıkış verilerinin gözlenmesi sonucunda oluşturulmaktadır.
3. Sistemin bulanık modeli: dilsel yaklaşımda, denetlenen sistemin dinamik karakteristiğinin dilsel tanımı, sistemin bulanık modeli olarak adlandırılmaktadır. Dinamik bir sistemin en uygun başarımı bulanık modele

bağlı bulanık denetim kurallarının üretilmesi ile sağlanmaktadır. Bulanık denetim kurallarının tamamı BM denetleyicinin kural tabanını oluşturmaktadır. Bu yaklaşım çok karmaşık gibi görülmesine rağmen, sistemin başarımı ve güvenilirliğinde daha iyi bir sonuç vermekte ve BM denetleyicinin daha hassas bir denetim yapmasına olanak sağlamaktadır.

4. Kendi kendini ayarlama: BM denetleyicilerin çoğu, insanın karar verme mekanizmasının benzetimini yapabilirken, ancak birkaçı öğrenebilme ve kuralları uzman deneyiminden yararlanarak kendi kendine çıkarabilme kabiliyetine sahiptir. İlk kendi kendini ayarlayabilen denetleyici Procyk ve Mamdani tarafından ortaya atılmıştır. Bu denetleyicinin hiyerarşik yapısı iki kural tabanından oluşmaktadır. Bu yapıyı temsil eden ikinci yaklaşım ise sistemin başarımından öğrenerek kural tabanını ayarlayabilen meta-kurallarından oluşan bir yapıyı temsil etmektedir (64). Günümüzde yapay sinir ağları ve genetik algoritma gibi öğrenebilen denetim algoritmaları kullanılarak bu yapılar kolaylıkla oluşturulabilmektedir.

3.3.3. Çıkarım işlemleri

BM denetleyicilerde karar verme mantığı; bulanık önerme, bileşke kural çıkarımları ve cümle bağlayıcılarından oluşmaktadır. Genel olarak bir bulanık denetim kuralı bulanık bir ilişki ile gösterilmekte ve bulanık önerme kullanılarak yorumlanmaktadır. Literatürde çok farklı tipte bulanık önerme fonksiyonları tanımlanmış olup, bunlardan hangisinin kullanılacağına sezgisel bir şekilde karar verilmektedir. EĞER $x = A$ O HALDE $y = B$ şeklinde verilen bir bulanık kuralda A ve B sırasıyla U ve V evrenlerinde tanımlanan bulanık kümeleri, μ_A ve μ_B bu kümelere ait üyelik fonksiyonlarını gösterdiği varsayılmaktadır. Böyle bir önerme Çizelge 3.1' de verilen bulanık önerme kurallarından biri uygulanarak yorumlanabilmektedir.

Bu bulanık önermelerden min işlemi ile max-min işlemi BM denetleyicilerde çok sık kullanılan önermelerdir.

Çizelge 3.1. Bulanık önerme kuralları

Bulanık önerme kuralı	Bulanık önermenin formülü	Bulanık önerme
R_c : min işlemi [Mamdani]	$a \rightarrow b = a \wedge b$	$= \mu_A(u) \wedge \mu_B(v)$
R_p : ürün işlemi [Larsen]	$a \rightarrow b = a \bullet b$	$= \mu_A(u) \bullet \mu_B(v)$
R_{bp} : sınırlı ürün	$a \rightarrow b = 0 \vee (a + b - 1)$	$= 0 \vee (\mu_A(u) + \mu_B(v) - 1)$
R_{dp} : şiddetli ürün	$a \rightarrow b = \begin{cases} a, & b = 1 \\ b, & a = 1 \\ 0, & a, b < 1 \end{cases}$	$= \begin{cases} \mu_A(u), & \mu_B(v) = 1 \\ \mu_B(v), & \mu_A(u) = 1 \\ 0, & \mu_A(u), \mu_B(v) < 1 \end{cases}$
R_a : aritmetik ürün [Zadeh]	$a \rightarrow b = 1 \wedge (1 - a + b)$	$= 0 \wedge (1 - \mu_A(u) + \mu_B(v))$
R_m : max-min kuralı [Zadeh]	$a \rightarrow b = (a \wedge b) \vee (1 - a)$	$= (\mu_A(u) \wedge \mu_B(v)) \vee (1 - \mu_A(u))$
R_s : standart düzen	$a \rightarrow b = \begin{cases} 1, & a \leq b \\ 0, & a > b \end{cases}$	$= \begin{cases} 1, & \mu_A(u) \leq \mu_B(v) \\ 0, & \mu_A(u) > \mu_B(v) \end{cases}$
R_s : Boolean	$a \rightarrow b = (1 - a) \vee b$	$= (1 - \mu_A(u)) \vee \mu_B(v)$
R_Δ : Goguen	$a \rightarrow b = \begin{cases} 1, & a \leq b \\ b/a, & a > b \end{cases}$	$= \begin{cases} 1, & \mu_A(u) \leq \mu_B(v) \\ \mu_B(v)/\mu_A(u), & \mu_A(u) > \mu_B(v) \end{cases}$

BM denetleyicideki çıkarım işlemi, bulanık durum değişkenlerinin değerlerini bir dizi sözel kurallar üzerinden bulanık çıkış değerine atamakla gerçekleştirilmektedir. Bu işlem ileri yönlü bir işlem olup Genelleştirilmiş Modus Ponens (GMD) yöntemini kullanmaktadır. U ve V evrenlerinde tanımlanan A ve B bulanık kümeleri arasındaki bağıntıyı gösteren kural IF $x=A$ THEN $y=B$ şeklinde verilmiş olsun. $R_{A \rightarrow B}$ tanımlanmış bu bulanık ilişki Tablo 3.1’ de verilen önerme fonksiyonlarından biri kullanılarak elde edilebilmektedir. Eş. 3.15, Mamdani’ nin min işlem kuralı için A ve B arasındaki bulanık ilişkiyi tanımlamaktadır.

$$\mu_R(x, y) = \mu_A(x) \wedge \mu_B(y) \quad [3.15]$$

IF $\bar{x} = \bar{A}$ THEN $\bar{y} = \bar{B}$ şeklindeki bir kural IF $x=A$ THEN $y=B$ şeklinde verilmiş bir kurala uygulanarak $\bar{B}$ çıkışı Eş. 3.16’ daki gibi elde edilmektedir.

$$\mu_B(y) = \mu_R(x, y) \circ \mu_A(x) \quad [3.16]$$

Burada “o” bileşim işlemini göstermekte olup bulanık çıkarım yöntemlerinden biri kullanılarak bulunmaktadır.

Elde edilen giriş bilgileri için hangi kuralların uygulanacağı ve hangi uygun bulanık denetim hareketinin çıkarılacağını belirlemek için farklı yöntemler kullanılmaktadır. Endüstriyel amaçlı sistemler için tasarlanmış BM denetleyicileri içerisinde en sık kullanılanlar; Mamdani’ nin minumum önerme kuralı, Larsen’ nin cebirsel çarpım işlemi, Tsukamoto’ nun tek düze üyelik fonksiyonları ve sonuç değişkenlerini kullanan 4 tip bulanık çıkarım yöntemidir (47, 65).

Mamdani’ nin bulanık önerme fonksiyonu ile yapılan bulanık çıkarım işlemleri: Bu çıkarım yöntemi, Max-Min işlemi olarakta bilinmektedir. Bulanık çıkarım fonksiyonu olarak Mamdani’ nin minimum işlem operatörü R_c ’ yi kullanmaktadır. Kural sayısı n olan bir sistem için i’ ninci kuralın denetim eylemine olan toplam etkisi;

$$\mu_{Cr}(w) = \alpha_i \wedge \mu_{Ci}(w) \quad [3.17]$$

eşitliği kullanılarak bulunmaktadır. Burada α_i i’ ninci kurala ait ateşleme kuvvetini ve μ_{Ci} i’ ninci kuralın çıkış üyelik derecesini göstermektedir. Aşağıda verilen iki kural için herbir kurala ait ateşleme kuvvetleri sırası ile Eş. 3.18 ve Eş. 3.19’ da verilmektedir.

Kural 1: IF x=A1 AND y=B1 THEN z=C1

Kural 2: IF x=A2 AND y=B2 THEN z=C2

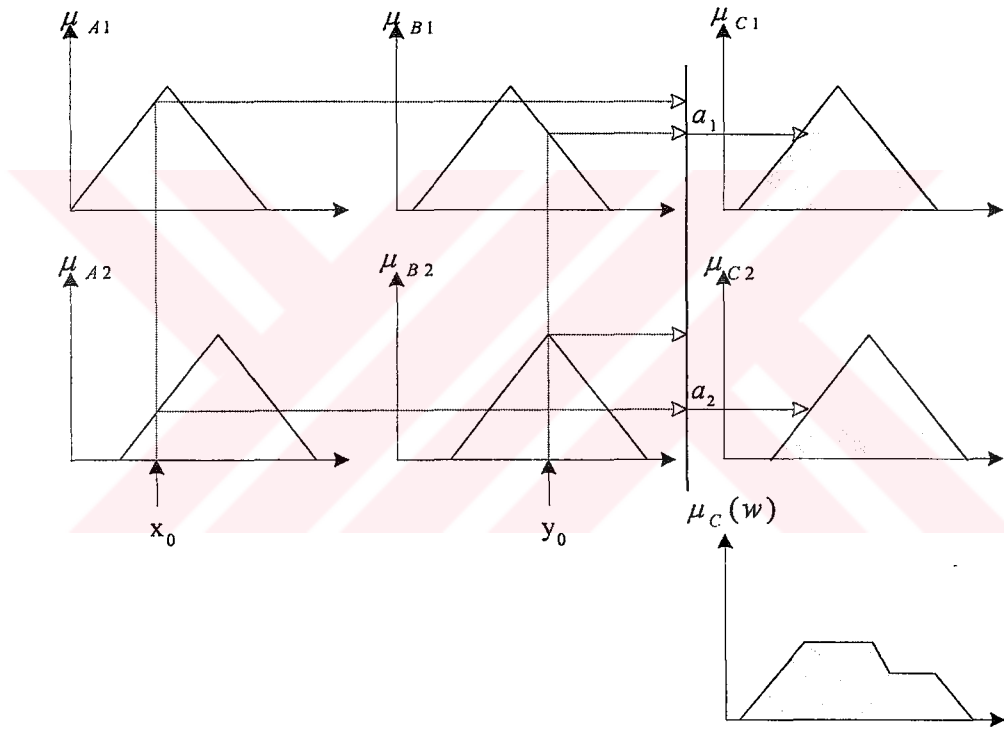
$$\alpha_1 = \mu_{A1}(x_0) \wedge \mu_{B1}(x_0) \quad [3.18]$$

$$\alpha_1 = \mu_{A2}(x_0) \wedge \mu_{B2}(x_0) \quad [3.19]$$

Burada $\mu_{A1}(x_0)$, $\mu_{B1}(x_0)$, $\mu_{A2}(x_0)$ ve $\mu_{B2}(x_0)$ x_0 veri değerinin kümelere olan üyelik derecelerini göstermektedir. Bu iki kural için denetim eyleminin sonucu Eş. 3.20 kullanılarak elde edilmektedir.

$$\mu_C(w) = \mu_{C1} \vee \mu_{C2} = [\alpha_1 \wedge \mu_{C1}(w)] \vee [\alpha_2 \wedge \mu_{C2}(w)] \quad [3.20]$$

Şekil 3.5’ de kesin giriş değerleri x_0 ve y_0 için bu çıkarım işlemi gösterilmektedir.



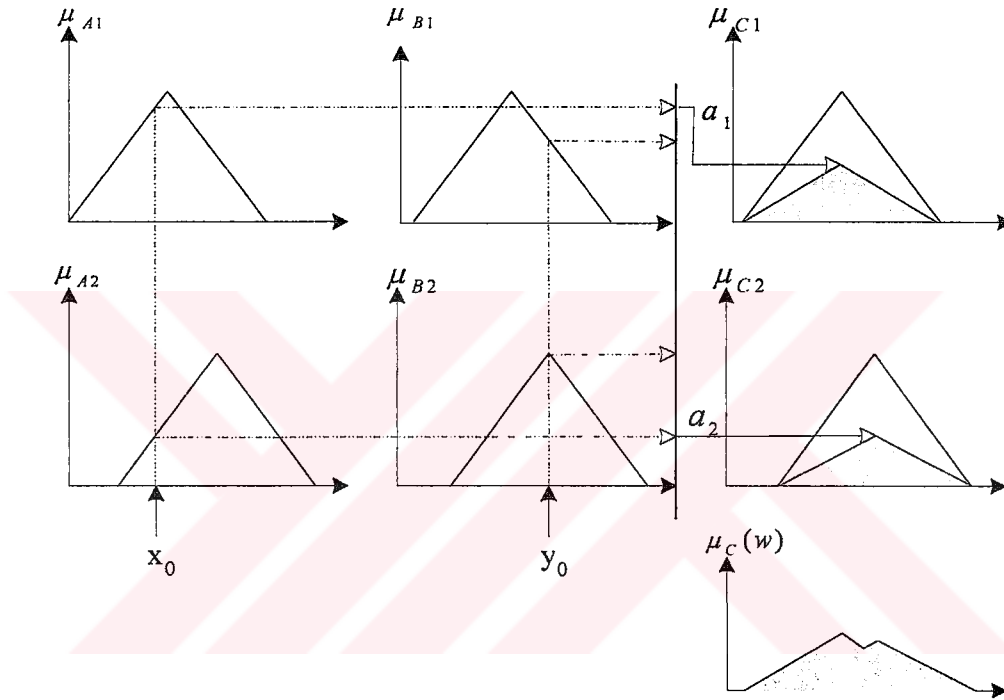
Şekil 3.5. Mamdani bulanık çıkarımının iki kural için grafiksel gösterimi

Larsen’ nin bulanık önerme fonksiyonu ile yapılan bulanık çıkarım işlemleri: Bu çıkarım yöntemi, Max-Dot işlemi olarak da adlandırılmaktadır. Bulanık çıkarım fonksiyonu olarak Larsen’ nin çarpım kuralı R_p ’ yi kullanmaktadır. Bu işlemde i ’ ninci kuralın denetim eylemine toplam tepkisi Eş. 3.21’ de verilmektedir.

$$\mu_{Ci}(w) = \alpha_i \cdot \mu_{Ci}(w) \quad [3.21]$$

Çıkarım işlemi neticesinde elde edilen C sonuç değişkeninin üyelik fonksiyonu Eş. 3.22' de tanımlanmaktadır. Şekil 3.6 bu iki kural için çıkarım işlemine ait grafiksel temsil gösterilmektedir.

$$\mu_C(w) = \mu_{C1'} \cdot \mu_{C2'} = [\alpha_1 \cdot \mu_{C1}(w)] \vee [\alpha_2 \cdot \mu_{C2}(w)] \quad [3.22]$$



Şekil 3.6. Larsen bulanık çıkarımının iki kural için grafiksel gösterimi

Tsukamoto model bulanık çıkarım işlemleri: Bu yöntem; A_i , B_i ve C_i bulanık kümelerinin üyelik fonksiyonlarını tek yönlü bir fonksiyon olarak seçmekte ve ilk bulanık yaklaşımın basitleştirilmiş bir şeklini ifade etmektedir. Bununla birlikte A_i ve B_i tek yönlü bir fonksiyon olmak zorunda değildir. Tsukamoto' nun yönteminde, kurallara ait sonuçlar C_i tek yönlü fonksiyonunda yerine yazılarak elde edilmektedir. Bu işlemin sonucu olarak α_1 yerine $C_1(y_1)$ ve α_2 yerine $C_2(y_2)$ yazılabilmektedir. Buna uygun denetim sonucu Eş. 3.23' te verilmektedir.

$$z_0 = \frac{\alpha_1 \cdot y_1 + \alpha_2 \cdot y_2}{\alpha_1 + \alpha_2} \quad [3.23]$$

Takagi-Sugeno Model Bulanık Çıkarım İşlemleri: Bu tip bir bulanık çıkarım, genişletilmiş biçimde bir durum değerlendirme fonksiyonuna sahiptir. Kurallardaki çıkış kümesi dilsel biçimde olup, iki kurallı bir sisteme ait kurallar aşağıda verilmektedir.

$$R_1 : IF x = A_1 \text{ ve } y = B_1 \text{ O HALDE } z = f_1(x, y)$$

$$R_2 : IF x = A_2 \text{ ve } y = B_2 \text{ O HALDE } z = f_2(x, y).$$

Bu yöneme göre her bir kuraldan yorumlanan çıkarım işlemi; birinci kuraldan çıkarılan denetim hareketi değeri $\alpha_1 \cdot f_1(x_0, y_0)$, ikinci kuraldan çıkarılan denetim hareketi sonucu $\alpha_2 \cdot f_2(x_0, y_0)$ olarak elde edilmektedir. İki kuralın bileşiminden elde edilen toplam denetim tepkisi ise Eş. 3.24 kullanılarak bulunmaktadır.

$$z_0 = \frac{\alpha_1 \cdot f_1(x_0, y_0) + \alpha_2 \cdot f_2(x_0, y_0)}{\alpha_1 + \alpha_2} \quad [3.24]$$

Bu yöntem, Takagi-Sugeno tarafından kıvrımlı bir hata değeri için otomobilin yavaşça hareketini sağlamak ve otomobilin kendini bir garaja park etmesi için uygulanmıştır (65).

3.3.4. Durulaştırma işlemleri

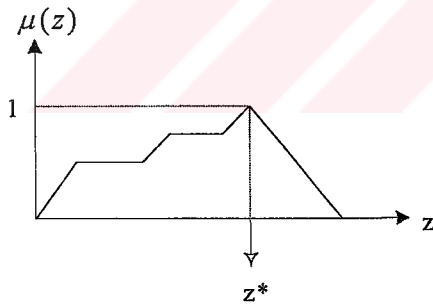
Durulaştırma işlemi, çıkarım işlemi neticesinde elde edilen bulanık kümelerden sayısal değerler elde etme işlemi olarak tanımlanmaktadır. Literatürde çok sayıda durulaştırma yöntemi önerilmesine rağmen bunların hiç biri bilimsel bir kurguya dayanmamaktadırlar. Denetleme işlemlerinde sıkça karşılaşılan durulaştırma yöntemleri; maksimum durulaştırıcısı (maximum defuzzifier), maksimumların ortalaması durulaştırıcısı (mean of maxima defuzzifier), merkez durulaştırıcısı (centroid defuzzifier) ve yükselti durulaştırıcısı (height defuzzifier) olarak verilmektedir.

Maksimum durulařtırıcısı, yükseklik yöntemi olarak ta adlandırılmaktadır. Aktif olan kurallar içerisinde en büyük üyelik derecesine sahip olan sayısal değeri, denetim işareti olarak almaktadır. Denetim işaretinin sonucu Eş. 3.25' teki formül kullanılarak elde edilmektedir. Şekil 3.7' de denetim çıkışının nasıl elde edildiğı gösterilmektedir.

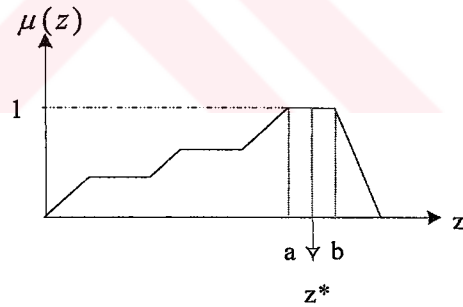
$$\mu_C(z^*) \geq \mu_C(z) \quad z \in Z \quad [3.25]$$

Maksimumların ortalaması durulařtırıcısı, yüksek noktaların ortalaması olarak da bilinmektedir. İşlevsel olarak yükseklik yöntemine benzemektedir. Ancak en büyük üyelik derecesi tek değildir. Şekil 3.8' de gösterildiğı gibi birden fazla olabilmektedir. Eş. 3.26' da denetim işaretinin çıkışı verilmektedir.

$$z^* = \frac{a+b}{2} \quad [3.26]$$



Şekil 3.7. Maksimum Durulařtırıcısı



Şekil 3.8. Maksimumların ortalaması durulařtırıcısı

Merkez durulařtırıcısı, durulařtırma yöntemi olarak en sık kullanılan yöntemlerden biridir. Bu durulařtırma yöntemi, çıkarım işlemi neticesinde elde edilen bulanık sonucun ağırlık merkezinin alacağı değere karar vermektedir. Durulařtırıcının sonuç değeri Eş. 3.27 aracılığı ile bulunmaktadır.

$$z^* = \frac{\int \mu_C(z).z.dz}{\int \mu_C(z).dz} \quad [3.27]$$

Uygulamada yaygın olarak $\int$ işlemi ayırık düzlemde temsil edilmektedir. Bu durumda integral sembolü yerine $\sum$ sembolü kullanılmakta ve bu dönüşüm Eş. 3.28’ de gösterilmektedir.

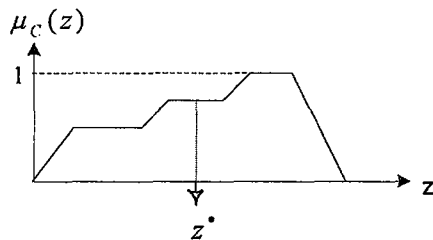
$$z^* = \frac{\sum \mu_C(z) \cdot z}{\sum \mu_C(z)} \quad [3.28]$$

Burada $\mu_C(z)$ çıkarım işlemi neticesinde elde edilmiş üyelik ağırlığını, z herbir kuraldaki çıkış değerini ve z^* durulaştırılmış çıkışı temsil etmektedir. Şekil 3.9’ da bu durulaştırma işleminde çıkış değerinin nasıl elde edildiği gösterilmektedir .

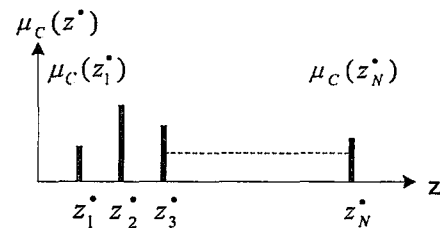
Yükselti durulaştırıcısı, çıkarım işleminde belirlenen aktif kuralların çıkış kümelerinin ağırlıklı ortalamasını alan bir yöntemdir. z^* l’ ninci aktif kuralın çıkarım işlemi sonucunu ve $\mu_{C_l}(z_l)$ l’ ninci aktif kurala ait çıkış kümesinin üyelik ağırlığını göstermek üzere, yükselti durulaştırıcısının çıkışı Eş. 3.29 ‘ da verilen formül kullanılarak elde edilmektedir. Şekil 3.10’ da bu durulaştırma işleminin grafiksel temsili gösterilmektedir.

$$z^* = \frac{\sum_{l=1}^N z_l^* \cdot \mu_C(z_l^*)}{\sum_{l=1}^N \mu_C(z_l^*)} \quad [3.29]$$

Bu yöntemin üyelik fonksiyonlarına ait ağırlık merkezlerinin daha önceden bilinen sistemlere uygulanması oldukça kolaydır (66, 67).



Şekil 3.9. Merkez durulaştırıcısı



Şekil 3.10. Yükselti durulaştırıcısı

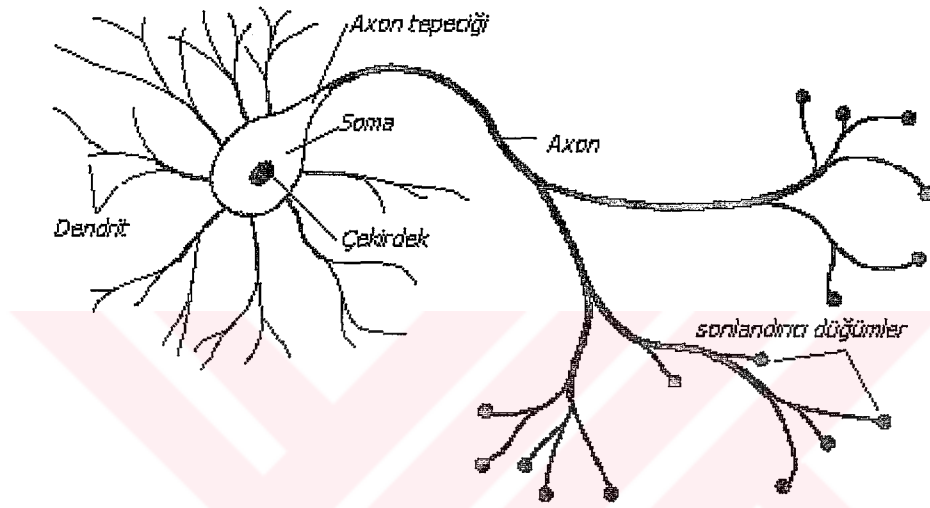
3.4. Yapay Sinir Ağları

Yapay sinir ağları, insan beyninin sinirsel yapısına dayalı kısmi elektronik modeli temsil etmektedir. Bir başka ifade ile insan beyninin bilgi işleme işlevini gören biyolojik sinir sisteminden esinlenerek oluşturulmuş bir bilgi işleme mekanizmasıdır. Bu mekanizma sinir hücresinin işlevini gören birbirine bağlı çok sayıda işlem elemanından oluşmaktadır. İşlem elemanları seçilmiş bir problemi birlikte çalışarak çözmektedirler. Problemin çözümünü insan beyninin öğrenme, ilişkilendirme, genelleme, özellik belirleme ve optimizasyon gibi temel işlevlerini kullanarak gerçekleştirmektedir. Yapay sinir ağlarında öğrenme, biyolojik sistemlerde olduğu gibi mevcut sinirler (işlem elemanları) arasındaki snaptik bağlantıların ayarlanması ile gerçekleşmektedir (68).

Biyolojik sinir ağları milyonlarca sinir hücresinin bir araya gelmesinden oluşmaktadır. Sinir hücreleri birbiri ile bağlanarak gerekli fonksiyonları yerine getirmektedir. Biyolojik sinir ağının temelini oluşturan basit bir sinir hücresi nöron olarak adlandırılmaktadır. Şekil 3.11’de gösterildiği gibi tipik bir sinir hücresi; soma, axon, snaps’ lar ve dentrit’ ler olmak üzere dört ana bölümden oluşmaktadır. Snaps’ lar sinir hücreleri arasındaki elektro-kimyasal bağlantılar olup, bir sinir hücresinden diğerine elektriksel sinyallerin geçmesini sağlamaktadır. Soma bunları işleme tabi tutarak, sinir hücresinin kendi elektrik sinyallerini üretmesine olanak sağlamak ve akson aracılığı ile dentrit’ lere göndermektedir. Dendrit’ ler yapısal olarak bir ağacın dalları biçimindedir ve somadan aldığı sinyalleri snaps’ lara göndermektedir.

Mühendislik dilinde, biyolojik bir sinir değerlendirilirken VAR ya da YOK durumunda çalışan bir durum mekanizması şeklinde düşünülmektedir. Biyolojik yapıda bir sinir VAR durumunda çıkışı boyunca elektriksel darbeler yayarken, YOK durumunda bu darbelerin yayılmasını durdurmaktadır. Bir sinirden diğer sinire olan enerji akışı; ilgili sinir hücresi diğer sinir hücreleri tarafından uyarıldıktan sonra kendisine gelen değişik uyarıların tümünü özetlemesi sonucunda gerçekleşmektedir. Bu özetleyici işleve bütünleme adı verilmektedir. Bunun sonucunda o sinirde enerji belli bir aşamaya ulaşarak sinirin elektriksel bir tepki vermesi sağlanmaktadır. Bu

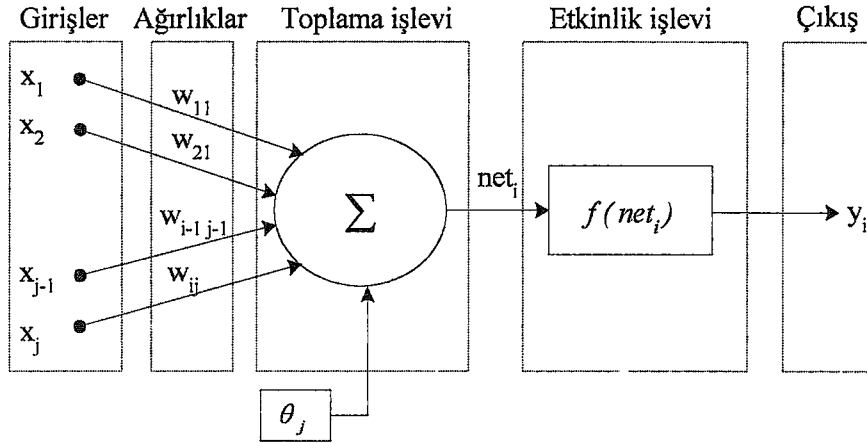
tepki, akson boyunca sinaptik birleşme yerine doğru akarak, akson üzerinde iletim oluşmasına neden olmaktadır. Bu işleme sinaptik aktarım adı verilmektedir. Sinir akıllı değildir, fakat sinirlerin ağ içerisinde birbirine etki etmesi akıllıcadır. İnsan beynindeki öğrenme, sinirler arasındaki bağlantı katsayılarının değişimi sonucu gerçekleşmektedir (69).



Şekil 3.11. Basit bir sinir hücresinin yapısı

Yapay sinir ağlarının temel elemanını, işlem elemanı adı verilen yapay sinir oluşturmaktadır. İşlem elemanı biyolojik sinirin 4 temel işlevini yerine getiren basit bir yapıyı temsil etmektedir. Girişine gelen sinyalleri toplayan ve bu sonucu işlevsel bir fonksiyondan geçirerek sonuçlandıran bir görevi yapmaktadır. Şekil 3.12’ de yapay bir sinirin temel yapısı gösterilmektedir. Burada x_j giriş bilgilerini, w_{ij} bağlantı ağırlıklarını (sinaptik güç), θ_j eşik değerini, net_i toplama fonksiyonu çıkışını, $f(net_i)$ etkinlik fonksiyonunu ve y_i sinir çıkışını göstermektedir. Çevreden ya da başka bir sinir hücresinden gelen bilgiler girişler aracılığı ile ilgili sinir hücresine aktarılmaktadır. Ağırlıklar bu bilgilerin sinir hücresine etkisini belirleyen katsayılardır. Girişlerden gelen bilgilerler bağlantı ağırlıklarının çarpım sonuçları ile eşik değerleri toplama elemanından geçirildikten sonra etkinlik fonksiyonu için gerekli parametre elde edilmektedir.

$$net_i = \sum_{j=1}^n x_j \cdot w_{ij} + \theta_j \quad [3.30]$$

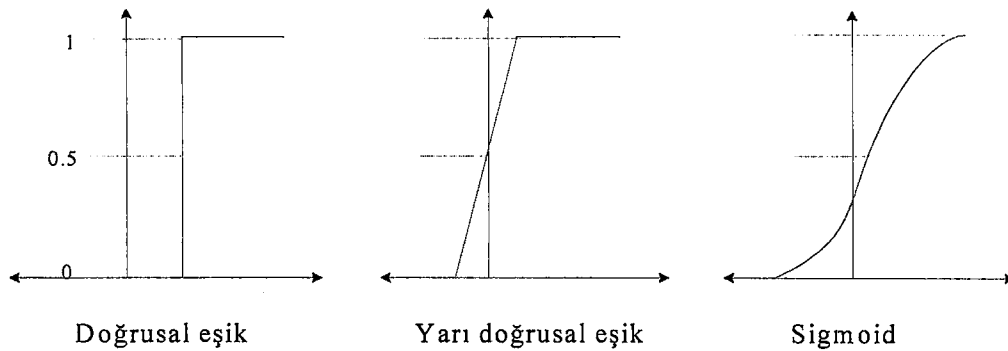


Şekil 3.12. Yapay bir sinirin yapısı

Sinir hücresine ait geçek çıkış etkinlik fonksiyonundan geçirildikten sonra bulunmaktadır. Eş. 3.31’ de sinir hücresinin çıkışını veren denklem gösterilmektedir.

$$y_i = F(net_i) = F\left(\sum_{j=1}^n x_j \cdot w_{ij} + \theta_j\right) \quad [3.31]$$

F etkinlik fonksiyonları, doğrusal ya da doğrusal olmayan biçimde temsil edilebilmektedir. Şekil 3.13’ te yapay sinir ağlarında sıkça kullanılan etkinlik fonksiyonları verilmektedir.



Şekil 3.13. Yapay sinir ağlarında sıkça kullanılan etkinlik fonksiyonları

Ekinlik fonksiyonunun çıkışı yapay sinirin çıkışını vermekte ve biyolojik sinir ağlarında olduğu gibi diğer yapay sinirlere uygun bir ağırlık katsayısı ile bağlanarak bu sinir hücresinin diğer sinir hücreleri üzerindeki etkisini belirlemektedir (70, 71).

3.5. Yapay Sinir Ağlarında Öğrenme ve Eğitim

Öğrenme, giriş işaretlerine ve etkinlik fonksiyonu tarafından sağlanan değerlere cevap olarak yerel bellekteki ağırlıkların hepsini veya bazılarını değiştiren bir denklemdir. Bu işlem, giriş işaretlerinin doğasına bağlı olarak, yapay bir sinirin cevabının zamanla değiştirmesine olanak sağlamaktadır. Bu şekilde, ağ kendisini istenilen cevaplara uyarlayabilmektedir. Sinir ağına, öğrenme sürecinde bazen tanımları ile beraber, cisim örnekleri de girilmektedir. Ağ, ağırlık matrisindeki değerleri değiştirerek bir taraftan bunları öğrenirken diğer taraftan benzer bir cisim yeniden gördüğünde buna en uygun cevabı üretmektedir.

Yapay sinir ağları, danışmanlı öğrenme ve danışmansız öğrenme olmak üzere iki şekilde eğitilmektedir. Her iki yöntemde de ağ, bir seri deneme üzerinde çalışmaktadır. Danışmanlı öğrenmede, ağa hem giriş hem de istenen çıkış değeri girilmektedir. Her denemeden sonra ağ, kendi çıkışını doğru cevaplar ile karşılaştırarak çıkış hatası, kabul edilecek seviyeye ininceye kadar ağırlıklarını değiştirmekte ve çevrim işlemini devam ettirmektedir. Danışmansız öğrenmede ise, giriş vektörü sisteme uygulanmakta ve sistem bu vektöre uygun bir çıkış üretecek şekilde kendisini örgütlemektedir. Bu şekildeki yapay sinir ağları sınıflama problemleri için kullanılmaktadır. Bu iki eğitim algoritmasından herhangi biri uygulandıktan sonra, ağ gerçek girişleri işlemek için hazırdır. Bundan sonra yapılacak işin mahiyetine bağlı olarak, ağın yeni bilgiyi hızlı bir şekilde işleyebilmesi için, öğrenme kuralları devreden çıkarılıp ağırlıklar dondurulmaktadır. Öğrenme algoritmalarında; danışmansız öğrenmede Hebbian kuralı, danışmanlı öğrenmede ise Delta kuralı sıkça kullanılan yöntemlerdir.

Hebbian öğrenme kuralı 1949 yılında, Donald Hebb tarafından ortaya atılmış bir teoridir. Bu kural, bir sinirin etkinliğine karar vermede rolü olan bir diğer sinirin

ateşlenmesi ile ilgilidir. Hebb'in kuralına göre; bir çevrimden diğerine geçerken, iki sinir arasındaki bağlantı ağırlıkları arasındaki fark, sinirlerin etkinlikleri ile sabit sayının çarpımına eşittir. Bir bağlantı ağırlığının nasıl nitelendiği Eş. 3.32' de verilmektedir.

$$\Delta w_{ij} = \mu * a_i * a_j \quad [3.32]$$

Burada a_i , i' ninci sinirin etkinliğini; a_j , j' ninci sinirin etkinliğini ve μ , öğrenme oranını temsil etmektedir. Hebb öğrenme kuralı oldukça basit bir kural olup hem basit hem de karmaşık birçok ağ yapısında kullanılabilmektedir. Bazı durumlarda a_i , büyüklüğünün ortalamasından uzaklaşması sebebiyle bir başka değerle yer değiştirebilmektedir. Bu şekilde kural, çeşitli durumlar için daha uygun bir biçime getirilmiş olmaktadır.

Delta kuralı, en küçük kareler yöntemi olarak da adlandırılmaktadır. İlk aşamada, hedef veya istenilen değerlerle hesaplanan değerler arasındaki farkın kareleri alınmaktadır. Daha sonra hataların ortalaması bulunarak hata minimize edilmektedir. Ortalama hatanın minimize edilmesini sağlayan ağırlık ayar değerleri, yapay sinir ağının bir sonraki çevrimi için gereklidir. Matematiksel olarak ağırlıkların hesaplanarak hedef değerler arasındaki farkın, istenilen hata değerine ulaşınca kadar çevrimin devam etmesi delta kuralı vasıtası ile gerçekleştirilmektedir. İlk defa Widrow - Hoff tarafından kullanılmış olan delta kuralı, yapay sinir ağlarında öğrenme açısından etkilenecek ağırlıkları tanımlayan denklem olarak verilmektedir. Öğrenme işleminde i' ninci sinir ile j' ninci sinir arasındaki bağlantı ağırlığı $w_{ij}(t)$, bir çevrim sonraki bağlantı ağırlığı da $w_{ij}(t+1)$ olduğu varsayılırsa, ağırlıklar arasında elde edilen hatadaki değişim; $\Delta w_{ij} = w_{ij}(t+1) - w_{ij}(t)$ olarak bulunmaktadır. Delta kuralına göre, bu değişim Eş. 3.33' deki formül kullanılarak elde edilmektedir.

$$\Delta w_{ij} = 2 * \mu * x_i \quad [3.33]$$

Burada μ öğrenme oranını (pozitif ve 1' den çok küçük) ve x_i i'ninci giriş vektörünü temsil etmektedir.

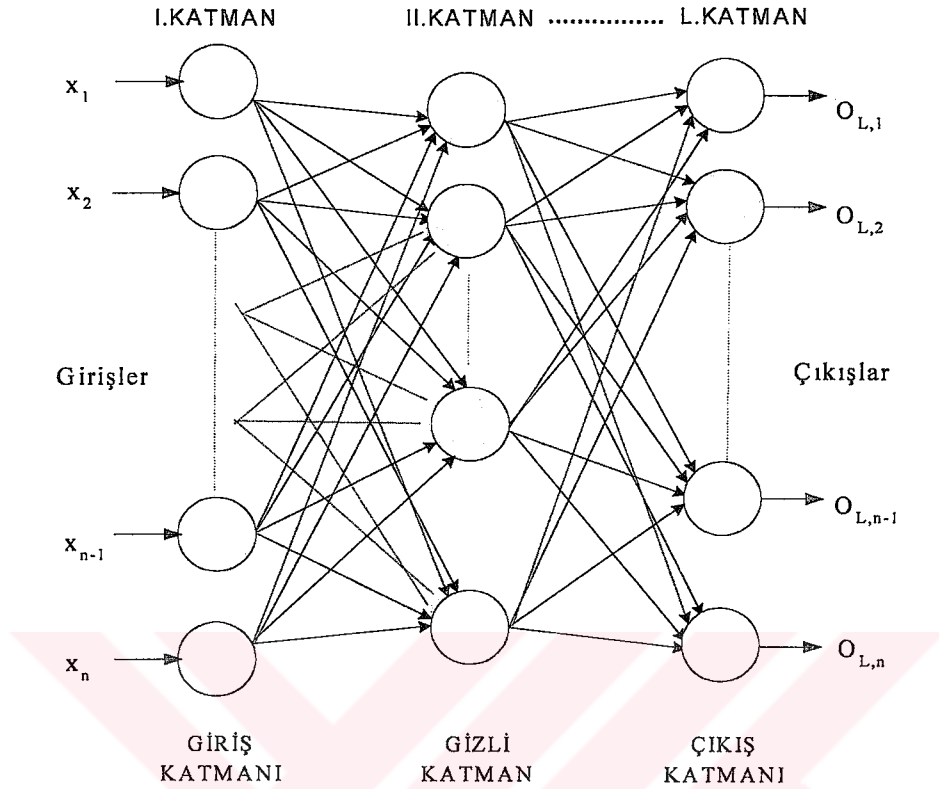
Delta kuralının geliştirilmiş durumunu temsil eden bir başka öğrenme kuralı, genelleştirilmiş delta kuralıdır. Bu kuralın temeli, çıkış sinirlerine ait hataların karelerinin toplamının azaltılması esasına dayanmaktadır. Hataları azaltırken hata yüzeyindeki eğimi kullandığı için dik iniş kuralı olarak ta bilinmektedir (72, 73).

3.6. Yapay Sinir Ağı Yapıları

Yapay sinir ağları, yapay sinir hücrelerinin birbirleri ile çeşitli şekillerde bağlanmalarından oluşmaktadır. Hücre çıkışları, ağırlıklar üzerinden diğer hücelere ya da kendisine giriş olarak bağlanabilmekte ve bağlantılarda gecikme birimi de kullanılabilir. Yapay sinir ağlarında hücrelerin bağlantı şekilleri, öğrenme kuralları ve etkinlik fonksiyonları ağı yapısına karar veren temel parametrelerdir. Genel olarak yapay sinir ağlarında yaygın olarak kullanılan ağ yapıları ileri beslemeli ağlar, geri beslemeli ağlar olmak üzere iki kategoride ele alınmaktadır.

İleri beslemeli yapay sinir ağlarında, hücreler katmanlar şeklinde düzenlenmekte ve bir katmandaki hücrelerin çıkışları bir sonraki katmana ağırlıklar üzerinden giriş olarak verilmektedir. Giriş katmanı, dış ortamlardan aldığı bilgileri hiçbir değişikliğe uğratmadan orta (gizli) katmandaki hücelere iletmektedir. Bu bilgi, orta katman ve çıkış katmanında işlenerek ağ çıkışı tespit edilmektedir. Bu yapısı ile ileri beslemeli ağlar doğrusal olmayan statik bir işlevi gerçekleştirmektedir. Şekil 3.14' te yapay sinirlerin her bir katmanda uygun bir şekilde düzenlenmesi ile oluşturulan ileri beslemeli bir yapay sinir ağı yapısı gösterilmektedir.

İleri beslemeli L katmanlı yapay sinir ağlar, orta katmanında yeterli sayıda hücre olmak şartıyla, herhangi bir sürekli fonksiyona istenilen doğrulukta yaklaşabilmektedir. Bu ağların eğitiminde dik iniş (gradient descent) yöntemini kullanan geriye yayılım (back propagation) sınıflayıcısı yaygın bir şekilde kullanılmaktadır (74-76).



Şekil 3.14. İleri beslemeli ağ yapısına temsili bir örnek

Geriye yayılım algoritması eğitim fazında standart hatayı geriye besleyerek ağırlıkları güncelleştirmektedir. Bu kural aynı zamanda genelleştirilmiş delta kuralı olarak da bilinmektedir. Ağ giriş değerleri ile arzu edilen çıkış değerlerini karşılaştırarak kendi çıkışlarını üretmektedir. Her iki değer arasındaki fark (hata değeri) sıfır ise öğrenme işlemini tamamlanmaktadır. Aksi takdirde ağırlıklar bu hata değeri sıfıra inene kadar sürekli olarak değiştirilmektedir. Güncelleştirme işlemine ortalama hatanın bulunması ile başlanmaktadır.

$$E = \frac{1}{2} \cdot \sum_{k=1}^n (t_{L,k} - O_{L,k})^2 \quad [3.34]$$

Burada $t_{L,k}$ çıkış katmanındaki k'nıncı arzu edilen çıkış değerini ve $O_{L,k}$ ise k'nıncı hesaplanan çıkış değerini göstermektedir. Hata değeri, herbir ağırlık için E'nin kısmi türevlerinin alınması ile ortadan kaldırılmaktadır.

$$W_{p,j,i} = W_{p,j,i} + \Delta W_{p,j,i} \quad [3.35]$$

$$\delta_{p,j} = (t_{p,j} - O_{p,j}) \cdot f'(net_{p,j}) \quad [3.36]$$

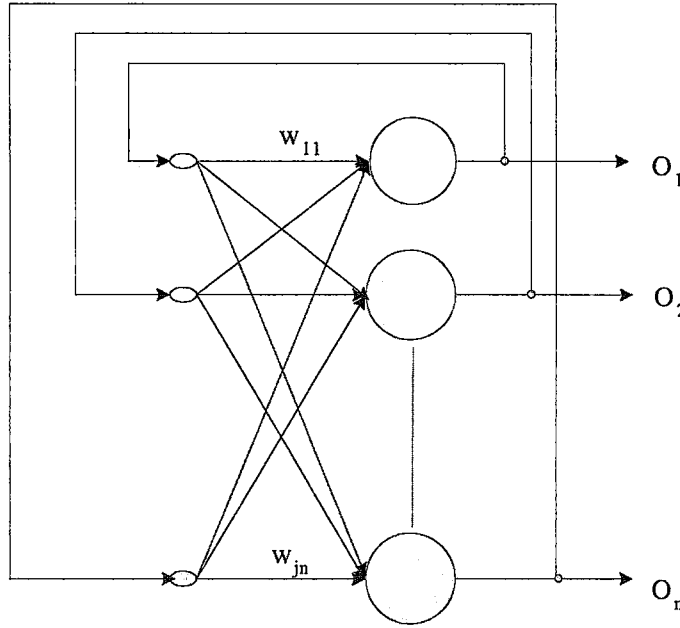
Burada $\Delta W_{p,j,i}$, p'ninci katmandaki j'ninci nöron ile p-1'inci katmandaki i'ninci nöron arasındaki bağlantı ağırlığının değişimini vermektedir. Hata için dik iniş yöntemini uygulayarak elde edilen ağırlık değişimleri Eş. 3.37' de gösterilmektedir.

$$\Delta W_{p,j,i} = \eta \cdot \delta_{p,j} \cdot O_{p-1,i} \quad [3.37]$$

Burada η öğrenme oranını temsil etmekte olup 0-1 aralığında herhangi bir değer almaktadır. Bu ağ yapısı; sinyal işleme, sistem tanımlama ve denetim gibi birçok alanda yaygın bir şekilde kullanılmaktadır.

Geri beslemeli sinir ağlarını ileri beslemeli sinir ağlarından ayıran en önemli özellik, sinir hücresi çıkışından kendisine ya da diğer sinir hücrelerine geri besleme döngüsünün gönderilmesidir. Bu sayı en az bir olup geciktirme elemanı üzerinden yapılmaktadır. Geri besleme, bir katmandaki hücreler arasında olduğu gibi katmanlar arasındaki hücreler arasında da yapılabilmektedir. Geri beslemenin yapılış şekline göre farklı yapıda geri beslemeli yapay sinir ağ yapıları oluşturulmaktadır. Bu ağlara örnek; Hopfield, Counterpropagation, Cognitron ve SOM gibi yapay sinir ağ yapıları verilebilir. Şekil 3.15' te geri beslemeli ağlara temsili bir örnek gösterilmektedir.

Bu örnek Hopfield ağını temsil etmekte olup, sinir hücrelerinin tamamı hem girdi hem de çıktı işlevi görmektedir. Ağın bağlantı değerleri bir enerji fonksiyonu olarak saklanmaktadır. İşlem sırasında sinir hücreleri +1 ve -1 olmak üzere iki farklı değerden birini almaktadır.



Şekil 3.15. Geri beslemeli ağlara temsili bir örnek

Bu ağlar danışmansız öğrenme kuralı kullanılarak eğitilmektedir. Bir sinir hücresinin t zamanındaki girdisi Eş. 3.38 kullanılarak elde edilmektedir.

$$net_i = \sum_{j=1}^n O_j(t-1) \cdot w_{ij} - \theta_j \quad [3.38]$$

Burada w_{ij} j' ninci sinir hücresinden i' ninci sinir hücresine gelen bağlantı ağırlığını, $O_j(t-1)$ j' ninci sinir hücresinin bir önceki zaman dilimindeki çıktısını ve θ_j j' ninci sinir hücresinin eşik değerini göstermektedir. Sinir hücresinin çıktısı ise Eş. 3.39 aracılığı ile bulunmaktadır.

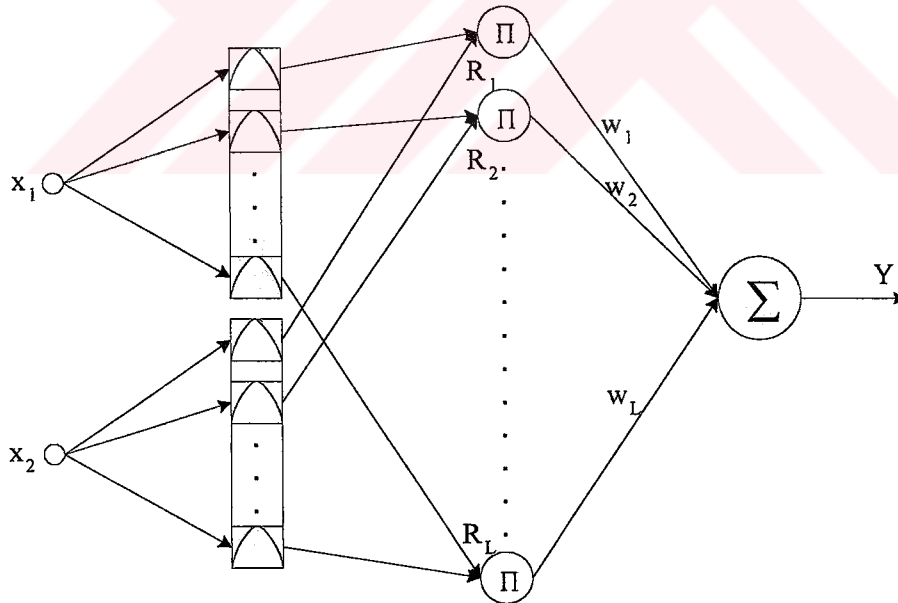
$$O_j(t) = \text{sgn}(net_i) \quad [3.39]$$

Geri beslemeli ağlar; doğrusal olmayan sistemlerin modellenmesi ve zamana bağlı olayların (konuşma, anlama ve ses tanıma) işlenmesinde yaygın bir şekilde kullanılmaktadır (69, 70, 75, 76).

3.7. Sinirsel Bulanık Mantık Denetleyicileri

SBM denetleyiciler, yapay sinir ağı teorisinden çıkarılan öğrenme algoritmaları kullanılarak eğitilebilen BM tabanlı sistemlerdir. Bu denetleyiciler sistemin giriş ve çıkışına ait verilerden sistem davranışını öğrenerek, otomatik olarak denetleyicinin kural tabanını ve üyelik fonksiyonlarını elde edebilmektedir. Öğrenme işlem basamakları yerel bilgi üzerinde işlem görmekte olup BM sistemi üzerinde yerel değişimlerin olmasına sebep olmaktadır. Bu işlemler bilgi tabanından ziyade sisteme ait verilerin değerlendirilmesinden oluşmaktadır (77, 78).

SBM denetleyicilerin temel ağ yapısı özel olarak oluşturulmuş çok katmanlı ileri beslemeli bir sinir ağı mimarisine dayanmaktadır. Şekil 3.16' da Wang tarafından ortaya atılan ve Takagi-Sugeno' nun geliştirdiği melez yapıyı kullanan SBM' ye ait ağ yapısı verilmektedir.

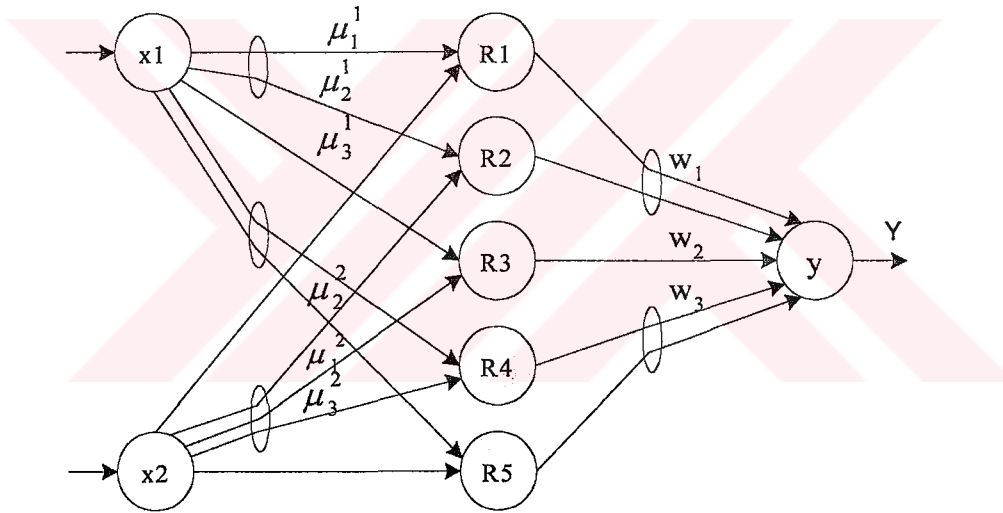


Şekil 3.16. Wang tarafından önerilen iki girişli tek çıkışlı SBM denetleyicisi

Yapısal olarak üç katmanlı bir ağ yapısını temsil etmektedir. Giriş katmanı dilsel değişkenleri, orta katman kuralları ve son katman sistemin şartlarını tanımlayan bir fonksiyonun sayısal değerleri göstermektedir. Ağ yapısındaki işlem elemanları BM

denetleyicideki üyelik fonksiyonları, çıkarım mekanizması ve durulaştırma işlevini yerine getirmektedir. Bu tipte kullanılan ağ modelleri, sinirsel tabanlı öğrenme tekniklerine uygun olup yaygın olarak dik iniş yöntemini kullanmaktadır (79).

Şekil 3.17' de NEFCON model bir sinirsel bulanık ağ yapısı verilmektedir. Ağ yapısındaki işlem elemanları; yapay sinir ağlarında sıkça kullanılan etkinlik fonksiyonları yerine BM denetleyicilerin kullandığı üyelik fonksiyonları, t-norm ve t-conorm operatörlerini kullanmaktadır. İlk katman giriş değişkenlerini, orta katman bulanık kuralları ve son katman çıkış değişkenlerini göstermektedir. Bulanık kümeler ise bağlantı ağırlıkları olarak kodlanmaktadır.



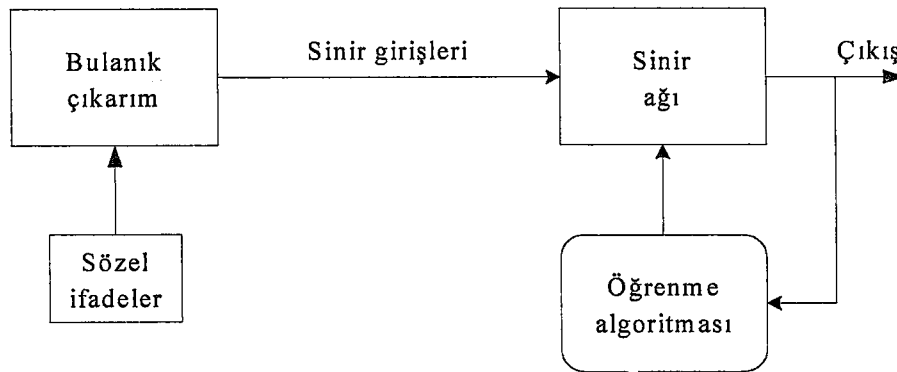
Şekil 3.17. İki giriş tek çıkış NEFCON model ağ yapısı

Bu tipteki ağ yapıları iki ana fazda eğitilmektedir. İlk faz sistem tepkisini tanımlayan kural tabanı oluşturulurken, ikinci fazda kural tabanına uygun bulanık kümeler tespit edilmektedir. Her iki fazda eğitim için aktif sistemin durumunu tanımlayan bulanık hatayı kullanmaktadır. Bulanık hata arzu edilen çıkışı tanımlayan bulanık fonksiyonun hesaplanmış değerinden sistem çıkış tepkisinin farkı alınarak elde edilmektedir. Bu hata değeri uygun küme ve kuralların oluşması için gerekli destekli öğrenme modelleri (reinforcement learning models) önemli rol oynamaktadır (77).

SBM denetleyicilerin yapısında kullanılan çok sayıda ağ mimarisi olmasına rağmen, bu ağ yapılarından yaygın olarak kullanılanları; ANFIS, FuNe, GARIC, RuleNet, NEFCON, NEFCLASS ve FALCON olarak verilmektedir. Hangi tip ağ yapısı olursa olsun aşağıda verilen 5 temel özelliği yerine getirmesi gerekmektedir (67, 80).

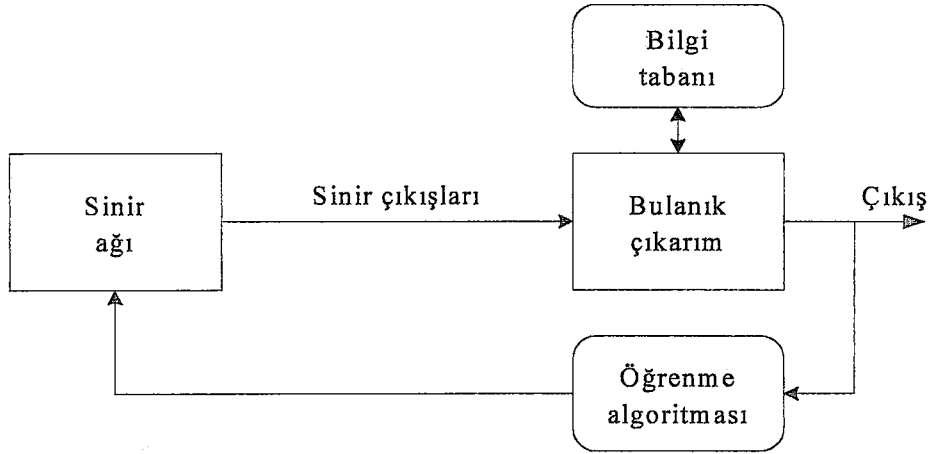
1. Bir SBM sistemi, öğrenme algoritmalarını kullanarak kendi kendini eğitebilir.
2. Bir SBM sistemi, t norm ve t conorm operatörlerini kullanan üç katmanlı ve ileri belemeli bir ağ yapısı olarak düşünülebilir.
3. Bir SBM sistemi, çoğu zaman bulanık kurallar sistemi olarak yorumlanabilir.
4. SBM sisteminin öğrenme prosedürü, bulanık sistemin anlamsal özelliklerini kullanmaktadır. Bu sonuç uygulamalı sistem parametrelerinin değiştirilmesine olanak sağlamaktadır.
5. Bir SBM sistemi, eğitilecek verileri n boyutlu bir fonksiyona yaklaştırabilir.

Tüm sinirsel bulanık tabanlı ağ yapıları genel olarak iki kategoride ele alınmaktadır. İlk kategorideki ağların yapısında Şekil 3.18’ de gösterildiği gibi bulanık çıkarımın dilsel ifadelerle göre oluşturduğu çıkışlar çok katmanlı sinir ağına giriş vektörü olarak verilmektedir. Bu sayede ağ eğitilerek istenilen çıkışlar elde edilmektedir.



Şekil 3.18. Birinci tip SBM yapısı

İkinci kategoride yer alan SBM ağlarının yapısında ise çok katmanlı sinir ağının çıkışları bulanık çıkarım mekanizmasını sürmektedir. Bu yapı Şekil 3.19’ da gösterilmektedir (67).



Şekil 3.19. İkinci tip SBM yapısı

Denetim sistemlerinde uyarlamalı ağ tabanlı bulanık çıkarım sistemleri (adaptive-network-based fuzzy inference systems) sıkça kullanıldığı için bu bölümde bu ağ yapısı anlatılmaktadır.

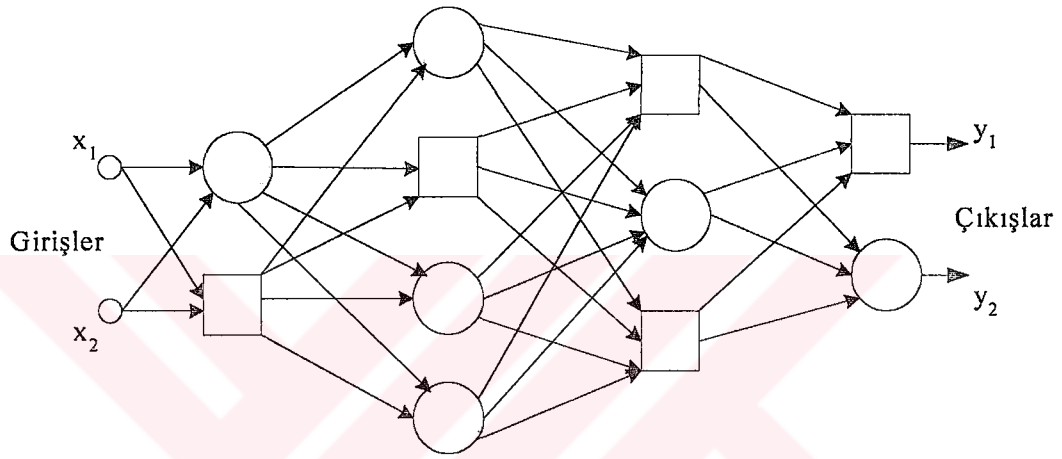
3.8. Uyarlamalı Ağ Tabanlı Bulanık Çıkarım Sistemi

Uyarlamalı ağ tabanlı bulanık çıkarım sistemleri (ANFIS), uyarlamalı ağ sınıfının bulanık çıkarım sistemi ile bileştirilmesinin çok genel bir sınıfını yansıtmaktadır. Açık bir şekilde ifade edilirse; bu sistemler BM ile yapay sinir ağları arasındaki bağıntıyı sağlayan en iyi geçişlerden biridir. ANFIS yapısında çıkarım mekanizması olarak Takagi-Sugeno' nun kullandığı model kullanılmaktadır.

3.8.1. Uyarlamalı ağlar

Bir uyarlamalı ağ mimarisi Şekil 3.20' de gösterildiği gibi kendisine gelen sinyallerin seçilmiş parametreler kümesini kullanarak özel bir işlevi gerçekleştiren düğümlere sahip çok katmanlı ileri beslemeli ağıdır. Bu ağ yapısında düğüm fonksiyonlarının şekli düğümden düğüme değişebilmektedir. Herbir düğüm fonksiyonunun seçimi uyarlamalı ağın uygulamasına yönelik tasarımındaki tüm parametrelere bağlıdır. Burada farklı uyarlama yeteneklerini yansıtmak için düğümler daire ve kare şeklinde verilmektedir. Kare şeklindeki bir düğüm değiştirilebilir bir parametreyi gösterirken,

daire şeklindeki bir düğüm sabit bir parametreyi temsil etmektedir. Uyarlamalı ağı parametre kümesi her bir uyarlamalı düğümün parametreler kümesinin bileşiminden oluşmaktadır. Arzu edilen giriş çıkış arasındaki bağıntıyı sağlamak için ağda kullanılan parametrelerin seçilen eğitim algoritmasına göre değiştirilmesi gerekmektedir. Bu tip ağlarda genelde dik iniş tabanlı öğrenme algoritması kullanılmaktadır.



Şekil 3.20. Uyarlamalı ağı yapısı

L katmanlı olarak tanımlanan bir uyarlamalı ağı k ' ninci katmanının $\#(k)$ düğümüne sahip olduğu düşünölsün ve k ' ninci katmanın i ' ninci pozisyonunda tanımlanan düğümün fonksiyonunun O_i^k ile gösterildiğı varsayölsün. Bu durumda gelen sinyallere bağılı olan çıkış düğümünün parametreler kümesi Eş. 3.40 kullanılarak elde edilmektedir.

$$O_i^k = O_i^k (O_1^{k-1}, \dots, O_{\#(k-1)}^{k-1}, a, b, c, \dots) \quad [3.40]$$

Burada a , b , c gibi parametreler düğümü temsil eden katsayılardır. Eğitilecek P adet veri olduğı düşünölsün, eğitilecek p ' ninci veri girdisi için ölçölmüş hataların karelerinin toplamı aşğıdaki gibi elde edilmektedir.

$$E_p = \sum_{m=1}^{\#(L)} (T_{m,p} - O_{m,p}^L)^2 \quad [3.41]$$

Burada $T_{m,p}$ p' ninci arzu edilen çıkış vektörünün m' ninci bileşenini ve $O_{m,p}^L$ p' ninci giriş vektörü tarafından üretilen gerçek çıkışın m' ninci bileşenini temsil etmektedir. Bu sebepten tüm hata ölçümü $\sum_{p=1}^P E_p$ formülü ile bulunabilmektedir.

Parametre uzayında bulunan E' ye dik iniş yöntemini uygulayan bir güncelleştirme prosedürü geliştirmek için, ilk işlem basamağı olarak eğitim verileri ve her bir çıkış düğümüne ait hata sinyali $\frac{\partial E_p}{\partial O}$ hesaplanmaktadır. Her bir çıkış düğümü için hata sinyali Eş. 3.42 kullanılarak bulunmektedir.

$$\frac{\partial E_p}{\partial O_{i,p}^L} = \sum_{m=1}^{\#(k+1)} \frac{\partial E_p}{\partial O_{m,p}^{k+1}} \cdot \frac{\partial O_{m,p}^{k+1}}{\partial O_{i,p}^k} \quad [3.42]$$

Burada k, 1-(L-1) aralığında bir değer almaktadır. Bu eşitlik dahili bir düğüme ait hata sinyalinin sonraki katmanlardaki düğümlerin hata sinyallerinin doğrusal bileşiminden oluştuğunu açık bir şekilde ifade etmektedir. Bu durumda α uyarlamalı ağırlık bir parametresini temsil etmek üzere bu parametreye göre toplam hata ölçümündeki değişim Eş. 3.43' te verilmektedir.

$$\frac{\partial E}{\partial \alpha} = \sum_{p=1}^P \frac{\partial E_p}{\partial \alpha} \quad [3.43]$$

Eş. 3.44' e göre α parametresinin güncelleştirilmesi sonucunda elde edilen parametredeki değişim aşağıda verilmektedir.

$$\Delta \alpha = -\eta \cdot \frac{\partial E}{\partial \alpha} \quad [3.44]$$

Burada η öğrenme parametresini temsil etmekte olup çoğu zaman dik geçiş parametresinin hatanın kareköküne oranlanması neticesinde bulunmaktadır (82).

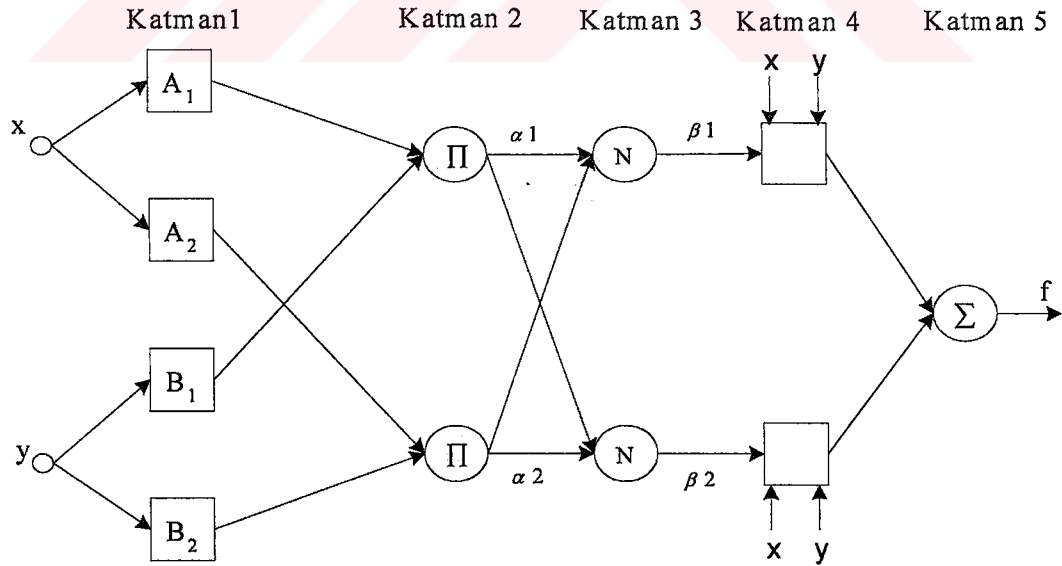
3.8.2. ANFIS' in yapısı

ANFIS yapısı Sugeno bulanık çıkarım modeli ya da Tsukamoto bulanık çıkarım modeli kullanılarak oluşturulabilmektedir. Şekil 3.21' de iki girişli, tek çıkışlı ve iki kurallı Sugeno çıkarım modelini kullanan ANFIS yapısı verilmektedir. Bu sisteme ait kural kümesi aşağıda verilmektedir.

$$R_1 : \text{EĞER } x = A_1 \text{ ve } y = B_1 \text{ O HALDE } f_1 = p_1 \cdot x + q_1 \cdot y + r_1$$

$$R_2 : \text{EĞER } x = A_2 \text{ ve } y = B_2 \text{ O HALDE } f_2 = p_2 \cdot x + q_2 \cdot y + r_2$$

Burada x, y giriş değişkenlerini, f_i çıkış fonksiyonunu, $A_i - B_i$ giriş üyelik kümelerini ve $p_i - q_i - r_i$ sonuç parametrelerini göstermektedir.



Şekil 3.21. İki giriş, tek çıkış Sugeno bulanık modeli için ANFIS yapısı

Bu yapı beş katmandan oluşmakta olup herbir katman farklı işlevleri yerine getirmektedir. Katman 1, bulanıklaştırma işlevini yapmaktadır. Bu katmandaki herbir

düğüm x - y girişlerinin kullandığı bulanık kümeleri temsil etmektedir. Kümeleri gösteren üyelik fonksiyonlarının hesaplanmış değeri katmandaki düğümlerin çıkış değerini vermektedir.

$$o_{1,i} = \mu_{Ai}(x) \quad i=1,2$$

$$o_{1,i} = \mu_{Bi}(x) \quad i=3,4 \quad [3.45]$$

Burada x ve y düğüme ait girişleri, A_j ve B_j bulanık kümeleri, Ol_i Katman 1' deki i ' ninci çıkışı göstermektedir. Bu katmanda kullanılan üyelik fonksiyonları genellikle çan eğrisi şeklinde olup fonksiyona ait formül Eş. 3.46' da verilmektedir.

$$\mu_{Ai} = \frac{1}{1 + \left[\left(\frac{x - c_j}{a_j} \right)^2 \right]^{b_j}} \quad [3.46]$$

Burada a_j , b_j , c_j ve d_j katmandaki doğrusal olmayan giriş parametrelerini (öncül parametreler) temsil etmektedir. Bu parametreler ağıın eğitilmesi sırasında kullanılmaktadır.

Katman 2, çıkarım işlemini yapan üitedir. Bu katmandaki herbir düğüm, iki giriş ağırlığı üzerinde çıkarım işlemini gerçekleştirmektedir. Düğüm bu işlemi t-norm operatörlerinden birini kullanarak yapmaktadır. Genelde t-norm operatörü olarak çarpım işlemi kullanılmaktadır.

$$o_{2,i} = \sigma_i = \mu_{Ai} \cdot \mu_{Bi} \quad [3.47]$$

Katman 3, Katman 2' nin çıkışından elde edilen ateşleme seviyelerini (σ_i) normalize etmek için kullanılmaktadır. Bu katmanda herbir düğüm N ile sembolize edilmiş

sabit bir düğümleri temsil etmektedir. Herbir i düğümünün çıkışı Eş. 3.48' de tanımlandığı gibi normalize edilmiş gerçekleştirme derecelerini vermektedir.

$$o_{3,i} = \beta_i = \frac{\sigma_i}{\sum_{i=1}^2 \sigma_i} \quad [3.48]$$

Katman 4, normalize edilmiş değer ile sonuç fonksiyonu arasındaki bağıntıyı kurmaktadır. Bu katmandaki herbir düğüm Eş. 3.49 ile tanımlanan fonksiyona sahip uyarlamalı bir düğümü göstermektedir.

$$o_{4,i} = \beta_i \cdot f_i = \beta_i \cdot (p_i \cdot x + q_i \cdot y + r_i) \quad [3.49]$$

Burada f_i kurallara ait sonuç fonksiyonunu ve $p_i - q_i - r_i$ bu fonksiyona ait parametreleri temsil etmektedir. Bu parametrelere sonuç parametreleri olarak da adlandırılmaktadır.

Son katman, girişine gelen sinyalleri toplayarak çıkışa aktarmaktadır. Katman tek bir düğüm ile temsil edilip, $\sum$ sembolü ile gösterilmektedir. Eş. 3.50' de bu katmana ait çıkış eşitliği verilmektedir (82, 83).

$$o_{5,i} = \sum_{i=1}^2 \beta_i \cdot f_i = \frac{\sum_{i=1}^2 \sigma_i \cdot f_i}{\sum_{i=1}^2 \sigma_i} \quad [3.50]$$

3.8.3. ANFIS için öğrenme algoritması

ANFIS için kullanılan öğrenme algoritmaları geri yayılım öğrenme algoritması ve melez öğrenme algoritması olarak verilmektedir. Burada geri yayılım öğrenme algoritması anlatılmaktadır. Bu algorithmada ağın çıkışından elde edilen hata değeri geriye yansıtılarak istenen parametrelerin güncelleştirilmesi sağlanmaktadır. Bu

işlem bütün parametreler için E hatasının sıfıra yaklaştırılması ile yapılmaktadır (67). Ağın çıkışındaki hata değeri arzu edilen çıkış değerinden (f^*) hesaplanan çıkış değerinin (f) çıkarılması sonucunda bulunmaktadır. Hata değerine en küçük kareler yöntemi uygulanarak hata ölçütü elde edilmektedir.

$$E = \frac{1}{2} \cdot (f^* - f) \quad [3.51]$$

Hata ölçütüne her bir katman için geriye yayılım algoritması uygulanarak katmanlara ve katmanlarda kullanılan fonksiyon parametrelerine etki aşağıdaki gibi elde edilmektedir.

Katman V: Bu katmanda çıkış hatasının çıkışa yansıması bulunmaktadır.

$$\delta^6 = (f^* - f) = e = -\frac{\partial E}{\partial f} = -\left[\frac{\partial E}{\partial e} \cdot \frac{\partial e}{\partial f} \right] \quad [3.52]$$

Katman IV: Bu katmanda sonuç fonksiyonuna ait gerekli parametreler (p_i, q_i ve r_i) hesaplanmaktadır.

$$\Delta p_i = -\frac{\partial E}{\partial p_i} = \left[-\frac{\partial E}{\partial f} \right] \left[\frac{\partial f}{\partial p_i} \right] \quad [3.53]$$

$$\frac{\partial f}{\partial p_i} = \beta_i \cdot x \Rightarrow \Delta p_i = \delta^5 \cdot \beta_i \cdot x \quad [3.54]$$

Aynı işlemler sonuç fonksiyonunun diğer parametrelerine uygulanarak; q ve r parametrelerindeki değişimler bulunmaktadır.

$$\Delta q_i = \delta^5 \cdot \beta_i \cdot y \quad [3.55]$$

$$\Delta q_i = \delta^5 \cdot \beta_i \quad [3.56]$$

Katman III: Bu katmanda katmanın çıkışına yansıyan hata değerleri hesaplanmaktadır.

$$\delta^3 = -\frac{\partial E}{\partial \beta_i} = \left[-\frac{\partial E}{\partial f} \right] \left[\frac{\partial f}{\partial \beta_i} \right] \quad [3.57]$$

$$\frac{\partial f}{\partial \beta_i} = f_i \Rightarrow \delta^3 = \delta^5 \cdot f_i \quad [3.58]$$

Katman II: Bu katmanda da katmanın çıkışına yansıyan hata bulunmaktadır.

$$\delta^2 = -\frac{\partial E}{\partial \sigma_i} = \left[-\frac{\partial E}{\partial f} \cdot \frac{\partial f}{\partial \beta_i} \cdot \frac{\partial \beta_i}{\partial \sigma_i} \right] \quad [3.59]$$

$$\frac{\partial \beta_i}{\partial \sigma_i} = \frac{\sum_{i=1}^2 \sigma_i - \sigma_i}{\left[\sum_{i=1}^2 \sigma_i \right]^2} \Rightarrow \delta^2 = \delta^3 \cdot \left[\frac{\sum_{i=1}^2 \sigma_i - \sigma_i}{\left[\sum_{i=1}^2 \sigma_i \right]^2} \right] \quad [3.60]$$

Katman I: Bu katmanda hata değerine göre üyelik fonksiyonuna ait parametrelerinin ayarlanması gerçekleştirilmektedir.

$$\delta_i^1 = -\frac{\partial E}{\partial \mu_{Ai}} = -\left[\frac{\partial E}{\partial f} \cdot \frac{\partial f}{\partial \beta_i} \cdot \frac{\partial \beta_i}{\partial \sigma_i} \cdot \frac{\partial \sigma_i}{\partial \mu_{Ai}} \right] \quad [3.61]$$

$$\frac{\partial \sigma_i}{\partial \mu_{Ai}} = \mu_{Bi} \Rightarrow \delta_i^1 = \delta^2 \cdot \mu_{Bi} \quad [3.62]$$

Aynı işlemler B kümesi için yapılarak bu katmana geri beslenen hata değeri, Eş. 3.63' te verildiği gibi elde edilmektedir.

$$\delta_{i+2}^1 = \delta^2 \cdot \mu_{Ai} \quad [3.63]$$

Elde edilen hata değeri üyelik fonksiyonlarına uygulanarak öncül parametrelere ait güncelleştirmiş değerler bulunmaktadır.



4. SİNİRSEL BULANIK MANTIK DENETLEYİCİLİ KESİNTİSİZ GÜÇ KAYNAĞININ TASARIMI VE GERÇEKLEŞTİRİLMESİ

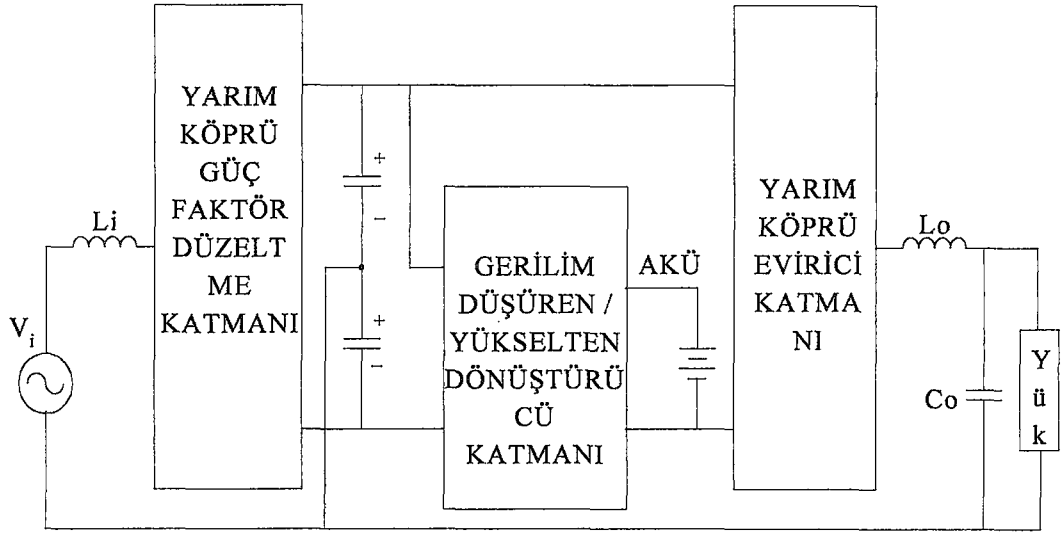
4.1. Giriş

Bu bölümde tasarlanan KGK' nın yapısı, tasarımı, denetim tekniğinin tespiti, PI, BM ve SBM denetleyicilerle yapılan benzetim ve uygulama çalışmaları anlatılmaktadır. KGK' nın tasarlanması işlemi; güç anahtarlarının seçimi, dönüştürücü filtre elemanlarına ait değerlerin hesaplanması (GFD katmanı, gerilim düşüren dönüştürücü katmanı, gerilim yükselten dönüştürücü katmanı), evirici katmanı filtre elemanlarına ait değerlerin hesaplanması, söndürme (snubber) devresi elemanlarına ait değerlerin hesaplanması, gerilim algılayıcı devreleri, akım algılayıcı devreleri ve kapı sürme devrelerinden oluşmaktadır.

Uygulama çalışmalarında KGK' ya ait katmanların denetimi, TMS320F2812 SSI modülü kullanılarak gerçekleştirilmektedir. Katmanların denetlenmesinde denetim tekniği olarak GFD katmanında ortalama akım denetim tekniği, diğer katmanlarda akım mod denetim tekniği kullanılmaktadır.

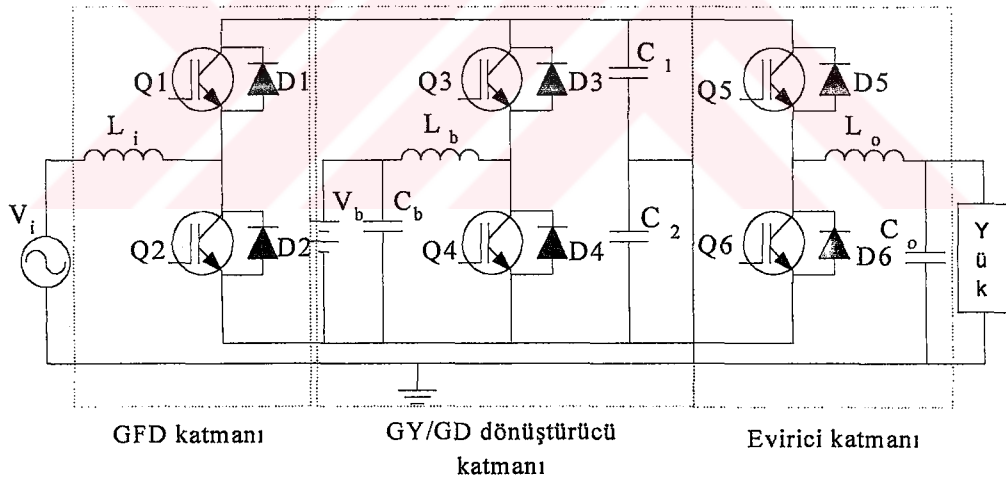
4.2. Kesintisiz Güç Kaynağının Yapısı

Şekil 4.1' de tasarlanan KGK' nın yapısını gösteren blok şema verilmektedir. Sistem temel olarak üç katmandan oluşmaktadır. İlk katman AA/DA yarım köprü tipi bir gerilim yükselten dönüştürücüdür. Bu katmanın görevi; AA gerilimini DA gerilimine dönüştürmek ve giriş güç faktörünü düzeltmektir. Gerilim düşüren/gerilim yükselten dönüştürücü katmanı; gerilim düşüren ve gerilim yükselten dönüştürücü olmak üzere iki bölümden oluşmaktadır. Gerilim düşüren dönüştürücü, DA hat gerilimini akü gerilimi seviyesine çevirmektedir. Gerilim yükselten dönüştürücü katmanı ise akü gerilimini DA hat gerilimine dönüştürmektedir. Sistemdeki son katman yarım köprü tipi bir evirici devresi olup DA hat gerilimini AA gerilimine çevirmektedir.



Şekil 4.1. Tasarlanan KGC' nin blok şeması

Şekil 4.2' te tasarlanan KGC' nin güç katmanına ait devre şeması verilmektedir.



Şekil 4.2. Güç katmanına ait devre şeması

Devrede; Q1-Q2 IGBT' leri (insulated gate bipolar transistor), C1-C2 hat kondansatörleri ve L_i bobini giriş GFD katmanını göstermektedir. Q3 IGBT' si, L_b bobini ve C_b kondansatörünün bulunduğu katman akü gerilim düşüren dönüştürücüyü temsil etmektedir. Q4 IGBT' si, L_b bobini ve C_b kondansatörünün bulunduğu katman akü gerilim yükselten dönüştürücüyü oluşturmaktadır. Q5-Q6

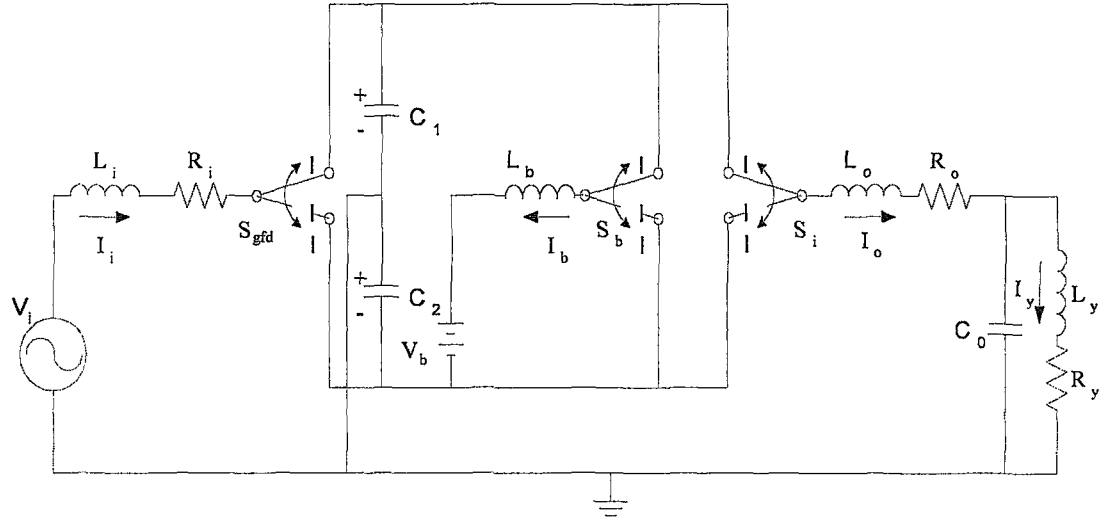
IGBT' leri, Lo bobini ve Co kondansatörünün oluşturduğu katman ise yarım köprü tipi evirirci devresini göstermektedir.

4.3. Kesintisiz Güç Kaynağında Yapılan Benzetim Çalışmaları

KGK' daki benzetim çalışmalarında; sistemde kullanılacak denetim tekniklerinin seçimi ile seçilen denetim tekniklerinde PI, BM ve SBM denetleyicilerinin sistem başarımındaki etkileri incelenmektedir. Benzetim çalışmalarında ilk işlem basamağında sisteme ait güç katmanının model denklemleri elde edilmektedir. Bu denklemlerin elde edilebilmesi için Şekil 4.2' de verilen KGK' nın güç katmanına ait devre şeması Şekil 4.3' te gösterildiği gibi basitleştirilmektedir. Şekil 4.3' te verilen devre şemasındaki S_{gfd} , S_b ve S_i ile simgelenen anahtarlar KGK' da kullanılan IGBT' leri göstermektedir. Aynı modülde bulunan IGBT' ler birbiri ile eş zamanlı olarak iletme geçemeyeceğinden, herbir modül tek bir anahtar ile temsil edilmektedir. Anahtarların I numaralı konumu üst koldaki IGBT' lerin iletimde olma durumunu, II numaralı konumu ise alt koldaki IGBT' lerin iletimde olma durumunu göstermektedir. Sistem iki farklı modda test edilmektedir. İlk modda KGK, hat geriliminden yararlanarak yükü beslemektedir. Bu modda GFD katmanı, akü şarj katmanı ve evirici katmanı eş zamanlı olarak çalışmaktadır. İkinci mod, hat geriliminde % 30' dan fazla bir değişim ya da hatta bir kesinti olduğu zaman devreye girmektedir. Bu durumda yüke enerji, akü tarafından gerilim yükselten dönüştürücü ve evirici devresinin eş zamanlı çalıştırılması ile sağlanmaktadır. Her iki mod için de IGBT' lerin çalışma durumunu gösteren çizelge aşağıda verilmektedir.

Çizelge 4.1. Çalışma modlarına göre IGBT' lerin durumları

IGBT	MOD 1		MOD 2	
	Pozitif Alternans	Negatif alternans	Pozitif Alternans	Negatif alternans
Q_1	İletim	Kesim	Kesim	Kesim
Q_2	Kesim	İletim	Kesim	Kesim
Q_3	İletim	Kesim	Kesim	Kesim
Q_4	Kesim	Kesim	İletim	Kesim
Q_5	İletim	Kesim	İletim	Kesim
Q_6	Kesim	İletim	Kesim	İletim



Şekil 4.3. Tasarlanan KKG' nın eşdeğer devresi

Şekil 4.3' teki devrede MOD 1 konumunda 4 göz oluşmaktadır. I. gözü V_i , L_i , R_i , C_1 ve C_2 elemanları, II. gözü V_b , L_b , C_1 ve C_2 elemanları, III. gözü C_1 , C_2 , L_o , R_o ve C_o elemanları, IV. gözü ise C_o , L_y , R_y elemanları temsil etmektedir. Bu gözlerle Kirchoff'un gerilimler kanunu uygulanarak I_i , I_b , I_o ve I_y 'ye ait durum denklemleri bulunmaktadır.

$$\frac{\partial I_i}{\partial t} = \frac{V_i - I_i R_i - S_{gfd} V_{C1} + (1 - S_{gfd}) V_{C2}}{L_i} \quad [4.1]$$

$$\frac{\partial I_b}{\partial t} = \frac{(V_{C1} + V_{C2}) S_b - V_b}{L_b} \quad [4.2]$$

$$\frac{\partial I_o}{\partial t} = \frac{V_{C1} S_i - V_{C2} (1 - S_i) - I_o R_o - V_{Co}}{L_o} \quad [4.3]$$

$$\frac{\partial I_y}{\partial t} = \frac{V_{Co} - I_y R_y}{L_y} \quad [4.4]$$

A, B ve C düğüm noktalarına Kirchoff'un akımlar kanunu uygulanarak V_{C1} , V_{C2} ve V_{Co} 'ya ait durum denklemleri elde edilmektedir.

$$\frac{\partial V_{C1}}{\partial t} = \frac{I_i S_{gfd} - I_b S_b - I_o S_i}{C_1} \quad [4.5]$$

$$\frac{\partial V_{C2}}{\partial t} = \frac{-I_i(1 - S_{gfd}) - I_b S_b + I_o(1 - S_i)}{C_2} \quad [4.6]$$

$$\frac{\partial V_{Co}}{\partial t} = \frac{I_o - I_y}{C_o} \quad [4.7]$$

MOD 2 konumunda ise 3 göz oluşmaktadır. I. gözü V_b , L_b , C_1 ve C_2 elemanları, II. gözü C_1 , C_2 , L_o , R_o ve C_o elemanları, III. gözü ise C_o , L_y , R_y elemanları göstermektedir. Bu gözlerle Kirchoff'un gerilimler kanunu uygulanarak I_b , I_o ve I_y 'ye ait durum denklemleri bulunmaktadır.

$$\frac{\partial I_b}{\partial t} = \frac{V_b - S_b(V_{c1} + V_{c2})}{L_b} \quad [4.8]$$

$$\frac{\partial I_o}{\partial t} = \frac{V_{c1} S_i - V_{c2}(1 - S_i) - I_o R_o - V_{co}}{L_o} \quad [4.9]$$

$$\frac{\partial I_y}{\partial t} = \frac{V_{co} - I_y R_y}{L_y} \quad [4.10]$$

A, B ve C düğüm noktalarına Kirchhoff'un akımlar kanunu uygulanarak elde edilen V_{C1} , V_{C2} ve V_{Co} 'ya ait durum denklemleri aşağıda verilmektedir.

$$\frac{\partial V_{C1}}{\partial t} = \frac{I_b - I_o S_i}{C_1} \quad [4.11]$$

$$\frac{\partial V_{C2}}{\partial t} = \frac{I_b + I_o (1 - S_i)}{C_2} \quad [4.12]$$

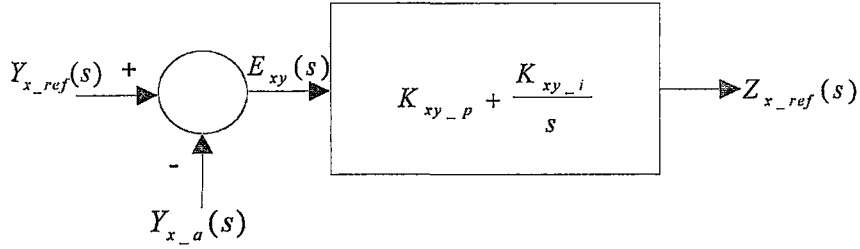
$$\frac{\partial V_{Co}}{\partial t} = \frac{I_o - I_y}{C_o} \quad [4.13]$$

Bu denklemlerde S_{gfd} ; GFD katmanına ait anahtar değişkenini, S_b ; gerilim düşüren/yükselten dönüştürücü katmanına ait anahtar değişkenini ve S_i ; evirici katmanına ait anahtar değişkenini temsil etmektedir. Bu değişkenler Şekil 4.3' de gösterilen devredeki anahtarlar I konumunda iken 1 değerini, anahtarlar II konumunda iken ise 0 değerini almaktadır. V_i ; giriş AA hat gerilimini, V_{C1} ve V_{C2} ; DA hat kondansatörü gerilimlerini, V_b ; akü terminal gerilimini, V_{Co} ; KGK' nın çıkış gerilimini, I_y ; KGK' nın çıkış akımını I_o ; evirici katmanı filtre bobini akımını, I_b ise akü terminal akımını göstermektedir.

4.3.1. Denetim tekniklerinin seçimi ve PI denetleyici ile yapılan benzetim çalışmaları

KGK' da güç katmanlarının denetlenmesinde kullanılan teknikler iki bölüm halinde ele alınmaktadır. Bunlar GFD katmanında kullanılan denetim teknikleri ve diğer katmanlarda (gerilim düşüren dönüştürücü katmanı, gerilim yükselten dönüştürücü katmanı ve evirici katmanı) kullanılan denetim teknikleri olarak verilmektedir. GFD katmanında; ortalama akım denetim tekniği, histerisiz denetim tekniği, tepe akım denetim tekniği gibi temel GFD teknikleri kullanılırken, diğer katmanlarda uygulamada sıkça karşılaşılan akım mod ya da gerilim mod denetim teknikleri kullanılmaktadır. Benzetim çalışmalarında GFD katmanı için ortalama akım denetim tekniği ve histerisiz denetim tekniğinin, diğer katmanlar için ise gerilim mod denetim

teknîği ve akım mod denetim tekniğinin analizleri yapılmaktadır. Denetim teknikleri içerisinde denetleyici olarak PI denetleyici kullanılmakta olup, PI denetleyiciye ait blok şema Şekil 4.4' de verilmektedir. Denetleyici girişini akım ya da gerilime ait hata değeri, çıkışını ise bir sonraki denetleyiciye ait referans akım değeri ya da DGM' ye ait referansı oluşturmaktadır.



Şekil 4.4. PI denetleyiciye ait blok şema

Burada x indisi katman ismini, Y simgesi katmanlara ait akım ya da gerilim değişkenlerini, Z simgesi bir sonraki katman için referans değişkenini göstermektedir. E_{xy} x katmanının y sinyaline ait hata değerini, Y_{x_ref} x katmanının Y sinyaline ait referans değerini, Y_{x_a} x katmanının algılayıcıdan algılanan Y sinyalini ve Z_{xy} x katmanının y PI denetleyicisi çıkışını temsil etmektedir. PI denetleyicinin transfer fonksiyonunda s yerine $\frac{2.(z-1)}{T.(z+1)}$ yazılarak elde edilen ayrık zamanlı düzlemdeki çıkış eşitliği aşağıda verilmektedir.

$$z_{xy}(k) = z_{xy}(k-1) + K_{xy_i}.T.e_{xy}(k) + (K_{xy_p} - \frac{K_{xy_i}.T}{2}).(e_{xy}(k) - e_{xy}(k-1)) \quad [4.14]$$

Burada $z_{xy}(k)$ denetleyici çıkışının şu anki değerini, $z_{xy}(k-1)$ denetleyici çıkışının bir önceki değerini, T anahtarlama periyodunu, $e_{xy}(k)$ denetleyici girişinin şu anki değerini ve $e_{xy}(k-1)$ denetleyici girişinin bir sonraki değerini göstermektedir. Eş. 4.14' de aşağıda verilen eşitlikler yerine yazılırsa PI denetleyici' nin ayrık zamanlı düzlemdeki en sade biçimi elde edilebilir.

$$K_{xy_0} = K_{xy_i} \cdot T \quad [4.15]$$

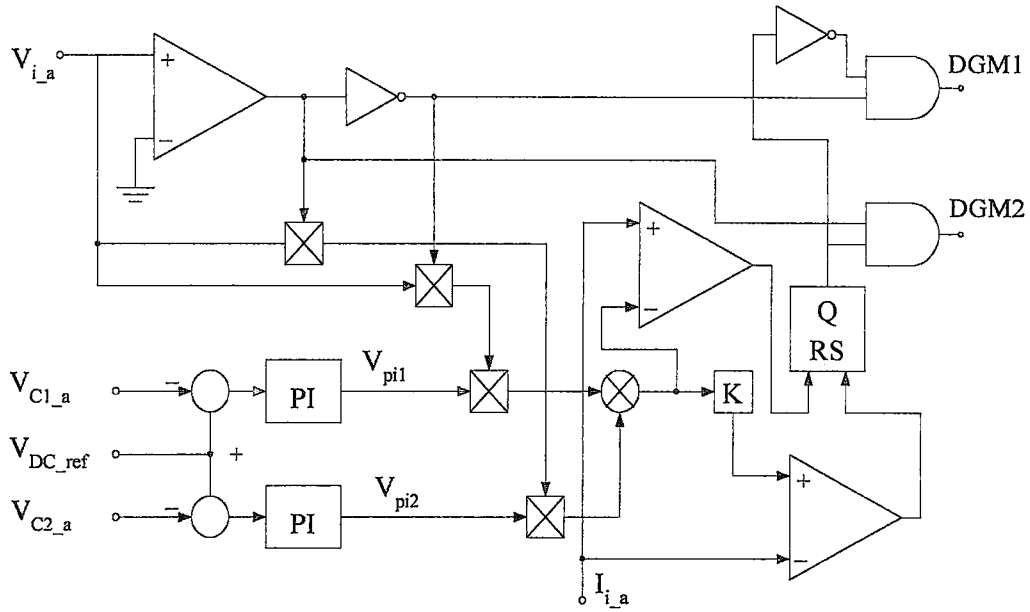
$$K_{xy_1} = K_{xy_p} - \frac{K_{xy_i} \cdot T}{2} \quad [4.16]$$

$$de_{xy}(k) = (e_{xy}(k) - e_{xy}(k-1)) \quad [4.17]$$

$$z_{xy}(k) = z_{xy}(k-1) + K_{xy_0} \cdot e_{xy}(k) + K_{xy_1} \cdot de_{xy}(k) \quad [4.18]$$

PI denetleyicinin son biçiminde giriş değişkenleri hata ve hatadaki değişim, çıkış değişkeni ise akım denetleyicisi ya da DGM' nin referans değerini göstermektedir.

Şekil 4.5' te yarım köprü tipi AA/DA gerilim yükselten dönüştürücü katmanında kullanılan ortalama akım denetim tekniğine ait prensip şema verilmektedir. Ortalama akım denetim tekniği, gerilim denetleyicisi ve akım denetleyicisi olmak üzere iki denetleyiciden oluşmaktadır. Pozitif ve negatif DA hat gerilimini denetlemek için iki gerilim denetleyicisi bulunmaktadır. Bu denetleyiciler, akım denetleyicisine göre daha yavaş bir döngü olup kondansatörler üzerindeki gerilimleri referans geriliminde sabit tutmak ve giriş referans akımını elde etmek için kullanılmaktadır. Akım denetleyicisi ise referans akımla giriş akımını karşılaştırarak giriş akım ve geriliminin aynı faza getirecek görev süresi oranını belirlemektedir. Gerilim denetleyicilerinde giriş değişkenleri DA hat kondansatörleri üzerinde düşen gerilime ait hata değerleri (e_{C1} ve e_{C2}) ile kondansatörler üzerinde düşen gerilimlerin hatalarındaki değişimler (de_{C1} ve de_{C2}) iken, çıkış değişkeni referans sinüsoidal akım dalga şeklinin genliği (u_{pfc1}, u_{pfc2})' dir. Akım denetleyicisine ait giriş değişkenleri; giriş akım hatası (e_{pfc1}) ve giriş akımı hatasındaki değişim (de_{pfc1}) iken çıkış değişkeni DGM' nin referans girişi (u_{pfc3})' dir. Aynı fazda referans akım elde etmek için; V_i giriş geriliminin sıfır geçiş noktalarına göre birim genlikli sinüsoidal dalga şekli üreten bir devre düzeneği çıkışından elde edilen değer, çarpıcıların girişine gönderilmektedir. Çarpıcının girişine gelen diğer sinyal gerilim

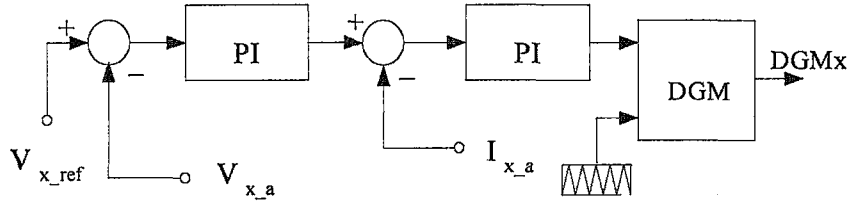


Şekil 4.6. Histerisiz denetim tekniğine ait blok şema

Denetim basamağının ikinci bölümünde KGK' nın gerilim düşüren dönüştürücü katmanı, gerilim yükselten dönüştürücü katmanı ve evirici katmanında kullanılan tekniklerin denetim basamakları ele alınmaktadır.

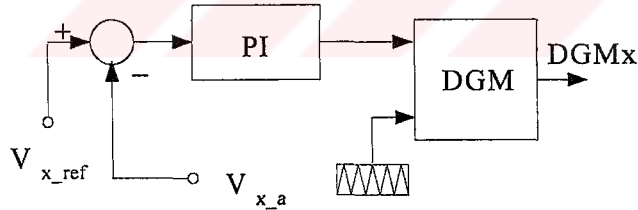
Akım mod denetim tekniği, Şekil 4.7' de gösterildiği gibi iki geri besleme döngüsüne sahiptir. Bu döngülerden dış denetim döngüsü anahtarın bulunduğu devrenin çıkış gerilimini, referans gerilimi ile karşılaştırarak devre için gerekli olan referans akımı elde etmektedir. Dış denetim döngüsünde kullanılan denetleyicilerde giriş değişkeni olarak evirici katmanı için; evirici çıkış hatası (e_{Co}) ve evirici çıkış hatasındaki değişim (de_{Co}), gerilim düşüren dönüştürücü katmanı için dönüştürücü çıkış gerilim hatası (e_{Cb}) ve dönüştürücü çıkış hatasındaki değişim (de_{Cb}), gerilim yükselten dönüştürücü katmanında dönüştürücü çıkış gerilim hatası ($e_{C1} + e_{C2}$) ve bu hatadaki değişim ($de_{C1} + de_{C2}$) alınmaktadır. Denetleyicinin çıkış değişkenleri ise her üç katman için gerekli referans akım değerleri (u_{bk1} , u_{bst1} , u_{inv1}) oluşturmaktadır. Diğer döngü ise anahtarlama elemanına bağlı bobin akımı ile üretilen referans akımı karşılaştırarak darbe genişlik modülasyonu katmanı için gerekli olan referans sinyali üreten bir denetleyiciyi temsil etmektedir. Denetleyicinin girişlerini katmanlara ait

akım hataları (e_{bki} , e_{invi}) ve akım hatalarındaki değişim (de_{bki} , de_{invi}) oluşturmaktadır. Çıkışlarını ise her üç katman için DGM katmanının referans girişi sinyallerini (u_{bk2} , u_{bst2} ve u_{inv2}) temsil etmektedir.



Şekil 4.7. Akım mod denetim tekniğine ait blok şema

Gerilim mod denetim tekniğine ait şema Şekil.4.8' de gösterilmektedir. Gerilim mod denetim tekniği gerilim denetleyicisi ile DGM' den oluşmaktadır. Bu denetleyicinin giriş ve çıkış sinyalleri akım mod denetleyicilerde bulunan gerilim denetleyicileri ile aynıdır. Denetleyici, girişine gelen gerilim hatası ile orantılı bir şekilde DGM' ye referans değeri sağlamaktadır.



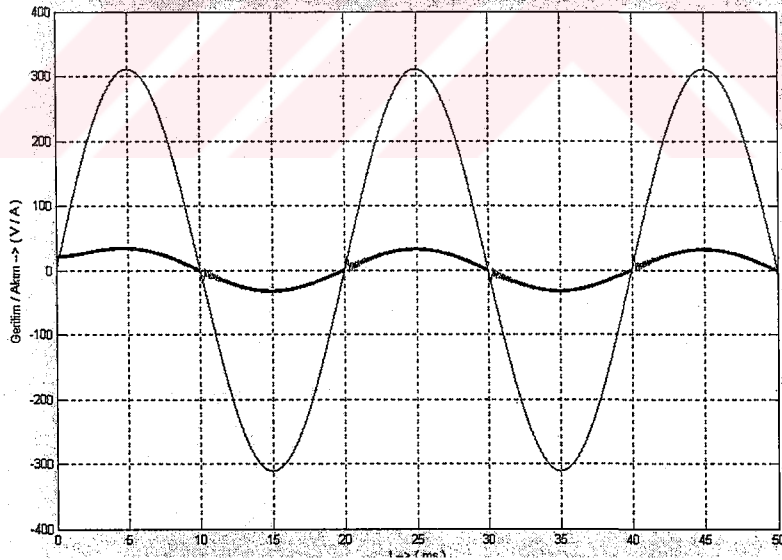
Şekil 4.8. Gerilim mod denetim tekniğine ait blok şema

PI denetleyicilerde oransal sabitler ve integral sabitleri Ziegler-Nichols yöntemi kullanılarak elde edilmektedir. İlk aşamada integral sabitleri sıfır alınarak oransal sabitler osilasyonlu bir çıkış elde edilene kadar değiştirilmektedir. Bu çıkış elde edildikten sonra integral sabitleri değiştirilerek osilasyonları ortadan kaldıran en uygun integral sabiti bulunmaktadır. Çizelge 4.2' de her bir katman için bu katsayılar verilmektedir.

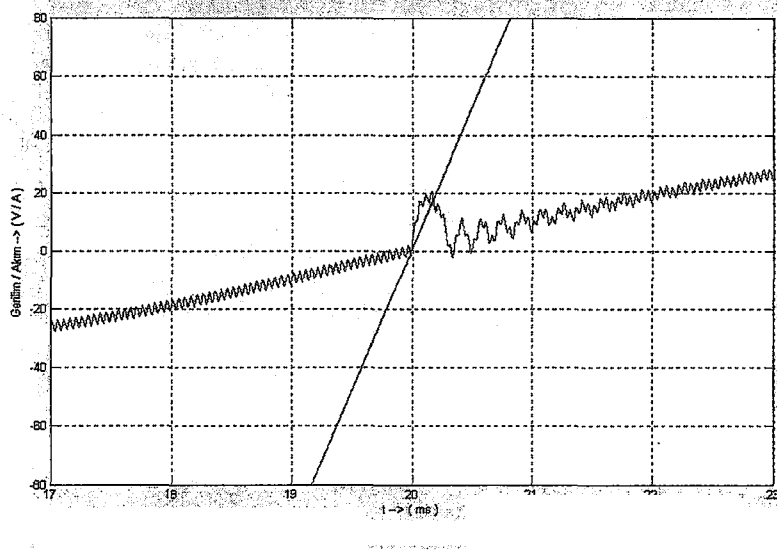
Çizelge 4.2. KGK' da kullanılan PI denetleyicilere ait katsayılar

GFD katmanı		Gerilim düşüren dönüştürücü katmanı		Gerilim yükselten dönüştürücü katmanı		Evirici katmanı	
OAKT	HT						
$K_{1,2p}=1$	$K_{1p}=1$	$K_{BP11P}=1$	$K_{BP11I}=500$	$K_{SP14P}=1$	$K_{SP14I}=200$	$K_{PI7P}=1$	$K_{PI7I}=5000$
$K_{1,2i}=1200$	$K_{1i}=20000$	$K_{BP12P}=2$	$K_{BP12I}=2500$	$K_{SP15P}=1$	$K_{SP15I}=1000$	$K_{PI8P}=2$	$K_{PI8I}=20000$
$K_{3p}=1$ $K_{3i}=15700$	$K=1.6$	$K_{BP13P}=1$	$K_{BP13I}=10000$	$K_{SP16P}=1$	$K_{SP16I}=7250$	$K_{PI9P}=1$	$K_{PI9I}=22000$

Şekil 4.9' da tepe değeri 311 V' luk AA geriliminde histerisiz denetim tekniği için GFD katmanının giriş akım ve gerilim dalga şekilleri gösterilmektedir. Giriş akım ve gerilimleri aynı faz da olmasına rağmen sıfır geçiş noktalarında akım dalga şeklinde bir bozulma olduğu anlaşılmaktadır. Sıfır geçiş noktasında oluşan bu bozulmayı denetleyici 1,7 ms' lik bir sürede düzeltmektedir. Bu durum Şekil 4.10. da verilmektedir.

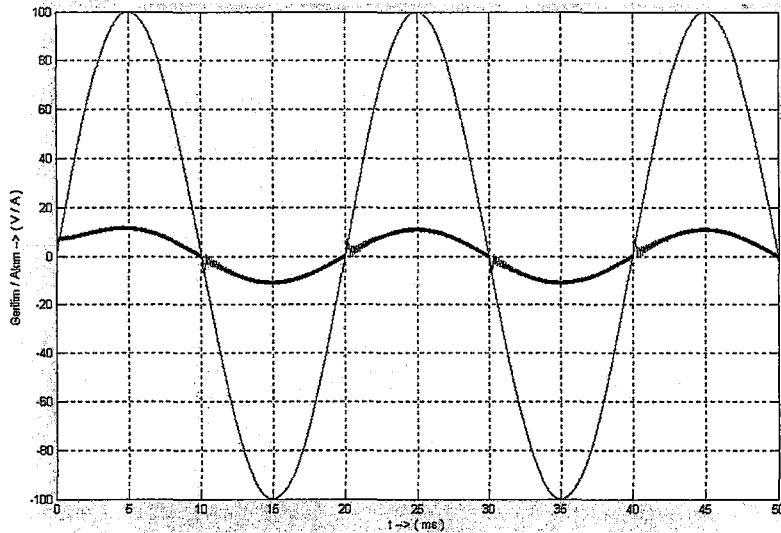


Şekil 4.9. 311 V giriş gerilimi, 50 ms' lik zaman diliminde histerisiz denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri

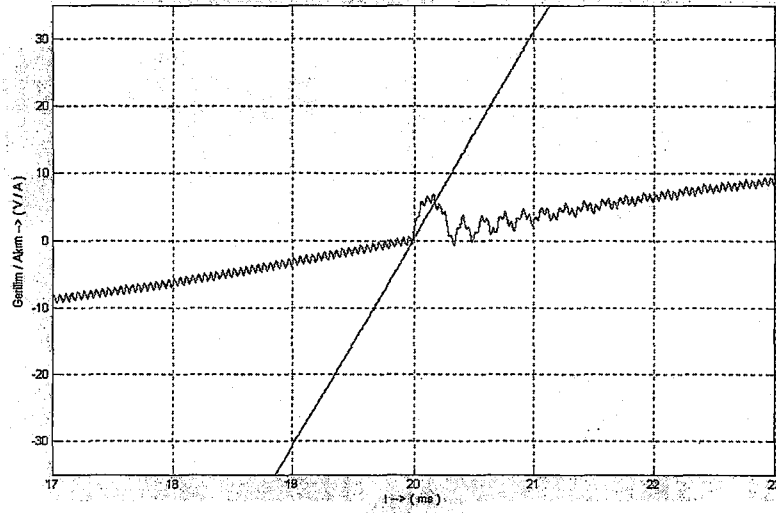


Şekil 4.10. 311 V giriş gerilimi, 6 ms' lik zaman diliminde histerisiz denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri

Şekil 4.11' de tepe değeri 100 V 'luk AA geriliminde aynı denetleyici için GFD katmanının farklı zaman dilimlerindeki giriş akım ve gerilim dalga şekilleri gösterilmektedir. Şekil 4.12' den denetleyicinin sıfır geçiş noktasında oluşan 6.2 A' lik tepe akımını 1.3 ms' lik bir zaman diliminde düzelttiği gözlenmektedir.

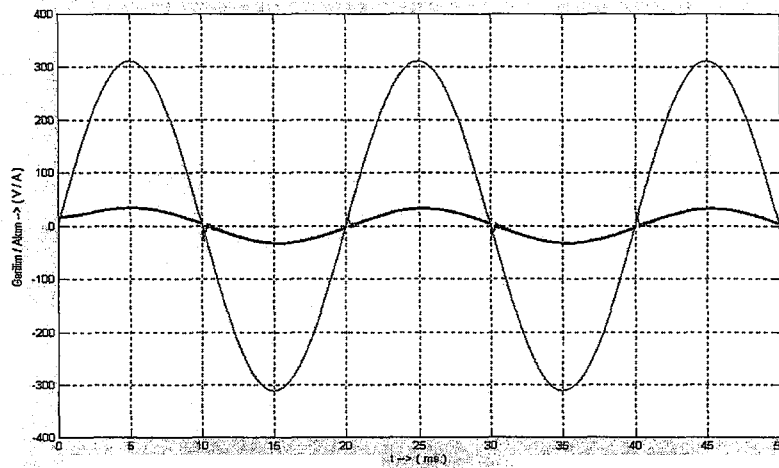


Şekil 4.11. 100 V giriş gerilimi, 50 ms' lik zaman diliminde histerisiz denetim tekniği için akım hatasındaki değişime ait dalga şekilleri

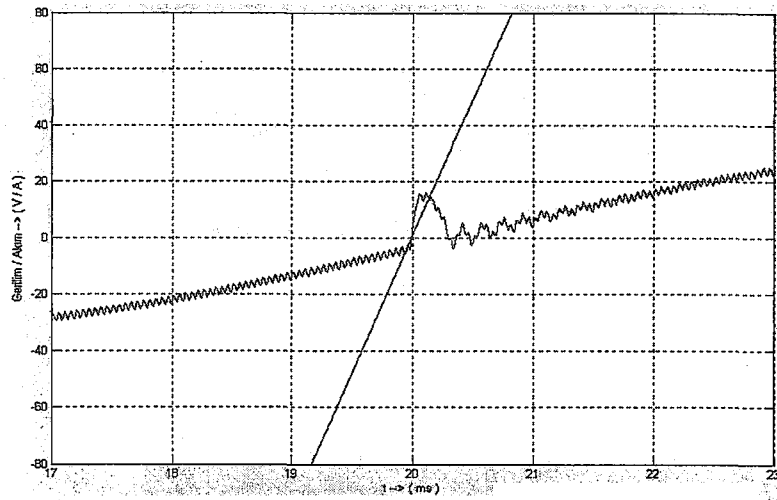


Şekil 4.12. 100 V giriş gerilimi, 6 ms' lik zaman diliminde histerisiz denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri

Şekil 4.13' de tepe değeri 311 V' luk AA geriliminde ortalama akım denetim tekniği için GFD katmanının giriş akım ve gerilimlerinin farklı zaman dilimlerindeki dalga şekilleri gösterilmektedir. Giriş akım ve gerilimleri aynı faz da olmasına rağmen sıfır geçiş noktalarında akımda 7,8 A' lik bir yükselme oluşmuştur. Sıfır geçiş noktalarında bu tepe akımından kaynaklanan bozulmayı denetleyici 1,4 ms' lik bir sürede düzelttiği Şekil 4.14' den anlaşılmaktadır.

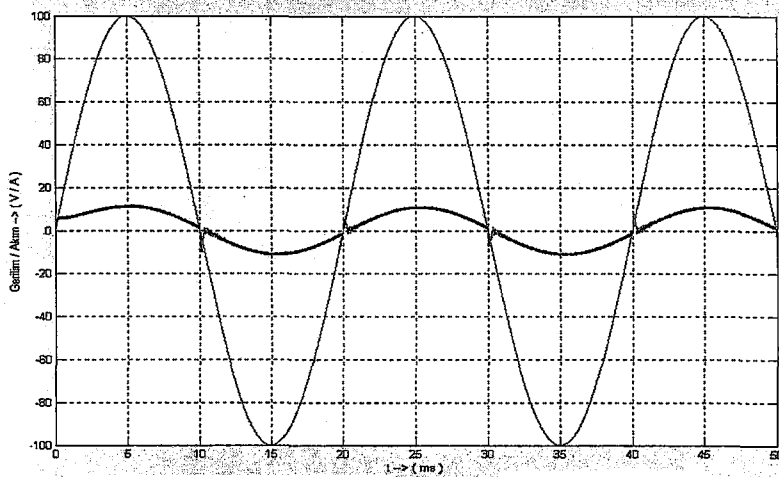


Şekil 4.13. 311 V giriş gerilimi, 50 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri

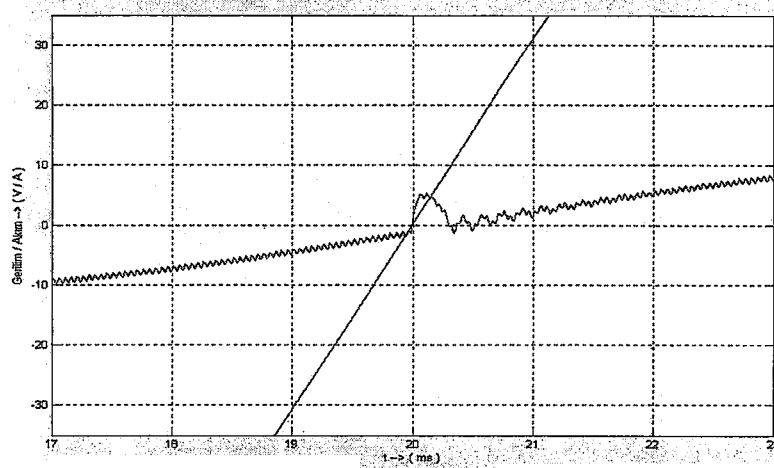


Şekil 4.14. 311 V giriş gerilimi, 6 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri

Tepe değeri 100 V' luk AA gerilimi ile çalışan GFD katmanında kullanılan ortalama akım denetim tekniğini için giriş akım ve gerilim dalga şekilleri Şekil 4.15' de verilmektedir. Giriş akım ve gerilimleri aynı faz da olmasına rağmen sıfır geçiş noktalarında akımda 5,8 A' lik bir yükselme olduğu görülmektedir. Sıfır geçiş noktalarında bu tepe akımından kaynaklanan bozulmayı denetleyici 1,2 ms' lik bir sürede düzeltmektedir. Bu durum Şekil 4.16' da gösterilmektedir.

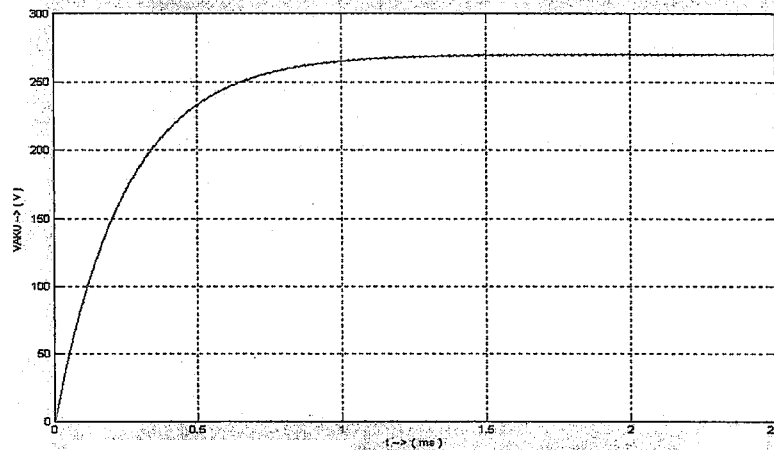


Şekil 4.15. 100 V giriş gerilimi, 50 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri



Şekil 4.16. 100 V giriş gerilimi, 6 ms' lik zaman diliminde ortalama akım denetim tekniği için GFD katmanı giriş akım ve gerilim dalga şekilleri

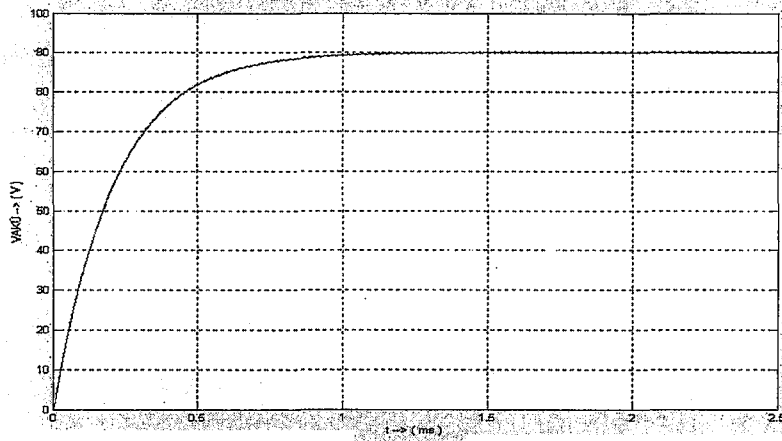
Gerilim mod denetim tekniği kullanılan ve 900 V' u 270 V' a düşüren gerilim düşüren dönüştürücüye ait çıkış gerilimi dalga şekli Şekil 4.17' de göstermektedir. Şekillerden denetleyicinin 270 V' luk referans gerilimini 1,55 ms' lik zaman diliminde sağladığı anlaşılmaktadır.



Şekil 4.17. 900 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli

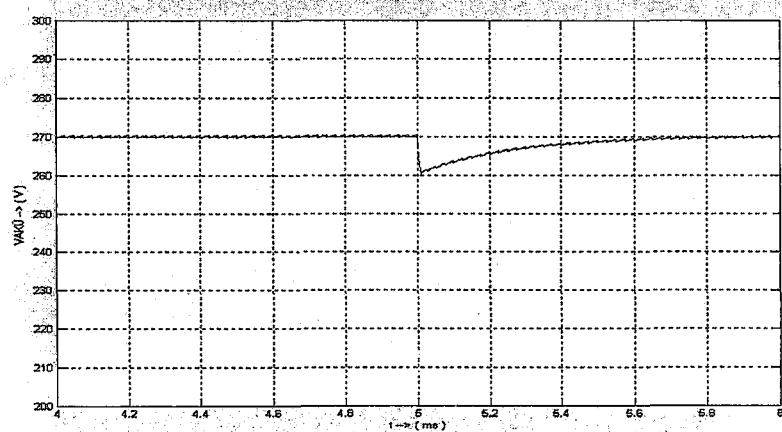
Şekil 4.18' de gerilim mod denetim tekniği kullanılan ve 360 V' u 90 V' a düşüren gerilim düşüren dönüştürücüye ait çıkış gerilimi dalga şekli verilmektedir.

Denetleyici 90 V' luk referans gerilimini, 1,35 ms' lik bir zaman diliminde ulaşmaktadır.



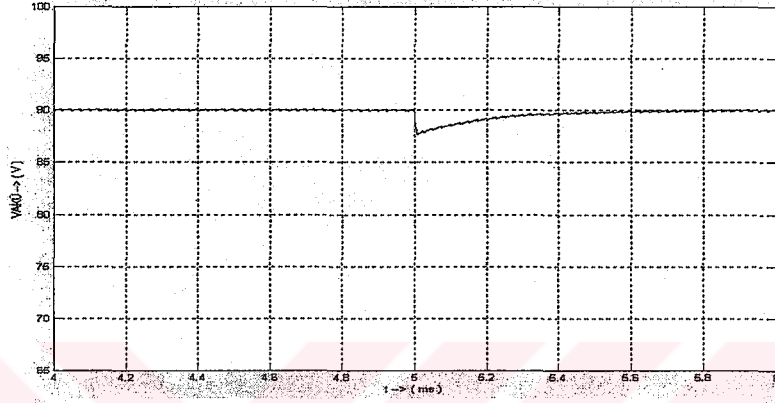
Şekil 4.18. 360 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli

Şekil 4.19, 270 V çıkış gerilimine sahip gerilim düşüren dönüştürücünün çıkış yük değerinin 100 Ω ' dan 25 Ω ' a düşürüldüğü durum için dönüştürücü çıkış gerilimindeki değişimi göstermektedir. Yük değişimi esnasında oluşan 25 V luk sapmayı denetleyici 0,75 ms' lik bir zaman diliminde düzeltmektedir.



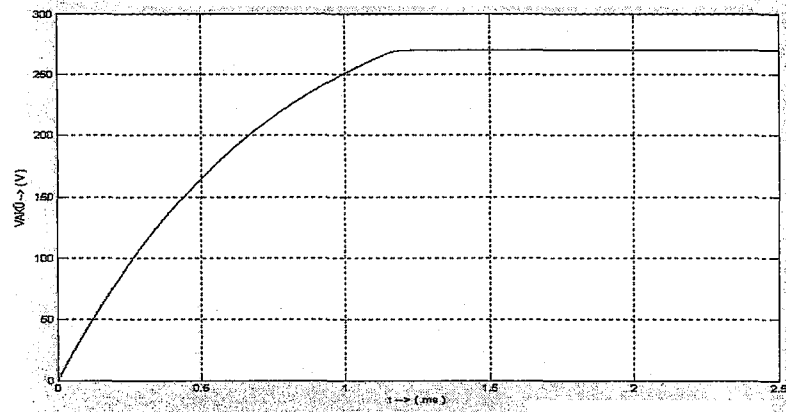
Şekil 4.19. 900 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.20' de, 90 V çıkış gerilimine sahip gerilim düşüren dönüştürücünün çıkış yük değerinin $100\ \Omega$ ' dan $25\ \Omega$ ' a düşürüldüğü durum için dönüştürücü çıkış gerilimindeki değişimi gösterilmektedir. Yük değişimi esnasında oluşan 2,6 V luk sapmayı denetleyici 0,65 ms' lik bir zaman diliminde düzeltmektedir.



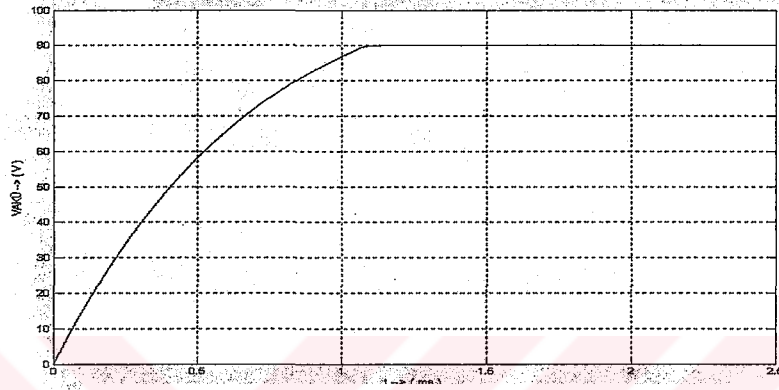
Şekil 4.20. 360 V DA hat geriliminde gerilim mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekilleri

Akım mod denetim tekniği kullanılan ve 900 V' u 270 V' a düşüren gerilim düşüren dönüştürücünün çıkış gerilimi dalga şekli Şekil 4.21' de gösterilmektedir. Denetleyicinin 270 V' luk referans gerilimini 1,2 ms' lik bir zaman diliminde sağladığı gözlenmiştir.



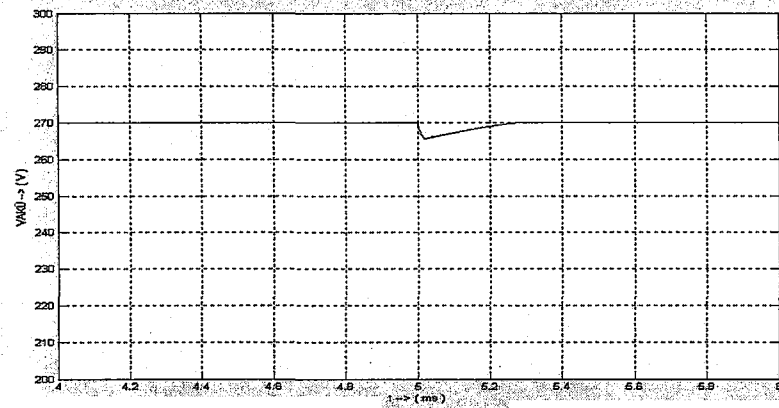
Şekil 4.21. 900V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli

Akım mod denetim tekniği kullanılan ve 360 V' u 90 V' a düşüren gerilim düşüren dönüştürücünün çıkış gerilimi dalga şekli Şekil 4.22' de verilmektedir. Dönüştürücünün 90 V' luk referans gerilimine 1,085 ms' lik bir zaman diliminde ulaştığı görülmüştür.



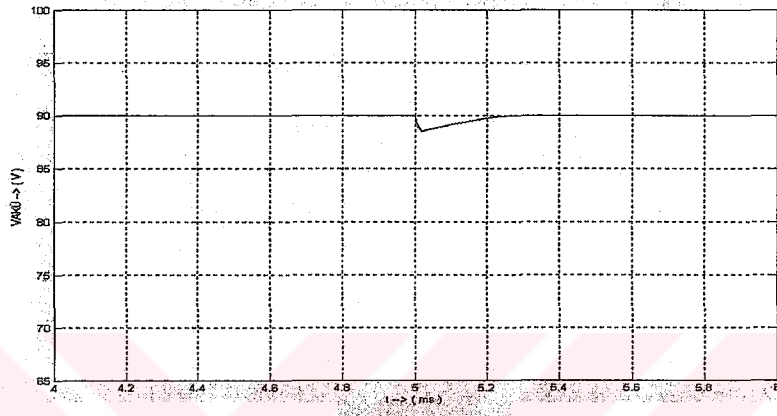
Şekil 4.22. 360 V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli

Şekil 4.23, 900 V' u 270 V' a düşüren gerilim düşüren dönüştürücünün çıkış yük değerinin 100 Ω 'dan 25 Ω ' a düşürüldüğü durum için dönüştürücü çıkış gerilimindeki değişimi göstermektedir. Yük değişimi esnasında oluşan 4,4 V luk sapma denetleyici tarafından 0,3 ms' lik bir zaman diliminde düzeltilmektedir.



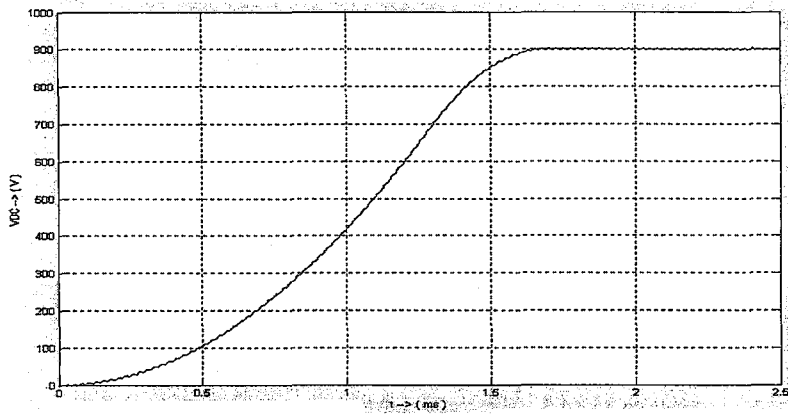
Şekil 4.23. 900 V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.24' de, 360 V' u 90 V' a düşüren gerilim düşüren dönüştürücünün çıkış yük değerinin 100 Ω 'dan 25 Ω ' a düşürüldüğü durum için dönüştürücü çıkış gerilimindeki değişim gösterilmektedir. Yük değişimi esnasında oluşan 2,8 V luk sapma denetleyici tarafından 0,25 ms' lik bir zaman diliminde düzeltilmektedir.



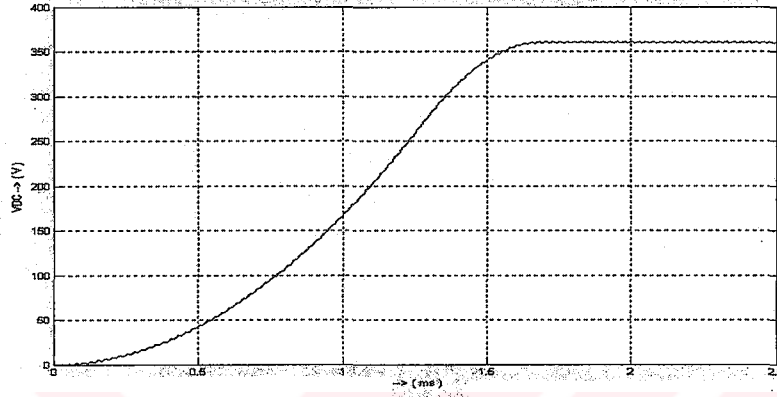
Şekil 4.24. 360 V DA hat geriliminde akım mod denetim tekniği kullanılan gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilim dalga şekli

Şekil 4.25' de, gerilim mod denetim tekniği kullanan ve 270 V' u 900 V' a yükselten gerilim yükselten dönüştürücünün çıkış gerilimi dalga şekli verilmektedir. Denetleyici 900 V ' luk referans gerilimine 1,65 ms' de ulaşırken, sistem kararlı durma geldikten sonra referans geriliminden sapma $\pm 4,35$ V olarak elde edilmiştir.



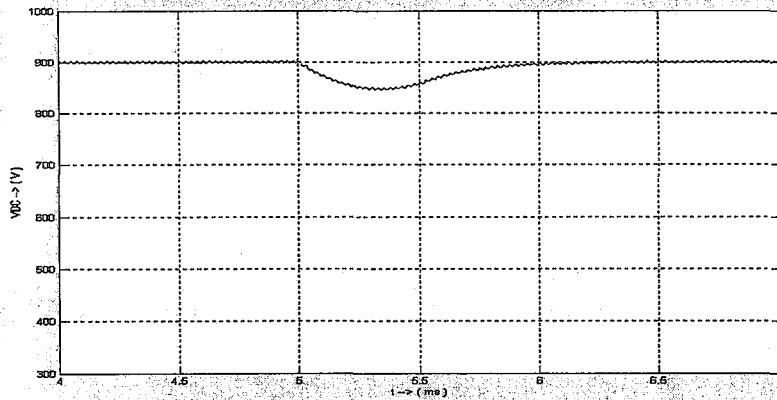
Şekil 4.25. 270 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

Şekil 4.26, gerilim mod denetim tekniği kullanan ve 90 V' u 360 V' a yükselten gerilim yükselten dönüştürücünün çıkış gerilimi dalga şekli göstermektedir. Denetleyici, 360 V ' luk referans gerilimine 1,6 ms' de elde etmiştir.



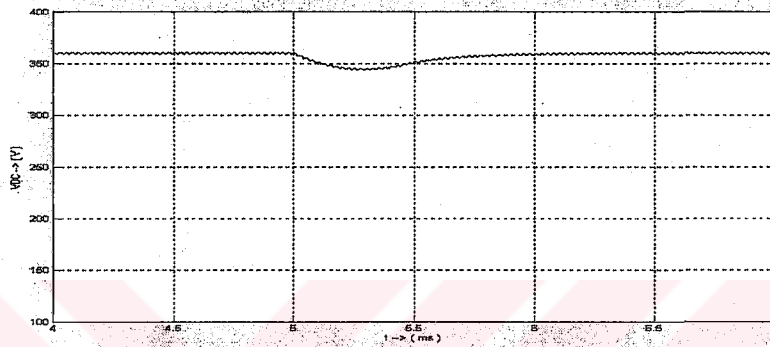
Şekil 4.26. 90 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

Şekil 4.27, gerilim mod denetim tekniği kullanan ve 270 V' u 900 V' a yükselten gerilim yükselten dönüştürücünün çıkış yük değerinin 5. ms' de 100 Ω ' dan 40 Ω ' a düşürüldüğü durum için dönüştürücü çıkış gerilimindeki değişim gösterilmektedir. Yük değişimi esnasında oluşan 50V' luk sapma, denetleyici tarafından 1,1 ms' lik bir zaman diliminde düzeltilmektedir.



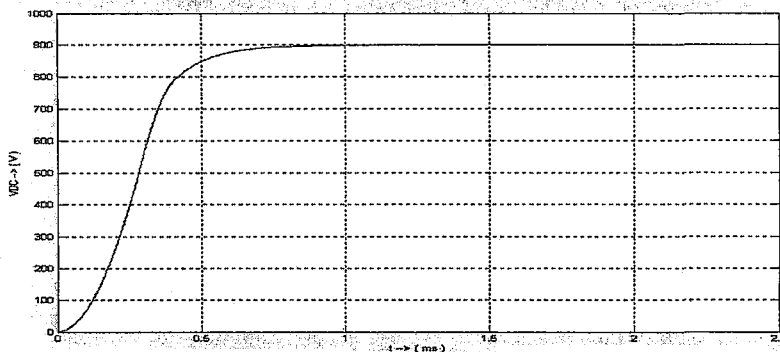
Şekil 4.27. 270 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.28’ de, gerilim mod denetim tekniği kullanan ve 90 V’ u 360 V’ a yükselten gerilim yükselten dönüştürücünün çıkış yük değerinin 5. ms’ de 100 Ω ’ dan 40 Ω ’ a düşürüldüğü durum için dönüştürücü çıkış gerilimindeki değişim verilmektedir. Yük değişimi esnasında oluşan 14 V’ luk sapma, denetleyici tarafından 1 ms’ lik bir zaman diliminde düzeltilmiştir.



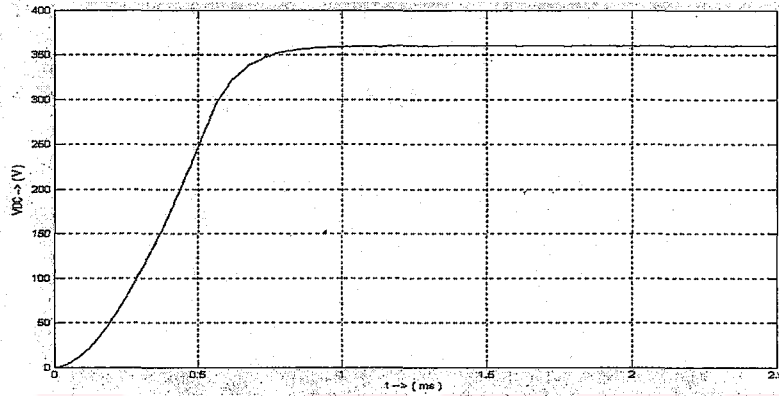
Şekil 4.28. 90 V akü geriliminde gerilim mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilim dalga şekli

Şekil 4.29’ da, akım mod denetim tekniği kullanılan ve 270 V’ u 900 V’ a yükselten gerilim yükselten dönüştürücünün çıkış gerilimi dalga şekli verilmektedir. Denetleyici 900 V ‘ luk referans gerilimini 0,95 ms’ de sağlamaktadır. Sistem kararlı durma geldikten sonraki durum için referans geriliminden sapma $\pm 2,2$ V olarak saptanmıştır.



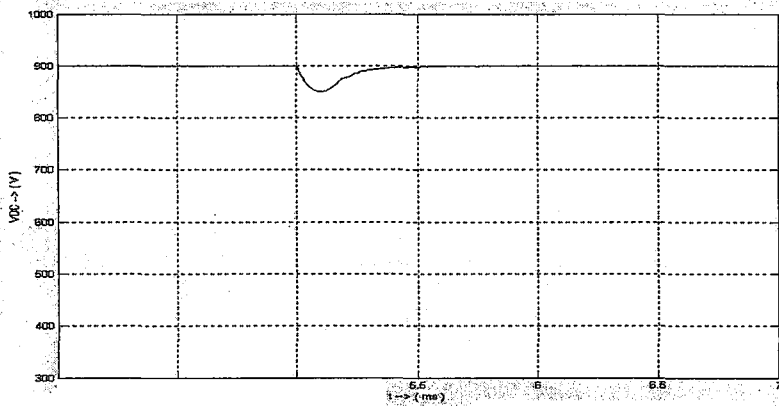
Şekil 4.29. 270 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

Şekil 4.30, akım mod denetim tekniği kullanılan ve 90 V' u 360 V' a yükselten gerilim yükselten dönüştürücünün çıkış gerilimi dalga şeklini göstermektedir. Denetleyici 360 V' luk referans gerilimini 1,1 ms' de elde etmektedir.



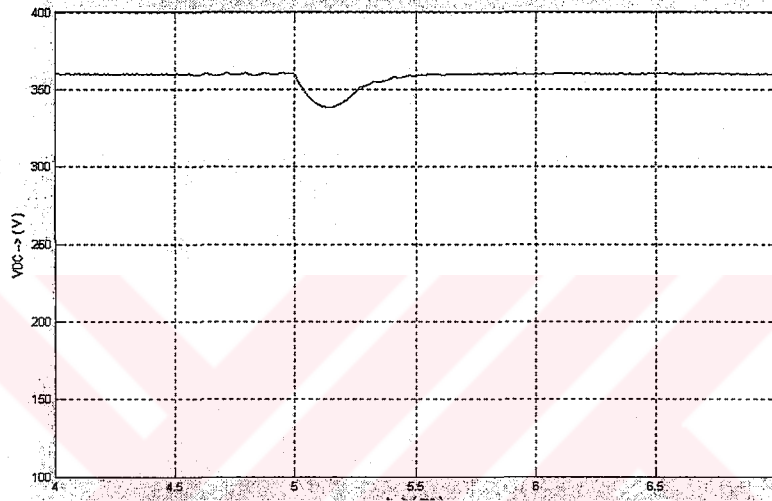
Şekil 4.30. 90 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

Akım mod denetim tekniği kullanılarak yapılan ve 270 V' u 900 V' a yükselten gerilim yükselten dönüştürücüde; yük değeri 5. ms' de 100 Ω ' dan 40 Ω ' a düşürüldüğü durum için dönüştürücü çıkışında oluşan dalga şekli Şekil 4.31' de gösterilmektedir. Denetleyicinin çıkış geriliminde oluşan 45 V' luk sapmayı 0,62 ms' lik bir zaman diliminde düzelttiği gözlenmiştir.



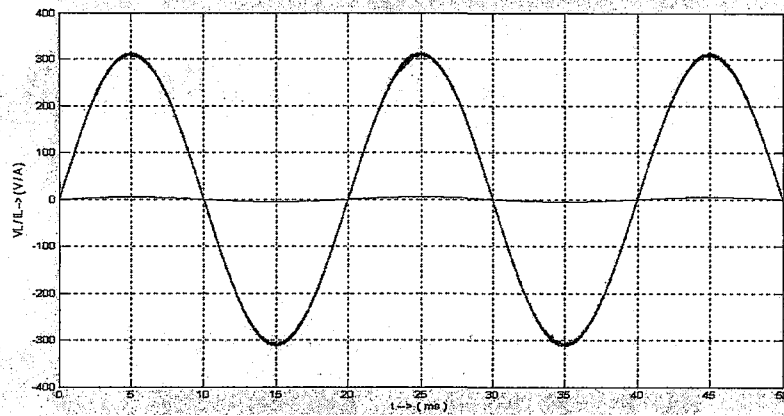
Şekil 4.31. 270 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.32’ de Akım mod denetim tekniği kullanılarak yapılan ve 90 V’ u 360 V’ a yükselten gerilim yükselten dönüştürücüde; yük değeri 5. ms’ de 100 Ω ’ dan 40 Ω ’ a düşürüldüğü durum için dönüştürücü çıkışında oluşan dalga şekli verilmektedir. Denetleyicinin çıkış geriliminde oluşan sapmayı 0,5 ms’ lik bir zaman diliminde düzelttiği saptanmıştır.



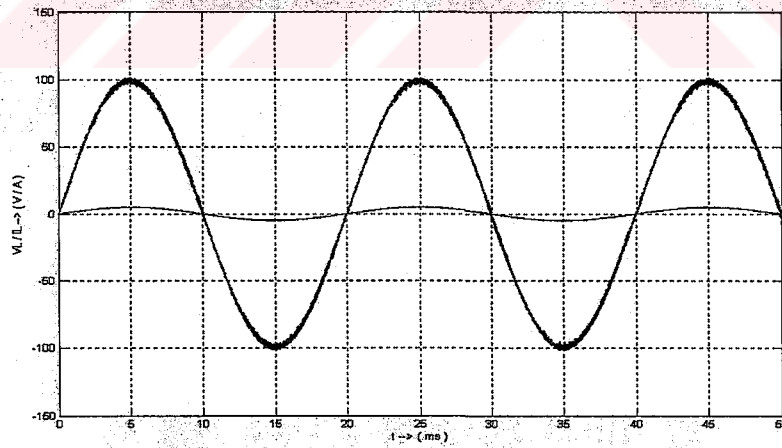
Şekil 4.32. 90 V akü geriliminde akım mod denetim tekniği kullanılan gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.33’ de 900V DA girişine sahip ve gerilim mod denetim tekniği kullanılarak yapılan evirici katmanının 100 Ω ’ luk yükteki çıkış gerilim dalga şekli gösterilmektedir. Çıkış geriliminin sinüsoidal dalga şekline sahip olmasına rağmen, gerilimin harmoniklere sahip olduğu görülmektedir. Gerilim denetleyicisi giriş hatası verilerinden bu harmoniklerin en yüksek değerlerinin $\pm 5,8$ V aralığında değiştiği saptanmıştır.



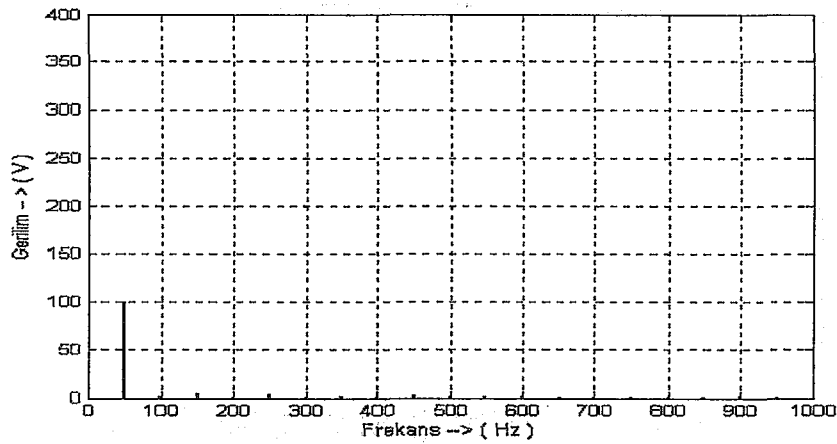
Şekil 4.33. 900V DA hat geriliminde gerilim mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri

Şekil 4.34, 360V DA girişine sahip ve gerilim mod denetim tekniği kullanılarak yapılan evirici katmanının çıkış gerilim dalga şekli verilmektedir. Gerilim denetleyicisi giriş hatası verilerinden bu harmoniklerin en yüksek değerlerinin $\pm 3,4$ V aralığında değiştiği gözlenmiştir.



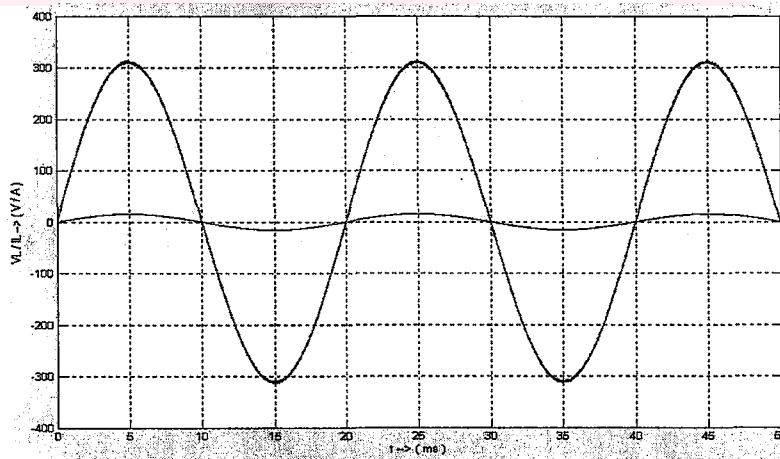
Şekil 4.34. 360 V DA hat geriliminde gerilim mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri

Şekil 4.35' de Şekil 4.34' de verilen dalga şekline ait harmonik spektrumu gösterilmektedir. Harmonik spektrumundan evirici çıkışından elde edilen dalga şeklinin toplam harmonik bozulmasının % 4,57 olduğu saptanmıştır.



Şekil 4.35. Gerilim mod denetim tekniği kullanılan evirici katmanı çıkış gerilimine ait harmonik spektrumu

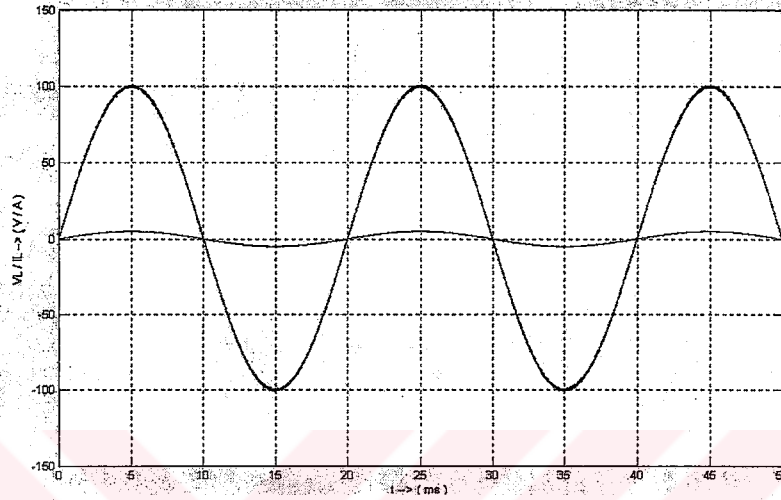
Şekil 4.36' da 900V DA girişine sahip ve akım mod denetim tekniği kullanılan evirici katmanının çıkış gerilim dalga şekli verilmektedir. Çıkış gerilimindeki harmoniklerin gerilim mod denetleyicili evirici çıkış dalga şekline göre daha az olduğu görülmektedir. Gerilim denetleyicisi giriş hatası verilerinden bu harmoniklerin en yüksek değerlerinin $\pm 2,7$ V aralığında değiştiği gözlenmiştir.



Şekil 4.36. 900 V DA hat geriliminde akım mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri

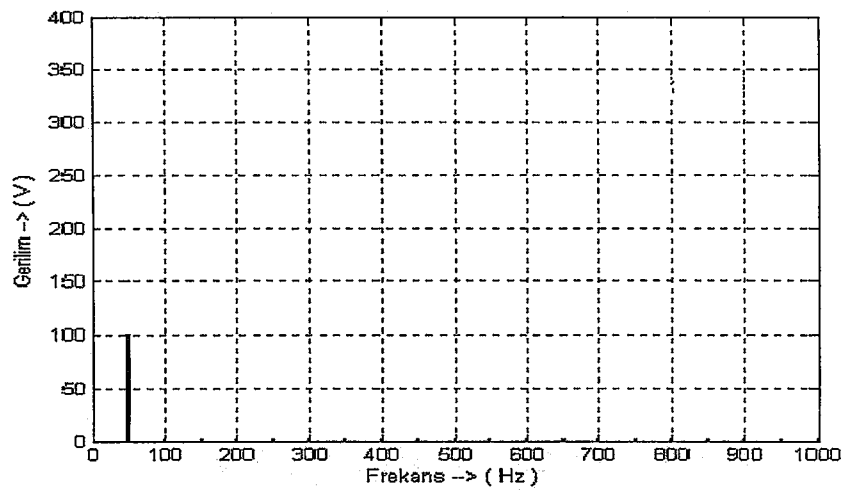
360V DA girişine sahip ve akım mod denetim tekniği kullanılan evirici katmanının çıkış gerilim dalga şekli Şekil 4.37' de gösterilmektedir. Gerilim denetleyicisi giriş

hatası verilerinden bu harmoniklerin en yüksek değerlerinin $\pm 1,2$ V aralığında değiştiği gözlenmiştir.



Şekil 4.38. 360 V DA hat geriliminde akım mod denetim tekniği kullanan evirici katmanı çıkışına ait dalga şekilleri

Şekil 4.39' da Şekil 4.38' de verilen dalga şekline ait harmonik spektrumu gösterilmektedir. Harmonik spektrumundan evirici çıkışından elde edilen dalga şeklinin toplam harmonik bozulması % 1,85 olarak saptanmıştır .

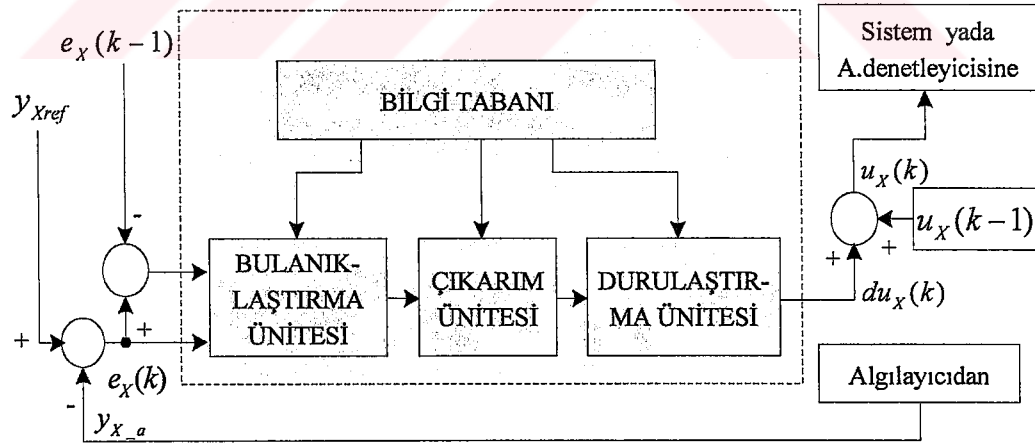


Şekil 4.39. Akım mod denetim tekniği kullanılan evirici katmanı çıkışına ait harmonik spektrumu

GFD katmanında yapılan PI denetleyicili benzetim çalışmalarında; GFD katmanında; ortalama akım denetim tekniğinin histerisiz denetim tekniğine göre daha iyi güç faktör düzeltilmesi sağladığı, gerilim düşüren dönüştürücü, gerilim yükselten dönüştürücü ve evirici katmanlarında ise akım mod denetim tekniğinin gerilim mod denetim tekniğine göre daha hızlı bir dinamik cevap sağladığı gözlenmiştir. Bu sebepten KGK' nın BM denetleyicili ve SBM denetleyicili benzetim çalışmaları ile uygulama çalışmalarında ortalama akım denetim tekniği ve akım mod denetim tekniği kullanılmaktadır.

4.3.2. Bulanık mantık denetleyicisi denetim basamağı ve benzetim çalışmaları

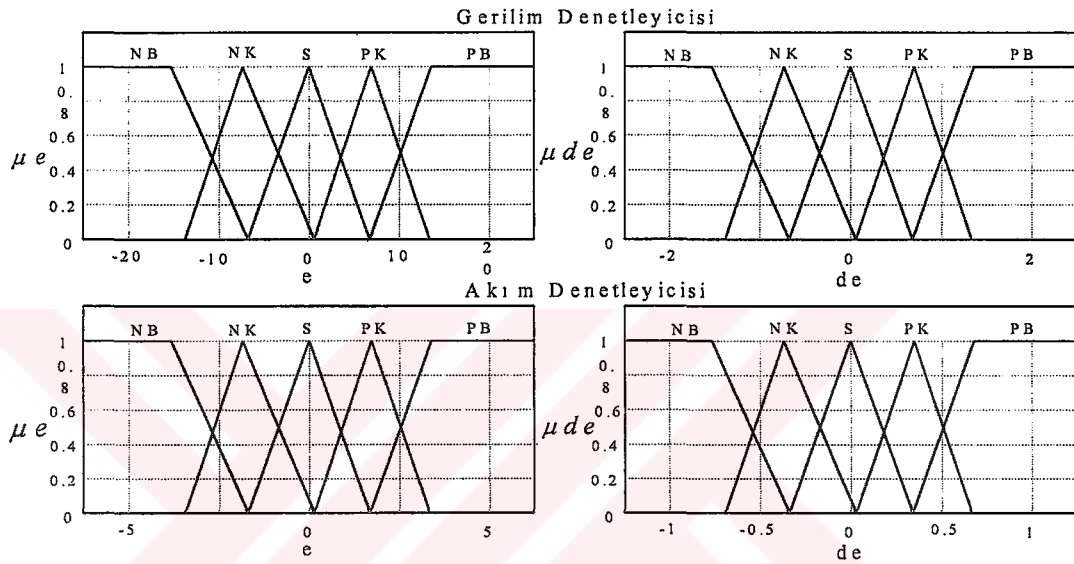
KGK' nın katmanlarını denetlemek için ortalama akım denetim tekniği ve akım mod denetim tekniklerinde kullanılan BM denetleyiciye ait blok şema Şekil 4.40' da gösterilmektedir. Şema üzerinde gösterilen giriş ve çıkış değişkenleri ve bu değişkenlerin eşitlikleri PI denetleyici denetim basamağında açıklanmış olduğu için burada tekrar verilmemektedir.



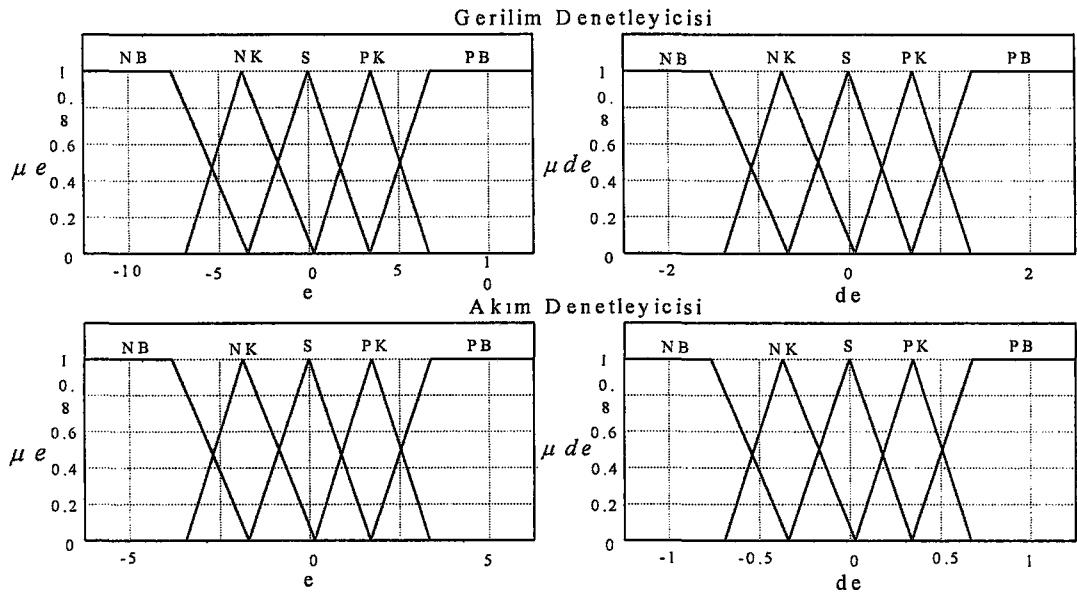
Şekil 4.40. KGK için BM denetleyicinin kapalı çevrim blok şeması

Sistemin tüm katmanlarında kullanılan BM denetleyiciler için Bulanıklaştırma üniteleri 5 ayrı üyelik kümesi ile temsil edilmektedir. Bu kümeler Negatif Büyük (NB), Negatif Küçük (NK), Sıfır (S), Pozitif Küçük (PK) ve Pozitif Büyük (PB) dilsel değişkenleri ile adlandırılmaktadır. Dilsel değişkenler giriş olarak kullanılan

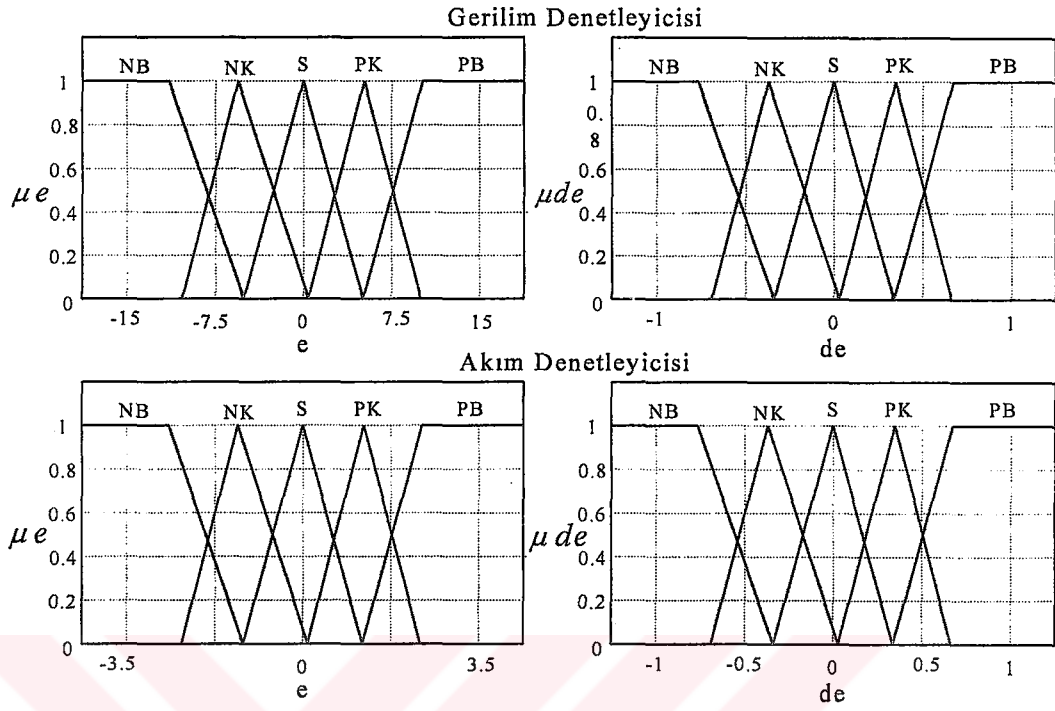
hata ve hatadaki deęişim olarak alınmaktadır. Herbir giriřin üyelik derecesini belirleyen üyelik fonksiyoları üçgen seçilmiřtir. řekil 4.41, řekil 4.42, řekil 4.43, řekil 4.44 sırası ile GFD katmanını, gerilim düşüren dönüřtürücü katmanını, gerilim yükselten dönüřtürücü katmanını ve evirici katmanına ait BM denetleyicilerin üyelik fonksiyonlarını göstermektedir.



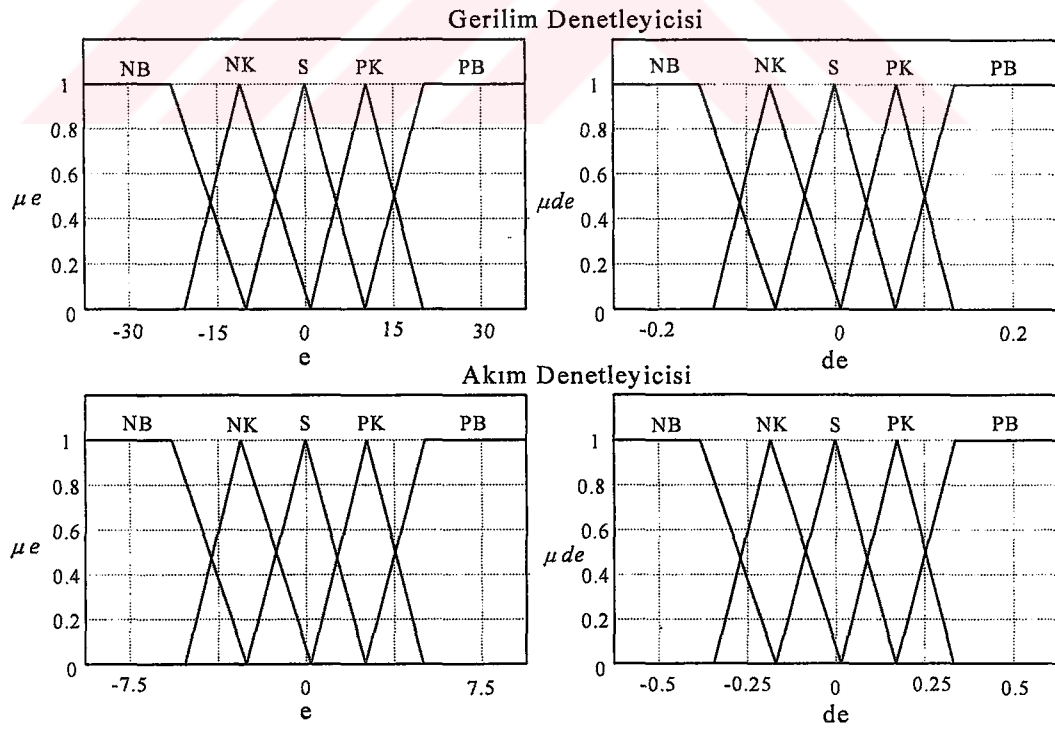
řekil 4.41. GFD katmanında kullanılan BM denetleyicilere ait giriř üyelik fonksiyonları



řekil 4.42. Gerilim düşüren dönüřtürücü katmanında kullanılan BM denetleyicilere ait giriř üyelik fonksiyonları



Şekil 4.43. Gerilim yükselten dönüştürücü katmanında kullanılan BM denetleyicilere ait giriş üyelik fonksiyonları



Şekil 4.44. Evirici katmanında kullanılan BM denetleyicilere ait giriş üyelik fonksiyonları

Hata ve hatadaki deęişim giriřleri için 5' er üyelik fonksiyonu kullanıldığı için herbir denetleyicinin kural tabanı 25 kuraldan oluşmaktadır. Çizelge 4.6' da denetleyici kural tabanında kullanılan kural yapısının dilsel biçimi verilmektedir. Burada kullanılan NK, NB, S, PK ve PB çıkış üyelik kümesine ait dilsel deęişkenleri göstermektedir.

Çizelge 4.3. BM denetleyicilere ait kural tablosu

e de	NB	NK	S	PK	PB
NB	NB	NB	NB	NK	S
NK	NB	NB	NK	S	PK
S	NB	NK	S	PK	PB
PK	NK	S	PK	PB	PB
PB	S	PK	PB	PB	PB

Kurallar uzman deneyimine baęlı parametreler olduğu için bu parametreler sistem üzerinde yapılan deneysel çalışmalar neticesinde elde edilmektedir. Denetleyicilere ait kuralların sayısal biçimleri Çizelge 4.4, Çizelge 4.5, Çizelge 4.6, Çizelge 4.7 ve Çizelge 4.8' de verilmektedir.

Çizelge 4.4. GFD katmanındaki gerilim denetleyicisine ait kural tablosu

e de	NB	NK	S	PK	PB
NB	-15	-15	-7,5	-3,75	0
NK	-15	-7,5	-3,75	0	3,75
S	-7,5	-3,75	0	3,75	7,5
PK	-3,75	0	3,75	7,5	15
PB	0	3,75	7,5	15	15

Çizelge 4.5. GFD katmanındaki akım denetleyicisine ait kural tablosu

e de	NB	NK	S	PK	PB
NB	-5	-5	-2,5	-1,25	0
NK	-5	-2,5	-1,25	0	1,25
S	-2,5	-1,25	0	1,25	2,5
PK	-1,25	0	1,25	2,5	5
PB	0	1,25	2,5	5	5

Çizelge 4.6. Gerilim düşüren dönüştürücü katmanındaki gerilim denetleyicisine ait kural tablosu

$\begin{matrix} e \\ de \end{matrix}$	NB	NK	S	PK	PB
NB	-10	-10	-5	-2,5	0
NK	-10	-5	-2,5	0	2,5
S	-5	-2,5	0	2,5	5
PK	-2,5	0	2,5	5	10
PB	0	2,5	5	10	10

Çizelge 4.7. Gerilim düşüren dönüştürücü katmanındaki akım denetleyicisine ait kural tablosu

$\begin{matrix} e \\ de \end{matrix}$	NB	NK	S	PK	PB
NB	-4	-4	-2	-1	0
NK	-4	-2	-1	0	1
S	-2	-1	0	1	2
PK	-1	0	1	2	4
PB	0	1	2	4	4

Çizelge 4.8. Evirici katmanındaki gerilim denetleyicisine ait kural tablosu

$\begin{matrix} e \\ de \end{matrix}$	NB	NK	S	PK	PB
NB	-40	-40	-20	-10	0
NK	-40	-20	-10	0	10
S	-20	-10	0	10	20
PK	-10	0	10	20	40
PB	0	10	20	40	40

Çizelge 4.9. Evirici katmanındaki akım denetleyicisine ait kural tablosu

$\begin{matrix} e \\ de \end{matrix}$	NB	NK	S	PK	PB
NB	-8	-8	-4	-2	0
NK	-8	-4	-2	0	2
S	-4	-2	0	2	4
PK	-2	0	2	4	8
PB	0	2	4	8	8

Denetleyicide çıkarım işlemleri Mamdani' nin bulanık önerme fonksiyonu kullanılarak gerçekleştirilmektedir. İlk işlem olarak aktif kural sayısı tespit edilmektedir. Aktif kural sayısını, denetleyici girişinde kullanılan parametreler belirlemektedir. Hata ve hatadaki değişim parametreleri en fazla iki kümeye, en az bir kümeye ait olabileceğinden kural tablosunda en fazla dört kural, en az ise bir

kural aktif olabilmektedir. İkinci işlem basamağında herbir aktif kurala ait ağırlıklar hesaplanmaktadır. Bu işlem aktif kurala ait üyelik dereceleri arasında en küçük üyelik derecesini seçme anlamına gelmektedir. Son işlemde ise ağırlıklar kurala ait sonuç değeri ile çarpılarak çıkarım işlemi tamamlanmaktadır.

$$w_k = \min(\mu_e(e_X), \mu_{de}(de_X)) \quad [4.19]$$

$$z_k = w_k \cdot c_k \quad [4.20]$$

Burada w_k k' nıncı kuralın ağırlığını, c_k k' nıncı kuralın sonuç değerini ve z_k k' nıncı kuralın çıkarım sonucunu göstermektedir.

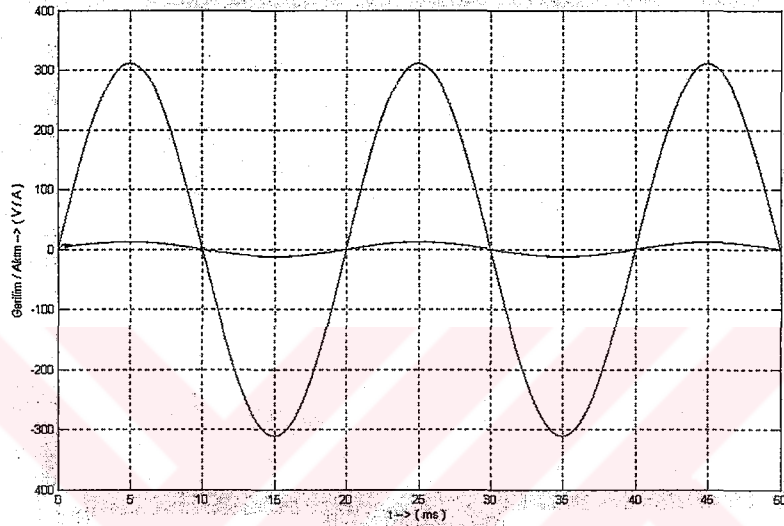
Denetleyicilerin durulama işlemlerinde ağırlık merkezi yöntemi kullanılmakta olup formülü Eş. 4.20' de verilmektedir.

$$du = \frac{\sum_{k=1}^n w_k \cdot c_k}{\sum_{k=1}^n w_k} \quad [4.21]$$

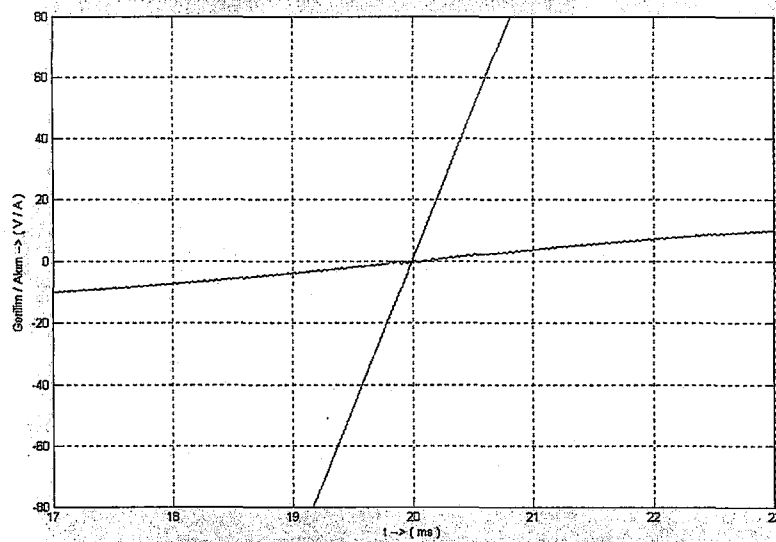
Burada du darbe genişlik modulatörü referans değerinin artım miktarını ya da denetleyici girişine uygulanan referans akımın değerinin artım miktarını temsil etmektedir.

Şekil 4.45' te tepe değeri 311 V' luk AA geriliminde çalışan BM denetleyicili GFD katmanının giriş akım ve geriliminin dalga şekilleri verilmektedir. Şekillerden giriş akım ve gerilimleri aynı faz da olmasına rağmen sıfır geçiş noktalarında akım dalga şeklinde bir bozulma olduğu görülmektedir. Bununla birlikte sıfır geçiş noktalarında oluşan bu bozulmanın tepe değerinin PI denetleyicili denetim basamağından daha küçüktür. Şekil 4.46' dan BM denetleyicinin bu bozulmayı 0,25 ms' lik bir sürede düzelttiği anlaşılmaktadır. Şekil 4.47' de ise tepe değeri 100 V' luk

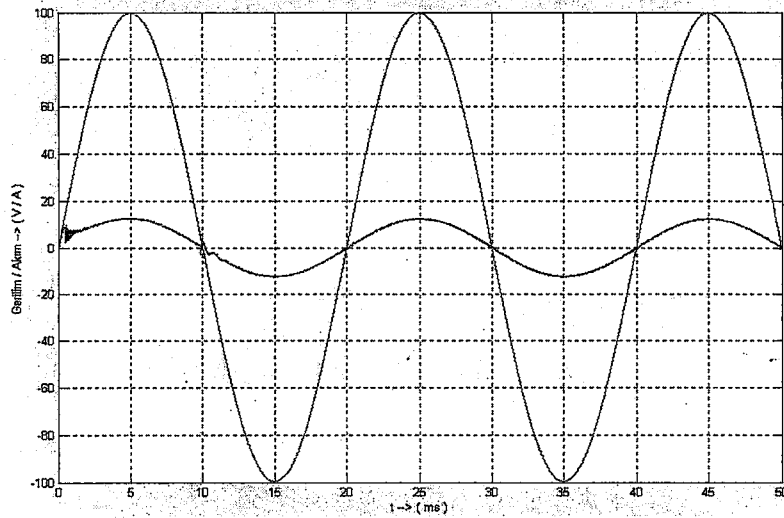
AA geriliminde BM denetleyicili GFD katmanının giriş akım ve geriliminin farklı zaman dilimlerindeki dalga şekilleri gösterilmektedir. Şekil 4.48' den bu gerilim değerinde sıfır geçiş noktalarında oluşan bozulmanın 0,23 ms' de düzeltildiği gözlenmiştir.



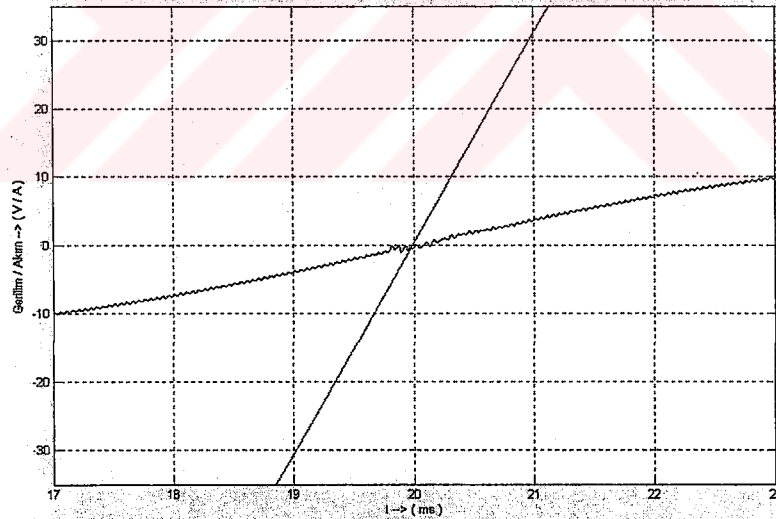
Şekil 4.45. 311 V giriş gerilimi, 50 ms'lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri



Şekil 4.46. 311 V giriş gerilimi, 6ms' lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri

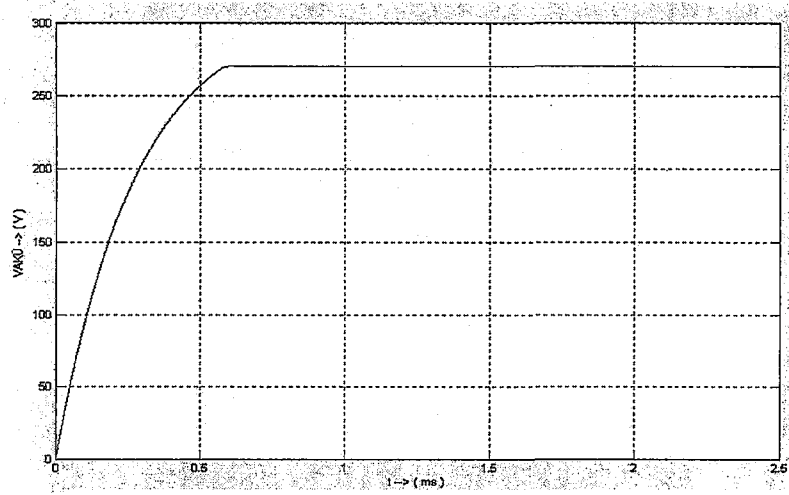


Şekil 4.47. 100 V giriş gerilimi, 50 ms' lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri



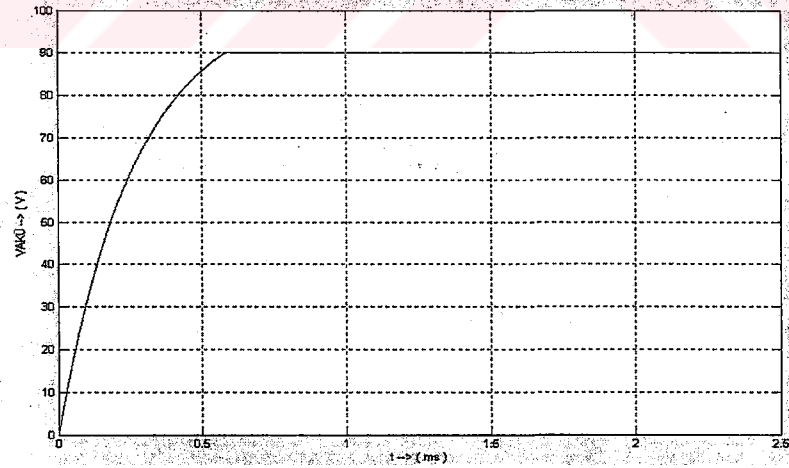
Şekil 4.48. 100 V giriş gerilimi, 6 ms' lik zaman diliminde BM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri

Şekil 4.49' da BM denetleyicili, 900 V' u 270 V' a düşüren gerilim düşüren dönüştürücünün çıkış gerilimi dalga şekli gösterilmektedir. Denetleyicinin 270 V' luk referans gerilimine, 0,6 ms' lik bir zaman diliminde ulaştığı görülmüştür.



Şekil 4.49. 900 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli

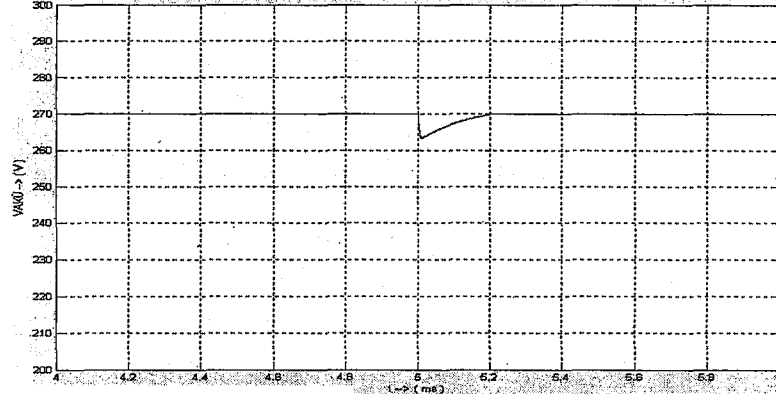
Şekil 4.50' de BM denetleyicili, 360 V' u 90 V' a düşüren gerilim düşüren dönüştürücünün çıkış gerilimi dalga şekli gösterilmektedir. Denetleyicinin, 90 V' luk referans gerilimine, 0,58 ms' lik bir zaman diliminde ulaştığı gözlenmiştir.



Şekil 4.50. 360 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli

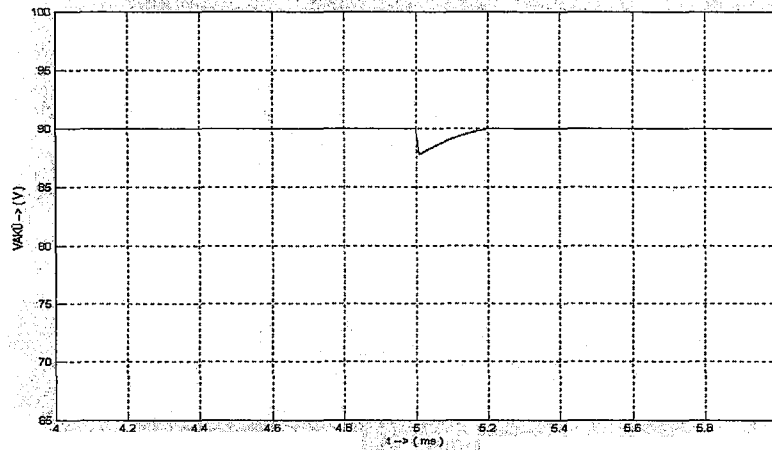
900 V' u 270 V' a düşüren BM denetleyicili gerilim düşüren dönüştürücünün çıkış yük değerinin 100 Ω 'dan 25 Ω ' a düşürüldüğü durum için dönüştürücü çıkış geriliminde oluşan değişimler Şekil 4.51' de gösterilmektedir. Yük değişimi

esnasında referans geriliminde 7 V' luk bir sapma oluşmakta olup ve denetleyici bu sapmayı 0,2 ms' lik bir zaman diliminde düzeltmektedir.



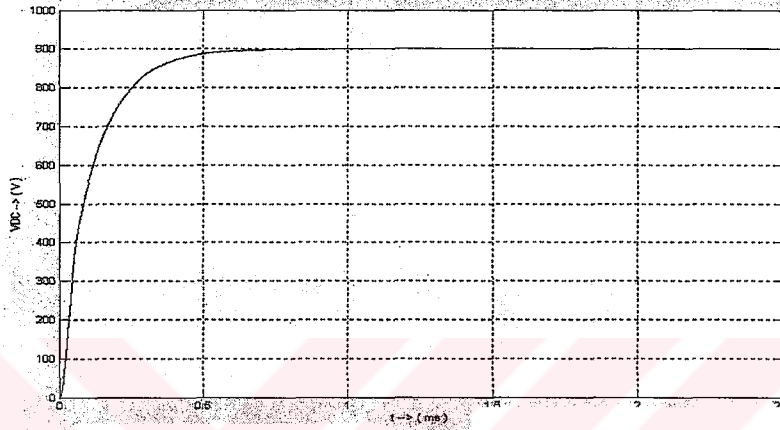
Şekil 4.51. 900 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

360 V' u 90 V' a düşüren BM denetleyicili gerilim düşüren dönüştürücünün çıkış yük değerinin 100 Ω 'dan 25 Ω ' a düşürüldüğü durum için dönüştürücü çıkış geriliminde oluşan değişimler Şekil 4.52' de gösterilmektedir. Yük değişimi esnasında referans geriliminden 2 V' luk bir sapmayı denetleyici 0,19 ms' lik bir zaman diliminde düzeltmektedir.



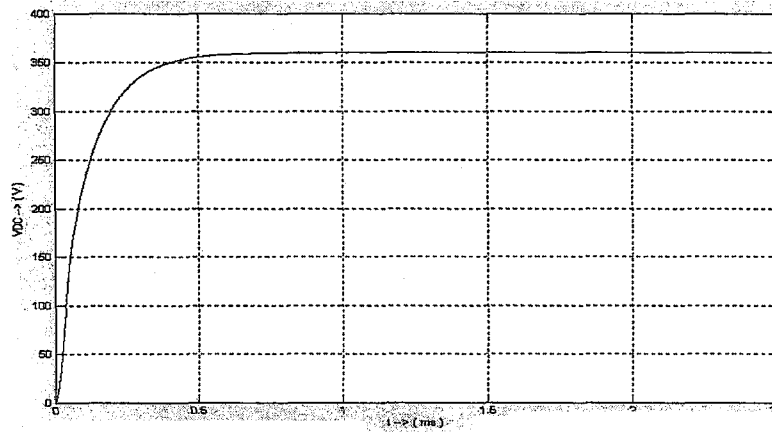
Şekil 4.52. 360 V DA hat geriliminde BM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.53' de, 270 V' u 900 V' a yükselten BM denetleyicili gerilim yükselten dönüştürücünün çıkış gerilimini dalga şekli verilmektedir. Denetleyici 900 V' luk referans gerilimini 0,8 ms' de elde ederken, sistem kararlı durma geldikten sonraki durum için referans geriliminden sapma $\pm 2,8$ V olarak elde edilmektedir.



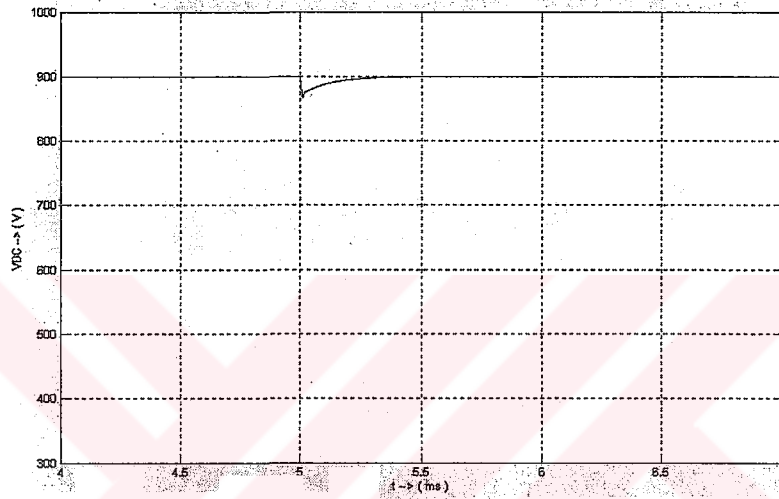
Şekil 4.53. 270 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

Şekil 4.54' te, 90 V' u 360 V' a yükselten BM denetleyicili gerilim yükselten dönüştürücünün çıkış gerilimi dalga şekli verilmektedir. Denetleyici 360 V' luk referans gerilimini 0,7 ms' de sağlamaktadır.



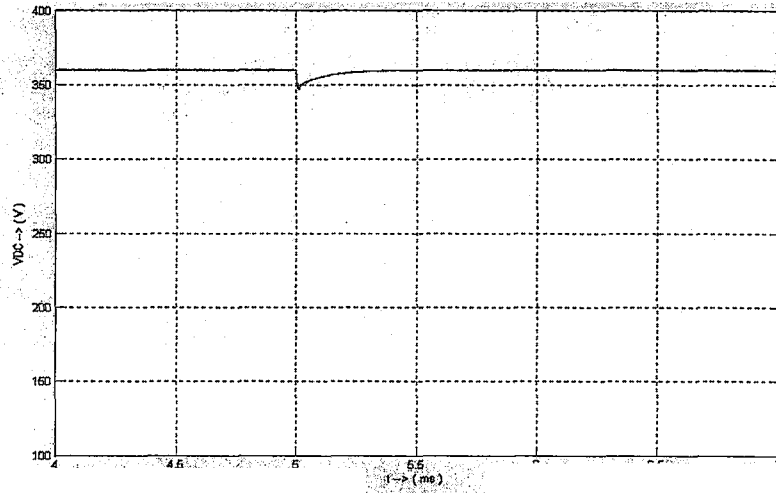
Şekil 4.54. 90 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

270 V' u 900 V' a yükselten BM denetleyicili gerilim yükselten dönüştürücüde yük değeri 5. ms' de 100 ohm' dan 40 ohm' a düşürüldüğü durum için gerilim yükselten dönüştürücü çıkışında oluşan dalga şekli Şekil 4.55' de gösterilmektedir. Denetleyicinin 900 V referans geriliminde oluşan 35 V' luk bir sapmayı 0,32 ms' lik bir zaman diliminde düzelttiği gözlenmiştir.



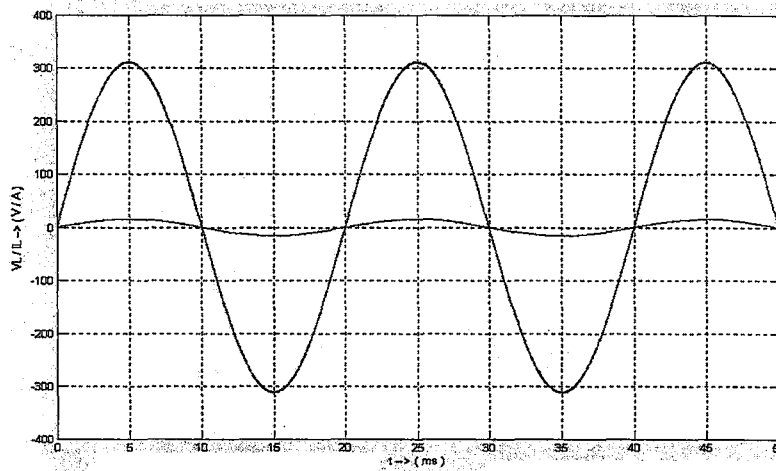
Şekil 4.55. 270 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.56' da 90 V' u 360 V' a yükselten BM denetleyicili gerilim yükselten dönüştürücüde yük değeri 5. ms' de 100 ohm' dan 40 ohm' a düşürüldüğü durum için gerilim yükselten dönüştürücü çıkışında oluşan dalga şekilleri gösterilmektedir. Denetleyici yük değişiminden kaynaklanan 12 V' luk bir sapmayı 0,3 ms' lik bir zaman diliminde düzeltmektedir.

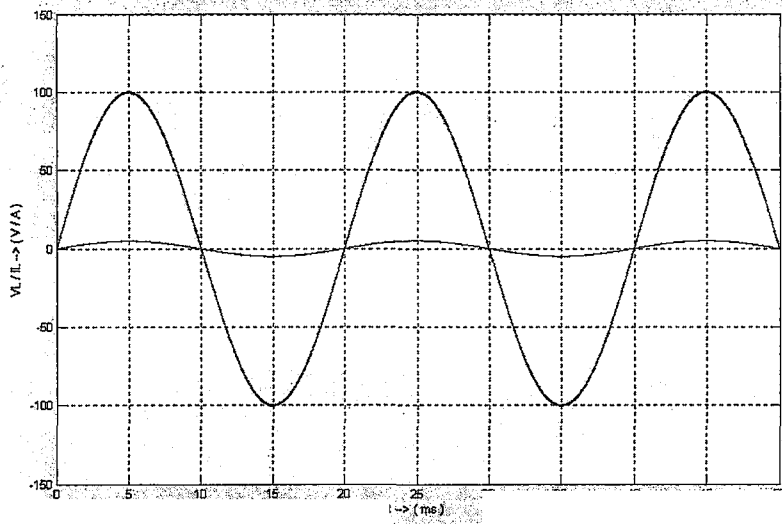


Şekil 4.56. 90 V akü geriliminde BM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.57 ve Şekil 4.58’ de DA hat gerilimi 900V ve DA hat gerilimi 360 V iken BM denetleyicili evirici katmanının çıkış gerilim dalga şekilleri görülmektedir. Şekillerden çıkış geriliminindeki harmoniklerin PI denetleyicili evirici çıkış dalga şekillerine göre daha az olduğu anlaşılmaktadır. Gerilim denetleyicisi giriş hatası verilerinden bu harmoniklerin en yüksek değerlerinin $\pm 1,3$ V aralığında değiştiği görülmüştür.

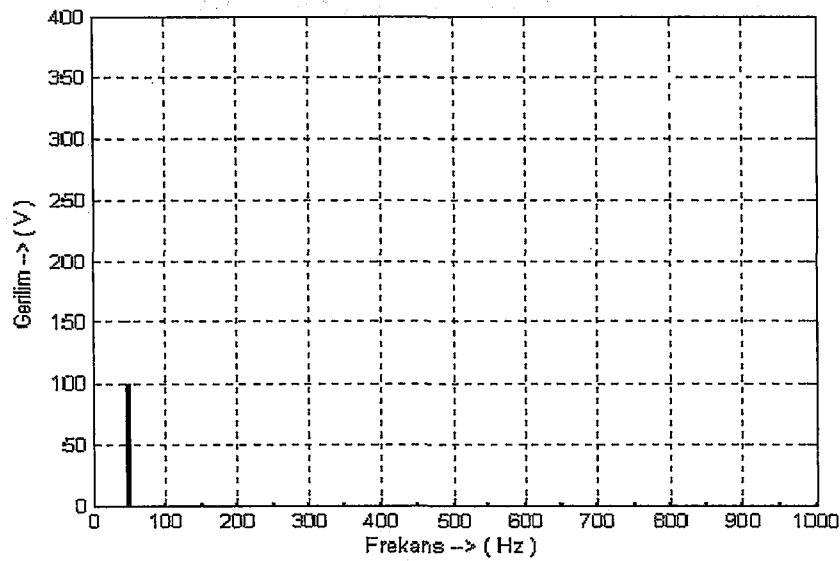


Şekil 4.57. 900 V DA hat geriliminde BM denetleyicili evirici katmanı çıkışına ait dalga şekilleri



Şekil 4.58. 360 V DA hat geriliminde BM denetleyicili evirici katmanı çıkışına ait dalga şekilleri

Şekil 4.59' da Şekil 4.58' de verilen dalga şekline ait harmonik spektrumu gösterilmektedir. Harmonik spektrumundan evirici çıkışındaki dalga şeklinin toplam harmonik bozulması % 1,25 olarak elde edilmiştir.



Şekil 4.59. BM denetleyicili evirici devresi çıkışına ait harmonik spektrumu

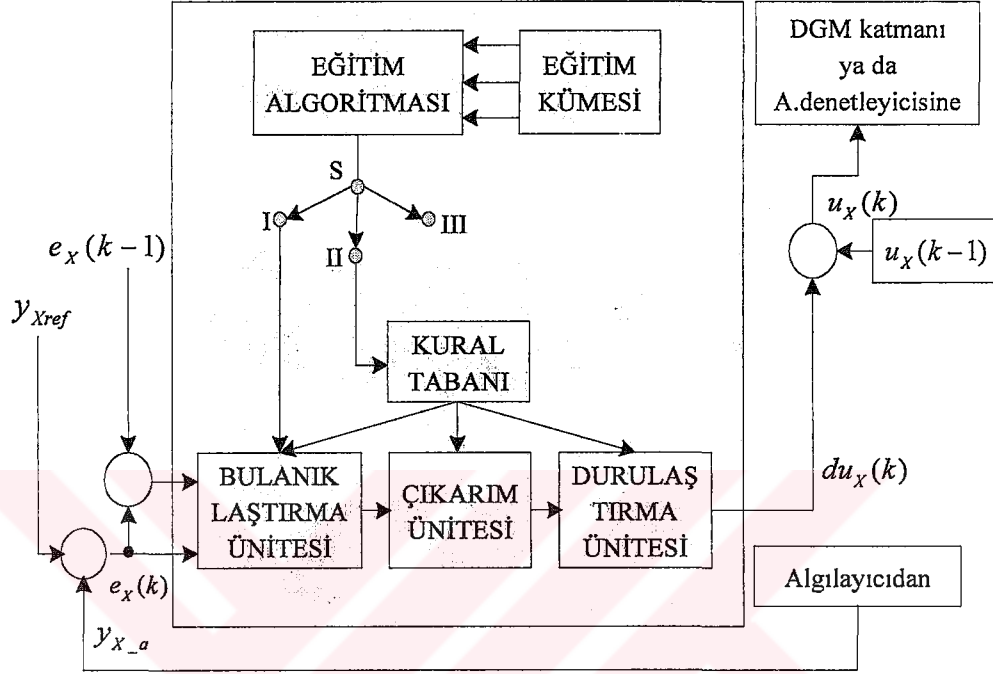
4.3.3. Sinirsel bulanık mantık denetleyicisi denetim basamağı ve benzetim çalışmaları

Bundan önceki kısımda BM denetleyiciye ait denetim basamağı ve bu denetleyici kullanılarak sistemin benzetim çalışmaları yapılmıştı. Denetleyicinin üyelik fonksiyonları ve kural tabanı sistemle ilgili deneysel çalışmalar sonucu elde edilen uzman bilgisinden yararlanarak elde edilmişti. Uzman bilgisi gerektiren sistemlerde bu bilginin eksikliği ya da yetersizliği sistemin istenilen başarımdan uzak çalışmasına neden olabilmektedir. Bu kısımda sistem için tanımlanmış üyelik fonksiyonlarının sınır parametrelerini ve sonuç parametrelerini sistem çıkış bilgisine bağlı olarak ayarlayan SBM denetleyicinin denetim basamağı oluşturulmakta ve benzetim çalışmaları yapılmaktadır.

KGK' nın herbir katmanının denetlenmesinde kullanılan SBM denetleyicinin blok şeması Şekil 4.60' da verilmektedir. Denetleyici başlıca iki bölümden oluşmaktadır. Birinci bölümü bulanıklaştırma ünitesi, kural tabanı ünitesi, çıkarım ünitesi ve durulaştırma ünitesini içeren BM denetleyici oluşturmaktadır. İkinci bölüm ise eğitim kümesi ve eğitim algoritması ünitelerini içermektedir. Bu bölümdeki eğitim kümesi ünitesi eğitim işlemi sırasında kullanılan olan hata, hatadaki değişim ve BM denetleyicinin arzu edilen çıkış değerlerini temsil etmektedir. Eğitim algoritması geri yayılım tabanlı bir algoritmayı kullanmaktadır.

Denetleyicinin çalışması üç mod halinde açıklanmaktadır. İlk çalışma modu S anahtarının I konumunda olduğu durumu temsil eder. Bu mod' da BM denetleyicinin üyelik fonksiyonlarına ait kümelerin sınır parametreleri ayarlanmaktadır. Ayarlama işlemi tamamlandıktan sonra kümelere ait ağırlıklar son durumları ile dondurularak S anahtarı II konumuna alınmaktadır. S anahtarının II konumu ikinci çalışma modunu temsil etmekte olup, bu modda BM denetleyicinin kural tabanının sonuç parametrelerini ayarlanmaktadır. Hesaplanmış sonuç parametreleri arzu edilen değerine ulaşır ulaşmaz ağırlıklar dondurulduktan sonra, S anahtarı III konumuna alınarak son çalışma moduna geçilmektedir. Bu modda ayarlanan parametreler BM

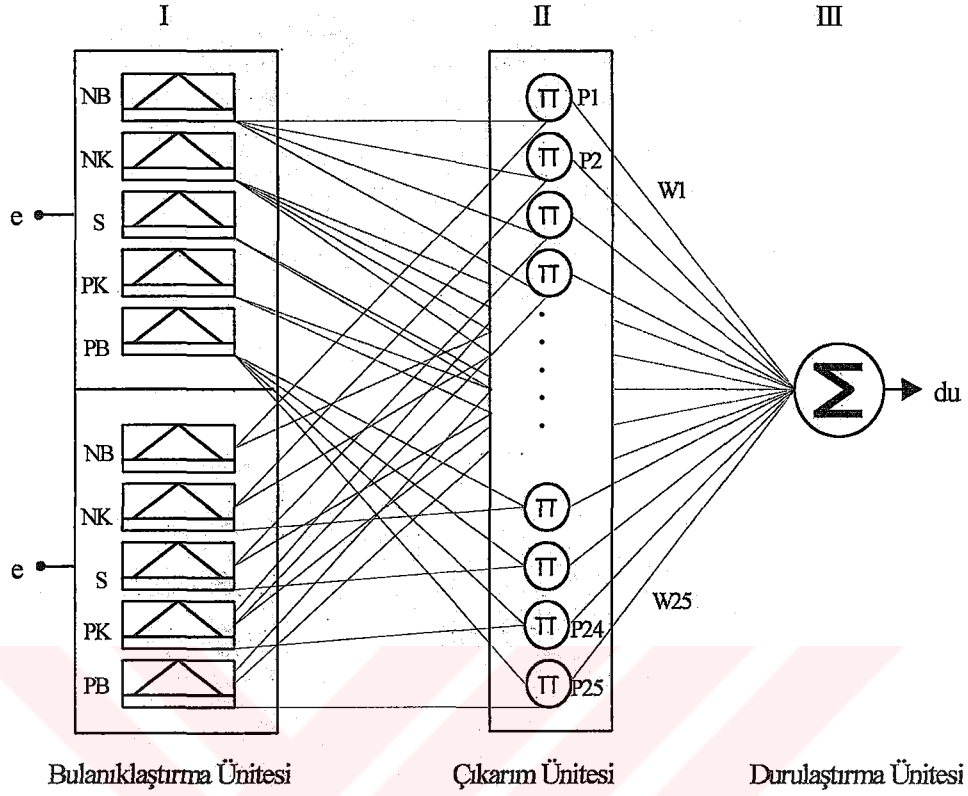
denetleyicide yerine yazıldıktan sonra sistemin dinamik olarak çalışması sağlanmaktadır.



Şekil 4.60. KKK için SBM denetleyicinin kapalı çevrim blok şeması

Denetleyicide giriş değişkenleri olarak tüm katmanlar için; PI ve BM denetleyicilerde olduğu gibi güç katmanlarının çıkış gerilim ya da akım hataları ve bu hatalardaki değişimler alınmaktadır. Çıkış değişkeni olarak ise darbe genişlik modulatörü referans değerindeki artım miktarı ya da denetleyici girişine uygulanan referans akımdaki artım miktarı seçilmiştir. Denetleyicinin Bulanıklaştırma ünitesi ile kural tabanı ünitesinde bir önceki kısımda verilen üyelik fonksiyonları ve kural tabanları kullanılmaktadır. Üyelik fonksiyonlarının sınır parametreleri ve kuralların sonuç parametreleri eğitime başlamadan önceki durum için denetleyicinin başlangıç değerleri olarak atanmaktadır.

Şekil 4.61' de bulanık sinirsel eniyileştiricisinin (BSE) ağ yapısı verilmektedir. Bu yapı üç katmandan oluşmaktadır. İlk katman üyelik fonksiyonlarının temsil edildiği bulanıklaştırma işlevini yerine getirmektedir.



Şekil 4.61. BSE' ye ait ağ yapısı

Bu kümelere ait fonksiyonun tanımı aşağıda verilmektedir. a, b, c sabitleri fonksiyona ait sınır değerlerini göstermektedir.

$$\mu_{e_i} = \left\{ \begin{array}{l} \frac{(e-a)}{(b-a)} \text{-----} a \leq e \leq b \\ \frac{(c-e)}{(c-b)} \text{-----} b \leq e \leq c \end{array} \right\} \quad [4.21]$$

$$\mu_{de_j} = \left\{ \begin{array}{l} \frac{(de-a)}{(b-a)} \text{-----} a \leq e \leq b \\ \frac{(c-de)}{(c-b)} \text{-----} b \leq e \leq c \end{array} \right\} \quad [4.22]$$

İkinci katman çıkarım işlemlerini gerçekleştirmektedir. Bu katmanda çıkarım yöntemi olarak maksimum çarpım (MAX-DOT) yöntemi kullanılmakta olup bu katmandaki nöronlara ait çıkışı veren ifade, Eş. 4.23' de verilmektedir.

$$P_k = \mu e_i \cdot \mu d e_i \quad [4.23]$$

Burada P_k k.'ninci kurala ait nöronun çıkışını göstermektedir. Üçüncü katman ise durulama ünitesini temsil etmektedir. Bu ünite de ağırlık merkezi yöntemi kullanılmakta olup bu katmandaki nörona ait çıkışı veren ifade Eş. 4.39' da gösterilmektedir.

$$du = \frac{\sum_{k=1}^{25} P_k \cdot W_k}{\sum_{k=1}^{25} P_k} \quad [4.24]$$

Burada du denetleyici çıkışını, W_k k.'ninci kurala ait ağırlığı ve P_k ise k.'ninci kurala ait çıkarım işleminin sonucu göstermektedir.

Kümelere ait öncül parametrelerin ve kural tabanının ayarlanmasında eğitim algoritması olarak geriye yayılım algoritması kullanılmaktadır. Bu algoritma dik İniş yöntemini kullanarak eğitilecek parametreleri ayarlamaktadır. Bunun için ilk olarak enerji fonksiyonu adını verilen E_p değerini hesaplanmaktadır. Enerji fonksiyonu arzu edilen çıkış değeri ile hesaplanan çıkış değeri arasındaki farkın karesinin 2' ye oranlanması ile elde edilmektedir.

$$E_p = \frac{1}{2} \cdot (\dot{du}_k - du_k)^2 \quad [4.25]$$

$$E = \sum_{p=1}^{24} E_p \quad [4.26]$$

Burada E hata ölçümünü, p eğitim kümesinde kullanılan veri sayısını, E_p Enerji fonksiyonunu ya da p ' ninci adımdaki hatayı, $\dot{du}_k$ arzu edilen çıkış değerini ve du_k

hesaplanan çıkış değerini göstermektedir. Ayarlanacak kural tabanı parametreler ise aşağıdaki gibi hesaplanmaktadır.

$$\frac{\partial E}{\partial W_k} = \sum_{p=1}^{24} \frac{\partial^+ E_p}{\partial W_k} = \frac{\partial E}{\partial du} \cdot \frac{\partial du}{\partial W_k} \quad [4.27]$$

$$\Delta W_k = -\beta \frac{\partial E}{\partial W_k} \quad [4.28]$$

$$W_{k+1} = W_k + \Delta W_k \quad [4.29]$$

Burada W_{k+1} k' nıncı aktif kuralın bir sonraki alacağı değeri, W_k k' nıncı aktif kuralın şu anki değerini, ΔW_k k+1'inci adım için k' nıncı aktif kuraldaki değişim miktarını ve β öğrenme parametresini göstermektedir.

Ayarlanacak ikinci parametre hata ve hatadaki değişim de kullanılan üyelik fonksiyonlarının öncül parametreleridir. Bu parametrelerin ayarlanması hatanın bir önceki katmana geri beslenmesi ile sağlanmaktadır.

$$\frac{\partial E}{\partial a_{ei}} = \frac{\partial E}{\partial du} \cdot \frac{\partial du}{\partial \mu_{ei}} \cdot \frac{\partial \mu_{ei}}{\partial a_{ei}} \quad [4.30]$$

$$\Delta a_{ei} = -\alpha \cdot \frac{\partial E}{\partial a_{ei}} \quad [4.31]$$

$$\frac{\partial E}{\partial b_{ei}} = \frac{\partial E}{\partial du} \cdot \frac{\partial du}{\partial \mu_{ei}} \cdot \frac{\partial \mu_{ei}}{\partial b_{ei}} \quad [4.32]$$

$$\Delta a_{ei} = -\alpha \cdot \frac{\partial E}{\partial b_{ei}} \quad [4.33]$$

$$\frac{\partial E}{\partial c_{ei}} = \frac{\partial E}{\partial du} \cdot \frac{\partial du}{\partial \mu_{ei}} \cdot \frac{\partial \mu_{ei}}{\partial c_{ei}} \quad [4.34]$$

$$\Delta c_{ei} = -\alpha \cdot \frac{\partial E}{\partial c_{ei}} \quad [4.35]$$

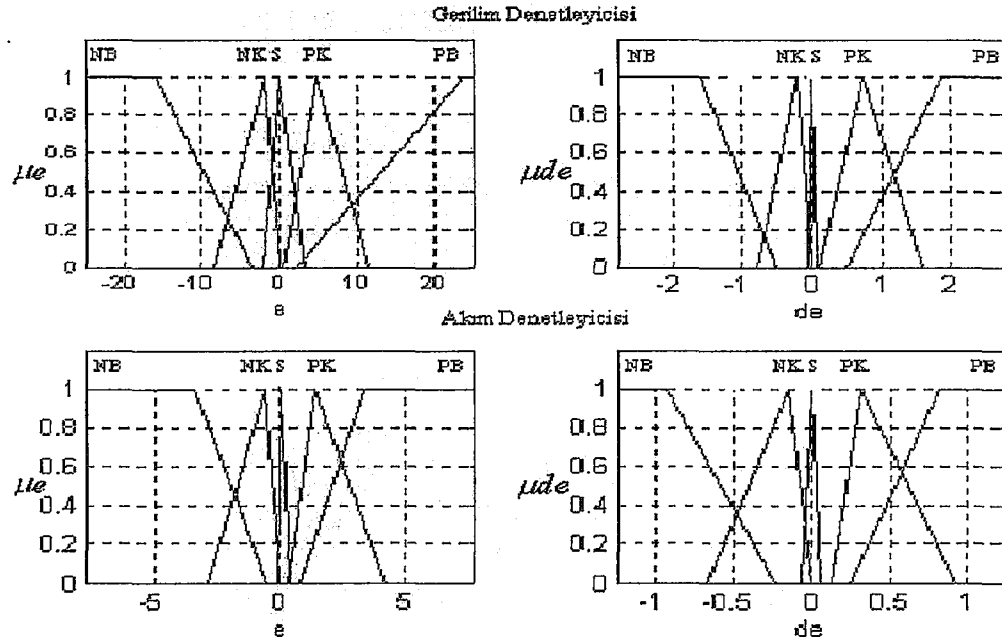
$$a_{ei\ k+1} = a_{ei\ k} + \Delta a_{ei\ k} \quad [4.36]$$

$$b_{ei\ k+1} = b_{ei\ k} + \Delta b_{ei\ k} \quad [4.37]$$

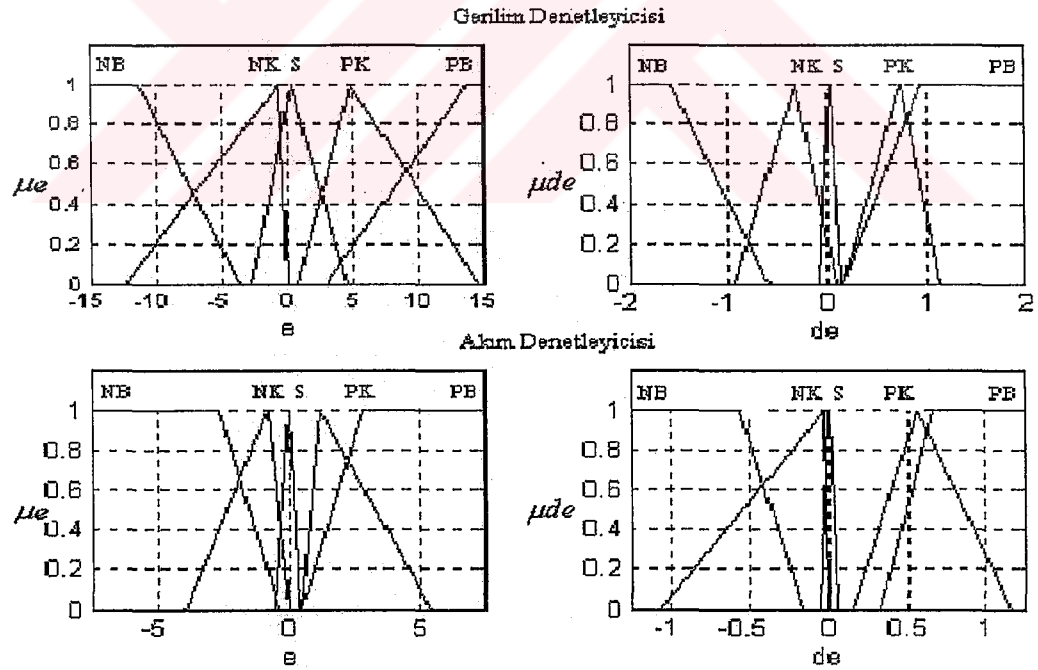
$$c_{ei\ k+1} = c_{ei\ k} + \Delta c_{ei\ k} \quad [4.38]$$

Burada e_{k+1} k ' nıncı giriş değerinde aktif olan kümenin bir sonraki alacağı sınır değeri, e_k k ' nıncı giriş değerinde aktif olan kümenin şu anki sınır değerini, Δe_k $k+1$ 'inci adım için k ' nıncı aktif sınır değerindeki değişim miktarını, α öğrenme parametresini, a , b ve c ise öncül parametreleri göstermektedir.

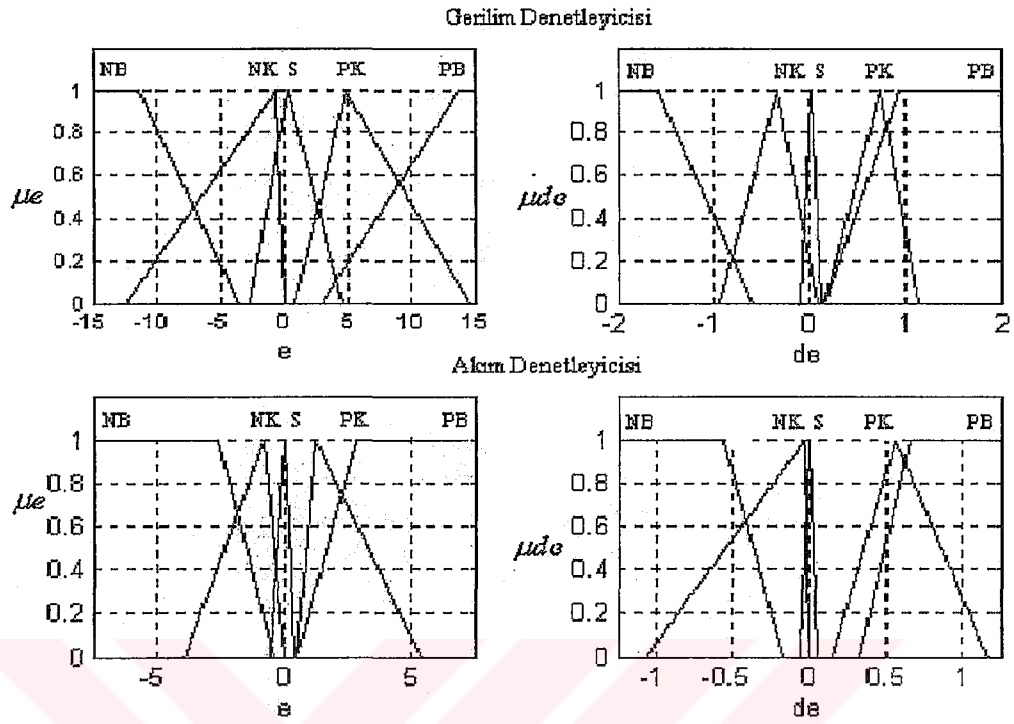
Kural tabanları için öğrenme parametreleri 0.35 alınırken üyelik kümeleri için öğrenme parametreleri 0.25 alınmaktadır. İlk aşamada kural tablosu değerleri sabit tutularak üyelik kümelerinin öncül parametreleri eğitilmektedir. İkinci aşamada ise üyelik kümelerine ait öncül parametreler güncelleştirilen bu değerlerde sabit tutulurken kural tablosu parametreleri eğitilmektedir. Eğitim sonrası herbir katman için hata ve hatadaki değişime ait üyelik kümeleri sırası ile Şekil 4.62, Şekil 4.63, Şekil 4.64 ve Şekil 4.65' de gösterilmektedir. Şekillerden üyelik kümelerinin sınır değerlerinin merkeze doğru odaklandığı gözlenmektedir. Çizelge 4.10 - Çizelge 4.17 ise herbir katmanda kullanılan denetleyiciler için eğitim sonrası oluşan kural tabanı değerleri verilmektedir.



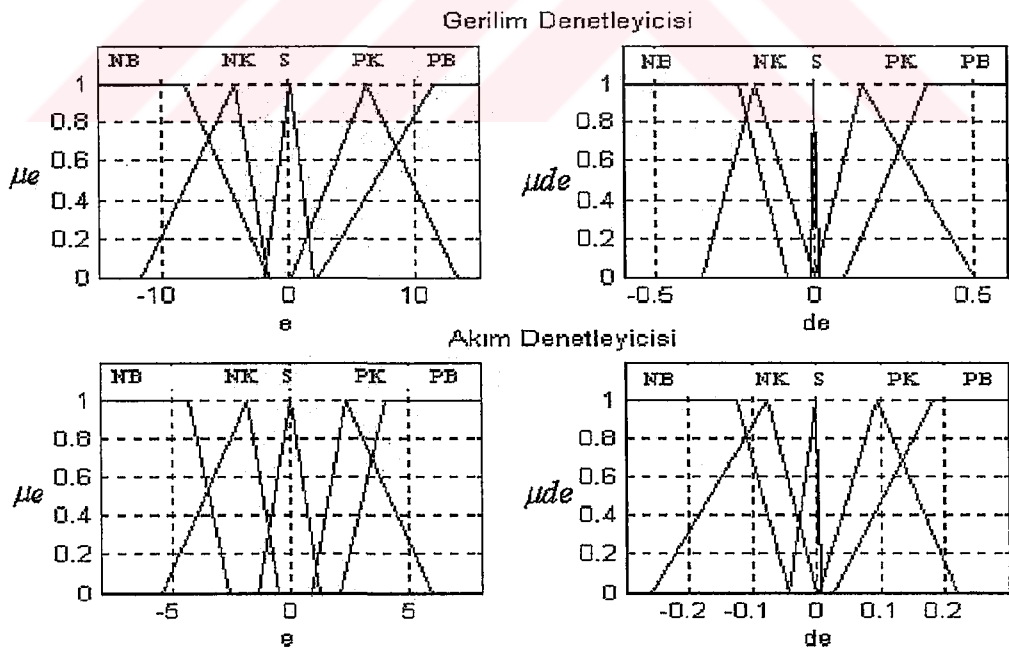
Şekil 4.62. Eğitimden sonraki durum için GFD katmanındaki denetleyicilerin giriş üyelik fonksiyonları



Şekil 4.63. Eğitimden sonraki durum için gerilim düşüren dönüştürücüye ait denetleyicilerin giriş üyelik fonksiyonları



Şekil 4.64. Eğitimden sonraki durum için gerilim yükselten dönüştürücüye ait denetleyicilerin giriş üyelik fonksiyonları



Şekil 4.65. Eğitimden sonraki durum için evirici katmanındaki denetleyicilere ait üyelik fonksiyonları

Çizelge 4.10. Eğitimden sonraki durum için GFD katmanındaki gerilim denetleyicisine ait kural tablosu

de \ e	NB	NK	S	PK	PB
NB	-19,722	-17,543	-7,87	-2,524	0,0345
NK	-18,239	-10,127	-5,238	-0,0043	4,512
S	-12,947	-4,611	0,00127	2,85	8,125
PK	-3,75	0,267	5,128	8,38	20,293
PB	0,0871	2,245	10,692	21,781	24,314

Çizelge 4.11. Eğitimden sonraki durum için GFD katmanındaki akım denetleyicisine ait kural tablosu

de \ e	NB	NK	S	PK	PB
NB	-8,75	-4,156	-2,226	-1,521	0,00023
NK	-6,27	-3,469	-1,795	0,0018	1,285
S	-3,481	-1,532	0,167	1,925	3,169
PK	0,312	0,0015	3,271	5,54	7,534
PB	1,126	3,252	4,169	7,878	10,453

Çizelge 4.12. Eğitimden sonraki durum için gerilim düşüren dönüştürücü katmanındaki gerilim denetleyicisine ait kural tablosu

de \ e	NB	NK	S	PK	PB
NB	-12,173	-10,56	-7,294	-1,576	0
NK	-9,234	-8,021	-5,28	-0,411	2,32
S	-6,864	-3,98	0,0195	4,922	5,845
PK	-4,511	-0,023	3,278	8,469	13,577
PB	0,238	2,787	8,124	11,672	15,321

Çizelge 4.13. Eğitimden sonraki durum için gerilim düşüren dönüştürücü katmanındaki akım denetleyicisine ait kural tablosu

de \ e	NB	NK	S	PK	PB
NB	-3,644	-3,643	-2,672	-1,116	0,23
NK	-3,125	-2,989	-1,968	0,082	1,739
S	-2,486	-2,518	0,0069	1,819	3,0094
PK	-1,378	0	1,412	2,136	4,715
PB	0,0041	1,453	2,933	3,277	5,382

Çizelge 4.14. Eğitimden sonraki durum için gerilim yükselten dönüştürücü katmanındaki gerilim denetleyicisine ait kural tablosu

de \ e	NB	NK	S	PK	PB
NB	-12,173	-10,56	-7,294	-1,576	0
NK	-9,234	-8,021	-5,28	-0,411	2,32
S	-6,864	-3,98	0,0195	4,922	5,845
PK	-4,511	-0,023	3,278	8,469	13,577
PB	0,238	2,787	8,124	11,672	15,321

Çizelge 4.15. Eğitimden sonraki durum için gerilim yükselten dönüştürücü katmanındaki akım denetleyicisine ait kural tablosu

de \ e	NB	NK	S	PK	PB
NB	-3,644	-3,643	-2,672	-1,116	0,23
NK	-3,125	-2,989	-1,968	0,082	1,739
S	-2,486	-2,518	0,0069	1,819	3,0094
PK	-1,378	0	1,412	2,136	4,715
PB	0,0041	1,453	2,933	3,277	5,382

Çizelge 4.16. Eğitimden sonraki durum için evirici katmanındaki gerilim denetleyicisine ait kural tablosu

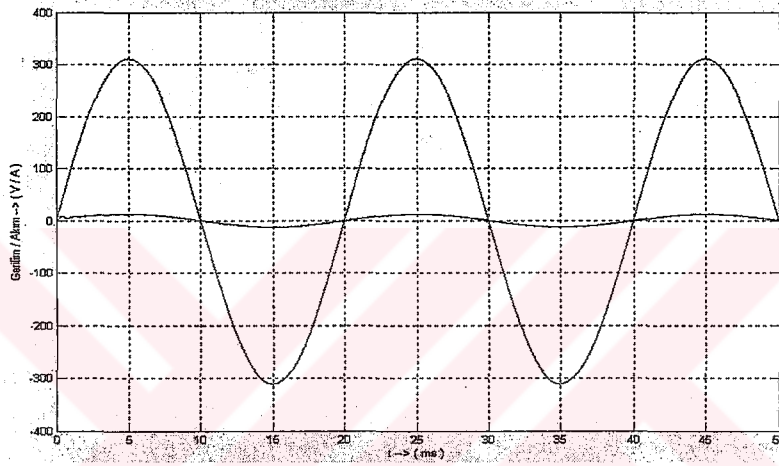
de \ e	NB	NK	S	PK	PB
NB	-43,527	-33,307	-17,5	-15,305	0
NK	-38,482	-31,321	-11,128	-0,292	13,435
S	-27,286	-12,345	0,987	17,5	26,43
PK	-12,641	-1,193	15,33	45,176	51,11
PB	0	13,195	17,5	45,105	53,675

Çizelge 4.17. Eğitimden sonraki durum için evirici katmanındaki akım denetleyicisine ait kural tablosu

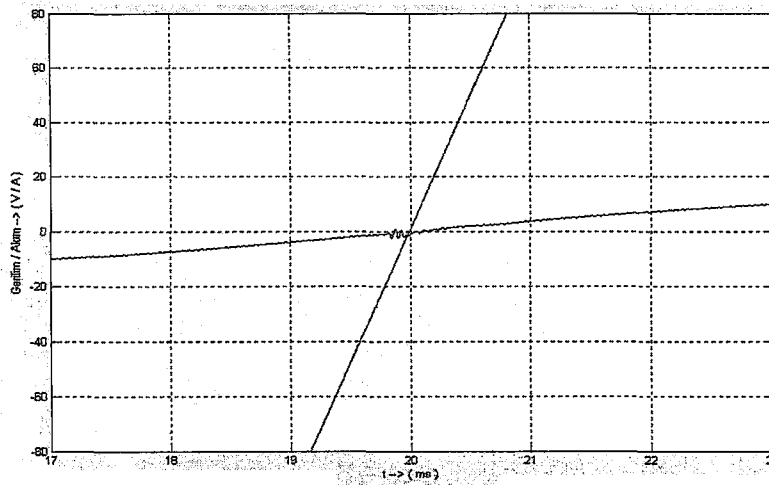
de \ e	NB	NK	S	PK	PB
NB	-4,275	-3,152	-2,5974	-1,18	0,00321
NK	-3,8482	-2,8291	-2,1273	-0,0185	1,3027
S	-3,0467	-2,448	0,287	1,2835	2,7381
PK	-2,619	0,137	1,4323	4,1578	5,0193
PB	0,2456	1,895	3,7895	4,1679	5,675

Şekil 4.66 ve Şekil 4.67’ de 311 V tepe değerli giriş geriliminde SBM denetleyicili GFD katmanının giriş akım ve gerilim dalga şekilleri gösterilmektedir. Giriş akım ve gerilimleri aynı faz da olduğu ve sıfır geçiş noktalarında akım dalga şeklindeki

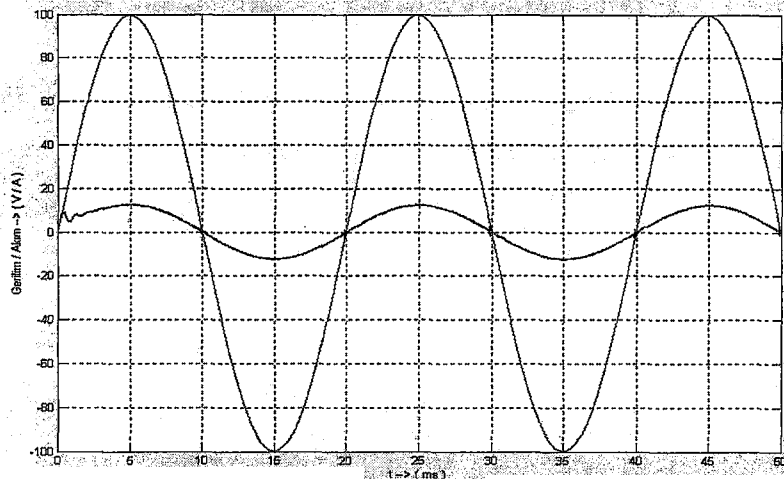
bozulmanın tepe değeri PI ve BM denetleyicili denetim basamağından daha az olduğu gözlenmiştir. SBM denetleyicinin bu bozulmayı 0,1 ms' lik bir sürede düzeltmiştir. 100 V tepe değeri için aynı denetleyiciyi kullanan KGK' nın giriş akım ve gerilim dalga şekilleri Şekil 4.68 ve Şekil 4.69' da verilmektedir. Bu gerilim değerinde de denetleyicinin sıfır geçiş noktalarında oluşan bozulmayı yaklaşık 0,1 ms' de düzelttiği tespit edilmiştir.



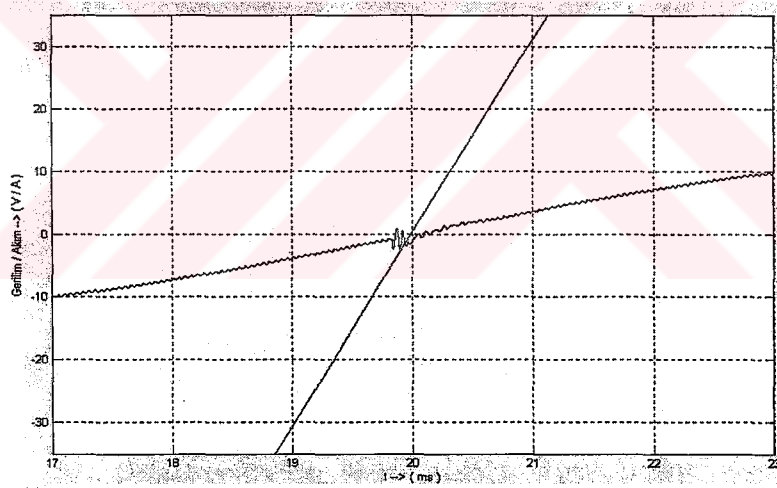
Şekil 4.66. 311 V giriş gerilimi, 50ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri



Şekil 4.67. 311 V giriş gerilimi, 6ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri

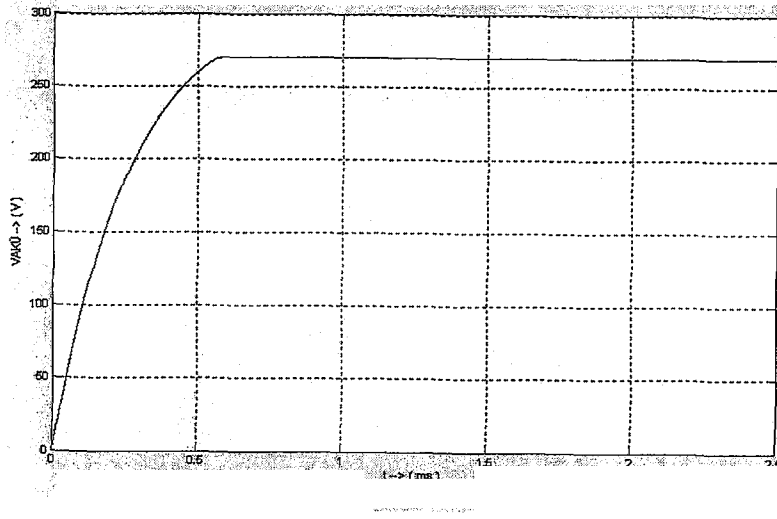


Şekil 4.68. 100 V giriş gerilimi, 50ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri

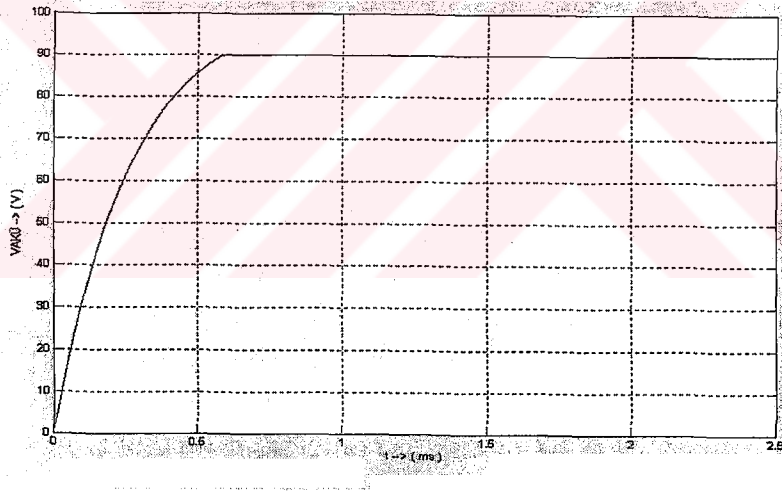


Şekil 4.69. 100 V giriş gerilimi, 6ms' lik zaman diliminde SBM denetleyicili GFD katmanı için giriş akım ve gerilim dalga şekilleri

Şekil 4.70' de DA hat gerilimi 900 V iken SBM denetleyicili gerilim düşüren dönüştürücünün çıkış gerilimi dalga şekli gösterilmektedir. Denetleyicinin 270 V' luk referans gerilimini, 0,53 ms' lik bir zaman diliminde sağladığı şekillerden anlaşılmaktadır. Şekil 4.71' de ise DA hat gerilimi 360 V iken dönüştürücü çıkışında oluşan dalga şekli gösterilmektedir. Bu gerilim değerinde denetleyici 90 V referans gerilimini 0,52 ms' lik bir zaman diliminde elde etmektedir.



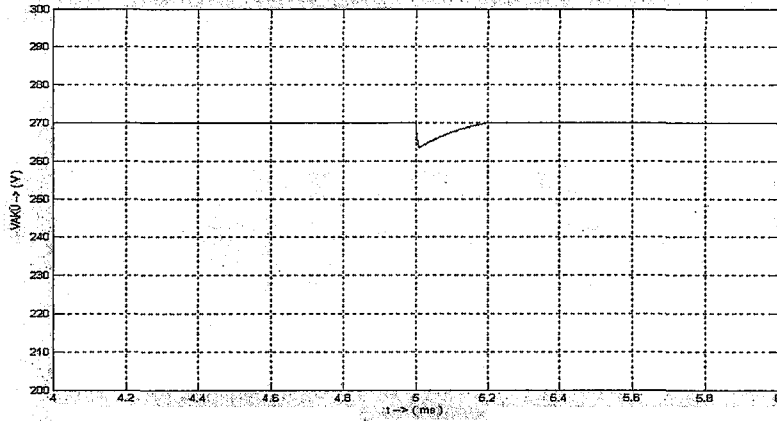
Şekil 4.70. 900 V DA hat geriliminde SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli



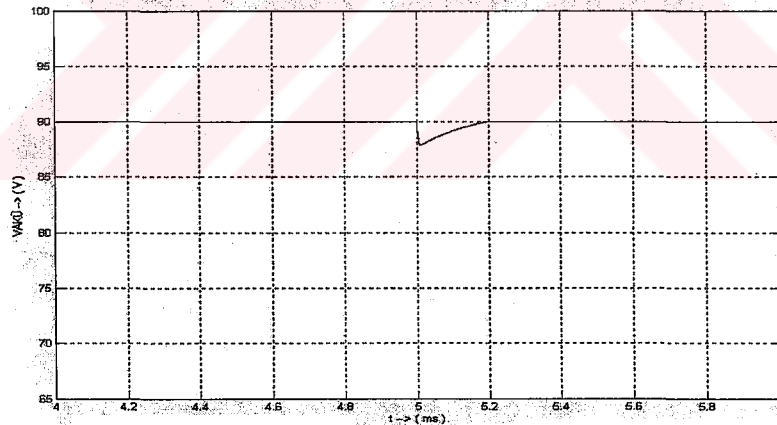
Şekil 4.71. 360 V DA hat geriliminde SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış gerilim dalga şekli

900 V DA hat geriliminde SBM denetleyicili gerilim düşüren dönüştürücünün çıkış yük değerinin 100 ohm' dan 25 ohm' a düşürüldüğü durum için dönüştürücü çıkış gerilimindeki değişimler Şekil 4.72' de verilmiştir. Denetleyici yük değişimi esnasında oluşan 3,8 V' luk bir sapmayı 0,18 ms' lik bir zaman diliminde düzeltmektedir. Aynı şartlarda 360 V DA hat gerilimindeki dönüştürücü çıkışı ise

Şekil 4.73' te verilmektedir. Bu gerilim değerinde denetleyici, yük değişiminden kaynaklanan değişimi 0,16 ms' de düzeltmektedir.



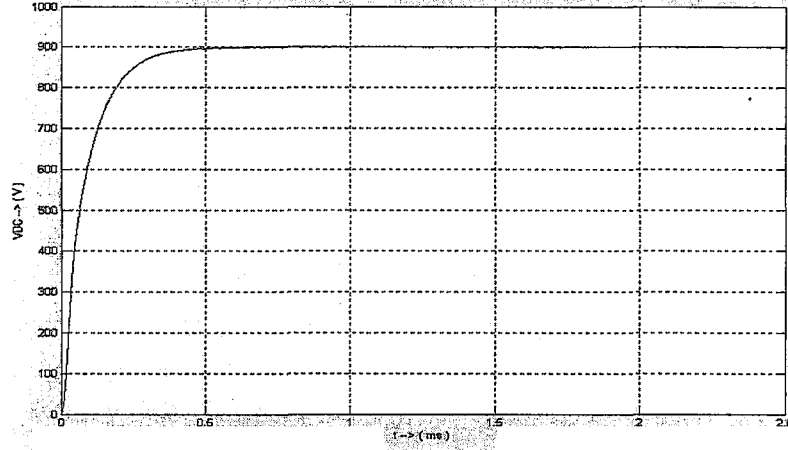
Şekil 4.72. 900 V DA hat geriliminde SBM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli



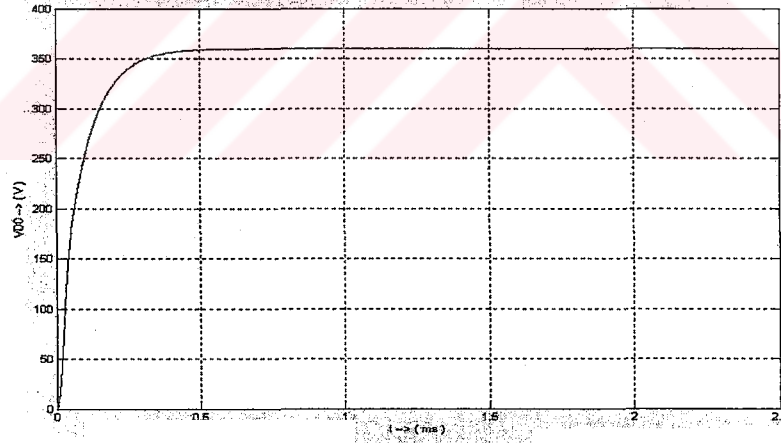
Şekil 4.73. 360 V DA geriliminde SBM denetleyicili gerilim düşüren dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.74 de, 270 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücünün çıkış gerilimi dalga şekli verilmektedir. Denetleyici 900 V' luk referans gerilimini 0,55 ms' de elde ederken, sistem kararlı durma geldikten sonraki durum için referans geriliminden sapma $\pm 3,1$ V' tur. Şekil 4.75' te ise 90 V akü geriliminde ve aynı yük şartlarında dönüştürücü çıkış gerilimi dalga şekli

gösterilmektedir. Bu gerilim değerinde denetleyici 360 V' luk referans değerini 0,52 ms' lik zaman diliminde elde etmektedir.

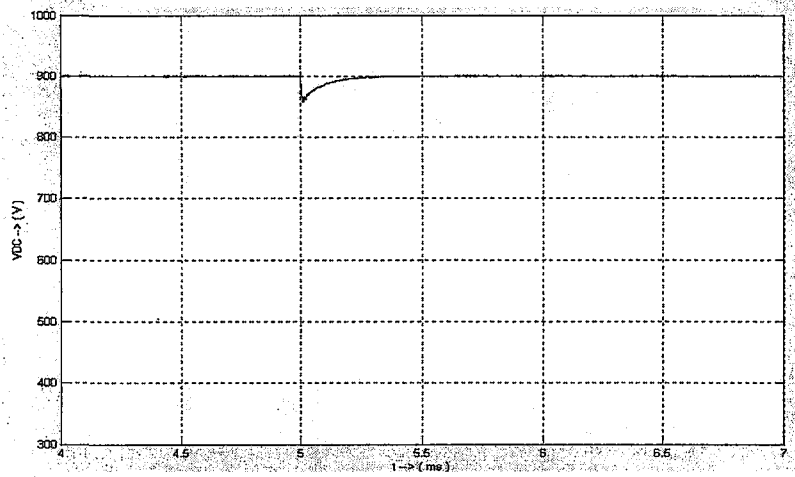


Şekil 4.74. 270 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

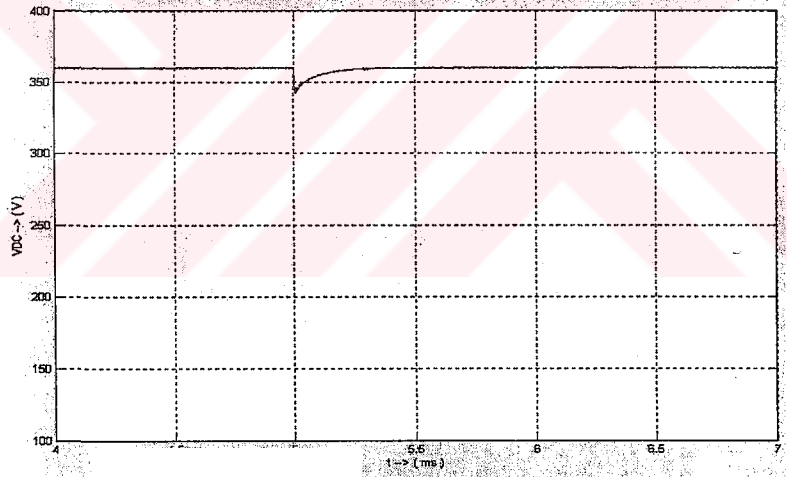


Şekil 4.75. 90 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücüye ait çıkış gerilim dalga şekli

SBM denetleyici kullanılarak yapılan gerilim yükselten dönüştürücüde yük değeri 100 ohm' dan 40 ohm' a düşürüldüğü durum için gerilim yükselten dönüştürücü çıkışında oluşan dalga şekilleri Şekil 4.76 ve Şekil 4.77' de gösterilmektedir. Denetleyici yük değişiminden kaynaklanan sapmayı 0,25 ms' lik bir zaman diliminde düzeltmektedir.

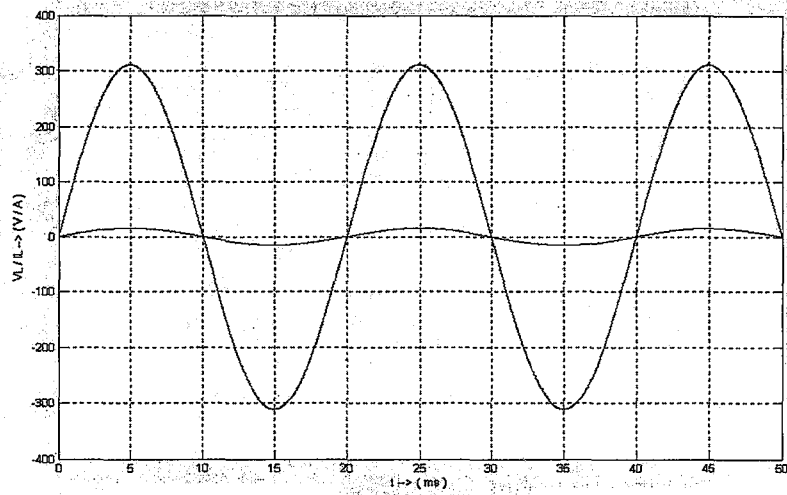


Şekil 4.76. 270 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

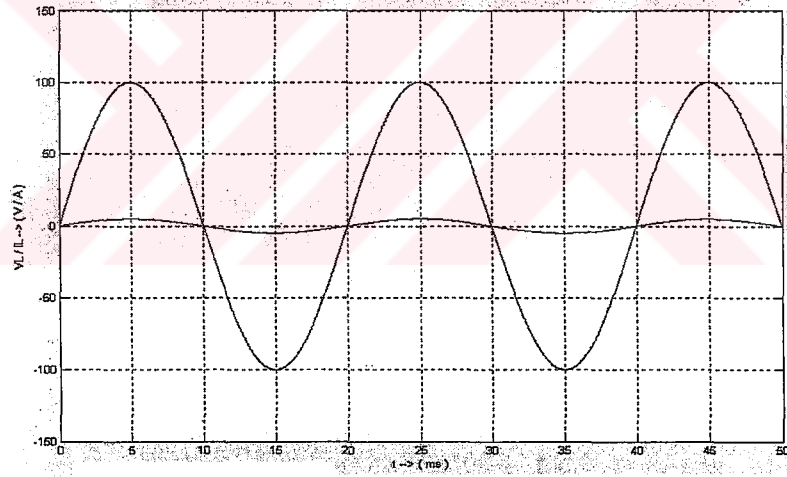


Şekil 4.77. 90 V akü geriliminde SBM denetleyicili gerilim yükselten dönüştürücünün yük değişimi esnasında çıkış gerilimi dalga şekli

Şekil 4.78 ve Şekil 4.79' da SBM denetleyici kullanılarak yapılan evirici katmanı çıkış gerilimi dalga şekilleri gösterilmektedir. Şekillerden çıkış gerilimindeki harmoniklerin PI ve BM denetleyicili evirici çıkış dalga şekillerine göre daha az olduğu görülmektedir. Gerilim denetleyicisi giriş hatası verilerinden bu harmoniklerin en yüksek değerlerinin ± 1 V aralığında değiştiği gözlenmiştir.

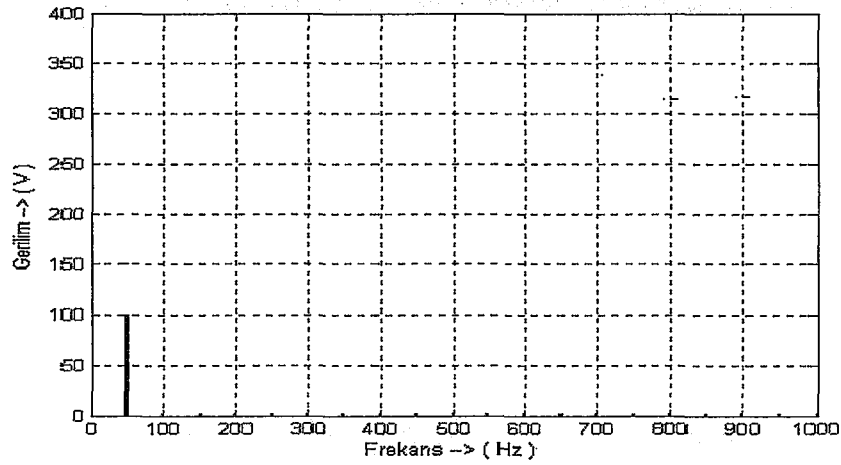


Şekil 4.78. 900 V DA hat geriliminde SBM denetleyicili evirici katmanı çıkışına ait dalga şekilleri



Şekil 4.79. 360 V DA hat geriliminde SBM denetleyicili evirici katmanı çıkışına ait dalga şekilleri

Şekil 4.80' de evirici çıkış gerilimine ait harmonik spektrumu verilmektedir. Harmonik spektrumundan evirici çıkışından elde edilen dalga şeklinin toplam harmonik bozulmasının % 1,1 olarak elde edilmiştir.

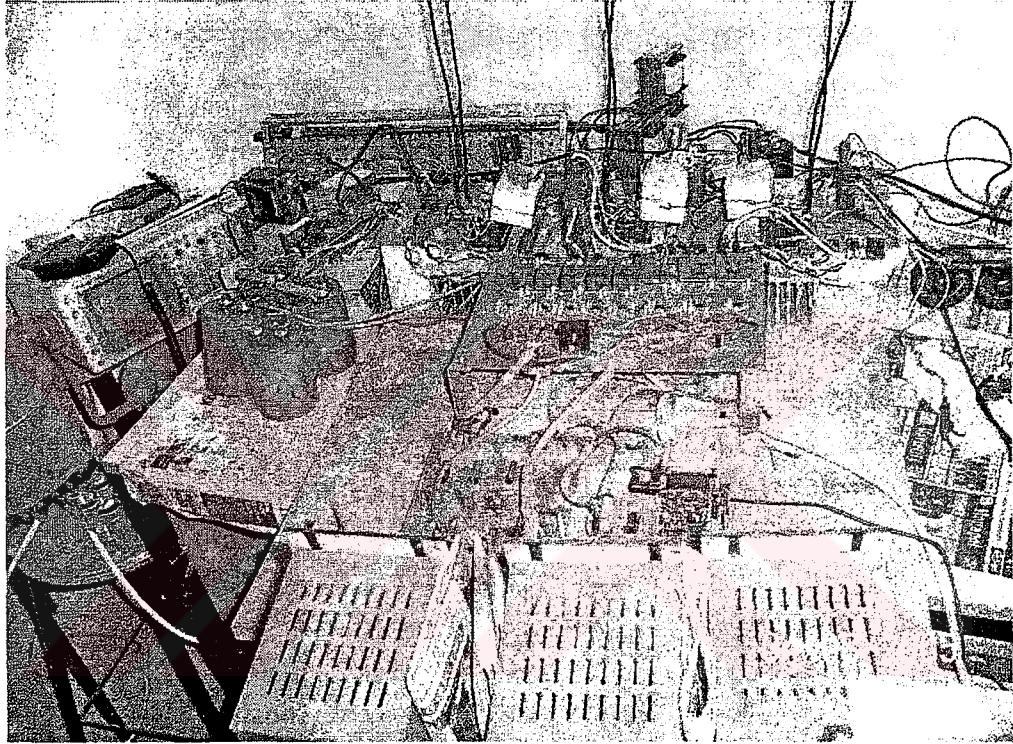


Şekil 4.80. SBM denetleyicili evirici devresi çıkışına ait harmonik spektrumu

4.4. Kesintisiz Güç Kaynağının Tasarımı ve Uygulama Çalışmaları

KGK' nın PI, SBM denetleyicileri ile yapılan uygulama çalışmaları TMS320F2812 sayısal sinyal işlemci modülü kullanılarak gerçekleştirilmektedir. EK-1' de tasarlanan KGK' nın TMS320F2812 sayısal sinyal işlemci modülü ile bağlantısını gösteren blok şema verilmektedir. Sistemi güç katmanı (giriş GFD katmanı, evirici katmanı, DA-DA gerilim düşüren dönüştürücü katmanı, gerilim yükselten dönüştürücü katmanı), gerilim algılayıcıları, akım algılayıcıları, güç anahtarına ait sürücüler ve TMS320F2812 sayısal sinyal işlemci modülü oluşturmaktadır. Güç katmanlarının tümü TMS320F2812 modülü üzerinde oluşturulan bir program aracılığı ile denetlenmektedir. Denetleme işleminde; giriş AA hat gerilimi (V_i), giriş AA hat akımı (I_i), DA hat kondansatörleri üzerinde düşen gerilimler (V_{C1} , V_{C2}), çıkış gerilimi (V_o), çıkış bobin akımı (I_o), akü terminal gerilimi (V_b) ve akü bobin akımı (I_b) kullanılmaktadır. Bu sinyaller akım ve gerilim algılayıcıları tarafından algılandıktan sonra TMS320F2812 sayısal sinyal işleme modülünün analog/dijital dönüştürücü girişlerine uygulanmaktadır. CPU, uygulanan sinyalleri ve ilgili denetim algoritmasını kullanarak anahtarları tetiklemek için gerekli görev süresi oranını belirlemektedir.

Uygulama için hazırlanan KGK' nın devresi ve TMS320F2812 sayısal sinyal işlemci modülüne ait resim Şekil 4.81' de verilmektedir. Sistemde IGBT' leri sürmek için kullanılan IGBT sürücü devreleri, gerilim ve akımları algılamak için kullanılan algılayıcı devreleri ve filtre elemanları farklı sistemlerde de kullanabilmek için ayrı baskı devreler halinde hazırlanmıştır.



Şekil 4.81. Tasarlanan KGK' nın devre şemasına ait ait resim

4.4. 1. Kesintisiz güç kaynağının tasarımı

KGK' nın tasarımı; güç anahtarlarının seçilmesi, filtre devrelerinin eleman değerlerinin hesaplanması, söndürme devrelerinin eleman değerlerinin hesaplanması, gerilim algılayıcılarına ait devreler, akım algılayıcılarına ait devreler ve IGBT sürücü devreleri olmak üzere altı bölümde ele alınmaktadır. Bu bölümlerin herbiri aşağıda ayrıntılı olarak ele alınmaktadır.

Güç anahtarlarının seçilmesi

Sistemi oluşturan güç anahtarları yarım köprü tipi bağlantıdan oluşmaktadır. Daha az eleman kullanımı, yüksek anahtarlama frekansı, kollektör emitör arası iç direnç, güç kayıpları, sistemin çalıştığı akım ve gerilim değerleri anahtar seçiminde temel kriterler olarak karşımıza çıkmaktadır.

Sistemdeki DA hat geriliminin 800 V, yük tarafından çekilecek akımın en yüksek değeri 15 A, akım ve gerilimdeki toleransın %20 ve anahtarlama süresinin 50 us olduğu düşünülürse; seçilecek anahtarda Vce geriliminin 600 V' tan, Ic akımının 18 A' den ve iletim ve kesim süreleri toplamının 50 us' den daha büyük olması gerektiği sonucuna varılacaktır. Güç katmanları yarım köprü tipi bir yapıya sahip olduğu için anahtarların yarım köprü tipi bir paket olarak seçilmesi önemlidir. Bu anahtarlama elemanlarının karakteristiklerindeki değişimlerden kaynaklanacak problemleri ortadan kaldırmak için gerekli bir unsurdur. Yukarıdaki özellikler göz önüne alındığında 2MBI75N-120 yarım köprü tipi IGBT modülün bu özellikleri karşılayacak nitelikte olduğu tespit edilmiştir. Çizelge 4.18' de 2MBI75N-120 Yarım köprü tipi IGBT modüle ait temel özellikler verilmektedir.

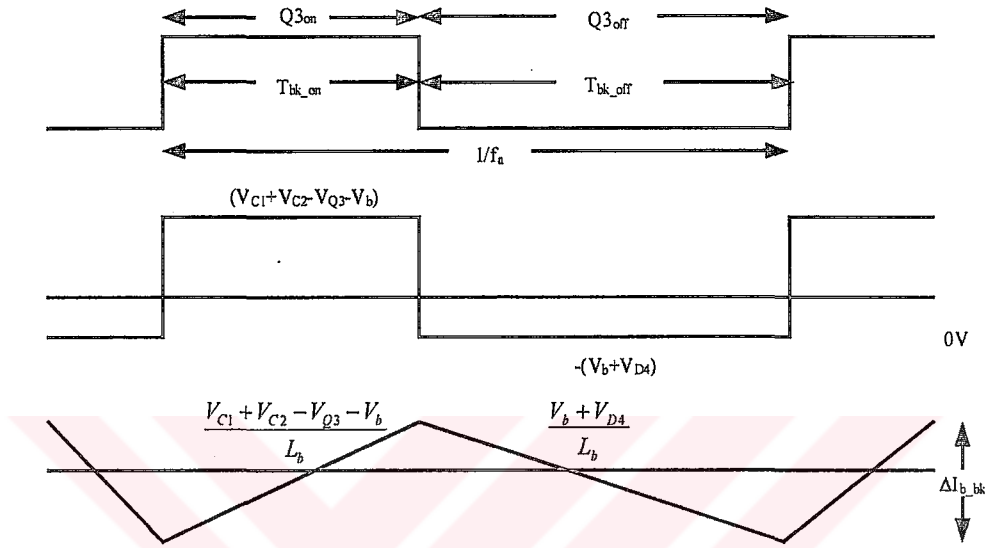
Çizelge 4.18. 2MBI75N-120 yarım köprü tipi IGBT modüle ait özellikler

Özellik Adı	Sembol	Değeri	Birimi
Kollektör-Emitör Gerilimi	Vces	1200	V
Kapı-Emitör Gerilimi	Vges	± 20	V
Kollektör Akımı	Ic	75	A
Maksimum Güç Kaybı	Pc	600	W
Turn-on zamanı	Ton	1.2	us
	Tr	0.6	us
Turn-off zamanı	Toff	0.85	us
	Tf	0.35	us

Çıkış filtrelerinin tasarımı

KGK' nın GFD katmanı ve akü gerilimini yükselten dönüştürücü katmanı gerilim yükselten dönüştürücülerinden, akü doldurma katmanı ise gerilim düşüren dönüştürücüden oluşmaktadır. Bu dönüştürücü devrelerinde bulunan çıkış filtreleri

tek kademeli bir L-C filtreyi temsil etmektedir. Şekil 4.82' de bölüm 2' de verilen gerilim düşüren dönüştürücü için anahtarın açık-kapalı olma durumuna göre bobin üzerinde oluşan enerjinin dalga şekilleri gösterilmektedir.



Şekil 4.82. Anahtarın açık-kapalı olma durumuna göre bobin üzerinde oluşan enerjinin durumu

Bobin endüktansını elde etmek için ilk işlem olarak anahtarın iletimde kalma süresine (T_{bk_on}) karar verilmektedir. Bu süre anahtarın açık-kapalı durumlarında bobin üzerinde oluşan akım dalga şekli eşitlikleri kullanılarak elde edilmektedir.

$$T_{bk_on} = \frac{(V_b + 0,5)}{f_a \cdot (V_{C1} + V_{C2})} \quad [4.39]$$

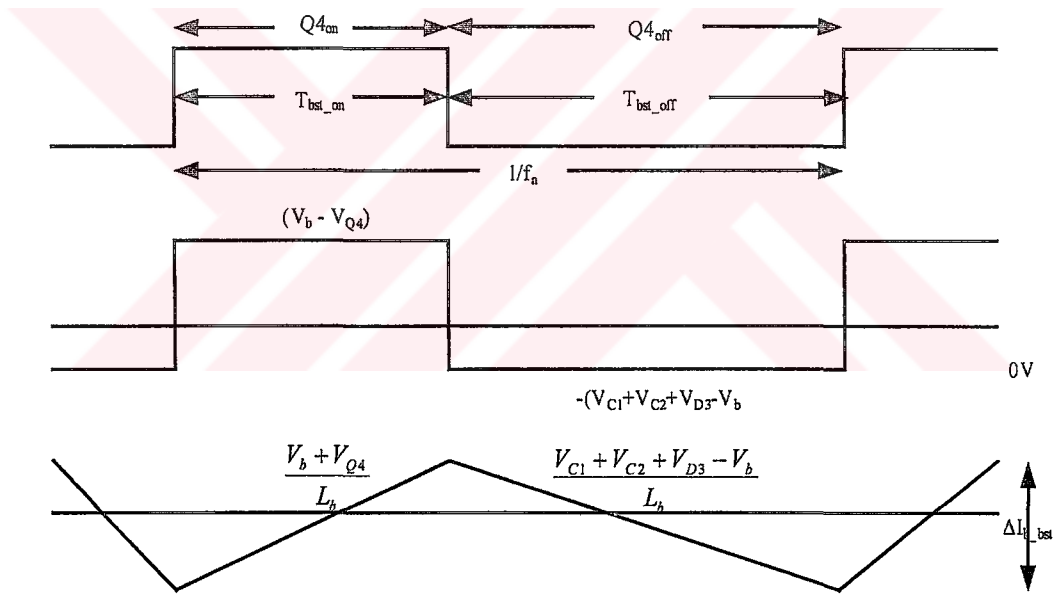
Burada 0,5 değeri diyot ve IGBT üzerinde düşen gerilimleri ve f_a anahtarlama frekansını göstermektedir. Gerilim düşüren dönüştürücülerin sürekli mod çalışmasında bobin akımındaki dalgalanma miktarı, en yüksek bobin akımının %10-%20' si aralığında bir değer seçilmektedir ve bu değer 2 katsayısı ile çarpımının sonucu dalgalanma akımının (ΔI_{b_bk}) tepeden tepeye değerini vermektedir.

$$\Delta I_{b_bk} = 2 \cdot (I_{b_bk_max} \cdot \%10 - \%20) \quad [4.40]$$

Şekil 4.82' deki dalga şekillerinden; verilen dalgalanma akımı ve çıkış gerilimi için T_{bk_on} ' in en küçük değeri, bobin endüktansının en küçük değerini sağlayan değeri vermektedir.

$$L_{b_min} = \frac{((V_{C1_max} + V_{C2_max}) - V_b - 0.5)T_{bk_on_min}}{\Delta I_{b_bk}} \quad [4.41]$$

Şekil 4.83' de bölüm 2' de verilen gerilim yükselten dönüştürücünün anahtarın açık-kapalı olma durumlarına göre bobin üzerinde oluşan enerjinin dalga şekilleri gösterilmektedir.



Şekil 4.83. Anahtarın açık-kapalı olma durumuna göre bobin üzerinde oluşan enerjinin durumu

Gerilim yükselten dönüştürücü analizi bobini üzerinden geçen akımın sürekli olarak çıkışı beslemesi temel farkının dışında gerilim düşüren dönüştürücü analizine benzemektedir. Anahtarın iletim süresine (T_{bst_on}) gerilim düşüren dönüştürücüde olduğu gibi bobin üzerinde oluşan akımın dalga şekilleri karar vermektedir. Anahtarın iletim durumu ve kesim durumuna göre bobin üzerindeki akımın dalga

şekillerine ait eşitliklerden elde edilen anahtarın iletimde kalma süresi Eş. 4.42' de verilmektedir.

$$T_{bst_on} = \frac{((V_{C1} + V_{C2}) - V_b + 0,5)}{f_a V_b} \quad [4.42]$$

Bobin üzerinden geçen ortalama akım DA çıkış akımına eşit olmadığı için bu akımın ($I_{b_bst_AVG}$) değerinin elde edilmesi gerekmektedir.

$$I_{b_bst_AVG} = \frac{1,05((V_{C1} + V_{C2}) + 0,5)I_{b_bst_DC}}{V_b} \quad [4.43]$$

Burada 1,05 değeri nüve ve devre kayıplarını bastırmak için gerekli olan katsayıyı temsil etmektedir. Hesaplamalarda ΔI_{b_bst} , I_{b_bst} 'nin en küçük değerinin 2 katı varsayılmaktadır ve $I_{b_bst_AVG}$ 'nin %P deki en küçük I_{b_bst} değeri, bobin için dalgalanma akımının tepeden tepeye değerini vermektedir.

$$\Delta I_{b_bst} = 2.(P/100)I_{b_bst_AVG} \quad [4.44]$$

Gerilim düşüren dönüştürücüde olduğu gibi; L_b 'nin en küçük değeri T_{bst_on} 'un en küçük değerine ulaştığı durumda bulunmaktadır.

$$L_{b_min} = (V_{b_max} - 0,5)T_{bst_min} / \Delta I_{b_bst} \quad [4.45]$$

Çıkış kondansatörleri, dalgalanma gerilimini sınırlayacak düzeyde seçilmelidir. Dalgalanma gerilimini kondansatörün üç elemanı etkilemektedir. Eşdeğer seri direnç, eşdeğer seri endüktans ve kapasitans değerleridir. Normalde bu tip tasarımlarda ESR değerinin uygun seviyede olması için kapasitansın büyük tutulması gerekmektedir.

$$C = \frac{\Delta IL}{8 \cdot fs \cdot \Delta V_o} \quad [4.46]$$

$$R_{ESR} = \frac{\Delta V_o}{\Delta IL} \quad [4.47]$$

Tasarlanan sistemde gerilim düşüren dönüştürücü, gerilim yükselten dönüştürücü ve GFD katmanını için L-C filtre bobini endüktansı ve kondansatör kapasitans değerlerini hesaplamak için gerekli değerler Çizelge 4.19' da verilmektedir.

Çizelge 4.19. Gerilim düşüren dönüştürücü, gerilim yükselten dönüştürücü ve GFD katmanlarına ait filtre elemanlarının hesaplanmasında kullanılan değerler

Sembol	Değeri	Sembol	Değeri	Sembol	Değeri
$V_{C1_max} + V_{C2_max}$	940 V	ΔV_b	4 V	$\Delta(V_{C1} + V_{C2})$	8 V
$V_{C1_min} + V_{C2_min}$	860 V	V_{b_max}	290 V	$I_{b_bst_max}$	10 A
f_a	20 Khz	V_{b_min}	250 V	V_{i_max}	373 V
V_b	270 V	$V_{C1} + V_{C2}$	900 V	V_{i_min}	250 V
$I_{b_bk_max}$	5 A				

Çizelge 4.19' daki değerler yukarıdaki eşitliklerde yerine yazılırsa; gerilim düşüren dönüştürücü katman için eleman değerleri L_{b_min} değeri 4,85 mH, C_b değeri 62,5 uF ve R_{Cb_ESR} değeri 0,25 Ω olarak bulunmuştur. Akü gerilim yükselten dönüştürücü katmanını için eleman değerleri ise L_{b_min} değeri 1 mH, $C_1 - C_2$ değerleri 625 uF ve $R_{C1_ESR} - R_{C2_ESR}$ değeri 0,05 Ω olarak hesaplanmıştır. GFD katmanında kullanılan yarım köprü tipi gerilim yükselten dönüştürücü için eleman değerleri; L_{i_min} değeri 1,4 mH, $C_1 - C_2$ değerleri 625uF ve $R_{C1_ESR} - R_{C2_ESR}$ değerleri 0,07 Ω olarak elde edilmiştir.

Evirirci çıkışında kullanılacak filtrenin özel olarak tasarlanması evirirci çıkış harmoniklerini önemli oranda azaltabilmektedir. Bunun sonucunda yüke çok temiz bir güç aktarılabilir. L-C filtrenin tasarımı, evirirci çıkış gerilimi ve filtrenin minimum reaktif gücüne bağlıdır. Tasarım işlemi yapılırken aşağıdaki varsayımlar dikkate alınmaktadır.

1. DA kaynak geriliminin dalgalanma oranı sıfırdır.
2. Tüm güç elemanlarının ideal bir şekilde davranmaktadır.
3. Çıkış yükü doğrusaldır.
4. Kondansatörün seri rezistansı dikkate alınmamaktadır.

Filtre bobini üzerinde düşen gerilimi elde etmek zor olduğu için hesaplamalarda bu gerilim de dikkate alınmamaktadır. Bu varsayımlar dahilinde evirirci çıkış gerilimi yük gerilimine eşit olacaktır. Evirirciye ait modülasyon indeksi Eş. 4.48' de verilen formül kullanılarak bulunmaktadır.

$$di = \sqrt{2} \cdot \frac{V_{Co_rms}}{V_{C1} + V_{C2}} \quad [4.48]$$

Çıkış geriliminin Fourier analizinden elde edilen K sabitinin modülasyon indeksine bağlı eşitliği aşağıda verilmektedir.

$$K = \sqrt{\frac{di^2 - \frac{15}{4} di^4 + \frac{64}{5\pi} di^5 - \frac{5}{4} di^6}{1440}} \quad [4.49]$$

Filtre bobininin optimum değeri çıkış gerilim eşitliğinde K' ya ait eşitlik yerine yazılarak elde edilmektedir.

$$L_o = \frac{V_{Co_rms}}{I_o \cdot f_a} \cdot \sqrt{K \cdot \frac{(V_{C1} + V_{C2})}{V_{Co_ort}} \left[1 + 4\pi^2 \left(\frac{f_o}{f_a} \right)^2 K \cdot \frac{(V_{C1} + V_{C2})}{V_{Co_ort}} \right]} \quad [4.50]$$

Filtre bobini değerinden yararlanarak filtre kondansatörü kapasitesi Eş. 4.51 kullanılarak hesaplanabilmektedir.

$$C_o = K \cdot \frac{(V_{C1} + V_{C2})}{L_o \cdot f_a^2 \cdot V_{Co_ort}} \quad [4.51]$$

Burada, V_{Co} çıkış gerilimini, V_{Co_ort} çıkış geriliminin ortalama değerini, V_{Co_rms} çıkış geriliminin etkin değerini ve f_o çıkışın temel frekansını göstermektedir.

Tasarlanan evirirci için L-C filtre bobin endüktansı ve kondansatör kapasitans değerlerini hesaplamak için gerekli değerler Çizelge 4.20' de verilmektedir.

Çizelge 4.20. Evirirci devresi filtre bobin ve kondansatörünün hesaplanmasında kullanılan değerler

Sembol	Değeri
V_{Co_rms}	220V
f_o	50hz
I_o	15A

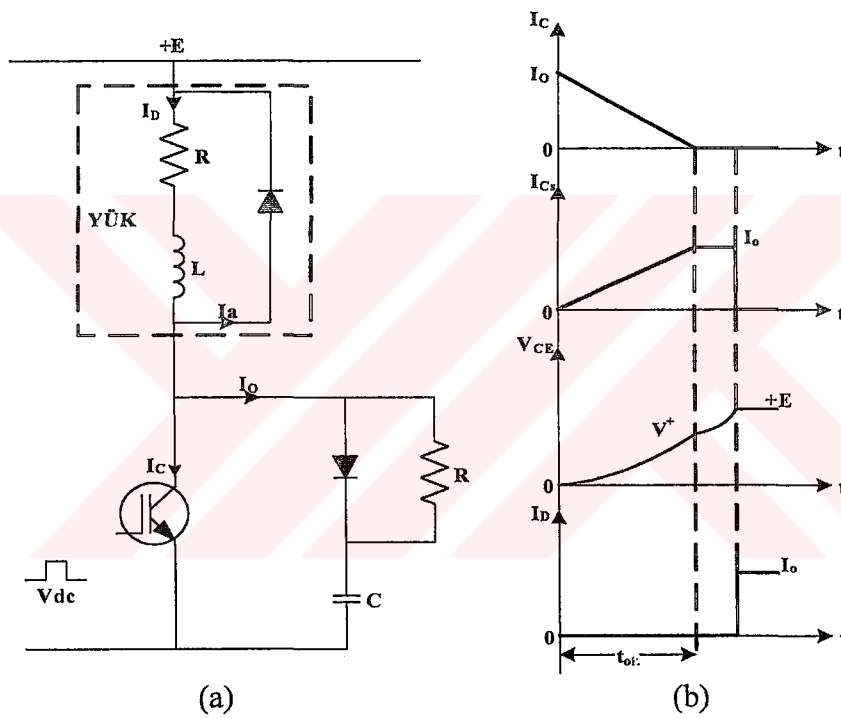
Çizelge 4.20' deki değerler yukarıdaki formüllerde yerine yazılarak evirirci devresine ait eleman değerleri; L_o 0,350 mH ve C_o 27 uF olarak elde edilmiştir.

Söndürme Devresi Tasarımı

Anahtarlama elemanları kesime gittikleri anda anahtar uçlarında hızlı bir gerilim yükselmesine, ilettime geçtikleri anda ise hızlı bir akım yükselmesine maruz kalmaktadır. İletim esnasında söndürme devresi yok iken, akımın yükselmesi anahtarın müsaade edilen di/dt ' sinden çok daha büyük olabilmektedir. Bu durumda bir turn-on söndürme devresi kullanılarak akımın yükselmesi sınırlandırılmaktadır.

Benzer şekilde anahtarın kesime gitmesi durumunda bu elemanlar aşırı gerilimlere maruz kalabilmektedir. Bu durum ise, bir turn-off ya da aşırı gerilim (over voltage) söndürme devresi kullanılarak düzeltilmektedir.

Sistemde anahtarları korumak için turn-off söndürme devresi kullanılmaktadır. Bu devre, IGBT üzerinden geçen akım sıfıra ulaşınca kadar IGBT uçlarında sıfır ya da küçük bir gerilim düşümü oluşmasına olanak sağlamaktadır.



Şekil 4.84. Anahtarın R-C-D söndürme devresi ile bağlantısı ve elemanlara ait dalga şekilleri

IGBT kesime girmeden önce yük akımı I_o 'nın tümünü taşımaktadır ve ideal olarak uçlarındaki gerilim düşümü sıfırdır. Bir önceki periyot da söndürme kondansatörü IGBT' nin iletim süresi içinde söndürme direnci ve transistör üzerinden boşaldığı düşünülürse; IGBT kesime sokulduğu an IGBT' nin akımı sabit bir di/dt oranı ile azalmaya başlamakta ve yük akımı sabit olduğundan söndürme akımı aynı oranda artmaktadır. IGBT akımı sıfıra düştüğünde söndürme akımı yük akımı değerine ulaşmaktadır. Bu anda IGBT üzerinde düşen gerilim söndürme kapasitesi gerilimine

eşittir. Şekil 4.84.b' deki dalga şekillerinden yararlanarak söndürme kapasitesinin değeri hesaplanmaktadır.

$$C_s = \frac{I_o t_{of}}{2.V'} \quad [4.52]$$

Yük akımı sabit olduğundan dolayı söndürme kapasitesi +E' ye ulaşana kadar bu akım söndürme devresinden akmaktadır. Kapasite gerilimi +E'ye ulaştığı an yük uçlarına ters-paralel bağlı olan boşluk diyodu iletme geçmekte ve tüm yük akımını üzerinden akıtmaktadır. Kapasitedeki tüm enerji mutlak suretle IGBT' nin iletim süresi boyunca deşarj edilmelidir. R_s söndürme direnci kapasitenin yaklaşık olarak 3τ da boşaldığı düşünülerek elde edilmektedir.

$$R_s \leq \frac{t_{on_{min}}}{3.C_s} \quad [4.53]$$

Kapasitede biriken enerji IGBT tekrardan iletme sokulduğunda söndürme direncinde ısı olarak harcanmaktadır. Bu sebepten söndürme devresinin güç kaybı aynı zamanda söndürme direncinin gücünü vermektedir.

$$P_s = \frac{1}{2}.C.E^2.f_s \quad [4.54]$$

Yukarıdaki formüllerden yararlanarak R-C-D söndürme devresine ait değerler; GFD katmanı için $R_s = 22 \text{ ohm} / 40 \text{ W}$, $C_s = 220 \text{ nF}$, gerilim düşüren dönüştürücü katmanı için $R_s = 20 \text{ ohm} / 20 \text{ W}$ $C_s = 100 \text{ nF}$, gerilim yükselten dönüştürücü katman için $R_s = 40 \text{ ohm} / 40 \text{ W}$, $C_s = 220 \text{ nF}$ ve evirirci katman için $R_s = 20 \text{ ohm} / 30 \text{ W}$, $C_s = 150 \text{ nF}$ olarak elde edilmiştir.

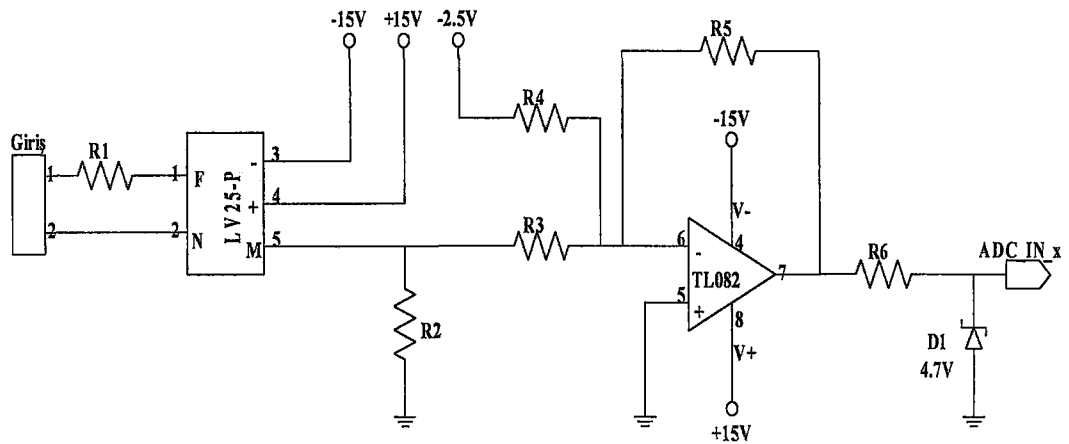
Gerilim Algılayıcıları

Gerilim algılayıcıları olarak AA/DA ölçümler için kullanılan 10-500 V aralığındaki gerilimleri ölçebilen ve galvanik izolasyona sahip LV25-P gerilim algılayıcısı kullanılmaktadır. Bu algılayıcının; primer devresi rms akım değeri 10mA, sekonder devresi rms akımı 25 mA, dönüştürme oranı 2500:1000 olarak verilmektedir. Algılayıcının girişinde kullanılan R1 direnci primer'den geçen akımı sınırlamak için kullanılmakta ve bu direncin değeri Eş. 4.55' teki formül kullanılarak bulunmaktadır. Algılayıcının çıkışı akım olduğu için çıkışla şase arasına bir direnç bağlanarak gerilim algılanmaktadır. Bu gerilim değeri Eş. 4.56' da verildiği gibi sekonder sargıdan geçen akımla algılayıcı çıkışına bağlanan direncin çarpımına eşittir.

$$R1 = \frac{V_p}{I_p} - R_p \quad [4.55]$$

$$V_{R2} = I_s \cdot R2 \quad [4.56]$$

Tasarlanan sistemde; giriş gerilimi, pozitif DA hat gerilimi, negatif DA hat gerilimi, akü gerilimi ve çıkış gerilimi olmak üzere 5 gerilim değeri denetlenmektedir. Şekil 4.85 gerilim algılayıcılarına ait devre şemasını göstermektedir.



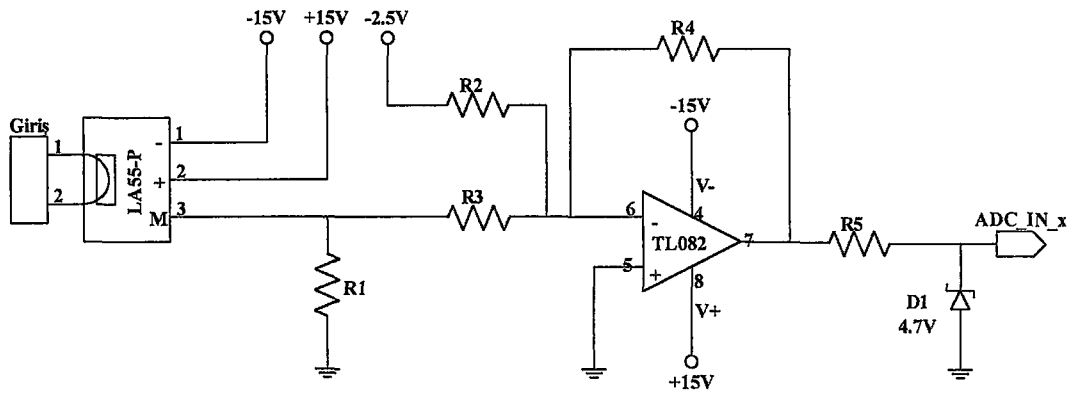
Şekil 4.85. Gerilim algılayıcılarına ait devre şeması

TMS320F2812 3,3 V'luk bir besleme kaynağı ile çalıştığından negatif gerilim değerlerini de algılayabilmek için 1,66 V' luk bir DA seviye üzerinde sinyaller algılanmaktadır. Bu sebepten LV25-P' nin çıkışı 1,66 V' luk bir DA seviye ile toplanarak gerçek sonuç elde edilmektedir. Eş. 4.55' deki formül kullanılarak LV25-P' nin giriş direnci (R1) giriş gerilimi ve çıkış gerilimi algılaması için 95 K, pozitif ve negatif DA hat gerilimi algılaması için 115 K ve akü gerilimi algılaması için 70 K bulunmuştur. R2 çıkış direnci ise Eş. 4.56' dan tüm algılayıcılar için 150 ohm olarak elde edilmiştir.

Akım Algılayıcıları

Akım algılayıcıları olarak AA/DA ölçümler için kullanılan 0-50 A aralığındaki akımları ölçebilen ve galvanik izolasyona sahip LA55-P akım algılayıcısı kullanılmaktadır. Algılayıcıda primer sargı olarak akımın geçtiği tel alınmaktadır. Tel üzerinden geçen bu akım sekonder sargı üzerinde bir gerilim indükleyerek sekonder sargıdan bir akım geçmesine sebep olmaktadır. Şekil 4.86 akım algılayıcılara ait devre şemasını göstermektedir. Geçen akım değerini algılamak için algılayıcı çıkışına bir direnç bağlanmaktadır. Bu direncin değeri Eş. 4.57' deki formül kullanılarak elde edilmektedir.

$$R1 = \frac{V_s}{I_s} \quad [4.57]$$



Şekil 4.86. Akım algılayıcılarına ait devre şeması

Tasarlanan sistemde; giriş akımı, akü akımı ve çıkış akımı olmak üzere 3 akım değeri denetlenmektedir. Eş. 4.57' den LA55-P' nin çıkış direnci 100 ohm olarak elde edilmiştir.

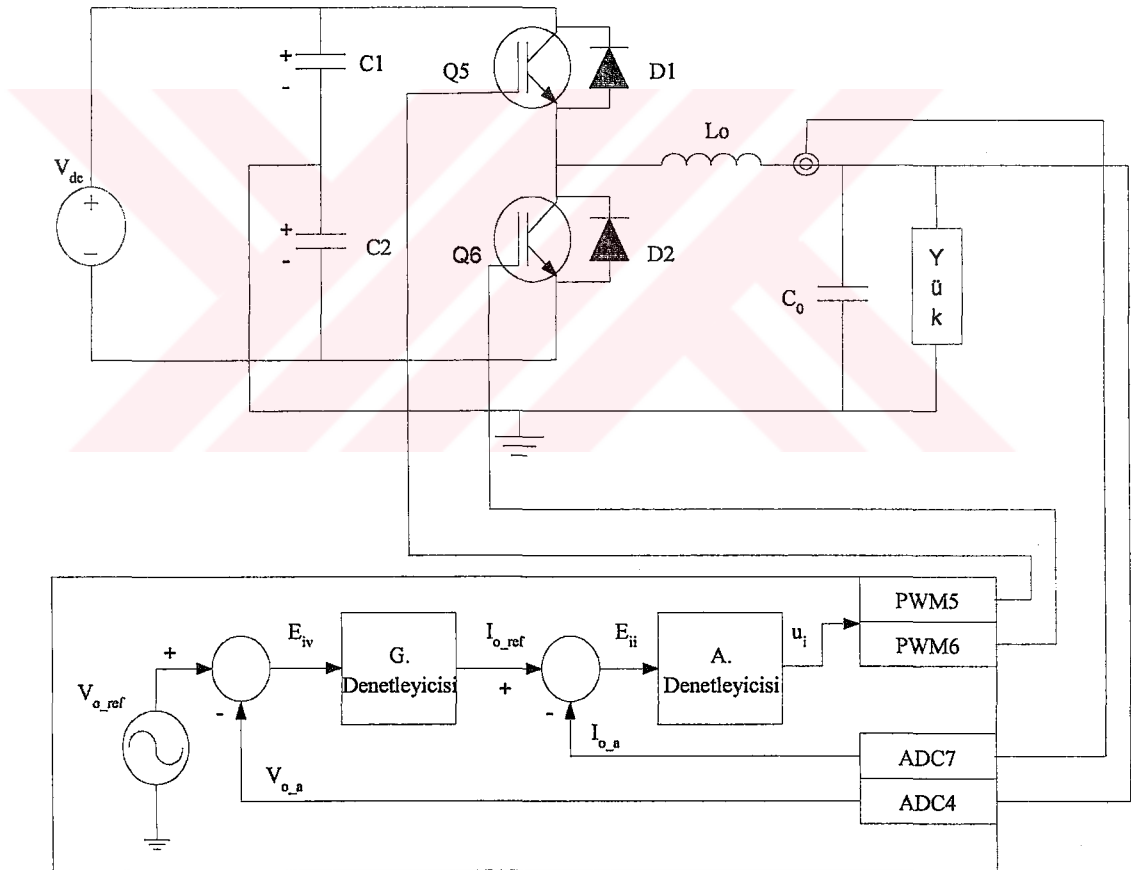
IGBT Kapı Sürücü Devresi

IGBT modül uygulamalarında daha iyi bir başarımla elde etmek için çoğu zaman yalıtımlı karma model kapı sürücü devreleri kullanılmaktadır. Bu tipteki sürücüler; yalıtımlı sayısal seviye denetimi, opto yalıtıcıları kullanarak hata geri besleme sinyali ve her bir kapı sürücüsü için ayrı izolasyona sahip güç kaynağına olanak sağlamaktadır. Karma model kapı sürücüler çok sayıda üstünlüğe sahiptir: 1) IGBT' lerin iletim ve kesim anlarında IGBT' lere kararlı bir gerilim uygulamaktadır. 2) Yüksek güçlü IGBT modüller için yüksek bir çıkış akımına olanak sağlamaktadır. 3) Güç devresine ait anahtarlama gürültüleri ve yüksek gerilimleri denetim devresini kullanarak yalıtılmaktadır.

Sistemde üç yarım köprü tipi IGBT' yi sürmek için 6 adet M57962CL tek paket karma model IGBT kapı sürücü devresi kullanılmaktadır. Kapı sürücü devrelerin ayrı şasesi beslemelerini tek bir kaynaktan sağlayabilmek için 6 adet M57145L-01 izoleli ve minimum gürültülü DA/DA dönüştürücü kullanılmaktadır. Şekil 4.87' de her bir yarım köprü tipi IGBT modülü süren karma model IGBT sürücü katının devre şeması verilmektedir.

Her bir kapı sürücü devresi için +15,8V / -8,2V' luk gücü M57145L-01 DA/DA dönüştürücüsü vasıtasıyla sağlanmaktadır. İletim kesim anında denetim sinyalleri, karma model IGBT kapı sürücü içerisindeki opto yalıtıcılar vasıtasıyla işlemciden yalıtılmaktadır. Opto yalıtıcı vasıtasıyla alınan hata geri besleme sinyali, IGBT' ler üzerine 1200 V' tan fazla bir gerilim düşmesi durumunda IGBT' nin korunması sağlamaktadır.

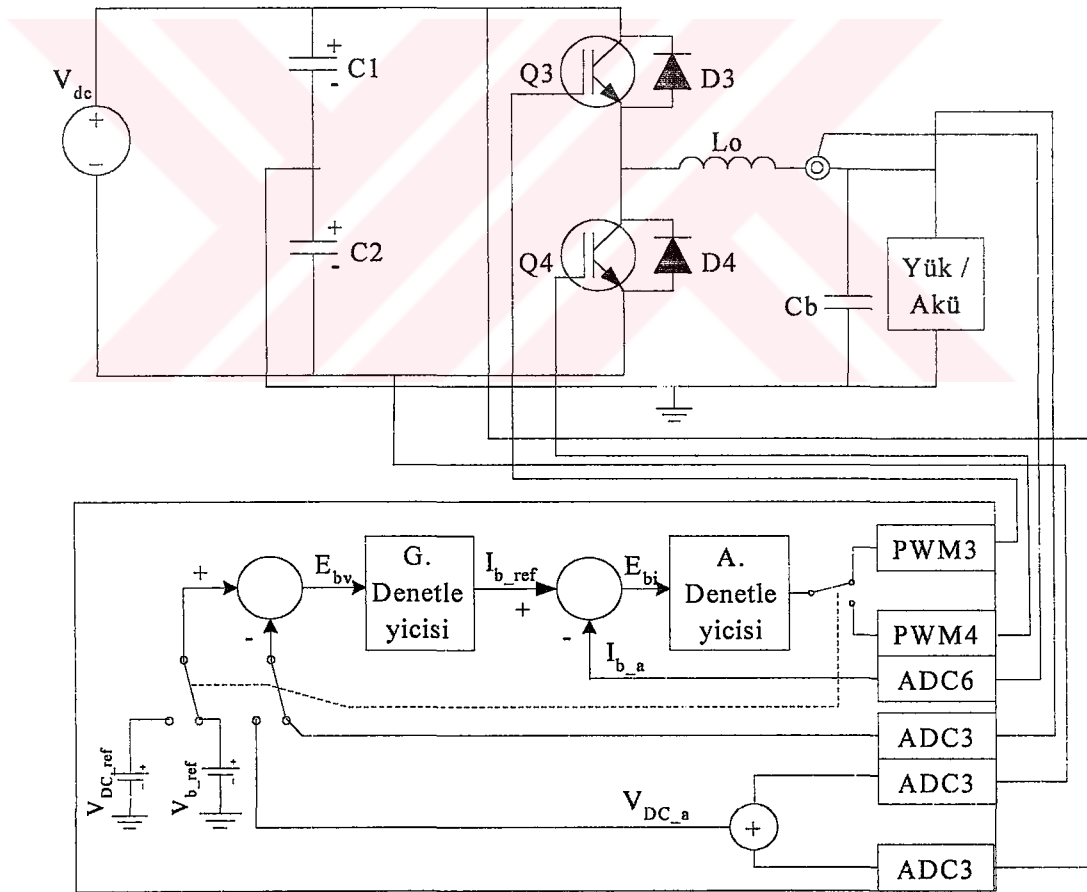
ile DA hat geriliminin değerine bağlı olmaktadır. Denetim basamağında kullanılan gerilim denetleyicisi, referans sinüs sinyaline ait tablo değerleri ile evirici çıkış gerilimi arasındaki hata sinyaline bağlı olarak bir referans çıkış akımı üretmektedir. Gerilim algılaması için örnekleme zamanı 100 us olup bu değere göre sinüs tablosunda 200 örnek oluşturulmuştur. Akım denetleyicisi gerilim denetleyicisinin ürettiği referans akım ile çıkış filtre bobini üzerinden geçen akımı karşılaştırarak anahtarlar için gerekli olan görev süresi oranını belirlemektedir. Bu değer F2812' nin CMP3 modülündeki PWM5 ve PWM6 kanallarına gönderilmektedir. Bu kanallar için ölü zaman ayarı 1 us olarak ayarlanmıştır.



Şekil 4.88. Evirici devresi ve TMS320F2812 sayısal sinyal işlemcisi ile bağlantısı

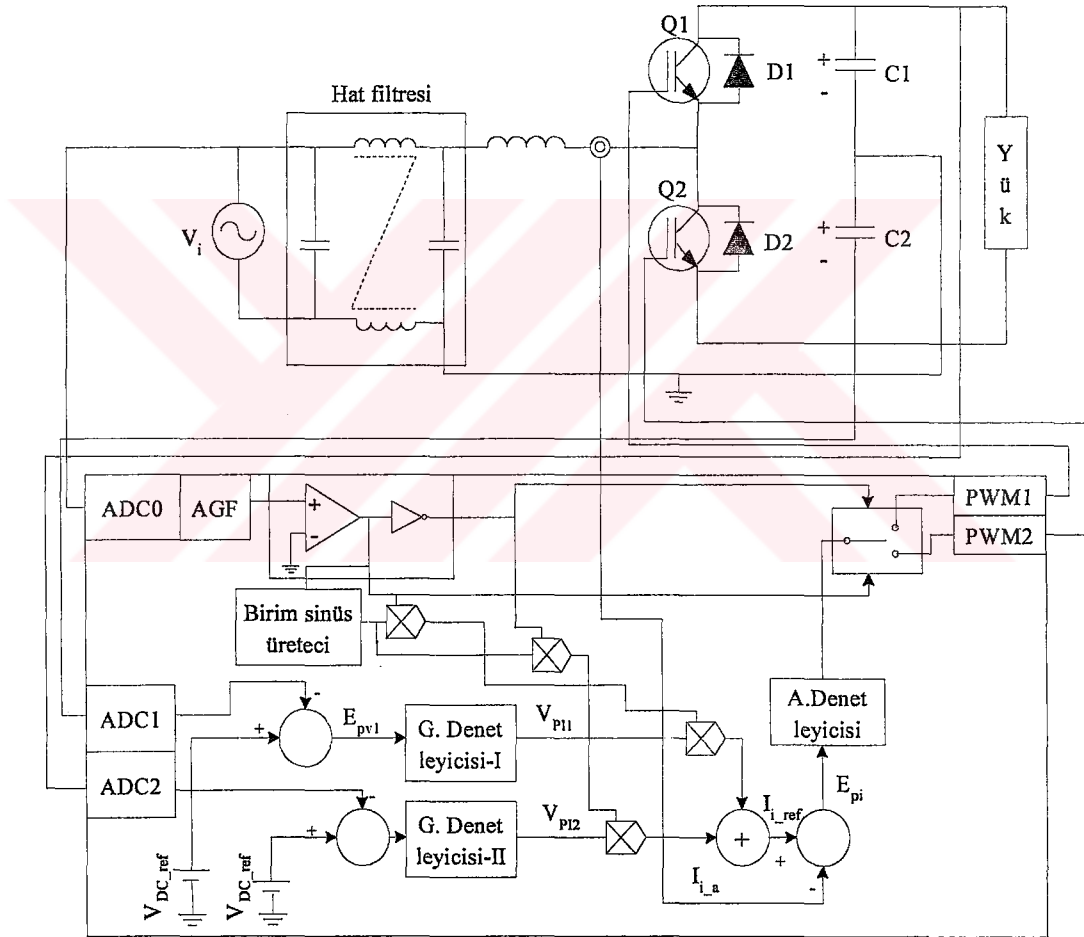
Şekil 4.89' da gerilim düşüren dönüştürücü ve gerilim yükselten dönüştürücünün TMS320F2812 sayısal sinyal işleme modülü ile bağlantısı gösterilmektedir. Denetleme basamağı evirici devresinde olduğu gibi akım ve gerilim

denetleyicilerinden oluşmaktadır. Dönüştürücülerin denetimi bir anahtar gurubu aracılığı ile sağlanmaktadır. Anahtarların konumu hat geriliminin olup olmadığını denetleyen bir kesme rutini aracılığı ile seçilmektedir. Hat gerilimi varken anahtar I konumuna alınarak gerilim düşüren dönüştürücü çalıştırılmaktadır. Bu konumda CMPR2 yazmacında PWM3 kanalı aktif duruma, PWM4 kanalı ise pasif duruma alınmaktadır. Gerilim denetleyicisi için ise gerilim düşüren dönüştürücü çıkışı ve referans değeri aktif edilmektedir. Hat gerilimi kesildiğinde anahtarlar II konumuna alınarak gerilim yükselten dönüştürücünün çalışması sağlanmaktadır. Anahtarın II konumuna geçmesi ile PWM3 kanalı pasif duruma, PWM4 kanalı aktif duruma çekilirken, DA hat gerilimi ve referans değeri aktif edilmektedir.



Şekil 4.89. Gerilim düşüren –Gerilim yükselten dönüştürücü katmanının devresi ve TMS320F2812 sayısal sinyal işlemcisi ile bağlantısı

Şekil 4.90' da GFD katmanının TMS320F2812 sayısal sinyal işlemci modülü ile bağlantısı gösterilmektedir. IGBT' lerin çalışma durumuna kesme bilgisi karar vermektedir. Pozitif alternansta bu bilgi 1 değerini almaktadır ve CMPR1 yazmacı aracılığı ile PWM1 kanalı pasif duruma, PWM2 kanalı ise aktif duruma alınarak 2 numaralı IGBT' nin çalışması sağlanmaktadır. Negatif alternansta ise bu değer 0 olurken, PWM1 aktif duruma ve PWM2 pasif duruma getirilmektedir. Bunun sonucunda Q2 IGBT' si çalışmaya başlamaktadır.

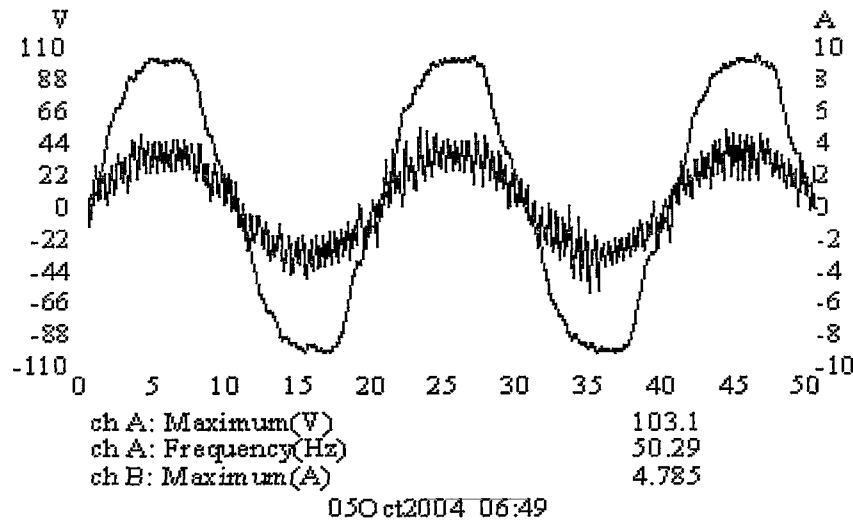


Şekil 4.90. GFD katmanının devresi ve TMS320F2812 sayısal sinyal işlemcisi ile bağlantısı

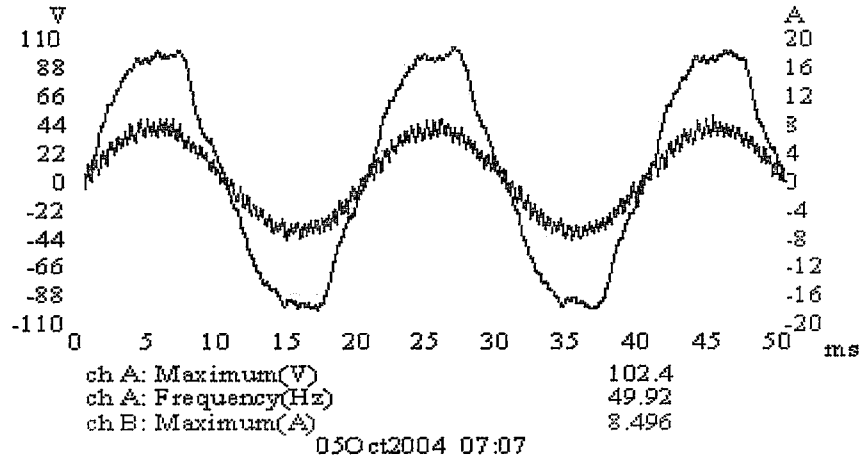
PI denetleyicili denetim basamağında denetleyici katsayıları; işlemcinin sabit noktalı bir işlemci olmasından dolayı Q format olarak temsil edilmektedir. Bu katsayılar K_0 ve K_1 ile simgelenmektedir. GFD katmanı gerilim denetleyicisi için;

$K_0 = 0x0F00$ $K_1 = 0xF005$, GFD katmanı akım denetleyicisi için; $K_0 = 0x0FD0$ $K_1 = 0xF645$, Gerilim yükselten dönüştürücü katmanı gerilim denetleyicisi için; $K_0 = 0x1200$ $K_1 = 0xE2F5$, Gerilim yükselten dönüştürücü katmanı akım denetleyicisi için; $K_0 = 0x0FF0$ $K_1 = 0xF651$, Gerilim düşüren dönüştürücü katmanı gerilim denetleyicisi için; $K_0 = 0x3100$ $K_1 = 0xD540$, Gerilim düşüren dönüştürücü katmanı akım denetleyicisi için; $K_0 = 0x0F01$ $K_1 = 0xF205$, evirici katmanı gerilim denetleyicisi için; $K_0 = 0x0F00$ $K_1 = 0xF017$ ve evirici katmanı akım denetleyicisi için; $K_0 = 0x0F20$ $K_1 = 0xF40F$ olarak bulunmuştur.

Şekil 4.91 ve Şekil 4.92’ de PI denetleyicili KGK’ nın farklı yük değerlerindeki giriş akım ve gerilim dalga şekilleri verilmektedir. Şekil 4.91’ de verilen 50Ω ’ luk yükteki dalga şekillerinden; giriş akımının giriş gerilimini takip ettiği görülmektedir. Bununla birlikte akım dalga şeklinde harmonikler akımın sinüsoidal şeklinin bozulmasına sebep olmaktadır. 25Ω ’ luk yükteki giriş akım ve geriliminin durumları Şekil 4.92’ de verilmektedir. Şekil 4.91’ de bahsedilen bozulmanın burada da mevcut olduğu görülmüştür.

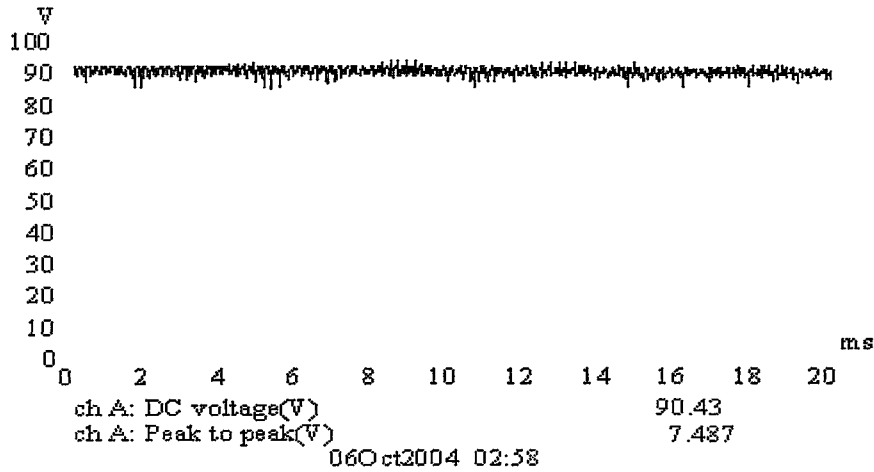


Şekil 4.91. 50Ω ’ luk yükte PI denetleyicili KGK’ nın giriş gerilimi ve akımı dalga şekilleri

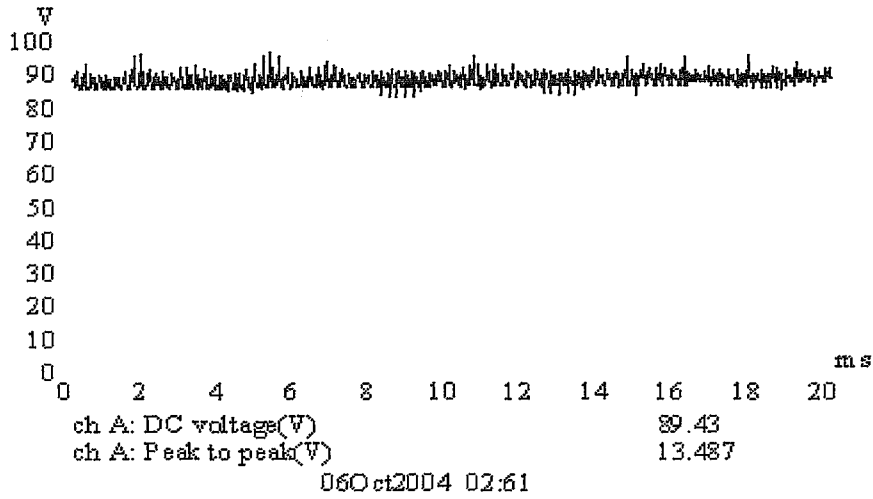


Şekil 4.92. 25 Ω ' luk yükte PI denetleyicili KKG' nın giriş gerilimi ve giriş akımı dalga şekilleri

Şekil 4.93' ve Şekil 4.94' de PI denetleyicili KKG' nın gerilim düşüren dönüştürücü katmanının farklı yük değerlerindeki uygulama çalışmasının sonuçları gösterilmektedir. 100 Ω ' luk yük değerinde çıkış gerilimindeki dalgalanma miktarı 7,487 V ve DA gerilim değerinin 90,43 V olarak elde edilmiştir. 100 Ω ' luk yük 50 Ω ' luk yüke düşürüldüğü durumda ise dönüştürücü çıkışında oluşan gerilimdeki dalgalanma miktarı 13,487 V ve DA gerilim değeri 89,43 V olarak tespit edilmiştir. Yük değeri yarıya düşürüldüğünde dönüştürücü çıkışındaki dalgalanma miktarında ilk yük değerine göre 0,4 kat bir artış gözlenmiştir.

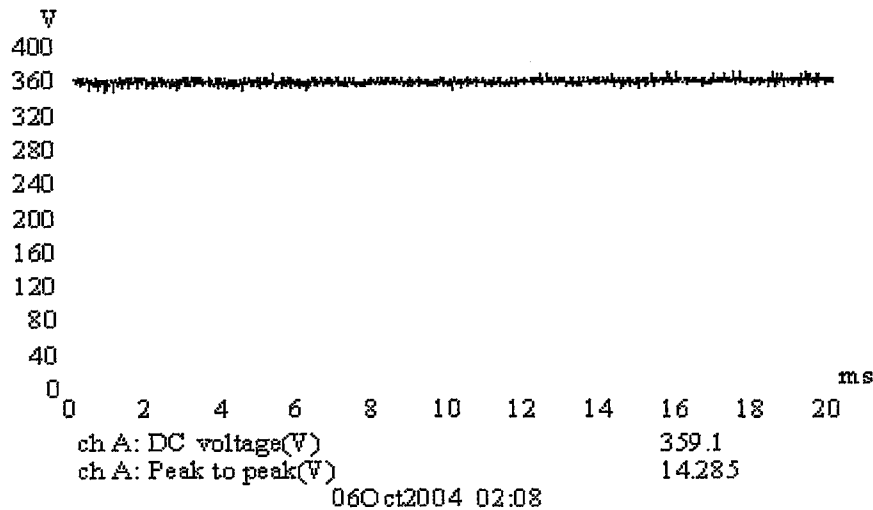


Şekil 4.93. 100 Ω ' luk yükte PI denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli

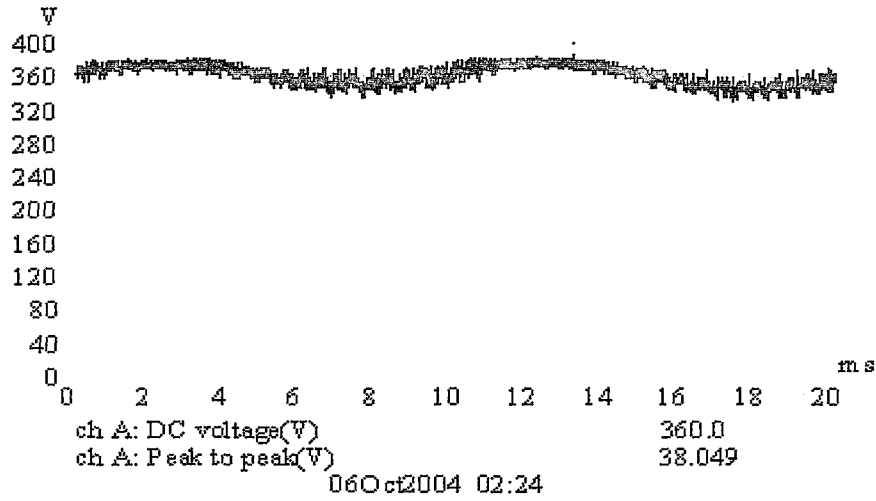


Şekil 4.94. 50 Ω ' luk yükte PI denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli

Şekil 4.95 ve Şekil 4.96' da PI denetleyicili KGK' nın farklı yük değerlerindeki DA hat gerilimine ait dalga şekilleri verilmektedir. Şekil 4.95' de görüldüğü gibi çıkış yükü 50 Ω iken; DA hat gerilimindeki dalgalanma 14,285 V ve DA gerilimi 359,1 V' dur. KGK çıkış yükü 25 Ω ' a değiştirildiği durum için DA hattına ait gerilimindeki dalgalanma miktarı 38,049 V ve DA gerilimi 360 V olarak ölçülmüştür. Yük değeri düşürüldüğünde gerilim değerindeki dalgalanma miktarının 1,15 kat arttığı görülmüştür.

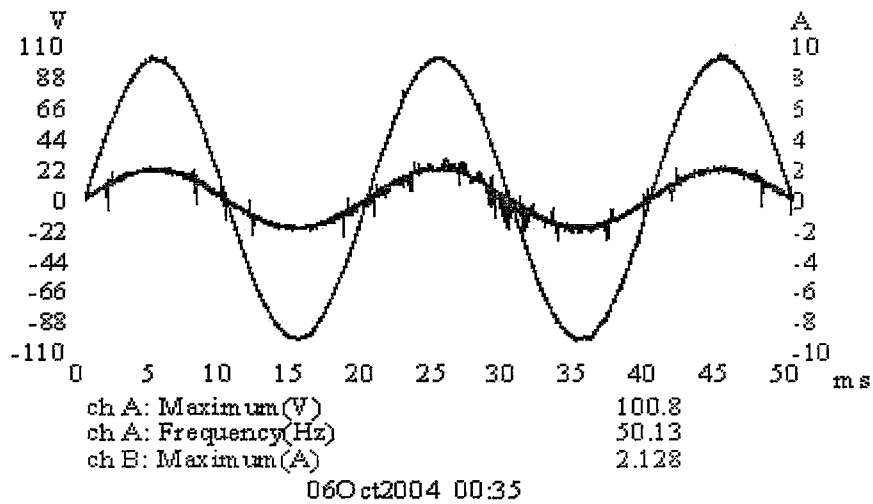


Şekil 4.95. 50 Ω ' luk yükte PI denetleyicili KGK' nın DA hat gerilimine ait dalga şekli

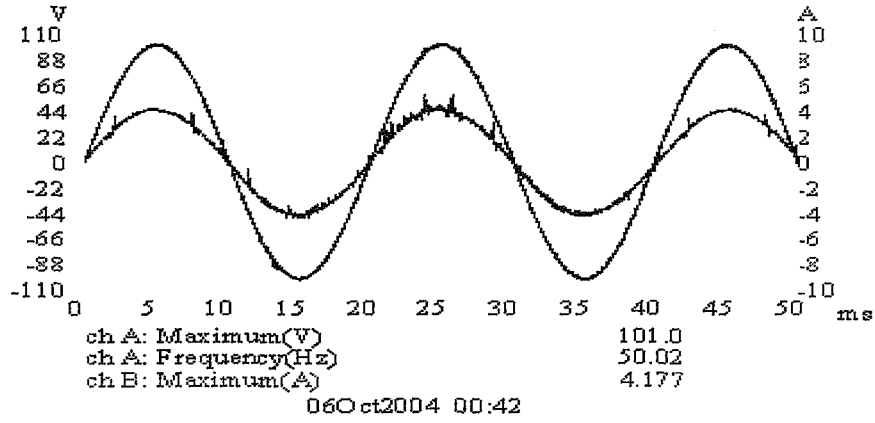


Şekil 4.96. 25 Ω ' luk yükte PI denetleyicili KGK' nın DA hat gerilimine ait dalga şekli

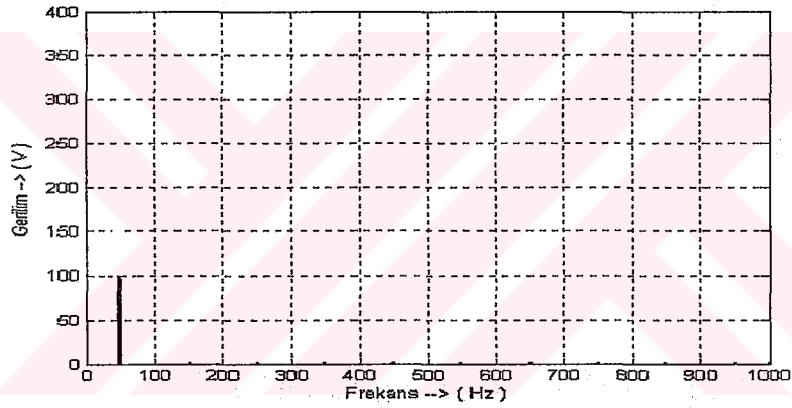
Şekil 4.97 ve Şekil 4.98 farklı yük değerleri için PI denetleyicili KGK' nın çıkış akım ve gerilim dalga şekillerini göstermektedir. Şekillerden çıkışın 100 V tepe değerli 50 Hz' lik sinüsoidal dalga şekline sahip olduğu bir sinyal olduğu anlaşılmaktadır. 50 Ω ' luk çıkış yükünde Şekil 4.97' de verilen gerilime ait harmonik spektrumundan THD oranının % 3,28 olduğu tespit edilmiştir. Şekil 4.100' de ise 25 Ω ' luk çıkış yükünde gerilimin harmonik spektrumu verilmektedir. Bu yük değerinde gerilimin THD oranı da % 3,45 olarak saptanmıştır.



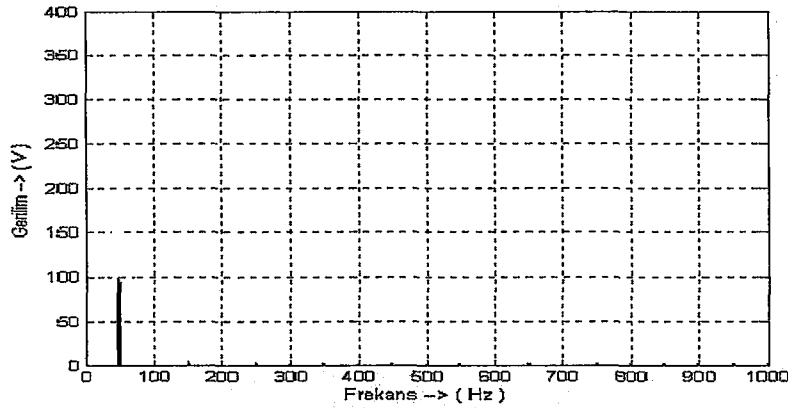
Şekil 4.97. 50 Ω ' luk yükte PI denetleyicili eviriciye ait çıkış gerilim ve akım dalga şekilleri



Şekil 4.98. 25 Ω ' luk yükte PI denetleyicili eviriciye ait çıkış gerilim ve akım dalga şekilleri

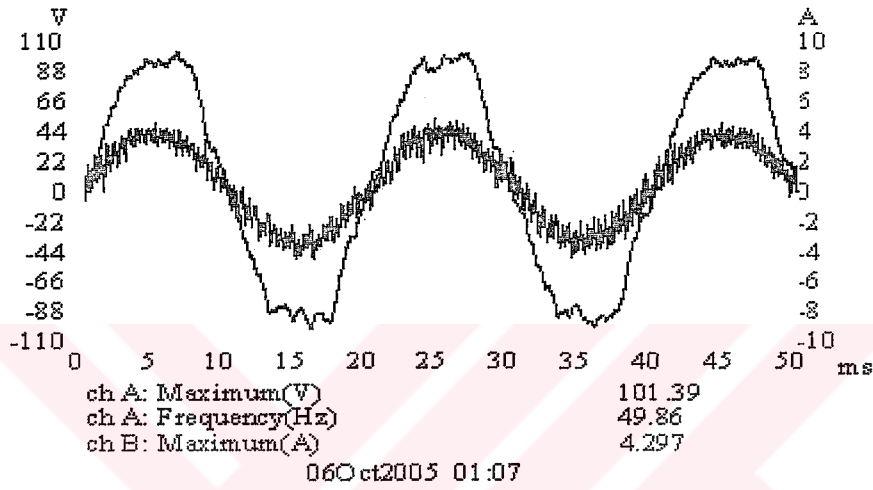


Şekil 4.99. 50 Ω ' luk yükte PI denetleyicili KGK' nın çıkışı gerilimine ait harmonik spektrumu

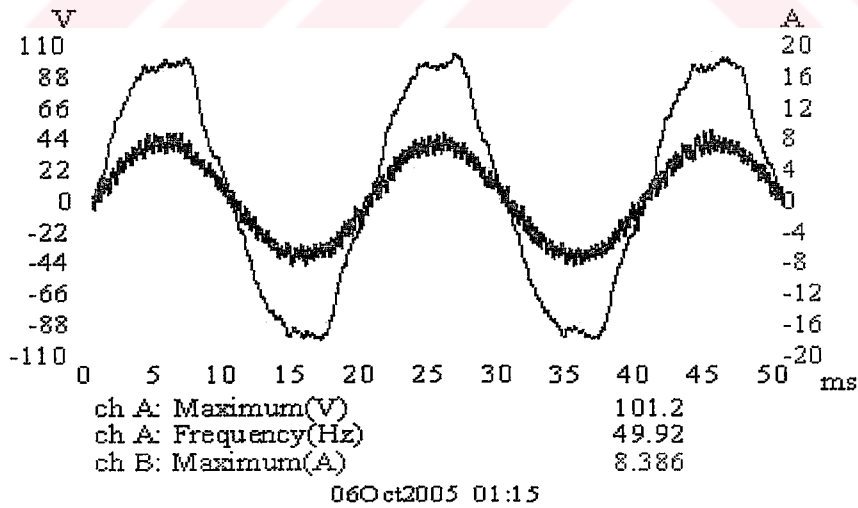


Şekil 4.100. 25 Ω ' luk yükte PI denetleyicili KGK' nın çıkışı gerilimine ait harmonik spektrumu

Şekil 4.101 ve Şekil 4.102’ de SBM denetleyicili KGK’ nın farklı yük değerlerindeki giriş akım ve gerilim dalga şekilleri gösterilmektedir. Bu yük değerlerindeki dalga şekillerinden giriş akımının giriş gerilimini takip ettiği ve akım dalga şeklinin PI denetleyicili KGK’ dan daha iyi bir sinüsoidal dalga şekline sahip olduğu gözlenmiştir.



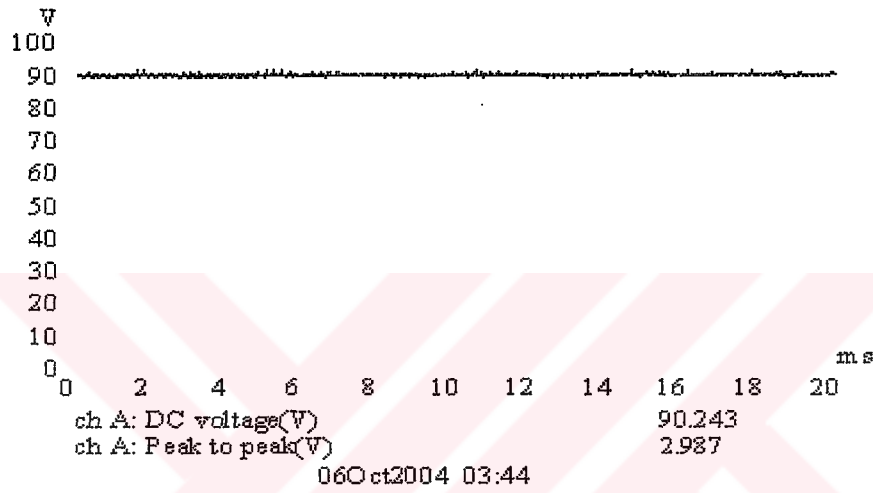
Şekil 4.101. 50 Ω ’ luk yükte SBM denetleyicili KGK’ nın giriş akım ve gerilim dalga şekilleri



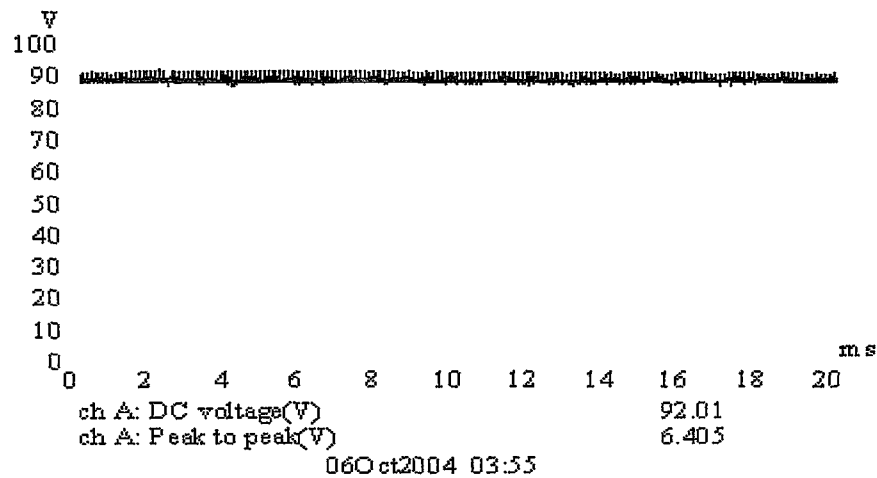
Şekil 4.102. 25 Ω ’ luk yükte SBM denetleyicili KGK’ nın giriş akım ve gerilim dalga şekilleri

Şekil 4.103’ de SBM denetleyicili KGK’ da gerilim düşüren dönüştürücünün 100 Ω ’ luk yükte çıkış gerilim dalga şekli gösterilmektedir. Bu yük değerinde çıkış

gerilimindeki dalgalanma miktarı 2,987 V, DA gerilim değeri 90,243 V olarak ölçülmüştür. Şekil 4.104’ de 50 Ω ’ luk yük değeri için dönüştürücü çıkışına ait dalga şekli verilmektedir. Çıkış dalga şekillerinden gerilimdeki dalgalanma miktarı 6,405 V olarak gözlenmiştir. DA gerilimin değeri ise 92,01 V ölçülmüştür. PI denetleyicili dönüştürücü çıkışı ile karşılaştırıldığında bu değişimin BM denetleyicili dönüştürücüde daha az olduğu anlaşılmıştır.



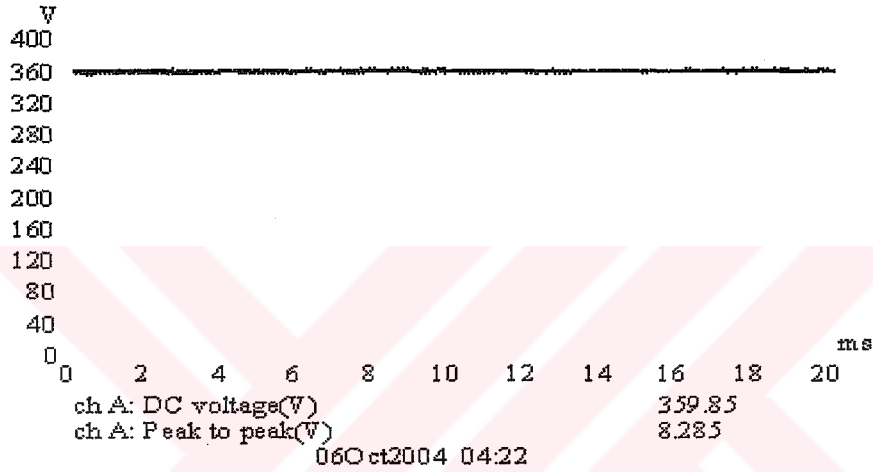
Şekil 4.103. 50 Ω ’ luk yükte SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli



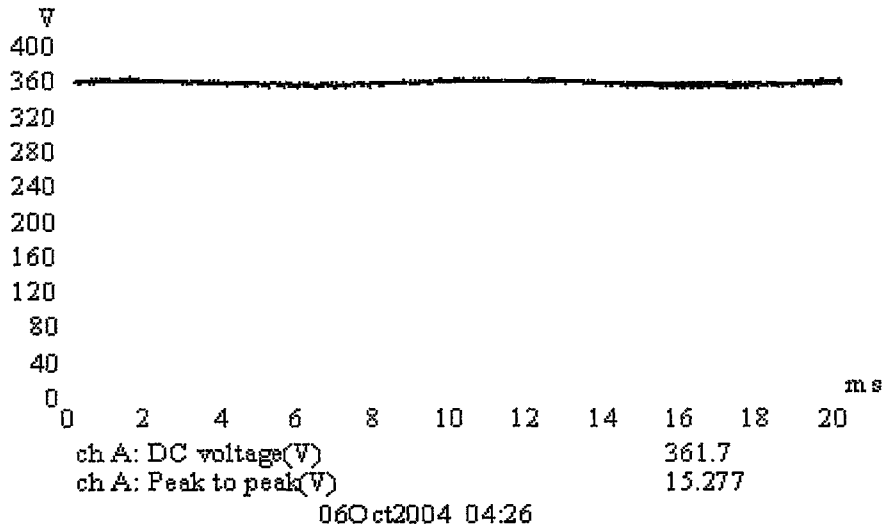
Şekil 4.104. 25 Ω ’ luk yükte SBM denetleyicili gerilim düşüren dönüştürücüye ait çıkış dalga şekli

Şekil 4.105 ve Şekil 4.106’ da SBM denetleyicili KGK’ nın farklı yük değerlerinde DA hat gerilimi dalga şekilleri verilmektedir. Şekil 4.105’ den çıkış yükü 50 Ω iken

DA hat gerilimindeki dalgalanma miktarının 8,28 V ve DA geriliminin 359,8 V olduğu görülmektedir. KGK çıkış yükü 25Ω 'a değiştirildiği durum için DA hattına ait gerilimin dalga şekli Şekil 4.106' da gösterilmektedir. Bu yük değerinde; DA hattının dalga şeklindeki dalgalanma miktarı 15,277 V iken, DA gerilimi 361,7 V' dur. DA hat gerilimini elde etmede; SBM denetleyicili KGK' nın PI denetleyicili KGK' ya göre daha az harmonikli bir çıkış dalga şekli sağladığı görülmüştür.

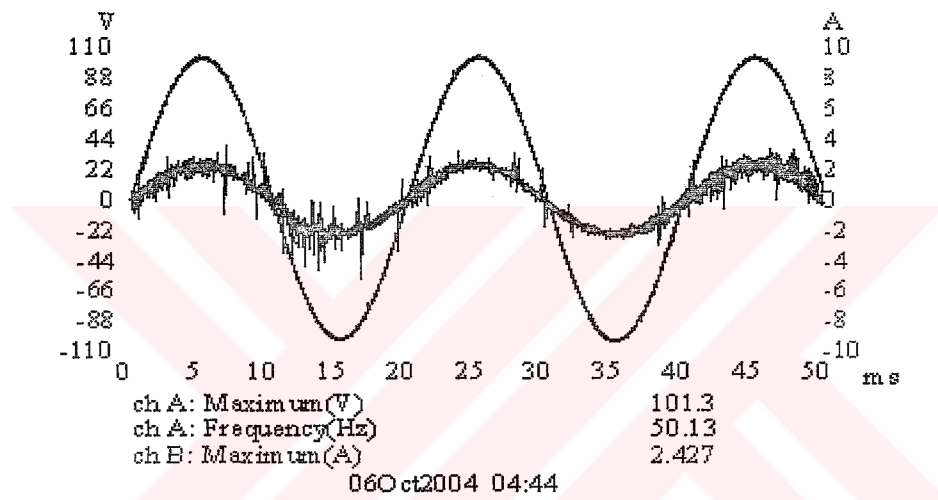


Şekil 4.105. 50 Ω ' luk yükte SBM denetleyicili KGK' nın DA hat gerilimine ait dalga şekilleri

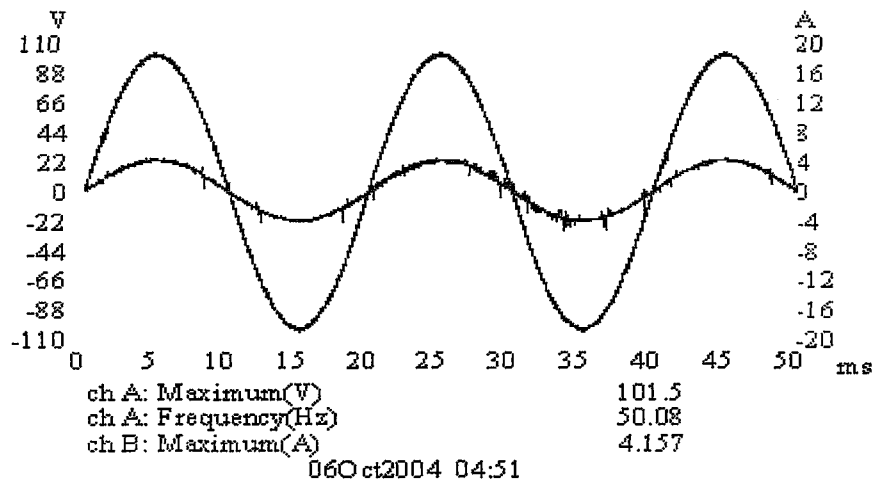


Şekil 4.106. 25 Ω ' luk yükte SBM denetleyicili KGK' nın DA hat gerilimine ait dalga şekilleri

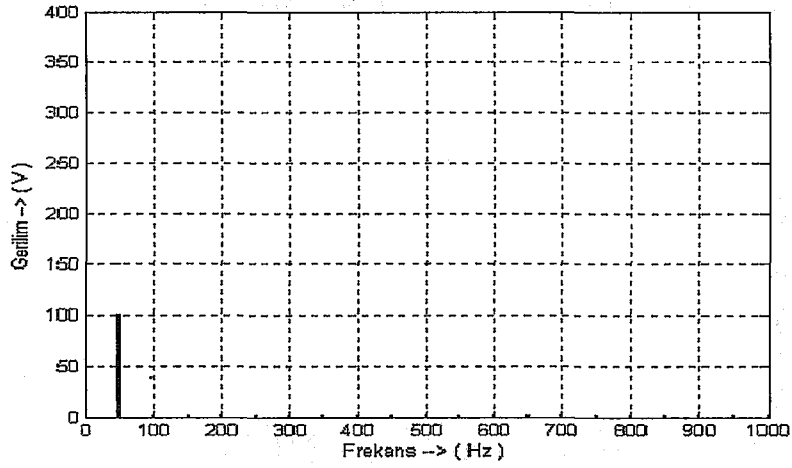
Şekil 4.107 ve Şekil 4.108’ de farklı yük değerlerinde SBM denetleyicili KGK’ nın çıkış akım ve gerilim dalga şekilleri gösterilmektedir. Dalga şekilleri 50 Hz’ lik 100 V’ luk sinüsoidal bir dalga şekline sahip olup, çıkış sinüsoidal dalga şeklinin PI denetleyicili KGK’ dan daha iyi olduğu gözlenmiştir. Şekil 4.109’ daki harmonik spektrumundan 50 Ω ’ luk çıkış yükünde gerilimdeki THD’ nin %2,75 olduğu saptanmıştır. Şekil 4.110’ da 25 Ω ’ luk çıkış yükünde gerilime ait harmonik spektrumu verilmekte olup, bu oran % 2,7 olarak elde edilmiştir.



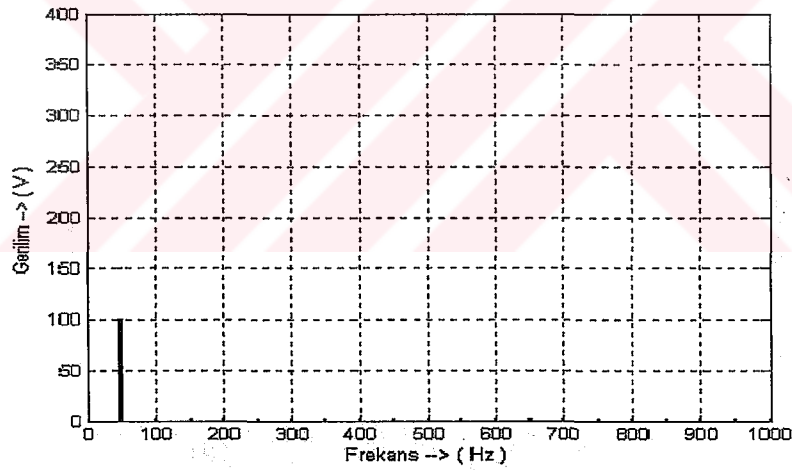
Şekil 4.107. 50 Ω ’ luk yükte SBM denetleyicili KGK’ nın çıkış gerilimi ve akımı dalga şekilleri



Şekil 4.108. 25 Ω ’ luk yükte SBM denetleyicili KGK’ nın çıkış gerilimi ve akımı dalga şekilleri



Şekil 4.109. 50 Ω ' luk yükte SBM denetleyicili KGK' nın çıkış gerilimine ait harmonik spektrumu



Şekil 4.110. 25 Ω ' luk yükte SBM denetleyicili KGK' nın çıkış gerilimine ait harmonik spektrumu

5. SONUÇ VE ÖNERİLER

Bu çalışmada tek faz beklemesiz bir KGK' nın tasarımı ve uygulaması gerçekleştirilmiştir. Tasarlanan KGK' da kullanılan denetim teknikleri incelenmiş ve benzetim çalışmaları sonucunda hangi tekniğin daha iyi bir sonuç verdiği tespit edilmiştir. Sistemin farklı denetleyicilerle başarımını test etmek için KGK; geleneksel PI denetleyici, BM denetleyici ve SBM denetleyici kullanılarak denetlenmiştir. BM denetleyicisi olarak Mamdani tip bulanık çıkarımı esas alan denetleyici kullanılmıştır. SBM denetleyicisi de BM denetleyicinin çalıştırılması esnasında elde edilen hata ve hatadaki değişim değerlerini kullanarak denetleyicinin bulanık küme ve kural tabanı parametrelerini BSE ile eğiten bir yapıyı temsil etmektedir.

KGK' da kullanılarak denetim tekniğine karar vermek için GFD katmanda histerisiz denetim tekniği ve ortalama akım denetim tekniği, gerilim düşüren dönüştürücü, gerilim yükselten dönüştürücü ve evirici katmanlarında ise gerilim mod denetim tekniği ve akım mod denetim tekniği ayrı ayrı denenmiştir. Teknikler içerisinde denetleyici olarak ilk aşamada PI denetleyici kullanılmıştır. GFD katmanı için yapılan benzetim çalışmalarında ortalama akım denetim tekniğinin histerisiz tekniğine göre 1,08 kat daha hızlı bir dinamik cevaba sahip olduğu gözlenmiştir. Diğer katmanlarda istenilen referans gerilimini elde etmede akım mod denetim tekniğinin gerilim mod denetim tekniğine göre; gerilim düşüren dönüştürücü katmanında 1,24 kat ve gerilim yükselten dönüştürücü katmanında 1,31 kat daha hızlı bir dinamik cevaba sahip olduğu gözlenmiştir. Aynı denetleyici yük değişiminden kaynaklanan gerilim düşümünü düzeltmede gerilim mod denetleyicisine göre; gerilim düşüren dönüştürücü katmanında 2,17 kat, gerilim yükselten dönüştürücü katmanında 2 kat daha hızlı bir cevaba sahip olduğu görülmüştür. Evirici katmanında ise her iki teknikte de çıkış dalga şekli sinüsoidal dalga şekli olmasına rağmen akım mod denetleyicili evirici çıkışı, gerilim mod denetleyicili evirici çıkışına göre % 2,4 daha az bir THD oranına sahip olmuştur.

İkinci aşamada ise seçilen tekniklerde BM denetleyici ve SBM denetleyici kullanılarak KGK' nın denetimine ait benzetim çalışmaları yapılmıştır. Giriş akım dalga şeklini düzeltmede, BM denetleyici PI denetleyici' ye göre 4,8 kat, SBM denetleyici ise PI denetleyiciye göre 7,8 kat daha hızlı bir dinamik cevaba olanak sağlamıştır. İstenilen referans gerilimini elde etmede; gerilim düşüren dönüştürücüde BM denetleyici PI denetleyiciye göre 1,98 kat, SBM denetleyicisi PI denetleyiciden 2,7 kat daha hızlı bir dinamik cevap elde edilmiştir. Bu tepki gerilim yükselten dönüştürücü katmanında sırası ile 1,57 ve 2 kat olarak tespit edilmiştir. Gerilim düşüren dönüştürücüde yük değişiminden kaynaklanan gerilim düşümünü düzeltmede; BM denetleyici PI denetleyiciden 1,58 kat, SBM denetleyicisi PI denetleyiciden 1,67 kat daha hızlı bir dinamik cevaba sahip olmuştur. Bu tepki gerilim yükselten dönüştürücü katmanında sırası ile 1,68 ve 1,9 kat olarak elde edilmiştir. Evirici katmanı çıkış dalga şekillerindeki THD miktarı, BM denetleyici PI denetleyiciye göre % 0,5 ve SBM denetleyici PI denetleyiciden % 0,8 daha az olmuştur.

Son aşamada, KGK' nın PI denetleyici ve SBM denetleyici kullanılarak uygulama çalışmaları gerçekleştirilmiştir. GFD katmanında kullanılan her iki denetleyicide birim güç faktör düzeltmesi yapmasına rağmen, SBM denetleyicili KGK PI denetleyicili KGK' ya göre daha iyi bir sinüsoidal akım dalga şekline olanak sağlamıştır. Farklı yük değerlerinde yapılan ölçümlerde SBM denetleyicili KGK' da DA hat gerilimindeki dalgalanma, PI denetleyicili KGK' daki, DA hat gerilimindeki dalgalanmadan 2,2 kat daha düşük olarak elde edilmiştir. Aynı şekilde gerilim düşüren dönüştürücü çıkışı için bu oran 2,2 olarak bulunmuştur. KGK' ya ait çıkış gerilimlerinde ise SBM denetleyicili KGK PI denetleyicili KGK' dan % 1,4 oranında daha düşük bir THD oranına sahip olmuştur.

Yapılan çalışmalar; KGK' nın denetiminde SBM denetleyicisinin PI ve BM denetleyicilerinden daha iyi bir başarımlı sağladığını göstermiştir. Tasarlanan ve uygulaması gerçekleştirilen KGK' nın, üretimi yapılmakta olan KGK' lardan daha düşük bir THD oranına ve daha hızlı bir dinamik cevaba sahip olduğu gözlenmiştir.

Sistemin BM denetleyicili ve SBM denetleyicili çalışmaları üçgen tipi üyelik fonksiyonları kullanılarak gerçekleştirilmiştir. Denetleyicide bu fonksiyonların tipi (çan eğrisi, yamuk...gibi) değiştirilerek sistem başarımındaki etkileri test edilebilir. Denetleyicinin eniyilemesi günümüzde birçok alanda kullanılmaya başlayan genetik algoritma kullanılarak da gerçekleştirilebilir. Bu algoritma BM denetleyici ya da SBM denetleyici ile birlikte kullanarak sistem başarımı test edilebilir.

Tasarlanan sistemde GFD katmanı ve evirici katmanında yarım köprü tipi dönüştürücüler, gerilim yükselten/gerilim düşüren dönüştürücü katmanında gerilim yükselten dönüştürücü ve gerilim düşüren dönüştürücü kullanılmaktadır. Bu katmanlarda farklı güç dönüştürücüleri kullanılarak, bu dönüştürücülerin sistem başarımına olan etkileri araştırılabilir.

KAYNAKLAR

1. Kwon, B. H., Choi, J.H., and Kim T.W., "Improved single-phase line-interactive UPS", *IEEE Transaction On Industrial Electronics*, 48 (4): 804-811 (2001).
2. Osterholz H., "Simple Fuzzy Control of PWM for a UPS System", *17th International Telecommunications Energy Conference INTELEC'95*, Netherlands, 565-570 (1995).
3. Kawamura, A., Chuarayapratip, R. and Haneyoshi, T., "Deadbeat control of PWM inverter with modified pulse patterns for uninterruptible power supply", *IEEE Transaction On Industrial Electronics*, 35(2): 295-300 (1998).
4. Buso, S., Fasolo, S. and Mattavelli, P. "Uninterruptible power supply multiloop control employing digital predictive voltage and current regulators", *IEEE Transactions on Industry Applications*, 37 (6): 1846-1854 (2001).
5. Bay,Ö.F. ve Atacak, İ., "Bir fazlı güç faktörü düzeltmeli kesintisiz güç kaynağı tasarımı", *Politeknik Dergisi*, 6(2): 433-444 (2003).
6. Kukrer, O., Komurcugil, H. and Bayindir, N. S., "Control strategy for single-phase UPS inverters", *IEE Proceedings - Electric Power Applications*, 150 (6): 743-746 (2003).
7. Zaohong Yang; Sen, P.C., "A novel technique to achieve unity power factor and high quality waveform in AC-to-DC converters", *33th IAS Annual Meeting-Industry Application Conference*, St. Louis, 1275-1285 (1998).
8. Anunciada, A. V.and Silva, M. M., "A new current mode control process and applications", *20th Annual Power Electronics Specialist Conference PESC' 89*, Milwaukee, 683-694 (1989).
9. Borle, L.J. and Salmon, J.C., "A single-phase unity power factor, soft switching resonant tank boost rectifier", *Industry Applications Society Annual Meeting IAS' 91*, 904-910 (1991).
10. Klein, J. and Nalbant, M.K., "Power factor correction incentives, standards and techniques", *PCIM Magazine*, 26-31 (1990).
11. Pressman, A.I., "Switching and Linear Power Converter Design", *Hayden Publications*, Taiwan, (1977).
12. Qin, Y. and Du, S., "A DSP based active power filter for line interactive UPS", *21st International Conference Industrial Electronics, Control, and Instrumentation IECON'95*, Orlando, 884 – 888 (1995).

13. Tzou, Y. Y., Yeh, H. C., "DSP-based adaptive repetitive control of a PWM inverter for UPS with very low harmonic distortion", **22nd International Conference on Industrial Electronics, Control, and Instrumentation IECON'96**, Taiwan, 1122 – 1127 (1996).
14. Jung, S. L., Huang, H. S., Chang, M. Y., Tzou, Y. Y., "DSP-based multiple-loop control strategy for single-phase inverters used in AC power sources", **27th Power Electronics Specialists Conferenc, PESC '97**, St. Louis, 706-712 (1997).
15. Tzou, Y.Y., Ou, R.S., Jung, S.L. and Chang, M.Y., "High-performance programmable AC power source with low harmonic distortion using DSP-based repetitive control technique", **IEEE Transactions on Power Electronics**, 12(4): 715–725 (1997).
16. Jiang, H. J., Qin, Y., Du, S. S., Yu, Z.Y. and Choudhury, S., "DSP based implementation of a digitally-controlled single phase PWM inverter for UPS", **20th International Telecommunications Energy Conference INTELEC '98**, San Francisco, 221-224 (1998).
17. Moon, M.S., Johnson, R.W., "DSP control of UPS inverter with over-current limit using droop method", **30th Annual Power Electronics Specialists Conference PESC' 99**, Raleigh, 552-557 (1999).
18. Xuejun P., Xinchun L., Shanxu D., Yong K. and Chen, J., "Analysis and design of the DSP-based fully digital-controlled UPS", **4th International Conference on Power Electronics and Drive Systems**, Wuhan, 296-300 (2001).
19. Lai, C. H. and Tzou, Y. Y., "DSP-embedded UPS controller for high-performance single-phase on-line UPS systems", **28th Annual Conference on Industrial Electronics IECON 02**, Sevilla, 268 – 273 (2002).
20. Mihalache, L., "DSP control method of single-phase inverters for UPS applications", **17th Applied Power Electronics Conference APEC 2002**, Dallas ,590-596 (2002).
21. Gopinath, R., Kim, S.S., Hahn, J. H., Enjeti, P., Yeary, M. B. and Howze J. W., "Development of a low cost fuel cell inverter system with DSP control" **IEEE Transactions on Power Electronics**, 19(5): 1256 – 1262 (2004.).
22. Lin, B. R. and Hua, C., "Uninterruptible power supply with fuzzy logic approach", **International Industrial Electronics Annual Meeting IECON '93.**, Hawaii, 1123-1128 (1993).
23. Qin, Y. and Du, S. S., "How fuzzy logic can improve the performance of uninterruptible power systems", **8th Applied Power Electronics Conference APEC**, San Diego, 540-542 (1993).

24. Qin, Y. and Du, S., "A practical and low cost PWM battery charger using fuzzy logic control for UPS application", *16th International Telecommunications Energy Conference INTELEC'94*, Vancouver, 443-450 (1994).
25. Qin Y. and Du, S., "Control of single phase power factor pre-regulator for an on-line uninterruptible power supply using fuzzy logic", *11th Applied Power Electronics Conference APEC'96*, San Jose, 699-702 (1996).
26. Sun, X., Chow, M.H.L., Leung, F.H.F., Dehong X., Wang, Y. and Lee, Y.S., "Analogue implementation of a neural network controller for UPS inverter applications", *IEEE Transactions on Power Electronics*, 17(3): 305-313 (2002).
27. Rahim, N.M., Latif Elshafei, A., "Hierarchical fuzzy-logic control for a single-phase voltage-source UPS inverter", *28th Annual Conference of the Industrial Electronics Society IECON 02*, Sevilla, 262-267 (2002).
28. Hang D., Oruganti, R. and Srinivasan, D.A., "Multi-layer neural network controller for single-phase inverters", *5th International Conference on Power Electronics and Drive Systems PEDS 2003*, Singapore, 370-375 (2003).
29. Hang D., Oruganti, R. and Srinivasan, D., "Neural network-based adaptive controller of single-phase inverters for critical applications", *5th International Conference on Power Electronics and Drive Systems PEDS 2003*, Singapore, 915-920 (2003).
30. Krishnan, R. and Srinivasan S, "Topologies for uninterruptible power supplies", *IEEE International Symposium on Industrial Electronics ISIE'93*, Hungary, 122-127 (1993).
31. Çekiç, T., "Kesintisiz güç kaynakları Bölüm I-II", *Otomasyon dergisi*, 85-87 144-147 (1997).
32. Bekiarov, S. B., and Emadi A., "Uninterruptible power supplies: classification, operation, dynamics, and control", *17th Applied Power Electronics Conference APEC 2002*, Dallas, 597 – 604 (2002).
33. Karman, F., and Habetler T.G., "A novel on-line UPS with universal filtering capabilities", *IEEE Transaction on Power Electronics*, 13(3): 410–418 (1998).
34. Karve, S., "Three of a kind: UPS topologies, IEC standard", *IEE Review*, 46(2): 27–31 (2000).
35. Ho, W. J., Lio, J. B., and Feng, W. S., "Economic UPS structure with phase-controlled battery charger and input-power-factor improvement", *IEE Proceedings-Electric Power Applications*, 144(4): 221–226 (1997).

36. Uninterruptible power supplies (UPSs), *RS Data Sheet*, (1997).
37. Windhorn, A., "A hybrid static/rotary UPS system", *IEEE Transaction on Industry Applications*, 28(3): 541-545 (1992).
38. Johnson, B.K., and Lasseter, R., "An industrial power distribution system featuring UPS properties", *24th Power Electronics Specialists Conference PSC'93*, Seattle, 759-765, (1993).
39. Holtz, J., Lotzkat, W. and Wetner, K.H., "A high-power multitransistor-inverter uninterruptible power supply system", *IEEE Transaction on Power Electronics*, 3(3): 278-283 (1988).
40. Rashid, M. H., "Power Electronics Handbook", *Academic Press.*, Canada, (2001).
41. Kagalwals, B., "A novel power electronic system for harmonic reduction and power factor correction of single phase rectifiers", Ph. D. Thesis, *University of Wyoming*, Laramie, 1-15 (2000).
42. Tuncay, N., Gökaşan, M. ve Boğosyan, S., "Güç Elektroniği: Çeviriciler, Uygulamalar ve Tasarım 1. basım", *Litaratür yayıncılık*, İstanbul, 519-531 (2003).
43. Williams, B.W., "Power Electronics Devices, Drivers, Applications and Passive Components", *McGraw-Hill inc.*, 337-345, USA, (1992).
44. Lander, G.W., "Power Electronics 2th edition", *McGraw-Hill inc.*, Oxford, 44-49 (1987).
45. Wilamowski, B.M., "Neuro-fuzzy systems and their applications", *24th International Industrial Electronics Conference IECON'98*, Aachen, 35-49 (1998).
46. Efe, M.O., and Kaynak, O., "Neuro-fuzzy approaches for identification and control of nonlinear systems", *IEEE International Symposium on Industrial Electronics ISIE '99*, Bled, 2-11 (1999).
47. Deperlioğlu, Ö., "Bir anahtarlama kipli konvertörün sinirsel bulanık mantık denetimi", Doktora Tezi, *Gazi Üniversitesi Fen Bilimleri Enstitüsü*, Ankara., 26-45 (2001).
48. Zadeh, A.L., "Fuzzy logic", *IEEE Computer*, 21(4): 83-93 (1988).
49. Godjevac, J., "Comparison between PID and fuzzy logic, internal report", *Ecole Polytechnique Federale de Lausanne Department d' Informatique*, 1-23, (1993).

50. Bağcıoğulları, F. ve Bağcıoğulları, C.H, “Nesne tanımlamada yeni bir yaklaşım: bulanık kümeler”, *Tübitak M.A.M*, Kocaeli, (1995).
51. Deplanques, P., Vaija, P. and Zapata, R., “Fuzzy neural networks:a back propagation algorithm specific to the controller of sugeno”, *21th IEEE International Conference on Systems, Man and Cybernetics*, Vancouver, 2052-2057 (1995).
52. Bay, Ö.F., “Anahtarlama relüktans motorun bulanık tabanlı modellenmesi ve kontrolü”, Doktora tezi, *Erciyes Üniversitesi Fen Bilimleri Enstitüsü*, Kayseri, 31, 35-39 (1996).
53. Zimmermann, H. J., “Fuzzy set teory and its application”, *Kluwer Academic Publishers*, (1990).
54. Bezdek, J.C., “Editorial fuzzy models – What are they and Why”, *IEEE Transactions on Fuzzy Systems*, 1(1): 1-6 1993.
55. Zadeh, L.A., “Fuzzy sets”, *Information and Control*, 8: 338-353 (1995).
56. Petrycz, W., “Fuzzy control and fuzzy systems 1th edition”, *John Willey & Sons inc.*, Newyork, 1-25 (1988).
57. Klir, G.J. and Folger, T.A., “Fuzzy sets uncertainty and iformation”, *Prentice Hall*, Englewood Cliffs, 27-71 (1988).
58. Atacak, İ., “Genel amaçlı bir bulanık mantık denetleyicisinin tasarımı”, Yüksek Lisans Tezi, *Gazi Üniversitesi Fen Bilimleri Enstitüsü*, Ankara, 6-30 (1998).
59. Cotta, C., Alba, E. and Troya, J.M., “Evolutionary design of fuzzy logic controllers”, *Proceeding of the 1996 International Symposium on Intellegent Control*, Dearborn, 5-18 (1996).
60. Atacak, İ., ve Bay, Ö.F., “Bulanık mantık denetimli seri aktif güç filtresi kullanarak harmonik gerilimlerin bastırılması”, *Gazi Üniversitesi Mühendislik Mimarlık Dergisi*, 19(2): 205-215 (2004).
61. Çolak, İ., Bayındır, R., and Bay, Ö.F., “Reactive power compansation using a fuzzy logic controlled synchronous motor”, *Energy Conversion & Management*, 44(13): 2189-2204 (2003).
62. Bay, Ö.F., ve Elmas, Ç., “Anahtarlama relüktans motorunun indüktans değişiminin bulanık mantık tabanlı modellemesi”, *Politeknik Dergisi*, 2(3): 1-6 (1999).

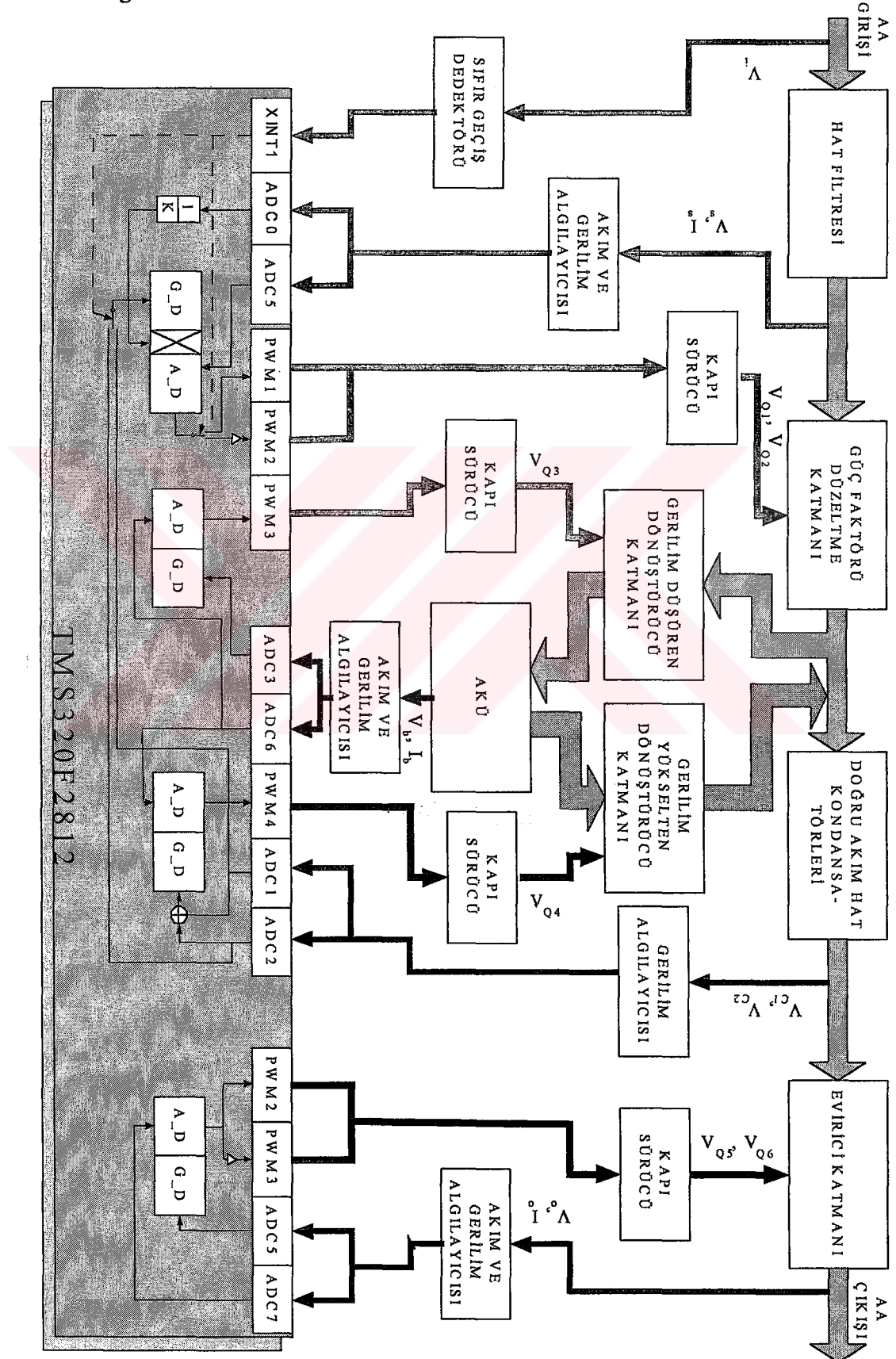
63. Wang, L.X., "Stable adaptive fuzzy controllers with application to inverted pendulum tracking", *IEEE Transaction on Systems, Man and Cybernetics*, 26(5): 677-691 (1996).
64. Lee, C.C., "Fuzzy logic in control systems: fuzzy logic controller – Part 1", *IEEE Transactions on Systems, Man and Cybernetics*, 20(2): 404-418 (1990).
65. Lee, C.C., "Fuzzy logic in control systems: fuzzy logic controller – Part 2", *IEEE Transactions on Systems, Man and Cybernetics*, 20(2): 419-435 (1990).
66. Mendel, J.M., "Fuzzy logic systems for engineering: a tutorial", *Proceedings of the IEEE*, 83(3): 345-377 (1995).
67. Elmas, Ç., "Bulanık Mantık Denetleyiciler : Kuram, Uygulama, Sinirsel Bulanık Mantık 1. baskı", *Seçkin Yayıncılık*, Ankara, 155-196 (2003).
68. Anderson, D., and McNeill, G., "Artificial neural networks technology, state-of-the-art report, data & analysis center for software", *Kaman Sciences Corporation*, New York., (1992).
69. Özmeteler, E., "Yapay nöral ağlar", Yüksek Lisans Tezi, *İstanbul Teknik Üniversitesi Fen Bilimleri Enstitüsü*, İstanbul, 8-26 (1989).
70. Elmas, Ç., "Yapay sinir Ağları: Kuram, Mimari, Eğitim, Uygulama 1. baskı", *Seçkin yayıncılık*, Ankara, 29-64 (2003).
71. Topping, B.H.V., and Bahreininejad, A., "Neural Computing for Structural Mechanics", *Civil-Comp. Press*, Edinburg, 5-13 (1995).
72. Rao, V., Rao, H. and Rao, V.B, "C++ Neural Networks and Fuzzy Logic 2th edition", *Miss. Press*, New York, 109-115 (1995).
73. Fausett L.V., "Fundamentals of Neural Networks: Arcitectures, Algorithms and Applications ", *Prentice Hall*, New York, NY, 13-16 (1994).
74. Jain, A.K., Jianchang, M., and Mohiuddin, K.M., "Artificial neural networks: a tutorial Computer", *IEEE Computer*, 29(3): 31-44 (1996).
75. Aggarwal, R., and Song, Y., "Artificial neural networks in power systems. I. General introduction to neural computing", *Power Engineering Journal*, 11(3): 129-134 (1997).
76. Lin, B.R., and Hoft, R.G., "Neural networks and fuzzy logic in power electronics", *Journal of Control Engineering Practice*, 2(1): 113-121 (1994).

77. Kruse, R., and Nümberger, A., "Learning methods for fuzzy systems", *Proc. of the 8th International Symposium on Non-Linear Electromagnetic Systems ISEM'97*, Amsterdam, 367-372 (1998).
78. Ulah, Z., Neely, W.S. and Khan, E., "A microcontroller implementation of a neufuz control system", *4th IEEE International Conference on Fuzzy Systems*, Yokohama, 1785-1792 (1995).
79. Costa Branco, P.J., Dente, J. A., "Design of an electro-hydraulic system using neuro-fuzzy techniques in fusion of neural networks", *Fuzzy Sets & Genetic Algorithms: Industrial Applications*, Chapter 4, L.C., Jain, Ed., CRC PRESS, (1998).
80. Nauck, D., and Kruse, R., "What are neuro-fuzzy classifiers?", *7th International Fuzzy Systems Association World Congress IFSA' 97*, Acedemia, 228-233 (1997).
81. Jang, J.S.R., "Self-learning fuzzy controllers based on temporal back propagation", *IEEE Transaction on Neural Networks*, 3(5):714-723, (1992).
82. Jang, J.S.R., Sun, C.T., and Mizutani, E., "Neuro-fuzzy and soft computing: a computational approach to learnig and machine intelligence", *Prentice Hall*, Rever NJ, 73-90 (1997).
83. Jang, J.S.R., and Sun, C.T., "Neuro – fuzzy modelling and control", *Proceedings of the IEEE*, 83(3): 378-406, (1995).



EKLER

EK-1 Kesintisiz güç kaynağının TMS320F2812 sayısal sinyal işlemci modülü ile bağlantısı



ÖZGEÇMİŞ

İsmail ATACAK, 1972 yılında Konya' nın Doğanhisar ilçesinde doğdu. İlk ve orta öğrenimini burada tamamladı. 1990 yılında Konya Fatih Endüstri Meslek ve Teknik Lisesinin Elektronik Bölümünden mezun oldu. Aynı yıl Gazi Üniversitesi Teknik Eğitim Fakültesi Elektronik ve Bilgisayar Eğitimi Bölümünde öğrenimine başladı. 1994 yılında mezun bu bölümden oldu. 1994-1995 yılları arasında Konya Ereğli Endüstri Meslek Lisesinde, 1995-1996 yılları arasında İskitler Endüstri Meslek Lisesinde öğretmenlik yaptı. 1998 yılında Gazi Üniversitesi Fen Bilimleri Enstitüsü Elektronik Bilgisayar Eğitimi Bölümünde Yüksek Lisans Eğitimini tamamladı. 1996 yılından itibaren Gazi Üniversitesi Teknik Eğitim Fakültesi Elektronik Bilgisayar Eğitimi Bölümünde Araştırma Görevlisi olarak çalışmaktadır.